

ITALIAN PATENT OFFICE

Document No.

102012902021995A1

Publication Date

20130813

Applicant

STMICROELECTRONICS S.R.L.

Title

METODO DI CONTROLLO DI UN DISPLAY ELETTROLUMINESCENTE E
RELATIVO CIRCUITO DI CONTROLLO

METODO DI CONTROLLO DI UN DISPLAY ELETTROLUMINESCENTE E RELATIVO CIRCUITO DI CONTROLLO

CAMPO TECNICO

Questa invenzione concerne gli display elettroluminescenti e più specificamente
5 un circuito di controllo di un transistor di pilotaggio di un componente
elettroluminescente, un metodo di controllo di un display elettroluminescente e un
display elettroluminescente.

BACKGROUND

Il display elettroluminescenti organici sono superiori ai display che richiedono
10 una sorgente luminosa separata, come gli LCD, in termini di caratteristiche di immagini
in movimento, angolo di visione e riproduzione dei colori, e per queste ragioni essi
attraggono molto interesse. Essi sfruttano il fenomeno dell'elettroluminescenza, in cui
un'energia differenziale è scaricata come luce quando lo stato elettronico di un materiale
(tipicamente un componente elettroluminescente organico) è cambiato da uno stato di
15 massa ad uno stato eccitato mediante un campo elettrico e lo stato degli elettroni viene
riportato da uno stato eccitato instabile ad uno stato di massa stabile.

In generale, un display organico è composto da una pluralità di componenti
elettroluminescenti EL singolarmente indirizzabili, ciascuno costituente un pixel
dell'immagine, organizzati in un array. La figura 1 è un tipico stadio di pilotaggio di un
20 componente elettroluminescente EL che costituisce un pixel di un display
elettroluminescente. Facendo riferimento alla figura 1, un transistor di pilotaggio M1 è
connesso al componente elettroluminescente EL per fornire una corrente per emettere
luce. La corrente circolante attraverso il transistor di pilotaggio M1 è controllata da una
tensione di dati grafici applicata attraverso un transistor commutato M2. Il
25 condensatore Cst connesso tra il gate del transistor M1 e un riferimento di tensione
VSUS è utilizzato per pre-caricare il gate del transistor M1 mantenendo la tensione
applicata per un periodo di tempo predeterminato. Il gate del transistor M2 è connesso
ad una rispettiva linea di controllo CTL1 e il terminale di corrente del transistor M2 è
connesso ad una rispettiva linea di dati VDATA. I transistori M3 e M4 sono controllati
30 da rispettivi segnali di controllo CTL2 e CTL3 rispettivamente per scaricare il nodo di
controllo di M1 e connettere/disconnettere il transistor M1 al componente

elettroluminescente EL.

Quando il segnale di controllo CTL1 accende il transistor M2, una tensione di dati VDATA, che rappresenta una desiderata intensità di luce da emettere, è applicata al gate del transistor di pilotaggio M1 attraverso la linea di dati. Una corrente determinata dalla tensione di dati VDATA circola attraverso l'elemento elettroluminescente EL, che emette luce con un'intensità corrispondente alla tensione di dati VDATA. La tensione di dati VDATA può assumere un valore contenuto in un predeterminato intervallo di valori VGMA_L, VGMA_H, che corrisponde all'intervallo di intensità della luce emessa.

La figura 2 è un tipico diagramma a blocchi di alto livello di un dispositivo di controllo CONTROL che genera almeno le tensioni VGMA_L, VGMA_H tra le quali le tensioni di dati VDATA possono variare. Il blocco SOURCE DRIVER IC è un generatore di tensioni di dati VDATA che riceve almeno le tensioni estreme VGMA_H e VGMA_L e anche un comando che rappresenta un livello quantizzato dell'intervallo di variazione definito dalle tensioni estreme, e fornisce in uscita una tensione di dati VDATA, su una linea di dati, tale da corrispondere al livello quantizzato.

Tipicamente, il circuito di controllo riceve parole digitali DIGITAL che rappresentano almeno i valori nominali delle tensioni estreme VGMA_H e VGMA_L da generare. Queste parole digitali sono convertite in rispettive tensioni analogiche VH e VL da rispettivi convertitori digitale-analogico DAC, usando come tensione di riferimento Vref una tensione generata da un generatore di tensione stabile VBG, per esempio un generatore di tensione a band-gap. Le tensioni analogiche VH e VL sono amplificate da rispettivi amplificatori in cascata, riferiti a massa e alimentati con una tensione di alimentazione AVDD, così che le tensioni estreme VGMA_H e VGMA_L sono determinate in funzione delle tensioni analogiche VH e VL dalle seguenti equazioni:

$$VGMA_H = (1 + (R2/R1)) * VH$$

$$VGMA_L = (1 + (R2/R1)) * VL$$

essendo R2/R1 il guadagno fisso degli amplificatori.

In teoria, la tensione ELVDD' applicata al source del transistor di pilotaggio M1 dovrebbe corrispondere ad una tensione di alimentazione fissa ELVDD fornita da un generatore di tensione di riferimento. A causa di perdite lungo il percorso elettrico

relativamente lungo dal generatore di tensione di riferimento al terminale di corrente del transistor di pilotaggio M1, come schematicamente rappresentato in figura 3, la tensione ELVDD' effettivamente fornita al componente elettroluminescente EL può differire significativamente dalla tensione di alimentazione fissa ELVDD. Quindi, quando viene generata una stessa tensione di dati per diversi componenti elettroluminescenti EL posti in diverse righe per generare una tensione con le stesse intensità, le tensioni ELVDD' applicate ai transistori di pilotaggio dei componenti elettroluminescenti EL possono essere diverse. Quindi, una corrente di diversa intensità circola attraverso i componenti elettroluminescenti EL e quindi essi emettono luce con diverse intensità a seconda della loro posizione nell'array del display, anche se le tensioni di dati fornite VDATA sono le stesse.

Questo effetto indesiderabile può essere particolarmente evidente in display AMOLED ad alta risoluzione, che possono assorbire correnti relativamente grandi.

Sarebbe desiderabile trovare una semplice e affidabile soluzione per questo inconveniente senza alterare la qualità delle immagini visualizzate.

SOMMARIO

Sono stati trovati un metodo di controllo di un display elettroluminescente e un relativo circuito di controllo che lo implementa e che superano le summenzionate limitazioni.

Come nei comuni circuiti di controllo per controllare transistori di pilotaggio di componenti elettroluminescenti, le tensioni estreme VGMA_H e VGMA_L delle tensioni di dati sono generate amplificando le tensioni che rappresentano i valori nominali di esse usando rispettivi circuiti di amplificazione riferiti ad una tensione comune.

Il nuovo circuito di controllo è in grado di regolare la tensione superiore VGMA_H e la tensione inferiore VGMA_L in modo da compensare fluttuazioni della tensione ELVDD' effettivamente fornita ai transistori di pilotaggio dei componenti elettroluminescenti poiché esso riceve in ingresso la tensione ELVDD' ed ha un amplificatore operativo ausiliario configurato in modo da ricevere la tensione ELVDD' e una tensione di riferimento ed è adatto a generare la tensione comune in modo da corrispondere alla differenza tra la tensione ELVDD' e la tensione di

riferimento.

Se il circuito di controllo include un generatore di tensione stabile, per esempio per eseguire una conversione digitale-analogica di parole digitali che rappresentano i valori nominali delle tensioni estreme VGMA_H e VGMA_L, allora la tensione di riferimento può essere convenientemente la tensione generata dal generatore di tensione stabile.

Secondo ancora un'altra forma di realizzazione, il circuito di controllo riceve anche la tensione di alimentazione fissa ELVDD e la usa come tensione di riferimento per generare la tensione comune dei circuiti di amplificazione.

Le rivendicazioni come depositate sono parte integrante di questa descrizione e sono qui incorporate per riferimento.

BREVE DESCRIZIONE DEI DISEGNI

La figura 1 illustra un circuito noto di pixel di un display.

La figura 2 è un diagramma a blocchi di alto livello di un circuito di controllo CONTROL che genera le tensioni estreme VGMA_H e VGMA_L tra le quali possono variare le tensioni di dati VDATA.

La figura 3 illustra un circuito noto di pixel di un display in cui è evidenziata la resistenza del percorso elettrico sul quale la tensione di alimentazione fissa ELVDD viene distribuita.

La figura 4 illustra un circuito di controllo innovativo adatto a generare tensioni estreme VGMA_H e VGMA_L corrette con la differenza tra la tensione di alimentazione fissa ELVDD' effettivamente fornita per illuminare i pixel e una tensione di riferimento interna VBG.

La figura 5 illustra un circuito di controllo innovativo adatto a generare tensioni estreme VGMA_H e VGMA_L corrette con la differenza tra la tensione di alimentazione fissa ELVDD e la tensione ELVDD' effettivamente fornita per illuminare i pixel.

DESCRIZIONE DI FORME DI REALIZZAZIONE ESEMPLIFICATIVE

Nella descrizione che segue si farà riferimento al caso più comune in cui il circuito di controllo CONTROL riceve parole digitali che rappresentano i valori nominali delle tensioni estreme VGMA_H e VGMA_L, ma il metodo innovativo può

essere applicato anche se i circuiti di controllo ricevono in ingresso le tensioni analogiche VH e VL che rappresentano questi valori nominali.

Una forma di realizzazione di un dispositivo di controllo innovativo CONTROL per generare valori estremi corretti VGMA_H e VGMA_L tra i quali le tensioni di dati possono variare è illustrato in figura 4. Diversamente dal dispositivo di controllo noto di figura 2, esso comprende un amplificatore ausiliario AUX della differenza tra la tensione ELVDD' effettivamente fornita ai componenti elettroluminescenti EL e una tensione stabile, che nell'esempio mostrato è la tensione di riferimento VBG usata per la conversione digitale-analogica. L'amplificatore ausiliario AUX genera una tensione ausiliaria V_{AUX} determinata a seconda della differenza tra una replica della tensione ELVDD', eventualmente scalata, e la tensione di riferimento Vref che è già disponibile nel circuito di controllo per eseguire la conversione digitale-analogica. I resistori R3, R4, R5 e R6 dell'amplificatore ausiliario AUX determinano la caratteristica di trasferimento ingresso-uscita dell'amplificatore e sono preferibilmente fissati in modo da generare una tensione ausiliaria V_{AUX} nulla (cioè massa) quando la tensione ELVDD' effettivamente fornita ai pixel è uguale al suo valore nominale ELVDD. Gli amplificatori che generano le tensioni estreme sono riferiti alla tensione ausiliaria V_{AUX} e non al potenziale di massa, come invece accade nel noto dispositivo di controllo di figura 2.

In pratica, le tensioni estreme corrette VGMA_H e VGMA_L sono date dalle seguenti equazioni:

$$VGMA_H = R2/R1 * (VH - V_{AUX})$$

$$VGMA_L = R2/R1 * (VL - V_{AUX})$$

quindi esse sono regolate a seconda della tensione ausiliaria V_{AUX} per compensare fluttuazioni della tensione ELVDD' effettivamente fornita ai componenti elettroluminescenti EL.

L'ampiezza dell'intervallo VGMA_H - VGMA_L resta immutata, quindi fluttuazioni della tensione effettivamente fornita ELVDD' sono compensate senza alterare l'intervallo desiderato di variazione delle tensioni di dati VDATA.

In teoria, sarebbe possibile compensare parzialmente la caduta di tensione sul percorso di alimentazione conoscendo la posizione del pixel nell'array, ma una tale

soluzione richiederebbe un'architettura relativamente complessa adatta a ricevere l'informazione circa la posizione e a gestirla in maniera adeguata. Al contrario, l'architettura innovativa illustrata del circuito di controllo CONTROL è molto semplice ed è in grado di compensare accuratamente fluttuazioni della tensione ELVDD' senza richiedere alcune informazioni riguardo la posizione fisica del pixel nell'array, anche se il pixel indirizzato è relativamente lontano dal circuito di controllo CONTROL. Infatti, l'amplificatore ausiliario assorbe una corrente praticamente nulla dalla linea di alimentazione che distribuisce la tensione fissa ELVDD, quindi la tensione rilevata in ingresso al circuito di controllo è praticamente identica alla tensione ELVDD' sul componente elettroluminescente EL, indipendentemente dalla sua posizione nell'array del display.

Questa soluzione può essere facilmente implementata in forma integrata e richiede un piedino extra del dispositivo di controllo CONTROL per rilevare la tensione ELVDD'. È da notare che eventuali fluttuazioni della tensione di alimentazione fissa ELVDD generata dal generatore non sono compensate, fintantoché esse non causano variazioni della tensione effettivamente fornita ELVDD'.

Se solo la differenza tra la tensione ELVDD' e il suo valore nominale ELVDD deve essere compensata, è possibile utilizzare la forma di realizzazione alternativa di figura 5. Il funzionamento di questo dispositivo di controllo alternativo CONTROL è simile a quello della figura 4, ma l'amplificatore ausiliario riceve in ingresso la tensione ELVDD invece della tensione di riferimento VBG. Questa architettura alternativa richiede due piedini extra, per ricevere le tensioni ELVDD' e ELVDD, e compensa accuratamente la caduta di tensione sulla linea che distribuisce la tensione di alimentazione fissa ELVDD.

Si presume che qualsiasi persona esperta sia in grado di progettare l'amplificatore ausiliario in modo da avere una larghezza di banda e uno slew-rate adatti per l'applicazione individuata, e per questa ragione questi aspetti di design non sono trattati ulteriormente.

La compensazione delle tensioni estreme VGMA_H e VGMA_L può essere effettuata dinamicamente durante operazioni di "refresh" dell'immagine.

Le architetture innovative di dispositivi di controllo possono essere

convenientemente realizzate in forma integrata e possono essere utilizzate per controllare display elettroluminescenti, in particolare display AMOLED.

RIVENDICAZIONI

1. Circuito di controllo (CONTROL) adatto a generare almeno una tensione superiore (VGMA_H) e una tensione inferiore (VGMA_L), che definiscono intervallo
5 di variazione di una tensione di dati (VDATA) per controllare un transistor di pilotaggio (M1) di un componente elettroluminescente (EL) accoppiato ad una linea di alimentazione attraverso detto transistor di pilotaggio (M1), il circuito di controllo (CONTROL) comprendente:
 - una coppia di circuiti di amplificazione riferiti ad un terminale ad una tensione
10 comune, adatti a generare detta tensione superiore (VGMA_H) e detta tensione inferiore (VGMA_L) in modo da corrispondere alla differenza tra detta tensione comune e, rispettivamente, tensioni analogiche prima (VH) e seconda (VL) che rappresentano rispettivi valori nominali della tensione superiore (VGMA_H) e della tensione inferiore (VGMA_L),
15 caratterizzato dal fatto che comprende
 - un amplificatore operazionale ausiliario (AUX) adatto a regolare detta tensione superiore (VGMA_H) e detta tensione inferiore (VGMA_L) secondo fluttuazioni di una tensione di ingresso (ELVDD') del circuito di controllo (CONTROL), configurato in modo da ricevere detta tensione di ingresso (ELVDD') e una tensione di riferimento
20 (VBG; ELVDD) e adatto a generare detta tensione comune (V_{AUX}) tale da corrispondere alla differenza tra la tensione di ingresso (ELVDD') e detta tensione di riferimento (VBG; ELVDD).
2. Circuito di controllo (CONTROL) della rivendicazione 1, comprendente inoltre un generatore di tensione stabile adatto a generare detta tensione di riferimento (VBG).
- 25 3. Circuito di controllo (CONTROL) delle rivendicazioni 1 e 2, comprendente una coppia di convertitori digitale-analogico (DAC) adatti a ricevere parole digitali che rappresentano valori nominali di detta tensione superiore (VGMA_H) e di detta tensione inferiore (VGMA_L) e a generare dette corrispondenti tensioni intermedie analogiche prima (VH) e seconda (VL), detti convertitori digitale-analogico (DAC)
30 essendo funzionalmente accoppiati a detto generatore di tensione stabile in modo da essere alimentati con detta tensione di riferimento (VBG).

4. Circuito di controllo (CONTROL) della rivendicazione 1, comprendente un secondo terminale di ingresso sul quale viene ricevuta detta tensione di riferimento (ELVDD) esternamente generata.

5. Display elettroluminescente, comprendente:

5 un array di circuiti di pixel singolarmente indirizzabili, ciascun circuito di pixel comprendente almeno:

- un componente elettroluminescente (EL),
- un transistor di pilotaggio (M1) che accoppia detto componente elettroluminescente (EL) ad una linea di alimentazione,

10 - un transistor commutato (M2) configurato per accoppiare il terminale di controllo di detto transistor di pilotaggio (M1) ad una rispettiva linea di dati sulla quale una rispettiva tensione di dati (VDATA) è resa disponibile quando viene asserito un segnale di controllo (CTL1);

un circuito di controllo (CONTROL) adatto a generare una tensione superiore
15 (VGMA_H) e una tensione inferiore (VGMA_L) che definiscono l'intervallo di variazione della tensione di dati (VDATA);

un generatore di tensioni di dati (VDATA), configurato per ricevere detta tensione superiore (VGMA_H), detta tensione inferiore (VGMA_L) e un comando che rappresenta un livello quantizzato di detto intervallo di variazione, adatto a generare
20 detta tensione di dati (VDATA) su detta linea di dati in modo da corrispondere a detto livello quantizzato,

caratterizzato dal fatto che

detto circuito di controllo è come definito in una delle rivendicazioni da 1 a 4.

6. Metodo di controllo di un display elettroluminescente comprendente:

25 un array di circuiti di pixel singolarmente indirizzabili, ciascun circuito di pixel comprendente almeno:

- un componente elettroluminescente (EL),
- un transistor di pilotaggio (M1) che accoppia detto componente elettroluminescente (EL) ad una linea di alimentazione alimentata da un generatore di tensione di una
30 tensione fissa (ELVDD),

- un transistor commutato (M2) configurato per accoppiare il terminale di controllo di

detto transistor di pilotaggio (M1) ad una rispettiva linea di dati sulla quale una rispettiva tensione di dati (VDATA) è resa disponibile quando un segnale di controllo (CTL1) viene asserito;

5 un circuito di controllo (CONTROL) adatto a generare una tensione superiore (VGMA_H) e una tensione inferiore (VGMA_L) che definiscono l'intervallo di variazione della tensione di dati (VDATA);

10 un generatore di tensioni di dati (VDATA), configurato per ricevere detta tensione superiore (VGMA_H), detta tensione inferiore (VGMA_L) e un comando digitale che rappresenta un livello quantizzato di detto intervallo di variazione, adatto a generare detta tensione di dati (VDATA) su detta linea di dati in modo da corrispondere a detto livello quantizzato;

detto metodo comprendente le operazioni di:

15 generare detta tensione superiore (VGMA_H) e detta tensione inferiore (VGMA_L) in modo da corrispondere alla differenza tra detta tensione comune e, rispettivamente, tensioni analogiche prima (VH) e seconda (VL) che rappresentano rispettivi valori nominali della tensione superiore (VGMA_H) e della tensione inferiore (VGMA_L),

caratterizzato dal fatto che esso comprende le operazioni di

20 generare detta tensione comune in modo da corrispondere alla differenza tra la tensione effettivamente fornita (ELVDD') a detto transistor di pilotaggio (M1) e una tensione di riferimento (VBG; ELVDD).

7. Il metodo della rivendicazione 6, in cui detta tensione di riferimento è la tensione fissa (ELVDD) generata da detto generatore.

8. Il metodo della rivendicazione 6, comprendente le operazioni di:

25 convertire da digitale in analogico parole digitali che rappresentano dette tensioni intermedie analogiche prima (VH) e seconda (VL);

generare una tensione stabile (VBG) per eseguire detta conversione digitale-analogica e utilizzarla come detta tensione di riferimento.

CLAIMS

1. A control circuit (CONTROL) adapted to generate at least an upper voltage (VGMA_H) and a lower voltage (VGMA_L), that define the variation range of a data voltage (VDATA) for controlling a driving transistor (M1) of an electroluminescent component (EL) coupled to a supply line through said driving transistor (M1), the control circuit (CONTROL) comprising:

a pair of amplification circuits referred to a terminal at a common voltage, adapted to generate said upper voltage (VGMA_H) and said lower voltage (VGMA_L) such to correspond to the difference between said common voltage and, respectively, analog voltages first (VH) and second (VL) representing respective nominal values of the upper voltage (VGMA_H) and of the lower voltage (VGMA_L),

characterized in that it comprises

an auxiliary operational amplifier (AUX) adapted to adjust said upper voltage (VGMA_H) and said lower voltage (VGMA_L) according to fluctuations of an input voltage (ELVDD') of the control circuit (CONTROL), configured such to receive said input voltage (ELVDD') and a reference voltage (VBG; ELVDD) and adapted to generate said common voltage (V_{AUX}) such to correspond to the difference between the input voltage (ELVDD') and said reference voltage (VBG; ELVDD).

2. The control circuit (CONTROL) of claim 1, further comprising a stable voltage generator adapted to generate said reference voltage (VBG).

3. The control circuit (CONTROL) of claims 1 and 2, comprising a pair of digital-to-analog converters (DAC) adapted to receive digital words representing nominal values of said upper voltage (VGMA_H) and of said lower voltage (VGMA_L) and to generate said corresponding analog intermediate voltages first (VH) and second (VL), said digital-to-analog converters (DAC) being functionally coupled to said stable voltage generator such to be supplied with said reference voltage (VBG).

4. The control circuit (CONTROL) of claim 1, comprising a second input terminal on which said reference voltage (ELVDD) externally generated is received.

5. An electroluminescent display, comprising:

an array of singularly addressable pixel circuits, each pixel circuit including at least:

- an electroluminescent component (EL),
- a driving transistor (M1) that couples said electroluminescent component (EL) to a supply line,
- a switching transistor (M2) configured to couple the control terminal of said driving transistor (M1) to a respective data line on which a respective data voltage (VDATA) is made available when a control signal (CTL1) is asserted;
a control circuit (CONTROL) adapted to generate an upper voltage (VGMA_H) and a lower voltage (VGMA_L) that define the variation range of the data voltage (VDATA);

a generator of data voltages (VDATA), configured to receive said upper voltage (VGMA_H), said lower voltage (VGMA_L) and a command representing a quantized level of said variation range, adapted to generate said data voltage (VDATA) on said data line such to correspond to said quantized level,

characterized in that

said control circuit is as defined in one of claims from 1 to 4.

6. A method of controlling an electroluminescent display comprising:
an array of singularly addressable pixel circuits, each pixel circuit including at least:

- an electroluminescent component (EL),
- a driving transistor (M1) that couples said electroluminescent component (EL) to a supply line powered by a voltage generator of a fixed voltage (ELVDD),
- a switching transistor (M2) configured to couple the control terminal of said driving transistor (M1) to a respective data line on which a respective data voltage (VDATA) is made available when a control signal (CTL1) is asserted;
a control circuit (CONTROL) adapted to generate an upper voltage (VGMA_H) and a lower voltage (VGMA_L) that define the variation range of the data voltage (VDATA);

a generator of data voltages (VDATA), configured to receive said upper voltage (VGMA_H), said lower voltage (VGMA_L) and a digital command representing a quantized level of said variation range, and configured to generate said data voltage

(VDATA) on said data line such to correspond to said quantized level;

said method comprising the steps of:

generating said upper voltage (VGMA_H) and said lower voltage (VGMA_L) such to correspond to the difference between said common voltage and, respectively, analog voltages first (VH) and second (VL) representing respective nominal values of the upper voltage (VGMA_H) and of the lower voltage (VGMA_L),

characterized in that it comprises the step of

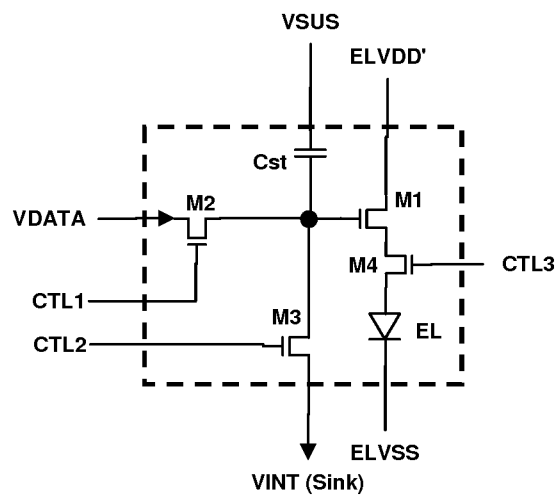
generating said common voltage such to correspond to the difference between the voltage effectively supplied (ELVDD') to said driving transistor (M1) and a reference voltage (VBG; ELVDD).

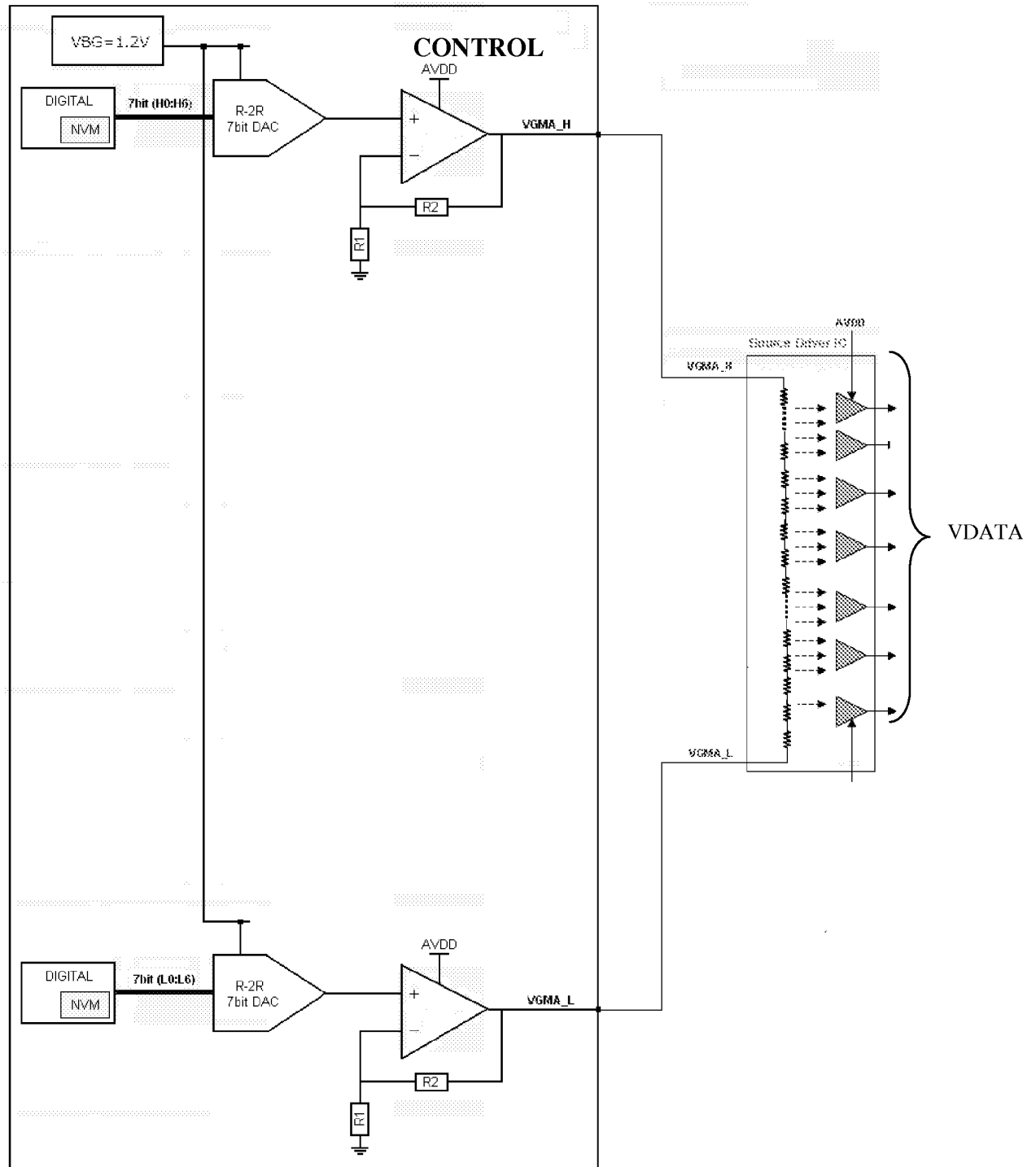
7. The method of claim 6, wherein said reference voltage is the fixed voltage (ELVDD) generated by said generator.

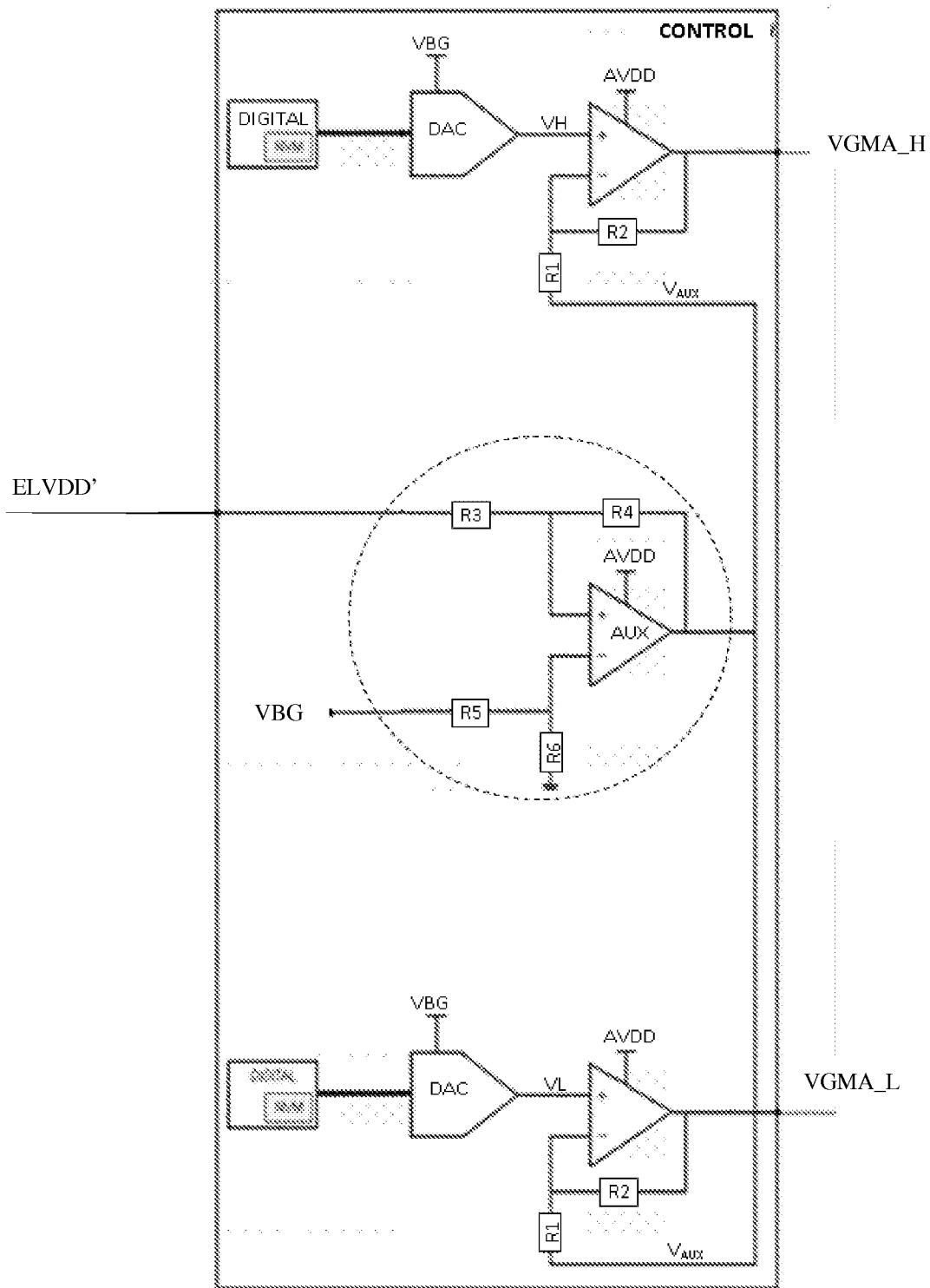
8. The method of claim 6, comprising the steps of:

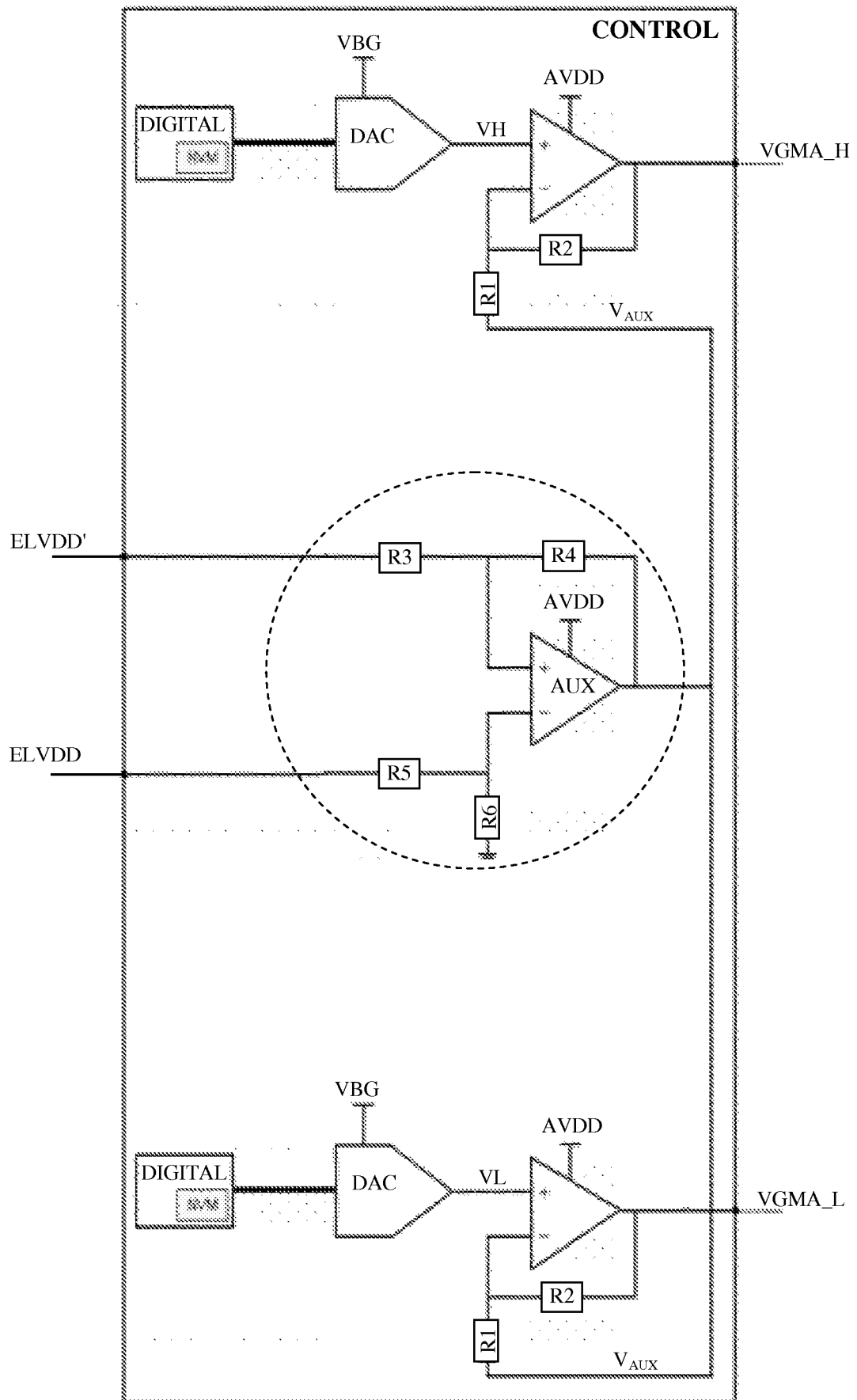
digital-to-analog converting digital words representing said analog intermediate voltages first (VH) and second (VL);

generating a stable voltage (VBG) for carrying out said digital-to-analog conversion and using it as said reference voltage.



**FIG. 2**

**FIG. 4**

**FIG. 5**