(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2023-0117319
(43) 공개일자 2023년08월08일

(51) 국제특허분류(Int. Cl.)
G01R 31/28 (2006.01) *G01R 1/20* (2006.01)
(52) CPC특허분류
G01R 31/2822 (2013.01)
G01R 1/206 (2013.01)
(21) 출원번호 10-2023-0100319(분할)
(22) 출원일자 2023년08월01일
심사청구일자 없음
(62) 원출원 특허 10-2021-0113458
원출원일자 2021년08월26일
심사청구일자 2022년10월07일

(71) 출원인
이엠코어텍 주식회사
울산광역시 울주군 언양읍 유니스트길 50 (106동504-1호(울산과학기술원))
울산과학기술원
울산광역시 울주군 언양읍 유니스트길 50
(72) 발명자
정상영
울산광역시 울주군 언양읍 유니스트길 50
김진국
울산광역시 울주군 범서읍 대동길 21, 103동 1903호 (문수애시앙)
(74) 대리인
특허법인더웨이브

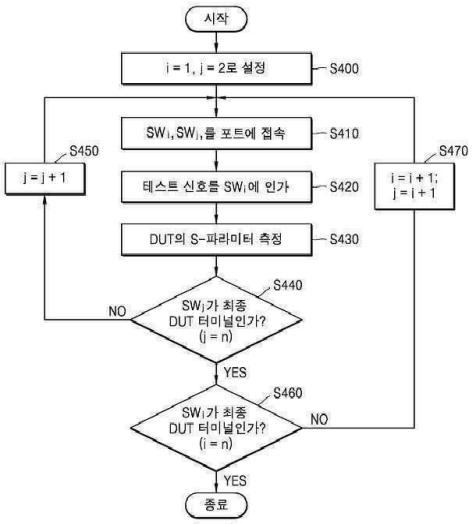
전체 청구항 수 : 총 1 항

(54) 발명의 명칭 **품질 측정 장치, 이의 측정 방법 및 이의 기록매체**

(57) 요 약

본 발명은 디바이스 품질 검사 장치에 관한 것이다. 특히 본 발명은 멀티 포트 또는 멀티 터미널을 포함하는 디바이스를 자동으로 품질을 검사하기 위한 파라미터를 측정하는 장치, 측정 방법 및 기록매체 에 관한 것이다. 본 발명의 복수의 터미널을 포함하는 피측정 장치를 테스트하기 위한 파라미터 측정 장치는, 제1 포트 및 제2 포트를 포함하는 포트, 제1 포트 및 제2 포트에 각각 선택적으로 연결될 수 있도록 구성된 복수의 스위치 및 복수의 스위치 중 2개의 스위치를 선택하고, 2개의 스위치를 각각 제1 포트 및 제2 포트에 교차로 연결하도록 복수의 스위치를 제어하고, 2개의 스위치 중 어느 하나를 통해 피측정 장치에 테스트 신호를 입력하도록 제1 포트를 제어하고, 포트를 통해 획득된 반사 신호 및 응답 신호를 기초로 S 파라미터를 측정하는 프로세서 를 포함한다.

대 표 도 - 도4



이 발명을 지원한 국가연구개발사업

과제고유번호	1711177931
과제번호	2022-IT-RD-0099-01
부처명	과학기술정보통신부
과제관리(전문)기관명	(재단)연구개발특구진흥재단
연구사업명	기술이전사업화(강소)
연구과제명	400V 이상급 배터리 충방전 시스템 적용을 위한 능동EMI 필터 개발 및 성능 평가
기 여 율	1/3
과제수행기관명	이엠코어텍 주식회사
연구기간	2022.06.11 ~ 2023.05.31

이 발명을 지원한 국가연구개발사업

과제고유번호	1711168890
과제번호	NRF-2020R1A2C1005576
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	개인기초연구(과기정통부)(R&D)
연구과제명	반도체 내 EMI 노이즈의 관측과 상쇄를 위한 회로 및시스템 개발
기 여 율	1/3
과제수행기관명	울산과학기술원
연구기간	2022.03.01 ~ 2023.02.28

이 발명을 지원한 국가연구개발사업

과제고유번호	1711152501
과제번호	2020-0-00839
부처명	과학기술정보통신부
과제관리(전문)기관명	정보통신기획평가원
연구사업명	방송통신산업기술개발(R&D)
연구과제명	초연결 E-Vehicle 전력 및 신호 EMC 고도화 기술 개발
기 여 율	1/3
과제수행기관명	한국과학기술원
연구기간	2022.01.01 ~ 2022.12.31

명 세 서

청구범위

청구항 1

복수의 터미널을 포함하는 피측정 장치를 테스트하기 위한 파라미터 측정 장치에 있어서,

제1 포트 및 제2 포트를 포함하는 포트;

상기 제1 포트 및 상기 제2 포트에 각각 선택적으로 연결될 수 있도록 구성된 복수의 스위치; 및

상기 복수의 스위치 중 2개의 스위치를 선택하고, 상기 2개의 스위치를 각각 상기 제1 포트 및 상기 제2 포트에 교차로 연결하도록 상기 복수의 스위치를 제어하고, 상기 2개의 스위치 중 어느 하나를 통해 상기 피측정 장치에 테스트 신호를 입력하도록 상기 제1 포트를 제어하고, 상기 포트를 통해 획득된 반사 신호 및 응답 신호를 기초로 S 파라미터를 측정하는 프로세서;

를 포함하는 파라미터 측정 장치.

발명의 설명

기 술 분 야

[0001] 본 발명은 디바이스 품질 검사 장치에 관한 것이다. 특히 본 발명은 멀티 포트 또는 멀티 터미널을 포함하는 디바이스를 자동으로 품질을 검사하기 위한 파라미터를 측정하는 장치, 측정 방법 및 기록매체 에 관한 것이다.

배 경 기 술

[0002] RF 디바이스와 같은 주파수 장치의 특성을 분석하기 위해, 디바이스 품질 검사 장치가 자주 이용된다. 디바이스 품질 검사 장치는 테스트 중인 디바이스(DUT; Device Under Test)의 여러 가지 테스트 파라미터, 즉 전달 함수, 반사 특성, 및 위상 특성(이하에서는 "스캐터링 파라미터 S" 또는 "S 파라미터")을 얻는다. S 파라미터는 당 기술분야에서 주지된 기술이며, 디바이스 품질 검사 장치로부터의 테스트 신호의 응답에 따른 테스트 중인 디바이스의 주파수 응답(전압 및 위상)을 관찰함으로써 결정된다.

[0003] 한편, S 파라미터 측정의 대상이 되는 DUT 또는 피측정 장치는 2개의 터미널(포트)뿐만 아니라 3개 이상의 터미널을 포함하도록 형성되는 경우가 있다. 이러한 피측정 장치의 S 파라미터를 측정하기 위해, 나사 결선 형태의 SMA 포트를 연결하고 분리하는 시간과 노동력의 낭비가 증가되며, 연결 및 분리에 따라 케이블 손상률 증가한다는 단점이 있어왔다.

[0004] 특히, 3상 4선 등 8 터미널 이상 되는 피측정 장치와 같이, 터미널의 수가 증가함에 따라 포트와 터미널의 연결을 변경하는 횟수가 급격히 증가하게 된다 예를 들어, N 터미널 피측정 장치에 대하여 ${}_{N}C_{2}$ 회의 분리 및 연결을 수행하여야 한다.

선행기술문헌

특허문헌

[0005] (특허문헌 0001) 일본 공개특허공보 특개2000-329808호(2000.11.30.)

(특허문헌 0002) 미국 특허출원공개공보 US2009/0102491호(2009.04.23.)

발명의 내용

해결하려는 과제

[0006] 본 발명은 상술한 필요성에 따른 것으로, 다채널 피측정 장치에 대하여, 포트와 한번의 연결만으로 피측정 장치

의 품질을 측정하는 측정 장치, 측정 방법 및 기록매체를 제공하는 것을 목적으로 한다.

[0007] 또한, 본 발명은 포트의 연결 이후 자동으로 피측정 장치의 품질을 측정하는 방법을 제공하는 것을 목적으로 한다.

[0008] 그러나 이러한 과제는 예시적인 것으로, 이에 의해 본 발명의 범위가 한정되는 것은 아니다.

과제의 해결 수단

[0009] 본 발명의 일 실시 예에 따른 복수의 터미널을 포함하는 피측정 장치를 테스트하기 위한 파라미터 측정 장치는, 제1 포트 및 제2 포트를 포함하는 포트;상기 제1 포트 및 상기 제2 포트에 각각 선택적으로 연결될 수 있도록 구성된 복수의 스위치; 및 상기 복수의 스위치 중 2개의 스위치를 선택하고, 상기 2개의 스위치를 각각 상기 제1 포트 및 상기 제2 포트에 교차로 연결하도록 상기 복수의 스위치를 제어하고, 상기 2개의 스위치 중 어느 하나를 통해 상기 피측정 장치에 테스트 신호를 입력하도록 상기 제1 포트를 제어하고, 상기 포트를 통해 획득된 반사 신호 및 응답 신호를 기초로 S 파라미터를 측정하는 프로세서; 를 포함할 수 있다.

[0010] 또한, 상기 프로세서는 상기 2개의 스위치 중 어느 하나를 통해 상기 피측정 장치에 테스트 신호를 입력하도록 상기 제2 포트를 제어하고, 상기 포트를 통해 획득된 반사 신호 및 응답 신호를 기초로 S 파라미터를 측정할 수 있다.

[0011] 또한, 상기 복수의 스위치의 수는 상기 피측정 장치의 터미널 수와 동일할 수 있다.

[0012] 또한, 상기 복수의 스위치 각각은 SPTT(Single Pole Triple Throw)이고, 상기 복수의 스위치 각각은 상기 제1 포트, 상기 제2 포트 및 정규화된 임피던스를 포함하는 내부 저항기에 선택적으로 연결될 수 있고, 상기 프로세서는 상기 복수의 스위치 중 2개의 스위치를 제외한 나머지 스위치는 상기 내부 저항기에 연결되도록 상기 복수의 스위치를 제어할 수 있다.

[0013] 한편, 복수의 터미널을 포함하는 피측정 장치를 테스트하기 위한 파라미터 측정 장치의 측정 방법은, 프로세서에 의해, 복수의 스위치 중 2개의 스위치를 선택하는 단계; 상기 프로세서에 의해, 상기 2개의 스위치를 각각 포트의 제1 포트 및 제2 포트에 교차로 연결하는 단계; 상기 프로세서에 의해, 상기 2개의 스위치 중 어느 하나를 통해 상기 피측정 장치에 테스트 신호를 입력하는 단계; 및 상기 프로세서에 의해, 상기 포트를 통해 획득된 반사 신호 및 응답 신호를 기초로 S 파라미터를 측정하는 단계; 를 포함할 수 있다.

[0014] 한편, 본 발명의 일 실시예에 따른 기록매체는 상기 파라미터 측정 방법을 실행 시키기 위한 프로그램을 기록한 컴퓨터로 읽을 수 있는 기록매체일 수 있다.

[0015] 전술한 것 외의 다른 측면, 특징, 이점은 이하의 발명을 실시하기 위한 구체적인 내용, 청구범위 및 도면으로부터 명확해질 것이다.

발명의 효과

[0016] 상기한 바와 같이 이루어진 본 발명의 일 실시예에 따르면, 파라미터 측정 장치는 포트를 스위치부를 통해 피측정 장치에 연결한 후 자동으로 S 파라미터를 순차적으로 측정할 수 있다.

[0017] 이에 따라, 파라미터 측정 장치의 포트와 DUT 포트(또는 DUT 터미널) 간 연결을 여러 번 변경할 필요가 없다는 점에서 시간 및 케이블 손상을 절감할 수 있다는 효과가 있다.

[0018] 물론 이러한 효과에 의해 본 발명의 범위가 한정되는 것은 아니다.

도면의 간단한 설명

[0019] 도 1은 본 발명의 일 실시예예 따른 품질 검사 시스템을 설명하기 위한 시스템도이다.

도 2는 피측정 장치로써 능동 EMI 필터를 설명하기 위한 도면이다.

도 3은 본 발명의 일 실시예에 따른 파라미터 측정 장치의 구성요소를 설명하기 위한 블록도이다.

도 4는 본 발명의 일 실시예에 따른 S 파라미터를 측정하기 위한 스위치 선택 방법을 설명하기 위한 흐름도이다.

도 5 내지 도 7은 본 발명의 일 실시예에 따른 파라미터 측정 장치의 스위치 동작 방법 및 파라미터 측정 방법

을 순차적으로 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0020] 이하, 본 개시의 다양한 실시예가 첨부된 도면과 연관되어 기재된다. 본 개시의 다양한 실시예는 다양한 변경을 가할 수 있고 여러 가지 실시예를 가질 수 있는바, 특정 실시예들이 도면에 예시되고 관련된 상세한 설명이 기재되어 있다. 그러나 이는 본 개시의 다양한 실시예를 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 개시의 다양한 실시예의 사상 및 기술 범위에 포함되는 모든 변경 및/또는 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 도면의 설명과 관련하여, 유사한 구성요소에 대해서는 유사한 참조 부호가 사용되었다.

[0021] 본 개시의 다양한 실시예에서, "포함하다." 또는 "가지다." 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0022] 본 개시의 다양한 실시예에서 "또는" 등의 표현은 함께 나열된 단어들의 어떠한, 그리고 모든 조합을 포함한다. 예를 들어, "A 또는 B"는, A를 포함할 수도, B를 포함할 수도, 또는 A 와 B 모두를 포함할 수도 있다.

[0023] 본 개시의 다양한 실시예에서 사용된 "제1", "제2", "첫째", 또는 "둘째" 등의 표현들은 다양한 실시예들의 다양한 구성요소들을 수식할 수 있지만, 해당 구성요소들을 한정하지 않는다. 예를 들어, 상기 표현들은 해당 구성요소들의 순서 및/또는 중요도 등을 한정하지 않으며, 한 구성요소를 다른 구성요소와 구분하기 위해 사용될 수 있다.

[0024] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 상기 어떤 구성요소가 상기 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 상기 어떤 구성요소와 상기 다른 구성요소 사이에 새로운 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다.

[0025] 본 개시의 실시 예에서 "모듈", "유닛", "부(part)" 등과 같은 용어는 적어도 하나의 기능이나 동작을 수행하는 구성요소를 지칭하기 위한 용어이며, 이러한 구성요소는 하드웨어 또는 소프트웨어로 구현되거나 하드웨어 및 소프트웨어의 결합으로 구현될 수 있다. 또한, 복수의 "모듈", "유닛", "부(part)" 등은 각각이 개별적인 특정한 하드웨어로 구현될 필요가 있는 경우를 제외하고는, 적어도 하나의 모듈이나 칩으로 일체화되어 적어도 하나의 프로세서로 구현될 수 있다.

[0026] 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미가 있는 것으로 해석되어야 하며, 본 개시의 다양한 실시예에서 명백하게 정의되지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[0027] 이하에서, 첨부된 도면을 이용하여 본 발명의 다양한 실시 예들에 대하여 구체적으로 설명한다.

[0028] 도 1은 본 발명의 일 실시예에 따른 품질 검사 시스템을 설명하기 위한 시스템도이다.

[0029] 도 1을 참조하면, 본 발명의 품질 검사 시스템은 품질 검사 장치 또는 파라미터 측정 장치(10, 이하 파라미터 측정 장치) 및 피측정 장치(20)를 포함할 수 있다.

[0030] 이때, 파라미터 측정 장치(10)는 테스트 파라미터, 즉 전달 함수, 반사 특성, 및 위상 특성(이하에서는 "S 파라미터")을 획득하기 위한 구성이다. S파라미터는 당 기술분야에서 주지된 기술이며, 네트워크 분석기로부터의 테스트 신호의 응답에 따른 테스트 중인 디바이스의 주파수 응답(전압 및 위상)을 관찰함으로써 결정된다.

[0031] 특히 본 발명의 파라미터 측정 장치(10)는 다채널 DUT(Device Under Test) 또는 피측정 장치(20)와 한번의 연결만으로 자동으로 S 파라미터를 측정할 수 있다.

[0032] DUT(Device Under Test) 또는 피측정 장치(20)는 S-파라미터(또는 산란계수)의 피측정의 대상이 되는 장치일 수 있다. 일 실시예에 따르면 피측정 장치(20)는 EMI 필터(특히, 능동 EMI 필터)일 수 있다. 이때, 능동 EMI 필터는 공통 모드(CM) 노이즈를 저감시키는 능동형 전류 보상 장치일 수 있다.

[0033] 구체적으로 능동 EMI 필터는 제1 장치와 연결되는 적어도 둘 이상의 대전류 경로 각각에 공통 모드(Common Mode)로 입력되는 제1 전류를 능동적으로 보상하는 전류 보상 장치일 수 있다. 능동 EMI 필터는 제2 장치에 의해 공급되는 제2 전류를 상기 제1 장치에 전달하는 적어도 둘 이상의 대전류 경로 상의 제1 전류를 감지하여, 제1 전류에 대응되는 출력 신호를 생성하는 센싱부, 출력 신호를 증폭하여 증폭된 출력 신호를 생성하는

증폭부, 증폭된 출력 신호에 기초하여 보상 전류를 생성하는 보상부 및 보상 전류가 적어도 둘 이상의 대전류 경로 각각으로 흐르는 경로를 제공하는 보상 커패시터부를 포함하는 전류 보상 장치일 수 있다. 이에 대하여 구체적인 내용은 도 2를 통해 설명하기로 한다.

[0034] 도 2는 피측정 장치로써 능동 EMI 필터를 설명하기 위한 도면이다.

[0035] 제2 장치(2)는 제1 장치(3)에 전원을 전류 및/또는 전압의 형태로 공급하기 위한 다양한 형태의 장치일 수 있다. 가령 제2 장치(2)는 전원을 생산하여 공급하는 장치일 수도 있고, 다른 장치에 의해 생성된 전원을 공급하는 장치(예컨대 전기 자동차 충전 장치)일 수도 있다. 물론 제2 장치(2)는 저장된 에너지를 공급하는 장치일 수도 있다. 다만, 이는 예시적인 것으로 본 발명의 사상이 이에 한정되는 것은 아니다.

[0036] 본 명세서에서 제1 장치(3)는 전술한 제2 장치(2)가 공급하는 전원을 사용하는 다양한 형태의 장치일 수 있다. 가령 제1 장치(3)는 제2 장치(2)가 공급하는 전원을 이용하여 구동되는 부하일 수 있다. 또한, 제1 장치(3)는 제2 장치(2)가 공급하는 전원을 이용하여 에너지를 저장하고, 저장된 에너지를 이용하여 구동되는 부하(예컨대 전기 자동차)일 수 있다. 다만, 이는 예시적인 것으로 본 발명의 사상이 이에 한정되는 것은 아니다.

[0037] 전술한 바와 같이 둘 이상의 대전류 경로(111, 112) 각각은 제2 장치(2)에 의해 공급되는 전원, 즉 제2 전류(I21, I22)를 제1 장치(3)에 전달하는 경로일 수 있는 데, 일 실시예에 따르면, 제2 전류(I21, I22)는 제2 주파수 대역의 주파수를 갖는 교류 전류일 수 있다. 이때 제2 주파수 대역은 가령 50Hz 내지 60Hz의 범위를 갖는 대역일 수 있다.

[0038] 또한, 둘 이상의 대전류 경로(111, 112) 각각은 제1 장치(3)에서 발생한 노이즈, 즉 제1 전류(I11, I12)의 적어도 일부가 제2 장치(2)에 전달되는 경로일 수도 있다. 이때 제1 전류(I11, I12)는 둘 이상의 대전류 경로(111, 112) 각각에 대해 공통 모드(Common Mode)로 입력 될 수 있다.

[0039] 제1 전류(I11, I12)는 다양한 원인에 의해 제1 장치(3)에서 의도치 않게 발생되는 전류일 수 있다. 가령 제1 전류(I11, I12)는 제1 장치(3)와 주변 환경 사이의 가상의 커패시턴스(Capacitance)에 의해 발생되는 노이즈 전류일 수 있다.

[0040] 제1 전류(I11, I12)는 제1 주파수 대역의 주파수를 갖는 전류일 수 있다. 이때 제1 주파수 대역은 전술한 제2 주파수 대역보다 높은 주파수 대역을 가질 수 있는 데, 예컨대 150KHz 내지 30MHz의 범위를 갖는 대역일 수 있다.

[0041] 한편, 둘 이상의 대전류 경로(111, 112)는 도 2에 도시된 바와 같이 두 개의 경로를 포함할 수도 있고, 세 개의 경로 또는 네 개의 경로를 포함할 수도 있다. 대전류 경로(111, 112)의 수는 제1 장치(3) 및/또는 제2 장치(2)가 사용하는 전원의 종류 및/또는 형태에 따라 달라질 수 있다.

[0042] 한편, 센싱부(120)는 대전류 경로(111, 112)에 전기적으로 연결되어 둘 이상의 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지하고, 제1 전류(I11, I12)에 대응되는 출력 신호를 생성할 수 있다. 바꾸어 말하면 센싱부(120)는 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지하는 수단을 의미할 수 있다.

[0043] 일 실시예에 따르면, 센싱부(120)는 센싱 변압기로 구현될 수 있다. 이때 센싱 변압기는 대전류 경로(111, 112)와 절연된 상태에서 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지하기 위한 수단일 수 있다.

[0044] 일 실시예에 따르면, 센싱부(120)는 증폭부(130)의 입력단과 차동(Differential)으로 연결될 수 있다. 증폭부(130)는 센싱부(120)에 전기적으로 연결되어, 센싱부(120)가 출력한 출력 신호를 증폭하여, 증폭된 출력 신호를 생성할 수 있다. 본 발명에서 증폭부(130)에 의한 '증폭'은 증폭 대상의 크기 및/또는 위상을 조절하는것을 의미할 수 있다.

[0045] 증폭부(130)의 증폭에 의해, 전류 보상 장치(100)는 제1 전류(I11, I12)와 크기가 동일하고 위상이 반대인 보상 전류(IC1, IC2)를 생성하여 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 보상할 수 있다.

[0046] 증폭부(130)는 다양한 수단으로 구현될 수 있다. 일 실시예에에서 증폭부(130)는 OP-AMP를 포함할 수 있다. 다른 실시예에에서 증폭부(130)는 OP-AMP 이외에 저항과 커패시터 등 복수의 수동 소자들을 포함할 수 있다. 또 다른 실시예서, 증폭부(130)는 BJT(Bipolar Junction Transistor)를 포함할 수 있다. 또 다른 실시예서, 증폭부(130)는 BJT 이외에 저항과 커패시터 등 복수의 수동 소자들을 포함할 수 있다. 다만 증폭부(130)의 위와 같은 구현 방식은 예시적인것으로 본 발명의 사상이 이에 한정되는 것은 아니며, 본 발명에서 설명하는 '증폭'을 위한 수단은 본 발명의 증폭부(130)로 제한 없이 사용될 수 있다.

[0047] 증폭부(130)는 제1 장치(3) 및/또는 제2 장치(2)와 구분되는 제3 장치(4)로부터 전원을 공급받아, 센싱부가 출력한 출력신호를 증폭하여 증폭 전류를 생성할 수 있다. 이때 제3 장치(4)는 제1 장치(3) 및 제2 장치(2)와 무관한 전원으로부터 전원을 공급받아 증폭부(130)의 입력 전원을 생성하는 장치일 수 있다. 선택적으로 제3 장치(4)는 제1 장치(3) 및 제2 장치(2) 중 어느 하나의 장치로부터 전원을 공급 받아 증폭부(130)의 입력 전원을 생성하는 장치일 수도 있다.

[0048] 보상부(140)는 증폭부(130)에 전기적으로 연결되고, 전술한 증폭부(130)에 의해 증폭된 출력 신호에 기초하여 보상 전류를 생성할 수 있다.

[0049] 보상부(140)는 증폭부(130)의 출력단과 증폭부(130)의 기준전위(기준전위 2)를 연결하는 경로와 전기적으로 연결되어 보상 전류를 생성할 수 있다. 보상부(140)는 보상 커패시터부(150) 및 전류 보상 장치(100)의 기준전위(기준전위 1)를 연결하는 경로와 전기적으로 연결될 수 있다. 증폭부(130)의 기준전위(기준전위 2)와 전류 보상 장치(100)의 기준전위(기준전위 1)는 서로 구분되는 전위일 수 있다.

[0050] 보상 커패시터부(150)는 보상부(140)에 의해 생성된 보상 전류가 둘 이상의 대전류 경로 각각으로 흐르는 경로를 제공할 수 있다.

[0051] 일 실시예에 따르면, 보상 커패시터부(150)는 보상부(140)에 의해 생성된 전류가 둘 이상의 대전류 경로(111, 112) 각각으로 흐르는 경로를 제공하는 보상 커패시터부(150)로 구현될 수 있다. 이때 보상 커패시터부(150)는 능동 EMI 필터(1)의 기준전위(기준전위 1)와 둘 이상의 대전류 경로(111, 112) 각각을 연결하는 적어도 둘 이상의 보상 커패시터를 포함할 수 있다.

[0052] 상기와 같이 구성된 능동 EMI 필터(1)는 둘 이상의 대전류 경로(111, 112) 상의 특정 조건의 전류를 감지하고 이를 능동적으로 보상할 수 있고, 능동 EMI 필터(1)의 소형화에도 불구하고 고전류, 고전압 및/또는 고전력 시스템에 적용될 수 있다.

[0053] 한편, 상술한 능동 EMI 필터는 피측정 장치(20)의 일 예에 불과하며, 주파수를 이용하는 신호를 처리하는 다양한 아날로그 회로(또는 RF)를 포함하는 모든 종류의 장치를 의미할 수 있다.

[0054] 피측정 장치(20)는 2개의 터미널(포트)뿐만 아니라 3개 이상의 터미널로 형성되는 경우가 있다. 피측정 장치(20)의 S-파라미터를 측정하기 위해, 2개의 포트를 갖는 파라미터 측정 장치(10)는 3개 이상의 터미널에 대하여 교차로 2개씩 조합하여 측정할 수 있다. 이에 대하여는 추후에 자세히 설명하기로 한다.

[0055] 도 3은 본 발명의 일 실시예에 따른 파라미터 측정 장치의 구성요소를 설명하기 위한 블록도이다.

[0056] 도 3을 참조하면, 파라미터 측정 장치(10)는 신호 생성부(100), 포트(200), 스위치부(300) 및 프로세서(400)를 포함할 수 있다. 이때, 포트(200)는 제1 포트(P1) 및 제2 포트(P2)를 포함할 수 있고, 스위치부(300)는 제1 스위치(SW1) 내지 제n 스위치(SWn)를 포함할 수 있다.

[0057] 신호 생성부(100)는 프로세서(400)로부터의 제어 신호에 응답하여 주파수가 소정 범위내에서 선형적으로 가변되는 테스트 신호를 생성하기 위한 구성이다.

[0058] 포트(200)는 스위치부(300)를 통해 피측정 장치(20)의 터미널(또는 DUT 포트)에 전기적으로 연결될 수 있다. 상술한 바와 같이 포트(200)는 2개의 입력-출력 포트(테스트 포트 P1, P2)를 포함할 수 있다. 포트(200)는 프로세서(400)의 제어신호에 따라 선택된 스위치를 통해서 피측정 장치(20)에 연결될 수 있고, 신호 생성부(100)에서 생성한 테스트 신호를 피측정 장치(20)에 공급할 수 있다.

[0059] 스위치부(300)는 제1 스위치(SW1) 내지 제n 스위치(SWn)를 포함할 수 있다. 제1 스위치(SW1) 내지 제n 스위치(SWn) 각각은 제1 포트(P1) 및 제2 포트(P2)를 선택적으로 결정하도록 구성될 수 있다.

[0060] 예를 들어, 제1 스위치(SW1) 내지 제n 스위치(SWn) 각각은 EPX36MA8과 같은 SPDT(Single Pole Double Throw) 형태의 스위치일 수 있고, TS5A3359DCUT과 같은 OSP3T(Single Pole 3 Throw) 형태의 스위치일 수 있으나, 이는 일예에 불과하고, 다양한 선택적 스위치를 통해 구현될 수 있다.

[0061] 제1 스위치(SW1) 내지 제n 스위치(SWn) 각각은 외부 신호 경로 또는 각 터미널에 대응하는 내부 저항기로 회로를 접속시키는 스위칭 회로를 포함할 수 있다. 스위치 내의 각 내부 저항기는 통상 50Ω인 측정 장치(10)의 정규화된 특성 임피던스로 설정될 수 있다.

[0062] 프로세서(400)는 파라미터 측정 장치(10)를 전반적으로 제어하기 위한 제어부일 수 있다. 특히, 프로세서(400)

는 메모리(미도시)에 저장된 각종 프로그램을 이용하여 파라미터 측정 장치(10)의 전반적인 동작을 제어한다.

[0063] 구체적으로, 프로세서(400)는 피측정 장치(20)의 복수의 터미널 중 2개의 터미널을 선택하기 위해 스위치부(300)를 제어할 수 있다.

[0064] 프로세서(400)는 선택된 2개의 스위치를 통해 피측정 장치(20)로 공급할 테스트 신호를 생성하도록 신호 생성부(100)를 제어할 수 있다. 프로세서(400)는 신호 생성부(100)가 생성한 테스트 신호를 피측정 장치(20)로 공급하도록 포트(200)를 제어할 수 있다. 구체적으로 프로세서(400)는 상기 2개의 스위치를 각각 상기 제1 포트 및 상기 제2 포트에 교차로 연결하도록 상기 복수의 스위치를 제어하고, 상기 2개의 스위치 중 어느 하나를 통해 상기 피측정 장치(20)에 테스트 신호를 입력하도록 상기 제1 포트(P1)를 제어하고, 상기 포트를 통해 획득된 반사 신호 및 응답 신호를 기초로 S 파라미터를 측정할 수 있다.

[0065] 프로세서(400)는 테스트 중인 피측정 장치(20)에 스위프(sweep) 주파수 신호(테스트 신호)를 전송하도록 입력 포트를 제어하고, 테스트 중인 피측정 장치(20)의 응답 출력 신호를 수신하도록 출력 포트를 제어할 수 있다. 이때, 입력 포트 및 출력 포트는 포트(200) 중 스위프(sweep) 방향에 따라 변경 될 수 있다.

[0066] 구체적으로 상기 프로세서(400)는 상기 2개의 스위치 중 어느 하나를 통해 상기 피측정 장치(20)에 테스트 신호를 입력하도록 상기 제2 포트(P2)를 제어하고, 상기 포트(200)를 통해 획득된 반사 신호 및 응답 신호를 기초로 S 파라미터를 측정할 수 있다.

[0067] 즉, 프로세서(400)는 포트(200)에 입력된 테스트 신호에 대응하는 피측정 장치(20)의 반사 또는 응답 신호를 측정하고, 이를 기초로 피측정 장치(20)에 대한 S 파라미터를 획득할 수 있다. 구체적으로, 주파수 변환된 입력 신호 및 기준 신호는 AD 컨버터(미도시)에 의해 디지털 신호로 각각 변환될 수 있고, 디지털 신호는 디지털 신호 처리기(DSP, 65)에 의해 처리되어, 프로세서(400)는 테스트 중인 피측정 장치(20)의 S 파라미터를 결정할 수 있다. 프로세서(400)는 획득한 S 파라미터를 기초로 Z 파라미터를 추출할 수 있고, 이후 회로 파라미터를 계산할 수 있다.

[0068] 프로세서(400)는 CPU, 램(RAM), 롬(ROM), 시스템 버스를 포함할 수 있다. 여기서, 롬은 시스템 부팅을 위한 명령어 세트가 저장되는 구성이고, CPU는 롬에 저장된 명령어에 따라 파라미터 측정 장치(100)의 메모리에 저장된 운영체제를 램에 복사하고, O/S를 실행시켜 시스템을 부팅시킨다. 부팅이 완료되면, CPU는 메모리(미도시)에 저장된 각종 애플리케이션을 램에 복사하고, 실행시켜 각종 동작을 수행할 수 있다. 이상에서는 프로세서(400)가 하나의 CPU만을 포함하는 것으로 설명하였지만, 구현 시에는 복수의 CPU(또는 DSP, SoC 등)으로 구현될 수 있다.

[0069] 본 발명의 일 실시 예에 따라, 프로세서(400)는 디지털 신호를 처리하는 디지털 시그널 프로세서(digital signal processor(DSP), 마이크로 프로세서(microprocessor), TCON(Time controller)으로 구현될 수 있다. 다만, 이에 한정되는 것은 아니며, 중앙처리장치(central processing unit(CPU)), MCU(Micro Controller Unit), MPU(micro processing unit), 컨트롤러(controller), 어플리케이션 프로세서(application processor(AP)), 또는 커뮤니케이션 프로세서(communication processor(CP)), ARM 프로세서 중 하나 또는 그 이상을 포함하거나, 해당 용어로 정의될 수 있다. 또한, 프로세서(400)는 프로세싱 알고리즘이 내장된 SoC(System on Chip), LSI(large scale integration)로 구현될 수도 있고, FPGA(Field Programmable gate array) 형태로 구현될 수도 있다.

[0070] 도 4는 본 발명의 일 실시예에 따른 S 파라미터를 측정하기 위한 스위치 선택 방법을 설명하기 위한 흐름도이다.

[0071] 파라미터 측정 장치(10)는 스위치(300) 중 포트(200)와 연결하기 위한 두 개의 스위치를 선택할 수 있다. 이때, 스위치(300)는 피측정 장치(20)의 포트 또는 터미널의 수에 대응되는 수와 동일할 수 있다. 예를 들면, 피측정 장치(20)의 터미널의 수가 4개이라면, 스위치부(300)는 SW1 내지 SW4의 스위치를 포함할 수 있고, 피측정 장치(20)의 터미널의 수가 n개이라면, 스위치부(300)는 SW1 내지 SWn의 스위치를 포함할 수 있다.

[0072] 한편, 파라미터 측정 장치(10)는 SW1 내지 SWn의 스위치 중 제1 포트(P1)와 제2 포트(P2)에 각각 연결하기 위한 두 개의 스위치 SWi 및 SWj를 선택할 수 있다. 파라미터 측정 장치(10)는 포트(200)에 연결하기 위한 스위치 넘버(i,j)를 각각 i=1, j=2로 설정할 수 있다(S400).

[0073] 파라미터 측정 장치(10)는 선택된 SWi 및 SWj(예를 들어, SW1 및 SW2)를 포트(200)와 연결할 수 있다(S410). 예를 들어, 파라미터 측정 장치(10)는 제1 스위치(SWi)를 입력 포트(P1)에 연결할 수 있고, 제2 스위치(SWj)를

출력 포트(P2)에 연결할 수 있다.

[0074] 파라미터 측정 장치(10)는 제1 스위치(SWi)가 연결된 입력 포트(P1)를 통해 테스트 신호를 인가할 수 있고(S420), 제2 스위치(SWj)가 연결된 출력 포트(P2)를 통해 획득된 응답 출력 신호를 기초로 피측정 장치(20)의 S 파라미터를 측정할 수 있다(S430).

[0075] 한편, 파라미터 측정 장치(10)는 제2 스위치(SWj)에 대응되는 터미널이 피측정 장치(20)의 복수의 터미널 중 측정되지 않은 최종 터미널인지 여부(j=n)를 확인할 수 있다(S440).

[0076] 제2 스위치(SWj)에 대응되는 터미널이 최종 터미널이 아닌 경우(S440-N), 파라미터 측정 장치(10)는 제2 스위치(SWj)에 대응되는 피측정 장치(20)의 터미널 번호를 증가(j = j+1)시킬 수 있다(S450). 이후, 파라미터 측정 장치(10)는 선택된 SWi 및 SWj(예를 들어, SW1 및 SW3)를 포트(200)와 연결할 수 있고(S410), 제2 스위치(SWj)에 대응되는 터미널이 피측정 장치(20)의 복수의 터미널 중 측정되지 않은 최종 터미널(j=n)이 될 때까지 S 파라미터 측정을 반복한다.

[0077] 한편, 파라미터 측정 장치(10)는 제1 스위치(SWi)에 대응되는 터미널이 피측정 장치(20)의 복수의 터미널 중 측정되지 않은 최종 터미널인지 여부(i=n)를 확인할 수 있다(S460).

[0078] 제1 스위치(SWi)에 대응되는 터미널이 최종 터미널이 아닌 경우(S460-N), 파라미터 측정 장치(10)는 제1 스위치(SWi)에 대응되는 피측정 장치(20)의 터미널 번호를 증가(i = i+1)시킬 수 있고, 제2 스위치(SWj)에 대응되는 피측정 장치(20)의 터미널 번호를 변경(j = i+1)할 수 있다(S470). 이후, 파라미터 측정 장치(10)는 선택된 SWi 및 SWj(예를 들어, SW2 및 SW3)를 포트(200)와 연결할 수 있고(S410), 제2 스위치(SWj)에 대응되는 터미널이 피측정 장치(20)의 복수의 터미널 중 측정되지 않은 최종 터미널(j=n)이 될 때까지 S 파라미터 측정을 반복할 수 있다.

[0079] 파라미터 측정 장치(10)는 제1 스위치(SWi)에 대응되는 터미널이 피측정 장치(20)의 복수의 터미널 중 측정되지 않은 최종 터미널(i=n)이 될 때까지 S 파라미터 측정을 반복할 수 있다.

[0080] 도 5 내지 도 7은 본 발명의 일 실시예에 따른 파라미터 측정 장치의 스위치 동작 방법 및 파라미터 측정 방법을 순차적으로 도시한 도면이다.

[0081] 도 5 내지 도 7은 피측정 장치(20)가 총 6개의 DUT 포트 또는 터미널(T1 내지 T6)을 포함하는 실시예를 도시한다. 스위치부(300)의 각각의 스위치(SW1 내지 SW6)는 각각 피측정 장치(20)의 터미널(T1 내지 T6)에 대응되는 것일 수 있다.

[0082] 도 5 내지 도 7의 스위치부(300)의 각각의 스위치(SW1 내지 SW6)는 SP3T(Single Pole 3 Throw) 또는 SPTT(Single Pole Triple Throw) 형식의 스위치로 구현된 것이다. 구체적으로, 각각의 스위치(SW1 내지 SW6)는 제1 포트(P1), 제2 포트(P2) 및 각 터미널에 대응하는 정규화된 임피던스를 포함하는 내부 저항기에 선택적으로 연결 가능한 SP3T 스위치일 수 있다.

[0083] 파라미터 측정 장치(10)는 각각의 스위치(SW1 내지 SW6) 중 포트(200)와 연결하기 위한 2개의 스위치를 선택할 수 있다. 도 5에서는 제1 스위치(SW1) 및 제2 스위치(SW2)가 포트(200)와 연결하기 위한 2개의 스위치로 선택된 것을 도시한다.

[0084] 도 5의 실시예에서 SW1 및 SW2를 제외한 나머지 SW3 내지 SW6는 정규화된 임피던스를 포함하는 내부 저항기에 연결될 수 있다. 제1 스위치(SW1)와 연결된 제1 포트(P1)로부터 테스트 신호를 입력받은 피측정 장치(20)는 테스트 신호에 대응하는 반사 신호 및 제2 포트(P2)로 출력되는 응답 신호를 기초로 S 파라미터(S11, S21)를 측정할 수 있다.

[0085] 파라미터 측정 장치(10)는 제1 스위치(SW1)를 유지한 채 제2 스위치를 SW2 부터 SW6까지 변경하며 S 파라미터를 측정할 수 있다. 도 6은 파라미터 측정 장치(10)가 제2 스위치를 SW6까지 변경한 것을 도시한 도면이다. 도 6을 참조하면, 제1 스위치(SW1) 및 제2 스위치(SW6)를 제외한 나머지 스위치 SW2 내지 SW5는 정규화된 임피던스를 포함하는 내부 저항기에 연결된다.

[0086] 도 7을 참조하면, 파라미터 측정 장치(10)는 제1 스위치를 SW1으로 유지한 채 제2 스위치를 SW2에서 SW6까지 변경하며 S 파라미터를 측정한 후, 제1 스위치를 SW1에서 SW2로 변경한 것을 도시한다.

[0087] 파라미터 측정 장치(10)는 제1 스위치(SW2) 및 제2 스위치(SW3)를 포트(200)에 연결하여 S 파라미터를 측정한 후, 제1 스위치(SW2)를 유지한 채 제2 스위치를 SW4 내지 SW6로 변경하며 S 파라미터를 측정할 수 있다.

[0088] 본 발명에 따르면, 파라미터 측정 장치(10)는 포트(200)를 스위치부(300)에 연결한 후 자동으로 피측정 장치(20)에 대한 S 파라미터를 순차적으로 측정할 수 있다.

[0089] 즉, 본 발명에 따른 파라미터 측정 장치(10)는 복수의 터미널을 포함하는 피측정 장치(20)에 대한 S 파라미터 측정에 있어서, 파라미터 측정 장치(10)의 포트와 DUT 포트(또는 DUT 터미널) 간 연결을 여러 번 변경할 필요가 없다는 점에서 시간 및 케이블 손상을 절감할 수 있다는 효과가 있다.

[0090] 한편, 상술한 본 발명의 다양한 실시 예들에 따른 방법들은, 기존 전자 장치에 설치 가능한 어플리케이션 형태로 구현될 수 있다.

[0091] 또한, 상술한 본 발명의 다양한 실시 예들에 따른 방법들은, 기존 전자 장치에 대한 소프트웨어 업그레이드, 또는 하드웨어 업그레이드 만으로도 구현될 수 있다.

[0092] 또한, 상술한 본 발명의 다양한 실시예들은 전자 장치에 구비된 임베디드 서버, 또는 전자장치의 외부 서버를 통해 수행되는 것도 가능하다.

[0093] 한편, 본 발명의 일 실시예에 따르면, 이상에서 설명된 다양한 실시예들은 소프트웨어(software), 하드웨어(hardware) 또는 이들의 조합을 이용하여 컴퓨터(computer) 또는 이와 유사한 장치로 읽을 수 있는 기록매체(computer readable recording medium)에 저장된 명령어를 포함하는 소프트웨어로 구현될 수 있다. 일부 경우에 있어 본 명세서에서 설명되는 실시예들이 프로세서 자체로 구현될 수 있다. 소프트웨어적인 구현에 의하면, 본 명세서에서 설명되는 절차 및 기능과 같은 실시 예들은 별도의 소프트웨어 모듈들로 구현될 수 있다. 소프트웨어 모듈들 각각은 본 명세서에서 설명되는 하나 이상의 기능 및 동작을 수행할 수 있다.

[0094] 한편, 컴퓨터(computer) 또는 이와 유사한 장치는, 저장 매체로부터 저장된 명령어를 호출하고, 호출된 명령어에 따라 동작이 가능한 장치로서, 개시된 실시 예들에 따른 장치를 포함할 수 있다. 상기 명령이 프로세서에 의해 실행될 경우, 프로세서가 직접, 또는 상기 프로세서의 제어 하에 다른 구성요소들을 이용하여 상기 명령에 해당하는 기능을 수행할 수 있다. 명령은 컴파일러 또는 인터프리터에 의해 생성 또는 실행되는 코드를 포함할 수 있다.

[0095] 기기로 읽을 수 있는 기록매체는, 비일시적 기록매체(non-transitory computer readable recording medium)의 형태로 제공될 수 있다. 여기서, '비일시적'은 저장매체가 신호(signal)를 포함하지 않으며 실재(tangible)한다는 것을 의미할 뿐 데이터가 저장매체에 반영구적 또는 임시적으로 저장됨을 구분하지 않는다. 이때 비일시적 컴퓨터 판독 가능 매체란 레지스터, 캐쉬, 메모리 등과 같이 짧은 순간 동안 데이터를 저장하는 매체가 아니라 반영구적으로 데이터를 저장하며, 기기에 의해 판독(reading)이 가능한 매체를 의미한다. 비일시적 컴퓨터 판독 가능 매체의 구체적인 예로는, CD, DVD, 하드 디스크, 블루레이 디스크, USB, 메모리카드, ROM 등이 있을 수 있다.

[0096] 이와 같이 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호 범위는 첨부된 청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

부호의 설명

[0097] 10: 파라미터 측정 장치

20: 피측정 장치

100: 신호 생성부

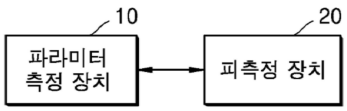
200: 포트

300: 스위치부

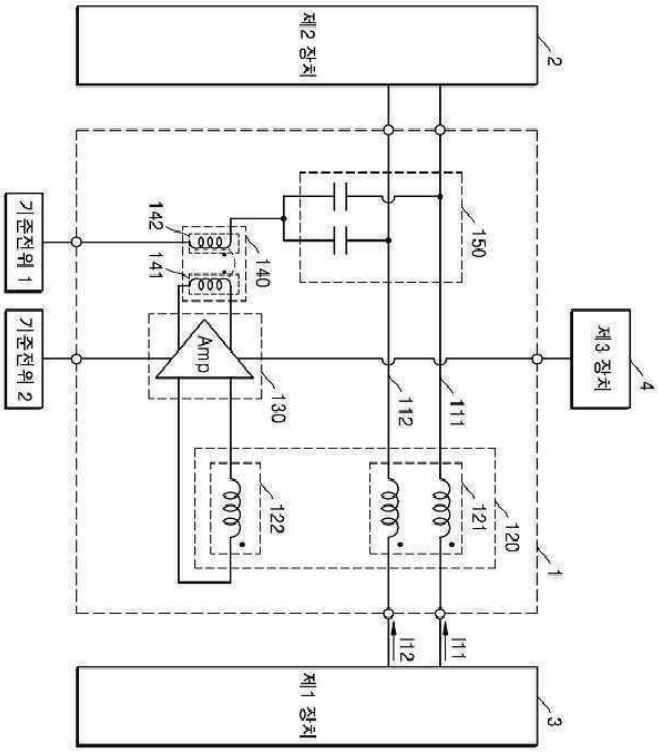
400: 프로세서

도면

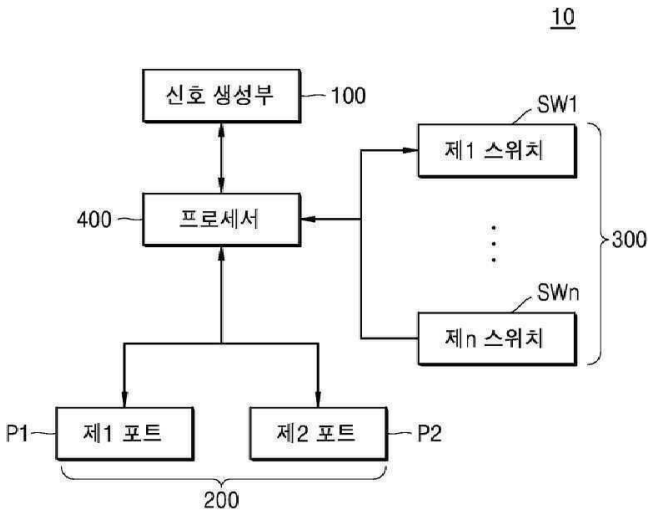
도면1



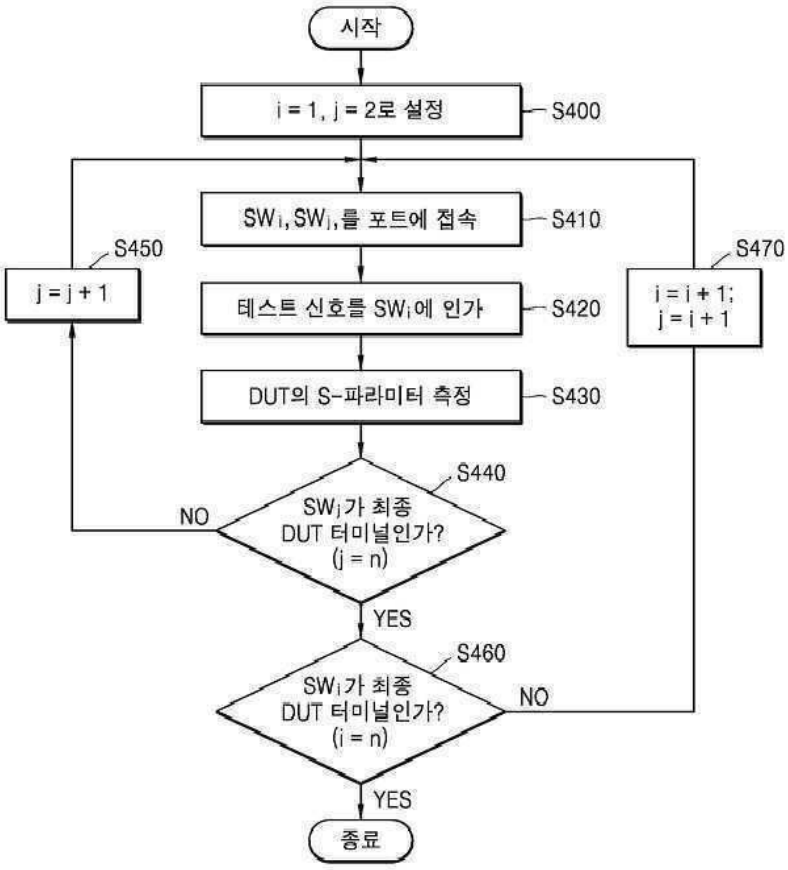
도면2



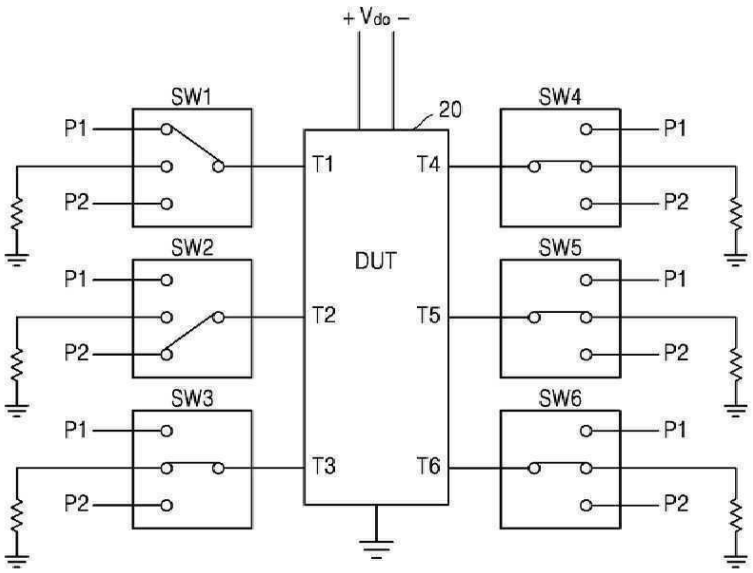
도면3



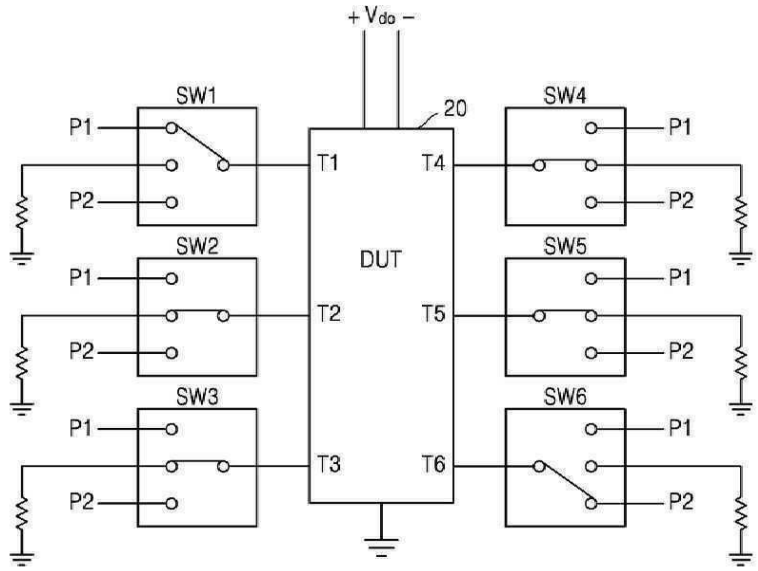
도면4


시작
i = 1, j = 2로 설정
S400
SWi, SWj,를 포트에 접속
S410
테스트 신호를 SWi에 인가
S420
DUT의 S-파라미터 측정
S430
SWj가 최종 DUT 터미널인가? (j = n)
S440
NO
YES
SWi가 최종 DUT 터미널인가? (i = n)
S460
NO
YES
종료
j = j + 1
S450
i = i + 1; j = j + 1
S470

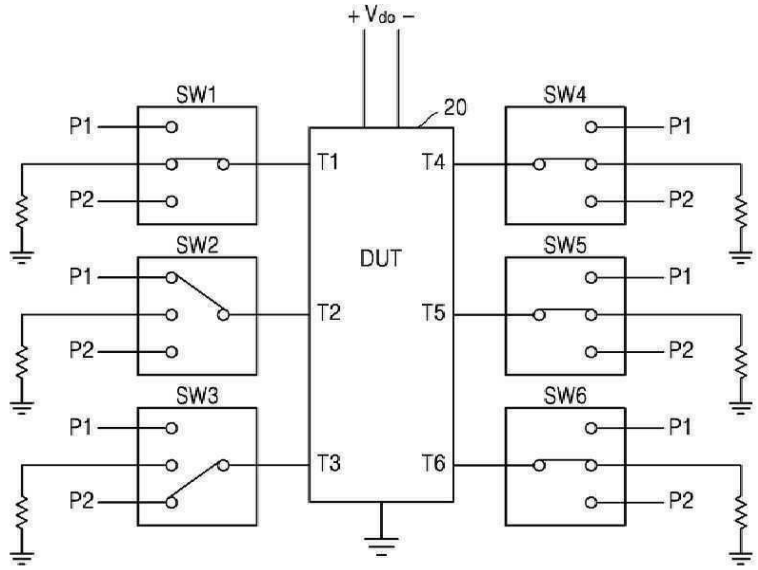
도면5


+ Vdo −
20
SW1
SW2
SW3
SW4
SW5
SW6
P1
P2
T1
T2
T3
T4
T5
T6
DUT

도면6


+Vdo−
20
SW1
SW2
SW3
SW4
SW5
SW6
P1
P2
T1
T2
T3
T4
T5
T6
DUT

도면7


+Vdo−
20
SW1
SW2
SW3
SW4
SW5
SW6
P1
P2
T1
T2
T3
T4
T5
T6
DUT