

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7679388号
(P7679388)

(45)発行日 令和7年5月19日(2025.5.19)

(24)登録日 令和7年5月9日(2025.5.9)

(51)国際特許分類		F I		
H O 4 L	9/32 (2006.01)	H O 4 L	9/32	2 0 0 A
H O 4 L	9/36 (2006.01)	H O 4 L	9/36	
請求項の数 20 (全145頁)				
(21)出願番号	特願2022-546215(P2022-546215)	(73)特許権者	316005926	
(86)(22)出願日	令和3年8月19日(2021.8.19)		ソニーセミコンダクタソリューションズ	
(86)国際出願番号	PCT/JP2021/030286		株式会社	
(87)国際公開番号	WO2022/050057		神奈川県厚木市旭町四丁目1 4 番1 号	
(87)国際公開日	令和4年3月10日(2022.3.10)	(74)代理人	100121131	
審査請求日	令和6年7月4日(2024.7.4)		弁理士 西川 孝	
(31)優先権主張番号	特願2020-147113(P2020-147113)	(74)代理人		
(32)優先日	令和2年9月1日(2020.9.1)		稲本 義雄	
(33)優先権主張国・地域又は機関	日本国(JP)	(74)代理人	100168686	
			弁理士 三浦 勇介	
		(72)発明者	宮本 宗	
			神奈川県厚木市旭町四丁目1 4 番1 号	
			ソニーセミコンダクタソリューションズ	
			株式会社内	
		(72)発明者	高橋 宏雄	
				最終頁に続く

(54)【発明の名称】 情報処理装置、移動体装置、および通信システム

(57)【特許請求の範囲】

【請求項1】

他の情報処理装置と通信を行って、画像データを含むフレームのデータをデータ通信する際に、パケットヘッダおよびパケットデータを含むパケットを前記他の情報処理装置に送信または前記他の情報処理装置から受信する通信部と、

セッション鍵を用いて前記パケットデータの保護データを生成、検証、または復号する保護部と、

前記保護データを生成、検証、または復号するたびに前記セッション鍵に対してのナンス値を更新するナンス更新部と

を備え、

前記画像データは、前記パケットデータ内に格納され、

前記データ通信は、前記ナンス値の一部または全部の送信または受信を含み、

前記ナンス値の一部または全部は、前記パケットヘッダ外に格納されて送信または受信される

情報処理装置。

【請求項2】

前記通信部、前記保護部、および前記ナンス更新部の内の少なくとも何れかは、第1MACモード、第2MACモード、および非MACモードの内の少なくとも2つのモードから1つのモードを選択する

請求項1に記載の情報処理装置。

【請求項 3】

前記通信部は、前記データ通信に関連するコマンドを前記他の情報処理装置に送信または前記他の情報処理装置から受信するコマンド通信を行い、

前記コマンド通信は、前記情報処理装置内の情報または前記他の情報処理装置内の情報を読み出すことを要求する読み出し命令の送信または受信を含み、

前記データ通信は、前記フレームが開始されることを示すフレームスタートの送信または受信、および、前記フレームが終了されることを示すフレームエンドの送信または受信を含み、

前記フレームは、周期的に送信または受信されることが可能であり、

前記ナンス値の一部または全部は、前記読み出し命令に応じた読み出し応答として、前記フレームエンドと次の前記フレームスタートとの間の期間内に送信または受信される

請求項 1 に記載の情報処理装置。

【請求項 4】

前記フレームは、前記パケットデータ内に格納される埋込データを含み、

前記埋込データは、前記画像データを表す属性または前記画像データに関連する情報を含み、

前記ナンス値の一部または全部は、前記埋込データ内に格納されて送信または受信される請求項 1 に記載の情報処理装置。

【請求項 5】

前記通信部は、前記データ通信に関連するコマンドを前記他の情報処理装置に送信または前記他の情報処理装置から受信するコマンド通信を行い、

前記コマンド通信は、前記情報処理装置内の情報または前記他の情報処理装置内の情報を読み出すことを要求する読み出し命令の送信または受信を含み、

前記データ通信は、前記フレームが開始されることを示すフレームスタートの送信または受信、および、前記フレームが終了されることを示すフレームエンドの送信または受信を含み、

前記ナンス値の一部または全部は、前記読み出し命令に応じた読み出し応答として、前記フレームスタートと前記フレームエンドとの間の期間内に送信または受信される

請求項 1 に記載の情報処理装置。

【請求項 6】

前記フレームは、前記パケットデータ内に格納される、非画像データを含み、

前記ナンス値の一部または全部は、前記非画像データ内に格納されて送信または受信される

請求項 1 に記載の情報処理装置。

【請求項 7】

前記パケットは、拡張パケットであり、

前記パケットヘッダは、拡張パケットヘッダであり、

前記ナンス値の一部の残りの一部または全部は、前記拡張パケットヘッダ内に格納されて送信または受信される

請求項 1 に記載の情報処理装置。

【請求項 8】

前記データ通信は、前記フレームが開始されることを示すフレームスタートの送信または受信、および、前記フレームが終了されることを示すフレームエンドの送信または受信を含み、

前記ナンス値の一部または全部は、前記パケットデータの一部または全部として、前記フレームスタート内または前記フレームエンド内に格納されて送信または受信される

請求項 1 に記載の情報処理装置。

【請求項 9】

前記ナンス値の一部または全部は、前記保護データを演算する際の初期化ベクトルの一部として用いられ、

10

20

30

40

50

前記初期化ベクトルは、前記通信の拡張仮想チャネルおよびソースIDに関連する情報を含む

請求項1に記載の情報処理装置。

【請求項10】

前記ナンス値の一部または全部は、前記保護データを演算する際の初期化ベクトルの一部として用いられ、

前記初期化ベクトルは、前記通信の仮想チャネル、データタイプ、拡張データタイプ、セッションID、または最終目的地IDに関連する情報を含む

請求項1に記載の情報処理装置。

【請求項11】

前記ナンス値の一部または全部は、フレーム番号および追加フレーム番号を含む

請求項1に記載の情報処理装置。

【請求項12】

前記ナンス値の一部または全部は、前記保護データを演算する際の初期化ベクトルの一部として用いられ、

前記初期化ベクトルは、Video streamまたはAudio streamを識別する情報を含む

請求項1に記載の情報処理装置。

【請求項13】

前記フレームは、前記パケットデータ内に格納される、ベンダ固有コードを示す埋込データを含み、

前記ナンス値の一部または全部は、前記ベンダ固有コードを示す埋込データ内に格納されて送信または受信される

請求項1に記載の情報処理装置。

【請求項14】

前記フレームは、第1バーチャルチャネルの前記画像データとは異なる第2バーチャルチャネルの第2画像データまたはユーザ定義データを含み、

前記画像データと、前記第2画像データまたは前記ユーザ定義データとは、ライン数が統一化されている

請求項1に記載の情報処理装置。

【請求項15】

前記パケットは、拡張パケットであり、

前記パケットヘッダは、拡張パケットヘッダであり、

前記ナンス値は、所定カウント条件を満たす前記拡張パケットを送信または受信するたびに更新されるメッセージカウント値を含み、

前記メッセージカウント値は、前記拡張パケットヘッダ内に格納される

請求項1に記載の情報処理装置。

【請求項16】

前記パケットは、拡張パケットであり、

前記パケットヘッダは、拡張パケットヘッダであり、

所定カウント条件を満たす前記拡張パケットを送信または受信するたびにメッセージカウント値を更新するメッセージカウンタをさらに備え、

前記メッセージカウント値は、前記拡張パケットヘッダ内に格納され、

前記ナンス更新部と前記メッセージカウンタとは、別体である

請求項1に記載の情報処理装置。

【請求項17】

前記パケットは、拡張パケットであり、

前記パケットヘッダは、拡張パケットヘッダであり、

前記拡張パケットは、拡張パケットフッタを含み、前記保護部は、前記セッション鍵を用いて完全性演算値を生成、検証、または復号し、

10

20

30

40

50

前記完全性演算値は、少なくとも前記パケットデータを保護し、前記拡張パケットフッタ内の一部または全部に格納される

請求項 1 に記載の情報処理装置。

【請求項 18】

前記保護部は、前記セッション鍵を用いて完全性演算値を生成、検証、または復号し、前記完全性演算値は、少なくとも前記画像データを保護し、前記画像データとは異なるパケットデータ内に格納される

請求項 1 に記載の情報処理装置。

【請求項 19】

画像データを出力する画素と、

他の情報処理装置と通信を行って、前記画像データを含むフレームのデータをデータ通信する際に、パケットヘッダおよびパケットデータを含むパケットを前記他の情報処理装置に送信または前記他の情報処理装置から受信する通信部と、

セッション鍵を用いて前記パケットデータの保護データを生成、検証、または復号する保護部と、

前記保護データを生成、検証、または復号するたびに前記セッション鍵に対してのナンス値を更新するナンス更新部と

を有し、

前記画像データは、前記パケットデータ内に格納され、

前記データ通信は、前記ナンス値の一部または全部の送信または受信を含み、

前記ナンス値の一部または全部は、前記パケットヘッダ外に格納されて送信または受信される

情報処理装置を備える移動体装置。

【請求項 20】

他の情報処理装置と通信を行って、画像データを含むフレームのデータをデータ通信する際に、パケットヘッダおよびパケットデータを含むパケットを前記他の情報処理装置に送信または前記他の情報処理装置から受信する通信部と、

セッション鍵を用いて前記パケットデータの保護データを生成、検証、または復号する保護部と、

前記保護データを生成、検証、または復号するたびに前記セッション鍵に対してのナンス値を更新するナンス更新部と

を有し、

前記画像データは、前記パケットデータ内に格納され、

前記データ通信は、前記ナンス値の一部または全部の送信または受信を含み、

前記ナンス値の一部または全部は、前記パケットヘッダ外に格納されて送信または受信される

情報処理装置を備える通信システム。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、情報処理装置、移動体装置、および通信システムに関し、特に、より安全性を高めることができるようにした情報処理装置、移動体装置、および通信システムに関する。

【背景技術】

【0002】

現在、規格化が進行中である CSI (Camera Serial Interface)-2 ver4.0 では、物理層に C-PHY を使うパケット構造と、物理層に D-PHY を使うパケット構造との 2 種類が定義されている。

【0003】

また近年、CSI-2 規格は、モバイル機器だけに用いられるのではなく、車載や IoT (Inte

10

20

30

40

50

rnet of Things) など様々な用途に広く用いられるようになった結果、既存のパケット構造では、それらの用途に対応することができないと想定される。そこで、MIPI (Mobile Industry Processor Interface) アライアンスでは、多様な用途に対応させるため、既存のパケットヘッダやパケットフッタなどのパケット構造を拡張させた拡張パケットが検討中となっている。

【0004】

例えば、特許文献1で開示されているように、従来のパケットヘッダとは別に、拡張されたパケットヘッダを利用する通信システムが提案されている。

【先行技術文献】

【特許文献】

10

【0005】

【文献】国際公開第2020/129685号

【発明の概要】

【発明が解決しようとする課題】

【0006】

ところで、上述したように検討中の拡張パケット内に格納される機能安全用途のメッセージカウント値は、セキュリティ用途のナンス値として流用されることができる。しかしながら、例えば、攻撃対策のために同じセッション鍵へ対するナンス値はロールオーバー禁止とされているので、16bitのメッセージカウント値を、そのままナンス値として適用するのには適していない。そこで、具体的かつ、より安全性を高めてナンス値を使用できるようにすることが求められている。

20

【0007】

本開示は、このような状況に鑑みてなされたものであり、より安全性を高めることができるようにするものである。

【課題を解決するための手段】

【0008】

本開示の一側面の情報処理装置は、他の情報処理装置と通信を行って、画像データを含むフレームのデータを高速データ送信する際に、拡張パケットヘッダおよびパケットデータを含む拡張パケットを前記他の情報処理装置に送信する通信部と、セッション鍵を導出し、前記セッション鍵を用いて前記パケットデータの第1保護データを生成する第1保護部と、前記第1保護データを生成するたびに前記セッション鍵へ対してのナンス値を更新するナンス更新部とを備え、前記画像データは、前記パケットデータ内に格納され、前記高速データ送信は、前記ナンス値の一部または全部の送信を含み、前記ナンス値の一部または全部は、前記拡張パケットヘッダ外に格納されて送信される。

30

【0009】

本開示の一側面の移動体装置は、画像データを出力する画素と、他の情報処理装置と通信を行って、前記画像データを含むフレームのデータを高速データ送信する際に、拡張パケットヘッダおよびパケットデータを含む拡張パケットを前記他の情報処理装置に送信する通信部と、セッション鍵を導出し、前記セッション鍵を用いて前記パケットデータの第1保護データを生成する第1保護部と、前記第1保護データを生成するたびに前記セッション鍵へ対してのナンス値を更新するナンス更新部とを有し、前記画像データは、前記パケットデータ内に格納され、前記高速データ送信は、前記ナンス値の一部または全部の送信を含み、前記ナンス値の一部または全部は、前記拡張パケットヘッダ外に格納されて送信される情報処理装置を備える。

40

【0010】

本開示の一側面の通信システムは、他の情報処理装置と通信を行って、画像データを含むフレームのデータを高速データ送信する際に、拡張パケットヘッダおよびパケットデータを含む拡張パケットを前記他の情報処理装置に送信する通信部と、セッション鍵を導出し、前記セッション鍵を用いて前記パケットデータの第1保護データを生成する第1保護部と、前記第1保護データを生成するたびに前記セッション鍵へ対してのナンス値を更新

50

するナンス更新部とを有し、前記画像データは、前記パケットデータ内に格納され、前記高速データ送信は、前記ナンス値の一部または全部の送信を含み、前記ナンス値の一部または全部は、前記拡張パケットヘッダ外に格納されて送信される情報処理装置を備える。

【0011】

本開示の一側面においては、他の情報処理装置と通信を行って、画像データを含むフレームのデータを高速データ送信する際に、拡張パケットヘッダおよびパケットデータを含む拡張パケットが他の情報処理装置に送信され、セッション鍵を導出し、セッション鍵を用いてパケットデータの第1保護データが生成され、第1保護データを生成するたびにセッション鍵に対してのナンス値が更新される。そして、画像データは、パケットデータ内に格納され、高速データ送信は、ナンス値の一部または全部の送信を含み、ナンス値の一部または全部は、拡張パケットヘッダ外に格納されて送信される。

【図面の簡単な説明】

【0012】

【図1】本技術を適用した通信システムの第1の実施の形態の構成例を示すブロック図である。

【図2】本技術を適用した通信システムの第2の実施の形態の構成例を示すブロック図である。

【図3】D-PHY用の拡張パケットの全体的なパケット構造の第1の構造例を示す図である。

【図4】D-PHY用の拡張ショートパケットのパケット構造の第1の構造例を示す図である。

【図5】D-PHY用の拡張ロングパケットのパケット構造の第1の構造例を示す図である。

【図6】C-PHY用の拡張パケットの全体的なパケット構造の第1の構造例を示す図である。

【図7】C-PHY用の拡張ショートパケットのパケット構造の第1の構造例を示す図である。

【図8】C-PHY用の拡張ロングパケットのパケット構造の第1の構造例を示す図である。

【図9】イメージセンサの構成例を示すブロック図である。

【図10】アプリケーションプロセッサの構成例を示すブロック図である。

【図11】イメージセンサがパケットを送信する処理を説明するフローチャートである。

【図12】拡張モード送信処理を説明するフローチャートである。

【図13】アプリケーションプロセッサがパケットを受信する処理を説明するフローチャートである。

【図14】拡張モード受信処理を説明するフローチャートである。

【図15】D-PHY用の拡張パケットの全体的なパケット構造の第2の構造例を示す図である。

【図16】D-PHY用の拡張ロングパケットのパケット構造の第2の構造例を示す図である。

【図17】C-PHY用の拡張ショートパケットのパケット構造の第2の構造例を示す図である。

【図18】C-PHY用の拡張ロングパケットのパケット構造の第2の構造例を示す図である。

【図19】D-PHYおよびC-PHYを切り替える構成の変形例を示すブロック図である。

【図20】本技術を適用した通信システムの第3の実施の形態の構成例を示すブロック図である。

【図21】パケット改変禁止の規定に対応するD-PHY用の拡張パケットの構造例を示す図である。

【図22】パケット改変禁止の規定に対応するC-PHY用の拡張パケットの構造例を示す図である。

【図23】パケット改変禁止の規定に対応するA-PHY用の拡張パケットの構造例を示す図

10

20

30

40

50

である。

【図 2 4】 パケット改変禁止の規定に適應したパケット送受信処理を説明するフローチャートである。

【図 2 5】 パケット改変禁止の規定に適應したイメージセンサの構成例を示すブロック図である。

【図 2 6】 パケット改変禁止の規定に適應したアプリケーションプロセッサの構成例を示すブロック図である。

【図 2 7】 イメージセンサおよびアプリケーションプロセッサが直結構成された通信システムの構成例を示すブロック図である。

【図 2 8】 アプリケーションプロセッサ側で生成されるリードコマンドのパケット構成の一例を示す図である。

10

【図 2 9】 A-PHY転送されるリードコマンドのパケット構成の一例を示す図である。

【図 3 0】 イメージセンサ側のリードコマンドおよびリードデータのパケット構成の一例を示す図である。

【図 3 1】 A-PHY転送されるリードデータのパケット構成の一例を示す図である。

【図 3 2】 アプリケーションプロセッサ側で取得したリードデータのパケット構成の一例を示す図である。

【図 3 3】 アプリケーションプロセッサ側で生成されるライトデータのパケット構成の一例を示す図である。

【図 3 4】 A-PHY転送されるライトデータのパケット構成の一例を示す図である。

20

【図 3 5】 イメージセンサ側で取得したライトデータのパケット構成の一例を示す図である。

【図 3 6】 拡張パケットヘッダePHおよび拡張パケットフッタePFの概要を説明する図である。

【図 3 7】 CCI-FSを使用した通信処理の初期設定および確認動作を説明するフローチャートである。

【図 3 8】 CCI-FSを使用したライト動作を説明するフローチャートである。

【図 3 9】 CCI-FSを使用したリード動作を説明するフローチャートである。

【図 4 0】 イメージセンサおよびアプリケーションプロセッサがSerDes接続構成された通信システムの構成例を示すブロック図である。

30

【図 4 1】 アプリケーションプロセッサ側で生成されるリードコマンドのパケット構成の一例を示す図である。

【図 4 2】 I2C/I3Cで出力されるリードコマンドのパケット構成の一例を示す図である。

【図 4 3】 A-PHY転送されるリードコマンドのパケット構成の一例を示す図である。

【図 4 4】 スレーブ側のSerDes装置で生成されるリードデータのパケット構成の一例を示す図である。

【図 4 5】 イメージセンサ側のリードコマンドおよびリードデータのパケット構成の一例を示す図である。

【図 4 6】 I2C/I3Cで出力されるリードデータのパケット構成の一例を示す図である。

【図 4 7】 A-PHY転送されるリードデータのパケット構成の一例を示す図である。

40

【図 4 8】 I2C/I3Cで出力されるリードデータのパケット構成の一例を示す図である。

【図 4 9】 アプリケーションプロセッサ側で取得したリードデータのパケット構成の一例を示す図である。

【図 5 0】 CCI-FSを使用した通信処理の初期設定および確認動作を説明するフローチャートである。

【図 5 1】 CCI-FSを使用したライト動作を説明するフローチャートである。

【図 5 2】 CCI-FSを使用したリード動作を説明するフローチャートである。

【図 5 3】 Sequence A_Write (AP時) 処理を説明するフローチャートである。

【図 5 4】 Sequence A_Read_CMD (AP時) 処理を説明するフローチャートである。

【図 5 5】 Sequence C (AP時) 処理を説明するフローチャートである。

50

- 【図 5 6】 Sequence B (SerDes(Slave)時) 処理を説明するフローチャートである。
- 【図 5 7】 Sequence A_Read_Data (AP時) 処理を説明するフローチャートである。
- 【図 5 8】 拡張パケットヘッダePH0、拡張パケットヘッダePH1、および拡張パケットヘッダePH2の詳細を示す図である。
- 【図 5 9】 拡張パケットヘッダePH3の詳細を示す図である。
- 【図 6 0】 拡張パケットヘッダePHの拡張DTの詳細を示す図である。
- 【図 6 1】 従来のI2Cのハードウェアでの構成例を示すブロック図である。
- 【図 6 2】 I2Cバス上のデータ転送時の波形の一例を示す図である。
- 【図 6 3】 A-PHY直結構成の通信システムにおけるCCI関連の構成例を示すブロック図である。
- 【図 6 4】 ネットワークの接続形態の一例を示す図である。
- 【図 6 5】 CCI-FS処理部の回路構成の一例を示すブロック図である。
- 【図 6 6】 レジスタ構成例を示す図である。
- 【図 6 7】 Bridge構成時のレジスタ構成例を示す図である。
- 【図 6 8】 Error関連レジスタのレジスタ構成例を示す図である。
- 【図 6 9】 アプリケーションプロセッサ側で生成されるライトデータの packets 構成における拡張パケットヘッダePHの変形例を示す図である。
- 【図 7 0】 アプリケーションプロセッサ側で生成されるリードコマンドの packets 構成における拡張パケットヘッダePHの変形例を示す図である。
- 【図 7 1】 A-PHY直結構成におけるアプリケーションプロセッサとイメージセンサとの間のフローを説明する図である。
- 【図 7 2】 Clock Stretch方式を用いたフローを説明する図である。
- 【図 7 3】 CCI-FS処理部を備えるイメージセンサの詳細な構成例を示すブロック図である。
- 【図 7 4】 CCI-FS処理部を備えるアプリケーションプロセッサの詳細な構成例を示すブロック図である。
- 【図 7 5】 本技術を適用した通信システムの第 4 の実施の形態の構成例を示すブロック図である。
- 【図 7 6】 イメージセンサの詳細な構成例を示すブロック図である。
- 【図 7 7】 アプリケーションプロセッサの詳細な構成例を示すブロック図である。
- 【図 7 8】 通信処理の第 1 の処理例を説明するフローチャートである。
- 【図 7 9】 通信処理の第 1 の処理例を説明するフローチャートである。
- 【図 8 0】 通信処理の第 1 の処理例を説明するフローチャートである。
- 【図 8 1】 検証用 packets および被検証 packets について説明する図である。
- 【図 8 2】 検証用 packets および被検証 packets について説明する図である。
- 【図 8 3】 データ検証処理を説明するフローチャートである。
- 【図 8 4】 メッセージカウンタ値送信処理を説明するフローチャートである。
- 【図 8 5】 埋め込みデータについて説明する図である。
- 【図 8 6】 画像データのデータ構造の一例を示す図である。
- 【図 8 7】 画像データ送信処理を説明するフローチャートである。
- 【図 8 8】 完全性演算値送信処理を説明するフローチャートである。
- 【図 8 9】 画像データのデータ構造の第 1 の変形例を示す図である。
- 【図 9 0】 画像データのデータ構造の第 2 の変形例を示す図である。
- 【図 9 1】 画像データのデータ構造の第 3 の変形例を示す図である。
- 【図 9 2】 完全性演算値処理の第 1 の処理例を説明するフローチャートである。
- 【図 9 3】 完全性演算値処理の第 2 の処理例を説明するフローチャートである。
- 【図 9 4】 完全性演算値処理の第 3 の処理例を説明するフローチャートである。
- 【図 9 5】 完全性演算値処理の第 4 の処理例を説明するフローチャートである。
- 【図 9 6】 初期化ベクトルが格納される初期カウンタブロックの一例を示す図である。
- 【図 9 7】 GHASH関数を示す図である。

10

20

30

40

50

【図 9 8】 GCTR関数を示す図である。

【図 9 9】 GCM-AE関数を示す図である。

【図 1 0 0】 GCM-AD関数を示す図である。

【図 1 0 1】 ラインごとに完全性演算値MACを送信する画像データのデータ構造の一例を示す図である。

【図 1 0 2】 初期化ベクトルの一例を示す図である。

【図 1 0 3】 送信側から受信側へ初期化ベクトルを送信する一例を示す図である。

【図 1 0 4】 CSI-2またはCCIの拡張フォーマットの一例を示す図である。

【図 1 0 5】 ラインMAC方式の送信処理を説明するフローチャートである。

【図 1 0 6】 フレームごとに完全性演算値MACが配置された画像データのデータ構造の一例を示す図である。

10

【図 1 0 7】 初期化ベクトルの一例を示す図である。

【図 1 0 8】 送信側から受信側へ初期化ベクトルを送信する一例を示す図である。

【図 1 0 9】 フレームMAC方式の送信処理を説明するフローチャートである。

【図 1 1 0】 選択処理を説明するフローチャートである。

【図 1 1 1】 セキュリティMAC情報の一例を示す図である。

【図 1 1 2】 メッセージカウント値およびフレームカウント値のロールオーバー周期の一例を示す図である。

【図 1 1 3】 初期化ベクトルの構成について説明する図である。

【図 1 1 4】 データ検証処理を説明するフローチャートである。

20

【図 1 1 5】 反映処理を説明する図である。

【図 1 1 6】 セキュリティプロトコルの一例を示す図である。

【図 1 1 7】 Source IDまたはFinal Destination IDの一例を示す図である。

【図 1 1 8】 本技術を適用したコンピュータの一実施の形態の構成例を示すブロック図である。

【発明を実施するための形態】

【0 0 1 3】

以下、本技術を適用した具体的な実施の形態について、図面を参照しながら詳細に説明する。

【0 0 1 4】

30

＜通信システムの構成例＞

図 1 は、本技術を適用した通信システムの第 1 の実施の形態の構成例を示すブロック図である。

【0 0 1 5】

図 1 に示すように、通信システム 1 1 は、イメージセンサ 2 1 およびアプリケーションプロセッサ 2 2 がバス 2 3 を介して接続されて構成される。例えば、通信システム 1 1 は、いわゆるスマートフォンなどのような既存のモバイル機器の内部における CSI-2 接続に用いられる。

【0 0 1 6】

イメージセンサ 2 1 は、例えば、レンズや撮像素子（いずれも図示せず）などとともに、拡張モード対応 CSI-2 送信回路 3 1 が組み込まれて構成される。例えば、イメージセンサ 2 1 は、撮像素子が撮像することで取得した画像の画像データを、拡張モード対応 CSI-2 送信回路 3 1 によりアプリケーションプロセッサ 2 2 へ送信する。

40

【0 0 1 7】

アプリケーションプロセッサ 2 2 は、通信システム 1 1 を備えるモバイル機器で実行される各種のアプリケーションに応じた処理を行う LSI（Large Scale Integration）とともに、拡張モード対応 CSI-2 受信回路 3 2 が組み込まれて構成される。例えば、アプリケーションプロセッサ 2 2 は、イメージセンサ 2 1 から送信されてくる画像データを、拡張モード対応 CSI-2 受信回路 3 2 により受信し、その画像データに対して、アプリケーションに応じた処理を LSI により行うことができる。

50

【0018】

バス23は、CSI-2の規格に準拠して信号を伝送する通信経路であり、例えば、信号を伝送することが可能な伝送距離は30cm程度となっている。また、バス23は、図示するように複数本の信号線（I2C、CLKP/N、D0P/N、D1P/N、D2P/N、D3P/N）によって、イメージセンサ21およびアプリケーションプロセッサ22を接続する。

【0019】

拡張モード対応CSI-2送信回路31および拡張モード対応CSI-2受信回路32は、CSI-2の規格を拡張させた拡張モードでの通信に対応しており、互いに信号の送信および受信を行うことができる。なお、拡張モード対応CSI-2送信回路31および拡張モード対応CSI-2受信回路32の詳細な構成については、図9および10を参照して後述する。

10

【0020】

図2は、本技術を適用した通信システムの第2の実施の形態の構成例を示すブロック図である。

【0021】

図2に示すように、通信システム11Aは、イメージセンサ21およびSerDes装置25がバス24-1を介して接続されるとともに、アプリケーションプロセッサ22およびSerDes装置26がバス24-2を介して接続されており、SerDes装置25およびSerDes装置26がバス27を介して接続されて構成される。例えば、通信システム11Aは、既存の車載カメラにおける接続に用いられる。

【0022】

ここで、イメージセンサ21およびアプリケーションプロセッサ22は、図1のイメージセンサ21およびアプリケーションプロセッサ22と同様に構成されており、その詳細な説明は省略する。

20

【0023】

バス24-1および24-2は、図1のバス23と同様に、CSI-2の規格に準拠して信号を伝送する通信経路であり、図示するように複数本の信号線（HS-GPIO、I2C/I3C、CLKP/N、D0P/N、D1P/N、D2P/N、D3P/N）を備えて構成される。

【0024】

SerDes装置25は、CSI-2受信回路33およびSerDes（Serializer Deserializer）送信回路34を備えて構成される。例えば、SerDes装置25は、CSI-2受信回路33が、拡張モード対応CSI-2送信回路31との間で通常のCSI-2の規格に準拠した通信を行うことにより、イメージセンサ21から送信されてくるビット並列の信号を取得する。そして、SerDes装置25は、その取得した信号をビット直列に変換して、SerDes送信回路34がSerDes受信回路35との間で1レーンでの通信を行うことにより、その信号をSerDes装置26へ送信する。

30

【0025】

SerDes装置26は、SerDes受信回路35およびCSI-2送信回路36を備えて構成される。例えば、SerDes装置26は、SerDes受信回路35が、SerDes送信回路34との間で1レーンでの通信を行うことにより送信されてくるビット直列の信号を取得する。そして、SerDes装置26は、その取得した信号をビット並列に変換して、CSI-2送信回路36が、拡張モード対応CSI-2受信回路32との間で通常のCSI-2の規格に準拠した通信を行うことにより、アプリケーションプロセッサ22へ送信する。

40

【0026】

バス27は、A-PHYや、FPD(Flat Panel Display)-LINK IIIなどのような規格に準拠して信号を伝送する通信経路であり、例えば、信号を伝送することが可能な伝送距離は15m程度の長距離となっている。

【0027】

これらの長距離伝送可能な物理層インタフェースによって、自動車業界が高度な運転支援システム（ADAS）、自動運転システム（ADS）、およびカメラや車載インフォテインメント（IVI）ディスプレイを含むその他のサラウンドセンサーアプリケーションを利用す

50

ることが可能となる。MIPI A-PHYは、ポイントツーポイントポロジの非対称データリンク層（非対称上位層）を有し、同一の物理配線を、高速データ伝送、制御データ、電力でシェアすることを可能としており、カメラ、センサー、ディスプレイの統合を簡素化するように設計されたエンドツーエンドシステムの基盤として機能すると同時に、機能的な安全性とセキュリティも組み込むことも可能としている。

【0028】

このように構成される通信システム11および11Aは、拡張モード対応CSI-2送信回路31および拡張モード対応CSI-2受信回路32により、後述するように拡張されたパケット構造のパケットでデータを送受信することができる。これにより、より多様な用途、例えば、後述するようなRAW24や、SmartROI（Region of Interest）、GLD（Graceful Link Degradation）などに対応することができる。

【0029】

＜パケット構造の第1の構造例＞

図3乃至図8を参照して、拡張モード対応CSI-2送信回路31および拡張モード対応CSI-2受信回路32の間の通信で用いられるパケットのパケット構造の第1の構造例について説明する。

【0030】

図3には、物理層がD-PHYである場合にCSI-2の拡張モードで用いられるパケット（以下、D-PHY用の拡張パケットと称する）の全体的なパケット構造が示されている。

【0031】

図3に示すように、D-PHY用の拡張パケットは、パケットヘッダおよびパケットフッタが既存のCSI-2規格と同一のパケット構造となっている。例えば、パケットヘッダには、仮想チャネルの回線数を示すVC（Virtual Channel）、データの種別を示すデータタイプ（DataType）、ペイロードのデータ長を示すWC（Word Count）、VCX/ECCが格納される。また、パケットフッタには、CRC（Cyclic Redundancy Check）が格納される。

【0032】

ここで、既存のCSI-2規格では、パケットヘッダで送信されるデータタイプは、0x38～0x3Fがリザーブと定義されている。そこで、D-PHY用の拡張パケットでは、既存ではリザーブとなっているデータタイプを利用して、受信側で拡張モードを識別するための設定情報が新たに定義される。

【0033】

例えば、データタイプとして、

- ・DataType[5:3]=3' b111の場合、拡張モード
- ・DataType[2]=Reserve（RES：将来の拡張のための予約）
- ・DataType[1:0]=extension mode type（4つの拡張モードを用意）

を定義する。

【0034】

即ち、既存のCSI-2規格ではリザーブと定義されているデータタイプの0x38～0x3Fのうち、例えば、DataType[5:3]が拡張モード設定情報として定義され、DataType[1:0]が拡張タイプ設定情報として定義される。拡張モード設定情報は、拡張モードであるか否かを示し、例えば、DataType[5:3]が3' b111である場合には拡張モードであることを示す。また、拡張モードのタイプとして、拡張モード0、拡張モード1、拡張モード2、および拡張モード3の4つのタイプが用意されるとき、拡張タイプ設定情報は、それらのうちの、いずれのタイプであるかを示す。例えば、DataType[1:0]が2' b00である場合には、拡張モードのタイプが拡張モード0であることを示す。

【0035】

そして、拡張モード0（DataType[1:0]=2' b00）では、例えば、ペイロードが4つに分離されたパケット構造が定義される。即ち、拡張モード0におけるペイロードは、図3に示すように、拡張パケットヘッダ（ePH：extended Packet Header）、オプション拡張パケットヘッダ（OePH：Optional extended Packet Header）、レガシーペイロ

10

20

30

40

50

ード (Legacy Payload)、および、オプション拡張パケットフッタ (OePF: Optional extended Packet Footer) に分離される。なお、拡張パケットヘッダは、繰り返し送信してもよい。

【0036】

拡張パケットヘッダは、既存のCSI-2規格のペイロードに相当する先頭に配置され、拡張モードでは必ず送信する必要がある。例えば、拡張パケットヘッダは、図示するように、SROIの識別フラグ、拡張VC (VirtualChannel)、拡張DataType、OePHの選択フラグ、およびOePFの選択フラグなどの設定情報で構成される。ここで、拡張VCにより、既存のCSI-2規格では4ビットであったVCが8ビットに拡張され、拡張DataTypeにより、既存のCSI-2規格では4ビットであったDataTypeが8ビットに拡張される。

10

【0037】

例えば、D-PHY用のパケットでは、既存のパケットヘッダのVCが既に4ビット存在しており、拡張パケットヘッダの拡張VCを4ビットと定義することにより、合計で8ビットとすることができる。具体的には、OePH[7:0] = {5'h00,RSID,XY_POS,MC}、OePF[3:0] = {3'h0,pCRC}と定義することができ、それぞれの用途に必要なパケット送信のON/OFFを制御することができる。

【0038】

オプション拡張パケットヘッダおよびオプション拡張パケットフッタは、用途に応じて選択的に伝送される。

【0039】

レガシーペイロードは、既存のCSI-2の規格と同一のペイロードに相当する。

20

【0040】

このように、拡張パケットヘッダ、オプション拡張パケットヘッダ、およびオプション拡張パケットフッタを必要に応じて設定することで、様々な用途に対応したデータを送信することができるようになる。また、拡張パケットヘッダ、オプション拡張パケットヘッダ、およびオプション拡張パケットフッタで伝送されるデータは、26bit+6bitのECC (Error Correction Code) とする。これにより、既存のパケットヘッダの回路を流用して回路規模の増大を抑制し、かつ、エラー耐性の向上を図ることができる。

【0041】

このようなD-PHY用の拡張パケットの具体的な適用例として、図4には、物理層がD-PHYである場合にCSI-2の拡張モードで用いられるショートパケット (以下、D-PHY用の拡張ショートパケットと称する) のパケット構造が示されている。同様に、図5には、物理層がD-PHYである場合にCSI-2の拡張モードで用いられるロングパケット (以下、D-PHY用の拡張ロングパケットと称する) のパケット構造が示されている。

30

【0042】

図4に示すようなD-PHY用の拡張ショートパケットにおいて、パケットヘッダに格納されているデータタイプの拡張タイプ設定情報は、拡張モードのタイプが拡張モード0であること (DT[5:0]=0x1C (5'h111_0_0)) を示している。また、拡張パケットヘッダに格納されているデータタイプのショートパケット設定情報は、ショートパケットであること (DT[7:0]=0x00 (Frame Start Code (Short Packet))) を示している。

40

【0043】

このように、拡張モードであり、かつ、拡張パケットヘッダに格納されているデータタイプがDT[7:0]=0x00~0x0Fである場合、拡張ショートパケットとし、オプション拡張パケットヘッダには必ず、拡張ショートパケットのShort Packet Data Fieldを含むデータが伝送される。このShort Packet Data Fieldは、既存のCSI-2の規格で定義されたものと同一である。

【0044】

なお、拡張ショートパケットの送信時には、オプション拡張パケットヘッダのうち、MC (GLD用MessageCount) とRSID (車載用行番号とSourceID) は送信しても良いが、レガシーペイロードとpCRCは不要であるため、送信禁止である。仮に、それらを誤っ

50

て送信した場合には、受信側で無視される。

【0045】

そして、図4に示すようなパケット構造の拡張ショートパケットは、既存のCSI-2の規格に従った拡張ショートパケットと比較して、データタイプおよび仮想チャネルのビット幅を拡張することができ、オプション拡張パケットヘッダで定義される様々な用途に対応することができる。また、これらの機能が不要でない場合は、既存のCSI-2の規格に従った拡張ショートパケットを、拡張ロングパケットと一緒に送信するようにしてもよい。

【0046】

図5に示すようなD-PHY用の拡張ロングパケットにおいて、パケットヘッダに格納されているデータタイプの拡張タイプ設定情報は、拡張モードのタイプが拡張モード0であること(DT[5:0]=0x1C(5'b111_0_0))を示している。また、拡張パケットヘッダに格納されているデータタイプのショートパケット設定情報は、ショートパケット以外であること(DT[7:0]は0x00~0x0F以外(=拡張LongPackt))を示している。従って、拡張ロングパケットでは、Short Packet Data Fieldを含むデータは送信されない。

【0047】

また、拡張パケットヘッダの設定に従い、オプション拡張パケットヘッダ、レガシーペイロード、およびオプション拡張パケットフッタが、既存のCSI-2の規格でのペイロードに格納して伝送される。このように、既存のペイロードに格納して伝送されるため、既存のSerDes送信回路34およびSerDes受信回路35(図2)には、既存のペイロードで伝送される画像データと同様に認識され、そのまま後段に伝送される。

【0048】

そして、最後段のアプリケーションプロセッサ22は、パケットヘッダのデータタイプDT[5:0]によって、拡張モードと判定することができる。従って、アプリケーションプロセッサ22は、ペイロードの中身を、拡張パケットヘッダから順に解釈し、所望の拡張モードのデータを取り出すことができる。

【0049】

図6には、物理層がC-PHYである場合にCSI-2の拡張モードで用いられるパケット(以下、C-PHY用の拡張パケットと称する)の全体的なパケット構造が示されている。なお、図6に示すC-PHY用の拡張パケットにおいて、図3のD-PHY用の拡張パケットと共通する構成については説明を省略し、異なる構成について説明を行う。

【0050】

例えば、C-PHY用の拡張パケットでは、図3のD-PHY用の拡張パケットと同様に、データタイプで拡張モードを識別し、アプリケーションプロセッサ22で実行される各アプリケーションに応じたデータは、すべてペイロードに埋め込まれて伝送される。

【0051】

図6に示すように、C-PHY用の拡張パケットは、既存のCSI-2規格に従ったC-PHY用のパケットと同様に、パケットヘッダを2回伝送し、C-PHYが16bitを7symbolに変換する都合上、16bit単位でデータを並べる。また、ペイロードの先頭には拡張パケットヘッダが配置されるが、仮想チャネルに関しては、C-PHYの場合、既存のパケットヘッダの先頭がその為にReserveとなっていたため、拡張パケットヘッダには仮想チャネルは格納されない。もちろん、D-PHY用の拡張パケットと同様に、拡張パケットヘッダに仮想チャネルを格納してもよい。

【0052】

また、オプション拡張パケットヘッダおよびオプション拡張パケットフッタはビット数が多いため、OePHFというフラグを準備し、このフラグが1の場合、OePH/OePF情報が次に伝送される。そして、ePH情報およびOePH情報の後、拡張パケットヘッダとしてCRCを伝送し、同様に構成されるパケットヘッダを2回繰り返して伝送する。このように、既存のパケットヘッダが2回伝送される仕組みと構造を同じにすることで、回路再利用性およびエラー耐性を両立することができる。

【0053】

10

20

30

40

50

このようなC-PHY用の拡張パケットの具体的な適用例として、図7には、物理層がC-PHYである場合にCSI-2の拡張モードで用いられるショートパケット（以下、C-PHY用の拡張ショートパケットと称する）のパケット構造が示されている。同様に、図8には、物理層がC-PHYである場合にCSI-2の拡張モードで用いられるロングパケット（以下、C-PHY用の拡張ロングパケットと称する）のパケット構造が示されている。

【0054】

なお、図7に示すC-PHY用の拡張ショートパケットは、図4に示したD-PHY用の拡張ショートパケットとパケット構造に大きな差異はなく、図8に示すC-PHY用の拡張ロングパケットは、図5に示したD-PHY用の拡張ロングパケットとパケット構造に大きな差異はない。

【0055】

<イメージセンサおよびアプリケーションプロセッサの構成例>

図9は、拡張モード対応CSI-2送信回路31を備えるイメージセンサ21の構成例を示すブロック図である。

【0056】

図9に示すように、イメージセンサ21は、拡張モード対応CSI-2送信回路31の他に、画素41、AD変換器42、画像処理部43、画素CRC演算部44、物理層処理部45、I2C/I3Cスレーブ46、およびレジスタ47を備えて構成される。また、拡張モード対応CSI-2送信回路31は、パッキング部51、パケットヘッダ生成部52、拡張パケットヘッダ生成部53、拡張パケットフッタ生成部54、選択部55および56、CRC演算部57、レーン分配部58、CCIスレーブ59、並びに、コントローラ60を備えて構成される。

【0057】

画素41は、受光した光の光量に応じたアナログの画素信号を出力し、AD変換器（ADC：Analog-to-Digital Converter）42は、画素41から出力される画素信号をデジタル変換して画像処理部43に供給する。画像処理部（ISP：Image Signal Processor）43は、画素信号に基づく画像に対する各種の画像処理を施して得られる画像データを画素CRC演算部44およびパッキング部51に供給する。また、画像処理部43は、画像データが有効であるか否かを示すデータイネーブル信号data_enをパッキング部51およびコントローラ60に供給する。

【0058】

画素CRC演算部44は、画像処理部43から供給される画像データにおける画素ごとのCRCを演算して求め、そのCRCを拡張パケットフッタ生成部54に供給する。

【0059】

物理層処理部45は、C-PHYおよびD-PHYの両方の物理層処理を実行することができる。例えば、物理層処理部45は、コントローラ60から供給されるC層イネーブル信号cphy_enが有効である場合にはC-PHYの物理層処理を実行し、C層イネーブル信号cphy_enが無効である場合にはD-PHYの物理層処理を実行する。そして、物理層処理部45は、レーン分配部58により4レーンに分割されたパケットを、アプリケーションプロセッサ22へ送信する。

【0060】

I2C/I3Cスレーブ46は、I2C（Inter-Integrated Circuit）またはI3C（Improved Inter Integrated Circuits）の規格に基づき、アプリケーションプロセッサ22のI2C/I3Cマスタ72（図10）による主導に従って通信を行う。

【0061】

レジスタ47には、アプリケーションプロセッサ22から送信されてくる各種の設定が、I2C/I3Cスレーブ46およびCCIスレーブ59を介して書き込まれる。ここで、レジスタ47に書き込まれる設定としては、例えば、CSI-2規格に従った通信設定や、拡張モードの使用の有無を示す拡張モード設定、拡張モードでの通信で必要となる固定の通信設定などがある。

10

20

30

40

50

【0062】

パッキング部51は、画像処理部43から供給される画像データを、パケットのペイロードに格納するパッキング処理を行い、そのペイロードを選択部55およびレーン分配部58に供給する。

【0063】

パケットヘッダ生成部52は、コントローラ60から供給されるパケットヘッダ生成指示信号ph_goに従って、パケットヘッダの生成が指示されると、パケットヘッダを生成して選択部55およびレーン分配部58に供給する。

【0064】

即ち、パケットヘッダ生成部52は、パケットで伝送されるデータについて設定された条件を示す設定情報、例えば、データのタイプを示すデータタイプを格納するパケットヘッダを、既存のCSI-2規格に従って生成する。また、パケットヘッダ生成部52は、パケットで伝送されるデータのタイプを示す設定情報であるデータタイプにおいて、既存のCSI-2規格では未使用と定義されている未使用領域に、拡張ヘッダを使用する拡張モードであるか否かを示す拡張モード設定情報を格納する。さらに、パケットヘッダ生成部52は、未使用領域に、拡張モードとして用意される複数のタイプの拡張モードのうちの、いずれのタイプであるかを示す拡張タイプ設定情報を格納する。

【0065】

拡張パケットヘッダ生成部53は、コントローラ60から供給される拡張パケットヘッダ生成指示信号eph_goおよび拡張パケットヘッダイネーブル信号ePH_enに従って、拡張パケットヘッダおよびオプション拡張パケットヘッダそれぞれを生成し、選択部56およびレーン分配部58に供給する。また、拡張パケットヘッダ生成部53には、イメージセンサ21の用途に応じて、車載用行番号やソースID (identification) などが供給され、必要に応じて、それらを拡張パケットヘッダまたはオプション拡張パケットヘッダに格納する。

【0066】

即ち、拡張パケットヘッダ生成部53は、パケットヘッダ生成部52により生成されるパケットヘッダとは別に、例えば、図3に示したような設定情報を格納する拡張パケットヘッダを生成する。さらに、拡張パケットヘッダ生成部53は、オプション拡張パケットヘッダを送信する場合、オプション拡張パケットヘッダを送信するか否かを示すオプション拡張パケットヘッダ設定情報 (0ePH[7:0]) として、オプション拡張パケットヘッダを送信することを示すオプション拡張パケットヘッダ設定情報を拡張パケットヘッダに格納し、拡張パケットヘッダに続けてオプション拡張パケットヘッダを生成する。

【0067】

拡張パケットフッタ生成部54は、コントローラ60から供給される拡張パケットフッタ生成指示信号epf_goおよび拡張パケットヘッダイネーブル信号ePF_enに従って、オプション拡張パケットフッタを生成し、選択部56およびレーン分配部58に供給する。

【0068】

即ち、拡張パケットフッタ生成部54は、拡張モードにおいて伝送されるパケットが、既存のCSI-2規格においてペイロードとして伝送されるデータを格納する拡張ロングパケットである場合に、データが格納されるレガシーペイロードに続けて配置されるオプション拡張パケットフッタを生成する。

【0069】

また、パケットヘッダ生成部52、拡張パケットヘッダ生成部53、および拡張パケットフッタ生成部54には、コントローラ60からC層イネーブル信号cphy_enが供給される。そして、C層イネーブル信号cphy_enが有効を示している場合、パケットヘッダ生成部52はC-PHY用のパケットヘッダを生成し、拡張パケットヘッダ生成部53はC-PHY用の拡張パケットヘッダおよびオプション拡張パケットヘッダを生成し、拡張パケットフッタ生成部54はC-PHY用のオプション拡張パケットフッタを生成する。一方、C層イネーブル信号cphy_enが無効を示している場合、パケットヘッダ生成部52はD-PHY用の

10

20

30

40

50

パケットヘッダを生成し、拡張パケットヘッダ生成部 5 3 は D-PHY 用の拡張パケットヘッダおよびオプション拡張パケットヘッダを生成し、拡張パケットフッタ生成部 5 4 は D-PHY 用のオプション拡張パケットフッタを生成する。

【0070】

選択部 5 5 は、コントローラ 6 0 から供給される C 層イネーブル信号 cphy_en に従って、C 層イネーブル信号 cphy_en が有効である場合、パケットヘッダ生成部 5 2 から供給されるパケットヘッダを選択し、選択部 5 6 へ供給する。一方、選択部 5 5 は、C 層イネーブル信号 cphy_en が無効である場合、パッキング部 5 1 から供給されるペイロードを選択し、選択部 5 6 へ供給する。

【0071】

選択部 5 6 は、コントローラ 6 0 から供給されるデータ選択信号 data_sel に従って、選択部 5 5 を介して選択的に供給されるパケットヘッダまたはペイロード、拡張パケットヘッダ生成部 5 3 から供給される拡張パケットヘッダおよびオプション拡張パケットヘッダ、拡張パケットフッタ生成部 5 4 から供給されるオプション拡張パケットフッタのうち、いずれかを選択して CRC 演算部 5 7 に供給する。

【0072】

CRC 演算部 5 7 は、選択部 5 6 を介して選択的に供給されるパケットヘッダ、ペイロード、拡張パケットヘッダ、オプション拡張パケットヘッダ、またはオプション拡張パケットフッタの CRC を演算して求め、その CRC をレーン分配部 5 8 に供給する。

【0073】

レーン分配部 5 8 は、コントローラ 6 0 の制御に従って、パッキング部 5 1 から供給されるペイロード、パケットヘッダ生成部 5 2 から供給されるパケットヘッダ、拡張パケットヘッダ生成部 5 3 から供給される拡張パケットヘッダおよびオプション拡張パケットヘッダ、拡張パケットフッタ生成部 5 4 から供給されるオプション拡張パケットフッタ、並びに、CRC 演算部 5 7 から供給される CRC を、CSI-2 の規格に従った 4 レーンに分配して、物理層処理部 4 5 に供給する。

【0074】

CCI (Camera Control Interface) スレーブ 5 9 は、CSI-2 の規格に基づき、アプリケーションプロセッサ 2 2 の CCI マスタ 8 8 (図 1 0) による主導に従って通信を行う。

【0075】

コントローラ 6 0 は、レジスタ 4 7 に記憶されている各種の設定を読み出して、それらの設定に従って、拡張モード対応 CSI-2 送信回路 3 1 を構成する各ブロックに対する制御を行う。例えば、コントローラ 6 0 は、送信対象のデータの内容に応じて、既存の CSI-2 規格に従ったパケット構造のパケットの送信と、拡張モード時におけるパケット構造のパケットの送信との切り替えを制御する。

【0076】

このようにイメージセンサ 2 1 は構成されており、図 3 乃至図 8 を参照して説明したようなパケット構造の拡張パケットを生成して、アプリケーションプロセッサ 2 2 へ送信することができる。

【0077】

図 1 0 は、拡張モード対応 CSI-2 受信回路 3 2 を備えるアプリケーションプロセッサ 2 2 の構成例を示すブロック図である。

【0078】

図 1 0 に示すように、アプリケーションプロセッサ 2 2 は、拡張モード対応 CSI-2 受信回路 3 2 の他に、物理層処理部 7 1、I2C/I3C マスタ 7 2、レジスタ 7 3、およびコントローラ 7 4 を備えて構成される。また、拡張モード対応 CSI-2 受信回路 3 2 は、パケットヘッダ検出部 8 1、レーン併合部 8 2、解釈部 8 3、選択部 8 4 および 8 5、CRC 演算部 8 6、アンパッキング部 8 7、並びに、CCI マスタ 8 8 を備えて構成される。

【0079】

物理層処理部 7 1 は、C-PHY および D-PHY の両方の物理層処理を実行することができる

10

20

30

40

50

。上述したように、イメージセンサ 21 の物理層処理部 45 では、C-PHY および D-PHY のうちの、いずれか一方の物理層処理が行われ、物理層処理部 71 は、物理層処理部 45 において実行されたのと同じの物理層処理を実行する。

【0080】

I2C/I3C マスタ 72 は、I2C または I3C の規格に基づき、イメージセンサ 21 の I2C/I3C スレーブ 46 (図 9) との通信を主導して行う。

【0081】

レジスタ 73 には、コントローラ 74 により、イメージセンサ 21 のレジスタ 47 に書き込むべき各種の設定が記録される。

【0082】

コントローラ 74 は、アプリケーションプロセッサ 22 を構成する各ブロックに対する制御を行う。

【0083】

パケットヘッダ検出部 81 は、物理層処理部 71 から供給されるパケットからパケットヘッダを検出し、パケットヘッダに格納されているデータタイプを確認する。そして、パケットヘッダ検出部 81 は、パケットヘッダのデータタイプにおいて、拡張モード設定情報が拡張モードであることを示す場合 (DataType[5:3]=3 'b111)、拡張モードを示す拡張モード検出フラグを、解釈部 83、選択部 84、および選択部 85 に供給する。また、パケットヘッダ検出部 81 は、パケットヘッダに基づいて、分割されている 4 レーンの併合を有効とするか否かを示す併合イネーブル信号 mrg_en をレーン併合部 82 に供給する。

【0084】

即ち、パケットヘッダ検出部 81 は、既存の CSI-2 規格に従って、パケットで伝送されるデータについて設定された条件を示す設定情報 (データタイプなど) が格納されるパケットヘッダを検出する。このとき、パケットヘッダ検出部 81 は、パケットで伝送されるデータのタイプを示す設定情報であるデータタイプにおいて、既存の CSI-2 規格では未使用と定義されている未使用領域に格納されている、拡張ヘッダを使用する拡張モードであるか否かを示す拡張モード設定情報に従って、拡張モード検出フラグを出力することで、既存の CSI-2 規格に従ったパケット構造のパケットの受信と、拡張モード時におけるパケット構造のパケットの受信との切り替えを行わせる。また、パケットヘッダ検出部 81 は、既存の CSI-2 規格では未使用と定義されているデータタイプの未使用領域に格納されている拡張モードタイプ情報に従って、拡張モードとして用意される複数のタイプの拡張モードのうちの、いずれのタイプの拡張モードであるかを認識する。

【0085】

レーン併合部 82 は、パケットヘッダ検出部 81 から供給される併合イネーブル信号 mrg_en が有効である場合、物理層処理部 71 から供給される 4 レーンに分割されたパケットを併合する。そして、レーン併合部 82 は、1 レーンのパケットを解釈部 83、選択部 84、および選択部 85 に供給する。

【0086】

解釈部 83 は、パケットヘッダ検出部 81 から供給される拡張モード検出フラグが、拡張モードであることを示している場合、拡張モードのパケット構造に基づいて、レーン併合部 82 から供給されるパケットから、拡張パケットヘッダ、オプション拡張パケットヘッダ、およびオプション拡張パケットフッタを読み出す。そして、解釈部 83 は、拡張パケットヘッダ、オプション拡張パケットヘッダ、およびオプション拡張パケットフッタに格納されている設定情報を解釈する。

【0087】

即ち、解釈部 83 は、拡張ヘッダとして、既存の CSI-2 規格に従ったペイロードの先頭に配置される拡張パケットヘッダを受信し、拡張パケットヘッダに格納されている設定情報を解釈する。また、解釈部 83 は、拡張パケットヘッダに格納されているオプション拡張パケットヘッダ設定情報が、用途に応じて選択的に伝送されるオプション拡張パケットヘッダを送信することを示している場合、拡張パケットヘッダに続けてオプション

10

20

30

40

50

拡張パケットヘッダを受信し、オプション拡張パケットヘッダに格納されている設定情報を解釈する。さらに、解釈部 83 は、拡張モードにおいて伝送されるパケットが、既存の CSI-2 規格においてペイロードとして伝送されるデータを格納する拡張ロングパケットである場合に、データが格納されるレガシーペイロードに続けて配置されるオプション拡張パケットフッタを受信し、オプション拡張パケットフッタを解釈する。

【0088】

そして、解釈部 83 は、例えば、オプション拡張パケットヘッダに格納されている車載用行番号やソース ID などを読み出して、後段の LSI（図示せず）へ出力する。

【0089】

なお、解釈部 83 は、パケットヘッダ検出部 81 から供給される拡張モード検出フラグが、拡張モードであることを示していない場合には、即ち、既存のパケット構造のパケットが供給されている場合には、上述したような処理を行わずに停止する。

【0090】

選択部 84 は、パケットヘッダ検出部 81 から供給される拡張モード検出フラグに従い、既存パケットのパケット構造または拡張パケットのパケット構造に基づいて、選択的に、アンパッキング部 87 へデータを供給する。

【0091】

選択部 85 は、パケットヘッダ検出部 81 から供給される拡張モード検出フラグに従い、既存パケットのパケット構造または拡張パケットのパケット構造に基づいて、選択的に、CRC 演算部 86 へデータを供給する。

【0092】

CRC 演算部 86 は、選択部 85 を介して選択的に供給されるパケットヘッダ、ペイロード、拡張パケットヘッダ、オプション拡張パケットヘッダ、またはオプション拡張パケットフッタの CRC を演算する。そして、CRC 演算部 86 は、CRC エラーが検出された場合、その旨を示す crc エラー検出信号を後段の LSI（図示せず）へ出力する。

【0093】

アンパッキング部 87 は、選択部 84 を介して選択的に供給されるペイロードに格納されている画像データを取り出すアンパッキング処理を行い、取得した画像データを後段の LSI（図示せず）へ出力する。

【0094】

CCI マスタ 88 は、CSI-2 の規格に基づき、イメージセンサ 21 の CCI スレーブ 59（図 9）との通信を主導して行う。

【0095】

このようにアプリケーションプロセッサ 22 は構成されており、イメージセンサ 21 から送信されてくる拡張パケットを受信して、拡張パケットヘッダ、オプション拡張パケットヘッダ、およびオプション拡張パケットフッタに格納されている設定情報を解釈して、画像データを取得することができる。

【0096】

<通信処理>

図 11 乃至図 14 を参照して、イメージセンサ 21 およびアプリケーションプロセッサ 22 で行われる通信処理について説明する。

【0097】

図 11 は、イメージセンサ 21 がパケットを送信する処理を説明するフローチャートである。

【0098】

例えば、バス 23 を介して、イメージセンサ 21 がアプリケーションプロセッサ 22 に接続されると処理が開始される。ステップ S11 において、コントローラ 60 は、アプリケーションプロセッサ 22 と通信を開始するにあたって、拡張モードを使用するか否かを判定する。例えば、コントローラ 60 は、レジスタ 47 に記憶されている拡張モード設定を確認し、拡張モードを使用することを示す拡張モード設定がアプリケーションプロセッ

10

20

30

40

50

サ 2 2 により書き込まれている場合、拡張モードを使用すると判定する。

【 0 0 9 9 】

ステップ S 1 1 において、コントローラ 6 0 が、拡張モードを使用しないと判定した場合、処理はステップ S 1 2 に進む。

【 0 1 0 0 】

ステップ S 1 2 において、I2C/I3Cスレーブ 4 6 は、アプリケーションプロセッサ 2 2 から（後述する図 1 3 のステップ S 5 4 で）送信されてくる画像データの送信開始命令を受信する。さらに、I2C/I3Cスレーブ 4 6 は、その送信開始命令とともに送信されてくる CSI-2 規格に従った通信設定を受信して、CCIスレーブ 5 9 を介してレジスタ 4 7 に書き込む。

10

【 0 1 0 1 】

ステップ S 1 3 において、イメージセンサ 2 1 では、レジスタ 4 7 に記憶されている通信設定に基づいて、既存の CSI-2 規格に従ったパケット構造のパケットをアプリケーションプロセッサ 2 2 へ送信する、従来のパケット送信処理が実行される。

【 0 1 0 2 】

一方、ステップ S 1 1 において、コントローラ 6 0 が、拡張モードを使用すると判定した場合、処理はステップ S 1 4 に進む。

【 0 1 0 3 】

ステップ S 1 4 において、I2C/I3Cスレーブ 4 6 は、拡張モードでの通信で必要となる固定の通信設定（例えば、GLD 時の PH/PF のレーンごとのコピーなど）を受信して、CCIスレーブ 5 9 を介してレジスタ 4 7 に書き込む。

20

【 0 1 0 4 】

ステップ S 1 5 において、I2C/I3Cスレーブ 4 6 は、アプリケーションプロセッサ 2 2 から（後述する図 1 3 のステップ S 5 7 で）送信されてくる画像データの送信開始命令を受信する。さらに、I2C/I3Cスレーブ 4 6 は、その送信開始命令とともに送信されてくる CSI-2 規格に従った通信設定を受信して、CCIスレーブ 5 9 を介してレジスタ 4 7 に書き込む。

【 0 1 0 5 】

ステップ S 1 6 において、コントローラ 6 0 は、パケットの送信を開始するか否かを判定し、パケットの送信を開始すると判定するまで処理を待機する。

30

【 0 1 0 6 】

そして、ステップ S 1 6 において、パケットの送信を開始すると判定された場合、処理はステップ S 1 7 に進み、コントローラ 6 0 は、拡張モードで送信すべきデータであるか否かを判定する。ここで、コントローラ 6 0 は、送信対象のデータの内容に応じて、例えば、後述するような適用例のユースケースで送信されるようなデータである場合、拡張モードで送信すべきデータであると判定する。

【 0 1 0 7 】

ステップ S 1 7 において、コントローラ 6 0 が、拡張モードで送信すべきデータであると判定した場合、処理はステップ S 1 8 に進み、拡張モードに対応した拡張パケットを送信する拡張モード送信処理（図 1 2 参照）が行われる。

40

【 0 1 0 8 】

一方、ステップ S 1 7 において、コントローラ 6 0 が、拡張モードで送信すべきデータでないと判定した場合、処理はステップ S 1 9 に進む。

【 0 1 0 9 】

ステップ S 1 9 において、コントローラ 6 0 は、ショートパケットを送信するか否かを判定する。例えば、コントローラ 6 0 は、フレーム開始時およびフレーム終了時にショートパケットを送信すると判定する。

【 0 1 1 0 】

ステップ S 1 9 において、コントローラ 6 0 がショートパケットを送信すると判定した場合、処理はステップ S 2 0 に進む。ステップ S 2 0 において、パケットヘッダ生成部 5

50

2 がパケットヘッダを生成して、従来のパケット構造のショートパケットをアプリケーションプロセッサ 2 2 へ送信する。

【0111】

一方、ステップ S 1 9 において、コントローラ 6 0 がショートパケットを送信しない（即ち、ロングパケットを送信する）と判定した場合、処理はステップ S 2 1 に進む。ステップ S 2 1 において、パッキング部 5 1 が画像データをペイロードに格納し、CRC 演算部 5 7 が CRC を求めることにより、従来のパケット構造のロングパケットを生成して、アプリケーションプロセッサ 2 2 へ送信する。

【0112】

ステップ S 1 8、ステップ S 2 0、またはステップ S 2 1 の処理後、処理はステップ S 2 2 に進み、コントローラ 6 0 は、パケット送信処理を終了する。その後、処理はステップ S 1 6 に戻り、以下、次のパケットを対象として、同様にパケットを送信する処理が繰り返して行われる。

【0113】

図 1 2 は、図 1 1 のステップ S 1 8 の処理で行われる拡張モード送信処理を説明するフローチャートである。

【0114】

ステップ S 3 1 において、パケットヘッダ生成部 5 2 は、VC やデータタイプ、WC など格納したパケットヘッダを生成し、アプリケーションプロセッサ 2 2 へ送信する。このとき、パケットヘッダ生成部 5 2 は、パケットヘッダのデータタイプに、拡張モードであることを示す拡張モード設定情報（DataType[5:3]=3 ' b111）、および、拡張モードのモード設定が拡張モード 0 であることを識別する拡張タイプ設定情報（DataType[1:0]=2 ' b00）を書き込む。

【0115】

ステップ S 3 2 において、アプリケーションプロセッサ 2 2 は、拡張ショートパケットを送信するか否かを判定する。例えば、コントローラ 6 0 は、フレーム開始時およびフレーム終了時に拡張ショートパケットを送信すると判定する。

【0116】

ステップ S 3 2 において、アプリケーションプロセッサ 2 2 が、拡張ショートパケットを送信すると判定した場合、処理はステップ S 3 3 に進む。

【0117】

ステップ S 3 3 において、拡張パケットヘッダ生成部 5 3 は、ペイロードの 1 バイト目で、データタイプ（DataType[7:0]）をショートパケットと設定した拡張パケットヘッダを送信する。このとき、拡張パケットヘッダ生成部 5 3 は、拡張パケットヘッダに格納される各種の設定（例えば、OePH[7:0] や OePF[3:0] など）を行う。

【0118】

ステップ S 3 4 において、拡張パケットヘッダ生成部 5 3 は、ペイロードの 2 バイト目に、フレームナンバー（FN: FrameNumber）を格納して送信する。

【0119】

ステップ S 3 5 において、拡張パケットヘッダ生成部 5 3 は、ステップ S 3 3 で行われた設定（OePH[7:0]）に従って、図 4 に示したようなオプション拡張パケットヘッダを生成して送信する。

【0120】

ステップ S 3 6 において、CRC 演算部 5 7 は、CRC を求めて、パケットフッタとして送信する。

【0121】

一方、ステップ S 3 2 において、アプリケーションプロセッサ 2 2 が、拡張ショートパケットを送信しない（即ち、ロングパケットを送信する）と判定した場合、処理はステップ S 3 7 に進む。

【0122】

10

20

30

40

50

ステップ S 3 7 において、拡張パケットヘッダ生成部 5 3 は、ペイロードの 1 バイト目で、データタイプ (DataType[7:0]) をショートパケット以外と設定した拡張パケットヘッダを送信する。このとき、拡張パケットヘッダ生成部 5 3 は、拡張パケットヘッダに格納される各種の設定 (例えば、OePH[7:0] や OePF[3:0] など) を行う。

【0 1 2 3】

ステップ S 3 8 において、拡張パケットヘッダ生成部 5 3 は、ステップ S 3 7 で行われた設定 (OePH[7:0]) に従って、図 5 に示したようなオプション拡張パケットヘッダを生成して送信する。

【0 1 2 4】

ステップ S 3 9 において、パッキング部 5 1 は、画像処理部 4 3 から供給される画像データをパッキングし、レガシーペイロードを生成して送信する。

【0 1 2 5】

ステップ S 4 0 において、拡張パケットフッタ生成部 5 4 は、ステップ S 3 7 で行われた設定 (OePF[3:0]) に従って、図 4 に示したようなオプション拡張パケットフッタを生成して送信する。

【0 1 2 6】

ステップ S 4 1 において、CRC 演算部 5 7 は、CRC を求めて、パケットフッタとして送信する。

【0 1 2 7】

そして、ステップ S 3 6 または S 4 1 の処理後、拡張モード送信処理は終了される。

【0 1 2 8】

以上のように、イメージセンサ 2 1 は、拡張ショートパケットまたは拡張ロングパケットを生成して送信することができる。

【0 1 2 9】

図 1 3 は、アプリケーションプロセッサ 2 2 がパケットを受信する処理を説明するフローチャートである。

【0 1 3 0】

例えば、バス 2 3 を介して、イメージセンサ 2 1 がアプリケーションプロセッサ 2 2 に接続されると処理が開始される。ステップ S 5 1 において、コントローラ 7 4 は、イメージセンサ 2 1 の初期設定 (例えば、物理層として C-PHY および D-PHY のどちらを使用するかなど) をレジスタ 7 3 に書き込み、CCI マスタ 8 8 を介して I2C/I3C マスタ 7 2 によりイメージセンサ 2 1 へ送信する。これにより、その初期設定が、イメージセンサ 2 1 のレジスタ 4 7 に書き込まれる。

【0 1 3 1】

ステップ S 5 2 において、コントローラ 7 4 は、イメージセンサ 2 1 が拡張モードに対応しているか否かを認識する。例えば、コントローラ 7 4 は、I2C/I3C マスタ 7 2 によりイメージセンサ 2 1 のレジスタ 4 7 に記憶されている設定値 (例えば、拡張 PH/PF 対応 capability) を取得することで、イメージセンサ 2 1 が拡張モードに対応しているか否かを認識することができる。または、コントローラ 7 4 は、例えば、マニュアルなどによる入力に基づいて、事前に、イメージセンサ 2 1 が拡張モードに対応しているか否かを認識することができる。

【0 1 3 2】

ステップ S 5 3 において、コントローラ 7 4 は、イメージセンサ 2 1 が拡張モードに対応しており、かつ、アプリケーションプロセッサ 2 2 が実行するアプリケーションによって拡張モードの使用が求められているか否かを判定する。

【0 1 3 3】

ステップ S 5 3 において、コントローラ 7 4 が、イメージセンサ 2 1 が拡張モードに対応していない、または、拡張モードの使用が求められていないと判定した場合、処理はステップ S 5 4 に進む。

【0 1 3 4】

10

20

30

40

50

ステップ S 5 4 において、コントローラ 7 4 は、I2C/I3C マスタ 7 2 により画像データの送信開始命令をイメージセンサ 2 1 へ送信する。このとき、コントローラ 7 4 は、CSI-2 規格に従った通信設定も送信させる。

【0135】

ステップ S 5 5 において、アプリケーションプロセッサ 2 2 では、ステップ S 5 4 で送信した通信設定に基づいて、既存の CSI-2 規格に従ったパケット構造のパケットを受信する、従来のパケット受信処理が行われる。

【0136】

一方、ステップ S 5 3 において、コントローラ 7 4 が、イメージセンサ 2 1 が拡張モードに対応しており、かつ、アプリケーションプロセッサ 2 2 が実行するアプリケーションによって拡張モードの使用が求められていると判定した場合、処理はステップ S 5 6 に進む。

【0137】

ステップ S 5 6 において、I2C/I3C マスタ 7 2 は、拡張モードでの通信が開始される前に、拡張モードでの通信に必要なとなる固定の通信設定を送信する。これにより、その固定の通信設定が、イメージセンサ 2 1 のレジスタ 4 7 に書き込まれる（図 1 1 のステップ S 1 4）。

【0138】

ステップ S 5 7 において、コントローラ 7 4 は、I2C/I3C マスタ 7 2 により画像データの送信開始命令をイメージセンサ 2 1 へ送信する。このとき、コントローラ 7 4 は、CSI-2 規格に従った通信設定も送信させる。

【0139】

ステップ S 5 8 において、パケットヘッダ検出部 8 1 は、物理層処理部 7 1 から供給されるデータを確認することによりパケットの受信を開始したか否かを判定し、パケットの受信を開始したと判定するまで処理を待機する。例えば、パケットヘッダ検出部 8 1 は、物理層処理部 7 1 から供給されるデータからパケットヘッダを検出した場合、パケットの受信を開始したと判定する。

【0140】

ステップ S 5 8 において、パケットヘッダ検出部 8 1 が、パケットの受信を開始したと判定した場合、処理はステップ S 5 9 に進む。

【0141】

ステップ S 5 9 において、パケットヘッダ検出部 8 1 は、ステップ S 5 8 で検出したパケットヘッダのデータタイプを確認して、受信を開始したパケットが拡張モードに対応した拡張パケットであるか否かを判定する。例えば、パケットヘッダ検出部 8 1 は、パケットヘッダのデータタイプにおいて、拡張モード設定情報が拡張モードであることを示す場合（DataType[5:3]=3 ' b111）、受信を開始したパケットが拡張パケットであると判定する。

【0142】

ステップ S 5 9 において、パケットヘッダ検出部 8 1 が、受信を開始したパケットが拡張パケットであると判定した場合、処理はステップ S 6 0 に進み、拡張パケットを受信する拡張モード受信処理（図 1 4 参照）が行われる。

【0143】

一方、ステップ S 5 9 において、パケットヘッダ検出部 8 1 が、受信を開始したパケットが拡張パケットでないと判定した場合、処理はステップ S 6 1 に進む。

【0144】

ステップ S 6 1 において、パケットヘッダ検出部 8 1 は、ステップ S 5 8 で検出したパケットヘッダのデータタイプ（DataType[5:0]）を確認して、受信を開始したパケットがショートパケットであるか否かを判定する。

【0145】

ステップ S 6 1 において、パケットヘッダ検出部 8 1 が、受信を開始したパケットがシ

10

20

30

40

50

ョートパケットであると判定した場合、処理はステップ S 6 2 に進む。ステップ S 6 2 において、パケットヘッダ検出部 8 1 は、イメージセンサ 2 1 から送信されてくる従来のパケット構造のショートパケットを受信する。

【0146】

一方、ステップ S 6 1 において、パケットヘッダ検出部 8 1 が、受信を開始したパケットがショートパケットでない（即ち、ロングパケットの受信を開始している）と判定した場合、処理はステップ S 6 3 に進む。ステップ S 6 3 において、アンパッキング部 8 7 は、イメージセンサ 2 1 から送信されてくる従来のパケット構造のロングパケットのペイロードを受信して画像データを取り出し、CRC演算部 8 6 は、パケットヘッダに続けて送信されてくる WC+1 バイト目を CRC として受信する。

10

【0147】

ステップ S 6 0、ステップ S 6 2、またはステップ S 6 3 の処理後、処理はステップ S 6 4 に進み、コントローラ 7 4 は、パケット受信処理を終了する。その後、処理はステップ S 5 8 に戻り、以下、次のパケットを対象として、同様にパケットを受信する処理が繰り返して行われる。

【0148】

図 1 4 は、図 1 3 のステップ S 6 0 の処理で行われる拡張モード受信処理を説明するフローチャートである。

【0149】

ステップ S 7 1 において、パケットヘッダ検出部 8 1 は、拡張モードのモード設定が拡張モード 0 であるか否かを判定する。例えば、パケットヘッダ検出部 8 1 は、パケットヘッダのデータタイプにおいて、拡張タイプ設定情報が拡張モード 0 であることを示す場合（Data Type[1:0] = 2 ' b00）、拡張モードのモード設定が拡張モード 0 であると判定する。

20

【0150】

ステップ S 7 1 において、パケットヘッダ検出部 8 1 が、拡張モードのモード設定が拡張モード 0 であると判定した場合、処理はステップ S 7 2 に進む。ステップ S 7 2 において、解釈部 8 3 は、ペイロードの 1 バイト目を拡張パケットヘッダとして受信する。

【0151】

ステップ S 7 3 において、解釈部 8 3 は、ステップ S 7 2 で受信した拡張パケットヘッダのデータタイプ（Data Type[7:0]）を確認して、受信を開始したパケットが拡張ショートパケットであるか否かを判定する。

30

【0152】

ステップ S 7 3 において、解釈部 8 3 が、拡張ショートパケットであると判定した場合、処理はステップ S 7 4 に進む。ステップ S 7 4 において、解釈部 8 3 は、ステップ S 7 2 で受信した拡張パケットヘッダに格納されている設定（OePH[7:0]）に従って、オプション拡張パケットヘッダを受信する。

【0153】

ステップ S 7 5 において、CRC演算部 8 6 は、オプション拡張パケットヘッダに続けて送信されてくる WC+1 バイト目を CRC として受信する。

40

【0154】

一方、ステップ S 7 3 において、解釈部 8 3 が、拡張ショートパケットでない（即ち、拡張ロングパケットの受信を開始している）と判定した場合、処理はステップ S 7 6 に進む。ステップ S 7 6 において、解釈部 8 3 は、ステップ S 7 2 で受信した拡張パケットヘッダに格納されている設定（OePH[7:0]）に従って、オプション拡張パケットヘッダを受信する。

【0155】

ステップ S 7 7 において、アンパッキング部 8 7 は、イメージセンサ 2 1 から送信されてくる拡張ロングパケットのレガシーペイロードを受信して画像データを取り出す。

【0156】

50

ステップ S 7 8 において、解釈部 8 3 は、ステップ S 7 2 で受信した拡張パケットヘッダに格納されている設定 (OePF[3:0]) に従って、オプション拡張パケットフッタを受信する。

【0157】

ステップ S 7 9 において、CRC演算部 8 6 は、オプション拡張パケットフッタに続けて送信されてくる WC+1 バイト目を CRC として受信する。

【0158】

そして、ステップ S 7 1 で拡張モードのモード設定が拡張モード 0 でないと判定した場合、ステップ S 7 5 の処理後、またはステップ S 7 9 の処理後、拡張モード受信処理は終了される。

【0159】

以上のように、アプリケーションプロセッサ 2 2 は、拡張ショートパケットまたは拡張ロングパケットを受信して、データを取得することができる。

【0160】

＜パケット構造の第 2 の構造例＞

図 1 5 乃至図 1 8 を参照して、拡張モード対応 CSI-2 送信回路 3 1 および拡張モード対応 CSI-2 受信回路 3 2 の間の通信で用いられるパケットのパケット構造の第 2 の構造例について説明する。

【0161】

上述の図 3 乃至図 8 に示した第 1 の構造例では、既存の CSI-2 規格の互換性を維持することを重視して、パケットヘッダおよびパケットフッタが既存の CSI-2 規格と同一のパケット構造とし、拡張パケットヘッダ、オプション拡張パケットヘッダ、およびオプション拡張パケットフッタによりパケット構造の拡張が図られている。これに対し、以下で説明する第 2 の構造例では、パケットヘッダおよびパケットフッタを既存の CSI-2 規格と異なるものとし、拡張パケットヘッダおよび拡張パケットフッタによりパケット構造の拡張が図られる。

【0162】

図 1 5 には、物理層が D-PHY である場合に CSI-2 の拡張モードで用いられるショートパケット（以下、D-PHY 用の拡張ショートパケット）のパケット構造が示されている。

【0163】

図 1 5 に示す D-PHY 用の拡張ショートパケットは、図 4 に示した第 1 の構造例の D-PHY 用の拡張ショートパケットと同様に、既存の CSI-2 規格と同一のパケットヘッダに格納されるデータタイプによって拡張モードが識別される。

【0164】

一方、図 1 5 に示す D-PHY 用の拡張ショートパケットでは、パケットヘッダのデータタイプの次の 16 ビットに、既存の CSI-2 規格に従ったショートパケットと同様に、ショートパケットデータフィールドにフレームナンバーが格納される。そして、パケットヘッダに続いて、図 4 に示した拡張パケットヘッダと同様に構成される拡張パケットヘッダが送信される。

【0165】

従って、受信側となるアプリケーションプロセッサ 2 2 は、拡張パケットヘッダに格納されているデータタイプを解釈して、拡張ショートパケットである場合に、パケットヘッダのデータフィールドにフレームナンバーが格納されていることを判別することができる。

【0166】

なお、図 1 5 に示す D-PHY 用の拡張ショートパケットにおけるオプション拡張パケットヘッダは、図 4 に示した第 1 の構造例の D-PHY 用の拡張ショートパケットにおけるオプション拡張パケットヘッダと同様に構成される。しかしながら、オプション拡張パケットヘッダは、ペイロードに埋め込まれないパケット構造となっていることより、最後に CRC を付与する必要はない。

【0167】

10

20

30

40

50

図 1 6 には、物理層が D-PHY である場合に CSI-2 の拡張モードで用いられるロングパケット（以下、D-PHY 用の拡張ロングパケット）の packets 構造が示されている。

【 0 1 6 8 】

図 1 6 に示す D-PHY 用の拡張ロングパケットでは、拡張データはペイロードに埋め込まず、パケットヘッダまたはパケットフッタの一部として伝送される。従って、先頭のパケットヘッダの WC は既存規格と同様に、あくまでペイロードのバイト長を示す。

【 0 1 6 9 】

図 1 7 には、物理層が C-PHY である場合に CSI-2 の拡張モードで用いられるショートパケット（以下、C-PHY 用の拡張ショートパケット）の packets 構造が示されている。

【 0 1 7 0 】

図 1 7 に示す C-PHY 用の拡張ショートパケットにおける拡張部分は、あくまで既存の CSI-2 規格に従ったパケットヘッダの拡張として伝送されるため、フレームナンバーの後に拡張パケットヘッダなど拡張部分が挿入される。そして、既存の CSI-2 規格と同様に、パケットヘッダは CRC で終了する。さらに、これらを、SYNC を挟んで 2 回伝送する packets 構造は、既存の CSI-2 規格に従ったショートパケットと同様である。

【 0 1 7 1 】

図 1 8 には、物理層が C-PHY である場合に CSI-2 の拡張モードで用いられるロングパケット（以下、C-PHY 用の拡張ロングパケット）の packets 構造が示されている。

【 0 1 7 2 】

図 1 8 に示す C-PHY 用の拡張ロングパケットは、上述したように、先頭のパケットヘッダの WC は既存規格と同様に、あくまでペイロードのバイト長を示す点で、図 8 に示した第 1 の構造例の C-PHY 用の拡張ロングパケットと差異がある。

【 0 1 7 3 】

以上のように図 1 5 乃至図 1 8 に示す第 2 の構造例の拡張 packets の packets 構造により、第 1 の構造例の拡張 packets の packets 構造（図 3 乃至図 8）と同様に、従来よりも多様な用途に対応することが可能となる。

【 0 1 7 4 】

ただし、第 2 の構造例の拡張 packets は、既存のペイロードに拡張データが埋め込まれずに、既存のパケットヘッダやフッタが拡張される packets 構造となっている。このため、第 2 の構造例の拡張 packets の packets 構造を採用する場合には、第 1 の構造例の拡張 packets の packets 構造を採用する場合と比較して、従来から用いられている通信システムから変更が必要となるような影響を最小限とすることができない。即ち、例えば、既存の SerDes 送信回路 3 4 が SerDes 受信回路 3 5（図 2）に対する変更が必要となる。

【 0 1 7 5 】

以上のように、第 1 の構造例の拡張 packets を採用することで、車載など多彩な用途への対応することができ、かつ、従来から用いられている通信システムから変更が必要となるような影響を最小限として、車載システムを構築することができる。

【 0 1 7 6 】

また、第 2 の構造例の拡張 packets を採用することで、従来から用いられている通信システムから変更が必要となるものの、車載など多彩な用途への対応することができる。

【 0 1 7 7 】

＜イメージセンサおよびアプリケーションプロセッサの変形例＞

図 1 9 を参照して、イメージセンサおよびアプリケーションプロセッサの変形例について説明する。

【 0 1 7 8 】

上述した図 9 のイメージセンサ 2 1 および図 1 0 のアプリケーションプロセッサ 2 2 を構成する各ブロックは、D-PHY 用および C-PHY 用の packets の両方に対応して処理を行うように構成されていた。これに対し、例えば、D-PHY 用の packets を専用 to 処理を行うブロックと、C-PHY 用の packets を専用 to 処理を行うブロックとの両方を備え、それぞれで処理を切り替えるようにしてもよい。

10

20

30

40

50

【0179】

図19のAに示すイメージセンサ21Aは、D層処理ブロック部101、C層処理ブロック部102、切り替え部103、およびコントローラ60を備えて構成される。

【0180】

D層処理ブロック部101は、図9のイメージセンサ21を構成するブロックのうち、D-PHY用のパケットを専用に処理を行うブロックを有している。C層処理ブロック部102は、図9のイメージセンサ21を構成するブロックのうち、C-PHY用のパケットを専用に処理を行うブロックを有している。切り替え部103は、コントローラ60による制御に従って、物理層にD-PHYを用いる場合には、D層処理ブロック部101において生成されるD-PHY用のパケットを出力し、物理層にC-PHYを用いる場合には、C層処理ブロック部102において生成されるC-PHY用のパケットを出力するように切り替えを行う。

10

【0181】

図19のBに示すアプリケーションプロセッサ22Aは、切り替え部111、D層処理ブロック部112、C層処理ブロック部113、およびコントローラ74を備えて構成される。

【0182】

切り替え部111は、コントローラ74による制御に従って、イメージセンサ21Aから送信されてくるパケットを、D層処理ブロック部112およびC層処理ブロック部113の一方に供給するように切り替えを行う。D層処理ブロック部112は、図10のアプリケーションプロセッサ22を構成するブロックのうち、D-PHY用のパケットを専用に処理を行うブロックを有している。C層処理ブロック部113は、図10のアプリケーションプロセッサ22を構成するブロックのうち、C-PHY用のパケットを専用に処理を行うブロックを有している。

20

【0183】

このように構成されるイメージセンサ21Aおよびアプリケーションプロセッサ22Aでは、通信を開始する前に、コントローラ60およびコントローラ74の間で、使用する物理層を設定することができる。そして、例えば、物理層にD-PHYが用いられる場合には、D層処理ブロック部101において生成されるD-PHY用のパケットが切り替え部103を介して送信され、切り替え部111を介してD層処理ブロック部112に供給されて処理される。また、例えば、物理層にC-PHYが用いられる場合には、C層処理ブロック部102において生成されるC-PHY用のパケットが切り替え部103を介して送信され、切り替え部111を介してC層処理ブロック部113に供給されて処理される。

30

【0184】

<拡張パケットの適用例>

上述した拡張パケットは、例えば、以下のようなユースケースに適用することが検討されている。

【0185】

例えば、拡張パケットは、より高精細な画像(RAW24)を伝送するようなユースケースに適用することが検討される。

【0186】

例えば、画像データをRAW形式で送信する際に、既存のCSI-2規格に従ってパケットヘッダに格納されるデータタイプとして、RAW6, RAW7, RAW8, RAW10, RAW12, RAW14, RAW16、およびRAW20が定義されている。これに対し、近年、車載カメラを用いた自動運転に対応するため、より高精細な画像の伝送が期待されている。そこで、拡張パケットを適用してデータタイプのビット数を拡張することで、例えば、拡張パケットヘッダのデータタイプに、より高精細なRAW24を定義することが可能となる。

40

【0187】

また、拡張パケットは、画面上の注目画像領域のみを伝送する技術であるSmartROIに適用することが検討される。

【0188】

50

例えば、現在、スタジアムや空港などには多数のカメラが設置されている。これらのカメラで撮像した画像の全体が、カメラからインターネットなどのネットワークを経由してクラウドサーバに伝送される場合、インターネットの帯域不足や、クラウド側の計算量またはデータ量の増大などが発生することが想定される。そのため、エッジ（カメラ側）で注目画像領域のみを切り出し、その注目画像領域を伝送することで、インターネットの帯域不足や、クラウド側の計算量またはデータ量の増大などを抑制することが期待される。

【0189】

このようなSROIを伝送する場合、注目画像領域が画面全体のどこに相当するか受信側に伝えるため、矩形領域(ROI)の左上の座標と一緒に伝送する必要がある。また、受信側からの命令で、所定のタイミングで、撮像画面全体のデータを送る必要がある。従って、例えばフレーム単位でSROI画像と、画像全体（既存の packets ヘッダ）のデータが混在することになる。

【0190】

そこで、拡張パケットを適用することで、例えば、X座標およびY座標それぞれ16bit以上の座標データを伝送することが可能となる。

【0191】

さらに、拡張パケットは、チャネル劣化した場合においても帯域やレーン数を減らして通信を継続するGLDに適用するユースケースが検討される。なお、GLDは、CSI-2 ver3.0で検討されている提案である。

【0192】

例えば、自動運転では、衝突時にカメラを繋ぐケーブルの一部が断線したとしても、断線していないケーブルを使用して通信を継続し、自動的に、安全帯に退避した後に車両を停止することが求められる。そのため、車載用カメラインタフェースが断線検出機能を少なくとも備え、画面上の何行目の情報か示す行番号（16bit）や、どのカメラから送られたことを示すSourceID（8bit）、伝送番号を示すメッセージカウンタ（16bit）などの情報が必要になる。さらに、上述したようなSROIと組み合わせて使用される場合には、フレーム単位で、これらの情報が伝送されることが考えられる。

【0193】

そこで、拡張パケットを適用することで、これらの情報を伝送することが可能となる。

【0194】

<E2E protectionに適應した第1の構成例>

図20乃至図26を参照して、伝送経路上におけるパケット改変等を禁止する規定に適應した構成例について説明する。

【0195】

例えば、上述の図2を参照して説明したような構成の通信システム11Aにおいて、イメージセンサ21とアプリケーションプロセッサ22とでインタフェースが異なっている場合、伝送経路上においてパケットを変換することが必要となる。つまり、イメージセンサ21の物理層がD-PHYであって、アプリケーションプロセッサ22の物理層がC-PHYである構成の場合、例えば、SerDes装置26においてD-PHY用からC-PHY用にパケットを変換することが必要となる。

【0196】

このように、SerDes装置26においてパケット変換が行われてしまう構成では、例えば、ISO26262（Functional Safety）が定める規定、即ち、伝送経路上におけるパケット改変等を禁止する規定（以下、E2E(End-to-End) protectionと称する）に違反することになる。

【0197】

図20は、本技術を適用した通信システムの第3の実施の形態として、E2E protectionに適應した通信システム201の構成例を示すブロック図である。

【0198】

図20に示すように、通信システム201は、イメージセンサ211、SerDes装置21

10

20

30

40

50

2、SerDes装置213、およびアプリケーションプロセッサ214が接続されて構成される。なお、図20は、SERDESがA-PHYの場合を例として記載しているが、FPD-LINK3等のような他のSERDES規格を用いて接続される場合も含まれる。その他、SERDES規格においては、CIS-2のフォーマット（少なくともApplication Specific payload）を保ったまま、当該SERDES規格に基づいて通信が行われてもよい。また、SERDESにおいては、物理層処理部237および247はA-PHY以外にも他のSERDES規格の物理層処理部を複数含んでいてもよく、アプリケーションに応じて、物理層処理部を切り替えることができる。

【0199】

イメージセンサ211は、拡張モード対応CSI-2送信回路221、C-PHYあるいはD-PHY、またはその両方に対応した物理層処理部（以下、C/D-PHY物理層処理部と称する）222、I2CあるいはI3C、またはその両方に対応したスレーブ（以下、I2C/I3Cスレーブと称する）223、並びに、CCIスレーブ224を少なくとも有している。

【0200】

SerDes装置212は、CSI-2受信回路231、C/D-PHY物理層処理部232、I2C/I3Cマスタ233、CCIマスタ234、CSI-2用A-PHYパケット生成部235、CCI用A-PHYパケット送受信部236、並びに、A-PHYに対応した物理層処理部237を少なくとも有している。例えば、SerDes装置212では、C-PHY用またはD-PHY用のパケットがA-PHY用のパケットに変換され、この変換は、レジスタ設定などに基づいて決められる。

【0201】

SerDes装置213は、CSI-2送信回路241、C/D-PHY物理層処理部242、I2C/I3Cスレーブ243、CCIスレーブ244、CSI-2用A-PHYパケット受信部245、CCI用A-PHYパケット送受信部246、A-PHYに対応した物理層処理部247を少なくとも有している。例えば、SerDes装置213では、A-PHY用のパケットがC-PHY用またはD-PHY用のパケットに変換され、この変換は、レジスタ設定などに基づいて決められる。

【0202】

アプリケーションプロセッサ214は、拡張モード対応CSI-2受信回路251、C/D-PHY物理層処理部252、I2C/I3Cマスタ253、並びに、CCIマスタ254を少なくとも有している。

【0203】

このように通信システム201は構成されており、上述したような構造の拡張パケットがイメージセンサ211から送信されて、アプリケーションプロセッサ214で受信される。ここで、イメージセンサ211の物理層処理部222がD-PHYに対応し、アプリケーションプロセッサ22の物理層処理部252がC-PHYに対応するように通信システム201が構成されていても、E2E protectionに違反しないようにすることが必要となる。

【0204】

そこで、通信システム201は、E2E protectionに適応することができるように、E2E protectionの保護範囲を、アプリケーションに特有のペイロードであるApplication Specific payload（以下、ASペイロードと称する）に限定する。即ち、ASペイロードは、A-PHY用のパケットからC-PHY用またはD-PHY用のパケットへの変換時や、C-PHY用またはD-PHY用のパケットからA-PHY用のパケットへの変換時に変更を加えることが禁止される。

【0205】

図21には、E2E protectionに対応するように拡張されたD-PHY用の拡張パケットの構造例が示されている。

【0206】

図示するように、D-PHY用の拡張パケットは、拡張パケットヘッダ（ePH）、パケットデータ、および拡張パケットフッタ（ePF）からなるASペイロードが、E2E protectionの保護範囲として限定される。

【0207】

そして、拡張パケットヘッダには、E2E protectionの保護範囲をASペイロードに限定した場合に必要な所定情報が記載される。例えば、拡張パケットヘッダに記載される所定情報として、パケットデータのデータ長を同定することができるようにするために、ASペイロードに格納されるデータのデータ長を示すパケットカウントPC (Packet Count) が追加される。即ち、パケットデータは、パケットカウントPCで定められたバイト数となる。また、拡張パケットヘッダに記載される所定情報として、仮想チャネルの回線数を示すバーチャルチャネルVC (Virtual Channel) が、既存のパケットヘッダへコピーされる。

【0208】

図22には、E2E protectionに対応するように拡張されたC-PHY用の拡張パケットの構造例が示されている。

10

【0209】

図示するように、C-PHY用の拡張パケットは、D-PHY用の拡張パケットと同様に、拡張パケットヘッダ (ePH)、パケットデータ、および拡張パケットフッタ (ePF) からなるASペイロードが、E2E protectionの保護範囲として限定される。そして、拡張パケットヘッダには、D-PHY用の拡張パケットと同様に、E2E protectionの保護範囲をASペイロードに限定した場合に必要な所定情報として、パケットカウントPCおよびバーチャルチャネルVCが記載される。

【0210】

図23には、E2E protectionに対応するように拡張されたA-PHY用の拡張パケットの構造例が示されている。

20

【0211】

図示するように、A-PHY用の拡張パケットにおいても、拡張パケットヘッダ (ePH)、パケットデータ、および拡張パケットフッタ (ePF) からなるASペイロードが、E2E protectionの保護範囲として限定される。

【0212】

ここで、通信システム201は、図20を参照して説明したように、イメージセンサ211からSerDes装置212に送信されたD-PHY用またはC-PHY用の拡張パケットからA-PHY用の拡張パケットが生成される。従って、A-PHY用の拡張パケットの拡張パケットヘッダには、パケットカウントPCおよびバーチャルチャネルVCが既に記載されている。

30

【0213】

このようなパケット構造を採用することで、通信システム201は、伝送経路上においてASペイロードが改変されることを回避して、E2E protectionを順守することが可能となる。なお、図21乃至図23に示したパケット構造は、図3乃至図8および図15乃至図18に示したようなパケット構造の該当するパケットと部分的に置き換えて用いることができ、パケット生成の一部が置き換えられる。

【0214】

図24は、E2E protectionに適応したパケット送受信処理を説明するフローチャートである。

【0215】

40

例えば、パケットデータに格納するデータ (例えば、画像データなど) が拡張モード対応CSI-2送信回路221に供給されると処理が開始される。そして、ステップS101において、イメージセンサ211では、拡張モード対応CSI-2送信回路221が、供給されたデータをパケットデータに格納する。さらに、拡張モード対応CSI-2送信回路221は、上述の図21または図22に示したようにバーチャルチャネルVCおよびパケットカウントPCを記載した拡張パケットヘッダを生成する。そして、拡張モード対応CSI-2送信回路221は、パケットデータに対して、拡張パケットヘッダを付加するとともに、拡張パケットフッタを付加することにより、ASペイロードを生成する。

【0216】

ステップS102において、拡張モード対応CSI-2送信回路221は、ステップS10

50

1で生成したASペイロードに対して、C-PHY用またはD-PHY用のパケットヘッダとC-PHY用またはD-PHY用のパケットフッタとを付加することにより、C-PHY用またはD-PHY用の拡張パケットを生成する。そして、拡張モード対応CSI-2送信回路221は、C/D-PHY物理層処理部222を介して、C-PHY用またはD-PHY用の拡張パケットをSerDes装置212に送信する。

【0217】

ステップS103において、SerDes装置212では、CSI-2受信回路231が、C/D-PHY物理層処理部232を介して、ステップS102でイメージセンサ211から送信されてくるC-PHY用またはD-PHY用の拡張パケットを受信する。そして、CSI-2受信回路231は、受信した拡張パケットからパケットヘッダおよびパケットフッタを除いたASペイロード

10

【0218】

ステップS104において、SerDes装置212では、CSI-2用A-PHYパケット生成部235が、CSI-2受信回路231から供給されたASペイロードに対して、A-PHY用のパケットヘッダとA-PHY用のパケットフッタを付加することにより、A-PHY用の拡張パケットを生成する。そして、CSI-2用A-PHYパケット生成部235は、A-PHYに対応した物理層処理部237を介して、A-PHY用の拡張パケットをSerDes装置213に送信する。

【0219】

ステップS105において、SerDes装置213では、CSI-2用A-PHYパケット受信部245が、A-PHYに対応した物理層処理部247を介して、ステップS104でSerDes装置212から送信されてくるA-PHY用の拡張パケットを受信する。そして、CSI-2用A-PHYパケット受信部245は、受信した拡張パケットからパケットヘッダおよびパケットフッタを除いたASペイロードを取得し、ASペイロードをそのままCSI-2送信回路241に供給する。

20

【0220】

ステップS106において、CSI-2送信回路241は、ステップS105でCSI-2用A-PHYパケット受信部245から供給されたASペイロードに対して、C-PHY用またはD-PHY用のパケットヘッダとC-PHY用またはD-PHY用のパケットフッタとを付加することにより、C-PHY用またはD-PHY用の拡張パケットを生成する。そして、CSI-2送信回路241は、C/D-PHY物理層処理部242を介して、C-PHY用またはD-PHY用の拡張パケットをアプリケーションプロセッサ214に送信する。

30

【0221】

ステップS107において、アプリケーションプロセッサ214では、拡張モード対応CSI-2受信回路251が、C/D-PHY物理層処理部252を介して、ステップS106でSerDes装置213から送信されてくるC-PHY用またはD-PHY用の拡張パケットを受信する。そして、拡張モード対応CSI-2受信回路251は、受信した拡張パケットからパケットヘッダおよびパケットフッタを除いたASペイロードを取得して、ASペイロードのパケットデータに格納されている各種のデータを、後段のLSI（図示せず）へ出力する。その後、E2E protectionに適応したパケット送受信処理は終了され、次の拡張パケットを対象として、同様の処理が繰り返して行われる。

40

【0222】

以上のように、通信システム201は、E2E protectionに適応したパケット送受信処理を実行することによって、伝送経路上でASペイロードを改変することなく、拡張パケットを送受信することができる。このとき、例えば、イメージセンサ211の物理層がD-PHYであって、アプリケーションプロセッサ214の物理層がC-PHYである場合であっても、即ち、それぞれのインタフェースが異なっている場合であっても、E2E protectionを順守することができる。

【0223】

図25は、イメージセンサ211の詳細な構成例を示すブロック図である。なお、図2

50

5に示すイメージセンサ211において、図9のイメージセンサ21と共通する構成には、同一の符号を付し、その詳細な説明は省略する。

【0224】

即ち、イメージセンサ211は、図9のイメージセンサ21と同様に、画素41、AD変換器42、画像処理部43、レジスタ47、およびコントローラ60を備えて構成される。また、イメージセンサ211が備えるI2C/I3Cスレーブ223およびCCIスレーブ224は、図9のI2C/I3Cスレーブ46およびCCIスレーブ59にそれぞれ対応する。

【0225】

そして、イメージセンサ211は、拡張モード対応CSI-2送信回路221および物理層処理部222を備えており、物理層処理部222は、A-PHY、C-PHY、およびD-PHYに

10

【0226】

拡張モード対応CSI-2送信回路221は、コントローラ60およびCCIスレーブ224の他、ASペイロード生成部301、セレクトア302、A-PHYパケット生成部303、C-PHYパケット生成部304、D-PHYパケット生成部305、およびセレクトア306を備えて構成される。

【0227】

ASペイロード生成部301は、E2E protectionの保護範囲として限定されるASペイロードを生成して、セレクトア302に出力する。例えば、ASペイロード生成部301は、パッキング部311、拡張パケットヘッダ生成部312、および拡張パケットフッタ生成部313を有している。

20

【0228】

パッキング部311は、送信対象のデータとして画像処理部43から供給される画像データをパッキングし、パケットカウンタPCで定められたバイト数のパケットデータを生成する。例えば、コントローラ60が、レジスタ47に記憶されている設定値（例えば、画像サイズなど）に従って、パッキング部311が生成するパケットデータのバイト数を制御することができる。

【0229】

拡張パケットヘッダ生成部312は、例えば、図21乃至図23を参照して説明したように、パケットカウンタPCおよびバーチャルチャネルVCを記載した拡張パケットヘッダを生成して、パケットデータに付加する。拡張パケットフッタ生成部313は、拡張パケットフッタを生成してパケットデータに付加する。

30

【0230】

セレクトア302は、コントローラ60の制御に従って、ASペイロード生成部301から供給されるASペイロードの出力先として、並列に設けられるA-PHYパケット生成部303、C-PHYパケット生成部304、およびD-PHYパケット生成部305のうちの1つを選択する。

【0231】

A-PHYパケット生成部303は、セレクトア302を介して供給されるASペイロードからA-PHY用の拡張パケットを生成して、セレクトア306に出力する。例えば、A-PHYパケット生成部303は、AAL生成部321、A-PHY用パケットヘッダ生成部322、およびA-PHY用パケットフッタ生成部323を有している。

40

【0232】

例えば、AAL (A-PHY Adaptation Layer) 生成部321は、ASペイロード生成部301で生成されたASペイロードを、Adaptation Layerと称される階層で380byteごとに分割する。そして、分割後のASペイロードに対して、A-PHY用パケットヘッダ生成部322がA-PHY用のパケットヘッダを付加し、A-PHY用パケットフッタ生成部323がA-PHY用のパケットフッタを付加する。

【0233】

C-PHYパケット生成部304は、セレクトア302を介して供給されるASペイロードから

50

C-PHY用の拡張パケットを生成して、セクタ 306 に出力する。例えば、C-PHYパケット生成部 304 は、C-PHY用パケットヘッダ生成部 331、C-PHY用パケットフッタ生成部 332、およびC-PHY用レーン分配部 333 を有している。

【0234】

例えば、ASペイロード生成部 301 で生成されたASペイロードに対して、C-PHY用パケットヘッダ生成部 331 がC-PHY用のパケットヘッダを付加し、C-PHY用パケットフッタ生成部 332 がC-PHY用のパケットフッタを付加する。そして、C-PHY用レーン分配部 333 は、C-PHY用の拡張パケットを、CSI-2の規格に従った3レーンに分配する。

【0235】

D-PHYパケット生成部 305 は、セクタ 302 を介して供給されるASペイロードからD-PHY用の拡張パケットを生成して、セクタ 306 に出力する。例えば、D-PHYパケット生成部 305 は、D-PHY用パケットヘッダ生成部 341、D-PHY用パケットフッタ生成部 342、およびD-PHY用レーン分配部 343 を有している。

【0236】

例えば、ASペイロード生成部 301 で生成されたASペイロードに対して、D-PHY用パケットヘッダ生成部 341 がD-PHY用のパケットヘッダを付加し、D-PHY用パケットフッタ生成部 342 がD-PHY用のパケットフッタを付加する。そして、D-PHY用レーン分配部 343 は、D-PHYの拡張パケットを、CSI-2の規格に従った4レーンに分配する。

【0237】

セクタ 306 は、コントローラ 60 の制御に従って、物理層処理部 222 に供給される拡張パケットの出力元として、並列に設けられるA-PHYパケット生成部 303、C-PHYパケット生成部 304、およびD-PHYパケット生成部 305 のうちの1つを選択する。

【0238】

そして、物理層処理部 222 は、A-PHYパケット生成部 303 からA-PHY用の拡張パケットが供給された場合には、1レーンでA-PHY用の拡張パケットを送信する。また、物理層処理部 222 は、C-PHYパケット生成部 304 からC-PHY用の拡張パケットが供給された場合には、3レーンでC-PHY用の拡張パケットを送信する。また、物理層処理部 222 は、D-PHYパケット生成部 305 からD-PHY用の拡張パケットが供給された場合には、4レーンでD-PHY用の拡張パケットを送信する。

【0239】

以上のように構成されるイメージセンサ 211 は、ASペイロード生成部 301 が、セクタ 302 を介して、A-PHYパケット生成部 303、C-PHYパケット生成部 304、およびD-PHYパケット生成部 305 に接続されるように拡張モード対応CSI-2送信回路 221 が構成される。これにより、イメージセンサ 211 は、A-PHY用の拡張パケット、C-PHY用の拡張パケット、およびD-PHY用の拡張パケットで共通するASペイロードを、1つのASペイロード生成部 301 で生成することができる。即ち、A-PHYパケット生成部 303、C-PHYパケット生成部 304、およびD-PHYパケット生成部 305 でASペイロード生成部 301 を共有することができ、これにより回路規模の縮小を図ることができる。従って、イメージセンサ 211 の小型化を実現することができる。

【0240】

図 26 は、アプリケーションプロセッサ 214 の詳細な構成例を示すブロック図である。なお、図 26 に示すアプリケーションプロセッサ 214 において、図 10 のアプリケーションプロセッサ 22 と共通する構成には、同一の符号を付し、その詳細な説明は省略する。

【0241】

即ち、アプリケーションプロセッサ 214 は、図 10 のアプリケーションプロセッサ 22 と同様に、レジスタ 73、およびコントローラ 74 を備えて構成される。なお、コントローラ 74 は、ソフトウェアにより実現してもよい。また、アプリケーションプロセッサ 214 が備えるI2C/I3Cマスタ 253 およびCCIマスタ 254 は、図 10 のI2C/I3Cマスタ 72 およびCCIマスタ 88 にそれぞれ対応する。

10

20

30

40

50

【0242】

そして、アプリケーションプロセッサ214は、拡張モード対応CSI-2受信回路251および物理層処理部252を備えており、物理層処理部252は、A-PHY、C-PHY、およびD-PHYに対応している。

【0243】

拡張モード対応CSI-2受信回路251は、CCIマスタ254の他、セクタ401、A-PHYパケット受信部402、C-PHYパケット受信部403、D-PHYパケット受信部404、セクタ405、およびASペイロード受信部406を備えて構成される。

【0244】

セクタ401は、物理層処理部252から供給される拡張パケットの出力先として、並列に設けられるA-PHYパケット受信部402、C-PHYパケット受信部403、およびD-PHYパケット受信部404のうちの1つを選択する。

10

【0245】

A-PHYパケット受信部402は、セクタ401を介して供給されるA-PHY用の拡張パケットを受信して、セクタ405に出力する。例えば、A-PHYパケット受信部402は、A-PHY用パケットヘッダ解釈部411、A-PHY用パケットフッタ検証部412、およびAAL処理部413を有している。

【0246】

例えば、A-PHY用パケットヘッダ解釈部411は、A-PHY用のパケットヘッダに記載されている内容を解釈して、A-PHY用の拡張パケットの受信に必要な処理を行い、A-PHY用パケットフッタ検証部412は、A-PHY用のパケットフッタを用いてエラーの有無を検証する。そして、AAL処理部413は、図25のAAL生成部321において分割されたAdaptation Layerを結合する処理を行う。

20

【0247】

C-PHYパケット受信部403は、セクタ401を介して供給されるC-PHY用の拡張パケットを受信して、セクタ405に出力する。例えば、C-PHYパケット受信部403は、C-PHY用レーン併合部421、C-PHY用パケットヘッダ解釈部422、およびC-PHY用パケットフッタ検証部423を有している。

【0248】

例えば、C-PHY用レーン併合部421は、CSI-2の規格に従って3レーンに分配されて物理層処理部252を介して供給されるC-PHY用の拡張パケットを併合する。そして、C-PHY用パケットヘッダ解釈部422は、C-PHY用のパケットヘッダに記載されている内容を解釈して、C-PHY用の拡張パケットの受信に必要な処理を行い、C-PHY用パケットフッタ検証部423は、C-PHY用のパケットフッタを用いてエラーの有無を検証する。

30

【0249】

D-PHYパケット受信部404は、セクタ401を介して供給されるD-PHY用の拡張パケットを受信して、セクタ405に出力する。例えば、D-PHYパケット受信部404は、D-PHY用レーン併合部431、D-PHY用パケットヘッダ解釈部432、およびD-PHY用パケットフッタ検証部433を有している。

【0250】

例えば、D-PHY用レーン併合部431は、CSI-2の規格に従って4レーンに分配されて物理層処理部252を介して供給されるD-PHY用の拡張パケットを併合する。そして、D-PHY用パケットヘッダ解釈部432は、D-PHY用のパケットヘッダに記載されている内容を解釈して、D-PHY用の拡張パケットの受信に必要な処理を行い、D-PHY用パケットフッタ検証部433は、D-PHY用のパケットフッタを用いてエラーの有無を検証する。

40

【0251】

セクタ405は、ASペイロード受信部406に供給される拡張パケットの出力元として、並列に設けられるA-PHYパケット受信部402、C-PHYパケット受信部403、およびD-PHYパケット受信部404のうちの1つを選択する。

【0252】

50

ASペイロード受信部406は、図25のASペイロード生成部301に対応して、アンパッキング部441、拡張パケットヘッダ解釈部442、および拡張パケットフッタ検証部443を有している。アンパッキング部441は、パッキング部311によりパッキングされた画像データをアンパッキングする。拡張パケットヘッダ解釈部442は、拡張パケットヘッダ生成部312において生成された拡張パケットヘッダを解釈し、例えば、パケットカウンタPCおよびバーチャルチャネルVCを読み出す。拡張パケットフッタ検証部443は、拡張パケットフッタ生成部313により付加された拡張パケットフッタを用いてエラーの有無を検証する。そして、ASペイロード受信部406は、セクタ405を介して供給されるパケットデータに格納されている各種のデータ、例えば、画像データ、車載用行番号やSourceIDなど、CRCエラーなどを、後段のLSI（図示せず）へ出力する。

10

【0253】

以上のように構成されるアプリケーションプロセッサ214は、ASペイロード受信部406が、セクタ405を介して、A-PHYパケット受信部402、C-PHYパケット受信部403、およびD-PHYパケット受信部404に接続されるように拡張モード対応CSI-2受信回路251が構成される。これにより、アプリケーションプロセッサ214は、A-PHY用の拡張パケット、C-PHY用の拡張パケット、およびD-PHY用の拡張パケットで共通するASペイロードを、1つのASペイロード受信部406で受信することができる。即ち、A-PHYパケット受信部402、C-PHYパケット受信部403、およびD-PHYパケット受信部404でASペイロード受信部406を共有することができ、これにより回路規模の縮小を図ることができる。従って、アプリケーションプロセッサ214の小型化を実現することができる。

20

【0254】

<E2E Protectionに適應した第2の構成例>

図27乃至図74を参照して、E2E Protectionに適應した第2の構成例について説明する。

【0255】

<A-PHY直結構成の構成例>

図27に示す通信システム501は、イメージセンサ511およびアプリケーションプロセッサ512がA-PHYにより直接的に（後述する図40を参照して説明するようなSerDes装置を介さずに）接続される直結構成となっている。

30

【0256】

イメージセンサ511は、A-PHY処理部521、CSIA処理部522、CSI2処理部523、CSI2-FS処理部524、CCI処理部525、CCI-FS処理部526、およびレジスタ527を備えて構成される。

【0257】

A-PHY処理部521は、CCI処理部525が上位層として実装され、アプリケーションプロセッサ512のA-PHY処理部531と、MIPI A-PHY接続して拡張パケットヘッダePHおよび拡張パケットフッタePFを含むデータを送受信する。

【0258】

CCI-FS処理部526は、例えば、拡張パケットヘッダePHに含まれるDestination IDとイメージセンサ511が有するID(Source ID)とを比較し、イメージセンサ511へのアクセスか否かの判別を行う。

40

【0259】

アプリケーションプロセッサ512は、A-PHY処理部531、CSIA処理部532、CSI2処理部533、CSI2-FS処理部534、CCI処理部535、CCI-FS処理部536、レジスタ537、およびCCI-FSスイッチ538を備えて構成される。

【0260】

A-PHY処理部531は、CCI処理部535が上位層として実装され、イメージセンサ511のA-PHY処理部521と、MIPI A-PHY接続して拡張パケットヘッダePHおよび拡張パケットフッタePFを含むデータを送受信する。

50

【0261】

CCI-FS処理部536は、例えば、拡張パケットヘッダePHに含まれるDestination IDとアプリケーションプロセッサ512が有するID(Source ID)とを比較し、アプリケーションプロセッサ512へのアクセスか否かの判別を行う。

【0262】

CCI-FSスイッチ538は、CCI-FS処理部536が有効である場合にはCCI-FS処理部536を介してデータが送受信され、CCI-FS処理部536が無効である場合にはCCI-FS処理部536を介さずにデータが送受信されるような切り替えを行う。

【0263】

図28乃至図32を参照して、通信システム501におけるリードコマンドおよびリードデータの転送について説明する。

【0264】

図28には、リードアクセス時に、アプリケーションプロセッサ512のCCI-FS処理部536において生成されるリードコマンドのパケット構成の一例が示されている。

【0265】

図28に示すように、リードコマンドは、拡張パケットヘッダePH*(*=n)、AP(CCI)ペイロード、拡張パケットフッタePF1、および拡張パケットフッタePF0から構成される。

【0266】

拡張パケットヘッダePH*(*=n)は、図示するように、拡張パケットヘッダePH0乃至ePH3からなる。

【0267】

拡張パケットヘッダePH0には、拡張VC、拡張DT、拡張PFEN、および拡張PHENが格納される。例えば、拡張DTは、CCIプロトコル(I2C)を示す情報であって、拡張DTを用いてルーティングの処理が行われる。

【0268】

拡張パケットヘッダePH1には、Source ID[7:1]、およびPacket Lengthが格納される。例えば、Source IDは、CCIプロトコル(I2C)の送信元を示す情報であって、Source IDに基づいて応答処理が行われる。Packet Lengthは、データ長を示す情報である。

【0269】

拡張パケットヘッダePH2には、Security Descriptor、およびMessage Counterが格納される。Security Descriptorは、セキュリティを使用するか否かを示し、セキュリティを使用しない場合には「8'h0」を示す。Message Counterは、パケット順番を示す情報であって、メッセージをカウントしたカウント値を示し、メッセージが5番目のときには「16'h5」を示す。

【0270】

拡張パケットヘッダePH3には、Destination ID[7:1]、Read/Write、およびDestination Addressが格納される。Destination ID[7:1]は、イメージセンサ511のCCI処理部525のスレーブアドレスを示し、図示する例では「7'h0D」となっている。例えば、Destination IDは、CCIプロトコル(I2C)の送信先を示す情報であって、Destination IDに基づいてルーティングが行われるとともに、通信経路の参照が行われる。Read/Writeは、データの読み出しまたは書き込みを示し、リードの場合には「1'b1」を示す。Destination Addressは、最終目的地となるイメージセンサ511のレジスタ527のアドレスを示し、図示する例では「0x0200」となっている。

【0271】

AP(CCI)ペイロードには、例えば、各種のデータ(Data0[7:0])が格納される。AP(CCI)ペイロードは、セキュリティがオフのときには送信されず、セキュリティがオンのとき、ダミーデータを格納して送信してもよい。

【0272】

拡張パケットフッタePF1は、セキュリティがオフのときには送信されない。

【0273】

10

20

30

40

50

拡張パケットフッタePF0には、CRC計算値が格納される。

【0274】

アプリケーションプロセッサ512では、このようなパケット構造のリードコマンドが、CCI-FS処理部536において生成されてA-PHY処理部531に供給される。

【0275】

図29には、リードアクセス時に、アプリケーションプロセッサ512のA-PHY処理部531から出力されるリードコマンドのパケット構成の一例が示されている。

【0276】

図29に示すように、A-PHY処理部531は、CCI-FS処理部536から供給されたリードコマンドをE2E Protectionの保護範囲として、A-PHYヘッダおよびA-PHYフッタを付加する。

10

【0277】

このようなパケット構造のリードコマンドが、アプリケーションプロセッサ512のA-PHY処理部531によってA-PHY転送される。そして、イメージセンサ511では、A-PHY処理部521が、リードコマンドからA-PHYヘッダおよびA-PHYフッタを除去する。その後、リードコマンドは、Destination IDにより示されるスレーブアドレス「7'h0D」のCCI処理部525を介して、CCI-FS処理部526に供給される。

【0278】

図30には、リードアクセス時に、CCI-FS処理部526に供給されるリードコマンドと、CCI-FS処理部526において生成されるリードデータのパケット構成の一例が示されている。

20

【0279】

図30に示すように、図28に示したパケット構造のままのリードコマンド、即ち、A-PHY転送においてE2E Protectionの保護範囲とされたリードコマンドが、CCI-FS処理部526に供給される。

【0280】

リードデータは、図示するように、拡張パケットヘッダePH*(*=n)、AP(CCI)ペイロード、拡張パケットフッタePF1、および拡張パケットフッタePF0から構成される。そして、AP(CCI)ペイロードには、リードコマンドの拡張パケットヘッダePHのソースアドレス情報(Destination Address)で示されるレジスタ527のアドレス「0x0200」から読み出されたリードデータ値が格納される。

30

【0281】

イメージセンサ511では、このようなパケット構造のリードデータが、CCI-FS処理部526において生成されA-PHY処理部521に供給される。

【0282】

図31には、リードアクセス時に、イメージセンサ511のA-PHY処理部521から出力されるリードデータのパケット構成の一例が示されている。

【0283】

図31に示すように、A-PHY処理部521は、CCI-FS処理部526から供給されたリードデータをE2E Protectionの保護範囲として、A-PHYヘッダおよびA-PHYフッタを付加する。

40

【0284】

このようなパケット構造のリードデータが、イメージセンサ511のA-PHY処理部521によってA-PHY転送される。そして、アプリケーションプロセッサ512では、A-PHY処理部531が、リードデータからA-PHYヘッダおよびA-PHYフッタを除去し、リードデータが、CCI-FS処理部536に供給される。

【0285】

図32には、リードアクセス時に、CCI-FS処理部536に供給されるリードデータのパケット構成の一例が示されている。

【0286】

50

図 3 2 に示すように、図 3 0 に示したパケット構造のままのリードデータ、即ち、A-PHY 転送において E2E Protection の保護範囲とされたリードデータが、CCI-FS 処理部 5 3 6 に供給される。

【0 2 8 7】

図 3 3 乃至図 3 5 を参照して、通信システム 5 0 1 におけるライトデータの転送について説明する。なお、イメージセンサ 5 1 1 側の CCI-FS 処理部 5 2 6 が、イネーブルとされている状態からのアクセスを想定して説明を行う。

【0 2 8 8】

図 3 3 には、ライトアクセス時に、アプリケーションプロセッサ 5 1 2 の CCI-FS 処理部 5 3 6 において生成されるライトデータのパケット構成の一例が示されている。

【0 2 8 9】

図 3 3 に示すように、ライトデータは、拡張パケットヘッダ ePH*(*=n)、AP(CCI)ペイロード（ライトデータ）、拡張パケットフッタ ePF1、および拡張パケットフッタ ePF0 から構成される。

【0 2 9 0】

拡張パケットヘッダ ePH*(*=n)は、図示するように、拡張パケットヘッダ ePH0 乃至 ePH3 からなる。

【0 2 9 1】

拡張パケットヘッダ ePH0 には、拡張 VC、拡張 DT、拡張 PFEN、および拡張 PHEN が格納される。

【0 2 9 2】

拡張パケットヘッダ ePH1 には、Source ID[7:1]、および Packet Length が格納される。

【0 2 9 3】

拡張パケットヘッダ ePH2 には、Security Descriptor、および Message Counter が格納される。Security Descriptor は、セキュリティを使用するか否かを示し、セキュリティを使用しない場合には「8'h0」を示す。Message Counter は、メッセージをカウントしたカウント値を示し、メッセージが 4 番目のときには「16'h4」を示す。

【0 2 9 4】

拡張パケットヘッダ ePH3 には、Destination ID[7:1]、Read/Write、および Destination Address が格納される。Destination ID[7:1] は、イメージセンサ 5 1 1 の CCI 処理部 5 2 5 のスレーブアドレスを示し、図示する例では「7'h0D」となっている。Read/Write は、データの読み出しまたは書き込みを示し、ライトの場合には「1'b0」を示す。Destination Address は、最終目的地となるイメージセンサ 5 1 1 のレジスタ 5 2 7 のアドレスを示し、図示する例では「0x1234」となっている。

【0 2 9 5】

AP(CCI)ペイロードには、イメージセンサ 5 1 1 に書き込むデータ（Data0[7:0]）が格納され、0xFF 値がライトデータとなる。

【0 2 9 6】

拡張パケットフッタ ePF1 は、セキュリティがオフのときには送信されない。

【0 2 9 7】

拡張パケットフッタ ePF0 には、CRC 計算値が格納される。

【0 2 9 8】

アプリケーションプロセッサ 5 1 2 では、このようなパケット構造のライトデータが、CCI-FS 処理部 5 3 6 において生成されて A-PHY 処理部 5 3 1 に供給される。

【0 2 9 9】

図 3 4 には、ライトアクセス時に、アプリケーションプロセッサ 5 1 2 の A-PHY 処理部 5 3 1 から出力されるライトデータのパケット構成の一例が示されている。

【0 3 0 0】

図 3 4 に示すように、A-PHY 処理部 5 3 1 は、CCI-FS 処理部 5 3 6 から供給されたライ

10

20

30

40

50

トデータをE2E Protectionの保護範囲として、A-PHYヘッダおよびA-PHYフッタを付加する。

【0301】

このようなパケット構造のライトデータが、アプリケーションプロセッサ512のA-PHY処理部531によってA-PHY転送される。そして、イメージセンサ511では、A-PHY処理部521が、ライトデータからA-PHYヘッダおよびA-PHYフッタを除去する。その後、ライトデータは、Destination IDにより示されるスレーブアドレス「7'h0D」のCCI処理部525を介して、CCI-FS処理部526に供給される。

【0302】

図35には、ライトアクセス時に、CCI-FS処理部526に供給されるライトデータのパケット構造の一例が示されている。

【0303】

図35に示すように、図33に示したパケット構造のままのライトデータ、即ち、A-PHY転送においてE2E Protectionの保護範囲とされたライトデータが、CCI-FS処理部526に供給される。そして、CCI-FS処理部526は、CCIコマンドID情報、即ち、リードコマンドの拡張パケットヘッダePHのソースアドレス情報（Destination Address）で示されるレジスタ527のアドレス「0x1234」より、AP(CCI)ペイロードに格納されているデータの書き込みを行う。

【0304】

図36を参照して、拡張パケットヘッダePHおよび拡張パケットフッタePFの概要について説明する。

【0305】

図36に示すように、CCI-FS E2Eパケットは、拡張パケットヘッダePH、パケットデータ、および拡張パケットフッタePFにより構成され、そのパケット長は、 $\text{Length} = \text{Byte Count} \times \text{Data Byte width}$ となる。

【0306】

拡張パケットヘッダePHは、拡張VC、拡張DT、Message Counterなどのフィールドが用いられる。拡張パケットヘッダePHのフィールド値（epFEN field）で、拡張パケットヘッダePHの長さを変更することができる。

【0307】

パケットデータは、例えば、PL個のデータ（Data 0～Data PL-1）により構成され、その長さは、 $\text{Length} = \text{Packet Length(PL)} \times \text{Data Byte Width}$ となる。パケットデータには、リードコマンドの場合に、セキュリティがオフのときにはデータが格納されず、セキュリティがオンのときには1バイトのダミーデータが格納される。パケットデータには、ライトアクセスの場合に、ペイロードデータ分のライトデータが格納される。パケットデータには、リードアクセスの場合には、ペイロードデータ分のリードデータが格納される。パケットデータには、Clock Stretch（ePH0のControl Code Indicator=1）を用いるときは、制御の種類を意味する1バイトのデータペイロードが付けられる。

【0308】

拡張パケットフッタePF1は、拡張パケットヘッダePHのフィールド設定値（epFEN field）で、長さを変更することができる。また、セキュリティ関連情報を付加することができる。

【0309】

拡張パケットフッタePF0は、拡張パケットヘッダePHのフィールド設定値で、パケットデータから計算されるCRC-32を付加することができる。

【0310】

<通信処理の処理例>

図37乃至図39のフローチャートを参照して、図27に示した通信システム501において行われるCCI-FSを使用した通信処理について説明する。

【0311】

図37に示すように、ステップS211乃至S222では、初期設定および確認動作が行われる。

【0312】

ステップS211において、アプリケーションプロセッサ512からイメージセンサ511へ、CCI-FS処理部526のCapabilityレジスタに対して2回リードアクセスが行われる。なお、リードアクセスを行う回数は2回に限定されることなく、例えば、機能安全的に任意に設定することができ、1回または3回以上の複数回でもよい。

【0313】

ステップS212において、アプリケーションプロセッサ512では、CSI2-FS処理部524が、ステップS211でのリードアクセスの結果について、CCI-FS処理部526のCapabilityレジスタ値が2回とも1'b1であるか否かを判定する。ステップS212において、CCI-FS処理部526のCapabilityレジスタ値が2回とも1'b1でないと判定された場合、処理はステップS213に進む。

【0314】

ステップS213において、アプリケーションプロセッサ512では、CSI2-FS処理部524が、再送回数が3回以上であるか否かを判定する。なお、再送回数は3回に限定されることなく、任意の回数に設定することができ、以下で説明する再送回数についても同様である。ステップS213において、再送回数が3回以上でない（1回または2回）と判定された場合、処理はステップS211に戻り、以下、同様の処理が繰り返して行われる。

【0315】

一方、ステップS212において、CCI-FS処理部526のCapabilityレジスタ値が2回とも1'b1であると判定された場合、処理は214に進む。

【0316】

ステップS214において、アプリケーションプロセッサ512からイメージセンサ511へ、CCI-FS処理部526のEnableレジスタに対する1ライトアクセスが行われる。

【0317】

ステップS215において、イメージセンサ511では、CCI-FS処理部526が、アプリケーションプロセッサ512のCCI-FS処理部536のEnableレジスタに対する1ライトアクセスを行う。

【0318】

ステップS216において、アプリケーションプロセッサ512のCCI-FS処理部536のDestination SIDレジスタに、対向のイメージセンサ511のスレーブアドレスを設定する。

【0319】

ステップS217において、アプリケーションプロセッサ512のCCI-FS処理部536のePHレジスタの設定を行う。

【0320】

ステップS218において、アプリケーションプロセッサ512からイメージセンサ511へ、CCI-FS処理部526のePHレジスタの設定が行われる。

【0321】

ステップS219において、アプリケーションプロセッサ512からイメージセンサ511へ、CCI-FS処理部526のEnableレジスタおよびErrorレジスタに対するリードアクセスが行われる。

【0322】

ステップS220において、アプリケーションプロセッサ512では、CCI-FS処理部536が、ステップS219でのリードアクセスの結果について、CCI-FS処理部526のEnableレジスタ値が1'b1であり、かつ、Errorレジスタ値が0であるか否かを判定する。

【0323】

ステップS220において、CCI-FS処理部526のEnableレジスタ値が1'b1でない、

10

20

30

40

50

または、Errorレジスタ値が0でないと判定された場合、処理はステップS 2 2 1に進む。

【0 3 2 4】

ステップS 2 2 1において、アプリケーションプロセッサ5 1 2では、CSI2-FS処理部5 2 4が、再送回数が3回以上であるか否かを判定する。ステップS 2 2 1において、再送回数が3回以上であると判定された場合、処理はステップS 2 1 1に戻り、以下、同様の処理が繰り返して行われる。

【0 3 2 5】

一方、ステップS 2 1 3において、再送回数が3回以上であると判定された場合、または、ステップS 2 2 1において、再送回数が3回以上でない（1回または2回）と判定された場合、処理はステップS 2 2 2に進む。

【0 3 2 6】

ステップS 2 2 2において、CCI-FSを使用せずにCCIでの通信を行い、その後、通信処理が終了される。

【0 3 2 7】

一方、ステップS 2 2 0において、CCI-FS処理部5 2 6のEnableレジスタ値が1' b1であり、かつ、Errorレジスタ値が0であると判定された場合、処理はステップS 2 2 3に進む。

【0 3 2 8】

図3 8に示すように、ステップS 2 2 3乃至S 2 3 4では、CCI-FSを使用したライト動作が行われる。

【0 3 2 9】

ステップS 2 2 3において、アプリケーションプロセッサ5 1 2のCCI-FS処理部5 3 6は、ライト動作を行うようにePHレジスタの設定を行う。

【0 3 3 0】

ステップS 2 2 4において、アプリケーションプロセッサ5 1 2のCCI-FS処理部5 3 6は、ライトデータレジスタの設定を行う。

【0 3 3 1】

ステップS 2 2 5において、アプリケーションプロセッサ5 1 2のCCI-FS処理部5 3 6は、コマンド実行レジスタを1に設定する。

【0 3 3 2】

ステップS 2 2 6において、アプリケーションプロセッサ5 1 2では、A-PHY処理部5 3 1が、上述した図3 4に示したように、CCI-FS処理部5 3 6により生成されたライトデータをE2E Protectionの保護範囲として、A-PHYヘッダおよびA-PHYフッタを付加し、A-PHY転送を行う。

【0 3 3 3】

ステップS 2 2 7において、イメージセンサ5 1 1では、A-PHY処理部5 2 1が、ライトデータからA-PHYヘッダおよびA-PHYフッタを除去し、E2E Protectionの保護範囲をCCI-FS処理部5 2 6に供給する。

【0 3 3 4】

ステップS 2 2 8において、イメージセンサ5 1 1では、CCI-FS処理部5 2 6が、拡張パケットヘッダePHの内容から、イメージセンサ5 1 1のSource IDと、拡張パケットヘッダePHのDestination SIDとを確認する。

【0 3 3 5】

ステップS 2 2 9において、イメージセンサ5 1 1では、CCI-FS処理部5 2 6が、ステップS 2 2 8で確認したイメージセンサ5 1 1のSource IDと拡張パケットヘッダePHのDestination SIDとが一致したか否かを判定する。

【0 3 3 6】

ステップS 2 2 9において、イメージセンサ5 1 1のSource IDと拡張パケットヘッダePHのDestination SIDとが一致したと判定された場合、処理はステップS 2 3 0に進む。

【0 3 3 7】

10

20

30

40

50

ステップ S 2 3 0 において、イメージセンサ 5 1 1 では、CCI-FS 処理部 5 2 6 が、拡張パケットヘッダ ePH の内容から、Message Counter を確認する。

【 0 3 3 8 】

ステップ S 2 3 1 において、イメージセンサ 5 1 1 では、CCI-FS 処理部 5 2 6 が、ステップ S 2 3 0 で確認したイメージセンサ 5 1 1 の Message Counter (受信) と、拡張パケットヘッダ ePH の Message Counter とが一致したか否かを判定する。

【 0 3 3 9 】

ステップ S 2 3 1 において、イメージセンサ 5 1 1 の Message Counter (受信) と拡張パケットヘッダ ePH の Message Counter とが一致したと判定された場合、処理はステップ S 2 3 2 に進む。

【 0 3 4 0 】

ステップ S 2 3 2 において、イメージセンサ 5 1 1 では、CCI-FS 処理部 5 2 6 が、拡張パケットフッタ ePF の内容から、CRC を確認する。

【 0 3 4 1 】

ステップ S 2 3 3 において、イメージセンサ 5 1 1 では、CCI-FS 処理部 5 2 6 が、ステップ S 2 3 2 で確認した拡張パケットフッタ ePF の受信値 (ePF0) と、CCI-FS 処理部 5 2 6 において計算された CRC 計算結果が一致したか否かを判定する。

【 0 3 4 2 】

ステップ S 2 3 3 において、拡張パケットフッタ ePF の受信値 (ePF0) と CRC 計算結果とが一致したと判定された場合、処理はステップ S 2 3 4 に進む。

【 0 3 4 3 】

ステップ S 2 3 4 において、イメージセンサ 5 1 1 では、CCI-FS 処理部 5 2 6 が、拡張パケットヘッダ ePH および拡張パケットフッタ ePF の内容から、レジスタ 5 2 7 のアドレスにライトデータを書き込むライト処理を行う。その後、処理はステップ S 2 3 5 に進む。

【 0 3 4 4 】

図 3 9 に示すように、ステップ S 2 3 5 乃至 S 2 4 7 では、CCI-FS を使用したリード動作が行われる。

【 0 3 4 5 】

ステップ S 2 3 5 において、アプリケーションプロセッサ 5 1 2 では、CCI-FS 処理部 5 3 6 が、リード動作が行われるように ePH レジスタの設定を行う。

【 0 3 4 6 】

ステップ S 2 3 6 において、アプリケーションプロセッサ 5 1 2 では、CCI-FS 処理部 5 3 6 が、コマンド実行レジスタを 1 に設定する。

【 0 3 4 7 】

ステップ S 2 3 7 において、アプリケーションプロセッサ 5 1 2 では、A-PHY 処理部 5 3 1 が、上述した図 2 9 に示したように、CCI-FS 処理部 5 3 6 により生成されたライトデータを E2E Protection の保護範囲として、A-PHY ヘッダおよび A-PHY フッタを付加し、A-PHY 転送を行う。

【 0 3 4 8 】

ステップ S 2 3 8 において、イメージセンサ 5 1 1 では、A-PHY 処理部 5 2 1 が、ライトデータから A-PHY ヘッダおよび A-PHY フッタを除去し、E2E Protection の保護範囲を CCI-FS 処理部 5 2 6 に供給する。

【 0 3 4 9 】

ステップ S 2 3 9 において、イメージセンサ 5 1 1 では、CCI-FS 処理部 5 2 6 が、拡張パケットヘッダ ePH の内容から、イメージセンサ 5 1 1 の Source ID と、拡張パケットヘッダ ePH の Destination SID とを確認する。

【 0 3 5 0 】

ステップ S 2 4 0 において、イメージセンサ 5 1 1 では、CCI-FS 処理部 5 2 6 が、ステップ S 2 3 9 で確認したイメージセンサ 5 1 1 の Source ID と拡張パケットヘッダ ePH の Destination SID とが一致したか否かを判定する。

10

20

30

40

50

【0351】

ステップS240において、イメージセンサ511のSource IDと拡張パケットヘッダePHのDestination SIDとが一致したと判定された場合、処理はステップS241に進む。

【0352】

ステップS241において、イメージセンサ511では、CCI-FS処理部526が、拡張パケットヘッダePHの内容から、Message Counterを確認する。

【0353】

ステップS242において、イメージセンサ511では、CCI-FS処理部526が、ステップS241で確認したイメージセンサ511のMessage Counter（受信）と、拡張パケットヘッダePHのMessage Counterとが一致したか否かを判定する。

10

【0354】

ステップS242において、イメージセンサ511のMessage Counter（受信）と拡張パケットヘッダePHのMessage Counterとが一致したと判定された場合、処理はステップS243に進む。

【0355】

ステップS243において、イメージセンサ511では、CCI-FS処理部526が、拡張パケットフッタePFの内容から、CRCを確認する。

【0356】

ステップS244において、イメージセンサ511では、CCI-FS処理部526が、ステップS243で確認した拡張パケットフッタePFの受信値（ePF0）と、CCI-FS処理部526において計算されたCRC計算結果が一致したか否かを判定する。

20

【0357】

ステップS244において、拡張パケットフッタePFの受信値（ePF0）とCRC計算結果とが一致したと判定された場合、処理は終了される。

【0358】

一方、図38のステップS229または図39のステップS240で、イメージセンサ511のSource IDと拡張パケットヘッダePHのDestination SIDとが一致していないと判定された場合、処理はステップS245に進む。

【0359】

ステップS245において、イメージセンサ511側のErrorレジスタ（Routing）を1とし、その後、処理は終了される。

30

【0360】

一方、図38のステップS231または図39のステップS242で、イメージセンサ511のMessage Counter（受信）と拡張パケットヘッダePHのMessage Counterとが一致していないと判定された場合、処理はステップS246に進む。

【0361】

ステップS246において、イメージセンサ511側のErrorレジスタ（MC）を1とし、その後、処理は終了される。

【0362】

一方、図38のステップS233または図39のステップS244で、拡張パケットフッタePFの受信値（ePF0）とCRC計算結果とが一致していないと判定された場合、処理はステップS247に進む。

40

【0363】

ステップS247において、イメージセンサ511側のErrorレジスタ（CRC）を1とし、その後、処理は終了される。

【0364】

＜SerDes接続構成の構成例＞

図40に示す通信システム601は、イメージセンサ611およびアプリケーションプロセッサ614が、スレーブ側となるSerDes装置612とマスタ側となるSerDes装置613とを介して接続されるSerDes接続構成となっている。

50

【0365】

イメージセンサ611は、I2C/I3Cスレーブ621、CCI処理部622、CSI2-FS処理部623、およびレジスタ624を備えて構成される。

【0366】

スレーブ側のSerDes装置612は、A-PHY処理部631、CSIA処理部632、CSI2-FS処理部633、I2C/I3Cマスタ634、CCI処理部635、CCI-FS処理部636、およびレジスタ637を備えて構成される。

【0367】

マスタ側のSerDes装置613は、A-PHY処理部641、CSIA処理部642、CSI2-FS処理部643、I2C/I3Cスレーブ644、CCI処理部645、CCI-FS処理部646、およびレジスタ647を備えて構成される。

10

【0368】

アプリケーションプロセッサ614は、I2C/I3Cマスタ651、CCI処理部652、CCI-FS処理部653、レジスタ654、およびCCI-FSスイッチ655を備えて構成される。

【0369】

なお、図40に示すようなSerDes接続構成では、CCI構成やCCI-FS構成が上位プロトコルとして実装されている場合、他のSerDes規格を使用してもよい。例えば、Application Layer、または、その下のレイヤに相当する上位層からのPayloadに、図41に示すような拡張パケットヘッダePH、拡張パケットフッタePF1、および拡張パケットフッタePF0の構成を実装することにより、PCIE、USB、DisplayPort、HDMI（登録商標）、LVDS、FPD-LINKなどの各種のSerDes関連を適用することができる。

20

【0370】

図41乃至図49を参照して、通信システム601におけるリードコマンドおよびリードデータの転送について説明する。

【0371】

図41には、リードアクセス時に、アプリケーションプロセッサ614のCCI-FS処理部653において生成されるリードコマンドのパケット構成の一例が示されている。

【0372】

図41に示すように、リードコマンドは、拡張パケットヘッダePH*(*=n)、拡張パケットフッタePF1、および拡張パケットフッタePF0から構成される。なお、それらの詳細については、上述の図28を参照して説明したリードコマンドと同様である。

30

【0373】

アプリケーションプロセッサ614では、このようなパケット構造のリードコマンドが、CCI-FS処理部653において生成されてI2C/I3Cマスタ651に供給される。

【0374】

図42には、リードアクセス時に、アプリケーションプロセッサ614のI2C/I3Cマスタ651から出力されるリードコマンドのパケット構成の一例が示されている。

【0375】

図42に示すように、I2C/I3Cマスタ651は、スタートコンディションSに続けて、接続先のセンサアドレス、即ち、図40に示す構成ではマスタ側のSerDes装置613のCCI処理部645のアドレス（Slave Address+W 8-bit）を送信する。図42に示す例では、CCI処理部645のアドレスは、Slave Address[7:1]=7'h0Fとなっている。そのアドレスに続いて、マスタ側のSerDes装置613のレジスタ647のレジスタアドレス（Register Address [15:8]およびRegister Address [7:0]）が送信される。I2C/I3Cマスタ651は、拡張パケットヘッダePH*(*=n)、拡張パケットフッタePF1、および拡張パケットフッタePF0に続けて、最後にストップコンディションPを送信する。

40

【0376】

このようなパケット構造のリードコマンドが、アプリケーションプロセッサ614のI2C/I3Cマスタ651からI2C/I3Cにより転送される。マスタ側のSerDes装置613では、I2C/I3Cスレーブ644が、リードコマンド（拡張パケットヘッダePH*(*=n)、拡張パケ

50

ットフッタePF1、および拡張パケットフッタePF0)を取得する。そのリードコマンドは、Slave Address[7:1]=7'h0FのCCI処理部645に供給された後、CCI-FS処理部646、CSI2-FS処理部643、およびCSIA処理部642を介して、A-PHY処理部641に供給される。

【0377】

図43には、リードアクセス時に、マスタ側のSerDes装置613のA-PHY処理部641から出力されるリードコマンドの packets 構成の一例が示されている。

【0378】

図43に示すように、A-PHY処理部641は、I2C/I3Cスレーブ644が取得したリードコマンドをE2E Protectionの保護範囲として、A-PHYヘッダおよびA-PHYフッタを付加する。なお、拡張パケットヘッダePH*(*=n)には、マスタ側のSerDes装置613のCCI処理部635のアドレス、例えば、Slave Address[7:1]=7'h0Eが、CSI2-FS処理部643において付加される。

【0379】

このような packets 構造のリードコマンドが、マスタ側のSerDes装置613のA-PHY処理部641によってA-PHY転送される。スレーブ側のSerDes装置612では、A-PHY処理部631が、リードコマンドからA-PHYヘッダおよびA-PHYフッタを除去する。リードコマンドは、CSIA処理部632、CSI2-FS処理部633、CCI-FS処理部636を介して、Destination IDにより示されるスレーブアドレス「7'h0E」のCCI処理部635に供給された後、I2C/I3Cマスタ634に供給される。

【0380】

図44には、リードアクセス時に、I2C/I3Cマスタ634から出力されるリードコマンドの packets 構成の一例が示されている。

【0381】

図44に示すように、I2C/I3Cマスタ634は、スタートコンディションSに続けて、接続先のセンサアドレス、即ち、図40に示す構成ではイメージセンサ611のCCI処理部622のアドレス (Slave Address+W 8-bit) を送信する。図44に示す例では、CCI処理部622のアドレスは、Slave Address[7:1]=7'h0Dとなっている。そのアドレスに続いて、イメージセンサ611のレジスタ624のレジスタアドレス (Register Address [15:8]およびRegister Address [7:0]) が送信される。I2C/I3Cマスタ634は、拡張パケットヘッダePH*(*=n)、拡張パケットフッタePF1、および拡張パケットフッタePF0に続けて、最後にストップコンディションPを送信する。

【0382】

このような packets 構造のリードコマンドが、スレーブ側のSerDes装置612のI2C/I3Cマスタ634からI2C/I3Cにより転送される。そして、イメージセンサ611では、I2C/I3Cスレーブ621がリードコマンド (拡張パケットヘッダePH*(*=n)、拡張パケットフッタePF1、および拡張パケットフッタePF0)を取得する。そのリードコマンドは、Slave Address[7:1]=7'h0DのCCI処理部622を介して、CSI2-FS処理部623に供給される。

【0383】

図45には、リードアクセス時に、CSI2-FS処理部623に供給されるリードコマンドと、CSI2-FS処理部623において生成されるリードデータの packets 構造の一例が示されている。

【0384】

図45に示すように、図41に示した packets 構造のままのリードコマンド、即ち、A-PHY転送においてE2E Protectionの保護範囲とされたリードコマンドが、CSI2-FS処理部623に供給される。

【0385】

リードデータは、図示するように、拡張パケットヘッダePH*(*=n)、AP(CCI)ペイロード、拡張パケットフッタePF1、および拡張パケットフッタePF0から構成される。そして

10

20

30

40

50

、AP(CCI)ペイロードには、リードコマンドの拡張パケットヘッダePHのソースアドレス情報（Destination Address）で示されるレジスタ624のアドレス「0x0200」から読み出されたリードデータ値が格納される。

【0386】

イメージセンサ611では、このようなパケット構造のリードデータが、CCI-FS処理部623において生成され、CCI処理部622を介してI2C/I3Cスレーブ621に供給される。

【0387】

図46には、リードアクセス時に、イメージセンサ611のI2C/I3Cスレーブ621から出力されるリードデータのパケット構成の一例が示されている。

【0388】

図46に示すように、I2C/I3Cスレーブ621は、スタートコンディションSに続けて、接続先のセンサアドレス、即ち、図40に示す構成ではスレーブ側のSerDes装置612のI2C/I3Cマスタ634のアドレス（Slave Address+W 8-bit）を送信する。図46に示す例では、I2C/I3Cマスタ634のアドレスは、Slave Address[7:1]=7'h0Dとなっている。そのアドレスに続いて、リードデータの格納アドレス（イメージセンサ611のレジスタ624のアドレス）が送信され、スレーブ側のSerDes装置612のI2C/I3Cマスタ634のアドレス（Slave Address+R 8-bit）が送信される。I2C/I3Cスレーブ621が、拡張パケットヘッダePH*(*=n)、AP(CCI)ペイロード、拡張パケットフッタePF1、および拡張パケットフッタePF0を送信した後、最後にストップコンディションPが送信される。

【0389】

このようなパケット構造のリードコマンドが、イメージセンサ611のI2C/I3Cスレーブ621からI2C/I3Cにより転送される。スレーブ側のSerDes装置612では、I2C/I3Cマスタ634が、リードデータ（拡張パケットヘッダePH*(*=n)、AP(CCI)ペイロード、拡張パケットフッタePF1、および拡張パケットフッタePF0）を取得する。そのリードデータは、Slave Address[7:1]=7'h0EのCCI処理部635に供給された後、CCI-FS処理部636、CSI2-FS処理部633、およびCSIA処理部632を介して、A-PHY処理部631に供給される。

【0390】

図47には、リードアクセス時に、スレーブ側のSerDes装置612のA-PHY処理部631から出力されるリードデータのパケット構成の一例が示されている。

【0391】

図47に示すように、A-PHY処理部631は、I2C/I3Cマスタ634が取得したリードデータをE2E Protectionの保護範囲として、A-PHYヘッダおよびA-PHYフッタを付加する。

【0392】

このようなパケット構造のリードデータが、スレーブ側のSerDes装置612のA-PHY処理部631によってA-PHY転送される。そして、マスタ側のSerDes装置613では、A-PHY処理部641が、リードデータからA-PHYヘッダおよびA-PHYフッタを除去する。リードデータは、CSIA処理部642、CSI2-FS処理部643、CCI-FS処理部646、およびCCI処理部635を介して、I2C/I3Cスレーブ644に供給される。

【0393】

図48には、リードアクセス時に、マスタ側のSerDes装置613のI2C/I3Cスレーブ644から出力されるリードデータのパケット構成の一例が示されている。

【0394】

図48に示すように、I2C/I3Cスレーブ644は、スタートコンディションSに続けて、接続先のセンサアドレス、即ち、図40に示す構成では、マスタ側のSerDes装置613のCCI処理部635のアドレス（Slave Address+W 8-bit）を送信する。図48に示す例では、CCI処理部635のアドレスは、Slave Address[7:1]=7'h0Fとなっている。その

10

20

30

40

50

アドレスに続いて、マスタ側のSerDes装置613のレジスタ647のレジスタアドレス（Register Address [15:8]およびRegister Address [7:0]）が送信され、CCI処理部635のアドレス（Slave Address+R 8-bit）が送信される。続いて、I2C/I3Cスレーブ644が、拡張パケットヘッダePH*(*=n)、AP(CCI)ペイロード、拡張パケットフッタePF1、および拡張パケットフッタePF0を送信した後、最後にストップコンディションPが送信される。

【0395】

このようなパケット構造のリードデータが、マスタ側のSerDes装置613のI2C/I3Cスレーブ644からI2C/I3Cにより転送される。そして、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、リードコマンド（拡張パケットヘッダePH*(*=n)、拡張パケットフッタePF1、および拡張パケットフッタePF0）を取得して、CCI-FS処理部653に供給する。

10

【0396】

図49には、リードアクセス時に、CCI-FS処理部653に供給されるリードデータのパケット構造の一例が示されている。

【0397】

図49に示すように、図45に示したパケット構造のままのリードデータ、即ち、A-PHY転送においてE2E Protectionの保護範囲とされたリードデータが、CCI-FS処理部653に供給される。

20

【0398】

<通信処理の処理例>

図50乃至図57のフローチャートを参照して、図40に示した通信システム601において行われるCCI-FSを使用した通信処理について説明する。

【0399】

図50に示すように、ステップS301乃至S317では、初期設定および確認動作が行われる。

【0400】

ステップS301において、アプリケーションプロセッサ614のCCI-FS処理部653のDestination SIDレジスタに、対向のイメージセンサ611のスレーブアドレスを設定する。

30

【0401】

ステップS302において、アプリケーションプロセッサ614のCCI-FS処理部653のePHレジスタの設定を行う。

【0402】

ステップS303において、アプリケーションプロセッサ614のCCI-FS処理部653のBridge構成のDestination SIDの設定を行い、マスタ側のSerDes装置613を登録する。ここで、Address, attribution, Timeout_no1レジスタも、これと同様に設定を行い、以下、同様に設定が行われるものとする。

【0403】

ステップS304において、アプリケーションプロセッサ614からマスタ側のSerDes装置613へ、CCI-FS処理部643のePHレジスタの設定が行われる。

40

【0404】

ステップS305において、アプリケーションプロセッサ614からマスタ側のSerDes装置613へ、CCI-FS処理部643のBridge構成のDestination SIDの設定を行い、スレーブ側のSerDes装置612を登録する。

【0405】

ステップS306において、アプリケーションプロセッサ614からマスタ側のSerDes装置613へ、CCI-FS処理部643のErrorレジスタに対するリードアクセスが行われる。

【0406】

50

ステップ S 3 0 7 において、アプリケーションプロセッサ 6 1 4 では、CCI-FS 処理部 6 5 3 が、ステップ S 3 0 6 のリードアクセスの結果、マスタ側の SerDes 装置 6 1 3 の CCI-FS 処理部 6 4 3 の Error レジスタのレジスタ値が 0 であるか否かを判定する。

【0 4 0 7】

ステップ S 3 0 7 において、マスタ側の SerDes 装置 6 1 3 の CCI-FS 処理部 6 4 3 の Error レジスタのレジスタ値が 0 でない（0 以外である）と判定された場合、処理はステップ S 3 0 8 に進む。

【0 4 0 8】

ステップ S 3 0 8 において、アプリケーションプロセッサ 6 1 4 では、CCI-FS 処理部 6 5 3 が、再送回数が 3 回以上であるか否かを判定し、再送回数が 3 回以上でない（1 回または 2 回）と判定した場合、処理はステップ S 3 0 4 に戻り、以下、同様の処理が繰り返して行われる。

【0 4 0 9】

一方、ステップ S 3 0 7 において、マスタ側の SerDes 装置 6 1 3 の CCI-FS 処理部 6 4 3 の Error レジスタのレジスタ値が 0 であると判定された場合、処理はステップ S 3 0 9 に進む。

【0 4 1 0】

ステップ S 3 0 9 において、アプリケーションプロセッサ 6 1 4 からスレーブ側の SerDes 装置 6 1 2 へ、CCI-FS 処理部 6 3 6 の ePH レジスタの設定が行われる。

【0 4 1 1】

ステップ S 3 1 0 において、アプリケーションプロセッサ 6 1 4 からスレーブ側の SerDes 装置 6 1 2 へ、CCI-FS 処理部 6 3 6 の Bridge 構成の Destination SID の設定を行い、スレーブ側の SerDes 装置 6 1 2 を登録する。

【0 4 1 2】

ステップ S 3 1 1 において、アプリケーションプロセッサ 6 1 4 からスレーブ側の SerDes 装置 6 1 2 へ、CCI-FS 処理部 6 3 6 の Error レジスタに対するリードアクセスが行われる。

【0 4 1 3】

ステップ S 3 1 2 において、アプリケーションプロセッサ 6 1 4 では、CCI-FS 処理部 6 5 3 が、ステップ S 3 1 1 のリードアクセスの結果、スレーブ側の SerDes 装置 6 1 2 の CCI-FS 処理部 6 3 6 の Error レジスタのレジスタ値が 0 であるか否かを判定する。

【0 4 1 4】

ステップ S 3 1 2 において、スレーブ側の SerDes 装置 6 1 2 の CCI-FS 処理部 6 3 6 の Error レジスタのレジスタ値が 0 でない（0 以外である）と判定された場合、処理はステップ S 3 1 3 に進む。

【0 4 1 5】

ステップ S 3 1 3 において、アプリケーションプロセッサ 6 1 4 では、CCI-FS 処理部 6 5 3 が、再送回数が 3 回以上であるか否かを判定し、再送回数が 3 回以上でない（1 回または 2 回）と判定した場合、処理はステップ S 3 0 9 に戻り、以下、同様の処理が繰り返して行われる。

【0 4 1 6】

一方、ステップ S 3 1 2 において、スレーブ側の SerDes 装置 6 1 2 の CCI-FS 処理部 6 3 6 の Error レジスタのレジスタ値が 0 であると判定された場合、処理はステップ S 3 1 4 に進む。

【0 4 1 7】

ステップ S 3 1 4 において、アプリケーションプロセッサ 6 1 4 からイメージセンサ 6 1 1 へ、CCI-FS 処理部 6 2 3 の ePH レジスタの設定が行われる。

【0 4 1 8】

ステップ S 3 1 5 において、アプリケーションプロセッサ 6 1 4 からイメージセンサ 6 1 1 へ、CCI-FS 処理部 6 2 3 の Error レジスタに対するリードアクセスが行われる。

10

20

30

40

50

【0419】

ステップS316において、アプリケーションプロセッサ614では、CCI-FS処理部653が、ステップS315のリードアクセスの結果、イメージセンサ611のCCI-FS処理部623のErrorレジスタのレジスタ値が0であるか否かを判定する。

【0420】

ステップS316において、イメージセンサ611のCCI-FS処理部623のErrorレジスタのレジスタ値が0でない（0以外である）と判定された場合、処理はステップS317に進む。

【0421】

ステップS317において、アプリケーションプロセッサ614では、CCI-FS処理部653が、再送回数が3回以上であるか否かを判定し、再送回数が3回以上でない（1回または2回）と判定した場合、処理はステップS314に戻り、以下、同様の処理が繰り返して行われる。

10

【0422】

ここで、ステップS308、ステップS313、またはステップS317において、再送回数が3回以上であると判定された場合、処理はステップS301に戻り、以下、同様の処理が繰り返して行われる。

【0423】

一方、ステップS316において、イメージセンサ611のCCI-FS処理部623のErrorレジスタのレジスタ値が0であると判定された場合、処理はステップS318に進む。

20

【0424】

図51に示すように、ステップS318乃至S327では、CCI-FSを使用したライト動作が行われる。

【0425】

ステップS318において、アプリケーションプロセッサ614のCCI-FS処理部653が、ライト動作を行うようにePHレジスタの設定を行う。

【0426】

ステップS319において、アプリケーションプロセッサ614のCCI-FS処理部653は、ライトデータレジスタの設定を行う。

【0427】

ステップS320において、アプリケーションプロセッサ614のCCI-FS処理部653は、コマンド実行レジスタを1に設定して、ライトコマンドを発行する。

30

【0428】

ステップS321において、アプリケーションプロセッサ614は、図53を参照して後述するSequence A_Write（AP時）処理を行う。

【0429】

ステップS322において、マスタ側のSerDes装置613は、図56を参照して後述するSequence B（SerDes(Master)時）処理を行う。なお、図56では、スレーブ側のSerDes装置612が実行するSequence B（SerDes(Slave)時）処理について説明しているが、マスタ側のSerDes装置613においても対応する各ブロックにより同様の処理を実行することができる。

40

【0430】

ステップS323において、マスタ側のSerDes装置613の拡張パケットヘッダePHの拡張DTから、CSI2-FS処理部643およびCSIA処理部642を経由して、A-PHY処理部641が、A-PHYヘッダおよびA-PHYフッタを付加してA-PHY転送を行う。

【0431】

ステップS324において、スレーブ側のSerDes装置612は、図56を参照して後述するSequence B（SerDes(Slave)時）処理を行う。

【0432】

ステップS325において、スレーブ側のSerDes装置612は、図53を参照して後述

50

するSequence A_Write (SerDes(Slave)時) 処理を行う。なお、図 5 3 では、アプリケーションプロセッサ 6 1 4 が実行するSequence A_Write (AP時) 処理について説明しているが、スレーブ側のSerDes装置 6 1 2 においても対応する各ブロックにより同様の処理を実行することができる。

【0 4 3 3】

ステップ S 3 2 6 において、イメージセンサ 6 1 1 は、図 5 6 を参照して後述するSequence B (Image Sensor時) 処理を行う。なお、図 5 6 では、スレーブ側のSerDes装置 6 1 2 が実行するSequence B (SerDes(Slave)時) 処理について説明しているが、イメージセンサ 6 1 1 においても対応する各ブロックにより同様の処理を実行することができる。

10

【0 4 3 4】

ステップ S 3 2 7 において、イメージセンサ 6 1 1 では、CCI-FS処理部 6 2 3 が、拡張パケットヘッダePHおよび拡張パケットフッタePFの内容から、レジスタ 6 2 4 のアドレスにライトデータを書き込むライト処理を行う。その後、処理はステップ S 3 2 8 に進む。

【0 4 3 5】

図 5 2 に示すように、ステップ S 3 2 8 乃至 S 3 4 4 では、CCI-FSを使用したリード動作が行われる。

【0 4 3 6】

ステップ S 3 2 8 において、アプリケーションプロセッサ 6 1 4 のCCI-FS処理部 6 5 3 は、リード動作を行うようにePHレジスタの設定を行う。

20

【0 4 3 7】

ステップ S 3 2 9 において、アプリケーションプロセッサ 6 1 4 のCCI-FS処理部 6 5 3 は、リードデータレジスタの設定を行う。

【0 4 3 8】

ステップ S 3 3 0 において、アプリケーションプロセッサ 6 1 4 のCCI-FS処理部 6 5 3 は、コマンド実行レジスタを 1 に設定して、リードコマンドを発行する。

【0 4 3 9】

ステップ S 3 3 1 において、アプリケーションプロセッサ 6 1 4 は、図 5 4 を参照して後述するSequence A_Read_CMD (AP時) 処理を行う。ここで、Sequence A_Read_CMD (AP時) 処理では、分岐された 2 つの処理が並列的に行われ、分岐 A に応じてステップ S 3 3 2 に処理は進み、分岐 B に応じてステップ S 3 3 9 に処理は進む。

30

【0 4 4 0】

ステップ S 3 3 2 において、マスタ側のSerDes装置 6 1 3 は、図 5 6 を参照して後述するSequence B (SerDes(Master)時) 処理を行う。なお、図 5 6 では、スレーブ側のSerDes装置 6 1 2 が実行するSequence B (SerDes(Slave)時) 処理について説明しているが、マスタ側のSerDes装置 6 1 3 においても対応する各ブロックにより同様の処理を実行することができる。

【0 4 4 1】

ステップ S 3 3 3 において、マスタ側のSerDes装置 6 1 3 の拡張パケットヘッダePHの拡張DTから、CSI2-FS処理部 6 4 3 およびCSIA処理部 6 4 2 を経由して、A-PHY処理部 6 4 1 が、A-PHYヘッダおよびA-PHYフッタを付加してA-PHY転送を行う。

40

【0 4 4 2】

ステップ S 3 3 4 において、スレーブ側のSerDes装置 6 1 2 は、図 5 6 を参照して後述するSequence B (SerDes(Slave)時) 処理を行う。

【0 4 4 3】

ステップ S 3 5 5 において、スレーブ側のSerDes装置 6 1 2 は、図 5 4 を参照して後述するSequence A_Read_CMD (SerDes(Slave)時) 処理を行う。なお、図 5 4 では、アプリケーションプロセッサ 6 1 4 において実行されるSequence A_Read_CMD (AP時) 処理について説明しているが、スレーブ側のSerDes装置 6 1 2 においても対応する各ブロックにより同様の処理を実行することができる。ここで、Sequence A_Read_CMD (Ser

50

Des(Slave)時) 処理では、分岐された 2 つの処理のうち、分岐 A に処理は進まず、分岐 B に応じてステップ S 3 3 6 に処理は進む。

【0 4 4 4】

ステップ S 3 3 6 において、スレーブ側の SerDes 装置 6 1 2 は、図 5 7 を参照して後述する Sequence A_Read_Data (SerDes(Slave)時) 処理を行う。なお、図 5 7 では、アプリケーションプロセッサ 6 1 4 において実行される Sequence A_Read_Data (AP時) 処理について説明しているが、スレーブ側の SerDes 装置 6 1 2 においても対応する各ブロックにより同様の処理を実行することができる。

【0 4 4 5】

ステップ S 3 3 7 において、スレーブ側の SerDes 装置 6 1 2 の拡張パケットヘッダ ePH の拡張 DT から、CSI2-FS 処理部 6 3 3 および CSIA 処理部 6 3 2 を経由して、A-PHY 処理部 6 3 1 が、A-PHY ヘッダおよび A-PHY フッタを付加して A-PHY 転送を行う。

【0 4 4 6】

ステップ S 3 3 8 において、マスタ側の SerDes 装置 6 1 3 は、図 5 6 を参照して後述する Sequence B (SerDes(Master)時) 処理を行う。なお、図 5 6 では、スレーブ側の SerDes 装置 6 1 2 において実行される Sequence B (SerDes(Slave)時) 処理について説明しているが、マスタ側の SerDes 装置 6 1 3 においても対応する各ブロックにより同様の処理を実行することができる。

【0 4 4 7】

ステップ S 3 3 9 において、アプリケーションプロセッサ 6 1 4 は、図 5 7 を参照して後述する Sequence A_Read_Data (AP時) 処理を行う。

【0 4 4 8】

ステップ S 3 4 0 において、アプリケーションプロセッサ 6 1 4 は、図 5 6 を参照して後述する Sequence B (AP時) 処理を行う。なお、図 5 6 では、スレーブ側の SerDes 装置 6 1 2 において実行される Sequence B (SerDes(Slave)時) 処理について説明しているが、アプリケーションプロセッサ 6 1 4 においても対応する各ブロックにより同様の処理を実行することができる。

【0 4 4 9】

ステップ S 3 4 1 において、アプリケーションプロセッサ 6 1 4 では、CCI-FS 処理部 6 5 3 が、拡張パケットヘッダ ePH および拡張パケットフッタ ePF の内容から、レジスタ 6 5 4 のアドレスにリードデータを格納する。

【0 4 5 0】

ステップ S 3 4 2 において、上述したリード処理を、イメージセンサ 6 1 1、スレーブ側の SerDes 装置 6 1 2、マスタ側の SerDes 装置 6 1 3、およびアプリケーションプロセッサ 6 1 4 で、Error レジスタ確認を実施する。

【0 4 5 1】

ステップ S 3 4 3 において、イメージセンサ 6 1 1、各デバイス (スレーブ側の SerDes 装置 6 1 2、マスタ側の SerDes 装置 6 1 3、およびアプリケーションプロセッサ 6 1 4) は、それぞれの CCI-FS 処理部の Error レジスタのレジスタ値が 0 であるか否かを判定する。

【0 4 5 2】

ステップ S 3 4 3 において、全ての CCI-FS 処理部のレジスタ値が 0 でない (いずれかに 0 以外のレジスタ値がある) と判定された場合、処理はステップ S 3 4 4 に進む。

【0 4 5 3】

ステップ S 3 4 4 において、レジスタ値が 0 でない CCI-FS 処理部の Error 関連レジスタ値を確認し、Error レジスタを 1 ライトクリアして再送処理を行う。

【0 4 5 4】

一方、ステップ S 3 4 3 において、全ての CCI-FS 処理部のレジスタ値が 0 であると判定された場合、または、ステップ S 3 4 4 の処理後、処理は終了される。

【0 4 5 5】

10

20

30

40

50

図53は、図51のステップS321において行われるSequence A_Write (AP時) 処理を説明するフローチャートである。なお、図53では、アプリケーションプロセッサ614が行う処理を例に説明するが、図51のステップS325のSequence A_Write (SerDes(Slave)時) 処理も同様に行われる。

【0456】

ステップS351において、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、スタートコマンドおよびスレーブアドレス（図42に示したSlave Address+W 8-bit）を発行する。

【0457】

ステップS352において、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、マスタ側のSerDes装置613のI2C/I3Cスレーブ644からのACK応答を受信したか否かを判定する。ステップS352において、マスタ側のSerDes装置613のI2C/I3Cスレーブ644からのACK応答を受信したと判定された場合、処理はステップS353に進む。

【0458】

ステップS353において、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、レジスタアドレス（図42に示したRegister Address [15:8]）を発行する。ここで、ステップS353の処理が繰り返して行われるたびに、図42に示したように、このレジスタアドレス以下のペイロードが送信される。

【0459】

ステップS354において、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、マスタ側のSerDes装置613のI2C/I3Cスレーブ644からのACK応答を受信したか否かを判定する。ステップS354において、マスタ側のSerDes装置613のI2C/I3Cスレーブ644からのACK応答を受信したと判定された場合、処理はステップS355に進む。

【0460】

ステップS355において、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、最終データの転送が完了したか否かを判定する。ステップS355において、最終データの転送が完了していないと判定された場合、処理はステップS353に戻り、以下、同様の処理が繰り返して行われる。

【0461】

一方、ステップS355において、最終データの転送が完了したと判定された場合、処理はステップS356に進む。ステップS356において、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、ストップコマンドを発行する。これにより、Sequence A_Write (AP時) 処理は終了し、図51のステップS322に処理が戻る。

【0462】

一方、ステップS352またはS354において、マスタ側のSerDes装置613のI2C/I3Cスレーブ644からのACK応答を受信しなかったと判定された場合、処理はステップS357に進む。ステップS357において、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、ストップコマンドを発行する。この場合、Sequence A_Write (AP時) 処理が終了するとともに、通信処理自体が終了される。

【0463】

図54は、図52のステップS331において行われるSequence A_Read_CMD (AP時) 処理を説明するフローチャートである。なお、図54では、アプリケーションプロセッサ614が行う処理を例に説明するが、図52のステップS335のSequence A_Read_CMD (SerDes(Slave)時) 処理も同様に行われる。

【0464】

ステップS361において、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、スタートコマンドおよびスレーブアドレス（図42に示したSlave Address+W 8-bit）を発行し、タイマーを起動する。

【0465】

ステップS362において、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、マスタ側のSerDes装置613のI2C/I3Cスレーブ644からのACK応答を受信したか否かを判定する。ステップS362において、マスタ側のSerDes装置613のI2C/I3Cスレーブ644からのACK応答を受信したと判定された場合、処理はステップS363に進む。

【0466】

ステップS363において、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、レジスタアドレス（図42に示したRegister Address [15:8]）を発行する。ここで、ステップS363の処理が繰り返して行われるたびに、図42に示したように、このレジスタアドレス以下のペイロードの送信が送信される。

10

【0467】

ステップS364において、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、マスタ側のSerDes装置613のI2C/I3Cスレーブ644からのACK応答を受信したか否かを判定する。

【0468】

ステップS364において、マスタ側のSerDes装置613のI2C/I3Cスレーブ644からのACK応答を受信したと判定された場合、処理はステップS365に進む。

【0469】

ステップS365において、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、最終データの転送が完了したか否かを判定する。

20

【0470】

ステップS365において、最終データの転送が完了したと判定された場合、処理はステップS366に進む。

【0471】

ステップS366において、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、ストップコマンドを発行する。その後、処理は2つに分岐し、分岐Aに従って処理は図52のステップS332に進む。一方、分岐Bに従って、ステップS367においてSequence C（AP時）処理（後述する図55参照）が行われた後、処理は図52のステップS339に進む。

30

【0472】

一方、ステップS365において、最終データの転送が完了していないと判定された場合、処理はステップS368に進む。

【0473】

ステップS368において、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、ステップS361でスタートしたタイマーがタイムアウトしたか否かを判定する。ステップS368において、タイマーがタイムアウトしていないと判定された場合、処理はステップS363に戻り、以下、同様の処理が繰り返して行われる。

【0474】

一方、ステップS368において、タイマーがタイムアウトしたと判定された場合、処理はステップS369に進む。

40

【0475】

ステップS369において、アプリケーションプロセッサ614は、Errorレジスタ（Timeout）に1を設定し、Error関連レジスタに拡張パケットヘッダePHおよび拡張パケットフッタePFのデータを格納する。

【0476】

ステップS369の処理後、または、ステップS362もしくはS364において、マスタ側のSerDes装置613のI2C/I3Cスレーブ644からのACK応答を受信しなかったと判定された場合、処理はステップS370に進む。

【0477】

50

ステップ S 3 7 0 において、アプリケーションプロセッサ 6 1 4 では、I2C/I3C マスタ 6 5 1 が、ストップコマンドを発行する。この場合、Sequence A_Read_CMD (AP 時) 処理が終了するとともに、通信処理自体が終了される。

【0 4 7 8】

図 5 5 は、図 5 4 のステップ S 3 6 7 において行われる Sequence C (AP 時) 処理を説明するフローチャートである。なお、図 5 5 では、アプリケーションプロセッサ 6 1 4 が行う処理を例に説明するが、スレーブ側の SerDes 装置 6 1 2 においても同様の処理を行うことができる。

【0 4 7 9】

ステップ S 3 8 1 において、アプリケーションプロセッサ 6 1 4 では、I2C/I3C マスタ 6 5 1 が、図 5 4 のステップ S 3 6 1 でスタートしたタイマーがタイムアウトしたか否かを判定し、タイムアウトしたと判定されるまで処理が待機される。ステップ S 3 8 1 において、タイムアウトしたと判定されると、処理はステップ S 3 8 2 に進み、アプリケーションプロセッサ 6 1 4 では、I2C/I3C マスタ 6 5 1 が、ポーリング動作を行う。

【0 4 8 0】

ステップ S 3 8 3 において、アプリケーションプロセッサ 6 1 4 では、I2C/I3C マスタ 6 5 1 が、リードコマンドの Status レジスタ値が 1 であるか否かを判定する。

【0 4 8 1】

ステップ S 3 8 3 において、リードコマンドの Status レジスタ値が 1 であると判定された場合、処理はステップ S 3 8 4 に進む。ステップ S 3 8 4 において、アプリケーションプロセッサ 6 1 4 は、リードアクセスを行った後、処理は図 5 2 のステップ S 3 3 9 に戻る。

【0 4 8 2】

一方、ステップ S 3 8 3 において、リードコマンドの Status レジスタ値が 1 でない (1 以外である) と判定された場合、処理はステップ S 3 8 5 に進む。ステップ S 3 8 5 において、アプリケーションプロセッサ 6 1 4 は、Error レジスタ (Timeout) に 1 を設定し、Error 関連レジスタに拡張パケットヘッダ ePH および拡張パケットフッタ ePF のデータを格納する。

【0 4 8 3】

ステップ S 3 8 6 において、アプリケーションプロセッサ 6 1 4 では、I2C/I3C マスタ 6 5 1 が、ストップコマンドを発行する。この場合、Sequence C (AP 時) 処理が終了するとともに、通信処理自体が終了される。

【0 4 8 4】

図 5 6 は、図 5 1 のステップ S 3 2 4 および S 3 3 4 において行われる Sequence B (SerDes (Slave) 時) 処理を説明するフローチャートである。なお、図 5 6 では、スレーブ側の SerDes 装置 6 1 2 が行う処理を例に説明するが、図 5 1 のステップ S 3 2 2 の Sequence B (SerDes (Master) 時)、図 5 1 のステップ S 3 2 6 の Sequence B (Image Sensor 時) 処理、および、図 5 2 のステップ S 3 3 2 の Sequence B (SerDes (Master) 時) 処理も同様に行われる。

【0 4 8 5】

ステップ S 3 9 1 において、スレーブ側の SerDes 装置 6 1 2 では、CCI-FS 処理部 6 3 6 が、スレーブ側の SerDes 装置 6 1 2 の Source ID と拡張パケットヘッダ ePH の Destination SID を確認する。

【0 4 8 6】

ステップ S 3 9 2 において、スレーブ側の SerDes 装置 6 1 2 では、CCI-FS 処理部 6 3 6 が、スレーブ側の SerDes 装置 6 1 2 の Source ID と拡張パケットヘッダ ePH の Destination SID とが不一致であるか否かを判定する。

【0 4 8 7】

ステップ S 3 9 2 において、スレーブ側の SerDes 装置 6 1 2 の Source ID と拡張パケットヘッダ ePH の Destination SID とが不一致であると判定された場合、処理はステップ S

10

20

30

40

50

393に進む。

【0488】

ステップS393において、スレーブ側のSerDes装置612では、CCI-FS処理部636が、スレーブ側のSerDes装置612のDestination SIDと拡張パケットヘッダePHのDestination SIDを確認する。

【0489】

ステップS394において、スレーブ側のSerDes装置612では、CCI-FS処理部636が、スレーブ側のSerDes装置612のSource IDと拡張パケットヘッダePHのDestination SIDとが一致したか否かを判定する。

【0490】

ステップS394において、スレーブ側のSerDes装置612のSource IDと拡張パケットヘッダePHのDestination SIDとが一致したと判定された場合、処理はステップS395に進む。

【0491】

ステップS395において、スレーブ側のSerDes装置612では、CCI-FS処理部636が、拡張パケットヘッダePHの内容から、Message Counterを確認する。

【0492】

ステップS396において、スレーブ側のSerDes装置612では、CCI-FS処理部636が、スレーブ側のSerDes装置612でのMessage Counterと、拡張パケットヘッダePHの内容から確認したMessage Counterの受信値とが一致したか否かを判定する。

【0493】

ステップS396において、スレーブ側のSerDes装置612でのMessage Counterと、拡張パケットヘッダePHの内容から確認したMessage Counterの受信値とが一致したと判定された場合、処理はステップS397に進む。

【0494】

ステップS397において、スレーブ側のSerDes装置612では、CCI-FS処理部636が、スレーブ側のSerDes装置612で拡張パケットヘッダePHから計算されたCRC計算結果と、拡張パケットフッタePFの受信値（ePF0）とを確認する。

【0495】

ステップS398において、拡張パケットフッタePFの受信値（ePF0）とCRC計算結果とが一致するか否かを判定し、一致すると判定された場合、図51のステップS325に処理は戻る。

【0496】

一方、ステップS392において、スレーブ側のSerDes装置612のSource IDと拡張パケットヘッダePHのDestination SIDとが不一致でない（一致している）と判定された場合、処理はステップS399に進む。

【0497】

ステップS399乃至S402では、ステップS395乃至S398と同様の処理が行われる。

【0498】

ステップS402において、拡張パケットフッタePFの受信値（ePF0）とCRC計算結果とが一致したと判定された場合、処理はステップS403に進む。ステップS403において、スレーブ側のSerDes装置612のレジスタ637にライトアクセスする。

【0499】

ステップS394において、スレーブ側のSerDes装置612のSource IDと拡張パケットヘッダePHのDestination SIDとが一致していないと判定された場合、処理はステップS404に進む。ステップS404において、スレーブ側のSerDes装置612では、CCI-FS処理部636が、Errorレジスタ[2]（Routing）に1を設定し、Error関連レジスタに拡張パケットヘッダePHおよび拡張パケットフッタePFのデータを格納する。

【0500】

10

20

30

40

50

ステップ S 3 9 8 または S 4 0 2 において、拡張パケットフッタ ePF の受信値 (ePF0) と CRC 計算結果とが一致していないと判定された場合、処理はステップ S 4 0 5 に進む。ステップ S 4 0 5 において、スレーブ側の SerDes 装置 6 1 2 では、CCI-FS 処理部 6 3 6 が、Error レジスタ (CRC) に 1 を設定し、Error 関連レジスタに拡張パケットヘッダ ePH および拡張パケットフッタ ePF のデータを格納する。

【0501】

ステップ S 3 9 6 または S 4 0 0 において、スレーブ側の SerDes 装置 6 1 2 での Message Counter と、拡張パケットヘッダ ePH の内容から確認した Message Counter の受信値とが一致していないと判定された場合、処理はステップ S 4 0 6 に進む。ステップ S 4 0 6 において、スレーブ側の SerDes 装置 6 1 2 では、CCI-FS 処理部 6 3 6 が、Error レジスタ (MC) に 1 を設定し、Error 関連レジスタに拡張パケットヘッダ ePH および拡張パケットフッタ ePF のデータを格納する。

10

【0502】

ステップ S 4 0 3 乃至 S 4 0 6 の処理後、Sequence B (SerDes(Slave)時) 処理が終了するとともに、通信処理自体が終了される。

【0503】

なお、CRC 計算について、E2E Protection のみを対象として実施しても構わないこと、各デバイスそれぞれでエラー検出すること、パケット破棄する／しないことについて、これらを組み合わせが想定される。

【0504】

20

図 5 7 は、図 5 2 のステップ S 3 3 9 において行われる Sequence A_Read_Data (AP 時) 処理を説明するフローチャートである。なお、図 5 7 では、アプリケーションプロセッサ 6 1 4 が行う処理を例に説明するが、図 5 2 のステップ S 3 3 6 の Sequence A_Read_Data (SerDes(Slave)時) 処理も同様に行われる。

【0505】

ステップ S 4 1 1 において、アプリケーションプロセッサ 6 1 4 では、I2C/I3C マスタ 6 5 1 が、スタートコマンドおよびスレーブアドレス (図 4 8 に示した Slave Address+W 8-bit) を発行する。

【0506】

ステップ S 4 1 2 において、アプリケーションプロセッサ 6 1 4 では、I2C/I3C マスタ 6 5 1 が、マスタ側の SerDes 装置 6 1 3 の I2C/I3C スレーブ 6 4 4 からの ACK 応答を受信したか否かを判定する。ステップ S 4 1 2 において、マスタ側の SerDes 装置 6 1 3 の I2C/I3C スレーブ 6 4 4 からの ACK 応答を受信したと判定された場合、処理はステップ S 4 1 3 に進む。

30

【0507】

ステップ S 4 1 3 において、アプリケーションプロセッサ 6 1 4 では、I2C/I3C マスタ 6 5 1 が、スタートコマンドおよびスレーブアドレス (図 4 8 に示した Slave Address+R 8-bit) を発行し、タイマーを起動する。

【0508】

ステップ S 4 1 4 において、アプリケーションプロセッサ 6 1 4 では、I2C/I3C マスタ 6 5 1 が、マスタ側の SerDes 装置 6 1 3 の I2C/I3C スレーブ 6 4 4 からの ACK 応答を受信したか否かを判定する。ステップ S 4 1 4 において、マスタ側の SerDes 装置 6 1 3 の I2C/I3C スレーブ 6 4 4 からの ACK 応答を受信したと判定された場合、処理はステップ S 4 1 5 に進む。

40

【0509】

ステップ S 4 1 5 において、アプリケーションプロセッサ 6 1 4 では、I2C/I3C マスタ 6 5 1 が、アプリケーションプロセッサ 6 1 4 側の対向の I2C/I3C スレーブ 6 4 4 からリードデータを取得する。

【0510】

ステップ S 4 1 6 において、アプリケーションプロセッサ 6 1 4 の I2C/I3C マスタ 6 5

50

1がACK送信を行い、かつ、アプリケーションプロセッサ614側の対向のI2C/I3Cスレーブ644においてACK受信が行われたか否かが判定される。

【0511】

ステップS416において、アプリケーションプロセッサ614のI2C/I3Cマスタ651がACK送信を行い、かつ、アプリケーションプロセッサ614側の対向のI2C/I3Cスレーブ644においてACK受信が行われたと判定された場合、処理はステップS417に進む。

【0512】

ステップS417において、アプリケーションプロセッサ614のI2C/I3Cマスタ651が、最終データの転送が完了したのに伴ってNACK送信を行ったか否かが判定される。

10

【0513】

ステップS417において、NACK送信を行ったと判定された場合、処理はステップS418に進む。ステップS418において、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、ストップコマンドを発行する。これにより、Sequence A_Read_Data (AP時) 処理は終了し、図52のステップS340に処理に戻る。

【0514】

一方、ステップS417において、NACK送信を行っていないと判定された場合、処理はステップS419に進む。

【0515】

ステップS419において、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、ステップS413でスタートしたタイマーがタイムアウトしたか否かを判定する。ステップS419において、タイマーがタイムアウトしていないと判定された場合、処理はステップS415に戻り、以下、同様の処理が繰り返して行われる。

20

【0516】

一方、ステップS419において、タイマーがタイムアウトしたと判定された場合、処理はステップS420に進む。

【0517】

ステップS420において、アプリケーションプロセッサ614は、Errorレジスタ (Timeout) に1を設定し、Error関連レジスタに拡張パケットヘッダePHおよび拡張パケットフッタePFのデータを格納する。

30

【0518】

ステップS420の処理後、または、ステップS414において、マスタ側のSerDes装置613のI2C/I3Cスレーブ644からのACK応答を受信していないと判定された場合、処理はステップS421に進む。同様に、ステップS416において、アプリケーションプロセッサ614のI2C/I3Cマスタ651がACK送信を行っていない、または、アプリケーションプロセッサ614側の対向のI2C/I3Cスレーブ644においてACK受信が行われていないと判定された場合、処理はステップS421に進む。

【0519】

ステップS421において、アプリケーションプロセッサ614では、I2C/I3Cマスタ651が、ストップコマンドを発行する。この場合、Sequence A_Read_Data (AP時) 処理が終了するとともに、通信処理自体が終了される。

40

【0520】

ここで、I2C/I3Cスレーブ621が出力 (図46参照) する際に、I2C/I3Cマスタ634からI2C/I3Cスレーブ621へのアクセスタイミング、および、マスタ側のSerDes装置613のI2C/I3Cスレーブ644が出力 (図48参照) する際に、I2C/I3Cマスタ651からI2C/I3Cスレーブ644へのアクセスタイミングには、次に説明する3つの組み合わせがある。

【0521】

第1のアクセスタイミングは、リードデータが取得されるまでポーリングして、リードデータの読み出し準備完了後に、I2C/I3Cマスタがリード処理を開始する。

50

【0522】

第2のアクセスタイミングは、一定時間経過後、I2C/I3Cマスタがリード処理を開始する。

【0523】

第3のアクセスタイミングは、Clock Stretch方式（後述する図72参照）を用いて、一定時間経過後、I2C/I3Cマスタがリード処理を開始し、その際、リードデータを塊で送る形態と、リードデータをばらばらに送る形態（Clock Stretch Mode信号をアサート）とがある。

【0524】

<拡張パケットヘッダePHの構成例>

図58乃至図60は、拡張パケットヘッダePHの構成例を示す図である。

【0525】

図58には、拡張パケットヘッダePH0、拡張パケットヘッダePH1、および拡張パケットヘッダePH2の詳細な構成例が示されている。図示するような拡張パケットヘッダePHの追加は、CCI-FS用に拡張パケットヘッダePHの内容が、C-PHYおよびD-PHYでのePH構造を流用して規定されている。

【0526】

図59には、拡張パケットヘッダePH3の詳細な構成例が示されている。図示するような拡張パケットヘッダePHの追加は、CCI-FS用に拡張パケットヘッダePHの内容が規定されている。

【0527】

図60には、拡張パケットヘッダePHの拡張DTの詳細な構成例が示されている。例えば、CCI-FSに対応するために、拡張パケットヘッダePHのデータタイプに、「0xC0:For I2C」と「0xC1:For I3C」が追加されている。

【0528】

<I2Cの回路構成例>

図61には、従来のI2Cのハードウェアでの構成例が示されている。例えば、ハードウェア実装時で、上位にバス接続構成の場合におけるI2Cの構成例が示されており、スレーブ側は、上位からAKC/NACKを受信できる構成であってもよい。もちろん、一例が示されているものであり、必ずしも上位バス構成が一致するものではない。

【0529】

図62には、I2Cバス上のデータ転送時の波形が示されている。なお、I2Cバス規格とCCI(I2C)は等価なものとする。

【0530】

図63は、上述の図27に示した通信システム501と同様ように、A-PHY直結構成の通信システム701におけるCCI関連の構成例を示すブロック図である。

【0531】

図63に示すように、通信システム701は、イメージセンサ711およびアプリケーションプロセッサ712がA-PHYにより直接的に接続されている。

【0532】

イメージセンサ711は、A-PHY処理部721、CSIA処理部722、CSI2処理部523、CSI2-FS処理部724、CCI処理部725、CCI-FS処理部726、レジスタ727、並びに、セクタ728-1および728-2を備えて構成される。図示するように、セクタ728-1および728-2は、CCI-FS処理部726を挟み込むように配置されており、レジスタ727のCCI_FS_Enable信号に従って、CCI-FS処理部726の有効/無効を切り替えることができる。

【0533】

アプリケーションプロセッサ712は、A-PHY処理部731、CSIA処理部732、CSI2処理部733、CSI2-FS処理部734、CCI処理部735、CCI-FS処理部736、レジスタ737、並びに、セクタ738-1および738-2を備えて構成される。図示す

10

20

30

40

50

るように、セレクトア 738-1 および 738-2 は、CCI-FS 処理部 736 を挟み込むように配置されており、レジスタ 737 の CCI_FS_Enable 信号に従って、CCI-FS 処理部 736 の有効／無効を切り替えることができる。

【0534】

例えば、CCI_FS_Enable 信号が CCI-FS を有効にすることを示している場合 (CCI_FS_Enable=1)、一点鎖線の矢印に示すように、CCI-FS 処理部 726 および CCI-FS 処理部 736 を介してデータが送受信される。一方、CCI_FS_Enable 信号が CCI-FS を無効にすることを示している場合 (CCI_FS_Enable=0)、二点鎖線の矢印に示すように、CCI-FS 処理部 726 および CCI-FS 処理部 736 を介さずにデータが送受信される。

【0535】

<ネットワークの接続形態>

図 64 には、A-PHY 直結構成および SerDes 接続構成のネットワークの接続形態（トポロジー）の一例が示されている。

【0536】

アプリケーションプロセッサ 801 は、A-PHY を介して直接的にイメージセンサ 802 に接続されており、イメージセンサ 802 は、I2C/I3C を介してセンサ 803 に接続される接続形態を構成することができる。

【0537】

アプリケーションプロセッサ 801 は、I2C/I3C を介してマスタ側の SerDes 装置 804 に接続され、マスタ側の SerDes 装置 804 およびスレーブ側の SerDes 装置 805 が A-PHY を介して接続されている。スレーブ側の SerDes 装置 805 は、I2C/I3C を介して 2 つのセンサ 806-1 および 806-2 に接続される接続形態を構成することができる。

【0538】

<CCI-FS 処理部の回路構成>

図 65 は、CCI-FS 処理部の回路構成の一例を示すブロック図である。図 65 に示す CCI-FS 処理部 901 およびレジスタ 902 は、上述した各デバイスが備える CCI-FS 処理部およびレジスタで共通の構成となる。

【0539】

図 65 に示すように、CCI-FS 処理部 901 は、上位レイヤに CCI-FS スイッチやレジスタなどが設けられており、下位レイヤに CCI 処理部が設けられている。CCI-FS 処理部 901 は、CCI-FS 送信部 911 および CCI-FS 受信部 912 を備えて構成される。レジスタ 902 から CCI-FS 処理部 901 には、各種のレジスタ設定値情報が供給され、CCI-FS 処理部 901 からレジスタ 902 には、Error 通知が供給される。

【0540】

CCI-FS 送信部 911 は、拡張パケットヘッダ ePH 生成部 921、拡張パケットフッタ ePF 生成部 922、および Destination Address 確認部 923 を備えている。

【0541】

拡張パケットヘッダ ePH 生成部 921 は、Message Counter を生成する MC 生成部 941、および、パケット長を計算する Packet Length 計算部 942 を有している。拡張パケットフッタ ePF 生成部 922 は、拡張パケットフッタ ePF1 を生成する拡張パケットフッタ ePF1 生成部 943、および、拡張パケットフッタ ePF0 に格納される CRC を計算する CRC 計算部 944 を有している。

【0542】

CCI-FS 受信部 912 は、拡張パケットヘッダ ePH 確認部 931、拡張パケットフッタ ePF 確認部 932、および Destination Address 確認部 933 を備えている。

【0543】

拡張パケットヘッダ ePH 確認部 931 は、Message Counter を確認する MC 確認部 951、および、パケット長を計算および確認する Packet Length 計算・確認部 952 を有している。拡張パケットフッタ ePF 確認部 932 は、拡張パケットフッタ ePF1 を確認する拡張パケットフッタ ePF1 確認部 953、および、拡張パケットフッタ ePF0 に格納される CR

10

20

30

40

50

Cを計算するCRC計算部954を有している。

【0544】

CCI-FS処理部901は、CCI-FS送信部911により、上位レイヤからのデータのDestination Addressを確認して、拡張パケットヘッダePHおよび拡張パケットフッタePFを生成してデータに付加し、下位のレイヤに供給することができる。CCI-FS処理部901は、CCI-FS受信部912により、下位レイヤからのデータのDestination Addressを確認して、拡張パケットヘッダePHおよび拡張パケットフッタePFを確認し、上位のレイヤに供給することができる。

【0545】

ここで、上述した図40に示したSerDes接続構成の構成例の通信システム601を構成する各デバイスのCCI-FS処理部の動作について説明する。

【0546】

アプリケーションプロセッサ614は、アプリケーションプロセッサ614での拡張パケットヘッダePHにおいて、自デバイスを示すSource IDを有する。そして、CCI-FS処理部653は、上記情報と、目的とするアクセスを行うデバイスを示すDestination IDを有する情報とを付加する。

【0547】

スレーブ側のSerDes装置612およびマスタ側のSerDes装置613は、自デバイスを示すSource IDを、事前設定されることにより、もしくは固有値として有する。CCI-FS処理部636およびCCI-FS処理部646は、上記情報と、接続デバイスと目的とするデバイスを示すDestination IDを有する情報との事前設定を行う。

【0548】

また、CCI-FS処理部636およびCCI-FS処理部646は、受信した拡張パケットヘッダePHのDestination IDと自分のID(Source ID)を比較し、自分へのアクセスか、目的とするデバイスを示す(Destination ID)かの判別を行う。例えば、受信した拡張パケットヘッダePHのDestination IDと自分のID(Source ID)とが一致したときは、中間デバイス(SerDes装置)へのアクセスとして、自身のレジスタアクセスを行う。一方、受信した拡張パケットヘッダePHのDestination IDと自分のID(Source ID)とが一致しないときは、後段デバイスへのアクセスとして、接続されたデバイス(Destination ID)へ向けてデータ転送を行う。

【0549】

上記のように、拡張パケットヘッダePHに埋め込まれたSource IDとDestination ID、中間デバイス(SerDes装置)または目的とするデバイスに、事前設定または固有値のSource ID、事前設定された接続先情報を元にデータを転送し、目的とするデバイスへ向けてアクセスを行う。

【0550】

イメージセンサ611のCSI2-FS処理部623は、受信した拡張パケットヘッダePHのDestination IDと、自分のID(Source ID)とが一致したときは、イメージセンサ611へのアクセスとして、自身のレジスタアクセスを行う。

【0551】

このように、各デバイスが有するSource IDは、それぞれのデバイスに対して固有の値、事前設定された値、もしくはそれらの組み合わせを用いることができる。

【0552】

図66乃至図68は、レジスタ902の詳細な構成例を示す図である。

【0553】

図66には、レジスタ902のアドレス0x000からアドレス0x109までの詳細が示されている。図67には、レジスタ902のアドレス0x110からアドレス0x125までの詳細として、Bridge構成時の構成例が示されている。

【0554】

図68には、レジスタ902のアドレス0x200の詳細として、Error関連レジスタが示

10

20

30

40

50

されている。図 6 8 には、レジスタ 9 0 2 のアドレス 0x300 およびアドレス 0x400 の詳細として、Error 関連レジスタ (debug) が示されている。図 6 8 には、レジスタ 9 0 2 のアドレス 0x800 の詳細として、Error Injection 関連レジスタ (debug) が示されている。

【 0 5 5 5 】

＜拡張パケットヘッダ ePH の変形例＞

図 6 9 および図 7 0 を参照して、拡張パケットヘッダ ePH の変形例について説明する。

【 0 5 5 6 】

図 6 9 には、上述の図 3 3 を参照して説明したように、ライトアクセス時に、アプリケーションプロセッサ 5 1 2 の CCI-FS 処理部 5 3 6 で生成されるライトデータの packets 構成における拡張パケットヘッダ ePH の変形例が示されている。図 6 9 に示す拡張パケットヘッダ ePH は、拡張パケットヘッダ ePH3 および拡張パケットヘッダ ePH4 の構成が、上述の図 3 3 に示した構成例と異なっている。

【 0 5 5 7 】

図 7 0 には、上述の図 2 8 を参照して説明したように、リードアクセス時に、アプリケーションプロセッサ 5 1 2 の CCI-FS 処理部 5 3 6 において生成されるライトデータの packets 構成における拡張パケットヘッダ ePH の変形例が示されている。図 7 0 に示す拡張パケットヘッダ ePH は、拡張パケットヘッダ ePH3 および拡張パケットヘッダ ePH4 の構成が、上述の図 2 8 に示した構成例と異なっている。

【 0 5 5 8 】

例えば、図 6 9 および図 7 0 に示す拡張パケットヘッダ ePH では、実装依存で、以下のような組み合わせが想定される。

【 0 5 5 9 】

Read アドレス情報を拡張パケットヘッダ ePH に格納しても、AP (CCI) ペイロードに格納してもよい。Length 情報を拡張パケットヘッダ ePH に格納しても、AP (CCI) ペイロードに格納してもよい。CMD の情報を、拡張パケットヘッダ ePH の CCI Command ID に格納してもよい。CCI Command ID に基づいて、コマンドの開始、再開、および終了情報が参照される。CCI Header Length を用いて、AP (CCI) ペイロードに CCI の情報 (例えば、Slave Address など) を格納してもよい。CCI Header Length は、CCI プロトコル (I2C) のヘッダ長を示す情報である。

【 0 5 6 0 】

図 7 1 は、図 2 7 に示したような A-PHY 直結構成におけるイメージセンサ 5 1 1 およびアプリケーションプロセッサ 5 1 2 との間のフローを説明する図である。

【 0 5 6 1 】

アプリケーションプロセッサ 5 1 2 では、CCI-FS スイッチ 5 3 8 が、リードコマンドおよびライトコマンドを発行する。CCI-FS スイッチ 5 3 8 は、スレーブアドレス (Slave Address+W 8bit)、レジスタアドレス (Register Address[15:8]、Register Address[7:0])、および、データ (Data*(*=N)[7:0]) を、CCI 処理部 5 3 5 に供給する。CCI 処理部 5 3 5 は、それらを AP (CCI) ペイロードに変換して、A-PHY 処理部 5 3 1 に供給する。A-PHY 処理部 5 3 1 は、AP (CCI) ペイロードに A-PHY ヘッダおよび A-PHY フッタを付加し、イメージセンサ 5 1 1 へ A-PHY 転送を行う。

【 0 5 6 2 】

イメージセンサ 5 1 1 では、A-PHY 処理部 5 2 1 が、A-PHY ヘッダおよび A-PHY フッタを除去して AP (CCI) ペイロードを CCI 処理部 5 2 5 に供給する。CCI 処理部 5 2 5 は、AP (CCI) ペイロードを変換し、その内容に基づいて、ライトコマンドに従ってレジスタ 5 2 7 にデータを書き込み、リードコマンドに従ってレジスタ 5 2 7 からデータを読み出す。

【 0 5 6 3 】

このとき、CCI-FS Enable の初期設定は、CCI 処理部 5 2 5 により行われ、レジスタインタフェースや AHB バスなどのバス変換が行われる。そして、CCI-FS Enable 設定の確認は、CCI 処理部 5 2 5 または CCI-FS 処理部 5 2 6 を経由して行われる。

【 0 5 6 4 】

10

20

30

40

50

CCI処理部525は、リードコマンドに応じてレジスタ527から読み出されたリードデータ(Data*(*=M)[7:0])をAP(CCI)ペイロードに変換して、A-PHY処理部521に供給する。A-PHY処理部521は、AP(CCI)ペイロードにA-PHYヘッダおよびA-PHYフッタを付加し、アプリケーションプロセッサ512へA-PHY転送を行う。

【0565】

アプリケーションプロセッサ512では、A-PHY処理部531が、A-PHYヘッダおよびA-PHYフッタを除去してAP(CCI)ペイロードをCCI処理部535に供給する。CCI処理部535は、AP(CCI)ペイロードを変換し、リードデータ(Data*(*=M)[7:0])をCCI-FSスイッチ538に供給する。

【0566】

CCI-FSスイッチ538は、レジスタ537に対してCCI-FS Enable設定およびCCI-FS関連各種レジスタ設定を行う。このとき、レジスタアクセスは、実装に依存する。CCI-FSスイッチ538は、レジスタ537、CCI-FS処理部536、A-PHY処理部531、A-PHY処理部521、CCI-FS処理部526を介して、レジスタ527に対してCCI-FS関連各種レジスタ設定を行う。

【0567】

アプリケーションプロセッサ512では、CCI-FSスイッチ538が、リードコマンドを発行する。CCI-FSスイッチ538は、スレーブアドレス(Slave Address+W 8bit)、レジスタアドレス(Register Address[15:8]、Register Address[7:0])、および、データ(Data*(*=N)[7:0])を、レジスタ537に供給する。CCI-FS処理部536は、それらをAP(CCI)ペイロードに変換し、拡張パケットヘッダePH*(*=n)、拡張パケットフッタePF1、および拡張パケットフッタePF0を付加して、A-PHY処理部531に供給する。A-PHY処理部531は、それらにA-PHYヘッダおよびA-PHYフッタを付加し、イメージセンサ511へA-PHY転送を行う。

【0568】

イメージセンサ511では、A-PHY処理部521が、A-PHYヘッダおよびA-PHYフッタを除去して、拡張パケットヘッダePH*(*=n)、AP(CCI)ペイロード、拡張パケットフッタePF1、および拡張パケットフッタePF0を、CCI-FS処理部526に供給する。CCI-FS処理部526は、AP(CCI)ペイロードを変換し、その内容に基づいて、リードコマンドに従ってレジスタ527からデータを読み出す。このとき、レジスタアクセスは、実装に依存し、レジスタインタフェースやAHBバス、CCIインタフェースなどのバス変換が行われる。

【0569】

CCI-FS処理部526は、リードコマンドに応じてレジスタ527から読み出されたリードデータ(Data*(*=M)[7:0])をAP(CCI)ペイロードに変換し、拡張パケットヘッダePH*(*=n)、拡張パケットフッタePF1、および拡張パケットフッタePF0を付加して、A-PHY処理部521に供給する。A-PHY処理部521は、それらにA-PHYヘッダおよびA-PHYフッタを付加し、アプリケーションプロセッサ512へA-PHY転送を行う。

【0570】

アプリケーションプロセッサ512では、A-PHY処理部531が、A-PHYヘッダおよびA-PHYフッタを除去して、拡張パケットヘッダePH*(*=n)、AP(CCI)ペイロード、拡張パケットフッタePF1、および拡張パケットフッタePF0を、CCI-FS処理部536に供給する。CCI-FS処理部536は、AP(CCI)ペイロードを変換し、リードデータ(Data*(*=M)[7:0])をCCI-FSスイッチ538に供給する。

【0571】

なお、上述したフローは、ハードウェアでのI2C/I3Cコマンド生成を例に説明を行ったが、その他、以下のような組み合わせがある。

【0572】

ソフトウェアの場合、ソフトウェアでのI2C/I3C生成として、Slave Address、Registerアドレス、Payload、ACK応答受信、送信、各種制御コード(S, S_r, ACK, NACK

10

20

30

40

50

、P)がソフトウェアで生成(例えば、GPIO制御のイメージ)される。ソフトウェアでのI2C/I3Cコマンド生成として、CPUバス設定でACK受信に応じて、CPUから、Slave Address、Registerアドレス、Payloadを発行する。

【0573】

ハードウェアの場合、ハードウェアでのI2C/I3C生成として、I2C/I3CのHW IPに転送設定、データを設定する。各種制御コードはハードウェアで自動応答する。ハードウェアでのI2C/I3Cコマンド生成として、I2C/I3CのHW IPに転送設定でデータを設定し、コマンドで送信を行う。各種制御コードはハードウェアで自動応答する。

【0574】

図72は、図40に示したようなSerDes接続構成におけるイメージセンサ611およびアプリケーションプロセッサ614の間のWriteアクセスおよびReadアクセスにおいて、Clock Stretch方式を用いたフローを説明する図である。

【0575】

アプリケーションプロセッサ614のCCI-FSスイッチ655は、スタートコマンドおよびライトコマンド(Slave Address+W 8bit)を、マスタ側のSerDes装置613のCCI処理部645に供給し、Scl_enb信号をアサートする。マスタ側のSerDes装置613では、CCI処理部645が、ライトコマンドをA-PHY処理部641に供給し、A-PHY処理部641は、ライトコマンドにA-PHYヘッダおよびA-PHYフッタを付加し、スレーブ側のSerDes装置612へA-PHY転送を行う。

【0576】

スレーブ側のSerDes装置612では、A-PHY処理部631が、A-PHYヘッダおよびA-PHYフッタを除去してライトコマンドを、CCI処理部635(Slave)に供給する。CCI処理部635(Slave)は、Scl_enb信号をネゲートするとともにライトコマンドをCCI処理部635(Master)に供給する。ここで、マスタ側のSerDes装置613側との通信を行ってスレーブとして機能するCCI処理部635をCCI処理部635(Slave)と称し、イメージセンサ611側と通信を行ってマスタとして機能するCCI処理部635をCCI処理部635(Master)と称する。

【0577】

CCI処理部635(Master)は、スタートコマンドおよびライトコマンドを、イメージセンサ611に送信する。

【0578】

イメージセンサ611では、CCI処理部622が、スタートコマンドおよびライトコマンドを受信してCSI2-FS処理部623に供給する。CSI2-FS処理部623は、その受信に成功したことを示すACK応答をCCI処理部622に供給し、CCI処理部622は、スレーブ側のSerDes装置612にACK応答を送信する。

【0579】

スレーブ側のSerDes装置612では、CCI処理部635(Master)がACK応答を受信し、CCI処理部635(Slave)からScl_enb信号がネゲートされると、ACK応答をCCI-FS処理部636に供給する。その後、CCI処理部635(Slave)は、CCI処理部635(Master)にScl_enb信号をアサートする。

【0580】

CCI-FS処理部636は、ACK応答をA-PHY処理部631に供給する。A-PHY処理部631は、ACK応答にA-PHYヘッダおよびA-PHYフッタを付加し、マスタ側のSerDes装置613へA-PHY転送を行う。

【0581】

マスタ側のSerDes装置613では、A-PHY処理部641が、A-PHYヘッダおよびA-PHYフッタを除去してACK応答をCCI処理部645に供給する。アプリケーションプロセッサ614のCCI-FSスイッチ655が、CCI処理部645に対してScl_enb信号をネゲートすると、CCI処理部645は、アプリケーションプロセッサ614にACK応答を送信する。

【0582】

10

20

30

40

50

アプリケーションプロセッサ 6 1 4 では、CCI 処理部 6 5 2 が ACK 応答を受信して、CCI-FS 処理部 6 5 3 を介して CCI-FS スイッチ 6 5 5 に供給する。

【0 5 8 3】

アプリケーションプロセッサ 6 1 4 の CCI-FS スイッチ 6 5 5 は、レジスタアドレス (Register Address[7:0]) を、マスタ側の SerDes 装置 6 1 3 の CCI 処理部 6 4 5 に供給し、Scl_enb 信号をアサートする。マスタ側の SerDes 装置 6 1 3 では、CCI 処理部 6 4 5 が、レジスタアドレスを A-PHY 処理部 6 4 1 に供給し、A-PHY 処理部 6 4 1 は、レジスタアドレスに A-PHY ヘッダおよび A-PHY フッタを付加し、スレーブ側の SerDes 装置 6 1 2 へ A-PHY 転送を行う。

【0 5 8 4】

スレーブ側の SerDes 装置 6 1 2 では、A-PHY 処理部 6 3 1 が、A-PHY ヘッダおよび A-PHY フッタを除去してレジスタアドレスを、CCI 処理部 6 3 5 (Slave) に供給する。CCI 処理部 6 3 5 (Slave) は、Scl_enb 信号をネゲートするとともにレジスタアドレスを CCI 処理部 6 3 5 (Master) に供給する。CCI 処理部 6 3 5 (Master) は、レジスタアドレスを、イメージセンサ 6 1 1 に送信する。その後、CCI 処理部 6 3 5 (Slave) は、CCI 処理部 6 3 5 (Master) に Scl_enb 信号をアサートする。

【0 5 8 5】

イメージセンサ 6 1 1 では、CCI 処理部 6 2 2 が、レジスタアドレスを受信して CSI2-FS 処理部 6 2 3 に供給する。CSI2-FS 処理部 6 2 3 は、その受信に成功したことを示す ACK 応答を CCI 処理部 6 2 2 に供給し、CCI 処理部 6 2 2 は、スレーブ側の SerDes 装置 6 1 2 に ACK 応答を送信する。

【0 5 8 6】

その後、上述した処理と同様に、ACK 応答が CCI-FS スイッチ 6 5 5 まで供給される。

【0 5 8 7】

アプリケーションプロセッサ 6 1 4 では、CCI-FS 処理部 6 5 3 が、CCI-FS スイッチ 6 5 5 の制御に従って、マスタ側の SerDes 装置 6 1 3 へ拡張パケットヘッダ ePH*(*=n) を送信する。

【0 5 8 8】

マスタ側の SerDes 装置 6 1 3 では、CCI 処理部 6 4 5 が、拡張パケットヘッダ ePH*(*=n) を受信し、CCI-FS スイッチ 6 5 5 から Scl_enb 信号がアサートされると、拡張パケットヘッダ ePH*(*=n) を A-PHY 処理部 6 4 1 に供給する。その後、CCI-FS スイッチ 6 5 5 は、CCI 処理部 6 4 5 に Scl_enb 信号をネゲートする。A-PHY 処理部 6 4 1 は、拡張パケットヘッダ ePH*(*=n) に A-PHY ヘッダおよび A-PHY フッタを付加し、スレーブ側の SerDes 装置 6 1 2 へ A-PHY 転送を行う。

【0 5 8 9】

スレーブ側の SerDes 装置 6 1 2 では、A-PHY 処理部 6 3 1 が、A-PHY ヘッダおよび A-PHY フッタを除去して拡張パケットヘッダ ePH*(*=n) を、CCI-FS 処理部 6 3 6 に供給する。CCI-FS 処理部 6 3 6 は、Scl_enb 信号をネゲートするとともに拡張パケットヘッダ ePH*(*=n) を CCI 処理部 6 3 5 (Master) に供給する。CCI 処理部 6 3 5 (Master) は、拡張パケットヘッダ ePH*(*=n) を、イメージセンサ 6 1 1 に送信する。その後、CCI 処理部 6 3 5 (Slave) は、CCI 処理部 6 3 5 (Master) に Scl_enb 信号をアサートする。

【0 5 9 0】

イメージセンサ 6 1 1 では、CSI2-FS 処理部 6 2 3 が、拡張パケットヘッダ ePH*(*=n) を受信する。CSI2-FS 処理部 6 2 3 は、その受信に成功したことを示す ACK 応答を CCI 処理部 6 2 2 に供給し、CCI 処理部 6 2 2 は、スレーブ側の SerDes 装置 6 1 2 に ACK 応答を送信する。

【0 5 9 1】

その後、上述した処理と同様に、ACK 応答が CCI-FS スイッチ 6 5 5 まで供給される。

【0 5 9 2】

アプリケーションプロセッサ 6 1 4 の CCI-FS スイッチ 6 5 5 は、ライトデータ (Dara0

10

20

30

40

50

[7:0]) を、マスタ側のSerDes装置 6 1 3 のCCI処理部 6 4 5 に供給し、Scl_enb信号をアサートする。マスタ側のSerDes装置 6 1 3 では、CCI処理部 6 4 5 が、ライトデータをA-PHY処理部 6 4 1 に供給し、A-PHY処理部 6 4 1 は、ライトデータにA-PHYヘッダおよびA-PHYフッタを付加し、スレーブ側のSerDes装置 6 1 2 へA-PHY転送を行う。

【0593】

マスタ側のSerDes装置 6 1 3 では、CCI処理部 6 4 5 が、ライトデータを受信し、CCI-FSスイッチ 6 5 5 からScl_enb信号がアサートされると、ライトデータをA-PHY処理部 6 4 1 に供給する。その後、CSI2-FS処理部 6 5 3 は、CCI-FSスイッチ 6 5 5 の制御に従って、CCI処理部 6 4 5 にScl_enb信号をネゲートする。A-PHY処理部 6 4 1 は、ライトデータにA-PHYヘッダおよびA-PHYフッタを付加し、スレーブ側のSerDes装置 6 1 2 へA-PHY転送を行う。

10

【0594】

スレーブ側のSerDes装置 6 1 2 では、A-PHY処理部 6 3 1 が、A-PHYヘッダおよびA-PHYフッタを除去してライトデータを、CCI処理部 6 3 5 に供給する。CCI処理部 6 3 5 は、Scl_enb信号をネゲートするとともにライトデータをCCI処理部 6 3 5 (Master) に供給する。CCI処理部 6 3 5 (Master) は、ライトデータをイメージセンサ 6 1 1 に送信する。その後、CCI処理部 6 3 5 (Slave) は、CCI処理部 6 3 5 (Master) にScl_enb信号をアサートする。

【0595】

イメージセンサ 6 1 1 では、CCI処理部 6 2 2 がライトデータを受信してCSI2-FS処理部 6 2 3 に供給し、CSI2-FS処理部 6 2 3 がレジスタ 6 2 4 にライトデータを書き込む。CSI2-FS処理部 6 2 3 は、ライトデータの書き込みに成功したことを示すACK応答をCCI処理部 6 2 2 に供給し、CCI処理部 6 2 2 は、スレーブ側のSerDes装置 6 1 2 にACK応答を送信する。

20

【0596】

その後、上述した処理と同様に、ACK応答がCCI-FSスイッチ 6 5 5 まで供給される。

【0597】

アプリケーションプロセッサ 6 1 4 では、CCI-FS処理部 6 5 3 が、CCI-FSスイッチ 6 5 5 の制御に従って、マスタ側のSerDes装置 6 1 3 へ拡張パケットフッタePF0を送信する。

30

【0598】

マスタ側のSerDes装置 6 1 3 では、CCI処理部 6 4 5 が、拡張パケットフッタePF0を受信し、CCI-FSスイッチ 6 5 5 からScl_enb信号がアサートされると、拡張パケットフッタePF0をA-PHY処理部 6 4 1 に供給する。その後、CCI-FSスイッチ 6 5 5 は、CCI処理部 6 4 5 にScl_enb信号をネゲートする。A-PHY処理部 6 4 1 は、拡張パケットフッタePF0にA-PHYヘッダおよびA-PHYフッタを付加し、スレーブ側のSerDes装置 6 1 2 へA-PHY転送を行う。

【0599】

スレーブ側のSerDes装置 6 1 2 では、A-PHY処理部 6 3 1 が、A-PHYヘッダおよびA-PHYフッタを除去して拡張パケットフッタePF0を、CCI-FS処理部 6 3 6 に供給する。CCI-FS処理部 6 3 6 は、Scl_enb信号をネゲートするとともに拡張パケットフッタePF0をCCI処理部 6 3 5 (Master) に供給する。CCI処理部 6 3 5 (Master) は、拡張パケットフッタePF0を、イメージセンサ 6 1 1 に送信する。その後、CCI処理部 6 3 5 (Slave) は、CCI処理部 6 3 5 (Master) にScl_enb信号をアサートする。

40

【0600】

イメージセンサ 6 1 1 では、CSI2-FS処理部 6 2 3 が、拡張パケットフッタePF0を受信する。CSI2-FS処理部 6 2 3 は、その受信に成功したことを示すACK応答をCCI処理部 6 2 2 に供給し、CCI処理部 6 2 2 は、スレーブ側のSerDes装置 6 1 2 にACK応答を送信する。

【0601】

50

その後、上述した処理と同様に、ACK応答がCCI-FSスイッチ655まで供給される。

【0602】

アプリケーションプロセッサ614のCCI-FSスイッチ655は、リピートスタートコマンドおよびリードコマンド（Slave Address+R 8bit）を、マスタ側のSerDes装置613のCCI処理部645に供給し、Scl_enb信号をアサートする。マスタ側のSerDes装置613では、CCI処理部645が、リードコマンドをA-PHY処理部641に供給し、A-PHY処理部641は、リードコマンドにA-PHYヘッダおよびA-PHYフッタを付加し、スレーブ側のSerDes装置612へA-PHY転送を行う。

【0603】

スレーブ側のSerDes装置612では、A-PHY処理部631が、A-PHYヘッダおよびA-PHYフッタを除去してリードコマンドを、CCI処理部635（Slave）に供給する。CCI処理部635（Slave）は、Scl_enb信号をネゲートするとともにリードコマンドをCCI処理部635（Master）に供給する。CCI処理部635（Master）は、リピートスタートコマンドおよびリードコマンドを、イメージセンサ611に送信する。

10

【0604】

イメージセンサ611では、CCI処理部622が、リピートスタートコマンドおよびリードコマンドを受信して、レジスタ624に対してアクセスする。CCI処理部622は、その受信に成功したことを示すACK応答を、スレーブ側のSerDes装置612に送信する。

【0605】

その後、上述した処理と同様に、ACK応答がCCI-FSスイッチ655まで供給される。

20

【0606】

イメージセンサ611では、CCI処理部622が、レジスタ624からリードデータ（Data0[7:0]）を読み出して、スレーブ側のSerDes装置612に送信する。

【0607】

スレーブ側のSerDes装置612では、CCI処理部635（Master）が、リードデータを受信してCCI処理部635（Slave）に供給し、CCI処理部635（Slave）は、リードデータをA-PHY処理部631に供給する。A-PHY処理部631は、リードデータにA-PHYヘッダおよびA-PHYフッタを付加し、マスタ側のSerDes装置613へA-PHY転送を行う。

【0608】

30

マスタ側のSerDes装置613では、A-PHY処理部641が、A-PHYヘッダおよびA-PHYフッタを除去してリードデータをCCI処理部645に供給し、CCI処理部645は、アプリケーションプロセッサ614にリードデータを送信する。

【0609】

アプリケーションプロセッサ614では、CCI処理部652がリードデータを受信して、CCI-FS処理部653を介してCCI-FSスイッチ655に供給する。

【0610】

CCI-FSスイッチ655は、NACK応答およびストップコマンドをCCI処理部645に送信する。CCI処理部645は、NACK応答およびストップコマンドをA-PHY処理部641に供給する。A-PHY処理部641は、NACK応答およびストップコマンドにA-PHYヘッダおよびA-PHYフッタを付加し、スレーブ側のSerDes装置612へA-PHY転送を行う。

40

【0611】

スレーブ側のSerDes装置612では、A-PHY処理部631が、A-PHYヘッダおよびA-PHYフッタを除去してNACK応答およびストップコマンドを、CCI処理部635（Slave）に供給する。CCI処理部635（Slave）は、NACK応答およびストップコマンドをCCI処理部635（Master）に供給し、CCI処理部635（Master）は、NACK応答およびストップコマンドを、イメージセンサ611に送信する。

【0612】

イメージセンサ611では、CCI処理部622が、NACK応答およびストップコマンドを受信してCSI2-FS処理部623に供給する。

50

【0613】

なお、図72で説明したフローにおいて、スタート、リピートスタート、ACK応答、NA CK応答、ストップなどのI2Cの制御コマンドは、拡張パケットヘッダePH0のControl Co de Indicatorを1に設定し、1ByteのPayloadに割り当てられた各コードを示す。

【0614】

<イメージセンサおよびアプリケーションプロセッサの詳細な構成例>

図73は、上述した図25に示したイメージセンサ211がCCI-FS処理部1001を備える構成の構成例を示すブロック図である。なお、図73に示すイメージセンサ211では、図25のイメージセンサ211と共通する構成には同一の符号を付し、その説明は省略する。

10

【0615】

図73に示すように、CCI-FS処理部1001は、CCIスレーブ224およびレジスタ47の間に配置され、CCI-FS処理部1001を挟み込むようにMUX部1002-1および1002-2が配置されている。MUX部1002-1および1002-2は、レジスタ47から供給されるcci_fs_en信号に従って、CCI-FS処理部1001を有効にする場合には、CCI-FS処理部1001を介してデータを送受信する。一方、MUX部1002-1および1002-2は、レジスタ47から供給されるcci_fs_en信号に従って、CCI-FS処理部1001を無効にする場合には、CCI-FS処理部1001を介さずにデータを送受信する。

【0616】

図74は、上述した図26に示したアプリケーションプロセッサ214がCCI-FS処理部1101を備える構成の構成例を示すブロック図である。なお、図74に示すアプリケーションプロセッサ214では、図26のアプリケーションプロセッサ214と共通する構成には同一の符号を付し、その説明は省略する。

20

【0617】

図74に示すように、CCI-FS処理部1101はCCIマスタ254およびレジスタ73の間に配置され、CCI-FS処理部1101を挟み込むようにMUX部1102-1および1102-2が配置されている。MUX部1102-1および1102-2は、レジスタ73から供給されるcci_fs_en信号に従って、CCI-FS処理部1101を有効にする場合には、CCI-FS処理部1101を介してデータを送受信する。一方、MUX部1102-1および1102-2は、レジスタ73から供給されるcci_fs_en信号に従って、CCI-FS処理部1101を無効にする場合には、CCI-FS処理部1101を介さずにデータを送受信する。

30

【0618】

なお、拡張パケットヘッダePHの構成における各fieldの実装方法に関しては、以下のような構成を採用してもよい。

- ・拡張VCは、Safe CCIでは未使用とする。（MIPIでの拡張ヘッダ関連とHeader fieldを合わせるために同様の構成としている）

- ・拡張DTでは、上位からのバスのコマンド関連の情報に埋め込んでもよいし、レジスタ設定からの信号線の設定の実装構成としてもよい。

- ・Protocolは、I2Cで記載しているが、I3CのSDRモードでも同様のことが実施することができる。

40

【0619】

<通信システムの構成例>

図75乃至図117を参照して、本技術を適用した通信システムの第4の実施の形態について説明する。

【0620】

図75は、第4の実施の形態の通信システムのブロック図である。図75のAには、第1のバリエーションとなる通信システム1201が示されており、図75のBには、第2のバリエーションとなる通信システム1201Aが示されている。

【0621】

図75のAに示されている通信システム1201は、イメージセンサ1211およびア

50

アプリケーションプロセッサ 1 2 1 2 が直接的に接続されて構成される。

【0 6 2 2】

イメージセンサ 1 2 1 1 は、A-PHY層 1 2 2 1 の上にALL層 1 2 2 2 が配置され、その上に、CSI-2送信部 1 2 2 3 およびCSI拡張部 1 2 2 4、並びに、CCIスレーブ 1 2 2 5 およびCCI拡張部 1 2 2 6 が配置された構成となっている。イメージセンサ 1 2 1 1 は、CSI-2送信部 1 2 2 3 に対してCSI拡張部 1 2 2 4 を設けること、および、CCIスレーブ 1 2 2 5 に対してCCI拡張部 1 2 2 6 を設けることによって、それぞれ拡張された規格に対応することが可能となる。

【0 6 2 3】

アプリケーションプロセッサ 1 2 1 2 は、A-PHY層 1 2 3 1 の上にALL層 1 2 3 2 が配置され、その上に、CSI-2受信部 1 2 3 3 およびCSI拡張部 1 2 3 4、並びに、CCIマスタ 1 2 3 5 およびCCI拡張部 1 2 3 6 が配置された構成となっている。アプリケーションプロセッサ 1 2 1 2 は、CSI-2受信部 1 2 3 3 に対してCSI拡張部 1 2 3 4 を設けること、および、CCIマスタ 1 2 3 5 に対してCCI拡張部 1 2 3 6 を設けることによって、それぞれ拡張された規格に対応することが可能となる。なお、CSI拡張は、Camera Service Extensions (CSE) と称されてもよい。

【0 6 2 4】

図 7 5 の B に示されている通信システム 1 2 0 1 A は、ディスプレイ 1 2 1 3 およびアプリケーションプロセッサ 1 2 1 2 A が接続されて構成される。なお、アプリケーションプロセッサ 1 2 1 2 A は、図 7 5 の A のアプリケーションプロセッサ 1 2 1 2 のCSI-2受信部 1 2 3 3 およびCSI拡張部 1 2 3 4 に替えて、DSI-2送信部 1 2 3 3 A およびDSI拡張部 1 2 3 4 A を備えて構成されており、その他のブロックはアプリケーションプロセッサ 1 2 1 2 と共通の構成となっている。

【0 6 2 5】

ディスプレイ 1 2 1 3 は、A-PHY層 1 2 4 1 の上にALL層 1 2 4 2 が配置され、その上に、DSI-2受信部 1 2 4 3 およびDSI拡張部 1 2 4 4、並びに、CCIスレーブ 1 2 4 5 およびCCI拡張部 1 2 4 6 が配置された構成となっている。ディスプレイ 1 2 1 3 は、DSI-2受信部 1 2 4 3 に対してDSI拡張部 1 2 4 4 を設けること、および、CCIスレーブ 1 2 4 5 に対してCCI拡張部 1 2 4 6 を設けることによって、それぞれ拡張された規格に対応することが可能となる。なお、DSI拡張は、Display Service Extensions (DSE) と称されてもよい。

【0 6 2 6】

このように構成される通信システム 1 2 0 1 および 1 2 0 1 A は、画像データを含むフレームのデータを片方向へ送信する高速データ送信と、高速データ送信に関連するコマンドを逆方向へ送信する低速コマンド送信とを少なくとも行うことができる。例えば、低速コマンド送信では、高速データ送信の開始を要求する高速データ送信開始命令の送信が少なくとも行われる。また、高速データ送信は、低速コマンド送信と比較して高速であり、高速データ送信開始命令の受信に応じて開始される。

【0 6 2 7】

ただし、アプリケーションプロセッサ 1 2 1 2 の通信相手がイメージセンサ 1 2 1 1 である通信システム 1 2 0 1 と、アプリケーションプロセッサ 1 2 1 2 A の通信相手がディスプレイ 1 2 1 3 である通信システム 1 2 0 1 A とでは、高速データ送信および低速コマンド送信の方向が異なる。つまり、通信システム 1 2 0 1 では、イメージセンサ 1 2 1 1 からアプリケーションプロセッサ 1 2 1 2 へ画像データが送信され、通信システム 1 2 0 1 A では、アプリケーションプロセッサ 1 2 1 2 A からディスプレイ 1 2 1 3 へ画像データが送信される。

【0 6 2 8】

物理層規格のA-PHYにおいて、高速データ送信と低速コマンド送信とは、共通の通信経路を一部または全部に介して送信される。また、A-PHYは、アプリケーションプロセッサ 1 2 1 2 からイメージセンサ 1 2 1 1 に対する電力供給、および、アプリケーションプロ

10

20

30

40

50

セッサ 1 2 1 2 A からディスプレイ 1 2 1 3 に対する電力供給の一部または全部が、共通な通信経路を介して伝送することを可能とするオプションをサポートする。

【0629】

ところで、低速コマンド送信は、例えば、CSI-2の規格のCCIに準拠し、I2CまたはI3Cの規格に基づいて通信が行われる。このとき、低速コマンド送信は、I2CまたはI3Cの独立した物理層だけでなく、D-PHY、C-PHY、およびA-PHYの何れかの物理層の一部または全部を共用してコマンドを伝送することが可能である。一方、高速データ送信は、D-PHY、C-PHY、およびA-PHYの何れかの物理層の一部または全部を介してデータを伝送する。

【0630】

なお、低速コマンド送信は、例えばCSI-2の規格内のUnified Serial Link (USL) に準拠する場合、D-PHYまたはC-PHYの何れかの物理層の一部または全部に介してコマンドを伝送することが可能である。つまり、高速データ送信と低速コマンド送信とは、D-PHY、C-PHY、A-PHY、I2C、およびI3Cの何れかの物理層を一部または全部に介した伝送が可能である。

【0631】

なお、図75では、アプリケーションプロセッサ 1 2 1 2 および 1 2 0 1 A を備えた構成例について説明したが、通信システム 1 2 0 1 および 1 2 0 1 A は、例えば、電子制御ユニット (ECU: Electronic Control Unit) を備えた構成としてもよい。即ち、イメージセンサ 1 2 1 1 やディスプレイ 1 2 1 3 などと直接接続または間接接続で通信を行うことができるプロセッサであれば、アプリケーションプロセッサ 1 2 1 2 に限定されることはない。また、イメージセンサ 1 2 1 1 以外の各種のセンサを備える構成としてもよい。

【0632】

このように構成される通信システム 1 2 0 1 および 1 2 0 1 A は、以下で説明するようなナンス値の送信方法またはナンス値を含む初期化ベクトル構成を採用する。

【0633】

具体的には、特定の共通鍵暗号アルゴリズム (例えば、AES-GCM/GMAC) ではナンス値を含む初期化ベクトルが必要になる。このため、イメージセンサ 1 2 1 1 およびアプリケーションプロセッサ 1 2 1 2 の間で、または、ディスプレイ 1 2 1 3 およびアプリケーションプロセッサ 1 2 1 2 A の間で、初期化ベクトルおよびナンス値の設定ルールが事前に合意されることになる。

【0634】

しかしながら、イメージセンサ 1 2 1 1、アプリケーションプロセッサ 1 2 1 2 および 1 2 0 1 A、並びにディスプレイ 1 2 1 3 それぞれの内部で、ナンス値の誤認識または改竄が発生すると、それ以降は暗号化された画像データの復号やメッセージの認証などに失敗してしまう。そのため、画像データの送信が正常に行われなくなってしまう不具合を回避するために、ナンス値の誤認識および改竄に関する対策技術が必要であった。

【0635】

一方、MIPI Camera Serial Interface (CSI) 規格またはMIPI Display Serial Interface (DSI) 規格へ対する新たなセキュリティ仕様として、CSI規格またはDSI規格に適した初期化ベクトルを定義する必要であった。そこで、本技術は、イメージセンサ 1 2 1 1 を含むCSI規格に準拠する撮像装置、または、ディスプレイ 1 2 1 3 を含むDSI規格に準拠する表示装置に好適な、ナンス値の送信方法またはナンス値を含む初期化ベクトル構成を開示する。

【0636】

なお、以下では、イメージセンサ 1 2 1 1 およびアプリケーションプロセッサ 1 2 1 2 の間で行われる処理について説明するが、ディスプレイ 1 2 1 3 およびアプリケーションプロセッサ 1 2 1 2 A の間でも、同様の処理を行うことができる。

【0637】

図76は、イメージセンサ 1 2 1 1 の詳細な構成例を示すブロック図である。

【0638】

イメージセンサ 1211 は、画素 1301、AD変換器 1302、画像処理部 1303、拡張モード対応 CSI-2 送信回路 1304、物理層処理部 1305、I2C/I3C スレーブ 1306、記憶部 1307、メッセージカウンタ 1308、ナンス更新部 1309、およびセキュリティ部 1310 を備えて構成される。なお、画素 1301、AD変換器 1302、画像処理部 1303、拡張モード対応 CSI-2 送信回路 1304、物理層処理部 1305、I2C/I3C スレーブ 1306、および記憶部 1307 は、上述した他の実施の形態において対応する各ブロックと同様に構成され、その詳細な説明は省略する。

【0639】

メッセージカウンタ 1308 は、所定カウント条件を満たす拡張パケットを送信するたびにイメージセンサ 1211 内のメッセージカウンタ値を更新する。

10

【0640】

セキュリティ部 1310 は、イメージセンサ 1211 内のセッション鍵を導出し、高速データ送信されるデータの第 1 保護データ（例えば、完全性を保護するために演算された完全性演算値、機密性を保護するために暗号化された暗号データ）を、そのセッション鍵を用いて生成する。

【0641】

ナンス更新部 1309 は、セキュリティ部 1310 が第 1 保護データを生成するたびに、イメージセンサ 1211 内のナンス（nonce; number used once）値を更新する。

【0642】

このように構成されるイメージセンサ 1211 は、ナンス値の一部または全部、およびメッセージカウンタ値の一部または全部を、アプリケーションプロセッサ 1212 へ高速データ送信する。例えば、ナンス値の一部または全部は、カウンタ値または乱数であってもよい。また、ナンス値の一部または全部は、拡張パケットヘッダ外に格納されて送信され、画像データは、パケットデータ内に格納されて送信される。

20

【0643】

イメージセンサ 1211 では、メッセージカウンタ 1308 およびナンス更新部 1309 が、別体で構成されていても、一体で構成されていてもよい。例えば、メッセージカウンタ 1308 およびナンス更新部 1309 が別体で構成されている場合、ナンス値およびメッセージカウンタ値の更新が非同期とすることができる。これにより、ナンス値およびメッセージカウンタ値の自由度を高めることができる。

30

【0644】

一方、メッセージカウンタ 1308 およびナンス更新部 1309 が一体で構成されている場合、ナンス値およびメッセージカウンタ値の更新を同期することができる。その場合、メッセージカウンタ値は、ナンス値としてカウンタ値を用いていれば、ナンス値の一部または全部と共有することで、メッセージカウンタ 1308 のビット幅を節約することができる。つまり、メッセージカウンタ 1308 は、ナンス更新部 1309 の一部または全部としてもよく、ナンス更新部 1309 と一部または全部が共通化することができる。

【0645】

図 77 は、アプリケーションプロセッサ 1212 の詳細な構成例を示すブロック図である。

40

【0646】

アプリケーションプロセッサ 1212 は、物理層処理部 1321、拡張モード対応 CSI-2 受信回路 1322、I2C/I3C マスタ 1323、記憶部 1324、データ検証部 1325、セキュリティ部 1326、およびコントローラ 1327 を備えて構成される。なお、物理層処理部 1321、拡張モード対応 CSI-2 受信回路 1322、I2C/I3C マスタ 1323、および記憶部 1324 は、上述した他の実施の形態において対応する各ブロックと同様に構成され、その詳細な説明は省略する。

【0647】

データ検証部 1325 は、イメージセンサ 1211 からアプリケーションプロセッサ 1212 へ送信されたナンス値またはメッセージカウンタ値の妥当性を検証する。

50

【0648】

セキュリティ部1326は、イメージセンサ1211内のセッション鍵に対応するアプリケーションプロセッサ1212内のセッション鍵を導出し、アプリケーションプロセッサ1212内のセッション鍵を用いて画像データの第1保護データを検証（完全性の検証）または復号する。

【0649】

このように構成されるアプリケーションプロセッサ1212は、被検証データがカウント値である場合、データ検証部1325は、その連続性を検証することができる。また、データ検証部1325がカウンタを備えた構成とし、イメージセンサ1211と同様にカウント値を更新することで比較検証を行うようにしてもよい。なお、被検証データが乱数である場合、データ検証部1325は、その乱数性を検証してもよい。なお、データ検証部1325は、ナンス更新部1309（またはメッセージカウンタ）を備え、これを用いて第1保護データを検証または復号してもよく、これを用いて被検証データを検証してもよい。

【0650】

イメージセンサ1211およびアプリケーションプロセッサ1212は、所望の移動体装置に搭載される構成とすることができる。例えば、移動体装置は、持ち運び可能なモバイル装置であってもよく、例えば、携帯電話、スマートフォン、デジタルカメラ、ゲーム機器などの何れかであってもよい。移動体装置は、推進装置であってもよく、例えば、推進（可動、走行、歩行、飛行などの何れか）することが可能な車両、ロボット、ドローンなどの何れかであってもよい。移動体装置は、AI（Artificial Intelligence）機能を搭載して自律推進できる自律車両、自律ロボット、自律ドローンなどの何れかであってもよい。推進装置の推進は、推進装置の使用者によって制御されてもよく、推進装置は、使用者へ対して必要に応じて指示または警告を通知してもよい。一方、推進装置は、推進装置の推進を推進装置が自動制御するように構成されてもよい。

【0651】

セキュリティ部1310および1326は、例えば、画像データを保護するための演算を実行するセキュリティ演算部をそれぞれ備えてもよい。従って、セキュリティ部1310および1326は、セキュリティ演算部によって、暗号化演算や、復号演算、ハッシュ値演算、メッセージ認証コード演算、デジタル署名演算、ID（identification）認証、ファームウェア測定、暗号化セッション鍵確立、鍵交換、鍵更新などの何れかを処理することができる。

【0652】

一方、セキュリティ部1310および1326、ナンス更新部1309、メッセージカウンタ1308、並びにデータ検証部1325の何れかは、メモリと電氣的に直接接続された構成とすることができる。このメモリはレジスタと電氣的に直接接続されていてもよく、セキュリティ部1310および1326、ナンス更新部1309、メッセージカウンタ1308、並びにデータ検証部1325の何れかは、レジスタと電氣的に直接接続されていてもよい。メモリは、メモリ内情報の漏洩または改竄の何れかから保護されたメモリであってもよい。このようなメモリおよびレジスタが、それぞれ記憶部1307および1324として用いられる。

【0653】

記憶部1307および1324には、鍵情報（例えば、事前共有鍵、秘密鍵、公開鍵、またはセッション鍵）や、証明書（例えば、ルート証明書、中間証明書、またはリーフ証明書）、暗号アルゴリズム情報などの何れかが格納されてもよい。記憶部1307および1324には、イメージセンサ1211またはアプリケーションプロセッサ1212の機能情報や、イメージセンサ1211またはアプリケーションプロセッサ1212のID情報（例えば、ソースIDや、目的地ID、最終目的地IDなど）、イメージセンサ1211またはアプリケーションプロセッサ1212のファームウェア情報などの何れかが格納されてもよい。記憶部1307および1324には、後述するセッション情報（例えば、セッショ

ンID)や、セキュリティ演算部の演算値(例えば、初期値、中間値、または最終値)、初期化ベクトル、ナンス値、メッセージカウント値、フレーム番号(フレームカウント値)などの何れかが格納されてもよい。

【0654】

セキュリティ部1310および1326、ナンス更新部1309、メッセージカウンタ1308、並びにデータ検証部1325の何れかは、例えば、イメージセンサ1211またはアプリケーションプロセッサ1212が、複数回のナンス値や、カウント値、完全性演算値、暗号化情報などの何れかを、記憶部1307または1324へ保存することによって、不具合の有無を判断することが可能になり、それに応じた対処(例えば、不具合個所のデータ再送の要求、異常メッセージの送信)も可能になる。また、ナンス値や、カウ

10

【0655】

<セッション>

リクエスタおよびレスポンドは、つまりアプリケーションプロセッサ1212およびイメージセンサ1211は、セッションによって1つ以上の通信チャネルを持つことができる。以下では、アプリケーションプロセッサ1212がリクエスタであって、イメージセンサ1211がレスポンドである構成を例に用いてセッションについて説明を行う。もち

20

【0656】

また、リクエスタおよびレスポンドは、一時的に固定した暗号化情報を用いて安全な通信チャネルを構築できる。具体的には、セッションは、暗号化またはメッセージ認証のいずれか、または両方を提供する。セッションは、例えば、セッションハンドシェイク段階、アプリケーション段階、およびセッションターミネーション段階の3段階を含む。

【0657】

セッションハンドシェイク段階は、例えば、リクエスタからの鍵交換要求(PSK_EXCHANGEまたはKEY_EXCHANGEのいずれか)によって始まり、セッション秘密や暗号化鍵などセッション鍵を導出し、セッション鍵を用いて通信を保護する。この段階の目的は、例えば、いずれかの側がアプリケーションデータ(例えば、画像データ)を送信する前に、まずレスポンドとリクエスタとの間で信頼を構築することができる。さらに、ハンドシェイクのある程度の完全性と、導出されたハンドシェイク秘密との同期性を保証してもよい。

30

【0658】

セッションは、この段階でエラーが発生する場合、直ちに終了してセッション終了へ進んでもよい。ハンドシェイクが成功すると、例えば、レスポンドからのフィニッシュ応答(FINISH_RSPまたはPSK_FINISH_RSP)によって終了し、アプリケーション段階が始まる。セッションは、一度ハンドシェイクが完了し、全ての検証に合格すると、レスポンドとリクエスタとのいずれかがアプリケーションデータを送信してもよいアプリケーション段階へ到達する。

40

【0659】

アプリケーション段階は、例えば、リクエスタからエンド要求(END_SESSION)が発行される場合に、またはエラーが発生する場合に終了する。次の段階は、セッションターミネーション段階となる。

【0660】

セッションターミネーション段階は、例えば、単なる内部段階であり、送信または受信される明示的なメッセージはない。リクエスタおよびレスポンドの両方は、セッションが終了するとき、導出した全てのセッション秘密や暗号化鍵などのセッション鍵を破棄また

50

はクリーンアップする。リクエスタおよびレスポндаには、このセッションに関連付けられた他の内部データがあってもよく、それらもクリーンアップを望んでよい。

【0661】

セッション秘密は、例えば、AEAD (Authenticated Encryption with Additional Data) 関数内で用いられる暗号化鍵およびソルトを導出するために用いられる。暗号化鍵の導出は、RFC5869で説明されるRFC2104およびHKDF-Expandで定義されているようにHMACを頻繁に用いてもよい。セッション秘密は、単一の秘密または複数種類の秘密で構成されてもよい。セッション鍵は、単一の鍵または複数種類の鍵で構成されてもよい。

【0662】

<高速データ送信および低速コマンド送信の処理例>

図78乃至図80を参照して、イメージセンサ1211とアプリケーションプロセッサ1212との間で、高速データ送信および低速コマンド送信が行われる通信処理について説明する。

【0663】

図78は、通信処理の第1の処理例を説明するフローチャートである。

【0664】

ここで、アプリケーションプロセッサ1212の拡張モード対応CSI-2受信回路1322は、CCIホスト（リクエスタ）およびCSI-2ホストとしての機能を備えている。イメージセンサ1211の拡張モード対応CSI-2送信回路1304は、CCIデバイス（レスポнда）およびCSI-2デバイスとしての機能を備えている。CCIホストは、CCIデバイスへ要求メッセージを送信し、その受信に応じてCCIデバイスはCCIホストへ応答メッセージを送信する。

【0665】

ステップS501において、拡張モード対応CSI-2受信回路1322のCCIホストと拡張モード対応CSI-2送信回路1304のCCIデバイスとの間で、GET_VERSION要求およびVERSION応答が行われる。これにより、拡張モード対応CSI-2受信回路1322は、エンドポイントのSPDM (Security Protocol and Data Model) バージョンを取得する。

【0666】

ステップS502において、拡張モード対応CSI-2受信回路1322のCCIホストと拡張モード対応CSI-2送信回路1304のCCIデバイスとの間で、GET_CAPABILITIES要求およびCAPABILITIES応答が行われる。これにより、拡張モード対応CSI-2受信回路1322は、エンドポイントのSPDM機能を取得する。

【0667】

ステップS503において、拡張モード対応CSI-2受信回路1322のCCIホストと拡張モード対応CSI-2送信回路1304のCCIデバイスとの間で、NEGOTIATE_ALGORITHMS要求およびALGORITHMS応答が行われる。これにより、拡張モード対応CSI-2受信回路1322は、拡張モード対応CSI-2送信回路1304と暗号アルゴリズムを交渉する。

【0668】

ステップS504において、拡張モード対応CSI-2受信回路1322のCCIホストと拡張モード対応CSI-2送信回路1304のCCIデバイスとの間で、PSK_EXCHANGE要求およびPSK_EXCHANGE_RSP応答が行われる。これにより、拡張モード対応CSI-2受信回路1322および拡張モード対応CSI-2送信回路1304は、セッション秘密や暗号化鍵などのCCI向けのセッション鍵を導出する。

【0669】

ステップS505において、拡張モード対応CSI-2受信回路1322のCCIホストと拡張モード対応CSI-2送信回路1304のCCIデバイスとの間で、PSK_FINISH要求およびPSK_FINISH_RSP応答が行われる。これにより、拡張モード対応CSI-2受信回路1322がPSK (PSK: Pre-shared key) を知っていて、ステップS504で導出されたCCI向けのセッション鍵が正しいことをレスポндаへ証明する。

【0670】

10

20

30

40

50

ステップ S 5 0 6 において、拡張モード対応 CSI-2 受信回路 1 3 2 2 の CCI ホストと拡張モード対応 CSI-2 送信回路 1 3 0 4 の CCI デバイスとの間で、PSK_EXCHANGE 要求および PSK_EXCHANGE_RSP 応答が行われる。これにより、拡張モード対応 CSI-2 受信回路 1 3 2 2 および拡張モード対応 CSI-2 送信回路 1 3 0 4 は、セッション秘密や暗号化鍵などの CSI-2 向けのセッション鍵を導出する。

【0 6 7 1】

ステップ S 5 0 7 において、拡張モード対応 CSI-2 受信回路 1 3 2 2 の CCI ホストと拡張モード対応 CSI-2 送信回路 1 3 0 4 の CCI デバイスとの間で、PSK_FINISH 要求および PSK_FINISH_RSP 応答が行われる。これにより、拡張モード対応 CSI-2 受信回路 1 3 2 2 が PSK (PSK: Pre-shared key) を知っていて、ステップ S 5 0 6 で導出された CSI-2 向けのセッション鍵が正しいことをレスポндаへ証明する。

【0 6 7 2】

ここで、ステップ S 5 0 5 および S 5 0 7 におけるセッション鍵の証明は、リクエストの finished_key と、このセッションのメッセージとで計算された MAC 値によって実現される。そして、ステップ S 5 0 4 および S 5 0 6 で導出したセッション鍵を用いて、以降の CCI 通信および CSI-2 通信が保護される。

【0 6 7 3】

ステップ S 5 0 8 において、拡張モード対応 CSI-2 受信回路 1 3 2 2 では、CCI ホストから CSI-2 ホストに対して、CSI-2 向けセッション秘密やセッション鍵、アルゴリズム、その他のパラメータなどが供給される。

【0 6 7 4】

ステップ S 5 0 9 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 では、CCI デバイスから CSI-2 デバイスに対して、CSI-2 向けセッション秘密やセッション鍵、アルゴリズム、その他のパラメータなどが供給される。

【0 6 7 5】

ステップ S 5 1 0 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 の CSI-2 デバイスは、拡張モード対応 CSI-2 受信回路 1 3 2 2 の CSI-2 ホストへ、高速データ通信による画像データの送信を行う。例えば、高速データ通信は、CSI-2 向けセッション鍵を更新するタイミングとなるまで、継続して行われる。

【0 6 7 6】

ステップ S 5 1 1 において、拡張モード対応 CSI-2 受信回路 1 3 2 2 では、CSI-2 ホストから CCI ホストに対して、CSI-2 向けセッション鍵を更新するトリガが供給される。ただし、CSI-2 デバイスまたは CCI デバイスから CCI ホストに対してトリガが供給されたり、CCI ホストから CCI ホストに対して自己トリガが供給されたりしてもよい。

【0 6 7 7】

ステップ S 5 1 2 において、拡張モード対応 CSI-2 受信回路 1 3 2 2 の CCI ホストと拡張モード対応 CSI-2 送信回路 1 3 0 4 の CCI デバイスとの間で、KEY_UPDATE 要求および KEY_UPDATE_ACK 応答が行われる。これにより、セッション鍵が更新され、古いセッション鍵の一部が破棄される。なお、セッション鍵が複数種類の鍵（要求方向鍵や応答方向鍵など）で構成される場合、その一部または全部が更新されてもよい。また、KEY_UPDATE 要求は、後述の GET_ENCAPSULATED_REQUEST メカニズムを用いてレスポндаから発行されてもよい。

【0 6 7 8】

ステップ S 5 1 3 において、ステップ S 5 1 2 と同様の処理が行われ、KEY_UPDATE 要求および KEY_UPDATE_ACK 応答が 2 回行われる。これにより、ステップ S 5 1 2 の処理だけでは破棄されなかった古いセッション鍵の残り（全部）が破棄される。

【0 6 7 9】

ステップ S 5 1 4 において、拡張モード対応 CSI-2 受信回路 1 3 2 2 では、CCI ホストから CSI-2 ホストに対して、CSI-2 向けセッション秘密やセッション鍵（更新後）、アルゴリズム、その他のパラメータなどが供給される。

【0680】

ステップS515において、拡張モード対応CSI-2送信回路1304では、CCIデバイスからCSI-2デバイスに対して、CSI-2向けセッション秘密やセッション鍵（更新後）、アルゴリズム、その他のパラメータなどが供給される。

【0681】

ステップS516において、ステップS510と同様に、高速データ通信による画像データの送信が開始され、以下、ステップS510乃至S515と同様の処理が繰り返し行われる。

【0682】

なお、通信処理の第1の処理例では、CCI向けのセッション鍵とCSI-2向けのセッション鍵とが異なるものとなっており、CCI向けとCSI-2向けとでセッションIDが異なり、CCI向けとCSI-2向けとでセッション秘密が異なるものとなっている。これに限られることなく、通信処理の第2の処理例のように、CCI向けのセッション鍵とCSI-2向けのセッション鍵とが同一のものとなってもよく、CCI向けとCSI-2向けとでセッションIDを同一とし、CCI向けとCSI-2向けとでセッション秘密が同一としてもよい。

【0683】

図79は、通信処理の第2の処理例を説明するフローチャートである。

【0684】

ステップS521乃至S523において、図78のステップS501乃至S503と同様の処理が行われる。

【0685】

ステップS524において、拡張モード対応CSI-2受信回路1322のCCIホストと拡張モード対応CSI-2送信回路1304のCCIデバイスとの間で、PSK_EXCHANGE要求およびPSK_EXCHANGE_RSP応答が行われる。ここで、通信処理の第2の処理例では、CCI向けのセッション秘密とCSI-2向けのセッション秘密とで同一のものが導出される。

【0686】

即ち、同一のセッション秘密から、CCI向けセッション鍵とCSI-2向けセッション鍵とを導出することができる。または、同一のセッション秘密から、アップリンク向けセッション鍵とダウンリンク（アップリンクの逆方向）向けセッション鍵とを導出してもよい。または、同一のセッション秘密から、CCI向けおよびCSI-2向けに共通なセッション鍵を導出してもよい。なお、CCI向けとCSI-2向けとでセッションが同一な場合でも、CCI向けとCSI-2向けとでセッション秘密やセッション鍵などが異なってもよい。

【0687】

その後、ステップS525乃至S534において、図78のステップS507乃至S516と同様の処理が行われる。

【0688】

ここで、事前共有鍵PSK鍵交換スキームは、リクエスタおよびレスポндаが対称鍵暗号で相互認証およびセッション鍵確立を実行するためのオプションを提供する。このオプションは、非対称鍵暗号または証明書処理をサポートしないエンドポイントで特に役立つ。非対称鍵暗号がサポートされている場合でも、セッション鍵確立を迅速化するのに、このオプションも活用できる。このオプションは、リクエスタおよびレスポндаがハンドシェイクの前に共通のPSKを事前に知っている必要がある。

【0689】

基本的にPSKは、相互認証の資格情報およびセッション鍵確立のベースとして機能する。そのため、2つのエンドポイントと、2つのエンドポイントにPSKをプロビジョニングする潜在的に信頼されたサードパーティとだけが、PSKの値を知ってもよい。リクエスタは、複数のレスポндаとペアになってもよい。同様にレスポндаは、複数のリクエスタとペアになってもよい。リクエスタおよびレスポндаのペアは、1つ以上のPSKがプロビジョニングされてもよい。

【0690】

エンドポイントは、1つのデバイスへ対するリクエスタとして動作し、同時に別のデバイスへ対するレスポндаとして動作してもよい。トランスポート層は、PSKベースのセッション鍵交換が開始する前に、ピア（Peer）を識別し、2つのエンドポイント間の通信を確立する必要がある。

【0691】

PSKは、例えば安全な製造プロセス中など、信頼できる環境内でプロビジョニングされてもよい。PSKは、信頼できない環境では、安全なプロトコルを用いて2つのエンドポイント間で合意されてもよい。プロビジョニングされたPSKのサイズは、アプリケーションのセキュリティ強度の要件によって決まるが、128ビット以上にすべきで、256ビット以上が望ましい。PSKプロビジョニング中は、エンドポイント機能とサポートされているアルゴリズムとをピアへ通信してもよい。従って、PSKオプションを用いるセッション鍵確立中は、SPDMコマンドのGET_CAPABILITIESおよびNEGOTIATE_ALGORITHMSは必要ない。

【0692】

このオプションは、PSK_EXCHANGE/PSK_EXCHANGE_RSPおよびPSK_FINISH/PSK_FINISH_RSPの2つのメッセージペアが定義されている。PSK_EXCHANGEメッセージには、レスポндаへ特定のPSKを取得するように促す役割、リクエスタとレスポндаとの間でコンテキストを交換する役割、レスポндаが正しいPSKを知っており、正しいセッション鍵を導出したことをリクエスタへ証明する役割、の3つの役割がある。

【0693】

図80は、通信処理の第3の処理例を説明するフローチャートである。

【0694】

ステップS541乃至S543において、図78のステップS501乃至S503と同様の処理が行われる。

【0695】

ステップS544において、拡張モード対応CSI-2受信回路1322のCCIホストと拡張モード対応CSI-2送信回路1304のCCIデバイスとの間で、GET_DIGESTS要求およびDIGESTS応答が行われる。これにより、拡張モード対応CSI-2受信回路1322は、拡張モード対応CSI-2送信回路1304から証明書チェーンダイジェストを取得する。

【0696】

ステップS545において、拡張モード対応CSI-2受信回路1322のCCIホストと拡張モード対応CSI-2送信回路1304のCCIデバイスとの間で、GET_CERTIFICATE要求およびCERTIFICATE応答が行われる。これにより、拡張モード対応CSI-2受信回路1322は、拡張モード対応CSI-2送信回路1304から証明書チェーンを取得する。なお、証明書チェーンの取得が複数回実行されてもよい。

【0697】

ステップS546において、拡張モード対応CSI-2受信回路1322のCCIホストと拡張モード対応CSI-2送信回路1304のCCIデバイスとの間で、CHALLENGE要求およびCHALLENGE_AUTH応答が行われる。これにより、拡張モード対応CSI-2受信回路1322は、チャレンジレスポンス プロトコルを通じて拡張モード対応CSI-2送信回路1304を認証することができる。

【0698】

ステップS547において、拡張モード対応CSI-2受信回路1322のCCIホストと拡張モード対応CSI-2送信回路1304のCCIデバイスとの間で、KEY_EXCHANGE要求（channel=CCI, sessionID=D）およびKEY_EXCHANGE_RSP応答が行われる。これにより、レスポнда（または任意で両方のパーティ）の認証を目的としたリクエスタとレスポндаとの間のハンドシェイクが開始される。そして、最後のNEGOTIATE_ALGORITHMS / ALGORITHMS交換で交渉された内容に加えて暗号化パラメータが交渉され、共有鍵情報が確立される。

【0699】

ステップ S 5 4 8 において、拡張モード対応 CSI-2 受信回路 1 3 2 2 の CCI ホストは、GET_ENCAPSULATED_REQUEST を拡張モード対応 CSI-2 送信回路 1 3 0 4 の CCI デバイスに送信する。

【0700】

ステップ S 5 4 9 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 の CCI デバイスは、ENCAPSULATED_REQUEST (GET_DIGESTS 要求) を拡張モード対応 CSI-2 受信回路 1 3 2 2 の CCI ホストに送信する。

【0701】

ステップ S 5 5 0 において、拡張モード対応 CSI-2 受信回路 1 3 2 2 の CCI ホストは、DELIVER_ENCAPSULATED_RESPONSE (DIGESTS 応答) を拡張モード対応 CSI-2 送信回路 1 3 0 4 の CCI デバイスに送信する。これにより、拡張モード対応 CSI-2 送信回路 1 3 0 4 の CCI デバイスは、拡張モード対応 CSI-2 受信回路 1 3 2 2 の CCI ホストから証明書チェーンダイジェストを取得する。

【0702】

ステップ S 5 5 1 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 の CCI デバイスは、ENCAPSULATED_RESPONSE_ACK (GET_CERTIFICATE 要求) を拡張モード対応 CSI-2 受信回路 1 3 2 2 の CCI ホストに送信する。

【0703】

ステップ S 5 5 2 において、拡張モード対応 CSI-2 受信回路 1 3 2 2 の CCI ホストは、DELIVER_ENCAPSULATED_RESPONSE (CERTIFICATE 応答) を拡張モード対応 CSI-2 送信回路 1 3 0 4 の CCI デバイスに送信する。これにより、CCI デバイス (レスポнда) は、CCI ホスト (リクエスタ) から証明書チェーンを取得してもよい。なお、この処理は、複数回実行されてもよい。

【0704】

ステップ S 5 5 3 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 の CCI デバイスは、ENCAPSULATED_RESPONSE_ACK を拡張モード対応 CSI-2 受信回路 1 3 2 2 の CCI ホストに送信する。

【0705】

ステップ S 5 5 4 において、拡張モード対応 CSI-2 受信回路 1 3 2 2 の CCI ホストと拡張モード対応 CSI-2 送信回路 1 3 0 4 の CCI デバイスとの間で、FINISH 要求および FINISH_RSP 応答が行われる。これにより、ステップ S 5 4 7 の KEY_EXCHANGE 要求によって開始された、拡張モード対応 CSI-2 受信回路 1 3 2 2 の CCI ホストと拡張モード対応 CSI-2 送信回路 1 3 0 4 の CCI デバイスとの間のハンドシェイクが完了される。

【0706】

ステップ S 5 5 5 において、拡張モード対応 CSI-2 受信回路 1 3 2 2 の CCI ホストと拡張モード対応 CSI-2 送信回路 1 3 0 4 の CCI デバイスとの間で、GET_MEASUREMENTS 要求および MEASUREMENTS 応答が行われる。これにより、拡張モード対応 CSI-2 受信回路 1 3 2 2 の CCI ホストは、拡張モード対応 CSI-2 送信回路 1 3 0 4 の CCI デバイスから測定データを取得する。なお、GET_MEASUREMENTS 要求は、上述した GET_ENCAPSULATED_REQUEST メカニズムを用いてレスポндаから発行されてもよい。同様に、他の要求も上述した GET_ENCAPSULATED_REQUEST メカニズムを用いてレスポндаから発行されてもよい。

【0707】

その後、ステップ S 5 5 6 では、ステップ S 5 4 7 と同様に KEY_EXCHANGE 要求 (channel=CSI-2, sessionID=E) および KEY_EXCHANGE_RSP 応答が行われ、ステップ S 5 5 7 では、ステップ S 5 5 4 と同様に FINISH 要求および FINISH_RSP 応答が行われる。そして、ステップ S 5 5 8 乃至 S 5 6 6 において、図 7 8 のステップ S 5 0 8 乃至 S 5 1 6 と同様の処理が行われる。

【0708】

<データ検証処理>

10

20

30

40

50

図 8 1 乃至図 8 3 を参照して、検証用パケットおよび被検証パケットを使用したデータ検証処理について説明する。

【0709】

図 8 1 および図 8 2 に示すように、拡張パケットは、パケットヘッダ PH、拡張パケットヘッダ ePH、パケットデータ、拡張パケットフッタ ePF、およびパケットフッタ PF で構成される。このような構成の拡張パケットにより、フレームスタート、埋込データ、画像データ、ユーザ定義データ、フレームエンド、書き込み命令 (CCI Write)、読み出し命令 (CCI Read)、および読み出し応答 (CCI Read 戻り値) を構成することができる。なお、パケットヘッダ PH、拡張パケットヘッダ ePH、パケットデータ、拡張パケットフッタ ePF、およびパケットフッタ PF は、その一部または全部を省略してもよい。即ち、拡張パケットヘッダ ePH およびパケットデータを少なくとも含むパケット構成を拡張パケットと定義する。

10

【0710】

ところで、拡張パケットヘッダ ePH、パケットデータ、拡張パケットフッタ ePF の何れかは、ノイズや干渉や攻撃によって正常に受信されない (メッセージが消失する) 可能性がある。そこで、拡張パケットフッタ末尾 ePF0 内は、拡張パケットヘッダ ePH、パケットデータ、および拡張パケットフッタ残り ePF1 の完全性を検証するための検証用パケットが格納されることが望ましい。完全性の検証は、例えば、誤り検出符号の一種である巡回冗長検査の CRC32 が用いられる。また、CRC32 の生成多項式は、例えば $X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$ が用いられる。

20

【0711】

被検証パケットには、パケットデータを用いることができる。または、被検証パケットには、拡張パケットヘッダおよびパケットデータを用いることができる。または、被検証パケットには、パケットデータおよび拡張パケットフッタ残り (ePF1) を用いることができる。または、被検証パケットには、拡張パケットヘッダ、パケットデータおよび拡張パケットフッタ残り (ePF1) を用いることができる。このような被検証パケットにより、少なくともパケットデータが保護される。

【0712】

つまり、イメージセンサ 1211 は、パケットデータの第 2 保護データ (例えば、CRC 演算値) を、セッション鍵を用いずに生成する第 2 保護部 (例えば、CRC 演算部) を備える。第 2 保護データは、例えば、高速データ送信の拡張パケットフッタ ePF 内に格納される。つまり、フレームスタート内、埋込データ内、画像データ内、ユーザ定義データ内、フレームエンド内、書き込み命令 (CCI Write) 内、読み出し命令 (CCI Read) 内、読み出し応答 (CCI Read 戻り値) 内などの何れかに格納される。

30

【0713】

拡張パケットフッタ ePF1 や ePF0 は、セキュリティ機能 (security feature) が定義されてもよい。つまり、イメージセンサ 1211 内にセキュリティ演算部 (例えば、暗号演算部、復号演算部、ハッシュ値演算部、メッセージ認証コード演算部、デジタル署名演算部) を備えてもよい。そして、セキュリティ演算の結果 (例えば、ハッシュ値、メッセージ認証コード、デジタル署名) が拡張パケットフッタ ePF 内に格納されてもよい。

40

【0714】

セキュリティ演算の結果が格納されるのは、拡張パケットフッタ ePF0 内ではなく拡張パケットフッタ ePF1 内であってもよく、拡張パケットフッタ内ではなく拡張パケットフッタ外であってもよい (例えば、埋込データ内または読み出し応答内)。イメージセンサ 1211 が備えるセキュリティ演算部は、セキュリティ部 1310 に含まれる。

【0715】

メッセージ認証コード (MAC: Message Authentication Code) としては、GMAC (Galois MAC)、CMAC (Cipher-based MAC)、HMAC (Hash-based MAC) などの何れかが用いられてもよい。例えば、AES (Advanced Encryption Standard) または SHA (Secure Hash Algorithm) が適用された、AES-GMAC、AES-CMAC、SHA2-HMA

50

C、SHA3-HMACなどの何れかが用いられてもよい。なお、AESのブロック長は128ビットであり、AESの鍵長は128ビット、192ビット、256ビットの何れかが選択される。

【0716】

拡張パケットフッタ内は、例えば、パケットデータを被検証パケットとして、または、拡張パケットヘッダおよびパケットデータを被検証パケットとして、ハッシュ（特に暗号学的ハッシュ）値、メッセージ認証コード、デジタル署名などの何れかのセキュリティ情報が格納されてもよい。その場合、攻撃者からの悪意ある改竄へ対して、さらなる耐性を持たせることができる。なお、拡張パケットフッタ「ePF1」内または「ePF1およびePF0」内は、誤り検出符号の一種である巡回冗長検査のCRCが格納されてもよい。

【0717】

つまり、イメージセンサ1211が完全性演算部（例えば、第1保護部=セキュリティ演算部、第2保護部=CRC演算部）を備え、完全性を演算した結果である完全性演算値（例えば、第1保護データ、第2保護データ）が拡張パケットフッタ内に格納されてもよい。なお、CRCは、機能安全のために用いられることが可能で、その完全性はハードウェア障害が検出されないことを防ぐために用いられることが可能である。一方、セキュリティ機能の完全性は、意図的な干渉または攻撃を検出するために用いられることが可能である。つまり、セキュリティ演算部は、暗号に基づく完全性演算値を演算し、CRC演算部は、暗号に基づかない完全性演算値を演算する。

【0718】

アプリケーションプロセッサ1212は、例えば、検証用パケットを用いることで、被検証パケットの完全性を検証できる。異常と判断される場合、例えば、被検証パケットおよび検証用パケットを含むパケットの再送を要求する要求メッセージの送信、イメージセンサ1211に異常があるかをイメージセンサ1211へ問い合わせる要求メッセージの送信、イメージセンサ1211の一部または全部の機能の停止をイメージセンサ1211へ要求する要求メッセージの送信、推進装置の推進停止、推進装置の推進制御の変更、推進制御に用いる優先データの変更などの何れかの処理が実行されてもよい。

【0719】

なお、完全性演算値は、例えば、埋込データ内や、画像データ（パケットデータ）内、ユーザ定義データ内、書き込み命令内、読み出し命令内、読み出し応答などの内の何れかに格納されるようにしてもよい。その場合、完全性演算値は、拡張パケットフッタ内に格納されないようにしてもよい。例えば、完全性演算値は、画像のライン単位ではなく画像のフレーム単位で格納されるようにしてもよく、その場合は効率的に完全性が演算される。その場合、完全性演算値は、例えば、画像データが送信された後の埋込データ内または読み出し応答内に格納される。

【0720】

図81のAに示す拡張パケットは、拡張パケットヘッダePH、パケットデータ、および拡張パケットフッタ残りePF1を被検証パケットとして、その被検証パケットを用いたセキュリティ演算により求められる計算値が格納された拡張パケットフッタ末尾ePF0を検証用パケットとした構成例となっている。

【0721】

図81のBに示す拡張パケットは、パケットデータおよび拡張パケットフッタ残りePF1を被検証パケットとして、その被検証パケットを用いたセキュリティ演算により求められる計算値が格納された拡張パケットフッタ末尾ePF0を検証用パケットとした構成例となっている。

【0722】

図81のCに示す拡張パケットは、拡張パケットヘッダePHおよびパケットデータを被検証パケットとして、その被検証パケットを用いたセキュリティ演算により求められる計算値が格納された拡張パケットフッタ末尾ePF0を検証用パケットとした構成例となっている。

【0723】

10

20

30

40

50

図 8 1 の D に示す拡張パケットは、パケットデータを被検証パケットとして、その被検証パケットを用いたセキュリティ演算により求められる計算値が格納された拡張パケットフッタ末尾 ePF0 を検証用パケットとした構成例となっている。

【 0 7 2 4 】

図 8 2 の A に示す拡張パケットは、拡張パケットヘッダ ePH およびパケットデータを被検証パケットとして、その被検証パケットを用いたセキュリティ演算により求められる計算値が格納された拡張パケットフッタ残り ePF1 を検証用パケットとした構成例となっている。

【 0 7 2 5 】

図 8 2 の B に示す拡張パケットは、拡張パケットヘッダ ePH およびパケットデータを被検証パケットとして、その被検証パケットを用いたセキュリティ演算により求められる計算値が格納された拡張パケットフッタ残り ePF1 および拡張パケットフッタ末尾 ePF0 を検証用パケットとした構成例となっている。

【 0 7 2 6 】

図 8 2 の C に示す拡張パケットは、パケットデータを被検証パケットとして、その被検証パケットを用いたセキュリティ演算により求められる計算値が格納された拡張パケットフッタ残り ePF1 を検証用パケットとした構成例となっている。

【 0 7 2 7 】

図 8 2 の D に示す拡張パケットは、パケットデータを被検証パケットとして、その被検証パケットを用いたセキュリティ演算により求められる計算値が格納された拡張パケットフッタ残り ePF1 および拡張パケットフッタ末尾 ePF0 を検証用パケットとした構成例となっている。

【 0 7 2 8 】

図 8 3 は、アプリケーションプロセッサ 1 2 1 2 において行われるデータ検証処理を説明するフローチャートである。

【 0 7 2 9 】

ステップ S 6 0 1 において、イメージセンサ 1 2 1 1 から送信されてきた拡張パケットが拡張モード対応 CSI-2 受信回路 1 3 2 2 により受信されると、セキュリティ部 1 3 2 6 は、その拡張パケットの被検証パケットを受信する。そして、セキュリティ部 1 3 2 6 が、被検証パケットの受信を完了すると、処理はステップ S 6 0 2 に進む。なお、被検証パケットの全部の受信が完了していなくても、セキュリティ演算の計算を開始可能な少なくとも一部（例えば、128ビット）の受信が完了していれば処理はステップ S 6 0 2 に進んでもよい。その場合、被検証パケットの全部の受信が完了するまで、被検証パケットの残りが引き続き受信される。

【 0 7 3 0 】

ステップ S 6 0 2 において、セキュリティ部 1 3 2 6 は、ステップ S 6 0 1 で受信した被検証パケットの少なくとも一部を用いたセキュリティ演算により求められる計算値の計算を開始する。

【 0 7 3 1 】

ステップ S 6 0 3 において、セキュリティ部 1 3 2 6 は、拡張モード対応 CSI-2 受信回路 1 3 2 2 を介して、イメージセンサ 1 2 1 1 から送信されてくる検証用パケットを受信する。そして、セキュリティ部 1 3 2 6 は、検証用パケットの受信を完了して、その検証用パケットに格納されている受信値（イメージセンサ 1 2 1 1 で計算された計算値）を取得すると処理はステップ S 6 0 4 に進む。

【 0 7 3 2 】

ステップ S 6 0 4 において、セキュリティ部 1 3 2 6 は、ステップ S 6 0 2 で開始した被検証パケットを用いたセキュリティ演算により求められる計算値の計算が完了（即ち、被検証パケットの全部を受信して、その全部を用いた計算が完了）すると、処理はステップ S 6 0 5 に進む。

【 0 7 3 3 】

ステップ S 6 0 5 において、セキュリティ部 1 3 2 6 は、ステップ S 6 0 3 で受信した受信値と、ステップ S 6 0 4 で求めた計算値とが一致したか否かを判定する。

【 0 7 3 4 】

ステップ S 6 0 5 において、セキュリティ部 1 3 2 6 が、受信値と計算値とが一致したと判定した場合、処理はステップ S 6 0 6 に進む。この場合、ステップ S 6 0 6 において、セキュリティ部 1 3 2 6 は、拡張モード対応 CSI-2 受信回路 1 3 2 2 が受信した拡張パケットは正常であると判断し、処理は終了される。

【 0 7 3 5 】

一方、ステップ S 6 0 5 において、セキュリティ部 1 3 2 6 が、受信値と計算値とが一致しないと判定した場合、処理はステップ S 6 0 7 に進む。この場合、ステップ S 6 0 7 において、セキュリティ部 1 3 2 6 は、拡張モード対応 CSI-2 受信回路 1 3 2 2 が受信した拡張パケットに異常が発生したと判断し、処理は終了される。

【 0 7 3 6 】

＜メッセージカウンタ値を利用した機能安全の確保＞

イメージセンサ 1 2 1 1 は、機能安全（例えば、メッセージ欠落を検出して適切に処置すること）を確保するために、メッセージカウンタ 1 3 0 8 がカウントするメッセージカウンタ値を、拡張パケットヘッダ内または拡張パケットフッタ内に格納することができる。例えば、イメージセンサ 1 2 1 1 が備えるメッセージカウンタ 1 3 0 8 は、イメージセンサ 1 2 1 1 からメッセージが送信されるたびにインクリメントまたはデクリメントされたメッセージカウンタ値を格納することができる。なお、イメージセンサ 1 2 1 1 は、仮想チャネル（バーチャルチャネル）ごとに独立したメッセージカウンタ 1 3 0 8 を設ける構成や、仮想チャネルで共通なメッセージカウンタ 1 3 0 8 を設ける構成としてもよい。

【 0 7 3 7 】

メッセージカウンタ 1 3 0 8 は、ある仮想チャネルの拡張パケットヘッダを含む最初のパケットにおいてメッセージカウンタ値を初期値（例えば、0 または最大値）に設定し、ある仮想チャネルの拡張パケットヘッダを含むデータを送信するたびにメッセージカウンタ値をインクリメントまたはデクリメントする。また、メッセージカウンタ 1 3 0 8 は、例えば、拡張パケットヘッダを含まないデータが送信される場合、メッセージカウンタ値をインクリメントまたはデクリメントせずに、次に拡張パケットヘッダを含むデータが送信されたときに、カウンタを再開する。

【 0 7 3 8 】

メッセージカウンタ 1 3 0 8 は、フレームスタートまたはフレームエンドに関わらずカウンタを継続してもよい。そして、メッセージカウンタ 1 3 0 8 は、メッセージカウンタ値が規定値（例えば、最大値または 0）までカウントされた場合、次のメッセージカウンタ値を初期値（例えば、0 または最大値）に戻して、カウンタを行う。なお、拡張パケットヘッダの一部は、ナンス値の一部が格納されてもよい。

【 0 7 3 9 】

なお、メッセージカウンタ値を受信する受信側（イメージセンサ 1 2 1 1 またはアプリケーションプロセッサ 1 2 1 2）は、メッセージが欠落した場合には、その欠落を即座に検知することができる。例えば、膨大な量のメッセージを意図的に混入させることでイメージセンサ 1 2 1 1 またはアプリケーションプロセッサ 1 2 1 2 の可用性を侵害する DoS（Denial-of-service）攻撃なども、受信側において即座に検知される。このため、メッセージカウンタ値は、拡張パケットヘッダ内に格納されることが望ましい。このような欠落や攻撃などを、より短時間で検出することができるようにすることで、受信側は、それらに対する対応を短い時間で開始することができ、例えば、高速移動または高速可動が可能な推進装置にとっては特に好適である。

【 0 7 4 0 】

なお、書き込み命令（CCI Write）、読み出し命令（CCI Read）、または読み出し応答（CCI Read 戻り値）についても、メッセージカウンタ値または完全性演算値が格納されるように構成されてもよく、拡張パケットに関連する要素が適用されてもよい。その場合

、書き込み命令、読み出し命令、または読み出し応答についても、機能安全に対応することや完全性を保護することなどが可能になる。

【0741】

図84は、イメージセンサ1211がメッセージカウンタ値を送信するメッセージカウンタ値送信処理を説明するフローチャートである。

【0742】

ステップS611において、メッセージカウンタ1308は、メッセージカウンタ値を初期化して0に設定する。

【0743】

ステップS612において、拡張モード対応CSI-2送信回路1304は、拡張パケットヘッダを送信するか否かを判定し、拡張パケットヘッダを送信すると判定されるまで処理は待機される。そして、ステップS612において、拡張モード対応CSI-2送信回路1304が、拡張パケットヘッダを送信すると判定した場合、処理はステップS613に進む。

【0744】

ステップS613において、拡張モード対応CSI-2送信回路1304は、メッセージカウンタ1308からメッセージカウンタ値を取得し、拡張パケットヘッダに格納する。

【0745】

ステップS614において、拡張モード対応CSI-2送信回路1304は、ステップS613でメッセージカウンタ値を格納した拡張パケットヘッダを送信する。

【0746】

ステップS615において、メッセージカウンタ1308は、メッセージカウンタ値が最大値までカウントされたか否かを判定する。ステップS615において、メッセージカウンタ1308が、メッセージカウンタ値が最大値までカウントされていないと判定した場合、処理はステップS616に進む。

【0747】

ステップS616において、メッセージカウンタ1308は、メッセージカウンタ値をインクリメントする。その後、処理はステップS612に戻り、以下、同様の処理が繰り返して行われる。

【0748】

一方、ステップS615において、メッセージカウンタ1308が、メッセージカウンタ値が最大値までカウントされたと判定した場合、処理はステップS611に戻ってメッセージカウンタ値が初期化された後、以下、同様の処理が繰り返して行われる。

【0749】

なお、このようにメッセージカウンタ値をインクリメントする他、例えば、メッセージカウンタ値を初期化して最大値に設定して、デクリメントを行ってもよい。

【0750】

<埋め込みデータについて>

図85乃至図88を参照して、埋め込みデータについて説明する。

【0751】

イメージセンサ1211は、埋込データを用いることで、データストリーム内にデバイス設定情報などの追加情報を含めることができる。埋込データは、1つ以上のライン（行）で構成され、イメージセンサ1211の構成データや、規格に従うレジスタ値、ベンダ固有のレジスタ値、フレーム形式の説明、統計値などの何れかを含むことが可能である。

【0752】

図85のAには、1つのラインの埋込データが示されており、埋め込みデータフォーマットコードに続いて、所望のデータ量の埋め込みデータが連続して配置され、その残りにパディングキャラクタが配置された構成となっている。

【0753】

埋込データには、画像データまたはユーザ定義データに関連する情報が含まれる。このため、画像データまたはユーザ定義データは圧縮されたデータであってもよいが、埋込デ

10

20

30

40

50

ータは、圧縮されてないデータ（非圧縮データ）であることが望ましい。従って、データの圧縮が用いられる場合、高速データ送信のフレーム内には、圧縮データ（画像データまたはユーザ定義データ）と非圧縮データ（埋込データ）とが混在することになる。

【0754】

埋込データは、埋込データへ追加されるレジスタ値の数に応じて、埋込データのライン（行）を複数設けることが可能である。また、埋込データの行数は、フレーム内で最初の埋込データ行におけるフレーム形式内の説明の一部によって指定されることが可能である。埋込データのライン長は、画像データまたはユーザ定義データのライン長より短くてもよいが、画像データまたはユーザ定義データのライン長を超えることは好ましくなく、画像データまたはユーザ定義データのライン長と同一であることが望ましい。埋込データの最初のピクセル値は、埋込データに用いられる形式を示してもよい。

10

【0755】

ナンス値の一部または全部は、図85のBに示すようなベンダ固有コード（Vendor specific）またはリザーブドコード（Reserved for future use）を示す埋込データの少なくとも一部内へ格納されて送信されてもよい。フレーム内において埋込データは、フレームスタートと最初の画像データまたはユーザ定義データとの間、および、最後の画像データまたはユーザ定義データとフレームエンドとの間の何れかに格納される。ただし、最後の画像データまたはユーザ定義データとフレームエンドとの間の埋込データは省略してもよい。

【0756】

20

図86には、イメージセンサ1211から送信される2フレーム分の画像データのデータ構造の一例が示されている。

【0757】

図86に示すように、第1のバーチャルチャネルのフレームスタート（VC1 FS）が送信された後、読み出し命令および読み出し応答に続いて、第2のバーチャルチャネルのフレームスタート（VC2 FS）が送信される。次に、第1のバーチャルチャネルの第1の埋め込みデータ（VC1 Emb Data）および第2のバーチャルチャネルの第1の埋め込みデータ（VC2 Emb Data）が送信される。そして、1フレーム分の第1のバーチャルチャネルの画像データ（VC1 Img Data）および第2のバーチャルチャネルのユーザ定義データ（VC2 UD Data）が送信される。1フレーム分の送信が完了すると、第1のバーチャルチャネルの第2の埋め込みデータ（VC1 Emb Data）および第2のバーチャルチャネルの第2の埋め込みデータ（VC2 Emb Data）が送信される。その後、第1のバーチャルチャネルのフレームエンド（VC1 FE）が送信された後、読み出し命令および読み出し応答に続いて、第2のバーチャルチャネルのフレームエンド（VC2 FE）が送信される。

30

【0758】

図86では、第1のバーチャルチャネルと第2のバーチャルチャネルとでメッセージカウンタ値が共通化される例が示されている。このとき第1のバーチャルチャネルと第2のバーチャルチャネルとで独立したセージカウンタが設けられる構成としてもよい。また、ユーザ定義データは、画像データなどであってもよい。

【0759】

40

ここで、ナンス値の一部または全部は、例えば、フレームスタートからフレームエンドまでの期間内、またはフレームエンドからフレームスタートまでの期間内（フレームブランキング期間）に格納される。また、フレームスタートからフレームエンドまでの期間内でナンス値を格納できるのは、例えば、埋込データ内、画像データ内、非画像データ内、およびラインブランキング期間内の何れかである。また、第2のバーチャルチャネルに格納されてもよい。

【0760】

フレームスタートおよびフレームエンドを定義することによって、例えば、高速データ送信の開始および終了をイメージセンサからプロセッサへ通知することが可能となる。また、イメージセンサは、フレーム送信周期を一定に保つことが可能となる。なお、埋込デ

50

ータは、画像データを表す属性や画像データに関連する情報（メタデータ）などが格納されるデータである。

【0761】

本実施の形態では、画像データの高速データ送信を阻害せずに、ナンス値の高速データ送信が実行される例を説明する。つまり、画像データの高速データ送信とナンス値の高速データ送信とが、並列実行ではなく直列実行される例を説明する。ただし、画像データの高速データ送信とナンス値の送信（高速データ送信または低速コマンド送信）とで通信経路が異なる場合、並列実行されてもよい。

【0762】

なお、高速データ送信と低速コマンド送信とは、フィルタによる周波数分離が可能なので、消費電力に問題なければ、送信の一部または全部が重複（並列実行）されていても構わない。ナンス値の一部または全部は、複数フレームごとに送信されてもよいが、例えばフレーム欠落などの理由によって、1フレームごとに送信される方が望ましい。例えば、フレームスタート（Frame Start ; FS）パケットはFrame Start Code（Data Type = 0x00）を含み、フレームエンド（Frame End ; FE）パケットはFrame End Code（Data Type = 0x01）を含む。

【0763】

図87は、イメージセンサ1211が画像データを送信する画像データ送信処理を説明するフローチャートである。

【0764】

ステップS621において、拡張モード対応CSI-2送信回路1304は、高速データ送信の開始命令を受信したか否かを判定し、高速データ送信の開始命令を受信したと判定されるまで、処理が待機される。そして、ステップS621において、拡張モード対応CSI-2送信回路1304が、高速データ送信の開始命令を受信したと判定した場合、処理はステップS622に進む。

【0765】

ステップS622において、画素1301が撮像を開始し、画素1301から出力される画像データが、AD変換器1302および画像処理部1303を介して拡張モード対応CSI-2送信回路1304に供給される。

【0766】

ステップS623において、拡張モード対応CSI-2送信回路1304は、第1のバーチャルチャネルのフレームスタートを送信する。

【0767】

ステップS624において、拡張モード対応CSI-2送信回路1304は、第2のバーチャルチャネルのフレームスタートを送信する。

【0768】

ステップS625において、拡張モード対応CSI-2送信回路1304は、第1のバーチャルチャネルの第1の埋め込みデータを送信する。

【0769】

ステップS626において、拡張モード対応CSI-2送信回路1304は、第2のバーチャルチャネルの第1の埋め込みデータを送信する。

【0770】

ステップS627において、拡張モード対応CSI-2送信回路1304は、第1のバーチャルチャネルの画像データを送信する。

【0771】

ステップS628において、拡張モード対応CSI-2送信回路1304は、第2のバーチャルチャネルのユーザ定義データを送信する。

【0772】

ステップS629において、拡張モード対応CSI-2送信回路1304は、1フレーム分の画像データの送信が完了したか否かを判定する。

10

20

30

40

50

【0773】

ステップS629において、拡張モード対応CSI-2送信回路1304が、1フレーム分の画像データの送信が完了していないと判定した場合、処理はステップS627に戻り、以下、同様の処理が繰り返して行われる。一方、ステップS629において、拡張モード対応CSI-2送信回路1304が、1フレーム分の画像データの送信が完了したと判定した場合、処理はステップS630に進む。

【0774】

ステップS630において、拡張モード対応CSI-2送信回路1304は、第1のバーチャルチャネルの第2の埋め込みデータを送信する。

【0775】

ステップS631において、拡張モード対応CSI-2送信回路1304は、第2のバーチャルチャネルの第2の埋め込みデータを送信する。

【0776】

ステップS632において、拡張モード対応CSI-2送信回路1304は、第1のバーチャルチャネルのフレームエンドを送信する。

【0777】

ステップS633において、拡張モード対応CSI-2送信回路1304は、第2のバーチャルチャネルのフレームエンドを送信する。

【0778】

ステップS634において、拡張モード対応CSI-2送信回路1304は、高速データ送信の終了命令を受信したか否かを判定する。

【0779】

ステップS634において、拡張モード対応CSI-2送信回路1304が、高速データ送信の終了命令を受信していないと判定した場合、処理はステップS622に戻り、以下、同様の処理が繰り返して行われる。一方、ステップS634において、拡張モード対応CSI-2送信回路1304が、高速データ送信の終了命令を受信したと判定した場合、処理は終了される。

【0780】

撮像開始は、高速データ送信の終了命令を受信するまで継続実行されてもよく、高速データ送信の開始命令を受信するたびに実行されてもよい。

【0781】

図88は、イメージセンサ1211が完全性演算値を送信する完全性演算値送信処理を説明するフローチャートである。

【0782】

ステップS641において、セキュリティ部1310は、第1のバーチャルチャネルのセッション鍵を導出する。

【0783】

ステップS642において、セキュリティ部1310は、第2のバーチャルチャネルのセッション鍵を導出する。

【0784】

ステップS643において、メッセージカウンタ1308は、メッセージカウント値の上位カウント値を初期化して0に設定する。

【0785】

ステップS644において、メッセージカウンタ1308は、メッセージカウント値の低位カウント値を初期化して0に設定する。

【0786】

ステップS645において、拡張モード対応CSI-2送信回路1304は、セッションを終了するか否かを判定し、セッションを終了しないと判定された場合、処理はステップS646に進む。

【0787】

10

20

30

40

50

ステップ S 6 4 6 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 は、第 1 のバーチャルチャネルの拡張パケットを送信するか否かを判定する。

【0 7 8 8】

ステップ S 6 4 6 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 が、第 1 のバーチャルチャネルの拡張パケットを送信しないと判定した場合、処理はステップ S 6 4 5 に戻り、以下、同様の処理が繰り返して行われる。一方、ステップ S 6 4 6 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 が、第 1 のバーチャルチャネルの拡張パケットを送信すると判定した場合、処理はステップ S 6 4 7 に進む。

【0 7 8 9】

ステップ S 6 4 7 において、セキュリティ部 1 3 1 0 は、ステップ S 6 4 1 で導出した第 1 のバーチャルチャネルのセッション鍵を用いて、第 1 のバーチャルチャネルの完全性演算値を演算する。

10

【0 7 9 0】

ステップ S 6 4 8 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 は、ステップ S 6 4 7 で算出された完全性演算値を第 1 のバーチャルチャネルの拡張パケットに配置し、その第 1 のバーチャルチャネルの拡張パケットを送信する。

【0 7 9 1】

ステップ S 6 4 9 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 は、第 2 のバーチャルチャネルの拡張パケットを送信するか否かを判定し、第 2 のバーチャルチャネルの拡張パケットを送信と判定されるまで処理を待機する。そして、ステップ S 6 4 9 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 が、第 2 のバーチャルチャネルの拡張パケットを送信すると判定した場合、処理はステップ S 6 5 0 に進む。

20

【0 7 9 2】

ステップ S 6 5 0 において、セキュリティ部 1 3 1 0 は、ステップ S 6 4 2 で導出した第 2 のバーチャルチャネルのセッション鍵を用いて、第 2 のバーチャルチャネルの完全性演算値を演算する。

【0 7 9 3】

ステップ S 6 5 1 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 は、ステップ S 6 5 0 で算出された完全性演算値を第 2 のバーチャルチャネルの拡張パケットに配置し、その第 2 のバーチャルチャネルの拡張パケットを送信する。

30

【0 7 9 4】

ステップ S 6 5 2 において、メッセージカウンタ 1 3 0 8 は、メッセージカウント値の下位カウント値が最大値までカウントされたか否かを判定する。

【0 7 9 5】

ステップ S 6 5 2 において、メッセージカウンタ 1 3 0 8 が、メッセージカウント値の下位カウント値が最大値までカウントされていないと判定した場合、処理はステップ S 6 5 3 に進む。ステップ S 6 5 3 において、メッセージカウンタ 1 3 0 8 は、メッセージカウント値の下位カウント値をインクリメントした後、処理はステップ S 6 4 5 に戻り、以下、同様の処理が繰り返して行われる。

【0 7 9 6】

40

一方、ステップ S 6 5 2 において、メッセージカウンタ 1 3 0 8 が、メッセージカウント値の下位カウント値が最大値までカウントされたと判定した場合、処理はステップ S 6 5 4 に進む。ステップ S 6 5 4 において、メッセージカウンタ 1 3 0 8 は、メッセージカウント値の上位カウント値をインクリメントした後、処理はステップ S 6 4 4 に戻り、以下、同様の処理が繰り返して行われる。

【0 7 9 7】

そして、ステップ S 6 4 5 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 が、セッションを終了すると判定した場合、処理はステップ S 6 5 5 に進む。

【0 7 9 8】

ステップ S 6 5 5 において、セキュリティ部 1 3 1 0 は、第 1 のバーチャルチャネルの

50

セッション鍵と第2のバーチャルチャネルのセッション鍵とを破棄またはクリーンアップし、その後、処理は終了される。

【0799】

＜画像データのデータ構造の変形例＞

図89乃至図91を参照して、画像データのデータ構造について説明する。

【0800】

図89には、画像データのデータ構造の第1の変形例が示されている。

【0801】

図89に示す画像データのデータ構造では、第1のバーチャルチャネルおよび第2のバーチャルチャネルで共通化されたメッセージカウンタ値が用いられている。

【0802】

ただし、セッション鍵またはメッセージカウンタは、第1のバーチャルチャネルおよび第2のバーチャルチャネルで共通化されてもよい。また、画像データまたは埋込データは、他データへ置き換えられてもよい。例えば、埋込データは、画像データへ置き換えられてもよい。一方、メッセージカウンタは、仮想チャネル（VC）を跨いでカウントすることによって、共通化されてもよい。

【0803】

図90には、画像データのデータ構造の第2の変形例が示されている。

【0804】

図90に示す画像データのデータ構造では、Write（CCI書き込み命令）、Read1（CCI読み出し命令）、およびRead2（CCI読み出し応答）で、それぞれ独立したメッセージカウンタ値が用いられている。

【0805】

図91には、画像データのデータ構造の第3の変形例が示されている。

【0806】

図91に示す画像データのデータ構造では、CCIアップリンク（WriteおよびRead1）およびCCIダウンリンク（Read2）で、それぞれ独立したメッセージカウンタ値が設けられている。つまり、メッセージカウンタ値は、Write（CCI書き込み命令）とRead1（CCI読み出し命令）とで共通化されてもよい。

【0807】

＜ナンス値について＞

ナンス値は、例えば、同じセッション鍵に対してnumber used onceであるため、セッション鍵を用いる暗号化演算または復号演算の初期化ベクトル（initialization vector）の一部または全部として用いられる。そのため、イメージセンサ1211が暗号化演算に用いたナンスが、イメージセンサ1211から送信されてアプリケーションプロセッサ1212で受信されることによって、アプリケーションプロセッサ1212は復号演算に必要なナンス値を入手できる。

【0808】

つまり、イメージセンサ1211は、画像データを送信する前にナンス値を送信することが望ましい。具体的には、あるフレーム内の画像データに対応するナンス値の一部または全部は、1つ前にフレーム内の最後の画像データが送信完了された後から、あるフレーム内の最初の画像データが送信開始される前までの、読み出し応答内や、ユーザ定義データ内、埋込データ内（画像データ直後）、フレームエンド内、フレームスタート内、埋込データ内（画像データ直前）などの何れかに格納される。

【0809】

例えば、低速コマンド送信のマスタであるアプリケーションプロセッサ1212は、低速コマンド送信のスレーブであるイメージセンサ1211から高速データ送信によって送信されたフレームスタートや、埋込データ、画像データ、ユーザ定義データ、フレームエンドなどの何れかの受信開始または受信完了に応じて、イメージセンサ1211内のナンス値をアプリケーションプロセッサ1212へ読み出すことを要求する読み出し命令を低

10

20

30

40

50

速コマンド送信によって送信してもよい。

【0810】

イメージセンサ1211は、アプリケーションプロセッサ1212から送信された読み出し命令を受信し、それに応じたナンス値を高速データ送信によって送信する。そして、アプリケーションプロセッサ1212が読み出し応答を受信することによって、イメージセンサ1211からアプリケーションプロセッサ1212へナンス値を通知できる。

【0811】

イメージセンサ1211から通知されたナンス値はアプリケーションプロセッサ1212内で用いられるので、ナンス値の一部または全部は、フレームエンドと次のフレームスタートとの間の画像データが送信されないフレームブランキングの期間内に送信されることが望ましい。ただし、最初のフレーム（Frame Number = 1）については、イメージセンサ1211とアプリケーションプロセッサ1212とで最初のナンス値（初期値）を事前合意しておくか、最初のナンス値の一部または全部が画像データの送信開始までにアプリケーションプロセッサ1212で受信されていればよい。

【0812】

この読み出し命令は、例えば、I2CまたはI3Cの規格におけるRead/WriteのReadに相当する。一方、読み出し応答は、Read戻り値に相当する。なお、読み出し応答のタイミングを調整するために、アプリケーションプロセッサ1212が高速データ送信を受信してから、読み出し命令を送信するまでの間に、所定時間を待機するタイマーが設けられてもよい。

【0813】

<I2CおよびI3Cについて>

I2CバスまたはI²Cバスと呼ばれる場合もある集積回路間シリアルバスは、低速周辺装置をアプリケーションプロセッサ1212に接続する際に使用することを意図していたシリアルシングルエンドコンピュータバスである。I2Cバスは、I2Cバス上で送信される様々なメッセージに対して、各デバイスがマスタおよびスレーブとして働くことができるマルチマスタバスである。

【0814】

I2Cバスは、シリアルデータライン(SDA)およびシリアルクロックライン(SCL)を含む2つの双方向オープンドレインコネクタのみを使用して、データを送信することができる。それらのコネクタは通常、プルアップ抵抗器によって終端される信号線を含む。I2Cバスの動作を管理するプロトコルは、メッセージの基本タイプを規定し、それらのメッセージはそれぞれSTARTで開始し、STOPで終了する。I2Cバスは7ビットアドレス指定を使用し、2つのタイプのノードを規定する。

【0815】

マスタノードは、クロックを生成し、スレーブノードとの通信を開始するノードである。スレーブノードは、クロックを受信し、マスタによってアドレス指定されたときに応答するノードである。I2Cバスはマルチマスタバスであり、それは、任意の数のマスタノードが存在できることを意味する。さらに、マスタとスレーブの役割は、メッセージ間で(すなわち、STOPが送られた後)変更される場合がある。カメラ実装である本実施の形態では、センサから画像を取り込み、そのような画像データをベースバンドプロセッサの中のメモリへ送信するために片方向送信が使用されてもよく、一方、ベースバンドプロセッサと、センサならびに他の周辺デバイスとの間で制御データが交換されてもよい。

【0816】

一例では、ベースバンドプロセッサとイメージセンサ（または1つもしくは複数のスレーブノード）との間のそのような制御データのために、カメラ制御インターフェース(CCI)プロトコルが使用される場合がある。一例では、CCIプロトコルは、イメージセンサとベースバンドプロセッサとの間のI2Cシリアルバスを介して実施されてもよい。従来のI2Cシステム、すなわちカメラ制御インターフェースベースのカメラシステムは、スレーブノードがバスを使用することを望むことを、スレーブノードがマスタノードへ示すことを可

10

20

30

40

50

能にするために、スレーブデバイスごとに別個の割り込み（IRQ）ラインを使用する。

【0817】

一方、I3Cの通信規格は、データを伝送するSDA線と、クロック信号を伝送するSCL線との2本の信号線を介して通信を行う規格である。この規格において、デバイス（プロセッサなど）は、マスタまたはスレーブとして動作するデバイスと、スレーブとしてのみ動作するデバイスとに分類される。例えば、プロセッサは、マスタまたはスレーブとして動作し、センサはスレーブとしてのみ動作する。

【0818】

ここで、マスタは、スレーブを制御するデバイスであり、スレーブは、マスタの制御に従って動作するデバイスである。また、I3Cでは1つのマスタに対して複数のスレーブを接続することができる。また、1つのスレーブに対して複数のマスタが信号を送信することができ、この通信を以下、「マルチマスタ通信」と称する。さらに、マスタを介さずにスレーブ同士で通信を行うことができ、この通信は、「ピアツーピア通信」と呼ばれる。また、スレーブは、他のデバイスの通信によりSDA線が通信中（ビジー）である間に、その通信に割り込んで通信を行うことができ、この割り込みは、「帯域内割り込み（In-Band Interrupt）」と呼ばれる。

【0819】

上述のマルチマスタ通信、帯域内割り込み、および、ピアツーピア通信においては、複数のデバイスが同時に送信した信号がSDA線において衝突するおそれがある。例えば、マスタが、あるスレーブへ信号を送信している間に、別のスレーブが帯域内割り込みを行ってマスタへ信号を送信すると、マスタからの信号とスレーブからの信号とが衝突してしまう。このため、I3Cにおけるデバイスは、衝突を検出してデバイス同士を調停する機能を有する。

【0820】

上述した割り込み機能を用いると、アプリケーションプロセッサ1212と簡単に同期をとれるので、イメージセンサ1211が決めるタイミングで割り込み実行することによって、イメージセンサ1211が決めるタイミングに応じてナンス関連情報が送信される。ただし、イメージセンサ1211は、帯域内割り込みによって読み出し命令をトリガし、それに応じて読み出し応答を送信してもよいし、帯域内割り込みによって読み出し命令を省略して読み出し応答を送信してもよい。

【0821】

<完全性演算値処理>

図92乃至図95を参照して、完全性演算値処理について説明する。

【0822】

図92は、イメージセンサ1211が完全性演算値を送信する完全性演算値処理の第1の処理例を説明するフローチャートである。

【0823】

ステップS661において、セキュリティ部1310は、セッション鍵を導出する。

【0824】

ステップS662において、メッセージカウンタ1308は、メッセージカウント値を初期化して0に設定する。

【0825】

ステップS663において、拡張モード対応CSI-2送信回路1304は、セッションを終了するか否かを判定し、セッションを終了しないと判定された場合、処理はステップS664に進む。

【0826】

ステップS664において、拡張モード対応CSI-2送信回路1304は、拡張パケットを送信するか否かを判定する。

【0827】

ステップS664において、拡張モード対応CSI-2送信回路1304が、拡張パケット

10

20

30

40

50

を送信しないと判定した場合、処理はステップ S 6 6 3 に戻り、以下、同様の処理が繰り返して行われる。一方、ステップ S 6 6 4 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 が、拡張パケットを送信すると判定した場合、処理はステップ S 6 6 5 に進む。

【0828】

ステップ S 6 6 5 において、セキュリティ部 1 3 1 0 は、メッセージカウンタ値を用いて、完全性演算値を演算する。

【0829】

ステップ S 6 6 6 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 は、ステップ S 6 6 5 で算出された完全性演算値を拡張パケットに配置し、その拡張パケットを送信する。

【0830】

ステップ S 6 6 7 において、メッセージカウンタ 1 3 0 8 は、メッセージカウンタ値が最大値までカウントされたか否かを判定する。ステップ S 6 6 7 において、メッセージカウンタ 1 3 0 8 が、メッセージカウンタ値が最大値までカウントされていないと判定した場合、処理はステップ S 6 6 8 に進む。

【0831】

ステップ S 6 6 8 において、メッセージカウンタ 1 3 0 8 は、メッセージカウンタ値をインクリメントする。その後、処理はステップ S 6 6 2 に戻り、以下、同様の処理が繰り返して行われる。

【0832】

一方、ステップ S 6 6 7 において、メッセージカウンタ 1 3 0 8 が、メッセージカウンタ値が最大値までカウントされたと判定した場合、処理はステップ S 6 6 9 に進む。ステップ S 6 6 9 において、セキュリティ部 1 3 1 0 は、セッション鍵を更新した後、処理はステップ S 6 6 3 に戻り、以下、同様の処理が繰り返して行われる。

【0833】

そして、ステップ S 6 6 3 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 が、セッションを終了すると判定した場合、処理はステップ S 6 7 0 に進む。

【0834】

ステップ S 6 7 0 において、セキュリティ部 1 3 1 0 は、セッション鍵を破棄またはクリアアップし、その後、処理は終了される。

【0835】

このように、画像ラインごとの MAC 値を演算して拡張パケットフッタ内に格納して送信する場合、メッセージカウンタ値は、拡張パケットを送信するごとに 1 ずつインクリメントされるので、 2^{16} 回でメッセージカウンタ値は一周する。例えば、フレームレートが 60 fps で画素数 4096×2160 (横×縦) の 4K データを送信する場合、フレームスタートと埋込データとフレームエンドとの 3 ラインを加算した 2163 ラインの拡張パケットを 1 フレーム内で送信することを想定すれば、 $(2^{16}) / (60 \times 2163) \approx 0.5$ 秒でメッセージカウンタ値が一周する。

【0836】

例えば、イメージセンサ 1 2 1 1 が、同じセッション鍵で同じ初期化ベクトル値を用いてメッセージの Galois Message Authentication Code (GMAC) 値などの MAC 値を演算してメッセージおよび MAC 値を送信する場合、攻撃者はメッセージおよび MAC 値の連立方程式を計算することによってセッション鍵を簡単に入手できる。その場合、攻撃者は、MAC 値を自由に改竄できるようになるため、メッセージの成りすまし、改竄、リプレイなどの攻撃が可能になる。そのため、メッセージカウンタ値を初期化ベクトルの可変部分、つまりナンス値として用いる場合、メッセージカウンタ値が一周するまでにセッション鍵を更新する必要がある。例えば、フレームブランキングまたはラインブランキングの期間を活用することによって、ナンス値が一周 (ロールオーバー) するまでにセッション鍵が更新されればよい。

【0837】

図 9 3 は、イメージセンサ 1 2 1 1 が完全性演算値を送信する完全性演算値処理の第 2

10

20

30

40

50

の処理例を説明するフローチャートである。

【0838】

ステップS681において、セキュリティ部1310は、セッション鍵を導出する。

【0839】

ステップS682において、メッセージカウンタ1308は、メッセージカウント値の上位カウント値を初期化して0に設定する。

【0840】

ステップS683において、メッセージカウンタ1308は、メッセージカウント値の下位カウント値を初期化して0に設定する。

【0841】

ステップS684において、拡張モード対応CSI-2送信回路1304は、セッションを終了するか否かを判定し、セッションを終了しないと判定された場合、処理はステップS685に進む。

【0842】

ステップS685において、拡張モード対応CSI-2送信回路1304は、拡張パケットを送信するか否かを判定する。

【0843】

ステップS685において、拡張モード対応CSI-2送信回路1304が、拡張パケットを送信しないと判定した場合、処理はステップS684に戻り、以下、同様の処理が繰り返して行われる。一方、ステップS685において、拡張モード対応CSI-2送信回路1304が、拡張パケットを送信すると判定した場合、処理はステップS686に進む。

【0844】

ステップS686において、セキュリティ部1310は、メッセージカウント値の上位カウント値および下位カウント値を用いて、完全性演算値を演算する。

【0845】

ステップS687において、拡張モード対応CSI-2送信回路1304は、ステップS686で算出された完全性演算値を拡張パケットに配置し、その拡張パケットを送信する。

【0846】

ステップS688において、メッセージカウンタ1308は、メッセージカウント値の下位カウント値が最大値までカウントされたか否かを判定する。ステップS688において、メッセージカウンタ1308が、メッセージカウント値の下位カウント値が最大値までカウントされていないと判定した場合、処理はステップS689に進む。

【0847】

ステップS689において、メッセージカウンタ1308は、メッセージカウント値の下位カウント値をインクリメントする。その後、処理はステップS684に戻り、以下、同様の処理が繰り返して行われる。

【0848】

一方、ステップS688において、メッセージカウンタ1308が、メッセージカウント値の下位カウント値が最大値までカウントされたと判定した場合、処理はステップS690に進む。ステップS690において、メッセージカウンタ1308は、メッセージカウント値の上位カウント値をインクリメントした後、処理はステップS683に戻り、以下、同様の処理が繰り返して行われる。

【0849】

そして、ステップS684において、拡張モード対応CSI-2送信回路1304が、セッションを終了すると判定した場合、処理はステップS691に進む。

【0850】

ステップS691において、セキュリティ部1310は、セッション鍵を破棄またはクリアアップし、その後、処理は終了される。

【0851】

このように、メッセージカウント値を初期化ベクトルの一部、つまりナンス値の一部（

10

20

30

40

50

例えば、下位カウント値)として用いる場合、ナンス値の残り(例えば、上位カウント値)も併用することによって、セッション鍵の更新を不要にすること、または、セッション鍵の更新頻度を減らすことができる。

【0852】

例えば、フレームレートが60fpsで画素数4096×2160(横×縦)の4Kデータを送信する場合、ナンス値が一周するのは、

- ・16ビット幅の上位カウント値を併用すると $2^{32} \div 60 \div 2163$ 9時間
- ・20ビット幅の上位カウント値を併用すると $2^{36} \div 60 \div 2163$ 6日
- ・24ビット幅の上位カウント値を併用すると $2^{40} \div 60 \div 2163$ 98日
- ・28ビット幅の上位カウント値を併用すると $2^{44} \div 60 \div 2163$ 4年
- ・32ビット幅の上位カウント値を併用すると $2^{48} \div 60 \div 2163$ 69年

となる。

【0853】

ここで、イメージセンサ1211またアプリケーションプロセッサ1212の電源が再起動(OFFの後にON)される場合、保護された画像データを再び送信する前に鍵交換が必要になるので、それに応じてセッション鍵は更新される。例えば、一般的な車載用途で6日以上も電源を再起動しない可能性は低く、4年以上も電源を再起動しない可能性は極めて低いので、上位カウント値は20~28ビット幅あれば十分である。もちろん、その限りではなく、それ以上のビット幅を用いてもよい。

【0854】

例えば、給油式の車両であれば給油の際に電源OFFとすればよく、給油式または充電式の車両であっても車両点検の際に電源OFFとすれば、保護された画像データを再び送信する前に鍵交換が必要になるので、それに応じてセッション鍵は更新される。例えば、IoT(Internet of ThingsまたはIntelligence of Things)向けイメージセンサが想定される場合、電源が再起動されないことも想定されるので、上位カウント値は32ビット幅あれば十分である。もちろん、その限りではなく、それ以上のビット幅を用いてもよい。

【0855】

図94は、イメージセンサ1211が完全性演算値を送信する完全性演算値処理の第3の処理例を説明するフローチャートである。

【0856】

ステップS701において、セキュリティ部1310は、セッション鍵を導出する。

【0857】

ステップS702において、メッセージカウンタ1308は、フレームカウント値を初期化して1に設定する。

【0858】

ステップS703において、拡張モード対応CSI-2送信回路1304は、セッションを終了するか否かを判定し、セッションを終了しないと判定された場合、処理はステップS704に進む。

【0859】

ステップS704において、拡張モード対応CSI-2送信回路1304は、拡張パケットを送信するか否かを判定する。

【0860】

ステップS704において、拡張モード対応CSI-2送信回路1304が、拡張パケットを送信しないと判定した場合、処理はステップS703に戻り、以下、同様の処理が繰り返して行われる。一方、ステップS704において、拡張モード対応CSI-2送信回路1304が、拡張パケットを送信すると判定した場合、処理はステップS705に進む。

【0861】

ステップS705において、セキュリティ部1310は、フレームカウント値を用いて行われる完全性演算値の演算を準備する。

【0862】

ステップ S 7 0 6 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 は、拡張パケットを送信する。

【 0 8 6 3 】

ステップ S 7 0 7 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 は、フレーム内のフレームエンド以外の送信が完了したか否かを判定する。ステップ S 7 0 7 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 が、フレーム内のフレームエンド以外の送信が完了していないと判定した場合、処理はステップ S 7 0 3 に戻り、以下、同様の処理が繰り返して行われる。一方、ステップ S 7 0 7 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 が、フレーム内のフレームエンド以外の送信が完了したと判定した場合、処理はステップ S 7 0 8 に進む。

10

【 0 8 6 4 】

ステップ S 7 0 8 において、セキュリティ部 1 3 1 0 は、フレームカウント値を用いて行われる完全性演算値の演算を完了する。

【 0 8 6 5 】

ステップ S 7 0 9 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 は、フレームエンドとともに完全性演算値を送信する。

【 0 8 6 6 】

ステップ S 7 1 0 において、メッセージカウンタ 1 3 0 8 は、フレームカウント値が規定値までカウントされたか否かを判定する。ステップ S 7 1 0 において、メッセージカウンタ 1 3 0 8 が、フレームカウント値が規定値までカウントされていないと判定した場合、処理はステップ S 7 1 1 に進む。

20

【 0 8 6 7 】

ステップ S 7 1 1 において、メッセージカウンタ 1 3 0 8 は、フレームカウント値をインクリメントする。その後、処理はステップ S 7 0 3 に戻り、以下、同様の処理が繰り返して行われる。

【 0 8 6 8 】

一方、ステップ S 7 1 0 において、メッセージカウンタ 1 3 0 8 が、フレームカウント値が規定値までカウントされたと判定した場合、処理はステップ S 7 1 2 に進む。ステップ S 7 1 2 において、セキュリティ部 1 3 1 0 は、セッション鍵を更新した後、処理はステップ S 7 0 2 に戻り、以下、同様の処理が繰り返して行われる。

30

【 0 8 6 9 】

そして、ステップ S 7 0 3 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 が、セッションを終了すると判定した場合、処理はステップ S 7 1 3 に進む。

【 0 8 7 0 】

ステップ S 7 1 3 において、セキュリティ部 1 3 1 0 は、セッション鍵を破棄またはクリーンアップし、その後、処理は終了される。

【 0 8 7 1 】

このように、イメージセンサ 1 2 1 1 は、画像フレームごとの完全性演算値を演算して一括送信してもよい。その場合の完全性演算値は、画像データ以降の埋込データ内またはユーザ定義データ内または読み出し応答内に格納されて送信される。

40

【 0 8 7 2 】

フレームスタートまたはフレームエンドは、例えば、16ビットのフレーム番号を含んでもよい。このフレーム番号は、所定のフレームに対応するフレームスタートとフレームエンドとで同一であってもよい。16ビットのフレーム番号を使用する場合、フレーム番号が機能せず、ゼロに設定されたままのユースケースと区別するために、非ゼロであることが望ましいが、その限りではない。

【 0 8 7 3 】

フレーム番号は、同じ仮想チャネルを持つフレームスタートパケットごとに1または2ずつインクリメントし、定期的に1へリセットされる。例えば、破損のために画像フレームがマスクされている（つまり、送信されてない）場合、フレーム番号は2ずつ増えても

50

よい。

【0874】

このような場合に対応するために、必要に応じて、フレーム番号のシーケンス内で1または2のインクリメントを自由に混在させてもよい。つまり、1ずつインクリメントされる場合、 $2^{16}-1$ 回でフレーム番号は一周する。また、フレームレートが60fpsである場合、 $(2^{16}-1) \div 60$ 18分でフレーム番号が一周する。

【0875】

例えば、イメージセンサ1211が、同じセッション鍵で同じ初期化ベクトル値を用いてメッセージのGalois Message Authentication Code (GMAC) 値などのMAC値を演算してメッセージおよびMAC値を送信する場合、攻撃者はメッセージおよびMAC値の連立方程式を計算することによってセッション鍵を簡単に入手できる。その場合、攻撃者は、MAC値を自由に改竄できるようになるため、メッセージの成りすまし、改竄、リプレイなどの攻撃が可能になる。

10

【0876】

そのため、フレーム番号を初期化ベクトル、つまりナンス値として用いる場合、フレーム番号が一周するまでにセッション鍵を更新する必要がある。例えば、フレームブランキングまたはラインブランキングの期間を活用することによって、ナンス値が一周（ロールオーバー）するまでにセッション鍵が更新されればよい。

【0877】

図95は、イメージセンサ1211が完全性演算値を送信する完全性演算値処理の第4の処理例を説明するフローチャートである。

20

【0878】

ステップS721において、セキュリティ部1310は、セッション鍵を導出する。

【0879】

ステップS722において、メッセージカウンタ1308は、フレームカウント値の上位カウント値を初期化して0に設定する。

【0880】

ステップS723において、メッセージカウンタ1308は、フレームカウント値の下位カウント値を初期化して1に設定する。

【0881】

ステップS724において、拡張モード対応CSI-2送信回路1304は、セッションを終了するか否かを判定し、セッションを終了しないと判定された場合、処理はステップS725に進む。

30

【0882】

ステップS725において、拡張モード対応CSI-2送信回路1304は、拡張パケットを送信するか否かを判定する。

【0883】

ステップS725において、拡張モード対応CSI-2送信回路1304が、拡張パケットを送信しないと判定した場合、処理はステップS724に戻り、以下、同様の処理が繰り返して行われる。一方、ステップS725において、拡張モード対応CSI-2送信回路1304が、拡張パケットを送信すると判定した場合、処理はステップS726に進む。

40

【0884】

ステップS726において、セキュリティ部1310は、フレームカウント値の上位カウント値および下位カウント値を用いて行われる完全性演算値の演算を準備する。

【0885】

ステップS727において、拡張モード対応CSI-2送信回路1304は、拡張パケットを送信する。

【0886】

ステップS728において、拡張モード対応CSI-2送信回路1304は、フレーム内のフレームエンド以外の送信が完了したか否かを判定する。ステップS728において、拡

50

張モード対応CSI-2送信回路1304が、フレーム内のフレームエンド以外の送信が完了していないと判定した場合、処理はステップS724に戻り、以下、同様の処理が繰り返して行われる。一方、ステップS728において、拡張モード対応CSI-2送信回路1304が、フレーム内のフレームエンド以外の送信が完了したと判定した場合、処理はステップS729に進む。

【0887】

ステップS729において、セキュリティ部1310は、フレームカウント値の上位カウント値および下位カウント値を用いて行われる完全性演算値の演算を完了する。

【0888】

ステップS730において、拡張モード対応CSI-2送信回路1304は、フレームエンドとともに完全性演算値を送信する。

10

【0889】

ステップS731において、メッセージカウンタ1308は、フレームカウント値の下位カウント値が規定値までカウントされたか否かを判定する。ステップS731において、メッセージカウンタ1308が、フレームカウント値の下位カウント値が規定値までカウントされていないと判定した場合、処理はステップS732に進む。

【0890】

ステップS732において、メッセージカウンタ1308は、フレームカウント値の下位カウント値をインクリメントする。その後、処理はステップS724に戻り、以下、同様の処理が繰り返して行われる。

20

【0891】

一方、ステップS731において、メッセージカウンタ1308が、フレームカウント値の下位カウント値が規定値までカウントされたと判定した場合、処理はステップS733に進む。ステップS733において、セキュリティ部1310は、フレームカウント値の上位カウント値をインクリメントした後、処理はステップS723に戻り、以下、同様の処理が繰り返して行われる。

【0892】

そして、ステップS724において、拡張モード対応CSI-2送信回路1304が、セッションを終了すると判定した場合、処理はステップS734に進む。

【0893】

ステップS734において、セキュリティ部1310は、セッション鍵を破棄またはクリアアップし、その後、処理は終了される。

30

【0894】

このように、フレーム番号を初期化ベクトルの一部、つまりナンス値の一部（例えば、下位カウント値）として用いる場合、ナンス値の残り（例えば、上位カウント値）も併用することによって、セッション鍵の更新を不要にすること、または、セッション鍵の更新頻度を減らすことができる。

【0895】

例えば、1ずつインクリメントで60fpsである場合、ナンス値が一周するのは、

- ・4ビット幅の上位カウント値を併用すると $(2^{20}-1) \div 60$ 5時間
- ・8ビット幅の上位カウント値を併用すると $(2^{24}-1) \div 60$ 78時間
- ・12ビット幅の上位カウント値を併用すると $(2^{28}-1) \div 60$ 52日
- ・16ビット幅の上位カウント値を併用すると $(2^{32}-1) \div 60$ 828日
- ・20ビット幅の上位カウント値を併用すると $(2^{36}-1) \div 60$ 36年
- ・24ビット幅の上位カウント値を併用すると $(2^{40}-1) \div 60$ 581年

40

となる。

【0896】

ここで、イメージセンサ1211またはアプリケーションプロセッサ1212の電源が再起動（OFFの後にON）される場合、保護された画像データを再び送信する前に鍵交換が必要になるので、それに応じてセッション鍵は更新される。例えば、一般的な車載用途で

50

、3日以上も電源を再起動しない可能性は低く、2年以上も電源を再起動しない可能性は極めて低いので、上位カウント値は8～16ビット幅あれば十分である。もちろん、その限りではなく、それ以上のビット幅を用いてもよい。

【0897】

例えば、給油式の車両であれば給油の際に電源OFFとすればよく、給油式または充電式の車両であっても車両点検の際に電源OFFとすれば、保護された画像データを再び送信する前に鍵交換が必要になるので、それに応じてセッション鍵は更新される。例えば、IoT（Internet of ThingsまたはIntelligence of Things）向けイメージセンサが想定される場合、電源が再起動されないことも想定されるので、上位カウント値は20～24ビット幅あれば十分である。もちろん、その限りではなく、それ以上のビット幅を用いてもよい。

10

【0898】

<暗号化および復号>

図96乃至図100を参照して、暗号化および復号について説明する。

【0899】

図96には、初期化ベクトルが格納される初期カウンタブロックの一例が示されている。

【0900】

図96に示すように、初期化ベクトルの構造を共通化する一方で、バーチャルチャネル間で異なる値とすることで、より簡単な実装を可能とすることができる。また、CSI-2のバーチャルチャネル間で、共通のセッション鍵またはカウント値が用いられる。

【0901】

20

128ビットの初期カウンタブロックが、AES（Advanced Encryption Standard）-GCM（Galois/Counter Mode）またはAES-GMAC（Galois Message Authentication Code）によって暗号化に用いられ、メッセージ認証に用いられる。

【0902】

例えば、初期カウンタブロックの暗号化には、図97に示すようなGHASH関数や、図98に示すようなGCTR関数などを利用することができる。

【0903】

初期化ベクトルは、図99に示すような認証付き暗号化機能を有するGCM-AE（Authenticated Encryption）関数を利用した暗号化や、図100に示すような認証付き復号機能を有するGCM-AD（Authenticated Decryption）関数を利用した復号に利用される。ただし、暗号化（復号）またはメッセージ認証の何れか一方の機能に限定利用されてもよい。

30

【0904】

例えば、初期化ベクトルIV、平文P、および追加認証データAをGCM-AE関数に入力すると平文Pの暗号化が行われ、その結果、暗号化テキストCおよび認証タグTが出力される。

【0905】

一方、初期化ベクトルIV、暗号化テキストC、追加認証データA、および認証タグTをGCM-AD関数に入力すると、暗号化テキストCの復号が行われて平文Pが出力され、認証タグTと認証タグT'が一致しなかった場合には、認証に失敗したことを示す結果（FAIL）が出力される。

40

【0906】

<完全性演算値の第1の送信方式>

図101乃至図105を参照して、完全性演算値MACの第1の送信方式について説明する。

【0907】

図101には、ラインごとに完全性演算値MACを送信する画像データのデータ構造が示されている。このように、ラインごとに完全性演算値MACを送信する送信方式を、以下適宜、ラインMAC方式と称する。

【0908】

図示するように、CSI-2のラインごと、CCIコマンドごと、または、CCIリターンごとに

50

、完全性演算値MACが送信される。このように、これらの間で初期化ベクトルが同一の値である場合、より多くのセッション鍵が必要となる。

【0909】

例えば、同一の初期化ベクトルおよび同一のセッション鍵を使用すると、完全性演算値MACが改竄される原因になることが想定される。

【0910】

そこで、同一の初期化ベクトルについては、VC0コマンド、VC0リターン、VC1、およびVC2ごとに、それぞれ合計で4つのセッション鍵を使用することが提案される。

【0911】

一方、異なる初期化ベクトルについては、3つ以下のセッション鍵を使用することが提案される。

10

【0912】

第1のケースでは、アップリンク向けの第1のセッション鍵をVC0コマンドで使用し、ダウンリンク向けの第2のセッション鍵をVC0リターン、VC1、およびVC2で使用する。第2のケースでは、CCI向けの第1のセッション鍵をVC0で使用し、CSI-2向けの第2のセッション鍵をVC1およびVC2で使用する。第3のケースでは、全て向けの1つのセッション鍵をVC0、VC1、およびVC2で使用する。

【0913】

また、合計で2つのメッセージカウンタ値が使用される。CSI-2で共通のメッセージカウンタ値はVC1およびVC2の間で使用され、CCIで独立したメッセージカウンタ値はVC0で使用される。

20

【0914】

なお、CSI-2の仮想チャネル間で共通なメッセージカウンタが用いられる例が示されているが、CSI-2の仮想チャネル間で独立したメッセージカウンタが用いられてもよい。その場合、フローチャートの一部が削除されればよい。また、その場合、CSI-2の仮想チャネル間でメッセージカウンタが同期されていてもよいし、非同期であってもよい。例えば、実装効率の観点でメッセージカウンタは共通化が望ましい場合もあるし、安全性の観点でメッセージカウンタは独立化が望ましい場合もある。

【0915】

例えば、図102に示す構造の初期化ベクトルは、全てのバーチャルチャネル（CSI-2およびCCI）において共通とされる。そして、この初期化ベクトルの一部または全部は、図103に示すように、送信側から受信側へ送信される。なお、Reserved (Res) 2ビットとして、規定値（例えば、 0^2 、 1^2 ）を用いてもよい。また、Source IDまたはFinal Destination IDとして、事前交換された値を用いてもよい。また、受信側は、送信側から受信側へ送信された値ではなく、受信側で把握している値を初期化ベクトルの一部または全部として用いてもよい。また、初期化ベクトルの一部または全部が送信側から受信側へ送信される場合、初期化ベクトルの一部または全部は暗号化されないで（平文で）送信されることが望ましいが、その限りではない。

30

【0916】

図103では、追加メッセージカウンタ値が拡張パケットヘッダ外に格納されて送信される例が示されているが、追加メッセージカウンタ値およびメッセージカウンタ値が拡張パケットヘッダ外に格納されて送信されてもよい。その場合、メッセージカウンタ値は拡張パケットヘッダ内にも格納されて送信されてもよい。なお、追加メッセージカウンタ値は一部のみ用いられてもよい。例えば、初期化ベクトル内の追加メッセージカウンタ値が40ビットの場合、実際の追加メッセージカウンタ値は16ビットのカウンタであってもよく、そのカウンタ値が初期化ベクトル内の追加メッセージカウンタ値の一部（例えば、LSB側16ビット）内に格納され、初期化ベクトル内の追加メッセージカウンタ値の残り（例えば、MSB側24ビット）内は規定値（例えば、 0^{24} 、 1^{24} ）が格納されてもよい。また、初期化ベクトル内の追加メッセージカウンタ値は全て規定値（例えば、 0^{40} 、 1^{40} ）が格納されてもよい。

40

50

【0917】

また、イメージセンサ1211からアプリケーションプロセッサ1212へ送信されて設定される初期化ベクトルの一部または全部は、イメージセンサ1211からアプリケーションプロセッサ1212へ送信されないように構成され、事前合意またはレジスタ設定などに基づいて設定されてもよい。

【0918】

図104には、CSI-2またはCCIの拡張フォーマットの一例が示されている。

【0919】

例えば、必須の拡張パケットヘッダePH0の先頭ビット（ReservedおよびeVC）または準先頭ビット（eVC）が、初期化ベクトルとして使用される。そして、アプリケーションプロセッサ1212は、そのビットを受信した直後に、上述の図98に示したGCTR関数の計算を開始することができる。つまり、送信側および受信側は、eVC値を送信または受信する前までにeVC以外の初期化ベクトル構成要素の値を確定できるように構成されてもよい。

10

【0920】

図105に示すフローチャートを参照して、イメージセンサ1211が、ラインごとに完全性演算値MACを送信するラインMAC方式の送信処理について説明する。

【0921】

ステップS741において、セキュリティ部1310は、共通セッション鍵を導出する。

【0922】

ステップS742において、メッセージカウンタ1308は、メッセージカウント値の上位カウント値を初期化して0に設定する。

20

【0923】

ステップS743において、メッセージカウンタ1308は、メッセージカウント値の下位カウント値を初期化して0に設定する。

【0924】

ステップS744において、拡張モード対応CSI-2送信回路1304は、セッションを終了するか否かを判定し、セッションを終了しないと判定された場合、処理はステップS745に進む。

【0925】

ステップS745において、拡張モード対応CSI-2送信回路1304は、第1のバーチャルチャネルの拡張パケットを送信するか否かを判定する。

30

【0926】

ステップS745において、拡張モード対応CSI-2送信回路1304が、第1のバーチャルチャネルの拡張パケットを送信しないと判定した場合、処理はステップS744に戻り、以下、同様の処理が繰り返して行われる。一方、ステップS745において、拡張モード対応CSI-2送信回路1304が、第1のバーチャルチャネルの拡張パケットを送信すると判定した場合、処理はステップS746に進む。

【0927】

ステップS746において、セキュリティ部1310は、ステップS741で導出した共通セッション鍵を用いて、第1のバーチャルチャネルの完全性演算値を演算する。

40

【0928】

ステップS747において、拡張モード対応CSI-2送信回路1304は、ステップS746で算出された完全性演算値を第1のバーチャルチャネルの拡張パケットに配置し、その第1のバーチャルチャネルの拡張パケットを送信する。

【0929】

ステップS748において、拡張モード対応CSI-2送信回路1304は、第2のバーチャルチャネルの拡張パケットを送信するか否かを判定し、第2のバーチャルチャネルの拡張パケットを送信と判定されるまで処理を待機する。そして、ステップS748において、拡張モード対応CSI-2送信回路1304が、第2のバーチャルチャネルの拡張パケット

50

を送信すると判定した場合、処理はステップ S 7 4 9 に進む。

【0930】

ステップ S 7 4 9 において、セキュリティ部 1 3 1 0 は、ステップ S 7 4 1 で導出した共通セッション鍵を用いて、第 2 のバーチャルチャネルの完全性演算値を演算する。

【0931】

ステップ S 7 5 0 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 は、ステップ S 7 4 9 で算出された完全性演算値を第 2 のバーチャルチャネルの拡張パケットに配置し、その第 2 のバーチャルチャネルの拡張パケットを送信する。

【0932】

ステップ S 7 5 1 において、メッセージカウンタ 1 3 0 8 は、メッセージカウント値の下位カウント値が最大値までカウントされたか否かを判定する。

10

【0933】

ステップ S 7 5 1 において、メッセージカウンタ 1 3 0 8 が、メッセージカウント値の下位カウント値が最大値までカウントされていないと判定した場合、処理はステップ S 7 5 2 に進む。ステップ S 7 5 2 において、メッセージカウンタ 1 3 0 8 は、メッセージカウント値の下位カウント値をインクリメントした後、処理はステップ S 7 4 4 に戻り、以下、同様の処理が繰り返して行われる。

【0934】

一方、ステップ S 7 5 1 において、メッセージカウンタ 1 3 0 8 が、メッセージカウント値の下位カウント値が最大値までカウントされたと判定した場合、処理はステップ S 7 5 3 に進む。ステップ S 7 5 3 において、メッセージカウンタ 1 3 0 8 は、メッセージカウント値の上位カウント値をインクリメントした後、処理はステップ S 7 4 3 に戻り、以下、同様の処理が繰り返して行われる。

20

【0935】

そして、ステップ S 7 4 4 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 が、セッションを終了すると判定した場合、処理はステップ S 7 5 4 に進む。

【0936】

ステップ S 7 5 4 において、セキュリティ部 1 3 1 0 は、共通セッション鍵を破棄またはクリーンアップし、その後、処理は終了される。

【0937】

このように、初期化ベクトル構成が拡張仮想チャネル eVC または仮想チャネル VC を含むことによって、複数種類の CSI-2 仮想チャネル間で、セッション鍵やメッセージカウンタが共通化されることが可能になる。また、CSI-2 と CCI との間で、セッション鍵を共通化されることが可能になる。なお、CSI-2 仮想チャネル間で実質的なライン数が異なる場合、例えば、ダミーデータによってライン数が統一化されることによって、メッセージカウンタを共通化されることが可能になる。

30

【0938】

図 1 0 5 で説明した処理は、メッセージカウント値を下位カウント値とし、追加メッセージカウント値を上位カウント値とする例であり、CSI-2 仮想チャネルが 2 種類ある場合の一例である。

40

【0939】

一方、初期化ベクトル構成は、拡張データタイプ eDT またはデータタイプ DT を含んでもよい。その場合は同様に、複数種類のデータタイプ間で、セッション鍵やメッセージカウンタが共通化されることが可能になる。

【0940】

なお、Reserved、拡張仮想チャネル eVC、および拡張データタイプ eDT は、CSI-2/CCI extension format example の先頭ビットとして格納されるので、プロセッサはこれらの一部または全部が受信されれば直ちに GCTR 演算の一部 (CIPH_K) の演算を開始できる。また、イメージセンサ 1 2 1 1 とアプリケーションプロセッサ 1 2 1 2 との間でフレーム構成が事前に合意されている場合、アプリケーションプロセッサ 1 2 1 2 は、これらの受

50

信を省略してGCTR演算の一部（CIPH_K）の演算を開始できる。つまり、これらの初期化ベクトル構成は、演算時間の観点で有利である。

【0941】

なお、追加メッセージカウンタ値をイメージセンサ1211からアプリケーションプロセッサ1212へ送信することによって、アプリケーションプロセッサ1212は、この値を初期化ベクトルに用いることができる。これにより、アプリケーションプロセッサ1212は、実装効率の観点から追加メッセージカウンタを設けないように構成されてもよいし、安全性の観点から追加メッセージカウンタを設けるように構成されてもよい。また、アプリケーションプロセッサ1212が追加メッセージカウンタを設けるように構成される場合、イメージセンサ1211は追加メッセージカウンタ値を送信しないように構成されてもよい。即ち、初期化ベクトルに拡張仮想チャネルeVCが含まれる場合、追加メッセージカウンタ値の送信は必須要件でない。

【0942】

<完全性演算値の第2の配置例>

図106乃至図109を参照して、完全性演算値MACの第2の配置例について説明する。

【0943】

図106には、フレームごとに完全性演算値MACが配置された画像データのデータ構造が示されている。このように、フレームごとに完全性演算値MACを送信する送信方式を、以下適宜、フレームMAC方式と称する。

【0944】

図示するように、フレームエンドの拡張パケットフッタ残りePF1に配置されている完全性演算値MACのみが有効になり、他の完全性演算値MACは無効とされる。また、完全性演算値MACは、フレームの最後の拡張パケットフッタePFを除く各ラインの拡張パケットヘッダePH、パケットデータ、および拡張パケットフッタePFから導出される。

【0945】

例えば、図107に示す構造の初期化ベクトルは、ラインMACおよびフレームMAC（CSI-2のみ）において共通とされる。そして、この初期化ベクトルは、図108に示すように、送信側から受信側へ送信される。

【0946】

図108では、追加フレーム番号が拡張パケットヘッダ外に格納されて送信される例が示されている。その他、追加フレーム番号およびフレーム番号が拡張パケットヘッダ外に格納されて送信されてもよい。その場合、フレーム番号はフレームスタート内にも格納されて送信されてもよい。なお、追加フレーム番号は一部のみ用いられてもよい。例えば、初期化ベクトル内の追加フレーム番号が24ビットの場合、実際の追加フレーム番号は16ビットのカウンタであってもよく、そのカウンタ値が初期化ベクトル内の追加フレーム番号の一部（例えば、LSB側16ビット）内に格納され、初期化ベクトル内の追加フレーム番号の残り（例えば、MSB側8ビット）内は規定値（例えば、0⁸、1⁸）が格納されてもよい。また、初期化ベクトル内の追加フレーム番号は全て規定値（例えば、0²⁴、1²⁴）が格納されてもよい。

【0947】

また、イメージセンサ1211からアプリケーションプロセッサ1212へ送信されて設定される初期化ベクトルの一部または全部は、イメージセンサ1211からアプリケーションプロセッサ1212へ送信されないように構成され、事前合意またはレジスタ設定などに基づいて設定されてもよい。

【0948】

図109に示すフローチャートを参照して、イメージセンサ1211が、フレームごとに完全性演算値MACを送信するフレームMAC方式の送信処理について説明する。

【0949】

ステップS761において、セキュリティ部1310は、セッション鍵を導出する。

【0950】

ステップS762において、メッセージカウンタ1308は、追加フレーム番号が用いられる上位カウント値を初期化して0に設定する。

【0951】

ステップS763において、メッセージカウンタ1308は、フレーム番号が用いられる下位カウント値を初期化して1に設定する。

【0952】

ステップS764において、拡張モード対応CSI-2送信回路1304は、セッションを終了するか否かを判定し、セッションを終了しないと判定された場合、処理はステップS765に進む。

【0953】

ステップS765において、拡張モード対応CSI-2送信回路1304は、拡張パケットを送信するか否かを判定する。

【0954】

ステップS765において、拡張モード対応CSI-2送信回路1304が、拡張パケットを送信しないと判定した場合、処理はステップS764に戻り、以下、同様の処理が繰り返して行われる。一方、ステップS765において、拡張モード対応CSI-2送信回路1304が、拡張パケットを送信すると判定した場合、処理はステップS766に進む。

【0955】

ステップS766において、拡張モード対応CSI-2送信回路1304は、拡張パケットを送信する。

【0956】

ステップS767において、メッセージカウンタ1308は、メッセージカウント値が最大値までカウントされたか否かを判定する。

【0957】

ステップS767において、メッセージカウンタ1308が、メッセージカウント値が最大値までカウントされたと判定した場合、処理はステップS768に進む。ステップS768において、メッセージカウンタ1308は、メッセージカウント値を初期化して0に設定する。

【0958】

一方、ステップS767において、メッセージカウンタ1308が、メッセージカウント値が最大値までカウントされていないと判定した場合、処理はステップS769に進む。ステップS769において、メッセージカウンタ1308は、メッセージカウント値をインクリメントする。

【0959】

ステップS768およびステップS769の処理後、処理はステップS770に進み、拡張モード対応CSI-2送信回路1304は、フレーム内の拡張パケットを全て送信完了したか否かを判定する。

【0960】

ステップS770において、拡張モード対応CSI-2送信回路1304が、フレーム内の拡張パケットを全て送信完了していないと判定した場合、処理はステップS764に戻り、以下、同様の処理が繰り返して行われる。

【0961】

一方、ステップS770において、拡張モード対応CSI-2送信回路1304が、フレーム内の拡張パケットを全て送信完了したと判定した場合、処理はステップS771に進む。

【0962】

ステップS771において、メッセージカウンタ1308は、下位カウント値が規定値までカウントされたか否かを判定する。

【0963】

ステップS771において、メッセージカウンタ1308が、下位カウント値が規定値

10

20

30

40

50

までカウントされていないと判定した場合、処理はステップ S 7 7 2 に進む。ステップ S 7 7 2 において、メッセージカウンタ 1 3 0 8 は、下位カウント値をインクリメントした後、処理はステップ S 7 6 4 に戻り、以下、同様の処理が繰り返して行われる。

【0 9 6 4】

一方、ステップ S 7 7 1 において、メッセージカウンタ 1 3 0 8 が、下位カウント値が規定値までカウントされたと判定した場合、処理はステップ S 7 7 3 に進む。ステップ S 7 7 3 において、メッセージカウンタ 1 3 0 8 は、上位カウント値をインクリメントした後、処理はステップ S 7 6 3 に戻り、以下、同様の処理が繰り返して行われる。

【0 9 6 5】

そして、ステップ S 7 6 4 において、拡張モード対応 CSI-2 送信回路 1 3 0 4 が、セッションを終了すると判定した場合、処理はステップ S 7 7 4 に進む。

【0 9 6 6】

ステップ S 7 7 4 において、セキュリティ部 1 3 1 0 は、共通セッション鍵を破棄またはクリーンアップし、その後、処理は終了される。

【0 9 6 7】

以上のように、図 1 0 9 で説明した処理は、フレーム番号を下位カウント値とし、追加フレーム番号を上位カウント値とする例である。ただし、完全性演算値の演算および送信、仮想チャネル、セッション鍵更新などについては省略されているが、上述したフローチャートの何れかの一部または全部と組み合わせられてもよい。他にフローチャートについても同様である。

【0 9 6 8】

なお、フレーム番号は 1 または 2 のインクリメントが混在する可能性あるため、下位カウント値が規定値（例えば、最大値または最大値 - 1）である場合に上位カウント値をインクリメントすることが望ましい。ただし、フレーム番号のインクリメントが 1 のみであるならば、下位カウント値が最大値である場合に上位カウント値がインクリメントされればよい。

【0 9 6 9】

なお、フレーム番号をイメージセンサ 1 2 1 1 からアプリケーションプロセッサ 1 2 1 2 へ送信することによって、アプリケーションプロセッサ 1 2 1 2 は、この値を初期化ベクトルに用いることができる。従って、アプリケーションプロセッサ 1 2 1 は、実装効率の観点からフレームカウンタを設けないように構成されてもよいし、安全性の観点からフレームカウンタを設けるように構成されてもよい。また、アプリケーションプロセッサ 1 2 1 2 がフレームカウンタを設けるように構成される場合、イメージセンサ 1 2 1 1 はフレーム番号を送信しないように構成されてもよい。即ち、初期化ベクトルに拡張仮想チャネル eVC が含まれる場合、フレーム番号の送信は必須要件でない。

【0 9 7 0】

また、追加フレーム番号をイメージセンサ 1 2 1 1 からアプリケーションプロセッサ 1 2 1 2 へ送信することによって、アプリケーションプロセッサ 1 2 1 2 は、この値を初期化ベクトルに用いることができる。従って、アプリケーションプロセッサ 1 2 1 2 は、実装効率の観点から追加フレームカウンタを設けないように構成されてもよいし、安全性の観点から追加フレームカウンタを設けるように構成されてもよい。また、アプリケーションプロセッサ 1 2 1 2 が追加フレームカウンタを設けるように構成される場合、イメージセンサ 1 2 1 1 は追加フレーム番号を送信しないように構成されてもよい。

【0 9 7 1】

フレーム MAC 方式の場合、初期化ベクトル内のメッセージカウント値は、規定の値（例えば、 0^{16} 、 1^{16} ）が格納されてもよいし、特定の拡張パケット（例えば、フレームスタートまたはフレームエンド）のメッセージカウント値が格納されてもよい。一方、ライン MAC 方式の場合、初期化ベクトル内のメッセージカウント値は、メッセージカウント値が格納される。

【0 9 7 2】

＜完全性演算値MACの送信方式の選択＞

図110および図111を参照して、完全性演算値MACの送信方式の選択について説明する。

【0973】

図110は、イメージセンサ1211が、完全性演算値MACの送信方式を選択する選択処理を説明するフローチャートである。

【0974】

ステップS781において、拡張モード対応CSI-2送信回路1304は、ラインMAC方式で完全性演算値MACを送信するか否かを判定する。

【0975】

ステップS781において、拡張モード対応CSI-2送信回路1304が、ラインMAC方式で完全性演算値MACを送信すると判定した場合、処理はステップS782に進む。ステップS782において、拡張モード対応CSI-2送信回路1304は、ラインMAC方式を選択する。

【0976】

一方、ステップS781において、拡張モード対応CSI-2送信回路1304が、ラインMAC方式で完全性演算値MACを送信しないと判定した場合、処理はステップS783に進む。

【0977】

ステップS783において、拡張モード対応CSI-2送信回路1304は、フレームMAC方式で完全性演算値MACを送信するか否かを判定する。

【0978】

ステップS783において、拡張モード対応CSI-2送信回路1304が、フレームMAC方式で完全性演算値MACを送信すると判定した場合、処理はステップS784に進む。ステップS784において、拡張モード対応CSI-2送信回路1304は、フレームMAC方式を選択する。

【0979】

一方、ステップS783において、拡張モード対応CSI-2送信回路1304が、フレームMAC方式で完全性演算値MACを送信しないと判定した場合、処理はステップS785に進む。ステップS785において、拡張モード対応CSI-2送信回路1304は、完全性演算値MACを送信しない非MAC方式を選択する。

【0980】

ステップS782、ステップS784、またはステップS785の処理後、処理はステップS786に進む。ステップS786において、拡張モード対応CSI-2送信回路1304は、ラインMAC方式、フレームMAC方式、または非MAC方式のいずれかを示すセキュリティMAC情報（図111参照）を送信した後、処理は終了される。ただし、図111には、2ビット割り当てのセキュリティMAC情報が示されているが、異なるビット数の割り当て（例えば、1ビット、8ビット）でもよい。また、リザーブド領域データ（Reserved for future use）には、MAC値を送信しないこと（例えば、No MAC）が割り当てられてもよい。

【0981】

以上のように、イメージセンサ1211は、ラインMAC方式でMAC値を送信する（ラインMAC方式を選択）のか、フレームMAC方式でMAC値を送信する（フレームMAC方式を選択）のか、MAC値を送信しない（非MAC方式を選択）のかを自由に選択することができる。または、イメージセンサ1211は、アプリケーションプロセッサ1212と事前合意の上で、いずれかを選択してもよい。例えば、イメージセンサ1211は、最初はラインMAC方式を選択し、所定条件を満たす場合に他方式（例えば、フレームMAC方式）へ切り替えてもよい。例えば、最初はフレームMAC方式を選択し、所定条件を満たす場合に他方式（例えば、ラインMAC方式）へ切り替えてもよい。例えば、最初は非MAC方式を選択し、所定条件を満たす場合に他方式（例えば、フレームMAC方式）へ切り替えてもよい。

10

20

30

40

50

【0982】

そして、ラインMAC方式を選択するのか、フレームMAC方式を選択するのか、非MAC方式を選択するのかは、例えば、拡張パケットヘッダ（例えば、ePH2）内のSecurity Descriptor内や、埋込データ内、ユーザ定義データ内、読み出し応答内などに格納されてイメージセンサ1211から送信される。アプリケーションプロセッサ1212は、その受信に応じて、完全性演算値MACの送信方式の切り替えに対応することができる。

【0983】

なお、初期化ベクトルの混乱を避けるために、完全性演算値MACの送信方式を切り替える際は、フレームエンド送信の開始以後からフレームスタート送信の完了以前までに、切り替え後の送信方式をイメージセンサから送信されることが望ましいが、その限りではない。

10

【0984】

なお、ラインMAC方式なのかフレームMAC方式なのかを識別できるセキュリティMAC情報が初期化ベクトル内に含まれてもよい。その場合は、ラインMAC方式とフレームMAC方式との間で初期化ベクトルが確実に重複しないため、完全性演算値MACの送信方式の切り替えが円滑化される。セキュリティMAC情報が無いと、例えば完全性演算値MACの送信方式の切り替えタイミングによっては、初期化ベクトルの重複を避けるために、メッセージカウンタ1308内に格納される値の指定が必要になる場合もあり得る。

【0985】

<メッセージカウンタ値およびフレームカウンタ値について>

20

図112乃至図115を参照して、メッセージカウンタ値およびフレームカウンタ値について説明する。

【0986】

図112には、メッセージカウンタ値およびフレームカウンタ値がロールオーバーする周期の一例が示されている。

【0987】

図112のAに示すように、60fpsかつ画素2160行の場合では、メッセージカウンタ値は、上位カウンタ値16bitおよび下位カウンタ値16bitとすることで、約9時間でロールオーバーする。同様に、上位カウンタ値20bitおよび下位カウンタ値16bitでは約6日で、上位カウンタ値24bitおよび下位カウンタ値16bitでは約96日で、上位カウンタ値28bitおよび下位カウンタ値16bitでは約4年で、上位カウンタ値32bitおよび下位カウンタ値16bitでは約69年でロールオーバーする。

30

【0988】

図112のBに示すように、60fpsかつ1毎インクリメントの場合では、フレームカウンタ値は、上位カウンタ値4bitおよび下位カウンタ値16bitとすることで、約5時間でロールオーバーする。同様に、上位カウンタ値8bitおよび下位カウンタ値16bitでは約78時間で、上位カウンタ値12bitおよび下位カウンタ値16bitでは約52日で、上位カウンタ値16bitおよび下位カウンタ値16bitでは約828日で、上位カウンタ値20bitおよび下位カウンタ値16bitでは約36年で、上位カウンタ値24bitおよび下位カウンタ値16bitでは約581年でロールオーバーする。

40

【0989】

図113のAに示すように、初期化ベクトル構成は、乱数で構成されるソルトを含む構成としてもよい。ただし、例えば乱数が生成されない場合、ソルトは規定値（例えば、 0^{32} 、 1^{32} ）でもよい。

【0990】

図113のBに示すように、初期化ベクトル構成は、メッセージカウンタ値を含まないで（フレームカウンタ値を含んで）構成されてもよい。また、Source IDまたはFinal destination IDを含んで構成されてもよい。なお、追加フレーム番号、フレーム番号、追加メッセージカウンタ値、およびメッセージカウンタ値を含んで構成されてもよい。

【0991】

50

図113のCに示すように、初期化ベクトル構成は、SPDMセッションIDを含んでもよい。一方、ビット幅を節約できる、Source IDとFinal destination IDとのXOR結果を含んでもよい。

【0992】

図113のDに示すように、SPDMセッションIDは、後述するReqSessionIDとRspSessionIDとで構成されてもよい。

【0993】

図113のEに示すように、初期化ベクトル構成は、セキュリティプロトコル情報（例えば、SPDM/HDCP）、拡張データタイプ、またはデータタイプを含んでもよい。

【0994】

なお、図133に示された各要素の並び順は交換されてもよい。MSB側（上位カウント値）とLSB側（下位カウント値）とは交換されてもよい。一部の要素が他要素（例えば、ソルトやePH内パラメータ、上述した初期化ベクトル構成要素などの一部または全部）に置き換えられてもよい。

【0995】

図114は、アプリケーションプロセッサ1212が、メッセージカウント値を用いてデータ検証を行うデータ検証処理を説明するフローチャートである。

【0996】

ステップS791において、セキュリティ部1326は、セッション鍵を導出する。

【0997】

ステップS792において、データ検証部1325は、プロセッサメッセージカウント値を初期化して0に設定する。

【0998】

ステップS793において、データ検証部1325は、プロセッサ追加メッセージカウント値を初期化して0に設定する。

【0999】

ステップS794において、拡張モード対応CSI-2受信回路1322は、セッションを終了するか否かを判定し、セッションを終了しないと判定された場合、処理はステップS795に進む。

【1000】

ステップS795において、データ検証部1325は、イメージセンサ1211から追加メッセージカウント値を受信したか否かを判定する。ステップS795において、データ検証部1325が、イメージセンサ1211から追加メッセージカウント値を受信したと判定した場合、処理はステップS796に進む。

【1001】

ステップS796において、データ検証部1325は、プロセッサ追加メッセージカウント値と、イメージセンサ1211の追加メッセージカウント値との双方が不一致であるか否かを判定する。

【1002】

ステップS796において、データ検証部1325が、プロセッサ追加メッセージカウント値と、イメージセンサ1211の追加メッセージカウント値との双方が不一致でない（一致している）と判定した場合、処理はステップS797に進む。一方、ステップS795において、データ検証部1325が、イメージセンサ1211から追加メッセージカウント値を受信していないと判定した場合も、処理はステップS797に進む。

【1003】

ステップS797において、データ検証部1325は、イメージセンサ1211からメッセージカウント値を受信したか否かを判定する。ステップS797において、データ検証部1325が、イメージセンサ1211からメッセージカウント値を受信したと判定した場合、処理はステップS798に進む。

【1004】

10

20

30

40

50

ステップ S 7 9 8 において、データ検証部 1 3 2 5 は、プロセッサメッセージカウント値と、イメージセンサ 1 2 1 1 のメッセージカウント値との双方が不一致であるか否かを判定する。

【1 0 0 5】

ステップ S 7 9 8 において、データ検証部 1 3 2 5 が、プロセッサメッセージカウント値と、イメージセンサ 1 2 1 1 のメッセージカウント値との双方が不一致でない（一致している）と判定した場合、処理はステップ S 7 9 9 に進む。

【1 0 0 6】

ステップ S 7 9 9 において、データ検証部 1 3 2 5 は、プロセッサメッセージカウント値が最大値までカウントされたか否かを判定する。ステップ S 7 9 9 において、データ検証部 1 3 2 5 が、プロセッサメッセージカウント値が最大値までカウントされたと判定した場合、処理はステップ S 8 0 0 に進む。

【1 0 0 7】

ステップ S 8 0 0 において、データ検証部 1 3 2 5 は、プロセッサメッセージカウント値を初期化して 0 に設定する。

【1 0 0 8】

ステップ S 8 0 1 において、データ検証部 1 3 2 5 は、プロセッサ追加メッセージカウント値が最大値までカウントされたか否かを判定する。ステップ S 8 0 1 において、データ検証部 1 3 2 5 が、プロセッサ追加メッセージカウント値が最大値までカウントされたと判定した場合、処理はステップ S 8 0 2 に進む。

【1 0 0 9】

ステップ S 8 0 2 において、セキュリティ部 1 3 2 6 は、セッション鍵を更新する。

【1 0 1 0】

ステップ S 8 0 3 において、データ検証部 1 3 2 5 は、プロセッサ追加メッセージカウント値を初期化して 0 に設定する。その後、処理はステップ S 7 9 4 に戻り、以下、同様の処理が繰り返して行われる。

【1 0 1 1】

一方、ステップ S 7 9 7 において、データ検証部 1 3 2 5 が、イメージセンサ 1 2 1 1 からメッセージカウント値を受信していないと判定した場合、処理はステップ S 7 9 4 に戻り、以下、同様の処理が繰り返して行われる。

【1 0 1 2】

一方、ステップ S 7 9 9 において、データ検証部 1 3 2 5 が、プロセッサメッセージカウント値が最大値までカウントされていないと判定した場合、処理はステップ S 8 0 4 に進む。ステップ S 8 0 4 において、データ検証部 1 3 2 5 は、プロセッサメッセージカウント値をインクリメントし、その後、処理はステップ S 7 9 4 に戻り、以下、同様の処理が繰り返して行われる。

【1 0 1 3】

一方、ステップ S 8 0 1 において、データ検証部 1 3 2 5 が、プロセッサ追加メッセージカウント値が最大値までカウントされていないと判定した場合、処理はステップ S 8 0 5 に進む。ステップ S 8 0 5 において、データ検証部 1 3 2 5 は、プロセッサ追加メッセージカウント値をインクリメントし、その後、処理はステップ S 7 9 4 に戻り、以下、同様の処理が繰り返して行われる。

【1 0 1 4】

一方、ステップ S 7 9 6 において、データ検証部 1 3 2 5 が、プロセッサ追加メッセージカウント値と、イメージセンサ 1 2 1 1 の追加メッセージカウント値との双方が不一致であると判定した場合、処理はステップ S 8 0 6 に進む。また、ステップ S 7 9 8 において、データ検証部 1 3 2 5 が、プロセッサメッセージカウント値と、イメージセンサ 1 2 1 1 のメッセージカウント値との双方が不一致であると判定した場合も、処理はステップ S 8 0 6 に進む。

【1 0 1 5】

ステップ S 8 0 6 において、データ検証部 1 3 2 5 は、異常が発生したとして異常時処理を行い、処理はステップ S 8 0 7 に進む。また、ステップ S 7 9 4 において、拡張モード対応 CSI-2 受信回路 1 3 2 2 が、セッションを終了すると判定した場合も、処理はステップ S 8 0 7 に進む。

【1 0 1 6】

ステップ S 8 0 7 において、セキュリティ部 1 3 2 6 は、セッション鍵を破棄またはクリーンアップし、その後、処理は終了される。

【1 0 1 7】

図 1 1 5 は、アプリケーションプロセッサ 1 2 1 2 が、フレームカウント値および追加フレームカウント値を初期化ベクトルに反映する反映処理を説明する図である。

【1 0 1 8】

ステップ S 8 1 1 において、セキュリティ部 1 3 2 6 は、セッション鍵を導出する。

【1 0 1 9】

ステップ S 8 1 2 において、データ検証部 1 3 2 5 は、プロセッサフレームカウント値を初期化して 1 に設定する。

【1 0 2 0】

ステップ S 8 1 3 において、データ検証部 1 3 2 5 は、プロセッサ追加フレームカウント値を初期化して 0 に設定する。

【1 0 2 1】

ステップ S 8 1 4 において、データ検証部 1 3 2 5 は、イメージセンサ 1 2 1 1 からフレームカウント値を受信したか否かを判定し、イメージセンサ 1 2 1 1 からフレームカウント値を受信したと判定されるまで処理を待機する。そして、ステップ S 8 1 4 において、データ検証部 1 3 2 5 が、イメージセンサ 1 2 1 1 からフレームカウント値を受信したと判定した場合、処理はステップ S 8 1 5 に進む。

【1 0 2 2】

ステップ S 8 1 5 において、セキュリティ部 1 3 2 6 は、フレームカウント値を初期化ベクトルへ反映する。

【1 0 2 3】

ステップ S 8 1 6 において、データ検証部 1 3 2 5 は、イメージセンサ 1 2 1 1 から追加フレームカウント値を受信したか否かを判定し、イメージセンサ 1 2 1 1 から追加フレームカウント値を受信したと判定されるまで、処理を待機する。

【1 0 2 4】

そして、ステップ S 8 1 6 において、データ検証部 1 3 2 5 が、イメージセンサ 1 2 1 1 からフレーム追加カウント値を受信したと判定した場合、処理はステップ S 8 1 7 に進む。

【1 0 2 5】

ステップ S 8 1 7 において、セキュリティ部 1 3 2 6 は、追加フレームカウント値を初期化ベクトルへ反映する。

【1 0 2 6】

ステップ S 8 1 8 において、データ検証部 1 3 2 5 は、フレームカウント値および追加フレームカウント値が規定値までカウントされたか否かを判定する。ステップ S 8 1 8 において、データ検証部 1 3 2 5 は、フレームカウント値および追加フレームカウント値が規定値までカウントされたと判定した場合、処理はステップ S 8 1 9 に進む。

【1 0 2 7】

ステップ S 8 1 9 において、セキュリティ部 1 3 2 6 は、セッション鍵を更新する。

【1 0 2 8】

ステップ S 8 1 9 の処理後、または、ステップ S 8 1 8 において、データ検証部 1 3 2 5 は、フレームカウント値および追加フレームカウント値が規定値までカウントされていないと判定した場合、処理はステップ S 8 2 0 に進む。

【1 0 2 9】

10

20

30

40

50

ステップ S 8 2 0 において、拡張モード対応 CSI-2 受信回路 1 3 2 2 は、セッションを終了するか否かを判定し、セッションを終了しないと判定された場合、処理はステップ S 8 1 4 に戻り、以下、同様の処理が繰り返して行われる。

【1 0 3 0】

一方、ステップ S 8 2 0 において、拡張モード対応 CSI-2 受信回路 1 3 2 2 が、セッションを終了すると判定した場合、処理はステップ S 8 2 1 に進む。

【1 0 3 1】

ステップ S 8 2 1 において、セキュリティ部 1 3 2 6 は、セッション鍵を破棄またはクリアアップし、その後、処理は終了される。

【1 0 3 2】

なお、メッセージカウント値は 1 ずつインクリメントされるが、フレームカウント値（フレーム番号）のインクリメントは、シーケンス内で 1 または 2 のインクリメントが自由に混在する可能性がある。そのため、フレームカウント値および追加フレームカウント値は、イメージセンサから送信された値を優先して使用されることが望ましい。

【1 0 3 3】

一方、メッセージカウント値および追加メッセージカウント値は、復号演算が迅速に開始されるために、イメージセンサ 1 2 1 1 から送信された値よりもアプリケーションプロセッサ 1 2 1 2 がカウントした値が優先して使用されてもよい。なお、図 1 1 4 および図 1 1 5 のフローチャートを参照して説明した処理は、セッション鍵を更新しないように構成されてもよい。

【1 0 3 4】

略語はそれぞれ、eP : extended Packet、eVC : extended Virtual Channel、eDT : extended Data Type、である。AES-GCM/GMAC 向けの初期化ベクトル例を示したが、本技術は、AES 以外のブロック暗号（例えば、DES : Data Encryption Standard、トリプル DES）向けや、GCM/GMAC 以外のアルゴリズム（例えば、CCM : Counter with Cipher block chaining-MAC）向けや、異なる鍵長（例えば、128 bits 以外）向けや、異なる IV 長（例えば、96 bits 以外）向けに、必要に応じて構成要素や並び順や数値などが調整された上で適用されてもよい。

【1 0 3 5】

一般に公開されている DMTF (Distributed Management Task Force) による SPDМ 仕様内の KEY_EXCHANGE request message 内の RandomData または OpaqueData、Successful KEY_EXCHANGE_RSP response message 内の RandomData、PSK_EXCHANGE request message 内の RequesterContext または OpaquePSKData、PSK_EXCHANGE_RSP message 内の ResponderContext の一部または全部がソルトとして用いられてもよい。

【1 0 3 6】

一方、セッション ID は、例えば、PSK_EXCHANGE_RSP message 内または KEY_EXCHANGE_RSP response message 内の Param2 内に 1 Byte で格納されて、SPDM レスポンド（例えば、イメージセンサ）から SPDМ リクエスタへ送信される。なお、PSK_EXCHANGE_RSP message と KEY_EXCHANGE_RSP response message とは SPDМ オプションであるが、SPDM セッション鍵を導出するためには共通鍵暗号方式に対応する PSK_EXCHANGE_RSP message または公開鍵暗号方式に対応する KEY_EXCHANGE_RSP response message が実質的に必須であり、そのセッション ID が初期化ベクトル内に含まれてもよい。ただし、セッション ID は、同じエンドポイントへ対する以前の 5 つのセッションまたはアクティブなセッションとは異なることが望ましい。

【1 0 3 7】

また、PSK_EXCHANGE request message または KEY_EXCHANGE request message が リクエスタ側セッション ID として ReqSessionID（例えば、2 バイト）を含み、PSK_EXCHANGE_RSP response message または Successful KEY_EXCHANGE_RSP response message が レスポンド側セッション ID として RspSessionID（例えば、2 バイト）を

10

20

30

40

50

含み、これら2つを連結した（例えば、4バイトの）session ID = Concatenate (ReqSessionID, RspSessionID) がリクエスタとレスポндаとの間のユニークなセッションIDとして用いられてもよい。その場合、複数種類のセッション間で、セッション鍵またはメッセージカウンタが共通化されることが可能になる。

【1038】

一方、ディスプレイ用途（例えば、DSI-2）では、SPDMでなくHDCP（High-bandwidth Digital Content Protection）がセキュリティプロトコルとして用いられてもよい。ため、SPDMなのかHDCPなのかを識別できるセキュリティプロトコル情報（図116参照）が初期化ベクトル内に含まれてもよい。ただし、図116には、2ビット割り当てのセキュリティプロトコル情報が示されているが、異なるビット数の割り当て（例えば、1ビット、8ビット）でもよい。また、リザーブド領域データ（Reserved for future use）には、セキュリティプロトコルに対応しないこと（例えば、No security protocol）が割り当てられてもよい。

10

【1039】

例えば、新たなフォーマット内、ePHフォーマット（例えば、Reserved、eVC、eDT、Security Descriptor）内またはセッションID内などの何れかに、SPDM専用またはHDCP専用のビットが割り当てられて定義され、それが初期化ベクトル内に含まれてもよい。その場合、複数種類のセキュリティプロトコル間で、セッション鍵またはメッセージカウンタが共通化されることが可能になる。同様に、拡張パケットヘッダ内の一部が初期化ベクトル内に含まれてもよく、例えば、Security Descriptor（例えば、Service Descriptorと称されてもよい）が初期化ベクトル内に含まれてもよい。その場合、異なるSecurity Descriptor間で、セッション鍵またはメッセージカウンタが共通化されることが可能になる。

20

【1040】

イメージセンサ1211またはアプリケーションプロセッサ1212は、図117に示すようなSource IDまたはFinal Destination IDとして、事前交換ではなく、拡張パケットヘッダ（例えば、ePH4）内に格納されて受信された値を用いてもよい。

【1041】

なお、3つ以上の機器（例えば、複数のカメラ、複数のディスプレイ）をケーブルで繋いで通信する接続形態として、前の機器に次の機器を「数珠繋ぎ」に連結するデジチェーン方式があり、Source ID（ソースID）およびFinal Destination ID（最終目的地ID）が初期化ベクトル内に含まれることによって、複数の機器間で、セッション鍵またはメッセージカウンタが共通化されることが可能になる。

30

【1042】

ただし、Source IDとFinal Destination IDとは、例えば、イメージセンサへのコマンドなのか、イメージセンサからのデータなのか、によって入れ替わる。これを避けるために、初期化ベクトル内のSource IDおよびFinal Destination IDを、例えば、Host IDおよびDevice IDと定義してもよい。ただし、例えばイメージセンサはホストにもデバイス（非ホスト）にもなり得るので、Source IDおよびFinal Destination IDと定義した方が望ましい場合もある。

40

【1043】

そのため、例えば、Source IDおよびFinal destination IDを論理演算（例えば、XOR）したIDが用いられてもよい。その場合、初期化ベクトル内に定義されるビット幅が節約される効果もある。なお、Source IDまたはFinal Destination IDは、I2CまたはI3Cの場合、上述した図117に示したようにMaster addressまたはSlave addressが格納されてもよい。

【1044】

なお、例えば、上述した図86のデータ構造でイメージセンサ1211からアプリケーションプロセッサ1212へ画像データを送信する場合、E2E protectionを実現するために、イメージセンサ1211のデバイスIDがSource IDとして、アプリケーションプロ

50

セッサ 1 2 1 2 のデバイス ID が Final Destination ID として格納される。

【1 0 4 5】

一方、例えば、上述した図 8 6 のデータ構造でアプリケーションプロセッサ 1 2 1 2 からイメージセンサ 1 2 1 1 へコマンド命令を送信する場合、E2E protectionを実現するために、アプリケーションプロセッサ 1 2 1 2 のデバイス ID が Source ID として、イメージセンサ 1 2 1 1 のデバイス ID が Final Destination ID として格納される。その場合、図 2 に示したような SerDes 装置 2 5 または SerDes 装置 2 6 のデバイス ID は、中間的な Destination ID であり、Final Destination ID と区別されることが望ましい場合もある。ただし、場合によっては、IV フォーマットの Final Destination ID は、Destination ID と置き換えられてもよい。また、eVC を VC と置き換えられてもよく、eDT を DT と置き換えられてもよい。

10

【1 0 4 6】

また、eVC または VC は、Video stream、Audio stream、Camera stream、または Display Stream などの何れかの ID (Stream ID) であってもよい。また、Video stream でなく Audio stream がストリームとして用いられてもよい。また、Video stream なのか Audio stream なのかを識別できるストリーム情報が初期化ベクトル内に含まれてもよい。その場合、Video stream と Audio stream との間で、セッション鍵またはメッセージカウンタが共通化されることが可能になる。

【1 0 4 7】

ナンス値の一部または全部は、異なるバーチャルチャネルのデータ内（例えば、フレームスタート内、埋込データ内、画像データ内、フレームエンド内）へ格納されて送信されてもよい。これは、例えば、特定のバーチャルチャネルのデータ内へナンス値の一部または全部を格納する余地がない場合に有効である。

20

【1 0 4 8】

一方、ナンス値の一部または全部は、画像データ送信のバーチャルチャネルとは異なるバーチャルチャネルの、パケットデータ (Generic Short Packet Data Types、Generic Long Packet Data Types) またはユーザ定義データ (User Defined Byte-based Data) またはリザーブド領域データ (Reserved for future use) の少なくとも一部内へ格納されて送信されてもよい。つまり、それらは非画像データ内に格納されてもよい。

【1 0 4 9】

なお、以上の説明では、撮像開始を明記しているが、撮像終了について明記していない。これは撮像方式がグローバルシャッター方式なのかローリングシャッター方式なのか等によって異なるためである。例えば、グローバルシャッター方式であれば、全画素を一斉に撮像できるので、次処理の前までに撮像終了してもよいし、フレーム内の最初の画像データを送信する前までに撮像終了してもよい。一方、ローリングシャッター方式であれば、画素の各行で実行される撮像および高速データ送信の少なくとも一部が重複して実行（並列実行）されてもよい。また、撮像開始の位置は一例であり、フレーム内の最初の画像データを送信する前の位置まで遅らせて実行されてもよい。

30

【1 0 5 0】

< コンピュータの構成例 >

図 1 1 8 は、上述した一連の処理をプログラムにより実行するコンピュータのハードウェアの構成例を示すブロック図である。

40

【1 0 5 1】

コンピュータにおいて、CPU (Central Processing Unit) 2 2 0 1、ROM (Read Only Memory) 2 2 0 2、RAM (Random Access Memory) 2 2 0 3、および EEPROM (Electrically Erasable and Programmable Read Only Memory) 2 2 0 4 は、バス 2 2 0 5 により相互に接続されている。バス 2 2 0 5 には、さらに、入出力インタフェース 2 2 0 6 が接続されており、入出力インタフェース 2 2 0 6 が外部に接続される。

【1 0 5 2】

50

以上のように構成されるコンピュータでは、CPU 2201が、例えば、ROM 2202およびEEPROM 2204に記憶されているプログラムを、バス 2205を介してRAM 2203にロードして実行することにより、上述した一連の処理が行われる。また、コンピュータ（CPU 2201）が実行するプログラムは、ROM 2202に予め書き込んでおく他、入出力インタフェース 2206を介して外部からEEPROM 2204にインストールしたり、更新したりすることができる。

【1053】

ここで、本明細書において、コンピュータがプログラムに従って行う処理は、必ずしもフローチャートとして記載された順序に沿って時系列に行われる必要はない。すなわち、コンピュータがプログラムに従って行う処理は、並列的あるいは個別に実行される処理（例えば、並列処理あるいはオブジェクトによる処理）も含む。

10

【1054】

また、プログラムは、1のコンピュータ（プロセッサ）により処理されるものであっても良いし、複数のコンピュータによって分散処理されるものであっても良い。さらに、プログラムは、遠方のコンピュータに転送されて実行されるものであっても良い。

【1055】

さらに、本明細書において、システムとは、複数の構成要素（装置、モジュール（部品）等）の集合を意味し、すべての構成要素が同一筐体中にあるか否かは問わない。したがって、別個の筐体に収納され、ネットワークを介して接続されている複数の装置、及び、1つの筐体の中に複数のモジュールが収納されている1つの装置は、いずれも、システムである。

20

【1056】

また、例えば、1つの装置（または処理部）として説明した構成を分割し、複数の装置（または処理部）として構成するようにしてもよい。逆に、以上において複数の装置（または処理部）として説明した構成をまとめて1つの装置（または処理部）として構成されるようにしてもよい。また、各装置（または各処理部）の構成に上述した以外の構成を付加するようにしてももちろんよい。さらに、システム全体としての構成や動作が実質的に同じであれば、ある装置（または処理部）の構成の一部を他の装置（または他の処理部）の構成に含めるようにしてもよい。

【1057】

また、例えば、本技術は、1つの機能を、ネットワークを介して複数の装置で分担、共同して処理するクラウドコンピューティングの構成をとることができる。

30

【1058】

また、例えば、上述したプログラムは、任意の装置において実行することができる。その場合、その装置が、必要な機能（機能ブロック等）を有し、必要な情報を得ることができるようにすればよい。

【1059】

また、例えば、上述のフローチャートで説明した各ステップは、1つの装置で実行する他、複数の装置で分担して実行することができる。さらに、1つのステップに複数の処理が含まれる場合には、その1つのステップに含まれる複数の処理は、1つの装置で実行する他、複数の装置で分担して実行することができる。換言するに、1つのステップに含まれる複数の処理を、複数のステップの処理として実行することもできる。逆に、複数のステップとして説明した処理を1つのステップとしてまとめて実行することもできる。

40

【1060】

なお、コンピュータが実行するプログラムは、プログラムを記述するステップの処理が、本明細書で説明する順序に沿って時系列に実行されるようにしても良いし、並列に、あるいは呼び出しが行われたとき等の必要なタイミングで個別に実行されるようにしても良い。つまり、矛盾が生じない限り、各ステップの処理が上述した順序と異なる順序で実行されるようにしてもよい。さらに、このプログラムを記述するステップの処理が、他のプログラムの処理と並列に実行されるようにしても良いし、他のプログラムの処理と組み合

50

わせて実行されるようにしても良い。

【1061】

なお、本明細書において複数説明した本技術は、矛盾が生じない限り、それぞれ独立に単体で実施することができる。もちろん、任意の複数の本技術を併用して実施することもできる。例えば、いずれかの実施の形態において説明した本技術の一部または全部を、他の実施の形態において説明した本技術の一部または全部と組み合わせて実施することもできる。また、上述した任意の本技術の一部または全部を、上述していない他の技術と併用して実施することもできる。

【1062】

＜構成の組み合わせ例＞

なお、本技術は以下のような構成も取ることができる。

(1)

他の情報処理装置と通信を行って、画像データを含むフレームのデータを高速データ送信する際に、拡張パケットヘッダおよびパケットデータを含む拡張パケットを前記他の情報処理装置に送信する通信部と、

セッション鍵を導出し、前記セッション鍵を用いて前記パケットデータの第1保護データを生成する第1保護部と、

前記第1保護データを生成するたびに前記セッション鍵に対してのナンス値を更新するナンス更新部と

を備え、

前記画像データは、前記パケットデータ内に格納され、

前記高速データ送信は、前記ナンス値の一部または全部の送信を含み、

前記ナンス値の一部または全部は、前記拡張パケットヘッダ外に格納されて送信される情報処理装置。

(2)

前記通信部は、前記高速データ送信に関連するコマンドが前記他の情報処理装置から送信されてくる低速コマンド送信で、前記高速データ送信の開始を要求する高速データ送信開始命令を受信し、

前記高速データ送信は、前記低速コマンド送信と比較して高速であって、前記高速データ送信開始命令の受信に応じて開始され、前記フレームが開始されることを示すフレームスタートの送信、および、前記フレームが終了されることを示すフレームエンドの送信が少なくとも行われ、

前記フレームは、複数個が連続的かつ周期的に送信されることが可能であり、前記フレームエンドと次の前記フレームスタートとの間に前記画像データが送信されないフレームブランキングを含む

上記(1)に記載の情報処理装置。

(3)

前記低速コマンド送信は、前記情報処理装置内の情報を前記プロセッサへ読み出すことを要求する読み出し命令の送信を含み、

前記ナンス値の一部または全部は、前記読み出し命令に応じた読み出し応答として、前記フレームブランキングの期間内に送信される

上記(2)に記載の情報処理装置。

(4)

前記フレームは、前記フレームスタートと前記フレームエンドとの間の期間内に前記高速データ送信される埋込データを含み、

前記埋込データは、前記画像データに関連するメタデータを含み、

前記ナンス値の一部または全部は、前記埋込データ内に格納されて送信される

上記(2)または(3)に記載の情報処理装置。

(5)

前記低速コマンド送信は、前記情報処理装置内の情報を前記プロセッサへ読み出すこと

10

20

30

40

50

を要求する読み出し命令の送信を含み、

前記フレームは、前記フレームスタートと前記フレームエンドとの間に前記画像データが送信されないラインブランキングを含み、

前記ナンス値の一部または全部は、前記読み出し命令に応じた読み出し応答として、前記ラインブランキングの期間内に送信される

上記（２）から（４）までのいずれかに記載の情報処理装置。

（６）

前記フレームは、第１バーチャルチャネルである前記画像データとは異なる第２バーチャルチャネルのデータを含み、

前記ナンス値の一部または全部は、前記第２バーチャルチャネルのデータ内に格納されて送信される

上記（１）から（５）までのいずれかに記載の情報処理装置。

（７）

前記ナンス値の一部の残りの一部または全部は、前記拡張パケットヘッダ内に格納されて送信される

上記（１）から（６）までのいずれかに記載の情報処理装置。

（８）

前記高速データ送信は、前記フレームが開始されることを示すフレームスタートの送信、および、前記フレームが終了されることを示すフレームエンドの送信を含み、

前記ナンス値の一部または全部は、前記フレームスタート内またはフレームエンド内に格納されて送信される

上記（１）から（７）までのいずれかに記載の情報処理装置。

（９）

前記ナンス値の一部または全部は、前記第１保護データを演算する際の初期化ベクトルの一部として用いられ、

前記初期化ベクトルは、前記通信の拡張仮想チャネルに関連する情報を含む

上記（１）から（８）までのいずれかに記載の情報処理装置。

（１０）

前記ナンス値の一部または全部は、前記第１保護データを演算する際の初期化ベクトルの一部として用いられ、

前記初期化ベクトルは、前記通信の拡張データタイプに関連する情報を含む

上記（１）から（９）までのいずれかに記載の情報処理装置。

（１１）

前記ナンス値の一部または全部は、前記第１保護データを演算する際の初期化ベクトルの一部として用いられ、

前記初期化ベクトルは、前記通信のSPDM（Security Protocol and Data Model）セッションIDに関連する情報を含む

上記（１）から（１０）までのいずれかに記載の情報処理装置。

（１２）

前記ナンス値の一部または全部は、前記第１保護データを演算する際の初期化ベクトルの一部として用いられ、

前記初期化ベクトルは、SPDMまたはHDCP（High-bandwidth Digital Content Protection）を識別する情報を含む

上記（１）から（１１）までのいずれかに記載の情報処理装置。

（１３）

前記ナンス値の一部または全部は、前記第１保護データを演算する際の初期化ベクトルの一部として用いられ、

前記初期化ベクトルは、前記通信のソースIDに関連する情報を含む

上記（１）から（１２）までのいずれかに記載の情報処理装置。

（１４）

10

20

30

40

50

前記ナンス値の一部または全部は、前記第1保護データを演算する際の初期化ベクトルの一部として用いられ、

前記初期化ベクトルは、前記通信の最終目的地IDに関連する情報を含む

上記(1)から(13)までのいずれかに記載の情報処理装置。

(15)

所定カウント条件を満たす拡張パケットを送信するたびにメッセージカウント値を更新するメッセージカウンタをさらに備え、

前記メッセージカウント値は、前記拡張パケットヘッダ内に格納され、

前記ナンス値および前記メッセージカウント値は、更新が同期される

上記(1)から(14)までのいずれかに記載の情報処理装置。

10

(16)

所定カウント条件を満たす拡張パケットを送信するたびにメッセージカウント値を更新するメッセージカウンタをさらに備え、

前記メッセージカウント値は、前記拡張パケットヘッダ内に格納され、

前記ナンス更新部と前記メッセージカウンタとは、別体であり、前記ナンス値と前記メッセージカウント値とは、更新が非同期である

上記(1)から(15)までのいずれかに記載の情報処理装置。

(17)

前記拡張パケットは、拡張パケットフッタを含み、前記第1保護部は、前記セッション鍵を用いて完全性演算値を生成し、

20

前記完全性演算値は、少なくとも前記パケットデータを保護し、前記拡張パケットフッタ内に格納される

上記(1)から(16)までのいずれかに記載の情報処理装置。

(18)

前記第1保護部は、前記セッション鍵を用いて完全性演算値を生成し、

前記完全性演算値は、少なくとも前記画像データを保護し、前記画像データとは異なるパケットデータ内に格納される

上記(1)から(17)までのいずれかに記載の情報処理装置。

(19)

画像データを出力する画素と、

30

他の情報処理装置と通信を行って、前記画像データを含むフレームのデータを高速データ送信する際に、拡張パケットヘッダおよびパケットデータを含む拡張パケットを前記他の情報処理装置に送信する通信部と、

セッション鍵を導出し、前記セッション鍵を用いて前記パケットデータの第1保護データを生成する第1保護部と、

前記第1保護データを生成するたびに前記セッション鍵に対してのナンス値を更新するナンス更新部と

を有し、

前記画像データは、前記パケットデータ内に格納され、

前記高速データ送信は、前記ナンス値の一部または全部の送信を含み、

40

前記ナンス値の一部または全部は、前記拡張パケットヘッダ外に格納されて送信される情報処理装置を備える移動体装置。

(20)

他の情報処理装置と通信を行って、画像データを含むフレームのデータを高速データ送信する際に、拡張パケットヘッダおよびパケットデータを含む拡張パケットを前記他の情報処理装置に送信する通信部と、

セッション鍵を導出し、前記セッション鍵を用いて前記パケットデータの第1保護データを生成する第1保護部と、

前記第1保護データを生成するたびに前記セッション鍵に対してのナンス値を更新するナンス更新部と

50

を有し、

前記画像データは、前記パケットデータ内に格納され、

前記高速データ送信は、前記ナンス値の一部または全部の送信を含み、

前記ナンス値の一部または全部は、前記拡張パケットヘッダ外に格納されて送信される情報処理装置を備える通信システム。

【1063】

なお、本実施の形態は、上述した実施の形態に限定されるものではなく、本開示の要旨を逸脱しない範囲において種々の変更が可能である。また、本明細書に記載された効果はあくまで例示であって限定されるものではなく、他の効果があってもよい。

【符号の説明】

【1064】

1201 通信システム， 1211 イメージセンサ， 1212 アプリケーションプロセッサ， 1213 ディスプレイ， 1301 画素， 1302 AD変換器， 1303 画像処理部， 1304 拡張モード対応CSI-2送信回路， 1305 物理層処理部， 1306 I2C/I3Cスレーブ， 1307 記憶部， 1308 メッセージカウンタ， 1309 ナンス更新部， 1310 セキュリティ部， 1321 物理層処理部， 1322 拡張モード対応CSI-2受信回路， 1323 I2C/I3Cマスタ， 1324 記憶部， 1325 データ検証部， 1326 セキュリティ部， 1327 コントローラ

10

20

30

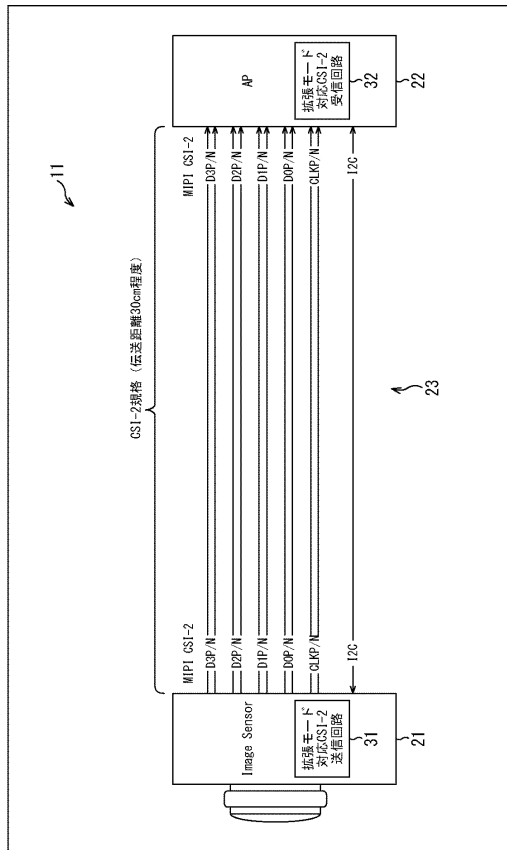
40

50

【図面】

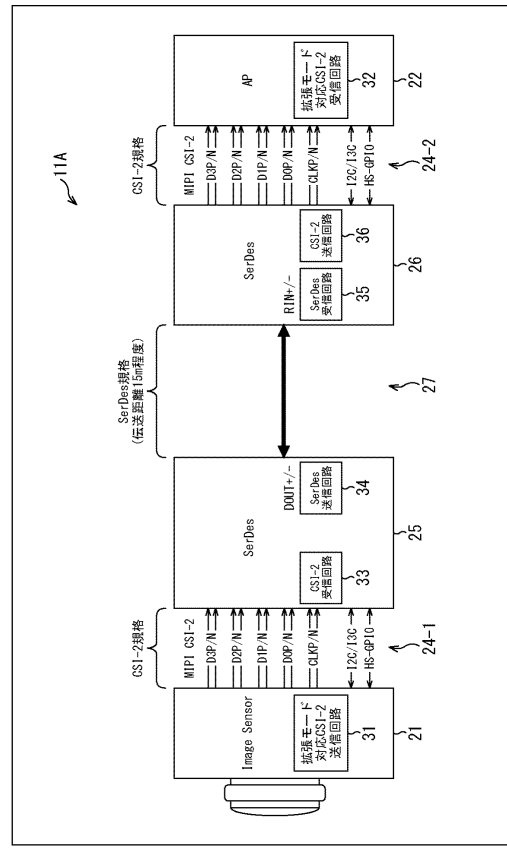
【図 1】

FIG. 1



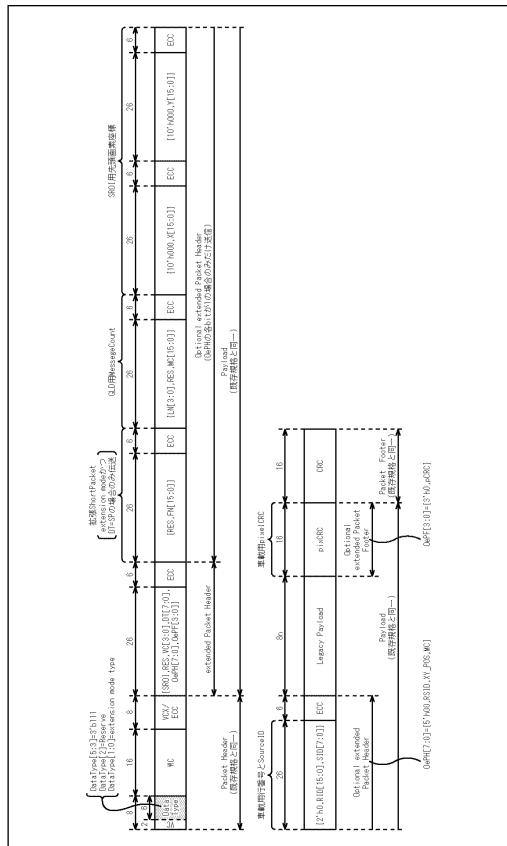
【図 2】

FIG. 2



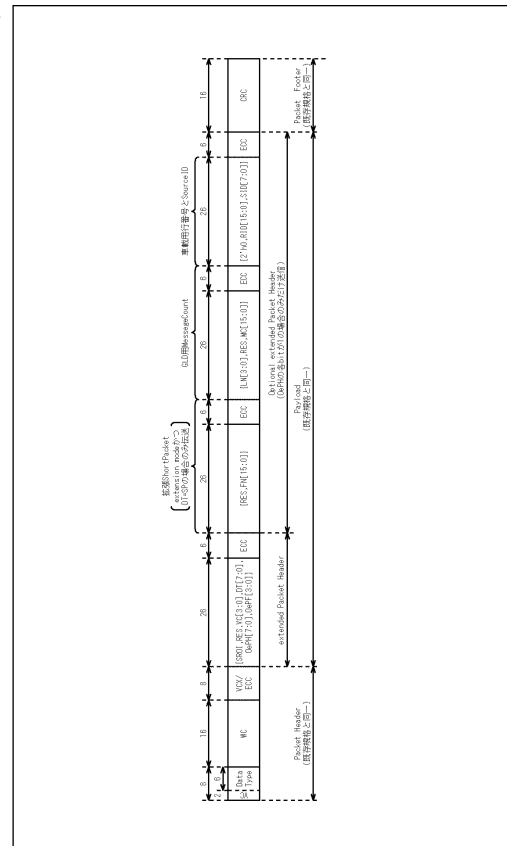
【図 3】

FIG. 3



【図 4】

FIG. 4



10

20

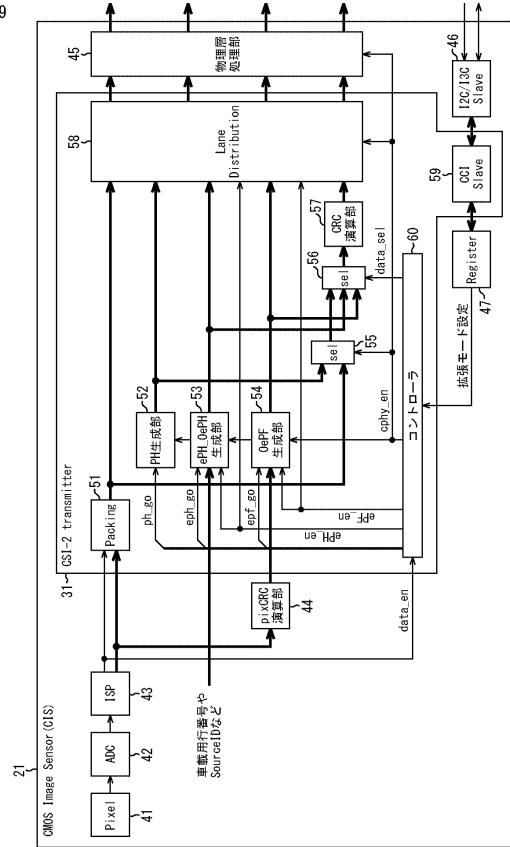
30

40

50

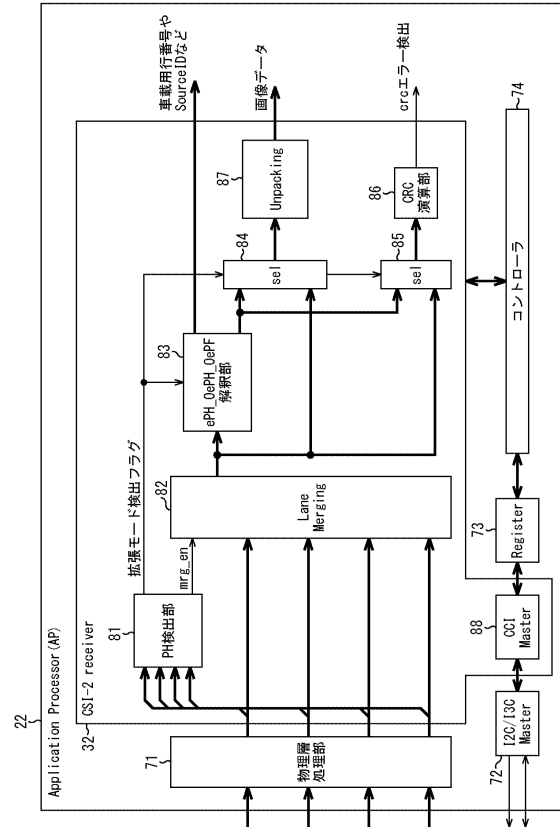
【圖 9】

FIG. 9



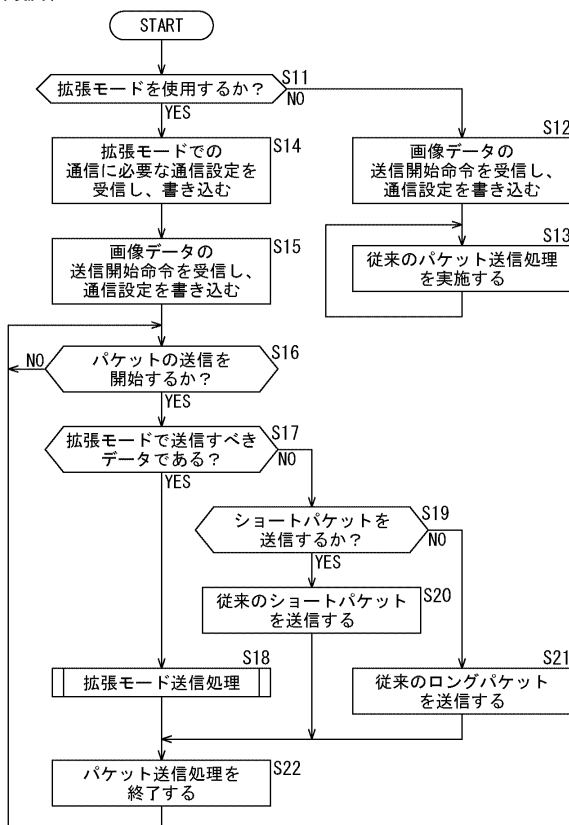
【図 10】

FIG. 10



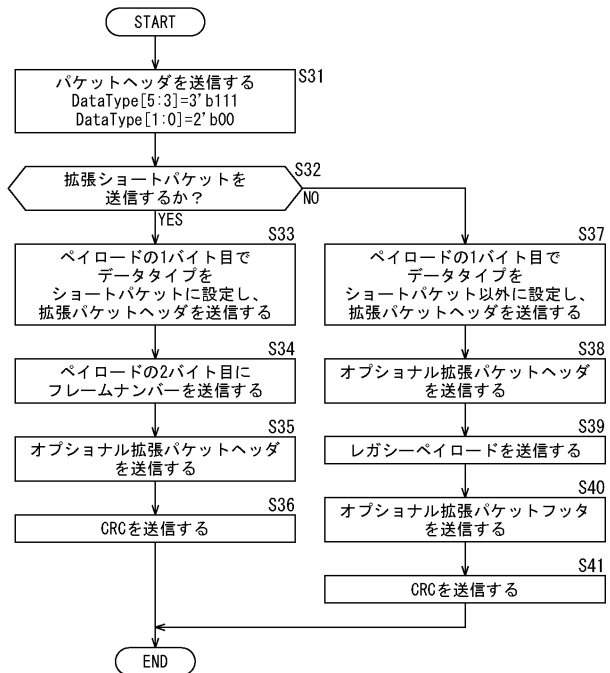
【図 1 1】

FIG. 11



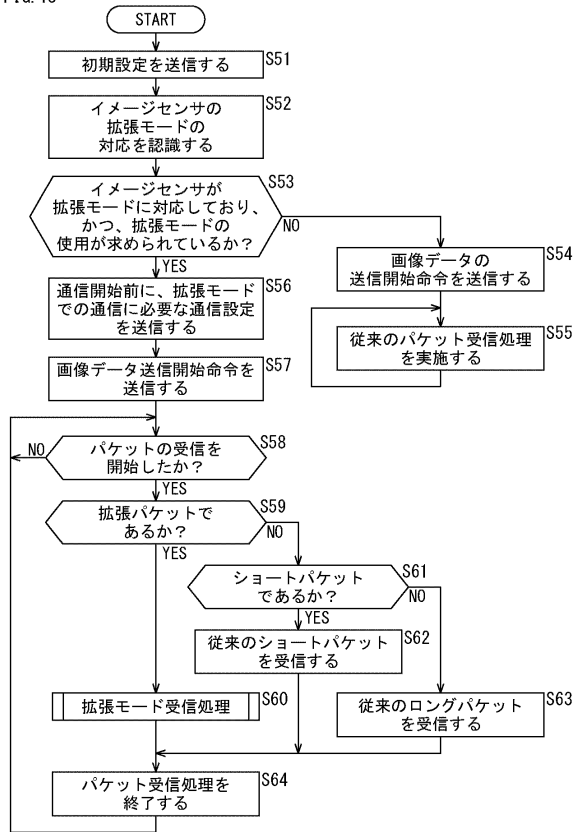
【圖 12】

FIG. 12



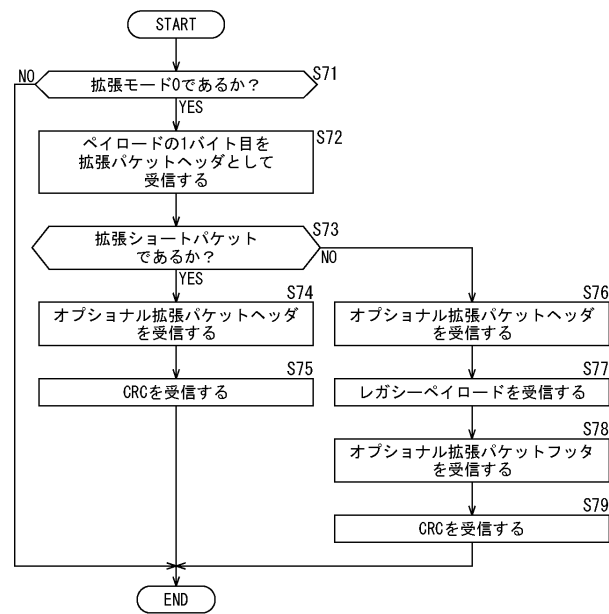
【図 13】

FIG. 13



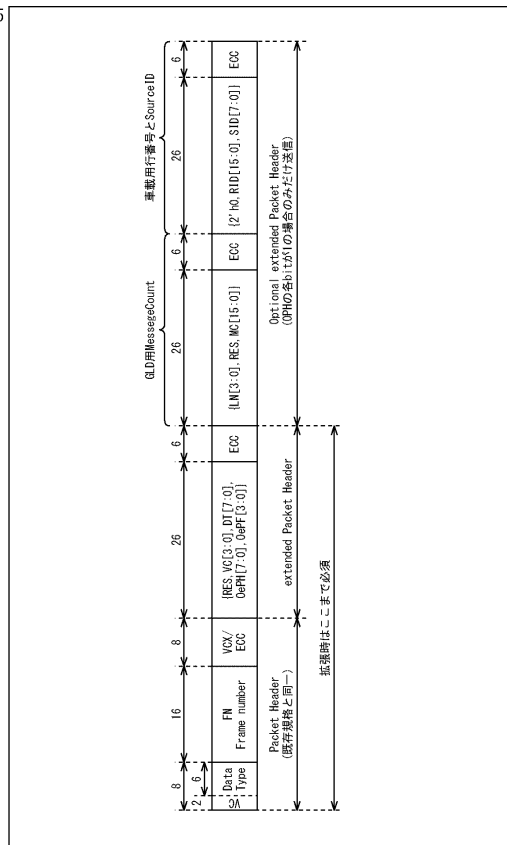
【図 14】

FIG. 14



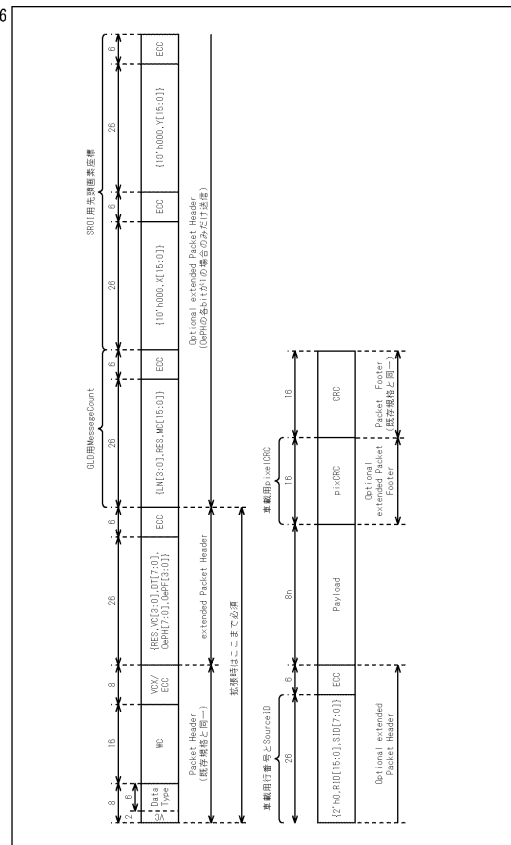
【図 15】

FIG. 15



【図 16】

FIG. 16



10

20

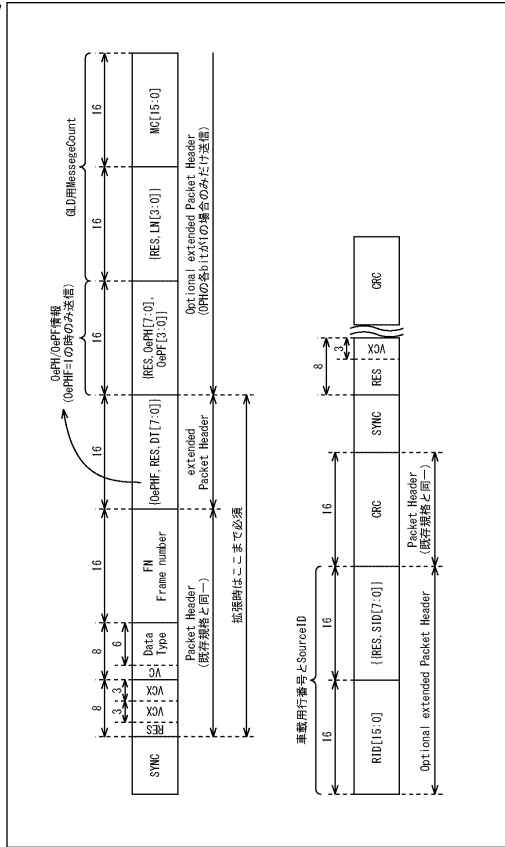
30

40

50

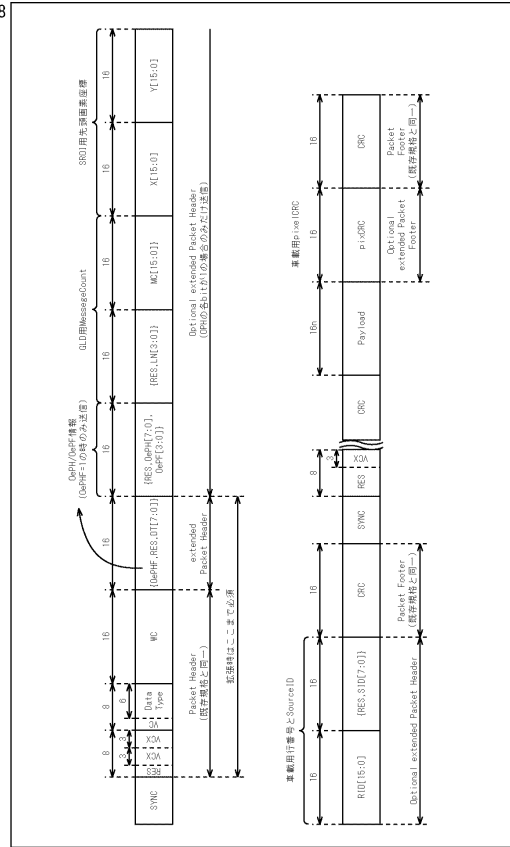
【図 17】

FIG. 17



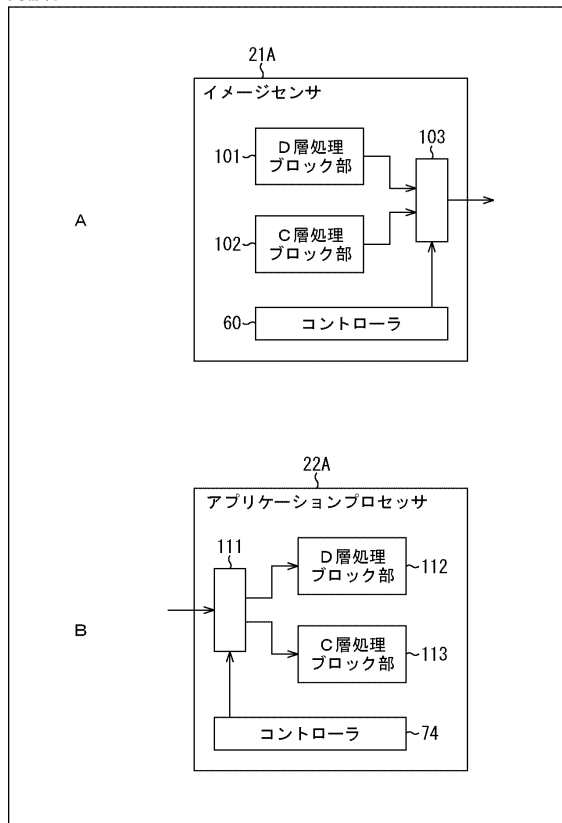
【図 18】

FIG. 18



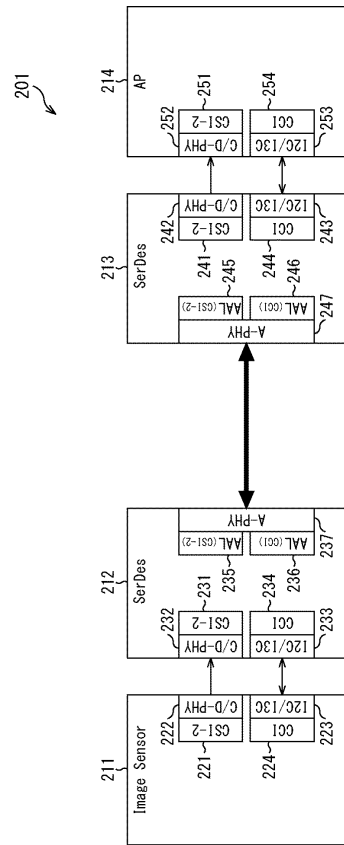
【図 19】

FIG. 19



【図 20】

FIG. 20



10

20

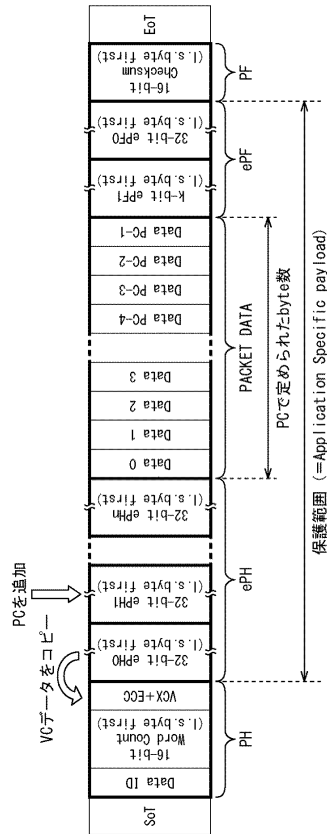
30

40

50

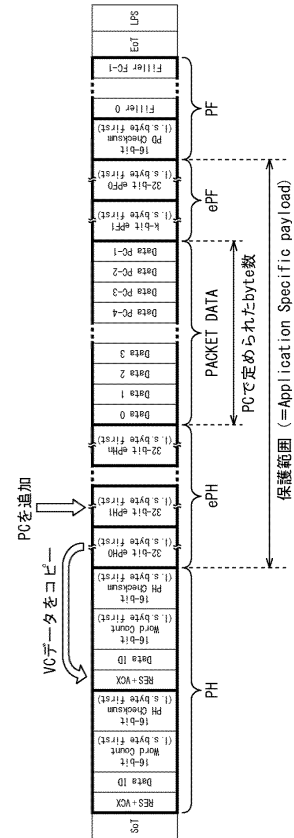
【図 2 1】

FIG. 21



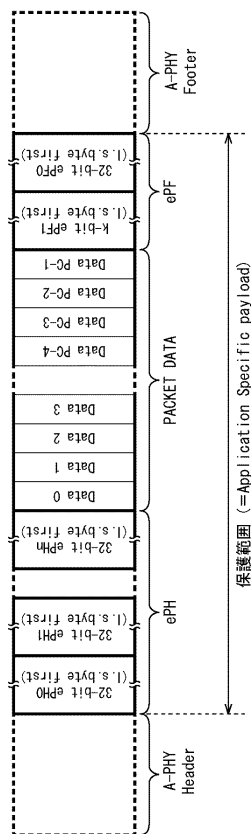
【図 2 2】

FIG. 22



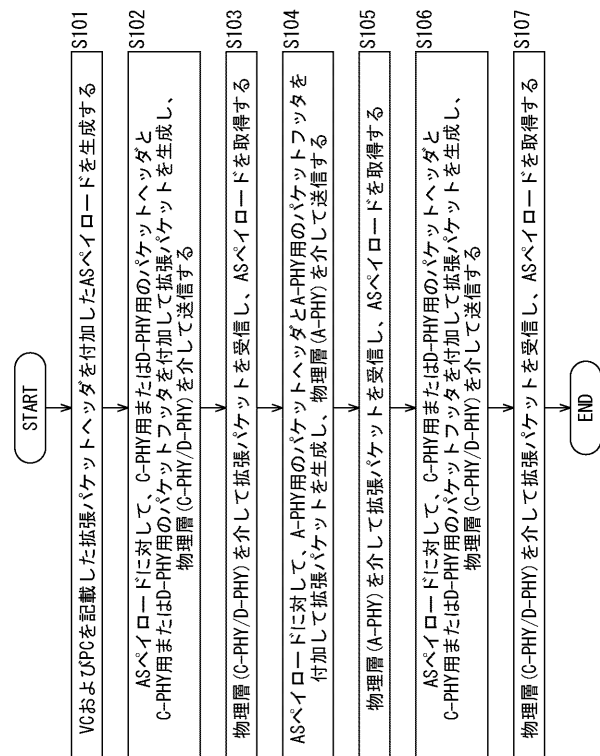
【図 2 3】

FIG. 23



【図 2 4】

FIG. 24



10

20

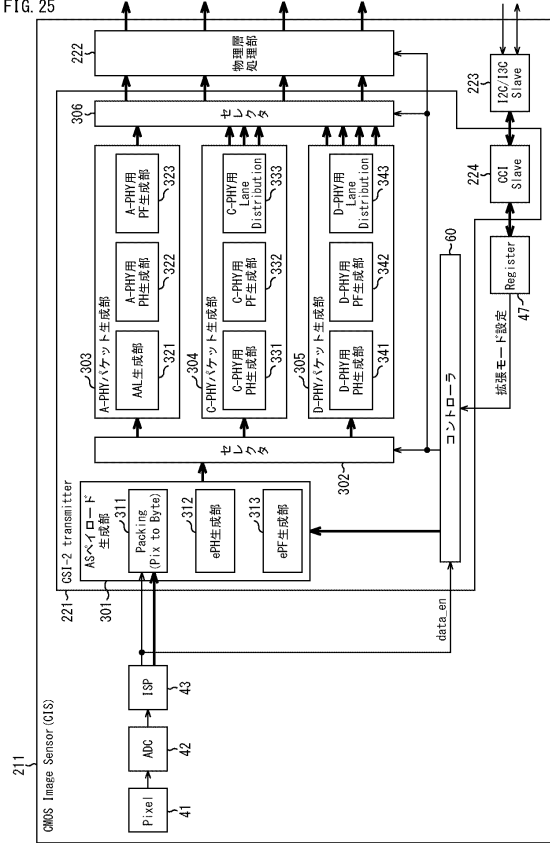
30

40

50

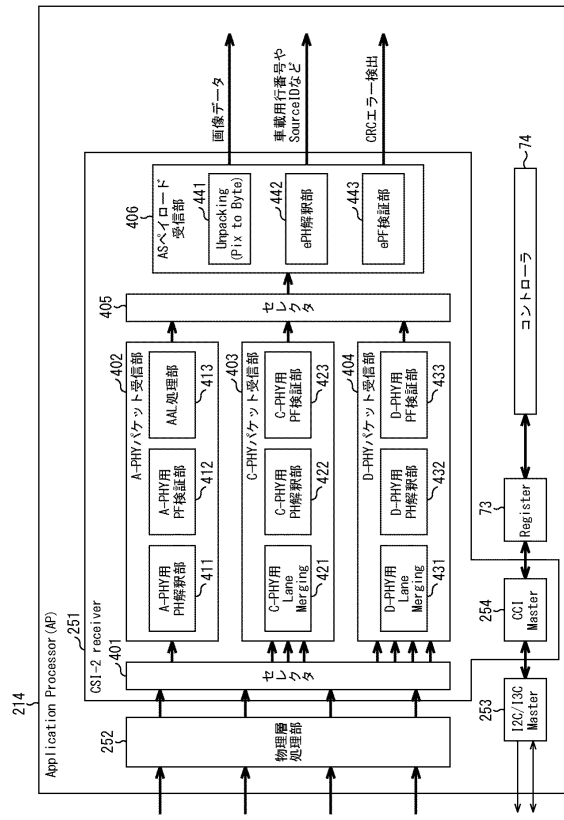
【図 25】

FIG. 25



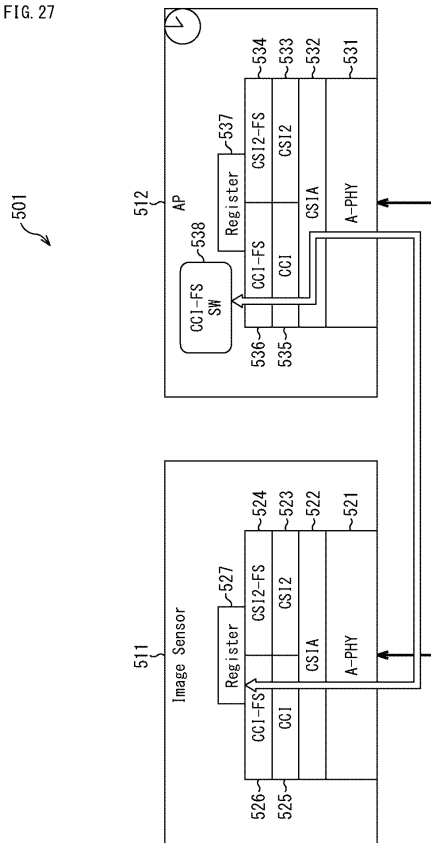
【図 26】

FIG. 26



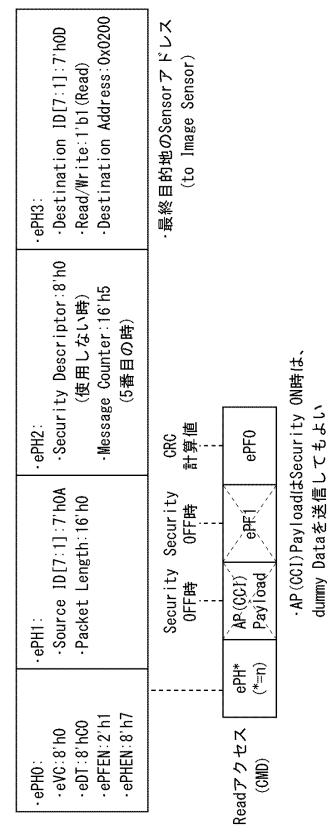
【圖 27】

FIG. 27



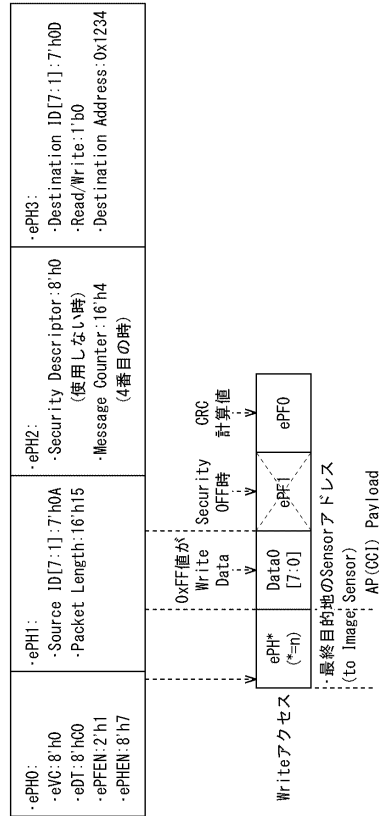
【圖 28】

FIG. 28



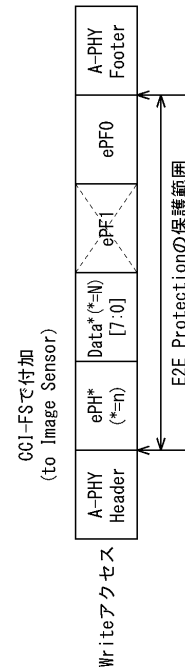
【図 3 3】

FIG. 33



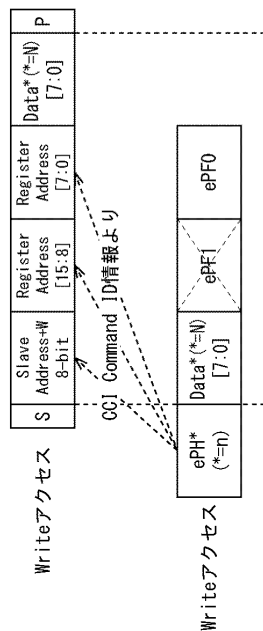
【図 3 4】

FIG. 34



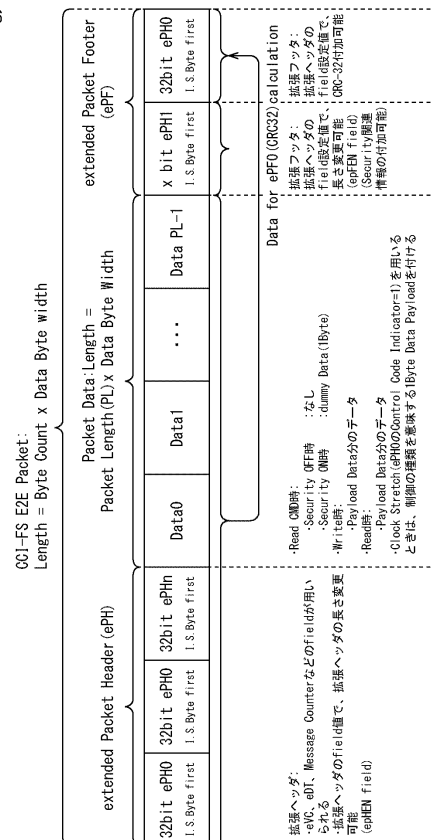
【図 3 5】

FIG. 35



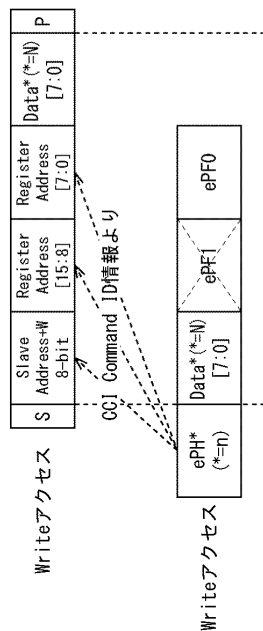
【図 3 6】

FIG. 36



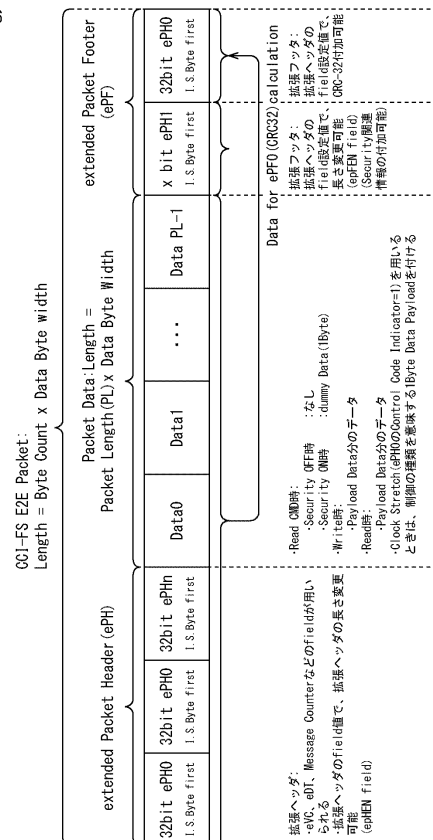
【図 3 5】

FIG. 35



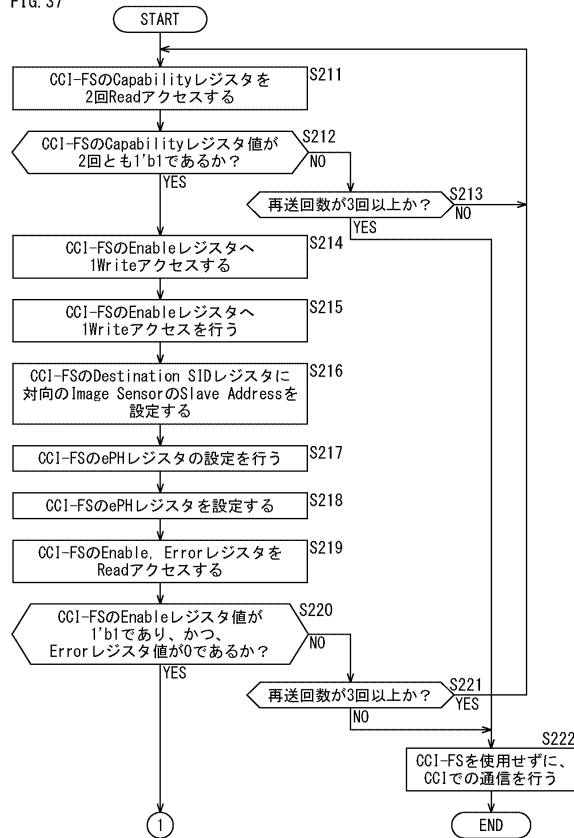
【図 3 6】

FIG. 36



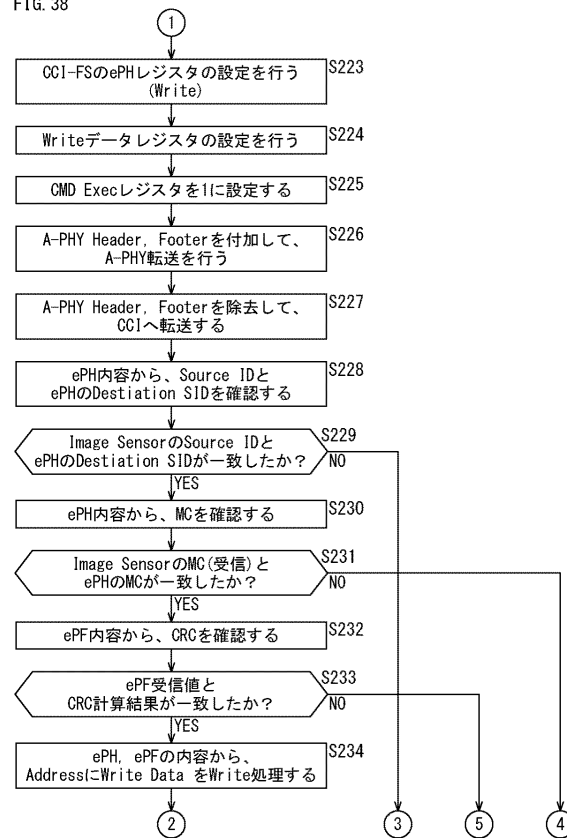
【図 37】

FIG. 37



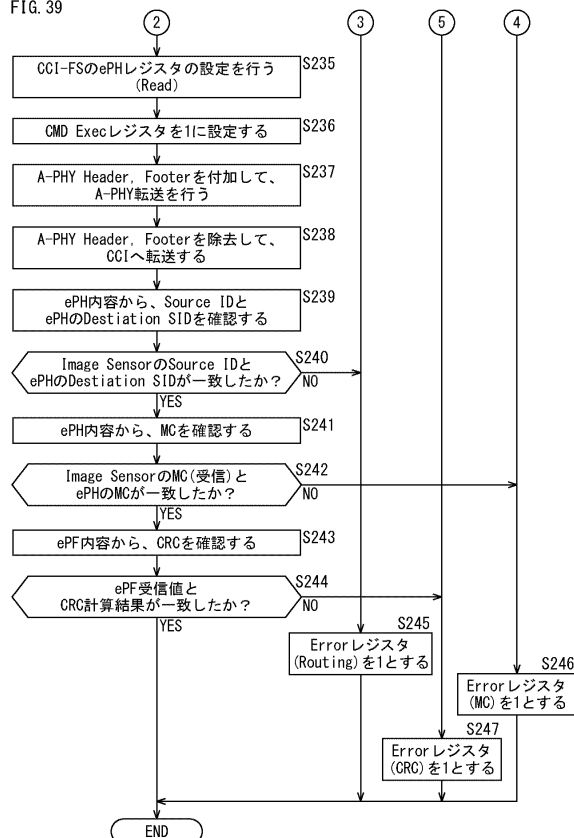
【図 38】

FIG. 38



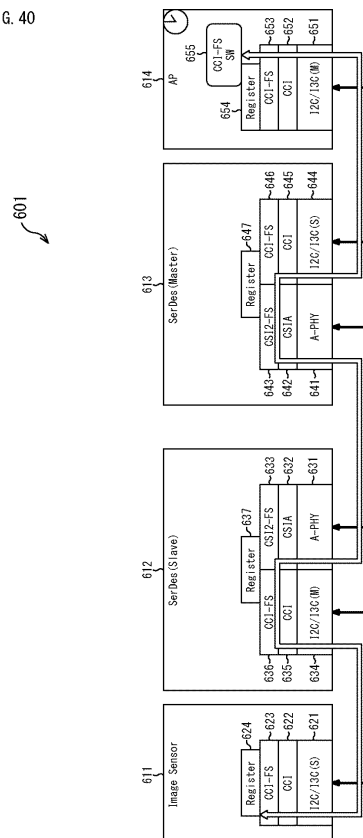
【図 39】

FIG. 39



【図 40】

FIG. 40



10

20

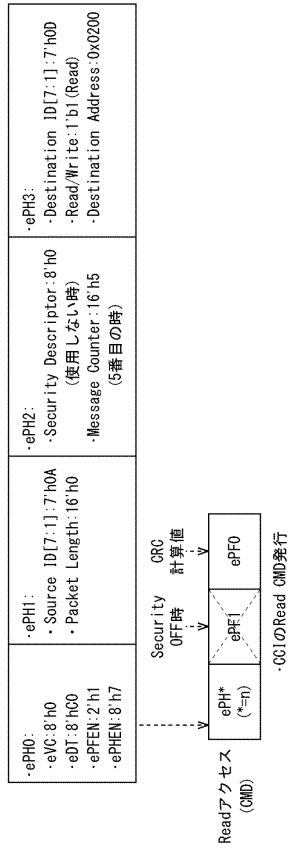
30

40

50

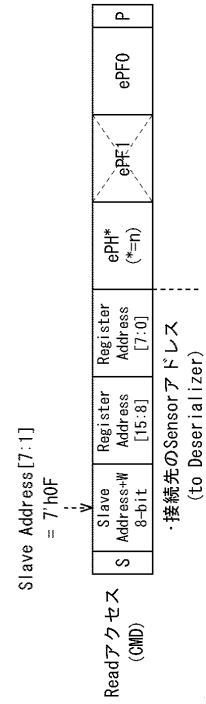
【図 4 1】

FIG. 41



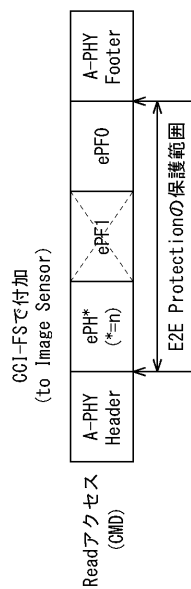
【図 4 2】

FIG. 42



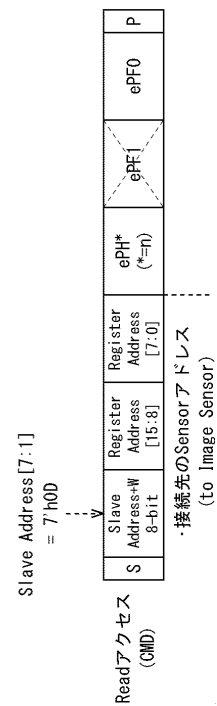
【図 4 3】

FIG. 43



【図 4 4】

FIG. 44



10

20

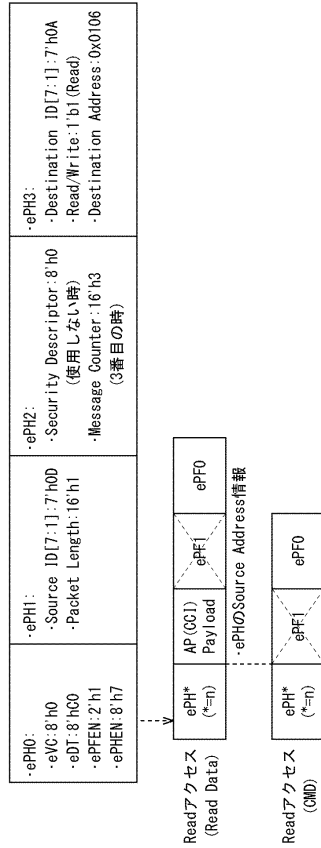
30

40

50

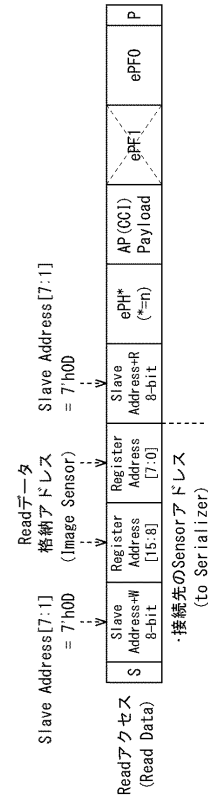
【図 4 5】

FIG. 45



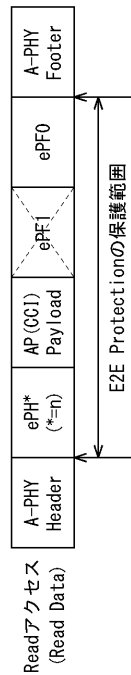
【図 4 6】

FIG. 46



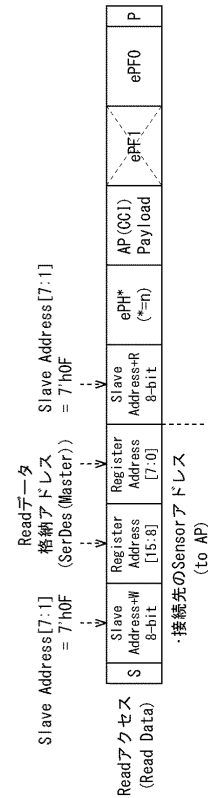
【図 4 7】

FIG. 47



【図 4 8】

FIG. 48



10

20

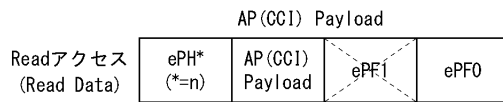
30

40

50

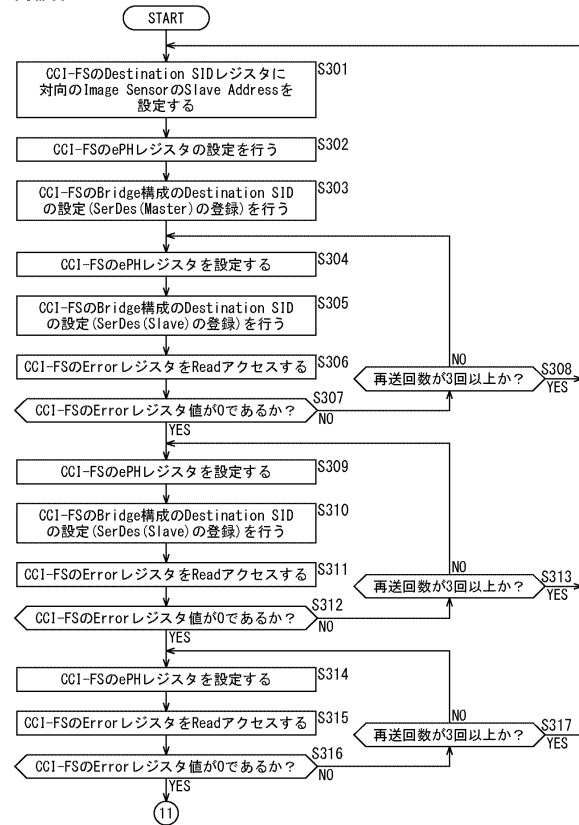
【図 49】

FIG. 49



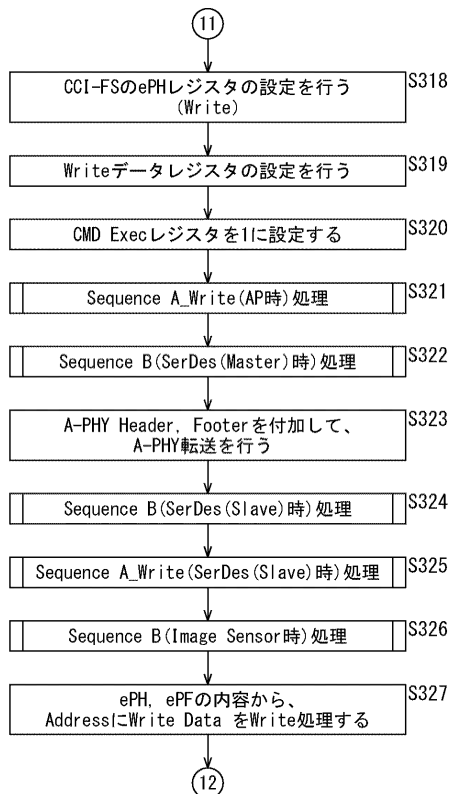
【図 50】

FIG. 50



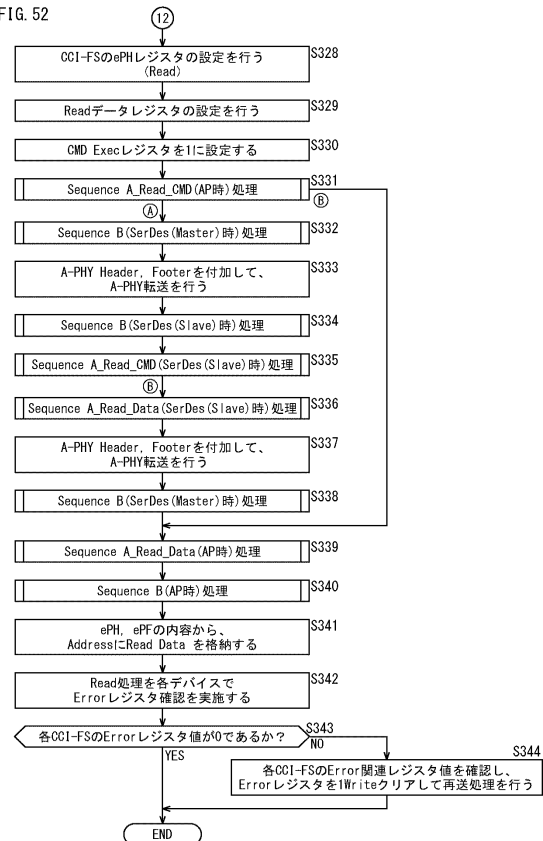
【図 51】

FIG. 51



【図 52】

FIG. 52



10

20

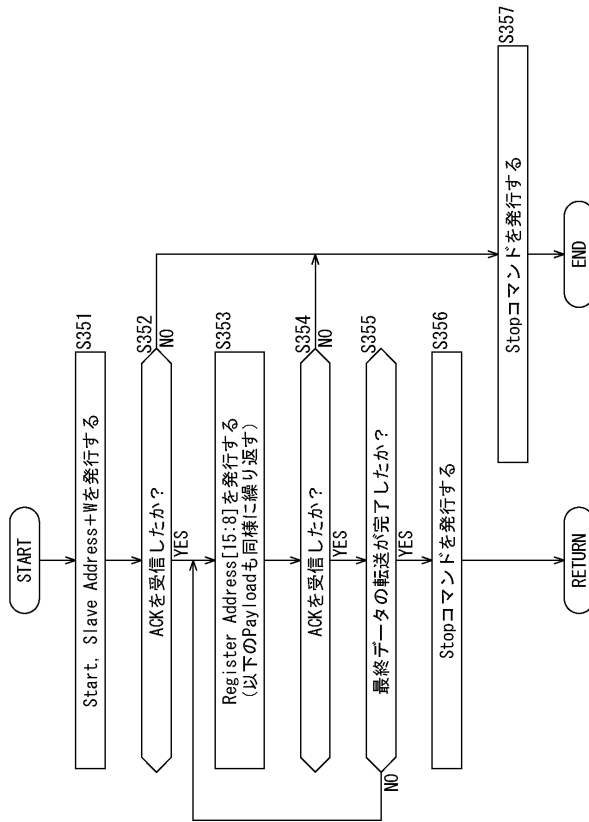
30

40

50

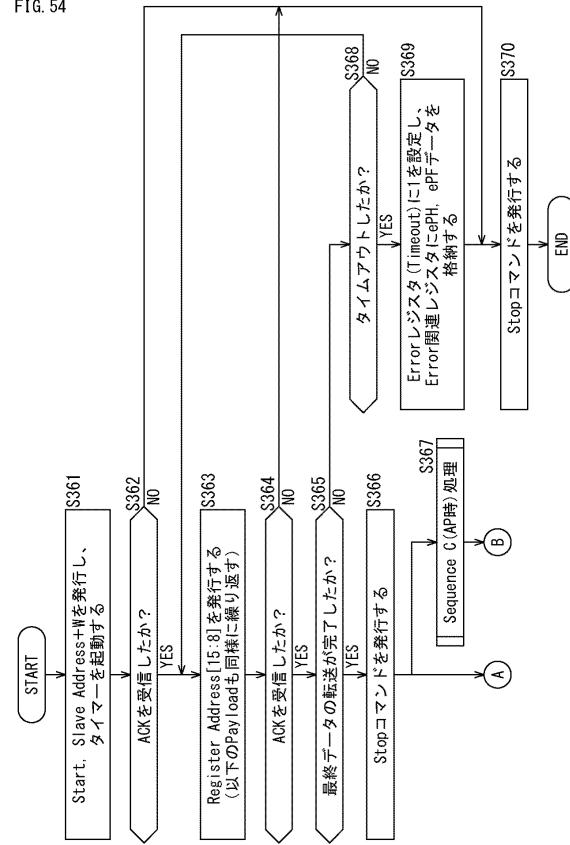
【図 5 3】

FIG. 53



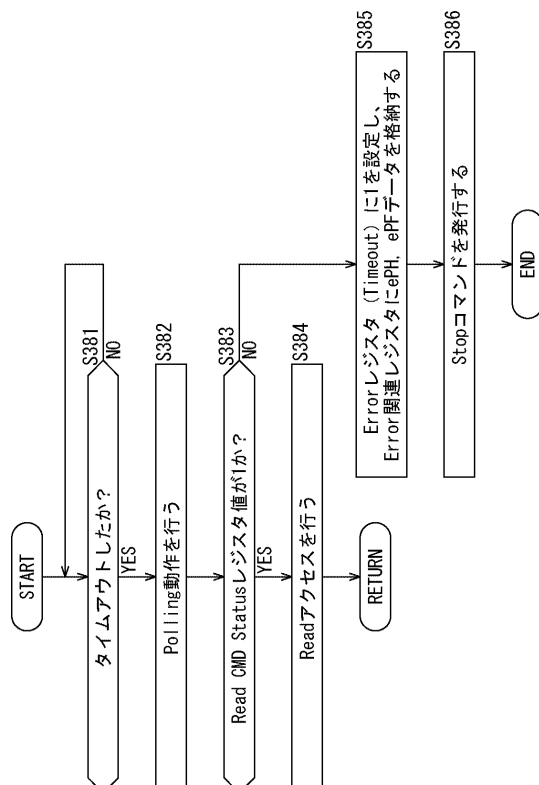
【図 5 4】

FIG. 54



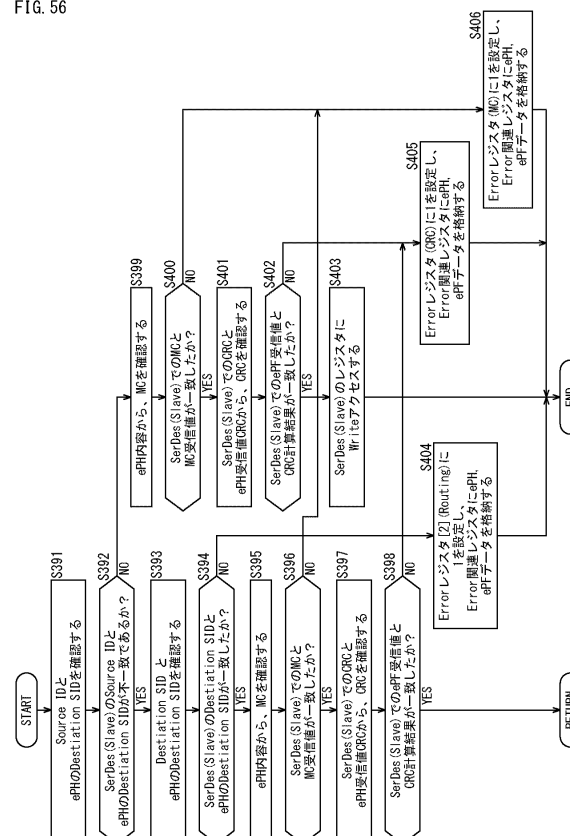
【図 5 5】

FIG. 55



【図 5 6】

FIG. 56



10

20

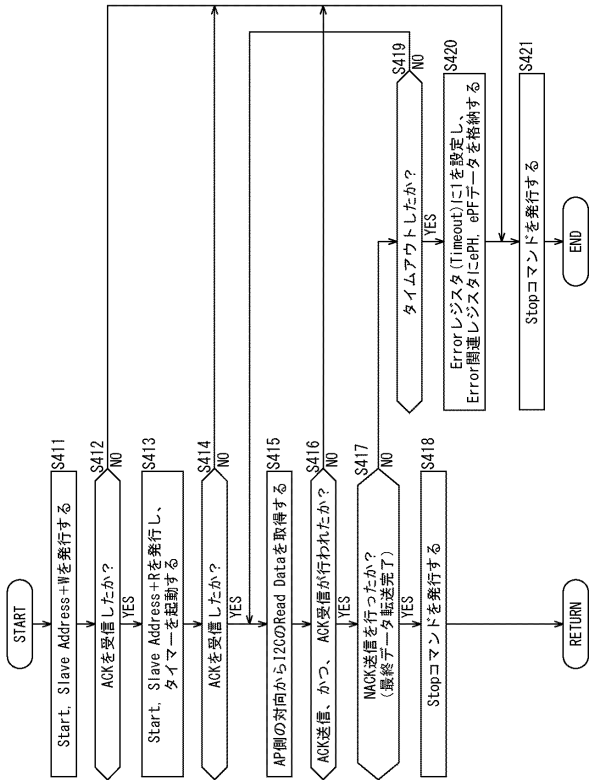
30

40

50

【図 5 7】

FIG. 57



【図 5 8】

FIG. 58

bit assign	Name	Description	Remarks
ePH[31:24]	eVC	extended Virtual Channel	・C-PHY: D-PHYの拡張ヘッダでは、eVC ・C01-F5では、未使用(0固定)
ePH[23:16]	eDT	extended Data Type	C01-F5(12C, 13C)を追加
ePH[15]	eCONT	Control Code Indicator	1b0: 通常のデータ転送 1b1: 12C, 13Cの制御コードを示す。 ・120時 S/Sr/ACK/NACKなどを示す。 ・Clock Stretch時に使用する。
ePH[14:10]	Reserved	Reserved for future definition	Reserved
ePH[9:8]	ePFEN	extended Packet Footer (ePF) Enable bitmap	32b/64bがFooter拡張用のfield
ePH[7:0]	ePHEN	extended Packet Header (ePH) Enable bitmap	extended Packet Headerの拡張用のfield
bit assign	Name	Description	Remarks
ePH[31:16]	Source ID	Source ID: Device ID in which the packet is generated	
ePH[15:0]	Packet Length	Length of Packet Data (unit: Byte)	データパケット長
bit assign	Name	Description	Remarks
ePH2[31:24]	Security Descriptor	Security Descriptor	Security使用時に、付加 default: 0設定
ePH2[23:16]	Reserved	Reserved for future definition	Reserved
ePH2[15:0]	Message Counter	Message Counter	・16bitめかカウンタ。First extended Packet Headerを持つ パケット前にカウンタアップで、初値は0。 ・16bitめかカウンタの値では、独立したメッセージ カウンタを使用する。

【図 5 9】

FIG. 59

bit assign	Name	Description	Remarks
ePH[31:25]	Destination ID	Destination ID in which the packet is received finally	Destination IDを追加(C01-F5) Slave Addressに対応(最終目的地宛)
ePH[24]	Read/Write flag	Read/Write flag in which the packet is received finally	Read: 1, Write: 0を示す。(C01-F5)
ePH[23:6]	Destination Address	Destination Address is to access register address finally	最終目的地のレジスタアドレス値を格納する。

【図 6 0】

FIG. 60

eDT	Description
0x00 to 0x07	synchronization Short Packet Data Types
0x08 to 0x0F	Generic Short Packet Data Types
0x10 to 0x17	Generic Long Packet Data Types
0x18 to 0x1F	YUV Data
0x20 to 0x26	RGB Data
0x27 to 0x2F	RAW Data
0x30 to 0x37	User Defined Byte-based Data
0x38	USL Command
0x39 to 0x3D	Reserved for future use
0x3E	Extended Packet mode (Use in PH only. Do not use in ePH)
0x3F	For CSI-2 over C-PHY: Reserved for future use For CSI-2 over D-PHY: Reserved for future use
0x40 to 0xBF	Reserved for future use
0xC0 to 0xCF	User Defined Byte-based Data 0xC0: For 12C 0xC1: For 13C

10

20

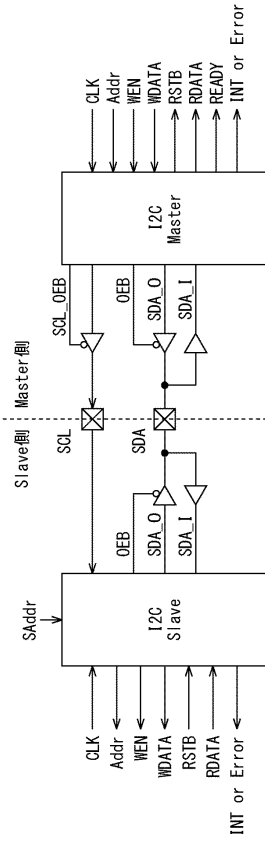
30

40

50

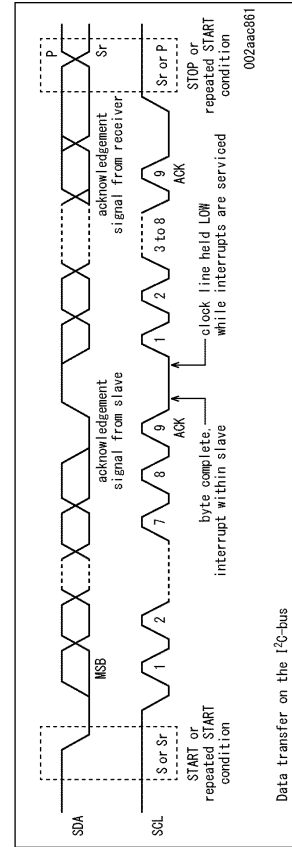
【図 6 1】

FIG. 61



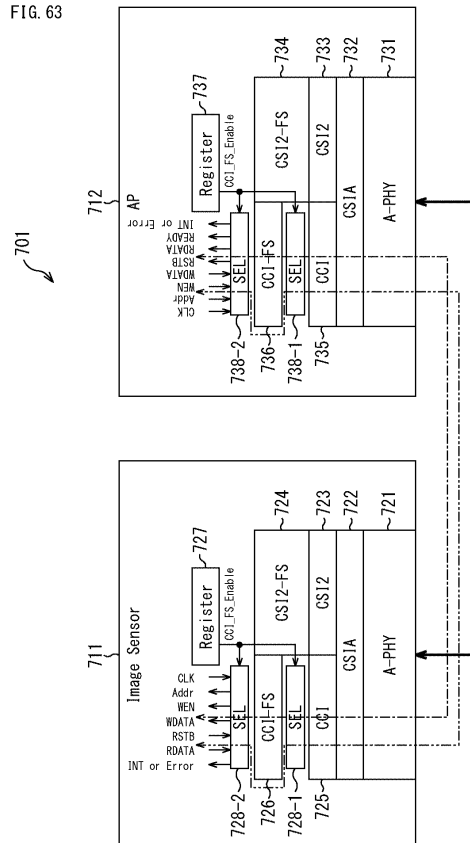
【図 6 2】

FIG. 62



【図 6 3】

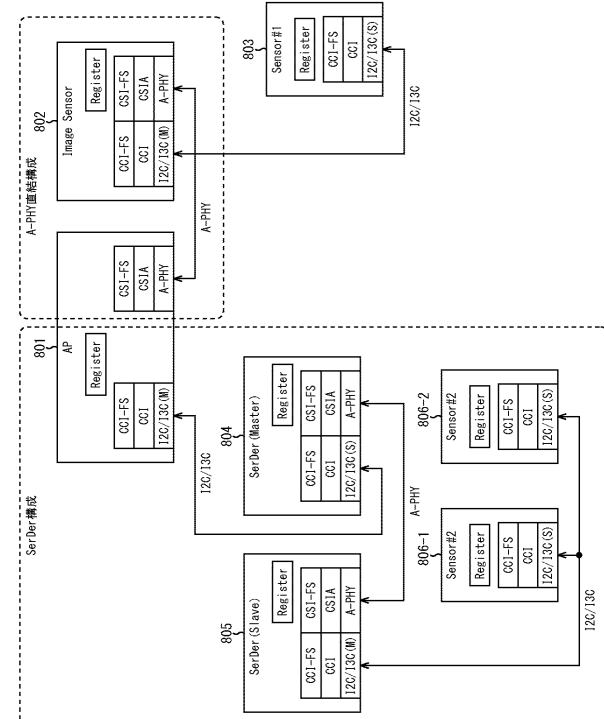
FIG. 63



【図 6 4】

FIG. 64

CC1_FS_Enable=0
CC1_FS_Enable=1



10

20

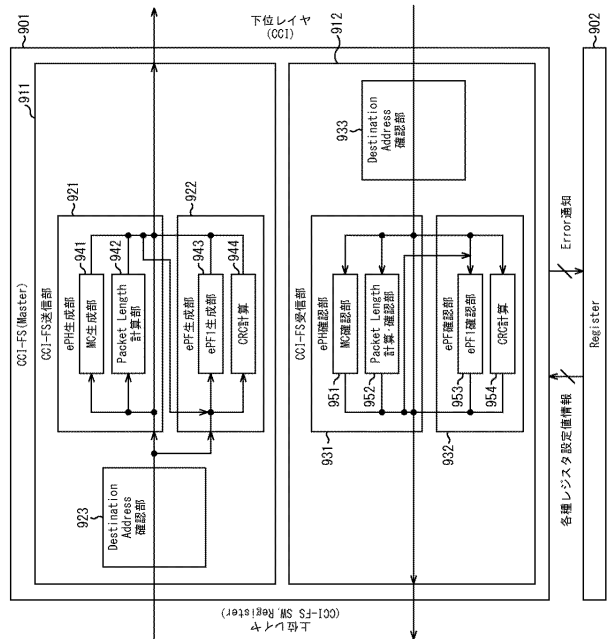
30

40

50

【図 6 5】

FIG. 65



【図 6 6】

FIG. 66

Addr	bit assign	Initial Value	Setting Data	Attribute	Detail	Remarks
0x000	[0]	1'b 1	CC1-FS Capability Register	RO	1'b 0: CC1-FS機能なし 1'b 1: CC1-FS機能あり	
0x001	[7:0]	8'h 0	CC1-FS Version	RO	Ver1.0	
0x002	[0]	1'b 0	CC1-FS Enable	RW	CC1-FS機能ON/OFF切替	4-PHY機能構成では、切り替えて使用可能。 A-PHY, SerDes構成で使用する場合は、事前に1'b 1を設定とすること。
0x010	[7:0]	8'h 0	eVC	RW	ePH情報	
0x011	[7:0]	8'h 0	eDT	RW		
0x012	[1:0]	2'h 0	ePHEN	RW		
0x013	[7:0]	8'h 0	ePHEN	RW		
0x020	[7:1]	7'h 0	Source ID	RO	ePH情報	Device自身のIDを示す。 -R0時: 乗算時に、固有値を登録。 -R0時: 7'h 0のときは、自分宛とみなす。APでの設定、Image SensorはR0時から設定を行う。
0x030	[0]	1'h 0	Read/Write Source	RW	ePH情報	
0x031	[7:1]	7'h 0	Destination ID	RW	ePH情報	
0x032	[7:0]	8'h 0	Read/Write Dest	RW	ePH情報	
0x033	[7:0]	8'h 0	Destination Address[7:0]	RW	ePH情報	
0x034	[7:0]	8'h 0	Destination Address[15:8]	RW	ePH情報	
0x035	[15:8]	8'h 0	payload Length[7:0]	RW	ePH情報	
0x036	[7:0]	8'h 0	payload Length[15:8]	RW	ePH情報	
0x037	[7:0]	8'h 0	Read Data Length[7:0]	RW		(基本的にA-PHYのpayloadの範囲内の制約を要する)
0x038	[7:0]	8'h 0	Read Data Length[15:8]	RW		
0x04	[0]	1'h 0	CMD Exec	RW		実行完了後、自動クリア 1'b 1: Read not Ready 1'b 0: Read ready
0x05	[0]	1'h 0	Read CMD Status	RO		1'b 1: Read Ready 1'b 0: Read not ready
0x06	[7:0]	8'h 0	Read Data[7:0]	RO		拡張可能構成
0x07	[7:0]	8'h 0	Read Data[15:8]	RO		拡張可能構成
0x08	[7:0]	8'h 0	Read Data[23:16]	RO		拡張可能構成
0x09	[7:0]	8'h 0	Read Data[31:24]	RO		拡張可能構成

【図 6 7】

FIG. 67

Addr	bit assign	Initial Value	Setting Data	Attribute	Detail	Remarks
Br/dep構成時: SERDES構成などで、従来のCC1-Comatibleのレジスタ構成でよい						
0x110	[7:1]	7'h 0	Destination SID (後継先)	RW	P2P接続情報	以下の下位デバイス → Destination登録がないものは、故障、エラー検出 (ただし、Endであるデバイスの場合は、Source IDを 折り返して転送するので使用しない)
0x111	[0]	1'h 0	Read/Write	RW	P2P接続情報	CC1-FSがEnable時は、1'h 0は無効
0x112	[7:0]	8'h 0	Address Register[15:8] (後継先)	RW	P2P接続情報	
0x113	[7:0]	8'h 0	Address Register[7:0] (後継先)	RW	P2P接続情報	
0x114	[7:0]	8'h 0	Attribution (後継先)	RW	P2P接続情報	0: 12C 1: 13C 2: A-PHY その他: Reserved
0x115	[7:0]	8'h 0	Timeout_No1[15:8]	RW		アクセスタイムアウトの時間設定
0x116	[7:0]	8'h 0	Timeout_No1[7:0]	RW		
0x120	[7:1]	8'h 0	Destination ID (後継先)	RW	P2P接続情報	以下の下位デバイス
0x121	[0]	1'h 0	Read/Write	RW	P2P接続情報	
0x122	[7:0]	8'h 0	Address Register[15:8] (後継先)	RW	P2P接続情報	
0x123	[7:0]	8'h 0	Address Register[7:0] (後継先)	RW	P2P接続情報	
0x124	[7:0]	8'h 0	Attribution (後継先)	RW	P2P接続情報	0: 12C 1: 13C 2: A-PHY その他: Reserved
0x125	[7:0]	8'h 0	Timeout_No2[15:8]	RW		アクセスタイムアウトの時間設定
0x126	[7:0]	8'h 0	Timeout_No2[7:0]	RW		
0x127	[7:0]	8'h 0	Timeout_No3[15:8]	RW		
0x128	[7:0]	8'h 0	Timeout_No3[7:0]	RW		
0x129	[7:0]	8'h 0	Timeout_No4[15:8]	RW		
0x130	[7:0]	8'h 0	Timeout_No4[7:0]	RW		

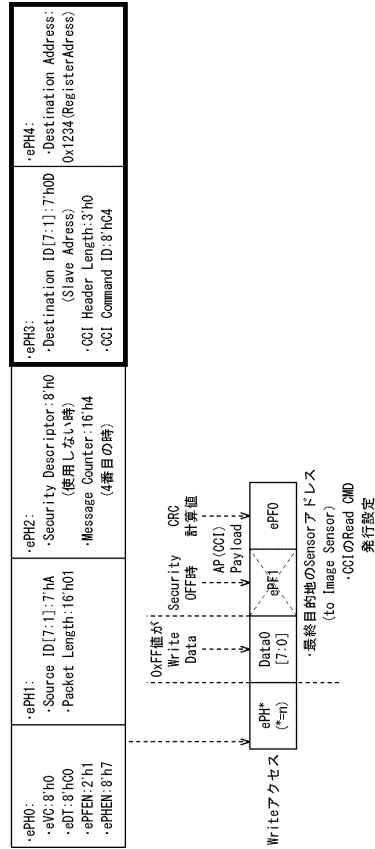
【図 6 8】

FIG. 68

Addr	bit assign	Initial Value	Setting Data	Attribute	Detail	Remarks
Error検出レジスタ						
0x200	[0]	1'h 0	Error Register[0] (CRC)	RWIC		
0x201	[1]	1'h 0	Error Register[1] (Security)	RWIC		
0x202	[2]	1'h 0	Error Register[2] (Routing)	RWIC		
0x203	[3]	1'h 0	Error Register[3] (Timeout)	RWIC		Timeoutは構成を入れるとき、 (0x110での確認のときは、併用もしくは、なしでもよい)
0x204	[4]	1'h 0	Error Register[4] (MCO)	RWIC		
0x205	[5]	1'h 0	T.B.D.	RWIC		
Error検出レジスタ (debug)						
0x300				RO		エラーヘッダー-駆動情報の Footerも入れる。(ePH, ePHのみでpayloadは含いてもよい) Error RegisterをWriteクリア時に値を初期化する。
0x400				RO		エラーヘッダー-駆動情報の Footerも入れる。(ePH, ePHのみでpayloadは含いてもよい) Error RegisterをWriteクリア時に値を初期化する。
Error Injection駆動レジスタ (debug)						
0x500			Error Injection Enable[0] (ePH0:3)	RW		ePH0にError注入のEnable
0x501			Error Injection Enable[0] (ePH0:2)	RW		
0x502			Error Injection Enable[0] (ePH0:1)	RW		
0x503			Error Injection Enable[0] (ePH0:0)	RW		

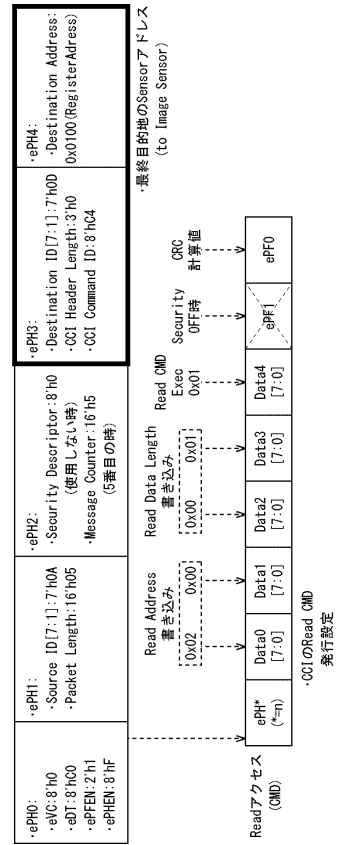
【図 69】

FIG. 69



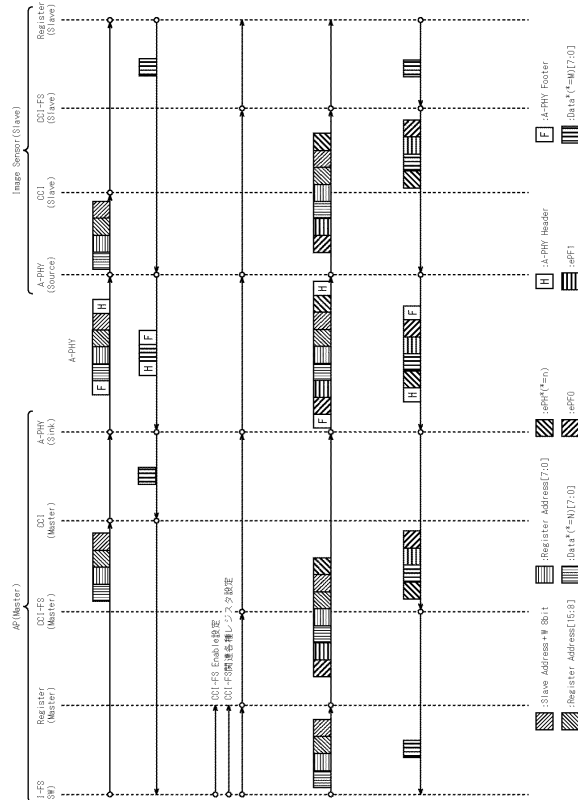
【図 7 0】

FIG. 70



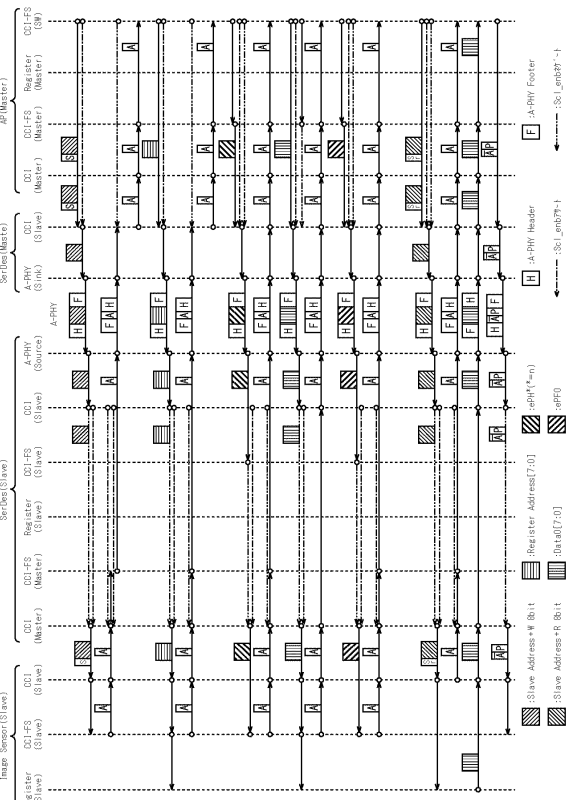
【図 7 1】

FIG. 71



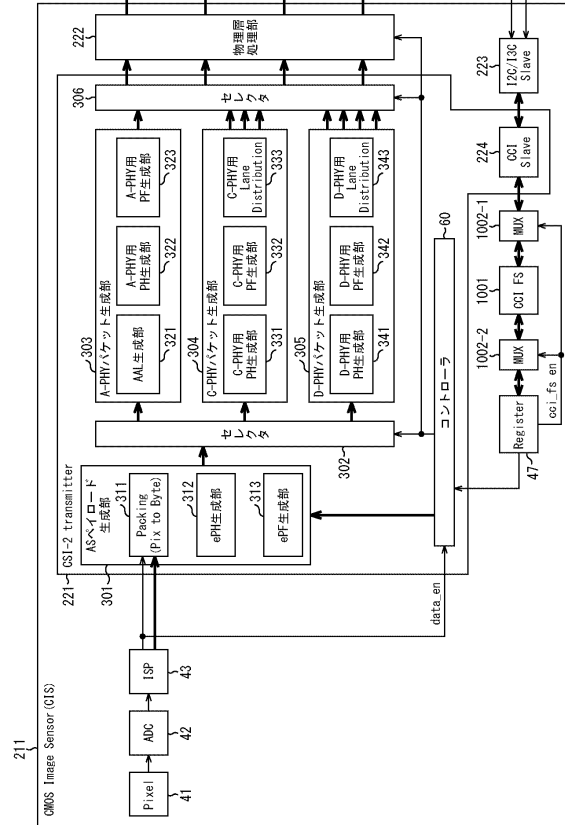
【図 7 2】

FIG. 72



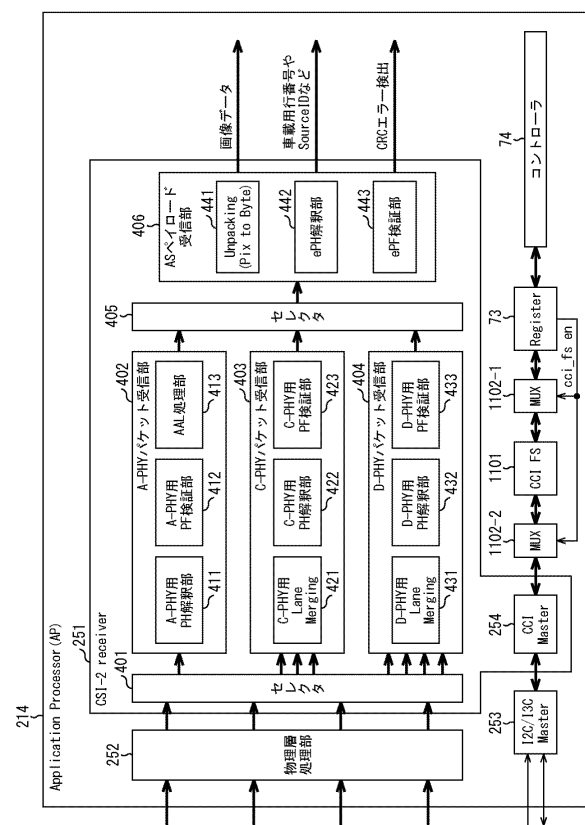
【図 7 3】

FIG. 73



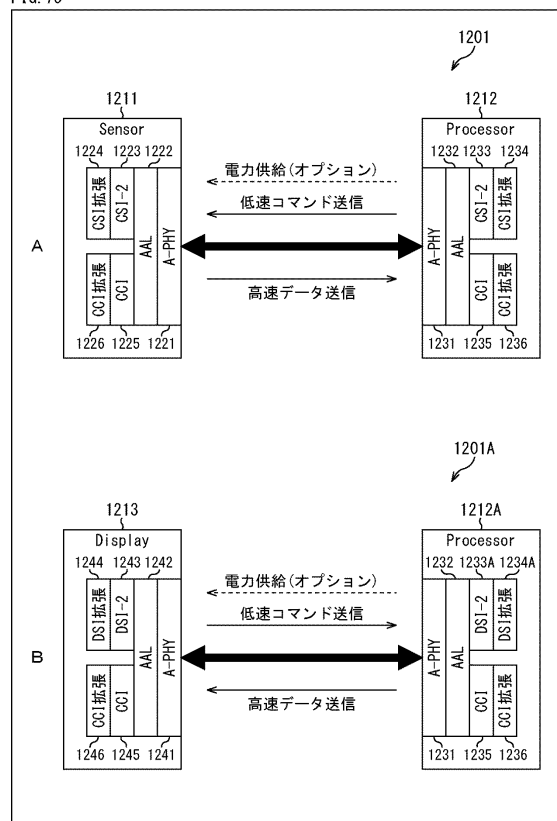
【図 7 4】

FIG. 74



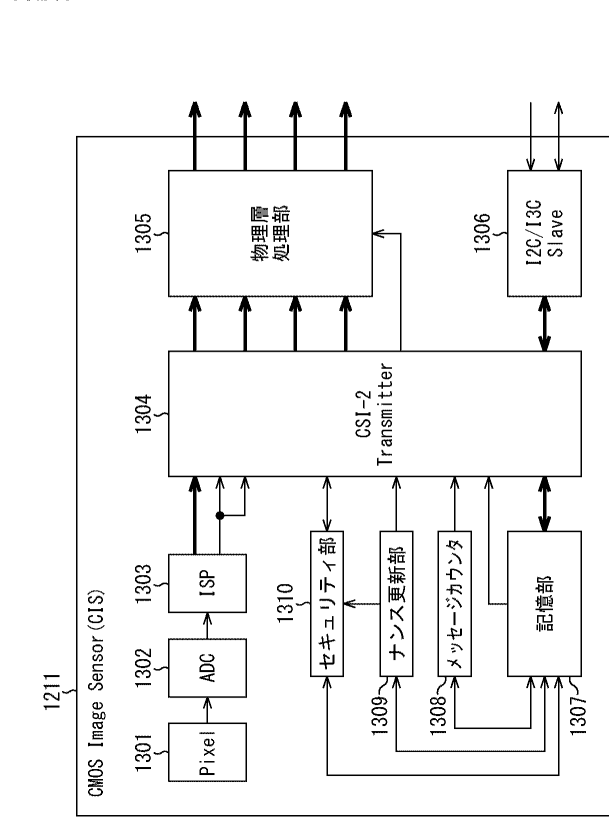
【図 7 5】

FIG. 75



【図 7 6】

FIG. 76



10

20

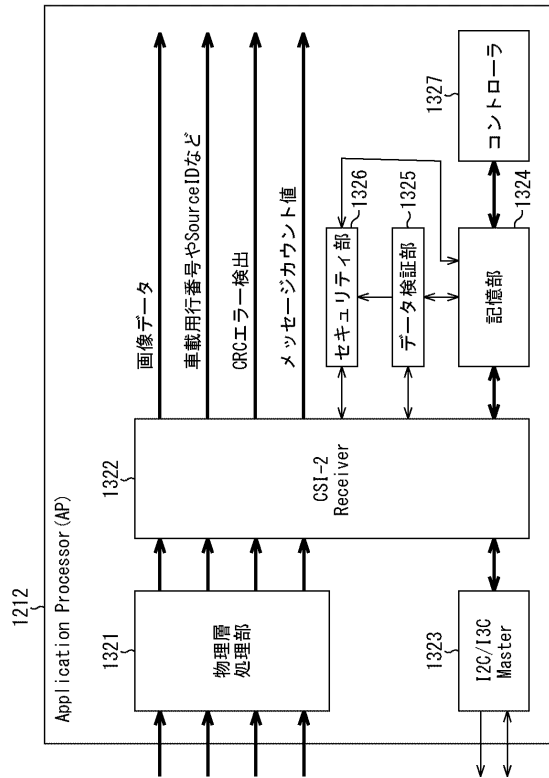
30

40

50

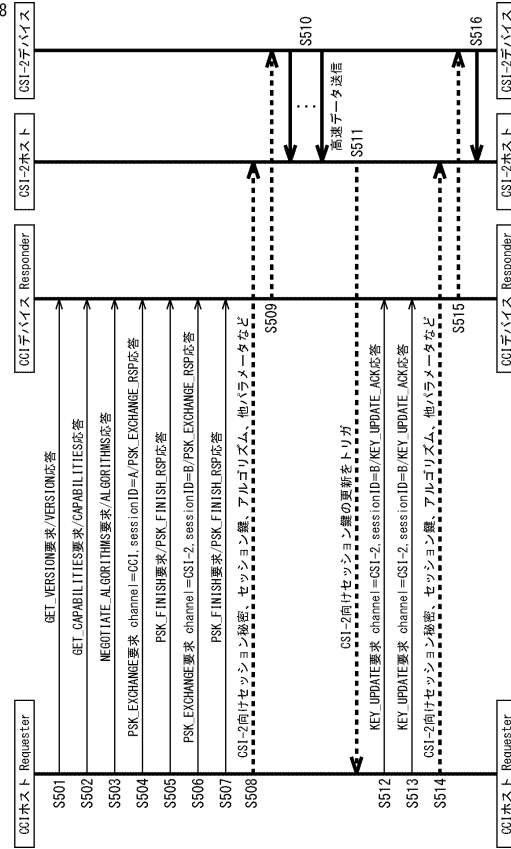
【図 77】

FIG. 77



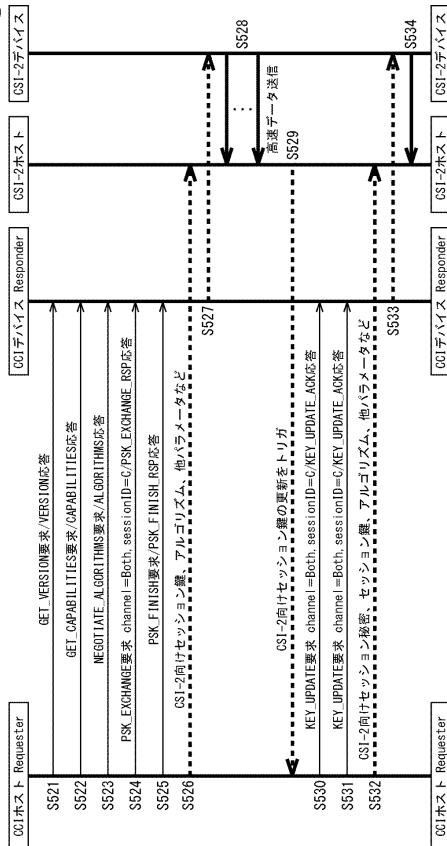
【図 78】

FIG. 78



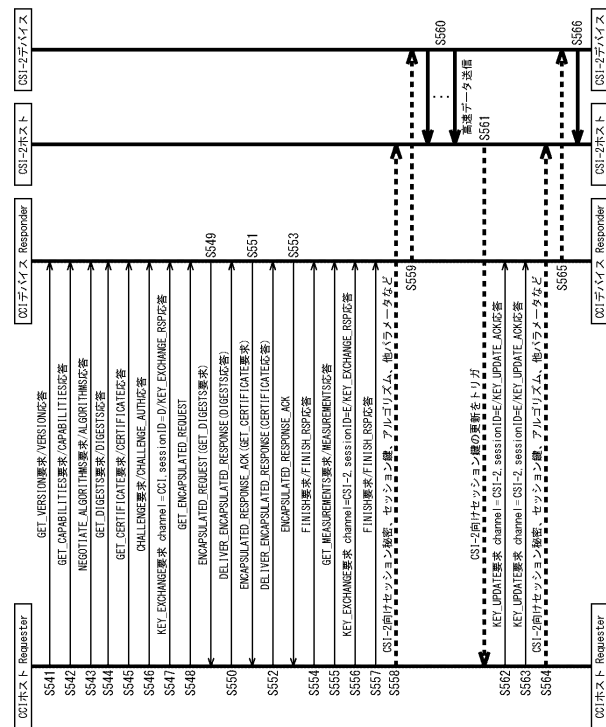
【図 79】

FIG. 79



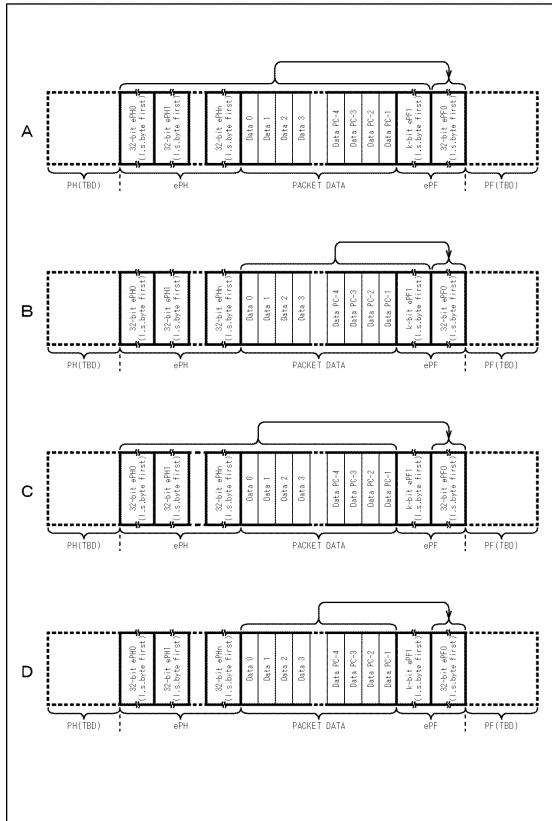
【図 80】

FIG. 80



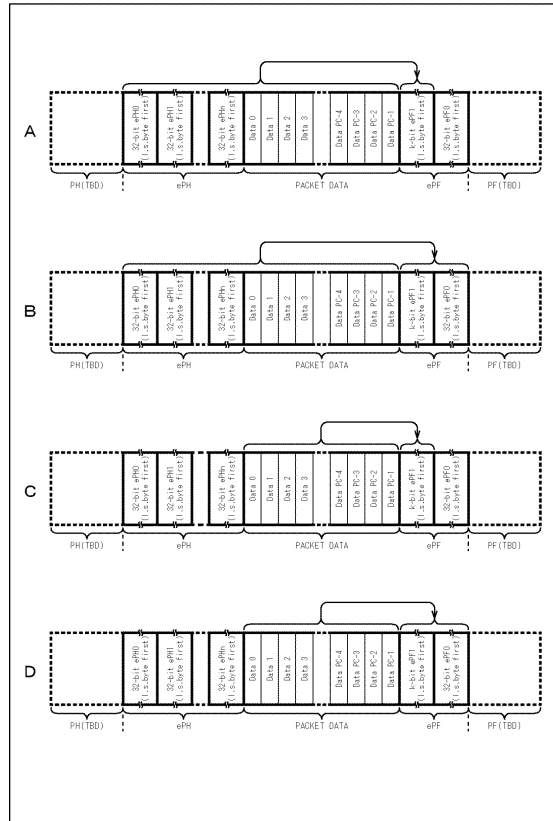
【図 8 1】

FIG. 81



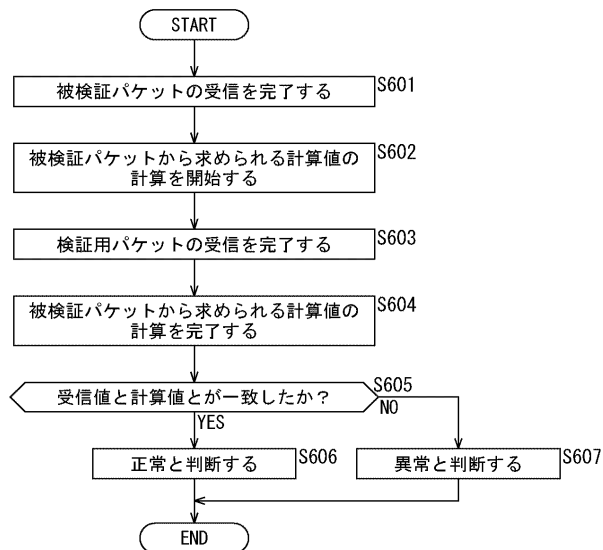
【図 8 2】

FIG. 82



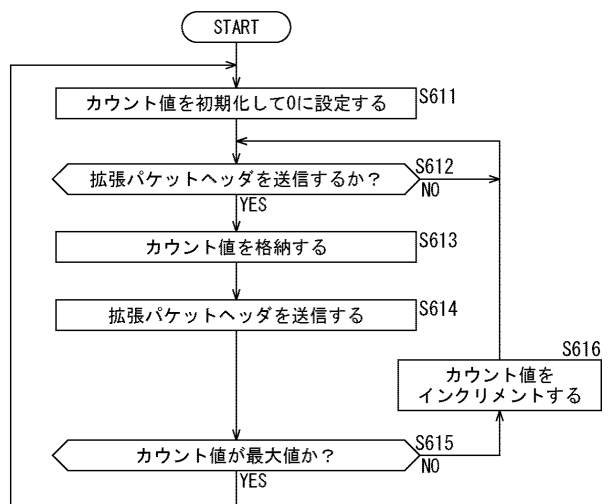
【図 8 3】

FIG. 83



【図 8 4】

FIG. 84



10

20

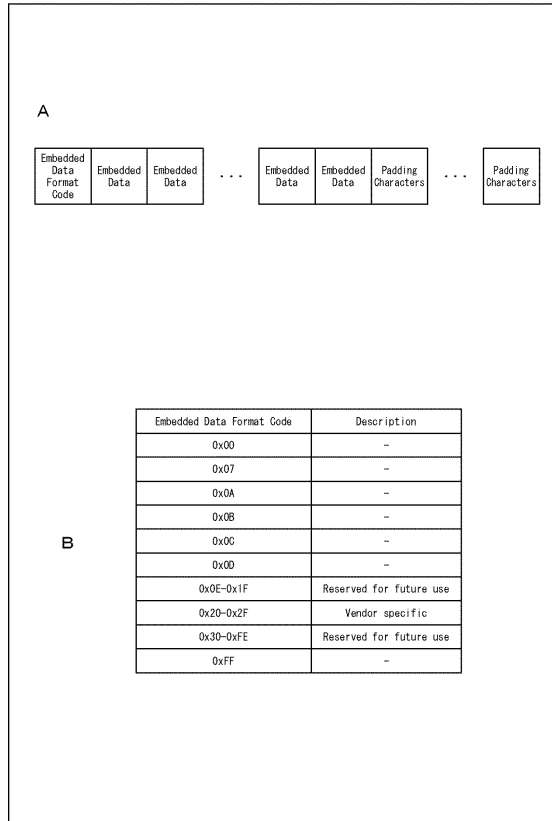
30

40

50

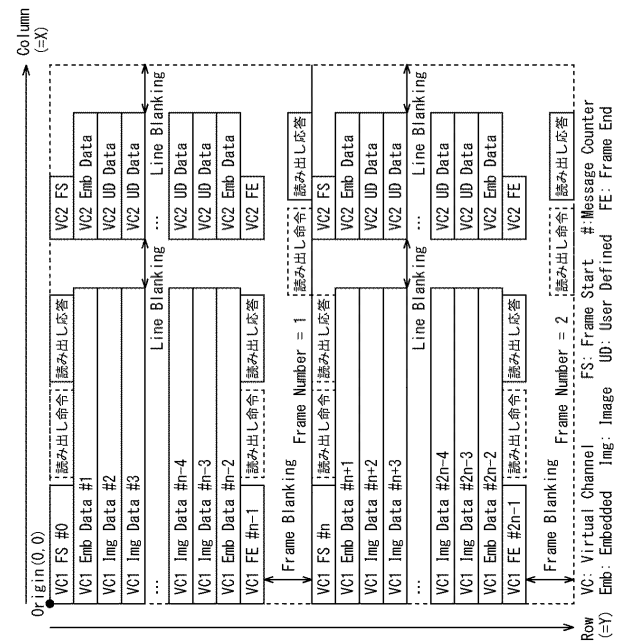
【図 85】

FIG. 85



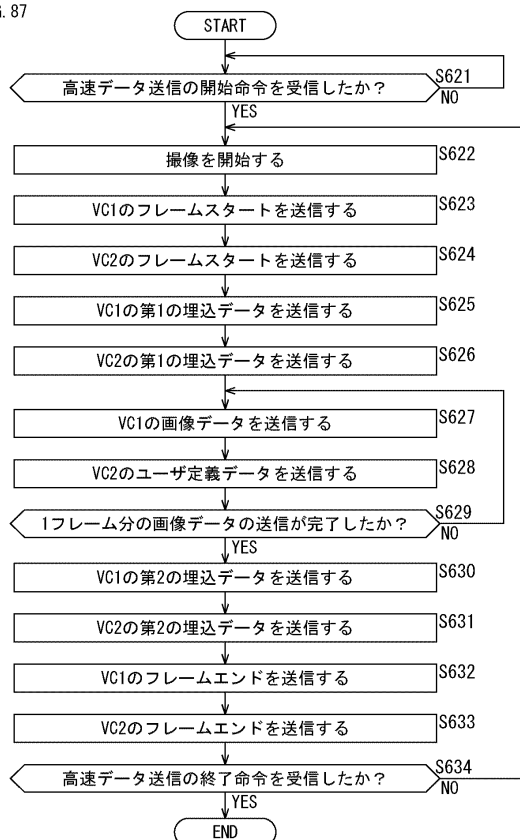
【図 86】

FIG. 86



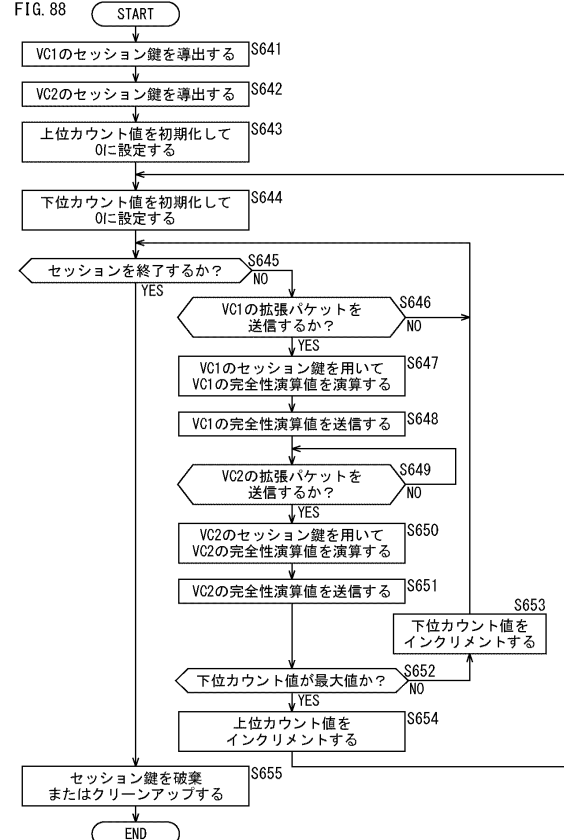
【図 87】

FIG. 87



【図 88】

FIG. 88



10

20

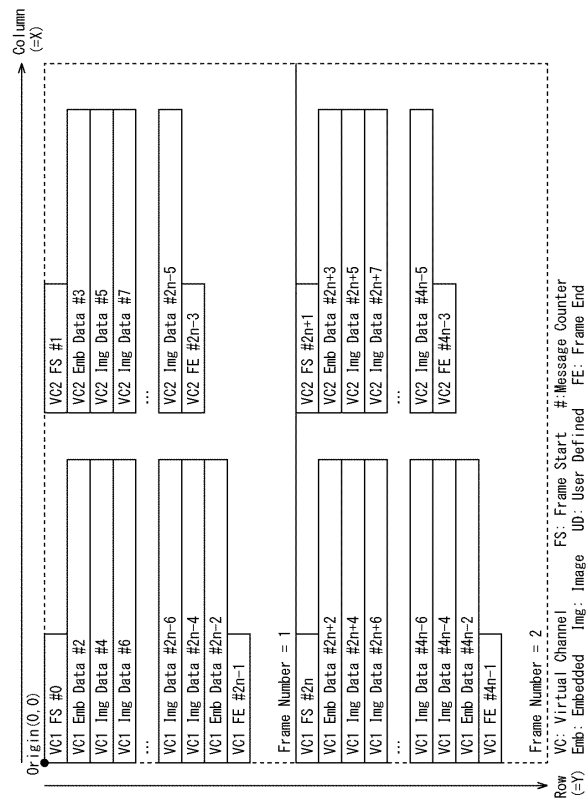
30

40

50

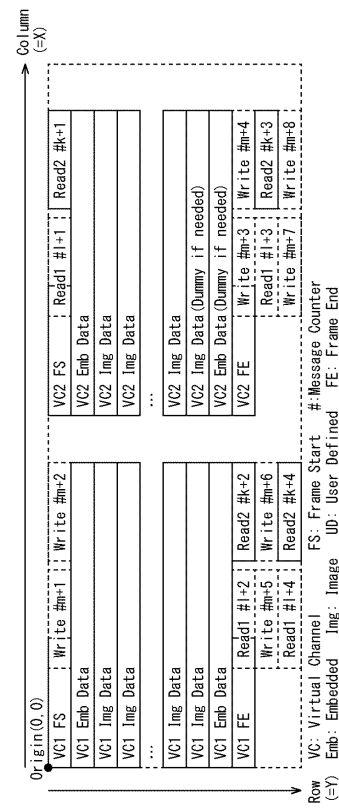
【図 89】

FIG. 89



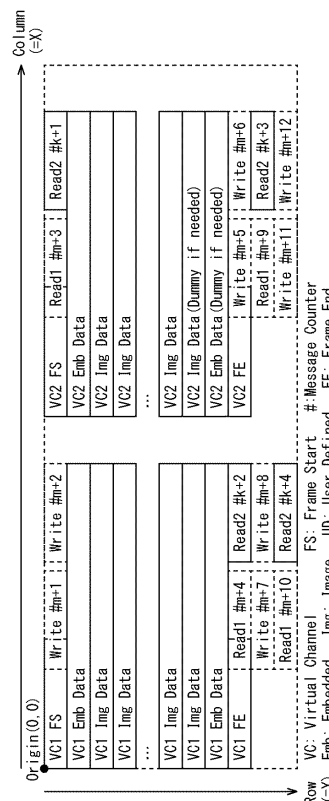
【図 90】

FIG. 90



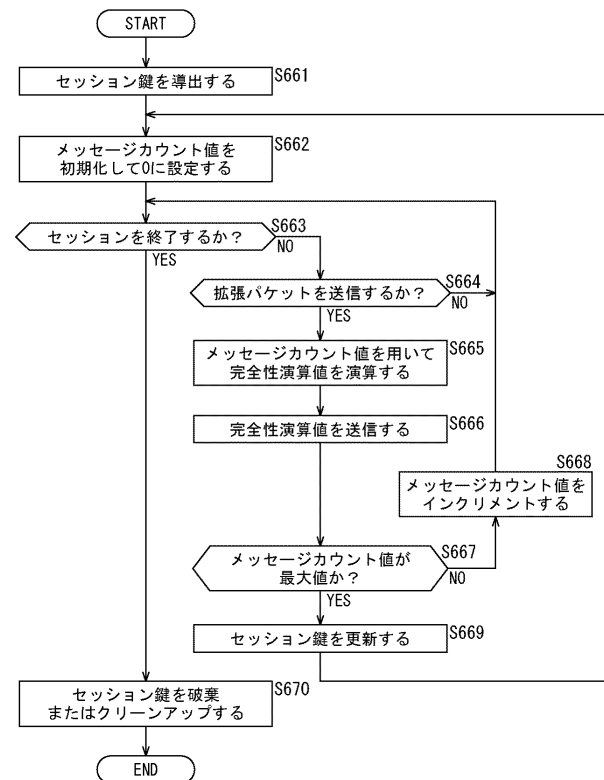
【図 91】

FIG. 91



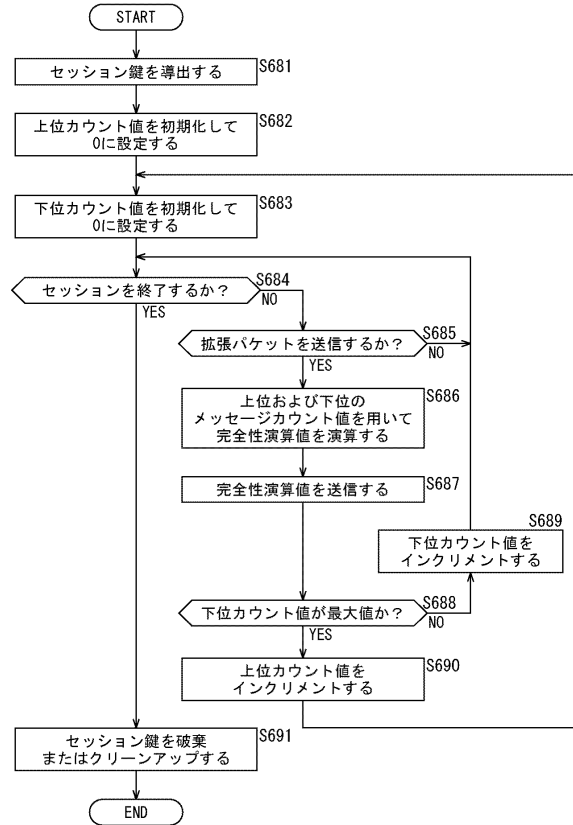
【図 92】

FIG. 92



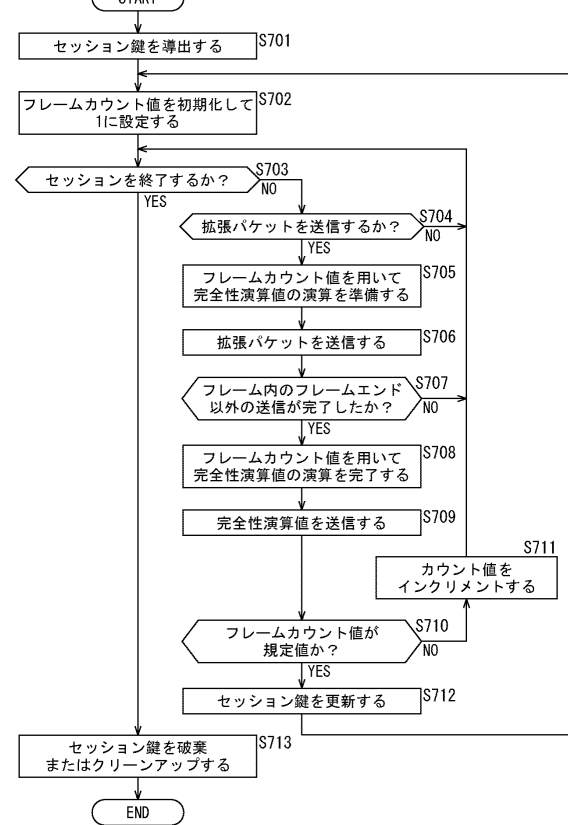
【図 9 3】

FIG. 93



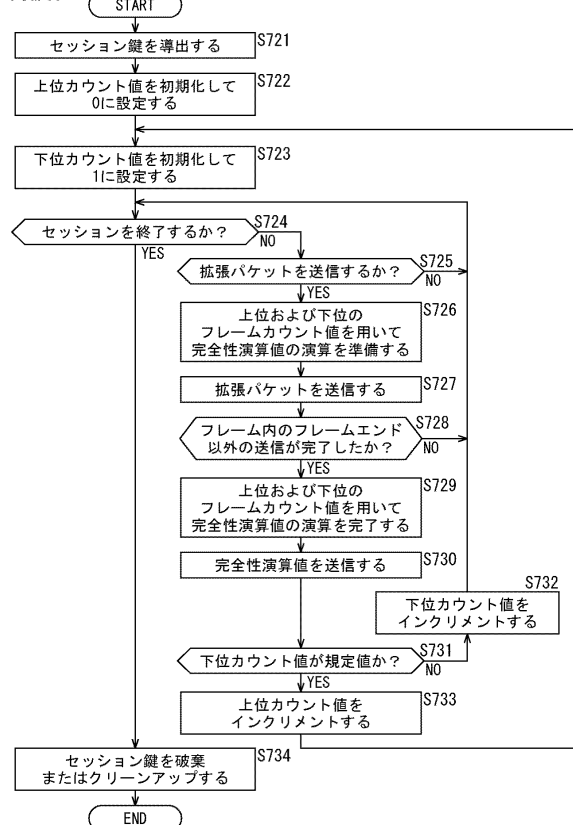
【図 9 4】

FIG. 94



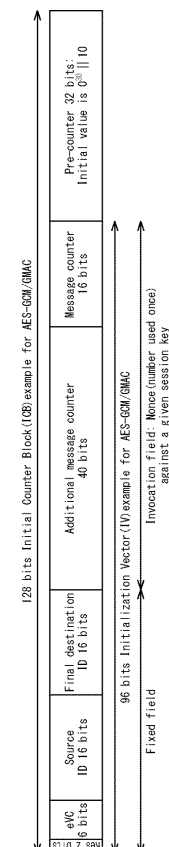
【図 9 5】

FIG. 95



【図 9 6】

FIG. 96



10

20

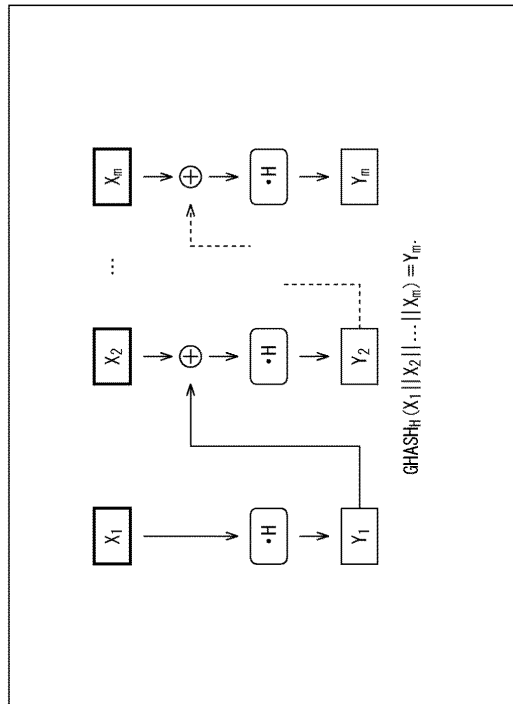
30

40

50

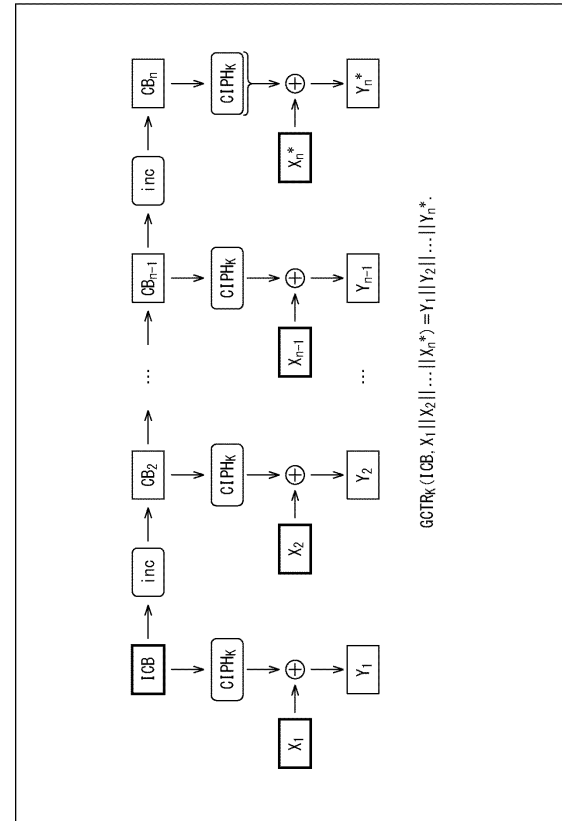
【図 97】

FIG. 97



【図 98】

FIG. 98

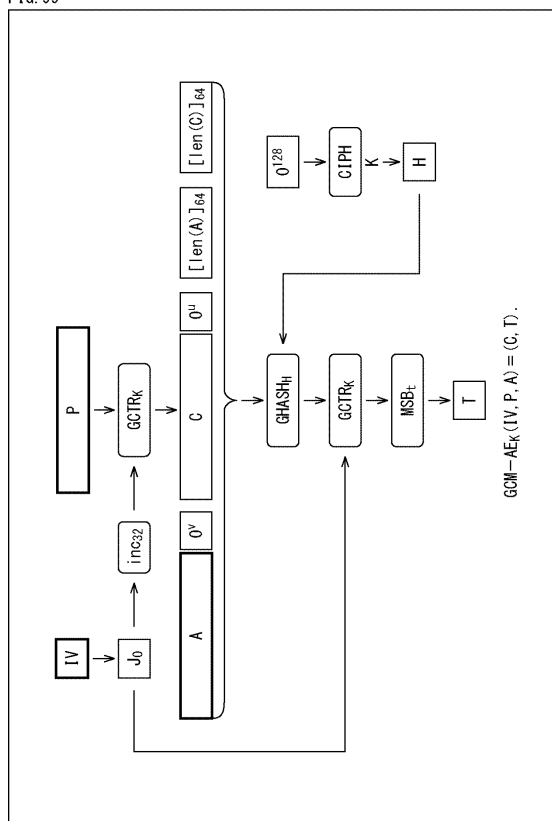


10

20

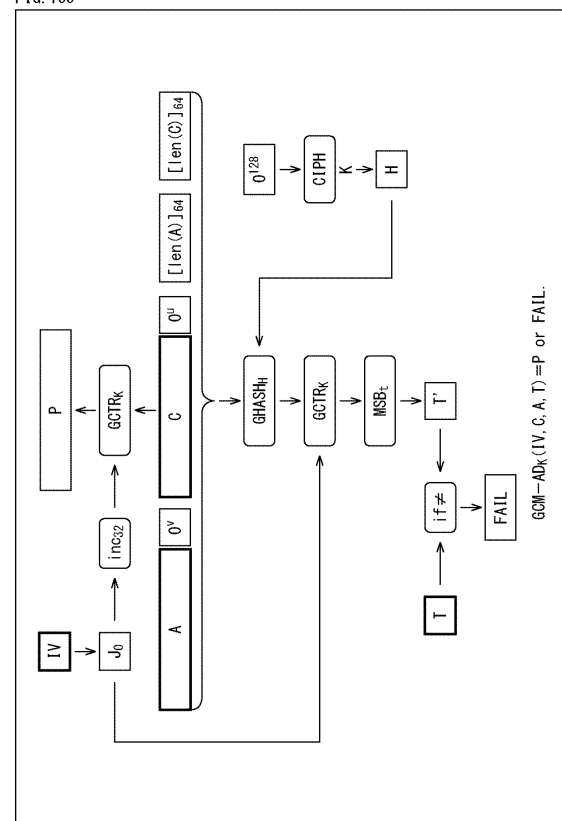
【図 99】

FIG. 99



【図 100】

FIG. 100



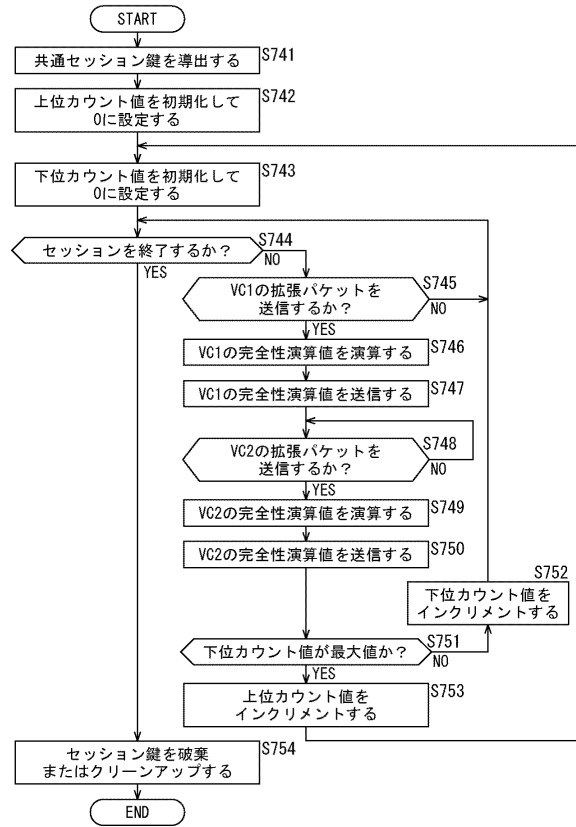
30

40

50

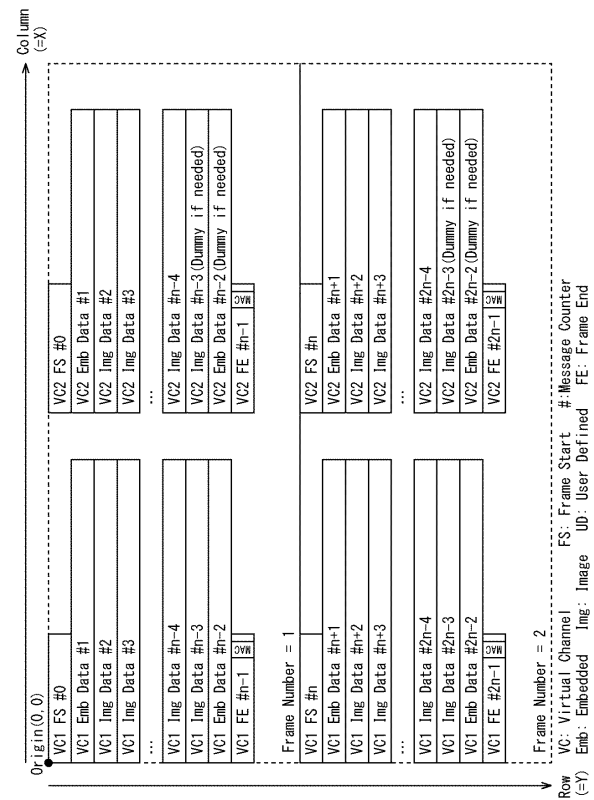
【図 105】

FIG. 105



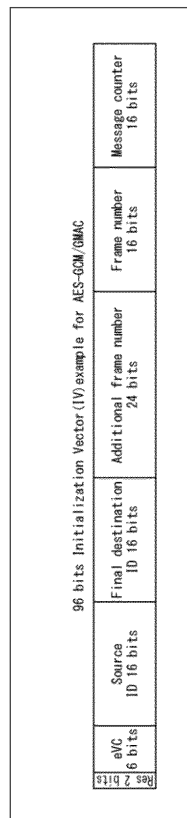
【図 106】

FIG. 106



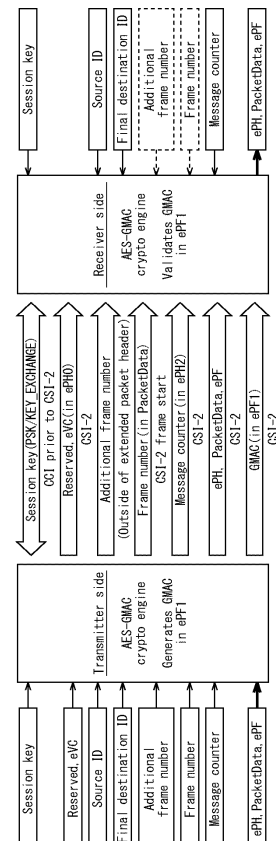
【図 107】

FIG. 107



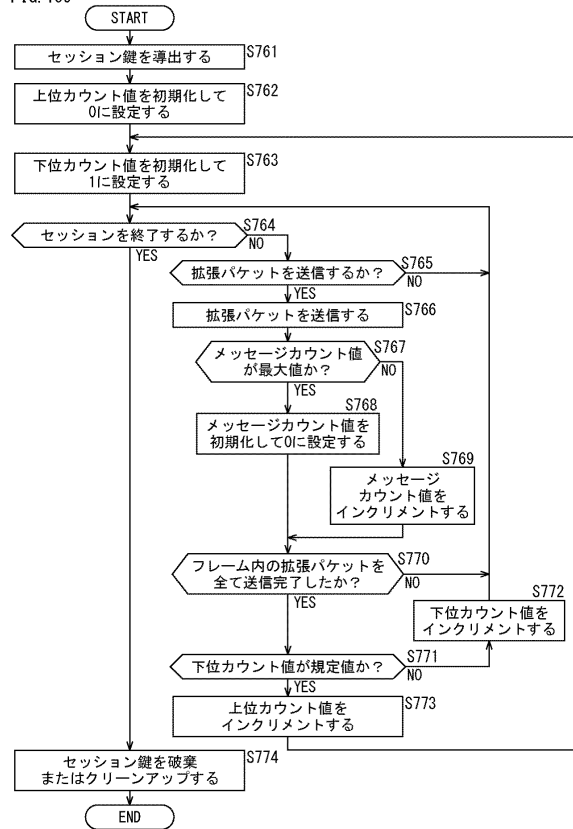
【図 108】

FIG. 108



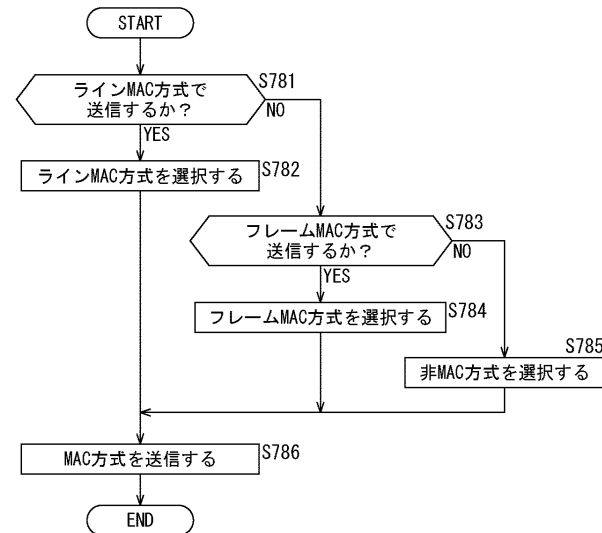
【図 109】

FIG. 109



【図 110】

FIG. 110



【図 111】

FIG. 111

Security MAC	Description
0x00	Reserved for future use
0x01	Line-MAC
0x02	Frame-MAC
0x03	Reserved for future use

【図 112】

FIG. 112

A	メッセージカウンタ	60fps・画素2160行でのロールオーバー周期
	16+16 bits	$2^{32} \div 60 \div 2163 \approx 9$ 時間
	20+16 bits	$2^{36} \div 60 \div 2163 \approx 6$ 日
	24+16 bits	$2^{40} \div 60 \div 2163 \approx 98$ 日
	28+16 bits	$2^{44} \div 60 \div 2163 \approx 4$ 年
	32+16 bits	$2^{48} \div 60 \div 2163 \approx 69$ 年
B	フレームカウンタ	60fps・1毎インクリメントでのロールオーバー周期
	4+16 bits	$(2^{20}-1) \div 60 \approx 5$ 時間
	8+16 bits	$(2^{24}-1) \div 60 \approx 78$ 時間
	12+16 bits	$(2^{28}-1) \div 60 \approx 52$ 日
	16+16 bits	$(2^{32}-1) \div 60 \approx 828$ 日
	20+16 bits	$(2^{36}-1) \div 60 \approx 36$ 年
	24+16 bits	$(2^{40}-1) \div 60 \approx 581$ 年

10

20

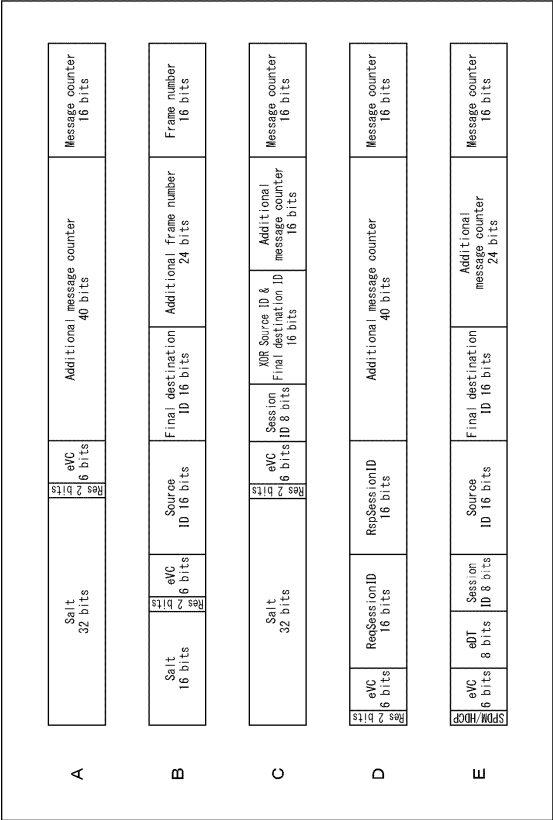
30

40

50

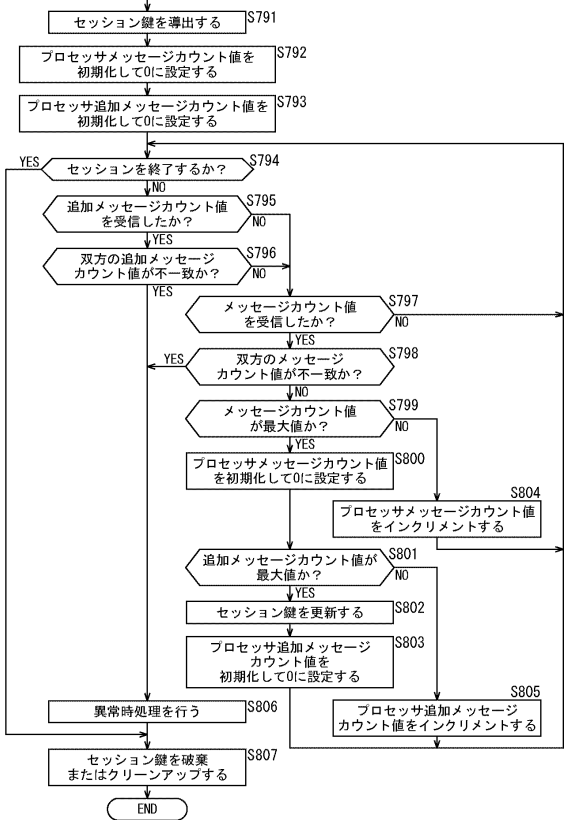
【図 1 1 3】

FIG. 113



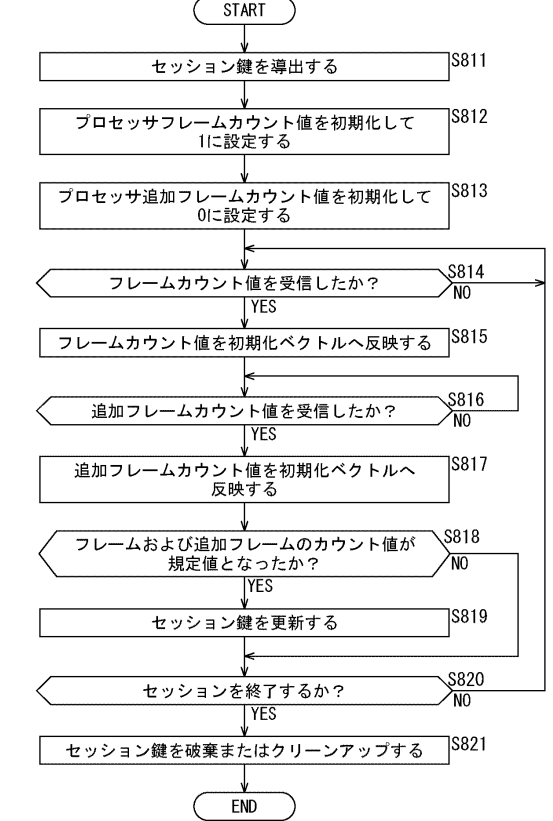
【図 1 1 4】

FIG. 114



【図 1 1 5】

FIG. 115



【図 1 1 6】

FIG. 116

Security protocol	Description
0x00	Reserved for future use
0x01	SPDM
0x02	HDCP
0x03	Reserved for future use

10

20

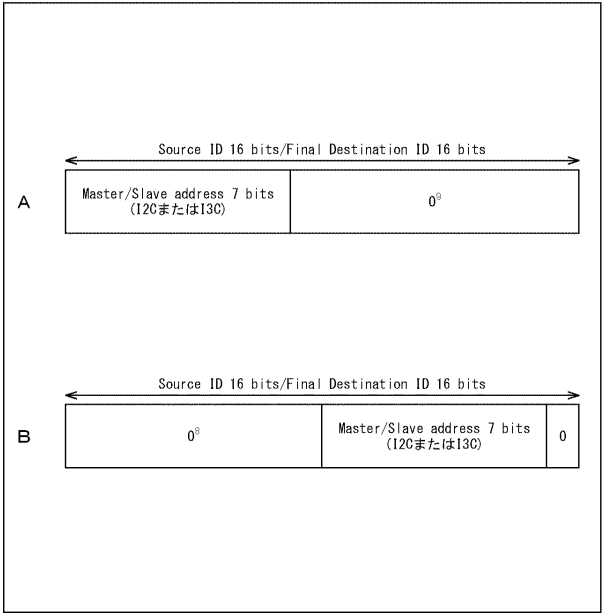
30

40

50

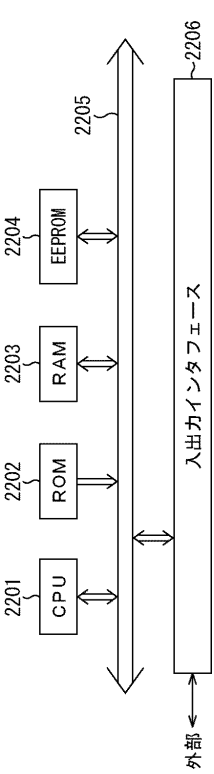
【図 1 1 7】

FIG. 117



【図 1 1 8】

FIG. 118



10

20

30

40

50

フロントページの続き

- 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内
- (72)発明者 秋下 徹
東京都港区港南1丁目7番1号 ソニーグローバルマニュファクチャリング&オペレーションズ株式会社内
- (72)発明者 大澤 義知
東京都港区港南1丁目7番1号 ソニーグループ株式会社内
- 審査官 岸野 徹
- (56)参考文献 国際公開第2020/129685 (WO, A1)
国際公開第2018/225449 (WO, A1)
特表2014-523192 (JP, A)
- (58)調査した分野 (Int.Cl., DB名)
H04L 9/32
H04L 9/36