



DEMANDE INTERNATIONALE PUBLIEE EN VERTU DU TRAITE DE COOPERATION EN MATIERE DE BREVETS (PCT)

<p>(51) Classification internationale des brevets ⁵ : G11C 19/28, 27/04</p>	<p>A1</p>	<p>(11) Numéro de publication internationale: WO 92/15992</p>	<p>(43) Date de publication internationale: 17 septembre 1992 (17.09.92)</p>
<p>(21) Numéro de la demande internationale: PCT/FR92/00185</p> <p>(22) Date de dépôt international: 28 février 1992 (28.02.92)</p> <p>(30) Données relatives à la priorité: 660,272 28 février 1991 (28.02.91) US</p> <p>(71) Déposant: THOMSON-LCD [FR/FR]; 51, esplanade du Général-de-Gaulle, F-92800 Puteaux (FR).</p> <p>(72) Inventeur: PLUS, Dora ; Thomson-CSF SCPI, F-92045 Paris-La Défense Cédex 67 (FR).</p> <p>(74) Mandataire: RUELLAN, Brigitte; Thomson-CSF SCPI, F-92045 Paris-La Défense Cédex 67 (FR).</p>		<p>(81) Etats désignés: AT (brevet européen), BE (brevet européen), CH (brevet européen), DE (brevet européen), DK (brevet européen), ES (brevet européen), FR (brevet européen), GB (brevet européen), GR (brevet européen), IT (brevet européen), JP, KR, LU (brevet européen), MC (brevet européen), NL (brevet européen), SE (brevet européen).</p> <p>Publiée <i>Avec rapport de recherche internationale. Avant l'expiration du délai prévu pour la modification des revendications, sera republiée si de telles modifications sont reçues.</i></p>	

(54) Title: SHIFT REGISTER USED AS SELECTION LINE SCANNER FOR LIQUID CRYSTAL DISPLAY

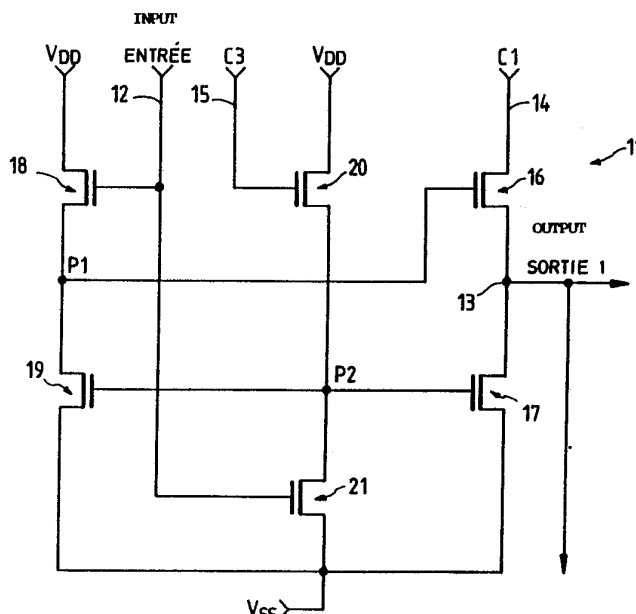
(54) Titre: REGISTRE A DECALAGE UTILISE COMME BALAYEUR DE LIGNES DE SELECTION POUR UN AFFICHEUR A CRISTAUX LIQUIDES

(57) Abstract

A selection line scanner (10) for a liquid crystal display includes a plurality of stages (11) in cascade configuration, each having an input terminal (12) and an output terminal (13). Each stage (11) incorporates an output circuit for switching the output terminal (13) between high and low states. A first node (P1) switches the output terminal in response to an input signal (12) and a second node (P2) holds the output terminal low between the input pulse and a clock pulse.

(57) Abrégé

Balayeur de lignes (10) de sélection pour afficheur à cristaux liquides incluant une pluralité d'étages (11) en cascade dont chacun possède une borne d'entrée (12) et une borne de sortie (13). Chaque étage (11) inclut un circuit de sortie qui commute la borne de sortie (13) entre des états haut et bas. Un premier nœud (P1) commute la borne de sortie en réponse à un signal d'entrée (12) et un second nœud (P2) maintient basse la borne de sortie entre l'impulsion d'entrée et une impulsion d'horloge.



UNIQUEMENT A TITRE D'INFORMATION

Codes utilisés pour identifier les Etats parties au PCT, sur les pages de couverture des brochures publiant des demandes internationales en vertu du PCT.

AT	Autriche	ES	Espagne	MG	Madagascar
AU	Australie	FI	Finlande	ML	Mali
BB	Barbade	FR	France	MN	Mongolie
BE	Belgique	GA	Gabon	MR	Mauritanie
BF	Burkina Faso	GB	Royaume-Uni	MW	Malawi
BG	Bulgarie	GN	Guinée	NL	Pays-Bas
BJ	Bénin	GR	Grèce	NO	Norvège
BR	Brésil	HU	Hongrie	PL	Pologne
CA	Canada	IT	Italie	RO	Roumanie
CF	République Centrafricaine	JP	Japon	RU	Fédération de Russie
CG	Congo	KP	République populaire démocratique de Corée	SD	Soudan
CH	Suisse	KR	République de Corée	SE	Suède
CI	Côte d'Ivoire	LI	Liechtenstein	SN	Sénégal
CM	Cameroon	LK	Sri Lanka	SU	Union soviétique
CS	Tchécoslovaquie	LU	Luxembourg	TD	Tchad
DE	Allemagne	MC	Monaco	TG	Togo
DK	Danemark			US	Etats-Unis d'Amérique

**REGISTRE A DECALAGE UTILISE COMME BALAYEUR DE LIGNES DE
SELECTION POUR UN AFFICHEUR A CRISTAUX LIQUIDES**

La présente invention concerne d'une manière
5 générale les registres à décalage et en particulier un
registre à décalage utilisé comme balayeur de lignes de
sélection pour afficheurs à cristaux liquides.

Les afficheurs à cristaux liquides (LCD) pour la
télévision et les ordinateurs sont connus dans la
10 technique. On peut par exemple, se référer aux brevets
américains 4.742.346 et 4.766.430, tous deux accordés à
G.G.Gillette et al et pris ici comme référence. Les
afficheurs du type décrit dans les brevets Gillette
comprennent une matrice de cellules à cristaux liquides
15 qui sont disposées aux croisements de lignes de données
et de lignes de sélection. Les lignes de sélection sont
sélectionnées séquentiellement par un balayeur de
lignes de sélection pour produire les lignes
horizontales de l'afficheur. Les lignes de données
20 appliquent les signaux de brillance (échelle de gris)
aux colonnes des cellules de cristaux liquides lorsque
les lignes de sélection sont sélectionnées en séquence.
Chaque cellule à cristal liquide est associée à un
dispositif de commutation par lequel une tension en
25 forme de rampe est appliquée aux cellules à cristaux
liquides de la ligne sélectionnée. Chacun des
dispositifs de commutation est tenu par un comparateur,
ou un compteur, qui reçoit le signal de brillance pour
permettre à la tension en forme de rampe de charger la
30 cellule à cristal liquide associée à une tension
proportionnelle au niveau de brillance reçu de la ligne
de données par le comparateur.

Le circuit de commande, qui commande les lignes de
données, et le balayeur de lignes de sélection, qui
35 sélectionne les lignes horizontales à afficher, sont

fabriqués de préférence directement sur le même substrat que les cellules à cristaux liquides en même temps que la fabrication des dispositifs de commutation. Aussi, parce qu'un grand nombre de lignes
5 de données et de lignes de sélection sont nécessaires pour un afficheur pour télévision ou ordinateur, et parce que le faible pas des éléments d'images (pixels) limite l'espace disponible pour disposer le circuit de commande, il est essentiel de garder les circuits aussi
10 simples que possible afin d'arriver à un haut rendement de fabrication. Il peut être aussi avantageux d'utiliser des dispositifs à semi-conducteurs du même type de conductivité dans tout l'afficheur. Pour ces raisons, il y a besoin d'un balayeur de lignes de
15 sélection simple et fiable pouvant être utilisé dans les afficheurs à cristaux liquides. L'invention répond à ce besoin en utilisant un registre à décalage caractérisé en ce que chaque étage est composé d'un minimum de dispositifs à semi-conducteurs qui, de
20 préférence, sont des transistors à couches minces (TFT), et qui peuvent tous être du même type de conductivité.

Cette invention peut être utilisée avec l'invention décrite dans la demande de brevet
25 simultanée 660.274 déposée en même temps que la présente par Antoine DuPont et Dora Plus et intitulée "Registre redondant à décalage pour dispositifs de balayage".

Un registre à décalage comprenant une pluralité
30 d'étages en cascade sensiblement identiques comprend des moyens pour fournir une pluralité de signaux d'horloge déphasés et des moyens pour donner un signal d'entrée. Chaque étage comprend un circuit de sortie pour commuter la tension sur la borne de sortie entre
35 des valeurs hautes et basses. Le circuit de sortie

3.

comprend un premier dispositif à semi-conducteurs pour transférer un des premiers signaux d'horloge à la borne de sortie et commuter la borne de sortie sur haut en réponse à un premier signal de commutation. Un deuxième
5 dispositif à semi-conducteurs transfère une basse tension à la borne de sortie et commute la borne de sortie sur bas en réponse à un second signal de commutation. Les liaisons conductrices des dispositifs à semi-conducteurs sont reliées en série à la borne de
10 sortie. Un premier noeud de commutation donne le premier signal de commutation en réponse au signal d'entrée. Un second noeud de commutation donne le second signal de commutation en réponse à un second signal d'horloge.

15 La Figure 1 est un schéma synoptique d'un registre à décalage incluant la pluralité de cascades réalisée selon la présente invention.

La Figure 2 est un mode de réalisation préférentiel des étages du registre à décalage montré
20 sur la FIGURE 1.

Les Figures 3a et 3f montrent les profils d'onde des modes de réalisation préférentiels de la Figure 2.

La Figure 4 montre la relation de trois impulsions d'horloge et quatre impulsions de sortie.

25 Sur la Figure 1, un registre à décalage 10, qui peut être utilisé comme balayeur de lignes de sélection pour un afficheur à cristaux liquides, comprend une pluralité d'étages 11 sensiblement identiques, chacun d'entre eux ayant une borne d'entrée 12 et une borne de
30 sortie 13. Les étages 11 sont en cascade si bien que la borne de sortie 13 de chaque étage est reliée à la borne d'entrée 12 de l'étage suivant. Chaque étage 11 comprend aussi deux bornes d'entrée d'horloge 14 et 15. Un générateur d'impulsions 22 fournit trois signaux
35 d'horloge déphasés C1, C2 et C3. Différentes paires de

signaux d'horloge sont appliquées aux bornes d'horloge 14 et 15 de chaque étage et ainsi chaque étage reçoit une paire de signaux différente des paires reçues par les étages voisins. Les relations des impulsions d'horloge C1, C2, C3 et des quatre impulsions de sortie sont montrées sur la Figure 4.

La Figure 2 est un mode de réalisation préférentiel des circuits inclus dans chacun des étages 11 de la Figure 1. Sur la Figure 2, un circuit de sortie comporte deux dispositifs à semi-conducteurs 16 et 17, qui sont de préférence des transistors à couches minces (TFT), dont les liaisons conductrices sont reliées en série à la borne de sortie 13. Un premier circuit de commutation comporte les dispositifs à semi-conducteurs 18 et 19, qui sont aussi de préférence des TFT, avec leurs liaisons conductrices connectées en séries à un premier noeud de commutation P1. Un autre circuit de commutation comporte les dispositifs à semi-conducteurs 20 et 21, qui sont aussi de préférence des TFT, avec leurs liaisons conductrices connectées en série à un second noeud de commutation P2.

Les drains des TFT 18 et 20 reçoivent une tension polarisante relativement positive V_{DD} et le drain du TFT 16 reçoit le signal d'horloge C1. Les sources des TFT 17, 19 et 21 reçoivent une tension polarisante relativement négative V_{SS} . Les électrodes de commande des TFT 18 et 21 répondent à la borne d'entrée 12. Les électrodes de commande des TFT 17 et 19 répondent au deuxième noeud de commutation P2. L'électrode de commande du TFT 16 répond au premier noeud de commutation P1, et l'électrode de commande du TFT 20 reçoit le signal d'horloge C3. Dans le mode de réalisation de la Figure 2, tous les TFT 16 à 20 ont le même type de conductivité et peuvent donc être fabriqués avec du silicium amorphe, par exemple.

Le fonctionnement peut être compris à partir des Figures 2 et 3a à 3f. Les profils d'onde des Figures 3a à 3f sont pour des dispositifs de conductivité de type n. Supposons que les conditions présentes soient telles

5 que celles montrées au temps T_0 sur les Figures 3a à 3f. Au temps T_0 , le noeud P2 (Figure 3a) est élevé, le TFT 17 est passant et la borne de sortie 13 est à basse tension V_{SS} . Quand une impulsion d'entrée (Figure 3c) est appliquée à la borne d'entrée 12 et qu'une

10 impulsion d'horloge C3 (Figure 3e) est appliquée à la borne d'horloge 15, les TFT 18, 20 et 21 commencent simultanément à être passants. En conséquence, le noeud P1 commence à devenir négatif (Figure 3b), à une tension égale à V_{DD} moins la tension de seuil V_{TH} du

15 TFT 18 et le TFT 16 est passant. En même temps, le noeud P2 passe en état bas (Figure 3a) en raison de la mise sous forte tension du TFT 21. Avec le noeud P2 bas, le TFT 17 est bloqué, mais cependant la borne de sortie 13 reste basse parce que l'impulsion d'horloge

20 C1 est basse et ainsi rien ne s'est passé pour faire passer le noeud en état haut. Quand une impulsion d'horloge élevée C1 (Figure 3d) est appliquée à la borne d'horloge 14, l'électrode de commande du TFT 16 est déjà passante et le couplage intrinsèque

25 grille/drain fait passer le noeud P1 à une tension égale à $V_{DD} - V_{TH}$ plus environ 90% de l'amplitude de l'impulsion d'horloge C1. Cela permet à la borne de sortie 13 (figure 3f) de suivre le signal d'horloge C1. L'impulsion de sortie met sous tension une ligne de

30 sélection de l'afficheur, et donne aussi une impulsion d'entrée élevée à l'étage suivant. Les TFT 20 et 21 sont en rapport, le TFT 21 étant beaucoup plus grand que le TFT 20, par exemple 10 fois, il s'impose au TFT 20 ; le noeud P2 reste en état bas pendant la période

35 de sélection pendant laquelle l'impulsion d'horloge C3

est élevée. Quand l'horloge C1 redevient basse, le noeud P1 revient à peu près à la tension préchargée. Quand l'impulsion d'horloge C3 s'élève, le noeud P2 passe en état haut, le TFT 17 est passant et le noeud
5 de sortie 13 passe à l'état bas.

REVENDICATIONS

1. Registre à décalage (10) caractérisé en ce qu'il comprend une pluralité d'étages (11) en cascade
5 sensiblement identiques, chacun de ces étages (11) ayant une borne d'entrée (12) et une borne de sortie (13), ledit registre à décalage (10) comprenant des moyens (16) pour fournir une pluralité de signaux d'horloge déphasés (C1, C2, C3) et des moyens pour
10 fournir un signal d'entrée ; lesdits étages (11) comprenant :

- un circuit de sortie pour commuter la tension sur ladite borne de sortie entre des valeurs hautes et basses, ledit chemin de sortie comprenant un premier
15 dispositif à semi-conducteurs (16) pour transférer un premier desdits signaux d'horloge (C1) à ladite borne de sortie (13) en réponse à un premier signal de commutation, et un second dispositif à semi-conducteurs (17) pour transférer une faible tension à ladite borne
20 de sortie en réponse à un second signal de commutation, les liaisons conductrices desdits premier et second dispositifs à semi-conducteurs étant reliées en série à ladite borne de sortie (13) ;

- un premier noeud (P1) pour fournir ledit premier
25 signal de commutation en réponse audit signal d'entrée (12) ; et

- un second noeud (P2) pour fournir ledit second
signal de commutation en réponse à un second desdits
signaux d'horloge (C3).

30

2. Registre à décalage (10) selon la revendication 1 caractérisé en ce qu'il comporte aussi un troisième
dispositif à semi-conducteurs (20) pour maintenir ledit
second noeud (P2) à un potentiel élevé quand ledit
35 second signal d'horloge (C3) s'élève.

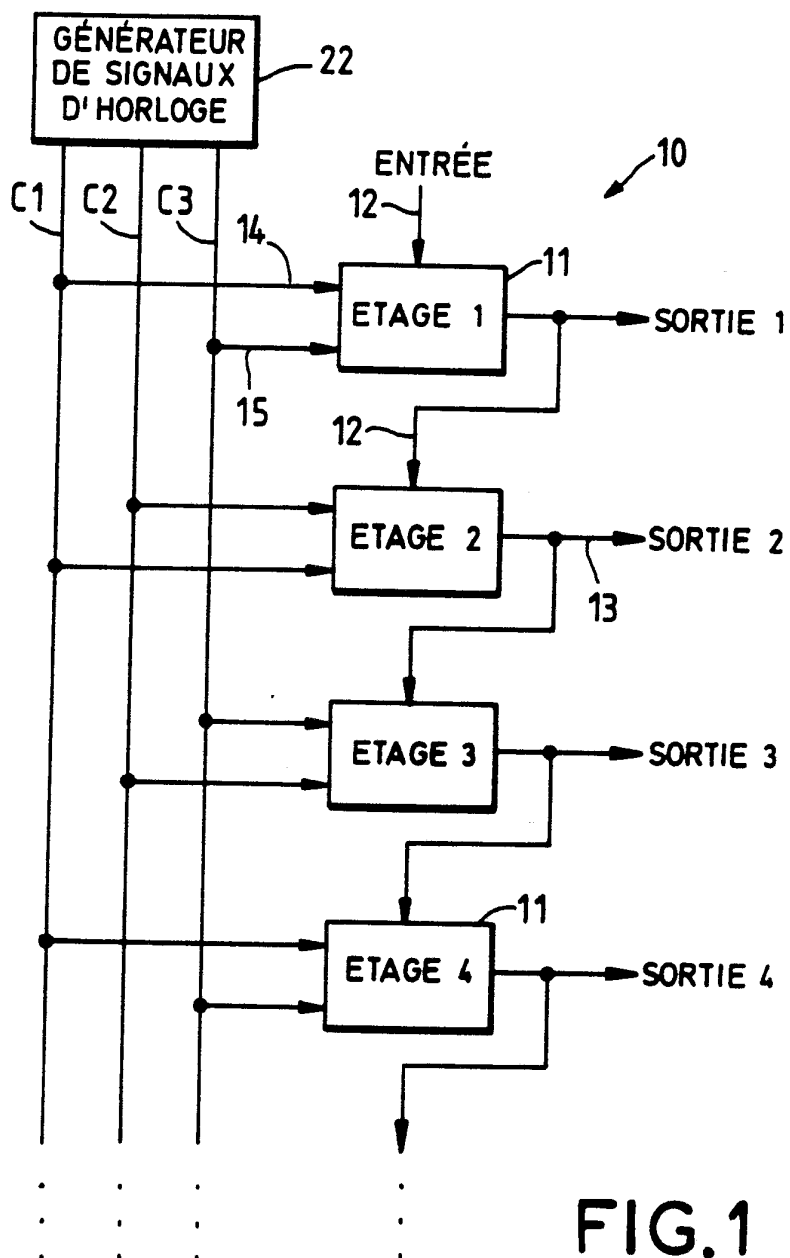
3. Registre à décalage (10) selon la revendication 2 caractérisé en ce que ledit second noeud (P2) est disposé entre ledit troisième dispositif à semi-conducteurs (20) et un quatrième dispositif à semi-conducteurs (21), et que ledit signal d'entrée (12) est reçu par ledit premier noeud (P1) à travers un cinquième dispositif à semi-conducteurs (18).
4. Registre à décalage (10) selon la revendication 3 caractérisé en ce que ledit premier noeud (P1) est disposé entre ledit cinquième dispositif (18) et un sixième dispositif à semi-conducteurs (19).
5. Registre à décalage selon la revendication 4 caractérisé en ce que lesdits troisième (20) et quatrième (21) dispositifs à semi-conducteurs sont en rapport de manière à ce que ledit quatrième (21) dispositif à semi-conducteurs soit sensiblement plus grand que ledit troisième (20) dispositif à semi-conducteurs pour maintenir ledit second noeud à un niveau désiré quand ledit troisième (20) dispositif à semi-conducteurs est passant.
6. Registre à décalage (10) selon la revendication 5 caractérisé en ce que lesdits dispositifs à semi-conducteurs (16, 17, 18, 19, 20, 21) sont des transistors à couches minces.
7. Registre à décalage (10) comprenant une pluralité d'étages (11) en cascade sensiblement identiques, chacun desdits étages (11) ayant une borne d'entrée (12) et une borne de sortie (13), ledit registre à décalage (10) incluant des moyens (22) de fournir une pluralité de signaux d'horloge déphasés (C1, C2, C3),

lesdits étages (11) comprenant :

- un circuit de sortie comprenant un premier transistor (16) pour le transfert d'un premier signal d'horloge (C1) à ladite borne de sortie (13), et un
5 second transistor (17) disposé entre ladite borne de sortie (13) et une source de tension de référence (V_{SS}) ;
- un premier circuit de commutation incluant un troisième (18) et un quatrième (19) transistors avec
10 leurs électrodes de commande et leurs liaisons conductrices reliées en série au premier noeud (P1), l'électrode de commande dudit troisième transistor (18) répondant à la borne de sortie (13) de l'étage (11) immédiatement précédent ;
- un second circuit de commutation incluant un
15 cinquième (20) et un sixième (21) transistors dont les électrodes de commande et les liaisons conductrices sont reliées en série à un second noeud (P2), les électrodes de commande desdits cinquième (20) et
20 sixième (21) transistors commandant ledit second noeud (P2), l'électrode de commande dudit cinquième transistor (20) répondant à un second desdits signaux d'horloge (C3), et l'électrode de commande dudit sixième transistor (21) répondant à ladite borne
25 d'entrée (12).

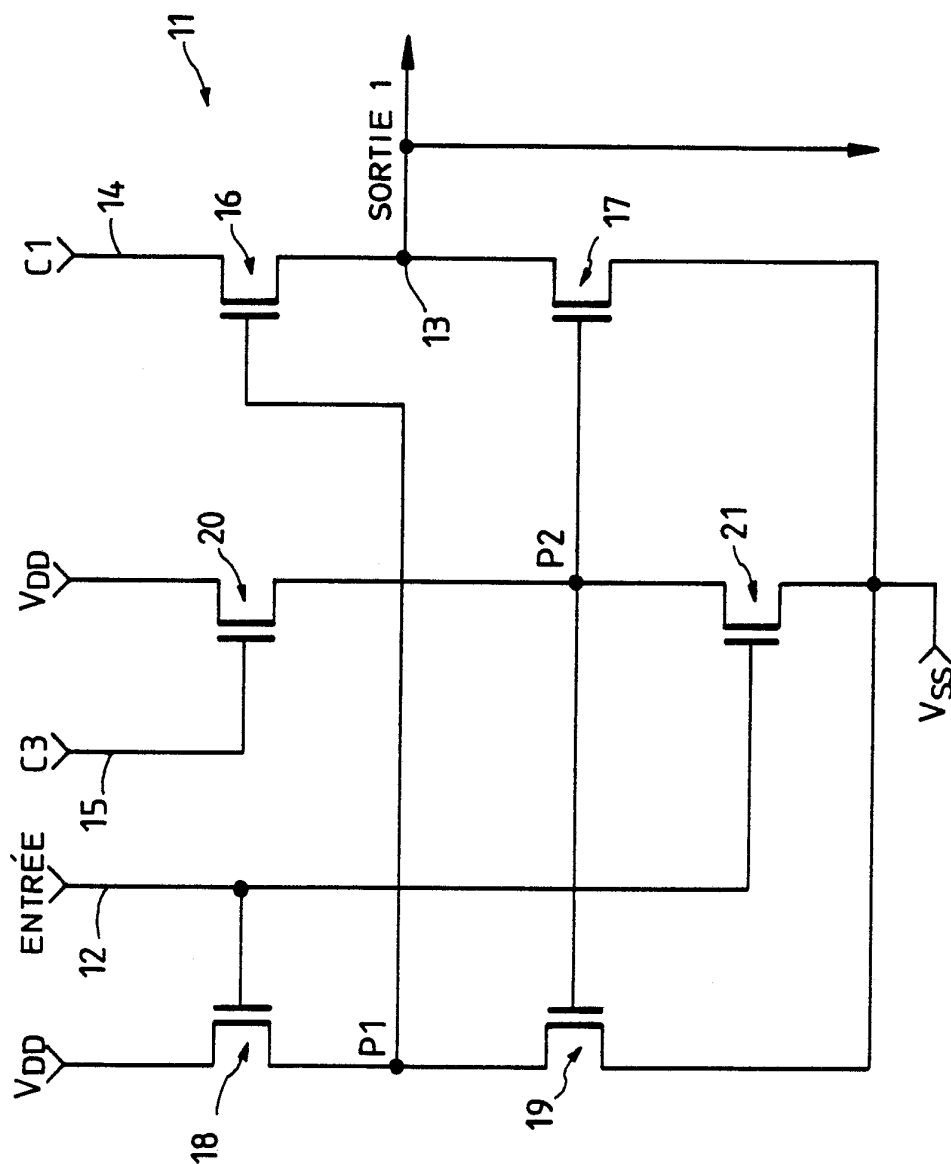
8. Registre à décalage (10) selon la revendication 7 caractérisé en ce que ledit sixième transistor (21) est sensiblement plus important que ledit cinquième
30 transistor (20) pour maintenir ledit second noeud (P2) à une tension choisie quand ledit cinquième transistor (20) devient passant.

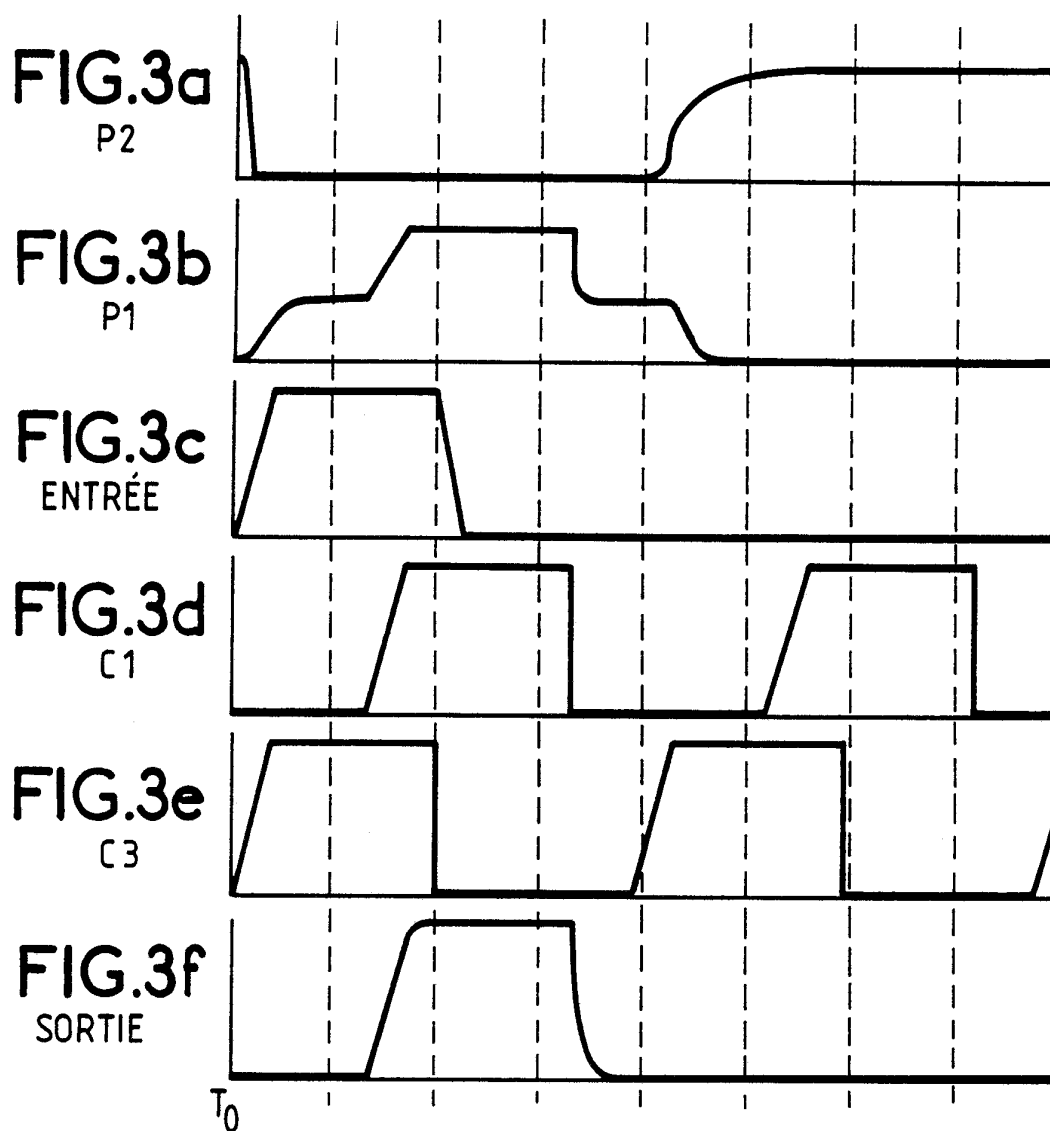
1/4



FEUILLE DE REMPLACEMENT

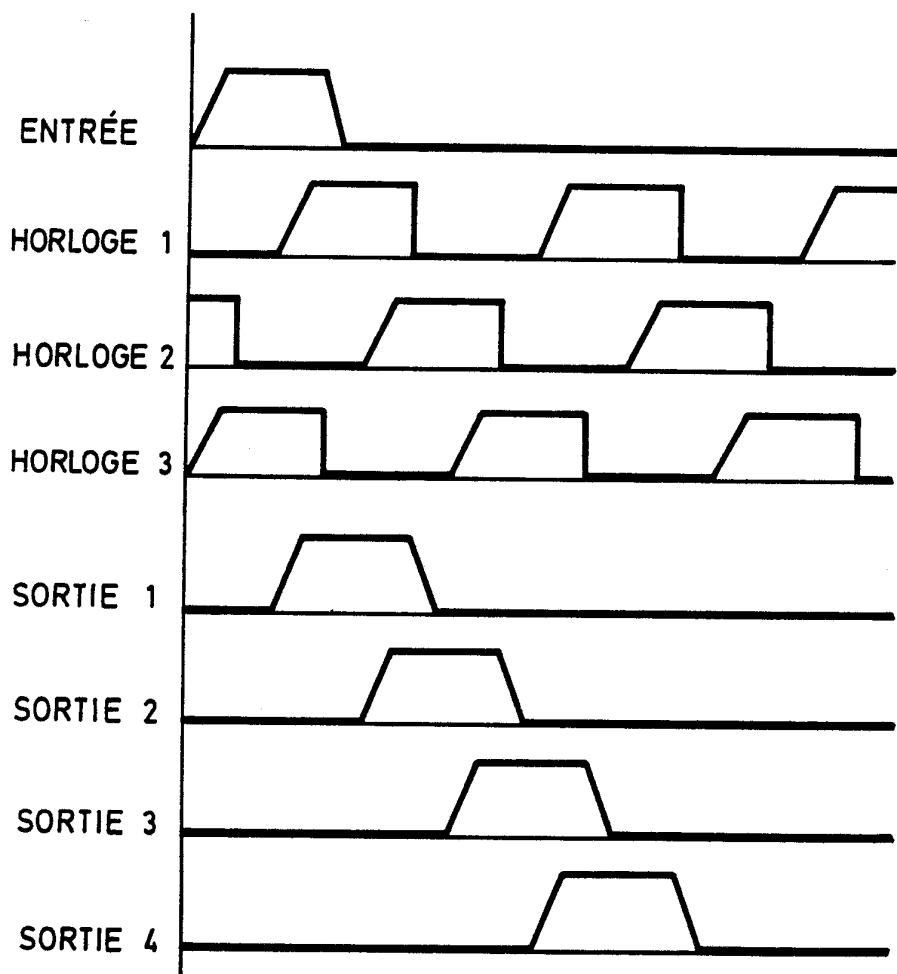
FIG. 2





4/4

FIG.4



INTERNATIONAL SEARCH REPORT

International Application No PCT/FR 92/00185

I. CLASSIFICATION OF SUBJECT MATTER (if several classification symbols apply, indicate all) ⁶		
According to International Patent Classification (IPC) or to both National Classification and IPC		
Int.Cl. ⁵ G 11 C 19/28; G 11 C 27/04		
II. FIELDS SEARCHED		
Minimum Documentation Searched ⁷		
Classification System	Classification Symbols	
Int-Cl. ⁵	G 11 C	
Documentation Searched other than Minimum Documentation to the Extent that such Documents are Included in the Fields Searched ⁸		
III. DOCUMENTS CONSIDERED TO BE RELEVANT ⁹		
Category [*]	Citation of Document, ¹¹ with indication, where appropriate, of the relevant passages ¹²	Relevant to Claim No. ¹³
X A	US, A, 3 862 435 (R.H.W. SALTERS) 21 January 1975 see column 2, line 45 - column 3, line 55; figures 1,2	1 7
X A	PATENT ABSTRACTS OF JAPAN volume 8, No 33 (P-254) 14 February 1984 & JP, A, 58 188 396 (SUWA SEIKOSHA KK) November 1983 see abstract	1 5,7
<div style="display: flex; justify-content: space-between;"> <div style="width: 45%;"> <p>[*] Special categories of cited documents: ¹⁰</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier document but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p> </div> <div style="width: 45%;"> <p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.</p> <p>"&" document member of the same patent family</p> </div> </div>		
IV. CERTIFICATION		
Date of the Actual Completion of the International Search 14 July 1992 (14.07.92)		Date of Mailing of this International Search Report 7 August 1992 (07.08.92)
International Searching Authority European Patent Office		Signature of Authorized Officer

ANNEX TO THE INTERNATIONAL SEARCH REPORT
ON INTERNATIONAL PATENT APPLICATION NO.

FR 9200185
SA 58589

This annex lists the patent family members relating to the patent documents cited in the above-mentioned international search report.
The members are as contained in the European Patent Office EDP file on
The European Patent Office is in no way liable for these particulars which are merely given for the purpose of information. 14/07/92

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US-A-3862435	21-01-75	AU-A- 5991873	06-03-75
		CA-A- 978605	25-11-75
		DE-A, B, C 2341822	14-03-74
		FR-A, B 2199165	05-04-74
		GB-A- 1435347	12-05-76
		JP-C- 837830	15-12-76
		JP-A- 49068632	03-07-74
		JP-B- 51012981	23-04-76
		NL-A- 7212151	11-03-74
		SE-B- 394917	18-07-77

RAPPORT DE RECHERCHE INTERNATIONALE

PCT/FR 92/00185

Demande Internationale No

I. CLASSEMENT DE L'INVENTION (si plusieurs symboles de classification sont applicables, les indiquer tous) ⁷		
Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB <div style="display: flex; justify-content: space-between;"> CIB 5 G11C19/28; G11C27/04 </div>		
II. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE		
Documentation minimale consultée ⁸		
Système de classification	Symboles de classification	
CIB 5	G11C	
Documentation consultée autre que la documentation minimale dans la mesure où de tels documents font partie des domaines sur lesquels la recherche a porté ⁹		
III. DOCUMENTS CONSIDERES COMME PERTINENTS ¹⁰		
Catégorie °	Identification des documents cités, avec indication, si nécessaire, ¹² des passages pertinents ¹³	No. des revendications visées ¹⁴
X A	US,A,3 862 435 (R.H.W. SALTERS) 21 Janvier 1975 voir colonne 2, ligne 45 - colonne 3, ligne 55; figures 1,2 <div style="text-align: center;">---</div>	1 7
X A	PATENT ABSTRACTS OF JAPAN vol. 8, no. 33 (P-254) 14 Février 1984 & JP,A,58 188 396 (SUWA SEIKOSHA KK) 2 Novembre 1983 voir abrégé <div style="text-align: center;">---</div>	1 5,7
<div style="display: flex; justify-content: space-between;"> <div style="width: 45%;"> <p>° Catégories spéciales de documents cités:¹¹</p> <p>"A" document définissant l'état général de la technique, non considéré comme particulièrement pertinent</p> <p>"E" document antérieur, mais publié à la date de dépôt international ou après cette date</p> <p>"L" document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)</p> <p>"O" document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens</p> <p>"P" document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée</p> </div> <div style="width: 45%;"> <p>"T" document ultérieur publié postérieurement à la date de dépôt international ou à la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention</p> <p>"X" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive</p> <p>"Y" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier.</p> <p>"&" document qui fait partie de la même famille de brevets</p> </div> </div>		
IV. CERTIFICATION		
Date à laquelle la recherche internationale a été effectivement achevée	Date d'expédition du présent rapport de recherche internationale	
14 JUILLET 1992	7 AOÛT 1992	
Administration chargée de la recherche internationale	Signature du fonctionnaire autorisé	
OFFICE EUROPEEN DES BREVETS	DEANE E. <i>E. R. I. Deane</i>	

ANNEXE AU RAPPORT DE RECHERCHE INTERNATIONALE RELATIF A LA DEMANDE INTERNATIONALE NO.

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche international visé ci-dessus.

Lesdits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du 14/07/92

Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets.

FR 9200185
SA 58589

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
US-A-3862435	21-01-75	AU-A- 5991873	06-03-75
		CA-A- 978605	25-11-75
		DE-A, B, C 2341822	14-03-74
		FR-A, B 2199165	05-04-74
		GB-A- 1435347	12-05-76
		JP-C- 837830	15-12-76
		JP-A- 49068632	03-07-74
		JP-B- 51012981	23-04-76
		NL-A- 7212151	11-03-74
		SE-B- 394917	18-07-77
