

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第2部門第4区分

【発行日】令和4年9月16日(2022.9.16)

【公開番号】特開2021-41595(P2021-41595A)

【公開日】令和3年3月18日(2021.3.18)

【年通号数】公開・登録公報2021-014

【出願番号】特願2019-164782(P2019-164782)

【国際特許分類】

B 4 1 J 2/447(2006.01)

B 4 1 J 2/45(2006.01)

H 0 1 L 33/00(2010.01)

H 0 4 N 1/036(2006.01)

10

【FI】

B 4 1 J 2/447 1 0 1 D

B 4 1 J 2/45

B 4 1 J 2/447 1 0 1 P

H 0 1 L 33/00 J

H 0 4 N 1/036

20

【手続補正書】

【提出日】令和4年9月8日(2022.9.8)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数の負荷素子アレイをそれぞれ駆動する複数の駆動回路を備え、前記複数の負荷素子アレイの各々は、複数の負荷素子を含み、

30

前記複数の駆動回路の各々は、前記複数の負荷素子アレイのうち対応する負荷素子アレイに複数の信号を供給し、

前記複数の駆動回路のうち第1駆動回路は、前記複数の負荷素子アレイのうち第1負荷素子アレイに複数の第1信号を供給し、前記複数の駆動回路のうち第2駆動回路は、前記複数の負荷素子アレイのうち第2負荷素子アレイに複数の第2信号を供給し、

前記第1負荷素子アレイと前記第2負荷素子アレイとの間のばらつきが補正されるように前記複数の第1信号の電圧が前記複数の第2信号の電圧と異なり、

前記第1負荷素子アレイの前記複数の負荷素子の間のばらつきが補正されるように前記複数の第1信号の幅が制御され、

40

前記第2負荷素子アレイの前記複数の負荷素子の間のばらつきが補正されるように前記複数の第2信号の幅が制御される、ことを特徴とする駆動装置。

【請求項2】

前記複数の負荷素子アレイの各々の前記複数の負荷素子の間のばらつきが補正されるように、前記複数の駆動回路の各々から前記複数の負荷素子アレイのうち前記対応する負荷素子アレイに供給される前記複数の信号の幅を制御する期間制御部をさらに備えることを特徴とする請求項1に記載の駆動装置。

【請求項3】

前記複数の負荷素子アレイの間のばらつきが補正されるように、前記複数の駆動回路の各々から前記複数の負荷素子アレイのうち前記対応する負荷素子アレイに供給される前記

50

複数の信号の電圧を制御する電圧制御部をさらに備えることを特徴とする請求項 1 または 2 に記載の駆動装置。

【請求項 4】

前記複数の負荷素子アレイの間のばらつきが補正されるように、前記複数の駆動回路の各々から前記複数の負荷素子アレイのうち前記対応する負荷素子アレイに供給される前記複数の信号の電圧を制御する電圧制御部と、

前記複数の負荷素子アレイの各々の前記複数の負荷素子の間のばらつきが補正されるように、前記複数の駆動回路の各々から前記複数の負荷素子アレイのうち前記対応する負荷素子アレイに供給される前記複数の信号の幅を制御する期間制御部と、をさらに備え、

前記電圧制御部は、前記複数の信号の前記電圧を第 1 ビット幅の分解能で制御し、前記期間制御部は、前記複数の信号の前記幅を前記第 1 ビット幅より小さい第 2 ビット幅で制御する、ことを特徴とする請求項 1 ないし 3 のいずれか 1 項に記載の駆動装置。

10

【請求項 5】

前記複数の負荷素子のそれぞれを駆動制御するための情報を記憶したメモリをさらに備え、

前記電圧制御部は、前記メモリの情報に基づいて制御された電圧を前記複数の駆動回路のそれぞれに供給することを特徴とする請求項 3 または 4 に記載の駆動装置。

【請求項 6】

前記複数の負荷素子が、電流駆動型の素子であることを特徴とする請求項 1 乃至 5 の何れか 1 項に記載の駆動装置。

20

【請求項 7】

前記複数の負荷素子が、発光素子であることを特徴とする請求項 1 乃至 6 の何れか 1 項に記載の駆動装置。

【請求項 8】

前記発光素子が、発光サイリスタであることを特徴とする請求項 7 に記載の駆動装置。

【請求項 9】

複数の発光素子アレイ、および、請求項 1 乃至 8 の何れか 1 項に記載の駆動装置を備える露光ヘッドと、

前記複数の発光素子アレイの光を受ける感光体ドラムと、を備え、

前記複数の駆動回路のそれぞれが、前記複数の発光素子アレイの対応する 1 つを駆動することを特徴とする記録装置。

30

【請求項 10】

前記複数の発光素子アレイは、互いに異なる半導体チップに形成され、

前記複数の駆動回路は、単一の半導体チップに形成されていることを特徴とする請求項 9 に記載の記録装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正の内容】

40

【0006】

本発明の 1 つの側面は、駆動装置に係り、前記駆動装置は、複数の負荷素子アレイをそれぞれ駆動する複数の駆動回路を備え、前記複数の負荷素子アレイの各々は、複数の負荷素子を含み、前記複数の駆動回路の各々は、前記複数の負荷素子アレイのうち対応する負荷素子アレイに複数の信号を供給し、前記複数の駆動回路のうち第 1 駆動回路は、前記複数の負荷素子アレイのうち第 1 負荷素子アレイに複数の第 1 信号を供給し、前記複数の駆動回路のうち第 2 駆動回路は、前記複数の負荷素子アレイのうち第 2 負荷素子アレイに複数の第 2 信号を供給し、前記第 1 負荷素子アレイと前記第 2 負荷素子アレイとの間のばらつきが補正されるように前記複数の第 1 信号の電圧が前記複数の第 2 信号の電圧と異なり、前記第 1 負荷素子アレイの前記複数の負荷素子の間のばらつきが補正されるように前記

50

複数の第1信号の幅が制御され、前記第2負荷素子アレイの前記複数の負荷素子の間のばらつきが補正されるように前記複数の第2信号の幅が制御される。

10

20

30

40

50