

(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.⁵
G06F 3/00

(45) 공고일자 1990년07월21일
(11) 공고번호 90-005225

(21) 출원번호	특1986-0002200	(65) 공개번호	특1987-0001508
(22) 출원일자	1986년03월25일	(43) 공개일자	1987년03월14일
(30) 우선권 주장	85-151913 1985년07월09일 일본(JP) 85-153647 1985년07월12일 일본(JP) 85-153648 1985년07월12일 일본(JP)		
(71) 출원인	알프스덴기 가부시기 가이샤 가다오까 가쓰다로오 일본국 도쿄도 오오다구 유끼가야 오오쓰까쥬 1반 7고		
(72) 발명자	하세가와 가즈오 일본국 도쿄도 오오다구 유끼가야 오오쓰까쥬 1반 7고 알프스덴기 가부 시기 가이샤 내 사사기 히로아끼 일본국 도쿄도 오오다구 유끼가야 오오쓰까쥬 1반 7고 알프스덴기 가부 시기 가이샤 내 오오우찌 준이찌 일본국 도쿄도 오오다구 유끼가야 오오쓰까쥬 1반 7고 알프스덴기 가부 시기 가이샤 내 미우라 다카노리 일본국 도쿄도 오오다구 유끼가야 오오쓰까쥬 1반 7고 알프스덴기 가부 시기 가이샤 내		
(74) 대리인	한규환		

심사관 : 이범호 (책자공보 제1956호)

(54) 광학식 좌표입력장치

요약

내용 없음.

대표도

도1

명세서

[발명의 명칭]

광학식 좌표입력장치

[도면의 간단한 설명]

제1도 내지 제3도는 본 발명의 제1의 실시예의 설명을 위한 도면이며,

제1도는 본 발명의 실시예의 회로를 나타낸 구성도.

제2도는 제1도의 각부의 신호파형을 나타낸 파형도.

제3도는 제2도의 파형정형회로가 수광소자로부터의 출력신호를 파형보정하는 동작예의 설명을 위한 파형도.

제4도 내지 제7도는 본 발명의 제2의 실시예를 설명하기 위한 도면이며,

제4도는 본 실시예에 관한 광학식 좌표입력장치의 수광신호를 처리하는 회로요부의 일예를 나타낸 구성도.

제5도는 제4도의 회로요부를 갖는 광학식 좌표입력장치를 갖는 전체구성도.

제6도는 제4도의 동작을 나타낸 파형도.

제7도는 제5도의 회로요부의 다른예를 나타낸 구성도.

제8도 내지 제10도는 본 발명의 제3의 실시예를 설명하기 위한 도면이며,

제8도는 본 발명에 의한 광학식 좌표입력장치를 나타낸 회로요부 구성도.

제9도는 본 실시예의 전체회로구성도.

제10도는 본 실시예의 동작을 설명하기 위한 파형도.

제11도 및 제12도는 종래의 광학식 좌표입력장치의 회로구성도와 각부의 신호파형도이다.

* 도면의 주요부분에 대한 부호의 설명

1,24 : 구동회로	2 : 파형정형회로
3 : 증폭회로	5,40 : CPU
6,7,22 : 변환회로	$C_1 \sim C_3$: 콘덴서
$D_1, D_2, 54, 56, 59$: 다이오드	$L_1 \sim L_n, LED_1 \sim LED_n$: 발광소자
$PT_1 \sim T_n$: 포토트랜지스터	$Q_1 \sim Q_3, 52, 58$: 트랜지스터

[발명의 상세한 설명]

본 발명은 선택된 위치정보를 검출하는 광학식 좌표입력장치에 있어서의 검출성능의 개선에 관한 것이다.

일반적으로 광학식 좌표입력장치는 CRT, 디스플레이 등의 화상 표시면의 전면에 배치하여, 표시면상의 표시정보에 대응하여 손가락등으로 소망하는 위치를 선택함으로써 광신호가, 차단되고, 그 위치에 있어서의 정보를 얻을 수 있도록 되어 있다. 이와 같은 광학식 좌표입력장치는 퍼스널 컴퓨터등의 입력장치로서 수요가 점점 증대되고 있다. 또한 이 광학식 좌표입력장치는 광신호로 좌표를 검출하기 때문에 기계적인 열화가 적어, 입력장치로서는 장래에 크게 기대되고 있는 것이다.

그러나 이와 같은 광학식 좌표입력장치는 다수의 발광 및 수광소자로 구성되어 있어, 소자간의 불균일에 의하여 광전변환특성에 큰 영향을 주고 있다. 또 이 수광소자에는 태양광 등의 외란광(外亂光)을 받기 쉽고 오동작하기가 쉽다. 따라서 광학식 좌표입력장치는 이와 같은 조건하에 있더라도 오동작하지 않아야 된다는 것이 강력하게 요구되고 있다.

이하에 광학식 좌표입력장치의 종래예를 제11도 및 제12도에 따라 설명한다. 제11도는 종래의 광학식 좌표입력장치의 회로구성도이며 제12도는 제11도에 나타낸 파형정형회로의 각부의 신호파형도이다.

제11도에 있어서, 1은 구동회로, 3은 증폭회로, 4는 파형정형회로, 5는 CPU, 6,7은 제1 및 제2의 변환회로를 각각 나타낸다.

구동회로(1)는 마이크로프로세서인 CPU(5)로부터의 구동신호(a)에 의거하여 동작한다. 이 구동회로(1)의 트랜지스터(Q_3)의 베이스에는 구동신호(a)가 입력되고 콜렉터에는 전원단자(V_{cc})로부터 전원전압이 인가되고, 에미터에는 발광다이오드로되는 발광소자($L_1 \sim L_n$)에 전류를 공급하는 제1의 변환회로(6)가 접속되어 있다.

이 제1의 변환회로(6)의 스위칭소자($SL_1 \sim SL_n$)는 CPU(5)로부터의 변환신호에 의거하여 스위칭소자(SL_1)로부터 한회로만 온(ON)이 되도록 순차적으로 변환된다. 이 스위칭소자($SL_1 \sim SL_n$)의 한쪽에는 상기 트랜지스터(Q_3)의 에미터가 접속되고, 다른쪽에는 발광다이오드인 발광소자($L_1 \sim L_n$)의 애노드가 각각 접속된다.

그리고 발광소자($L_1 \sim L_n$)의 캐소드는 접지된다. 발광소자($L_1 \sim L_n$)중, 변환신호(b)로 선택된 하나의 발광다이오드가 구동회로(1)에 의하여 소정회수의 발광을 하도록 통전되고 발광다이오드는 L_1 으로부터 L_n 의 순서로 순차적으로 펄스를 출력한다. 이 발광다이오드가 $L_1 \sim L_m$ 와 $L(m+1) \sim L_n$ 로 서로 광축이 직교하도록 두개의 직선적 배열로 배치되어 있다.

그리고 발광소자($L_1 \sim L_n$)로부터의 광펄스의 신호를 수신하기 위한 수광소자인 포토트랜지스터 $PT_1 \sim PT_m$ 과 $PT(m+1) \sim PT_n$ 은 각각 발광다이오드 $L_1 \sim L_m$ 와 $L(m+1) \sim L_n$ 에 대응하여 직선형상으로 배치되어 있다. 포토트랜지스터($PT_1 \sim PT_n$)는 에미터가 접지되고 콜렉터는 제2의 변환회로(7)의 스위칭소자($S_1 \sim S_n$)의 한쪽 단자에 한회로씩 접속된다. 스위칭소자($S_1 \sim S_n$)의 다른쪽의 단자는 파형정형회로(4)의 콘덴서(C_1) 및 전원단자(V_{cc})로부터 저항 R_1 과 R_4 를 거쳐 전원전압이 인가되도록 저항(R_4)과 접속된다. 이 스위칭소자($S_1 \sim S_n$)의 는 CPU(5)로부터 공급되는 변환신호(b)에 의거하여 스위칭소자(S_1)로부터 순차적으로 한회로만이 온이되게 한다. 제2의 변환회로(7)의 스위칭동작은 제1의 변환회로(6)에 입력되는 변환신호(b)와 동일한 타이밍이기 때문에 발광소자($L_1 \sim L_n$)와 각각 대응하는 포토트랜지스터($PT_1 \sim PT_n$)가 동시에 동작상태가 된다.

여기서 포토트랜지스터($PT_1 \sim PT_n$)는 발광소자($L_1 \sim L_n$)로부터의 광신호를 수신하면 광신호에 의거하여 전류가 증강하고, 또 저항(R_1), (R_2)의 작용에 의하여 제5도 V_{PT} 로 나타낸 바와 같은 펄스전압파형을 발생한다.

그리고 이 펄스전압파형(V_{PT})은 결합용 콘덴서(C_1)를 거쳐 트랜지스터(Q_1)의 베이스에 제5도 V_b 로 나

타낸 바와 같은 펄스전압파형으로 인가된다. 또 이 트랜지스터(Q_1)의 베이스에는 전원단자(V_{cc})로부터 저항(R_5)을 거쳐 직류 바이어스 전압이 인가되고, 펄스전압파형(V_b)은 이 직류바이어스 전압에 의하여 생기는 트랜지스터(Q_1)의 베이스와 에미터간의 순방향 제너전압(V_{BE})($V_{BE} \approx +0.6V$)과 C_1 을 거쳐 변환회로(7)로부터 인가된 펄스전압이 합성된 전압치로된다. 트랜지스터(Q_1)의 베이스에 펄스전압파형(V_b)이 인가되면 베이스와 에미터간의 순방향 제너전압(V_{BE})을 초과한 전압일때만 제12도의 I_b 로 나타낸 바와 같은 베이스 전류가 흐른다. 이 베이스 전류(I_b)의 파형에 의거하여 전원단자(V_{cc})로부터 저항(R_1) 및 (R_2)를 거쳐 트랜지스터(Q_1)의 콜렉터에 접속된 회로에 콜렉터 전류가 흐르고 이 전류의 변화에 의하여 생기는 전압 변동의 신호를 증폭회로(3)에 출력한다. 저항 (R_1), (R_2), (R_4)가 접속된 점의 전압이 펄스변동을 제거하기 위하여 이점에 펄스전압변동을 바이패스시키는 콘덴서(C_2)가 접속된다.

그리고 증폭회로(3)를 거쳐 입력된 파형 정형회로(4)의 출력신호에 의거하여 CPU(5)는 포토트랜지스터 $PT_1 \sim PT$ 와 $PT_{(m+1)} \sim PT_n$ 가 수광한 신호상태에 대응한 좌표신호를 출력한다. 이 출력은 광신호가 손가락 등에 의하여 차단됨으로써 수광되지 못했던 포토트랜지스터의 위치를 나타내는 신호이고 표시면상의 위치정보가 얻어지도록 되어 있다.

그러나 상기한 바와 같은 종래의 광학식 좌표입력장치에서는 다음과 같은 문제점을 갖고 있다.

즉 광전변환특성이 개개마다 균일하지 않은 다수의 발광 및 수광소자를 제1 및 제2의 변환회로(6, 7)에 의해 변환하여 펄스전압파형(V_{PT})을 얻는 구성이고, 또 이 발광 및 수광소자는 화상표지장치의 전면에 설치되어 있어 태양광이나 기타의 조명, 장치등으로부터의 일정하지 않은 강도의 외란광을 받기 쉬운 구조로되어 있기 때문에, 각 수광소자로부터 얻어진 펄스전압파형(V_{PT})은 각 소자간에서 크게 변동하므로 이 변동을 흡수시키기 위하여 구성된 콘덴서(C_1)와 트랜지스터(Q_1)의 베이스와 에미터의 순방향 제너전압특성(V_{BE})을 이용한 클램프 회로의 변동흡수범위로부터 벗어나게 된다. 그리고 소자를 변환할때에 발생하는 스위칭잡음도 이에 가해져 좌표의 검출에 오동작을 발생시킨다.

이 오동작을 방지하기 위하여 종래에는 외란광의 영향을 감소시키기 위하여 광학필터를 발광 및 수광소자의 앞쪽에 설치하였으나 이 광학필터는 동시에 발광 및 수광소자의 광전변환효율을 저하시켜 광검출능을 악화시키게 된다.

이와같은 악영향을 감소시키기 위해서는 광전변환효율이 좋은 발광 및 수광소자를 선별하여 사용하면 안되며, 다수의 소자를 필요로하는 광학 좌표입력장치에 있어서는 대량 생산이 어려웠다.

따라서 본 발명은 발광 및 수광소자의 정밀도에 의존하는 일이 없고, 또 태양광 또는 카메라용 플래쉬광등의 광도가 강한 외란광이 있더라도 오동작을 방지할 수 있는 광학식 좌표입력장치를 제공하는 것을 제1의 기술적과제로 한다.

또 포토트랜지스터($PT_1 \sim PT_n$) 및 광신호를 출력하는 LED와 같은 발광 및 수광소자는 광신호에 대한 특성에 불균일이 생긴다. 그리고 포토트랜지스터($PT_1 \sim PT_n$)는 CRT 디스플레이등의 광강도의 변화 및 외란광의 영향을 받는다. 이로 인하여 각 포토트랜지스터 마다의 콜렉터전압(V_{PT})은 크게변동하게 된다. 따라서 제12도에 V_{PT} 로 나타낸 바와 같이 포토트랜지스터(PT_2)가 광신호를 수광한 시점에서 해당 포토트랜지스터(PT_2)의 콜렉터전압(V_{PT})이 외란광 등에 의하여 크게 저하했을 경우에는 트랜지스터(Q_1)의 베이스전압(V_b)도 제12도에 V_b 로 나타낸 바와 같이 저하하므로 포토트랜지스터(PT_2)의 주사기간중에 트랜지스터(Q_1)가 오프(OFF)상태로 유지되어지는 일이 있다. 따라서 제12도에 I_b 로 나타낸 바와 같이 좌표신호는 하강한 상태를 그대로 유지하기 때문에 포토트랜지스터(PT_2)가 광신호를 수광하고 있음에도 불구하고, 퍼스널 컴퓨터등은 좌표입력이 있었던 것으로 오판된다. 그리고 트랜지스터(Q_1)의 베이스에는 저항(R_5)을 거쳐 전압이 인가되므로 결합콘덴서(C_1)에는 제11도에 나타낸 바와 같이 충전전류(I_c)가 흘러 들어간다.

따라서 포토트랜지스터의 콜렉터전압(V_{PT})이 저하했을 경우에는 제12도 V_b 의 PT_2 및 $PT_{(n-1)}$ 로 나타낸 바와 같이 트랜지스터(Q_1)의 베이스전압(V_b)의 강하레벨을 상승시킨다. 그러나 베이스 전압(V_b)은 저항(R_5) 및 결합콘덴서(C_1)의 시정수에 의거하여 서서히 상승하기 때문에 포토트랜지스터의 콜렉터전압(V_{PT})이 크게저하했을 경우에는 상기와 같이 좌표신호는 상승한 상태를 유지하게 된다. 그리고 예를들어 제12도 V_{PT} 에 나타낸 바와 같이 포토트랜지스터(PT_3)의 콜렉터전압(V_{PT})이 약간 상승한 시점에서 광신호를 수신했을 경우에는 트랜지스터(Q_1)에 레벨이 낮은 베이스전류(I_b)가 흐르고 또는 베이스전류(I_b)의 상승에 왜곡이 생기는 일이 있으므로(제12도 I_b 의 파형참조), 좌표신호가 펄스파형으로 출력되는지의 여부의 판단이 곤란해진다. 따라서 이 경우에도 퍼스널 컴퓨터등이 오판단하는 염려가 있다.

그리고 변환회로(7)의 스위치($S_1 \sim S_n$)를 동기펄스에 의하여 변환한 시점에서는 스위칭잡음에 의하여 각 포토트랜지스터($PT_1 \sim PT_n$)의 콜렉터전압(V_{PT})이 순간적으로 강하하여, 트랜지스터(Q_1)의 베이스전류(I_b)도 순간적으로 강하한다. 이 때문에 스위치($S_1 \sim S_n$)의 변환시에는 트랜지스터(Q_1)의 베이스전류(I_b)가 순간적으로 강하하거나 또는 차단되고 좌표신호에 잡음신호가 가해진다. 따라서 퍼스널 컴퓨터등이 이 잡음신호를 좌표신호로 판단할 염려가 있으므로 역시 오판단의 원인이 된다.

이상 설명한 바와 같이 트랜지스터(Q_1)의 베이스, 에미터의 사이는 다이오드로 작용하고 결합콘덴서

(C_1) 및 저항(R_5)과 함께 클램프회로를 형성하기 때문에, 베이스전압(V_B)이 저하했을 경우에는 해당 전압(V_B)을 소정레벨을 유지하도록 클램프 동작에 의해 보정한다. 그러나 상기한 바와 같이 발광 및 수광소자의 광학적특성의 불균일 또는 외란광 및 스위칭잡음의 영향으로 베이스전압(V_B)이 크게 변동하면 클램프 동작에 의해서도 베이스전압(V_B)을 소정의 레벨까지 보정할 수 없다.

저항(R_5)의 저항치를 작게 설정하면 클램프동작에 의하여 크게 보정할 수가 있으나, 저항(R_5)의 저항치가 작은 경우에는 트랜지스터(Q_1)의 베이스내에 축적되는 과잉 축적캐리어가 증대하고, 또 트랜지스터(Q_1)의 베이스측의 임피던스가 저하되어진다. 이 때문에 포토트랜지스터의 컬렉터전압(V_{PT})의 하강 및 상승에 대하여 트랜지스터(Q_1)의 베이스전압(V_B)이 하강 및 상승이 지연되고, 또한 베이스전압(V_B)의 파형이 왜곡되므로 따라서 발광 및 수광소자를 고속으로 주사하는 경우에는 동일한 오판단의 원인이 된다.

따라서 본 발명의 제2의 목적은 외란광 등 및 스위칭잡음의 영향을 받지 않고 또한 고속으로 동작시켜도 정확하게 좌표번호를 송출하는 광학식 좌표입력장치를 제공하는 것을 제2의 기술적과제로 한다.

그리고 포토트랜지스터($PT_1 \sim PT_n$) 및 광신호를 출력하는 LED와 같은 발광 및 수광소자는 광신호에 대한 특성에 불균일을 갖는다. 또 포토트랜지스터($PT_1 \sim PT_n$)는 CRT 디스플레이등의 광강도의 변화나 외란광의 영향을 받는다. 그러므로 각 포토트랜지스터 마다의 컬렉터전압(V_{PT})은 크게변동하고, 따라서 제12도 V_{PT} 로 나타낸 바와 같이 포토트랜지스터(PT_2)가 광신호를 수광한 시점에서 해당 포토트랜지스터(PT_2)의 컬렉터전압(V_{PT})이 외란광등에 의하여 크게 저하했을 경우에는 트랜지스터(Q_1)의 베이스 전압(V_B)도 제12도 V_B 에 나타낸 바와 같이 저하하므로 포토트랜지스터(PT_2)의 주사기간중 트랜지스터(Q_1)가 오프(OFF)상태로 유지되어지는 일이 있다. 따라서 제12도 I_B 로 나타낸 바와 같이 좌표신호는 저하한 상태 그대로 유지하므로 포토트랜지스터(PT_2)가 광신호를 수광하고 있음에도 불구하고, 퍼스널 컴퓨터등은 좌표입력이 있었던 것으로 오판단된다.

또 트랜지스터(Q_1)의 베이스에는 저항(R_5)을 거쳐 전압이 인가되기 때문에 결합 콘덴서(C_1)에는 제11도에 나타낸 바와 같이 충전전류(I_C)가 흘러들어간다. 따라서 포토트랜지스터의 컬렉터전압(V_{PT})이 저하했을 경우에는 제12도 V_B 의 PT_2 나 $PT_{(n-1)}$ 로 나타낸 바와 같이 트랜지스터(Q_1)의 베이스전압(V_B)의 하강레벨이 상승한다. 그러나 베이스전압(V_B)은 저항(R_5) 및 결합콘덴서(C_1)의 시정수에 의거하여 서서히 상승할 뿐이므로 포토트랜지스터의 컬렉터전압(V_{PT})이 크게 저하했을 경우에는 상승한 바와 같이 좌표신호는 상승한 상태 그대로가 된다. 그리고 예를들어 제12도 V_{PT} 로 나타낸 바와 같이 포토트랜지스터(PT_3)의 컬렉터전압(V_{PT})이 약간 상승한 시점에서 광신호를 수신했을 경우에는, 트랜지스터(14)에 레벨이 낮은 베이스전류(I_B)가 흐르고 베이스전류(I_B)의 상승파형에 왜곡이 생기는 일이 있으므로(제12도 I_B 의 파형참조), 좌표신호가 펄스파형으로 출력되고 있는지의 여부를 판정하기가 곤란해진다. 따라서 이 경우에도 퍼스널 컴퓨터등이 오판단의 염려가 있게 된다.

또한 변환회로(12)의 스위치($S_1 \sim S_n$)를 동기펄스에 의하여 변환시킨 시점에서는, 스위칭잡음에 의하여 각 포토트랜지스터($PT_1 \sim PT_n$)의 컬렉터전압(V_{PT})이 순간적으로 상승하고, 트랜지스터(Q_1)의 베이스전압(V_B)이 순간적으로 하강하게된다.

이로 인하여 스위치($S_1 \sim S_n$)의 변환시에는 트랜지스터(Q_1)의 베이스 전류(I_B)가 순간적으로 저하하고, 또는 차단되어 좌표신호에 잡음신호가 인가된다. 따라서 퍼스널 컴퓨터등이 이 잡음신호를 좌표입력신호로 판정할 염려가 있으므로 역시 오판단의 원인이 된다.

이상 설명한 바와 같이 트랜지스터(Q_1)의 베이스 에미터 사이는 다이오드로서 작용하고, 결합콘덴서(C_1) 및 저항(R_5)과 함께 클램프회로를 형성하므로, 베이스전압(V_B)이 저하했을 경우에는 해당 전압(V_B)을 소정레벨로 정돈하도록 클램프 동작으로 보정한다. 그러나 상기한 바와 같이 발광 및 수광소자의 광학적특성의 불균일이나 외란광 및 스위칭잡음의 영향에 의하여 베이스전압(V_B)이 크게 변동하면 클램프 동작에 의해서도 베이스전압(V_B)을 소정의 레벨까지 보정할 수 없게 된다.

저항(R_5)의 저항치를 작게 설정하면 클램프동작에 의하여 크게 보정할 수가 있으나, 저항(R_5)의 저항치가 작은 경우에는 트랜지스터(Q_1)의 베이스내에 축적되는 과잉축적 캐리어가 증대되어 트랜지스터(Q_1)의 베이스측의 임피던스가 저하된다. 이로 인하여 포토트랜지스터의 컬렉터전압(V_{PT})의 상승에 대해, 트랜지스터(Q_1)의 베이스전압(V_B)의 하강 및 상승이 지연되고, 또한 베이스전압(V_B)의 파형이 왜곡된다. 따라서 발광 및 수광소자를 고속으로 주사하는 경우에는 동일한 오판단의 원인이 된다.

따라서 본 발명의 제3의 목적은 외란광이나 스위칭잡음의 영향을 받지 않고 정확하게 좌표신호를 송출하는 광학식 좌표입력장치를 제공하는 것을 제3의 기술적과제로 한다.

상기 각 기술적과제를 해결하기 위하여 공통의 기술적수단을 갖는 본 발명의 광학식 입력장치는 광축이 서로 교차하도록 배치된 복수의 발광소자($L_1 \sim L_n$)와, 이 발광소자($L_1 \sim L_n$)에 대향배치된 복수의 수광소자($PT_1 \sim PT_n$)와, 상기 발광소자($L_1 \sim L_n$)의 점등과 소등을 지정하는 구동전류를 변환시켜 상기 발광소자($L_1 \sim L_n$)의 어느하나를 선택하는 제1의 변환회로(6,22)와, 상기 발광소자($L_1 \sim L_n$)로부터의 광신호를

수광하는 상기 수광소자에 대응하여 변환을 위한 제2의 변환회로(7)와, 이 제2의 변환회로(7)로부터의 출력신호(V_p)에서 직류신호 성분을 제거하는 교류결합수단과, 이 교류결합수단으로부터 교류출력신호(V_b)에 구동신호(a, S_d)에 의거하여 상기 발광소자($L_1 \sim L_n$)의 점멸상태에 대응하는 다이내믹 클램프 전압을 가하는 트랜지스터(Q_2 , 52)인 전압인가수단을 가지며, 상기 제1의 변환회로(6, 22)에서 선택된 상기 발광소자($L_1 \sim L_n$)의 소등상태에 대응하는 교류결합수단으로부터의 교류출력신호(V_b)를 일정한 전압진폭치로 정돈시키도록 구성한 것을 특징으로 한다.

그리고 상기 공통의 기술적수단을 갖는 광학식 좌표입력장치에 있어서 상기 전압인가수단과, 상기 교류결합수단과의 접속점에 베이스가 접속된 바이폴러형의 트랜지스터(Q_1)와 이 트랜지스터의 베이스에 접속된 상기 제1의 변환회로(6, 22)에 의해 선택되어 구동회로(1, 24)에 공급되는 구동신호(a, S_d)에 따라서 상기 발광소자($L_1 \sim L_n$)가 점등하는 상태의 교류출력신호(V_b)에 클램프전류(I_{ka}, I_d)를 통전하는 다이오드(D_1 , 54)를 공유하는 것을 특징으로 한다.

그리고 상기 제1의 기술적과제를 해결하기 위한 제1의 기술적수단을 갖는 본 발명은 상기 공통의 기술적수단에 의한 광학식 좌표입력장치에 있어서 상기 전압인가수단인 트랜지스터(Q_2)는 상기 전압인가수단이 제1의 변환회로(6)에 의해 선택되어 구동회로(1)에 공급되는 구동신호(a)에 대응하여 상기 발광소자($L_1 \sim L_n$)가 점등하고 있지 않는 모든 기간의 교류출력신호(V_d)에 상기 다이내믹 클램프전압을 인가하도록 구성되는 것을 특징으로 한다. 그리고 상기 제2의 기술적과제를 해결하기 위한 제2의 기술적수단을 갖는 본 발명은 상기 공통의 기술적수단에 의한 광학식 좌표입력장치에 있어서 상기 제1의 변환회로(22)에 의해 선택되어 구동회로(24)에 공급되는 구동신호(S_d)에 대응하여 상기 발광소자($L_1 \sim L_n$)가 점등하지 않는 상태의 최초의 교류출력신호(V_b)에 상기 다이내믹 클램프전압을 인가하도록 구성되는 것을 특징으로 한다.

그리고 상기 제3의 기술적과제를 해결하기 위한 제3의 기술적수단을 갖는 본 발명은 상기 공통의 기술적수단에 의한 광학식 좌표입력장치에 있어서 상기 교류결합수단으로부터의 교류출력신호(V_b)가 베이스에 공급되는 바이폴러형의 증폭용 트랜지스터(Q_1)와 이 증폭용트랜지스터(Q_1)의 베이스에 상기 발광소자($L_1 \sim L_n$)가 소등되어 있는 기간에 공급된 상기 전압인가수단으로부터의 상기 다이내믹 클램프 전압 및 교류결합수단으로부터의 교류출력신호(V_b)에 의한 과잉전력분을 상기 발광소자($L_1 \sim L_n$)가 점등되어 있는 기간에 방전하는 조정수단이 구성되는 것을 특징으로 한다.

상기 각 기술적수단을 가진 본 발명은 다음과 같이 작용한다.

즉 공통의 기술적수단을 갖는 본 발명은 선택된 발광소자가 소등되어 있을때에 교류출력신호를 다이내믹 클램프하는 구성으로 되어 있으므로 교류결합형 증폭회로가 갖는 각 수광소자로부터의 수광신호전압의 기준레벨이 요동하여 증폭가능한 범위에서 이탈하려고 할 경우에도 교류출력신호의 또다른 끝쪽의 전압레벨을 강제적으로 일정한 전압으로 정돈시키므로 증폭된 신호로부터 각 광신호가 차단되어 있지 않음을 확실하게 판단할 수 있도록 한다. 그리고 제1의 기술적수단을 갖는 본 발명은 선택된 발광소자가 소등되어 있는 모든 시간에 교류출력신호를 다이내믹 클램프하도록 되어 있으므로 각 수광 및 발광소자의 특성에 의존하여 증폭가능한 범위가 좁아지는 것이나 불특정 시간 및 장소에 입사되는 외란광의 영향에 의해 증폭가능한 범위로 부터 이탈되려는 경우에도 교류출력신호의 또다른 끝쪽의 전압레벨의 전부를 강제적으로 일정한 전압이 되게 정돈시키므로 증폭된 신호로부터 각 광신호가 차단되지 않는 것을 확실하게 판단할 수 있게 된다.

그리고 제2의 기술적수단을 갖는 본 발명은 선택된 발광소자가 소등되어있을때의 최초교류출력신호를 다이내믹 클램프하는 구성으로 되어 있으므로 수광소자를 선택할 때 발생하는 오동작의 원인이 되는 변환잡음분이 강제적으로 소거되기 때문에 증폭된 신호로부터 각광신호가 차단되어 있지 않음을 확실하게 판단할 수 있게 된다.

그리고 제3의 기술적수단을 갖는 본 발명은 선택된 발광소자가 소등되어 있을때에 교류출력신호와 다이내믹 클램프의 가산치의 영향으로 증폭용의 트랜지스터에 인가되는 과잉전력분을 발광소자가 점등되어 있을때에 소정량만을 방전하고 다음에 공급되는 증폭되어야 할 교류출력신호에 대한 응답성을 일정하게 유지하는 구성으로 되어 있으므로 다이내믹 클램프전압의 제한이 적어지고 수광소자로부터의 수광신호전압의 기준레벨의 예상되는 최대의 요동치에 합치시킨 큰 다이내믹 클램프전압을 인가할 수 있게되고 따라서 처리속도가 빠른 광학식 좌표입력장치를 제공하게 된다.

이하 본 발명의 제1실시예를 제1도 내지 제3도에 의거하여 상세히 설명한다. 그리고 제11도 및 제12도에 의거한 종래예에서 설명한 부분과 동일부분에 대해서는 동일부호를 표시하여 상세한 설명을 생략한다.

제1도 내지 제3도는 제1의 기술적수단을 갖는 본 발명의 제1의 실시예를 설명하기 위한 도면이고, 제1도는 본 발명의 한 실시예의 회로의 구성도, 제2도는 제1도의 각부의 신호파형을 나타낸 파형도, 제3도는 제2도의 파형 정형회로가 수광소자로부터의 출력신호를 파형보정하는 동작예를 나타낸 파형도이다.

제1도에 있어서, 2는 파형정형회로를 나타낸다. 먼저 구성을 설명하면, 제1도에서 구동회로(1)와 파형정형회로(2)에는 구동신호(a)가, 또 제1 및 제2의 변환회로(6, 7)에는 변환신호(b)가 각각 인가된다.

제1의 변환회로(6)에는 구동회로(1)로부터의 펄스전류가 발광소자($L_1 \sim L_n$)에 순차적으로 한 회로씩 통전되어 광펄스를 출력하도록 접속된다. 또 제2의 변환회로(7)는 발광소자($L_1 \sim L_n$)의 각소자로부터의 광펄스신호를 발광소자($L_1 \sim L_n$)에 대응하는 포토트랜지스터($PT_1 \sim PT_n$)로 순차적으로 변환하여 검출하고

파형정형회로(2)에 출력하도록 접속된다.

이 파형정형회로(2)에 제2의 변환회로(7)에 대한 출력은 결합용 콘덴서(C_1)를 거쳐 트랜지스터(Q_1)의 베이스에 접속된다. 이 베이스에는 다이오드(D_1)의 캐소드가 접속되고, 애노드는 접지된다. 또한 이 트랜지스터(Q_1)의 베이스에는 다이오드(D_2)의 애노드와 트랜지스터(Q_2)의 콜렉터가, 트랜지스터(Q_1)의 콜렉터에는 다이오드(D_2)의 캐소드와 트랜지스터(Q_2)의 에미터가 각각 접속된다. 또한 트랜지스터(Q_1)의 베이스에는 전원단자(V_{cc})에 접속된 저항(R_5)의 일측이 접속된다.

콜렉터에는 저항(R_1, R_2)을 거쳐 전원단자(V_{cc})가 접속된다. 그리고 트랜지스터(Q_1)의 에미터는 접지된다. 트랜지스터(Q_2)의 베이스에는 CPU(5)로부터의 구동신호(a)가 파형정형회로(2)에 설치된 증폭기를 거쳐 공급된다.

저항(R_1, R_2)의 접속점에는 교류전압 변동을 바이패스 시키기 위한 콘덴서(C_2)가 접속된다. 이와같이 구성된 파형정형회로(2)의 신호출력부의 트랜지스터(Q_1)의 콜렉터는 증폭회로(3)에 접속되고, 다시 이 출력은 CPU(5)에 접속된다.

이하 동작을 설명한다. 제2의 변환회로(7)로부터 출력되는 펄스전압 파형은 종래예와 같이 제2도 V_{PT} 로 나타낸 전압파형처럼 발광 및 수광소자의 광전변환특성과 외관광(디스플레이, 태양, 조명등의 빛)에 의한 잡음 및 제2의 변환회로(7)가 포토트랜지스터($PT_1 \sim PT_n$)로부터의 신호를 변환할때 발생하는 스위칭잡음을 가지게 된다.

상기와 같은 잡음을 포함하는 펄스전압파형(V_{PT})의 한예를 포토트랜지스터(PT_2 와 PT_3)에 대응하여 제3도를 따라 설명한다. 제3도의 V_{PT} 로 나타낸 바와 같이 이 펄스전압파형(V_{PT})에는 c와 d의 차에 해당하는 외관광량(外亂光量)과 포토트랜지스터(PT_2 , PT_3)의 수광특성의 불균일에 의하여 생긴 전압차 및 e와 f의 차에 상당하는 발광다이오드인 발광소자(L_2, L_3)의 발광특성의 불균일과 포토트랜지스터(PT_2 , PT_3)의 수광특성의 불균일에 의하여 발생하는 전압차 그리고 사선으로 표시한 파형(N)은 제2의 변환회로(7)가 포토트랜지스터(PT_2 , PT_3)를 변환시킬때 발생하는 스위칭잡음이 각각 포함된다. 이 전압차와 스위칭 잡음은 포토트랜지스터($PT_1 \sim PT_n$)로부터의 신호 모두에 포함되고 레벨이 다른 값으로 출력된다.

이들의 전압차와 스위칭 잡음을 포함한 펄스전압파형(V_{PT})은 파형정형회로(2)를 구성하는 각 부분의 후술하는 동작에 의하여 제2도 및 제3도에 나타낸 전압파형(V_b)과 같이 파형정형된다.

먼저 제2의 변환회로(7)에서 수광소자인 포토트랜지스터($PT_1 \sim PT_n$)중, 포토트랜지스터(PT_2)가 선택되면, 제3도 V_{PT} 의 NS_1 으로 나타낸 바와 같은 외관광에 해당하는 동도면 C의 레벨과 스위칭잡음(N)에 의한 전압이 검출된다. 이 검출된 전압은 파형정형회로(2)의 콘덴서(C_1)를 거쳐 트랜지스터(Q_1)의 베이스에 인가된다. 이 인가된 전압에 의하여 전원단자(V_{cc})로부터 저항(R_5)을 거쳐 트랜지스터(Q_1)의 베이스에 있는 베이스 바이어스 전압을 부(-)방향으로 바이어스시키도록 전위차가 발생한다. 그리고 이 전위차로 다이오드(D_1)에는 제1도 I_{AK} 로 나타낸 방향의 클램프전류(I_{AK})가 흐른다. 또한 이 클램프전류(I_{AK})의 통전루프는 콘덴서(C_1)로부터 제2의 변환회로(7)가 선택되어 ON이된 스위칭소자(S_2)를 통한 다음 포토트랜지스터(PT_2)의 콜렉터로부터 접지된 에미터로 흐르고, 다시 접지된 다이오드(D_1)의 애노드로부터 캐소드를 거쳐 콘덴서(C_1)의 다른쪽 전극에 도달한다.

이 클램프전류(I_{AK})에 의하여 콘덴서(C_1)를 거쳐 인가된 전위차는 제3도 V_b 의 NS_1 에 나타낸 사선부분의 전압분이 보정된다. 이 보정된 전위차는 다이오드(D_1)의 순방향 제너전압 V_{AK} ($\approx 0.6V$)과 제2의 변환회로(7)의 한개의 스위칭소자(S_2)에서 분압되는 전압과 포토트랜지스터($PT_1 \sim PT_2$)중의 하나의 소자(PT_2)의 에미터와 콜렉터사이에 분압된 전압의 합으로되고 클램프전류(I_{AK})의 값에 의하여 차가 생긴다.

그러나 클램프전류(I_{AK})로 보정된 이 전압으로는 트랜지스터(Q_1)에 베이스전류(I_b)를 흐르게할 수는 없다. 여기서 보정된 전압은, 구동신호(a)에 의거하여 트랜지스터(Q_2)로부터 공급되는 전압으로 다시 보정된다. 즉 이때의 구동신호(a)는 저레벨이 되어 있고, 트랜지스터(Q_2)에는 에미터로부터 콜렉터를 통하여 접속된 트랜지스터(Q_1)의 베이스에 전압이 공급된다. 이 전압은 상기 클램프전류(I_{AK})에 의하여 보정된 전압을 제3도 V_b 의 DK_1 로 나타낸 사선부분을 보정하여 실선으로 나타낸 전압레벨까지 상승시켜 트랜지스터(Q_1)를 통전상태로 한다.

그리고 이 트랜지스터(Q_1)의 콜렉터전압은 저레벨이 된다. 이와 같이하여 제3도 V_{PT} 의 NS_1 의 전압파형은 외관광(C)과 스위칭잡음(N)의 부분이 제거된 저레벨의 신호가 되어 CPU(5)에 출력된다. 이 파형정형회로(2)의 보정동작은 발광소자(L_2, L_3)가 발광하지 않고 있을때의 수광신호인 제3도 V_{PT} 의 $NS_1 \sim NS_6$ 로 나타낸 부분에 대해서도 동일하게 행해져서 동도 V_b 의 $DK_2 \sim DK_6$ 로 나타낸 바와 같이 보정된다.

그러나 트랜지스터(Q_1)의 베이스전류(I_b)는 트랜지스터(Q_2)로부터 공급되는 전류는 일정량까지이고, 이 전류에 의하여 보정되는 제3도 V_b 의 $DK_1 \sim DK_6$ 로 나타낸 사선부분의 량(量)이 스위칭 잡음의 작용의 유무 등에 의한 불균일을 발생한다. 이 불균일이 있는 베이스전류(I_b)는 트랜지스터(Q_1)의 베이스내

에 축적되는 과잉축적 캐리어량에 불균일을 발생시킨다. 이로 인하여 다음에 입력되는 트랜지스터(Q_1)의 컬렉터전압이고 고레벨이 되기 위한 입력파형을 스위칭잡음이 생겼을때의 제3도 V_B 의 f_1, f_4 와 스위칭잡음이 없었을때의 동도 V_B 의 f_2, f_3, f_5, f_6 로 나타낸 바와 같이 불균일을 발생시킨다.

그러므로 이 과잉축적 캐리어의 양은 트랜지스터(Q_1)의 베이스와 컬렉터사이의 접속된 다이오드(D_2)의 분류작용에 의하여 일정량으로 조정된다. 즉 이 분류작용은 트랜지스터(Q_1)의 베이스전류(I_B)의 일부가 다이오드(D_2)를 거쳐 트랜지스터(Q_1)의 컬렉터로부터 에미터로 흐른다(제1도 I_{AK} 참조).

따라서 트랜지스터(Q_1)의 베이스전류(I_B)는 베이스전류(I_B)이 이 트랜지스터(Q_1)의 베이스와 에미터간의 순방향 제너전압($V_{BE} \approx 0.6V$)과, 다이오드(D_2)의 애노드와 캐소드 사이의 순방향 제너전압($V_{AK} \approx 0.6V$) 및 트랜지스터(Q_1)의 컬렉터와 에미터사이에 분압된 전압의 합과의 작은쪽의 전압치에 의하여 통전되게 된다.

이 베이스전류(I_B)의 불균일은 거의 트랜지스터(Q_1)에 의한 컬렉터와 에미터 사이에 분압되는 전압불균일(0.03 내지 0.12V)에 의하여 생기는 값이고, 그에 따라 변동하는 컬렉터전압은 무시할 수 있는 값이다.

다음에 발광소자($L_1 \sim L_n$)의 1개의 소자(L_2)가 발광하였을때의 광펄스는 포토트랜지스터($PT_1 \sim PT_n$)의 대향하는 한개의 소자(PT_2)에 의하여 수광되어 제3도의 S_{q1} 으로 표시된 펄스전압파형(V_{PT})이 얻어진다. 이 펄스전압파형(S_{q1})은 외란광에 의하여 마이너스측으로 크게 바이어스된 분(c)과 발광소자(L_2)로부터의 광으로 마이너스측으로 바이어스된 분(e)이 합성된 값이다. 이 전압은 콘덴서(C_1)를 거쳐서 트랜지스터(Q_1)의 베이스에 인가되어 트랜지스터(Q_1)의 베이스내에 축적된 과잉축적 캐리어분을 상쇄시킴과 동시에 다시 베이스전압(V_B)을 강하시킨다. 여기서 이 인가된 전압은 콘덴서(C_1)의 양전극의 전위차에 따라 제1도 I_{AK} 로 나타낸 방향의 클램프전류(I_{AK})가 흐른다.

그리고 상술한 바와 같이 클램프전류(I_{AK})는 제3도 V_B 의 DK_1 로 나타낸 사선부분을 보정하여 실선으로 나타낸 일정한 전압레벨로 베이스전압(V_B)을 클램프한다. 이때 구동신호(a)는 고레벨이고, 트랜지스터(Q_2)로부터의 전압은 트랜지스터(Q_1)의 베이스에는 인가되지 않는다.

따라서 베이스 전압(V_B)은 트랜지스터(Q_1)의 베이스와 에미터사이의 순방향 제너전압(V_{BE})보다 낮기 때문에, 베이스전류(I_B)가 흐르지 않으므로 컬렉터전압은 고레벨이다. 이 동작은 제3도에 나타낸 $S_{q2} \sim S_{q6}$ 에 대하여도 동일하게 작용하고, 클램프전류(I_{AK})에 의하여 동도면의 V_B 의 $K_2 \sim K_6$ 로 나타낸 사선부분이 보정되어 실선으로 나타낸 일정한 전압레벨로 베이스전압(V_B)이 클램프되고, 트랜지스터(Q_1)의 컬렉터로부터의 일정한 레벨의 펄스신호로서 파형 정형회로(2)의 출력이 얻어진다.

상술한 파형 정형회로(2)의 동작은 포토트랜지스터($PT_1 \sim PT_n$)의 전체에 대하여 행하여지고, 그리고 파형정형회로(2)의 출력신호는 증폭회로(3)를 거쳐 CPU(5)에서 좌표신호 변환의 처리가 이루어져 위치 정보로서 출력된다.

또한 상기 실시예의 다른 실시예로서 발광소자의 한 소자가 발광하는 광펄스를 상기 실시예의 3펄스에서 1펄스로 변경하여도 발광펄스간의 잡음 성분을, 광펄스를 발생시키기 위한 구동신호에 의거하여 소거함과 동시에 검출신호의 전압치를 일정한 레벨에 정돈시키므로써 강한 외란광이 검출되어도 정확하게 좌표신호로 변환할 수 있고, 단위시간당의 검출속도도 빠르게 된다.

이하 제4도 내지 제7도에 의거하여 본 발명의 제2실시예에 대하여 설명한다. 그리고 종래에 및 상기 제1의 실시예에서 설명한 부분과 동일부분 및 관련부분에 대해서는 상세한 설명을 생략한다. 제4도 내지 제6도는 제2의 기술적수단을 갖는 본 발명의 한예를 설명하기 위한 것이며, 제4도는 본 실시예에 관한 광학식 좌표입력장치의 수광신호를 처리하는 회로요부의 구성도, 제5도는 제4도의 회로요부를 갖는 광학식 좌표입력장치의 전체구성을 나타낸 구성도, 제6도는 제4도의 동작을 나타낸 파형도, 제7도는 제4도의 기타예를 나타낸 요부의 구성도이다.

먼저 제5도의 전체구성도에 의거하여 설명하면 이 좌표 입력장치는 발광소자 배열부(20)와 수광소자 배열부(30)를 구비하고 있다. 발광소자 배열부(20)는 복수의 $LED_1 \sim LED_n$ 로 이루어지고, 도시생략된 CRT디스플레이의 표시면의 전면에 L자 형상으로 배치되어 있다. 또 수광소자 배열부(30)는 복수의 포토트랜지스터($PT_1 \sim PT_n$)로 이루어지고, 이들 포토트랜지스터($PT_1 \sim PT_n$)는 $LED_1 \sim LED_n$ 에 각각 대향하여 상기 표시면의 전면의 반대위치에 L자 형상으로 배치되어 있다. $LED_1 \sim LED_n$ 의 애노드 측은 변환회로(22)의 각 스위치에 접속되어 있고, 변환회로(22)에는 구동회로(24)가 접속되어 있다. 구동회로(24)에는 CPU(40)로부터의 구동신호(S_d)가 공급된다.

포토트랜지스터($PT_1 \sim PT_n$)는 변환회로(7)를 거쳐서 증폭부(50)에 접속된다. 즉 포토트랜지스터($PT_1 \sim PT_n$)의 에미터는 제1도에 나타낸 바와같이 공통으로 접지되고, 각 컬렉터는 변환회로(7)의 각각의 스위치($S_1 \sim S_n$)에 접속된다. 각 스위치($S_1 \sim S_n$)는 결합콘덴서(C_1)를 거쳐 NPN트랜지스터(Q_1)의 베이스에 접속된다.

트랜지스터(Q_1)의 컬렉터에는 저항(R_1, R_2)을 거쳐 전원(V_{cc})이 접속된다. 또 트랜지스터(Q_1)의 컬렉터에는 결합콘덴서(C_3)를 거쳐 출력단자(16)가 접속된다. 출력단자로 부터의 후술하는 좌표신호(S_{xy})는 제5도에 나타낸 바와같이 CPU(40)에 입력된다. 트랜지스터(Q_1)의 베이스에는 베이스저항(R_5)을 거쳐

전원(V_{cc})이 접속된다. 저항(R_1 과 R_2)과의 사이에는 변환회로(12)를 거쳐 포토트랜지스터($PT_1 \sim PT_n$)에 전압을 인가하기 위한 저항(R_4)이 접속되고, 또 이들 사이에는 전원(V_{cc})의 변동분을 바이패스하기 위한 콘덴서(C_2)가 접속된다.

트랜지스터(Q_1)의 콜렉터 및 베이스에는 스위칭 수단으로 사용되는 PNP 트랜지스터(52)의 에미터 및 콜렉터가 각각 접속되고, PNP 트랜지스터(52)의 베이스에는 펄스처리회로(60)가 접속된다. 이 펄스처리회로(60)는 CPU(40)로부터 출력되는 구동신호(S_d)가 입력되고, 마찬가지로 CPU(40)로부터 출력되는 동기펄스의 입력시점에서 구동신호(S_x)가 저레벨이므로, 이 구동신호(S_d)를 스위칭신호(S_s)로서 PNP 트랜지스터(52)의 베이스에 공급한다. 또 트랜지스터(Q_1)의 베이스에는 다이오드(54)의 캐소드측이 접속된다.

이 다이오드(54)는 애노드측이 접지되며, 결합콘덴서(C_1)와 더불어 하단클램프회로를 구성한다. 그리고 트랜지스터(Q_1)의 베이스 및 콜렉터사이에는 방전용의 다이오드(56)가 배치된다.

다음에 본 발명에 관한 광학식 좌표입력장치의 동작을 제6도의 파형도를 참조하여 설명한다.

먼저 CPU(40)로부터 동기펄스(제6도(a)참조)가 변환회로(7),(22)에 입력되면 변환회로(7)의 스위치(S_1) 및 변환회로(22)의 LED₁에 대응하는 스위치가 온이되므로 포토트랜지스터(PT_1)의 콜렉터전압(V_p)이 제6도(c)에 나타난 바와같이 스위칭잡음에 의하여 순간적으로 하강한다. 한편 동기펄스가 변환회로에 입력되는 시점에서는 구동신호(S_d)는 저레벨로 유지되고, 또 동기펄스가 동시에 펄스처리회로(60)에 입력된다.

따라서 펄스처리회로(60)로부터는 동기펄스의 하강보다 구동신호(S_d)의 상승까지의 사이만 저레벨의 구동신호(S_d)가 스위칭신호(S_s)로서 PNP 트랜지스터(52)의 베이스에 공급되고, 해당 트랜지스터(52)가 ON상태로 변환되므로 트랜지스터(Q_1)의 베이스에 저항(R_1, R_2) 및 PNP 트랜지스터(52)의 에미터, 콜렉터를 거쳐 전압이 인가되고, 제4도에 나타난 바와 같이 전류(I_s)가 흐른다. 따라서 트랜지스터(Q_1)의 베이스전압(V_b)은 제6도(d)에 나타난 바와같이 소정전압, 즉 트랜지스터(Q_1)의 베이스, 에미터 사이의 전압 V_{be} ($\approx 0.6V$)와 저항(R_5)에 의하여 설정되는 베이스 바이어스 전압보다 약간 큰 전압으로 유지된다. 이 결과 제6도(e)에 나타난 바와같이 트랜지스터(Q_1)에 베이스전류(I_c)(사선으로 나타난 파형)가 흐르고, 그 콜렉터전압이 하강하기 때문에 좌표신호에 제6도(f)에서 파선으로 나타난 잡음신호(N)가 인가되는 일이 없어진다.

다음에 CPU(40)로부터 3개의 펄스신호로서 이루어진 구동신호(S_d)가 출력되고, 구동회로(24)에 이 구동신호가 공급되면, LED₁이 구동되고, 3개의 광신호(S_p)가 출력되므로, 포토트랜지스터(PT_1)가 이들 광신호를 수광하여 도통된다. 즉 저항(R_1, R_4) 스위치(S_1) 및 포토트랜지스터(PT_1)의 콜렉터, 에미터를 거쳐 전류가 흐르고 포토트랜지스터(PT_1)의 콜렉터 전압(V_p)이 펄스 형상으로 연속적으로 하강한다.

따라서 트랜지스터(Q_1)의 베이스에 결합콘덴서(C_1)를 거쳐 3개의 마이너스의 펄스전압(제6도(d)참조)이 인가되므로 베이스전류(I_b)가 제6도(e)에 나타난 바와같이 펄스형상으로 연속적으로 하강한다. 따라서 트랜지스터(Q_1)콜렉터전압이 상승하므로 출력단자(16)로부터 3개의 펄스신호로 형성되는 좌표신호가 출력된다. CPU(40)는 이 좌표신호의 입력에 의하여 펄스를 계수하고 소정수인 3을 얻어 좌표입력이 존재하지 않는다고 판단한다.

다음에 주사해야 할 포토트랜지스터(PT_2)의 콜렉터 전압(V_p)이 그 특성 및 외란광등에 의하여 저하(제6도(c)참조)되고 있을 경우에 CPU(40)로부터 동기 펄스가 출력되면, 콜렉터전압(V_p)이 스위칭잡음에 의해 더욱 대폭으로 하강한다. 이 경우에는 펄스처리회로(60)로부터의 스위칭신호(S_s)에 의하여 PNP 트랜지스터(52)가 ON상태로 변환되므로 상승한 바와같이 전류(I_s)가 흐른다.

한편 포토트랜지스터(PT_2)의 콜렉터전압(V_p)의 레벨이 대폭으로 저하하면, 다이오드(54)의 캐소드측이 마이너스측으로 변화하고, 이 애노드, 캐소드사이의 전압(V_x)($\approx 0.6V$)으로 부터 마이너스측으로 변화된 전압분에 대응하여 제1도에 나타난 바와같이 전류(I_d)가 흐른다. 즉 다이오드(54)가 클램프 동작을 한다.

따라서 트랜지스터(14)의 베이스 전압(V)은 전류(I_s),(I_d)에 의하여 제6도(d)에 나타난 바와같이 보정되고 그 베이스 바이어스 전압보다도 큰 소정전압으로 유지된다. 따라서 제6도(e)에 나타난 바와같이 베이스 전류(I_b)가 흐르고 좌표신호에 잡음신호(N)가 포함되는 일이 없어진다.

이어서 CPU(40)로부터 구동신호(S_d)를 형성하는 펄스신호가 출력되고, LED₂가 발광하면 포토트랜지스터(PT_2)가 도통하고 그 콜렉터전압(V_p)이 하강하므로 트랜지스터(Q_1)의 베이스 전압(V_b)도 하강한다. 이 경우 다이오드(54)에는 클램프 동작에 의하여 제6도(d)에 나타난 바와같이 전류(I_d)가 흘러 전압(V_d)이 보정되므로 베이스전압(V_b)의 하강레벨이 클램프(하단 클램프)된다. 다시 구동신호(S_d)를 형성하는 펄스신호가 하강하고 포토트랜지스터(PT_2)의 콜렉터전압(V_p)이 상승하는 시점에서는 이 상승전압이 다이오드(54)의 클램프동작에 의하여 결합콘덴서(C_1)를 거쳐 트랜지스터(Q_1)의 베이스에 인가되어, 베이스전압(V_b)을 상승시킨다. 따라서 포토트랜지스터(PT_2)의 콜렉터전압(V_p)레벨이

저하되어 있을 경우에도 트랜지스터(Q_1)에는 베이스전류가 흐르므로 출력단자(16)로부터 3개의 펄스신호로 이루어진 좌표신호가 출력된다. 따라서 CPU(40)측에서는 좌표입력이 존재하지 않는다는 것을 정확하게 판단할 수가 있다.

그러나 트랜지스터(Q_1)에 베이스전류(I_b)가 흐르면 과잉축적 캐리어에 의하여 베이스의 전위가 상승하므로 제6도(e)의 일정해선으로 나타난 바와같이 베이스전류(I_b)의 상승 및 하강이 지연되어 진다. 또 다이오드(54)의 클램프동작에 의하여 결합콘덴서(C_1)에는 클램프 전류(I_d)가 흘러들어가지만, 이 전류(I_d)의 유입량에 불균일이 존재하므로 베이스전류(I_d)의 상승이 더욱 불안정해진다. 그러나 본 발명의 제2실시예에서는 (제7도 참조) 트랜지스터(Q_1)의 베이스와 콜렉터사이에 다이오드(56)가 설치되므로 결합콘덴서(C_1)에 흘러들어간 클램프전류(I_d)의 과잉분은 다이오드(56)를 거쳐 트랜지스터(Q_1)의 콜렉터에 흘러들어가 에미터로 부터 방전된다. 또 트랜지스터(Q_1)의 베이스의 과잉축적 캐리어도 다이오드(56)를 거쳐 그 콜렉터에 흘러들어가 에미터로 부터 방전된다. 따라서 트랜지스터(Q_1)의 베이스의 콜렉터에 대한 전위를 항상 일정하게 유지할 수가 있으므로, 소정의 파형을 갖는 베이스전류(I_b)를 얻을 수 있음과 동시에 그 상승시간도 일정하게 된다. 따라서 결합콘덴서(C_1, C_3)의 용량을 작게하고, 광신호(S_p)의 펄스폭을 30W sec(통상은 1m sec)로, 또 펄스주기를 작게 설정하여도 트랜지스터(Q_1)에는 소정파형으로 베이스전류(I_b)가 공급된다.

그리고 다이오드(54) 및 결합콘덴서(C_1)에 의하여 트랜지스터(Q_1)의 베이스 전압(V_b)을 하단클램프할 경우에는 트랜지스터(Q_1)에 반드시 광신호(S_p)에 대응하여 베이스전류(I_b)가 공급되므로 본 발명의 입력장치를 고속동작(주사)시켜도 좌표입력의 존재의 유무를 확실하고 정확하게 검출할 수가 있다.

이하 제8도 내지 제10도에 의거하여 본 발명의 제3실시예를 상세히 설명한다. 그리고 종래에 및 상기 제1 및 제2의 실시예에서 설명한 부분과 동일부분 및 관련부분에 대해서는 상세한 설명을 생략한다.

제8도 내지 제10도는 제3의 기술수단을 갖는 본 발명의 제3실시예를 설명하기 위한 도면이며, 제8도는 전체회로구성을 나타낸 구성도, 제9도는 동작설명을 위한 파형도, 제10도는 회로요부의 구성도이다.

이 실시예에서는 상기 다이오드(56) 대신에 NPN 트랜지스터(58)와 제너 다이오드(59)가 사용된다. 이 NPN 트랜지스터(58)의 콜렉터와 에미터는 트랜지스터(Q_1)의 베이스와 콜렉터에 각각 접속된다. 그리고 제너다이오드(59)는 NPN 트랜지스터(58)의 베이스에 접속된다. 따라서 클램프전류의 (I_d)의 과잉분 및 트랜지스터(Q_1)의 베이스의 과잉 축적 캐리어는 NPN 트랜지스터(58)를 거쳐 트랜지스터(Q_1)의 콜렉터에 흘러 들어가고, 그 에미터로 부터 방전된다.

상기 실시예에 있어서, PNP 트랜지스터(52) 대신에 FET를 사용할 수도 있다. 이 경우에는 더욱 입력장치를 고속으로 동작시킬 수가 있다. 즉 이 좌표입력장치는 발광소자 배열부(20)와 수광소자 배열부(30)를 구비하고 있다. 발광소자 배열부(20)는 복수의 LED₁~LED_n로 이루어지고, 도시하지 않은 CRT 디스플레이의 표시면의 전면에 L자 형상으로 배치된다. 또 수광소자 배열부(30)는 복수의 포토트랜지스터 PT₁~PT_n으로 이루어지고, 이들 포토트랜지스터(PT₁~PT_n)는 LED₁~LED_n에 각각 대향하여 상기 표시면의 전면의 반대위치에 L자형상으로 배치된다. LED₁~LED_n의 애노드측은 변환회로(22)의 각 스위치에 접속되고 변환회로(22)에는 구동회로(24)가 접속된다. 구동회로(24)에는 CPU(40)로부터의 구동신호(S_d)가 공급된다.

포토트랜지스터(PT₁~PT₂)는 변환회로(7)를 거쳐 증폭부(50)에 접속된다. 즉 포토트랜지스터(PT₁~PT_n)의 에미터는 제8도에 나타난 바와같이 공통으로 접지되고, 각 콜렉터는 변환회로(7)의 각각의 스위치(S_1 ~ S_n)에 접속된다.

각 스위치(S_1 ~ S_n)는 결합콘덴서(C_1)를 거쳐 NPN트랜지스터(Q_1)의 베이스에 접속된다. 트랜지스터(Q_1)의 콜렉터에는 저항(R_1, R_2)으로 거쳐서 전원(V_{cc})이 접속된다. 또 트랜지스터(Q_1)의 콜렉터에는 결합콘덴서(C_3)를 거쳐 출력단자(16)가 접속된다. 출력단자(16)로부터의 후술하는 좌표신호(S_{xy})는 제9도에 나타난 바와같이 CPU(40)에 입력된다. 트랜지스터(Q_1)의 베이스에는 베이스저항(R_b)을 거쳐 전원(V_{cc})이 접속된다. 저항(R_1 와 R_2)의 사이에는 변환회로(7)를 거쳐서 포토트랜지스터(PT₁~PT_n)에 전압을 인가하기 위한 저항(R_4)이 접속되고, 또 이들 사이에는 전원(V_{cc})의 변동분을 바이패스시키기 위한 콘덴서(C_2)가 접속된다. 그리고 트랜지스터(Q_1)의 콜렉터 및 베이스에는 스위칭수단으로 사용되는 PNP 트랜지스터(52)의 에미터 및 콜렉터가 각각 접속되고 PNP 트랜지스터(52)의 베이스에는 펄스처리회로(60)가 접속된다. 이 펄스처리회로(60)는 CPU(40)로부터 출력되는 구동신호(S_d)가 입력되고 마찬가지로 CPU(40)로부터 출력되는 동기 펄스의 입력시점에서 구동신호가 저레벨로 유지되므로, 이 구동신호(S_d)를 스위칭신호(S_s)로서 PNP 트랜지스터(52)의 베이스에 공급한다. 또 트랜지스터(Q_1)의 베이스에는 다이오드(54)의 캐소드측이 접속된다. 이 다이오드(54)는 애노드 측이 접지되고 결합콘덴서(C_1)와 더불어 하단 클램프회로를 구성한다. 다음에 상기 구성의 동작을 제10도(a)~(f)에 의거하여 설명한다.

먼저 CPU(40)로부터의 동기펄스(제10도(a)참조)가 변환회로(7), (22)에 입력되면 변환회로(7)의 스위치(S_1) 및 변환회로(22)의 LED₁에 대응하는 스위치가 ON되므로 포토트랜지스터(PT₁)의 콜렉터전압

(V_p)이, 제10도(c)에 나타난 바와같이 스위칭잡음에 의하여 순간적으로 하강한다.

한편 동기펄스가 변환회로에 입력되는 시점에서는 구동신호(S_d)는 저레벨로 유지되고, 또 동기펄스가 동시에 펄스처리회로(60)에 입력된다. 따라서 펄스 처리회로(60)로부터 동기펄스의 하강으로부터 구동신호(S_d)의 상승까지의 사이에만 저레벨의 구동신호(S_d)가 스위칭신호(S_s)로서 PNP 트랜지스터(52)의 베이스에 공급되고, 해당 트랜지스터(52)가 ON상태로 변환되므로 트랜지스터(Q_1)의 베이스에 저항(R_1, R_2) 및 PNP 트랜지스터(52)의 에미터 콜렉터를 거쳐 전압이 인가되고, 제1도에 나타난 바와같이 전류(I_s)가 흐른다. 따라서 트랜지스터(Q_1)의 베이스전압(V_b)은 제10도(e)에 나타난 바와같이 소정전압 즉 트랜지스터(Q_1)의 베이스 에미터 사이의 전압(V_{cc})($\approx 0.6V$)과 저항(R_3)에 의하여 설정되는 베이스 바이어스 전압보다도 약간 큰 전압으로 유지된다.

이결과 제10도(e)에 나타난 바와같이 트랜지스터(Q_1)에 베이스전류(I_b)(사선으로 나타난 파형)가 흐르고 그 콜렉터전압이 하강하므로 좌표신호에 제10도(f)에서 파선으로 나타난 잡음신호(N)가 인가되는 일이 없어진다.

다음에 CPU(40)로부터 3개의 펄스신호로 구동신호(S_b)가 출력되고, 구동회로(24)에 이 구동신호가 공급되면, LED₁이 구동되고, 3개의 광신호(S_p)가 출력되므로 포토트랜지스터(PT_1)가 이들 광신호를 수광하고 도통한다. 즉 저항(R_1, R_4), 스위칭(S_1) 및 포토트랜지스터(PT_1)의 콜렉터 에미터를 거쳐 전류가 흐르고, 포토트랜지스터(PT_1)의 콜렉터전압(V_p)이 펄스형상으로 연속적으로 하강한다. 따라서 트랜지스터(Q_1)의 베이스에 결합콘덴서(C_1)를 거쳐 3개의 마이너스의 펄스전압(제10도(d)참조)이 인가되므로 베이스전류(I_b)가 제10도(e)에 나타난 바와같이 펄스형상으로 형성되는 좌표신호가 출력한다.

CPU(40)는 이 좌표신호의 입력에 의해 펄스를 계수하고, 소정수인 「3」을 얻어 좌표입력이 존재하지 않는다고 판단한다.

다음에 주사해야할 포토트랜지스터(PT_2)의 콜렉터 전압(V_p)이 그 특성 및 외란광등에 의하여 저하(제10도(c)참조) 되었을 경우에 CPU(40)로부터 동기펄스가 출력되면, 콜렉터 전압(V_p)이 스위칭잡음에 의하여 더욱 대폭으로 하강한다. 이 경우에는 펄스처리회로(60)로부터의 스위칭신호(S_s)에 의하여 PNP 트랜지스터(52)가 ON상태로 변환되므로 상술한 바와 같이 전류(I_s)가 흐른다.

한편 포토트랜지스터(PT_2)의 콜렉터 전압(V_p)의 레벨이 대폭으로 저하하면 다이오드(54)의 캐소드측이 마이너스측으로 변화하고, 이 애노드 캐소드 사이의 전압(V_b)($\approx 0.6V$)으로 부터 마이너스 측으로 변화한 전압분에 대응하여, 제8도에 나타난 바와같이 전류(I_d)가 흐른다. 즉 다이오드(54)가 클램프 동작한다. 따라서 트랜지스터(Q_1)의 베이스전압(V_b)은 전류(I_s),(I_d)에 의하여 제10도(d)에 나타난 바와같이 보정되고, 그 베이스 바이어스 전압보다도 큰 소정전압으로 유지된다. 따라서 제10도(e)에 나타난 바와같이 베이스전류(I_b)가 흐르고 좌표신호에 잡음신호(N)가 포함되는 일이 없어진다.

이어서 CPU(40)로부터 구동신호(S_d)를 형성하는 펄스신호가 출력되고, LED₂가 발광하면 포토트랜지스터(PT_2)가 도통하여, 그 콜렉터전압(V_b)이 하강하므로 트랜지스터(Q_2)의 베이스전압(V_b)도 하강한다. 이 경우 다이오드(54)에는 클램프동작에 의하여 제10도(d)에 나타난 바와 같이 전류(I_d)가 흘러서 전압(V_d)이 보정되므로 베이스전압(V_b)의 하강 레벨이 클램프(하단클램프) 된다. 또한 구동신호(S_d)를 형성하는 펄스신호가 하강하고, 포토트랜지스터(PT_2)의 콜렉터전압(V_p)이 상승하는 시점에서는 이 상승 전압이 다이오드(54)의 클램프동작에 의하여 결합콘덴서(C_1)를 거쳐 트랜지스터(Q_1)의 베이스에 인가되고, 베이스전압(V_b)을 상승시킨다. 따라서 포토트랜지스터(PT_2)의 콜렉터전압(V_p)레벨이 저하되어 있는 경우라도 트랜지스터(Q_1)에는 소정의 파형으로 베이스전류가 흐르므로 출력단자(16)로부터 3개의 펄스신호로 이루어진 좌표신호가 출력된다. 따라서 CPU(40)측에서는 좌표입력이 존재하지 않음을 정확하게 판단할 수가 있다.

그리고 이와 같이 다이오드(54) 및 결합콘덴서(C_1)의 클램프동작에 의하여 트랜지스터(Q_1)의 베이스 전압(V_b)의 신호파형(좌표신호파형)을 정형하면 LED₁~LED_n로부터의 광신호(S_p)의 주기를 작게하였을 경우에 포토트랜지스터(PT_1 ~ PT_n)의 콜렉터전압(V_p)의 신호파형이 왜곡되어 있어도 트랜지스터(Q_1)에는 반드시 광신호(S_p)에 대응한 베이스전류(I_b)가 흐른다. 따라서 출력단자(16)로부터는 광신호(S_p)에 대응하는 펄스신호로 이루어진 좌표신호가 출력되므로 본 발명의 입력장치를 고속동작(주사)시켜도 좌표입력의 존재의 유무를 확실하게 또한 정확하게 검출할 수가 있다.

또 트랜지스터(Q_1)의 베이스에는 트랜지스터(52)로부터의 전류(I_s)가 흐르므로 과잉축적 캐리어가 존재한다. 따라서 트랜지스터(Q_1)의 베이스에 예를 들어 전기적 잡음이 침입해도 과잉축적 캐리어분으로 보정할 수가 있다. 따라서 전기적 잡음에 대하여도 좌표신호를 정확하게 검출할 수가 있다. 상기 실시예에 있어서, PNP 트랜지스터(52)대신에 FET를 사용할 수도 있다. 이 경우에는 입력장치를 더욱 고속으로 동작시킬 수 있다.

위에서 설명한 바와 같이 발광소자(L_1 ~ L_n)를 점열시켜 광펄스 신호를 보내기 위한 구동신호(a)에 의하여 수광신호(V_{pt})의 제2변환회로(7)가 발생하는 스위칭 잡음과 외란광에 의한 전압변동을 소거함과 동시에 이 전압치를 일정하게 유지하는 구성으로 하였기 때문에, 종래에는 외란광에 대한 대책으

로 광학필터 특성의 강화 및 광학소자의 광학 변환특성의 향상을 위한 포토트랜지스터($PT_1 \sim PT_n$) 발광소자($L_1 \sim L_n$)의 선별이 필요하였었다. 그리고 좌표검출성능의 개선을 위하여 발광소자($L_1 \sim L_n$)에 대전류를 공급하여 발광강도를 높였으나 본 발명에 의하면 이들 대책이 불필요하기 때문에 양산성이 향상됨은 물론, 발광소자($L_1 \sim L_n$)로의 전류공급량도 저감할 수 있고, 따라서 장치내의 발열량도 적어지기 때문에 소형으로 하여도 태양광등의 강한 외란광에 영향을 받는 일 없이 안정되게 동작하는 효과를 나타낸다.

또 제2의 실시예에 의하면 바이폴러 트랜지스터의 베이스와 수광소자 배열부를 접속하는 변환회로의 변환시에 스위칭 수단에서 상기 베이스에 소정의 전압을 인가함과 동시에, 바이폴러 트랜지스터의 베이스에 인가되는 좌표신호의 레벨을 클램프 수단으로 소정레벨로 고정하고, 또한 바이폴러 트랜지스터의 베이스의 컬렉터에 대한 전위를 다이오드의 방전동작으로 일정하게 유지하도록 했으므로 변환회로의 변환시에 발생하는 스위칭잡음에 의거한 잡음신호가 좌표신호에 포함되지 않을뿐만 아니라, 수광소자의 광신호를 수광하는 레벨이 외란광등의 영향으로 변화하더라도 바이폴러트랜지스터의 베이스에는 소정파형의 베이스전류가 좌표신호로서 반드시 인가된다. 따라서 퍼스널 컴퓨터 등에 고속으로 또한 정확하게 좌표신호를 송출할 수가 있는 광학식 좌표입력장치를 제공할 수가 있게 된다.

그리고 또 제3의 실시예에 의하면 바이폴러 트랜지스터의 베이스와 수광소자 배열부를 접속하는 변환회로의 변환시에 스위칭수단에 의하여 상기 베이스에 소정의 전압을 인가하고 또한 바이폴러 트랜지스터의 베이스에 인가되는 좌표신호의 레벨을 클램프수단으로 소정레벨로 고정하도록 함으로서, 변환회로의 변환시에 발생하는 스위칭 잡음에 의거한 잡음신호가 좌표신호에 포함되는 일이 없고, 또 수광소자의 광신호를 수광하는 레벨이 외란광등의 영향으로 변화하여도 바이폴러 트랜지스터의 베이스에 인가되는 좌표신호 레벨은 거의 일정하게 유지된다.

또한 바이폴러 트랜지스터에 있어서의 베이스의 과잉 축적캐리어로서 베이스에 침입하는 전기적 잡음을 보정할 수도 있다. 따라서 퍼스널 컴퓨터 등에 정확하게 좌표신호를 송출할 수 있는 광학식 좌표입력장치를 제공할 수 있다.

(57) 청구의 범위

청구항 1

광축이 서로 교차하도록 배치된 복수의 발광소자($L_1 \sim L_n, LED_1 \sim LED_n$)와, 이 발광소자의 광신호를 수광하도록 배치된 복수의 수광소자인 포토트랜지스터($PT_1 \sim PT_n$)와 구동신호(S_d)에 의거하여 상기 발광소자($L_1 \sim L_n, LED_1 \sim LED_n$)를 점멸시켜 광신호를 출력시키는 구동회로(1), (24)와 이 구동회로로부터의 출력을 상기 발광소자($L_1 \sim L_n, LED_1 \sim LED_n$)에 변환시키는 제1의 변환회로(6, 22)와, 상기 수광소자로 부터의 신호를 발광하는 상기 발광소자에 대응하여 변환하는 제2의 변환회로(7)와, 이 제2의 변환회로(7)로부터의 검출신호(V_{PT}, V_P)에서 직류성분을 제거하여 교류신호(V_b)를 인출하는 교류결합수단인 콘덴서(C_1)를 가지며 이 결합수단으로 부터 출력된 교류신호(V_b)를 상기 구동신호(a, S_b)에 의거하여 상기 발광소자가 소등하였을 때 스위칭동작하는 스위칭수단인 트랜지스터(Q_2 , 52)로부터의 다이내믹 클램프전류(I_s)를 통전함으로써 일정의 전압치로 정동되는 파형정형회로(2)를 가지는 구성이 특징인 광학식 좌표입력장치.

청구항 2

제1항에 있어서, 상기 파형정형회로(2)는 상기 구동신호(a)와 동기하여 스위칭동작하고 상기 발광소자($L_1 \sim L_n, LED_1 \sim LED_n$)가 소등하는 모든 기간에 다이내믹 클램프전류(I_s)를 통전하는 트랜지스터(Q_2)되는 스위칭수단을 가지는 것을 특징으로 하는 광학식 좌표입력장치.

청구항 3

제1항에 있어서, 상기 제2의 변환회로(7)를 변환하기 위한 동기펄스와 상기 구동회로(24)를 구동 동작시키기 위한 구동신호(S_b)에 의거하여 상기 수광소자의 변환을 행하고 또한 상기 발광소자가 소등되어 있을 때 상기 스위칭수단에 전압인가 동작을 행하게하기 위하여 스위칭신호(S_s)를 발생하는 펄스처리회로(60)를 가지는 구성을 특징으로 하는 광학식 좌표입력장치.

청구항 4

제1항에 있어서, 상기 파형정형회로가 상기 교류결합수단에서 출력된 교류신호(V_b)가 베이스에 공급되는 증폭용 바이폴러형 트랜지스터(Q_1)를 가지며 이 트랜지스터(Q_1)의 베이스와 상기 교류결합수단의 접속점에 대하여 상기 발광소자($LED_1 \sim LED_n$)가 점등하여 있을때 클램프전류(I_{AK}, D_d)를 통전하는 클램프수단을 가지는 것을 특징으로 하는 광학식 좌표입력장치.

청구항 5

제1항에 있어서, 상기 파형정형회로가 교류결합수단인 콘덴서(C_1)로 부터 출력되는 교류신호(V_d)가 베이스에 공급되는 증폭용 바이폴러형 트랜지스터(Q_1)를 가지며, 이 트랜지스터(Q_1)의 베이스에 축적되는 과잉축적 캐리어를 방전하는 다이오드(D_1 , 56, 59) 및 NPN트랜지스터(58)과 같은 방전수단을 가진 것을 특징으로 하는 광학식 좌표입력장치.

도면

도면 10-f



도면 10-e



도면 10-d



도면 10-c



도면 10-b



도면 6-f



도면 6-e



도면 6-d



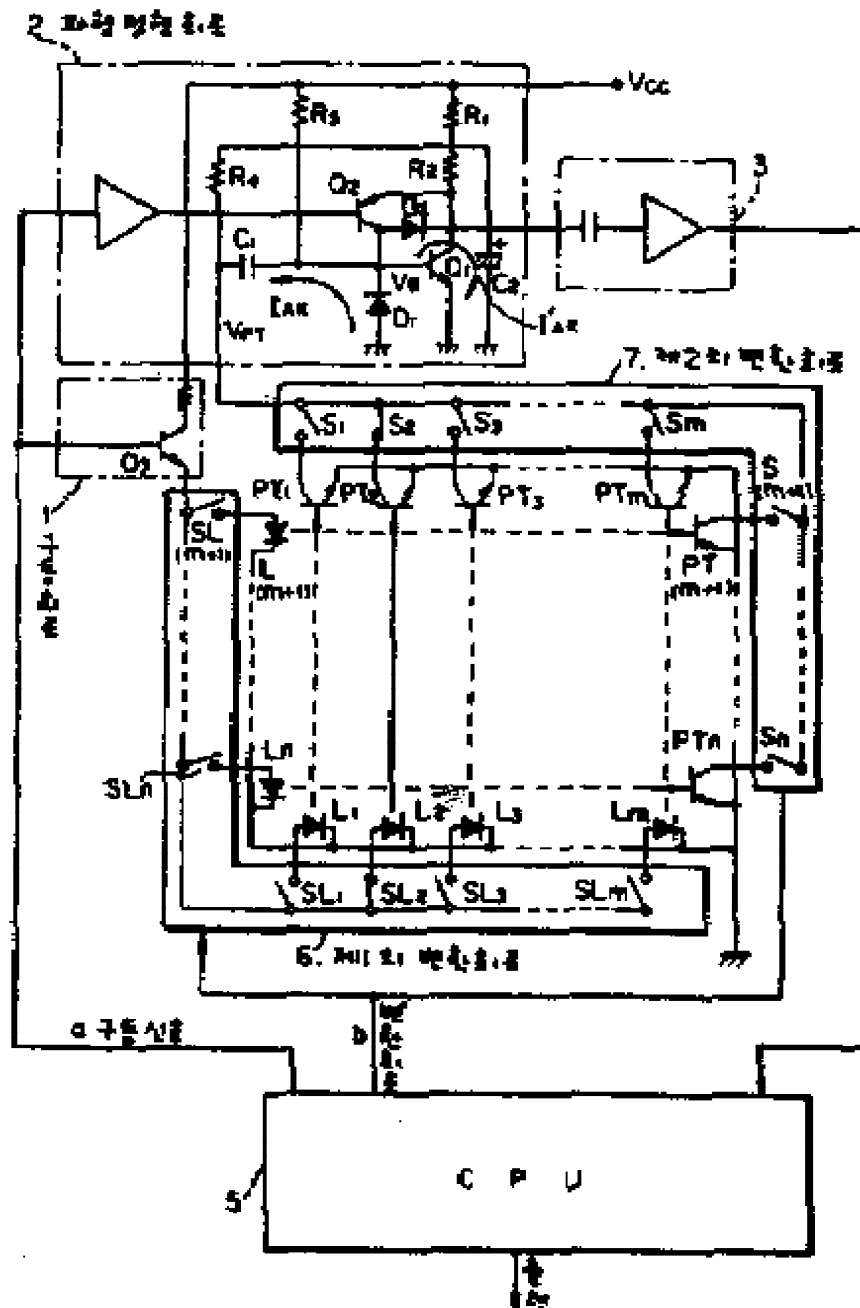
도면6-c



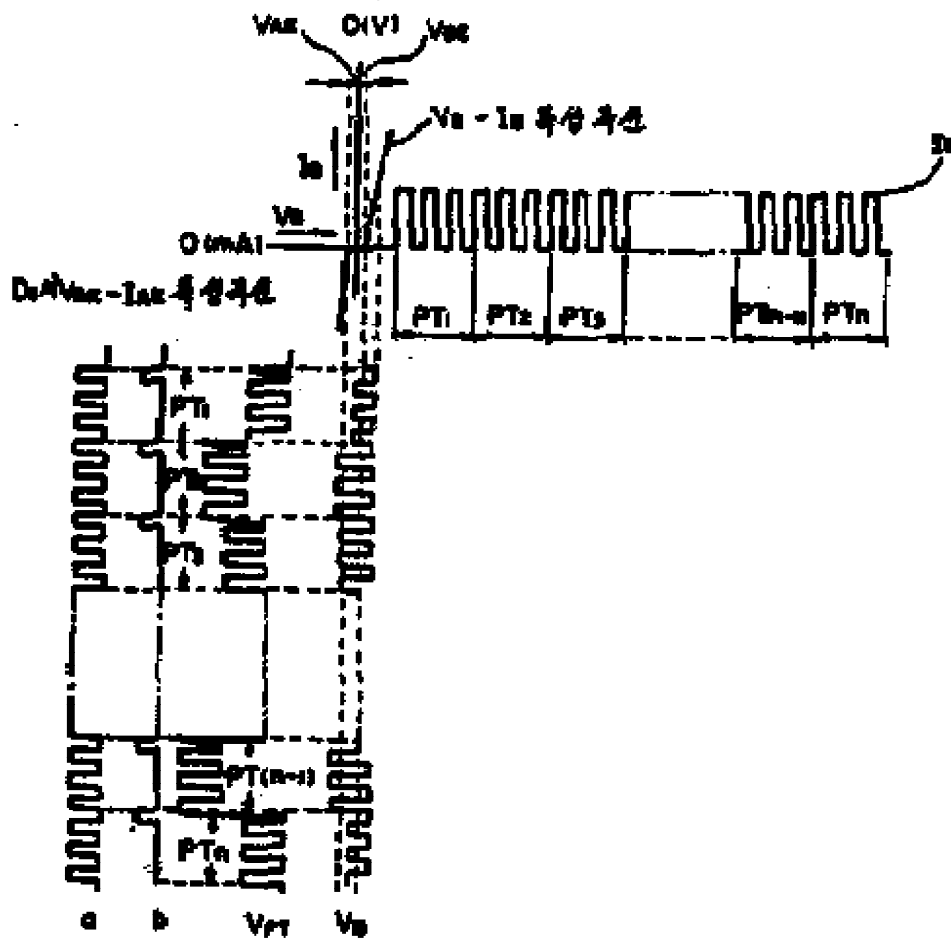
도면6-b



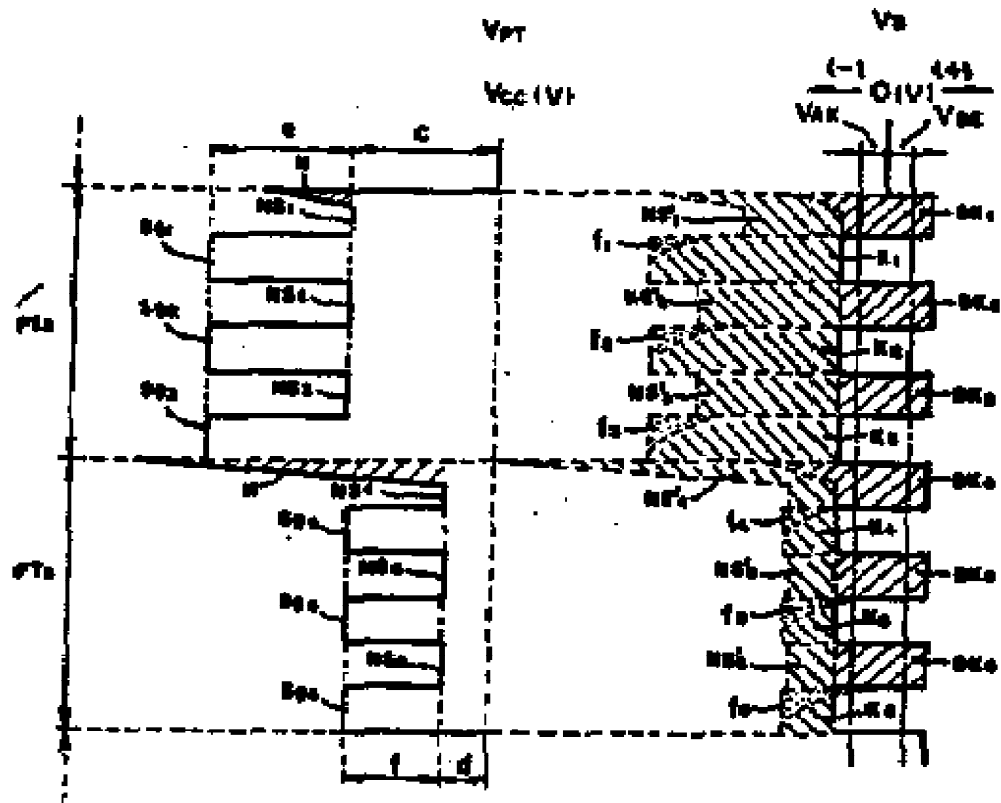
도면1



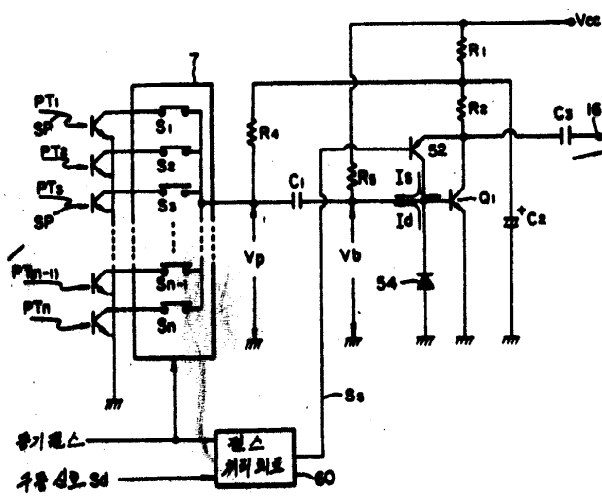
도면2



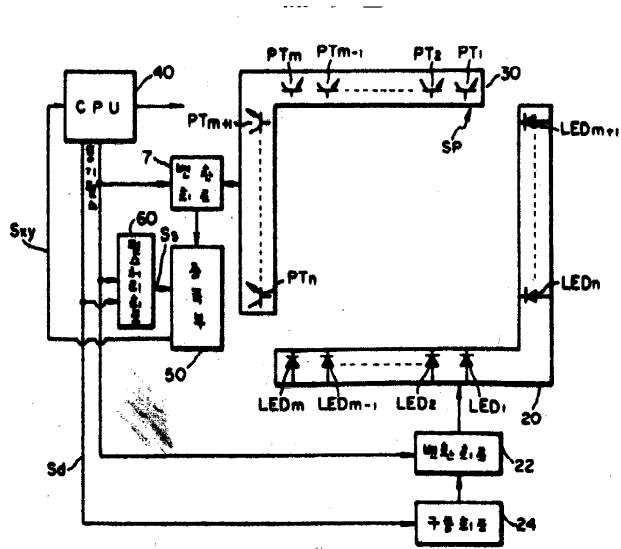
도면3



도면4

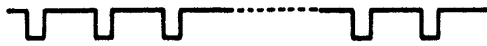


도면5

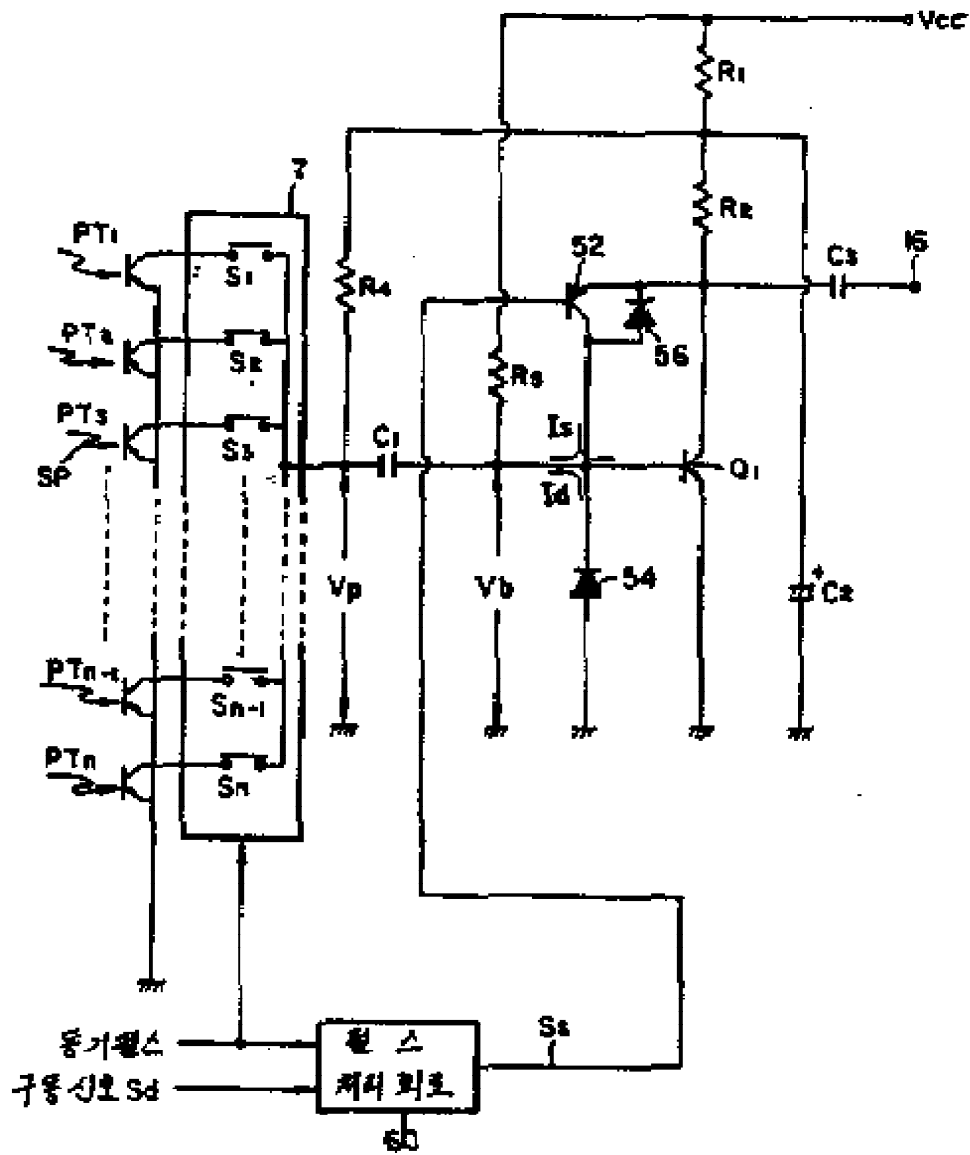


도면6-a

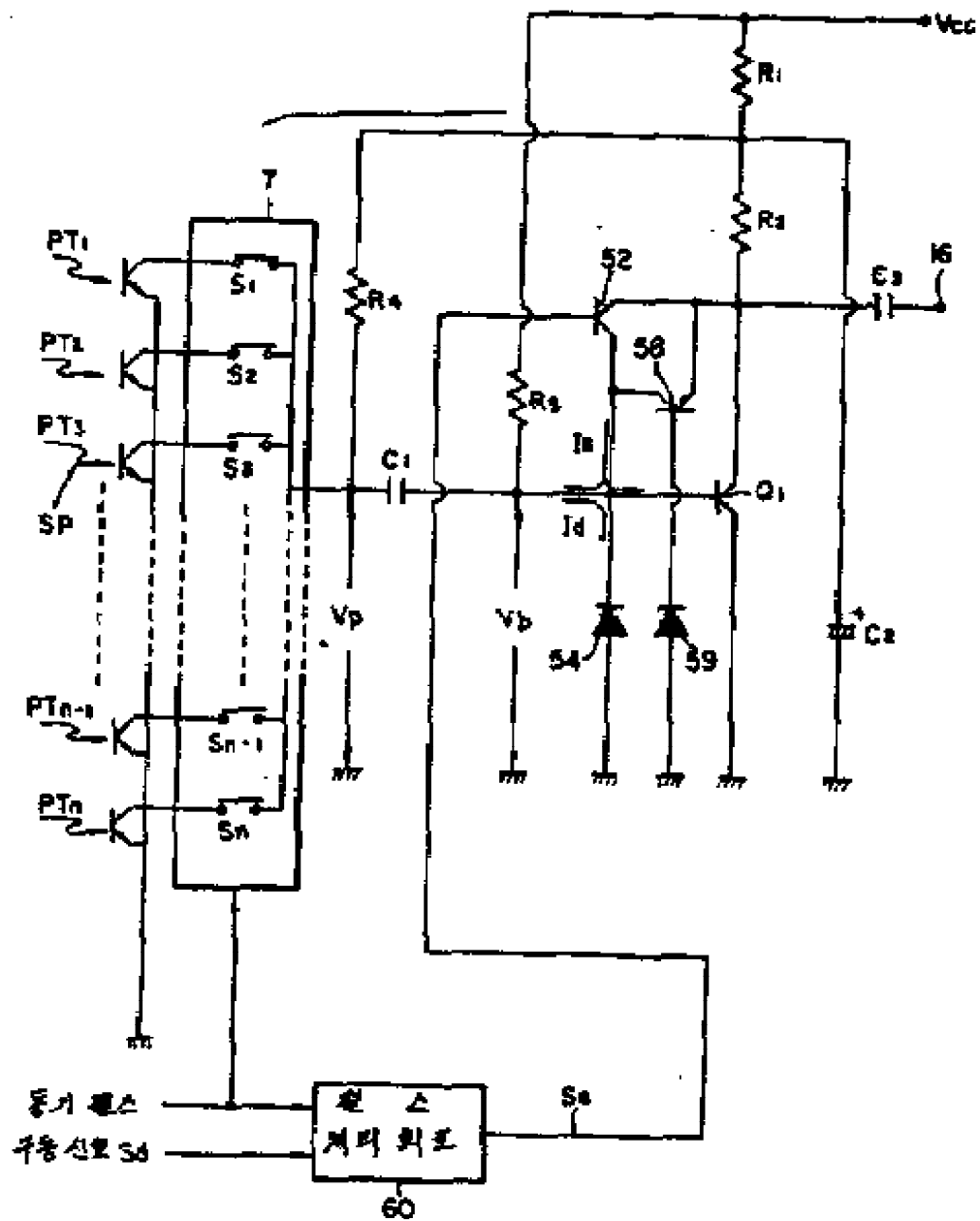
동기 펄스



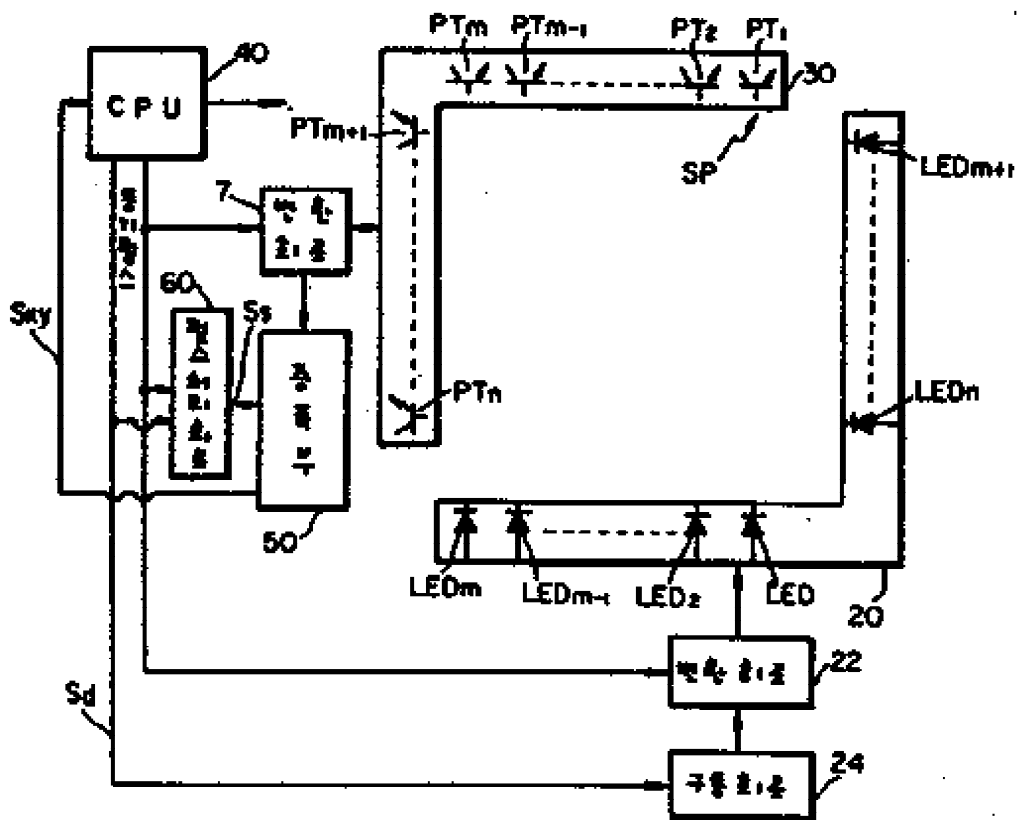
도면7



도면8



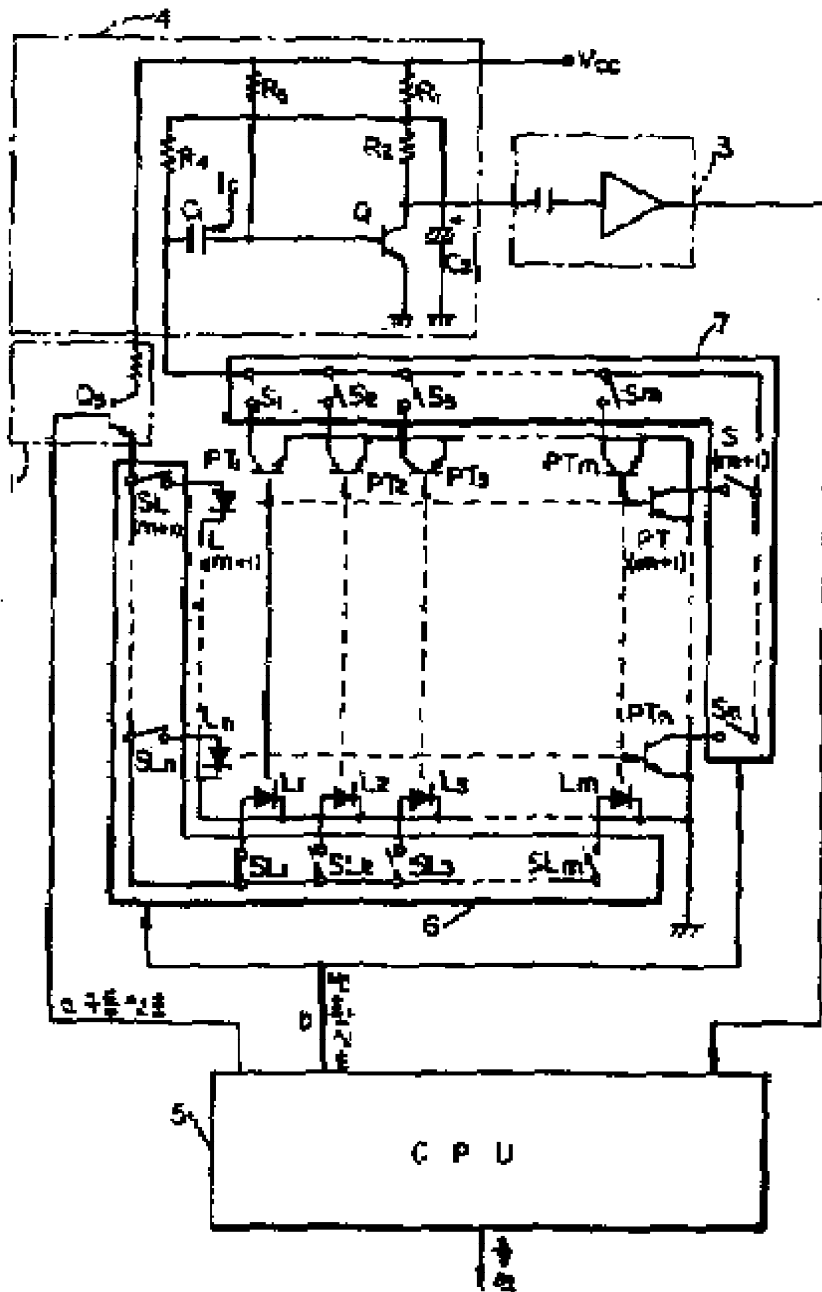
도면9



도면10-a



도면11



도면 12

