(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3639732号
(P3639732)
(45)発行日　平成17年4月20日(2005.4.20)　(24)登録日　平成17年1月21日(2005.1.21)

(51)Int.Cl.[7]	F I		
H01J 9/24	H01J	9/24	A
H01J 29/87	H01J	29/87	
H01J 31/12	H01J	31/12	C

請求項の数 4　(全 36 頁)

(21)出願番号　特願平10-285761
(22)出願日　平成10年10月7日(1998.10.7)
(65)公開番号　特開2000-113804(P2000-113804A)
(43)公開日　平成12年4月21日(2000.4.21)
審査請求日　平成15年3月20日(2003.3.20)

(73)特許権者　000001007
キヤノン株式会社
東京都大田区下丸子３丁目３０番２号
(74)代理人　100065385
弁理士　山下　穣平
(72)発明者　伏見　正弘
東京都大田区下丸子３丁目３０番２号　キヤノン株式会社内
(72)発明者　光武　英明
東京都大田区下丸子３丁目３０番２号　キヤノン株式会社内

審査官　古屋野　浩志

(56)参考文献　特開平１０－０７４４７１（ＪＰ，Ａ）
最終頁に続く

(54)【発明の名称】スペーサの製造方法及び画像表示装置の製造方法

(57)【特許請求の範囲】

【請求項１】

電子源が配置されたリアプレートと、前記リアプレートに対向配置され、前記電子源から放出された電子を加速する加速電極及び前記電子が照射される蛍光体が配置されたフェースプレートと、前記リアプレートと前記フェースプレートとの間に配設され、画像表示領域内に位置する領域と画像表示領域外に位置する領域とを有するスペーサとを備える画像表示装置の前記スペーサの製造方法において、基板を導電性の第一の層で被覆する工程と、前記第一の層で被覆された基板の、前記画像表示領域外に位置される第一の領域を治具により保持して前記第一の層で被覆された基板の、前記画像表示領域内に位置される第二の領域を前記第一の層よりも小さい２次電子放出係数を有する第二の層で被覆する工程とを有することを特徴とするスペーサの製造方法。

【請求項２】

請求項１に記載のスペーサの製造方法において、前記第二の層が絶縁物質より成ることを特徴とするスペーサの製造方法。

【請求項３】

電子源が配置されたリアプレートと、前記リアプレートに対向配置され、前記電子源から放出された電子を加速する加速電極及び前記電子が照射される蛍光体が配置されたフェースプレートと、前記リアプレートと前記フェースプレートとの間に配設され、画像表示領域内に位置する領域と画像表示領域外に位置する領域とを有するスペーサとを備える画像表示装置の製造方法において、前記スペーサが請求項１または２に記載の方法により製

造されることを特徴とする画像表示装置の製造方法。
【請求項４】
請求項３に記載の画像表示装置の製造方法において、前記リアプレート上に前記複数の電子放出素子に電流を供給する複数の行方向配線及び複数の列方向配線とが絶縁層を介して配置されており、前記複数の電子放出素子は前記リアプレート上に行列状に配列され、前記複数の電子放出素子の各々は前記複数の行方向配線の各々及び前記複数の列方向配線の各々に接続されていることを特徴とする画像表示装置の製造方法。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は、画像表示装置のリアプレートとフェースプレートとの間に配設されるスペーサの製造方法及びそのスペーサを有する画像表示装置の製造方法に関する。
【０００２】
【従来の技術】
従来から、電子放出素子として熱陰極素子と冷陰極素子の２種類が知られている。このうち冷陰極素子としては、たとえば表面伝導型放出素子や、電界放出型素子（以下ＦＥ型と記す）や、金属／絶縁層／金属型放出素子（以下ＭＩＭ型と記す）などが知られている。
【０００３】
表面伝導型放出素子としては、たとえば、M.I.Elinson,Radio Eng.Electron Phys.,10,1290,(1965)や、後述する他の例が知られている。
【０００４】
表面伝導型放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型放出素子としては、前記エリンソン等によるSnO_2薄膜を用いたものの他に、Ａｕ薄膜によるもの[G.Dittmer:“Thin Solid Films”,9,317(1972)]や、In_2O_3／SnO_2薄膜によるもの[M.Hartwell and C.G.Fonstad:“IEEE Trans.ED Conf.”,519(1975)]や、カーボン薄膜によるもの［荒木久　他：真空、第２６巻、第１号、２２（１９８３）］等が報告されている。
【０００５】
これらの表面伝導型放出素子の素子構成の典型的な例として、図２５に前述のＭ．Ｈａｒｔｗｅｌｌらによる素子の平面図を示す。同図において、３００１は基板で、３００４はスパッタで形成された金属酸化物よりなる導電性薄膜である。導電性薄膜３００４は図示のようにH字形の平面形状に形成されている。該導電性薄膜３００４に後述の通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部３００５が形成される。図中の間隔Ｌは、０．５～１［ｍｍ］、Ｗは、０．１［ｍｍ］で設定されている。尚、図示の便宜から、電子放出部３００５は導電性薄膜３００４の中央に矩形の形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。
【０００６】
Ｍ．Ｈａｒｔｗｅｌｌらによる素子をはじめとして上述の表面伝導型放出素子においては、電子放出を行う前に導電性薄膜３００４に通電フォーミングと呼ばれる通電処理を施すことにより電子放出部３００５を形成するのが一般的であった。すなわち、通電フォーミングとは、前記導電性薄膜３００４の両端に一定の直流電圧、もしくは、例えば１Ｖ／分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜３００４を局所的に破壊もしくは変形もしくは変質せしめ、電気的に高抵抗な状態の電子放出部３００５を形成することである。尚、局所的に破壊もしくは変形もしくは変質した導電性薄膜３００４の一部には、亀裂が発生する。前記通電フォーミング後に導電性薄膜３００４に適宜の電圧を印加した場合には、前記亀裂付近において電子放出が行われる。
【０００７】
また、ＦＥ型の例は、たとえば、W.P.Dyke&W.W.Dolan,“Field Emission”,Advance in Electron Physics,8,89(1956)や、あるいは、C.A.Spindt,“Physical Properties of Thin

-Film Field Emission Cathodes with Molybdenium Cones”,J.Appl.Phys.,47,5248(1976)などが知られている。

【０００８】

ＦＥ型の素子構成の典型的な例として、図２６に前述のＣ．Ａ．Ｓｐｉｎｄｔらによる素子の断面図を示す。同図において、３０１０は基板で、３０１１は導電材料よりなるエミッタ配線、３０１２はエミッタコーン、３０１３は絶縁層、３０１４はゲート電極である。本素子は、エミッタコーン３０１２とゲート電極３０１４の間に適宜の電圧を印加することにより、エミッタコーン３０１２の先端部より電界放出を起こさせるものである。

【０００９】

また、ＦＥ型の他の素子構成として、図２６のような積層構造ではなく、基板上に基板平面とほぼ平行にエミッタとゲート電極を配置した例もある。

【００１０】

また、ＭＩＭ型の例としては、たとえば、C.A.Mead,“Operation of tunnel-emission Devices”,J.Appl.Phys.,32,646(1961)などが知られている。ＭＩＭ型の素子構成の典型的な例を図２７に示す。同図は断面図であり、図において、３０２０は基板で、３０２１は金属よりなる下電極、３０２２は厚さ１００Å程度の薄い絶縁層、３０２３は厚さ８０～３００Å程度の金属よりなる上電極である。

【００１１】

ＭＩＭ型においては、上電極３０２３と下電極３０２１の間に適宜の電圧を印加することにより、上電極３０２３の表面より電子放出を起こさせるものである。

【００１２】

上述の冷陰極素子は、熱陰極素子と比較して低温で電子放出を得ることができるため、加熱用ヒーターを必要としない。したがって、熱陰極素子よりも構造が単純であり、微細な素子を作成可能である。また、基板上に多数の素子を高い密度で配置しても、基板の熱溶融などの問題が発生しにくい。また、熱陰極素子がヒーターの加熱により動作するため応答速度が遅いのとは異なり、冷陰極素子の場合には応答速度が速いという利点もある。

【００１３】

このため、冷陰極素子を応用するための研究が盛んに行われてきている。

【００１４】

たとえば、表面伝導型放出素子は、冷陰極素子のなかでも特に構造が単純で製造も容易であることから、大面積にわたり多数の素子を形成できる利点がある。そこで、たとえば本出願人による特開昭６４－３１３３２号公報において開示されるように、多数の素子を配列して駆動するための方法が研究されている。

【００１５】

また、表面伝導型放出素子の応用については、たとえば、画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源、等が研究されている。

【００１６】

特に、画像表示装置への応用としては、たとえば本出願人による米国特許第５，０６６，８８３号や特開平２－２５７５５１号公報や特開平４－２８１３７号公報において開示されているように、表面伝導型放出素子と電子ビームの照射により発光する蛍光体とを組み合わせて用いた画像表示装置が研究されている。表面伝導型放出素子と蛍光体とを組み合わせて用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。たとえば、近年普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や、視野角が広い点が優れていると言える。

【００１７】

また、ＦＥ型を多数個ならべて駆動する方法は、たとえば本出願人による米国特許第４，９０４，８９５号に開示されている。また、ＦＥ型を画像表示装置に応用した例として、たとえば、Ｒ．Ｍｅｙｅｒらにより報告された平板型表示装置が知られている[R.Meyer:“Recent Development on Microtips Display at LETI”,Tech.Digest of 4th Int.Vacuum Microele-ctronics Conf.,Nagahama,pp.6～9(1991)]。

【００１８】
また、ＭＩＭ型を多数個並べて画像表示装置に応用した例は、たとえば本出願人による特開平３－５５７３８号公報に開示されている。
【００１９】
上記のような電子放出素子を用いた画像形成装置のうちで、奥行きの薄い平面型表示装置は省スペースかつ軽量であることから、ブラウン管型の表示装置に置き換わるものとして注目されている。
【００２０】
図２８は平面型の画像表示装置をなす表示パネル部の一例を示す斜視図であり、内部構造を示すためにパネルの一部を切り欠いて示している。
【００２１】
図中、３１１５はリアプレート、３１１６は側壁、３１１７はフェースプレートであり、リアプレート３１１５、側壁３１１６およびフェースプレート３１１７により、表示パネルの内部を真空に維持するための外囲器（気密容器）を形成している。
【００２２】
リアプレート３１１５には基板３１１１が固定されているが、この基板３１１１上には冷陰極素子３１１２が、Ｎ×Ｍ個形成されている。Ｎ、Ｍは２以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。また、前記Ｎ×Ｍ個の冷陰極素子３１１２は、図２８に示すとおり、Ｍ本の行方向配線３１１３とＮ本の列方向配線３１１４により配線されている。これら基板３１１１、冷陰極素子３１１２、行方向配線３１１３および列方向配線３１１４によって構成される部分をマルチ電子ビーム源と呼ぶ。また、行方向配線３１１３と列方向配線３１１４の少なくとも交差する部分には、両配線間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。
【００２３】
フェースプレート３１１７の下面には、蛍光体からなる蛍光膜３１１８が形成されており、赤（Ｒ）、緑（Ｇ）、青（Ｂ）の３原色の蛍光体（不図示）が塗り分けられている。また、蛍光膜３１１８をなす上記各色蛍光体の間には黒色体（不図示）が設けてあり、さらに蛍光膜３１１８のリアプレート３１１５側の面には、Ａｌ等からなるメタルバック３１１９が形成されている。
【００２４】
Ｄｘ１～ＤｘｍおよびＤｙ１～ＤｙｎおよびＨｖは、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。Ｄｘ１～Ｄｘｍはマルチ電子ビーム源の行方向配線３１１３と、Ｄｙ１～Ｄｙｎはマルチ電子ビーム源の列方向配線３１１４と、Ｈｖはメタルバック３１１９と各々電気的に接続している。
【００２５】
また、上記気密容器の内部は10^{-6}［Ｔｏｒｒ］程度の真空に保持されており、画像表示装置の表示面積が大きくなるにしたがい、気密容器内部と外部の気圧差によるリアプレート３１１５およびフェースプレート３１１７の変形あるいは破壊を防止する手段が必要となる。リアプレート３１１５およびフェースプレート３１１６を厚くすることによる方法は、画像表示装置の重量を増加させるのみならず、斜め方向から見たときに画像のゆがみや視差を生ずる。これに対し、図２８においては、比較的薄いガラス板からなり大気圧を支えるための構造支持体（スペーサあるいはリブと呼ばれる）３１２０が設けられている。このようにして、マルチビーム電子源が形成された基板３１１１と蛍光膜３１１８が形成されたフェースプレート３１１６間は通常サブミリ乃至数ミリに保たれ、前述したように気密容器内部は高真空に保持されている。
【００２６】
以上説明した表示パネルを用いた画像表示装置は、容器外端子Ｄｘ１乃至Ｄｘｍ、Ｄｙ１乃至Ｄｙｎを通じて各冷陰極素子３１１２に電圧を印加すると、各冷陰極素子３１１２から電子が放出される。それと同時にメタルバック３１１９に容器外端子Ｈｖを通じて数百［Ｖ］乃至数［ｋＶ］の高圧を印加して、上記放出された電子を加速し、フェースプレー

ト３１１７の内面に衝突させる。これにより、蛍光膜３１１８をなす各色の蛍光体が励起されて発光し、画像が表示される。

【００２７】

【発明が解決しようとする課題】

以上述べた、画像形成装置等の電子線装置は、装置内部の真空雰囲気を維持するための外囲器、該外囲器内に配置された電子源、該電子源から放出された電子線が照射されるターゲット、電子線をターゲットに向けて加速するための加速電極等を有するが、さらに、外囲器に加わる大気圧を外囲器内部から支持するためのスペーサが外囲器内部に配置されることがある。

【００２８】

このような画像表示装置の表示パネルにおいては、以下のような問題点があった。

【００２９】

まず、スペーサの近傍から放出された電子の一部がスペーサに当たることにより、あるいは放出電子の作用でイオン化したイオンがスペーサに付着することにより、スペーサ帯電をひきおこす可能性がある。更には、フェースプレートに到達した電子が一部反射、散乱され、その一部がスペーサに当たることによりスペーサ帯電をひきおこす可能性がある。このスペーサの帯電により冷陰極素子から放出された電子はその軌道を曲げられ、蛍光体上の正規な位置とは異なる場合に到達し、スペーサ近傍の画像がゆがんで表示される。

【００３０】

この問題点を解決するために、スペーサに微少電流が流れるようにして帯電を除去（以下除電）する提案がなされている。そこでは絶縁性のスペーサの表面に高抵抗膜を形成することにより、スペーサ表面に微小電流が流れるようにしている。

【００３１】

しかしながら、冷陰極素子からの放出電子量が大きくなると、これらの除電能力は十分とは言えず、電子ビームの強度により帯電量が変化する。これに伴い、スペーサ付近の素子から放出された電子ビームはその強度（輝度）によって、ターゲット上の正規な位置からのずれが異なる。このため動画を表示したときに、画像がゆらいで見えてしまう等の欠点があった。

【００３２】

特表平８－５０８８４６号公報では、スペーサ表面の一部に２次電子放出係数の小さい第二の層を形成することにより、スペーサ帯電を低減し画像のゆがみが小さくする方法が既に提案されている。

【００３３】

本発明では、上記課題を鑑み、電子源から放出される電子に対して影響を与えるスペーサなどの部材を設けた場合の、該部材による影響を低減することを目的とする。

【００３４】

【課題を解決するための手段】

本発明によるスペーサの製造方法は、電子源が配置されたリアプレートと、前記リアプレートに対向配置され、前記電子源から放出された電子を加速する加速電極及び前記電子が照射される蛍光体が配置されたフェースプレートと、前記リアプレートと前記フェースプレートとの間に配設され、画像表示領域内に位置する領域と画像表示領域外に位置する領域とを有するスペーサとを備える画像表示装置の前記スペーサの製造方法において、基板を導電性の第一の層で被覆する工程と、前記第一の層で被覆された基板の、前記画像表示領域外に位置される第一の領域を治具により保持して前記第一の層で被覆された基板の、前記画像表示領域内に位置される第二の領域を前記第一の層よりも小さい２次電子放出係数を有する第二の層で被覆する工程とを有することを特徴とする。

【００３５】

第二層をスペーサ表面の一部の領域を除いて形成することにより、第二層形成時においてスペーサを外囲器に組み込んだ状態でのフェースプレートやリアプレートとの接合面である小面積面でなく、その接合面でない面のうちの最大面積面で保持することが可能とな

り各種の保持方法が可能となる。保持方法としては、抑え治具でスペーサ両面の第二の層を形成しない領域を挟んで保持する方法などが挙げられる。

【００３６】

このとき第二の層を絶縁性の物質或いはこれに近い物質とすることにより、スペーサの第一の層で規定されるスペーサ抵抗の第二の層による変化を抑えることができる。第二層の面積抵抗（sheet resistivity）の値は、画像表示装置の加速電圧、駆動条件、素子サイズ等により異なるが、おおむね第一層の高抵抗膜の面積抵抗の値より１桁以上、更に好適には２桁以上大きいことが望ましい。この時、面積抵抗値としては、10^{12}Ω／□以上が好ましい。

【００３７】

ここで、本発明者らが鋭意検討の結果見い出した第二の層がスペーサ全面に形成されなくても十分な除電特性を得られるという現象について説明する。このとき、帯電抑制の効果は、駆動条件、第二層の形成位置にもよるが、おおむね第二の層が形成されるスペーサ表面領域の面積はスペーサ表面の面積の３分の１以上で帯電抑制の効果が認められ、好適には２分の１以上、さらに、３分の２以上で全面に形成した場合とほぼ等価な効果を得ることができる。なお、第二の層が形成される領域を加速電圧と電子源に略平行な方向に設けることにより、除電特性の均一性が得られることが判明した。これは、加速電圧が印加される方向に対し第二の形成領域が同じ高さに形成されることにより、各素子に対しスペーサが同じ除電特性を示せるためである。上述の様に、本発明の第二の層をスペーサ表面の一部の領域を除いて形成する形態をとることにより、作製時のスペーサ保持方法等の選択性が飛躍的に増大し、量産性に優れるスペーサの提供が可能となった。本発明は上記従来スペーサの欠点を改善するものであり、量産性に優れた高い除電特性を示すスペーサを提供するものである。

【００３８】

本発明の電子線装置は、以下のような形態を有するものであってもよい。

【００３９】

（１）前記電子線装置は、前記電極が前記電子源より放出された電子を加速する加速電極であり、入力信号に応じて前記冷陰極素子から放出された電子を前記ターゲットに照射して画像を形成する画像形成装置をなす。特に、前記ターゲットが蛍光体である画像表示装置をなす。

【００４０】

（２）前記冷陰極素子は、電子放出部を含む導電性膜を一対の電極間に有する冷陰極素子であり、特に好ましくは表面伝導型放出素子である。

【００４１】

（３）前記電子源は、複数の行方向配線と複数の列方向配線とでマトリクス配線された複数の冷陰極素子を有する単純マトリクス状配置の電子源をなす。

【００４２】

（４）前記電子源は、並列に配置した複数の冷陰極素子の個々を両端で接続した冷陰極素子の行を複数配し（行方向と呼ぶ）、この配線と直交する方向（列方向と呼ぶ）に沿って、冷陰極素子の上方に配した制御電極（グリッドとも呼ぶ）により、冷陰極素子からの電子を制御するはしご状配置の電子源をなす。

【００４３】

（５）また、本発明の思想によれば、表示用として好適な画像形成装置に限るものではなく、感光性ドラムと発光ダイオード等で構成された光プリンタの発光ダイオード等の代替の発光源として、上述の画像形成装置を用いることもできる。またこの際、上述のｍ本の行方向配線とｎ本の列方向配線を、適宜選択することで、ライン状発光源だけでなく、２次元状の発光源としても応用できる。この場合、画像形成部材としては、以下の参考形態及び実施形態で用いる蛍光体のような直接発光する物質に限るものではなく、電子の帯電による潜像画像が形成されるような部材を用いることもできる。

【００４４】

また、本発明の思想によれば、例えば電子顕微鏡のように、電子源からの放出電子の被照射部材が、蛍光体等の画像形成部材以外のものである場合についても、本発明は適用できる。従って、本発明は被照射部材を特定しない一般的電子線装置としての形態もとりうる。

【００４５】

即ち、本願は、電子源が放出する電子に対する影響を低減できる構成に関わる発明として、以下の発明を含んでいる。電子線源と、第１の部材を有する電子線装置であって、前記第１の部材は、下地上の帯電しやすい領域を部分的に低２次電子放出係数材料で被覆していることを特徴とする電子線装置。ここで、下地は導電性を有する物であってもよい。また前記導電性を有する下地は、第１の部材の基体上に設けられた導電性を有する層であってもよい。この場合基体は絶縁性であってよい。また、前記低２次電子放出係数材料は、第１層上に第２層として層状に設けられるものであってもよい。この発明は、前記第１の部材は、前記電子源が放出する電子の軌道に対して該第１の部材の帯電による電位によって実質的に影響を与える位置に設けられている時に、特に有効である。前記低２次電子放出係数材料とは、より具体的には下地（前記基体、もしくは導電性を有する下地層、もしくは基体と導電性を有する層の両方）の２次電子放出係数よりも小さい２次電子放出係数を有する材料である。また、前記導電性を有する下地の導電性は、より具体的には、前記低２次電子放出係数材料の導電性よりも高い（前記低２次電子放出係数材料よりも前記導電性を有する部分の方が電荷が動きやすい）物である。また、下地に大きな電流が流れる必要がない場合、もしくは下地に流れる電流を抑制したい場合は、下地の導電性を半導電性にすればよい。特にこの部材を電位の異なる電極（例えば前記電子放出素子の配線電極と前記加速電極）にそれぞれ電気的に接続して、該電極間で電流が流れる構成にした場合は、導電性が高いと流れる電流が大きくなってしまう。そこで、下地の導電性を半導電性にして消費電力を抑えるのが望ましい。この場合、特に基体として絶縁性の物を用い、その上に層状に導電性（半導電性）を有する層（第１層）を設けることにより、第１部材全体での導電性を好適に制御できる。第１層の導電性を抑制するためには、第１層の抵抗を大きくする、すなわち第１層を高抵抗膜とすれば良い。また本願は、帯電が抑制される部材の製造方法として、以下の発明を含む。帯電が抑制される部材の製造方法であって、基体の一部を保持して、帯電を抑制するための材料を基体上に設ける工程を有しており、前記保持される部分は、この部材において帯電が生じにくい部分であることを特徴とする部材の製造方法。ここで、前記帯電を抑制するための材料は、導電性を与える材料であるか、もしくは２次電子放出係数が基体よりも低い材料であるとよい。また、前記帯電を抑制するための材料が、液体の状態で基体上に付与される構成において、本発明は特に有効である。

【００４６】

【発明の実施の形態】

次に、本発明を適用した画像表示装置の表示パネルの構成と製造法について、具体的な例を示して説明する。

【００４７】

図１は、参考形態に用いた表示パネルの斜視図であり、内部構造を示すためにパネルの一部を切り欠いて示している。

【００４８】

図中、１０１５はリアプレート、１０１６は側壁、１０１７はフェースプレートであり、１０１５～１０１７により表示パネルの内部を真空に維持するための気密容器を形成している。気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるため封着する必要があるが、たとえばフリットガラスを接合部に塗布し、大気中あるいは窒素雰囲気中で、摂氏４００～５００度で１０分以上焼成することにより封着を達成した。気密容器内部を真空に排気する方法については後述する。また、上記気密容器の内部は10^{-6}［Ｔｏｒｒ］程度の真空に保持されるので、大気圧や不意の衝撃などによる気密容器の破壊を防止する目的で、耐大気圧構造体として、スペーサ１０２０が設けられ

ている。また、１０２１は第二の層の形成領域を示す。

【００４９】

リアプレート１０１５には、基板１０１１が固定されているが、該基板上には冷陰極素子１０１２がＮ×Ｍ個形成されている。Ｎ，Ｍは２以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。たとえば、高品位テレビジョンの表示を目的とした表示装置においては、Ｎ＝３０００，Ｍ＝１０００以上の数を設定することが望ましい。前記Ｎ×Ｍ個の冷陰極素子は、Ｍ本の行方向配線１０１３とＮ本の列方向配線１０１４により単純マトリクス配線されている。前記、１０１１～１０１４によって構成される部分をマルチ電子ビーム源と呼ぶ。

【００５０】

本発明の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。したがって、たとえば表面伝導型放出素子やＦＥ型、あるいはＭＩＭ型などの冷陰極素子を用いることができる。

【００５１】

次に、冷陰極素子として表面伝導型放出素子（後述）を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【００５２】

図１２に示すのは、図１の表示パネルに用いたマルチ電子ビーム源の平面図である。基板１０１１上には、後述の図１０で示すものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極１００３と列方向配線電極１００４により単純マトリクス状に配線されている。行方向配線電極１０１３と列方向配線電極１０１４の交差する部分には、電極間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

【００５３】

図１２のＢ－Ｂ′に沿った断面を、図１１に示す。

【００５４】

なお、このような構造のマルチ電子源は、あらかじめ基板上に行方向配線電極１０１３、列方向配線電極１０１４、電極間絶縁層（不図示）、および表面伝導型放出素子の素子電極１１０２、１１０３と導電性薄膜１１０４を形成した後、行方向配線電極１０１３および列方向配線電極１０１４を介して各素子に給電して通電フォーミング処理（後述）と通電活性化処理（後述）を行うことにより製造した。

【００５５】

参考形態においては、気密容器のリアプレート１０１５にマルチ電子ビーム源の基板１０１１を固定する構成としたが、マルチ電子ビーム源の基板１０１１が十分な強度を有するものである場合には、気密容器のリアプレートとしてマルチ電子ビーム源の基板１０１１自体を用いてもよい。

【００５６】

また、フェースプレート１０１７の下面には、蛍光膜１０１８が形成されている。参考形態はカラー表示装置であるため、蛍光膜１０１８の部分にはＣＲＴの分野で用いられる赤、緑、青、の３原色の蛍光体が塗り分けられている。各色の蛍光体は、たとえば図２２（ａ）に示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色の導電体１０１０が設けてある。黒色の導電体１０１０を設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生じないようにする事や、外光の反射を防止して表示コストラストの低下を防ぐ事、電子ビームによる蛍光膜のチャージアップを防止する事などである。黒色の導電体１０１０には、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いても良い。

【００５７】

また、３原色の蛍光体の塗り分け方は前記図２２（ａ）に示したストライプ状の配列に限られるものではなく、たとえば図２２（ｂ）に示すようなデルタ状配列や、それ以外の配列であってもよい。

【００５８】
なお、モノクロームの表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜１０１８に用いればよく、また黒色導電材料は必ずしも用いなくともよい。
【００５９】
また、蛍光膜１０１８のリアプレート側の面には、ＣＲＴの分野では公知のメタルバック１０１９を設けてある。メタルバック１０１９を設けた目的は、蛍光膜１０１８が発する光の一部を鏡面反射して光利用率を向上させる事や、負イオンの衝突から蛍光膜１０１８を保護する事や、電子ビーム加速電圧を印加するための電極として作用させる事や、蛍光膜１０１８を励起した電子の導電路として作用させる事などである。メタルバック１０１９は、蛍光膜１０１８をフェースプレート基板１０１７上に形成した後、蛍光膜表面を平滑化処理し、その上にＡｌを真空蒸着する方法により形成した。なお、蛍光膜１０１８に低電圧用の蛍光体材料を用いた場合には、メタルバック１０１９は用いなくてもよい。
【００６０】
また、参考形態では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板１０１７と蛍光膜１０１８との間に、たとえばＩＴＯを材料とする透明電極を設けてもよい。
図２は図１のＡ－Ａ′の断面模式図であり、各部の番号は図１に対応している。スペーサ１０２０は絶縁性部材１の表面に帯電防止を目的とした第一の層である高抵抗膜１１を有する。また、１０２１は、第一の層１１上に部分的に形成された低い２次電子放出係数を有する部材により構成される第二の層を示す。さらに、フェースプレート１０１７の内側（メタルバック１０１９等）及び基板１０１１の表面（行方向配線１０１３または列方向配線１０１４）に面したスペーサの当接面及び側面の一部に低抵抗膜３ａ、３ｂを有する。
【００６１】
スペーサ１０２０は、上記目的を達成するのに必要な数だけ、かつ必要な間隔をおいて配置され、フェースプレートの内側および基板１０１１の表面に接合材１０４１により固定される。
【００６２】
また、高抵抗膜１１は、絶縁性部材１の表面のうち、少なくとも気密容器内の真空中に露出している面に成膜されており、スペーサ１０２０上の低抵抗膜３ａ、３ｂおよび接合材１０４１を介して、フェースプレート１０１７の内側（メタルバック１０１９等）及び基板１０１１の表面（行方向配線１０１３または列方向配線１０１４）に電気的に接続される。ここで説明される形態においては、スペーサ１０２０の形状は薄板状とし、スペーサ１０２０は行方向配線１０１３に平行に配置され、行方向配線１０１３に電気的に接続されている。
【００６３】
スペーサ１０２０としては、基板１０１１上の行方向配線１０１３および列方向配線１０１４とフェースプレート１０１７内面のメタルバック１０１９との間に印加される高電圧に耐えるだけの電気的耐性を有し、スペーサ基板１の表面への帯電を防止する程度の導電性を有する必要がある。
スペーサ基板１の絶縁性部材としては、例えば石英ガラス、Ｎａ等の不純物含有量を減少したガラス、ソーダライムガラス、アルミナ等のセラミックス部材等が挙げられる。なお、絶縁性部材１はその熱膨張率が気密容器および基板１０１１を成す部材と近いものが好ましい。
【００６４】
スペーサ１０２０を構成する高抵抗膜１１には、高電位側のフェースプレート１０１７（メタルバック１０１９等）に印加される加速電圧Ｖａを帯電防止膜である高抵抗膜１１の抵抗値Ｒｓで除した電流が流される。そこで、スペーサの抵抗値Ｒｓは帯電防止および消費電力からその望ましい範囲に設定される。帯電防止の観点から面積抵抗Ｒ／□は10^{12}Ω／□以下であることが好ましい。十分な帯電防止効果を得るためには10^{11}Ω／□以下

がさらに好ましい。面積抵抗の下限はスペーサ形状とスペーサ間に印加される電圧により左右されるが、10^5Ω／□以上であることが好ましい。

【００６５】

絶縁材料上に形成された帯電防止膜の厚みｔは１０ｎｍ～１μｍの範囲が望ましい。材料の表面エネルギーおよび基板との密着性や基板温度によっても異なるが、一般的に１０ｎｍ以下の薄膜は島状に形成され、抵抗が不安定で再現性に乏しい。一方、膜厚ｔが１μｍ以上では膜応力が大きくなって膜はがれの危険性が高まり、かつ成膜時間が長くなるため生産性が悪い。従って、膜厚は５０～５００ｎｍであることが望ましい。

【００６６】

面積抵抗Ｒ／□はρ／ｔであり、以上に述べた面積抵抗Ｒ／□と膜厚ｔの好まし範囲から、帯電防止膜の比抵抗ρは０．１［Ωｃｍ］乃至10^8［Ωｃｍ］が好ましい。さらに面積抵抗と膜厚のより好まし範囲を実現するためには、ρは10^2乃至10^6Ωｃｍとするのが良い。スペーサは上述したようにその上に形成した帯電防止膜を電流が流れることにより、あるいはディスプレイ全体が動作中に発熱することによりその温度が上昇する。帯電防止膜の抵抗温度係数が大きな負の値であると温度が上昇した時に抵抗値が減少し、スペーサに流れる電流が増加し、さらに温度上昇をもたらす。そして電流は電源の限界を越えるまで増加しつづける。このような電流の暴走が発生する抵抗温度係数の値は経験的に負の値で絶対値が１％以上である。すなわち、帯電防止膜の抵抗温度係数は－１％未満であることが望ましい。

【００６７】

帯電防止特性を有する高抵抗膜１１の材料としては、例えば酸化錫、酸化ニッケル等の金属酸化物を用いることが出来る。

【００６８】

帯電防止特性を有する高抵抗膜１１の他の材料として、アルミと遷移金属合金の窒化物は遷移金属の組成を調整することにより、良伝導体から絶縁体まで広い範囲で抵抗値を制御できるので好適な材料である。さらには後述する表示装置の作製工程において抵抗値の変化が少なく安定な材料である。かつ、その抵抗温度係数が－１％未満であり、実用的に使いやすい材料である。遷移金属元素としてはＴｉ，Ｃｒ，Ｔａ等があげられる。

【００６９】

合金窒化膜はスパッタ、窒素ガス雰囲気中での反応性スパッタ、電子ビーム蒸着、イオンプレーティング、イオンアシスト蒸着法等の薄膜形成手段により絶縁性部材上に形成される。金属酸化膜も同様の薄膜形成法で作製することができるが、この場合窒素ガスに代えて酸素ガスを使用する。その他、ＣＶＤ法、アルコキシド塗布法でも金属酸化膜を形成できる。カーボン膜は蒸着法、スパッタ法、ＣＶＤ法、プラズマＣＶＤ法で作製され、特に非晶質カーボンを作製する場合には、成膜中の雰囲気に水素が含まれるようにするか、成膜ガスに炭化水素ガスを使用する。

【００７０】

ここで、第一の層である上述高抵抗層上の一定領域に形成する低２次電子放出係数を有する第二の層について説明する。

【００７１】

第二の層としては、Cr_2O_3、Nb_2O_5、Y_2O_3などの二次電子放出効率が小さい酸化物層を用いることができる。また、窒化炭素など二次電子放出効率が小さい酸化物等他の材料も適用可能である。このとき、絶縁性材料を用いることにより第一層の高抵抗層で規定されるスペーサ抵抗を乱すことがなく、スペーサの低抵抗化を防ぐことができる。また、酸化物を用いた場合には、熱処理による表面酸化等の状態変化が起こりにくい特性変化が小さいため、パネル組立時の条件等を広い範囲から選択できる効果がある。

【００７２】

第一層はスペーサの帯電スペーサ表面に帯電した電荷を電流により中和除去し、スペーサが大きく帯電しない様にするのに対し、第二層は二次電子放出効率の小さい材料とすることにより、直接入射する電子、フェースプレートからの反射電子、あるいは二次電子の再

入射等のスペーサ表面への電子入射により、スペーサ表面が正帯電するのを抑制する働きがある。

【００７３】

本発明により、第二層１０２１は、形成領域がスペーサの一部であっても十分に帯電抑制効果が得られることが判明したため、第二層１０２１の形成にはスパッタ法、真空蒸着法、ＣＶＤ法、スクリーン印刷、スプレー、ディッピング法等の各種の膜形成方法が適用できる。特に本発明は、全面に第二層１０２１を形成しようとした場合に問題となるスペーサ基板の保持方法に対して、極めて選択性に富むため量産性に優れる各種の方法を適用できる。

【００７４】

スペーサ１０２０を構成する低抵抗膜２１は、高抵抗膜１１を高電位側のフェースプレート１０１７（メタルバック１０１９等）及び低電位側の基板１０１１（配線１０１３、１０１４等）と電気的に接続する為に設けられたものであり、以下では、中間電極層（中間層）という名称も用いる。中間電極層（中間層）は以下に列挙する複数の機能を有することが出来る。

【００７５】

▲１▼　高抵抗膜１１をフェースプレート１０１７及び基板１０１１と電気的に接続する。

【００７６】

既に説明したように、高抵抗膜１１はスペーサ１０２０表面での帯電を防止する目的で設けられたものであるが、高抵抗膜１１をフェースプレート１０１７（メタルバック１０１９等）及び基板１０１１（配線１０１３、１０１４等）と直接或いは接合材１０４１を介して接続した場合、接続部界面に大きな接触抵抗が発生し、スペーサ表面に発生した電荷を速やかに除去できなくなる可能性がある。これを避ける為に、フェースプレート１０１７、基板１０１１及び接合材１０４１と接触するスペーサ１０２０の当接面或いは側面部に低抵抗の中間層を設けた。

【００７７】

▲２▼　高抵抗膜１１の電位分布を均一化する。

【００７８】

冷陰極素子１０１２より放出された電子は、フェースプレート１０１７と基板１０１１の間に形成された電位分布に従って電子軌道を成す。スペーサ１０２０の近傍で電子軌道に乱れが生じないようにする為には、高抵抗膜１１の電位分布を全域にわたって制御する必要がある。高抵抗膜１１をフェースプレート１０１７（メタルバック１０１９等）及び基板１０１１（配線１０１３、１０１４等）と直接或いは接合材１０４１を介して接続した場合、接続部界面の接触抵抗の為に、接続状態のむらが発生し、高抵抗膜１１の電位分布が所望の値からずれてしまう可能性がある。これを避ける為に、スペーサ１０２０がフェースプレート１０１７及び基板１０１１と当接するスペーサ端部（当接面３或いは側面部５）の全長域に低抵抗の中間層を設け、この中間層部に所望の電位を印加することによって、高抵抗膜１１全体の電位を制御可能とした。

【００７９】

▲３▼　放出電子の軌道を制御する。

【００８０】

冷陰極素子１０１２より放出された電子は、フェースプレート１０１７と基板１０１１の間に形成された電位分布に従って電子軌道を成す。スペーサ近傍の冷陰極素子から放出された電子に関しては、スペーサを設置することに伴う制約（配線、素子位置の変更等）が生じる場合がある。このような場合、歪みやむらの無い画像を形成する為には、放出された電子の軌道を制御してフェースプレート１０１７上の所望の位置に電子を照射する必要がある。フェースプレート１０１７及び基板１０１１と当接する面の側面部５に低抵抗の中間層を設けることにより、スペーサ１０２０近傍の電位分布に所望の特性を持たせ、放出された電子の軌道を制御することが出来る。

【００８１】
低抵抗膜２１は、高抵抗膜１１に比べ十分に低い抵抗値を有する材料を選択すればよく、Ｎｉ，Ｃｒ，Ａｕ，Ｍｏ，Ｗ，Ｐｔ，Ｔｉ，Ａｌ，Ｃｕ，Ｐｄ等の金属、あるいは合金、及びＰｄ，Ａｇ，Ａｕ，RuO_2，Ｐｄ－Ａｇ等の金属や金属酸化物とガラス等から構成される印刷導体、あるいはIn_2O_3－SnO_2等の透明導体及びポリシリコン等の半導体材料等より適宜選択される。
【００８２】
導電性を有する接合材１０４１はスペーサ１０２０が行方向配線１０１３およびメタルバック１０１９と電気的に接続するように、導電性をもたせる必要がある。すなわち、導電性接着材や金属粒子や導電性フィラーを添加したフリットガラスが好適である。
【００８３】
また、図１において、Ｄｘ１～ＤｘｍおよびＤｙ１～ＤｙｎおよびＨｖは、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。Ｄｘ１～Ｄｘｍはマルチ電子ビーム源の行方向配線１０１３と、Ｄｙ１～Ｄｙｎはマルチ電子ビーム源の列方向配線１０１４と、Ｈｖはフェースプレートのメタルバック１０１９と電気的に接続している。
【００８４】
また、気密容器内部を真空に排気するには、気密容器を組み立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を10^{-7}［Ｔｏｒｒ］程度の真空度まで排気する。その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の直前あるいは封止後に気密容器内の所定の位置にゲッター膜（不図示）を形成する。ゲッター膜とは、たとえばＢａを主成分とするゲッター材料をヒーターもしくは高周波加熱により加熱し蒸着して形成した膜であり、該ゲッター膜の吸着作用により気密容器内は1×10^{-5}乃至1×10^{-7}［Ｔｏｒｒ］の真空度に維持される。
【００８５】
以上説明した表示パネルを用いた画像表示装置は、容器外端子Ｄｘ１乃至Ｄｘｍ、Ｄｙ１乃至Ｄｙｎを通じて各冷陰極素子１０１２に電圧を印加すると、各冷陰極素子１０１２から電子が放出される。それと同時にメタルバック１０１９に容器外端子Ｈｖを通じて数百［Ｖ］乃至数［ｋＶ］の高圧を印加して、上記放出された電子を加速し、フェースプレート１０１７の内面に衝突させる。これにより、蛍光膜１０１８をなす各色の蛍光体が励起されて発光し、画像が表示される。
【００８６】
通常、冷陰極素子である本発明の表面伝導型放出素子１０１２への印加電圧は１２～１６［Ｖ］程度、メタルバック１０１９と冷陰極素子１０１２との距離ｄは０．１［ｍｍ］から８［ｍｍ］程度、メタルバック１０１９と冷陰極素子１０１２間の電圧０．１［ｋＶ］から１０［ｋＶ］程度である。
【００８７】
以上、参考形態態の表示パネルの基本構成と製法、および画像表示装置の概要を説明した。
【００８８】
次に、参考形態の表示パネルに用いたマルチ電子ビーム源の製造方法について説明する。本発明の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。したがって、たとえば表面伝導型放出素子やＦＥ型、あるいはＭＩＭ型などの冷陰極素子を用いることができる。
【００８９】
ただし、表示画面が大きくてしかも安価な表示装置が求められる状況のもとでは、これらの冷陰極素子の中でも、表示伝導型放出素子が特に好ましい。すなわち、ＦＥ型ではエミッタコーンとゲート電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度の製造技術を必要とするが、これは大面積化や製造コストの低減を達成するには

不利な要因となる。また、ＭＩＭ型では、絶縁層と上電極の膜厚を薄くてしかも均一にする必要があるが、これも大面積化や製造コストの低減を達成するには不利な要因となる。その点、表面伝導型放出素子は、比較的製造方法が単純なため、大面積化や製造コストの低減が容易である。また、発明者らは、表面伝導型放出素子の中でも、電子放出部もしくはその周辺部を微粒子膜から形成したものがとりわけ電子放出特性に優れ、しかも製造が容易に行えることを見いだしている。したがって、高輝度で大画面の画像表示装置のマルチ電子ビーム源に用いるには、最も好適であると言える。そこで、参考形態の表示パネルにおいては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【００９０】

［表面伝導型放出素子の好適な素子構成と製法］

電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の２種類があげられる。

【００９１】

［平面型の表面伝導型放出素子］

まず最初に、平面型の表面伝導型放出素子の素子構成と製法について説明する。

【００９２】

図１０に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図（ａ）および断面図（ｂ）である。図中、１０１１は基板、１１０２と１１０３は素子電極、１１０４は導電性薄膜、１１０５は通電フォーミング処理により形成した電子放出部、１１１３は通電活性化処理により形成した薄膜である。

【００９３】

基板１０１１としては、例えば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、あるいは上述の各種基板上に例えばSiO_2を材料とする絶縁層を積層した基板などを用いることができる。

【００９４】

また、基板１０１１上に基板面と平行に対向して設けられた素子電極１１０２と１１０３は、導電性を有する材料によって形成されている。たとえば、Ｎｉ，Ｃｒ，Ａｕ，Ｍｏ，Ｗ，Ｐｔ，Ｔｉ，Ｃｕ，Ｐｄ，Ａｇ等をはじめとする金属、あるいはこれらの金属の合金、あるいは$In_2O_3-SnO_2$をはじめとする金属酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いればよい。電極を形成するには、たとえば真空蒸着などの製膜技術とフォトリソグラフィー、エッチングなどのパターニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法（たとえば印刷技術）を用いて形成してもさしつかえない。

【００９５】

素子電極１１０２と１１０３の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔Ｌは通常は数百Åから数百μｍの範囲から適当な数値を選んで設計されるが、なかでも表示装置に応用するために好ましいのは数μｍより数十μｍの範囲である。また、素子電極の厚さｄについては、通常は数百Åから数μｍの範囲から適当な数値が選ばれる。

【００９６】

また、導電性薄膜１１０４の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜（島状の集合体も含む）のことをさす。微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、あるいは微粒子が互いに隣接した構造か、あるいは微粒子が互いに重なり合った構造が観測される。

【００９７】

微粒子膜に用いた微粒子の粒径は、数Åから数千Åの範囲に含まれるものであるが、なかでも好ましいのは１０Åから２００Åの範囲のものである。また、微粒子膜の膜厚は、以

下に述べるような諸条件を考慮して適宜設定される。すなわち、素子電極１１０２あるいは１１０３と電気的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件、などである。具体的には、数Åから数千Åの範囲のなかで設定するが、なかでも好ましいのは１０Åから５００Åの間である。

【００９８】

また、微粒子膜を形成するのに用いられうる材料としては、たとえば、Ｐｄ，Ｐｔ，Ｒｕ，Ａｇ，Ａｕ，Ｔｉ，Ｉｎ，Ｃｕ，Ｃｒ，Ｆｅ，Ｚｎ，Ｓｎ，Ｔａ，Ｗ，Ｐｂ，などをはじめとする金属や、ＰｄＯ，SnO_2，In_2O_3，ＰｂＯ，Sb_2O_3，などをはじめとする酸化物や、HfB_2，ZrB_2，LaB_6，CeB_6，YB_4，GdB_4，などをはじめとする硼化物や、ＴｉＣ，ＺｒＣ，ＨｆＣ，ＴａＣ，ＳｉＣ，ＷＣ，などをはじめとする炭化物や、ＴｉＮ，ＺｒＮ，ＨｆＮ，などをはじめとする窒化物や、Ｓｉ，Ｇｅ，などをはじめとする半導体や、カーボン、などがあげられ、これらの中から適宜選択される。

【００９９】

以上述べたように、導電性薄膜１１０４を微粒子膜で形成したが、その面積抵抗値については、10^3から10^7［Ω／□］の範囲に含まれるよう設定した。

【０１００】

なお、導電性薄膜１１０４と素子電極１１０２および１１０３とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。その重なり方は、図１０の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極、の順序で積層してもさしつかえない。

【０１０１】

また、電子放出部１１０５は、導電性薄膜１１０４の一部に形成された亀裂状の部分であり、電気的には周囲の導電性薄膜よりも高抵抗な性質を有している。亀裂は、導電性薄膜１１０４に対して、後述する通電フォーミングの処理を行うことにより形成する。亀裂内には、数Åから数百Åの粒径の微粒子を配置する場合がある。なお、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図１０においては模式的に示した。

【０１０２】

また、薄膜１１１３は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部１１０５およびその近傍を被覆している。薄膜１１１３は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

【０１０３】

薄膜１１１３は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は５００［Å］以下とするが、３００［Å］以下とするのがさらに好ましい。なお、実際の薄膜１１１３の位置や形状を精密に図示するのは困難なため、図１０においては模式的に示した。また、平面図（ａ）においては、薄膜１１１３の一部（１１０５上の部分）を除去した素子を図示した。

【０１０４】

以上、好ましい素子の基本構成を述べたが、参考形態においては以下のような素子を用いた。

【０１０５】

すなわち、基板１０１１には青板ガラスを用い、素子電極１１０２と１１０３にはＮｉ薄膜を用いた。素子電極の厚さｄは１０００［Å］、電極間隔Ｌは２［μｍ］とした。

【０１０６】

微粒子膜の主要材料としてＰｄもしくはＰｄＯを用い、微粒子膜の厚さは約１００［Å］、幅Ｗは１００［μｍ］とした。

【０１０７】

次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。

【０１０８】

図１５の（ａ）～（ｅ）は、表面伝導型放出素子の製造工程を説明するための断面図で、各部材の表記は前記図１０と同一である。

【０１０９】

１）まず、図１５（ａ）に示すように、基板１０１１上に素子電極１１０２および１１０３を形成する。

【０１１０】

形成するにあたっては、あらかじめ基板１０１１を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極の材料を堆積させる。（堆積する方法としては、たとえば、蒸着法やスパッタ法などの真空成膜技術を用いればよい。）その後、堆積した電極材料を、フォトリソグラフィー・エッチング技術を用いてパターニングし、（ａ）に示した一対の素子電極（１１０２と１１０３）を形成する。

【０１１１】

２）次に、同図（ｂ）に示すように、導電性薄膜１１０４を形成する。

【０１１２】

形成するにあたっては、まず前記（ａ）の基板に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィー・エッチングにより所定の形状にパターニングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である。（具体的には、参考形態では主要元素としてＰｄを用いた。また、参考形態では塗布方法として、ディッピング法を用いたが、それ以外のたとえばスピンナー法やスプレー法を用いてもよい。）

また、微粒子膜で作られる導電性薄膜の成膜方法としては、参考形態で用いた有機金属溶液の塗布による方法以外の、たとえば真空蒸着法やスパッタ法、あるいは化学的気相堆積法などを用いる場合もある。

【０１１３】

３）次に、同図（ｃ）に示すように、フォーミング用電源１１１０から素子電極１１０２と１１０３の間に適宜の電圧を印加し、通電フォーミング処理を行って、電子放出部１１０５を形成する。

【０１１４】

通電フォーミング処理とは、微粒子膜で作られた導電性薄膜１１０４に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分（すなわち電子放出部１１０５）においては、薄膜に適当な亀裂が形成されている。なお、電子放出部１１０５が形成される前と比較すると、形成された後は素子電極１１０２と１１０３の間で計測される電気抵抗は大幅に増加する。

【０１１５】

通電方法をより詳しく説明するために、図１６に、フォーミング用電源１１１０から印加する適宜の電圧波形の一例を示す。微粒子膜で作られた導電性薄膜をフォーミングする場合には、パルス状の電圧が好ましく、参考形態の場合には同図に示したようにパルス幅Ｔ１の三角波パルスをパルス間隔Ｔ２で連続的に印加した。その際には、三角波パルスの波高値Ｖｐｆを、順次昇圧した。また、電子放出部１１０５の形成状況をモニターするためのモニターパルスＰｍを適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計１１１１で計測した。

【０１１６】

参考形態においては、たとえば10^{-5}［ｔｏｒｒ］程度の真空雰囲気下において、たとえばパルス幅Ｔ１を１［ｍｓｅｃ］、パルス間隔Ｔ２を１０［ｍｓｅｃ］とし、波高値Ｖｐｆを１パルスごとに０．１［Ｖ］ずつ昇圧した。そして、三角波を５パルス印加するたびに１回の割りあいで、モニターパルスＰｍを挿入した。フォーミング処理に悪影響を及ぼすことがないように、モニターパルスの電圧Ｖｐｍは０．１［Ｖ］に設定した。そして

、素子電極１１０２と１１０３の間の電気抵抗が１×１０^{6}［Ω］になった段階、すなわちモニターパルス印加時に電流計１１１１で計測される電流が１×１０$^{-7}$［Ａ］以下になった段階で、フォーミング処理にかかわる通電を終了した。

【０１１７】

なお、上記の方法は、参考形態の表面伝導型放出素子に関する好ましい方法であり、たとえば微粒子膜の材料や膜厚、あるいは素子電極間隔Ｌなど表面伝導型放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

【０１１８】

４）次に、図１５（ｄ）に示すように、活性化用電源１１１２から素子電極１１０２と１１０３の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う。

【０１１９】

通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部１１０５に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。（図においては、炭素もしくは炭素化合物よりなる堆積物を部材１１１３として模式的に示した。）なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には１００倍以上に増加させることができる。

【０１２０】

具体的には、１０$^{-4}$乃至１０$^{-5}$［Ｔｏｒｒ］の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物１１１３は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は５００［Å］以下、より好ましくは３００［Å］以下である。

【０１２１】

通電方法をより詳しく説明するために、図１７（ａ）に、活性化用電源１１１２から印加する適宜の電圧波形の一例を示す。参考形態においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧Ｖａｃは１４［Ｖ］，パルス幅Ｔ３は１［ｍｓｅｃ］，パルス間隔Ｔ４は１０［ｍｓｅｃ］とした。なお、上述の通電条件は、参考形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【０１２２】

図１５（ｄ）に示す１１１４は該表面伝導型放出素子から放出される放出電流Ｉｅを捕捉するためのアノード電極で、直流高電圧電源１１１５および電流計１１１６が接続されている。（なお、基板１０１１を、表示パネルの中に組み込んでから活性化処理を行う場合には、表示パネルの蛍光面をアノード電極１１１４として用いる。）活性化用電源１１１２から電圧を印加する間、電流計１１１６で放出電流Ｉｅを計測して通電活性化処理の進行状況をモニターし、活性化用電源１１１２の動作を制御する。電流計１１１６で計測された放出電流Ｉｅの一例を図１７（ｂ）に示すが、活性化電源１１１２からパルス電圧を印加しはじめると、時間の経過とともに放出電流Ｉｅは増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流Ｉｅがほぼ飽和した時点で活性化用電源１１１２からの電圧印加を停止し、通電活性化処理を終了する。

【０１２３】

なお、上述の通電条件は、参考形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【０１２４】

以上のようにして、図１５（ｅ）に示す平面型の表面伝導型放出素子を製造した。

【０１２５】

［垂直型の表面伝導型放出素子］

次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のもうひ

とつの代表的な構成、すなわち垂直型の表面伝導型放出素子の構成について説明する。

【０１２６】

図１３は、垂直型の基本構成を説明するための模式的な断面図であり、図中の１２０１は基板、１２０２と１２０３は素子電極、１２０６は段差形成部材、１２０４は微粒子膜を用いた導電性薄膜、１２０５は通電フォーミング処理により形成した電子放出部、１２１３は通電活性化処理により形成した薄膜、である。

【０１２７】

垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方（１２０２）が段差形成部材１２０６上に設けられており、導電性薄膜１２０４が段差形成部材１２０６の側面を被覆している点にある。したがって、前記図１０の平面型における素子電極間隔Ｌは、垂直型においては段差形成部材１２０６の段差高Ｌｓとして設定される。なお、基板１２０１、素子電極１２０２および１２０３、微粒子膜を用いた導電性薄膜１２０４、については、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材１２０６には、たとえばSiO_2のような電気的に絶縁性の材料を用いる。

【０１２８】

次に、垂直型の表面伝導型放出素子の製法について説明する。図１８（ａ）～（ｆ）は、製造工程を説明するための断面図で、各部材の表記は前記図１３と同一である。

【０１２９】

１）まず、図１８（ａ）に示すように、基板１２０１上に素子電極１２０３を形成する。

【０１３０】

２）次に、同図（ｂ）に示すように、段差形成部材を形成するための絶縁層を積層する。絶縁層は、たとえばSiO_2をスパッタ法で積層すればよいが、たとえば真空蒸着法や印刷法などの他の成膜方法を用いてもよい。

【０１３１】

３）次に、同図（ｃ）に示すように、絶縁層の上に素子電極１２０２を形成する。

【０１３２】

４）次に、同図（ｄ）に示すように、絶縁層の一部を、たとえばエッチング法を用いて除去し、素子電極１２０３を露出させる。

【０１３３】

５）次に、同図（ｅ）に示すように、微粒子膜を用いた導電性薄膜１２０４を形成する。形成するには、前記平面型の場合と同じく、たとえば塗布法などの成膜技術を用いればよい。

【０１３４】

６）次に、前記平面型の場合と同じく、通電フォーミング処理を行い、電子放出部を形成する。（図１５（ｃ）を用いて説明した平面型の通電フォーミング処理と同様の処理を行えばよい。）

７）次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に炭素もしくは炭素化合物を堆積させる。（図１５（ｄ）を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい。）

以上のようにして、図１８（ｆ）に示す垂直型の表面伝導型放出素子を製造した。

【０１３５】

［表示装置に用いた表面伝導型放出素子の特性］

以上、平面型と垂直型の表面伝導型放出素子について素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。

【０１３６】

図１４に、表示装置に用いた素子の、（放出電流Ｉｅ）対（素子印加電圧Ｖｆ）特性、および（素子電流Ｉｆ）対（素子印加電圧Ｖｆ）特性の典型的な例を示す。なお、放出電流Ｉｅは素子電流Ｉｆに比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、２本の特性は各々任意単位で図示した。

【０１３７】
表示装置に用いた素子は、放出電流Ｉｅに関して以下に述べる３つの特性を有している。
【０１３８】
第一に、ある電圧（これを閾値電圧Ｖｔｈと呼ぶ）以上の大きさの電圧を素子に印加すると急激に放出電流Ｉｅが増加するが、一方、閾値電圧Ｖｔｈ未満の電圧では放出電流Ｉｅはほとんど検出されない。
【０１３９】
すなわち、放出電流Ｉｅに関して、明確な閾値電圧Ｖｔｈを持った非線形素子である。
【０１４０】
第二に、放出電流Ｉｅは素子に印加する電圧Ｖｆに依存して変化するため、電圧Ｖｆで放出電流Ｉｅの大きさを制御できる。
【０１４１】
第三に、素子に印加する電圧Ｖｆに対して素子から放出される電流Ｉｅの応答速度が速いため、電圧Ｖｆを印加する時間の長さによって素子から放出される電子の電荷量を制御できる。
【０１４２】
以上のような特性を有するため、表面伝導型放出素子を表示装置に好適に用いることができた。たとえば多数の素子を表示画面の画素に対応して設けた表示装置において、第一の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。すなわち、駆動中の素子には所望の発光輝度に応じて閾値電圧Ｖｔｈ以上の電圧を適宜印加し、非選択状態の素子には閾値電圧Ｖｔｈ未満の電圧を印加する。駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。
【０１４３】
また、第二の特性かまたは第三の特性を利用することにより、発光輝度を制御することができるため、階調表示を行うことが可能である。
【０１４４】
［多数素子を単純マトリクス配線したマルチ電子ビーム源の構造］
次に、上述の表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。
【０１４５】
図１２に示すのは、前記図１の表示パネルに用いたマルチ電子ビーム源の平面図である。基板上には、前記図１０で示したものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極１００３と列方向配線電極１００４により単純マトリクス状に配線されている。行方向配線電極１００３と列方向配線電極１００４の交差する部分には、電極間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。
【０１４６】
図１２のＢ－Ｂ′に沿った断面を、図１１に示す。
【０１４７】
なお、このような構造のマルチ電子源は、あらかじめ基板上に行方向配線電極１０１３、列方向配線電極１０１４、電極間絶縁層（不図示）、および表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極１０１３および列方向配線電極１０１４を介して上述したように各素子に給電して通電フォーミング処理と通電活性化処理を行うことにより製造した。
【０１４８】
図１９は、ＮＴＳＣ方式のテレビ信号に基づいてテレビジョン表示を行う為の駆動回路の概略構成をブロック図で示したものである。同図中、表示パネル１７０１は前述した表示パネルに相当するもので、前述した様に製造され、動作する。また、走査回路１７０２は表示ラインを走査し、制御回路１７０３は走査回路へ入力する信号等を生成する。シフトレジスタ１７０４は１ライン毎のデータをシフトし、ラインメモリ１７０５は、シフトレジスタ１７０４からの１ライン分のデータを変調信号発生器１７０７に入力する。同期信

号分離回路１７０６はＮＴＳＣ信号から同期信号を分離する。
【０１４９】
以下、図１９の装置各部の機能を詳しく説明する。
【０１５０】
まず表示パネル１７０１は、端子Ｄｘ１乃至Ｄｘｍおよび端子Ｄｙ１乃至Ｄｙｎ、および高圧端子Ｈｖを介して外部の電気回路と接続されている。このうち、端子Ｄｘ１乃至Ｄｘｍには、表示パネル１７０１内に設けられているマルチ電子ビーム源、すなわちｍ行ｎ列の行列状にマトリクス配線された冷陰極素子を１行（ｎ素子）ずつ順次駆動してゆく為の走査信号が印加される。一方、端子Ｄｙ１乃至Ｄｙｎには、前記走査信号により選択された１行分のｎ個の各素子の出力電子ビームを制御する為の変調信号が印加される。また、高圧端子Ｈｖには、直流電圧源Ｖａより、たとえば５［ｋＶ］の直流電圧が供給されるが、これはマルチ電子ビーム源より出力される電子ビームに蛍光体を励起するのに十分なエネルギーを付与する為の加速電圧である。
【０１５１】
次に、走査回路１７０２について説明する。同回路は、内部にｍ個のスイッチング素子（図中、Ｓ１乃至Ｓｍで模式的に示されている）を備えるもので、各スイッチング素子は、直流電圧源Ｖｘの出力電圧もしくは０［Ｖ］（グランドレベル）のいずれか一方を選択し、表示パネル１７０１の端子Ｄｘ１乃至Ｄｘｍと電気的に接続するものである。Ｓ１乃至Ｓｍの各スイッチング素子は、制御回路１７０３が出力する制御信号Ｔｓｃａｎに基づいて動作するものだが、実際にはたとえばＦＥＴのようなスイッチング素子を組合わせる事により容易に構成することが可能である。なお、前記直流電圧源Ｖｘは、図１４に例示した電子放出素子の特性に基づき走査されていない素子に印加される駆動電圧が電子放出しきい値電圧Ｖｔｈ電圧以下となるよう、一定電圧を出力するよう設定されている。
【０１５２】
また、制御回路１７０３は、外部より入力する画像信号に基づいて適切な表示が行なわれるように各部の動作を整合させる働きをもつものである。次に説明する同期信号分離回路１７０６より送られる同期信号Ｔｓｙｎｃに基づいて、各部に対してＴｓｃａｎおよびＴｓｆｔおよびＴｍｒｙの各制御信号を発生する。同期信号分離回路１７０６は、外部から入力されるＮＴＳＣ方式のテレビ信号から、同期信号成分と輝度信号成分とを分離する為の回路である。同期信号分離回路１７０６により分離された同期信号は、良く知られるように垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上、Ｔｓｙｎｃ信号として図示した。一方、前記テレビ信号から分離された画像の輝度信号成分を便宜上ＤＡＴＡ信号と表すが、同信号はシフトレジスタ１７０４に入力される。
【０１５３】
シフトレジスタ１７０４は、時系列的にシリアルに入力される前記ＤＡＴＡ信号を、画像の１ライン毎にシリアル／パラレル変換するためのもので、前記制御回路１７０３より送られる制御信号Ｔｓｆｔに基づいて動作する。すなわち、制御信号Ｔｓｆｔは、シフトレジスタ１７０４のシフトクロックであると言い換えることもできる。シリアル／パラレル変換された画像１ライン分（電子放出素子ｎ素子分の駆動データに相当する）のデータは、Ｉｄ１乃至Ｉｄｎのｎ個の信号として前記シフトレジスタ１７０４より出力される。
【０１５４】
ラインメモリ１７０５は、画像１ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、制御回路１７０３より送られる制御信号Ｔｍｒｙにしたがって適宜Ｉｄ１乃至Ｉｄｎの内容を記憶する。記憶された内容は、Ｉ′ｄ１乃至Ｉ′ｄｎとして出力され、変調信号発生器１７０７に入力される。
【０１５５】
変調信号発生器１７０７は、前記画像データＩ′ｄ１乃至Ｉ′ｄｎの各々に応じて、電子放出素子１０１２の各々を適切に駆動変調する為の信号源で、その出力信号は、端子Ｄｏｙ１乃至Ｄｏｙｎを通じて表示パネル１７０１内の電子放出素子１０１２に印加される。
【０１５６】

図１４を用いて説明したように、本発明に関わる表面伝導型放出素子は放出電流Ｉｅに対して以下の基本特性を有している。すなわち、電子放出には明確な閾値電圧Ｖｔｈ（後述する実施例の表面伝導型放出素子では８［Ｖ］）があり、閾値Ｖｔｈ以上の電圧を印加された時のみ電子放出が生じる。また、電子放出閾値以上の電圧に対しては、図１４のグラフのように電圧の変化に応じて放出電流Ｉｅも変化する。このことから、本素子にパルス状の電圧を印加する場合、たとえば電子放出閾値Ｖｔｈ以下の電圧を印加しても電子放出は生じないが、電子放出閾値Ｖｔｈ以上の電圧を印加する場合には表面伝導型放出素子から電子ビームが出力される。その際、パルスの波高値Ｖｍを変化させることにより出力電子ビームの強度を制御することが可能である。また、パルスの幅Ｐｗを変化させることにより出力される電子ビームの電荷の総量を制御することが可能である。

【０１５７】

従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器１７０７として、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。また、パルス幅変調方式を実施するに際しては、変調信号発生器１７０７として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【０１５８】

シフトレジスタ１７０４やラインメモリ１７０５は、デジタル信号式のものでもアナログ信号式のものでも採用できる。すなわち、画像信号のシリアル／パラレル変換や記憶が所定の速度で行われればよいからである。

【０１５９】

デジタル信号式を用いる場合には、同期信号分離回路１７０６の出力信号ＤＡＴＡをデジタル信号化する必要があるが、これには同期信号分離回路１７０６の出力部にＡ／Ｄ変換器を設ければよい。これに関連してラインメモリ１７０５の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器に用いられる回路が若干異なったものとなる。すなわち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器１７０７には、例えばＤ／Ａ変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器１７０７には、例えば高速の発振器および発振器の出力する波数を計数する計数器（カウンタ）および計数器の出力値と前記メモリの出力値を比較する比較器（コンパレータ）を組み合せた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

【０１６０】

アナログ信号を用いた電圧変調方式の場合、変調信号発生器１７０７には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてシフトレベル回路などを付加することもできる。パルス幅変調方式の場合には、例えば、電圧制御型発振回路（ＶＯＣ）を採用でき、必要に応じて電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

【０１６１】

このような構成をとりうる本発明の適用可能な画像表示装置においては、各電子放出素子に、容器外端子Ｄｏｘ１乃至Ｄｏｘｍ、Ｄｏｙ１乃至Ｄｏｙｎを介して電圧を印加することにより、電子放出が生ずる。高圧端子Ｈｖを介してメタルバック１０１９あるいは透明電極（不図示）に高圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜１０１８に衝突し、発光が生じて画像が形成される。

【０１６２】

次に、前述のはしご型配置電子源基板およびそれを用いた画像表示装置について図２０および図２１を用いて説明する。

【０１６３】

図２０において、１０１１は電子源基板、１０１２は電子放出素子、１１２６のＤｘ１～Ｄｘ１０は前記電子放出素子に接続する共通配線である。電子放出素子１０１２は、基板１０１１上に、Ｘ方向に並列に複数個配置される（これを素子行と呼ぶ）。この素子行を複数個基板上に配置し、はしご型電子源基板となる。各素子行の共通配線間に適宜駆動電圧を印加することで、各素子行を独立に駆動することが可能になる。すなわち、電子ビームを放出させる素子行には、電子放出閾値以上の電圧の電子ビームを、放出させない素子行には電子放出閾値以下の電圧を印加すればよい。また、各素子行間の共通配線Ｄｘ２～Ｄｘ９を、例えばＤｘ２，Ｄｘ３を同一配線とするようにしてもよい。

【０１６４】

図２１は、はしご型配置の電子源を備えた画像形成装置の構造を示す図である。１１２０はグリッド電極、１１２１は電子が通過するための空孔、１１２２は$D_{ox}1$，$D_{ox}2$…D_{ox}よりなる容器外端子、１１２３はグリッド電極１１２０と接続されたＧ１，Ｇ２…Ｇｎからなる容器外端子、１０１１は前述のように各素子行間の共通配線を同一配線とした電子源基板である。なお、図２０、図２１と同一の符号は同一の部材を示す。前述の単純マトリクス配置の画像形成装置（図１）との違いは、電子源基板１０１１とフェースプレート１０１７の間にグリッド電極１１２０を備えていることである。

【０１６５】

前述のパネル構造は、電子源配置が、マトリクス配線或いははしご型配置のいずれの場合でも、大気圧構造上必要に応じて、フェースプレート１０１７とリアプレート１０１５の間にスペーサ１２０を設けることができる。

【０１６６】

基板１０１１とフェースプレート１０１７の中間には、グリッド電極１１２０が設けられている。グリッド電極１１２０は、表面伝導型電子放出素子１０１２から放出された電子ビームを変調することができるもので、はしご型配置の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して１個ずつ円形の開口１１２１が設けられている。グリッドの形状や設置位置は必ずしも図２１のようなものでなくともよく、開口としてメッシュ状に多数の通過口を設けることもあり、また例えば表面伝導型電子放出素子の周囲や近傍に設けてもよい。

【０１６７】

容器外端子１１２２およびグリッド容器外端子１１２３は、図１９の駆動回路と電気的に接続されている。

【０１６８】

本画像形成装置では、素子行を１行（１ライン）ずつ順次駆動（走査）していくのと同期してグリッド電極列に画像１ライン分の変調信号を同時に印加することにより、各電子ビームの蛍光体への照射を制御し、画像を１ラインずつ表示することができる。

【０１６９】

上記の２つの画像表示装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の思想に基づいて種々の変形が可能である。入力信号についてはＮＴＳＣ方式を挙げたが、入力信号はこれに限るものではなく、ＰＡＬ、ＳＥＣＡＭ方式など他、これらより多数の走査線からなるＴＶ信号（高品位ＴＶ）方式をも採用できる。

【０１７０】

また、本発明によればテレビジョン放送の表示装置のみならずテレビ会議システム、コンピュータ等の表示装置に適した画像形成装置を提供することができる。さらには感光性ドラム等で構成された光プリンターとしての画像形成装置として用いることもできる。

【０１７１】

【実施例】

以下に実施例及び参考例を挙げて、本発明の特徴であるスペーサの構成について、さらに説明を加える。

【０１７２】

以下に述べる実施例及び各参考例においては、マルチ電子ビーム源として、前述した、

電極間の導電性微粒子膜に電子放出部を有するタイプのＮ×Ｍ個（Ｍ＝３０７２、Ｍ＝１０２４）の表面伝導型放出素子を、Ｍ本の行方向配線とＮ本の列方向配線とによりマトリクス配線（図１および図１２参照）したマルチ電子ビーム源を用いた。

【０１７３】

［参考例１］

参考例１では、前述した図１に示すスペーサ１０２０を配置した表示パネルを作製した。以下、図１および図２を用いて詳述する。まず、あらかじめ基板上に行方向配線電極１０１３、列方向配線電極１０１４、電極間絶縁層（不図示）、および表面伝導型放出素子１０１２の素子電極と導電性薄膜を形成した基板１０１１を、リアプレート１０１５に固定した。次に、ソーダライムガラスからなる絶縁性部材１の表面のうち、気密容器内に露出する４面に後述の高抵抗膜１１を成膜し、当接面に低抵抗膜３（３ａ、３ｂ）を成膜したスペーサ１０２０（高さ４ｍｍ、板厚０．２ｍｍ、長さ１ｍｍ）を基板１０１１の行方向配線１０１３上に等間隔で、行方向配線１０１３と平行に固定した。その後、基板１０１１の１０ｍｍ上方に、内面に蛍光膜１０１８とメタルバック１０１９が付設されたフェースプレート１０１７を側壁１０１６を介し配置し、リアプレート１０１５、フェースプレート１０１７、側壁１０１６およびスペーサ１０２０の各接合部を固定した。基板１０１１とリアプレート１０１５の接合部、リアプレート１０１５と側壁１０１６の接合部、およびフェースプレート１０１７と側壁１０１６の接合部は、フリットガラス（不図示）を塗布し、大気中で４００℃乃至５００℃で１０分以上焼成することで封着した。

【０１７４】

また、スペーサ１０２０は、基板１０１１側では行方向配線１０１３（線幅０．３ｍｍ）上に、フェースプレート１０１７側ではメタルバック１０１９面上に、導電ペーストと絶縁ペーストより成りＰｄＯを主成分とするペースト材に、表面にＡｕめっきを施した粒状のガラスフィラーを分散させて形成した導電性ペースト（不図示）を介して配置し、上記気密容器の封着と同時に、大気中で４００℃乃至５００℃で１０分以上焼成することで、接着しかつ電気的な接続も行った。なお、参考例１においては、蛍光膜１０１８は、図２３に示すように、各色蛍光体１３０１が列方向（Ｙ方向）に延びるストライプ形状を採用し、黒色の導電体１０１０は各色蛍光体（Ｒ、Ｇ、Ｂ）１３０１間だけでなく、Ｙ方向の各画素間をも分離するように配置された蛍光膜が用いられ、スペーサ１０２０は、黒色の導電体１０１０の行方向（Ｘ方向）に平行な領域（線幅３００［μｍ］）内にメタルバック１０１９を介して配置された。なお、前述の封着を行う際には、各色蛍光体１３０１と基板１０１１上に配置された各素子とを対応させなくてはいけないため、リアプレート１０１５、フェースプレート１０１７およびスペーサ１０２０は十分な位置合わせを行った。

【０１７５】

以上のようにして完成した気密容器内を排気管（不図示）を通じ真空ポンプにて排気し、十分な真空度に達した後、容器外端子Ｄｘ１～ＤｘｍとＤｙ１～Ｄｙｎを通じ、行方向配線電極１０１３および列方向配線電極１０１４を介して各素子に給電して前述の通電フォーミング処理と通電活性化処理を行うことによりマルチ電子ビーム源を製造した。

【０１７６】

次に、10^{-6}［Ｔｏｒｒ］程度の真空度で、不図示の排気管をガスバーナーで熱することで溶着し外囲器（気密容器）の封止を行った。

【０１７７】

最後に、封止後の真空度を維持するために、ゲッター処理を行った。

【０１７８】

参考例１において、第二層の形成領域１０２１はフェースプレート側にスペーサ表面積の５分の３の領域に形成した。

【０１７９】

まず、第二層の下地層となる第一層について説明する。

【０１８０】

また、参考例１において、第一層である高抵抗膜１１は、以下の様にして作製した。

【０１８１】

ＴｉおよびＡｌのターゲットを高周波電源で同時スパッタすることにより、Ｔｉ－Ａｌ合金窒化膜を青板ガラスによりなるスペーサ１１２上に形成した。スパッタガスはＡｒ：Ｎ２　が１：２の混合ガスで全圧力は１ｍＴｏｒｒである。このとき、ＴｉおよびＡｌターゲットに加える高周波電力を調整することにより、合金窒化膜の比抵抗を調整することが可能であり、参考例１において、高抵抗膜の面積抵抗値は、８×１０^{9}［Ω／□］とした。

【０１８２】

ここで、第二層の形成方法について説明する。参考例１では、ディッピング法により第二層として酸化イットリウムを形成した。図４は参考例１の説明のための図であり、図４（ａ），（ｂ）はスペーサの保持方法を示す図である。同図（ｂ）は同図（ａ）におけるＡ－Ａ′断面を示す図である。図４において、１０１は第一層の高抵抗膜（図示せず）及び低抵抗部（図示せず）が形成されたスペーサ基板、１０２はスペーサ基板１０１中の第二の形成領域、１０３はスペーサ保持部、１０４は駆動伝達部、Ｌはスペーサ基板押え部の長さを示す。

【０１８３】

参考例１においては、駆動伝達部１０４は上下方向に移動可能な駆動機構に接続し、スペーサ基板１０１を矢印の方向に駆動する。また押え部Ｌの長さは１．２ｍｍとした。参考例１において、ディッピングのための塗布溶液としては、酸化イットリウムのカルボン酸塩溶液であるＳＹＭ－Ｙ０１（高純度化学研究所（株）製）を用いた。

【０１８４】

スペーサ基板１０１を上記駆動機構に接続し、塗布溶液に第二層の形成部１０２の上端まで浸せき後、１０ｍｍ／ｍｉｎの引き上げ速度でスペーサを引き上げて塗布液をスペーサの一部に塗布した。次に、１２０℃／１０ｍｉｎ乾燥後、４５０℃／２ｈｒに保持して第二層の酸化イットリウム層を１０２の領域に形成した。

【０１８５】

以上のように完成した、図１および図２に示されるような表示パネルを用いた画像表示装置において、各冷陰極素子（表面伝導型放出素子）１０１２には、容器外端子Ｄｘ１～Ｄｘｍ、Ｄｙ１～Ｄｙｎを通じ、走査信号及び変調信号を不図示の信号発生手段よりそれぞれ印加することにより電子を放出させ、メタルバック１０１９には、高圧端子Ｈｖを通じて高圧を印加することにより放出電子ビームを加速し、蛍光膜１０１８に電子を衝突させ、各色蛍光体１３０１（図２３のＲ，Ｇ，Ｂ）を励起・発光させることで画像を表示した。なお、高圧端子Ｈｖへの印加電圧Ｖａは５［ｋＶ］乃至３０［ｋＶ］、各配線１０１３、１０１４間への印加電圧Ｖｆは１４［Ｖ］とした。

【０１８６】

このとき、スペーサ１０２０に近い位置にある冷陰極素子１０１２からの放出電子による発光スポットも含め、２次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができ、スペーサ１０２０を設置してもビームずれがなく高品位な画像を得ることが可能となった。

【０１８７】

［参考例２］

スペーサの材質としては青板ガラス、低抵抗膜としてはスパッタ法で形成したＡｌを用いた。

【０１８８】

低抵抗膜の形成方法について説明すると、両面（スペーサの一番広い面）に低抵抗膜材料としてＡｌをスパッタ法で形成した後、サンドブラストを用いて両端を残して一部を除去して形成した。

【０１８９】

参考例２においては、第一層である高抵抗膜は参考例１と同様なものであり、参考例１

と同様な方法で形成した。

【０１９０】

参考例２においては、第二層はスペーサを保持しながらスパッタ法を用いて形成した。この方法について、図５及び図６を参照して説明する。図５はスペーサ保持方法を説明するための図であり、図６は図５におけるスペーサ押え部の拡大斜視図である。図中、２０１はスペーサ、２０２は第二層形成部、２０３は保持用スペーサ部材、２０４はベース板、２０５は固定用の抑え部を示す。

【０１９１】

参考例２においては、保持用スペーサ部材２０３とスペーサ２０１をベース板２０４上で固定用押え部２０５で挟み込み保持することにより、スパッタ時において、第二層形成部２０２と保持部に挟まれた非形成部とを分離させている。参考例２において、第二層は酸化クロムターゲットをＡｒ中でスパッタすることにより、約５ｎｍの厚みに酸化クロム層を形成した。なお、第二層の形成領域はフェースプレート側の約半分の領域とした。

【０１９２】

また、スペーサの高さは２．５ｍｍ、スペーサの長さは６０ｍｍ、スペーサの厚みは略０．２ｍｍとした。

【０１９３】

また、参考例１と同様にスペーサ１０２０は、基板１０１１側では行方向配線１０１３（線幅０．３ｍｍ）上に、フェースプレート１０１７側ではメタルバック１０１９面上に、導電ペーストと絶縁ペーストより成りＰｄＯを主成分とするペースト材に、表面にＡｕめっきを施した粒状のガラスフィラーを分散させて形成した導電性ペースト（不図示）を介して配置し、上記気密容器の封着と同時に、大気中で４００℃乃至５００℃で１０分以上焼成することで、接着しかつ電気的な接続も行った。

【０１９４】

画像形成装置を６ｋＶの加速電圧を加えたところ、スペーサ近傍においてもビームずれがなく高品位な画像を得ることが可能となった。

【０１９５】

以上説明したように、参考例２においても、量産性の優れる方法で第二層を部分的に形成したスペーサを有する画像形成装置を得ることが可能となった。

【０１９６】

［参考例３］

参考例３においては、第二層はマスクを用いてスパッタ法で形成され、第二層の形成領域はスペーサの中央部となる。

【０１９７】

図７を参照すると、３０１はスペーサ、３０２はスパッタ時のマスクであり、３０３はマスク開口部を示す。なお、参考例３において開口部の幅Ｌは２ｍｍとした。

【０１９８】

マスク３０２を用いることにより、マスク開口部３０３のスペーサ３０１の表面に第二層を形成した。なお、参考例３ではスパッタターゲットとしては酸化ニオブを用いアルゴン雰囲気中でスパッタすることにより５ｎｍの厚さに酸化ニオブ層を形成した。

【０１９９】

また、第二層の形成に先立ち、第一層の高抵抗膜は酸化ニッケルターゲットを用いＡｒ雰囲気中でスパッタすることにより１００ｎｍの厚さに形成した。なお、第一層は全面に被覆されるものであり、第一層の形成時には、マスク３０２は用いなかった。

【０２００】

以上のようにして作成したスペーサを用いて、参考例１と同様な画像表示装置を作製したところ、スペーサ近傍においてもビームずれがなく高品位な画像を得ることが可能となった。

【０２０１】

以上説明したように、参考例３においても、量産性の優れる方法で第二層を部分的に形

成したスペーサを有する画像形成装置を得ることが可能となった。

【０２０２】

［参考例４］

参考例４においては、平面フィールドエミッション（ＦＥ）型電子放出素子を電子放出素子として用いた例を示す。

【０２０３】

図２４は、平面ＦＥ型電子放出電子源の上面図であり、３１０１は電子放出部、３１０３及び３１０４は電子放出部３１０１に電位を与える一対の素子電極、３１１３は行方向配線である。また、３１１４は列方向配線、１０２０はスペーサである。

【０２０４】

素子電極３１０３，３１０４間に電圧を印加することにより電子放出部３１０１内の鋭利な先端部より電子が放出され、電子源と対向して設けられた加速電圧（図示せず）に電子が引き寄せられて蛍光体（図示せず）に衝突し蛍光体を発光させる。参考例４に於いて、参考例１と同様な方法でスペーサを形成して配置し画像表示装置を形成し、参考例１と同じスペーサを用いて同様に駆動させたところ、スペーサ近傍においてもビームずれが抑制された高品位な画像を得ることが可能となった。

【０２０５】

以上説明したように、参考例４においても、量産性の優れる方法で第二層を部分的に形成したスペーサを有する画像形成装置を得ることが可能となった。

【０２０６】

［参考例５］

図３は、参考例５を説明するための一部を切り抜いた画像表示装置斜視図である。参考例５においては、第二層の形成領域がスペーサの電子源基板側に位置する。

【０２０７】

図３において、１５０１は第二層非形成領域、１５０２は第二層の形成領域であり、他の符号は参考例１と同じである。

【０２０８】

参考例５の第二層の形成方法及び画像形成装置の作製方法は参考例１と同一である。なお、参考例１と異なるのは、スペーサのフェースプレート－リアプレート間の方向の長さを３．６ｍｍ、図４における押え部Ｌの長さを１．１ｍｍとした点である。

【０２０９】

参考例５の画像表示装置においても、スペーサ近傍においてもビームずれがなく高品位な画像を得ることが可能となった。

【０２１０】

以上説明したように、参考例５においても、量産性の優れる方法で第二層を部分的に形成したスペーサを有する画像形成装置を得ることが可能となった。

【０２１１】

［実施例］

実施例においては、スペーサは画像表示装置の表示領域内にあるだけでなく表示領域外にも外延し、第二層の形成領域が、画像表示装置の表示領域内のみに配置され、画像表示装置の表示領域外には配置されない。図８及び図９は本実施例を説明するための図であり、図８は画像形成装置において画像形成部とスペーサ配置との関係を説明するための図、図９はスペーサに第二層を形成方法する際のスペーサの保持方法を説明図である。

【０２１２】

図中、６０１は画像形成領域、１０１は第一層の高抵抗膜（図示せず）及び低抵抗部（図示せず）が形成されたスペーサ基板、１０２はスペーサ基板１０１中の第二層の形成領域、１０３はスペーサ保持部、１０４は駆動伝達部を示す。

【０２１３】

本実施例においては、図８に示す様にスペーサ基板１０１は耐大気圧構造を実現するためにパネル中に配置されており、この中で、第二層の形成領域を略画像形成領域のみとして

いる。また、一枚のスペーササイズは４ｍｍＨ×２００ｍｍＬ×０．２ｍｍＷとしこのうち、１８０ｍｍＬの長さの部分に第二層を形成している。

【０２１４】

本方法を用いることにより、電子が空間中に多数飛翔する画像形成領域６０１に第二層を形成することにより、画像形成部内での電子軌道の乱れを抑制し、スペーサ基板の全面に第二層を形成した場合と同様、高品位な画像形成装置の提供が可能となった。

【０２１５】

なお、第一層及び第二層は参考例１と同様の手法を用いて作製した。このとき、図９に示す様に、第二層１０２の形成時のみ基板の引き上げ方向を変えて作製した。図９において、紙面上の面がスペーサの最大面積を有する面であり、本実施例においては、裏面と紙面上の面を用いてスペーサを保持している。

【０２１６】

以上説明したように、本実施例においても、量産性の優れる方法で第二層を部分的に形成したスペーサを有する画像形成装置を得ることが可能となった。

【０２１７】

また、以上説明したように、部分的に層を形成するようにしたことによって、保持部に対する制限が緩和され、保持治具からのスペーサの脱落を防止でき、また、セッティングの手間も減少する。また、それにより歩留まりが向上する。特に第一層と第二層を形成する場合は、成膜工程が増えるため、歩留まりを向上できる本発明の適用が有効である。

【０２１８】

ここで、図２９（ａ）及び図２９（ｂ）にスパッタ法を用いて成膜する場合のスペーサ保持治具の構成を示す。図２９（ａ）はスペーサ押さえ部の拡大図であり、図５（ｂ）はそのＡ－Ａ’断面図である。５００１はスペーサ、５００２はスペーサ保持部、５００３はベース板である。本願に関わる発明において、この用な保持治具を用いる必要はない。

【０２１９】

［その他の実施例］

また、本発明は、表面伝導型電子放出素子（ＳＣＥ： Surface Conduction Electron Emitter）以外の冷陰極型電子放出素子のうち、いずれの電子放出素子に対しても適用できる。具体例としては、本出願人による特開昭６３－２７４０４７号公報に記載されたような対向する一対の電極を電子源を成す基板面に沿って構成した電界放出型の電子放出素子がある。

【０２２０】

また、本発明は、単純マトリクス型以外の電子源を用いた画像形成装置に対しても適用できる。例えば、本出願人による特開平２－２５７５５１号公報等に記載されたような制御電極を用いてＳＣＥの選択を行う画像形成装置において、電子源と制御電極間等に本発明のスペーサを用いることができる。

【０２２１】

また、本発明の思想によれば、本発明による画像形成装置は表示用に限られるものではなく、感光性ドラムと発光ダイオード等で構成された光プリンターの発光ダイオード等を代替する発光源として、本発明の画像形成装置を用いることもできる。またこの際、上述のｍ本の行方向配線とｎ本の列方向配線を、適宜選択することで、ライン状発光源だけでなく、２次元状の発光源としても応用できる。

【０２２２】

また、本発明の思想によれば、例えば電子顕微鏡等のように、電子源からの放出電子の被照射部材が、画像形成部材以外の部材である場合についても、本発明は適用できる。従って、本発明は被照射部材を特定しない電子線装置としての形態もとり得る。

【０２２３】

【発明の効果】

以上説明したように本発明によれば、スペーサ表面に２次電子放出係数の小さい第二層の量産性の優れる方法を用いて部分的に設けることにより、スペーサ近傍においてスペーサ

への電子ビームの吸引が緩和されて、スペーサ近傍の画像の不均一性が低減される。従って、スペーサ近傍の画像の不均一性が低減された画像形成装置を安価に提供することができる。

【０２２４】

更に、第二層の形成時において、装置内で空間中に露出される面のうち最大面積を有する面をスペーサ基板を保持する面として、ここに保持治具を当接させて保持することにより、作製中のスペーサ基板の保持力を大きくすることができる。このために、スペーサの落下等による歩留まりの低下を大幅に抑制することが可能となる。

【０２２５】

また、電子被照射体は特定せず、潜像を形成する装置や電子顕微鏡などのマルチ平面電子源を成す電子発生装置においても同様の効果を発揮できる。

【図面の簡単な説明】

【図１】　参考形態及び参考例１による画像表示装置の、表示パネルの一部を切り欠いて示した斜視図。

【図２】　参考例１である表示パネルのＡ－Ａ′断面図。

【図３】　参考例５を説明するための図であり、表示パネルの一部を切り欠いて示した斜視図である。

【図４】　参考例１を説明するための図であり、第二層の形成方法の説明図である。

【図５】　参考例２を説明するための図であり、第二層の形成方法の説明図である。

【図６】　参考例２を説明するための図であり、第二層の形成方法の説明図である。

【図７】　参考例３を説明するための図であり、第二層の形成方法の説明図である。

【図８】　本発明の実施例を説明するための図であり、画像形成装置において画像形成部とスペーサ配置との関係の説明図である。

【図９】　本発明の実施例を説明するための図であり、スペーサに第二層を形成する際のスペーサの保持方法の説明図である。

【図１０】　参考形態及び本発明の実施形態による平面型の表面伝導型放出素子の平面図（ａ），断面図（ｂ）。

【図１１】　参考形態及び本発明の実施形態によるマルチ電子ビーム源の基板の一部断面図。

【図１２】　参考形態及び本発明の実施形態によるマルチ電子ビーム源の基板の平面図。

【図１３】　参考形態及び本発明の実施形態による垂直型の表面伝導型放出素子の断面図。

【図１４】　参考形態及び本発明の実施形態による表面伝導型放出素子の典型的な特性を示すグラフ。

【図１５】　図４の平面型の表面伝導型放出素子の製造工程を示す断面図。

【図１６】　通電フォーミング処理の際の印加電圧波形。

【図１７】　通電活性化処理の際の印加電圧波形（ａ），放出電流Ｉｅの変化（ｂ）。

【図１８】　図７の垂直型の表面伝導型放出素子の製造工程を示す断面図。

【図１９】　参考形態及び本発明の実施形態による画像表示装置の駆動回路の概略構成を示すブロック図。

【図２０】　参考形態及び本発明の実施形態によるはしご型配列の電子源の模式的平面図。

【図２１】　参考形態及び本発明の実施形態によるはしご型配列の電子源を持つ平面型表示装置の斜視図。

【図２２】　表示パネルのフェースプレートの蛍光体配列を例示した平面図。

【図２３】　表示パネルのフェースプレートの蛍光体配列を例示した平面図。

【図２４】　参考例４を説明するための図であり、電子源の説明図である。

【図２５】　従来例による表面伝導型放出素子。

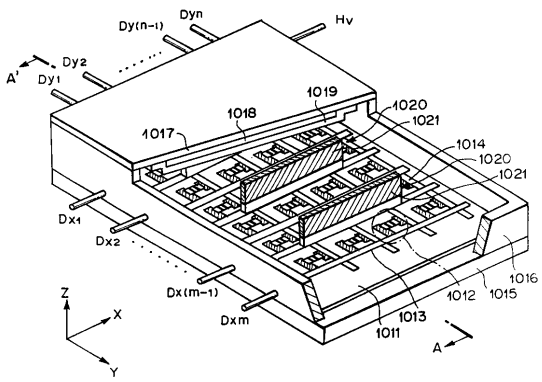
【図２６】　従来例によるＦＥ型素子。

【図２７】　従来例によるＭＩＭ型素子。

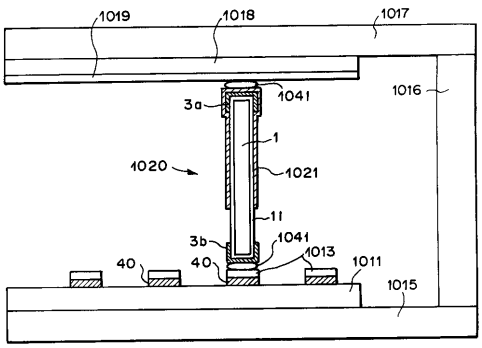
【図２８】　従来例による画像表示装置の表示パネルの一部を切り欠いて示した斜視図。
【図２９】　比較のための成膜時のスペーサ固定方法の説明図。
【符号の説明】
１　絶縁性部材
２　高抵抗膜
３ａ，３ｂ　低抵抗部
１２，３１０４，３１０５　Ｘ方向配線
１３，３１０６，３１０７　Ｙ方向配線
１４　層間絶縁層
１５　電子放出素子
１８　電子放出形成用薄膜（電子放出部を含む薄膜）
２０　マスク
２０ａ　開口
２３，３１０１　電子放出部
３０，３２　電流計
３１，３３　電源
３４　アノード電極
５７，１５１　凹部
５８　導電性接続部
１０１　スペーサ基板
１０２　スペーサ基板中の第二層の形成領域
１０３　スペーサ保持部
１０４　駆動伝達部
１４０，１５０　絶縁性基板
２０１　スペーサ
２０２　第二層形成部
２０３　保持用スペーサ部材
２０４　ベース板
２０５　固定用抑え部
３０１，５００１　スペーサ
３０２　スパッタ時のマスク
３０３　マスク開口部
５００　ディスプレイパネル
５０１　駆動回路
５０２　ディスプレイパネルコントローラ
５０３　マルチプレクサ
５０４　デコーダ
５０５　入出力インターフェース回路
５０６　ＣＰＵ
５０７　画像生成回路
５０８，５０９，５１０　画像メモリインターフェース回路
５１１　画像入力インターフェース回路
５１２，５１３　ＴＶ信号受信回路
５１４　入力部
１０２０　スペーサ
１０２１，１５０２　第二層形成領域
１５０１　第二層非形成領域
１７０１　表示パネル
１７０２　走査回路
１７０３　制御回路

１７０４　シフトレジスタ
１７０５　ラインメモリ
１７０６　同期信号分離回路
１７０７　変調信号発生器
３００１　絶縁性基板
３００２　電子放出部形成用薄膜
３００３，３１０１　電子放出部
３００４　電子放出部を含む薄膜
３１０２，３１０３　電子放出部３１０１に電位を与える一対の素子電極
３１１３　行方向配線
３１１４　列方向配線
Ｌ　スペーサ基板押え部の長さ

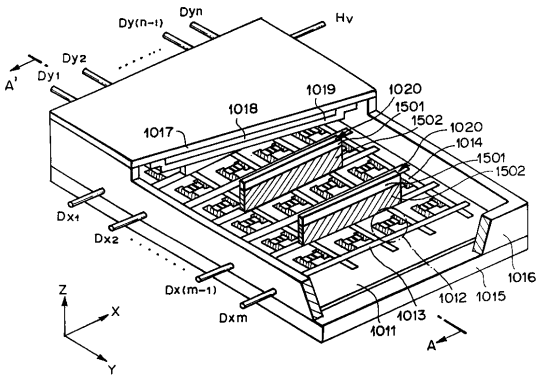
【図１】



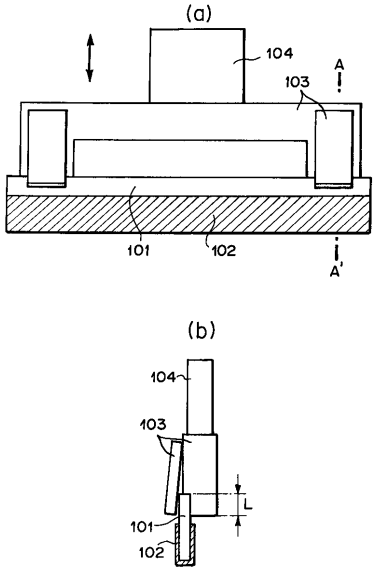
【図２】



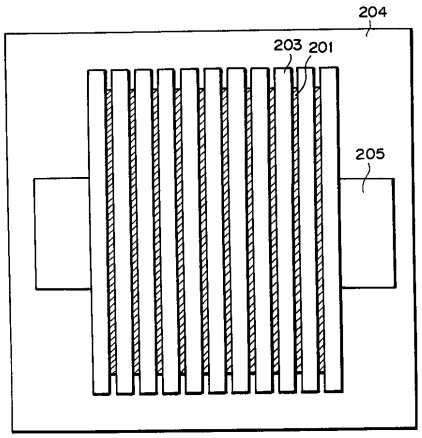
【図３】



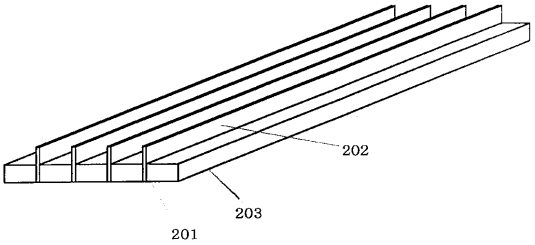
【図４】


(a)
104
A
103
101
102
A'
(b)
104
103
L
101
102

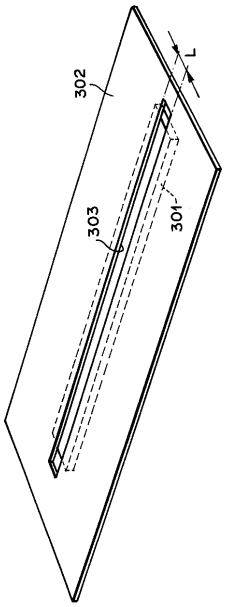
【図５】


204
203
201
205

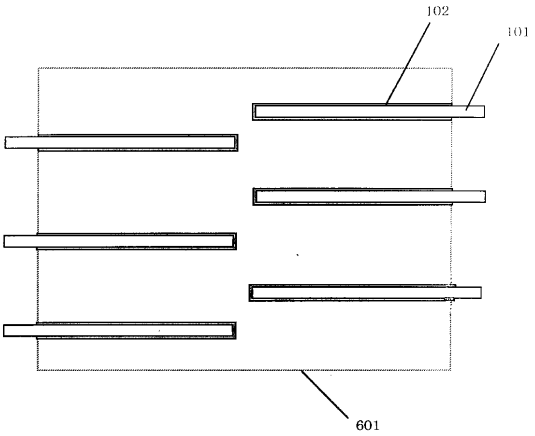
【図６】


202
203
201

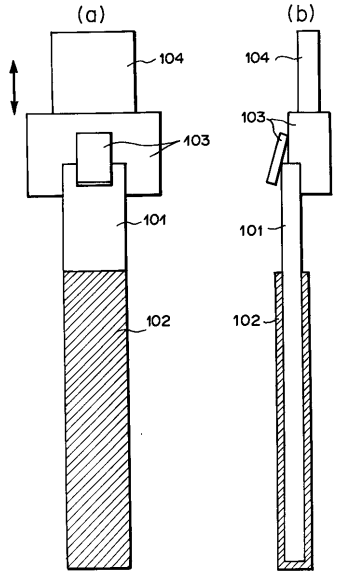
【図７】


302
L
303
301

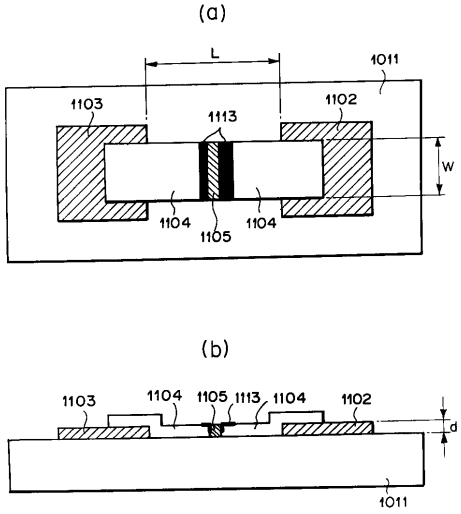
【図８】


102
101
601

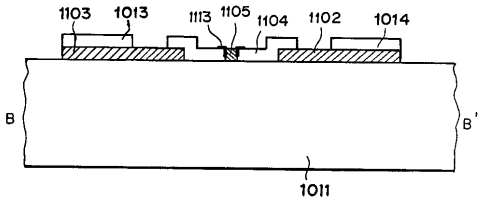
【図９】



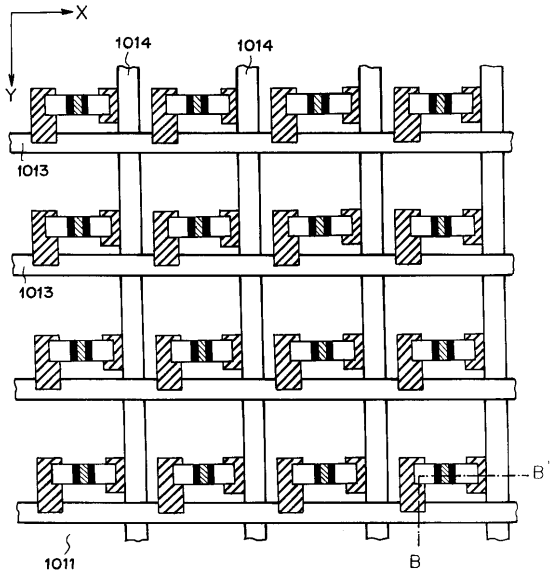
【図１０】



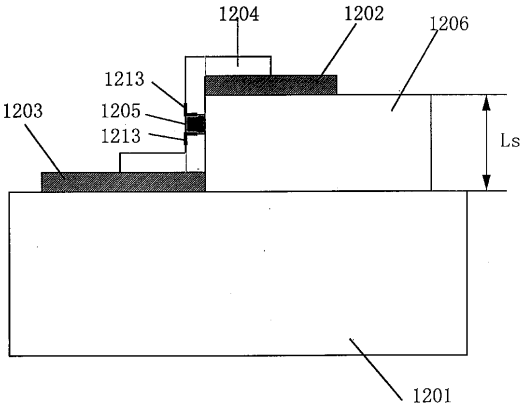
【図１１】



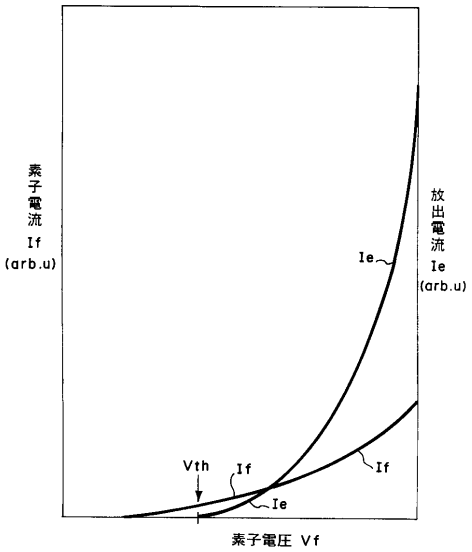
【図１２】



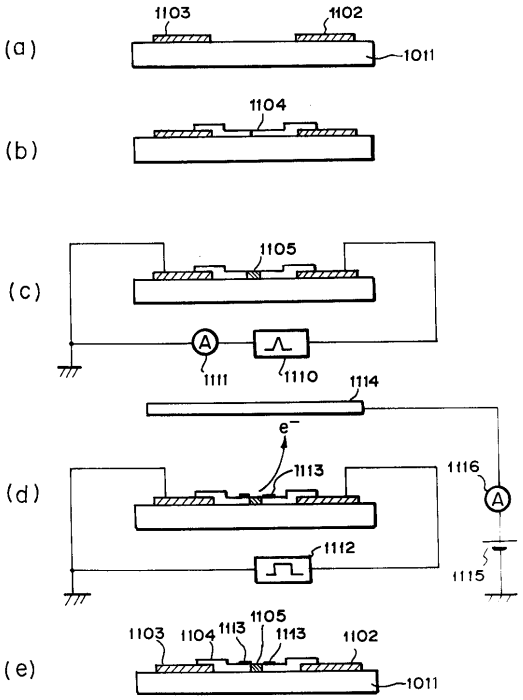
【図１３】



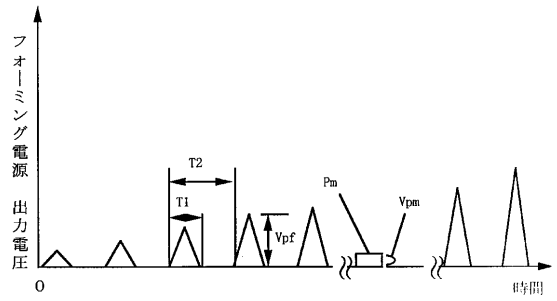
【図１４】



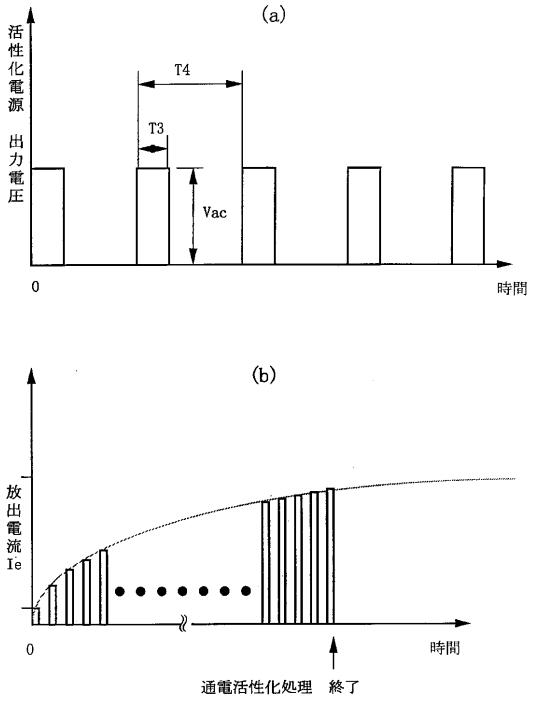
【図１５】



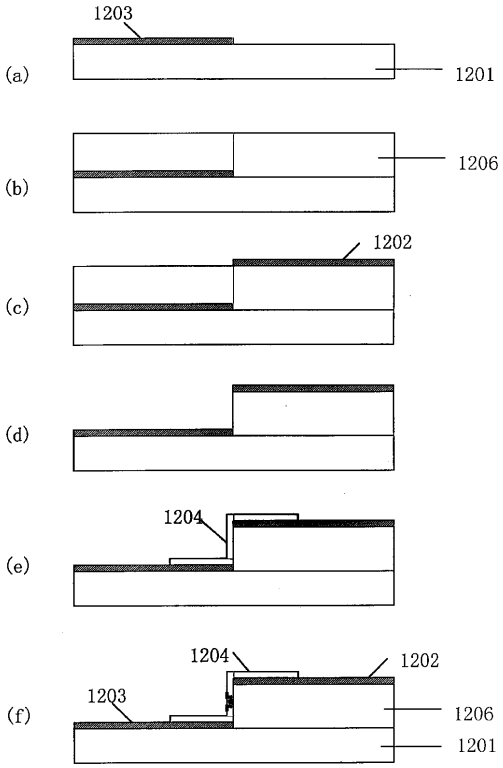
【図１６】



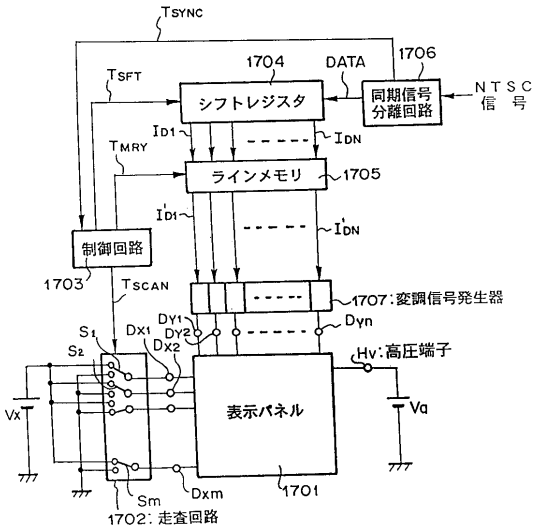
【図１７】



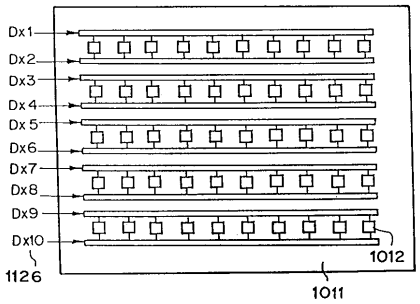
【図１８】



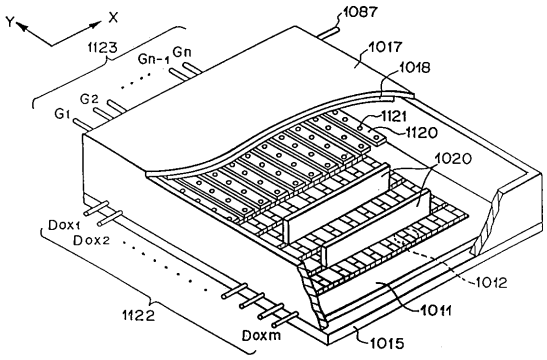
【図１９】



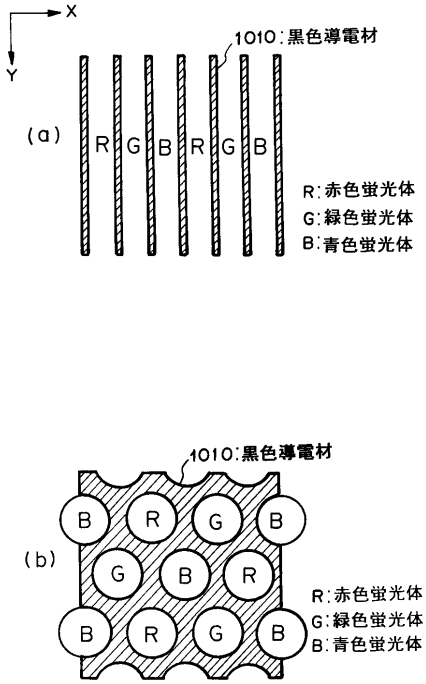
【図２０】



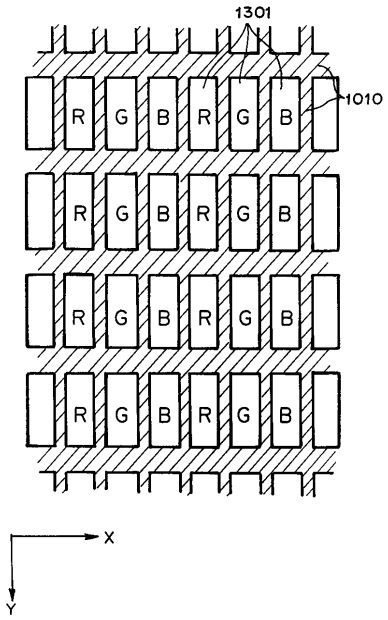
【図２１】



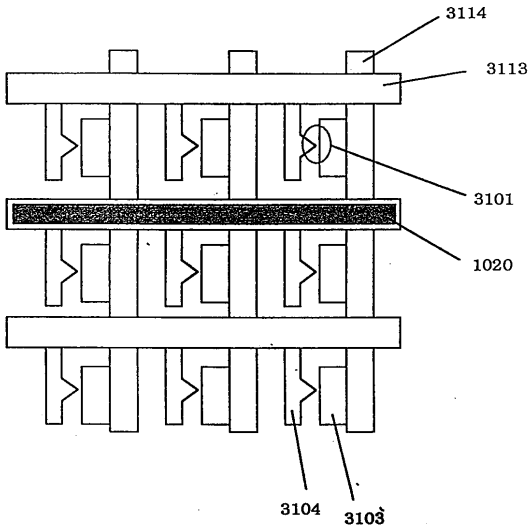
【図２２】



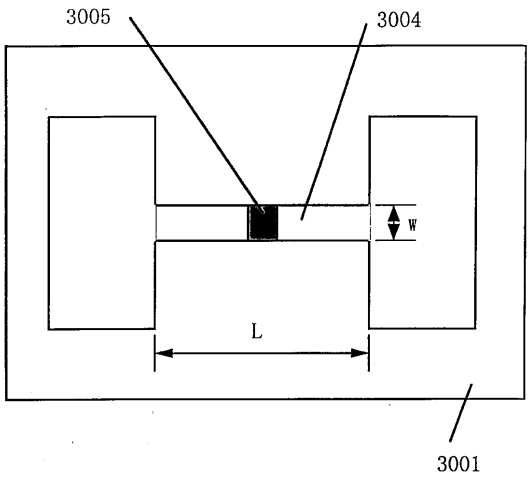
【図２３】



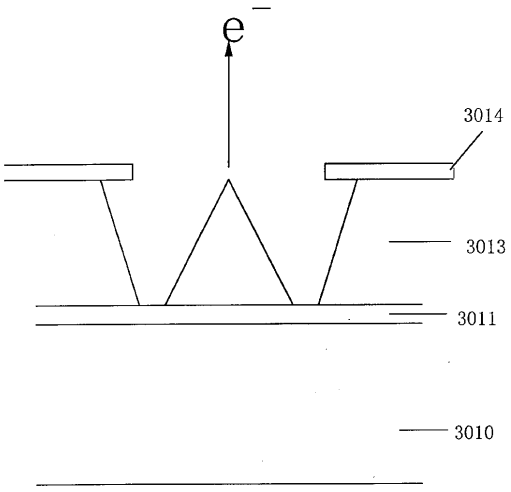
【図２４】



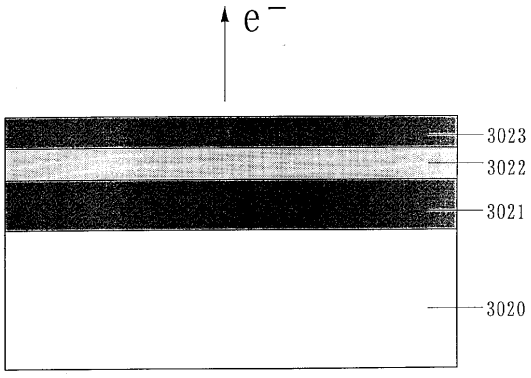
【図２５】



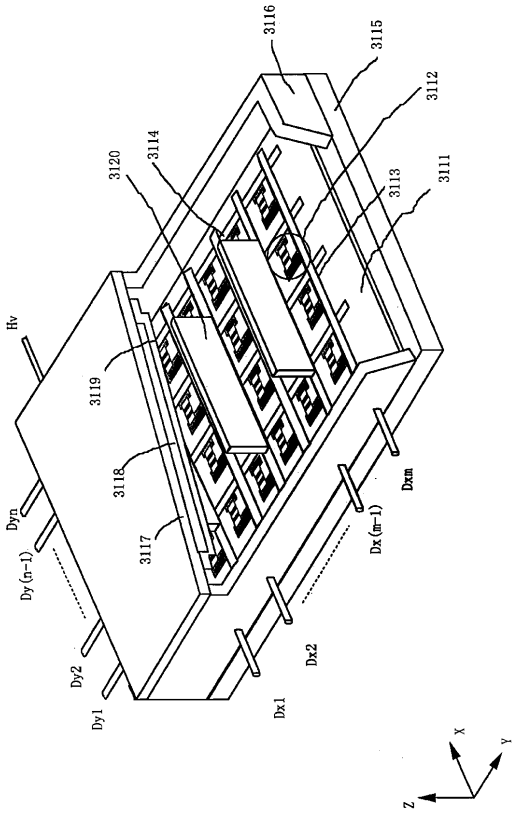
【図２６】



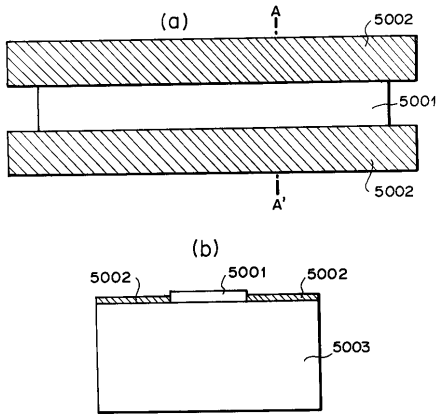
【図２７】


e⁻
3023
3022
3021
3020

【図２８】


3116
3115
3112
3120
3114
3113
3111
Hv
3119
3118
3117
Dyn
Dy(n-1)
Dy2
Dy1
Dxm
Dx(m-1)
Dx2
Dx1
X
Y
Z

【図２９】


(a)
A
5002
5001
5002
A'
(b)
5002
5001
5002
5003

フロントページの続き

(58)調査した分野(Int.Cl.[7], ＤＢ名)
H01J 9/24
H01J 29/87
H01J 31/12