

MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国 (除另有指明，要求每一种可提供的地区
保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

- 包括国际检索报告 (条约第21条(3))。

像素驱动电路及显示面板

技术领域

[0001] 本申请涉及显示技术领域，具体涉及一种像素驱动电路及显示面板。

背景技术

[0002] OLED(Organic Light Emitting Diode, 有机发光二极管)显示面板具有高亮度、宽视角、响应速度快、低功耗等优点，目前已被广泛地应用于高性能显示领域中。其中，在OLED显示面板中，像素被设置成包括多行、多列的矩阵状，每一像素通常采用由两个晶体管与一个电容构成，俗称2T1C电路，但晶体管存在阈值电压漂移的问题，因此OLED像素驱动电路需要相应的补偿结构。目前，OLED像素驱动电路的补偿结构较为复杂，其操作难度较大，且发光器件的发光时间较短。

发明概述

技术问题

[0003] 本申请实施例的目的在于提供一种像素驱动电路及显示面板，能够解决现有的像素驱动电路的补偿结构较为复杂，在设计布局时占用大量面积的技术问题。

问题的解决方案

技术解决方案

[0004] 本申请实施例提供一种像素驱动电路，包括：补偿模块、发光模块、开关模块以及探测模块；所述补偿模块、所述开关模块以及所述探测模块均与所述发光模块连接，所述探测模块与所述补偿模块连接；

[0005] 所述补偿模块接入第一控制信号以及数据信号，所述补偿模块用于在所述第一控制信号的控制下将所述数据信号输出至所述发光模块；

[0006] 所述探测模块接入第二控制信号以及第三控制信号，所述探测模块用于在所述第二控制信号的控制下将初始电压输出至所述发光模块，所述探测模块还用于在所述第三控制信号的控制下检测所述发光模块的阈值电压；

[0007] 所述补偿模块还用于在所述第一控制信号的控制下根据所述阈值电压对所述数

据信号进行补偿；

[0008] 所述开关模块用于在所述发光模块发光时截止；

[0009] 所述发光模块包括第一晶体管以及发光器件；

[0010] 所述第一晶体管的栅极电性连接于第一节点，所述第一晶体管的源极电性连接于第二节点，所述第一晶体管的漏极电性连接于第三节点；

[0011] 所述发光器件的阳极电性连接于电源电压，所述发光器件的阴极电性连接于所述第二节点；

[0012] 所述第一控制信号，所述第二控制信号以及所述第三控制信号均由外部时序器提供。

[0013] 在本申请所述的像素驱动电路中，所述补偿模块包括第二晶体管以及存储电容；

[0014] 所述第二晶体管的栅极电性连接于所述第一控制信号，所述第二晶体管的源极电性连接于所述数据信号，所述第二晶体管的漏极电性连接于所述第一节点；

[0015] 所述存储电容的第一端电性连接于所述第一节点，所述存储电容的第二端电性连接于所述第三节点。

[0016] 在本申请所述的像素驱动电路中，所述探测模块包括第一数字开关以及第二数字开关；

[0017] 所述第一数字开关的第一端以及所述第二数字开关的第一端均电性连接于所述第三节点，所述第一数字开关的第二端电性连接于所述初始电压，所述第二数字开关的第二端电性连接于外部探测电路，所述外部探测电路用于探测所述阈值电压，所述第一数字开关的控制端电性连接于所述第二控制信号，所述第二数字开关的控制端电性连接于所述第三控制信号。

[0018] 在本申请所述的像素驱动电路中，所述开关模块包括第三晶体管；

[0019] 所述第三晶体管的栅极电性连接于所述第一控制信号，所述第三晶体管的源极电性连接于所述电源电压，所述第三晶体管的漏极电性连接于所述第二节点。

[0020] 在本申请所述的像素驱动电路中，所述第一晶体管、所述第二晶体管以及所述第三晶体管均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管或非晶硅薄膜晶体管。

- [0021] 在本申请所述的像素驱动电路中，所述像素驱动电路的时序包括外部探测时序以及电路工作时序；
- [0022] 所述外部探测时序包括第一初始化阶段以及感测阶段；
- [0023] 在所述第一初始化阶段，所述第一控制信号以及所述第二控制信号均为高电位，所述第三控制信号为低电位，所述第一晶体管的栅极接入所述数据信号的参考电压，所述第一晶体管的漏极接入所述初始电压；
- [0024] 在所述感测阶段，所述第一控制信号以及所述第三控制信号均为高电位，所述第二控制信号为低电位，所述第一晶体管的源极继续接入所述数据信号的参考电压，所述外部探测电路检测到所述第一晶体管的漏极输出的电压以供计算出所述第一晶体管的阈值电压；
- [0025] 所述电路工作时序包括第二初始化阶段、补偿阶段以及发光阶段；
- [0026] 在所述第二初始化阶段，所述第一控制信号以及所述第二控制信号均为高电位，所述第三控制信号为低电位，所述第一晶体管的栅极接入所述数据信号的参考电压，所述第一晶体管的漏极接入所述初始电压；
- [0027] 在所述补偿阶段，所述第一控制信号以及所述第二控制信号均为高电位，所述第三控制信号为低电位，所述补偿模块根据所述阈值电压对所述数据信号进行补偿；
- [0028] 在所述发光阶段，所述第一控制信号、所述第二控制信号以及所述第三控制信号均为低电位，所述发光模块发光。
- [0029] 在本申请所述的像素驱动电路中，流经所述发光器件的电流与所述第一晶体管的阈值电压无关。
- [0030] 本申请实施例还提供一种像素驱动电路，包括：补偿模块、发光模块、开关模块以及探测模块；所述补偿模块、所述开关模块以及所述探测模块均与所述发光模块连接，所述探测模块与所述补偿模块连接；
- [0031] 所述补偿模块接入第一控制信号以及数据信号，所述补偿模块用于在所述第一控制信号的控制下将所述数据信号输出至所述发光模块；
- [0032] 所述探测模块接入第二控制信号以及第三控制信号，所述探测模块用于在所述第二控制信号的控制下将初始电压输出至所述发光模块，所述探测模块还用于

在所述第三控制信号的控制下检测所述发光模块的阈值电压；

[0033] 所述补偿模块还用于在所述第一控制信号的控制下根据所述阈值电压对所述数据信号进行补偿；

[0034] 所述开关模块用于在所述发光模块发光时截止。

[0035] 在本申请所述的像素驱动电路中，所述发光模块包括第一晶体管以及发光器件；

[0036] 所述第一晶体管的栅极电性连接于第一节点，所述第一晶体管的源极电性连接于第二节点，所述第一晶体管的漏极电性连接于第三节点；

[0037] 所述发光器件的阳极电性连接于电源电压，所述发光器件的阴极电性连接于所述第二节点。

[0038] 在本申请所述的像素驱动电路中，所述补偿模块包括第二晶体管以及存储电容；

[0039] 所述第二晶体管的栅极电性连接于所述第一控制信号，所述第二晶体管的源极电性连接于所述数据信号，所述第二晶体管的漏极电性连接于所述第一节点；

[0040] 所述存储电容的第一端电性连接于所述第一节点，所述存储电容的第二端电性连接于所述第三节点。

[0041] 在本申请所述的像素驱动电路中，所述探测模块包括第一数字开关以及第二数字开关；

[0042] 所述第一数字开关的第一端以及所述第二数字开关的第一端均电性连接于所述第三节点，所述第一数字开关的第二端电性连接于所述初始电压，所述第二数字开关的第二端电性连接于外部探测电路，所述外部探测电路用于探测所述阈值电压，所述第一数字开关的控制端电性连接于所述第二控制信号，所述第二数字开关的控制端电性连接于所述第三控制信号。

[0043] 在本申请所述的像素驱动电路中，所述开关模块包括第三晶体管；

[0044] 所述第三晶体管的栅极电性连接于所述第一控制信号，所述第三晶体管的源极电性连接于所述电源电压，所述第三晶体管的漏极电性连接于所述第二节点。

[0045] 在本申请所述的像素驱动电路中，所述第一晶体管、所述第二晶体管以及所述第三晶体管均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管或非晶硅薄

膜晶体管。

- [0046] 在本申请所述的像素驱动电路中，所述像素驱动电路的时序包括外部探测时序以及电路工作时序；
- [0047] 所述外部探测时序包括第一初始化阶段以及感测阶段；
- [0048] 在所述第一初始化阶段，所述第一控制信号以及所述第二控制信号均为高电位，所述第三控制信号为低电位，所述第一晶体管的栅极接入所述数据信号的参考电压，所述第一晶体管的漏极接入所述初始电压；
- [0049] 在所述感测阶段，所述第一控制信号以及所述第三控制信号均为高电位，所述第二控制信号为低电位，所述第一晶体管的源极继续接入所述数据信号的参考电压，所述外部探测电路检测到所述第一晶体管的漏极输出的电压以供计算出所述第一晶体管的阈值电压；
- [0050] 所述电路工作时序包括第二初始化阶段、补偿阶段以及发光阶段；
- [0051] 在所述第二初始化阶段，所述第一控制信号以及所述第二控制信号均为高电位，所述第三控制信号为低电位，所述第一晶体管的栅极接入所述数据信号的参考电压，所述第一晶体管的漏极接入所述初始电压；
- [0052] 在所述补偿阶段，所述第一控制信号以及所述第二控制信号均为高电位，所述第三控制信号为低电位，所述补偿模块根据所述阈值电压对所述数据信号进行补偿；
- [0053] 在所述发光阶段，所述第一控制信号、所述第二控制信号以及所述第三控制信号均为低电位，所述发光模块发光。
- [0054] 在本申请所述的像素驱动电路中，流经所述发光器件的电流与所述第一晶体管的阈值电压无关。
- [0055] 在本申请所述的像素驱动电路中，所述第一控制信号，所述第二控制信号以及所述第三控制信号均由外部时序器提供。
- [0056] 本申请实施例还提供一种显示面板，其包括像素驱动电路，所述像素驱动电路包括：补偿模块、发光模块、开关模块以及探测模块；所述补偿模块、所述开关模块以及所述探测模块均与所述发光模块连接，所述探测模块与所述补偿模块连接；

- [0057] 所述补偿模块接入第一控制信号以及数据信号，所述补偿模块用于在所述第一控制信号的控制下将所述数据信号输出至所述发光模块；
- [0058] 所述探测模块接入第二控制信号以及第三控制信号，所述探测模块用于在所述第二控制信号的控制下将初始电压输出至所述发光模块，所述探测模块还用于在所述第三控制信号的控制下检测所述发光模块的阈值电压；
- [0059] 所述补偿模块还用于在所述第一控制信号的控制下根据所述阈值电压对所述数据信号进行补偿；
- [0060] 所述开关模块用于在所述发光模块发光时截止。
- [0061] 在本申请所述的显示面板中，所述发光模块包括第一晶体管以及发光器件；
- [0062] 所述第一晶体管的栅极电性连接于第一节点，所述第一晶体管的源极电性连接于第二节点，所述第一晶体管的漏极电性连接于第三节点；
- [0063] 所述发光器件的阳极电性连接于电源电压，所述发光器件的阴极电性连接于所述第二节点。
- [0064] 在本申请所述的显示面板中，所述补偿模块包括第二晶体管以及存储电容；
- [0065] 所述第二晶体管的栅极电性连接于所述第一控制信号，所述第二晶体管的源极电性连接于所述数据信号，所述第二晶体管的漏极电性连接于所述第一节点；
- [0066] 所述存储电容的第一端电性连接于所述第一节点，所述存储电容的第二端电性连接于所述第三节点。
- [0067] 在本申请所述的显示面板中，所述探测模块包括第一数字开关以及第二数字开关；
- [0068] 所述第一数字开关的第一端以及所述第二数字开关的第一端均电性连接于所述第三节点，所述第一数字开关的第二端电性连接于所述初始电压，所述第二数字开关的第二端电性连接于外部探测电路，所述外部探测电路用于探测所述阈值电压，所述第一数字开关的控制端电性连接于所述第二控制信号，所述第二数字开关的控制端电性连接于所述第三控制信号。

发明的有益效果

有益效果

- [0069] 本申请实施例提供的像素驱动电路及显示面板，采用3T1C结构的像素驱动电

路，并通过探测每一像素中的驱动晶体管的阈值电压进而进行有效补偿，该像素驱动电路的补偿结构较为简单，从而在设计时并不需要占用大量面积。

对附图的简要说明

附图说明

[0070] 为了更清楚地说明本申请实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0071] 图1为本申请实施例提供的像素驱动电路的结构示意图；

[0072] 图2为本申请实施例提供的像素驱动电路的电路示意图；

[0073] 图3为申请实施例提供的像素驱动电路的外部探测时序的时序图；以及

[0074] 图4为申请实施例提供的像素驱动电路的电路工作时序的时序图。

发明实施例

本发明的实施方式

[0075] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述。显然，所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

[0076] 本申请所有实施例中采用的晶体管可以为薄膜晶体管或场效应管或其他特性相同的器件，由于这里采用的晶体管的源极、漏极是对称的，所以其源极、漏极是可以互换的。在本申请实施例中，为区分晶体管除栅极之外的两极，将其中一极称为源极，另一极称为漏极。按附图中的形态规定开关晶体管的中间端为栅极、信号输入端为源极、输出端为漏极。此外本申请实施例所采用的晶体管可以包括P型晶体管和/或N型晶体管两种，其中，P型晶体管在栅极为低电平时导通，在栅极为高电平时截止，N型晶体管为在栅极为高电平时导通，在栅极为低电平时截止。

[0077] 另外，本申请实施例所述的数字开关均包括第一端、第二端以及控制端，其中，当控制端接入高电位信号时，第一端与第二端导通；当控制端接入低电位信

号时，第一端与第二端截止。

[0078] 请参阅图1，图1为本申请实施例提供的像素驱动电路的结构示意图。如图1所示，本申请实施例提供的像素驱动电路，包括：补偿模块104、发光模块101、开关模块102以及探测模块103。补偿模块104、开关模块102以及探测模块103均与发光模块101连接，探测模块103与补偿模块104连接。

[0079] 其中，补偿模块104接入第一控制信号S1以及数据信号Data，补偿模块104用于在第一控制信号S1的控制下将数据信号Data输出至发光模块101。探测模块103接入第二控制信号S2以及第三控制信号S3，探测模块103用于在第二控制信号S2的控制下将初始电压Vcm输出至发光模块101，探测模块103还用于在第三控制信号S3的控制下检测发光模块101的阈值电压。补偿模块104还用于在第一控制信号S1的控制下根据阈值电压对数据信号Data进行补偿；开关模块102用于在发光模块101发光时截止。

[0080] 具体的，请参阅图2，图2为本申请实施例提供的像素驱动电路的电路示意图。如图2所示，该发光模块101包括第一晶体管T1以及发光器件D。第一晶体管T1的栅极电性连接于第一节点a，第一晶体管T1的源极电性连接于第二节点b，第一晶体管T1的漏极电性连接于第三节点c。发光器件D的阳极电性连接于电源电压VDD，发光器件D的阴极电性连接于所述第二节点b。在一些实施例中，该发光器件D可以为有机发光二极管。其中，该第一晶体管T1为驱动晶体管。

[0081] 该补偿模块104包括第二晶体管T2以及存储电容C。第二晶体管T2的栅极电性连接于第一控制信号S1，第二晶体管T2的源极电性连接于数据信号Data，第二晶体管T2的漏极电性连接于第一节点a。存储电容C的第一端电性连接于第一节点a，存储电容C的第二端电性连接于第三节点c。

[0082] 该探测模块103包括第一数字开关M1以及第二数字开关M2。第一数字开关M1的第一端以及第二数字开关M2的第一端均电性连接于第三节点c，第一数字开关M1的第二端电性连接于初始电压Vcm，第二数字开关M2的第二端电性连接于外部探测电路M3，该外部探测电路M3用于探测阈值电压，第一数字开关M1的控制端电性连接于第二控制信号S2，第二数字开关M2的控制端电性连接于第三控制信号S3。

[0083] 该开关模块102包括第三晶体管T3。第三晶体管T3的栅极电性连接于第一控制信号S1，第三晶体管T3的源极电性连接于电源电压VDD，第三晶体管T3的漏极电性连接于第二节点b。

[0084] 需要说明的是，本申请实施例通过将发光器件D设置在第一晶体管T1的源极端，从而可以避免因发光器件D内部的电容及开启电压的不同，造成存储电容C第一端的电压与第二端的电压不同。并且，通过设置第三晶体管T3位于发光器件D的两端，从而可以控制发光器件D发光，避免了发光器件D一直发光，减弱发光器件D老化，进而提高发光器件D寿命。另外，发光器件D的阴极与第一晶体管T1的源极相连，第一晶体管T1在工作时处于饱和状态，因发光器件D的阴极或阳极电阻引起的压降，不影响流经第一晶体管T1的电流，进而提高了电流的均匀性。

[0085] 本申请实施例采用3T1C结构的像素驱动电路，并通过探测每一像素中的驱动晶体管的阈值电压进行有效补偿，用了较少的元器件，结构简单稳定，节约了成本。

[0086] 在一些实施例中，电源电压VDD用于输出一预设电压值。第一晶体管T1、第二晶体管T2以及第三晶体管T3均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管或非晶硅薄膜晶体管。本申请实施例提供的像素驱动电路中的晶体管为同一种类型的晶体管，从而避免不同类型的晶体管之间的差异性对像素驱动电路造成的影响。

[0087] 在一些实施例中，第一控制信号S1，第二控制信号S2以及第三控制信号S3均由外部时序器提供。

[0088] 进一步的，请参阅图3，图3为申请实施例提供的像素驱动电路的外部探测时序的时序图。结合图2、图3所示，本申请实施例的像素驱动电路包括外部探测时序。该外部探测时序包括第一初始化阶段t1以及感测阶段t2；

[0089] 在第一初始化阶段t1，第一控制信号S1以及第二控制信号S2均为高电位，第三控制信号S3为低电位，第一晶体管T1的栅极接入数据信号Data的参考电压Vdata，第一晶体管T1的漏极接入初始电压Vcm。在感测阶段t2，第一控制信号S1以及第三控制信号S3均为高电位，第二控制信号S2为低电位，第一晶体管T1的源极

继续接入数据信号Data的参考电压Vdata，外部探测电路M3检测到第一晶体管T1的漏极输出的电压以供计算出第一晶体管T1的阈值电压。

[0090] 请参阅图4，图4为申请实施例提供的像素驱动电路的电路工作时序的时序图。结合图2、图4所示，本申请实施例的像素驱动电路包括电路工作时序。该电路工作时序包括第二初始化阶段t3、补偿阶段t4以及发光阶段t5。在第二初始化阶段t3，第一控制信号S1以及第二控制信号S2均为高电位，第三控制信号S3为低电位，第一晶体管T1的栅极接入数据信号Data的参考电压Vdata，第一晶体管T1的漏极接入初始电压Vcm。在补偿阶段t4，第一控制信号S1以及第二控制信号S2均为高电位，第三控制信号S3为低电位，补偿模块104根据阈值电压Vth对数据信号Data进行补偿。在发光阶段t5，第一控制信号S1、第二控制信号S2以及第三控制信号S3均为低电位，发光模块101发光。

[0091] 因此，发光器件D的电流与驱动晶体管的阈值电压无关，实现了补偿功能，发光器件D发光，且流经发光器件D的电流与驱动晶体管的阈值电压无关。

[0092] 本身申请实施例还提供一种显示面板，其包括以上所述的像素驱动电路，具体可参照以上对该像素驱动电路的描述，在此不做赘述。

[0093] 本申请实施例提供的像素驱动电路及显示面板，采用3T1C结构的像素驱动电路，并通过探测每一像素中的驱动晶体管的阈值电压进而进行有效补偿，该像素驱动电路的补偿结构较为简单，从而在设计时并不需要占用大量面积。

[0094] 以上仅为本发明的实施例，并非因此限制本发明的专利范围，凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本发明的专利保护范围内。

权利要求书

- [权利要求 1] 一种像素驱动电路，其包括：补偿模块、发光模块、开关模块以及探测模块；所述补偿模块、所述开关模块以及所述探测模块均与所述发光模块连接，所述探测模块与所述补偿模块连接；
- 所述补偿模块接入第一控制信号以及数据信号，所述补偿模块用于在所述第一控制信号的控制下将所述数据信号输出至所述发光模块；
- 所述探测模块接入第二控制信号以及第三控制信号，所述探测模块用于在所述第二控制信号的控制下将初始电压输出至所述发光模块，所述探测模块还用于在所述第三控制信号的控制下检测所述发光模块的阈值电压；
- 所述补偿模块还用于在所述第一控制信号的控制下根据所述阈值电压对所述数据信号进行补偿；
- 所述开关模块用于在所述发光模块发光时截止；
- 所述发光模块包括第一晶体管以及发光器件；
- 所述第一晶体管的栅极电性连接于第一节点，所述第一晶体管的源极电性连接于第二节点，所述第一晶体管的漏极电性连接于第三节点；
- 所述发光器件的阳极电性连接于电源电压，所述发光器件的阴极电性连接于所述第二节点；
- 所述第一控制信号，所述第二控制信号以及所述第三控制信号均由外部时序器提供。
- [权利要求 2] 根据权利要求1所述的像素驱动电路，其中，所述补偿模块包括第二晶体管以及存储电容；
- 所述第二晶体管的栅极电性连接于所述第一控制信号，所述第二晶体管的源极电性连接于所述数据信号，所述第二晶体管的漏极电性连接于所述第一节点；
- 所述存储电容的第一端电性连接于所述第一节点，所述存储电容的第二端电性连接于所述第三节点。
- [权利要求 3] 根据权利要求2所述的像素驱动电路，其中，所述探测模块包括第一

数字开关以及第二数字开关；

所述第一数字开关的第一端以及所述第二数字开关的第一端均电性连接于所述第三节点，所述第一数字开关的第二端电性连接于所述初始电压，所述第二数字开关的第二端电性连接于外部探测电路，所述外部探测电路用于探测所述阈值电压，所述第一数字开关的控制端电性连接于所述第二控制信号，所述第二数字开关的控制端电性连接于所述第三控制信号。

[权利要求 4] 根据权利要求3所述的像素驱动电路，其中，所述开关模块包括第三晶体管；

所述第三晶体管的栅极电性连接于所述第一控制信号，所述第三晶体管的源极电性连接于所述电源电压，所述第三晶体管的漏极电性连接于所述第二节点。

[权利要求 5] 根据权利要求4所述的像素驱动电路，其中，所述第一晶体管、所述第二晶体管以及所述第三晶体管均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管或非晶硅薄膜晶体管。

[权利要求 6] 根据权利要求4所述的像素驱动电路，其中，所述像素驱动电路的时序包括外部探测时序以及电路工作时序；

所述外部探测时序包括第一初始化阶段以及感测阶段；

在所述第一初始化阶段，所述第一控制信号以及所述第二控制信号均为高电位，所述第三控制信号为低电位，所述第一晶体管的栅极接入所述数据信号的参考电压，所述第一晶体管的漏极接入所述初始电压；

在所述感测阶段，所述第一控制信号以及所述第三控制信号均为高电位，所述第二控制信号为低电位，所述第一晶体管的源极继续接入所述数据信号的参考电压，所述外部探测电路检测到所述第一晶体管的漏极输出的电压以供计算出所述第一晶体管的阈值电压；

所述电路工作时序包括第二初始化阶段、补偿阶段以及发光阶段；

在所述第二初始化阶段，所述第一控制信号以及所述第二控制信号均

为高电位，所述第三控制信号为低电位，所述第一晶体管的栅极接入所述数据信号的参考电压，所述第一晶体管的漏极接入所述初始电压；

在所述补偿阶段，所述第一控制信号以及所述第二控制信号均为高电位，所述第三控制信号为低电位，所述补偿模块根据所述阈值电压对所述数据信号进行补偿；

在所述发光阶段，所述第一控制信号、所述第二控制信号以及所述第三控制信号均为低电位，所述发光模块发光。

[权利要求 7] 根据权利要求6所述的像素驱动电路，其中，流经所述发光器件的电流与所述第一晶体管的阈值电压无关。

[权利要求 8] 一种像素驱动电路，其包括：补偿模块、发光模块、开关模块以及探测模块；所述补偿模块、所述开关模块以及所述探测模块均与所述发光模块连接，所述探测模块与所述补偿模块连接；

所述补偿模块接入第一控制信号以及数据信号，所述补偿模块用于在所述第一控制信号的控制下将所述数据信号输出至所述发光模块；

所述探测模块接入第二控制信号以及第三控制信号，所述探测模块用于在所述第二控制信号的控制下将初始电压输出至所述发光模块，所述探测模块还用于在所述第三控制信号的控制下检测所述发光模块的阈值电压；

所述补偿模块还用于在所述第一控制信号的控制下根据所述阈值电压对所述数据信号进行补偿；

所述开关模块用于在所述发光模块发光时截止。

[权利要求 9] 根据权利要求8所述的像素驱动电路，其中，所述发光模块包括第一晶体管以及发光器件；

所述第一晶体管的栅极电性连接于第一节点，所述第一晶体管的源极电性连接于第二节点，所述第一晶体管的漏极电性连接于第三节点；所述发光器件的阳极电性连接于电源电压，所述发光器件的阴极电性连接于所述第二节点。

- [权利要求 10] 根据权利要求9所述的像素驱动电路，其中，所述补偿模块包括第二晶体管以及存储电容；
所述第二晶体管的栅极电性连接于所述第一控制信号，所述第二晶体管的源极电性连接于所述数据信号，所述第二晶体管的漏极电性连接于所述第一节点；
所述存储电容的第一端电性连接于所述第一节点，所述存储电容的第二端电性连接于所述第三节点。
- [权利要求 11] 根据权利要求10所述的像素驱动电路，其中，所述探测模块包括第一数字开关以及第二数字开关；
所述第一数字开关的第一端以及所述第二数字开关的第一端均电性连接于所述第三节点，所述第一数字开关的第二端电性连接于所述初始电压，所述第二数字开关的第二端电性连接于外部探测电路，所述外部探测电路用于探测所述阈值电压，所述第一数字开关的控制端电性连接于所述第二控制信号，所述第二数字开关的控制端电性连接于所述第三控制信号。
- [权利要求 12] 根据权利要求11所述的像素驱动电路，其中，所述开关模块包括第三晶体管；
所述第三晶体管的栅极电性连接于所述第一控制信号，所述第三晶体管的源极电性连接于所述电源电压，所述第三晶体管的漏极电性连接于所述第二节点。
- [权利要求 13] 根据权利要求12所述的像素驱动电路，其中，所述第一晶体管、所述第二晶体管以及所述第三晶体管均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管或非晶硅薄膜晶体管。
- [权利要求 14] 根据权利要求12所述的像素驱动电路，其中，所述像素驱动电路的时序包括外部探测时序以及电路工作时序；
所述外部探测时序包括第一初始化阶段以及感测阶段；
在所述第一初始化阶段，所述第一控制信号以及所述第二控制信号均为高电位，所述第三控制信号为低电位，所述第一晶体管的栅极接入

所述数据信号的参考电压，所述第一晶体管的漏极接入所述初始电压；

在所述感测阶段，所述第一控制信号以及所述第三控制信号均为高电位，所述第二控制信号为低电位，所述第一晶体管的源极继续接入所述数据信号的参考电压，所述外部探测电路检测到所述第一晶体管的漏极输出的电压以供计算出所述第一晶体管的阈值电压；

所述电路工作时序包括第二初始化阶段、补偿阶段以及发光阶段；

在所述第二初始化阶段，所述第一控制信号以及所述第二控制信号均为高电位，所述第三控制信号为低电位，所述第一晶体管的栅极接入所述数据信号的参考电压，所述第一晶体管的漏极接入所述初始电压；

在所述补偿阶段，所述第一控制信号以及所述第二控制信号均为高电位，所述第三控制信号为低电位，所述补偿模块根据所述阈值电压对所述数据信号进行补偿；

在所述发光阶段，所述第一控制信号、所述第二控制信号以及所述第三控制信号均为低电位，所述发光模块发光。

[权利要求 15] 根据权利要求14所述的像素驱动电路，其中，流经所述发光器件的电流与所述第一晶体管的阈值电压无关。

[权利要求 16] 根据权利要求8所述的像素驱动电路，其中，所述第一控制信号，所述第二控制信号以及所述第三控制信号均由外部时序器提供。

[权利要求 17] 一种显示面板，其包括像素驱动电路，所述像素驱动电路包括：补偿模块、发光模块、开关模块以及探测模块；所述补偿模块、所述开关模块以及所述探测模块均与所述发光模块连接，所述探测模块与所述补偿模块连接；

所述补偿模块接入第一控制信号以及数据信号，所述补偿模块用于在所述第一控制信号的控制下将所述数据信号输出至所述发光模块；

所述探测模块接入第二控制信号以及第三控制信号，所述探测模块用于在所述第二控制信号的控制下将初始电压输出至所述发光模块，所

述探测模块还用于在所述第三控制信号的控制下检测所述发光模块的阈值电压；

所述补偿模块还用于在所述第一控制信号的控制下根据所述阈值电压对所述数据信号进行补偿；

所述开关模块用于在所述发光模块发光时截止。

[权利要求 18] 根据权利要求17所述的显示面板，其中，所述发光模块包括第一晶体管以及发光器件；

所述第一晶体管的栅极电性连接于第一节点，所述第一晶体管的源极电性连接于第二节点，所述第一晶体管的漏极电性连接于第三节点；所述发光器件的阳极电性连接于电源电压，所述发光器件的阴极电性连接于所述第二节点。

[权利要求 19] 根据权利要求18所述的显示面板，其中，所述补偿模块包括第二晶体管以及存储电容；

所述第二晶体管的栅极电性连接于所述第一控制信号，所述第二晶体管的源极电性连接于所述数据信号，所述第二晶体管的漏极电性连接于所述第一节点；

所述存储电容的第一端电性连接于所述第一节点，所述存储电容的第二端电性连接于所述第三节点。

[权利要求 20] 根据权利要求19所述的显示面板，其中，所述探测模块包括第一数字开关以及第二数字开关；

所述第一数字开关的第一端以及所述第二数字开关的第一端均电性连接于所述第三节点，所述第一数字开关的第二端电性连接于所述初始电压，所述第二数字开关的第二端电性连接于外部探测电路，所述外部探测电路用于探测所述阈值电压，所述第一数字开关的控制端电性连接于所述第二控制信号，所述第二数字开关的控制端电性连接于所述第三控制信号。

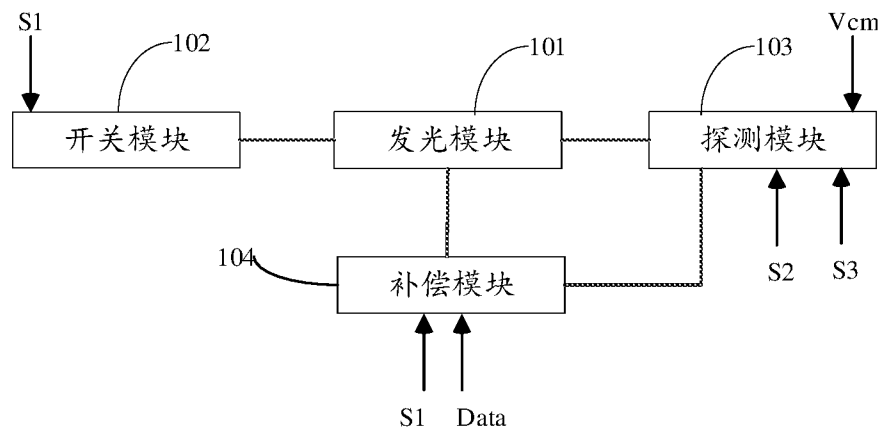


图 1

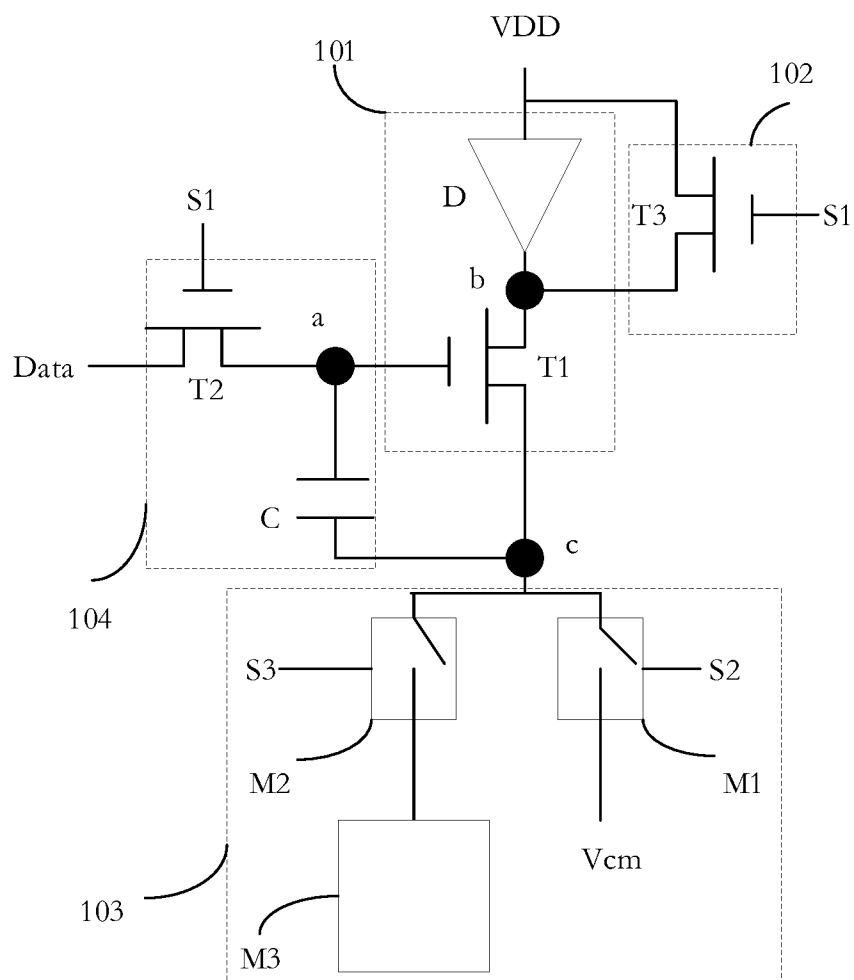


图 2

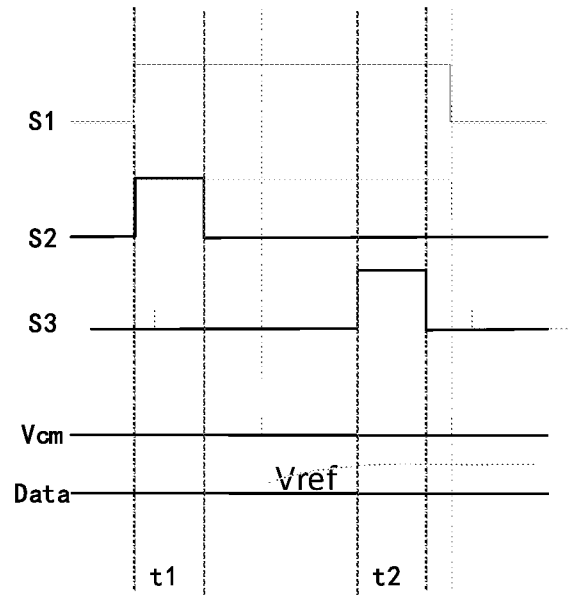


图 3

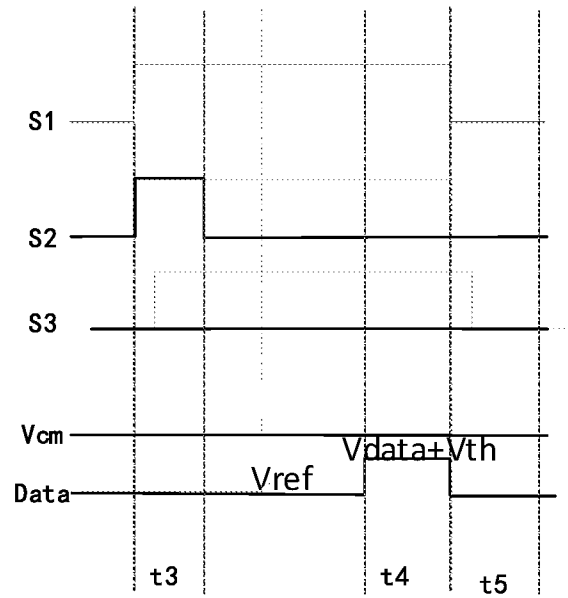


图 4

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/099366

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3208(2016.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G 3/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, TWABS, CNTXT, TWTXT, CNKI, WPI, EPODOC: 华星光电, 吴小玲, 韩佰祥, 发光二极管, 有机发光, 有机EL, 有机电致, 像素, 画素, 驱动, 晶体管, 开关, 阈值, 临界, 探测, 测试, 检测, 监测, 感应, 补偿, OLED, LED, light W emit+ W diode?, electric+ W luminesc+, pixel, transistor?, TFT, switch+, threshold, sens+, detect+, inspect+, compensat+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 110060630 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 26 July 2019 (2019-07-26) description, paragraphs [0038]-[0054]	1-20
Y	CN 1527267 A (CHI MEI OPTOELECTRONICS CO., LTD.) 08 September 2004 (2004-09-08) description, page 5, paragraph 2 from the bottom to page 8, paragraph 2 from the bottom, page 10, paragraph 2 to page 11, paragraph 3, page 17, paragraphs 3-7, figures 1-3	1-20
Y	CN 108877667 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 23 November 2018 (2018-11-23) description, paragraphs [0062]-[0066], [0079]-[0100], figures 2-5	1-20
A	CN 109584788 A (BOE TECHNOLOGY GROUP CO., LTD.) 05 April 2019 (2019-04-05) entire document	1-20
A	CN 109509431 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 22 March 2019 (2019-03-22) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

14 January 2020

Date of mailing of the international search report

23 January 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/099366**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 101582235 A (LG DISPLAY CO., LTD.) 18 November 2009 (2009-11-18) entire document	1-20
A	CN 103403787 A (PANASONIC CORPORATION) 20 November 2013 (2013-11-20) entire document	1-20
A	CN 102654972 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 05 September 2012 (2012-09-05) entire document	1-20
A	CN 101430862 A (LG DISPLAY CO., LTD.) 13 May 2009 (2009-05-13) entire document	1-20
A	CN 108399894 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 14 August 2018 (2018-08-14) entire document	1-20
A	KR 20100069427 A (LG DISPLAY CO., LTD.) 24 June 2010 (2010-06-24) entire document	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/099366

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	110060630	A	26 July 2019	None			
CN	1527267	A	08 September 2004	JP	2004252110	A	09 September 2004
				US	7358941	B2	15 April 2008
				US	2004239596	A1	02 December 2004
				TW	1277040	B	21 March 2007
				JP	4378087	B2	02 December 2009
				TW	200416650	A	01 September 2004
				CN	100412929	C	20 August 2008
CN	108877667	A	23 November 2018	None			
CN	109584788	A	05 April 2019	None			
CN	109509431	A	22 March 2019	WO	2019052218	A1	21 March 2019
CN	101582235	A	18 November 2009	TW	200949799	A	01 December 2009
				US	2009284519	A1	19 November 2009
				KR	101341011	B1	13 December 2013
				KR	20090119810	A	20 November 2009
				TW	I391894	B	01 April 2013
				US	8232986	B2	31 July 2012
				CN	101582235	B	23 May 2012
CN	103403787	A	20 November 2013	KR	20130132991	A	05 December 2013
				CN	103403787	B	29 June 2016
				JP	5767707	B2	19 August 2015
				US	9286830	B2	15 March 2016
				US	2013328753	A1	12 December 2013
				JP	WO2013021622	A1	05 March 2015
				WO	2013021622	A1	14 February 2013
CN	102654972	A	05 September 2012	CN	102654972	B	12 August 2015
CN	101430862	A	13 May 2009	KR	20090046983	A	12 May 2009
				CN	101430862	B	14 November 2012
				US	10089934	B2	02 October 2018
				US	2009140959	A1	04 June 2009
				KR	101416904	B1	09 July 2014
CN	108399894	A	14 August 2018	WO	2019184916	A1	03 October 2019
KR	20100069427	A	24 June 2010	KR	101549252	B1	01 September 2015

国际检索报告

国际申请号

PCT/CN2019/099366

A. 主题的分类 G09G 3/3208(2016.01) i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G 3/- 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS, TWABS, CNTXT, TWTXT, CNKI, WPI, EPDOC: 华星光电, 吴小玲, 韩佰祥, 发光二极管, 有机发光, 有机EL, 有机电致, 像素, 画素, 驱动, 晶体管, 开关, 阈值, 临界, 探测, 测试, 检测, 监测, 感应, 补偿, OLED, LED, light W emit+ W diode?, electric+ W luminesc+, pixel, transistor?, TFT, switch+, threshold, sens+, detect+, inspect+, compensat+																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 110060630 A (深圳市华星光电半导体显示技术有限公司) 2019年 7月 26日 (2019 - 07 - 26) 说明书第[0038]-[0054]段</td> <td>1-20</td> </tr> <tr> <td>Y</td> <td>CN 1527267 A (奇美电子股份有限公司) 2004年 9月 8日 (2004 - 09 - 08) 说明书第5页倒数第2段-第8页倒数第2段, 第10页第2段-第11页第3段, 第17页第3-7段、附图1-3</td> <td>1-20</td> </tr> <tr> <td>Y</td> <td>CN 108877667 A (京东方科技集团股份有限公司 等) 2018年 11月 23日 (2018 - 11 - 23) 说明书第[0062]-[0066], [0079]-[0100]段、附图2-5</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 109584788 A (京东方科技集团股份有限公司) 2019年 4月 5日 (2019 - 04 - 05) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 109509431 A (京东方科技集团股份有限公司 等) 2019年 3月 22日 (2019 - 03 - 22) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 101582235 A (乐金显示有限公司) 2009年 11月 18日 (2009 - 11 - 18) 全文</td> <td>1-20</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 110060630 A (深圳市华星光电半导体显示技术有限公司) 2019年 7月 26日 (2019 - 07 - 26) 说明书第[0038]-[0054]段	1-20	Y	CN 1527267 A (奇美电子股份有限公司) 2004年 9月 8日 (2004 - 09 - 08) 说明书第5页倒数第2段-第8页倒数第2段, 第10页第2段-第11页第3段, 第17页第3-7段、附图1-3	1-20	Y	CN 108877667 A (京东方科技集团股份有限公司 等) 2018年 11月 23日 (2018 - 11 - 23) 说明书第[0062]-[0066], [0079]-[0100]段、附图2-5	1-20	A	CN 109584788 A (京东方科技集团股份有限公司) 2019年 4月 5日 (2019 - 04 - 05) 全文	1-20	A	CN 109509431 A (京东方科技集团股份有限公司 等) 2019年 3月 22日 (2019 - 03 - 22) 全文	1-20	A	CN 101582235 A (乐金显示有限公司) 2009年 11月 18日 (2009 - 11 - 18) 全文	1-20
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
PX	CN 110060630 A (深圳市华星光电半导体显示技术有限公司) 2019年 7月 26日 (2019 - 07 - 26) 说明书第[0038]-[0054]段	1-20																					
Y	CN 1527267 A (奇美电子股份有限公司) 2004年 9月 8日 (2004 - 09 - 08) 说明书第5页倒数第2段-第8页倒数第2段, 第10页第2段-第11页第3段, 第17页第3-7段、附图1-3	1-20																					
Y	CN 108877667 A (京东方科技集团股份有限公司 等) 2018年 11月 23日 (2018 - 11 - 23) 说明书第[0062]-[0066], [0079]-[0100]段、附图2-5	1-20																					
A	CN 109584788 A (京东方科技集团股份有限公司) 2019年 4月 5日 (2019 - 04 - 05) 全文	1-20																					
A	CN 109509431 A (京东方科技集团股份有限公司 等) 2019年 3月 22日 (2019 - 03 - 22) 全文	1-20																					
A	CN 101582235 A (乐金显示有限公司) 2009年 11月 18日 (2009 - 11 - 18) 全文	1-20																					
☒ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
<table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																			
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																						
国际检索实际完成的日期		国际检索报告邮寄日期																					
2020年 1月 14日		2020年 1月 23日																					
ISA/CN的名称和邮寄地址		受权官员																					
中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		王少伟 电话号码 86-(10)-53962522																					

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 103403787 A (松下电器产业株式会社) 2013年 11月 20日 (2013 - 11 - 20) 全文	1-20
A	CN 102654972 A (京东方科技集团股份有限公司 等) 2012年 9月 5日 (2012 - 09 - 05) 全文	1-20
A	CN 101430862 A (乐金显示有限公司) 2009年 5月 13日 (2009 - 05 - 13) 全文	1-20
A	CN 108399894 A (京东方科技集团股份有限公司 等) 2018年 8月 14日 (2018 - 08 - 14) 全文	1-20
A	KR 20100069427 A (LG DISPLAY CO., LTD.) 2010年 6月 24日 (2010 - 06 - 24) 全文	1-20

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/099366

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	110060630	A	2019年 7月 26日	无			
CN	1527267	A	2004年 9月 8日	JP	2004252110	A	2004年 9月 9日
				US	7358941	B2	2008年 4月 15日
				US	2004239596	A1	2004年 12月 2日
				TW	1277040	B	2007年 3月 21日
				JP	4378087	B2	2009年 12月 2日
				TW	200416650	A	2004年 9月 1日
				CN	100412929	C	2008年 8月 20日
CN	108877667	A	2018年 11月 23日	无			
CN	109584788	A	2019年 4月 5日	无			
CN	109509431	A	2019年 3月 22日	WO	2019052218	A1	2019年 3月 21日
CN	101582235	A	2009年 11月 18日	TW	200949799	A	2009年 12月 1日
				US	2009284519	A1	2009年 11月 19日
				KR	101341011	B1	2013年 12月 13日
				KR	20090119810	A	2009年 11月 20日
				TW	1391894	B	2013年 4月 1日
				US	8232986	B2	2012年 7月 31日
				CN	101582235	B	2012年 5月 23日
CN	103403787	A	2013年 11月 20日	KR	20130132991	A	2013年 12月 5日
				CN	103403787	B	2016年 6月 29日
				JP	5767707	B2	2015年 8月 19日
				US	9286830	B2	2016年 3月 15日
				US	2013328753	A1	2013年 12月 12日
				JP	W02013021622	A1	2015年 3月 5日
				WO	2013021622	A1	2013年 2月 14日
CN	102654972	A	2012年 9月 5日	CN	102654972	B	2015年 8月 12日
CN	101430862	A	2009年 5月 13日	KR	20090046983	A	2009年 5月 12日
				CN	101430862	B	2012年 11月 14日
				US	10089934	B2	2018年 10月 2日
				US	2009140959	A1	2009年 6月 4日
				KR	101416904	B1	2014年 7月 9日
CN	108399894	A	2018年 8月 14日	WO	2019184916	A1	2019年 10月 3日
KR	20100069427	A	2010年 6月 24日	KR	101549252	B1	2015年 9月 1日