



(12)发明专利

(10)授权公告号 CN 103199954 B

(45)授权公告日 2017. 11. 14

(21)申请号 201210377044.7

(22)申请日 2012.10.08

(65)同一申请的已公布的文献号

申请公布号 CN 103199954 A

(43)申请公布日 2013.07.10

(30)优先权数据

2012-001221 2012.01.06 JP

(73)专利权人 富士施乐株式会社

地址 日本东京

(72)发明人 浜田勉

(74)专利代理机构 北京天昊联合知识产权代理

有限公司 11112

代理人 陈源 李铭

(51)Int.Cl.

H04L 1/00(2006.01)

(56)对比文件

CN 1604562 A, 2005.04.06,

CN 101042938 A, 2007.09.26,

CN 101042938 A, 2007.09.26,

CN 101354687 A, 2009.01.28,

审查员 牛莎

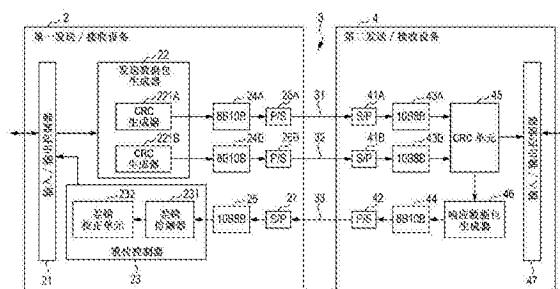
权利要求书2页 说明书8页 附图11页

(54)发明名称

发送/接收系统和方法

(57)摘要

一种发送/接收系统包括第一和第二发送/接收设备。第一发送/接收设备包括第一发送单元和第一接收单元。第一发送单元对附有差错检测码的发送数据进行位数变换并发送经变换的发送数据。第一接收单元对附有差错检测码的发送数据的发送响应进行位数逆变换并接收经变换的响应。第二发送/接收设备包括第二接收单元、检测器、第二生成器和第二发送单元。第二接收单元对第一发送单元发送的发送数据进行位数逆变换。检测器基于差错检测码来检测差错。第二生成器根据差错检测的有无生成肯定或否定应答并使用即使在发生1位差错时也能够区分肯定和否定应答的码。第二发送单元对肯定或否定应答进行位数变换并将经变换的应答发送到第一发送/接收设备。



1. 一种发送/接收系统,包括:

第一发送/接收设备,其包括

第一发送单元,其对附有差错检测码的发送数据进行位数变换并且发送经过变换的发送数据,以及

第一接收单元,其对对于附有差错检测码的发送数据的发送的响应进行位数逆变换并且接收经过变换的响应;以及

第二发送/接收设备,其包括

第二接收单元,其对第一发送/接收设备的第一发送单元发送的发送数据进行位数逆变换,

检测器,其基于附着于被第二接收单元进行了位数逆变换的发送数据的差错检测码来检测差错,

第二生成器,其根据检测器执行的差错检测的有无生成肯定应答或否定应答,并且使用即使在发生1位差错时也能够据其区分肯定应答和否定应答的码,所述1位差错是由所述肯定应答或否定应答被发送到第一发送/接收设备时的传输引起的,以及

第二发送单元,其对第二生成器生成的肯定应答或否定应答进行位数变换并且将经过变换的应答发送到第一发送/接收设备。

2. 根据权利要求1所述的发送/接收系统,

其中第一发送/接收设备进一步包括第一生成器,其生成通过将第一数据包识别信息附着于附有差错检测码的发送数据而获得的发送数据包,以及使用在发生1位差错时也能够据其辨认已经发生1位差错的码,其中所述1位差错是由发送数据包的第一数据包识别信息被发送到第二发送/接收设备时的传输引起的,

其中第一发送单元将发送数据包发送到第二发送/接收设备,以及

其中第二发送/接收设备的第二生成器通过将至少一条第二数据包识别信息附着于肯定应答或否定应答来生成响应数据包,并且第二发送单元将所述响应数据包发送到第一发送/接收设备,所述至少一条第二数据包识别信息为第一数据包识别信息。

3. 根据权利要求2所述的发送/接收系统,

其中所述至少一条第二数据包识别信息包括多条第二数据包识别信息,并且第二发送/接收设备的第二生成器通过将多条第二数据包识别信息连续附着于肯定应答或否定应答来生成所述响应数据包。

4. 一种在第一发送/接收设备和第二发送/接收设备中执行的方法,所述方法包括:

在所述第一发送/接收设备中,

对附有差错检测码的发送数据进行位数变换并且发送经过变换的发送数据,以及

对对于附有差错检测码的发送数据的发送的响应进行第一位数逆变换并且接收经过变换的响应;以及

在所述第二发送/接收设备中,

对第一发送/接收设备发送的发送数据进行第二位数逆变换,

基于附着于已进行了第二位数逆变换的发送数据的差错检测码来检测差错,

根据差错检测的有无生成肯定应答或否定应答并且使用即使在发生1位差错时也能够据其区分肯定应答和否定应答的码,所述1位差错是由所述肯定应答或否定应答被发送到

第一发送/接收设备时的传输引起的,以及

对生成的肯定应答或否定应答进行位数变换并且将经过变换的应答发送到第一发送/接收设备。

发送/接收系统和方法

技术领域

[0001] 本发明涉及发送/接收系统和方法。

背景技术

[0002] 已知这样的系统,其中使用循环冗余校验(CRC)码作为差错检测码来检测传送期间产生的差错,并且作为接收响应,在没有检测到差错时发送肯定应答(ACK),而在检测到差错时发送否定应答

[0003] (NAK)。这种系统之一是这样的方法,例如,PCI-express®(参见http://www.pcisig.com/news_room/news/press_releases_archive/2002_07_23/2002_07_23.pdf中的高性能序列I/O的PCI-SIG董事会批准的PCI-Express规范),其中使用包括K码、ACK或NAK、序列ID和CRC码的响应数据包作为接收响应,并且其中假定在响应数据包中可能发生传输差错的情况下,使用CRC码检测差错。然而,在该方法中,可能存在这样的情况,例如在出现差错时或者丢失响应数据包时,在发送端接收到的ACK的序列号是不连续的。在此情况下,在某一时段内没有接收到连续ACK时,需要执行超时处理,在超时处理中发送端重新发送对应的数据,从而引起复杂的控制。

[0004] 除了使用CRC码检测差错的方法之外,已提出这样一种方法,其中假定可能出现传输差错的情况下,作为接收响应信号将一组K码和序列ID发送三次,并且基于多数决定原则确定序列ID。通过基于多数决定原则确定序列ID,提供了解决传输差错的冗余信息。

[0005] 作为接收响应,将一组K码和序列ID发送三次,并且提供了使用多数决定原则解决传输差错的冗余信息。然而,在三次发送中有两次传输出现差错时,则不可能基于多数决定原则确定正确的序列ID。

[0006] 可以使用这样的方法,其中进一步增加发送数量从而基于多数决定原则进行确定。然而,在假定由于传输差错使序列ID变成另一ID的情况下,在差错数量等于或大于表达式(传输数量)/2+1的结果时,则不可能基于多数决定原则确定正确的序列ID。

[0007] 在包括PCI-express在内的通信方法中,在利用二进制调制系统的发送设备中使用的编码设备的示例是在日本未审查专利申请公开No.59-10056中描述的8B/10B编码设备。这种8B/10B编码设备将8位输入位串输出为10位编码位串,其中依次出现的相同值的数量的最大值被减小到某个值或更小的值,即,保证了游程长度(run-length),并且其中在预定时段中两个调制状态出现的数量之间的差减小到某个值或更小的值,即,保证了直流(DC)平衡。

发明内容

[0008] 本发明的目的在于提供能在不使用复杂控制的情况下对被发送的发送数据做出响应的发送/接收系统和方法。

[0009] 本发明提供了如下所述的发送/接收系统和方法。

[0010] 根据本发明的第一方面,发送/接收系统包括第一和第二发送/接收设备。第一发

送/接收设备包括第一发送单元和第一接收单元。第一发送单元对附有差错检测码的发送数据进行位数变换并且发送经过变换的发送数据。第一接收单元对对于附有差错检测码的发送数据的发送的响应进行位数逆变换并且接收经过变换的发送响应。第二发送/接收设备包括第二接收单元、检测器、第二生成器和第二发送单元。第二接收单元对由第一发送/接收设备的第一发送单元发送的发送数据进行位数逆变换。检测器基于附着于被第二接收单元进行了位数逆变换的发送数据的差错检测码来检测差错。第二生成器根据检测器执行的差错检测的有无生成肯定应答或否定应答,并且使用即使在发生1位差错时也能够区分肯定应答和否定应答的码。1位差错是由所述肯定应答或否定应答被发送到第一发送/接收设备时的传输引起的。第二发送单元对第二生成器生成的肯定应答或否定应答进行位数变换并且将经过变换的应答发送到第一发送/接收设备。

[0011] 根据本发明的第二方面,在根据第一方面的发送/接收系统中,第一发送/接收设备进一步包括第一生成器,其生成通过将第一数据包识别信息附着于附有差错检测码的发送数据而获得的发送数据包,以及使用在发生1位差错时能够据其辨认已经发生1位差错的码,所述1位差错是由发送数据包的第一数据包识别信息被发送到第二发送/接收设备时的传输引起的。第一发送单元将发送数据包发送到第二发送/接收设备。第二发送/接收设备的第二生成器通过将至少一条第二数据包识别信息附着于肯定应答或否定应答来生成响应数据包,并且第二发送单元将所述响应数据包发送到第一发送/接收设备,所述至少一条第二数据包识别信息为第一数据包识别信息。

[0012] 根据第三方面,在根据第二方面的发送/接收系统中,至少一条第二数据包识别信息包括多条第二数据包识别信息,并且第二发送/接收设备的第二生成器通过将多条第二数据包识别信息连续附着于肯定应答或否定应答来生成响应数据包。

[0013] 根据第四方面,提供一种在第一发送/接收设备和第二发送/接收设备中执行的方法。该方法包括,在所述第一发送/接收设备中,对附有差错检测码的发送数据进行位数变换并且发送经过变换的发送数据,以及对附有差错检测码的发送数据的发送响应进行第一位数逆变换并且接收经过变换的响应。该方法还包括,在所述第二发送/接收设备中,对第一发送/接收设备发送的发送数据进行第二位数逆变换,基于附着于已进行了第二位数逆变换的发送数据的差错检测码来检测差错,根据差错检测的有无生成肯定应答或否定应答,并且使用即使在发生1位差错时也能够据其区分肯定应答和否定应答的码,所述1位差错是由所述肯定应答或否定应答被发送到第一发送/接收设备时的传输引起的,以及对生成的肯定应答或否定应答进行位数变换并且将经过变换的应答发送到第一发送/接收设备。

[0014] 根据第一和第四方面的本发明能在不使用复杂控制的情况下对被发送的发送数据做出响应。

[0015] 根据第二方面的本发明即使在数据包识别信息中产生1位差错时也能够防止数据包识别信息被不准确地变换成其他码,诸如K码。

[0016] 根据第三方面的本发明能够比发送一次数据包识别信息的情况更准确地发送数据包识别信息。

附图说明

- [0017] 以下将基于附图具体描述本发明的示例性实施例,附图中:
- [0018] 图1是示出了根据本发明的示例性实施例的发送/接收系统的示例性配置的框图;
- [0019] 图2A是示出了对应于10个差错模式的8B10B逆变换模式的示意图;
- [0020] 图2B是示出了对应于10个差错模式的8B10B逆变换模式的示意图;
- [0021] 图2C是示出了对应于10个差错模式的8B10B逆变换模式的示意图;
- [0022] 图2D是示出了对应于10个差错模式的8B10B逆变换模式的示意图;
- [0023] 图2E是示出了对应于10个差错模式的8B10B逆变换模式的示意图;
- [0024] 图2F是示出了对应于10个差错模式的8B10B逆变换模式的示意图;
- [0025] 图2G是示出了对应于10个差错模式的8B10B逆变换模式的示意图;
- [0026] 图2H是示出了对应于10个差错模式的8B10B逆变换模式的示意图;
- [0027] 图3是将图2A到图2H中的差错模式描述为发送数据与接收数据之间的关系的表格;
- [0028] 图4是示出了发送数据包的示例性构造的示意图;
- [0029] 图5A是示出了肯定应答(ACK)的响应数据包的示例性构造的示意图;以及
- [0030] 图5B是示出了否定应答(NAK)的响应数据包的示例性构造的示意图。

具体实施方式

[0031] 下文将参考附图描述根据本发明的示例性实施例。在附图中,用相同的参考符号表示实质上具有相同功能的组件,并且将不对其进行重复描述。

[0032] 图1是示出了根据本发明的示例性实施例的发送/接收系统的示例性配置的框图。发送/接收系统1包括经由以串行形式发送/接收信息的传输路径3连接的第一发送/接收设备2和第二发送/接收设备4。传输路径3由第一通道31、第二通道32和第三通道33组成。

[0033] 第一发送/接收设备的配置

[0034] 第一发送/接收设备2包括:提供用于第一通道31和第二通道32的输入/输出控制器21、发送数据包生成器22、8B10B转换器(8B10B)24A和24B以及并行/串行转换器(P/S)26A和26B;以及提供用于第三通道33的重传控制器23、10B8B转换器(10B8B)25以及串行/并行转换器(S/P)27。发送数据包生成器22作为第一生成器的示例。8B10B转换器24A和24B以及并行/串行转换器26A和26B作为第一发送单元的示例。10B8B转换器25和串行/并行转换器27作为第一接收单元的示例。

[0035] 第二发送/接收设备的配置

[0036] 第二发送/接收设备4包括:提供用于第一通道31和第二通道32的串行/并行转换器(S/P)41A和41B、10B8B转换器(10B8B)43A和43B以及循环冗余校验(CRC)单元45;提供用于第三通道33的并行/串行转换器(P/S)42、8B 10B转换器(8B10B)44和响应数据包生成器46;以及输入/输出控制器47。串行/并行转换器41A和41B以及10B8B转换器43A和43B作为第二接收单元的示例。并行/串行转换器42和8B10B转换器44作为第二发送单元的示例。CRC单元45作为检测器的示例。响应数据包生成器46作为第二生成器的示例。

[0037] 传输路径

[0038] 传输路径3是用于传送电信号的电缆。可替代地,可以使用用于传送光信号的光缆。在使用光缆时,必须在发送端和接收端两侧提供光电转换器。形成传输路径3的各个通

道31、32和33可以包括形成用于传送差动信号的差动传输线路的两条线路。

[0039] 第一和第二发送/接收设备的单元配置

[0040] 第一发送/接收设备2的输入/输出控制器21例如从/向再现设备接收/发送数据。第二发送/接收设备4的输入/输出控制器47例如从/向视频显示设备接收/发送数据。第一发送/接收设备2的输入/输出控制器21包括传输缓冲器(未示出),用于存储将用于再现的发送数据,直到接收到肯定应答(ACK)为止。

[0041] 第一发送/接收设备2的发送数据包生成器22包括提供用于第一通道31和第二通道32的CRC生成器221A和221B,以及对待发送的例如图像信息的数据(发送数据)进行打包(packetize),从而生成发送数据包。以下将对发送数据包进行详细描述。

[0042] 第一发送/接收设备2的重传控制器23包括差错检测器231和差错校正单元232,并且从自第二发送/接收设备4发送到第一发送/接收设备2的数据包中提取数据。在从第二发送/接收设备4发送否定应答(NAK)时,重传控制器23指示输入/输出控制器21重传数据。

[0043] 第一发送/接收设备2的8B10B转换器24A和24B以及第二发送/接收设备4的8B 10B转换器44执行8B10B变换,8B10B变换为对8位数据的位数进行变换从而输出以10位为单位的的数据的变换。第一发送/接收设备2的10B8B转换器25以及第二发送/接收设备4的10B8B转换器43A和43B执行8B10B逆变换(10B8B变换),10B8B变换为使用变换表对10位数据的位数进行逆变换从而输出以8位为单位的的数据的变换。8B10B变换是调节直流(DC)平衡以使得发送数据以恰当方式包括0和1的变换。在已知为8B10B的技术中,基于8位的一组数据被变换成0与1的数量比例接近50%的预定比率的10位数据,从而调节DC平衡。

[0044] CRC单元45从自第一发送/接收设备2发送到第二发送/接收设备4的数据包中提取多条数据,并且对其执行CRC计算。在不存在CRC差错时,CRC单元45将这些条数据相互合并,并且将合并的数据输出到输入/输出控制器47。CRC单元45将各个CRC结果通知响应数据包生成器46。

[0045] 响应数据包生成器46根据CRC结果生成响应数据包,并且将其发送到第一发送/接收设备2。以下将对响应数据包进行详细描述。

[0046] 第一发送/接收设备2的并行/串行转换器26A和26B以及第二发送/接收设备4的并行/串行转换器42均将并行数据转换成串行数据,即执行P/S转换,从而发送串行数据,并且均包括这样的寄存器,用于设置例如用于衰减信号波形的直流分量的去加重、用于加强信号波形的高频分量的预加重以及差动电压来作为加电时的初始设置。

[0047] 第一发送/接收设备2的串行/并行转换器27以及第二发送/接收设备4的串行/并行转换器41A和41B均将串行数据转换成并行数据,即执行S/P转换,并且均包括这样的寄存器,用于设置例如用于校正信号波形中在传输路径3中引起的劣化的均衡器来作为加电时的初始设置。

[0048] 第一和第二发送/接收设备2和4的各个组件的部分或全部,例如输入/输出控制器21以及串行/并行转换器41A和41B,可以由硬件电路形成,例如可以由现场可编程门阵列(FPGA)或专用集成电路(ASIC)形成。可替代地,第一和第二发送/接收设备2和4的组件,例如输入/输出控制器21以及串行/并行转换器41A和41B,可以由根据第一和第二发送/接收设备2和4中计算机中的程序运行的CPU来实现。

[0049] 差错模式

[0050] 以下将对差错模式进行描述。

[0051] 在发送8位数据时,通过8B10B变换将8位数据变换成10位数据。存在10位数据中产生1位差错的10种可能的模式。图2A到图2H示出了经过8B10B逆变换的并且对应于10种差错模式的各接收数据。在图2A到图2H中,左侧列中的“D00.0”到“D31.7”表示8B10B变换之前的发送数据,并且“1位”到“10位”表示出现差错的位的位置,其指示了从第一位开始的位置。本文中,数据被表示为Dxx.y,其中“xx”对应于表示0到31的低五位,而“y”对应于表示0到7的高三位。例如,在图2A中,在发送数据D00.0经过从8位到10位的转换的情况下,在第一位出现差错时,数据D00.0被转换成接收数据D00.2。在发送数据D00.0经过从8位到10位的转换的情况下,在第三位出现差错时,由于对应的数据没有出现在转换表中,所以出现未在表中(NIT)差错。图2A到图2H示出了在图2A、图2D、图2E和图2H中所有对应于“6位”到“10位”(即低五位)的数据均为未在表中(NIT)差错。

[0052] 图3是描述了图2A到图2H中的差错模式作为发送数据与接收数据之间的关系的表格。在图3中,‘C’表示正确接收数据,而‘E’表示出现1位差错的接收数据。在Dxx.0作为发送数据被发送的情况下,如图2A所示,Dxx.0、Dxx.1、Dxx.2、Dxx.5或Dxx.6可以被作为接收数据来接收。在Dxx.3作为发送数据被发送的情况下,如图2D所示,Dxx.3、Dxx.4或Dxx.7可以被作为接收数据来接收。

[0053] 发送数据包的结构

[0054] 图4示出了第一发送/接收设备2的发送数据包生成器22所生成的发送数据包的示例性构造。发送数据包100包括数据头110、待发送的数据120、CRC码130和指示发送数据包100的结束的结束数据包140。数据头110包括由例如指示开始发送数据包100的K码构成的开始数据包111、三位的虚位流(dummy bit stream)112和识别第一通道31或第二通道32并且作为发送数据包100的识别信息的序列ID 113。例如,序列号作为序列ID交替附着于将经由第一通道31发送的发送数据包100和将经由第二通道32发送的发送数据包100,从而能够识别发送数据包100并且根据序列ID 113的最低有效位(LSB)为“0”或“1”来识别第一通道31或第二通道32。CRC码130是差错检测码的示例。

[0055] 各个CRC生成器221A和221B对待发送的数据120执行CRC计算,从而生成CRC码130。发送数据包生成器22向待发送的数据120添加数据头110、在CRC生成器221A或221B中生成的CRC码130和结束数据包140,从而生成发送数据包100。发送数据包生成器22使用例如图2A到图2H示出的Dxx.y(xx:0到31,y=0)的码作为虚位流112和序列ID 113,借此能够识别由发送数据包100被发送到第二发送/接收设备4时的传输引起的1位差错的发生。字符“xx”表示对应于序列ID 113的低五位,而字符“y”表示对应于虚位流112的高三位。由此,在各个8B10B转换器24A和24B把虚位流112和序列ID 113从8位转换成10位并且发送得到的数据的情况下,在10位中的任一位出现差错时,对应于低五位的序列ID引起NIT差错,指示该数据未出现在转换表中,或者指示该数据是在没有差错的情况下被接收到的。

[0056] 响应数据包的结构

[0057] 图5A和图5B示出了第二发送/接收设备4的响应数据包生成器46所生成的响应数据包的示例性构造。图5A示出了用于ACK的响应数据包,而图5B示出了用于NAK的响应数据包。

[0058] 如图5A所示,ACK响应数据包200a包括由K28.0构成的开始数据包210和多个(例如

三个)响应信息220a。响应信息220a包括在高三位的肯定应答(ACK) 221a和在低五位中用于识别通道31或32以及发送数据包100的序列ID 222。作为ACK响应数据包200a中的响应信息220a,使用例如Dxx.0的码,借此即使在响应信息220a被发送到第一发送/接收设备2时的传输引起1位差错的情况下也能区分ACK和NAK。第二发送/接收设备4发送三次响应信息220a。包括在ACK响应数据包200a中的响应信息220a的数量不限于三个。在开始数据包210中,可以使用K28.0之外的其他码。

[0059] 如图5B所示,NAK响应数据包200b包括由K28.0构成的开始数据包210和三个响应信息220b。响应信息220b包括在高三位的否定应答(NAK) 221b和在低五位中用于识别通道31或32以及发送数据包100的序列ID 222。作为NAK响应数据包200b的响应信息220b,使用例如Dxx.3的码,借此即使在响应信息220b被发送到第一发送/接收设备2时的传输引起1位差错的情况下也能区分ACK和NAK。第二发送/接收设备4发送三次响应信息220b。能够根据NAK 221b和序列ID 222确定对于哪个发送数据包100哪个通道(即通道31或32)出现差错。可以在ACK响应数据包200a中的响应信息220a中使用数据Dxx.3,并且可以在NAK响应数据包200b的响应信息220b中使用Dxx.0。包括在NAK响应数据包200b中的响应信息220b的数量不限于三个。

[0060] CRC单元45执行CRC计算。CRC单元45将各数据合并从而在没出现CRC差错时将合并的数据输出到输入/输出控制器47,并且将各组CRC结果和序列ID通知给响应数据包生成器46。

[0061] 从CRC单元45接收CRC结果和序列ID时,响应数据包生成器46根据CRC结果生成图5A所示的ACK响应数据包200a或图5B示出的NAK响应数据包200b。

[0062] 在响应数据包生成器46发送Dxx.0作为响应信息220a时,由于1位差错,如图3所示,第一发送/接收设备2可以接收到Dxx.0、Dxx.1、Dxx.2、Dxx.5或Dxx.6。因此,在差错检测器231检测到Dxx.1、Dxx.2、Dxx.5或Dxx.6时,差错校正单元232把检测到的数据Dxx.1、Dxx.2、Dxx.5或Dxx.6校正为Dxx.0。在响应数据包生成器46发送Dxx.3作为响应信息220b时,由于1位差错,如图3所示,第一发送/接收设备2可以接收到Dxx.3、Dxx.4、或Dxx.7。因此,在差错检测器231检测到Dxx.4、或Dxx.7作为响应信息220b时,差错校正单元232把检测到的数据Dxx.4或Dxx.7校正为Dxx.3。在差错检测器231检测到NIT差错时,差错校正单元232丢弃响应数据包200a或200b。因此,只要所有接收到N次的数据未造成NIT差错,则第一发送/接收设备2就能够正确地接收到ACK/NAK。

[0063] 从第二发送/接收设备4接收NAK响应数据包200b时,第一发送/接收设备2的重传控制器23控制输入/输出控制器21重传对应于序列ID 222的数据。输入/输出控制器21将对应于序列ID 222的并且作为重传数据存储在发送缓冲器中的数据输出到发送数据包生成器22。

[0064] 示例性实施例的操作

[0065] 以下将描述根据示例性实施例的操作示例。

[0066] (1)发送数据包的生成和发送

[0067] 第一发送/接收设备2的CRC生成器221A和221B对从输入/输出控制器21输出并且待发送的各数据120执行CRC计算,从而生成CRC码130。发送数据包生成器22将数据头110、响应的一个CRC码130以及结束数据包140添加到待发送的各个数据120,从而生成发送数据

包100。

[0068] 发送数据包生成器22生成的发送数据包100由8B10B转换器24A和24B进行从8位数据到10位数据的8B10B转换,由并行/串行转换器26A和26B从并行数据转换成串行数据,并且以串行形式经由传输路径3中的第一通道31和第二通道32从第一发送/接收设备2发送到第二发送/接收设备4。

[0069] (2) 响应数据包的生成和发送

[0070] 在第二发送/接收设备4接收发送数据包100时,发送数据包100经由串行/并行转换器41A和41B从串行数据转换成并行数据,并且由10B8B转换器43A和43B进行从10位数据到8位数据的8B10B逆变换,并且被输入到CRC单元45。

[0071] CRC单元45对接收到的各数据执行CRC计算。在没出现CRC差错时,CRC单元45将各数据合并,并且随后将合并的数据输出到输入/输出控制器47并且将CRC结果和序列ID通知给响应数据包生成器46。

[0072] 从CRC单元45接收CRC结果和序列ID时,响应数据包生成器46根据各个CRC结果生成ACK响应数据包200a或NAK响应数据包200b。

[0073] 响应数据包生成器46生成的ACK响应数据包200a或NAK响应数据包200b由8B10B转换器44进行从8位数据到10位数据的8B10B转换,并且随后由并行/串行转换器42从并行数据转换成串行数据。所得到的数据以串行形式经由传输路径3中的第三通道33从第二发送/接收设备4发送到第一发送/接收设备2。

[0074] (3) 响应数据包的接收和差错校正

[0075] 在第一发送/接收设备2接收ACK响应数据包200a或NAK响应数据包200b时,ACK响应数据包200a或NAK响应数据包200b由串行/并行转换器27从串行数据转换成并行数据,并且由10B8B转换器25进行从10位数据到8位数据的8B10B逆变换,并且被输入到重传控制器23。

[0076] 重传控制器23从自第二发送/接收设备4发送到第一发送/接收设备2的响应数据包200a或200b中提取数据。

[0077] 在差错检测器231检测到Dxx.4或Dxx.7而不是Dxx.0和Dxx.3作为响应信息220a时,差错校正单元232把检测到的数据Dxx.4或Dxx.7校正为Dxx.3。在差错检测器231检测NIT差错时,差错校正单元232丢弃响应数据包200a或200b。

[0078] (4) 重传指示

[0079] 在发送/接收设备4发送NAK响应数据包200b时,重传控制器23指示输入/输出控制器21重传该数据。

[0080] 输入/输出控制器21将对应于序列ID 222并且作为重传数据存储在发送缓冲器中的数据发送到发送数据包生成器22,并且发送数据包生成器22被指示将其重传并且生成发送数据包100。再次生成的发送数据包100如上所述经过8B10B转换和并行/串行转换,并且随后被发送到第二发送/接收设备4。

[0081] 示例性实施例的效果

[0082] 根据示例性实施例,能够在不使用复杂控制的情况下发送用于发送数据包的响应数据包。另外,通过连续多次发送响应信息,与发送一次响应信息的配置相比,能够正确地发送ACK或NAK。

[0083] 如上所述,描述了本发明的示例性实施例。本发明不限于上述示例性实施例,并且只要不改变本发明的主旨可以做出和实施各种修改。例如,本发明可以用于以下情形,其中发送指示接收侧缓冲器存储状态的有关“存储器满”或“存储器空”的信息。

[0084] 另外,例如,只要不改变本发明的主旨,可以去除根据示例性实施例的一些组件,并且例如可以在根据示例性实施例的流程图中添加、去除、修改或切换步骤。而且,上述示例性实施例中使用的程序可以被存储在记录介质(例如压缩盘式只读存储器(CD-ROM))中来提供。

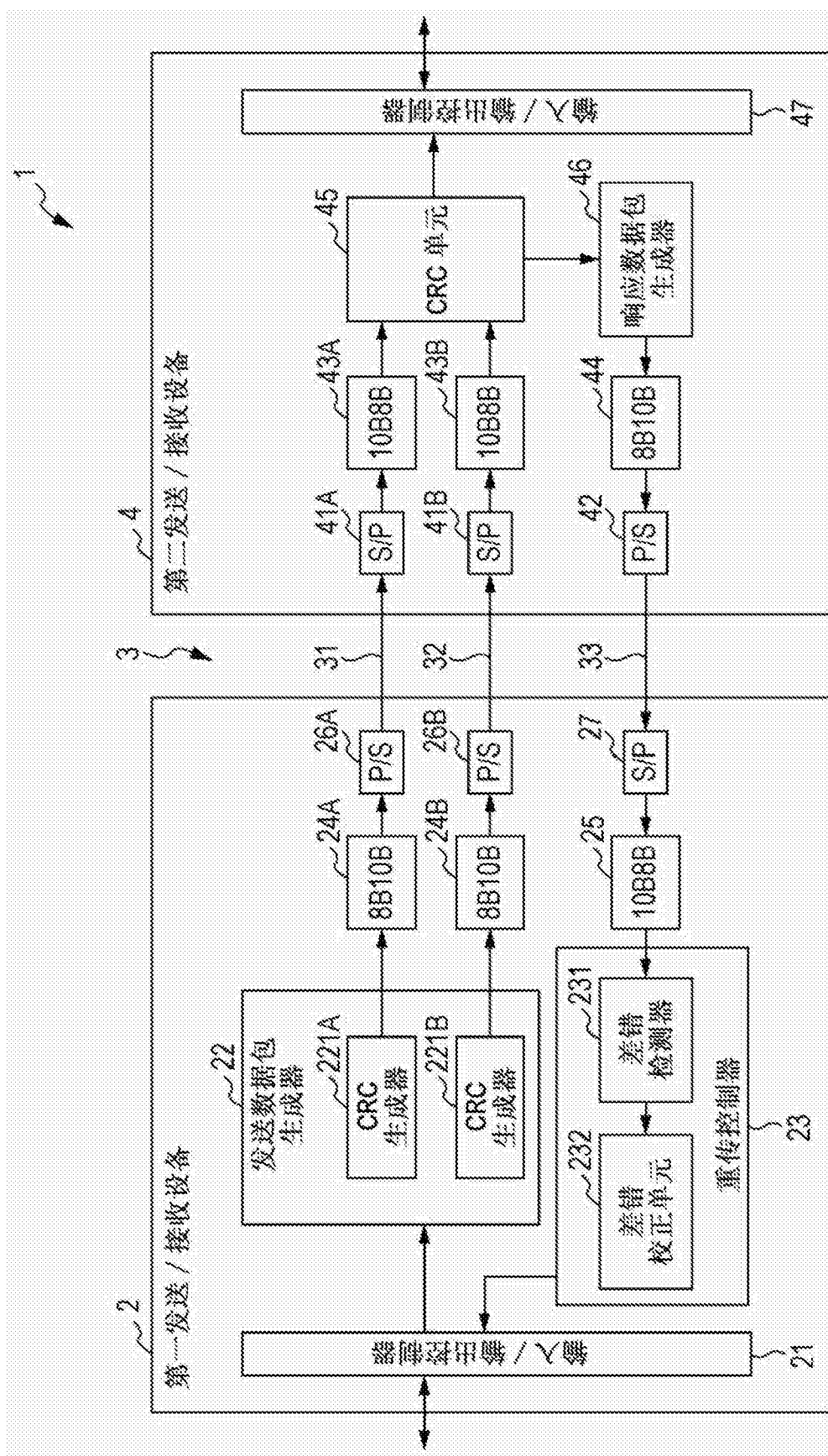


图1

	1 位	2 位	3 位	4 位	5 位	6 位	7 位	8 位	9 位	10 位
D00.0	D00.2	D00.6	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D01.0	D01.2	D01.6	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D02.0	D02.2	D02.6	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D03.0	D03.5	D03.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D04.0	D04.2	D04.6	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D05.0	D05.5	D05.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D06.0	D06.5	D06.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D07.0	D07.5	D07.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D08.0	D08.2	D08.6	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D09.0	D09.5	D09.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D10.0	D10.5	D10.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D11.0	D11.5	D11.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D12.0	D12.5	D12.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D13.0	D13.5	D13.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D14.0	D14.5	D14.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D15.0	D15.2	D15.6	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D16.0	D16.2	D16.6	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D17.0	D17.5	D17.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D18.0	D18.5	D18.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D19.0	D19.5	D19.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D20.0	D20.5	D20.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D21.0	D21.5	D21.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D22.0	D22.5	D22.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D23.0	D23.2	D23.6	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D24.0	D24.2	D24.6	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D25.0	D25.5	D25.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D26.0	D26.5	D26.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D27.0	D27.2	D27.6	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D28.0	D28.5	D28.1	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D29.0	D29.2	D29.6	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D30.0	D30.2	D30.6	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D31.0	D31.2	D31.6	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT

图2A

	1 位	2 位	3 位	4 位	5 位	6 位	7 位	8 位	9 位	10 位
D00.1	NIT	NIT	NIT	D00.7	D25.1	D09.1	D17.1	NIT	NIT	NIT
D01.1	NIT	NIT	NIT	D01.7	D14.1	NIT	D06.1	D10.1	D12.1	NIT
D02.1	NIT	NIT	NIT	D02.7	D13.1	NIT	D05.1	D09.1	NIT	D12.1
D03.1	NIT	D03.0	D03.4	NIT	NIT	D24.1	D04.1	D08.1	NIT	NIT
D04.1	NIT	NIT	NIT	D04.7	D11.1	NIT	D03.1	NIT	D09.1	D10.1
D05.1	NIT	D05.0	D05.4	NIT	NIT	D31.1	D02.1	NIT	D08.1	NIT
D06.1	NIT	D06.0	D06.4	NIT	NIT	D16.1	D01.1	NIT	NIT	D08.1
D07.1	NIT	D07.0	D07.4	NIT	D08.1	D23.1	NIT	NIT	NIT	NIT
D08.1	NIT	NIT	NIT	D08.7	D07.1	NIT	NIT	D03.1	D05.1	D06.1
D09.1	NIT	D09.0	D09.4	NIT	NIT	D00.1	NIT	D02.1	D04.1	NIT
D10.1	NIT	D10.0	D10.4	NIT	NIT	D15.1	NIT	D01.1	NIT	D04.1
D11.1	NIT	D11.0	D11.4	NIT	D04.1	D27.1	NIT	NIT	NIT	NIT
D12.1	NIT	D12.0	D12.4	NIT	NIT	K28.1	NIT	NIT	D01.1	D02.1
D13.1	NIT	D13.0	D13.4	NIT	D02.1	D29.1	NIT	NIT	NIT	NIT
D14.1	NIT	D14.0	D14.4	NIT	D01.1	D30.1	NIT	NIT	NIT	NIT
D15.1	NIT	NIT	NIT	D15.7	D26.1	D10.1	D18.1	NIT	NIT	NIT
D16.1	NIT	NIT	NIT	D16.7	D22.1	D06.1	NIT	D18.1	D20.1	NIT
D17.1	NIT	D17.0	D17.4	NIT	NIT	NIT	D00.1	D31.1	D24.1	NIT
D18.1	NIT	D18.0	D18.4	NIT	NIT	NIT	D15.1	D16.1	NIT	D24.1
D19.1	NIT	D19.0	D19.4	NIT	D24.1	NIT	D27.1	D23.1	NIT	NIT
D20.1	NIT	D20.0	D20.4	NIT	NIT	NIT	K28.1	NIT	D16.1	D31.1
D21.1	NIT	D21.0	D21.4	NIT	D31.1	NIT	D29.1	NIT	D23.1	NIT
D22.1	NIT	D22.0	D22.4	NIT	D16.1	NIT	D30.1	NIT	NIT	D23.1
D23.1	K23.7	NIT	NIT	D23.7	NIT	D07.1	NIT	D19.1	D21.1	D22.1
D24.1	NIT	NIT	NIT	D24.7	D19.1	D03.1	NIT	NIT	D17.1	D18.1
D25.1	NIT	D25.0	D25.4	NIT	D00.1	NIT	NIT	D29.1	D27.1	NIT
D26.1	NIT	D26.0	D26.4	NIT	D15.1	NIT	NIT	D30.1	NIT	D27.1
D27.1	K27.7	NIT	NIT	D27.7	NIT	D11.1	D19.1	NIT	D25.1	D26.1
D28.1	NIT	D28.0	D28.4	NIT	K28.1	NIT	NIT	NIT	D30.1	D29.1
D29.1	K29.7	NIT	NIT	D29.7	NIT	D13.1	D21.1	D25.1	NIT	D28.1
D30.1	K30.7	NIT	NIT	D30.7	NIT	D14.1	D22.1	D26.1	D28.1	NIT
D31.1	NIT	NIT	NIT	D31.7	D21.1	D05.1	NIT	D17.1	NIT	D20.1

图2B

	1 位	2 位	3 位	4 位	5 位	6 位	7 位	8 位	9 位	10 位
D00.2	D00.0	NIT	D00.7	NIT	D25.2	D09.2	D17.2	NIT	NIT	NIT
D01.2	D01.0	NIT	D01.7	NIT	D14.2	NIT	D06.2	D10.2	D12.2	NIT
D02.2	D02.0	NIT	D02.7	NIT	D13.2	NIT	D05.2	D09.2	NIT	D12.2
D03.2	NIT	NIT	NIT	D03.4	NIT	D24.2	D04.2	D08.2	NIT	NIT
D04.2	D04.0	NIT	D04.7	NIT	D11.2	NIT	D03.2	NIT	D09.2	D10.2
D05.2	NIT	NIT	NIT	D05.4	NIT	D31.2	D02.2	NIT	D08.2	NIT
D06.2	NIT	NIT	NIT	D06.4	NIT	D16.2	D01.2	NIT	NIT	D08.2
D07.2	NIT	NIT	NIT	D07.4	D08.2	D23.2	NIT	NIT	NIT	NIT
D08.2	D08.0	NIT	D08.7	NIT	D07.2	NIT	NIT	D03.2	D05.2	D06.2
D09.2	NIT	NIT	NIT	D09.4	NIT	D00.2	NIT	D02.2	D04.2	NIT
D10.2	NIT	NIT	NIT	D10.4	NIT	D15.2	NIT	D01.2	NIT	D04.2
D11.2	NIT	NIT	NIT	D11.4	D04.2	D27.2	NIT	NIT	NIT	NIT
D12.2	NIT	NIT	NIT	D12.4	NIT	K28.2	NIT	NIT	D01.2	D02.2
D13.2	NIT	NIT	NIT	D13.4	D02.2	D29.2	NIT	NIT	NIT	NIT
D14.2	NIT	NIT	NIT	D14.4	D01.2	D30.2	NIT	NIT	NIT	NIT
D15.2	D15.0	NIT	D15.7	NIT	D26.2	D10.2	D18.2	NIT	NIT	NIT
D16.2	D16.0	NIT	D16.7	NIT	D22.2	D06.2	NIT	D18.2	D20.2	NIT
D17.2	NIT	D17.7	NIT	D17.4	NIT	NIT	D00.2	D31.2	D24.2	NIT
D18.2	NIT	D18.7	NIT	D18.4	NIT	NIT	D15.2	D16.2	NIT	D24.2
D19.2	NIT	NIT	NIT	D19.4	D24.2	NIT	D27.2	D23.2	NIT	NIT
D20.2	NIT	D20.7	NIT	D20.4	NIT	NIT	K28.2	NIT	D16.2	D31.2
D21.2	NIT	NIT	NIT	D21.4	D31.2	NIT	D29.2	NIT	D23.2	NIT
D22.2	NIT	NIT	NIT	D22.4	D16.2	NIT	D30.2	NIT	NIT	D23.2
D23.2	D23.0	NIT	D23.7	NIT	NIT	D07.2	NIT	D19.2	D21.2	D22.2
D24.2	D24.0	NIT	D24.7	NIT	D19.2	D03.2	NIT	NIT	D17.2	D18.2
D25.2	NIT	NIT	NIT	D25.4	D00.2	NIT	NIT	D29.2	D27.2	NIT
D26.2	NIT	NIT	NIT	D26.4	D15.2	NIT	NIT	D30.2	NIT	D27.2
D27.2	D27.0	NIT	D27.7	NIT	NIT	D11.2	D19.2	NIT	D25.2	D26.2
D28.2	NIT	NIT	NIT	D28.4	K28.2	NIT	NIT	NIT	D30.2	D29.2
D29.2	D29.0	NIT	D29.7	NIT	NIT	D13.2	D21.2	D25.2	NIT	D28.2
D30.2	D30.0	NIT	D30.7	NIT	NIT	D14.2	D22.2	D26.2	D28.2	NIT
D31.2	D31.0	NIT	D31.7	NIT	D21.2	D05.2	NIT	D17.2	NIT	D20.2

图2C

	1 位	2 位	3 位	4 位	5 位	6 位	7 位	8 位	9 位	10 位
D00.3	D00.4	D00.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D01.3	D01.4	D01.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D02.3	D02.4	D02.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D03.3	D03.4	D03.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D04.3	D04.4	D04.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D05.3	D05.4	D05.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D06.3	D06.4	D06.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D07.3	D07.4	D07.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D08.3	D08.4	D08.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D09.3	D09.4	D09.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D10.3	D10.4	D10.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D11.3	D11.4	D11.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D12.3	D12.4	D12.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D13.3	D13.4	D13.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D14.3	D14.4	D14.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D15.3	D15.4	D15.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D16.3	D16.4	D16.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D17.3	D17.4	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D18.3	D18.4	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D19.3	D19.4	D19.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D20.3	D20.4	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D21.3	D21.4	D21.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D22.3	D22.4	D22.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D23.3	D23.4	D23.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D24.3	D24.4	D24.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D25.3	D25.4	D25.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D26.3	D26.4	D26.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D27.3	D27.4	D27.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D28.3	D28.4	D28.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D29.3	D29.4	D29.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D30.3	D30.4	D30.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D31.3	D31.4	D31.7	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT

图2D

	1 位	2 位	3 位	4 位	5 位	6 位	7 位	8 位	9 位	10 位
D00.4	D00.3	NIT	D00.6	D00.5	NIT	NIT	NIT	NIT	NIT	NIT
D01.4	D01.3	NIT	D01.6	D01.5	NIT	NIT	NIT	NIT	NIT	NIT
D02.4	D02.3	NIT	D02.6	D02.5	NIT	NIT	NIT	NIT	NIT	NIT
D03.4	D03.3	NIT	D03.1	D03.2	NIT	NIT	NIT	NIT	NIT	NIT
D04.4	D04.3	NIT	D04.6	D04.5	NIT	NIT	NIT	NIT	NIT	NIT
D05.4	D05.3	NIT	D05.1	D05.2	NIT	NIT	NIT	NIT	NIT	NIT
D06.4	D06.3	NIT	D06.1	D06.2	NIT	NIT	NIT	NIT	NIT	NIT
D07.4	D07.3	NIT	D07.1	D07.2	NIT	NIT	NIT	NIT	NIT	NIT
D08.4	D08.3	NIT	D08.6	D08.5	NIT	NIT	NIT	NIT	NIT	NIT
D09.4	D09.3	NIT	D09.1	D09.2	NIT	NIT	NIT	NIT	NIT	NIT
D10.4	D10.3	NIT	D10.1	D10.2	NIT	NIT	NIT	NIT	NIT	NIT
D11.4	D11.3	NIT	D11.1	D11.2	NIT	NIT	NIT	NIT	NIT	NIT
D12.4	D12.3	NIT	D12.1	D12.2	NIT	NIT	NIT	NIT	NIT	NIT
D13.4	D13.3	NIT	D13.1	D13.2	NIT	NIT	NIT	NIT	NIT	NIT
D14.4	D14.3	NIT	D14.1	D14.2	NIT	NIT	NIT	NIT	NIT	NIT
D15.4	D15.3	NIT	D15.6	D15.5	NIT	NIT	NIT	NIT	NIT	NIT
D16.4	D16.3	NIT	D16.6	D16.5	NIT	NIT	NIT	NIT	NIT	NIT
D17.4	D17.3	NIT	D17.1	D17.2	NIT	NIT	NIT	NIT	NIT	NIT
D18.4	D18.3	NIT	D18.1	D18.2	NIT	NIT	NIT	NIT	NIT	NIT
D19.4	D19.3	NIT	D19.1	D19.2	NIT	NIT	NIT	NIT	NIT	NIT
D20.4	D20.3	NIT	D20.1	D20.2	NIT	NIT	NIT	NIT	NIT	NIT
D21.4	D21.3	NIT	D21.1	D21.2	NIT	NIT	NIT	NIT	NIT	NIT
D22.4	D22.3	NIT	D22.1	D22.2	NIT	NIT	NIT	NIT	NIT	NIT
D23.4	D23.3	NIT	D23.6	D23.5	NIT	NIT	NIT	NIT	NIT	NIT
D24.4	D24.3	NIT	D24.6	D24.5	NIT	NIT	NIT	NIT	NIT	NIT
D25.4	D25.3	NIT	D25.1	D25.2	NIT	NIT	NIT	NIT	NIT	NIT
D26.4	D26.3	NIT	D26.1	D26.2	NIT	NIT	NIT	NIT	NIT	NIT
D27.4	D27.3	NIT	D27.6	D27.5	NIT	NIT	NIT	NIT	NIT	NIT
D28.4	D28.3	NIT	D28.1	D28.2	NIT	NIT	NIT	NIT	NIT	NIT
D29.4	D29.3	NIT	D29.6	D29.5	NIT	NIT	NIT	NIT	NIT	NIT
D30.4	D30.3	NIT	D30.6	D30.5	NIT	NIT	NIT	NIT	NIT	NIT
D31.4	D31.3	NIT	D31.6	D31.5	NIT	NIT	NIT	NIT	NIT	NIT

图2E

	1 位	2 位	3 位	4 位	5 位	6 位	7 位	8 位	9 位	10 位
D00.5	NIT	NIT	NIT	D00.4	D25.5	D09.5	D17.5	NIT	NIT	NIT
D01.5	NIT	NIT	NIT	D01.4	D14.5	NIT	D06.5	D10.5	D12.5	NIT
D02.5	NIT	NIT	NIT	D02.4	D13.5	NIT	D05.5	D09.5	NIT	D12.5
D03.5	D03.0	NIT	D03.7	NIT	NIT	D24.5	D04.5	D08.5	NIT	NIT
D04.5	NIT	NIT	NIT	D04.4	D11.5	NIT	D03.5	NIT	D09.5	D10.5
D05.5	D05.0	NIT	D05.7	NIT	NIT	D31.5	D02.5	NIT	D08.5	NIT
D06.5	D06.0	NIT	D06.7	NIT	NIT	D16.5	D01.5	NIT	NIT	D08.5
D07.5	D07.0	NIT	D07.7	NIT	D08.5	D23.5	NIT	NIT	NIT	NIT
D08.5	NIT	NIT	NIT	D08.4	D07.5	NIT	NIT	D03.5	D05.5	D06.5
D09.5	D09.0	NIT	D09.7	NIT	NIT	D00.5	NIT	D02.5	D04.5	NIT
D10.5	D10.0	NIT	D10.7	NIT	NIT	D15.5	NIT	D01.5	NIT	D04.5
D11.5	D11.0	NIT	D11.7	NIT	D04.5	D27.5	NIT	NIT	NIT	NIT
D12.5	D12.0	NIT	D12.7	NIT	NIT	K28.5	NIT	NIT	D01.5	D02.5
D13.5	D13.0	NIT	D13.7	NIT	D02.5	D29.5	NIT	NIT	NIT	NIT
D14.5	D14.0	NIT	D14.7	NIT	D01.5	D30.5	NIT	NIT	NIT	NIT
D15.5	NIT	NIT	NIT	D15.4	D26.5	D10.5	D18.5	NIT	NIT	NIT
D16.5	NIT	NIT	NIT	D16.4	D22.5	D06.5	NIT	D18.5	D20.5	NIT
D17.5	D17.0	NIT	NIT	NIT	NIT	NIT	D00.5	D31.5	D24.5	NIT
D18.5	D18.0	NIT	NIT	NIT	NIT	NIT	D15.5	D16.5	NIT	D24.5
D19.5	D19.0	NIT	D19.7	NIT	D24.5	NIT	D27.5	D23.5	NIT	NIT
D20.5	D20.0	NIT	NIT	NIT	NIT	NIT	K28.5	NIT	D16.5	D31.5
D21.5	D21.0	NIT	D21.7	NIT	D31.5	NIT	D29.5	NIT	D23.5	NIT
D22.5	D22.0	NIT	D22.7	NIT	D16.5	NIT	D30.5	NIT	NIT	D23.5
D23.5	NIT	K23.7	NIT	D23.4	NIT	D07.5	NIT	D19.5	D21.5	D22.5
D24.5	NIT	NIT	NIT	D24.4	D19.5	D03.5	NIT	NIT	D17.5	D18.5
D25.5	D25.0	NIT	D25.7	NIT	D00.5	NIT	NIT	D29.5	D27.5	NIT
D26.5	D26.0	NIT	D26.7	NIT	D15.5	NIT	NIT	D30.5	NIT	D27.5
D27.5	NIT	K27.7	NIT	D27.4	NIT	D11.5	D19.5	NIT	D25.5	D26.5
D28.5	D28.0	NIT	D28.7	NIT	K28.5	NIT	NIT	NIT	D30.5	D29.5
D29.5	NIT	K29.7	NIT	D29.4	NIT	D13.5	D21.5	D25.5	NIT	D28.5
D30.5	NIT	K30.7	NIT	D30.4	NIT	D14.5	D22.5	D26.5	D28.5	NIT
D31.5	NIT	NIT	NIT	D31.4	D21.5	D05.5	NIT	D17.5	NIT	D20.5

图2F

	1 位	2 位	3 位	4 位	5 位	6 位	7 位	8 位	9 位	10 位
D00.6	NIT	D00.0	D00.4	NIT	D25.6	D09.6	D17.6	NIT	NIT	NIT
D01.6	NIT	D01.0	D01.4	NIT	D14.6	NIT	D06.6	D10.6	D12.6	NIT
D02.6	NIT	D02.0	D02.4	NIT	D13.6	NIT	D05.6	D09.6	NIT	D12.6
D03.6	NIT	NIT	NIT	D03.7	NIT	D24.6	D04.6	D08.6	NIT	NIT
D04.6	NIT	D04.0	D04.4	NIT	D11.6	NIT	D03.6	NIT	D09.6	D10.6
D05.6	NIT	NIT	NIT	D05.7	NIT	D31.6	D02.6	NIT	D08.6	NIT
D06.6	NIT	NIT	NIT	D06.7	NIT	D16.6	D01.6	NIT	NIT	D08.6
D07.6	NIT	NIT	NIT	D07.7	D08.6	D23.6	NIT	NIT	NIT	NIT
D08.6	NIT	D08.0	D08.4	NIT	D07.6	NIT	NIT	D03.6	D05.6	D06.6
D09.6	NIT	NIT	NIT	D09.7	NIT	D00.6	NIT	D02.6	D04.6	NIT
D10.6	NIT	NIT	NIT	D10.7	NIT	D15.6	NIT	D01.6	NIT	D04.6
D11.6	NIT	NIT	NIT	D11.7	D04.6	D27.6	NIT	NIT	NIT	NIT
D12.6	NIT	NIT	NIT	D12.7	NIT	K28.6	NIT	NIT	D01.6	D02.6
D13.6	NIT	NIT	NIT	D13.7	D02.6	D29.6	NIT	NIT	NIT	NIT
D14.6	NIT	NIT	NIT	D14.7	D01.6	D30.6	NIT	NIT	NIT	NIT
D15.6	NIT	D15.0	D15.4	NIT	D26.6	D10.6	D18.6	NIT	NIT	NIT
D16.6	NIT	D16.0	D16.4	NIT	D22.6	D06.6	NIT	D18.6	D20.6	NIT
D17.6	D17.7	NIT	NIT	NIT	NIT	NIT	D00.6	D31.6	D24.6	NIT
D18.6	D18.7	NIT	NIT	NIT	NIT	NIT	D15.6	D16.6	NIT	D24.6
D19.6	NIT	NIT	NIT	D19.7	D24.6	NIT	D27.6	D23.6	NIT	NIT
D20.6	D20.7	NIT	NIT	NIT	NIT	NIT	K28.6	NIT	D16.6	D31.6
D21.6	NIT	NIT	NIT	D21.7	D31.6	NIT	D29.6	NIT	D23.6	NIT
D22.6	NIT	NIT	NIT	D22.7	D16.6	NIT	D30.6	NIT	NIT	D23.6
D23.6	NIT	D23.0	D23.4	NIT	NIT	D07.6	NIT	D19.6	D21.6	D22.6
D24.6	NIT	D24.0	D24.4	NIT	D19.6	D03.6	NIT	NIT	D17.6	D18.6
D25.6	NIT	NIT	NIT	D25.7	D00.6	NIT	NIT	D29.6	D27.6	NIT
D26.6	NIT	NIT	NIT	D26.7	D15.6	NIT	NIT	D30.6	NIT	D27.6
D27.6	NIT	D27.0	D27.4	NIT	NIT	D11.6	D19.6	NIT	D25.6	D26.6
D28.6	NIT	NIT	NIT	D28.7	K28.6	NIT	NIT	NIT	D30.6	D29.6
D29.6	NIT	D29.0	D29.4	NIT	NIT	D13.6	D21.6	D25.6	NIT	D28.6
D30.6	NIT	D30.0	D30.4	NIT	NIT	D14.6	D22.6	D26.6	D28.6	NIT
D31.6	NIT	D31.0	D31.4	NIT	D21.6	D05.6	NIT	D17.6	NIT	D20.6

图2G

	1 位	2 位	3 位	4 位	5 位	6 位	7 位	8 位	9 位	10 位
D00.7	NIT	D00.3	D00.2	D00.1	NIT	NIT	NIT	NIT	NIT	NIT
D01.7	NIT	D01.3	D01.2	D01.1	NIT	NIT	NIT	NIT	NIT	NIT
D02.7	NIT	D02.3	D02.2	D02.1	NIT	NIT	NIT	NIT	NIT	NIT
D03.7	NIT	D03.3	D03.5	D03.6	NIT	NIT	NIT	NIT	NIT	NIT
D04.7	NIT	D04.3	D04.2	D04.1	NIT	NIT	NIT	NIT	NIT	NIT
D05.7	NIT	D05.3	D05.5	D05.6	NIT	NIT	NIT	NIT	NIT	NIT
D06.7	NIT	D06.3	D06.5	D06.6	NIT	NIT	NIT	NIT	NIT	NIT
D07.7	NIT	D07.3	D07.5	D07.6	NIT	NIT	NIT	NIT	NIT	NIT
D08.7	NIT	D08.3	D08.2	D08.1	NIT	NIT	NIT	NIT	NIT	NIT
D09.7	NIT	D09.3	D09.5	D09.6	NIT	NIT	NIT	NIT	NIT	NIT
D10.7	NIT	D10.3	D10.5	D10.6	NIT	NIT	NIT	NIT	NIT	NIT
D11.7	NIT	D11.3	D11.5	D11.6	NIT	NIT	NIT	NIT	NIT	NIT
D12.7	NIT	D12.3	D12.5	D12.6	NIT	NIT	NIT	NIT	NIT	NIT
D13.7	NIT	D13.3	D13.5	D13.6	NIT	NIT	NIT	NIT	NIT	NIT
D14.7	NIT	D14.3	D14.5	D14.6	NIT	NIT	NIT	NIT	NIT	NIT
D15.7	NIT	D15.3	D15.2	D15.1	NIT	NIT	NIT	NIT	NIT	NIT
D16.7	NIT	D16.3	D16.2	D16.1	NIT	NIT	NIT	NIT	NIT	NIT
D17.7	D17.6	D17.2	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D18.7	D18.6	D18.2	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D19.7	NIT	D19.3	D19.5	D19.6	NIT	NIT	NIT	NIT	NIT	NIT
D20.7	D20.6	D20.2	NIT	NIT	NIT	NIT	NIT	NIT	NIT	NIT
D21.7	NIT	D21.3	D21.5	D21.6	NIT	NIT	NIT	NIT	NIT	NIT
D22.7	NIT	D22.3	D22.5	D22.6	NIT	NIT	NIT	NIT	NIT	NIT
D23.7	NIT	D23.3	D23.2	D23.1	NIT	NIT	NIT	NIT	NIT	NIT
D24.7	NIT	D24.3	D24.2	D24.1	NIT	NIT	NIT	NIT	NIT	NIT
D25.7	NIT	D25.3	D25.5	D25.6	NIT	NIT	NIT	NIT	NIT	NIT
D26.7	NIT	D26.3	D26.5	D26.6	NIT	NIT	NIT	NIT	NIT	NIT
D27.7	NIT	D27.3	D27.2	D27.1	NIT	NIT	NIT	NIT	NIT	NIT
D28.7	NIT	D28.3	D28.5	D28.6	NIT	NIT	NIT	NIT	NIT	NIT
D29.7	NIT	D29.3	D29.2	D29.1	NIT	NIT	NIT	NIT	NIT	NIT
D30.7	NIT	D30.3	D30.2	D30.1	NIT	NIT	NIT	NIT	NIT	NIT
D31.7	NIT	D31.3	D31.2	D31.1	NIT	NIT	NIT	NIT	NIT	NIT

图2H

发送数据	接收数据							
	Dxx.0	Dxx.1	Dxx.2	Dxx.3	Dxx.4	Dxx.5	Dxx.6	Dxx.7
Dxx.0	C	E	E			E	E	
Dxx.3				C	E			E

图3

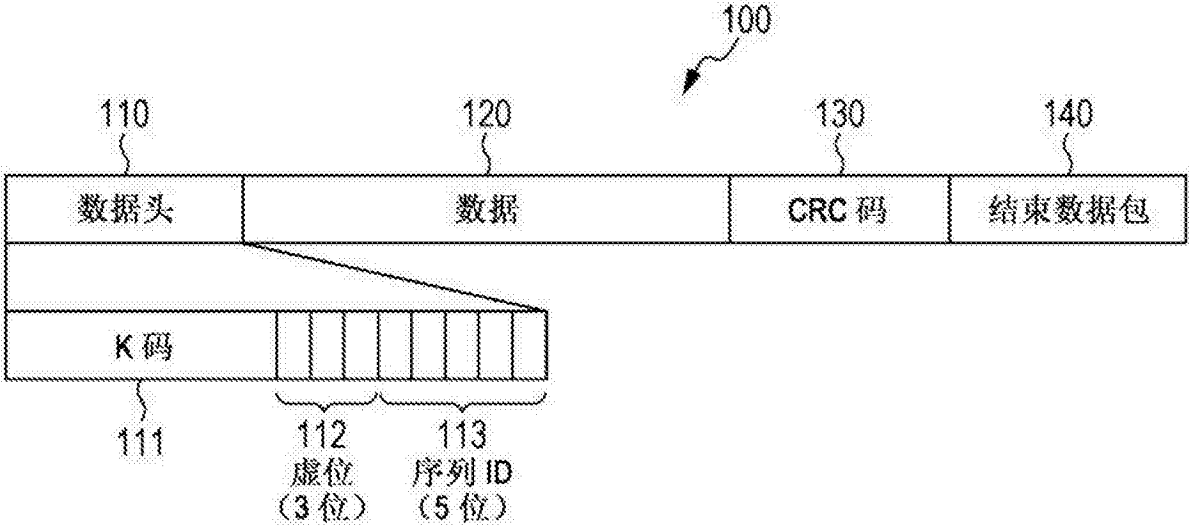


图4

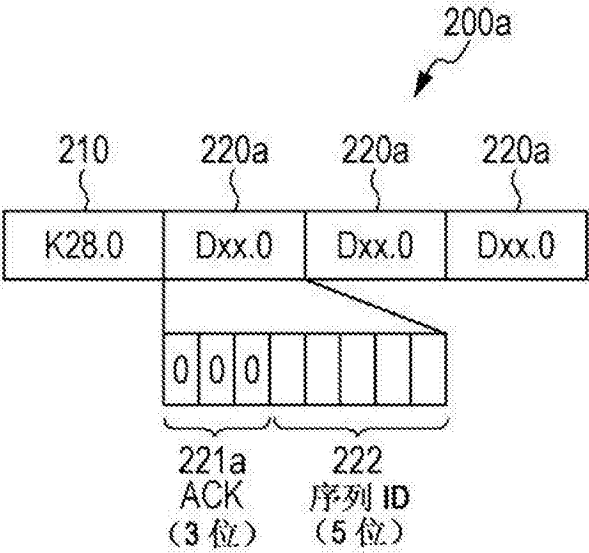


图5A

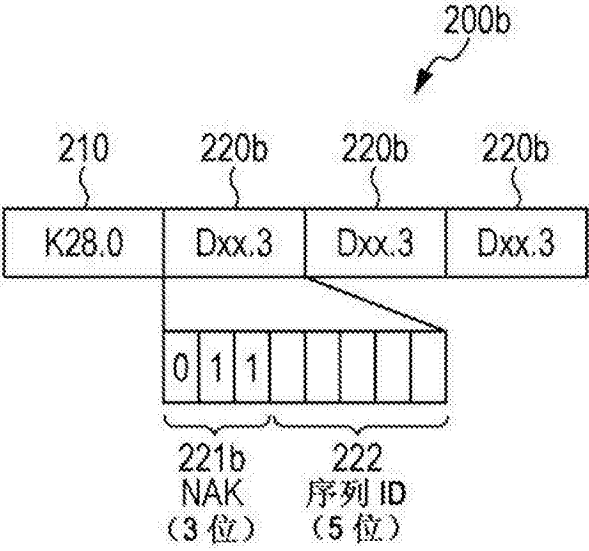


图5B