

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2004-507065
(P2004-507065A)

(43) 公表日 平成16年3月4日(2004.3.4)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO 1 R 33/76	HO 1 R 33/76 A	5 E O 2 1
HO 1 R 13/648	HO 1 R 33/76 5 O 3 A	5 E O 2 4
HO 1 R 43/00	HO 1 R 13/648	5 E O 5 1
	HO 1 R 43/00 B	

審査請求 未請求 予備審査請求 未請求 (全 54 頁)

(21) 出願番号	特願2002-521397 (P2002-521397)	(71) 出願人	502095395
(86) (22) 出願日	平成13年8月14日 (2001.8.14)		ハイ コネクション デンシテイ インコ ーポレイテッド
(85) 翻訳文提出日	平成14年4月23日 (2002.4.23)		アメリカ合衆国 カリフォルニア州 94 089 サニーベール ボレガス アヴェ ニュー 1267
(86) 国際出願番号	PCT/US2001/025431	(71) 出願人	302053179
(87) 国際公開番号	W02002/017435		ファン ジーイネン
(87) 国際公開日	平成14年2月28日 (2002.2.28)		アメリカ合衆国 カリフォルニア州 95 051 サンタ クララ モンロー スト リート 3370
(31) 優先権主張番号	60/227, 859	(74) 代理人	100096758
(32) 優先日	平成12年8月24日 (2000.8.24)		弁理士 高橋 剛
(33) 優先権主張国	米国 (US)	(74) 代理人	100114845
(31) 優先権主張番号	09/772, 641		弁理士 高橋 雅和
(32) 優先日	平成13年1月30日 (2001.1.30)		
(33) 優先権主張国	米国 (US)		
(81) 指定国	CN, JP, KR		

最終頁に続く

(54) 【発明の名称】 ランド・グリッド・アレイ・コネクタ用の遮蔽されたキャリアおよびその製作方法

(57) 【要約】

本発明は、LGA インタポーザ・コネクタの電氣的性能が改善される、個別の接触エレメントの電氣的遮蔽を行うキャリアを提供する。キャリアは複数の開口を有し、各開口は個別の接触エレメントを含有することができる。開口は、導電性材料でめっきすることができ、またキャリアの少なくとも1つの導電層上に存在する1つまたは複数の基準電圧（例えば、接地）に共通化することができる。キャリアは、1つの外表面上に導電層をもつ単一統一構造と同じくらい単純なものとするか、または誘電材料および導電性材料の多数の層を有するはるかに複雑なものとするすることができる。また、このキャリアを用いると、個別の接触エレメントの保持を改善することができる。キャリアの一実施形態をアSEMBLするプロセスも開示する。

【特許請求の範囲】

【請求項 1】

ランド・グリッド・アレイ・コネクタ用のキャリアであって、

a) 上表面および下表面を有する誘電材料の少なくとも 1 つの層、および前記表面のうち一方に配設された少なくとも 1 つの遮蔽層を備える基板と、

b) 前記基板中の複数の開口であって、前記複数の開口の少なくとも 1 つが電氣的に伝導性であり、接触部材を受容するように配置される複数の開口とを備えるキャリア。

【請求項 2】

前記基板が少なくとも 1 つの絶縁材料を備える請求項 1 に記載のランド・グリッド・アレイ・コネクタ用のキャリア。

10

【請求項 3】

前記少なくとも 1 つの絶縁材料がエポキシガラスベースである請求項 2 に記載のランド・グリッド・アレイ・コネクタ用のキャリア。

【請求項 4】

前記少なくとも 1 つの絶縁材料が FR4 である請求項 3 に記載のランド・グリッド・アレイ・コネクタ用のキャリア。

【請求項 5】

前記少なくとも 1 つの絶縁材料がポリイミドである請求項 2 に記載のランド・グリッド・アレイ・コネクタ用のキャリア。

【請求項 6】

前記基板がさらに複数のスペーサを備える請求項 1 に記載のランド・グリッド・アレイ・コネクタ用のキャリア。

20

【請求項 7】

前記複数のスペーサが前記上表面の上に配置される請求項 6 に記載のランド・グリッド・アレイ・コネクタ用のキャリア。

【請求項 8】

前記複数のスペーサが前記下表面の下に配置される請求項 6 に記載のランド・グリッド・アレイ・コネクタ用のキャリア。

【請求項 9】

前記スペーサが少なくとも 1 つの絶縁材料を備える請求項 6 に記載のランド・グリッド・アレイ・コネクタ用のキャリア。

30

【請求項 10】

前記少なくとも 1 つの絶縁材料がエポキシガラスベースである請求項 9 に記載のランド・グリッド・アレイ・コネクタ用のキャリア。

【請求項 11】

前記少なくとも 1 つの絶縁材料が FR4 である請求項 10 に記載のランド・グリッド・アレイ・コネクタ用のキャリア。

【請求項 12】

前記複数の開口の各々が実質的に円筒形である請求項 1 に記載のランド・グリッド・アレイ・コネクタ用のキャリア。

40

【請求項 13】

前記基板がさらに整合手段を備える請求項 1 に記載のランド・グリッド・アレイ・コネクタ用のキャリア。

【請求項 14】

前記基板がさらに、接触部材の少なくとも一部分を圧縮し保持するために前記複数の開口の少なくとも 1 つに保持手段を備える請求項 1 に記載のランド・グリッド・アレイ・コネクタ用のキャリア。

【請求項 15】

前記接触部材が、制御される電氣的インピーダンスを有する請求項 14 に記載のランド・グリッド・アレイ・コネクタ用のキャリア。

50

【請求項 16】

前記キャリアがさらに複数のビアを備える請求項 1 に記載のランド・グリッド・アレイ・コネクタ用のキャリア。

【請求項 17】

前記キャリアがさらに、前記少なくとも 1 つの絶縁材料に電氣的に接続された共通化手段を備える請求項 1 に記載のランド・グリッド・アレイ・コネクタ用のキャリア。

【請求項 18】

ランド・グリッド・アレイ・コネクタ用の遮蔽された基板構造およびキャリアを形成する方法であって、

- a) 少なくとも 1 つの誘電体層、金属層、接着層、および開口を備える第 1 のサブ構造を形成するステップと、
- b) 少なくとも 1 つの誘電体層、金属層、接着層、および開口を備える第 2 のサブ構造を形成するステップと、
- c) 前記第 1 のサブ構造と前記第 2 のサブ構造の中間に材料のエッチングされた導電層を設けるステップと、
- d) 前記材料のエッチングされた導電層と前記第 1 および第 2 のサブ構造を整合させ積層して基板構造を形成し、それにより前記材料のエッチングされた導電層が前記金属層間に配置され、前記誘電体層によって前記金属層から分離されるようにするステップと、
- e) 少なくとも 1 つの所定の開口中にめっきスルーホールを形成するステップとを含む方法。

10

20

【請求項 19】

第 1 のサブ構造を形成する前記ステップ (a) が、

- i) 前記接着層の第 1 の表面から保護シートを除去して、その表面を露出させるサブステップと、
- ii) 第 2 の面上に前記金属層を有する前記誘電体層の第 1 の面に、前記接着層の露出した表面を積層して、前記第 1 のサブ構造を形成するサブステップと、
- iii) 前記第 1 のサブ構造中に前記少なくとも 1 つの開口を形成するサブステップとを含む請求項 18 に記載の方法。

【請求項 20】

第 2 のサブ構造を形成する前記ステップ (b) が、

- i) 前記接着層の第 1 の表面から保護シートを除去して、その表面を露出させるサブステップと、
- ii) 第 2 の面上に前記金属層を有する前記誘電体層の第 1 の面に、前記接着層の露出した表面を積層して、前記第 2 のサブ構造を形成するサブステップと、
- iii) 前記第 2 のサブ構造中に前記少なくとも 1 つの開口を形成するサブステップとを含む請求項 19 に記載の方法。

30

【請求項 21】

前記積層するステップ (d) の後に、前記第 1 のサブ構造が前記第 2 のサブ構造の鏡像として配向される請求項 18 に記載の方法。

【請求項 22】

ステップがさらに、スペーサの層を形成するために使用される少なくとも 1 つの追加の誘電体層を設けるステップを含む請求項 18 に記載の方法。

40

【請求項 23】

前記スペーサの層が前記基板構造の第 1 の外表面に整合し、取り付けられる請求項 22 に記載の方法。

【請求項 24】

前記スペーサの層が前記基板構造の第 2 の外表面に整合し、取り付けられる請求項 22 に記載の方法。

【請求項 25】

前記スペーサの層が、本質的に融除、ルーティング、および穿孔からなるグループから選

50

択されるプロセスによって形成される請求項 22 に記載の方法。

【請求項 26】

前記少なくとも 1 つの追加の誘電体層が絶縁材料を含む請求項 22 に記載の方法。

【請求項 27】

前記絶縁材料がエポキシガラスペースである請求項 26 に記載の方法。

【請求項 28】

前記絶縁材料が FR4 である請求項 27 に記載の方法。

【請求項 29】

前記基板構造の前記誘電体層が少なくとも 1 つの絶縁材料を含む請求項 18 に記載の方法。

10

【請求項 30】

前記少なくとも 1 つの絶縁材料がエポキシガラスペースである請求項 29 に記載の方法。

【請求項 31】

前記絶縁材料が FR4 である請求項 30 に記載の方法。

【請求項 32】

前記開口が、本質的に融除、ルーティング、穿孔およびパンチングからなるグループから選択されるプロセスによって前記第 1 および第 2 のサブ構造中に設けられる請求項 18 に記載の方法。

【請求項 33】

前記積層が、約 185 度 F の温度および約 20 ポンド毎平方インチ (PSI) の圧力において行われる請求項 18 に記載の方法。

20

【請求項 34】

ステップがさらに、本質的に融除、ルーティング、穿孔およびパンチングからなるグループから選択されるプロセスによって前記第 1 および第 2 のサブ構造中に少なくとも 1 つのエッジを形成するステップを含む請求項 18 に記載の方法。

【請求項 35】

前記開口の少なくとも 1 つが、前記遮蔽された基板構造およびキャリアを少なくとも 1 つの回路部材に整合させるための整合手段を備える請求項 18 に記載の方法。

【請求項 36】

前記開口の少なくとも 1 つがビアを備える請求項 18 に記載の方法。

30

【請求項 37】

ステップがさらに、前記開口の少なくとも 1 つに保持手段を形成するステップを含む請求項 18 に記載の方法。

【請求項 38】

ランド・グリッド・アレイ・コネクタ用の遮蔽された基板構造およびキャリアを形成する方法であって、

a) 少なくとも 1 つの誘電体層、金属層、接着層、および開口を備えるサブ構造を形成するステップと、

b) 材料のエッチングされた導電層を設けるステップと、

c) 前記材料のエッチングされた導電層と前記サブ構造を整合させ積層して基板構造を形成し、それにより前記材料のエッチングされた導電層が前記誘電体層によって前記金属層から分離されるようにするステップと、

40

d) 少なくとも 1 つの所定の開口中にめっきスルーホールを形成するステップとを含む方法。

【請求項 39】

サブ構造を形成する前記ステップ (a) が、

i) 前記接着層の第 1 の表面から保護シートを除去して、その表面を露出させるサブステップと、

ii) 第 2 の面上に前記金属層を有する前記誘電体層の第 1 の面に、前記接着層の露出した表面を積層して、前記サブ構造を形成するサブステップと、

50

i i i) 前記サブ構造中に前記少なくとも 1 つの開口を形成するサブステップとを含む請求項 38 に記載の方法。

【請求項 40】

ステップがさらに、スペーサの層を形成するために使用される少なくとも 1 つの追加の誘電体層を設けるステップを含む請求項 38 に記載の方法。

【請求項 41】

前記スペーサの層が前記基板構造の第 1 の外表面に整合し、取り付けられる請求項 40 に記載の方法。

【請求項 42】

前記スペーサの層が前記基板構造の第 2 の外表面に整合し、取り付けられる請求項 40 に記載の方法。 10

【請求項 43】

前記スペーサの層が、本質的に融除、ルーティング、および穿孔からなるグループから選択されるプロセスによって形成される請求項 40 に記載の方法。

【請求項 44】

前記少なくとも 1 つの追加の誘電体層が絶縁材料を含む請求項 40 に記載の方法。

【請求項 45】

前記絶縁材料がエポキシガラスベースである請求項 44 に記載の方法。

【請求項 46】

前記絶縁材料が FR4 である請求項 45 に記載の方法。 20

【請求項 47】

前記基板構造の前記誘電体層が少なくとも 1 つの絶縁材料を含む請求項 46 に記載の方法。

【請求項 48】

前記少なくとも 1 つの絶縁材料がエポキシガラスベースである請求項 47 に記載の方法。

【請求項 49】

前記絶縁材料が FR4 である請求項 48 に記載の方法。

【請求項 50】

前記開口が、本質的に融除、ルーティング、穿孔およびパンチングからなるグループから選択されるプロセスによって前記サブ構造中に設けられる請求項 38 に記載の方法。 30

【請求項 51】

前記積層が、約 185 度 F の温度および約 20 ポンド毎平方インチ (PSI) の圧力において行われる請求項 38 に記載の方法。

【請求項 52】

ステップがさらに、本質的に融除、ルーティング、穿孔およびパンチングからなるグループから選択されるプロセスによって前記サブ構造中に少なくとも 1 つのエッジを形成するステップを含む請求項 38 に記載の方法。

【請求項 53】

前記開口の少なくとも 1 つが、前記遮蔽された基板構造およびキャリアを少なくとも 1 つの回路部材に整合させるための整合手段を備える請求項 38 に記載の方法。 40

【請求項 54】

前記開口の少なくとも 1 つがビアを備える請求項 38 に記載の方法。

【請求項 55】

ステップがさらに、前記開口の少なくとも 1 つに保持手段を形成するステップを含む請求項 38 に記載の方法。

【発明の詳細な説明】

【0001】

(関連特許出願)

本出願は、すべて引用により本明細書に一体化される、1999年12月9日に出版された同時係属米国特許出願第09/457776号、および両方とも2000年8月24日 50

に出願された同時係属米国特許出願第09/645860号および第60/227689号に関する。

【0002】

(発明の分野)

本発明は、電気コネクタに関し、より詳細には、情報処理システム(コンピュータ)または電気通信環境において使用することができる、プリント回路板、回路モジュールなどの電気回路部材を相互接続するための電気コネクタに関する。

【0003】

(発明の背景)

高速電子システムにおいて利用されるコネクタの設計における現在の傾向は、それらのシステムの重要な部分をなす、様々な回路デバイス間の高い電氣的性能、高密度および高い信頼性のコネクタを提供することである。このシステムは、コンピュータ、電気通信ネットワーク・デバイス、ハンドヘルド「パーソナル・デジタル・アシスタント」、医療装置、または他の電子装置とすることができる。 10

【0004】

高い電氣的性能が示される1つの方法は、信号完全性を改善することである。これは、相互接続が所望のシステム・インピーダンスにより緊密に整合するのを助ける遮蔽を、相互接続に与えることによって行うことができる。これらのデバイスの致命的な誤接続が起こった場合、最終製品障害が起こる可能性があるため、そのような接続の高い信頼性は重要である。さらに、システムの様々な構成要素(例えば、コネクタ、カード、チップ、ボード、モジュールなど)の効果的な修理、アップグレード、および/または交換を保証するためには、最終製品内で、そのような相互接続がフィールド中で分離可能かつ再接続可能であることも非常に望ましい。そのような能力は、例えば、試験を容易にするために、そのような製品の製造プロセス中においても望ましい。 20

【0005】

ランド・グリッド・アレイ(LGA)は、主として平行な接続すべき2つの回路エレメントの各々が線形または二次元アレイに配列された複数の接点を有するような接続の一例である。接続すべき2つのアレイ間には、インタポーザ(interposer)と呼ばれる相互接続エレメントのアレイが配置されており、接点またはパッド間の電気接続を行う。 30

【0006】

従来技術に記載されているLGAインタポーザは多数の異なる形で実施される。これらの多くは米国特許出願第09/645860号に記載され、比較されている。従来技術と比較して、その引用した特許出願に記載されている発明的なLGAキャリアでは、LGAキャリアの信頼性が著しく改善される。しかし、電氣的性能を改善するためには、さらなる発明が必要である。

【0007】

LGAコネクタの電氣的性能を改善する1つの方法は、各個別の接触部材に電氣的遮蔽を設けること、および各シールドを別々に終端させることによって同軸ケーブルをエミュレートすることである。これは、特にスペースが限られており、かつ低コストが重要な場合、実施することができない。この代替法は、接触部材の遮蔽を設け、遮蔽を周囲の構造と一緒に終端させることである。これにより、複雑さの異なる様々な代替法が得られる。この技法は、周囲の構造の1つまたは複数の基準電圧レベルに対して適切な量の遮蔽をより費用効果の高い形で行うことができる。 40

【0008】

最初にRESILIENT ELECTRICAL INTERCONNECTに対してCrotzerに発行された米国特許出願第5599193号のエレメントのいくつかを見ると、本発明の様々な実施形態のものと同様である。ただし、さらに検討すると著しい差異が明らかになる。CROTZERの図1および図2の実施形態には、モールディングなどのプロセスによって、エレメント用のエラストマー・キャリアと同時に形成される非 50

導電性エラストマー・エレメントをもつ L G A コネクタが記載されている。エラストマー・エレメントは、複数の導電エレメントを生成するように、それらの外表面上に選択的にめっきされる。残念ながら、導電エレメントは導電性を得るためにエラストマーの外側にめっきすることに依拠するので、それらを電氣的に遮蔽することができなくなる。また、エラストマー・エレメントはキャリアと一体に形成されるので、損傷した導電エレメントを修理することが極めて困難になる。したがって、損傷したときは、コネクタ全体をスクラップにしなければならない。さらに、キャリアはエラストマーから構成されるので、その熱膨張係数 (C T E) は周囲の構造の C T E とはかなり異なる。

【 0 0 0 9 】

C R O T Z E R の 図 4 および 図 5 の 実施形態には、外部導電性エラストマー・エレメントと相補形の形状をもつ開口を有する堅いキャリアをもつ L G A コネクタが例示されている。この場合も、導電エレメントは導電性を得るためにエラストマーの外側にめっきすることに依拠するので、それらを電氣的に遮蔽することができなくなる。

10

【 0 0 1 0 】

たいていの従来技術の L G A コネクタ用のキャリア中の個別のキャビティは円筒形であり、個別の接触エレメントの保持量は最小である。残念ながら、このために、個別の接触エレメントが垂直方向に落下または偏移しやすくなるので、コネクタのアセンブリおよび適切な係合がより困難になる。接触エレメントがなくなると常に開回路となるが、エレメントが垂直方向に偏移すると、均一な電氣的特性および機械的特性を維持する永続的または断続的な問題が生じ、それにより相互接続の信頼性が著しく低下することになる。この例外は、同時係属米国特許出願第 0 9 / 6 4 5 8 6 0 号に記載されている装置である。

20

【 0 0 1 1 】

個別の接触エレメントの電氣的遮蔽を行うキャリアを用いると、L G A インタポーザ・コネクタの電氣的性能が改善され、当技術における著しい進歩となる。

【 0 0 1 2 】

したがって、本発明の目的は、電氣的コネクタ技術を向上させることである。

【 0 0 1 3 】

本発明の別の目的は、電氣的性能が改善されたランド・グリッド・アレイ・コネクタ用のキャリアを提供することである。

【 0 0 1 4 】

本発明の追加の目的は、接触エレメント保持が改善されたランド・グリッド・アレイ・コネクタ用のキャリアを提供することである。

30

【 0 0 1 5 】

本発明の追加の目的は、コネクタの製造可能性が改善される、ランド・グリッド・アレイ・コネクタ用のキャリアを提供することである。

【 0 0 1 6 】

本発明の追加の目的は、小形キャリアとランド・グリッド・アレイ・コネクタとの組合せを提供することである。

【 0 0 1 7 】

本発明の追加の目的は、接触部材が損傷した場合に再加工可能なキャリアとランド・グリッド・アレイ・コネクタとの組合せを提供することである。

40

【 0 0 1 8 】

本発明のさらなる目的は、均一な電氣的および機械的性能を保証するランド・グリッド・アレイ・コネクタ用のキャリアを提供することである。

【 0 0 1 9 】

(発明の概要)

本発明は、L G A インタポーザ・コネクタの電氣的性能が改善される、個別の接触エレメントの電氣的遮蔽を行うキャリアを提供する。キャリアは複数の開口を有し、各開口は個別の接触エレメントを含有することができる。開口は、導電性材料でめっきすることができ、またキャリアの少なくとも 1 つの導電層上に存在する 1 つまたは複数の基準電圧 (例

50

えば、接地)に共通化することができる。キャリアは、1つの外表面上に導電層をもつ単一統一構造と同じくらい単純なものとするか、または誘電材料および導電性材料の多数の層を備えるはるかに複雑なものとするができる。また、このキャリアを用いると、個別の接触エレメントの保持を改善することができる。キャリアの一実施形態をアSEMBLするプロセスの説明も開示する。

【0020】

本発明の完全な理解は、本発明の詳細な説明に関連して取り上げる添付の図面を参照することによって得ることができる。

【0021】

(好ましい実施形態の詳細な説明)

概して、本発明は、LGAインタポーザ・コネクタの電気的性能が改善される電気的遮蔽を行うキャリアである。本発明を用いると、導体の保持、製造可能性、信頼性の改善、およびより均一な電気的および機械的性能が達成される。

【0022】

まず、図1aおよび図1bを参照すると、それぞれ、一对の電気回路部材24および34を電気的に相互接続するための従来技術のコネクタ10の透視図および断面図が示されている。コネクタ10による相互接続に適した回路部材の実施例としては、プリント回路板、回路モジュールなどがある。「プリント回路板」という用語は、限定はしないが、1つまたは複数の導電層(すなわち、信号層、電力層および/または接地層)を含む多層回路構造を含むものとする。プリント配線板とも呼ばれるそのようなプリント回路板は、当技術分野においてよく知られており、さらなる説明は不要と思われる。「回路モジュール」という用語は、その一部をなすことができる、様々な電気構成要素(例えば、半導体チップ、導電回路、導電ピンなど)を有する基板または同様の部材を含むものとする。そのようなモジュールも当技術分野においてよく知られており、さらなる説明は不要と思われる。

【0023】

コネクタ10は、複数の内部アパーチャまたは開口14を有する共通の電気的に絶縁性のキャリア部材12を含む。開口14は一般に円筒形をしている。弾性接触部材16は、キャリア部材12中のそれぞれの開口14を実質的に占有するように配置されている。

【0024】

各接触部材16の各対向する端部18および20は、それぞれの回路部材に電気的に接触するように設計される。上述のように、これらの回路部材は、その上表面上に配置された平坦な導電パッド(例えば、銅端子)28を有するプリント回路板34(図1b)とすることができる。これらの回路部材はまた、その上に複数の半導体エレメント32を有する基板26を含む回路モジュール24を備えることができる。対応する薄い平坦な銅導電パッド28を回路モジュール24上の下外表面上に配置することができる。理解できるように、導電パッド28は、それぞれの電気回路部材の一部をなす対応する回路に電気的に結合される。これらのパッド28は、それぞれの回路部材の動作要件に応じて、信号、電力および/または接地接続を行うことができる。

【0025】

コネクタ10は、対向する回路部材24および34間に位置し、それと整合するように設計される。そのような整合は、整合開口22を含むこともできるキャリア部材12を配置することによって容易になる。

【0026】

各弾性接触部材16は、導電パッド28の対応する対間に適切な相互接続を形成するように係合中に圧縮される。

【0027】

上記で論じたように、キャリア部材12中の開口14は、一般に円筒形をしており、電気的遮蔽も、個別の弾性接触部材16のより大きい保持も行わない。残念ながら、このために、個別の接触エレメントが垂直方向に落下または偏移しやすくなるので、高速動作の

10

20

30

40

50

コネクタ 10 の使用が制限され、コネクタのアセンブリおよび適切な係合がより困難になる。接触エレメントがなくなると常に開回路となるが、エレメントが偏移すると、均一な電気的特性および機械的特性を維持する断続的な問題が生じ、それにより相互接続の信頼性が著しく低下することがある。

【0028】

次に図 2 a および図 2 e を参照すると、それぞれ、一对の電気回路部材 24 および 34 を電気的に相互接続するための本発明のコネクタ 40 が示されている。適切な回路部材の実施例としては、プリント回路板、回路モジュールなどがある。

【0029】

コネクタ 40 は、複数の内部開口 50、51 を有するキャリア部材 42 を含む。従来技術のキャリア部材 12 (図 1 b) とは対照的に、キャリア部材 42 中の開口 50、51 (図 2 e) は電気的に伝導性であり、第 1 の遮蔽層 57 および / または第 2 の遮蔽層 58 に電気的に接続される。好ましい実施形態では、キャリア部材 42 (図 2 b) は上側セクション 44、上側スペーサ 52、下側セクション 46、下側スペーサ 54、および上側セクション 44 と下側セクション 46 の間にある保持層 48 から構成される。この実施形態では、開口 50、51 は円筒形をしている。ただし、必要に応じて、開口 50、51 および対応する接触部材 16 a ~ 16 e の他の幾何学的形状が使用できることを理解されたい。キャリア 42 の導電部分は、見やすいように意図的に図 2 b には含まれていないが、図 2 e では見ることができる。

【0030】

この実施形態では、上側セクション 44 および下側セクション 46 は、一般にプリント回路板製作 (例えば、FR4) において使用されるエポキシガラスベースの材料から製造される。これらの材料は、それらの熱膨張係数 (CTE) が周囲の構造の CTE に実質的に一致するため、およびそれらのコストが比較的低位のために好ましい。別の可能な材料はポリイミドである。各セクション 44 および 46 は厚さ 0.007 インチである。層 48 は、Mylar (登録商標) (E. I. DuPont de Nemours & Co., Wilmington, Del.) 材料の 0.002 インチの層から構成される。本発明の構成要素は、本発明の精神から逸脱することなく、開示する実施形態に記載されている特定の材料の代わりに、代替材料から構成できることを当業者なら理解すべきである。

【0031】

上側セクション 44、上側スペーサ 52、下側セクション 46、下側スペーサ 54、および上側セクション 44 および下側セクション 46 の間の保持層 48 用の単一層をもつキャリア 40 は、開示の目的で選択したものであり、本発明が教示する原理は、これらのエレメントの 1 つまたは複数の多数の層を有する構造にも適用できることは明らかであろう。例えば、いくつかの適用例では、上側セクション 44 および下側セクション 46 を半分に分割し、2 つの半分の各々の間に接着層を含めることが望ましいことがある。

【0032】

上側スペーサ 52 および下側スペーサ 54 は、一般にプリント回路板製作において使用されるエポキシガラスベースの材料から製造されることが好ましい。各スペーサ 52 および 54 は厚さ 0.0055 インチである。(上側セクション 44、下側セクション 46、上側スペーサ 52、下側スペーサ 54、および層 48 を含む) キャリア部材 42 の全体的な厚さは 0.027 インチである。スペーサ 52 および 54 の機能は、この場合 0.040 ~ 0.027 インチまで、接触部材 16 a ~ 16 c を圧縮できる最大量を制限すること、およびそれぞれキャリア 42 の上表面および下表面にある遮蔽層 57 および 58 と接触部材 16 a ~ 16 e の電気的に伝導性の部分との間の電気的分離を行うことである。

【0033】

オブションの保持層 48 を電気的に絶縁性のキャリア部材 42 中に含めることは、従来技術のキャリアの欠点を軽減するのを助け、それにより接触部材 16 a ~ 16 e (図 2 e) がアセンブリまたは係合中に落下しないこと、より一般的には、すべての個別の接触部材が均一な電気的特性および機械的特性を維持することが保証され、それにより相互接続の

10

20

30

40

50

信頼性が著しく改善される。

【0034】

保持層48(図2c)は、保持層48の一部分の除去およびキャリア部材42中のより大きい開口50内の残りの材料のセグメント化によって生成される複数の保持セグメント47によって形成される複数のより小さい開口45を有する。一実施例では、各より大きい開口50は、より小さい円形の開口45を形成する4つの保持セグメント47を含有する。本発明のエレメントの各々の特定の寸法は、接触部材16a~16e(図2cには示されていない)に対して所望の量の保持力を生じるように変更することができる。

【0035】

米国特許出願第09/645860号の教示は、限定はしないが、1つまたは複数の保持層48および上述の上側スペーサ52および下側スペーサ54をもつ多重層キャリア42を含む。そのような構造は、本明細書に開示するキャリア部材の重要な部分と考えられるが、本発明の他のエレメントおよびフィーチャの見やすさが改善されるように、残りの図には含めていない。

【0036】

上述の接触部材保持手段を含めずに電氣的遮蔽を備えたキャリア42を構成することが可能であり、まだ本発明の範囲内に入ることを理解すべきである。ただし、前記フィーチャを含めることは優れた解決策になるとと思われる。

【0037】

次に図2dを参照すると、導電性の対向する端部18および20、導体19、および導電開口50からの電氣的分離を保証する絶縁性の側面17を備える個別の接触部材16aの透視図が示されている。接触部材16a、16bおよび16cはすべて物理的に同じであり、それらの意図された機能のみが異なる。接触部材16dおよび16eは同様であるが、わずかに短い。

【0038】

次に図2eを参照すると、キャリア部材42の遮蔽態様を例示するコネクタ40の断面図が示されている。上述のように、従来技術のキャリア部材12(図1b)とは対照的に、キャリア部材42中の開口50、51は電氣的に伝導性であり、第1の遮蔽層57および/または第2の遮蔽層58に電氣的に接続される。開口50、51は円筒形をしている。

【0039】

各接触部材16a~16c、16d~16eは、それぞれキャリア部材42中の開口50、51を実質的に占有するように配置されている。接触部材16a~16eは、同時係属米国特許出願第09/457776号、特にその図2および図3a~3eに教示されているような構成および組成のものであることが好ましい。遮蔽層57、58および開口50と同じ電位にはない接触部材16a~16eの側面17は、接触部材16a~16eの導電部分と導電開口50との間の短絡を防ぐために絶縁性であることが重要である。上側スペーサ52および下側スペーサ54(図2b)はまた、接触部材16a~16eの導電部分が、それぞれ、キャリア部材42の上表面および下表面に配置された第1の遮蔽層57および第2の遮蔽層58に対して短絡しないことを保証するのを助ける。上側スペーサ52および下側スペーサ54はまた、キャリア部材42の遮蔽層57、58の割れおよび/または剥がれなどの損傷を防ぐために、それぞれのより短い接触部材16d、16e(図2e)を機械的に支持することができる。

【0040】

各接触部材16a~16cは、約0.026インチの直径および約0.040インチの対応する長さを有することができる。開口50、51は、接触部材16a~16eの直径よりも数千分の1インチだけ大きい0.028インチの直径を有する。中心間距離は0.050インチであるが、必要に応じて約0.035インチまたはそれ以下まで短縮することもできる。

【0041】

開口51は、内部に完全に開いている代わりに、遮蔽層57、58の1つによって一端が

閉じられている点が開口50と異なる。開口51は、以下で説明するように使用するために、より短い接触部材16d~16eの1つを格納するように意図されている。

【0042】

所与の適用例では、個別の接触部材は信号、電力および/または接地相互接続を行うために使用できる。図2eに示される実施例では、接触部材16aは信号用に使用され、接触部材16bは電力用に使用される。より短い接触部材16dは、第2の遮蔽層58を接地電位にある回路部材24上のパッド28に接続するために使用され、他のより短い接触部材16eは、第1の遮蔽層57を同じく接地電位にある回路部材34上のパッド28に接続するために使用される。その場合、接触部材16cは、それぞれ接続トレース25および35を介して回路部材24および34中の接地を接続するために使用される。

10

【0043】

遮蔽層57、58の1つに接触するように意図された接触部材16d、16eは、他の接触部材とは異なる長さであることに留意されたい。これは、すべての接触部材の対向する端部18および20が、回路部材24および34の導電パッド28に適切に対合するように均一な高さになることを保証するためである。

【0044】

上述のすべての接触部材は電氣的相互接続を行うために使用したが、熱伝導を含む熱的理由、限定はしないが、力の平衡化、偏向の最小化、支持を含む機械的理由などで、他の目的にいくつかの接触部材を使用することは本発明の範囲内に入る。これらの接触部材は異なる構造とすることができるが、例えば、電氣的相互接続を行うように意図されていないので導電性材料を含む必要はない。

20

【0045】

本実施例における遮蔽層57、58は接地に接続されているが、いくつかの適用例では、それらを別の基準電圧に接続するか、または遮蔽層をセグメント化することが望ましいことがある。いくつかのセクションを接地に接続し、他のセクションを他の基準電圧に接続することができる。キャリア42中にビア74を含めることは配線を容易にし、遮蔽性能が改善されることがある。

【0046】

導電開口50はまた、電力搬送用接触部材16bのインダクタンスを小さくすることによって電力導体の電氣的品質を改善することができる。

30

【0047】

接触部材42はまた、追加の戻り経路を設けることによって遮蔽をさらに改善するための追加の共通化手段59を含むことができる。この実施例では、追加の経路は回路部材34上のパッド28への接続として実施される。

【0048】

開示の目的で2つの遮蔽層を示したが、特定のシステム電氣要件に応じて、1つ、さらには3つ以上の遮蔽層をもつキャリアも使用することができる。また、最小の遮蔽のみが必要な場合には、遮蔽層のみを使用し、導電開口を設けないようにすることも可能である。

【0049】

いくつかの適用例は特定の接触部材の遮蔽を必要としないことがあり、電氣的分離が実際に好ましいことがある。それらの場合、いくつかの開口50を非導電性にするか、またはそれらを少なくとも遮蔽層57、58から電氣的に分離することが望ましいことがある。

40

【0050】

さらに図2eを参照すると、従来技術の場合と同様に、接触部材16d~16eの各対向する端部18および20は、それぞれの回路部材に電氣的に接触するように設計される。これらの回路は、その上表面に配置された平坦な導電パッド(例えば、銅端子)28を有するプリント回路板34とすることができる。これらの回路部材はまた、その上に複数の半導体エレメント32を有する基板26を含む回路モジュール24、および下外表面上に配置された対応する平坦な導電パッド(例えば、薄い銅エレメント)28を備えることができる。導電パッド28は、それぞれの電氣回路部材の一部をなす対応する回路に電氣的

50

に結合される。これらのパッド 28 は、それぞれの回路部材の動作要件に応じて、信号、電力および / または接地接続を行うことができる。コネクタ 40 への信頼できる相互接続を保証するために導電パッド 28 を金属（例えば、金）の層でめっきすることが好ましい。

【0051】

コネクタ 40 は、対向する回路部材 24 および 34 間に位置し、それと整合する。そのような整合は、同じく整合開口 56 を含むキャリア部材 42 を配置することによって容易になる。

【0052】

中間コネクタ 40 に対する回路部材 24 および 34 の整合は、回路部材（例えば、モジュール 24）の 1 つから延びる一对の突出するピンを利用して行うことができる。これらのピンは、キャリア部材 42 内の対応する開口 56 および他の回路部材 34 内の（点線で示される）開口 36 に整合し、その中に配置される。それぞれ回路部材内の対応する開口内で反転するようにキャリア部材 42 の対向する表面から延びるピンを含む、他の整合手段が容易に利用できることを理解すべきである。公差を調節するために、コネクタ 40 内の開口 56 の 1 つを、例えば、スロットを形成する細長い構成とすることができる。

10

【0053】

各接触部材 16a ~ 16e は、導電パッド 28 の対応する対間に適切な相互接続を形成するように係合中に圧縮される。

【0054】

次に図 3 を参照すると、本発明の代替実施形態によるコネクタ 60 の一部として使用すべきキャリア部材 62 の断面図が示されている。従来技術のキャリア上でキャリア部材 62 を使用する主目的は、キャリア部材 42（図 2b、図 2e）の場合と同じであり、一对の電気的回路部材 24 および 34 を電気的に相互接続するための LGA コネクタ用の遮蔽キャリア部材を与えることである。

20

【0055】

コネクタ 60 は、複数の内部開口 50、70 を有するキャリア部材 62 を含む。第 1 の実施形態（図 2a ~ 図 2e）と同様に、開口 50、70 は電気的に伝導性であり、偶数個の遮蔽層に電気的に接続される。開示の目的で、3 つの遮蔽層 64、66 および 68 が含まれている。第 1 の遮蔽層 64 および第 2 の遮蔽層 66 は、前の実施形態と同様に外表面上にあるが、第 3 の遮蔽層 68 は内部に配置されている。この場合も簡単のために、キャリア部材 62 は、保持フィーチャのない統一構造として示されているが、前述のように多数の上側および下側セクションおよび保持層から容易に構成することができる。また、上側および下側スペーサなどのフィーチャは見やすいように含まれていない。この実施例では、開口 50、70 はこの場合も円筒形である。

30

【0056】

キャリア 62 は、一般にプリント回路板製作において使用されるエポキシガラスベースの材料から製造されることが好ましい。キャリア 62 の寸法はキャリア 42（図 2b）の寸法と同様である。

【0057】

接触部材保持手段（図 2b）は好ましいが、必要ではない。概して、この実施形態の接触部材は、導電性の対向する端部 18 および 20、導体 19、および導電開口 50 からの電気的分離を保証する絶縁性の側面 17 を備える、図 2d および図 2e に示される実施形態と同じである。この場合も、接触部材 16a ~ 16c はすべて物理的に同じであり、それらの意図された機能のみが異なる。接触部材 16f および 16g は同様であるが、接触部材 16a ~ 16c に対して約 1/2 の長さである。接触部材 16f および 16g は、周囲の回路部材 24 および 34 の特定の基準電圧（例えば、接地）の第 3 の遮蔽層 68 およびパッド 28 との接触によってキャリア 62 の遮蔽部材（すなわち、遮蔽層 64、66 および 68 および導電開口 50、70）への電気的接続を行うために使用される。

40

【0058】

50

開口 70 は、内部に完全に開いている代わりに、開口 70 は、それらの内部に少なくとも 1 つの遮蔽層 68 を有する点が開口 50 と異なる。これにより、開口 70 は、1 つは遮蔽層 68 の上、1 つは遮蔽層 68 の下にある、2 つのより短い接触部材 16 f ~ 16 g を 1 つの開口 70 中に格納することができる。

【0059】

各接触部材 16 a ~ 16 c および 16 f ~ 16 g は、それぞれキャリア部材 62 中の開口 50 および 70 を実質的に占有するように配置されている。接触部材 16 a ~ 16 c および 16 f ~ 16 g は、同時係属米国特許出願第 09 / 457776 号、特にその図 2 および図 3 a ~ 3 e に教示されているような構成および組成のものであることが好ましい。遮蔽層 64、66 および 68 および開口 50 と同じ電位にはない接触部材 16 a ~ 16 c の側面 17 は、接触部材 16 a ~ 16 c の導電部分と導電開口 50 との間の短絡を防ぐために絶縁性であることが重要である。図 2 b に示される上側スペーサ 52 および下側スペーサ 54 はまた、接触部材 16 a ~ 16 c の導電部分が、キャリア部材 62 のそれぞれの上表面および下表面に配置された遮蔽層 64、66 に対して短絡しないことを保証するのを助ける。

10

【0060】

各接触部材 16 a ~ 16 c は、約 0.026 インチの直径および約 0.040 インチの対応する長さを有することができる。開口 50、70 は、接触部材 16 a ~ 16 c、16 f ~ 16 g の直径よりも数千分の 1 インチだけ大きい 0.028 インチの直径を有する。中心間距離は 0.050 インチであるが、必要に応じて約 0.035 インチまたはそれ以下まで短縮することもできる。

20

【0061】

所与の適用例では、個別の接触部材は信号、電力および/または接地相互接続を行うために使用できる。図 3 に示される実施例では、接触部材 16 a は信号用に使用され、接触部材 16 b は電力用に使用され、接触部材 16 c は接地用に使用される。この実施例では、開示の目的で、遮蔽層 64、66、68 および導電開口 50、70 は接地に電氣的に接続されている。より短い接触部材 16 f は、第 3 の遮蔽層 68 を介してキャリア遮蔽を回路部材 24 のパッド 28 に接続するために使用され、他のより短い接触部材 16 g は、第 3 の遮蔽層 68 を介してキャリア遮蔽を回路部材 34 のパッド 28 に接続するために使用される。接触部材 16 c および接続トレース 25 および 35 (図 2 e) は、もはやキャリア遮蔽を回路部材 24 および 34 に相互接続するために必要とされない。

30

【0062】

1 / 2 の長さの接触部材 16 f、16 g を含めることは、少なくとも 3 つの可能な形で利益を与える。第 1 に、接触部材 16 f、16 g は同じ導電開口 70 中に配置されているので、このために接地のための別個の第 2 の開口の必要がなくなり、したがって第 2 の開口を他の目的 (例えば、別の信号) に使用することができる。第 2 の開口はまた、追加の 1 対の接触部材 16 f、16 g を含めることによってキャリア遮蔽の追加の接地を行うために使用することができる。上記の場合のいずれにおいても、開口 70 から回路部材 24 および 34 の接地までのループ・インダクタンスが著しく低減され、それにより電氣的性能が改善される。第 3 に、第 2 の開口なしの遮蔽で十分な場合、第 2 の開口を除去し、それにより接点の総数、場合によっては必要なスペースの量を低減することができる。

40

【0063】

接触部材 16 f、16 g は、すべての接触部材の対向する端部 18 および 20 が、回路部材 24 および 34 の導電パッド 28 に適切に対合するように均一な高さになることを保証するために、他の接触部材とは異なる長さであることに留意されたい。

【0064】

遮蔽層 64、66 および 68 は接地に接続されているが、いくつかの適用例では、それらを別の基準電圧に接続するか、または層をセグメント化し、いくつかのセクションを接地に接続し、他のセクションを他の基準電圧に接続することが望ましいことがある。キャリア 62 中にビア 74 を含めることは配線を容易にし、遮蔽性能が改善されることがある。

50

【0065】

導電開口50はまた、電力搬送用接触部材16bのインダクタンスを小さくすることによって電力導体の電氣的品質を改善することができる。

【0066】

接触部材62はまた、追加の戻り経路を設けることによって遮蔽をさらに改善するための追加の共通化手段59を含むことができる。この実施例では、追加の経路は回路部材34上のパッド28への接続として実施される。別のオプションは、追加の戻り経路として、主として整合目的で使用するよう意図された、突出するピン30および開口56を使用することである。開口56は、接触部材16a~16fのように導電性にすることもでき、ピン30は、回路部材24に電氣的に接続するか、場合によっては開口56へのより良好な接続を行うためにコンプライアント嵌合ピンの形態にすることもできる。

10

【0067】

いくつかの適用例は特定の接触部材の遮蔽を必要としないことがあり、電氣的分離が実際に好ましいことがある。それらの場合、いくつかの開口50を非導電性にするか、またはそれらを少なくとも遮蔽層64、66および68から電氣的に分離することが望ましいことがある。

【0068】

従来技術の場合と同様に、接触部材16a~16c、16f~16gの各対向する端部18および20は、それぞれの回路部材に電氣的に接触するように設計される。これらの回路部材は、その上表面に配置された平坦な導電パッド(例えば、銅端子)28を有するプリント回路板34とすることができる。これらの回路部材はまた、その上に複数の半導体エレメント32を有する基板26を含む回路モジュール24、および下外表面上に配置された対応する平坦な導電パッド(例えば、薄い銅エレメント)28を備えることができる。導電パッド28は、それぞれの電気回路部材の一部をなす対応する回路に電氣的に結合される。これらのパッド28は、それぞれの回路部材の動作要件に応じて、信号、電力および/または接地接続を行うことができる。コネクタ60への信頼できる相互接続を保証するために導電パッド28を金属(例えば、金)の層でめっきすることが好ましい。

20

【0069】

コネクタ60は、対向する回路部材24および34間に位置し、それと整合する。そのような整合は、同じく整合開口56を含むキャリア部材62を配置することによって容易になる。中間コネクタ60に対する回路部材24および34の整合は、回路部材(例えば、モジュール24)の1つから延びる一对の突出するピン30を利用して行うことができる。これらのピンは、キャリア部材62内の対応する開口56および他の回路部材34内の(隠れて示される)開口36に整合し、その中に配置される。それぞれ回路部材内の対応する開口内で反転するようにキャリア部材62の対向する表面から延びるピンを含む、他の整合手段が容易に利用できることを理解すべきである。公差(tolerancing)を調節するために、コネクタ60内の開口56の1つを、例えば、スロットを形成する細長い構成とすることができる。

30

【0070】

各接触部材16a~16c、16f~16gは、導電パッド28の対応する対間に適切な相互接続を形成するように係合中に圧縮される。

40

【0071】

電圧基準に対する導体の電気インピーダンスは、導体および基準の幾何学的形状および間隔、ならびにそれらの間の絶縁材料の寸法および材料によって決まることは当業者によく知られている。接触部材16a~16g(図2d、図2e、図3)の構成要素の特定の材料および寸法および開口50、51、70を選択することによって、接触部材16a~16gの電氣的インピーダンスを特定の適用例に対して制御し、最適化することができる。例えば、信号搬送用接触部材16aのインピーダンスは、回路部材24および34などの他の構成要素のインピーダンスに整合させることができる。このことは、半導体速度が増大し続けるにつれて、また半導体電圧および「ノイズ・バジェット」が減少し続けるにつ

50

れて、全体的システム電氣的性能にとって特に重要になる。1つの高速メモリ・サブシステムでは、電氣的インピーダンスは28オームである。また、異なる寸法および/または材料を使用することによって電力および接地搬送用回路部材16c~16gを最適化して、はるかに小さいインピーダンス、したがってそれらははるかに小さいインダクタンスを得ることが可能である。

【0072】

キャリア部材62(図3)は多数の異なる形で構成することができる。好ましい方法は、一方の面上に遮蔽目的で使用すべき銅の層を有するFR4の第1の層を設けることである。接着層の一方の面から保護シートを除去し、それをFR4の非銅面に積層する。185度Fの温度および20ポンド毎平方インチ(P.S.I.)の圧力を使用することができる。FR4/接着複合物を穿孔またはルーティングして、整合フィーチャおよびキャリアの外側エッジを含む、必要な穴および開口を形成する。銅シートの両面をマスキングする。露出した銅をエッチングして除き、遮蔽目的に必要な位置に銅を有するエッチングされた銅シートを生成する。FR4/接着複合物から残りの保護シートを除去し、それをエッチングされた銅シートに積層する。この場合も遮蔽目的で、第1の複合物の反対の面に銅をもつ第2のFR4/接着層複合物を調製する。第2のFR4/接着複合物を穿孔して必要な穴、開口、キャリアの外側エッジを形成する。保護シートを第1のFR4/接着/エッチングされた銅層複合物に積層し、第2のFR4/接着複合物から残りの保護シートを除去し、それによりエッチングされた銅層が2つの銅層間に配置され、FR4層によって2つの銅層から分離されるようにする。必要なめっきスルーホール(plated-through-hole)およびビアを全体的構造中に生成する。追加のFR4層を使用して、上側および下側スペーサ用に使用すべき材料を形成することができる。

10

20

【0073】

上側および下側スペーサ層は、コンピュータ数値制御(CNC)穿孔機械を使用して追加のFR4層から調製することができる。次いで上側および下側スペーサ層を全体的構造の上表面および下表面に整合させ、取り付けることができる。内部遮蔽層のないより単純なキャリアは、単に第2のFR4/接着複合物を省略することによって構成することができる。キャリアに保護フィーチャを追加するために、第1および第2のFR4層の代わりに、例えば、Mylar材料の中間層をもつFR4の2つのより薄い層からなる積層した複合構造を使用することができる。

30

【0074】

寸法および材料の選択を含む、特定の動作用件および環境に適合するように変えられる他の改変および変更は当業者に明らかであろうから、本発明は、この開示の目的で選択した実施例に限定されるとは考えられず、本発明の真の精神および範囲からの逸脱とならないすべての改変および改変を包含する。

【0075】

以上本発明について説明したが、特許証による保護を望むものを首記の特許請求の範囲に提示する。

【図面の簡単な説明】

【図1a】従来技術による電気コネクタの部分透視図である。

40

【図1b】コネクタが、その間の相互接続を行うための一对の回路部材の間に位置し、それと整合している、図1aに示される従来技術のコネクタの断面拡大側面図である。

【図2a】本発明の一実施形態による電気コネクタの部分透視図である。

【図2b】図2aに示されるコネクタの機械的關係を例証する好ましいキャリア部材の断面拡大側面図である。

【図2c】図2bに示されるキャリアの拡大平面図である。

【図2d】図2aに示されるコネクタの接触部材の拡大透視図である。

【図2e】図2aに示されるコネクタの遮蔽態様を例証する断面拡大側面図である。

【図3】本発明の第2の実施形態による電気コネクタ用のキャリアの側面図である。

【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau(43) International Publication Date
28 February 2002 (28.02.2002)

PCT

(10) International Publication Number
WO 02/17435 A2

(51) International Patent Classification: **H01R** (71) Applicant and
(72) Inventor: FAN, Zhineng [CN/US], 3370 Monroe Street,
Santa Clara, CA 95051 (US).

(21) International Application Number: PCT/US01/25431

(22) International Filing Date: 14 August 2001 (14.08.2001) (74) Agent: LEVY, Mark; Salzman & Levy, Attorneys at Law,
Suite 902, 19 Chenango Street, Binghamton, NY 13901
(US).

(25) Filing Language: English

(26) Publication Language: English (81) Designated States (national): CN, JP, KR.

(30) Priority Data: **Published:**
60/227,859 24 August 2000 (24.08.2000) US — without international search report and to be republished
09/772,641 30 January 2001 (30.01.2001) US upon receipt of that report

(71) Applicant: **HIGH CONNECTION DENSITY, INC.** For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.
[US/US]; 1267 Borregas Avenue, Sunnyvale, CA
94089-1308 (US).



WO 02/17435 A2

(54) Title: A SHIELDED CARRIER FOR LAND GRID ARRAY CONNECTORS AND A PROCESS FOR FABRICATING SAME

(57) Abstract: The present invention provides a carrier with electrical shielding of individual contact elements, resulting in LGA interposer connectors with improved electrical performance. The carrier includes a plurality of openings, each of which may contain an individual contact element. The openings may be plated with conductive material, and may also be commoned to one or more reference voltages (e.g., ground) present on at least one conductive layer of the carrier. The carrier may be as simple as a single unified structure with a conductive layer on one outer surface, or such more complex, having many layers of dielectric and conductive material. The carrier may also provide improved retention of the individual contact elements. The process to assemble one embodiment of the carrier is also disclosed.

WO 02/17435

PCT/US01/25431

A SHIELDED CARRIER FOR LAND GRID ARRAY CONNECTORS
AND A PROCESS FOR FABRICATING SAME

Related Patent Applications:

This application is related to copending U.S. patent application, Serial No. 09/457,776, filed December 9, 1999 and copending U.S. patent applications Serial Nos. 09/645,860 and 60/227,689, both filed August 24, 2000, all of which are hereby incorporated by reference.

Field of the Invention:

10 The present invention relates to electrical connectors and, more particularly, to electrical connectors for interconnecting electrical circuit members such as printed circuit boards, circuit modules, or the like, which may be used in information handling system (computer) or
15 telecommunications environments.

BACKGROUND OF THE INVENTION

The current trend in design for connectors utilized in high speed electronic systems is to provide high electrical performance, high density and highly reliable connections
20 between various circuit devices, which form important parts of those systems. The system may be a computer, a telecommunications network device, a handheld "personal digital assistant", medical equipment, or any other electronic equipment.

25 One way high electrical performance is manifested is in improved signal integrity. This can be accomplished by providing the interconnections with shielding that helps them to more closely match a desired system impedance. High reliability for such connections is essential due to
30 potential end product failure, should vital misconnections of these devices occur. Further, to assure effective

WO 02/17435

PCT/US01/25431

repair, upgrade, and/or replacement of various components of the system (e.g., connectors, cards, chips, boards, modules, etc.), it is also highly desirable that, within the final product, such connections be separable and reconnectable in the field. Such a capability is also desirable during the manufacturing process for such products in order to facilitate testing, for example.

A land grid array (LGA) is an example of such a connection in which each of two primarily parallel circuit elements to be connected has a plurality of contact points, arranged in a linear or two-dimensional array. An array of interconnection elements, known as an interposer, is placed between the two arrays to be connected, and provides the electrical connection between the contact points or pads.

LGA interposers described in the prior art are implemented in many different ways. Many of these were described and compared in U.S. patent application Serial No. 09/645,860. Compared to the prior art, the inventive LGA carriers described in that referenced patent application significantly improve the reliability of LGA carriers. But to improve the electrical performance, further invention is necessary.

One way to improve electrical performance of LGA connectors is to provide electrical shielding for each individual contact member and to emulate a coaxial cable by terminating each shield separately. This is impractical to implement, especially when space is limited and low costs are important. An alternative to this is to provide shielding of contact members where the shielding is terminated to the surrounding structures en masse. This provides a wide variety of alternatives that vary in complexity. The technique can provide a proper amount of shielding to one or more reference voltage levels of the surrounding structures in a more cost effective fashion.

At first viewing some of the elements of U.S. Patent No. 5,599,193, issued to Crotzer for RESILIENT ELECTRICAL

WO 02/17435

PCT/US01/25431

INTERCONNECT, appear similar to those of various
embodiments of the invention. However further study shows
significant differences. The embodiment in Figs. 1 and 2
of CROTZER describes an LGA connector with non-conductive
5 elastomeric elements formed at the same time as is the
elastomeric carrier for the elements, through a process
such as molding. The elastomeric elements are selectively
plated on their outer surface to create a plurality of
conductive elements. Unfortunately, since the conductive
10 elements rely on plating on the outside of the elastomer
for conductivity, it would not be feasible to shield them
electrically. Also, since the elastomeric elements are
integrally formed with the carrier, it would be extremely
difficult to repair a conductive element that has been
15 damaged. Therefore, when damaged, the entire connector
must be scrapped. Furthermore, since the carrier is
composed of elastomer, its coefficient of thermal expansion
(CTE) is substantially different from that of the
surrounding structures.

20

The embodiment in Figs. 4 and 5 of CROTZER illustrates
an LGA connector with a rigid carrier that has openings
with a shape complementary to the externally conductive
elastomeric elements. Again, since the conductive elements
25 rely on plating on the outside of the elastomer for
conductivity, it would not be feasible to shield them
electrically.

The individual cavities in the carriers for most prior
art LGA connectors are cylindrical in shape and provide a
30 minimal amount of retention of individual contact elements.
Unfortunately, this makes the assembly and the proper
engagement of the connector more difficult, since the
individual contact elements may tend to fall out or shift
vertically. Although a missing contact element will always
35 result in an open circuit, an element shifted vertically
may lead to permanent or intermittent problems maintaining
uniform electrical and mechanical properties, thereby
significantly reducing the reliability of the
interconnection. The exception to this is the apparatus

WO 02/17435

PCT/US01/25431

described in copending U.S. patent application Serial No.
09/645,860.

5 A carrier that provides electrical shielding of the
individual contact elements will result in LGA interposer
connectors with improved electrical performance,
constituting a significant advancement in the art.

It is, therefore, an object of the invention to
enhance the electrical connector art.

10 It is another object of the invention to provide a
carrier for land grid array connectors with improved
electrical performance.

It is an additional object of the invention to provide
a carrier for land grid array connectors with improved
15 contact element retention.

It is an additional object of the invention to provide
a carrier for land grid array connectors that results in a
connector with improved manufacturability.

20 It is an additional object of the invention to provide
a low profile carrier and land grid array connector
combination.

It is an additional object of the invention to provide
a carrier and land grid array connector combination that is
reworkable if a contact member is damaged.

25 It is a still further object of the invention to
provide a carrier for land grid array connectors that
ensures uniform electrical and mechanical performance.

SUMMARY OF THE INVENTION

The present invention provides a carrier with
30 electrical shielding of individual contact elements,

WO 02/17435

PCT/US01/25431

resulting in LGA interposer connectors with improved electrical performance. The carrier includes a plurality of openings, each of which may contain an individual contact element. The openings may be plated with
5 conductive material, and may also be commoned to one or more reference voltages (e.g., ground) present on at least one conductive layer of the carrier. The carrier may be as simple as a single unified structure with a conductive
10 layer on one outer surface, or much more complex, comprising many layers of dielectric and conductive material. The carrier may also provide improved retention of the individual contact elements. Description of the process to assemble one embodiment of the carrier is also disclosed.

15

BRIEF DESCRIPTION OF THE DRAWINGS

A complete understanding of the present invention may be obtained by reference to the accompanying drawings, when taken in conjunction with the detailed description thereof and in which:

20

FIGURE 1a is a partial perspective view of an electrical connector in accordance with the prior art;

25

FIGURE 1b is a cross section, enlarged side view of the prior art connector shown in FIGURE 1a, the connector being located between and in alignment with a pair of circuit members for providing interconnection therebetween;

FIGURE 2a is a partial perspective view of an electrical connector in accordance with one embodiment of the present invention;

30

FIGURE 2b is a cross section, enlarged side view of a preferred carrier member demonstrating the mechanical relationships of the connector shown in FIGURE 2a;

FIGURE 2c is an enlarged top view of the carrier shown

WO 02/17435

PCT/US01/25431

in FIGURE 2b;

FIGURE 2d is an enlarged perspective view of a contact member of the connector shown in FIGURE 2a;

FIGURE 2e is a cross section, enlarged side view
5 demonstrating the shielding aspects of the connector shown in FIGURE 2a; and

FIGURE 3 is a side view of a carrier for an electrical connector in accordance with a second embodiment of the present invention.

10 DETAILED DESCRIPTION OF THE PREFERRED EMBODIMENT

Generally speaking, the present invention is a carrier that provides electrical shielding resulting in LGA interposer connectors with improved electrical performance.

Improved retention of conductors, manufacturability,
15 reliability and more uniform mechanical and electrical performance are achieved with this invention.

Referring first to FIGURES 1a and 1b, there are shown perspective and cross sectional views, respectively, of a connector 10 of the prior art for electrically
20 interconnecting a pair of electrical circuit members 24 and 34. Examples of circuit members suitable for interconnection by connector 10 include printed circuit boards, circuit modules, etc. The term "printed circuit board" is meant to include but not be limited to a
25 multilayered circuit structure including one or more conductive (i.e., signal, power and/or ground) layers therein. Such printed circuit boards, also known as printed wiring boards, are well known in the art and further description is not believed necessary. The term
30 "circuit module" is meant to include a substrate or like member having various electrical components (e.g., semiconductor chips, conductive circuitry, conductive pins,

WO 02/17435

PCT/US01/25431

etc.), which may form part thereof. Such modules are also well known in the art and further description is not believed necessary.

Connector 10 includes a common, electrically insulative carrier member 12 having a plurality of internal apertures or openings 14. The openings 14 are typically cylindrical in shape. Resilient contact members 16 are located so as to substantially occupy a respective opening 14 in carrier member 12.

Each opposing end 18 and 20 of each contact member 16 is designed for electrically contacting respective circuit members. As stated, these circuit members may be printed circuit boards 34 (FIGURE 1b) having flat conductive pads (e.g., copper terminals) 28 located on an upper surface thereof. These circuit members may also comprise a circuit module 24 including a substrate 26 having a plurality of semiconductor elements 32 thereon. Corresponding thin, flat, copper conductive pads 28 can be located on a bottom, external surface on circuit module 24. Understandably, the conductive pads 28 are electrically coupled to corresponding circuitry, which forms part of the respective electrical circuit members. These pads 28 may provide signal, power or ground connections, depending on the operational requirements of the respective circuit member.

Connector 10 is designed for positioning between opposing circuit members 24 and 34, and for being aligning therewith. Such alignment is facilitated by positioning the carrier member 12, which may also include alignment openings 22.

Each resilient contact member 16 is compressed during engagement to form the appropriate interconnection between corresponding pairs of conductive pads 28.

As discussed hereinabove, openings 14 in carrier member 12, typically cylindrical in shape, provide neither electrical shielding nor much retention of individual

WO 02/17435

PCT/US01/25431

resilient contact members 16. Unfortunately, this limits the use of the connector 10 for high speed operation and makes the assembly and the proper engagement of the connector more difficult, since the individual contact elements may tend to fall out or shift vertically. Although a missing contact element will always result in an open circuit, a shifted element may lead to intermittent problems maintaining uniform electrical and mechanical properties, thereby significantly reducing the reliability of the interconnections.

Referring now to FIGURES 2a-2e, there is shown a connector 40 of the present invention for electrically interconnecting a pair of electrical circuit members 24 and 34. Examples of suitable circuit members include printed circuit boards, circuit modules, etc.

Connector 40 includes a carrier member 42 having a plurality of internal openings 50, 51. In contrast to the prior art carrier member 12 (FIGURE 1b), openings 50, 51 (FIGURE 2e) in carrier member 42 are electrically conductive and are electrically connected to first shielding layer 57 and/or second shielding layer 58. In a preferred embodiment, carrier member 42 (FIGURE 2b) consists of an upper section 44, upper spacers 52, a lower section 46, and lower spacers 54, with a retention layer 48 between the upper and lower sections 44, 46. In this embodiment, the openings 50, 51 are cylindrical in shape. It should be understood, however, that other geometric shapes can be used, as required, for the openings 50, 51 and corresponding contact members 16a-16e. The conductive portions of carrier 42 are intentionally not included in FIGURE 2b for clarity purposes, but can be seen in FIGURE 2e.

In this embodiment, upper section 44 and lower section 46 are made of epoxy-glass-based materials typically used in printed circuit board fabrication (e.g., FR4). These materials are preferred because their coefficient of thermal expansion (CTE) substantially matches the CTE of

WO 02/17435

PCT/US01/25431

the surrounding structures, and because of their relatively low cost. Another possible material is polyimide. Each section 44 and 46 is 0.007 inch thick. Layer 48 consists of a 0.002-inch layer of Mylar® (a trademark of E. I. DuPont deNemours & Co., Wilmington, Del.) material. It should be understood by those skilled in the art that the components of the invention may consist of alternate materials, instead of the particular ones described in the disclosed embodiments, without departing from the spirit of the invention.

While a carrier 40 with single layers for the upper section 44, upper spacers 52, lower section 46, lower spacers 54, and retentive layer 48 between the upper and lower sections 44, 46 has been chosen for purposes of disclosure, it should be obvious that the principles taught by the instant invention can also be applied to structures having multiple layers of one or more of these elements. For example, for certain applications it may be desirable to split upper section 44 and lower section 46 in half and include an adhesive layer between each of the two halves.

Upper spacers 52 and lower spacers 54 are also preferably made of epoxy-glass-based materials typically used in printed circuit board fabrication. Each spacer 52 and 54 is 0.0055 inch thick. The overall thickness of carrier member 42 (including the upper and lower sections 44, 46, the upper and lower spacers, 52,54, and layer 48) is 0.027 inch. The function of spacers 52 and 54 is to limit the maximum amount that contact members 16a-16c may be compressed, which is from 0.040 to 0.027 inch in this case, and to provide electrical isolation between the shielding layers 57 and 58 on the top and bottom surface of the carrier 42, respectively, and the electrically conductive portions of contact members 16a-16e.

The inclusion of optional retentive layer 48 in electrically insulative carrier member 42 helps to alleviate deficiencies of the prior art carrier, those being to ensure that contact members 16a-16e (FIGURE 2e) do

WO 02/17435

PCT/US01/25431

not fall out during assembly or engagement and, more commonly, to ensure that all individual contact members maintain uniform electrical and mechanical properties, thereby significantly improving the reliability of the interconnections.

Retention layer 48 (FIGURE 2c) has a plurality of smaller openings 45 formed by a plurality of retention segments 47 that are created by the removal of a portion of retention layer 48 and the segmentation of the remaining material within a larger opening 50 in carrier member 42. In one example, each larger opening 50 contains four retention segments 47 that form smaller circular opening 45. The specific dimensions of each of the elements of this invention can be varied to produce the desired amount of retention force on contact members 16a-16e (not shown in FIGURE 2c).

The teachings of U.S. patent application Serial No. 09/645,860 includes but is not limited to the multiple-layer carrier 42 with one or more retentive layers 48 and upper and lower spacers 52, 54 described hereinabove. Such structure is considered an important part of the carrier members disclosed herein, but are not included in the remaining figures, for improved clarity of other elements and features of the invention.

It should be understood that it is possible to construct a carrier 42 with electrical shielding without including the aforementioned contact member retentive means and still be within the scope of the invention; it is believed, however, that the inclusion of said features provides a superior solution.

Referring now to FIGURE 2d, there is shown a perspective view of an individual contact member 16a, comprising conductive opposing ends 18 and 20, conductors 19, and insulative side 17, which ensures electrical isolation from conductive openings 50. Contact members 16a, 16b, and 16c are all physically identical; only their

WO 02/17435

PCT/US01/25431

intended function varies. Contact members 16d and 16e are similar, but slightly shorter.

Referring now to FIGURE 2e, there is shown a cross sectional view of connector 40 to illustrate the shielding aspects of carrier member 42. As aforementioned, in contrast to the prior art carrier member 12 (FIGURE 1b), openings 50, 51 in carrier member 42 are electrically conductive and are electrically connected to first shielding layer 57 and/or second shielding layer 58. They are cylindrical in shape.

Each contact member 16a-16c, 16d-16e is located so as to substantially occupy an opening 50, 51, respectively, in carrier member 42. Contact members 16a-16e are preferably of a construction and composition as taught in copending U.S. patent application, Serial No. 09/457,776, especially in FIGURES 2 and 3a-3e thereof. It is important that the sides 17 of the contact members 16a-16e that are not at the same electrical potential as the shielding layers 57, 58 and openings 50, be insulative to prevent shorting between the conductive portions of the contact members 16a-16e and the conductive openings 50. Upper and lower spacers 52, 54 (FIGURE 2b) also help to ensure that the conductive portions of contact members 16a-16e will not short to first and second shielding layers 57, 58 located on the top and bottom surface, respectively, of carrier member 42. Upper and lower spacers 52, 54 also provide mechanical support behind respective shorter contact members 16d, 16e (FIGURE 2e) to prevent damage such as cracking and/or peeling to the shielding layers 57, 58 of carrier member 42.

Each contact member 16a-16c may have a diameter of about 0.026 inch and a corresponding length of about 0.040 inch. Openings 50, 51 have a diameter of 0.028 inch, just a few thousandths of an inch larger than that of the contact members 16a-16e. The center-to-center distance is 0.050 inch, but could be reduced to about 0.035 inch or less, if required.

WO 02/17435

PCT/US01/25431

Openings 51 differ from openings 50 in that, instead of being completely open internally, they are enclosed at one end by one of the shielding layers 57, 58. They are intended to house one of the shorter contact members 16d-16e for use as described below.

For any given application, an individual contact member may be used to provide a signal, power, or ground interconnection. In the example shown in FIGURE 2e, contact members 16a are used for signals and contact members 16b are used for power. Shorter contact member 16d is used to connect second shielding layer 58 to a pad 28 on circuit member 24 at ground potential; the other shorter contact member 16e is used to connect first shielding layer 57 to a pad 28 on circuit member 34 also at ground potential. Contact member 16c is then used to connect the grounds in circuit members 24 and 34 through connecting traces 25 and 35, respectively.

It should be noted that contact members 16d, 16e, intended to contact one of the shielding layers 57, 58, are a different length than are other contact members. This is to ensure that opposing ends 18 and 20 of all contact members are at a uniform height to properly mate with conductive pads 28 of circuit members 24 and 34.

Although all contact members described hereinabove have been used to provide electrical interconnection, it is within the scope of the invention for certain contact members to be used for other purposes, such as for thermal reasons, including heat conduction, and mechanical reasons, including but not limited to balancing forces, minimizing deflection, and providing support. These contact members may differ in construction and, for example, need not include any conductive material, as they are not intended to provide electrical interconnection.

Even though the shielding layers 57, 58 in the present example are connected to ground, in some applications it may be desirable to connect them to another reference

WO 02/17435

PCT/US01/25431

voltage or to segment the shielding layers. Certain sections can be connected to ground and others connected to other reference voltages. The inclusion of vias 74 in carrier 42 facilitates wiring and may provide improved shielding performance.

Conductive openings 50 can also improve the electrical quality of power conductors by lowering the inductance of the power-carrying contact members 16b.

Carrier member 42 may also include additional commoning means 59 to further improve the shielding by providing an additional return path. In this example the additional path is implemented as a connection to a pad 28 on circuit member 34.

Although two shielding layers are shown for purposes of disclosure, a carrier with one or even three or more shielding layers can also be used, depending on specific system electrical requirements. Also, if only minimal shielding is required, it may be possible to use only the shielding layers and not provide conductive openings.

Certain applications may not require shielding of a particular contact member and electrical isolation may actually be preferred. In those cases, it may be desirable to make certain openings 50 non-conductive or at least to electrically isolate them from the shielding layers 57, 58.

Still referring to FIGURE 2e, as with the prior art, each opposing end 18 and 20 of contact member 16a-16e is designed for electrically contacting respective circuit members. These circuit members may be printed circuit boards 34 having flat conductive pads (e.g., copper terminals) 28 located in an upper surface thereof. These circuit members may also comprise a circuit module 24 including a substrate 26 having a plurality of semiconductor elements 32 thereon and corresponding flat conductive pads (e.g., thin copper elements) 28 located on a bottom, external surface. The conductive pads 28 are

WO 02/17435

PCT/US01/25431

electrically coupled to corresponding circuitry, which forms part of the respective electrical circuit members. These pads 28 may provide signal, power or ground connections, depending on the operational requirements of the respective circuit member. It is preferred that conductive pads 28 be plated with a layer of metal (e.g., gold) to ensure reliable interconnection to connector 40.

Connector 40 is positioned between opposing circuit members 24 and 34, and is aligned therewith. Such alignment is facilitated by positioning the carrier member 42, which also includes alignment openings 56.

Alignment of the circuit members 24 and 34 relative to interim connector 40 may be provided utilizing a pair of protruding pins 30 which extends from one of the circuit members (e.g., module 24). These pins are aligned with and positioned within corresponding openings 56 within carrier member 42 and openings 36 (shown in phantom) within the other circuit member 34. It should be understood that other means of alignment are readily possible, including pins extending from opposing surfaces of carrier member 42 for inversion within corresponding openings within the respective circuit members. To adjust for tolerancing, one of the openings 56 within connector 40 may be of an elongated configuration, forming a slot, for example.

Each contact member 16a-16e is compressed during engagement to form the appropriate interconnection between corresponding pairs of conductive pads 28.

Referring now to FIGURE 3, there is shown a cross sectional view of a carrier member 62 to be used as part of a connector 60 in accordance with an alternate embodiment of the invention. The primary purpose for using carrier member 62 over prior art carriers is the same as for carrier member 42 (FIGURES 2b, 2e): to provide a shielded carrier member for an LGA connector for electrically interconnecting a pair of electrical circuit members 24 and 34.

WO 02/17435

PCT/US01/25431

Connector 60 includes a carrier member 62 having a plurality of internal openings 50, 70. As in the first embodiment (FIGURES 2a-2e), openings 50, 70 are electrically conductive; they are electrically connected to an even greater number of shielding layers. For purposes of disclosure, three shielding layers 64, 66 and 68 are included. First shielding layer 64 and second shielding layer 66 are on external surfaces, as in the previous embodiment, but third shielding layer 68 is located internally. Again for simplicity, carrier member 62 is shown as a unified structure without retentive features, but could easily consist of multiple upper and lower sections and retentive layers as previously described. Also, features such as upper and lower spacers are not included for clarity purposes. In this example the openings 50, 70 are again cylindrical.

Carrier 62 is preferably made of epoxy-glass-based materials typically used in printed circuit board fabrication. Dimensions for carrier 62 are similar to those of carrier 42 (FIGURE 2b).

Contact member retentive means (FIGURE 2b) is preferred but not required. Generally speaking, contact members for this embodiment are the same as for the embodiment depicted in FIGURES 2d and 2e, comprising conductive opposing ends 18 and 20, conductors 19, and an insulative side 17, which ensures electrical isolation from conductive openings 50. Again, contact members 16a-16c are all physically identical; only their intended function varies. Contact members 16f and 16g are similar, but are approximately one-half length, relative to contact members 16a-16c. They are used to make electrical connection to the shielding members (i.e., shielding layers 64, 66, 68 and conductive openings 50, 70) of carrier 62 through contact with third shielding layer 68 and pads 28 of the particular reference voltage (e.g., ground) of the surrounding circuit members 24 and 34.

WO 02/17435

PCT/US01/25431

Openings 70 differ from openings 50 in that instead of being completely open internally, openings 70 have at least one shielding layer 68 internal to them. This allows them to house two shorter contact members 16f-16g in one opening
5 70, one above and one below shielding layer 68.

Each contact member 16a-16c and 16f-16g is located so as to substantially occupy an opening 50 and 70, respectively, in carrier member 62. Contact members 16a-16c and 16f-16g are preferably of a construction and
10 composition as taught in copending U.S. patent application, Serial No. 09/457,776, especially in FIGURES 2 and 3a-3e thereof. It is important that the sides 17 of the contact members 16a-16c that are not at the same electrical potential as the shielding layers 64, 66, 68 and openings
15 50, be insulative to prevent shorting between the conductive portions of the contact members 16a-16c and the conductive openings 50. Upper and lower spacers 52, 54, as shown in FIGURE 2b, also help to ensure that the conductive portions of contact members 16a-16c will not short to
20 shielding layers 64, 66 located on the top and bottom respective surfaces of carrier member 62.

Each contact member 16a-16c may have a diameter of about 0.026 inch and a corresponding length of about 0.040 inch. Openings 50, 70 have a diameter of 0.028 inch, just
25 a few thousandths of an inch larger than that of contact members 16a-16c, 16f-16g. The center-to-center distance is 0.050 inch, but could be reduced to about 0.035 inch or less, if required.

For any given application, an individual contact
30 member may be used to provide a signal, power, or ground interconnection. In the example shown in FIGURE 3, contact members 16a are used for signals, contact members 16b are used for power, and contact members 16c are used for ground.

35 In this embodiment, for purposes of disclosure, shielding layers 64, 66, 68 and conductive openings 50, 70

WO 02/17435

PCT/US01/25431

are electrically referenced to ground. Shorter contact members 16f are used to connect the carrier shielding through third shielding layer 68 to pads 28 of circuit member 24 while the other shorter contact members 16g are used to connect the carrier shielding through third shielding layer 68 to pad 28 of circuit member 34. Contact member 16c and connecting traces 25 and 35 (FIGURE 2e) are no longer required to interconnect the carrier shielding to circuit members 24 and 34.

10 The inclusion of half-length contact members 16f, 16g provides benefits in at least three possible ways. First, since the contact members 16f, 16g are located in the same conductive opening 70, this removes the necessity for a separate, second opening for grounding, thereby allowing
15 the second opening to be used for other purposes (e.g., another signal). The second opening can also be used to provide additional grounding of the carrier shielding by including an additional pair of contact members 16f, 16g. In either of the above cases, the loop inductance from
20 openings 70 to the ground of circuit members 24 and 34 is significantly reduced, thereby improving electrical performance. Third, if the shielding without the second opening is adequate, the second opening can be removed, thereby reducing the total number of contacts and possibly
25 the amount of space needed.

It should be noted again that contact members 16f, 16g are a different length from that of other contact members to ensure that opposing ends 18 and 20 of all contact members are a uniform height so as to mate properly with
30 conductive pads 28 of circuit members 24 and 34.

Even though the three shielding layers 64, 66, 68 are connected to ground, in some applications it may be desirable to connect them to another reference voltage or to segment the layers and connect certain sections to
35 ground and others to other reference voltages. The inclusion of vias 74 in carrier 62 facilitates wiring and may provide improved shielding performance.

WO 02/17435

PCT/US01/25431

Conductive openings 50 can also improve the electrical quality of power conductors by lowering the inductance of the power-carrying contact members 16b.

Carrier member 62 may also include additional
5 commoning means 59 to further improve the shielding by providing an additional return path. In this example an additional path is implemented as a connection to a pad 28 on circuit member 34. Another option is to use protruding pins 30 and openings 56, which are primarily intended to be
10 used for alignment purposes, as an additional return path.

Openings 56 could be made conductive just like openings 16a-16f, and pins 30 could be electrically connected to circuit member 24 and possibly made in the form of a compliant fit pin to provide a better connection
15 to the openings 56.

Certain applications may not require shielding of a particular contact member and electrical isolation may actually be preferred. In those cases, it may be desirable to make certain openings 50 non-conductive or at least to
20 isolate them electrically from the shielding layers 64, 66, 68.

As with the prior art, each opposing end 18 and 20 of contact member 16a-16c, 16f-16g is designed for electrically contacting respective circuit members. These
25 circuit members may be printed circuit boards 34 having flat conductive pads (e.g., copper terminals) 28 located in an upper surface thereof. These circuit members may also comprise a circuit module 24 including a substrate 26 having a plurality of semiconductor elements 32 thereon and
30 corresponding flat conductive pads (e.g., thin copper elements) 28 located on a bottom, external surface. The conductive pads 28 are electrically coupled to corresponding circuitry, which forms part of the respective electrical circuit members. These pads 28 may provide
35 signal, power or ground connections, depending on the operational requirements of the respective circuit member.

WO 02/17435

PCT/US01/25431

It is preferred that conductive pads 28 be plated with a layer of metal (e.g., gold) to ensure reliable interconnection to connector 60.

Connector 60 is positioned between opposing circuit members 24 and 34, and is aligned therewith. Such alignment is facilitated by placing the carrier member 62, which also includes alignment openings 56. Alignment of the circuit members 24 and 34 relative to interim connector 60 may be provided utilizing a pair of protruding pins 30 which extends from one of the circuit members (e.g., module 24). These pins are aligned with and positioned within corresponding openings 56 within carrier member 62 and openings 36 (shown hidden) within the other circuit member 34. It should be understood that other means of alignment are possible, including the provision of pins extending from opposing surfaces of carrier member 62 for inversion within corresponding openings within the respective circuit members. To adjust for tolerancing, one of the openings 56 within connector 60 may be of an elongated configuration, forming a slot, for example.

Each contact member 16a-16c, 16f-16g is compressed during engagement to form the appropriate interconnection between corresponding pairs of conductive pads 28.

It is well known to those skilled in the art that the electrical impedance of a conductor relative to a voltage reference depends on the geometry and spacing of the conductor and reference, as well as the dimensions and materials of the insulative material between them. Through the choices of specific materials and dimensions for the components of contact members 16a-16g (FIGURES 2d, 2e, 3) and the diameter of openings 50, 51, 70, the electrical impedance of contact members 16a-16g may be controlled and optimized for specific applications. For example, the impedance of signal-carrying contact members 16a may be matched to the impedance of other components such as circuit members 24 and 34. This is especially important for the overall system electrical performance as

WO 02/17435

PCT/US01/25431

semiconductor speeds continue to increase, and as semiconductor voltages and "noise budgets" continue to decrease. In one high speed memory subsystem the electrical impedance is 28 ohms. It is also possible to optimize power- and ground-carrying circuit members 16c-16g by using different dimensions and/or materials to obtain a much lower impedance, and therefore a much lower inductance for them.

Carrier member 62 (FIGURE 3) may be constructed in many different ways. A preferred method is to provide a first layer of FR4 that has a layer of copper on one side, which is to be used for shielding purposes. Remove the protective sheet from one side of an adhesive layer and laminate it to the non-copper side of the FR4. A temperature of 185 degrees F. and a pressure of 20 pounds per square inch (PSI) can be used. Drill or route the FR4/adhesive composite to form the necessary holes and openings, including alignment features and the outer edges of the carrier. Mask both sides of a copper sheet. Etch away the exposed copper to create an etched copper sheet that has copper in the necessary locations for shielding purposes. Remove the remaining protective sheet from the FR4/adhesive composite and laminate it to the etched copper sheet. Prepare a second FR4/adhesive layer composite with copper on the opposite side of the first composite, again for shielding purposes. Drill the second FR4/adhesive composite to form the necessary holes, openings, and the outer edges of the carrier. Remove the remaining protective sheet from the second FR4/adhesive composite and laminate it to the first FR4/adhesive/etched copper layer composite so that the etched copper layer is located between and separated from the two copper layers by the FR4 layers. Create the necessary plated-through-holes and vias in the overall structure. Additional FR4 layers can be used to form material to be used for the upper and lower spacers.

The upper and lower spacer layers can be prepared from the additional FR4 layers by use of a computer numerically

WO 02/17435

PCT/US01/25431

controlled (CNC) drilling machine. The upper and lower spacer layers can then be aligned and attached to the top and bottom surfaces of the overall structure. A simpler carrier without an interior shielding layer can be constructed merely by omitting the second FR4/adhesive composite. To add retentive features to the carrier, the first and second FR4 layers may be replaced by laminated composite structures consisting of, for example, two thinner layers of FR4 with an intermediate layer of Mylar material.

Since other modifications and changes varied to fit particular operating requirements and environments, including dimensions and material selections, will be apparent to those skilled in the art, this invention is not considered limited to the examples chosen for purposes of this disclosure, and covers all changes and modifications which does not constitute departures from the true spirit and scope of this invention.

Having thus described the invention, what is desired to be protected by Letters Patent is presented in the subsequently appended claims.

What is claimed is:

WO 02/17435

PCT/US01/25431

1 1. A carrier for land grid array connectors,
2 comprising:

3 a) a substrate comprising at least one layer of
4 dielectric material having a top surface and a
5 bottom surface, and at least one shielding layer
6 disposed on one of said surfaces; and

7 b) a plurality of openings in said substrate, at
8 least one of said plurality of openings being
9 electrically conductive and positioned to accept
10 a contact member.

1 2. The carrier for land grid array connectors as
2 recited in claim 1, wherein said substrate comprises at
3 least one insulative material.

1 3. The carrier for land grid array connectors as
2 recited in claim 2, wherein said at least one insulative
3 material is epoxy-glass-based.

1 4. The carrier for land grid array connectors as
2 recited in claim 3, wherein said at least one insulative
3 material comprises FR4.

1 5. The carrier for land grid array connectors as
2 recited in claim 2, wherein said at least one insulative
3 material comprises polyimide.

1 6. The carrier for land grid array connectors as
2 recited in claim 1, wherein said substrate further
3 comprises a plurality of spacers.

1 7. The carrier for land grid array connectors as
2 recited in claim 6, wherein said plurality of spacers is
3 located above said upper surface.

1 8. The carrier for land grid array connectors as
2 recited in claim 6, wherein said plurality of spacers is
3 located below said bottom surface.

WO 02/17435

PCT/US01/25431

1 9. The carrier for land grid array connectors as
2 recited in claim 6, wherein said spacers comprise at least
3 one insulative material.

1 10. The carrier for land grid array connectors as
2 recited in claim 9, wherein said at least one insulative
3 material is epoxy-glass-based.

1 11. The carrier for land grid array connectors as
2 recited in claim 10, wherein said at least one insulative
3 material comprises FR4.

1 12. The carrier for land grid array connectors as
2 recited in claim 1, wherein each of said plurality of
3 openings is substantially cylindrical.

1 13. The carrier for land grid array connectors as
2 recited in claim 1, wherein said substrate further
3 comprises alignment means.

1 14. The carrier for land grid array connectors as
2 recited in claim 1, wherein said substrate further
3 comprises retentive means in at least one of said plurality
4 of openings to compress and retain at least a portion of a
5 contact member.

1 15. The carrier for land grid array connectors as
2 recited in claim 14, wherein said contact member has a
3 controlled electrical impedance.

1 16. The carrier for land grid array connectors as
2 recited in claim 1, wherein said carrier further comprises
3 a plurality of vias.

1 17. The carrier for land grid array connectors as
2 recited in claim 1, wherein said carrier further comprises
3 commoning means electrically connected to said at least one
4 shielding layer.

WO 02/17435

PCT/US01/25431

- 1 18. A method of forming a shielded substrate
2 structure and carrier for land grid array connectors, said
3 method comprising:
- 4 a) forming a first substructure comprising at least
5 one dielectric layer, metal layer, adhesive layer,
6 and opening;
- 7 b) forming a second substructure comprising at least
8 one dielectric layer, metal layer, adhesive layer,
9 and opening;
- 10 c) providing an etched, conductive layer of material
11 intermediate said first and second substructures;
- 12 d) aligning and laminating said etched, conductive
13 layer of material and said first and second
14 substructures to form a substrate structure,
15 whereby said etched, conductive layer of material
16 is located between and separated from said metal
17 layers by said dielectric layers; and
- 18 e) forming plated-through-holes in at least one
19 predetermined opening.
- 1 19. The method according to claim 18, wherein said
2 step (a) forming a first substructure comprises the
3 substeps of:
- 4 i) removing a protective sheet from a first surface
5 of said adhesive layer to expose the surface
6 thereof;
- 7 ii) laminating the exposed surface of said adhesive
8 layer to a first side of said dielectric layer
9 having said metal layer on a second side, forming
10 said first substructure; and
- 11 iii) forming said at least one opening in said first
12 substructure.

WO 02/17435

PCT/US01/25431

- 1 20. The method according to claim 19, wherein said
2 step (b) forming a second substructure comprises the
3 substeps of:
- 4 i) removing a protective sheet from a first surface
5 of said adhesive layer to expose the surface
6 thereof;
- 7 ii) laminating the exposed surface of said adhesive
8 layer to a first side of said dielectric layer
9 having said metal layer on a second side, forming
10 said second substructure; and
- 11 iii) forming said at least one opening in said second
12 substructure.
- 1 21. The method according to claim 18, wherein, after
2 said laminating step (d), said first substructure is
3 oriented as a mirror image of said second substructure.
- 1 22. The method according to claim 18, the steps
2 further comprising providing at least one additional
3 dielectric layer, used to form a layer of spacers.
- 1 23. The method according to claim 22, wherein said
2 layer of spacers is aligned and attached to a first outer
3 surface of said substrate structure.
- 1 24. The method according to claim 22, wherein said
2 layer of spacers is aligned and attached to a second outer
3 surface of said substrate structure.
- 1 25. The method according to claim 22, wherein said
2 layer of spacers is formed by a process selected from the
3 group consisting essentially of ablation, routing, and
4 drilling.
- 1 26. The method according to claim 22, wherein said at
2 least one additional dielectric layer comprises an
3 insulative material.

WO 02/17435

PCT/US01/25431

1 27. The method according to claim 26, wherein said
2 insulative material is epoxy-glass-based.

1 28. The method according to claim 27, wherein said
2 insulative material comprises FR4.

1 29. The method according to claim 18, wherein said
2 dielectric layers of said substrate structure comprise at
3 least one insulative material.

1 30. The method according to claim 29, wherein said at
2 least one insulative material is epoxy-glass-based.

1 31. The method according to claim 30, wherein said
2 insulative material comprises FR4.

1 32. The method according to claim 18, wherein said
2 openings are provided in said first and said second
3 substructures by a process selected from the group
4 consisting essentially of ablation, routing, drilling, and
5 punching.

1 33. The method according to claim 18, wherein said
2 laminating occurs at a temperature of approximately 185
3 degrees F. and a pressure of approximately 20 pounds per
4 square inch (PSI).

1 34. The method according to claim 18, the steps
2 further comprising forming at least one edge in said first
3 and said second substructures by a process selected from
4 the group consisting essentially of ablation, routing,
5 drilling, and punching.

1 35. The method according to claim 18, wherein at
2 least one of said openings comprises alignment means for
3 aligning said shielded substrate structure and carrier to
4 at least one circuit member.

1 36. The method according to claim 18, wherein at
2 least one of said openings comprises a via.

WO 02/17435

PCT/US01/25431

1 37. The method according to claim 18, the steps
2 further comprising forming retentive means in at least one
3 of said openings.

1 38. A method of forming a shielded substrate
2 structure and carrier for land grid array connectors, said
3 method comprising:

- 4 a) forming a substructure comprising at least one
5 dielectric layer, metal layer, adhesive layer,
6 and opening;
- 7 b) providing an etched, conductive layer of
8 material;
- 9 c) aligning and laminating said etched, conductive
10 layer of material and said substructure to form a
11 substrate structure, whereby said etched,
12 conductive layer of material is separated from
13 said metal layer by said dielectric layer; and
- 14 d) forming plated-through-holes in at least one
15 predetermined opening.

1 39. The method according to claim 38, wherein said
2 step (a) forming a substructure comprises the substeps of:

- 3 i) removing a protective sheet from a first surface
4 of said adhesive layer to expose the surface
5 thereof;
- 6 ii) laminating the exposed surface of said adhesive
7 layer to a first side of said dielectric layer
8 having said metal layer on a second side, forming
9 said substructure; and
- 10 iii) forming said at least one opening in said
11 substructure.

WO 02/17435

PCT/US01/25431

- 1 40. The method according to claim 38, the steps
2 further comprising providing at least one additional
3 dielectric layer, used to form a layer of spacers.
- 1 41. The method according to claim 40, wherein said
2 layer of spacers is aligned and attached to a first outer
3 surface of said substrate structure.
- 1 42. The method according to claim 40, wherein said
2 layer of spacers is aligned and attached to a second outer
3 surface of said substrate structure.
- 1 43. The method according to claim 40, wherein said
2 layer of spacers is formed by a process selected from the
3 group consisting essentially of ablation, routing, and
4 drilling.
- 1 44. The method according to claim 40, wherein said at
2 least one additional dielectric layer comprises an
3 insulative material.
- 1 45. The method according to claim 44, wherein said
2 insulative material is epoxy-glass-based.
- 1 46. The method according to claim 45, wherein said
2 insulative material comprises FR4.
- 1 47. The method according to claim 46, wherein said
2 dielectric layer of said substrate structure comprise at
3 least one insulative material.
- 1 48. The method according to claim 47, wherein said at
2 least one insulative material is epoxy-glass-based.
- 1 49. The method according to claim 48, wherein said
2 insulative material comprises FR4.

WO 02/17435

PCT/US01/25431

1 50. The method according to claim 38, wherein said
2 openings are provided in said substructures by a process
3 selected from the group consisting essentially of ablation,
4 routing, drilling, and punching.

1 51. The method according to claim 38, wherein said
2 laminating occurs at a temperature of approximately 185
3 degrees F. and a pressure of approximately 20 pounds per
4 square inch (PSI).

1 52. The method according to claim 38, the steps
2 further comprising forming at least one edge in said
3 substructure by a process selected from the group
4 consisting essentially of ablation, routing, drilling, and
5 punching.

1 53. The method according to claim 38, wherein at
2 least one of said openings comprises alignment means for
3 aligning said shielded substrate structure and carrier to
4 at least one circuit member.

1 54. The method according to claim 38, wherein at
2 least one of said openings comprises a via.

1 55. The method according to claim 38, the steps
2 further comprising forming retentive means in at least one
3 of said openings.

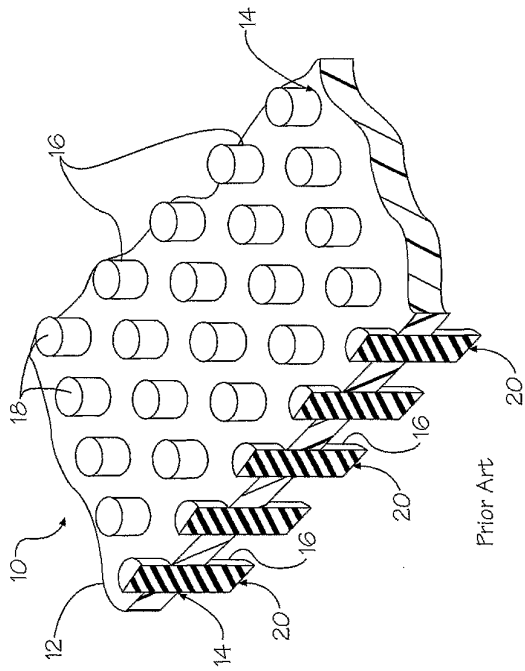


Figure 1a

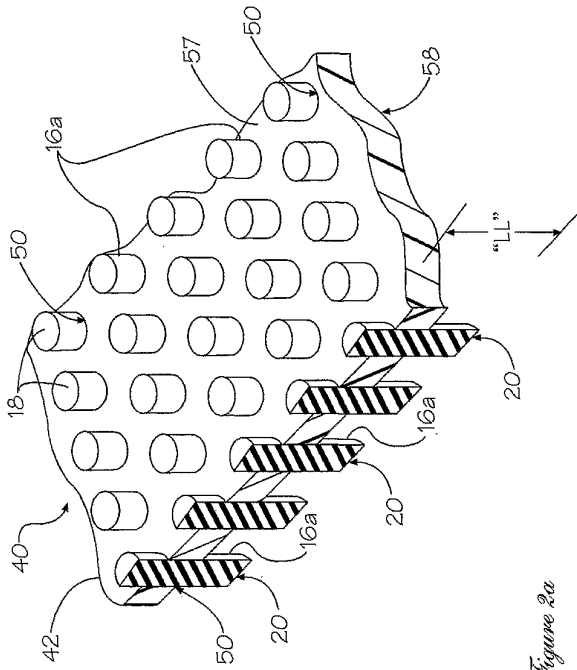


Figure 2a

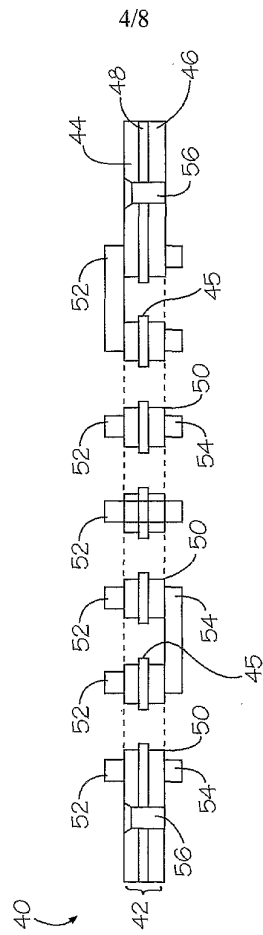


Figure 26

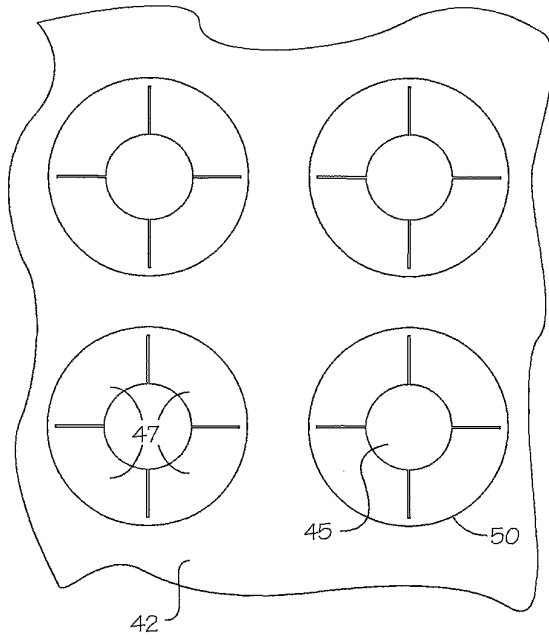


Figure 2c

6/8

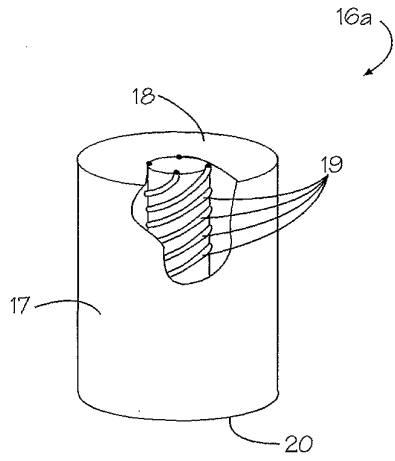


Figure 2d

WO 02/17435

PCT/US01/25431

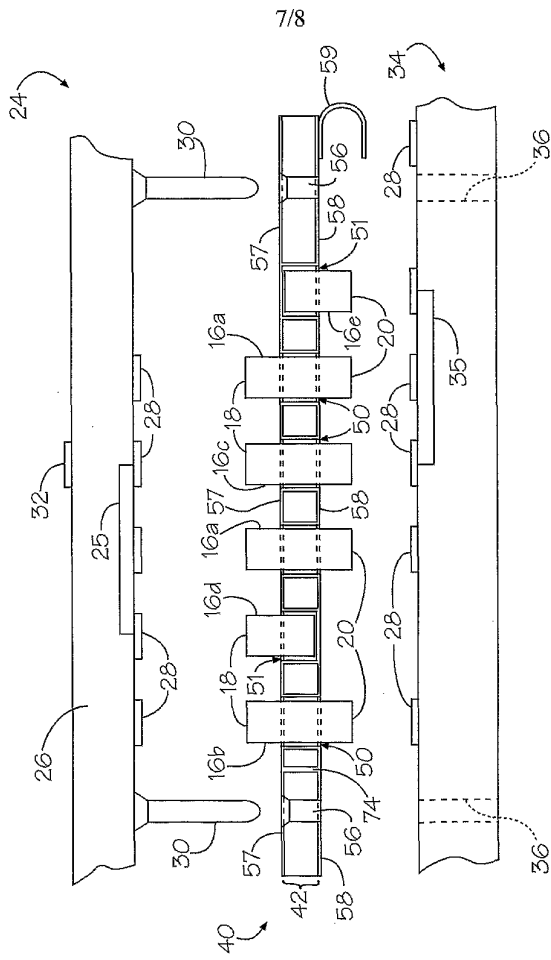


Figure 2e

WO 02/17435

PCT/US01/25431

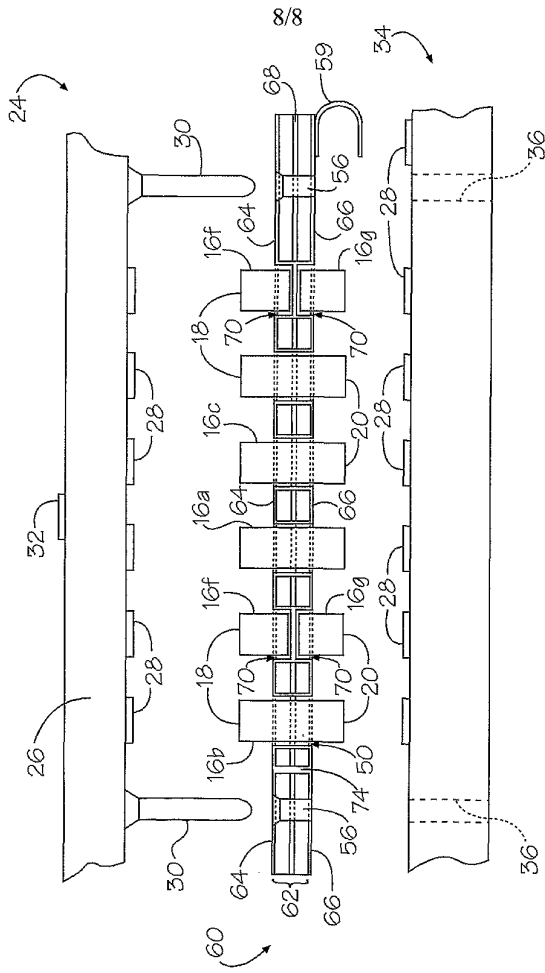


Figure 3

フロントページの続き

(72)発明者 ファン ジーイネン

アメリカ合衆国 カリフォルニア州 95051 サンタ クララ モンロー ストリート 33
70

Fターム(参考) 5E021 FA05 FA07 FB03 FC20 FC34 HA03 LA12 LA20

5E024 CA12 CB06

5E051 BA08 BB02 BB04 CA04