

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成20年11月6日(2008.11.6)

【公表番号】特表2008-515342(P2008-515342A)

【公表日】平成20年5月8日(2008.5.8)

【年通号数】公開・登録公報2008-018

【出願番号】特願2007-534638(P2007-534638)

【国際特許分類】

H 03M 13/19 (2006.01)

【F I】

H 03M 13/19

【手続補正書】

【提出日】平成20年9月16日(2008.9.16)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

受信器において用いる方法であって、

低密度パリティ検査(LDPC)符号化データを受信する工程と、

検査ノード・メッセージ及びビット・ノード・メッセージを用いて前記受信LDPC符号化データを処理して復号化データを供給する工程とを備え、

前記受信LDPC符号化データは、サイズM×Nのパリティ行列を有する(N, K)LDPC符号を表し、

前記処理する工程は、ビット・ノードの群がY個あり、検査ノードの群がq個あるようにパリティ検査行列を再編成し、qは、前記受信LDPC符号化データに関連した符号化率の関数として変動し、

前記処理する工程は、

各検査ノード・メッセージ群をJ個のプロセッサによって処理する工程と、

各ビット・ノード・メッセージ群をJ個のプロセッサによって処理する工程とを含み、
J=N/Yであり、

前記処理する工程は、

前記検査ノード・メッセージ及び前記ビット・ノード・メッセージとともにエッジ・メモリに記憶する工程を更に含む方法。

【請求項2】

請求項1記載の方法であって、前記受信LDPC符号化データが、受信ディジタル・ビデオ放送システム-2信号から導き出される方法。

【請求項3】

請求項1記載の方法であって、前記受信LDPC符号化データは(N, K)LDPC符号を表し、M=N-Kであり、q=Y(N-K)/Nである方法。

【請求項4】

請求項3記載の方法であって、Y=N/360である方法。

【請求項5】

請求項1記載の方法であって、前記検査ノード・メッセージを処理する工程は、

各検査ノード・メッセージ群を巡回的にシフトさせる工程と、

巡回的にシフトさせた検査ノード・メッセージ群それぞれをJ個のプロセッサによって処

理して新たなメッセージ群を供給する工程と、
新たなメッセージ群それぞれを巡回的にシフトさせてビット・ノード・メッセージ群を構成する工程とを含む方法。

【請求項 6】

請求項1記載の方法であって、前記ビット・ノード・メッセージを処理する工程は、各ビット・ノード・メッセージ群を巡回的にシフトさせる工程と、巡回的にシフトさせたビット・ノード・メッセージ群それをJ個のプロセッサによって処理して新たなメッセージ群を供給する工程と、新たなメッセージ群それを巡回的にシフトさせて検査ノード・メッセージ群を構成する工程とを含む方法。

【請求項 7】

受信器において用いる装置であって、低密度パリティ検査(LDPC)符号化データを供給する復調器と、前記LDPC符号化データを復号化して復号化データを供給するLDPC復号器とを備え、

前記LDPC符号化データは、サイズM×Nのパリティ行列を有する(N, K)LDPC符号を表し、

前記LDPC復号器は、ビット・ノード・メッセージをY個の群に分割し、検査ノード・メッセージをq個の群に分割することにより、前記LDPC符号化データを処理し、qは、前記LDPC符号化データに関連した符号化率の関数として変動し、各ビット・ノード・メッセージ群を処理するJ個のプロセッサと、各検査ノード・メッセージ群を処理するJ個のプロセッサとを備え、J=N/Yであり、前記検査ノード・メッセージ及び前記ビット・ノード・メッセージをともに記憶するエッジ・メモリと、受信LDPC符号化を別々の符号化率で処理するために前記LDPC復号器の構成において使用する構成メモリとを更に備える装置。

【請求項 8】

請求項7記載の装置であって、前記LDPC符号化データが、受信ディジタル・ビデオ放送システム-2信号から導き出される装置。

【請求項 9】

請求項7記載の装置であって、前記LDPC符号化データは(N, K)LDPC符号を表し、M=N-Kであり、q=Y(N-K)/Nである装置。

【請求項 10】

請求項9記載の装置であって、Y=N/360である装置。

【請求項 11】

請求項7記載の装置であって、前記LDPC復号器は、前記検査ノード・メッセージをシフトさせる巡回シフタと、前記巡回的にシフトさせた検査ノード・メッセージを処理して新たなメッセージを供給するビット・ノード・プロセッサ群と、前記新たなメッセージをシフトさせて新たなビット・ノード・メッセージを構成する巡回シフタと、

前記ビット・ノード・メッセージを処理して、前記エッジ・メモリに記憶するために新たな検査ノード・メッセージを供給する検査ノード・プロセッサ群とを備えており、新たなビット・ノード・メッセージが連続して記憶されるように前記エッジ・メモリが構成される装置。

【請求項 12】

請求項7記載の装置であって、前記LDPC復号器は、前記検査ノード・メッセージを処理して、前記エッジ・メモリ内に記憶するために新たなビット・ノード・メッセージを供給するビット・ノード・プロセッサ群と、前記ビット・ノード・メッセージをシフトさせる巡回シフタと、

前記巡回的にシフトさせたビット・ノード・メッセージを処理して新たなメッセージを供給する検査ノード・プロセッサ群と、

前記新たなメッセージをシフトさせて新たな検査ノード・メッセージを構成する巡回シフタとを備えており、

新たな検査ノード・メッセージが連続して記憶されるように前記エッジ・メモリが構成される装置。

【請求項 1 3】

請求項 7 記載の装置であって、ビット・ノード・メッセージ群が連続して記憶されるよう前記エッジ・メモリが編成された装置。

【請求項 1 4】

請求項 7 記載の装置であって、検査ノード・メッセージ群が連続して記憶されるように前記エッジ・メモリが編成された装置。