



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0122628
(43) 공개일자 2014년10월20일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(21) 출원번호 10-2013-0039557

(22) 출원일자 2013년04월10일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

경희대학교 산학협력단

경기도 용인시 기흥구 덕영대로 1732, 국제캠퍼스 내 (서천동, 경희대학교)

(72) 발명자

임종진

경기 파주시 책향기로 448, 1204동 1103호 (동패동, 책향기마을진흥효자아파트)

홍희정

서울 양천구 목동동로 430, 612동 1203호 (목동, 목동6단지아파트)

(뒷면에 계속)

(74) 대리인

특허법인천문

전체 청구항 수 : 총 16 항

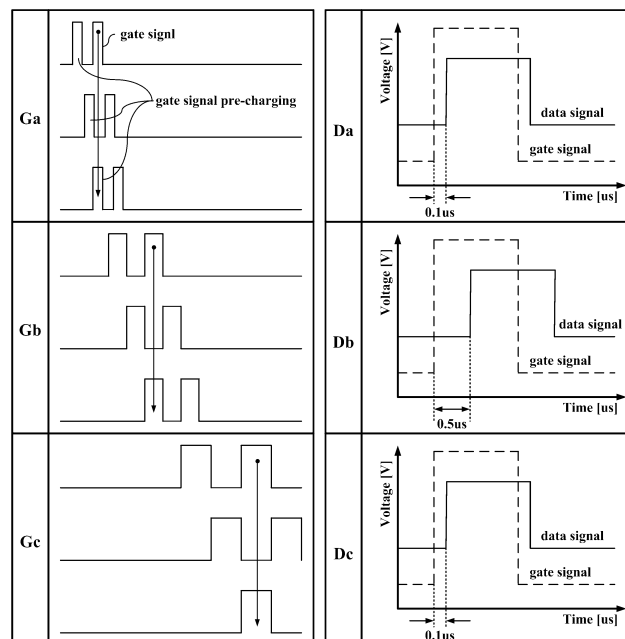
(54) 발명의 명칭 액정표시장치와 이의 구동방법

(57) 요약

본 발명은 드라이브 IC의 개수를 줄여 제조 비용을 절감시킬 수 있는 액정표시장치와, 액정 패널의 대형화에 따른 RC 딜레이를 보상하고 휘도 균일도 및 표시품질을 향상시킬 수 있는 액정표시장치의 구동방법에 관한 것이다.

본 발명의 실시 예에 따른 액정표시장치의 구동방법은 액정 패널에 형성된 복수의 게이트 라인의 신호 지연을 반영하여 게이트 드라이버에서 생성되는 게이트 신호의 턴-온 시간을 조절하는 단계; 턴-온 시간이 조절된 게이트 신호를 상기 복수의 게이트 라인에 순차적으로 공급하는 단계; 및 상기 턴-온 시간이 조절된 게이트 신호가 공급된 화소에 데이터 신호를 공급하는 단계를 포함한다.

대표도 - 도19



(72) 발명자

이승우

서울 송파구 마천로7길 4, 7동 1204호 (오금동, 대림아파트)

김종만

서울 노원구 마들로 31, 117동 2203호 (월계동, 그랑빌아파트)

김광준

서울 동대문구 고산자로 534, 104동 1501호 (제기동, 한신아파트)

이승혁

서울 동대문구 회기로26길 5, 3층 5호 (회기동)

특허청구의 범위

청구항 1

액정 패널에 형성된 복수의 게이트 라인의 신호 지연을 반영하여 게이트 드라이버에서 생성되는 게이트 신호의 턴-온 시간을 조절하는 단계;

턴-온 시간이 조절된 게이트 신호를 상기 복수의 게이트 라인에 순차적으로 공급하는 단계; 및

상기 턴-온 시간이 조절된 게이트 신호가 공급된 화소에 데이터 신호를 공급하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 2

제1 항에 있어서,

상기 복수의 게이트 라인 별로 상기 게이트 신호의 턴-온 시간 조절하고,

첫 번째 게이트 라인에 공급되는 게이트 신호의 턴-온 시간이 가장 짧고, 마지막 게이트 라인에 공급되는 게이트 신호의 턴-온 시간이 가장 길도록 게이트 신호의 턴-온 시간이 순차적으로 증가하도록 조절하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 3

제1 항에 있어서,

상기 복수의 게이트 라인을 일정 개수 단위로 그룹화시키고, 상기 액정 패널의 상측부터 하측으로 갈수록 게이트 라인 그룹에 공급되는 게이트 신호의 턴-온 시간을 증가시키는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 4

제1 항에 있어서,

상기 게이트 드라이버에 구성된 복수의 드라이브 IC의 위치에 따라서 상기 복수의 게이트 라인에 공급되는 게이트 신호의 턴-온 시간을 조절하고,

상기 복수의 게이트 드라이브 IC 중에서 상기 액정 패널의 상단부와 대응되는 게이트 드라이브 IC에서 출력되는 게이트 신호는 제1 턴-온 시간을 가지도록 조절하고,

상기 액정 패널의 중앙부와 대응되는 게이트 드라이브 IC에서 출력되는 게이트 신호는 제2 턴-온 시간을 가지도록 조절하고,

상기 액정 패널의 하단부와 대응되는 게이트 드라이브 IC에서 출력되는 게이트 신호는 제3 턴-온 시간을 가지도록 조절하고,

상기 제1 턴-온 시간보다 상기 제2 턴-온 시간이 길고, 상기 제2 턴-온 시간보다 상기 제3 턴-온 시간이 긴 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 5

제1 항 내지 제4 항 중 어느 한 항에 있어서,

비선형 적으로 상기 게이트 신호의 턴-온 시간을 조절하는 것을 특징으로 하는 액정표시장치.

청구항 6

제1 항 내지 제4 항 중 어느 한 항에 있어서,

프리 차징 방식을 적용하여 상기 게이트 신호를 생성하는 단계를 더 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 7

제6 항에 있어서,

상기 액정 패널에 형성된 복수의 데이터 라인의 신호 지연을 반영하여 데이터 드라이버에서 생성되는 데이터 신호의 턴-온 시점을 조절하는 단계를 더 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 8

제7 항에 있어서,

상기 게이트 드라이버에 구성된 게이트 드라이브 IC와 인접한 화소들에 공급되는 데이터 신호의 턴-온 시점은 기준 값보다 빨라지도록 조절하고, 상기 게이트 드라이브 IC와 멀리 위치한 화소들에 공급되는 데이터 신호의 턴-온 시점은 기준 값보다 느리게 조절하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 9

제7 항에 있어서,

상기 데이터 드라이버에 구성된 복수의 데이터 드라이브 IC 중에서, 상기 게이트 드라이버와 인접한 데이터 드라이브 IC에서 출력되는 데이터 신호의 턴-온 시점은 기준 시점보다 빨라지도록 조절하고,

상기 게이트 드라이버와 멀리 떨어진 데이터 드라이브 IC에서 출력되는 데이터 신호의 턴-온 시점은 기준 시점보다 느려지도록 조절하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 10

제7 항에 있어서,

상기 액정 패널의 좌측 및 우측에 인접한 화소들에 공급되는 데이터 신호의 턴-온 시점을 기준 시점보다 빨라지도록 조절하고,

상기 액정 패널의 중앙부에 인접한 화소들에 공급되는 데이터 신호의 턴-온 시점을 기준 시점보다 느려지도록 조절하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 11

제7 항에 있어서,

비선형 적으로 상기 데이터 신호의 턴온 시점을 조절하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 12

액정 패널의 좌측 및 우측에 배치되어 복수의 게이트 라인에 게이트 신호를 공급하는 게이트 드라이버;

상기 액정 패널의 상측 또는 하측에 배치되어 복수의 데이터 라인에 데이터 신호를 공급하는 데이터 드라이버; 및

상기 게이트 드라이버를 제어하여 상기 복수의 게이트 라인에 공급되는 게이트 신호의 턴-온 시간을 조절하고, 상기 데이터 드라이버를 제어하여 상기 복수의 데이터 라인에 공급되는 데이터 신호의 턴-온 시점을 조절하는 타이밍 컨트롤러를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 13

제12 항에 있어서,

상기 타이밍 컨트롤러는,

1 수평 라인 분의 영상 데이터가 순차적으로 저장되는 라인 메모리,

상기 라인 메모리의 리딩 및 라이팅을 제어하고 상기 라인 메모리에 저장된 1 수평 라인 분의 영상 데이터를 데이터 드라이버로 출력시키는 메모리 제어부,

상기 라인 메모리에 저장된 1 수평 라인 분의 영상 데이터들이 공급되는 화소들의 위치를 확인하고, 상기 메모리

리 제어부의 동작을 제어하는 위치 카운터,

복수의 게이트 라인의 신호 지연을 반영하여 상기 게이트 신호의 턴-온 시간이 조절되도록 상기 게이트 드라이버를 제어하는 게이트 출력 제어부 및

상기 복수의 데이터 라인의 신호 지연을 반영하여 상기 데이터 신호의 턴-온 시점이 조절되도록 상기 게이트 드라이버를 제어하는 데이터 출력 제어부를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 14

제13 항에 있어서,

상기 게이트 출력 제어부는,

상기 복수의 게이트 라인 중에서 첫 번째 게이트 라인에 공급되는 게이트 신호의 턴-온 시간을 기준으로 게이트 신호의 턴-온 시간을 점차적으로 증가시켜 마지막 게이트 라인에 공급되는 게이트 신호의 턴-온 시간이 가장 길도록 게이트 신호의 턴-온 시간을 조절하는 것을 특징으로 하는 액정표시장치.

청구항 15

제14 항에 있어서,

상기 게이트 출력 제어부는,

상기 복수의 게이트 라인 별로 상기 게이트 신호의 턴-온 시간을 조절하거나, 또는

상기 복수의 게이트 라인을 일정 개수 단위로 그룹화시키고 상기 액정 패널의 상측부터 하측으로 갈수록 게이트 라인 그룹에 공급되는 게이트 신호의 턴-온 시간을 증가시키거나, 또는

상기 게이트 드라이버에 구성된 복수의 드라이브 IC의 위치에 따라서 상기 복수의 게이트 라인에 공급되는 게이트 신호의 턴-온 시간을 조절하는 것을 특징으로 하는 액정표시장치.

청구항 16

제13 항에 있어서,

상기 데이터 출력 제어부는,

상기 데이터 드라이버에 구성된 복수의 데이터 드라이브 IC 중에서, 상기 게이트 드라이버와 인접한 데이터 드라이브 IC에서 출력되는 데이터 신호의 턴-온 시점은 기준 시점보다 빨라지도록 조절하고, 상기 게이트 드라이버와 멀리 떨어진 데이터 드라이브 IC에서 출력되는 데이터 신호의 턴-온 시점은 기준 시점보다 느려지도록 조절하는 것을 특징으로 하는 액정표시장치.

명 세 서

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 드라이브 IC의 개수를 줄여 제조 비용을 절감시킬 수 있는 액정표시장치와, 액정 패널의 대형화에 따른 RC 딜레이를 보상하고 휘도 균일도 및 표시품질을 향상시킬 수 있는 액정표시장치의 구동방법에 관한 것이다.

배경 기술

[0002] 액정표시장치(LCD: Liquid Crystal Display Device)는 양산 기술의 발전, 구동수단의 용이성, 저전력 소비, 고화질 및 대화면 구현의 장점으로 적용 분야가 확대되고 있다.

[0003] 도 1은 종래 기술에 따른 듀얼 뱅크 데이터 드라이버(dual bank data driver) 구조의 액정표시장치를 개략적으로 나타내는 도면이다.

[0004] 도 1을 참조하면, 종래 기술에 따른 듀얼 뱅크 데이터 드라이버 구조의 액정표시장치는 액정 패널(10), 상기 액정 패널(10)에 광을 공급하는 백라이트 유닛(미도시) 및 상기 액정 패널(10)을 구동시키기 위한 데이터 드라이버(20), 데이터 드라이버 및 타이밍 컨트롤러(미도시)를 포함한다. 데이터 드라이버(20)는 복수의 데이터 드라

이브 IC(22)를 포함하고, 게이트 드라이버(30)는 복수의 게이트 드라이브 IC(32)를 포함한다.

- [0005] 액정 패널(10)의 하부 기판에 형성된 게이트 라인들과 데이터 라인들이 교차에 의해 복수의 화소가 정의되고, 각 화소에는 TFT(Thin Film Transistor) 및 스토리지 커패시터(Cst)가 형성되어 있다.
- [0006] 도 2는 해상도 및 구동 주파수에 따른 게이트 턴-온(gate turn-on) 시간을 나타내는 도면이다.
- [0007] 도 2를 참조하면, 해상도와 구동 주파수가 높아질수록 게이트 턴-온(gate turn-on) 시간은 감소하게 된다. 예로서, HD(high definition) 해상도를 기준으로 60Hz 구동 주파수로 동작할 때 게이트 신호의 턴-온 시간은 20.7us이고, 120Hz 구동 주파수로 동작할 때 게이트 신호의 턴-온 시간은 10.4us가 된다.
- [0008] 해상도가 FHD(full high definition)로 높아지면, 60Hz 구동 주파수로 동작할 때 게이트 신호의 턴-온 시간은 14.8us, 120Hz 구동 주파수로 동작할 때 게이트 신호의 턴-온 시간은 7.4us로 감소하게 된다. 구동 주파수가 180Hz, 240Hz로 더 높아지면 게이트 신호의 턴-온 시간은 4.9us, 3.8us로 감소하게 된다.
- [0009] 나아가, 해상도가 UHD(ultra high definition)로 높아지면, 60Hz 구동 주파수로 동작할 때 게이트 신호의 턴-온 시간은 7.4us, 120Hz 구동 주파수로 동작할 때 게이트 신호의 턴-온 시간은 3.8us로 감소하게 된다. 구동 주파수가 180Hz, 240Hz로 더 높아지면 게이트 신호의 턴-온 시간은 2.5us, 1.7us로 감소하게 된다.
- [0010] 액정표시장치가 대형화되고 고화질을 구현할수록 게이트 라인과 데이터 라인의 저항(resistance)과 커패시턴스(capacitance)에 의한 RC 딜레이(delay)가 증가하게 된다. 고해상도 및 고주파수로 인해 게이트 신호의 턴-온 시간은 감소하는 반면, 게이트 라인과 데이터 라인의 RC 딜레이는 증가하게 되어 게이트 신호 및 데이터 전압을 화소들에 정상적으로 공급할 수 없게 된다.
- [0011] 이러한, RC 딜레이의 영향을 줄이기 위해서 도 1에 도시된 바와 같이, 액정 패널(10)의 상부 및 하부에 듀얼 뱅크 구조로 데이터 드라이버(20)를 배치하고, 액정 패널(10)의 좌측 및 우측에 게이트 드라이버(30)를 배치하였다.
- [0012] 도 3은 종래 기술에 따른 듀얼 뱅크 데이터 드라이버 구조에서의 휘도 균일도를 나타내는 도면이다.
- [0013] 도 3을 참조하면, 액정 패널(10)의 상측 및 하측에 듀얼 뱅크 구조로 데이터 드라이버(20)를 배치하고, 액정 패널(10)의 좌측 및 우측에 게이트 드라이버(30)를 배치하면 게이트 라인들과 데이터 라인들의 위치에 따른 RC 딜레이 영향을 일정 부분 보상하여 액정 패널(10)의 전면에서 균일한 휘도 특성을 얻을 수 있다. 예로서, 255 그레이(gray)가 500cd/m^2 이고, 액정표시장치에 공급되는 영상 신호가 128 그레이(gray)인 경우에 액정 패널(10)의 전면에서 $86\sim 90\text{cd/m}^2$ 의 일정한 휘도를 나타낼 수 있다.
- [0014] 도 4는 온 타임 모듈레이션(on time modulation)에 적용되는 인버전 방식의 예를 나타내는 도면이다.
- [0015] 도 4를 참조하면, RC 딜레이로 인한 화소의 불충분한 충전 시간을 확보하기 위한 방법으로, 온 타임 모듈레이션(OTM: on time modulation) 방식을 적용하였다.
- [0016] 그러나, 종래의 온 타임 모듈레이션 방식은 1+2도트(dot) 인버전(inversion) 또는 2라인(line) 인버전 구동방식에서의 RC 딜레이로 인한 화상 왜곡(image distortion)을 보상하는 것에 적합한 방식이다. 따라서, 상기 1+2도트 인버전 또는 2라인 인버전 방식을 제외한 다른 인버전 방식에는 온 타임 모듈레이션 방식을 적용하는데 제약이 있다.
- [0017] 또한, 도 1에 도시된 듀얼 뱅크 데이터 드라이버 구조의 액정표시장치는 일반적인 싱글 뱅크 데이터 드라이버(single bank data driver) 구조 대비 데이터 드라이브 IC의 개수가 2배로 증가하여 제조 비용이 높은 단점이 있다.
- [0018] 도 5는 종래 기술에 따른 싱글 뱅크 데이터 드라이버(single bank data driver) 구조의 액정표시장치를 개략적으로 나타내는 도면이고, 도 6은 종래 기술에 따른 싱글 뱅크 데이터 드라이버 구조에서의 휘도 균일도를 나타내는 도면이다.
- [0019] 도 5 및 도 6을 참조하면, 제조 비용의 절감을 위해서 액정 패널(10)의 좌측 및 우측에 게이트 드라이버(30)를 배치하고, 싱글 뱅크 데이터 드라이버 구조로 하나의 데이터 드라이버(20)를 적용하면 화소들의 위치에 따라 휘도의 편차가 발생하게 된다.
- [0020] 액정표시장치에 공급되는 영상 신호가 128 그레이인 경우에, 액정 패널(10)의 상단에 위치한 화소들은 90cd/m^2

의 휘도를 나타낸다. 반면, 액정 패널(10)의 하단에 위치한 화소들은 51cd/m^2 의 휘도를 나타내어 화소들의 위치에 따라서 최대 39cd/m^2 까지 휘도의 차이가 발생하게 된다.

수학식 1

$$U = \frac{L_{\max} - L_{\min}}{L_{\max}} \times 100(\%)$$

[0021]

상기 수학식 1에서, $L_{\max}$ 는 화면상의 최대 휘도, $L_{\min}$ 는 화면상의 최소 휘도를 의미한다.

[0022]

화면의 평균 휘도는 상기 수학식 1과 같이 나타낼 수 있는데, 2.2 감마의 128 그레이 기준의 평균 휘도는 110cd/m^2 이다. 싱글 बैंक 또는 듀얼 बैंक 데이터 드라이버 구조에서 기존의 온 타임 모듈레이션 및 1+2도트 인버전 또는 2라인 인버전 방식을 적용하더라도, 불충분한 게이트 신호의 턴-온 시간으로 인해서 화소 전압이 화소에 완전히 충전되지 못해 2.2 감마의 128 그레이의 해당하는 110cd/m^2 의 휘도에 미달하게 된다.

[0023]

도 1의 듀얼 बैंक 데이터 드라이버 구조를 적용할 경우에는 2.2 감마의 128 그레이 기준의 평균 휘도 대비 93% 평균 휘도를 나타낼 수 있었지만, 도 5의 싱글 बैंक 데이터 드라이버 구조를 적용할 경우에는 2.2 감마의 128 그레이 기준의 평균 휘도 대비 60% 평균 휘도를 나타내어 휘도 균일도가 현저히 떨어지는 단점이 있다.

[0024]

즉, 듀얼 बैंक 데이터 드라이버 구조의 액정표시장치는 휘도 균을 높을 높일 수 있는 장점이 있지만 제조 비용이 높은 단점이 있고, 싱글 बैंक 데이터 드라이버 구조의 액정표시장치는 제조 비용을 절감하는 장점이 있지만 휘도 균일도가 현저히 떨어지는 단점이 있다.

[0025]

발명의 내용

해결하려는 과제

[0026]

본 발명은 상술한 문제점을 해결하기 위한 것으로서, 싱글 बैंक 데이터 드라이버 구조를 적용하여 대면적 및 고 해상도 구현에 따른 제조 비용 증가를 방지할 수 있는 액정표시장치를 제공하는 것을 기술적 과제로 한다.

[0027]

본 발명은 상술한 문제점을 해결하기 위한 것으로서, 싱글 बैंक 데이터 드라이버 구조의 적용 시, 게이트 라인과 데이터 라인의 RC 딜레이를 보상할 수 있는 액정표시장치와 이의 구동방법을 제공하는 것을 기술적 과제로 한다.

[0028]

본 발명은 상술한 문제점을 해결하기 위한 것으로서, 싱글 बैंक 데이터 드라이버 구조의 적용 시, 화소의 충전 시간을 충분히 확보하여 최대 휘도, 휘도 균일도 및 표시품질을 높일 수 있는 액정표시장치와 이의 구동방법을 제공하는 것을 기술적 과제로 한다.

[0029]

본 발명은 상술한 문제점을 해결하기 위한 것으로서, 화소의 위치에 따라서 화소의 충전 시간을 최적화 시키고, 화소 구조 및 인버전 방식의 제약 없이 적용이 가능한 액정표시장치의 구동방법을 제공하는 것을 기술적 과제로 한다.

[0030]

위에서 언급된 본 발명의 기술적 과제 외에도, 본 발명의 다른 특징 및 이점들이 이하에서 기술되거나, 그러한 기술 및 설명으로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0031]

본 발명의 실시 예에 따른 액정표시장치의 구동방법은 액정 패널에 형성된 복수의 게이트 라인의 신호 지연을 반영하여 게이트 드라이버에서 생성되는 게이트 신호의 턴-온 시간을 조절하는 단계; 턴-온 시간이 조절된 게이트 신호를 상기 복수의 게이트 라인에 순차적으로 공급하는 단계; 및 상기 턴-온 시간이 조절된 게이트 신호가 공급된 화소에 데이터 신호를 공급하는 단계를 포함하는 것을 특징으로 한다.

[0032]

본 발명의 실시 예에 따른 액정표시장치는 액정 패널의 좌측 및 우측에 배치되어 복수의 게이트 라인에 게이트 신호를 공급하는 게이트 드라이버; 상기 액정 패널의 상측 또는 하측에 배치되어 복수의 데이터 라인에 데이터

신호를 공급하는 데이터 드라이버; 및 상기 게이트 드라이버를 제어하여 상기 복수의 게이트 라인에 공급되는 게이트 신호의 턴-온 시간을 조절하고, 상기 데이터 드라이버를 제어하여 상기 복수의 데이터 라인에 공급되는 데이터 신호의 턴-온 시점을 조절하는 타이밍 컨트롤러를 포함하는 것을 특징으로 한다.

발명의 효과

- [0033] 본 발명의 실시 예에 따른 액정표시장치는 싱글 뱅크 데이터 드라이버 구조를 적용하여 대면적 및 고해상도 구현에 따른 제조 비용 증가를 방지할 수 있다.
- [0034] 본 발명의 실시 예에 따른 액정표시장치와 이의 구동방법은 싱글 뱅크 데이터 드라이버 구조의 적용 시, 게이트 라인과 데이터 라인의 RC 딜레이를 보상할 수 있다.
- [0035] 본 발명의 실시 예에 따른 액정표시장치와 이의 구동방법은 싱글 뱅크 데이터 드라이버 구조의 적용 시, 화소의 충전 시간을 충분히 확보하여 최대 휘도, 휘도 균일도 및 표시품질을 높일 수 있다.
- [0036] 본 발명의 실시 예에 따른 액정표시장치의 구동방법은 화소의 위치에 따라서 화소의 충전 시간을 최적화시키고, 화소 구조 및 인버전 방식의 제약 없이 적용이 가능하다.
- [0037] 이 밖에도, 본 발명의 실시 예들을 통해 본 발명의 또 다른 특징 및 이점들이 새롭게 파악될 수도 있을 것이다.

도면의 간단한 설명

- [0038] 도 1은 종래 기술에 따른 듀얼 뱅크 데이터 드라이버(dual bank data driver) 구조의 액정표시장치를 개략적으로 나타내는 도면이다.
- 도 2는 해상도 및 구동 주파수에 따른 게이트 턴-온(gate turn-on) 시간을 나타내는 도면이다.
- 도 3은 종래 기술에 따른 듀얼 뱅크 데이터 드라이버 구조에서의 휘도 균일도를 나타내는 도면이다.
- 도 4는 온 타임 모듈레이션(on time modulation)에 적용되는 인버전 방식의 예를 나타내는 도면이다.
- 도 5는 종래 기술에 따른 싱글 뱅크 데이터 드라이버(single bank data driver) 구조의 액정표시장치를 개략적으로 나타내는 도면이다.
- 도 6은 종래 기술에 따른 싱글 뱅크 데이터 드라이버 구조에서의 휘도 균일도를 나타내는 도면이다.
- 도 7은 본 발명의 실시 예에 따른 액정표시장치의 구성을 개략적으로 나타내는 도면이다.
- 도 8은 본 발명의 실시 예에 따른 액정표시장치의 타이밍 컨트롤러를 나타내는 도면이다.
- 도 9는 게이트 라인의 위치에 따라 게이트 신호의 게이트 신호의 턴-온 시간을 조절하는 구동방법을 나타내는 도면이다.
- 도 10은 종래 기술과 본 발명의 게이트 신호의 턴-온 시간을 비교하여 나타내는 도면이다.
- 도 11 및 도 12는 게이트 라인의 위치에 따라 게이트 신호의 게이트 신호의 턴-온 시간을 조절하는 구동방법의 구체적인 실시 예를 나타내는 도면이다.
- 도 13은 싱글 뱅크 데이터 드라이버 구조에서, 게이트 신호의 게이트 신호의 턴-온 시간을 조절하는 구동방법을 적용한 경우의 휘도 균일도를 나타내는 도면이다.
- 도 14 및 도 15는 게이트 라인의 위치에 따라 게이트 신호의 게이트 신호의 턴-온 시간을 조절하는 방법 및 게이트 신호를 프리차징 하는 구동방법을 적용한 것을 나타내는 도면이다.
- 도 16은 싱글 뱅크 데이터 드라이버 구조에서, 게이트 신호의 게이트 신호의 턴-온 시간을 조절하는 방법 및 게이트 신호를 프리차징 하는 구동방법을 적용한 경우의 휘도 균일도를 나타내는 도면이다.
- 도 17 내지 도 19는 게이트 라인의 위치에 따라 게이트 신호의 게이트 신호의 턴-온 시간을 조절하는 방법, 게이트 신호를 프리차징 하는 방법 및 픽셀의 위치에 따라 데이터 드라이버의 출력 시점을 조절하는 구동방법을 적용한 것을 나타내는 도면이다.
- 도 20은 싱글 뱅크 데이터 드라이버 구조에서, 게이트 신호의 게이트 신호의 턴-온 시간을 조절하는 방법, 게이트 신호를 프리차징 하는 방법 및 픽셀의 위치에 따라 데이터 드라이버의 출력 시점을 조절하는 구동방법을 적

용한 경우의 휘도 균일도를 나타내는 도면이다.

도 21은 종래 기술과 본 발명의 휘도 균일도, 최대 휘도 및 제조 비용을 비교하여 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0039] 본 명세서에서 각 도면의 구성요소들에 참조번호를 부가함에 있어서 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 가지도록 하고 있음에 유의하여야 한다.
- [0040] 한편, 본 명세서에서 서술되는 용어의 의미는 다음과 같이 이해되어야 할 것이다.
- [0041] 단수의 표현은 문맥상 명백하게 다르게 정의하지 않는 한 복수의 표현을 포함하는 것으로 이해되어야 하고, "제1", "제2" 등의 용어는 하나의 구성요소를 다른 구성요소로부터 구별하기 위한 것으로, 이들 용어들에 의해 권리범위가 한정되어서는 아니 된다.
- [0042] "포함하다" 또는 "가지다" 등의 용어는 하나 또는 그 이상의 다른 특징이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0043] "적어도 하나"의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야 한다. 예를 들어, "제1 항목, 제2 항목 및 제 3 항목 중에서 적어도 하나"의 의미는 제1 항목, 제2 항목 또는 제 3 항목 각각 뿐만 아니라 제1 항목, 제2 항목 및 제3 항목 중에서 2개 이상으로부터 제시될 수 있는 모든 항목의 조합을 의미한다.
- [0044] 이하, 첨부되는 도면들을 참고하여 본 발명의 실시 예들에 따른 액정표시장치와 이의 구동방법에 대하여 상세히 설명한다.
- [0045] 도 7은 본 발명의 실시 예에 따른 액정표시장치의 구성을 개략적으로 나타내는 도면이다.
- [0046] 도 7을 참조하면, 본 발명의 실시 예에 따른 액정표시장치는 화소들이 매트릭스 형태로 배열되어 공급되는 영상 데이터(데이터 전압)에 따라 화상을 표시하는 액정 패널(100), 상기 액정 패널(100)에 광을 공급하는 백라이트 유닛(미도시) 및 상기 액정 패널(100)을 구동시키기 위한 구동 회로부를 포함하여 구성된다.
- [0047] 액정 패널(100)은 대향 합착된 하부 기판(TFT 어레이 기판) 및 상부 기판(컬러필터 어레이 기판)과, 상기 하부 기판과 상부 기판 사이에 형성된 액정층을 포함한다. 하부 기판의 배면에는 하부 편광 필름이 배치되고, 상부 기판의 상면에는 상부 편광 필름이 배치될 수 있다.
- [0048] 상부 기판에는 입사된 광을 특정 색으로 변환시켜 컬러 영상을 표시하기 위한 레드, 그린 및 블루 컬러 필터들과, 컬러 필터들 사이에 형성되어 혼색을 방지하는 차광층(블랙 매트릭스)이 형성되어 있다.
- [0049] 하부 기판에는 N개의 게이트 라인(G1~Gn)과 M개의 데이터 라인(D1~Dm)이 교차하도록 형성되어 있고, 게이트 라인들과 데이터 라인들이 교차에 의해 화소가 정의 된다. 각 화소에는 스토리지 커패시터(Cst)와 스위칭 소자인 TFT(Thin Film Transistor)가 형성되어 있고, 데이터 전압을 인가하는 화소 전극 및 공통 전압(Vcom)을 인가하는 공통 전극이 형성되어 있다.
- [0050] 각 화소의 TFT는 게이트 라인을 통해 공급되는 스캔 신호에 의해 스위칭 되고, TFT가 온(on)되면 데이터 라인을 통해 공급되는 데이터 전압이 화소에 공급되어 화소에 충전된다.
- [0051] 데이터 전압과 공통 전압의 전계차에 의해 각 화소에서 액정의 배열 상태가 변화되고, 액정의 배열을 조절하여 백라이트 유닛에서 입사되는 광의 투과율을 조절함으로써 화상을 표시한다.
- [0052] 구동 회로부는 데이터 드라이버(200), 게이트 드라이버(300), 타이밍 컨트롤러(400), 백라이트 구동부(미도시) 및 전원 공급부(미도시)를 포함한다.
- [0053] 타이밍 컨트롤러(400)는 외부로부터의 영상 신호(data)를 프레임 단위로 정렬하여 디지털 영상 데이터(R, G, B)를 생성하고, 생성된 디지털 영상 데이터를 데이터 드라이버(200)에 공급한다.
- [0054] 또한, 타이밍 컨트롤러는 입력되는 타이밍 신호(TS)를 이용하여 데이터 드라이버(200)의 제어를 위한 데이터 제어 신호(DCS)를 생성하여 데이터 드라이버(200)에 공급하고, 게이트 드라이버(300)의 제어를 위한 게이트 제어 신호(GCS)를 생성하여 게이트 드라이버(300)에 공급한다.
- [0055] 상기 타이밍 신호(TS)는 데이터 인에이블 신호(DE), 수평 동기신호(Hsync), 수직 동기신호(Vsync), 클럭 신호

(CLK)을 포함한다.

- [0056] 게이트 제어 신호(GCS)는 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock) 및 게이트 출력 인에이블(GOE: Gate Output Enable) 등을 포함할 수 있다.
- [0057] 데이터 제어 신호(DCS)는 소스 스타트 펄스(SSP: Source Start Pulse), 소스 샘플링 클럭(SSC: Source Sampling Clock), 소스 출력 인에이블(SOE: Source Output Enable), 극성 제어 신호(POL: Polarity) 등을 포함할 수 있다.
- [0058] 본 발명의 실시 예에 따른 액정표시장치와 이의 구동방법은 싱글 뱅크 데이터 드라이버 구조에서 대면적, 고해상도 구현에 따른 RC 딜레이를 보상하고, 화소의 충전시간을 늘려주는 구동기술 제안한다.
- [0059] 1. 본 발명의 실시 예에 따른 액정표시장치는 타이밍 컨트롤러(400)를 통해 게이트 드라이버(300)에서 출력되는 게이트 신호의 출력을 제어하여 게이트 신호의 턴-온 시간을 조절할 수 있다. 이를 통해, 액정 패널(100)의 최대 휘도 및 휘도 균일도를 높일 수 있다.
- [0060] 2. 본 발명의 실시 예에 따른 액정표시장치는 게이트 드라이버(300)에서 출력되는 게이트 신호를 프리 차징(pre-charging)하여 RC 딜레이에 의해 화소의 충전 시간이 감소하는 것을 보상할 수 있다. 이를 통해, 액정 패널(100)의 최대 휘도 및 휘도 균일도를 높일 수 있다.
- [0061] 3. 본 발명의 실시 예에 따른 액정표시장치는 타이밍 컨트롤러(400)를 통해 데이터 드라이버(200)에서 출력되는 데이터 전압의 출력 시기를 조절하여 액정 패널(100)의 최대 휘도 및 휘도 균일도를 높일 수 있다. 이때, 화소의 위치에 따라서 데이터 전압의 출력 시기를 조절하여 전체 화소들의 충전 시간을 충분히 확보할 수 있다.
- [0062] 상술한 1~3의 구동방법을 개별적으로 적용하거나, 또는 상기 1~3의 구동방법을 결합하여 액정표시장치의 대면적, 고해상도 구현에 따른 RC 딜레이의 보상 및 화소의 충전 시간을 확보할 수도 있다.
- [0063] 도 8은 본 발명의 실시 예에 따른 액정표시장치의 타이밍 컨트롤러를 나타내는 도면이다.
- [0064] 도 8을 참조하면, 액정표시장치의 대면적, 고해상도 구현에 따른 RC 딜레이의 보상 및 화소의 충전 시간을 확보하기 위해서, 본 발명의 실시 예에 따른 타이밍 컨트롤러(400)는 위치 카운터(410), 메모리 제어부(420), 라인 메모리(430), 게이트 출력 제어부(440) 및 데이터 출력 제어부(450)를 포함한다.
- [0065] 본 발명의 타이밍 컨트롤러(400)에서 RC 딜레이의 보상 및 화소의 충전 시간을 확보를 위한 구성들을 제외한 다른 구성들은 일반적인 타이밍 컨트롤러의 구성과 동일하므로, 일반적인 구성들에 대한 상세한 설명은 생략하기로 한다.
- [0066] 위치 카운터(410)는 라인 메모리(430)에 저장된 1 수평 라인 분의 영상 데이터들이 공급되는 화소들의 위치를 확인하고, 메모리 제어부(420)를 제어하여 메모리(430)의 리딩(RD) 및 라이팅(WR)이 제어되도록 한다.
- [0067] 메모리 제어부(420)는 위치 카운터(410)의 제어에 따라 라인 메모리(430)의 리딩(RD) 및 라이팅(WR)을 제어한다. 메모리 제어부(420)는 라인 메모리(430)에 1 수평 라인 분의 영상 데이터가 저장되도록 하고, 라인 메모리(430)에 저장된 1 수평 라인 분의 영상 데이터가 데이터 드라이버(200)로 출력되도록 한다.
- [0068] 여기서, 위치 카운터(410)가 라인 메모리(430)에 저장된 데이터들이 공급되는 화소들의 위치를 확인하면, 메모리 제어부(420)는 라인 메모리(430)에 데이터가 리딩 및 라이팅 되도록 라인 메모리(430)를 제어한다.
- [0069] 라인 메모리(430)에는 액정 패널의 1 수평 라인에 배치된 화소들에 공급되는 영상 데이터가 저장되어 있다. 데이터 출력 제어부(450)로부터 라인 메모리(430)에 영상 데이터가 공급되면, 라인 메모리(430)는 1 수평 라인 분의 영상 데이터를 순차적으로 저장한다. 이후, 메모리 제어부(420)의 제어에 따라 라인 메모리(430)에 저장된 1 수평 라인 분의 영상 데이터가 데이터 드라이버(200)로 출력된다.
- [0070] 이하, 도 9 내지 도 20을 결부하여 싱글 뱅크 데이터 드라이버 구조에서 대면적, 고해상도 구현에 따른 RC 딜레이를 보상하고, 화소의 충전시간을 늘려주는 본 발명의 실시 예에 따른 액정표시장치와, 본 발명의 다양한 구동방법을 상세히 설명하기로 한다.
- [0071] 도 9는 게이트 라인의 위치에 따라 게이트 신호의 게이트 신호의 턴-온 시간을 조절하는 구동방법을 나타내는 도면이다.
- [0072] 도 9를 참조하면, 게이트 출력 제어부(440)는 게이트 드라이버(300)를 제어하여 게이트 신호의 턴-온 시간(또는 출력 시점)을 조절한다. 이때, 액정 패널에 형성된 복수의 게이트 라인의 신호 지연(RC 딜레이)을 반영하여 게

이트 신호의 출력 시점을 조절한다.

- [0073] 액정 패널(100)의 대형화됨에 따라 게이트 신호의 RC 딜레이를 감소시키기 위해서 게이트 드라이버(300)를 액정 패널(100)의 좌측 및 우측에 배치하였다.
- [0074] 액정 패널(100)의 좌측에 배치된 제1 게이트 드라이버(300a) 및 액정 패널(100)의 우측에 배치된 제2 게이트 드라이버(300b)는 복수의 게이트 드라이브 IC를 포함하여 구성된다. 이때, 제1 게이트 드라이버(300a)와 제2 게이트 드라이버(300b)는 동일 시점에 동일 게이트 신호를 동일한 게이트 라인에 공급한다.
- [0075] 이러한, 게이트 드라이버(300)는 하부 기판 GIP(gate in panel) 방식으로 내장되거나, 인쇄회로기판(PCB), COF(Chip On Film) 또는 FPC(Flexible Printed Circuit)에 형성될 수 있다.
- [0076] 일 예로서, 게이트 출력 제어부(440)는 게이트 출력 제어부(440)는 게이트 드라이버(300)에서 생성되어 출력되는 게이트 신호의 턴-온 시간을 복수의 게이트 라인 별로 다르게 조절하여 출력되도록 한다.
- [0077] 게이트 드라이버(300)는 타이밍 컨트롤러(400)에서 공급되는 게이트 제어 신호(GCS)에 따라 게이트 신호를 생성하고, 게이트 신호의 턴-온 시점(또는 게이트 신호의 출력 시점)을 조절하여 출력한다. 턴-온 시점(또는 출력 시점)이 조절된 게이트 신호를 액정 패널(100)에 형성된 복수의 게이트 라인에 순차적으로 공급한다. 이와 같이, 타이밍 컨트롤러(400)의 제어에 따라 게이트 드라이버(300)에서 출력되는 게이트 신호의 출력을 제어하여 게이트 신호의 턴-온 시간을 조절할 수 있다.
- [0078] 첫 번째 게이트 라인에 공급되는 게이트 신호의 턴-온 시간이 가장 짧도록 조절하고, 마지막 게이트 라인에 공급되는 게이트 신호의 턴-온 시간이 가장 길도록 조절할 수 있다.
- [0079] 첫 번째 게이트 라인에 공급되는 게이트 신호의 턴-온 시간을 기준으로 게이트 신호의 턴-온 시간을 점차적으로 증가시켜 마지막 게이트 라인에 공급되는 게이트 신호의 턴-온 시간이 가장 길도록 복수의 게이트 라인 별로 게이트 신호의 턴-온 시간을 다르게 조절하여 출력되도록 한다.
- [0080] 도 10은 종래 기술과 본 발명의 게이트 신호의 턴-온 시간을 비교하여 나타내는 도면이다.
- [0081] 도 10을 참조하면, 액정표시장치가 UD(3840 X 2160) 해상도 및 120Hz 구동 주파수로 구동되는 경우, 일반적인 액정표시장치는 게이트 신호의 턴-온 시간이 3.86us로 고정되어 있다.
- [0082] 반면, 본 발명의 실시 예에 따른 액정표시장치는 첫 번째 게이트 라인에 공급되는 게이트 신호의 턴-온 시간은 2.9us가 되도록 조절하고, 마지막 게이트 라인에 공급되는 게이트 신호의 턴-온 시간은 4.3us가 되도록 조절할 수 있다.
- [0083] 상술한 게이트 신호의 턴-온 시간을 조절하는 실시 예는 액정표시장치가 UD(3840 X 2160) 해상도 및 120Hz 구동 주파수로 구동되는 경우에 한정된 것으로 해상도 및 구동 주파수에 따라 게이트 신호의 턴-온 시간이 조절되는 정도가 달라질 수 있다.
- [0084] 여기서, 1프레임 기간 동안에, 게이트 신호의 턴-온 시간이 줄어든 것과 게이트 신호의 턴-온 시간이 증가된 것이 동일하도록 하여, 게이트 신호의 턴-온 시간의 감소된 것과 게이트 신호의 턴-온 시간의 증가된 것의 총 합은 0이 되도록 한다.
- [0085] 다른 예로서, 게이트 출력 제어부(440)는 복수의 게이트 라인을 일정 개수 단위로 그룹화시키고, 액정 패널(100)의 상측부터 하측으로 갈수록 게이트 라인 그룹에 공급되는 게이트 신호의 턴-온 시간을 증가시킬 수 있다. 이때, 하나의 게이트 라인 그룹에 공급되는 게이트 신호의 턴-온 시간은 동일하게 하고, 액정 패널(100)의 하측에 배치된 게이트 라인 그룹일수록 게이트 신호의 턴-온 시간이 길도록 제어할 수 있다.
- [0086] 도 11 및 도 12는 게이트 라인의 위치에 따라 게이트 신호의 게이트 신호의 턴-온 시간을 조절하는 구동방법의 구체적인 실시 예를 나타내는 도면이다.
- [0087] 도 11 및 도 12를 참조하면, 본 발명의 또 다른 예로서, 게이트 출력 제어부(440)의 제어에 의해 게이트 드라이버(300)에 구성된 게이트 드라이브 IC(310)의 위치에 따라서 게이트 라인들에 공급되는 게이트 신호의 게이트 신호의 턴-온 시간을 조절할 수 있다.
- [0088] 게이트 출력 제어부(440)는 액정 패널(100)의 상단부 대응되는 적어도 하나의 게이트 드라이브 IC(Ga)에서 출력되는 게이트 신호의 턴-온 시간을 제어한다. 게이트 출력 제어부(440)는 제1 턴-온 시간을 가지는 게이트 신호가 액정 패널(100)의 상단부에 형성된 게이트 라인들에 순차적으로 공급되도록 제어한다.

- [0089] 또한, 게이트 출력 제어부(440)는 액정 패널(100)의 중앙부와 대응되는 적어도 하나의 게이트 드라이브 IC(Gb)에서 출력되는 게이트 신호의 턴-온 시간을 제어한다. 게이트 출력 제어부(440)는 제2 턴-온 시간을 가지는 게이트 신호가 액정 패널(100)의 중앙부에 형성된 게이트 라인들에 순차적으로 공급되도록 제어한다.
- [0090] 또한, 게이트 출력 제어부(440)는 액정 패널(100)의 하단부 대응되는 적어도 하나의 게이트 드라이브 IC(Gc)에서 출력되는 게이트 신호의 턴-온 시간을 제어한다. 게이트 출력 제어부(440)는 제3 턴-온 시간을 가지는 게이트 신호가 액정 패널(100)의 하단에 형성된 게이트 라인들에 순차적으로 공급되도록 제어한다.
- [0091] 여기서, 게이트 신호의 턴-온 시간의 관계는, 제1 턴-온 시간보다 제2 턴-온 시간이 길고, 제2 턴-온 시간보다 제3 턴-온 시간이 길다.
- [0092] 상술한 설명에서 게이트 신호의 턴-온 시간을 조절함에 있어서, 액정 패널(100)의 상단부에서 하단부로 갈수록 게이트 신호의 턴-온 시간의 증가는 비선형적인 특성을 가진다. 또한, 게이트 드라이브 IC(310)의 위치에 따라서 게이트 신호의 턴-온 시간이 조절되는 것은 비선형적인 특성을 가진다. 이때, 첫 번째 게이트 라인에 공급되는 게이트 신호의 턴-온 시간은 2.9us가 되도록 조절하고, 마지막 게이트 라인에 공급되는 게이트 신호의 턴-온 시간은 4.3us가 되도록 조절할 수 있다.
- [0093] 상술한 게이트 신호의 턴-온 시간을 조절하는 실시 예는 액정표시장치가 UD(3840 X 2160) 해상도 및 120Hz 구동 주파수로 구동되는 경우에 한정된 것으로 해상도 및 구동 주파수에 따라 게이트 신호의 턴-온 시간이 조절되는 정도가 달라질 수 있다.
- [0094] 도 13은 싱글 뱅크 데이터 드라이버 구조에서, 게이트 신호의 게이트 신호의 턴-온 시간을 조절하는 구동방법을 적용한 경우의 휘도 균일도를 나타내는 도면이다.
- [0095] 도 13을 참조하면, 상술한 바와 같이 RC 딜레이가 작은 액정 패널(100)의 상단부에 형성된 게이트 라인들에 공급되는 게이트 신호의 턴-온 시간을 줄이고, 상대적으로 RC 딜레이가 큰 액정 패널(100)의 중앙부 및 하단부 형성된 게이트 라인들에 공급되는 게이트 신호의 턴-온 시간을 점진적으로 증가시키면 RC 딜레이를 보상하여 전체 화소의 충전 시간을 균일하게 확보할 수 있다.
- [0096] 본 발명의 실시 예에 따른 액정표시장치는 싱글 뱅크 데이터 드라이버 구조를 적용하여 제조 비용을 줄이면서, 게이트 신호의 턴-온 시간을 조절하여 화면의 휘도 균일도를 종래 기술의 듀얼 뱅크 데이터 구조를 적용한 수준으로 높일 수 있다.
- [0097] 예로서, 128 그레이(gray)를 기준으로, 싱글 뱅크 구조를 적용한 종래 기술은 화면의 휘도 균일도가 60% 수준이었으나, 본 발명의 실시 예에 따른 액정표시장치는 도 9 내지 도 12를 참조하여 설명한 바와 같이 게이트 신호의 턴-온 시간을 조절하여 액정 패널(100)의 전면에서 $86\sim 90\text{cd/m}^2$ 의 일정한 휘도를 나타내어 휘도 균일도를 90% 수준으로 높일 수 있다.
- [0098] 도 14 및 도 15는 게이트 라인의 위치에 따라 게이트 신호의 게이트 신호의 턴-온 시간을 조절하는 방법 및 게이트 신호를 프리차징 하는 구동방법을 적용한 것을 나타내는 도면이다.
- [0099] 도 14 및 도 15를 참조하면, 본 발명의 또 다른 예로서, 게이트 드라이버(300)는 전체 화면의 휘도 균일도를 높이기 위해서 프리 차징(pre-charging) 방식을 적용하여 게이트 신호를 생성한다. 생성된 프리 차징 신호와 함께 게이트 신호의 턴-온 시간을 조절하여 복수의 게이트 라인에 순차적으로 공급한다. 이때, 프리 차징 신호 및 게이트 신호의 턴-온 시간은 상술한 바와 같이, 게이트 라인 별로 순차적으로 증가되도록 제어할 수 있다.
- [0100] 이와 같이, 타이밍 컨트롤러(400)의 제어에 따라 게이트 드라이버(300)에서 출력되는 게이트 신호를 프리 차징하여 게이트 신호의 턴-온 시간을 증가시키고, 화소의 충전 시간을 증가시킬 수 있다.
- [0101] 일 예로서, 타이밍 컨트롤러(400)에 구성된 게이트 출력 제어부(440)의 제어에 따라서 게이트 드라이버(300)는 프리 차징 방식을 적용하여 프리 차징 신호 및 게이트 신호를 생성하고, 프리 차징 신호와 함께, 게이트 신호의 턴-온 시간을 복수의 게이트 라인 별로 다르게 조절하여 출력할 수 있다.
- [0102] 첫 번째 게이트 라인에 공급되는 게이트 신호의 턴-온 시간이 가장 짧도록 조절하고, 마지막 게이트 라인에 공급되는 게이트 신호의 턴-온 시간이 가장 길도록 조절하여 복수의 게이트 라인에 순차적으로 게이트 신호를 공급할 수 있다.
- [0103] 첫 번째 게이트 라인을 기준으로 프리 차징 신호와 함께 게이트 신호의 턴-온 시간을 점차적으로 증가시켜 마지

막 게이트 라인에 공급되는 게이트 신호의 턴-온 시간이 가장 길도록 복수의 게이트 라인 별로 게이트 신호의 턴-온 시간을 다르게 조절하여 복수의 게이트 라인으로 출력할 수 있다.

- [0104] 다른 예로서, 게이트 출력 제어부(440)의 제어에 따라서 게이트 드라이버(300)는 복수의 게이트 라인을 일정 개수 단위로 그룹화시키고, 프리 차징 신호 방식을 적용함과 아울러, 액정 패널(100)의 상측부터 하측으로 갈수록 게이트 라인 그룹에 공급되는 게이트 신호의 턴-온 시간을 증가시킬 수 있다.
- [0105] 여기서, 게이트 드라이버(300)는 하나의 게이트 라인 그룹에 공급되는 게이트 신호의 턴-온 시간은 동일하게 설정하여 출력하고, 액정 패널(100)의 하측에 배치된 게이트 라인 그룹일수록 게이트 신호의 턴-온 시간이 길도록 설정하여 출력할 수 있다.
- [0106] 도 11 및 도 12에 도시된 바와 같이, 게이트 드라이버(300)에 구성된 게이트 드라이브 IC(310)의 위치에 따라서 게이트 라인들에 공급되는 게이트 신호의 턴-온 시간을 조절할 수 있다. 이때, 프리 차징 신호 방식을 적용하여 프리 차징 신호와 함께 게이트 신호의 턴-온 시간을 조절할 수 있다.
- [0107] 게이트 출력 제어부(440)의 제어에 따라서 게이트 드라이버(300)는 액정 패널(100)의 상단부 대응되는 적어도 하나의 게이트 드라이브 IC(Ga)에서 출력되는 게이트 신호가 제1 턴-온 시간을 가지도록 제어한다. 프리 차징 신호와 함께 제1 턴-온 시간을 가지는 게이트 신호를 액정 패널(100)의 상단부에 형성된 게이트 라인들에 순차적으로 공급한다.
- [0108] 또한, 타이밍 컨트롤러(400)의 게이트 출력 제어부(440)의 제어에 따라서 게이트 드라이버(300)는 액정 패널(100)의 중앙부와 대응되는 적어도 하나의 게이트 드라이브 IC(Gb)에서 출력되는 게이트 신호가 제2 턴-온 시간을 가지도록 제어한다. 프리 차징 신호와 함께 제2 턴-온 시간을 가지는 게이트 신호를 액정 패널(100)의 중앙부에 형성된 게이트 라인들에 순차적으로 공급한다.
- [0109] 또한, 타이밍 컨트롤러(400)의 게이트 출력 제어부(440)의 제어에 따라서 게이트 드라이버(300)는 액정 패널(100)의 하단부 대응되는 적어도 하나의 게이트 드라이브 IC(Gc)에서 출력되는 게이트 신호가 제3 턴-온 시간을 가지도록 제어한다. 프리 차징 신호와 함께 제3 턴-온 시간을 가지는 게이트 신호를 액정 패널(100)의 하단부에 형성된 게이트 라인들에 순차적으로 공급한다.
- [0110] 여기서, 게이트 신호의 턴-온 시간의 관계는, 제1 턴-온 시간보다 제2 턴-온 시간이 길고, 제2 턴-온 시간보다 제3 턴-온 시간이 길다.
- [0111] 액정표시장치가 UD(3840 X 2160) 해상도 및 120Hz 구동 주파수로 구동되는 경우, 일반적인 액정표시장치는 게이트 신호의 턴-온 시간이 3.86us로 고정되어 있다.
- [0112] 반면, 본 발명의 실시 예에 따른 액정표시장치는 게이트 신호의 턴-온 시간의 조절 및 프리 차징 방식을 함께 적용하는 경우에, 첫 번째 게이트 라인에 공급되는 게이트 신호의 턴-온 시간은 2.4us가 되도록 조절하고, 마지막 게이트 라인에 공급되는 게이트 신호의 턴-온 시간은 4.6us가 되도록 조절할 수 있다.
- [0113] 상술한 게이트 신호의 턴-온 시간을 조절하는 실시 예는 액정표시장치가 UD(3840 X 2160) 해상도 및 120Hz 구동 주파수로 구동되는 경우에 한정된 것으로 해상도 및 구동 주파수에 따라 게이트 신호의 턴-온 시간이 조절되는 정도가 달라질 수 있다.
- [0114] 상술한 설명에서 게이트 신호의 턴-온 시간을 조절함에 있어서, 액정 패널(100)의 상단부에서 하단부로 갈수록 게이트 신호의 턴-온 시간의 증가는 비선형적인 특성을 가진다. 또한, 게이트 드라이브 IC(310)의 위치에 따라서 게이트 신호의 턴-온 시간이 조절되는 것은 비선형적인 특성을 가진다.
- [0115] 도 16은 싱글 뱅크 데이터 드라이버 구조에서, 게이트 신호의 턴-온 시간을 조절하는 방법 및 게이트 신호를 프리차징 하는 구동방법을 적용한 경우의 휘도 균일도를 나타내는 도면이다.
- [0116] 도 16을 참조하면, 상술한 바와 같이 프리 차징 방식을 적용함과 아울러, RC 딜레이가 작은 액정 패널(100)의 상단부에 형성된 게이트 라인들에 공급되는 게이트 신호의 턴-온 시간을 줄이고, 상대적으로 RC 딜레이가 큰 액정 패널(100)의 중앙부 및 하단부 형성된 게이트 라인들에 공급되는 게이트 신호의 턴-온 시간을 점진적으로 증가시킴으로써 RC 딜레이를 보상하여 전체 화소의 충전 시간을 균일하게 확보할 수 있다.
- [0117] 본 발명의 실시 예에 따른 액정표시장치는 싱글 뱅크 데이터 드라이버 구조를 적용하여 제조 비용을 줄이면서, 게이트 신호의 턴-온 시간을 조절하여 화면의 휘도 균일도를 종래 기술의 듀얼 뱅크 데이터 구조를 적용한 수준으로 높일 수 있다.

- [0118] 예로서, 128 그레이(gray)를 기준으로, 싱글 बैं크 구조를 적용한 종래 기술은 화면의 휘도 균일도가 60% 수준이었으나, 본 발명의 실시 예에 따른 액정표시장치는 도 14 및 도 15를 참조하여 설명한 바와 같이 프리 차징 방식을 적용함과 아울러, 게이트 신호의 턴-온 시간을 조절하여 휘도 균일도를 86% 수준으로 높일 수 있다. 특히, 화소의 최대 휘도를 $98d/m^2$ 까지 높여 종래 기술 대비 최대 휘도가 향상되는 효과를 제공한다.
- [0119] 도 17 내지 도 19는 게이트 라인의 위치에 따라 게이트 신호의 게이트 신호의 턴-온 시간을 조절하는 방법, 게이트 신호를 프리차징 하는 방법 및 픽셀의 위치에 따라 데이터 드라이버의 출력 시점을 조절하는 구동방법을 적용한 것을 나타내는 도면이다.
- [0120] 도 17 내지 도 19를 참조하면, 데이터 드라이버(200)는 싱글 बैं크 구조로 액정 패널(100)의 상측 또는 하측에 배치되고, TCP(tape carrier package)를 통해 액정 패널(100)의 패드와 연결될 수 있다.
- [0121] 이러한, 데이터 드라이버(200)는 타이밍 컨트롤러(400)에서 공급되는 데이터 제어 신호(DCS)에 따라 디지털 영상 데이터(R, G, B)를 아날로그 영상 데이터(데이터 전압)으로 변환한다. 이후, 액정 패널(100)의 데이터 라인들을 통해 아날로그 데이터 전압을 각 화소에 공급한다.
- [0122] 여기서, 데이터 드라이버(200)는 타이밍 컨트롤러(400)의 제어에 따라 데이터 신호의 턴-온 시점을 조절 즉, 데이터 전압의 출력 시점을 조절하여 액정 패널(100)의 화소들에 데이터 신호(데이터 전압) 공급한다. 이때, 데이터 드라이버(200)는 턴-온 시점이 조절된 게이트 신호가 공급된 화소에 턴-온 시점이 조절된 데이터 신호를 공급한다.
- [0123] 본 발명의 실시 예에 따른 액정표시장치는 타이밍 컨트롤러(400)를 통해 데이터 드라이버(200)에서 출력되는 데이터 전압의 출력 시기를 조절하여 액정 패널(100)의 최대 휘도 및 휘도 균일도를 높일 수 있다. 이때, 화소의 위치에 따라서 데이터 전압의 출력 시기를 조절하여 전체 화소들의 충전 시간을 충분히 확보할 수 있다.
- [0124] 도 17 및 도 18에 도시된 바와 같이, 데이터 출력 제어부(450)는 데이터 드라이버(200)를 제어하여 데이터 라인들에 공급되는 데이터 신호의 턴-온 시점을 조절할 수 있다. 이때, 액정 패널(100)에 형성된 복수의 데이터 라인의 신호 지연을 반영하여 데이터 드라이버(200)서 생성되는 데이터 신호의 턴-온 시점을 조절한다.
- [0125] 여기서, 데이터 신호의 턴-온 시점을 조절함과 아울러, 도 9를 참조하여 설명한 바와 같이 첫 번째 게이트 라인에 공급되는 게이트 신호의 턴-온 시간이 가장 짧도록 조절하고, 마지막 게이트 라인에 공급되는 게이트 신호의 턴-온 시간이 가장 길도록 조절하는 방식을 함께 적용할 수 있다.
- [0126] 또한, 데이터 신호의 턴-온 시점을 조절함과 아울러, 도 11 및 도 12를 참조하여 설명한 바와 같이 액정 패널(100)의 상단부 대응되는 적어도 하나의 게이트 드라이브 IC(Ga)에서 출력되는 게이트 신호의 턴-온 시간을 제어하는 방식, 액정 패널(100)의 중앙부와 대응되는 적어도 하나의 게이트 드라이브 IC(Gb)에서 출력되는 게이트 신호의 턴-온 시간을 제어하는 방식 및 액정 패널(100)의 하단부 대응되는 적어도 하나의 게이트 드라이브 IC(Gc)에서 출력되는 게이트 신호의 턴-온 시간을 제어방식을 함께 적용할 수 있다.
- [0127] 일 예로서, 게이트 드라이브 IC(310)와 인접한 화소들에 공급되는 데이터 신호의 턴-온 시점은 기준 시점보다 빨라지도록 조절하고, 게이트 드라이브 IC(310)와 멀리 위치한 화소들에 공급되는 데이터 신호의 턴-온 시점은 기준 시점보다 느려지도록 조절하여 화소들에 데이터 신호를 공급할 수 있다.
- [0128] 즉, 데이터 드라이버(200)에 구성된 복수의 데이터 드라이브 IC(210) 중에서, 게이트 드라이브 IC(310)와 인접한 데이터 드라이브 IC(Da, Dc)에서 출력되는 데이터 신호의 턴-온 시점을 빠르게 조절할 수 있다. 반면, 게이트 드라이브 IC(310)와 멀리 떨어진 데이터 드라이브 IC(Db)에서 출력되는 데이터 신호의 턴-온 시점을 느리게 조절할 수 있다.
- [0129] 액정 패널(100)의 좌측에 제1 게이트 드라이버(300a)가 배치되어 있고, 액정 패널(100)의 우측에 제2 게이트 드라이버(300b)가 배치되어 있으므로, 액정 패널(100) 좌측과 우측에 인접한 화소들은 RC 딜레이가 작고 액정 패널(100)의 중앙부로 갈수록 RC 딜레이가 커질 수 있다.
- [0130] 따라서, 액정 패널(100)의 좌측 및 우측에 인접한 화소들에 공급되는 데이터 신호의 턴-온 시점을 기준 시점보다 빨라지도록 조절하고, 액정 패널(100)의 중앙부에 인접한 화소들에 공급되는 데이터 신호의 턴-온 시점을 기준 시점보다 느려지도록 조절할 수 있다.
- [0131] 이와 같이, 게이트 드라이브 IC(310)와의 이격된 거리에 따른 RC 딜레이의 특성을 반영하여 액정 패널(100)의 좌측과 인접한 데이터 드라이브 IC(210)는 게이트 신호의 턴-온 시점에서부터 0.1us 이후에 데이터 신호가 턴-

은 되도록 데이터 신호의 턴-온 시점을 조절하여 공급할 수 있다.

- [0132] 이어서, 패널(100)의 중앙부와 인접한 데이터 드라이브 IC(210)는 게이트 신호의 턴-온 시점에서부터 0.5us 이후에 데이터 신호가 턴-온 되도록 데이터 신호의 턴-온 시점을 조절하여 공급할 수 있다.
- [0133] 그리고, 액정 패널(100)의 우측과 인접한 데이터 드라이브 IC(210)는 게이트 신호의 턴-온 시점에서부터 0.1us 이후에 데이터 신호가 턴-온 되도록 데이터 신호의 턴-온 시점을 조절하여 공급할 수 있다.
- [0134] 여기서, 게이트 신호의 턴-온 시간 및 데이터 신호의 턴-온 시점의 조절은 비선형적인 관계를 가진다.
- [0135] 상술한 데이터 신호의 턴-온 시점을 조절하는 실시 예는 액정표시장치가 UD(3840 X 2160) 해상도 및 120Hz 구동 주파수로 구동되는 경우에 한정된 것으로 해상도 및 구동 주파수에 따라 데이터 신호의 턴-온 시점이 조절되는 정도가 달라질 수 있다.
- [0136] 도 19를 참조하면, 데이터 출력 제어부(450)는 데이터 드라이버(200)를 제어하여 데이터 라인들에 공급되는 데이터 신호의 턴-온 시점을 조절할 수 있다.
- [0137] 여기서, 데이터 신호의 턴-온 시점을 조절함과 아울러, 게이트 라인의 위치에 따라 게이트 신호의 게이트 신호의 턴-온 시간을 조절하는 방식 및 게이트 신호를 프리차징 하는 방식을 함께 적용할 수 있다.
- [0138] 본 발명의 또 다른 예로서, 게이트 드라이버(300)는 전체 화면의 휘도 균일도를 높이기 위해서, 게이트 신호의 턴-온 시점을 조절하고, 프리 차징(pre-charging) 방식을 적용하여 프리 차징 신호 및 게이트 신호를 복수의 게이트 라인에 순차적으로 공급한다.
- [0139] 타이밍 컨트롤러(400)의 제어에 따라 게이트 드라이버(300)에서 출력되는 게이트 신호를 프리 차징하여 게이트 신호의 턴-온 시간을 증가시키고, 화소의 충전 시간을 증가시킨다. 이와 함께, 데이터 출력 제어부(450)는 데이터 드라이버(200)를 제어하여 데이터 라인들에 공급되는 데이터 신호의 턴-온 시점을 조절한다.
- [0140] 게이트 드라이브 IC(310)와의 이격된 거리에 따른 RC 딜레이의 특성을 반영하여 액정 패널(100)의 좌측과 인접한 데이터 드라이브 IC(210)는 게이트 신호의 턴-온 시점에서부터 0.1us 이후에 데이터 신호가 턴-온 되도록 데이터 신호의 턴-온 시점을 조절하여 공급한다.
- [0141] 이어서, 패널(100)의 중앙부와 인접한 데이터 드라이브 IC(210)는 게이트 신호의 턴-온 시점에서부터 0.5us 이후에 데이터 신호가 턴-온 되도록 데이터 신호의 턴-온 시점을 조절하여 공급한다.
- [0142] 그리고, 액정 패널(100)의 우측과 인접한 데이터 드라이브 IC(210)는 게이트 신호의 턴-온 시점에서부터 0.1us 이후에 데이터 신호가 턴-온 되도록 데이터 신호의 턴-온 시점을 조절하여 공급한다.
- [0143] 여기서, 게이트 신호의 턴-온 시간 및 데이터 신호의 턴-온 시점의 조절은 비선형적인 관계를 가진다.
- [0144] 상술한 게이트 신호의 턴-온 시간을 조절하는 실시 예는 액정표시장치가 UD(3840 X 2160) 해상도 및 120Hz 구동 주파수로 구동되는 경우에 한정된 것으로 해상도 및 구동 주파수에 따라 게이트 신호의 턴-온 시간이 조절되는 정도가 달라질 수 있다. 또한, 상술한 데이터 신호의 턴-온 시점을 조절하는 실시 예는 액정표시장치가 UD(3840 X 2160) 해상도 및 120Hz 구동 주파수로 구동되는 경우에 한정된 것으로 해상도 및 구동 주파수에 따라 데이터 신호의 턴-온 시점이 조절되는 정도가 달라질 수 있다.
- [0145] 도 20은 싱글 뱅크 데이터 드라이버 구조에서, 게이트 신호의 게이트 신호의 턴-온 시간을 조절하는 방법, 게이트 신호를 프리차징 하는 방법 및 픽셀의 위치에 따라 데이터 드라이버의 출력 시점을 조절하는 구동방법을 적용한 경우의 휘도 균일도를 나타내는 도면이다.
- [0146] 도 20을 참조하면, 상술한 바와 같이 게이트 신호의 턴-온 시간의 조절, 프리 차징 방식의 적용 및 데이터 신호의 턴-온 시점을 조절하면, RC 딜레이를 보상하여 전체 화소의 충전 시간을 균일하게 확보할 수 있다.
- [0147] 본 발명의 실시 예에 따른 액정표시장치는 싱글 뱅크 데이터 드라이버 구조를 적용하여 제조 비용을 줄이면서, 게이트 신호의 턴-온 시간을 조절, 프리 차징 방식을 적용 및 데이터 신호의 턴-온 시점을 조절하여 화면의 휘도 균일도를 종래 기술의 듀얼 뱅크 데이터 구조보다 더 높일 수 있다.
- [0148] 예로서, 128 그레이(gray)를 기준으로, 싱글 뱅크 구조를 적용한 종래 기술은 화면의 휘도 균일도가 60% 수준이었다. 반면, 본 발명의 실시 예에 따른 액정표시장치는 도 17 내지 도 19를 참조하여 설명한 바와 같이 게이트 신호의 턴-온 시간의 조절, 프리 차징 방식을 적용함과 아울러, 데이터 신호의 턴-온 시점을 조절하여 휘도 균

일도를 94% 수준으로 높일 수 있다. 특히, 화소의 최대 휘도를 100cd/m^2 까지 높여 종래 기술 대비 최대 휘도가 향상되는 효과를 제공한다.

[0149] 도 21은 종래 기술과 본 발명의 휘도 균일도, 최대 휘도 및 제조 비용을 비교하여 나타내는 도면이다.

[0150] 도 21을 참조하면, 상술한 본 발명의 실시 예에 따른 액정표시장치와 이의 구동방법은 싱글 बैं크 구조를 적용하여 종래 기술의 듀얼 बैं크 구조와 대비하여 제조 비용을 절감시킬 수 있다. 또한, 128 그레이 기준에서, 휘도 균일도를 86%~94% 수준으로 일정하게 유지시킬 수 있고, 화면의 최대 휘도를 100cd/m^2 까지 높여 화상의 표시품질을 향상시킬 수 있다.

[0151] 본 발명이 속하는 기술분야의 당 업자는 상술한 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다.

[0152] 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

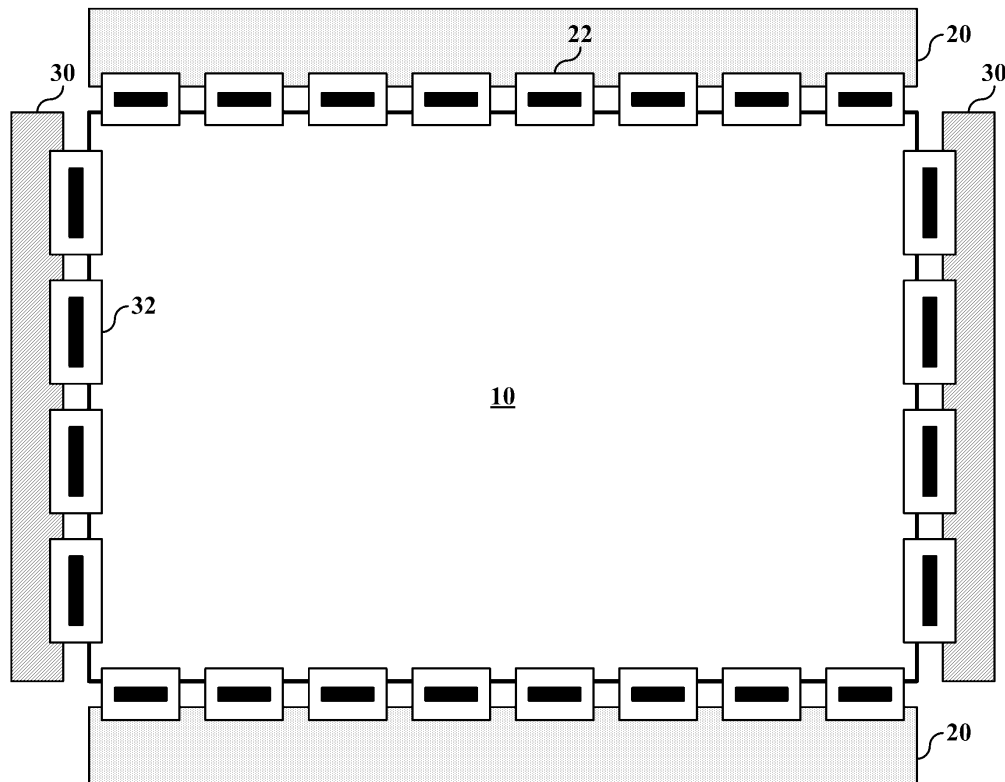
부호의 설명

[0153]

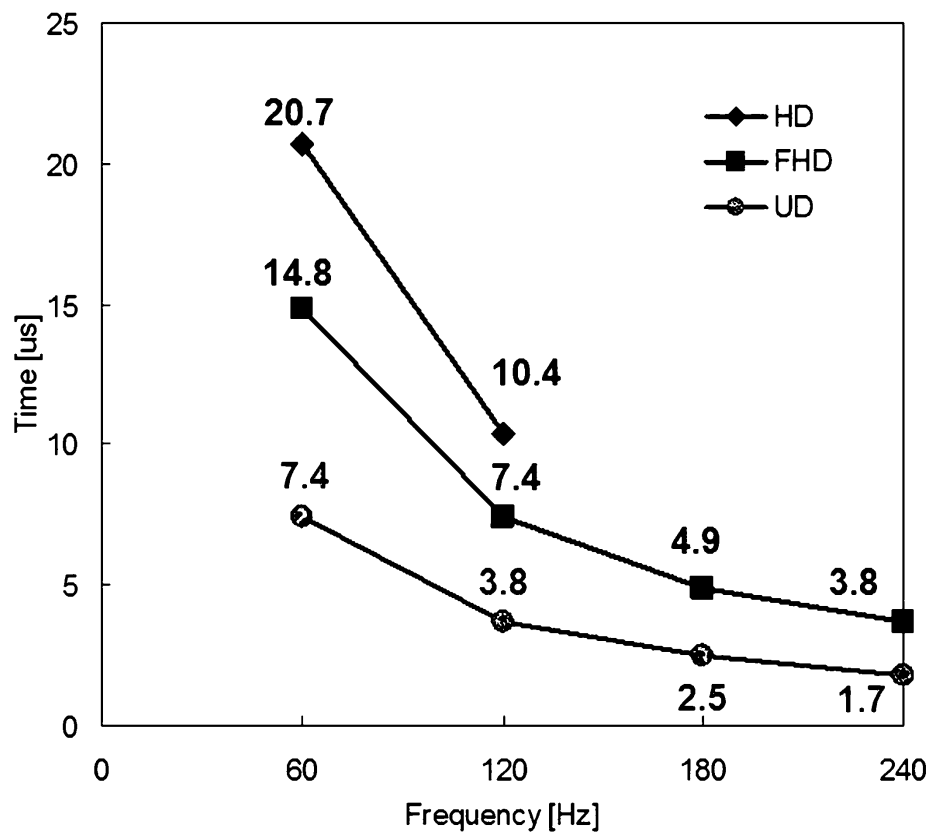
100: 액정 패널	200: 데이터 드라이버
210: 데이터 드라이브 IC	300: 게이트 드라이버
300a: 제1 게이트 드라이버	300b: 제2 게이트 드라이버
310: 게이트 드라이브 IC	400: 타이밍 컨트롤러
410: 위치 카운터	420: 메모리 제어부
430: 라인 메모리	440: 게이트 출력 제어부
450: 데이터 출력 제어부	

도면

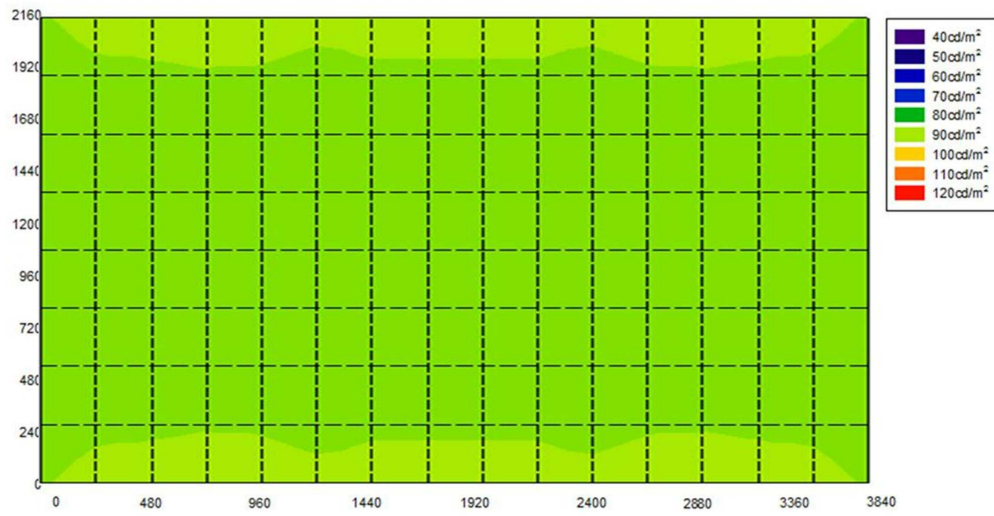
도면1



도면2



도면3



도면4

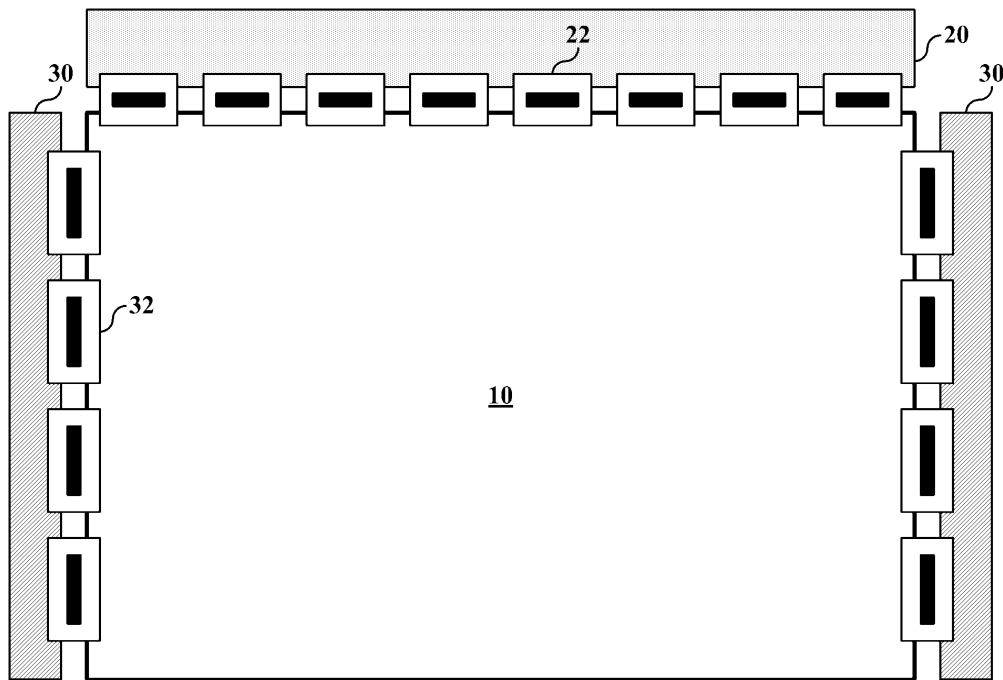
-	+	-	+	-
+	-	+	-	+
+	-	+	-	+
-	+	-	+	-
-	+	-	+	-

< odd frame >

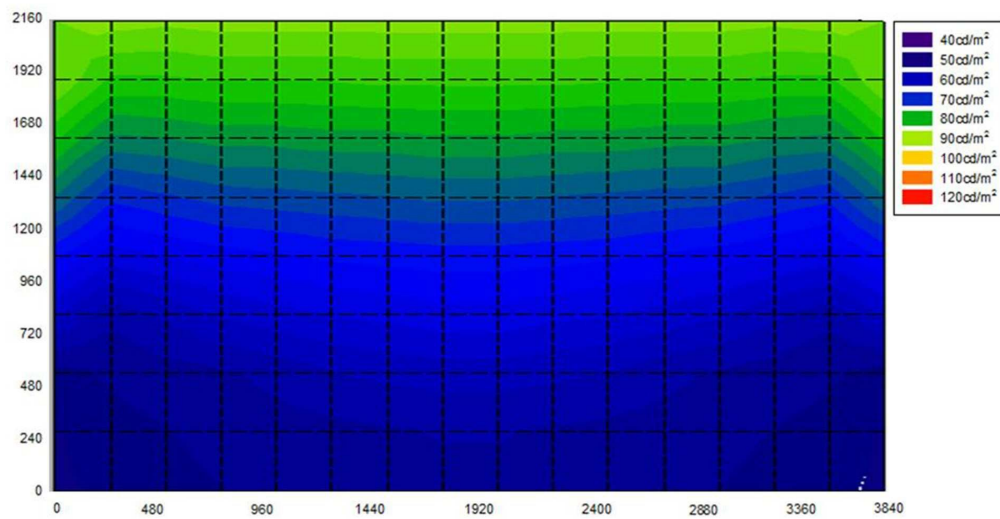
+	-	+	-	+
-	+	-	+	-
-	+	-	+	-
+	-	+	-	+
+	-	+	-	+

< even frame >

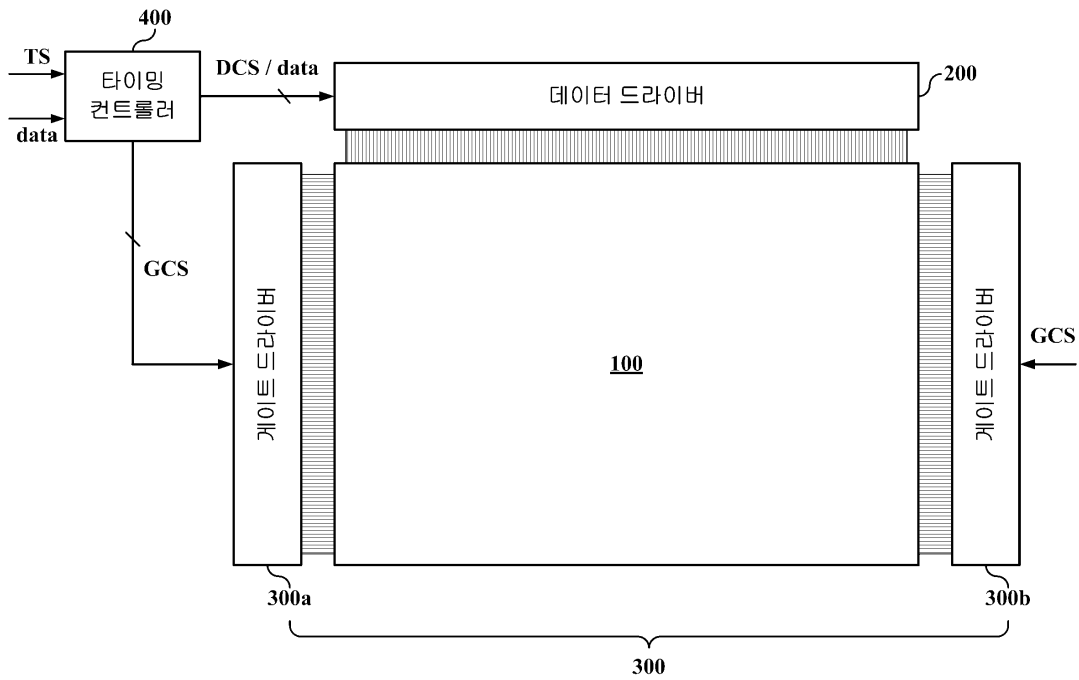
도면5



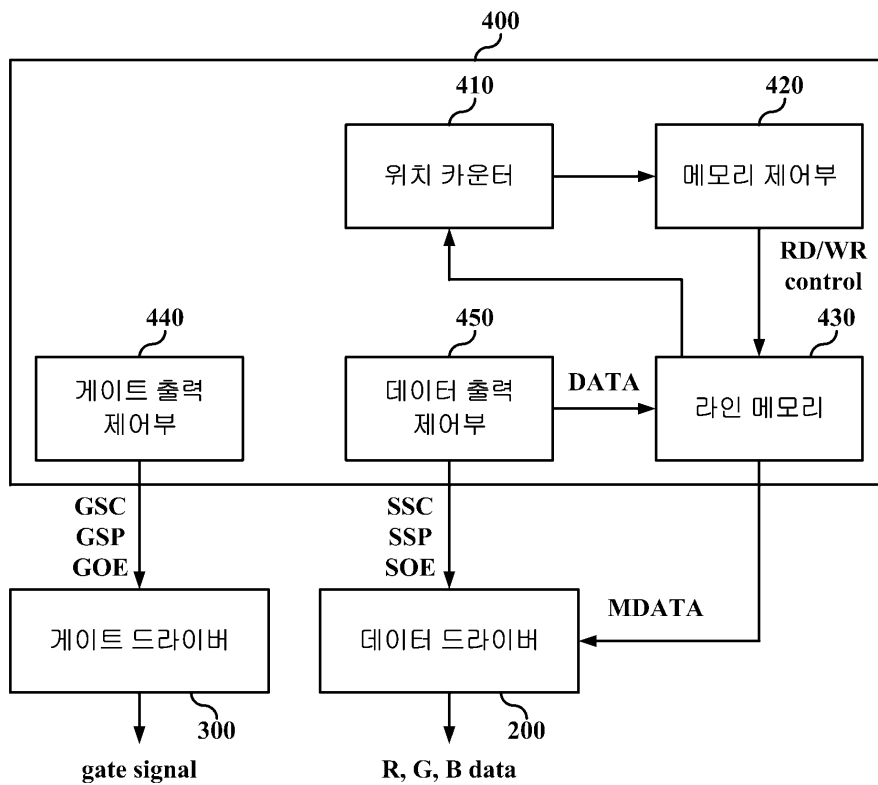
도면6



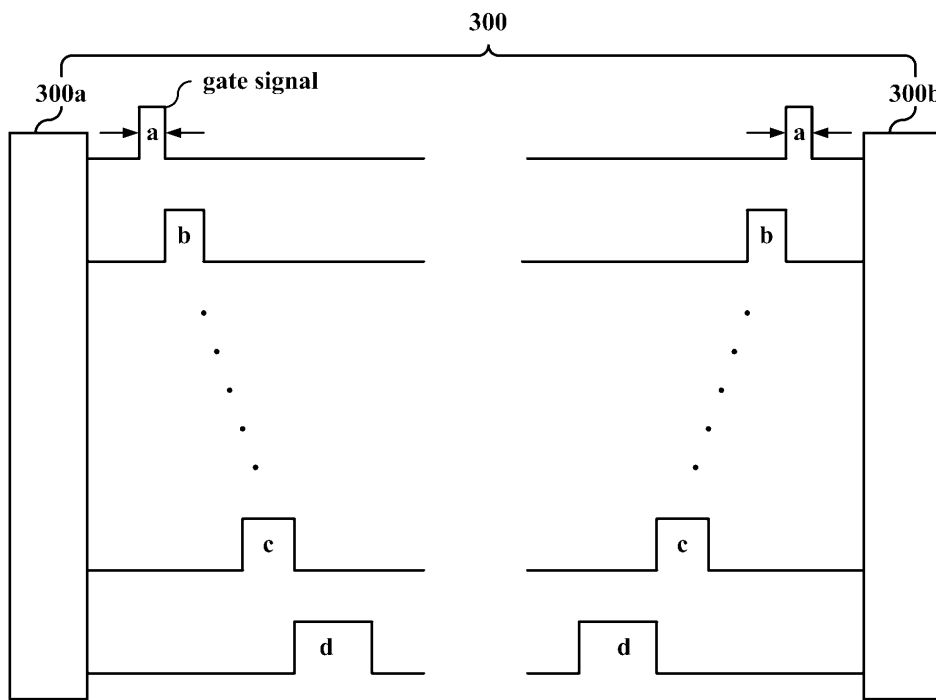
도면7



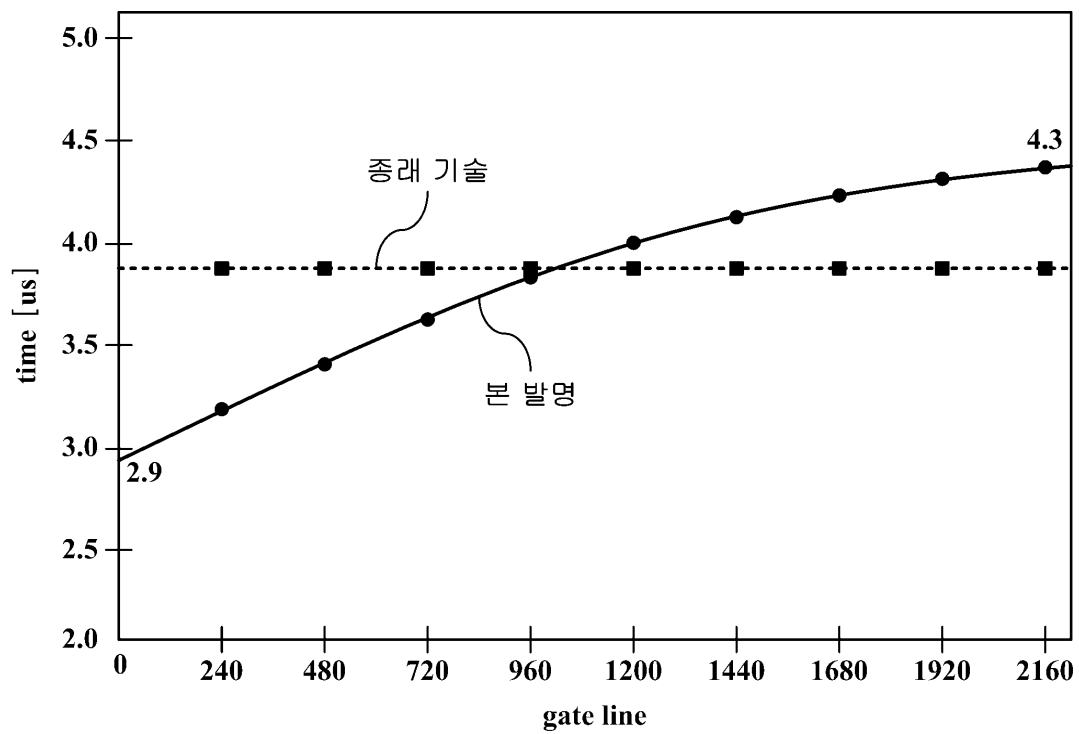
도면8



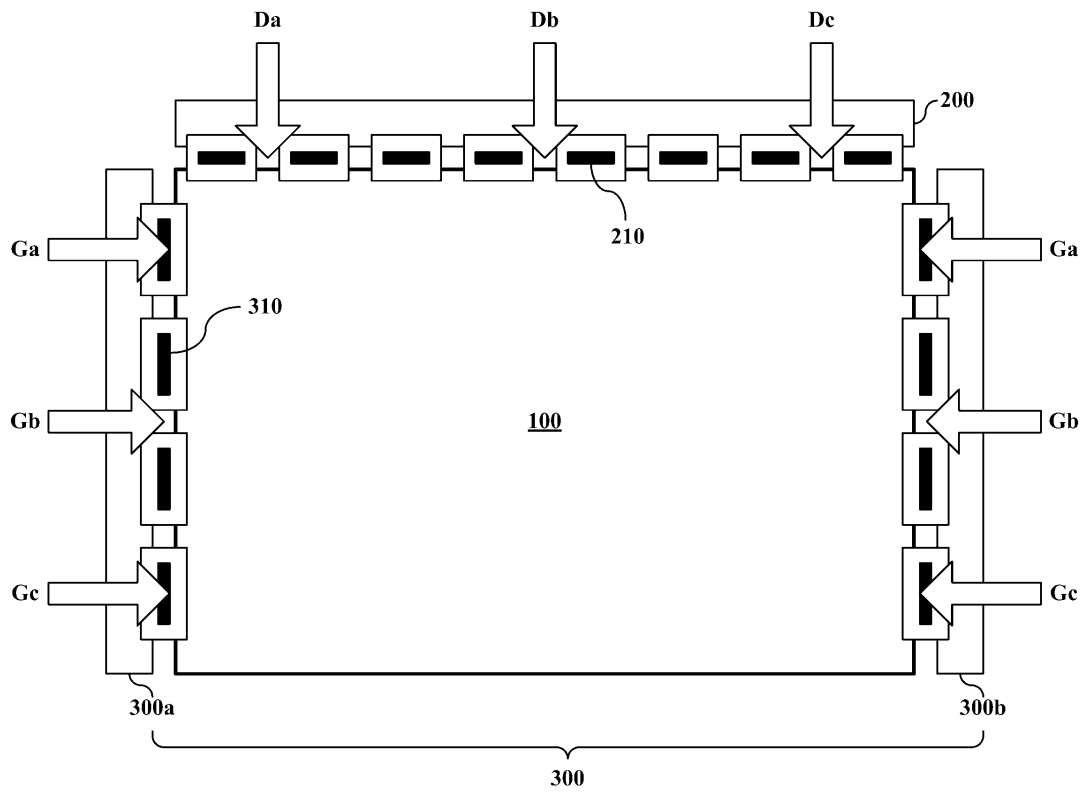
도면9



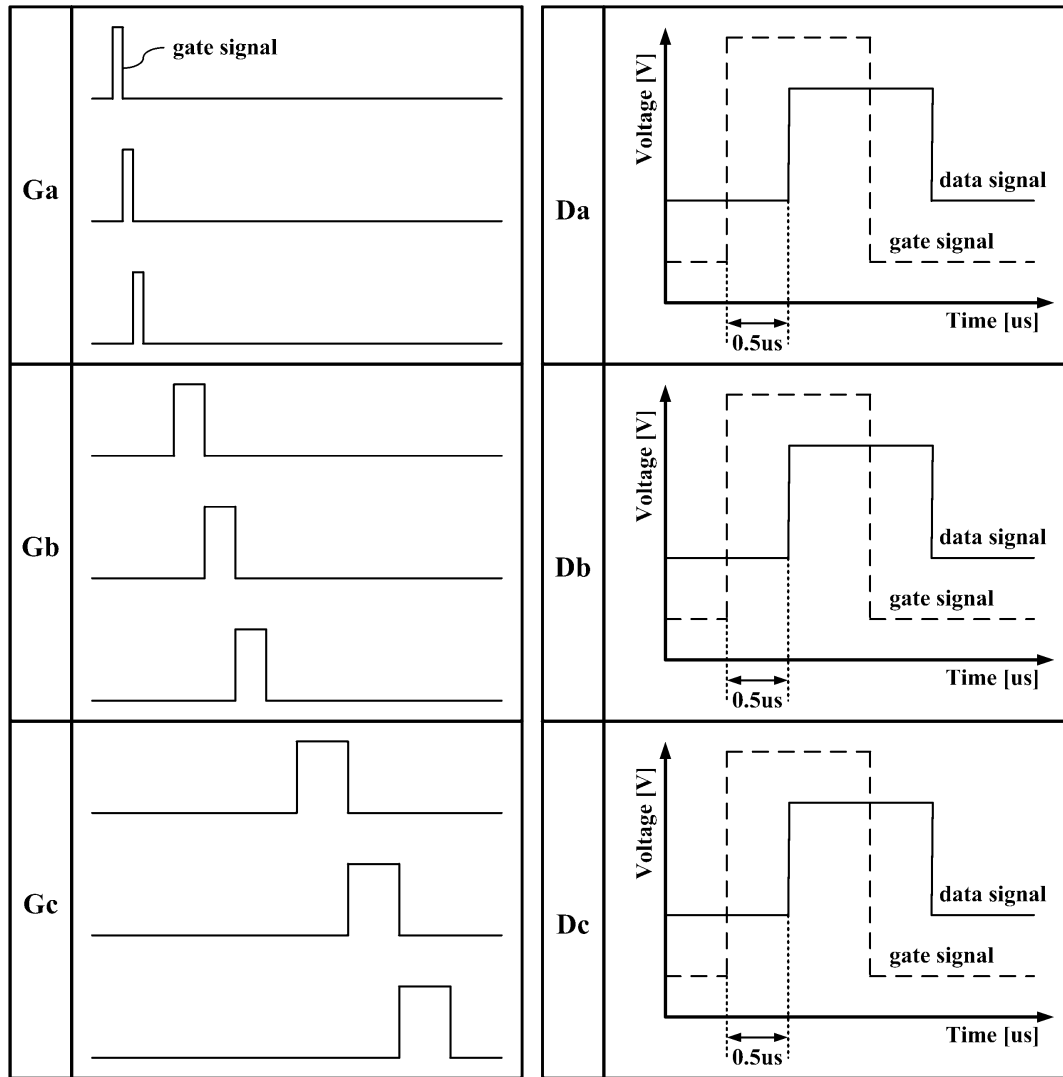
도면10



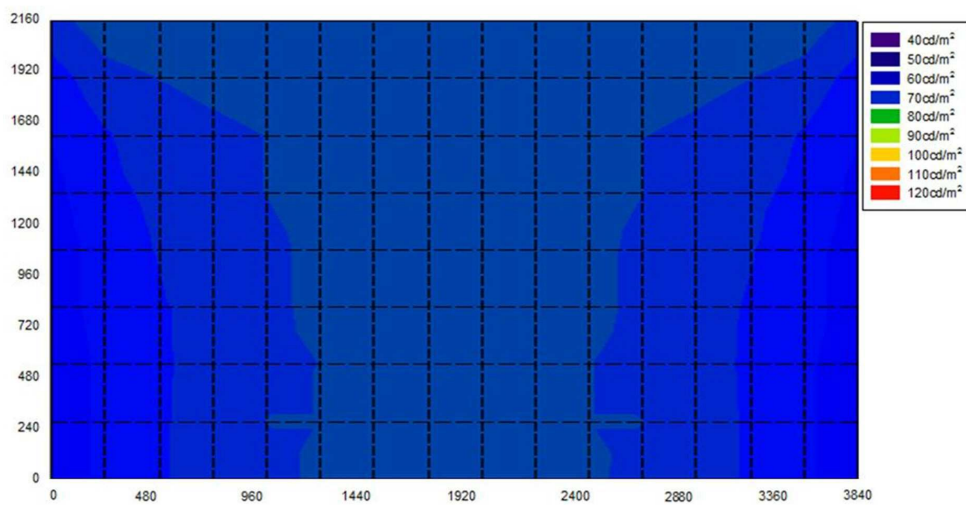
도면11



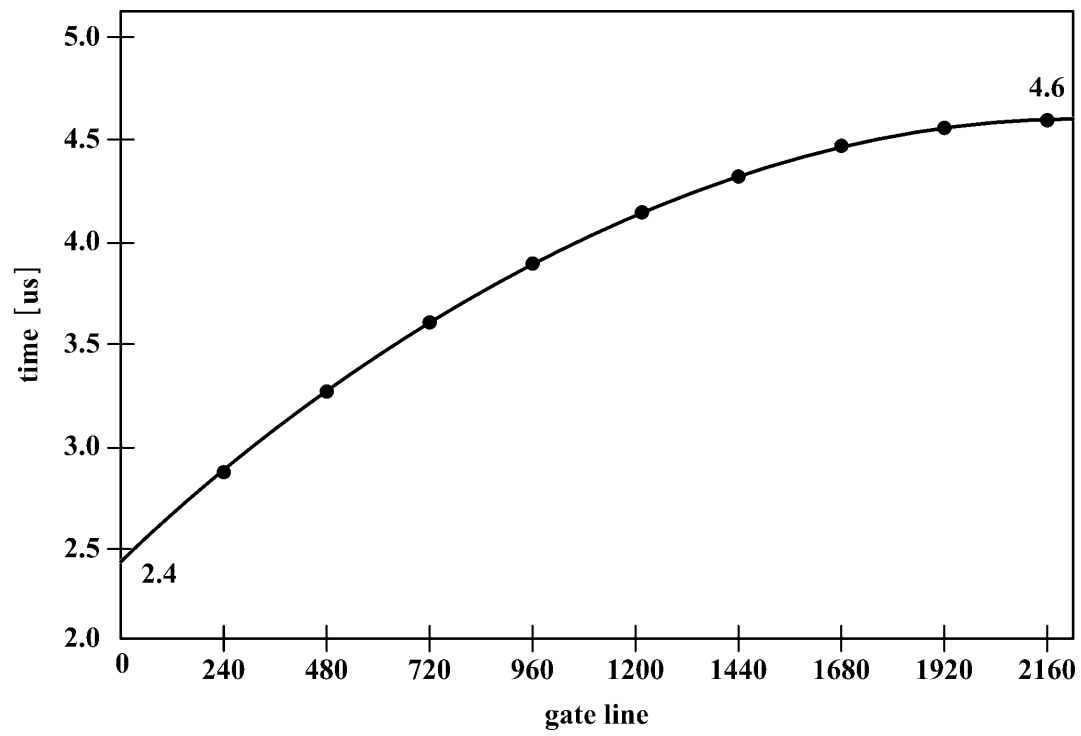
도면12



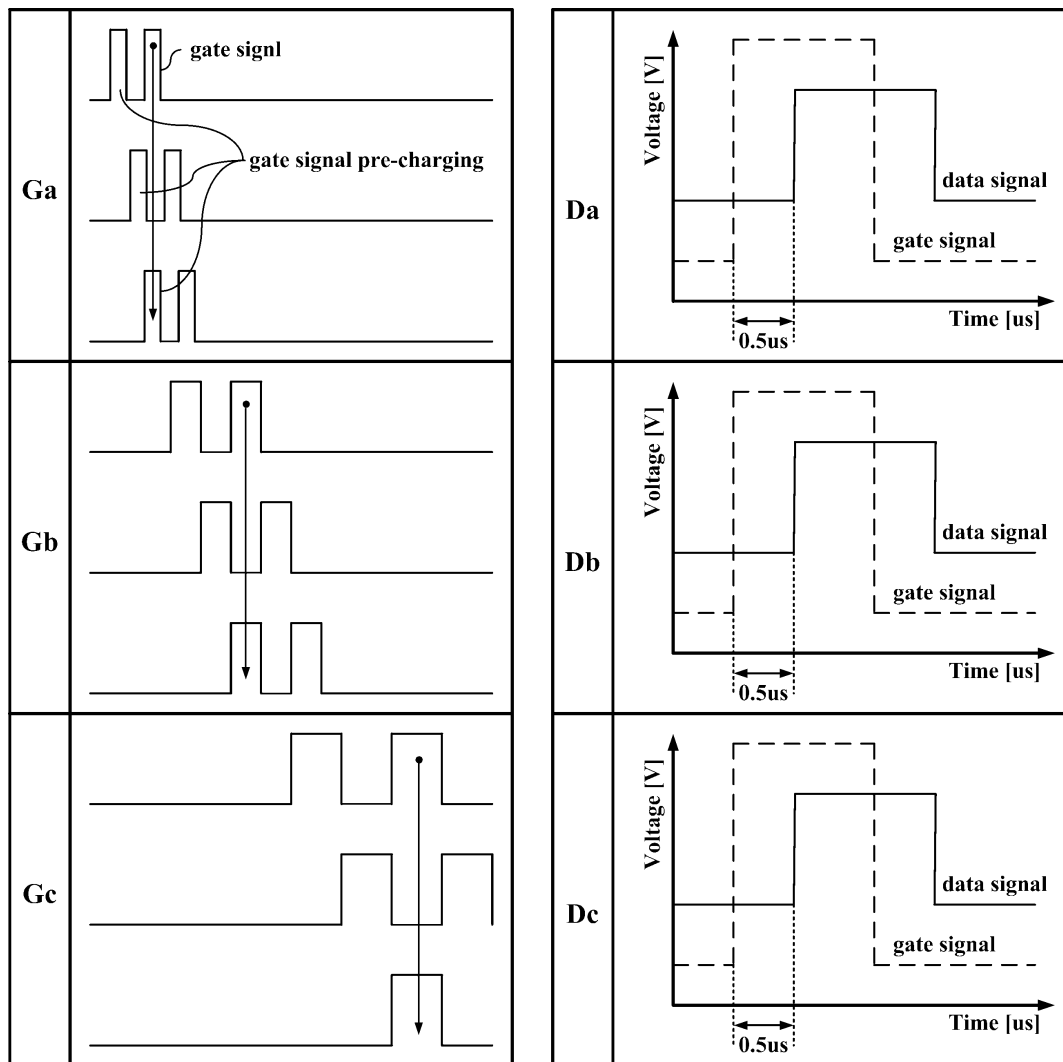
도면13



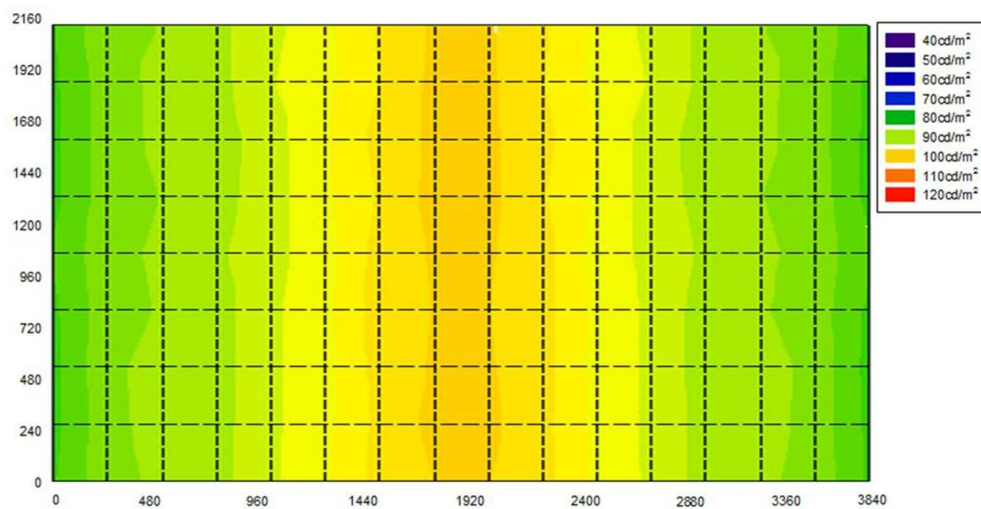
도면14



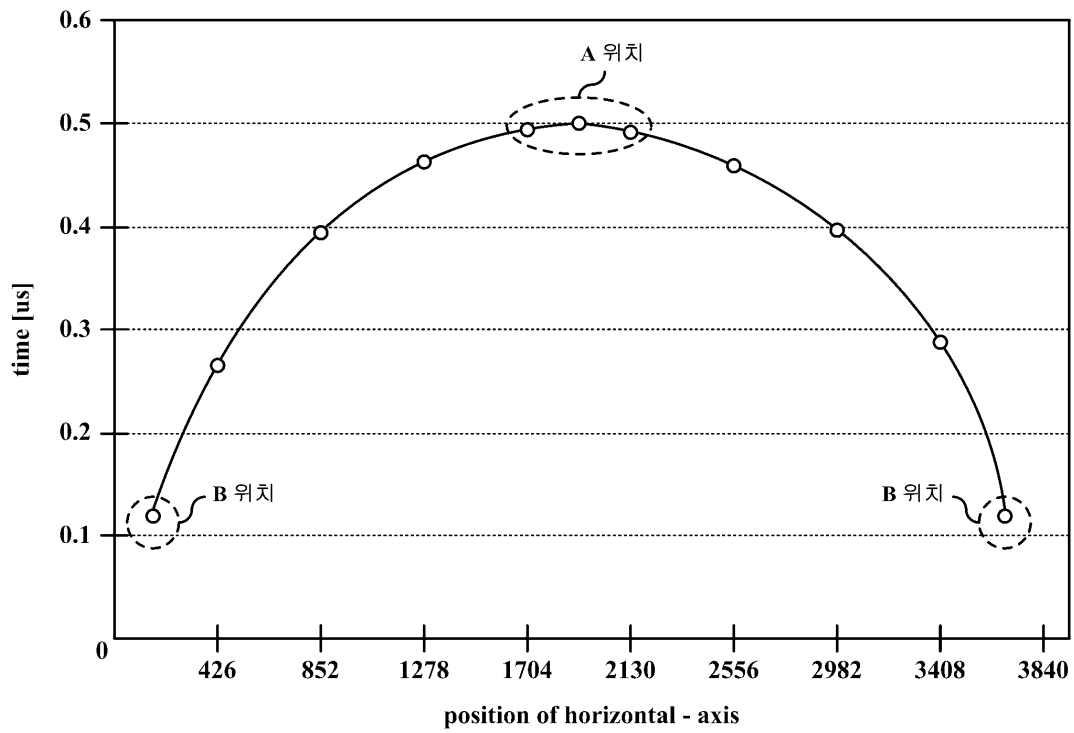
도면15



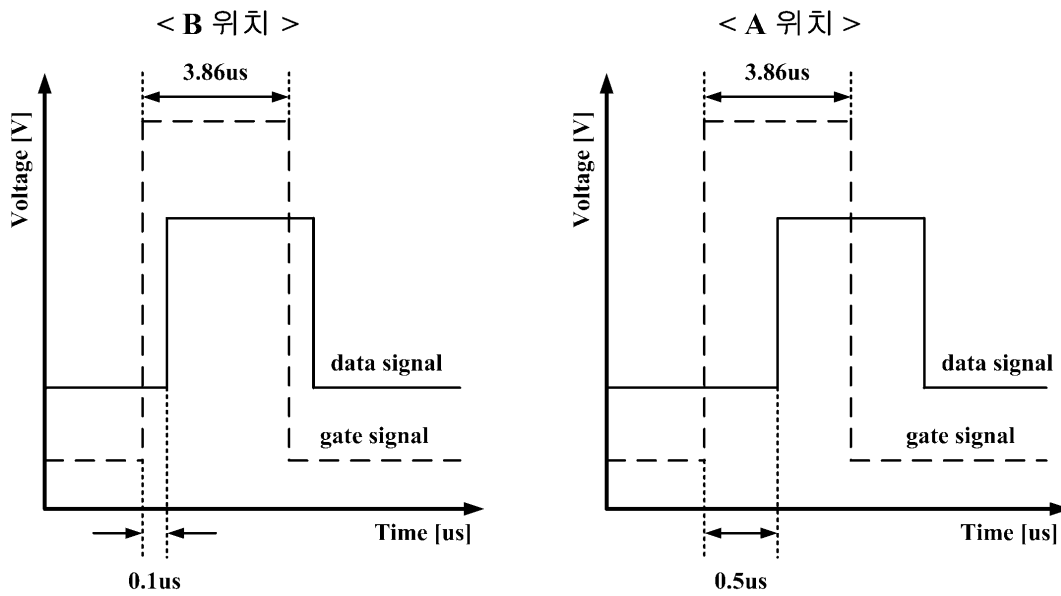
도면16



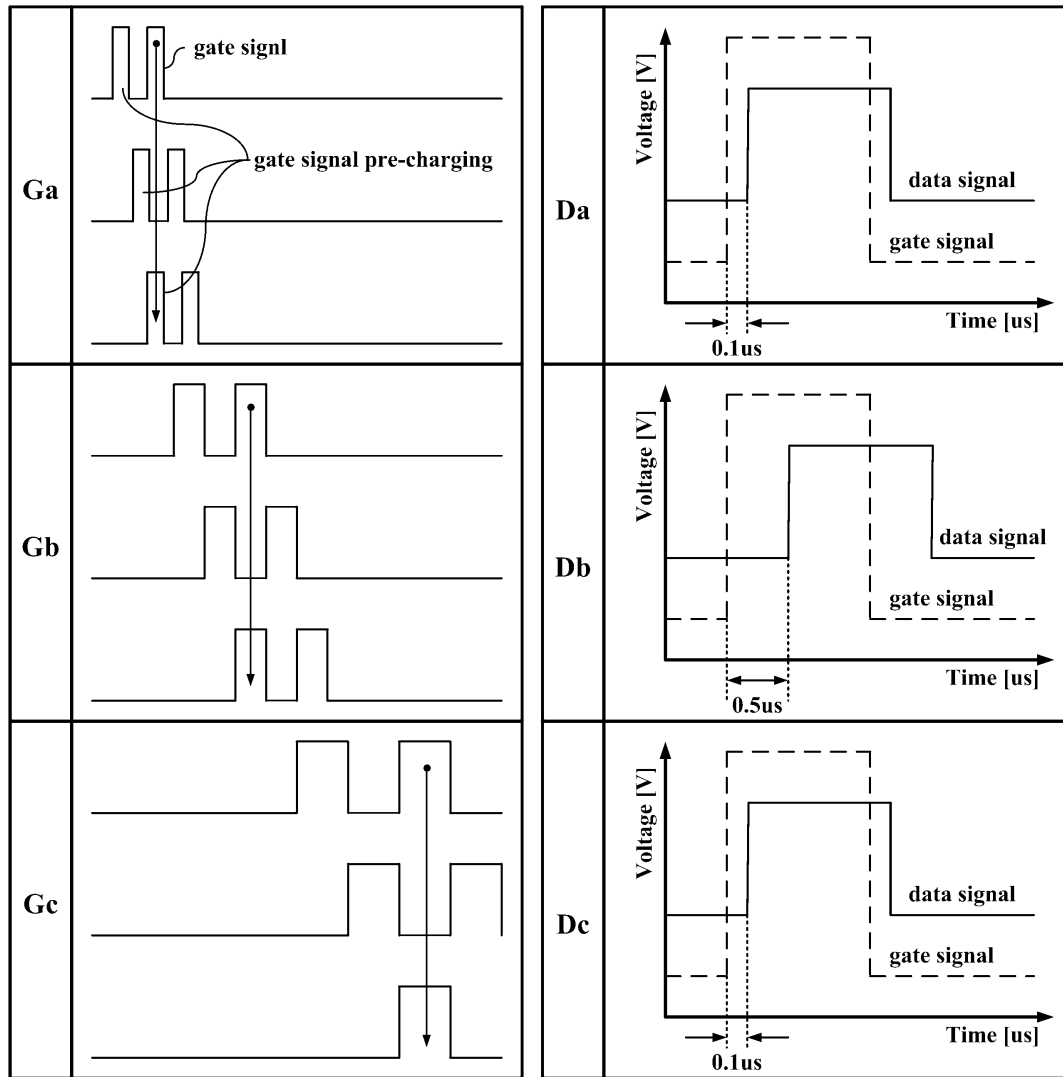
도면17



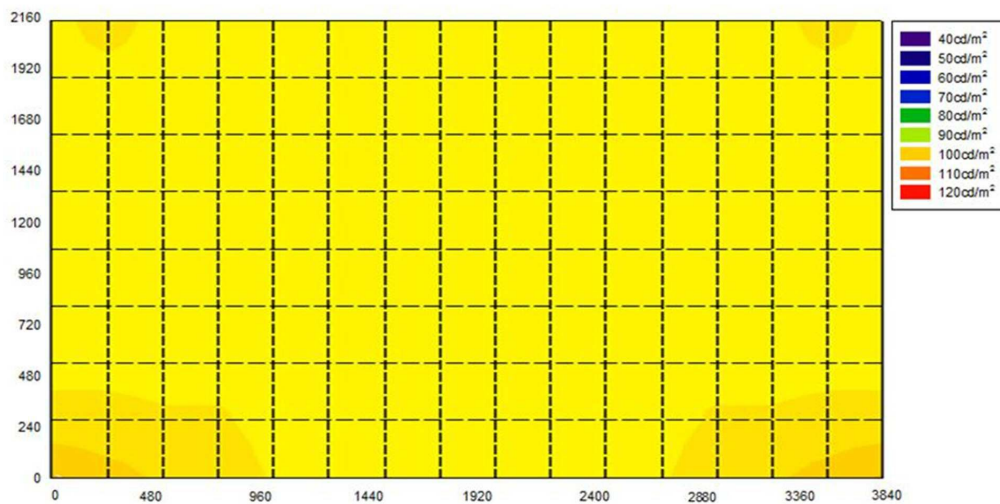
도면18



도면19



도면20



도면21

	종래 기술		본 발명		
	dual bank data driver	single bank data driver	제1 실시 예	제2 실시 예	제3 실시 예
휘도 균일도(%)	93	60	90	86	94
최대 휘도 (cd/m ²)	90	87	72	98	100
제조 비용	HIGH	LOW	LOW	LOW	LOW