



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：200935519

(43)公開日：中華民國98(2009)年8月16日

(21)申請案號：097142044

(22)申請日：中華民國97(2008)年10月31日

(51)Int. Cl. : **H01L21/311 (2006.01)**

(30)優先權主張：2007/11/02

美國

11/934,589

(71)申請人：應用材料股份有限公司 APPLIED MATERIALS, INC.

美國

(72)發明人：肯尼德恩林 DOAN, KENNY LINH；凱斯維克凱薩琳 KESWICK, KATHRYN；戴希繆克沙
珊克 DESHMUKH, SUBHASH；維吉史帝芬 WEGE, STEPHAN；李元錫 LEE, WONSEOK

(72)代理人：蔡坤財；李世章

申請實體審查：無 申請專利範圍項數：20 項 圖式數：5 共 27 頁

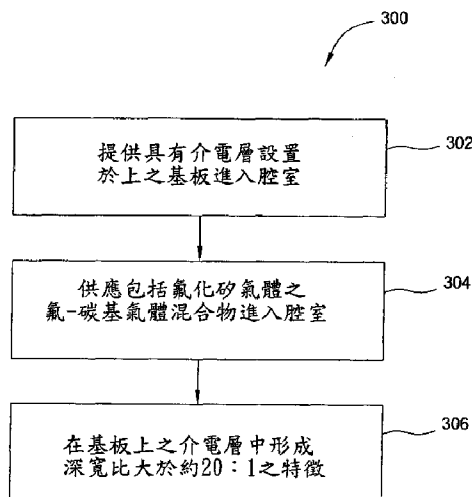
(54)名稱

在基板上形成高深寬比特徵之方法

METHODS FOR FORMING HIGH ASPECT RATIO FEATURES ON A SUBSTRATE

(57)摘要

提供了一種在蝕刻處理中形成高深寬比應用之非等向性特徵的方法。在此描述的方法有利地促進具有高深寬比之特徵的輪廓和尺寸控制。在一個實施例中，非等向性蝕刻基板上之介電層的方法包括在蝕刻室中提供具有設置於介電層上之圖案化遮罩層的基板，供應至少包括含氟和碳氣體及氟化矽氣體的氣體混合物進入蝕刻室中，並在氣體混合物形成之電漿存在的情況下蝕刻介電層中之特徵。





(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：200935519

(43)公開日：中華民國98(2009)年8月16日

(21)申請案號：097142044

(22)申請日：中華民國97(2008)年10月31日

(51)Int. Cl. : **H01L21/311 (2006.01)**

(30)優先權主張：2007/11/02

美國

11/934,589

(71)申請人：應用材料股份有限公司 APPLIED MATERIALS, INC.

美國

(72)發明人：肯尼德恩林 DOAN, KENNY LINH；凱斯維克凱薩琳 KESWICK, KATHRYN；戴希繆克沙
珊克 DESHMUKH, SUBHASH；維吉史帝芬 WEGE, STEPHAN；李元錫 LEE, WONSEOK

(72)代理人：蔡坤財；李世章

申請實體審查：無 申請專利範圍項數：20 項 圖式數：5 共 27 頁

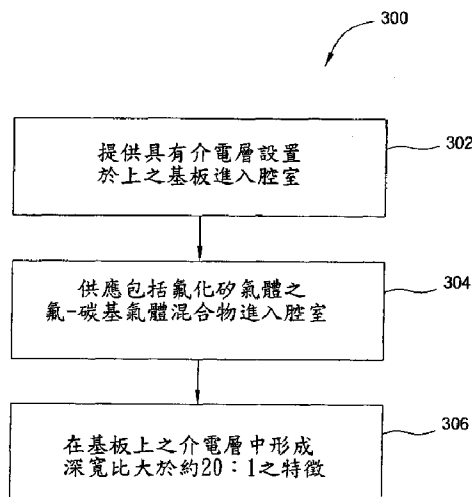
(54)名稱

在基板上形成高深寬比特徵之方法

METHODS FOR FORMING HIGH ASPECT RATIO FEATURES ON A SUBSTRATE

(57)摘要

提供了一種在蝕刻處理中形成高深寬比應用之非等向性特徵的方法。在此描述的方法有利地促進具有高深寬比之特徵的輪廓和尺寸控制。在一個實施例中，非等向性蝕刻基板上之介電層的方法包括在蝕刻室中提供具有設置於介電層上之圖案化遮罩層的基板，供應至少包括含氟和碳氣體及氟化矽氣體的氣體混合物進入蝕刻室中，並在氣體混合物形成之電漿存在的情況下蝕刻介電層中之特徵。



六、發明說明：

【發明所屬之技術領域】

本發明大致關於在基板上形成高深寬比特徵的方法。更具體地說，本發明大致關於在半導體製造中藉由非等向性蝕刻處理形成高深寬比特徵的方法。

【先前技術】

可靠地產生次一半微米與更小特徵是用於下一代極大型積體電路（VLSI）及超大型積體電路（ULSI）半導體元件的關鍵技術其中一者。但是，由於推進積體電路技術發展的限制，因此 VLSI 和 ULSI 技術中互聯尺寸縮小對處理能力提出了進一步的需求。積體電路可包括超過一百萬個微米級電子場效電晶體（例如，補償型金屬氧化物半導體（CMOS）場效電晶體），其形成在基板（例如，半導體晶圓）上並共同合作以在電路中執行各種功能。可靠地形成柵極圖案對於積體電路的成功以及持續努力提高電路密度以及各個基板和晶粒的質量是很重要的。

由於特徵尺寸逐漸地變小，因此對較高深寬比的要求已經持續地增加到了 20:1 甚至更大，該深寬比被定義為特徵深度和特徵寬度之間的比率。開發能夠可靠地形成具有這種高深寬比之特徵的蝕刻處理已成具有重要意義的挑戰。

通常，具有可以藉由非等向性蝕刻介電層至預定深度和寬度來製造約 10:1 左右深寬比的特徵。例如，第 1A 圖描述了具有通過圖案化遮罩層 106 形成之開口 108 暴露出的部分介電層 104 之基板 102。在蝕刻期間，蝕刻處理期間產生的副產物或者其他材料的再次沉積或者堆積會聚集在被蝕刻之特徵 110 的頂部與/或側壁上，由此阻塞了遮罩 106 中及形成於介電層 104 中之特徵 110 的開口 108，如第 1B 圖中所示。由於被蝕刻特徵 110 的開口 108 被聚集的再度沉積材料 114 窄化與/或密封，因此阻止了反應蝕刻劑到達特徵 110 的下表面 112，由此限制了可能獲得的深寬比。此外，由於再度沉積材料或副產物的堆積任意地與/或不規則地附著到介電層 104 的頂表面與/或側壁上，得到的再度沉積材料 114 之不規則輪廓（profile）和生長會改變反應蝕刻劑的流路，從而導致介電層 104 中形成之特徵 110 的弓形或翹曲輪廓 118，如第 1C 圖中所示。

因此，現有技術中對於用於蝕刻具有高深寬比的特徵的改進方法存在需求。

【發明內容】

本發明提供了一種利用蝕刻處理形成高深寬比特徵的方法。在此描述的方法藉由蝕刻期間的導電側壁管理方案有利地促進具有高深寬比特徵之輪廓和尺寸控制。

在一個實施例中，非等向性蝕刻基板上之介電層的方法包括在蝕刻室中提供具有設置於介電層上之圖案化遮罩層的基板，供應至少包括含有氟和碳氣體及氟化矽氣體的氣體混合物進入蝕刻室中，以及在氣體混合物形成之電漿存在的情況下蝕刻介電層中之特徵。

另一實施例中，非等向性蝕刻基板上之介電層的方法包括提供具有設置在介電層上之圖案化非晶碳層的基板進入蝕刻室中，供應至少包括含氟和碳氣體及氟化矽氣體的氣體混合物進入蝕刻室中，以及在氣體混合物形成之電漿存在的情況下通過非晶碳層中的開口將特徵的深寬比蝕刻至大於約 20:1。

又另一實施例中，非等向性蝕刻基板上之介電層的方法包括提供具有設置在介電層上之的圖案化非晶碳層的基板進入蝕刻室中，供應至少包括含氟和碳氣體及氟化矽氣體的氣體混合物進入蝕刻室中，藉由氣體混合物形成之電漿將介電層中之特徵的深寬比蝕刻至大於約 20:1，蝕刻時在特徵表面上形成導電聚合物層，並將特徵構成爲場效電晶體的接觸結構。

【實施方式】

本發明大致關於利用蝕刻處理形成具有高深寬比之特徵的方法。在一個實施例中，該方法包括使用氟化矽氣體及氟和矽基氣體的蝕刻氣體混合物來電漿蝕刻介電

層。蝕刻氣體混合物的氟化矽氣體在被蝕刻之介電層側壁與/或表面上形成了導電聚合物層，由此在蝕刻期間在深度特徵中延伸離子軌迹。該延伸的離子軌迹協助向下蝕刻介電層至介電層的底部，由此形成具有所欲之高深寬比的特徵同時保持良好的輪廓控制和臨界尺寸。

在此描述的蝕刻處理可在任意電漿蝕刻室中進行，例如 HART 蝕刻反應器、HART TS 蝕刻反應器，Decoupled Plasma Source (DPS)、DPS-II 或者 CENTURA[®] 蝕刻系統的 DPS Plus 或者 DPS DT 蝕刻反應器，所有這些都可從 Santa Clara, California 的 Applied Materials 公司獲得。也可使用從其他製造商獲得的合適的電漿蝕刻室。

第 2 圖描述了蝕刻處理室 200 之一個實施例的示意圖。室 200 包括支撐介電圓頂形頂板(以下稱作圓頂 220)的導電室壁 230。其他室可具有其他類型的頂板(例如，平坦頂板)。壁 230 連接到電接地 (electrical ground) 234。

至少一個電感線圈天線部分 212 藉由匹配網路 219 耦合到射頻 (RF) 源 218。天線部分 212 被設置在圓頂 220 外部且用於保持室內之處理氣體形成的電漿。在一個實施例中，提供到電感線圈天線 212 的源 RF 功率，在約 50kHz 和約 13.56MHz 之間的頻率範圍內，為約 0 瓦特至約 2500 瓦特之間的範圍。在另一實施例中，提供到電感線圈天線 212 的源 RF 功率在約 200 瓦特至約 800 瓦特之間的範圍內，例如約 400 瓦特。

處理室 200 也包括耦合到第二（偏壓）RF 源 222 的基板支撐底座 216（偏壓元件），該第二 RF 源 222 通常能夠產生 RF 信號以在接近 13.56 MHz 的頻率下產生約 1500 瓦特或更少的偏壓功率（例如，沒有偏壓功率）。偏壓源 222 通過匹配網路 223 耦合到基板支撐底座 216。施加到基板支撐底座 216 的偏壓功率可以是 DC 或者是 RF。

操作中，基板 214 被設置在基板支撐底座 216 上且通過傳統技術保持於其上，諸如靜電夾持或機械夾持基板 214。氣態成分從氣體面板 238 通過進口埠 226 供應到處理室 200 中以形成氣態混合物 250。藉由分別自 RF 源 218 和 222 向天線 212 和基板支撐底座 216 施加 RF 功率而於處理室 200 中保持混合物 250 形成的電漿。使用位於室 200 和真空泵 236 之間的節流閥 227 控制蝕刻室 200 內部的壓力。使用設置在室 200 之壁 230 中的含液體管道（未示出）控制室壁 230 表面處的溫度。

藉由穩定支撐底座 216 之溫度並從源 248 經由管道 249 向由基板 214 背部形成的通路和底座表面上的溝槽（未示出）流動傳熱氣體，以控制基板 214 的溫度。氮氣可用作傳熱氣體以利於基板支撐底座 216 和基板 214 之間的傳熱。在蝕刻處理期間，基板 214 經由 DC 功率源 224 通過設置在基板支撐底座 216 中的電阻加熱器 225 加熱至穩定狀態溫度。設置在底座 216 和基板 214 之間的氮利於均勻加熱基板 214。使用圓頂 220 和基板支撐底座

216 兩者的熱控制，將基板 214 保持在約 100°C 和約 500°C 之間的溫度下。

本領域技術人員將理解也可使用其他形式的蝕刻室來實施本發明。例如，可利用具有遠端電漿源的室、微波電漿室、電子迴旋共振式（ECR）電漿室等來實施本發明。

包括中央處理器（CPU）244、記憶體 242 以及用於 CPU 244 之支援電路 246 的控制器 240 耦合到蝕刻處理室 200 的不同部件以利於蝕刻處理的控制。爲了易於控制如上所述的室，CPU 244 可以是任意形式通用電腦處理器中的一種，其能夠用在工業設備中用於控制各種室和子處理器。記憶體 242 耦合到 CPU 244。記憶體 242 或者電腦可讀媒體可以是容易獲得的記憶體中的一種或多種，諸如隨機存取記憶體（RAM）、唯讀記憶體（ROM）、軟碟、硬碟或者任意其他形式的數位記憶體、本地的或者是遠端的。支援電路 246 耦合到 CPU 244，用於以常規方式支援處理器。這些電路包括緩存、電源、計時電路、輸入／輸出電路以及子系統等。例如在此描述的蝕刻處理通常是以軟體程式存儲在記憶體 242 中。軟體程式也可通過由 CPU 244 控制的硬體遠端設置的第二 CPU（未示出）來進行存儲與／或執行。

第 3 圖是在室 200 或者其他合適的處理室中實施之蝕刻處理 300 的一個實施例的流程圖。第 4A—4C 圖是與處理 300 的各步驟對應之一部分複合基板的示意性截面

圖。處理 300 可用於形成例如大於 20:1 的高深寬比特徵，用於諸如場效電晶體之接觸結構的結構。另外，處理 300 可有利地用於蝕刻其他類型的結構。

處理 300 開始於文字塊 302，其中藉由將基板 214 傳送（即，提供）到蝕刻處理室（例如，第 2 圖中描述的蝕刻室 200）。在第 4A 圖中描述的實施例中，基板 214 具有膜疊層 400，該膜疊層具有設置於介電層 404 上之圖案化的遮罩層 406。該圖案化的遮罩層 406 具有暴露出部分下部介電層 404 的開口 408 用於蝕刻。基板 214 可以是半導體基板、矽晶圓、玻璃基板等中的任何一種。

在一個實施例中，遮罩層 406 可以是硬遮罩，光阻遮罩或者上述之組合。遮罩層 406 用作蝕刻遮罩用於以所欲之深寬比來蝕刻介電層 404 中的特徵 410。在此描述的特徵 410 包括溝槽、通孔、開口等。在一個實施例中，遮罩層 406 可以是選自矽、氧化矽、氮化矽、氮氧化矽、碳化矽、非晶矽和其組合構成之群組的材料。在此描述的一個示例性實施例中，遮罩層 406 是非晶碳層。非晶碳層的一個實例是 Advanced Patterning FilmTM (APF)，其可從 Applied Materials 公司獲得。介電層 404 可以是介電氧化物層。用於介電層的其他合適的材料包括未摻雜矽玻璃 (USG) (諸如，氧化矽或者 TEOS)、硼矽酸鹽玻璃 (BSG)、磷矽酸鹽玻璃 (PSG)、硼磷矽酸鹽玻璃 (BPSG) 及其組合。在此描述的一個示例性實施例中，介電層 404 是未摻雜的矽玻璃 (USG) 層。在一個實施

例中，介電層 404 具有約 3000Å 至約 15000Å 之間的厚度、例如在約 4000Å 至約 12000Å 之間、例如為約 10000Å 的厚度。

在文字塊 304 中，將包括氟和碳基氣體以及氟化矽氣體的氣體混合物供應到蝕刻室中以非等向性蝕刻設置於其中的基板 214。在蝕刻期間，藉由氣體混合物產生的電漿將氟和碳氣體以及氟化矽氣體離解成反應蝕刻物種。來自氟化矽氣體的矽離子與來自氣體混合物中的氟和碳氣體之一部分碳離子反應，在介電層 404 中蝕刻之特徵 410 的蝕刻表面(例如，側壁)上形成導電含矽聚合物，如第 4B 圖中所示。由於在蝕刻期間矽離子可較通常用於保護介電層 404 之蝕刻表面(例如，側壁)的碳基聚合物提供更多的電子，因此含矽聚合物 416 的導電特性有助於在蝕刻反應期間發生電子轉移過程。導電含矽聚合物 416 將離子與/或電子傳導至特徵 410 更深的部分，如通過箭頭 418 所示。導電聚合物層 416 還可以降低電荷在介電層 404 特徵 410 中的堆積和生長，由此防止特徵被關閉、窄化、變弓形或者進一步干擾蝕刻處理。導電含矽聚合物 416 改善了蝕刻之特徵 410 中的粒子軌道，從而利於在介電層 404 中的深處形成具有高深寬比的特徵 410。

在蝕刻期間，遮罩層 406 還可能受到來自所供應的氣體混合物之氟離子的侵蝕。這樣，藉由添加氟化矽氣體到氟和碳基氣體混合物中，來自氟化矽氣體的矽離子可

有效地與遮罩層 406 反應以在遮罩層 406 的上表面上形成強的保護層 414。在遮罩層 406 是非晶碳層的實施例中，矽離子與遮罩層 406 中的碳元素反應，從而在遮罩層 406 的上表面上形成堅固的碳化矽層，由此保護遮罩層 406 在高深寬比特徵 410 形成期間不受侵蝕。

在一個實施例中，在氣體混合物中供應的氟化矽氣體選自 SiF_4 、 SiCl_4 等構成的群組。在氣體混合物中供應的氟和碳氣體選自 CF_4 、 CHF_3 、 C_4F_8 、 C_2F_6 、 C_4F_6 、 C_5F_8 、 CH_2F_2 等構成的群組。惰性氣體可選擇性地與氣體混合物一起供應以有助於將氣體混合物運載到蝕刻室中。惰性氣體的適當實例包括 N_2 、Ar、He 和 Kr 氣體。

調節幾個處理參數同時將氣體混合物供應到蝕刻室中。在一個實施例中，調節室的壓力至約 10 mTorr 至約 60 mTorr 之間，例如約 20 mTorr。施加 RF 源功率以保持由第一處理氣體形成的電漿。例如，將約 200 瓦特至約 1000 瓦特的功率提供到電感耦合天線源以保持蝕刻室內部的電漿。氟和碳氣體以約 20 sccm 至約 100 sccm 之間的速度流入到室中。氟化矽氣體以約 10 sccm 至約 50 sccm 之間的速度流入到室中。惰性氣體以約 200 sccm 至約 1000 sccm 之間的速度流入到室中。基板溫度保持在約 20°C 至約 80°C 之間。

另外，可控制供應到氣體混合物中的氟和碳氣體與氟化矽氣體的比率。在一個實施例中，氟和碳氣體與氟化矽氣體的氣體比率被控制在約 1:0.15 至約 1:0.5 之間，

例如為約 1:0.25。

在文字塊 306 中，隨著一個特徵 410 達到所欲深度、到達任選的下部層與/或基板 214，蝕刻處理的終點可以通過任意合適方法來確定。例如，可藉由監控光發射、預定時間周期的終止或者通過確定該被蝕刻層已經被充分去除的另一指示來確定終點。

如第 4C 圖中所示，具有所欲深寬比的特徵 410 形成在基板 214 上。在一個實施例中，形成在基板 214 上的特徵 410 的深寬比大於約 20:1。在一個實施例中，利用處理 300 以形成具有特徵 410 的接觸結構，深寬比大於約 20:1 的特徵 410 形成在介電層 404 中作為設置在基板 502 上場效應電晶體 504 中的接觸結構，如第 5 圖中所示。特徵 410 可填充或沉積有金屬材料以在基板上形成互聯結構。金屬材料的實例包括鎢 (W)、氮化鎢 (WN)、銅 (Cu)、鈦 (Ti)、鉭 (Ta)、鋁 (Al) 等。另外，處理 300 可用於製造生產積體電路的其他結構。

由此，本申請提供了蝕刻基板以形成深寬比大於 20:15 之特徵的改進方法。該方法有利地與附加的氟化矽氣體一起使用氟和碳基氣體混合物，以在蝕刻期間形成導電聚合物層，從而有效地提供形成於基板上的具有高深寬比之特徵的良好輪廓和尺寸控制。

雖然前述內容針對本發明的實施例，但是可設計出本發明其他的和進一步的實施例而不超出其基本範圍，且其範圍由以下的申請專利範圍來確定。

【圖式簡單說明】

通過以下結合附圖的詳細說明可容易理解本發明的教導，附圖中：

第 1A-1C 圖示出了用於製造高深寬比特徵之傳統製造順序的截面圖；

第 2 圖是根據本發明至少一實施例用於進行蝕刻處理之電漿處理設備的示意圖；

第 3 圖是根據本發明至少一實施例適於製造高深寬比特徵之方法的處理流程圖；

第 4A—4C 圖是根據第 3 圖的方法被蝕刻以形成高深寬比特徵之複合結構的順序截面圖；和

第 5 圖是在場效電晶體之接觸結構中具有通過本發明形成的高深寬比特徵之複合結構的截面圖。

爲了便於理解，可能的情況下，已經使用相同元件符號表示圖中共用的相同元件。將預期在一個實施例中的元件與/或處理步驟可有利地用在其他實施例中而不需特別說明。

但是，應當注意，由於本發明可允許其他等效的實施例，因此附圖僅示出了本發明的示範性實施例且因此不應認爲其限制了本發明的範圍。

【主要元件符號說明】

- | | | | |
|-------------|--------|-------------|--------|
| 102、214、502 | 基板 | 104、404 | 介電層 |
| 106、406 | 圖案化遮罩層 | 108、408 | 開口 |
| 110、410 | 特徵 | 112 | 下表面 |
| 114 | 副產物 | 116、412 | 底部 |
| 118 | 翹曲輪廓 | 200 | 室 |
| 212 | 線圈天線 | 216 | 底座 |
| 218、222 | RF 源 | 219、223 | 匹配網路 |
| 220 | 圓頂 | 224 | DC 功率源 |
| 225 | 電阻加熱器 | 227 | 節流閥 |
| 230 | 壁 | 234 | 電接地 |
| 236 | 真空泵 | 240 | 控制器 |
| 242 | 記憶體 | 244 | CPU |
| 246 | 支援電路 | 248 | 源 |
| 249 | 管道 | 250 | 氣體混合物 |
| 300 | 蝕刻處理 | 302、304、306 | 文字塊 |
| 400 | 膜疊層 | 414、416 | 聚合物 |
| 418 | 箭頭 | 504 | 電晶體 |

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫；惟已有申請案號者請填寫)

※申請案號：97142044

※申請日期：2008 年 10 月 31 日

※IPC 分類：

H01L 21/311 (2006.01)

一、發明名稱：(中文/英文)

在基板上形成高深寬比特徵之方法

METHODS FOR FORMING HIGH ASPECT RATIO FEATURES ON
A SUBSTRATE

二、中文發明摘要：

提供了一種在蝕刻處理中形成高深寬比應用之非等向性特徵的方法。在此描述的方法有利地促進具有高深寬比之特徵的輪廓和尺寸控制。在一個實施例中，非等向性蝕刻基板上之介電層的方法包括在蝕刻室中提供具有設置於介電層上之圖案化遮罩層的基板，供應至少包括含氟和碳氣體及氟化矽氣體的氣體混合物進入蝕刻室中，並在氣體混合物形成之電漿存在的情況下蝕刻介電層中之特徵。

三、英文發明摘要：

Methods for forming anisotropic features for high aspect ratio application in etch process are provided. The methods described herein advantageously facilitates profile and dimension control of features with high aspect ratios. In one embodiment, a method for anisotropic etching a dielectric layer on a substrate includes providing a substrate having a patterned mask layer disposed on a dielectric layer

in an etch chamber, supplying a gas mixture including at least a fluorine and carbon containing gas and a silicon fluorine gas into the etch chamber, and etching features in the dielectric layer in the presence of a plasma formed from the gas mixture.

七、申請專利範圍：

1. 一種以高深寬比非等向性蝕刻一基板上之一介電層的方法，包括：

在一蝕刻室中提供一具有一設置於一介電層上之圖案化遮罩層的基板；

供應一至少包括一含氟和碳氣體及一氟化矽氣體的氣體混合物進入該蝕刻室中；及

在該氣體混合物形成之一電漿存在的情況下蝕刻該介電層中之特徵。

2. 如申請專利範圍第 1 項所述之方法，其中該介電層係選自一由未摻雜矽玻璃（USG）、硼矽酸鹽玻璃（BSG）、磷矽酸鹽玻璃（PSG）、硼磷矽酸鹽玻璃（BPSG）及其組合構成的群組。

3. 如申請專利範圍第 1 項所述之方法，其中該圖案化遮罩層係選自一由矽、氧化矽、氮化矽、氮氧化矽、碳化矽、非晶碳和其組合構成的群組。

4. 如申請專利範圍第 1 項所述之方法，其中供應該氣體混合物的步驟更包括：

在該介電層之經蝕刻表面上形成一導電聚合物層。

5. 如申請專利範圍第 4 項所述之方法，其中該導電聚合物層是一含矽聚合物。

6. 如申請專利範圍第 4 項所述之方法，其中該導電聚合物層協助傳導該電漿產生的離子以非等向性蝕刻該介電層向下至該介電層的一底部。

7 如申請專利範圍第 1 項所述之方法，其中該含氟和碳的氣體及該氟化矽氣體是 SiF_4 和 SiCl_4 。

8. 如申請專利範圍第 1 項所述之方法，其中該含氟和碳的氣體係選自一由 CF_4 、 CHF_3 、 C_4F_8 、 C_2F_6 、 C_4F_6 、 C_5F_8 、 CH_2F_2 構成的群組。

9. 如申請專利範圍第 1 項所述之方法，其中供應該氣體混合物的步驟更包括：

與該氣體混合物一起供應一惰性氣體，其中該惰性氣體係選自一由 N_2 、 Ar 、 He 和 Kr 構成的群組。

10. 如申請專利範圍第 1 項所述之方法，其中供應該氣體混合物的步驟更包括：

以一約 20 sccm 與約 100 sccm 之間的流速供應該含氟和碳氣體；及

以一約 10 sccm 與約 50 sccm 之間的流速供應該氟化

矽氣體。

11. 如申請專利範圍第 10 項所述之方法，其中供應該氣體混合物的步驟更包括：

將一處理壓力保持在約 10 mTorr 與約 60 mTorr 之間；

將基板溫度控制在約 20°C 與約 80°C 之間；及

施加一約 200 瓦特和約 1000 瓦特之間的電漿功率。

12. 如申請專利範圍第 1 項所述之方法，其中蝕刻該介電層中之特徵的步驟更包括：

形成深寬比大於約 20:1 的至少一溝槽或通孔。

13. 如申請專利範圍第 1 項所述之方法，其中蝕刻該介電層中之特徵的步驟更包括：

形成一場效電晶體的一接觸結構。

14. 一種以高深寬比非等向性蝕刻一基板上之一介電層的方法，包括：

提供一具有一設置於一介電層上之圖案化非晶碳層的基板進入一蝕刻室中；

供應一至少包括一含氟和碳氣體及一氟化矽氣體的氣體混合物進入該蝕刻室中；及

在該氣體混合物形成之一電漿存在的情況下通過該非晶碳層中之開口將特徵的深寬比蝕刻至大於約 20:1。

15 如申請專利範圍第 14 項所述之方法，其中供應該氣體混合物的步驟更包括：

在該介電層之經蝕刻表面上形成一導電聚合物層。

16. 如申請專利範圍第 15 項所述之方法，更包括：

使該氟化矽氣體提供之矽元素與該非晶碳層反應以形成一保護層。

17. 如申請專利範圍第 15 項所述之方法，其中供應該氣體混合物的步驟更包括：

與該氣體混合物一起供應一惰性氣體進入該蝕刻室中，其中該惰性氣體係選自一由 N_2 、Ar、He 和 Kr 構成的群組。

18. 一種以高深寬比非等向性蝕刻一基板上之一介電層的方法，包括：

提供一具有一設置於一介電層上之圖案化非晶碳層的基板進入一蝕刻室中；

供應一至少包括一含氟和碳氣體及一氟化矽氣體的氣體混合物進入該蝕刻室中；

藉由該氣體混合物產生之一電漿將該介電層中之特徵的深寬比蝕刻至大於約 20:1；

在該些特徵之表面上形成一導電聚合物層同時進行

蝕刻；及

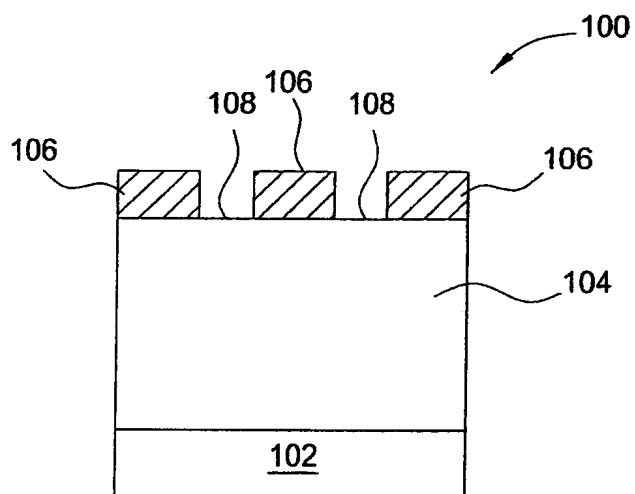
構造該些特徵作為場效電晶體的一接觸結構。

19. 如申請專利範圍第 18 項所述之方法，其中供應該氣體混合物的步驟更包括：

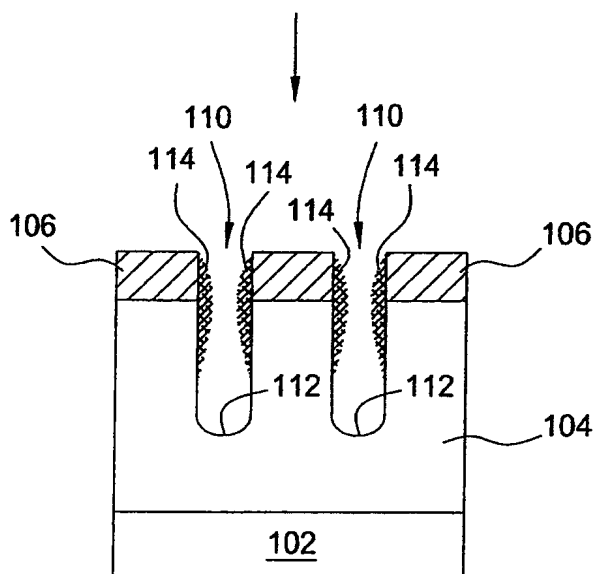
與該氣體混合物一起供應一惰性氣體進入該蝕刻室中，其中該惰性氣體係選自一由 H_2 、 N_2 、Ar、He 和 Kr 構成的群組。

20. 如申請專利範圍第 18 項所述之方法，其中該介電層係選自一由氧化矽、硼矽酸鹽玻璃 (BSG)、磷矽酸鹽玻璃 (PSG)、硼磷矽酸鹽玻璃 (BPSG) 及其組合構成的群組。

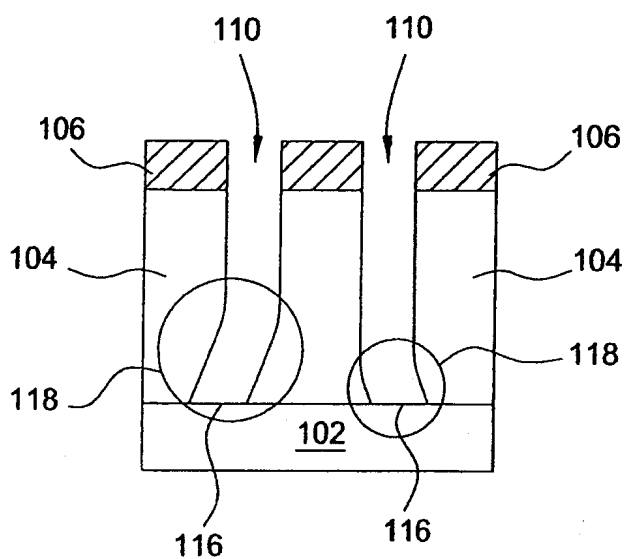
第1A圖
(先前技術)

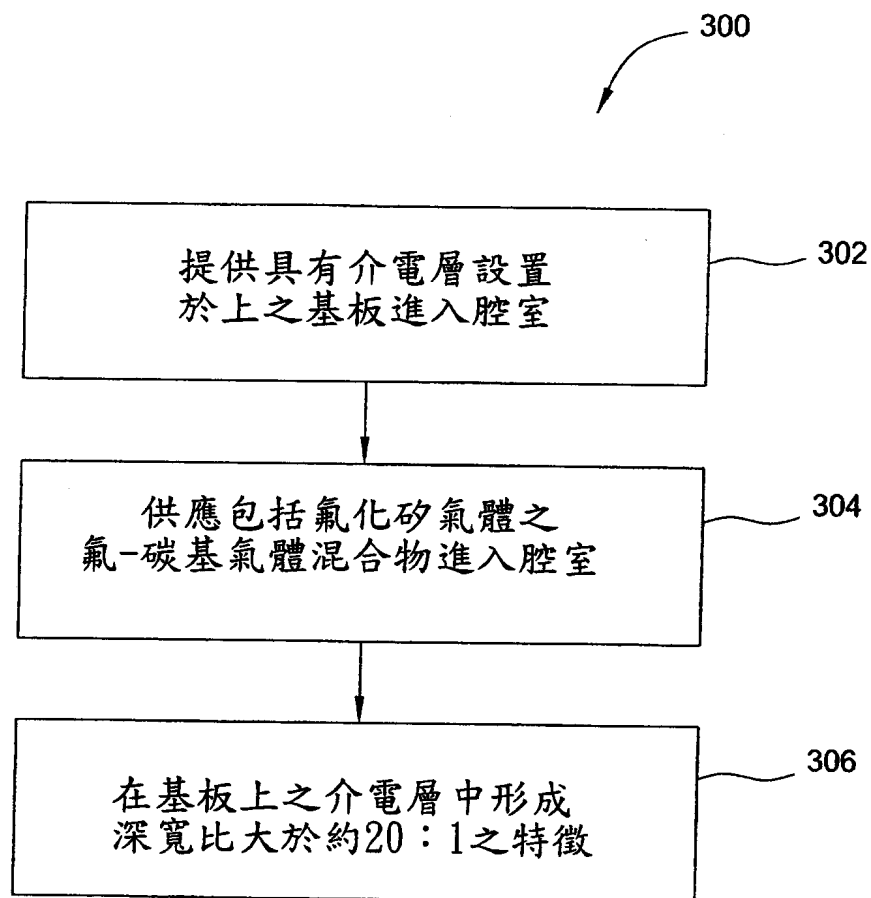


第1B圖
(先前技術)



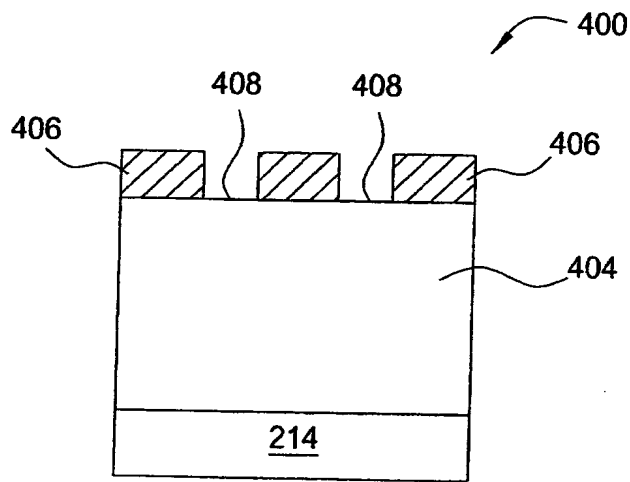
第1C圖
(先前技術)



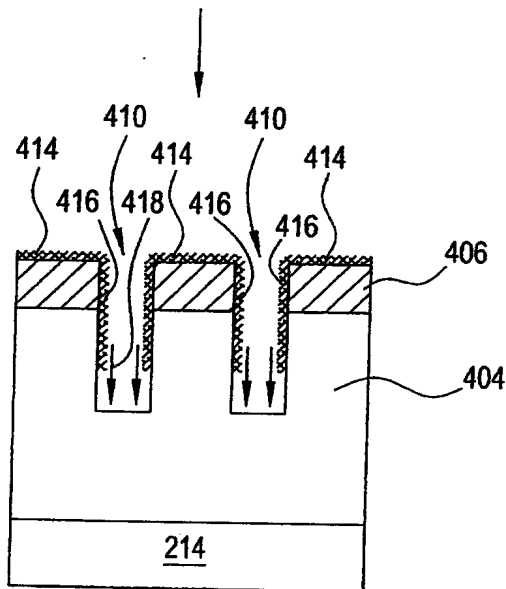


第3圖

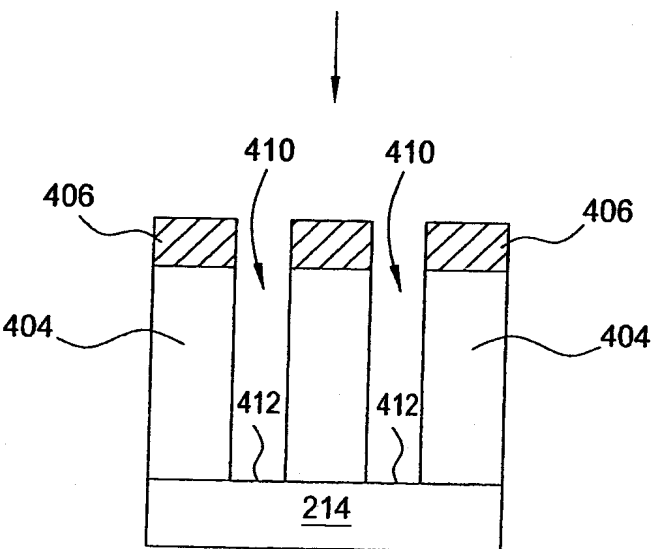
第4A圖

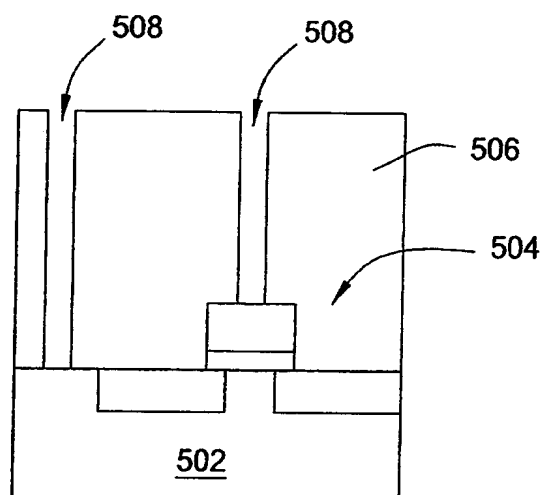


第4B圖



第4C圖





第5圖

四、指定代表圖：

(一)本案指定代表圖為：第(3)圖。

(二)本代表圖之元件符號簡單說明：

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無