



(51) 国際特許分類:

H02M 1/08 (2006.01) H03K 17/06 (2006.01)
H01L 25/07 (2006.01) H03K 17/08 (2006.01)
H01L 25/18 (2006.01) H03K 17/0814 (2006.01)
H03K 17/00 (2006.01) H03K 17/687 (2006.01)

(21) 国際出願番号: PCT/JP2020/003901

(22) 国際出願日: 2020年2月3日(03.02.2020)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2019-020839 2019年2月7日(07.02.2019) JP

(71) 出願人: ローム株式会社 (ROHM CO., LTD.)
[JP/JP]; 〒6158585 京都府京都市右京区西院
溝崎町 2 1 番地 Kyoto (JP).

(72) 発明者: ▲濱▼ 憲治(HAMA Kenji); 〒6158585
京都府京都市右京区西院溝崎町 2 1 番地
ローム株式会社内 Kyoto (JP).

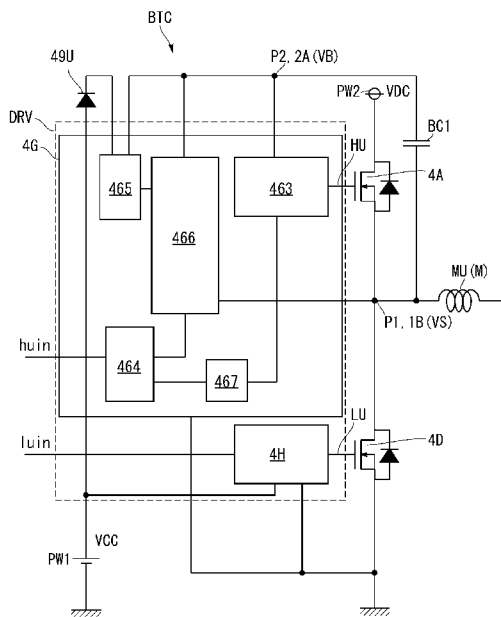
(74) 代理人: 臼井 尚, 外 (USUI Takashi et al.);
〒5430014 大阪府大阪市天王寺区玉造元町
2 番 3 2 - 1 3 0 1 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,

(54) Title: SWITCH DRIVE DEVICE

(54) 発明の名称: スイッチ駆動装置

[図3]
FIG.3

(57) Abstract: This switch drive device comprises a gate driver, a bootstrap circuit, a current limiter, and a current control unit. The gate driver drives an N type semiconductor switch element. The bootstrap circuit includes a boot capacitor and a boot diode, and applies a voltage to the gate driver. The current limiter limits the current supplied to the boot capacitor. The current control unit controls the operation of the current limiter. The current limiter is provided on a path via which the boot capacitor and the boot diode are made continuous.

(57) 要約: スイッチ駆動装置は、ゲートドライバと、ブートストラップ回路と、電流制限部と、電流制御部とを備える。前記ゲートドライバは、N型半導体スイッチ素子を駆動する。前記ブートストラップ回路は、ブートキャパシタおよびブートダイオードを含み、前記ゲートドライバに電圧を印加する。前記電流制限部は、前記ブートキャパシタに供給される電流を制限する。前記電流制御部は、前記電流制限部の動作を制御する。前記電流制限部は、前記ブートキャパシタと前記ブートダイオードとを導通させる経路に設けられている。

DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

明 細 書

発明の名称：スイッチ駆動装置

技術分野

[0001] 本開示は、スイッチ駆動装置に関する。

背景技術

[0002] 従来、スイッチングレギュレータやモータドライバとして用いられるスイッチ駆動装置が知られている。このような駆動装置は、たとえば、直列に接続された2つの半導体スイッチ素子（上側スイッチ素子および下側スイッチ素子）を含む出力回路（ハーフブリッジ回路）を備えており、上側スイッチ素子が駆動電源に接続されている。また従来、このような上側スイッチ素子のオン時における十分な駆動電圧を得るために、ハーフブリッジ回路にブートストラップ回路を組み合わせる場合がある（例えば特許文献1参照）。ブートストラップ回路は、ブートキャパシタを備えており、このブートキャパシタの充電電圧により、上側スイッチ素子のゲート・ソース間電圧（ゲート電圧）が確保される。

先行技術文献

特許文献

[0003] 特許文献1：特開2016-82281号公報

発明の概要

発明が解決しようとする課題

[0004] 従来のスイッチ駆動装置は、構成によっては、ブートキャパシタの充電電圧が、上側スイッチ素子に許容されるゲート電圧（許容ゲート電圧）よりも高くなる（ブートキャパシタが過充電になる）場合がある。しかしながらこのような場合、スイッチ素子のゲートに入力される信号が、許容ゲート電圧よりも大きくなり、スイッチ素子の動作不良等、不具合の発生の原因になる可能性がある。

[0005] 上記した事情に鑑み、本開示は、スイッチ素子を確実に安定して駆動可

能とするスイッチ駆動装置を提供することをその課題とする。

課題を解決するための手段

[0006] 本開示に基づき提供されるスイッチ駆動装置は、N型半導体スイッチ素子を駆動するゲートドライバと、ブートキャパシタおよびブートダイオードを含み且つ前記ゲートドライバに電圧を印加するブートストラップ回路と、前記ブートキャパシタに供給される電流を制限する電流制限部と、前記電流制限部の動作を制御する電流制御部と、を備える。前記電流制限部は、前記ブートキャパシタと前記ブートダイオードとを導通させる経路に設けられている。

発明の効果

[0007] 上記構成によれば、N型半導体スイッチ素子を適切に駆動することができる。

[0008] 本開示のその他の特徴および利点は、添付図面を参照して以下に行う詳細な説明によって、より明らかとなろう。

図面の簡単な説明

[0009] [図1]第1実施形態に係るスイッチ駆動装置が用いられたモータ駆動装置を示す概略図である。

[図2]第1実施形態に係るスイッチ駆動装置を備えた電力供給部のブロック図である。

[図3]第1実施形態に係るスイッチ駆動装置のドライバ回路の概略構成を示すブロック図である。

[図4]第1実施形態に係るスイッチ駆動装置の出力動作を示すタイミングチャートである。

[図5]第1実施形態に係るスイッチ駆動装置の上側ドライバ回路の一例の回路図である。

[図6]第1実施形態に係るスイッチ駆動装置を示す斜視図である。

[図7]第1実施形態に係るスイッチ駆動装置を示す平面図である。

[図8]第1実施形態に係るスイッチ駆動装置を示す底面図である。

[図9]第1実施形態に係るスイッチ駆動装置を示す要部平面図である。

[図10]第1実施形態に係るスイッチ駆動装置を示す要部拡大平面図である。

[図11]第1実施形態に係るスイッチ駆動装置の基板を示す平面図である。

[図12]図9のX I I - X I I 線に沿う断面図である。

[図13]図9のX I I I - X I I I 線に沿う断面図である。

[図14]第1実施形態に係るスイッチ駆動装置の半導体チップを示す要部拡大断面図である。

[図15]第1実施形態に係るスイッチ駆動装置の上側ドライバ回路を構成する集積回路の概略構成を示す概略図である。

[図16]第1実施形態に係るスイッチ駆動装置の第1変形例を示す平面図である。

[図17]第1実施形態に係るスイッチ駆動装置の第2変形例の上側ドライバ回路の回路図である。

[図18]第2実施形態に係るスイッチ駆動装置を備えた電力供給部のブロック図である。

[図19]第2実施形態に係るスイッチ駆動装置の上側ドライバ回路の一例の回路図である。

[図20]第2実施形態に係るスイッチ駆動装置を示す平面図である。

発明を実施するための形態

[0010] 以下、本開示の好ましい実施の形態につき、図面を参照して具体的に説明する。

[0011] 本開示における「第1」、「第2」、「第3」等の用語は、単にラベルとして用いたものであり、必ずしもそれらの対象物に順列を付することを意図していない。

[0012] <第1実施形態>

図1は、本開示の第1実施形態に係るスイッチ駆動装置が用いられたモータ駆動装置を示す概略図である。同図に示されたモータ駆動装置MMCは、モータMを駆動する。モータMは、たとえば、3相交流モータである。モータ

タMは、後述のU相コイルMU、V相コイルMV及びW相コイルMWを備える。本実施形態においては、各コイルMU、MV、MWは、スター結線で結線されているが、これに限定されず、デルタ結線であってもよい。モータ駆動装置MMCは、モータコントロールユニットMCUと、電力供給部PSとを備える。

[0013] モータコントロールユニットMCUは、論理回路（図示略）を含む。モータコントロールユニットMCUは、モータMからのロータの位置情報に基づいて、モータMの各相（U相、V相、W相）のコイルに適切なタイミングで通電制御を行うための各相の通電制御信号を生成する。また、モータコントロールユニットMCUは、モータMの回転方向の切り替え時及び回転速度の変更時等のときに、励磁相切替タイミングを変更する。

[0014] 電力供給部PSは、モータコントロールユニットMCUから受け取った、各相の通電制御信号に基づくタイミングでモータM各相のコイルに駆動用の電力（電流）を供給する。

[0015] 図2は、第1実施形態に係るスイッチ駆動装置を備えた電力供給部PSのブロック図である。図1、図2に示すように、電力供給部PSは、スイッチ駆動装置A1と、ブートストラップ回路BTCとを備える。スイッチ駆動装置A1は、ドライバ回路DRVと、パワースイッチ回路PSWとを含む。

[0016] 図2に示すように、スイッチ駆動装置A1では、ドライバ回路DRV、パワースイッチ回路PSWおよびブートストラップ回路BTCを構成するダイオード49U、49V、49Wが、一つのパッケージ7内に含まれている。本実施形態においては、ブートダイオード49U、49V、49Wは、パッケージ7内に含まれているが、これに限定されず、パッケージ7の外部に設けられてもよい。

[0017] 図2に示すように、電力供給部PSは、第1電源PW1と第2電源PW2とに接続される。第1電源PW1は、ドライバ回路DRVの制御電圧VCC（例えば10V～25V）を供給する。第2電源PW2は、モータMを駆動するための駆動電圧VDC（300V、600V等）を供給する。

- [0018] パワースイッチ回路PSWは、6個のトランジスタ4A～4F（スイッチ素子）を備える。6個のトランジスタ4A～4Fとして、例えば、パワーMOSFETが採用される。パワーMOSFETが作りこまれる半導体基板は、例えば、シリコンカーバイド（SiC）を用いることができる。本実施形態においては、トランジスタ4A～4Fは、SiC-MOSFETである。なお、トランジスタ4A～4Fは、いずれも、N型MOSFETである。
- [0019] パワースイッチ回路PSWでは、トランジスタ4Aのソースとトランジスタ4Dのドレインとが接続されている。トランジスタ4Aのドレインは、第2電源PW2と接続される。トランジスタ4Dのソースは、接地点に接続されている。なお、トランジスタ4Dは、電流検出用の抵抗を介して接地点に接続されていてもよい。トランジスタ4Aのソースとトランジスタ4Dのドレインとの接続点には、モータMのU相コイルMUが接続されている。
- [0020] トランジスタ4Bおよびトランジスタ4Eは、トランジスタ4Aおよびトランジスタ4Dと同様に結線されている。トランジスタ4Bのソースとトランジスタ4Eのドレインとの接続点には、モータMのV相コイルMVが接続されている。トランジスタ4Cおよびトランジスタ4Fは、トランジスタ4Aおよびトランジスタ4Dと同様に結線されている。トランジスタ4Cのソースとトランジスタ4Fのドレインとの接続点には、モータMのW相コイルMWが接続されている。
- [0021] 本開示では、パワースイッチ回路PSWの第2電源PW2側のトランジスタ4A、4B、4Cを上側トランジスタ（上側スイッチ素子）と称し、接地点側のトランジスタ4D、4E、4Fを下側トランジスタ（下側スイッチ素子）と称する。
- [0022] ドライバ回路DRVは、上側ドライバチップ4Gと、下側ドライバチップ4Hとを備える。上側ドライバチップ4Gは、上側トランジスタ4A、4B、4Cの各ゲートと接続し、各ゲートに対してそれぞれ、駆動信号HU、HV、HWを出力する回路を有する。上側トランジスタ4A、4B、4Cは、駆動信号HU、HV、HWの電圧レベルがHレベルのときに、ONになる。

下側ドライバチップ4 Hは、下側トランジスタ4 D、4 E、4 Fの各ゲートと接続し、各ゲートにそれぞれ、駆動信号L U、L V、L Wを入力する回路を有する。下側トランジスタ4 D、4 E、4 Fは、駆動信号L U、L V、L Wの電圧レベルがHレベルのときに、ONになる。電圧レベルがHレベルであるとは、予め決められた電圧よりも高い電圧状態であることを示す。Lレベルは、予め決められた電圧よりも低い電圧状態であることを示す。

[0023] 例えば、トランジスタ4 Aおよびトランジスタ4 EをON、他のトランジスタをOFFにすることで、第2電源PW2の駆動電圧VDCは、U相コイルMUおよびV相コイルMVに印加される。すなわち、U相コイルMUからV相コイルMVに向かう電流が流れる。このように、ドライバ回路DRVからの駆動信号により、トランジスタ4 A～4 FのONとOFFのタイミングを切り替える。これにより、各相のコイルMU、MV、MWに所望のタイミングで電流を通电し、コイルを励磁し、モータMを回転駆動する。

[0024] 図2に示すように、上側ドライバチップ4 Gおよび下側ドライバチップ4 Hは、第1電源PW1からの制御電圧VCCの供給を受けて動作する。上側ドライバチップ4 Gおよび下側ドライバチップ4 Hは、モータコントロールユニットMCUと接続されており、モータコントロールユニットMCUから、通電制御信号huin, hvin, hwin, luin, lvin, lw inが入力される。通電制御信号huin, hvin, hwin, luin, lvin, lw inは、トランジスタ4 A～4 Fの通電制御を行うための信号である。通電制御信号huin, hvin, hwinは、上側ドライバチップ4 Gに入力し、通電制御信号luin, lvin, lw inは下側ドライバチップ4 Hに入力する。

[0025] ドライバ回路DRVは、トランジスタ4 Aのゲートに駆動信号HU、トランジスタ4 Dのゲートに駆動信号LUを入力する。同様に、トランジスタ4 Bのゲートに駆動信号HV、トランジスタ4 Eのゲートに駆動信号LVを入力する。トランジスタ4 Cのゲートに駆動信号HW、トランジスタ4 Fのゲートに駆動信号LWを入力する。

[0026] ブートストラップ回路B T Cは、上側ドライバチップ4 Gに対して、上側トランジスタ4 A、4 B、4 Cの駆動に必要な電圧を供給する回路である。例えば、第1電源PW1と上側トランジスタ4 Aのソースとの間をつなぐ回路であり、第1電源PW1側から、ブートダイオード4 9 UとブートキャパシタB C 1とが直列に接続されている。上側ドライバチップ4 Gは、ブートダイオード4 9 UとブートキャパシタB C 1の接続点の電圧を上側トランジスタ4 Aの駆動に必要な電圧として、取得している。ブートストラップ回路B T Cには、第1電源PW1とブートダイオード4 9 Uとの間に、所定の電流値の電流を発生させるための抵抗が配置されてもよい。

[0027] ブートストラップ回路B T Cは、上側トランジスタ4 Bに対応するブートダイオード4 9 VとブートキャパシタB C 2を備え、上側ドライバチップ4 Gは、駆動に必要な電圧を取得する。ブートストラップ回路B T Cは、上側トランジスタ4 Cに対応するブートダイオード4 9 WとブートキャパシタB C 3を備え、上側ドライバチップ4 Gは、駆動に必要な電圧を取得する。

[0028] 次に、ドライバ回路の詳細についてさらに説明する。スイッチ駆動装置A 1のドライバ回路D R Vには、トランジスタ4 Aおよびトランジスタ4 Dを駆動する回路、トランジスタ4 Bおよびトランジスタ4 Eを駆動する回路、トランジスタ4 Cおよびトランジスタ4 Fを駆動する回路をそれぞれ備える。これらのトランジスタを駆動する回路は、それぞれ同じ構成を有する。そのため、以下の説明では、トランジスタ4 Aおよびトランジスタ4 Dを駆動する回路部分をドライバ回路D R Vとして説明する。トランジスタ4 Aに対応するブートダイオード4 9 UおよびブートキャパシタB C 1を含む回路を、ブートストラップ回路B T Cとして説明する。トランジスタ4 Aを上側トランジスタ4 A、トランジスタ4 Dを下側トランジスタ4 Dとする。上側トランジスタ4 Aのソースと下側トランジスタ4 Dのドレインとの接続点を第1点P 1とし、ブートストラップ回路B T Cのブートダイオード4 9 UのカソードとブートキャパシタB C 1との接続点を第2点P 2とする。

[0029] 図3は、ドライバ回路の概略構成を示すブロック図である。図3に示すド

ライバ回路DRVは、上側ドライバチップ4Gと、下側ドライバチップ4Hとを含む。スイッチ駆動装置A1において、下側ドライバチップ4Hは、従来公知のスイッチ駆動装置に用いられているドライバ回路と同じ構成である。そのため、下側ドライバチップ4Hの構成および動作についての詳細な説明は省略する。

[0030] 図3に示すように、上側ドライバチップ4Gには、上側ゲートドライバ463と、入力信号制御回路464と、電流制限部465と、電流制御部466と、高耐圧レベルシフト回路467とを備える。

[0031] 入力信号制御回路464は、モータコントロールユニットMCUからの通電制御信号（ここでは、`huin`）を、高耐圧レベルシフト回路467を介して、上側ゲートドライバ463に入力させる。

[0032] 上側ゲートドライバ463は、入力信号制御回路464から入力される信号に基づいて、上側トランジスタ4Aを駆動する駆動信号HUを生成し、上側トランジスタ4Aのゲートに対して出力する。

[0033] 上側ゲートドライバ463は、上側トランジスタ4Aの駆動に必要な電圧を、ブートダイオード49UとブートキャパシタBC1から成るブートストラップ回路BTCから取得する。ブートストラップ回路BTCは、第1電源PW1から供給される電流で、ブートキャパシタBC1を充電する。ブートキャパシタBC1の両端を、例えば、ゲート閾値電圧と同じかそれよりも大きい電圧に充電する。このようにすることで、第1点P1の電圧VSにかかわらず、第2点P2の電圧VBを、第1点P1の電圧VSよりもブートキャパシタBC1の充電電圧分だけ高い電圧とすることができる。上側ゲートドライバ463が第2点P2の電圧VBを取得することで、上側トランジスタ4Aの駆動に必要な電圧を取得できる。

[0034] 電流制限部465は、第1電源PW1からブートキャパシタBC1に繋がる回路上に設けられる。本実施形態においては、電流制限部465は、ブートダイオード49UのカソードとブートキャパシタBC1との間に設けられる。電流制限部465は、電流制御部466からの信号（電流制限信号）に

従って、第1電源PW1からブートキャパシタBC1に供給される電流を制限する。このように、電流制限部465によって、ブートキャパシタBC1の両端間電圧（充電電圧）を調整（制限）する。電流制限部465の詳細な構成については後述する。

[0035] スイッチ駆動装置A1の動作について、図4を参照しながら説明する。図4は、スイッチ駆動装置A1のU相における出力動作（後述のモード2における挙動）を示すタイミングチャートであり、上から順に、通電制御信号 h_{uin} および l_{uin} と電圧VSが示されている。本図中において、 V_{sd} は下側トランジスタ4Dのソース・ドレイン間電圧を示しており、 V_f は下側トランジスタ4Dに付随する寄生ダイオードの順方向降下電圧を示している。V相およびW相の出力動作もU相と同様であり、本図中の通電制御信号 h_{uin} および l_{uin} を、それぞれ、通電制御信号 h_{vin} および l_{vin} 、または、通電制御信号 h_{win} および l_{win} と読み替えれば足りる。なお、本図では、説明を簡単とするために遅延時間が無視されている。

[0036] スイッチ駆動装置A1において、上側トランジスタ4Aと下側トランジスタ4Dは相補的に動作するように制御される。時刻 $t_3 \sim t_4$ や時刻 $t_7 \sim t_8$ で示したように、上側トランジスタ4AがON（ $h_{uin}=H$ ）のときには下側トランジスタ4DがOFF（ $l_{uin}=L$ ）となり、時刻 $t_1 \sim t_2$ 、時刻 $t_5 \sim t_6$ 、および、時刻 $t_9 \sim t_{10}$ で示したように、下側トランジスタ4DがON（ $l_{uin}=H$ ）のときには上側トランジスタ4AがOFF（ $h_{uin}=L$ ）となるように制御される。なお、上側トランジスタ4Aと下側トランジスタ4Dとの間に貫通電流が流れると、両トランジスタの劣化や破損の原因となる。そのため、例えば、時刻 $t_2 \sim t_3$ 、時刻 $t_4 \sim t_5$ 、時刻 $t_6 \sim t_7$ 、および、時刻 $t_8 \sim t_9$ で示したように、上側トランジスタ4AがONから下側トランジスタ4DがONに切り替わるときには、上側トランジスタ4Aと下側トランジスタ4Dの両方がOFF（ $h_{uin}=l_{uin}=L$ ）となるデッドタイムが設定される。

[0037] 以上のように動作するスイッチ駆動装置A1において、上側トランジスタ

4 AをONにし、下側トランジスタ4 DをOFFにすることで、第2電源PW2から負荷であるU相コイルMUに電圧が印加される（すなわち、電流が供給される）。このとき、第1点P1の電圧VSは、第2電源PW2の駆動電圧VDCとほぼ同じ電圧（すなわち、約300V）となる場合がある。

[0038] ブートストラップ回路BTCによって、上側ゲートドライバ463が接続される第2点P2の電圧VBは、第1点P1の電圧VSよりも、ブートキャパシタBC1の充電による両端間電圧（以下、充電電圧VBS）分だけ高い電圧になる。例えば、第1点P1の電圧VSが、0V〜300Vで推移する場合、ブートキャパシタBC1の充電電圧を18Vとすると、第2点P2の電圧VBは、およそ18V〜318Vで推移する。

[0039] 上側ゲートドライバ463は、第2点P2から電圧VBの供給を受けることで、上側トランジスタ4Aを駆動可能な電圧を常に取得可能である。この場合、ブートキャパシタBC1は、フローティング電源としての役割を果たす。ブートキャパシタBC1は、ゲート閾値電圧よりも高い電圧まで充電可能な構成を有している。

[0040] 以下、ブートキャパシタBC1の充電について説明する。まず、本開示のスイッチ駆動装置A1とは異なり、電流制限部465を備えないものとして説明する。スイッチ駆動装置A1において、下側トランジスタ4Dの順方向にモータ電流が流れる場合をモード1、下側トランジスタ4Dのボディダイオードがオンの場合（下回生時の場合）をモード2とする。ブートキャパシタBC1は、モード1およびモード2のときに充電される。

[0041] モード1のとき、U相コイルMUには、モータMの中性点から第1点P1および下側トランジスタ4Dを介して接地端に向かうモータ電流IMが流れる。このとき、第1点P1の電圧VSは、接地点電位と同じ又は略同じ電圧（0V）となる。実際には、下側トランジスタ4Dのオン抵抗や電流検出抵抗による抵抗成分Rがあるので、 $IM \times R$ だけ0Vよりも高い電圧となる。このため、ブートキャパシタBC1の両端間電圧は、第1電源PW1の制御電圧VCCと略同じであり、この状態で、ブートキャパシタBC1は、電圧

VCCまで充電される。より正確には、ブートキャパシタBC1の充電電圧をVBSとし、ブートダイオード49Uの順方向降下電圧をVFBOOTとし、下側トランジスタ4Dのオン抵抗値をRonとし、モータ電流をIMとすると、 $VBS = VCC - VFBOOT - Ron \times IM$ となる。モード1では、第2点P2の電圧VBが上述の充電電圧VBS以下になった場合に充電される。

[0042] 次に、モード2について説明する。図3に示したように、上側トランジスタ4A、下側トランジスタ4Dは、寄生ダイオード（ボディダイオード）を含む。下側トランジスタ4Dの寄生ダイオードによる順方向降下電圧をVfとする。モード2でモータMが回生運転されると、U相コイルMUには、第1点P1から中性点に向かってモータ電流が流れる。このとき、上側トランジスタ4Aは、OFFであるため、第2電源PW2から電流は流れない。下側トランジスタ4DはOFFであるが寄生ダイオードを介して電流が流れる。このため、第1点P1の電圧VSは、接地電圧よりも低い $-Vf$ となる。これにより、ブートキャパシタBC1の両端間電圧は、ほぼ $(VCC + Vf)$ となる。正確には、 $VBS = VCC - VFBOOT + Vf$ まで充電される。このように、ブートキャパシタBC1の充電電圧VBSは、モード1のときよりもモード2のときの方が大きい。

[0043] ブートキャパシタBC1の両端間電圧 $(VCC + Vf)$ が、上側トランジスタ4Aにおいて、許容されるゲート・ソース間電圧（許容ゲート電圧とする）よりも高くなる場合がある。ブートキャパシタBC1の両端間電圧 $(VCC + Vf)$ が許容ゲート電圧よりも高くなると、上側トランジスタ4Aの劣化や破損の原因になりうる。本開示において、過充電状態とは、たとえば、ブートキャパシタBC1の充電電圧VBSが、上側トランジスタ4Aの許容ゲート電圧よりも高い電圧になるまで充電された状態をいう。特に、SiCベースのトランジスタは、これに付随する寄生ダイオードの順方向降下電圧Vfが高いので、過充電状態を生じやすい。

[0044] 本実施形態のスイッチ駆動装置A1においては、上側ドライバチップ4G

は、ブートダイオード49UからブートキャパシタBC1に到る回路に電流制限部465を備えている。電流制限部465は、ブートキャパシタBC1に供給される電流を制限して、ブートキャパシタBC1が過充電状態にならないように制御する。

[0045] 次に、上側ドライバチップ4Gについて説明する。図5は、スイッチ駆動装置A1に用いられる上側ドライバチップ4Gの一例の回路図である。上述したように、ブートキャパシタBC1の過充電状態は、ブートキャパシタBC1の両端間電圧($V_{CC} + V_f$)が大きくなりすぎるために発生する。接続される第1電源PW1の制御電圧VCCが大きくなると、小さい場合に比べてブートキャパシタBC1は過充電になりやすい。そこで、スイッチ駆動装置A1では、上側ドライバチップ4Gが、異なる電源電圧の接続された場合でも、ブートキャパシタBC1が過充電にならないような構成を備えている。

[0046] 次に、上側ドライバチップ4Gの詳細について説明する。図5に示すように、上側ドライバチップ4Gは、上側ゲートドライバ463と、入力信号制御回路464と、電流制限部465と、電流制御部466と、高耐圧レベルシフト回路467とを備える。電流制御部466は、電流制限部465に信号を送り、電流制限部465を駆動して、ブートダイオード49UとブートキャパシタBC1との間に電圧降下を発生させてブートキャパシタBC1を充電するときの電圧を下げる。換言すると、電流制限部465は、ブートキャパシタBC1を充電する電流を制限する。

[0047] 入力信号制御回路464には、モータコントロールユニットMCU（図1等参照）から、通電制御信号h u i nが入力される。図5に示すように、入力信号制御回路464は、通電制御信号h u i nをL信号又はH信号に変換するインバータ（シュミットバッファ）4641を備える。また、入力信号制御回路464は、レベルシフト回路4642およびパルスジェネレータ4643を備える。レベルシフト回路4642は、インバータ4641から出力される信号の電圧レベルを上げる機能を有する。これにより、上側ドライ

バチップ4 Gでの信号の取り扱いが容易になる。パルスジェネレータ4 6 4 3は、レベルシフト回路4 6 4 2から出力された信号に基づいて、セットパルス信号とリセットパルス信号を出力する機能を有する。

[0048] パルスジェネレータ4 6 4 3から出力されるセットパルス信号とリセットパルス信号は、高耐圧レベルシフト回路4 6 7に入力する。高耐圧レベルシフト回路4 6 7は、トランジスタ4 6 7 1、トランジスタ4 6 7 2、抵抗4 6 7 3および抵抗4 6 7 4を備える。トランジスタ4 6 7 1およびトランジスタ4 6 7 2は、N型MOSFETであり、高耐圧トランジスタである。トランジスタ4 6 7 1のドレインは、抵抗4 6 7 3を介して第2点P 2又は第2点P 2と同電位の点に接続される。トランジスタ4 6 7 1のソースは、図示しない抵抗を介して接地点に接続され、ゲートには、パルスジェネレータ4 6 4 3からのパルス信号が入力される。トランジスタ4 6 7 2のドレインは、抵抗4 6 7 4を介して第2点P 2又は第2点P 2と同電位の点に接続される。トランジスタ4 6 7 2のソースは、図示しない抵抗を介して接地点に接続され、ゲートには、パルスジェネレータ4 6 4 3からのパルス信号が入力される。トランジスタ4 6 7 1と抵抗4 6 7 3を含む回路（＝セットパルス信号を出力する回路）と、トランジスタ4 6 7 2と抵抗4 6 7 4を含む回路（＝リセットパルス信号を出力する回路）は、それぞれの信号線が互いに対称になるように配置されている。トランジスタ4 6 7 1のドレインと抵抗4 6 7 3との接続点およびトランジスタ4 6 7 2のドレインと抵抗4 6 7 4との接続点は、それぞれ、上側ゲートドライバ4 6 3の入力段を形成するインバータ（図示略）への入力信号レベルを所定値以下に制限するクランプ回路4 6 3 1（図1 5参照）に接続される。

[0049] 高耐圧レベルシフト回路4 6 7においては、セットパルス信号とリセットパルス信号それぞれの信号線は、互いに対称になるように敷設されている。例えば、トランジスタ4 6 7 1のドレインと抵抗4 6 7 3との接続点からクランプ回路4 6 3 1までの長さ（例えばセットパルス信号配線の長さ）と、トランジスタ4 6 7 2のドレインと抵抗4 6 7 4との接続点からクランプ回

路4631までの長さ（例えばリセットパルス信号配線の長さ）は同じ長さ又は略同じ長さである。トランジスタ4671および抵抗4673のペアと、トランジスタ4672および抵抗4674のペアは、互いに素子配置も対称とされている。このようにすることで、配線抵抗および寄生容量を同じとして、各配線からの信号のずれを抑制している。

[0050] 電流制限部465は、トランジスタ4651を備える。トランジスタ4651は、ブートダイオード49UとブートキャパシタBC1とを接続する経路に配置されており、フローティング電源であるブートキャパシタBC1と同電位である領域に配置されている。トランジスタ4651は、P型MOSFETである。トランジスタ4651のソースは、ブートダイオード49Uのカソードに接続される。トランジスタ4651のドレインは、ブートキャパシタBC1に接続される。トランジスタ4651のゲートには、電流制御部466からの信号が入力する。

[0051] 電流制御部466は、第2点P2の電圧VBを検出する。また、電流制御部466は、検出した電圧VBとあらかじめ設定した閾値電圧とを比較する。電圧VBが、閾値電圧以上である場合、電流制御部466は、Hレベル信号をトランジスタ4651のゲートに出力する。これにより、トランジスタ4651はOFFになる。一方、電流制御部466は、電圧VBが閾値電圧よりも低い場合、Lレベル信号をトランジスタ4651のゲートに出力する。これにより、トランジスタ4651はONになる。電流制御部466は、たとえば、従来公知のOVL回路の閾値電圧を変えることで実現可能であり、詳細な説明は省略する。

[0052] 電圧VBが、閾値電圧以上である場合、電流制御部466からの信号に基づいてトランジスタ4651はOFFになる。このため、ブートダイオード49UとブートキャパシタBC1との導通経路は遮断される。一方、電圧VBが、閾値電圧よりも低い場合、電流制御部466からの信号に基づいてトランジスタ4651はONになる。このため、ブートダイオード49UとブートキャパシタBC1との導通経路が確保される。すなわち、電圧VBが閾

値電圧以上である場合、ブートキャパシタBC1には充電されない。逆に、電圧VBが閾値電圧よりも低い場合、ブートダイオード49UとブートキャパシタBC1との間に電流が流れ、ブートキャパシタBC1が充電される。

[0053] 上記構成を採用することにより、ブートダイオードBC1に必要以上に充電することを回避することが可能であり、ブートダイオードBC1の過充電に起因する不具合を抑制することができる。

[0054] 図6～図13は、第1実施形態に係るスイッチ駆動装置A1の構成例を示している。図示されたスイッチ駆動装置A1は、複数のリード1、複数のリード2、基板3、複数のトランジスタ4、複数のドライバチップ4、複数のブートダイオード49、導電部5、複数の接合部6、複数の第1ワイヤ91、複数の第2ワイヤ92およびパッケージ7を備えている。スイッチ駆動装置A1は、例えば空気調和機の室外機の圧縮機を駆動する駆動回路、冷蔵庫のコンプレッサを駆動する駆動回路、ファンを駆動する駆動回路等に用いることができる。駆動回路は、例えば3相交流モータを駆動する。

[0055] 図6は、スイッチ駆動装置A1を示す斜視図である。図7は、スイッチ駆動装置A1を示す平面図である。図8は、スイッチ駆動装置A1を示す底面図である。図9は、スイッチ駆動装置A1を示す要部平面図である。図10は、スイッチ駆動装置A1を示す要部拡大平面図である。図11は、スイッチ駆動装置A1の基板を示す要部拡大平面図である。図12は、図9のX1-X1'線に沿う断面図である。図13は、図9のX2-X2'線に沿う断面図である。図14は、スイッチ駆動装置A1のトランジスタを示す要部拡大断面図である。

[0056] これらの図において、z方向は、基板3の厚さ方向に相当する。x方向（第1方向）は、z方向と直角な方向である。y方向は、z方向およびx方向と直角な方向である。

[0057] <基板3>

基板3を構成する材料は、特に限定されない。基板3の材質としては、たとえば、樹脂7の材質よりも熱伝導率が高い材質が好ましい。基板3の材質

としては、たとえばアルミナ (Al_2O_3)、窒化珪素 (SiN)、窒化アルミ (AlN)、ジルコニア入りアルミナ等のセラミックが挙げられる。基板3の厚さは、特に限定されず、たとえば0.1mm~1.0mm程度である。

[0058] 基板3の形状は、特に限定されず、種々の形状とすることが可能である。図9~図13に示す例では、基板3は、第1面31、第2面32、第3面33、第4面34、第5面35および第6面36を有する。第1面31は、z方向を向いている。第2面32は、第1面31とは反対側を向いている。第3面33は、z方向において第1面31と第2面32との間に位置しており、第1面31および第2面32に繋がっている。第3面33は、x方向を向いている。第4面34は、z方向において第1面31と第2面32との間に位置しており、第1面31および第2面32に繋がっている。第4面34は、第3面33とは反対側を向いている。第5面35は、z方向において第1面31と第2面32との間に位置しており、第1面31および第2面32に繋がっている。第5面35は、y方向を向いている。第6面36は、z方向において第1面31と第2面32との間に位置しており、第1面31および第2面32に繋がっている。第6面36は、第5面35とは反対側を向いている。図示された例においては、基板3は、z方向視において矩形状である。また、基板3は、z方向視においてx方向に長状である。

[0059] <導電部5>

導電部5は、基板3上に形成されている。図に示す例では、導電部5は、基板3の第1面31上に形成されている。導電部5は、導電性材料からなる。導電部5を構成する導電性材料は特に限定されないが、たとえば銀 (Ag)、銅 (Cu)、金 (Au) 等が挙げられる。以降の説明においては、導電部5が銀を含む場合を例に説明する。あるいは、導電部5は、Ag-PtやAg-Pdを含んでいてもよい。導電部5は、たとえばこれらの金属を含むペーストを焼成することによって形成されるが、本開示がこれに限定されるわけではない。導電部5の厚さは、特に限定されず、たとえば5 μm ~30 μm 程度である。

- [0060] 導電部5の形状（パターン）は、特に限定されず、たとえば、少なくとも1つの配線部（第1配線部、第2配線部等）、少なくとも1つの基部、および少なくとも1つの接続部を含んでいる。図11に示す例では、導電部5は、複数の配線部50A～50P、複数の配線部50U～50W、第1基部55、第2基部56および接続部57を含んでいる。図に示す例では、配線部50U～50Wが「第1配線部」の一例であり、配線部50A～50Cが「第2配線部」の一例である。
- [0061] 第1基部55の形状は、特に限定されず、たとえば、矩形状、多角形状、円形状、楕円形状である。図示された例においては、第1基部55は、x方向に長状の矩形である。
- [0062] 第2基部56の形状は、特に限定されず、たとえば、矩形状、多角形状、円形状、楕円形状である。図示された例においては、第2基部56は、x方向に長状の矩形である。
- [0063] 接続部57は、第1基部55と第2基部56との間に介在し、図示された例においては、第1基部55と第2基部56とを相互に繋いでいる。接続部57の形状は、特に限定されず、たとえば、直線状あるいは非直線状（全体として屈曲している、または曲線状である等）のいずれであってもよい。
- [0064] 図11に示された例においては、第1基部55、第2基部56および接続部57の各々は、y方向に互いに離間した第1の辺および第2の辺を有している（第2の辺は、第1の辺よりも第6面36により近い位置にある）。また、第1基部55、第2基部56および接続部57それぞれの第2の辺（3つの辺）は、x方向に沿って互いに位置合わせされており、1つの直線的な線分を構成している（上記3つの辺は、y方向において同じ位置にある）。
- [0065] 図11に示すように、配線部50Aは、たとえば、第1部51A、第2部52Aおよび第3部53Aから構成されている。
- [0066] 第1部51Aの形状は、特に限定されず、たとえば、矩形状、多角形状、円形状、楕円形状である。図示された例においては、第1部51Aは、x方向に長状の矩形である。第1部51Aは、x方向において、第1基部55か

ら第3面33側に離間して配置されている。第1部51Aは、x方向視において、第1基部55の一部に重なっている。

[0067] 第2部52Aは、y方向において第1部51Aよりも第5面35側に配置されている。第2部52Aの形状は、特に限定されず、たとえば、矩形状、多角形状、円形状、楕円形状である。図示された例においては、第2部52Aは、矩形状であり、y方向に長状である。

[0068] 第3部53Aは、第1部51Aと第2部52Aとの間に介在しており、図示された例においては、第1部51Aと第2部52Aとに繋がっている。第3部53Aの形状は、特に限定されず、図示された例においては、y方向に長く延びる矩形状（帯状）である。

[0069] 図11に示すように、配線部50Bは、第1部51Bおよび第2部52Bから構成されている。

[0070] 第1部51Bの形状は、特に限定されず、たとえば矩形状、多角形状、円形状、楕円形状である。図示された例においては、第1部51Bは、y方向に長く延びる矩形状である。第1部51Bは、y方向において第1基部55から第5面35側に離間して配置されている。第1部51Bは、x方向において第1部51Aから第4面34側に離間して配置されている。

[0071] 第2部52Bは、y方向において第1部51Bよりも第5面35側に配置されている。第2部52Bは、x方向において第2部52Aから第4面34側に離間して配置されている。第2部52Bの形状は、特に限定されず、たとえば矩形状、多角形状、円形状、楕円形状である。図示された例においては、第2部52Bは、x方向に長状の矩形である。第1部51Bと第2部52Bとは、互いに繋がっている。

[0072] 図11に示すように、配線部50Cは、第1部51Cおよび第2部52Cから構成されている。

[0073] 第1部51Cの形状は、特に限定されず、たとえば矩形状、多角形状、円形状、楕円形状である。図示された例においては、第1部51Cは、y方向に長く延びる矩形状である。第1部51Cは、y方向において第1基部55か

ら第5面35側に離間して配置されている。第1部51Cは、x方向において第1部51Bから第4面34側に離間して配置されている。第1部51Cは、x方向視において第1部51Bと重なる。

[0074] 第2部52Cは、y方向において第1部51Cよりも第5面35側に配置されている。第2部52Cは、x方向において第2部52Bから第4面34側に離間して配置されている。第2部52Cの形状は、特に限定されず、たとえば矩形状、多角形状、円形状、楕円形状である。第1部51Cと第2部52Cとは、互いに繋がっている。

[0075] 配線部50Uは、配線部50Aと離間しており、かつ配線部50Aの一部に隣り合って配置されている。配線部50Uの形状は、特に限定されず、たとえば矩形状、多角形状、円形状、楕円形状である。図示された例においては、配線部50Uは、矩形状である。配線部50Uは、配線部50Aの第1部51Aに対して、y方向において第5面35側に配置されている。

[0076] 配線部50Vは、配線部50Bと離間しており、かつ配線部50Bの一部に隣り合って配置されている。配線部50Vの形状は、特に限定されず、たとえば矩形状、多角形状、円形状、楕円形状である。図示された例においては、配線部50Vは、矩形状である。また、配線部50Vは、配線部50Bの第1部51Bに対してx方向において第3面33側に配置されている。また、配線部50Vは、配線部50Uに対してx方向における第4面34側に離間して配置されている。

[0077] 配線部50Wは、配線部50Cと離間しており、かつ配線部50Cの一部に隣り合って配置されている。配線部50Wの形状は、特に限定されず、たとえば矩形状、多角形状、円形状、楕円形状である。図示された例においては、配線部50Wは、矩形状である。配線部50Wは、配線部50Cの第1部51Cに対してx方向において第4面34側に配置されている。配線部50Wは、配線部50Vに対してx方向において第1部51Bおよび第1部51Cを挟んで第4面34側に離間して配置されている。

[0078] 配線部50D～50Gは、配線部50Wに対してx方向において第4面3

4 側に配置されている。図 1 1 において、配線部 5 0 D ~ 5 0 G は、この順に並んでいる。配線部 5 0 D ~ 5 0 G は、各々、2 つの矩形状のパッド状部分と、これらのパッド状部分を繋ぐ屈曲形状の帯状部分とを有する。

[0079] 配線部 5 0 H は、第 2 基部 5 6 に繋がっており、第 2 基部 5 6 から y 方向において第 5 面 3 5 に向かって延びている。配線部 5 0 H は、パッド状部分を有する。

[0080] 配線部 5 0 I ~ 配線部 5 0 N は、x 方向において配線部 5 0 H に対して第 4 面 3 4 側に配置されており、この順で並んでいる。配線部 5 0 I ~ 配線部 5 0 N は、各々、第 2 基部 5 6 側に位置するパッド状部分と、第 5 面 3 5 側に位置するパッド状部分と、これらのパッド状部分を繋ぐ帯状部分とを有する。

[0081] 配線部 5 0 O は、第 2 基部 5 6 に繋がっており、第 2 基部 5 6 から x 方向に対して傾斜した方向に延びている。配線部 5 0 O は、第 4 面 3 4 側に位置するパッド状部分と、このパッド上部分と第 2 基部 5 6 とを繋ぐ帯状部分とを有する。

[0082] 配線部 5 0 P は、配線部 5 0 O に対して y 方向において第 6 面 3 6 側に位置しており、第 2 基部 5 6 に対して x 方向において第 4 面 3 4 側に位置している。配線部 5 0 P は、第 4 面 3 4 側に位置するパッド状部分と、第 2 基部 5 6 側に位置するパッド状部分と、これらのパッド状部分を繋ぐ帯状部分と、を有する。

[0083] 図 1 1 に示す基板 3 は、たとえば y 方向において互いに隣接する 2 つの領域、すなわち第 1 領域 3 0 A および第 2 領域 3 0 B を有している。第 1 領域 3 0 A は、第 6 面 3 6 に近く、第 2 領域 3 0 B は、第 5 面 3 5 に近い。上述の配線部 5 0 A ~ 5 0 P, 5 0 U ~ 5 0 W は、第 2 領域 3 0 B に設けられている。

[0084] <接合部 6>

図 1 1 ~ 図 1 3 に示すように、複数の接合部 6 は、基板 3 上に形成されている。図に示す例においては、複数の接合部 6 は、基板 3 の第 1 面 3 1 上に

形成されている。接合部 6 の材質は特に限定されず、たとえば、基板 3 とリード 1 とを接合可能な材料で構成されている。接合部 6 は、たとえば導電性材料からなる。接合部 6 を構成する導電性材料は特に限定されない。接合部 6 の導電性材料としては、たとえば銀 (A g)、銅 (C u)、金 (A u) 等を含むものが挙げられる。以降の説明においては、接合部 6 が銀を含む場合を例に説明する。この例における接合部 6 は、導電部 5 を構成する導電性材料と同じものを含む。なお、接合部 6 は、銀に代えて銅を含んでいてもよいし、銀または銅に代えて金を含んでいてもよい。あるいは、導電部 5 は、A g - P t や A g - P d を含んでいてもよい。また接合部 6 の形成手法は限定されず、たとえば導電部 5 と同様に、これらの金属を含むペーストを焼成することによって形成される。接合部 6 の厚さは特に限定されず、たとえば $5\ \mu\text{m} \sim 30\ \mu\text{m}$ 程度である。

[0085] 図に示す例においては、複数の接合部 6 は、接合部 6 A ~ 接合部 6 D を含む。

[0086] 接合部 6 A は、y 方向において導電部 5 よりも第 6 面 3 6 側に配置されている。接合部 6 A は、y 方向視において第 1 基部 5 5 のすべてと重なる。接合部 6 A の形状は特に限定されない。

[0087] 接合部 6 B は、y 方向において導電部 5 よりも第 6 面 3 6 側に配置されている。接合部 6 B は、x 方向において接合部 6 A よりも第 4 面 3 4 側に配置されている。図示された例においては、接合部 6 B は、y 方向視において接合部 5 7 および第 2 基部 5 6 と重なる。接合部 6 B の形状は特に限定されない。

[0088] 接合部 6 C は、y 方向において導電部 5 よりも第 6 面 3 6 側に配置されている。接合部 6 C は、x 方向において接合部 6 B よりも第 4 面 3 4 側に配置されている。図示された例においては、接合部 6 C は、そのすべてが y 方向視において第 2 基部 5 6 と重なる。接合部 6 C の形状は特に限定されない。

[0089] 接合部 6 D は、y 方向において導電部 5 よりも第 6 面 3 6 側に配置されている。接合部 6 D は、x 方向において接合部 6 C よりも第 4 面 3 4 側に配置

されている。図示された例においては、接合部 6 D は、y 方向視において第 2 基部 5 6、配線部 5 O O および配線部 5 O P と重なる。接合部 6 D の形状は特に限定されない。

[0090] 接合部 6 A ~ 接合部 6 D は、基板 3 のうち y 方向において導電部 5 よりも第 6 面 3 6 側の領域に形成されている。平面視において、基板 3 内の接合部 6 が形成された第 6 面 3 6 側の領域を、第 1 領域 3 O A と定義する。

[0091] <リード 1>

複数のリード 1 は、金属を含んで構成されており、たとえば基板 3 よりも放熱特性に優れている。リード 1 を構成する金属は特に限定されず、たとえば銅 (C u)、アルミニウム、鉄 (F e)、無酸素銅、またはこれらの合金 (たとえば、C u - S n 合金、C u - Z r 合金、C u - F e 合金等) である。また、複数のリード 1 には、ニッケル (N i) めっきが施されていてもよい。複数のリード 1 は、たとえば、金型を金属板に押し付けるプレス加工により形成されていてもよいし、金属板をエッチングでパターニングすることにより形成されていてもよいし、これに限られない。リード 1 の厚さは特に限定されず、たとえば 0.4 mm ~ 0.8 mm 程度である。

[0092] 複数のリード 1 は、図 6 ~ 図 9 に示す例では、複数のリード 1 A ~ 1 G, 1 Z を含む。複数のリード 1 A ~ 1 G は、たとえばトランジスタ 4 A ~ 4 F への導通経路を構成している。

[0093] リード 1 A ~ 1 D (第 1 リード) は、各々、基板 3 上に配置されており、図に示す例においては、第 1 面 3 1 上に配置されている。リード 1 A は、接合材 8 1 を介して接合部 6 A に接合されている。接合材 8 1 は、リード 1 A を接合部 6 A に接合しうるものであればよい。リード 1 A からの熱を基板 3 により効率よく伝達する観点から、接合材 8 1 は、熱伝導率がより高いものがこのましく、たとえば、銀ペースト、銅ペーストやはんだ等が用いられる。ただし、接合材 8 1 は、エポキシ系樹脂やシリコン系樹脂等の絶縁性材料であってもよい。また、基板 3 に接合部 6 A が形成されていない場合、リード 1 A は、基板 3 に接合されていてもよい。

- [0094] リード１Ａの構成は特に限定されず、図に示す例においては、リード１Ａは、第１部１１Ａ、第２部１２Ａ、第３部１３Ａおよび第４部１４Ａから構成されている。
- [0095] 図１２および図１３に示すように、第１部１１Ａは、主面１１１Ａおよび裏面１１２Ａと、複数の凹部１１１１Ａとを有する。
- [0096] 主面１１１Ａは、ｚ方向において第１面３１と同じ側を向く面である。
- [0097] 裏面１１２Ａは、ｚ方向において主面１１１Ａとは反対側を向く面であり、図示された例においては、平坦な面である。裏面１１２Ａは、図１２および図１３に示すように、接合材８１によって接合部６Ａに接合されている。
- [0098] 複数の凹部１１１１Ａは、主面１１１Ａからｚ方向に凹んでいる。凹部１１１１Ａのｚ方向視形状は特に限定されず、たとえば円形、楕円形、矩形、三角形等であってもよい。また、図示された例においては、複数の凹部１１１１Ａは、マトリクス状に配置されている。
- [0099] 第３部１３Ａおよび第４部１４Ａは、パッケージ７によって覆われている。第３部１３Ａは、第１部１１Ａと第４部１４Ａとに繋がっている。図示された例においては、第３部１３Ａは、第１部１１Ａのうち第４面１２４Ａａおよび第８面１２４Ａｂの間の部分に繋がっている。また、ｚ方向視において第３部１３Ａは、第６面３６と重なっている。図１２に示すように、第４部１４Ａは、ｚ方向において第１部１１Ａよりも主面１１１Ａが向く側にずれて位置している。第４部１４Ａの端部が、樹脂７の第６面７６と面一である。
- [0100] 第２部１２Ａは、第４部１４Ａの端部に繋がり、リード１Ａのうちパッケージ７から突出する部分である。第２部１２Ａは、ｙ方向において第１部１１Ａとは反対側に突出している。第２部１２Ａは、たとえばスイッチ駆動装置Ａ１を外部の回路に電氣的に接続するために用いられる。図示された例においては、第２部１２Ａは、ｚ方向において主面１１１Ａが向く側に折り曲げられている。
- [0101] リード１Ｂは、上述の接合材８１を介して接合部６Ｂに接合されている。

基板 3 に接合部 6 B が形成されていない場合には、リード 1 B は、基板 3 に接合されていてもよい。

[0102] リード 1 B の構成は特に限定されず、図に示す例においては、リード 1 B は、第 1 部 1 1 B、第 2 部 1 2 B、第 3 部 1 3 B および第 4 部 1 4 B から構成されている。

[0103] 図に示すように、第 1 部 1 1 B は、主面 1 1 1 B および裏面 1 1 2 B と、複数の凹部 1 1 1 1 B とを有する。

[0104] 主面 1 1 1 B は、z 方向において第 1 面 3 1 と同じ側を向く面である。

[0105] 裏面 1 1 2 B は、z 方向において主面 1 1 1 B とは反対側を向く面であり、図示された例においては、平坦な面である。裏面 1 1 2 B は、図 1 3 に示すように、接合材 8 1 によって接合部 6 B に接合されている。

[0106] 複数の凹部 1 1 1 1 B は、主面 1 1 1 B から z 方向に凹んでいる。凹部 1 1 1 1 B の z 方向視形状は特に限定されず、たとえば円形、楕円形、矩形、三角形等であってもよい。また、図示された例においては、複数の凹部 1 1 1 1 B は、マトリクス状に配置されている。

[0107] 第 3 部 1 3 B および第 4 部 1 4 B は、パッケージ 7 によって覆われている。第 3 部 1 3 B は、第 1 部 1 1 B と第 4 部 1 4 B とに繋がっている。図示された例においては、第 3 部 1 3 B は、第 1 部 1 1 B のうち第 4 面 1 2 4 B に隣接する部分に繋がっている。また、z 方向視において第 3 部 1 3 B は、第 6 面 3 6 と重なっている。リード 1 A における第 4 部 1 4 A と同様に、第 4 部 1 4 B は、z 方向において第 1 部 1 1 B よりも主面 1 1 1 B が向く側にずれて位置している。第 4 部 1 4 B の端部が、樹脂 7 の第 6 面 7 6 と面一である。

[0108] 第 2 部 1 2 B は、第 4 部 1 4 B の端部に繋がり、リード 1 B のうちパッケージ 7 から突出する部分である。第 2 部 1 2 B は、y 方向において第 1 部 1 1 B とは反対側に突出している。第 2 部 1 2 B は、たとえばスイッチ駆動装置 A 1 を外部の回路に電氣的に接続するために用いられる。図示された例においては、第 2 部 1 2 B は、z 方向において主面 1 1 1 B が向く側に折り曲

げられている。

- [0109] リード１Ｃは、上述の接合材８１を介して接合部６Ｃに接合されている。基板３に接合部６Ｃが形成されていない場合には、リード１Ｃは、基板３に接合されていてもよい。
- [0110] リード１Ｃの構成は特に限定されず、図９に示す例では、リード１Ｃは、第１部１１Ｃ、第２部１２Ｃ、第３部１３Ｃおよび第４部１４Ｃから構成されている。
- [0111] 図１３に示すように、第１部１１Ｃは、主面１１１Ｃおよび裏面１１２Ｃと、複数の凹部１１１１Ｃとを有する。
- [0112] 主面１１１Ｃは、ｚ方向において第１面３１と同じ側を向く面である。
- [0113] 裏面１１２Ｃは、ｚ方向において主面１１１Ｃとは反対側を向く面であり、図示された例においては、平坦な面である。裏面１１２Ｃは、図１３に示すように、接合材８１によって接合部６Ｃに接合されている。
- [0114] 複数の凹部１１１１Ｃは、主面１１１Ｃからｚ方向に凹んでいる。凹部１１１１Ｃのｚ方向視形状は特に限定されず、たとえば円形、楕円形、矩形、三角形等であってもよい。また、図示された例においては、複数の凹部１１１１Ｃは、マトリクス状に配置されている。
- [0115] 第３部１３Ｃおよび第４部１４Ｃは、パッケージ７によって覆われている。第３部１３Ｃは、第１部１１Ｃと第４部１４Ｃとに繋がっている。図示された例においては、第３部１３Ｃは、第１部１１Ｃのうち第４面１２４Ｃに隣接する部分に繋がっている。また、ｚ方向視において第３部１３Ｃは、第６面３６と重なっている。リード１Ａにおける第４部１４Ａと同様に、第４部１４Ｃは、ｚ方向において第１部１１Ｃよりも主面１１１Ｃが向く側にずれて位置しており、第２部１２Ｃに繋がっている。第４部１４Ｃの端部が、樹脂７の第６面７６と面一である。
- [0116] 第２部１２Ｃは、第４部１４Ｃの端部の繋がり、リード１Ｃのうちパッケージ７から突出する部分である。第２部１２Ｃは、ｙ方向において第１部１１Ｃとは反対側に突出している。第２部１２Ｃは、たとえばスイッチ駆動装

置 A 1 を外部の回路に電氣的に接続するために用いられる。図示された例においては、第 2 部 1 2 C は、z 方向において主面 1 1 1 C が向く側に折り曲げられている。

[0117] リード 1 D は、上述の接合材 8 1 を介して接合部 6 D に接合されている。基板 3 に接合部 6 D が形成されていない場合には、リード 1 D は、基板 3 に接合されていてもよい。

[0118] リード 1 D の構成は特に限定されず、図 9 に示す例では、リード 1 D は、第 1 部 1 1 D、第 2 部 1 2 D、第 3 部 1 3 D および第 4 部 1 4 D から構成されている。

[0119] 図 1 3 に示すように、第 1 部 1 1 D は、主面 1 1 1 D および裏面 1 1 2 D と、複数の凹部 1 1 1 1 D とを有する。

[0120] 主面 1 1 1 D は、z 方向において第 1 面 3 1 と同じ側を向く面である。

[0121] 裏面 1 1 2 D は、z 方向において主面 1 1 1 D とは反対側を向く面であり、図示された例においては、平坦な面である。裏面 1 1 2 D は、図 1 3 に示すように、接合材 8 1 によって接合部 6 D に接合されている。

[0122] 複数の凹部 1 1 1 1 D は、主面 1 1 1 D から z 方向に凹んでいる。凹部 1 1 1 1 D の z 方向視形状は特に限定されず、たとえば円形、楕円形、矩形、三角形等であってもよい。また、図示された例においては、複数の凹部 1 1 1 1 D は、マトリクス状に配置されている。

[0123] 第 3 部 1 3 D および第 4 部 1 4 D は、第 3 部 1 3 D は、第 1 部 1 1 D と第 4 部 1 4 D とに繋がっている。図示された例においては、第 3 部 1 3 D は、第 1 部 1 1 D のうち第 4 面 1 2 4 D に隣接する部分に繋がっている。また、z 方向視において第 3 部 1 3 D は、第 6 面 3 6 と重なっている。パッケージ 7 によって覆われている。リード 1 A における第 4 部 1 4 A と同様に、第 4 部 1 4 D は、z 方向において第 1 部 1 1 D よりも主面 1 1 1 D が向く側にずれて位置しており、第 2 部 1 2 D に繋がっている。第 4 部 1 4 D の端部が、樹脂 7 の第 6 面 7 6 と面一である。

[0124] 第 2 部 1 2 D は、第 4 部 1 4 D の端部に繋がり、リード 1 D のうちパッケ

ージ7から突出する部分である。第2部12Dは、y方向において第1部11Dとは反対側に突出している。第2部12Dは、たとえばスイッチ駆動装置A1を外部の回路に電氣的に接続するために用いられる。図示された例においては、第2部12Dは、z方向において主面111Dが向く側に折り曲げられている。

[0125] リード1Eは、z方向視において基板3から離間している。図に示す例においては、リード1Eは、y方向において基板3よりも第6面36が向く側に配置されている。

[0126] リード1Eの構成は特に限定されず、図9に示す例では、リード1Eは、第2部12Eおよび第4部14Eから構成されている。

[0127] 第4部14Eは、パッケージ7によって覆われている。リード1Dにおける第4部14Dと同様に、第4部14Eは、z方向において第1部11Dよりも主面111Dが向く側にずれて位置している。第4部14Eは、y方向視において第1部11Dと重なっている。第4部14Eの端部が、樹脂7の第6面76と面一である。

[0128] 第2部12Eは、第4部14Eの端部に繋がり、リード1Eのうちパッケージ7から突出する部分である。第2部12Eは、y方向において第4部14Eとは反対側に突出している。第2部12Eは、たとえばスイッチ駆動装置A1を外部の回路に電氣的に接続するために用いられる。図示された例においては、第2部12Eは、z方向において第1面31が向く側に折り曲げられている。

[0129] リード1Fは、z方向視において基板3から離間している。図に示す例においては、リード1Fは、y方向において基板3よりも第6面36が向く側に配置されている。また、リード1Fは、x方向においてリード1Eよりも第4部14Dとは反対側に配置されている。

[0130] リード1Fの構成は特に限定されず、図9に示す例では、リード1Fは、第2部12Fおよび第4部14Fから構成されている。

[0131] 第4部14Fは、パッケージ7によって覆われている。リード1Dにおけ

る第4部14Dと同様に、第4部14Fは、z方向において第1部11Dよりも主面111Dが向く側にずれて位置している。第4部14Fは、y方向視において第1部11Dと重なっている。第4部14Fの端部が、樹脂7の第6面76と面一である。

[0132] 第2部12Fは、第4部14Fの端部に繋がり、リード1Fのうちパッケージ7から突出する部分である。第2部12Fは、y方向において第4部14Fとは反対側に突出している。第2部12Fは、たとえばスイッチ駆動装置A1を外部の回路に電氣的に接続するために用いられる。図示された例においては、第2部12Fは、z方向において第1面31が向く側に折り曲げられている。

[0133] リード1Gは、z方向視において基板3から離間している。図に示す例においては、リード1Gは、x方向において基板3よりも第4面34が向く側に配置されている。また、リード1Gは、x方向においてリード1Eよりも第4部14Dとは反対側に配置されている。

[0134] リード1Gの構成は特に限定されず、図9に示す例では、リード1Gは、第2部12Gおよび第4部14Gから構成されている。

[0135] 第4部14Gは、パッケージ7によって覆われている。リード1Dにおける第4部14Dと同様に、第4部14Gは、z方向において第1部11Dよりも主面111Dが向く側にずれて位置している。第4部14Gは、y方向視において第4部14Fと重なっている。第4部14Gの端部が、樹脂7の第6面76と面一である。

[0136] 第2部12Gは、第4部14Gの端部に繋がり、リード1Gのうちパッケージ7から突出する部分である。第2部12Gは、y方向において第4部14Gとは反対側に突出している。第2部12Gは、たとえばスイッチ駆動装置A1を外部の回路に電氣的に接続するために用いられる。図示された例においては、第2部12Gは、z方向において第1面31が向く側に折り曲げられている。

[0137] リード1Zは、z方向視において基板3から離間している。図に示す例に

おいては、リード 1 Z は、x 方向において基板 3 よりも第 3 面 3 3 が向く側に配置されている。また、リード 1 Z は、x 方向においてリード 1 A よりもリード 1 B とは反対側に配置されている。

[0138] リード 1 Z の構成は特に限定されず、図 9 に示す例では、リード 1 Z は、第 2 部 1 2 Z および第 4 部 1 4 Z から構成されている。また、リード 1 Z は、スイッチ駆動装置 A 1 の回路から絶縁されている。

[0139] 第 4 部 1 4 Z は、パッケージ 7 によって覆われている。リード 1 D における第 4 部 1 4 D と同様に、第 4 部 1 4 Z は、z 方向において第 1 部 1 1 D よりも主面 1 1 1 D が向く側にずれて位置している。第 4 部 1 4 Z の形状は特に限定されず、図示された例においては、y 方向に延びる帯状である。第 4 部 1 4 Z の端部が、樹脂 7 の第 6 面 7 6 と面一である。

[0140] 第 2 部 1 2 Z は、第 4 部 1 4 Z の端部に繋がり、リード 1 Z のうちパッケージ 7 から突出する部分である。第 2 部 1 2 Z は、y 方向において第 4 部 1 4 Z とは反対側に突出している。第 2 部 1 2 Z は、たとえばスイッチ駆動装置 A 1 を外部の回路基板に実装する際に用いられる。図示された例においては、第 2 部 1 2 Z は、z 方向において第 1 面 3 1 が向く側に折り曲げられている。

[0141] 図 9 に示すように、第 2 部 1 2 A、第 2 部 1 2 B、第 2 部 1 2 C および第 2 部 1 2 D は、x 方向において間隔 G 1 1 を隔てて配置されている。これらの間隔 G 1 1 は、互いに略同じ長さである。第 2 部 1 2 D と第 2 部 1 2 E とは、x 方向において間隔 G 1 2 を隔てて配置されている。間隔 G 1 2 は、間隔 G 1 1 と略同じ長さである。第 2 部 1 2 E、第 2 部 1 2 F および第 2 部 1 2 G は、x 方向において間隔 G 1 3 を隔てて配置されている。これらの間隔 G 1 3 の長さは、間隔 G 1 1 よりも短い。第 2 部 1 2 A と第 2 部 1 2 Z とは、x 方向において間隔 G 1 4 を隔てて配置されている。間隔 G 1 4 は、間隔 G 1 1 よりも大きい。

[0142] <リード 2>

複数のリード 2 は、金属を含んで構成されており、たとえば基板 3 よりも

放熱特性に優れている。リード2を構成する金属は特に限定されず、たとえば銅（Cu）、アルミニウム、鉄（Fe）、無酸素銅、またはこれらの合金（たとえば、Cu-Sn合金、Cu-Zr合金、Cu-Fe合金等）である。また、複数のリード2には、ニッケル（Ni）めっきが施されていてもよい。複数のリード2は、たとえば、金型を金属板に押し付けるプレス加工により形成されていてもよいし、金属板をエッチングでパターンングすることにより形成されていてもよいし、これに限られない。リード2の厚さは特に限定されず、たとえば0.4mm～0.8mm程度である。複数のリード2は、z方向視において基板3の第2領域30Bと重なるように配置されている。

[0143] 複数のリード2は、図6～図9に示す例では、複数のリード2A～2P、2Zを含む。複数のリード2A～2Oは、たとえば上側ドライバチップ4G、下側ドライバチップ4Hへの導通経路を構成している。

[0144] リード2A～2P、2Zの具体的構成は特に限定されない。リード2Cについて、図12を参照して後述する構成は、適宜リード2A～2Pに採用可能である。

[0145] リード2Cは、複数のリード1と離間している。リード2Cは、導電部5上に配置されている。リード2Cは、導電部5と電氣的に接続されている。リード2Cは、「第2リード」の一例である。リード2Cは、上述の導電性接合材82を介して導電部5の配線部50Cの第2部52Cに接合されている。

[0146] リード2Cの構成は特に限定されず、図9および図12に示す例では、リード2Cは、第1部21C、第2部22C、第3部23Cおよび第4部24Cから構成されている。この具体的構成は、リード2A、2B、2D～2Pに適宜採用可能である。

[0147] 第1部21Cは、配線部50Cに接合された部位である。第1部21Cの形状は、特に限定されず、たとえば矩形状、多角形状、円形状、楕円形状である。図示された例においては、第1部21Cは、矩形状であり、y方向を

長手方向とする長矩形状である。図示された例においては、第1部21Cは、配線部50Cとz方向視において重なっている。また、第1部21Cは、貫通孔211Cを有する。貫通孔211Cは、第1部21Cをz方向に貫通している。図12に示すように、貫通孔211C内は、導電性接合材82によって充填されている。また、導電性接合材82は、リード2Cの表面に亘って形成されている。ただし、導電性接合材82は、貫通孔211C内に留まり、リード2Cの表面に至らない構成であってもよい。

[0148] 第3部23Cおよび第4部24Cは、パッケージ7によって覆われている。第3部23Cは、第1部21Cと第4部24Cとに繋がっている。図12に示すように、第4部24Cは、z方向において第1部21Cよりも第1面31が向く側にずれて位置している。第4部24Cの端部が、樹脂7の第6面75と面一である。図示された例においては、第1部21C、第3部23Cおよび第4部24Cは、y方向視において略一致している。

[0149] 第2部22Cは、第4部24Cの端部に繋がり、リード2Cのうちパッケージ7からy方向視において複数のリード1とは反対側に突出する部分である。第2部22Cは、y方向において第1部21Cとは反対側に突出している。第2部22Cは、たとえばスイッチ駆動装置A1を外部の回路に電氣的に接続するために用いられる。図示された例においては、第2部22Cは、z方向において第1面31が向く側に折り曲げられている。

[0150] リード2Aは、複数のリード1と離間している。リード2Aは、導電部5上に配置されている。リード2Aは、導電部5と電氣的に接続されている。リード2Aは、「第2リード」の一例である。また、リード2Aは、導電性接合材（第1導電性接合材）82を介して導電部5の配線部50Aに接合されている。導電性接合材82は、リード2Aを配線部50Aに接合し且つ電氣的に接続しうるものであればよい。導電性接合材82は、たとえば、銀ペースト、銅ペーストやはんだ等が用いられる。

[0151] リード2Aの構成は特に限定されず、図に示す例においては、リード2Cと同様の構成であり、第2部22Aを有する。

- [0152] 第2部22Aは、リード2Aのうちパッケージ7からy方向視において複数のリード1とは反対側に突出する部分である。第2部22Aは、たとえばスイッチ駆動装置A1を外部の回路に電氣的に接続するために用いられる。図示された例においては、第2部22Aは、z方向において第1面31が向く側に折り曲げられている。
- [0153] リード2Bは、複数のリード1と離間している。リード2Bは、導電部5上に配置されている。リード2Bは、導電部5と電氣的に接続されている。リード2Bは、「第2リード」の一例である。また、リード2Bは、上述の導電性接合材82を介して導電部5の配線部50Bに接合されている。
- [0154] リード2Bの構成は特に限定されず、図に示す例においては、リード2Cと同様の構成であり、第2部22Bを有する。
- [0155] 第2部22Bは、リード2Bのうちパッケージ7からy方向視において複数のリード1とは反対側に突出する部分である。第2部22Bは、たとえばスイッチ駆動装置A1を外部の回路に電氣的に接続するために用いられる。図示された例においては、第2部22Bは、z方向において第1面31が向く側に折り曲げられている。
- [0156] リード2Dは、複数のリード1と離間している。リード2Dは、導電部5上に配置されている。リード2Dは、導電部5と電氣的に接続されている。リード2Dは、「第2リード」の一例である。また、リード2Dは、上述の導電性接合材82を介して導電部5の配線部50Dに接合されている。
- [0157] リード2Dの構成は特に限定されず、図に示す例においては、リード2Cと同様の構成であり、第2部22Dを有する。
- [0158] 第2部22Dは、リード2Dのうちパッケージ7からy方向視において複数のリード1とは反対側に突出する部分である。第2部22Dは、たとえばスイッチ駆動装置A1を外部の回路に電氣的に接続するために用いられる。図示された例においては、第2部22Dは、z方向において第1面31が向く側に折り曲げられている。
- [0159] リード2Eは、複数のリード1と離間している。リード2Eは、導電部5

上に配置されている。リード２Ｅは、導電部５と電氣的に接続されている。

リード２Ｅは、「第２リード」の一例である。また、リード２Ｅは、上述の導電性接合材８２を介して導電部５の配線部５０Ｅに接合されている。

[0160] リード２Ｅの構成は特に限定されず、図に示す例においては、リード２Ｃと同様の構成であり、第２部２２Ｅを有する。

[0161] 第２部２２Ｅは、リード２Ｅのうちパッケージ７からｙ方向視において複数のリード１とは反対側に突出する部分である。第２部２２Ｅは、たとえばスイッチ駆動装置Ａ１を外部の回路に電氣的に接続するために用いられる。図示された例においては、第２部２２Ｅは、ｚ方向において第１面３１が向く側に折り曲げられている。

[0162] リード２Ｆは、複数のリード１と離間している。リード２Ｆは、導電部５上に配置されている。リード２Ｆは、導電部５と電氣的に接続されている。リード２Ｆは、「第２リード」の一例である。また、リード２Ｆは、上述の導電性接合材８２を介して導電部５の配線部５０Ｆに接合されている。

[0163] リード２Ｆの構成は特に限定されず、図に示す例においてはリード２Ｃと同様の構成であり、第２部２２Ｆを有する。

[0164] 第２部２２Ｆは、リード２Ｆのうちパッケージ７からｙ方向視において複数のリード１とは反対側に突出する部分である。第２部２２Ｆは、たとえばスイッチ駆動装置Ａ１を外部の回路に電氣的に接続するために用いられる。図示された例においては、第２部２２Ｆは、ｚ方向において第１面３１が向く側に折り曲げられている。

[0165] リード２Ｇは、複数のリード１と離間している。リード２Ｇは、導電部５上に配置されている。リード２Ｇは、導電部５と電氣的に接続されている。リード２Ｇは、「第２リード」の一例である。また、リード２Ｇは、上述の導電性接合材８２を介して導電部５の配線部５０Ｇに接合されている。

[0166] リード２Ｇの構成は特に限定されず、図に示す例においては、リード２Ｃと同様の構成であり、第２部２２Ｇを有する。

[0167] 第２部２２Ｇは、リード２Ｇのうちパッケージ７からｙ方向視において複

数のリード１とは反対側に突出する部分である。第２部２２Ｇは、たとえばスイッチ駆動装置Ａ１を外部の回路に電氣的に接続するために用いられる。図示された例においては、第２部２２Ｇは、ｚ方向において第１面３１が向く側に折り曲げられている。

[0168] リード２Ｈは、複数のリード１と離間している。リード２Ｈは、導電部５上に配置されている。リード２Ｈは、導電部５と電氣的に接続されている。リード２Ｈは、「第２リード」の一例である。また、リード２Ｈは、上述の導電性接合材８２を介して導電部５の配線部５０Ｈに接合されている。

[0169] リード２Ｈの構成は特に限定されず、図に示す例においては、リード２Ｃと同様の構成であり、第２部２２Ｈを有する。

[0170] 第２部２２Ｈは、リード２Ｈのうちパッケージ７からｙ方向視において複数のリード１とは反対側に突出する部分である。第２部２２Ｈは、たとえばスイッチ駆動装置Ａ１を外部の回路に電氣的に接続するために用いられる。図示された例においては、第２部２２Ｈは、ｚ方向において第１面３１が向く側に折り曲げられている。

[0171] リード２Ｉは、複数のリード１と離間している。リード２Ｉは、導電部５上に配置されている。リード２Ｉは、導電部５と電氣的に接続されている。リード２Ｉは、「第２リード」の一例である。また、リード２Ｉは、上述の導電性接合材８２を介して導電部５の配線部５０Ｉに接合されている。

[0172] リード２Ｉの構成は特に限定されず、図に示す例においては、リード２Ｃと同様の構成であり、第２部２２Ｉを有する。

[0173] 第２部２２Ｉは、リード２Ｉのうちパッケージ７からｙ方向視において複数のリード１とは反対側に突出する部分である。第２部２２Ｉは、たとえばスイッチ駆動装置Ａ１を外部の回路に電氣的に接続するために用いられる。図示された例においては、第２部２２Ｉは、ｚ方向において第１面３１が向く側に折り曲げられている。

[0174] リード２Ｊは、複数のリード１と離間している。リード２Ｊは、導電部５上に配置されている。リード２Ｊは、導電部５と電氣的に接続されている。

リード２Ｊは、「第２リード」の一例である。また、リード２Ｊは、上述の導電性接合材８２を介して導電部５の配線部５０Ｊに接合されている。

[0175] リード２Ｊの構成は特に限定されず、図に示す例においては、リード２Ｃと同様の構成であり、第２部２２Ｊを有する。

[0176] 第２部２２Ｊは、リード２Ｊのうちパッケージ７からｙ方向視において複数のリード１とは反対側に突出する部分である。第２部２２Ｊは、たとえばスイッチ駆動装置Ａ１を外部の回路に電氣的に接続するために用いられる。図示された例においては、第２部２２Ｊは、ｚ方向において第１面３１が向く側に折り曲げられている。

[0177] リード２Ｋは、複数のリード１と離間している。リード２Ｋは、導電部５上に配置されている。リード２Ｋは、導電部５と電氣的に接続されている。リード２Ｋは、「第２リード」の一例である。また、リード２Ｋは、上述の導電性接合材８２を介して導電部５の配線部５０Ｋに接合されている。

[0178] リード２Ｋの構成は特に限定されず、図に示す例においては、リード２Ｃと同様の構成であり、第２部２２Ｋを有する。

[0179] 第２部２２Ｋは、リード２Ｋのうちパッケージ７からｙ方向視において複数のリード１とは反対側に突出する部分である。第２部２２Ｋは、たとえばスイッチ駆動装置Ａ１を外部の回路に電氣的に接続するために用いられる。図示された例においては、第２部２２Ｋは、ｚ方向において第１面３１が向く側に折り曲げられている。

[0180] リード２Ｌは、複数のリード１と離間している。リード２Ｌは、導電部５上に配置されている。リード２Ｌは、導電部５と電氣的に接続されている。リード２Ｌは、「第２リード」の一例である。また、リード２Ｌは、上述の導電性接合材８２を介して導電部５の配線部５０Ｌに接合されている。

[0181] リード２Ｌの構成は特に限定されず、図に示す例においては、リード２Ｃと同様の構成であり、第２部２２Ｌを有する。

[0182] 第２部２２Ｌは、リード２Ｌのうちパッケージ７からｙ方向視において複数のリード１とは反対側に突出する部分である。第２部２２Ｌは、たとえば

スイッチ駆動装置 A 1 を外部の回路に電氣的に接続するために用いられる。

図示された例においては、第 2 部 2 2 L は、z 方向において第 1 面 3 1 が向く側に折り曲げられている。

[0183] リード 2 M は、複数のリード 1 と離間している。リード 2 M は、導電部 5 上に配置されている。リード 2 M は、導電部 5 と電氣的に接続されている。リード 2 M は、「第 2 リード」の一例である。また、リード 2 M は、上述の導電性接合材 8 2 を介して導電部 5 の配線部 5 0 M に接合されている。

[0184] リード 2 M の構成は特に限定されず、図に示す例においては、リード 2 C と同様の構成であり、第 2 部 2 2 M を有する。

[0185] 第 2 部 2 2 M は、リード 2 M のうちパッケージ 7 から y 方向視において複数のリード 1 とは反対側に突出する部分である。第 2 部 2 2 M は、たとえばスイッチ駆動装置 A 1 を外部の回路に電氣的に接続するために用いられる。図示された例においては、第 2 部 2 2 M は、z 方向において第 1 面 3 1 が向く側に折り曲げられている。

[0186] リード 2 N は、複数のリード 1 と離間している。リード 2 N は、導電部 5 上に配置されている。リード 2 N は、導電部 5 と電氣的に接続されている。リード 2 N は、「第 2 リード」の一例である。また、リード 2 N は、上述の導電性接合材 8 2 を介して導電部 5 の配線部 5 0 N に接合されている。

[0187] リード 2 N の構成は特に限定されず、図に示す例においては、リード 2 C と同様の構成であり、第 2 部 2 2 N を有する。

[0188] 第 2 部 2 2 N は、リード 2 N のうちパッケージ 7 から y 方向視において複数のリード 1 とは反対側に突出する部分である。第 2 部 2 2 N は、たとえばスイッチ駆動装置 A 1 を外部の回路に電氣的に接続するために用いられる。図示された例においては、第 2 部 2 2 N は、z 方向において第 1 面 3 1 が向く側に折り曲げられている。

[0189] リード 2 O は、複数のリード 1 と離間している。図 9 および図 10 に示すように、リード 2 O は、導電部 5 上に配置されている。リード 2 O は、導電部 5 と電氣的に接続されている。また、リード 2 O は、上述の導電性接合材

８２を介して導電部５の配線部５００に接合されている。

[0190] リード２０の構成は特に限定されず、図に示す例においては、リード２Ｃと同様の構成であり、第２部２２０を有する。

[0191] 第２部２２０は、リード２０のうちパッケージ７からｙ方向視において複数のリード１とは反対側に突出する部分である。第２部２２０は、たとえばスイッチ駆動装置Ａ１を外部の回路に電氣的に接続するために用いられる。図示された例においては、第２部２２０は、ｚ方向において第１面３１が向く側に折り曲げられている。

[0192] リード２Ｐは、複数のリード１と離間している。図９および図１０に示すように、リード２Ｐは、導電部５上に配置されている。リード２Ｐは、導電部５と電氣的に接続されている。また、リード２Ｐは、上述の導電性接合材８２を介して導電部５の配線部５０Ｐに接合されている。

[0193] リード２Ｐの構成は特に限定されず、図に示す例においては、リード２Ｃと同様の構成であり、第２部２２Ｐを有する。

[0194] 第２部２２Ｐは、リード２Ｐのうちパッケージ７からｙ方向視において複数のリード１とは反対側に突出する部分である。図示された例においては、第２部２２Ｐは、ｚ方向において第１面３１が向く側に折り曲げられている。

[0195] リード２Ｚは、ｚ方向視において基板３から離間している。図に示す例においては、リード２Ｚは、ｘ方向において基板３よりも第３面３３が向く側に配置されている。また、リード２Ｚは、ｘ方向においてリード２Ａよりもリード２Ｂとは反対側に配置されている。

[0196] リード２Ｚの構成は特に限定されず、図９に示す例では、リード２Ｚは、第２部２２Ｚおよび第４部２４Ｚから構成されている。また、リード２Ｚは、スイッチ駆動装置Ａ１の回路から絶縁されている。

[0197] 第４部２４Ｚは、第２部２２Ｚに繋がっており、パッケージ７によって覆われている。リード２Ｃにおける第４部２４Ｃと同様に、第４部２４Ｚは、ｚ方向において第１部２１Ａよりも第１面３１が向く側にずれて位置してい

る。第4部24Zの形状は特に限定されず、図示された例においては、y方向に延びる帯状である。第4部24Zの端部が、樹脂7の第6面75と面一である。

[0198] 第2部22Zは、第4部24Zの端部に繋がり、リード2Zのうちパッケージ7から突出する部分である。第2部22Zは、y方向において第4部24Zとは反対側に突出している。第2部22Zは、たとえばスイッチ駆動装置A1を外部の回路基板に実装する際に用いられる。図示された例においては、第2部22Zは、z方向において第1面31が向く側に折り曲げられている。

[0199] 図9に示すように、第2部22A、22B、および第2部22Cは、x方向において間隔G21を隔てて配置されている。これらの間隔G21は、互いに略同じ長さである。第2部22Cと22Dとは、x方向において間隔G22を隔てて配置されている。間隔G22は、間隔G21と略同じ長さである。第2部22D～22Nは、x方向においてそれぞれ間隔G23を隔てて配置されている。これらの間隔G23の長さは、間隔G21よりも短く、複数の間隔G23間の互いの長さが略同じである。第2部22Aと第2部22Zとは、x方向において間隔G24を隔てて配置されている。間隔G24は、間隔G21と略同じである。

[0200] <トランジスタ4A～4F>

トランジスタ4A～4Fは、複数のリード1上に配置されている。トランジスタ4A～4Fの種類や機能は、特に限定されない。また、図示された例においては、6つのトランジスタ4A～4Fを備えているが、これは一例であり、トランジスタの個数は何ら限定されない。

[0201] トランジスタ4A～4Fは、図示された例においては、たとえばSiC（炭化シリコン）基板からなるMOSFET（SiC MOSFET（metal-oxide-semiconductor field-effect transistor））である。トランジスタ4A～4Fは、SiC基板に変えてSi（シリコン）基板によるMOSFETであってもよく、たとえばIGBT素子を含んでいてもよい。また、GaN

を含むMOSFETであってもよい。本実施形態では、トランジスタ4A～4Fはそれぞれ、N型のMOSFETが用いられている。以下では、トランジスタ4Aについて説明し、他のトランジスタ4B～4Fの説明を省略する。

[0202] 図9、図12および図13に示すように、トランジスタ4Aは、リード1Aの第1部11A上に配置されている。トランジスタ4Aは、ゲート電極GP、ソース電極SPおよびドレイン電極DPを有する。図示された例においては、ソース電極SPおよびゲート電極GPは、トランジスタ4Aのうち主面111Aと同じ側を向く面に配置されている。ドレイン電極DPは、トランジスタ4Aのうち主面111Aと対向する面に形成されている。ゲート電極GPおよびソース電極SPは、たとえばAlやAl合金（Al-Si、Al-Cu、Al-Si-Cu等）からなる。ドレイン電極DPは、たとえばAlやAl合金（Al-Si、Al-Cu、Al-Si-Cu等）からなる。ゲート電極GP、ソース電極SPおよびドレイン電極DPの形状や大きさは特に限定されない。図示された例においては、z方向視において、ゲート電極GPよりもソース電極SPが大きい。ゲート電極GPは、z方向視においてトランジスタ4Aのy方向中心よりも基板3の第5面35側に配置されている。ソース電極SPは、ゲート電極GPのy方向の片側およびx方向両側に位置する部分を有する。ゲート電極GPのソース電極SPに対する位置は、特に限定されない。ゲート電極GPは、正方形に形成されてもよい。ソース電極SPは、第5面35と対向する辺に凹部を有し、当該凹部内にゲート電極GPが配置されている。

[0203] 図14は、トランジスタ4Aを模式的に示す要部拡大断面図である。トランジスタ4Aは、基板400、エピタキシャル層401、ソース配線411、ドレイン配線415およびゲート配線419を有する。

[0204] 基板400は、SiC（シリコンカーバイド：炭化ケイ素）からなり、n型不純物が高濃度（例えば、 $1 \times 10^{18} \sim 1 \times 10^{21} \text{ cm}^{-3}$ ）にドーピングされている。基板400は、表面400Aおよび裏面400Bを有する。表面40

OAは、Si面であり、裏面400Bは、C面である。

- [0205] エピタキシャル層401は、基板400の表面400A上に積層されている。エピタキシャル層401は、基板400よりもn型不純物が低濃度にドーピングされたSiCからなる、n⁻型の層である。エピタキシャル層401は、基板400上に、エピタキシャル成長によって形成されている。Si面である表面400A上に形成されるエピタキシャル層401は、Si面を成長主面として成長させられる。したがって、成長により形成されるエピタキシャル層401の表面401Aは、基板400の表面400Aと同様にSi面である。
- [0206] エピタキシャル層401は、ドレイン領域402、ボディ領域403、ソース領域407およびボディコンタクト領域408を有する。
- [0207] ドレイン領域402は、表面401Aとは反対側のC面側の部分（基層部）である。ドレイン領域402は、その全域がエピタキシャル成長後のままの状態が維持された、n⁻型領域である。ドレイン領域402のn型不純物濃度は、例えば $1 \times 10^{15} \sim 1 \times 10^{17} \text{ cm}^{-3}$ である。
- [0208] ボディ領域403は、エピタキシャル層401の表面401A側に形成されている。ボディ領域403は、エピタキシャル層401の表面401A側（Si面側）からドレイン領域402に接している。ボディ領域403のp型不純物濃度は、例えば $1 \times 10^{16} \sim 1 \times 10^{19} \text{ cm}^{-3}$ である。
- [0209] 図14に示すように、エピタキシャル層401には、ゲートトレンチ404が形成されている。ゲートトレンチ404は、表面401Aから掘り下げられた形態を有するとともに、図14の紙面に垂直な方向（「ゲート幅に沿う方向」または「ゲート幅方向」）に長く延びている。したがって、平面視では、ゲートトレンチ404は、所定の方角に沿って延びる帯状である。図14では、1つのゲートトレンチ404のみが示されているが、実際には、エピタキシャル層401には、平面視において互いに平行に延びる複数のゲートトレンチ404が形成されており、いわゆるストライプ構造をなしている。

- [0210] 各ゲートトレンチ404は、2つの側面404aおよび底面404bを有する。2つの側面404aは、互いに間隔を空けて対向し、それぞれが表面401Aに対して直交する。底面404bは、2つの側面404aに繋がっており、表面401Aに対して平行な部分を有している。ゲートトレンチ404は、ボディ領域403を厚さ方向（図14における上下方向）に貫通し、その最深部（底面404b）がドレイン領域402に達している。
- [0211] ゲートトレンチ404には、その内面（側面404aおよび底面404b）全域を覆うようにゲート絶縁膜405が形成されている。図14に示すように、ゲート絶縁膜405の一部は、ゲートトレンチ404の外部にあって、エピタキシャル層401の表面401Aを部分的に覆っている。ゲート絶縁膜405は、窒素（N）を含む酸化膜（例えば窒素含有ガスを用いた熱酸化により形成される窒化酸化シリコン膜）からなる。ゲート絶縁膜405における窒素含有量（窒素濃度）は、例えば0.1～10%である。
- [0212] ゲート絶縁膜405は、絶縁膜側部405aおよび絶縁膜底部405bを有する。絶縁膜側部405aは、ゲートトレンチ404の側面404aを覆う部分である。絶縁膜底部405bは、ゲートトレンチ404の底面404bを覆う部分である。図示された例においては、絶縁膜底部405bの厚さ T_2 は、絶縁膜側部405aの厚さ T_1 と同じか、厚さ T_1 よりも小さい（ $T_2 \leq T_1$ ）。具体的には、絶縁膜側部405aの厚さ T_1 に対する絶縁膜底部405bの厚さ T_2 の比（ T_2 / T_1 ）が、0.3～1であり、好ましくは、0.5～1である。絶縁膜側部405aの厚さ T_1 は、例えば300～1000Åであり、絶縁膜底部405bの厚さ T_2 は、例えば150～500Å（ただし $T_2 \leq T_1$ ）である。
- [0213] ゲート絶縁膜405内には、ゲート電極406が埋設されている。ゲート電極406は、ゲート絶縁膜405の内側を、N型不純物が高濃度にドーピングされたポリシリコン材料で埋め尽くすことにより形成されている。
- [0214] ソース領域407は、ボディ領域403の表層部において、ゲートトレンチ404に対してゲート幅と直交する方向（図14における左右方向）の両

側に位置している。ソース領域407は、 n^+ 型の領域である。ソース領域407は、ドレイン領域402の n 型不純物濃度よりも高く、 n 型不純物が高濃度にドーピングされた領域である。ソース領域407の n 型不純物濃度は、例えば $1 \times 10^{18} \sim 1 \times 10^{21} \text{ cm}^{-3}$ である。平面視において、ソース領域407は、ゲートトレンチ404に隣接し、かつゲート幅方向に延びている。

[0215] 図14に示すように、ボディコンタクト領域408は、表面401Aから下方に延びてソース領域407を貫通し、ボディ領域403に接続される p^+ 型の領域である。また、ボディコンタクト領域408は、平面視において、ソース領域407の中央線（ゲート幅方向と直交する方向における、ソース領域407の中央点を通り直線であって、ゲート幅方向に平行な直線）に沿って延びている。ボディコンタクト領域408は、 p 型不純物が高濃度にドーピングされた領域であり、 p 型不純物濃度がボディ領域403よりも高い。ボディコンタクト領域408の p 型不純物濃度は、例えば $1 \times 10^{18} \sim 1 \times 10^{21} \text{ cm}^{-3}$ である。

[0216] ゲートトレンチ404およびソース領域407は、ゲート幅方向と直交する方向に交互に設けられ、それぞれゲート幅方向に沿って延びている。ソース領域407上には、当該ソース領域407に沿ってゲート幅方向と直交する方向に隣接する単位セル間の境界が設定されている。ボディコンタクト領域408は、ゲート幅方向と直交する方向に隣接する2つの単位セル間に跨って少なくとも1つ設けられている。またゲート幅方向に沿う方向に隣接する単位セル間の境界は、各単位セルに含まれるゲート電極406が一定のゲート幅を有するように設定されている。

[0217] エピタキシャル層401上には、酸化シリコン（ SiO_2 ）からなる層間絶縁膜409が積層されている。層間絶縁膜409およびゲート絶縁膜405には、ソース領域407およびボディコンタクト領域408の表面を露出させるコンタクトホール410が形成されている。

[0218] ソース配線411は、層間絶縁膜409上に形成されている。ソース配線411は、コンタクトホール410を介して、ソース領域407およびボデ

ィコンタクト領域408にコンタクト（電氣的に接続）されている。ソース配線411は、ポリシリコン層412、メタル層413および中間層414を有する。

[0219] ポリシリコン層412は、ソース領域407およびボディコンタクト領域408と接する層である。ポリシリコン層412は、不純物がドーピングされたドーフトポリシリコンを用いて形成されたドーブ層であり、例えば、 $1 \times 10^{19} \sim 1 \times 10^{21} \text{ cm}^{-3}$ の高濃度で不純物がドーピングされた高濃度ドーブ層であることが好ましい。ポリシリコン層412をドーブ層（または高濃度ドーブ層）として形成するときの不純物としては、リン（P）や砒素（As）などのN型不純物、ホウ素（B）などのp型不純物を用いることができる。ポリシリコン層412は、コンタクトホール410を埋め尽くしている。このようなポリシリコン層412の厚さは、コンタクトホール410の深さにより異なるが、例えば5000～1000 Åである。

[0220] メタル層413は、ポリシリコン層412上に形成されている。メタル層413は、例えば、アルミニウム（Al）、金（Au）、銀（Ag）、銅（Cu）、またはそれらの合金およびそれらを含有するメタル材料から形成されている。メタル層413は、ソース配線411の最表層をなし、例えば第1ワイヤ91Aなどがボンディングされる。メタル層413の厚さは、例えば1～5 μmである。

[0221] 中間層414は、ポリシリコン層412とメタル層413との間に介在しており、チタン（Ti）を含有する。中間層414は、チタンを含有する層の単層もしくはその層を有する複数の層からなる。チタンを含有する層は、チタン、窒化チタン（TiN）などを用いて形成することができる。中間層414の厚さは、例えば200～500 nmである。

[0222] このようなポリシリコン層412、中間層414、およびメタル層413を有するソース配線411は、ポリシリコン（ポリシリコン層412）、チタン（中間層414）、窒化チタン（中間層414）、およびアルミニウム（メタル層413）が順に積層される積層構造（Po-Si/Ti/TiN

／A 1)であることが好ましい。

[0223] ドレイン配線415は、基板400の裏面400Bに形成されている。ドレイン配線415は、基板400にコンタクト（電氣的に接続）されている。ドレイン配線415は、ポリシリコン層416、メタル層417および中間層418を有する。

[0224] ポリシリコン層416は、基板400と接する。ポリシリコン層416は、ポリシリコン層412を構成する材料と同様のものを用いて形成することができる。ポリシリコン層416の厚さは、例えば1000～2000Åである。

[0225] メタル層417は、ポリシリコン層416上に形成されている。メタル層417は、メタル層413を構成する材料と同様のものを用いて形成することができる。メタル層417は、ドレイン配線415の最表層をなし、例えば基板400がリード1Aの第1部11Aに実装されるとき、第1部11Aに接合される。メタル層417の厚さは、例えば0.5～1μmである。

[0226] 中間層418は、ポリシリコン層416とメタル層417との間に介在しており、チタン（Ti）を含有する層である。中間層418は、中間層414を構成する材料と同様のものを用いて形成することができる。

[0227] ゲート配線419は、層間絶縁膜409に形成されたコンタクトホール（図示略）を介してゲート電極406にコンタクト（電氣的に接続）されている。ソース配線411とドレイン配線415との間（ソースドレイン間）に所定の電位差を発生させた状態で、ゲート配線419に所定の電圧（ゲート閾値電圧以上の電圧）が印加されることにより、ゲート電極406からの電界によりボディ領域403におけるゲート絶縁膜405との界面近傍にチャンネルが形成される。これにより、ソース配線411とドレイン配線415との間に電流が流れ、トランジスタ4Aがオン状態となる。

[0228] 図9、図12および図13に示すように、3つのトランジスタ4A、4B、4Cが、リード1Aの第1部11Aの主面111A上に配置されている。3つのトランジスタ4A、4B、4Cは、x方向において互いに離間し、且

つ×方向視において互いに重なっている。図示された例においては、トランジスタ4 A、4 B、4 Cのドレイン電極D Pが、導電性接合材8 3によって主面1 1 1 Aに接合されている。

[0229] 導電性接合材（第2導電性接合材）8 3は、トランジスタ4 A、4 B、4 Cのドレイン電極D Pを主面1 1 1 Aに接合し且つ電氣的に接続しうるものであればよい。導電性接合材8 3は、たとえば、銀ペースト、銅ペーストやはんだが用いられる。

[0230] 図9、図1 2および図1 3に示すように、トランジスタ4 Dが、リード1 Bの第1部1 1 Bの主面1 1 1 B上に配置されている。図示された例においては、トランジスタ4 Dのドレイン電極D Pが、導電性接合材8 3によって主面1 1 1 Bに接合されている。

[0231] 図9、図1 2および図1 3に示すように、トランジスタ4 Eが、リード1 Cの第1部1 1 Cの主面1 1 1 C上に配置されている。図示された例においては、トランジスタ4 Eのドレイン電極D Pが、導電性接合材8 3によって主面1 1 1 Cに接合されている。

[0232] 図9、図1 2および図1 3に示すように、トランジスタ4 Fが、リード1 Dの第1部1 1 Dの主面1 1 1 D上に配置されている。図示された例においては、トランジスタ4 Fのドレイン電極D Pが、導電性接合材8 3によって主面1 1 1 Dに接合されている。

[0233] <上側ドライバチップ4 Gおよび下側ドライバチップ4 H>

上側ドライバチップ4 Gおよび下側ドライバチップ4 Hは、トランジスタ4 A～4 Fのうち少なくとも1つを駆動および制御するためのものである。図9および図1 0に示すように、上側ドライバチップ4 Gおよび下側ドライバチップ4 Hは、導電部5とトランジスタ4 A～4 Fのうち少なくとも1つとに電氣的に接続されており、基板3上に配置されている。図に示す例では、上側ドライバチップ4 Gは、3つのトランジスタ4 A、4 B、4 Cを駆動および制御する。下側ドライバチップ4 Hは、3つのトランジスタ4 D、4 E、4 Fを駆動および制御する。上側ドライバチップ4 Gおよび下側ドライ

バチップ 4 H の形状やサイズは特に限定されない。図示された例においては、上側ドライバチップ 4 G および下側ドライバチップ 4 H は、z 方向視において矩形状であり、x 方向に長状である。

[0234] 上側ドライバチップ 4 G は、導電部 5 の第 1 基部 5 5 に搭載されており、下側ドライバチップ 4 H は、導電部 5 の第 2 基部 5 6 上に配置されている。上側ドライバチップ 4 G は、導電性接合材 8 4 によって第 1 基部 5 5 に接合されている。下側ドライバチップ 4 H は、導電性接合材 8 4 によって第 2 基部 5 6 に接合されている。

[0235] 導電性接合材 8 4（第 3 導電性接合材）は、上側ドライバチップ 4 G を第 1 基部 5 5 に接合するとともに、下側ドライバチップ 4 H を第 2 基部 5 6 に接合し且つ電氣的に接続しうるものであればよい。導電性接合材 8 4 は、たとえば、銀ペースト、銅ペーストやはんだが用いられる。導電性接合材 8 4 の具体的形状は、何ら限定されない。上側ドライバチップ 4 G および下側ドライバチップ 4 H は、導電性接合材 8 4 に代えて、絶縁性接合材によって第 1 基部 5 5 に接合されてもよい。

[0236] 図 9 に示すように、上側ドライバチップ 4 G は、x 方向視において、リード 2 B ~ 2 O とリード 1 A ~ 1 G との間に位置している。下側ドライバチップ 4 H は、x 方向視において、リード 2 B ~ 2 O とリード 1 A ~ 1 G との間に位置している。上側ドライバチップ 4 G は、y 方向視においてトランジスタ 4 B と重なる。図示された例においては、上側ドライバチップ 4 G は、y 方向視において、トランジスタ 4 A と重なる。下側ドライバチップ 4 H は、y 方向視において、トランジスタ 4 E と重なる。上側ドライバチップ 4 G は、y 方向視においてトランジスタ 4 C と重なっていてもよい。下側ドライバチップ 4 H は、y 方向視においてトランジスタ 4 D、4 F のいずれか一方または両方と重なっていてもよい。

[0237] 図 10 および図 11 に示す例では、上側ドライバチップ 4 G は、y 方向視において配線部 50 B、配線部 50 C、配線部 50 V および配線部 50 W と重なる。上側ドライバチップ 4 G は、x 方向視において、第 2 基部 5 6 およ

び下側ドライバチップ4 Hと重なる。下側ドライバチップ4 Hは、y方向視において、配線部5 O I、配線部5 O J、配線部5 O Kおよび配線部5 O Lと重なる。下側ドライバチップ4 Hは、x方向視において、配線部5 O Oおよび配線部5 O Pと重なる。

[0238] <ブートブートダイオード4 9 U, 4 9 V, 4 9 W>

ブートダイオード4 9 U, 4 9 V, 4 9 Wは、上側ドライバチップ4 Gと電氣的に接続されている。ブートダイオード4 9 U, 4 9 V, 4 9 Wは、たとえば、上側ドライバチップ4 Gにより高い電圧を印加する機能を有する。図9および図10に示すように、ブートダイオード4 9 Uは、導電部5の配線部5 O Uに導電性接合材8 5を介して接合されている。導電性接合材8 5は、たとえば上述した導電性接合材8 4と同様の材質である。

[0239] 図9および図10に示すように、ブートダイオード4 9 Vは、導電部5の配線部5 O Vに上述した導電性接合材8 5を介して接合されている。ブートダイオード4 9 Wは、導電部5の配線部5 O Wに上述した導電性接合材8 5を介して接合されている。

[0240] ブートダイオード4 9 U, 4 9 V, 4 9 Wの具体的な配置形態は特に限定されない。図10および図11に示す例では、ブートダイオード4 9 Uのy方向における中心は配線部5 O Uのy方向における中心よりも第5面3 5側にずれている。ブートダイオード4 9 Vのx方向における中心は、配線部5 O Vのx方向における中心よりも配線部5 O W側にずれている。ブートダイオード4 9 Wのx方向における中心は、配線部5 O Wのx方向における中心よりも配線部5 O D側にずれている。

[0241] <第1ワイヤ9 1 A~9 1 F>

第1ワイヤ9 1 A~9 1 F（第1導電部材）は、トランジスタ4 A~4 Fのいずれかと、複数のリード1のいずれかとに接続されている。第1ワイヤ9 1 A~9 1 Fの材質は特に限定されず、たとえば、アルミニウム（A l）や銅（C u）からなる。第1ワイヤ9 1 A~9 1 Fの太さは特に限定されず、たとえば直径が2 5 0~5 0 0 μm程度である。第1ワイヤ9 1 A~9 1

Fに代えて、たとえば、Cuからなるリードを用いてもよい。

[0242] 図9に示すように、第1ワイヤ91Aは、一端がトランジスタ4Aのソース電極SPに接続され、他端がリード1Bの第4部14Bに接続されている。ソース電極SPおよび第4部14Bにおいて、第1ワイヤ91Aが接合される位置は特に限定されない。

[0243] 図9に示すように、第1ワイヤ91Bは、一端がトランジスタ4Bのソース電極SPに接続され、他端がリード1Cの第4部14Cに接続されている。ソース電極SPおよび第4部14Cにおいて、第1ワイヤ91Bが接合される位置は特に限定されない。

[0244] 図9に示すように、第1ワイヤ91Cは、一端がトランジスタ4Cのソース電極SPに接続され、他端がリード1Dの第4部14Dに接続されている。ソース電極SPおよび第4部14Dにおいて、第1ワイヤ91Cが接合される位置は特に限定されない。

[0245] 図9に示すように、第1ワイヤ91Dは、一端がトランジスタ4Dのソース電極SPに接続され、他端がリード1Eの第4部14Eに接続されている。ソース電極SPおよび第4部14Eにおいて、第1ワイヤ91Dが接合される位置は特に限定されない。

[0246] 図9に示すように、第1ワイヤ91Eは、一端がトランジスタ4Eのソース電極SPに接続され、他端がリード1Fの第4部14Fに接続されている。ソース電極SPおよび第4部14Fにおいて、第1ワイヤ91Eが接合される位置は特に限定されない。

[0247] 図9に示すように、第1ワイヤ91Fは、一端がトランジスタ4Fのソース電極SPに接続され、他端がリード1Gの第4部14Gに接続されている。ソース電極SPおよび第4部14Gにおいて、第1ワイヤ91Fが接合される位置は特に限定されない。

[0248] <第2ワイヤ92>

複数の第2ワイヤ（第2導電部材）92は、図9に示すように、上側ドライバチップ4Gおよび下側ドライバチップ4Hのいずれかに接続されている。

。第2ワイヤ92の材質は特に限定されず、たとえば金（Au）、銀（Ag）、銅（Cu）、アルミ（Al）等からなる。第2ワイヤ92の太さは特に限定されず、たとえば、第1ワイヤ91A～91Fよりも細い。第2ワイヤ92の太さは、たとえば直径が10 μ m～50 μ m程度である。以降においては、上側ドライバチップ4Gに接続された第2ワイヤ92を第2ワイヤ92Gとし、下側ドライバチップ4Hに接続された第2ワイヤ92を第2ワイヤ92Hとして説明する。

[0249] 図9に示すように、トランジスタ4Aのゲート電極GPと上側ドライバチップ4Gのy方向の中心よりも第1部11A側の部分とに、第2ワイヤ92Gが接続されている。また、トランジスタ4Aのソース電極SPと上側ドライバチップ4Gのy方向の中心よりも第1部11A側の部分とに、第2ワイヤ92Gが接続されている。この第2ワイヤ92Gは、x方向においてトランジスタ4Aのソース電極SPのうち、x方向においてゲート電極GPよりもトランジスタ4B側に接続されている。

[0250] 図9に示すように、トランジスタ4Bのゲート電極GPと上側ドライバチップ4Gのy方向の中心よりも第1部11A側の部分とに、第2ワイヤ92Gが接続されている。また、トランジスタ4Bのソース電極SPと上側ドライバチップ4Gのy方向の中心よりも第1部11A側の部分とに、第2ワイヤ92Gが接続されている。この第2ワイヤ92Gは、x方向においてトランジスタ4Bのソース電極SPのうち、x方向においてゲート電極GPよりもトランジスタ4C側に接続されている。

[0251] 図9に示すように、トランジスタ4Cのゲート電極GPと上側ドライバチップ4Gのy方向の中心よりも第1部11A側の部分とに、第2ワイヤ92Gが接続されている。また、トランジスタ4Cのソース電極SPと上側ドライバチップ4Gのy方向の中心よりも第1部11A側の部分とに、第2ワイヤ92Gが接続されている。この第2ワイヤ92Gは、x方向においてトランジスタ4Bのソース電極SPのうち、x方向においてゲート電極GPよりもトランジスタ4B側に接続されている。

[0252] 図9に示すように、トランジスタ4Dのゲート電極GPと下側ドライバチップ4Hのy方向の中心よりも第1部11A側の部分とに、第2ワイヤ92Hが接続されている。トランジスタ4Eのゲート電極GPと下側ドライバチップ4Hのy方向の中心よりも第1部11A側の部分とに、第2ワイヤ92Hが接続されている。トランジスタ4Fのゲート電極GPと下側ドライバチップ4Hのy方向の中心よりも第1部11A側の部分とに、第2ワイヤ92Hが接続されている。

[0253] 図10および図11に示すように、2つの第2ワイヤ92Gの一端が配線部50Aに接続されており、他端が上側ドライバチップ4Gに接続されている。また、第2ワイヤ92Gの一端がブートダイオード49Uに接続されており、他端が上側ドライバチップ4Gに接続されている。また、第2ワイヤ92Gの一端が配線部50Uに接続されており、他端が上側ドライバチップ4Gに接続されている。

[0254] 図10および図11に示すように、2つの第2ワイヤ92Gの一端が配線部50Bに接続されており、他端が上側ドライバチップ4Gに接続されている。また、第2ワイヤ92Gの一端がブートダイオード49Vに接続されており、他端が上側ドライバチップ4Gに接続されている。また、第2ワイヤ92Gの一端が配線部50Vに接続されており、他端が上側ドライバチップ4Gに接続されている。

[0255] 図10および図11に示すように、2つの第2ワイヤ92Gの一端が配線部50Cに接続されており、他端が上側ドライバチップ4Gに接続されている。また、第2ワイヤ92Gの一端がブートダイオード49Wに接続されており、他端が上側ドライバチップ4Gに接続されている。また、第2ワイヤ92Gの一端が配線部50Wに接続されており、他端が上側ドライバチップ4Gに接続されている。

[0256] 図10および図11に示すように、第2ワイヤ92Gの一端が配線部50Dに接続されており、他端が上側ドライバチップ4Gに接続されている。また、第2ワイヤ92Gの一端が配線部50Eに接続されており、他端が上側

ドライバチップ4 Gに接続されている。また、第2ワイヤ9 2 Gの一端が配線部5 0 Fに接続されており、他端が上側ドライバチップ4 Gに接続されている。また、3本の第2ワイヤ9 2 Gの一端が配線部5 0 Gに接続されており、他端が上側ドライバチップ4 Gに接続されている。また、2本の第2ワイヤ9 2 Gの一端が接続部5 7に接続されており、他端が上側ドライバチップ4 Gに接続されている。

[0257] 図10および図11に示すように、第2ワイヤ9 2 Hの一端が配線部5 0 Iに接続されており、他端が下側ドライバチップ4 Hに接続されている。また、第2ワイヤ9 2 Hの一端が配線部5 0 Jに接続されており、他端が下側ドライバチップ4 Hに接続されている。また、第2ワイヤ9 2 Hの一端が配線部5 0 Kに接続されており、他端が下側ドライバチップ4 Hに接続されている。また、2つの第2ワイヤ9 2 Hの一端が配線部5 0 Lに接続されており、他端が下側ドライバチップ4 Hに接続されている。また、第2ワイヤ9 2 Hの一端が配線部5 0 Mに接続されており、他端が下側ドライバチップ4 Hに接続されている。また、第2ワイヤ9 2 Hの一端が配線部5 0 Nに接続されており、他端が下側ドライバチップ4 Hに接続されている。また、2つの第2ワイヤ9 2 Hの一端が配線部5 0 Oに接続されており、他端が下側ドライバチップ4 Hに接続されている。

[0258] <樹脂7>

樹脂7は、トランジスタ4 A～4 Fおよび上側ドライバチップ4 Gおよび下側ドライバチップ4 Hと、複数のリード1 各々の一部および複数のリード2 各々の一部と、を少なくとも覆っている。また、図に示す例では、樹脂7は、ブートダイオード4 9 U, 4 9 V, 4 9 W、複数の第1ワイヤ9 1 A～9 1 Fおよび複数の第2ワイヤ9 2を覆っている。樹脂7の材質は、特に限定されず、たとえばエポキシ樹脂、シリコーンゲル等の絶縁材料が適宜用いられる。

[0259] 樹脂7のx方向における寸法D X（図7参照）は、60 mm以下であることが好ましい。樹脂7のy方向における寸法D Yは、35 mm以下であるこ

とが好ましい。樹脂 7 の z 方向における寸法 D Z（図 6 参照）は、6 mm 以下であることが好ましい。図に示す例では、樹脂 7 は、寸法 D X が約 57 mm であり、寸法 D Y が約 30 mm であり、寸法 D Z が約 5 mm である。

[0260] 樹脂 7 は、第 1 面 7 1、第 2 面 7 2、第 3 面 7 3、第 4 面 7 4、第 6 面 7 5、第 6 面 7 6、凹部 7 10、凹部 7 20、凹部 7 31、凹部 7 32、凹部 7 33 および凹部 7 34 を有する。

[0261] 第 1 面 7 1 は、z 方向と交差する面であり、図示された例においては、z 方向に対して直角な平面である。第 1 面 7 1 は、基板 3 の第 1 面 3 1 と同じ側を向いている。第 2 面 7 2 は、z 方向と交差する面であり、図示された例においては、z 方向に対して直角な平面である。第 2 面 7 2 は、第 1 面 7 1 とは反対側を向いており、基板 3 の第 2 面 3 2 と同じ側を向いている。

[0262] 第 3 面 7 3 は、z 方向において第 1 面 7 1 と第 2 面 7 2 との間に位置しており、図示された例においては、第 1 面 7 1 および第 2 面 7 2 に繋がっている。第 3 面 7 3 は、x 方向と交差する面であり、基板 3 の第 3 面 3 3 と同じ側を向いている。第 4 面 7 4 は、z 方向において第 1 面 7 1 と第 2 面 7 2 との間に位置しており、図示された例においては、第 1 面 7 1 および第 2 面 7 2 に繋がっている。第 4 面 7 4 は、x 方向と交差する面であり、第 3 面 7 3 とは反対側を向いており、基板 3 の第 4 面 3 4 と同じ側を向いている。

[0263] 第 6 面 7 5 は、z 方向において第 1 面 7 1 と第 2 面 7 2 との間に位置しており、図示された例においては、第 1 面 7 1 および第 2 面 7 2 に繋がっている。第 6 面 7 5 は、y 方向と交差する面であり、基板 3 の第 5 面 3 5 と同じ側を向いている。第 6 面 7 6 は、z 方向において第 1 面 7 1 と第 2 面 7 2 との間に位置しており、図示された例においては、第 1 面 7 1 および第 2 面 7 2 に繋がっている。第 6 面 7 6 は、x 方向と交差する面であり、第 6 面 7 5 とは反対側を向いており、第 6 面 3 6 と同じ側を向いている。

[0264] 凹部 7 10 は、第 3 面 7 3 から x 方向に凹んだ部位である。凹部 7 10 は、第 1 面 7 1 および第 2 面 7 2 に到達している。凹部 7 20 は、第 4 面 7 4 から x 方向に凹んだ部位である。凹部 7 20 は、第 1 面 7 1 および第 2 面 7

2に到達している。

[0265] 図9に示すように、凹部731、凹部732、凹部733および凹部734は、第6面75からy方向に凹んだ部位である。凹部731は、y方向視においてリード2Zの第2部22Zとリード2Aの第2部22Aとの間に位置している。凹部732は、y方向視においてリード2Aの第2部22Aとリード2Bの第2部22Bとの間に位置している。凹部733は、y方向視においてリード2Bの第2部22Bとリード2Cの第2部22Cとの間に位置している。凹部734は、y方向視においてリード2Cの第2部22Cとリード2Dの第2部22Dとの間に位置している。

[0266] 図2および図9に示すように、各トランジスタ4A～4Cのドレインは互いに接続され、P端子（リード1A）に接続されている。トランジスタ4Aのソースはトランジスタ4Dのドレインに接続され、トランジスタ4Bのソースはトランジスタ4Eのドレインに接続され、トランジスタ4Cのソースはトランジスタ4Fのドレインに接続されている。トランジスタ4Aのソースとトランジスタ4DのドレインとのノードN1は、U端子（リード1B）に接続されている。トランジスタ4Bのソースとトランジスタ4EのドレインとのノードN2は、V端子（リード1C）に接続されている。トランジスタ4Cのソースとトランジスタ4FのドレインとのノードN3は、W端子（リード1D）に接続されている。トランジスタ4Dのソースは、NU端子（リード1E）に接続され、トランジスタ4Eのソースは、NV端子（リード1F）に接続され、トランジスタ4Fのソースは、NW端子（リード1G）に接続されている。

[0267] U端子（リード1B）、V端子（リード1C）およびW端子（リード1D）に印加される電圧レベルは、たとえば0V～650V程度である。一方、NU端子（リード1E）、NV端子（リード1F）およびNW端子（リード1G）に印加される電圧レベルは、たとえば、0V程度であり、端子（リード1B）、V端子（リード1C）およびW端子（リード1D）に印加される電圧レベルよりも低い。トランジスタ4A～4Cは、3相のインバータ回路

の高電位側のトランジスタを構成し、トランジスタ４Ｄ～４Ｆは、３相のインバータ回路の低電位側のトランジスタを構成している。

[0268] トランジスタ４Ａ～４Ｃのゲートはそれぞれ、上側ドライバチップ４Ｇに接続され、トランジスタ４Ａ～４Ｃのソースはそれぞれ、上側ドライバチップ４Ｇに接続されている。トランジスタ４Ｄ～４Ｆのゲートはそれぞれ、下側ドライバチップ４Ｈに接続されている。

[0269] 上側ドライバチップ４Ｇは、ＶＢＵ端子（リード２Ａ）、ＶＢＶ端子（リード２Ｂ）、ＶＢＷ端子（リード２Ｃ）、第１ＶＣＣ端子（リード２Ｄ）、ＨＩＮＵ端子（リード２Ｅ）、ＨＩＮＶ端子（リード２Ｆ）、ＨＩＮＷ端子（リード２Ｇ）、および第１ＧＮＤ端子（リード２Ｈ）と電氣的に接続されている。第１ＶＣＣ端子は、上側ドライバチップ４Ｇに電源電圧ＶＣＣを供給する端子である。ＨＩＮＵ端子、ＨＩＮＶ端子、およびＨＩＮＷ端子には、外部のゲート駆動回路（図示略）からゲート信号電圧が印加される。上側ドライバチップ４Ｇは、これらゲート信号電圧をトランジスタ４Ａ～４Ｃのゲートに印加するための回路である。第１ＧＮＤ端子（リード２Ｈ）と第２ＧＮＤ端子（リード２Ｏ）は、スイッチ駆動装置Ａ１の内部、より詳細には基板３上の導電部５で互いに接続されている。

[0270] 下側ドライバチップ４Ｈは、ＬＩＮＵ端子（リード２Ｉ）、ＬＩＮＶ端子（リード２Ｊ）、ＬＩＮＷ端子（リード２Ｋ）、第２ＶＣＣ端子（リード２Ｌ）、ＦＯ端子（リード２Ｍ）、ＣＩＮ端子（リード２Ｎ）、および第２ＧＮＤ端子（リード２Ｏ）と電氣的に接続されている。第２ＶＣＣ端子は、下側ドライバチップ４Ｈに電源電圧ＶＣＣを供給する端子である。ＬＩＮＵ端子、ＬＩＮＶ端子、およびＬＩＮＷ端子には、外部のゲート駆動回路からゲート信号電圧が印加される。下側ドライバチップ４Ｈは、これらゲート信号電圧をトランジスタ４Ｄ～４Ｆのゲートに印加するための回路である。

[0271] ＨＩＮＵ端子（リード２Ｅ）、ＨＩＮＶ端子（リード２Ｆ）およびＨＩＮＷ端子（リード２Ｇ）に与えられる電気信号の第１電圧は、上側ドライバチップ４Ｇを駆動するために第１ＶＣＣ端子（リード２Ｄ）から印加される第

2 電圧（電源電圧 VCC）よりも低い。また、LINU 端子（リード 2 I）、LINV 端子（リード 2 J）および LINW 端子（リード 2 K）に与えられる電気信号の第 1 電圧は、下側ドライバチップ 4 H を駆動するために第 2 VCC 端子（リード 2 L）から印加される第 2 電圧（電源電圧 VCC）よりも低い。

[0272] 次に、スイッチ駆動装置 A 1 の作用について説明する。

[0273] 図 4 および図 5 に示すように、電流制限部 4 6 5 は、ブートキャパシタ BC 1 とブートダイオード 4 9 U とを導通させる経路に設けられている。このため電流制限部 4 6 5 は、フローティング電源であるブートキャパシタ BC 1 と同電位（電圧 VB）である領域に設けられており、第 1 電源 PW 1 から供給される制御電圧 VCC と同電位である領域から隔離される。これにより、電流制限部 4 6 5 をより安定した電位の領域において動作させることができる。

[0274] 図 9 および図 10 に示すように、ブートダイオード 4 9 U、4 9 V、4 9 W は、配線部 5 0 U、5 0 V、5 0 W に導通接合されている。配線部 5 0 U、5 0 V、5 0 W は、配線部 5 0 A、5 0 B、5 0 C をはじめとする、導電部 5 の他のいずれの部位に対しても離間している。仮に、配線部 5 0 U、5 0 V、5 0 W を、金属製のリードによって構成する場合、スイッチ駆動装置 A 1 の製造工程において、配線部 5 0 U、5 0 V、5 0 W の支持が困難となる事態が想定される。本実施形態においては、配線部 5 0 U、5 0 V、5 0 W は、基板 3 によって支持されている。このため、導電部 5 の他のいずれの部位に対しても離間した配線部 5 0 U、5 0 V、5 0 W を適切に実現することができる。

[0275] 図 16 ～図 20 は、本開示の変形例および他の実施形態を示している。これらの図において、上記実施形態と同一または類似の要素には、上記実施形態と同一の符号を付している。

[0276] <第 1 実施形態 第 1 変形例>

図 16 は、スイッチ駆動装置 A 1 の第 1 変形例を示している。図示された

スイッチ駆動装置 A 1 1 は、基板 3 の構成が、上述したスイッチ駆動装置 A 1 と異なっている。

[0277] 本変形例の基板 3 は、第 1 領域 3 0 A と第 2 領域 3 0 B とが、互いに別体として構成されている。

[0278] 第 1 領域 3 0 A は、上述したスイッチ駆動装置 A 1 の基板 3 と同様の材質からなり、たとえば、アルミナ (Al_2O_3) 窒化珪素 (SiN)、窒化アルミ (AlN)、ジルコニア入りアルミナ等のセラミックからなる。第 1 領域 3 0 A には、複数の接合部 6 が形成されている。

[0279] 第 2 領域 3 0 B は、たとえばプリント配線基板からなる。具体的には、第 2 領域 3 0 B は、ガラスエポキシ樹脂等の絶縁材料からなる基材と、当該基材に形成された配線パターンと、を有する。本変形例の導電部 5 は、プリント配線基板の配線パターンによって構成されている。

[0280] 図示された例においては、第 1 領域 3 0 A と第 2 領域 3 0 B とは、連結部材 3 9 によって互いに連結されている。連結部材 3 9 は、たとえば、スイッチ駆動装置 A 1 1 の製造工程において、第 1 領域 3 0 A と第 2 領域 3 0 B との相対位置を固定するためのものである。連結部材 3 9 と第 1 領域 3 0 A および第 2 領域 3 0 B との固定形態は特に限定されない。たとえば、連結部材 3 9 は、絶縁材料によって構成されていてもよいし、導電性材料から構成されていてもよい。後者の場合、導電部 5 と複数の接合部 6 との所定箇所同士を互いに導通させるものであってもよい。

[0281] 上記変形例によっても、スイッチ駆動装置 A 1 と同様の作用効果を奏する。また、本変形例から理解されるように、基板 3 の具体的構成は特に限定されず、上述したトランジスタ 4 A ~ 4 F によるスイッチ駆動制御を実現する回路等を構成可能なものであれば、種々に変更可能である。

[0282] <第 1 実施形態 第 2 変形例>

図 1 7 は、スイッチ駆動装置 A 1 の第 2 変形例を示している。図示されたスイッチ駆動装置 A 1 2 は、上側ドライバ回路に含まれる電流制限部 4 6 5 基板 3 の構成が、上述したスイッチ駆動装置 A 1 と異なっている。

[0283] 本変形例においては、電流制限部465は、トランジスタ4651と抵抗4652とを備える。抵抗4652は、ブートダイオード49UとブートキャパシタBC1とを接続する経路に配置されており、フローティング電源であるブートキャパシタBC1と同電位である領域に配置されている。抵抗4652は、ブートキャパシタBC1に供給される電流値を決定する。トランジスタ4651は、抵抗4652と並列に接続される。トランジスタ4651は、P型MOSFETである。トランジスタ4651ソースは、ブートダイオード49Uのカソードと抵抗4652との接続点に接続される。トランジスタ4651のドレインは、抵抗4652とブートキャパシタBC1との接続点に接続される。トランジスタ4651のゲートには、電流制御部466からの信号が入力する。

[0284] 例えば、抵抗4652の抵抗値を R_1 とし、トランジスタ4651の抵抗値を R_2 とする。このとき抵抗値 $R_1 \gg$ 抵抗値 R_2 である。電圧 V_B が、閾値電圧以上である場合、電流制御部466からの信号に基づいてトランジスタ4651はOFFになる。そのため、電流制限部465の抵抗値は R_1 となる。一方、電圧 V_B が、閾値電圧よりも低い場合、電流制御部466からの信号に基づいてトランジスタ4651はONになる。そのため、電流制限部465の抵抗値は、並列接続されたトランジスタ4651と抵抗4652の合成抵抗、すなわち、 $R_1 \times R_2 / (R_1 + R_2)$ となる。すなわち、電圧 V_B が、閾値電圧以上である場合、電流制限部465の抵抗値が大きくなり、電流制限部465による電圧降下は大きくなる。この結果、ブートキャパシタBC1を充電する電流が小さくなる。逆に、電圧 V_B が、閾値電圧よりも低い場合、電流制限部465の抵抗値が小さくなり、電流制限部465における電圧降下は小さくなる。この結果、ブートキャパシタBC1を充電する電流が大きくなる。

[0285] 上記構成を採用することによる利点は、次のとおりである。すなわち、ユーザが制御電圧 V_{CC} を高い電圧に設定する場合には、過充電に対するマージンが少ないために抵抗値を大きくすることができる。一方、ユーザが制御

電圧VCCを低い電圧に設定する場合には、過充電に対するマージンが多いため抵抗値を小さくすることが可能となる。

[0286] 本変形例から理解されるように、電流制限部465の具体的構成は特に限定されず、ブートダイオード49UとブートキャパシタBC1との導通をON/OFFする構成であってもよいし、ブートダイオード49UとブートキャパシタBC1との導通経路の抵抗値を適宜切り替える構成であってもよい。

[0287] <第2実施形態>

図18～図20は、第2実施形態に係るスイッチ駆動装置を示している。図示されたスイッチ駆動装置A2は、ブートキャパシタBC1、BC2、BC3への充電抑制制御の具体的構成が、上述したスイッチ駆動装置A1、A11と異なる。

[0288] 図18は、スイッチ駆動装置A2を備えた電力供給部のブロック図である。図19は、スイッチ駆動装置A2の上側ドライバ回路の一例を示す回路図である。図20は、スイッチ駆動装置A2を示す平面図である。

[0289] 図18に示すように、本実施形態においては、LINU端子（リード2I）、LINV端子（リード2J）およびLINW端子（リード2K）に入力された通電制御信号luin、lvin、lwinが、上側ドライバチップ4Gに入力されている。

[0290] 図19を参照して、通電制御信号luinを用いたブートキャパシタBC1への充電抑制制御について説明する。通電制御信号lvinを用いたブートキャパシタBC2への充電抑制制御および通電制御信号lwinを用いたブートキャパシタBC3への充電抑制制御は、同様の制御であるため説明を省略する。

[0291] 図に示す例では、電流制限部465のトランジスタ4651は、第1電源PW1とブートダイオード49Uとを接続する回路に配置される。トランジスタ4651は、ブートキャパシタBC1に供給される電流をON/OFFする。トランジスタ4651は、P型MOSFETであり、ソースは第1電

源PW1に接続される。トランジスタ4651のドレインは、ブートダイオード49Uに接続される。ゲートには、電流制御部466からの信号が入力する。電流制限部465の構成は、図示された構成に限定されず、たとえば、図17を参照して説明したスイッチ駆動装置A12の電流制限部465の構成であってもよい。

[0292] 電流制御部466には、通電制御信号 I_{uin} が入力される。たとえば、電流制御部466は、通電制御信号 $I_{uin}=H$ でトランジスタ4DをONさせる場合に、トランジスタ4651をOFF状態とし、ブートキャパシタBC1への充電を抑制する。

[0293] 図20は、スイッチ駆動装置A2の構成例を示している。図示されたように、スイッチ駆動装置A2においては、導電部5の配線部50I、配線部50Jおよび配線部50Kが、第2基部56付近を経由して、上側ドライバチップ4G付近に延びた形状である。下側ドライバチップ4Hと配線部50I、配線部50Jおよび配線部50Kとのそれぞれには、第2ワイヤ92Hが個別に接続されている。上側ドライバチップ4Gと配線部50I、配線部50Jおよび配線部50Kとのそれぞれには、第2ワイヤ92Gが個別に接続されている。

[0294] ブートダイオード49Uは、配線部50Aに導通接合されている。ブートダイオード49Vは、配線部50Bに導通接合されている。ブートダイオード49Wは、配線部50Cに導通接合されている。上側ドライバチップ4Gと、配線部50A、配線部50Bおよび配線部50Cとのそれぞれには、第2ワイヤ92Gが個別に接続されている。

[0295] 上記構成によっても、上述したモード1、2におけるブートキャパシタBC1、BC2、BC3の過充電（下側トランジスタ4D、4E、4FがONである際に生じる）を抑制することができる。

[0296] 本開示に係るスイッチ駆動装置は、上述した実施形態等に限定されるものではない。本開示に係るスイッチ駆動装置の各部の具体的な構成は、種々に設計変更自在である

[0297] 付記 1.

N型半導体スイッチ素子を駆動するゲートドライバと、
ブートキャパシタおよびブートダイオードを含み、且つ前記ゲートドライバに電圧を印加するブートストラップ回路と、
前記ブートキャパシタに供給される電流を制限する電流制限部と、
前記電流制限部の動作を制御する電流制御部と、を備え、
前記電流制限部は、前記ブートキャパシタと前記ブートダイオードとを導通させる経路に設けられている、スイッチ駆動装置。

付記 2.

前記電流制御部は、前記ブートキャパシタの充電電圧が閾値を超えると、前記電流制限部を駆動して前記ブートキャパシタに供給される電流を制限する、付記 1 に記載のスイッチ駆動装置。

付記 3.

前記電流制限部は、前記電流制御部からの信号に基づいて ON 又は OFF となるスイッチ素子を含む、付記 2 に記載のスイッチ駆動装置。

付記 4.

前記電流制御部は、前記ブートキャパシタの両端間電圧およびその分圧電圧の少なくともいずれかに基づいて、前記ブートキャパシタの充電電圧を検出する、付記 3 に記載のスイッチ駆動装置。

付記 5.

前記 N 型半導体スイッチ素子は、SiC を原料とする半導体基板を含む、付記 1 ないし付記 4 のいずれか 1 つに記載のスイッチ駆動装置。

付記 6.

基板と、

前記基板に形成された導電部と、

前記基板に配置された第 1 リードと、

前記ゲートドライバを有するドライバチップと、

前記ドライバチップと、前記基板の少なくとも一部と、前記第 1 リードの

一部と、を覆う樹脂と、をさらに備えており、

前記第 1 リードは、前記 N 型半導体スイッチ素子を支持し、

前記ブートダイオードおよび前記ドライバチップは、前記導電部に配置されている、付記 1 ないし 5 のいずれか 1 つに記載のスイッチ駆動装置。

付記 7.

前記基板は、第 1 面を有しており、前記導電部は、前記第 1 面に形成されている、付記 6 に記載のスイッチ駆動装置。

付記 8.

前記基板は、前記第 1 面とは反対側の第 2 面を有しており、

前記第 2 面は、前記樹脂から露出している、付記 7 に記載のスイッチ駆動装置。

付記 9.

前記第 1 リードは、前記基板の前記第 1 面に配置されている、付記 7 または 8 に記載のスイッチ駆動装置。

付記 10.

前記第 1 リードを前記基板に接合する第 1 接合材をさらに備える、付記 9 に記載のスイッチ駆動装置。

付記 11.

前記第 1 リードから離間する第 2 リードをさらに備えており、

前記第 2 リードは、前記導電部に電氣的に接続されている、付記 7 ないし 10 のいずれか 1 つに記載のスイッチ駆動装置。

付記 12.

前記第 2 リードを前記導電部に接合する第 1 導電性接合材をさらに備える、付記 11 に記載のスイッチ駆動装置。

付記 13.

前記導電部は、互いに離間する第 1 配線部および第 2 配線部を含み、

前記ブートキャパシタは前記第 1 配線部に導通接合され、前記第 2 リードは前記第 2 配線部に導通接合される、付記 12 に記載のスイッチ駆動装置。

付記 1 4 .

複数のワイヤをさらに備えており、前記複数のワイヤは、前記ドライバチップを、前記ブートダイオード、前記第 1 配線部および前記第 2 配線部にそれぞれ接続する、付記 1 3 に記載のスイッチ駆動装置。

付記 1 5 .

前記第 1 配線部は、前記ドライバチップと前記第 2 リードとの間に配置されている、付記 1 4 に記載のスイッチ駆動装置。

付記 1 6 .

前記第 2 配線部は、前記第 1 配線部と並んで位置された部位を有する、付記 1 5 に記載のスイッチ駆動装置。

付記 1 7 .

前記第 1 配線部は、当該第 1 配線部以外の前記導電部のいずれの部位からも離間している、付記 1 3 ないし 1 6 のいずれか 1 つに記載のスイッチ駆動装置。

符号の説明

[0298] A 1 , A 1 1 , A 2 : スイッチ駆動装置

1 : (第 1) リード

2 : (第 2) リード

3 : 基板

4 A , 4 B , 4 C : 上側トランジスタ

4 D , 4 E , 4 F : 下側トランジスタ

4 G : 上側ドライバチップ

4 H : 下側ドライバチップ

5 : 導電部

6 : 接合部

7 : パッケージ

4 9 U , 4 9 V , 4 9 W : ブートダイオード

9 1 : 第 1 ワイヤ

9 2	: 第2ワイヤ
4 6 3	: 上側ゲートドライバ
4 6 4	: 入力信号制御回路
4 6 5	: 電流制限部
4 6 6	: 電流制御部
4 6 7	: 高耐圧レベルシフト回路
4 6 3 1	: クランプ回路
4 6 4 1	: インバータ
4 6 4 2	: レベルシフト回路
4 6 4 3	: パルスジェネレータ
4 6 5 1	: トランジスタ
4 6 5 2	: 抵抗
4 6 7 1, 4 6 7 2	: トランジスタ
4 6 7 3, 4 6 7 4	: 抵抗
BC 1, BC 2, BC 3	: ブートキャパシタ
BTC	: ブートストラップ回路
M	: モータ
MCU	: モータコントロールユニット
MMC	: モータ駆動装置

請求の範囲

- [請求項1] N型半導体スイッチ素子を駆動するゲートドライバと、
ブートキャパシタおよびブートダイオードを含み、且つ前記ゲートドライバに電圧を印加するブートストラップ回路と、
前記ブートキャパシタに供給される電流を制限する電流制限部と、
前記電流制限部の動作を制御する電流制御部と、を備え、
前記電流制限部は、前記ブートキャパシタと前記ブートダイオードとを導通させる経路に設けられている、スイッチ駆動装置。
- [請求項2] 前記電流制御部は、前記ブートキャパシタの充電電圧が閾値を超えると、前記電流制限部を駆動して前記ブートキャパシタに供給される電流を制限する、請求項1に記載のスイッチ駆動装置。
- [請求項3] 前記電流制限部は、前記電流制御部からの信号に基づいてON又はOFFとなるスイッチ素子を含む、請求項2に記載のスイッチ駆動装置。
- [請求項4] 前記電流制御部は、前記ブートキャパシタの両端間電圧およびその分圧電圧の少なくともいずれかに基づいて、前記ブートキャパシタの充電電圧を検出する、請求項3に記載のスイッチ駆動装置。
- [請求項5] 前記N型半導体スイッチ素子は、SiCを原料とする半導体基板を含む、請求項1ないし請求項4のいずれか1つに記載のスイッチ駆動装置。
- [請求項6] 基板と、
前記基板に形成された導電部と、
前記基板に配置された第1リードと、
前記ゲートドライバを有するドライバチップと、
前記ドライバチップと、前記基板の少なくとも一部と、前記第1リードの一部と、を覆う樹脂と、をさらに備えており、
前記第1リードは、前記N型半導体スイッチ素子を支持し、
前記ブートダイオードおよび前記ドライバチップは、前記導電部に

配置されている、請求項 1 ないし 5 のいずれか 1 つに記載のスイッチ駆動装置。

[請求項7] 前記基板は、第 1 面を有しており、前記導電部は、前記第 1 面に形成されている、請求項 6 に記載のスイッチ駆動装置。

[請求項8] 前記基板は、前記基板とは反対側の第 2 面を有しており、
前記第 2 面は、前記樹脂から露出している、請求項 7 に記載のスイッチ駆動装置。

[請求項9] 前記第 1 リードは、前記基板の前記第 1 面に配置されている、請求項 7 または 8 に記載のスイッチ駆動装置。

[請求項10] 前記第 1 リードを前記基板に接合する第 1 接合材をさらに備える、請求項 9 に記載のスイッチ駆動装置。

[請求項11] 前記第 1 リードから離間する第 2 リードをさらに備えており、
前記第 2 リードは、前記導電部に電氣的に接続されている、請求項 7 ないし 10 のいずれか 1 つに記載のスイッチ駆動装置。

[請求項12] 前記第 2 リードを前記導電部に接合する第 1 導電性接合材をさらに備える、請求項 11 に記載のスイッチ駆動装置。

[請求項13] 前記導電部は、互いに離間する第 1 配線部および第 2 配線部を含み、
前記ブートキャパシタは前記第 1 配線部に導通接合され、前記第 2 リードは前記第 2 配線部に導通接合される、請求項 12 に記載のスイッチ駆動装置。

[請求項14] 複数のワイヤをさらに備えており、前記複数のワイヤは、前記ドライバチップを、前記ブートダイオード、前記第 1 配線部および前記第 2 配線部にそれぞれ接続する、請求項 13 に記載のスイッチ駆動装置。

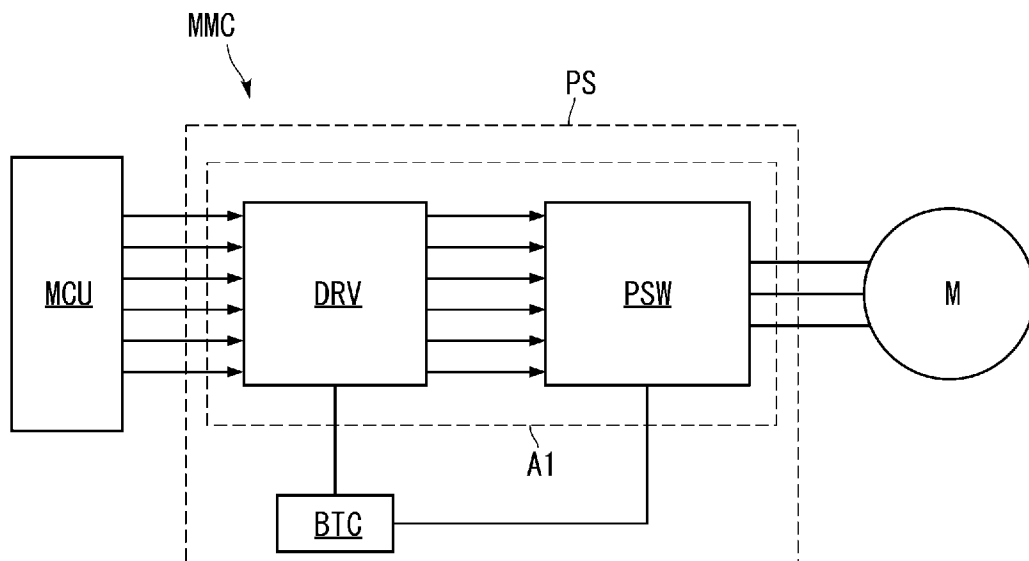
[請求項15] 前記第 1 配線部は、前記ドライバチップと前記第 2 リードとの間に配置されている、請求項 14 に記載のスイッチ駆動装置。

[請求項16] 前記第 2 配線部は、前記第 1 配線部と並んで位置する部位を有する

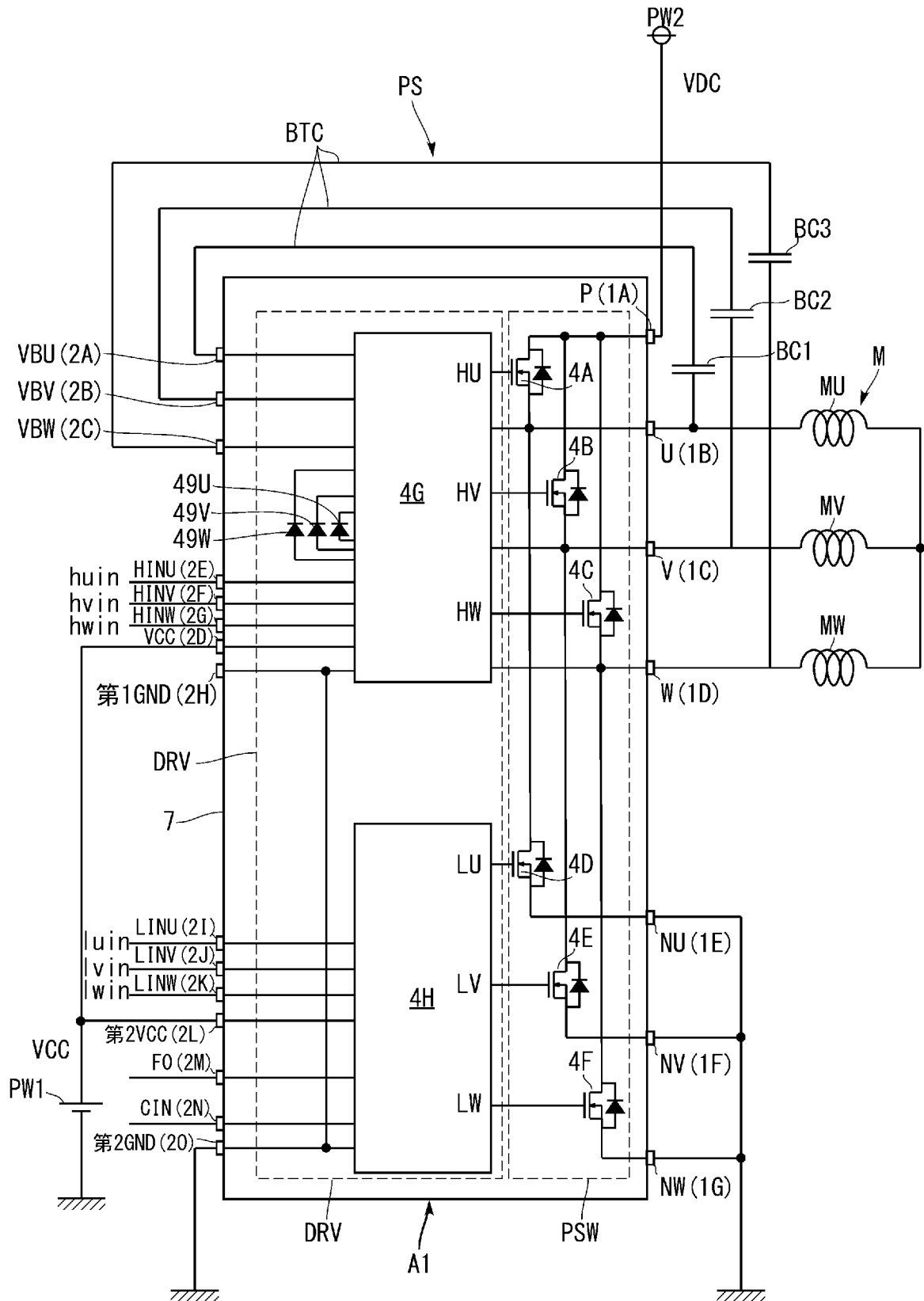
、請求項 1 5 に記載のスイッチ駆動装置。

[請求項17] 前記第 1 配線部は、当該第 1 配線部以外の前記導電部のいずれの部位からも離間している、請求項 1 3 ないし 1 6 のいずれか 1 つに記載のスイッチ駆動装置。

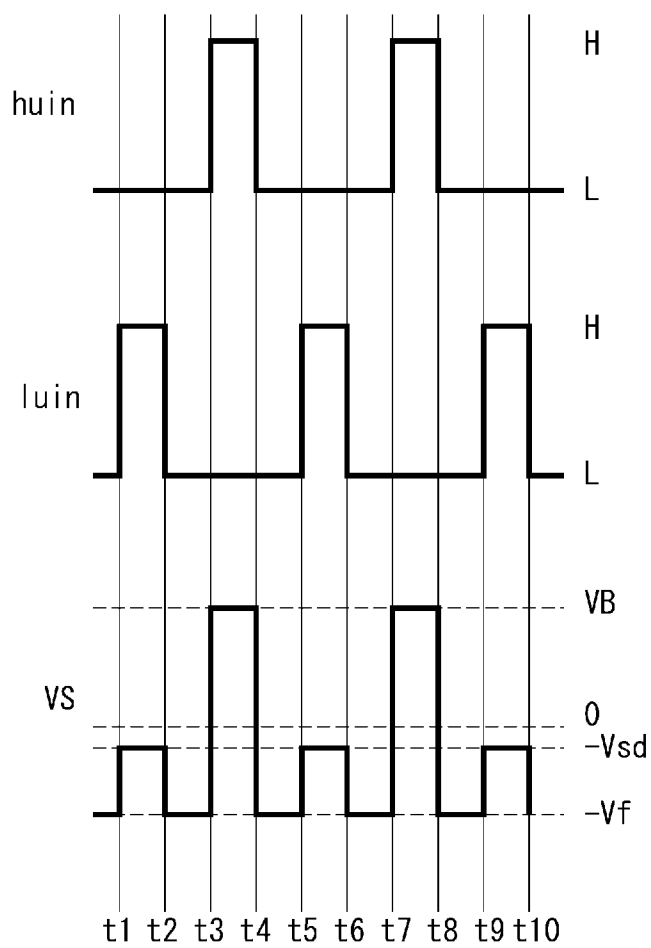
[図1]
FIG.1



[図2]
FIG.2



[図4]
FIG.4



[図5]

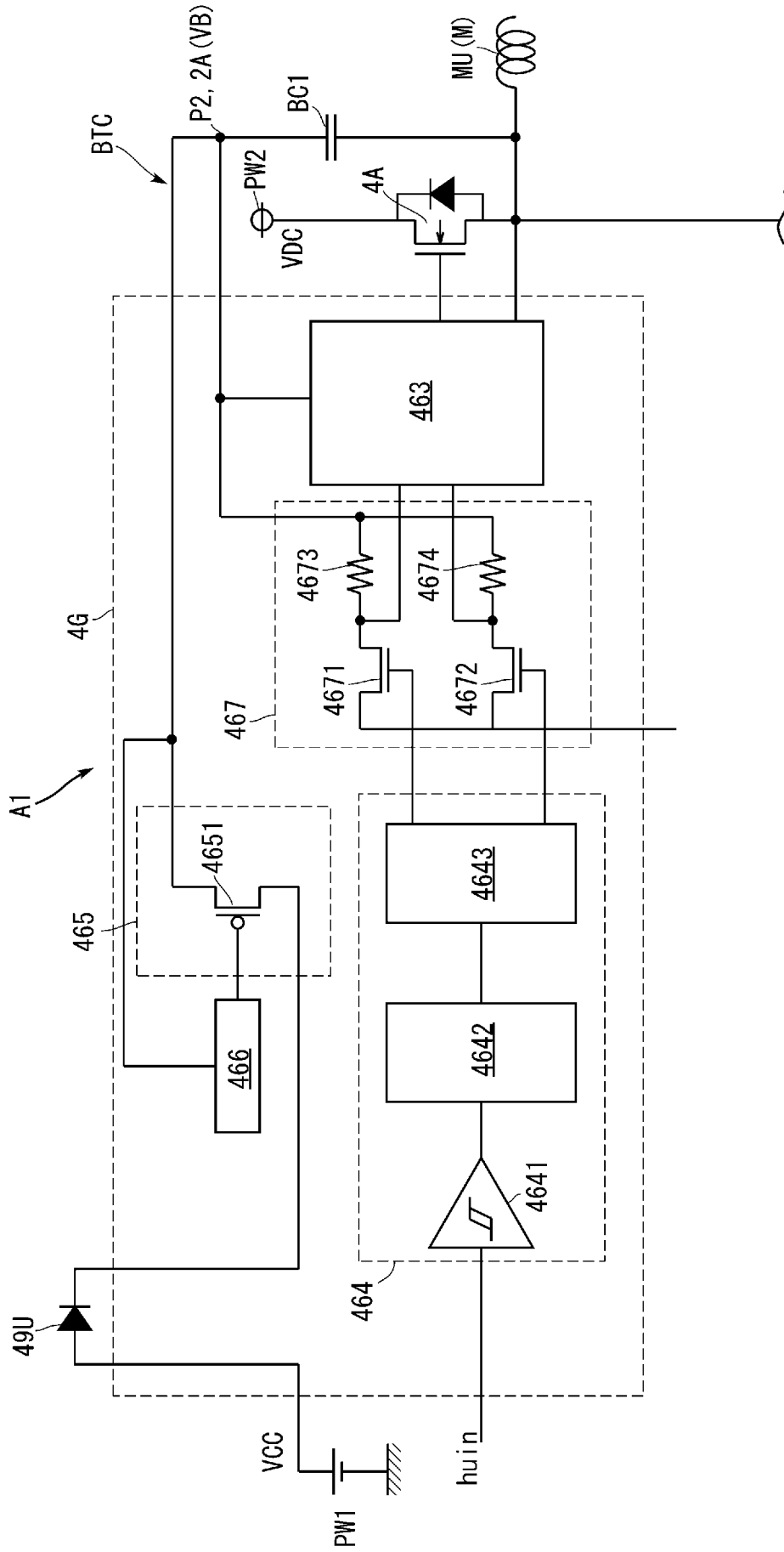


FIG.5

[図6]

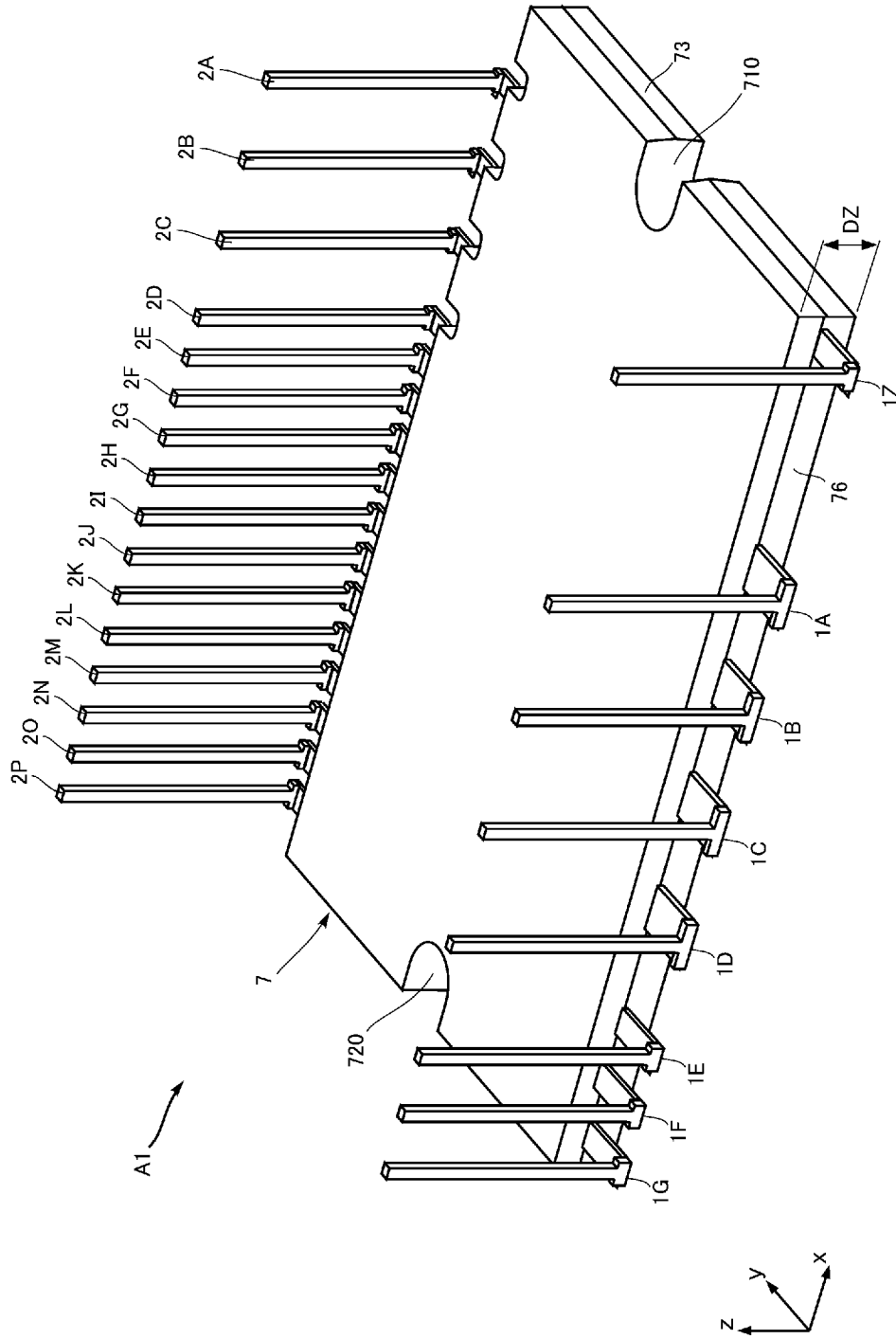
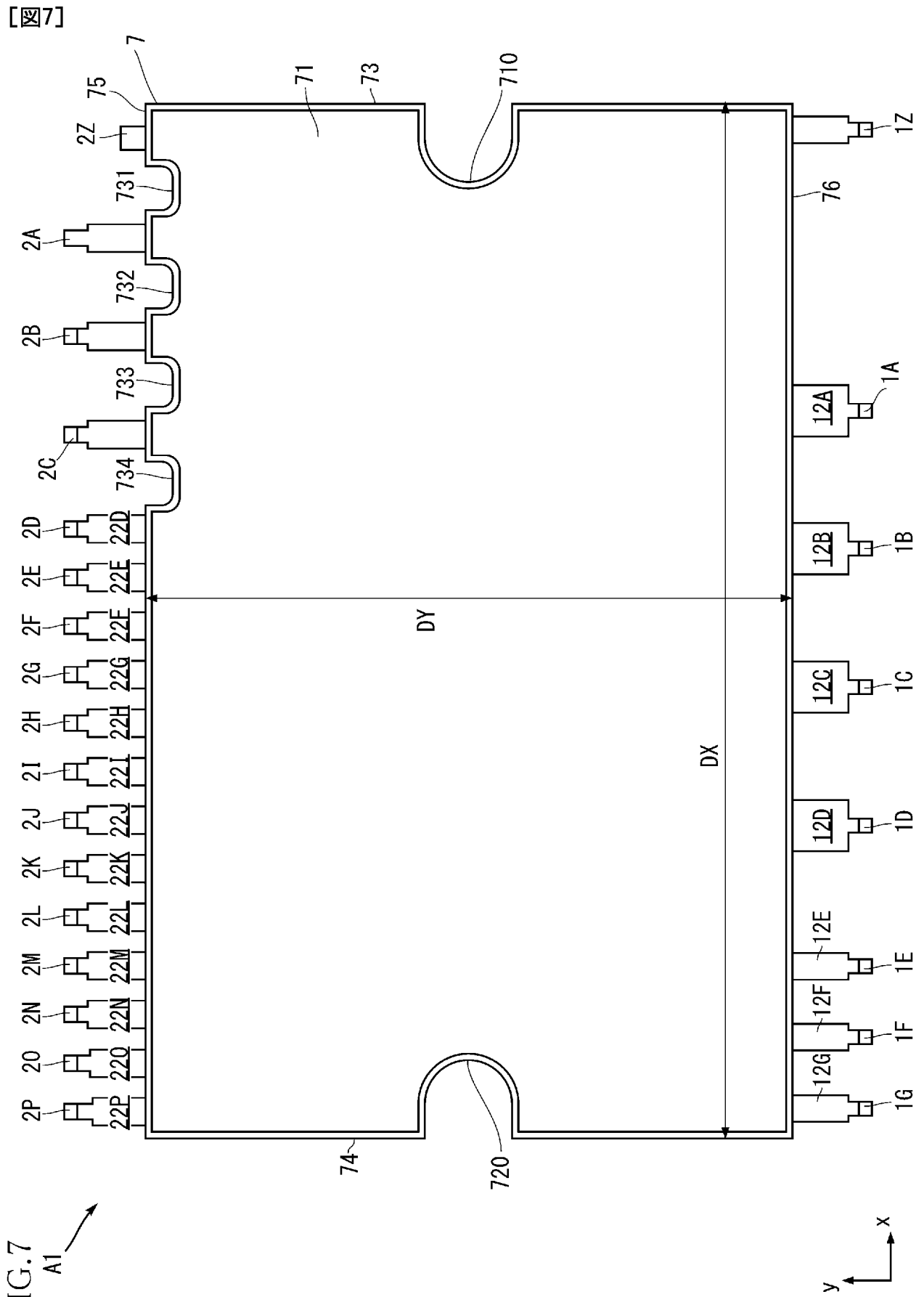
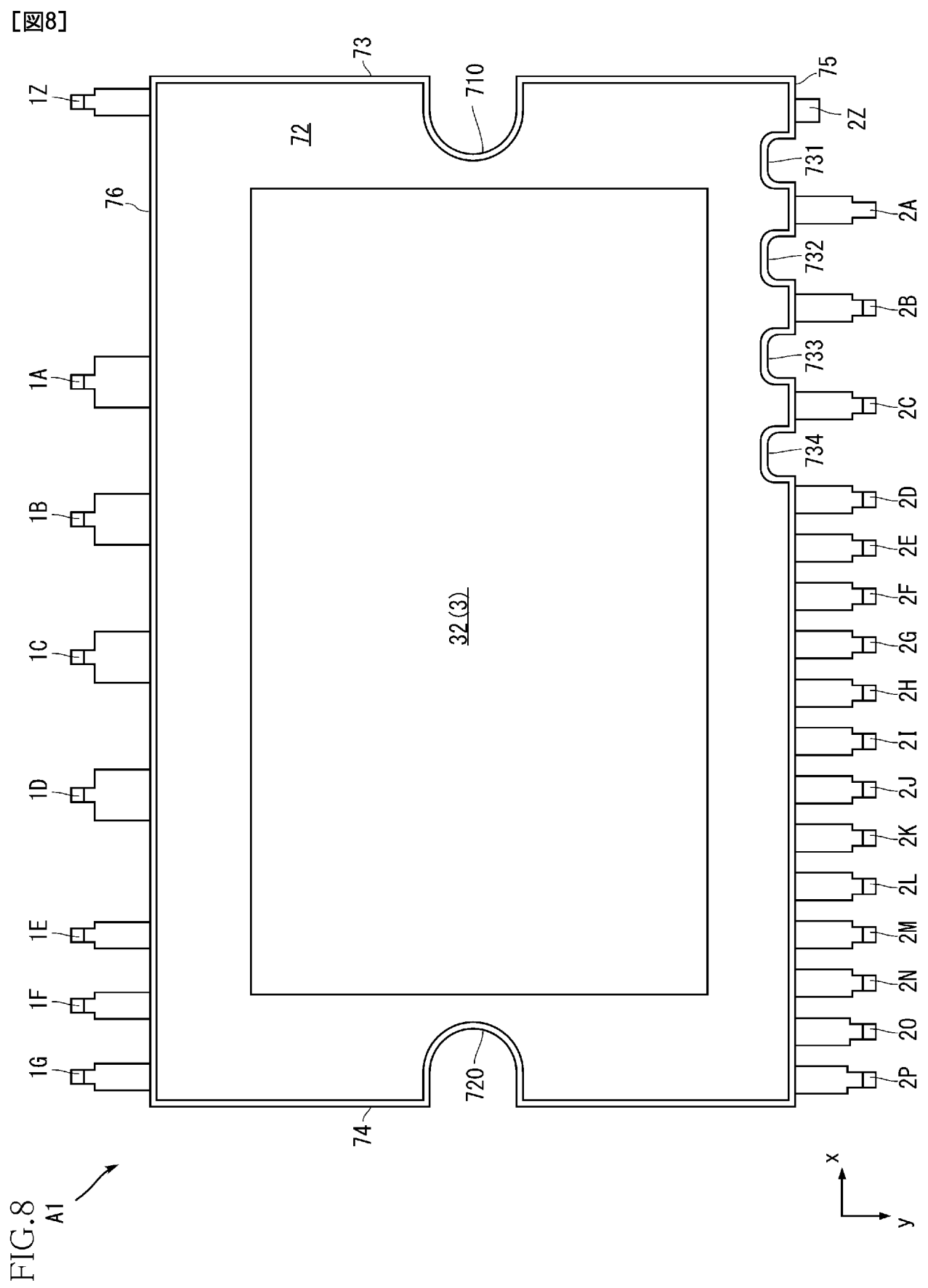


FIG. 6

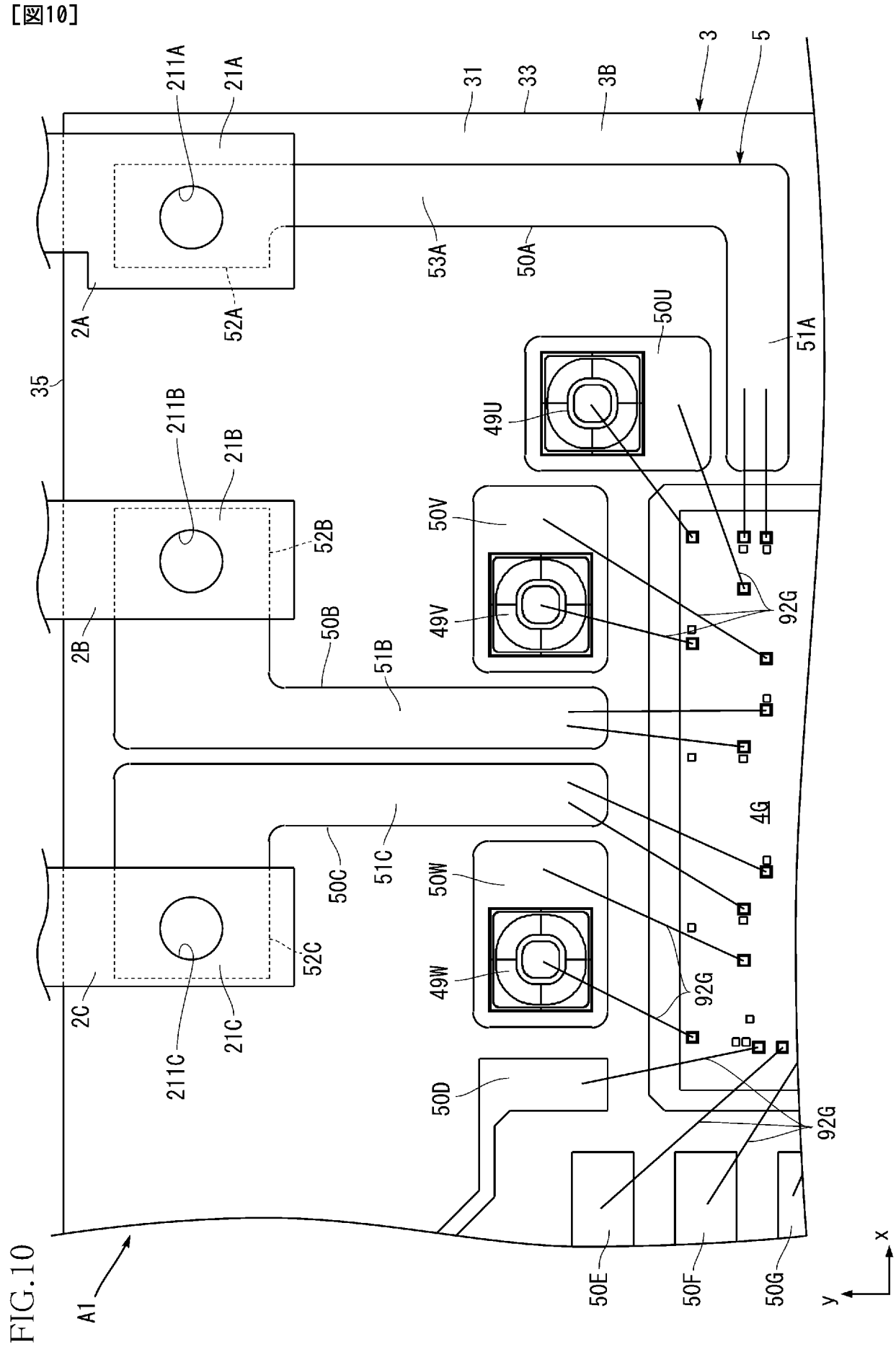
FIG. 7
A1



[図8]

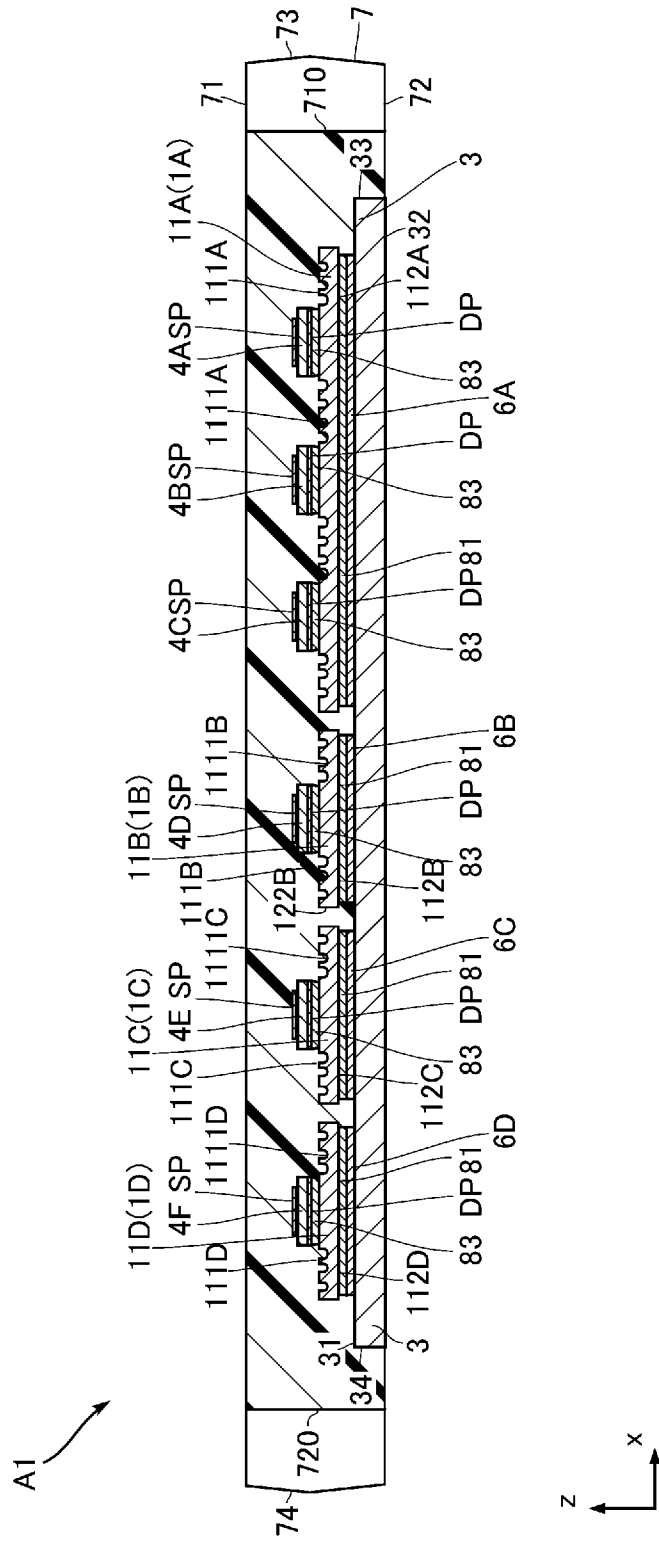


[図10]

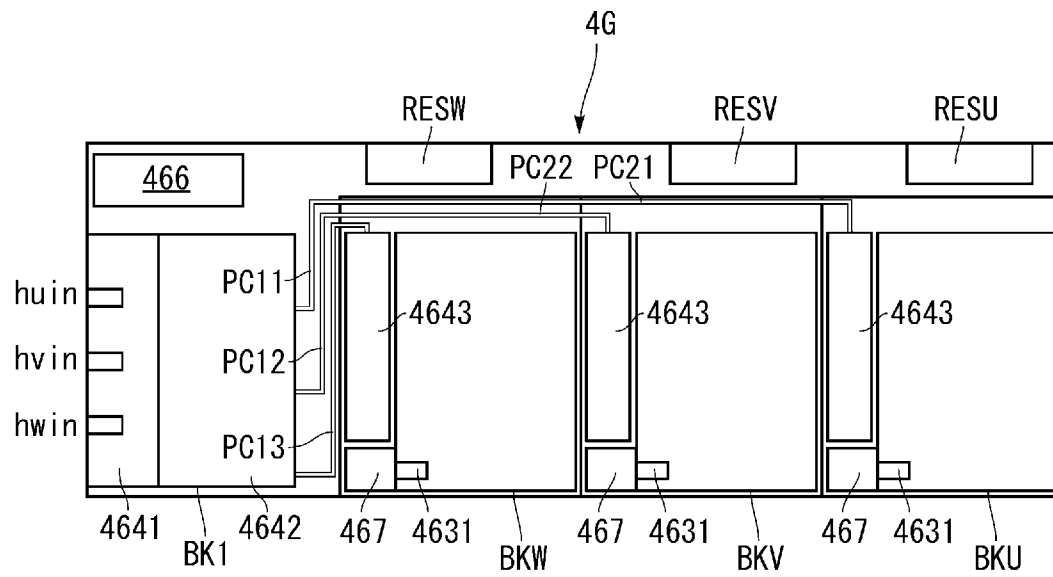


[図13]

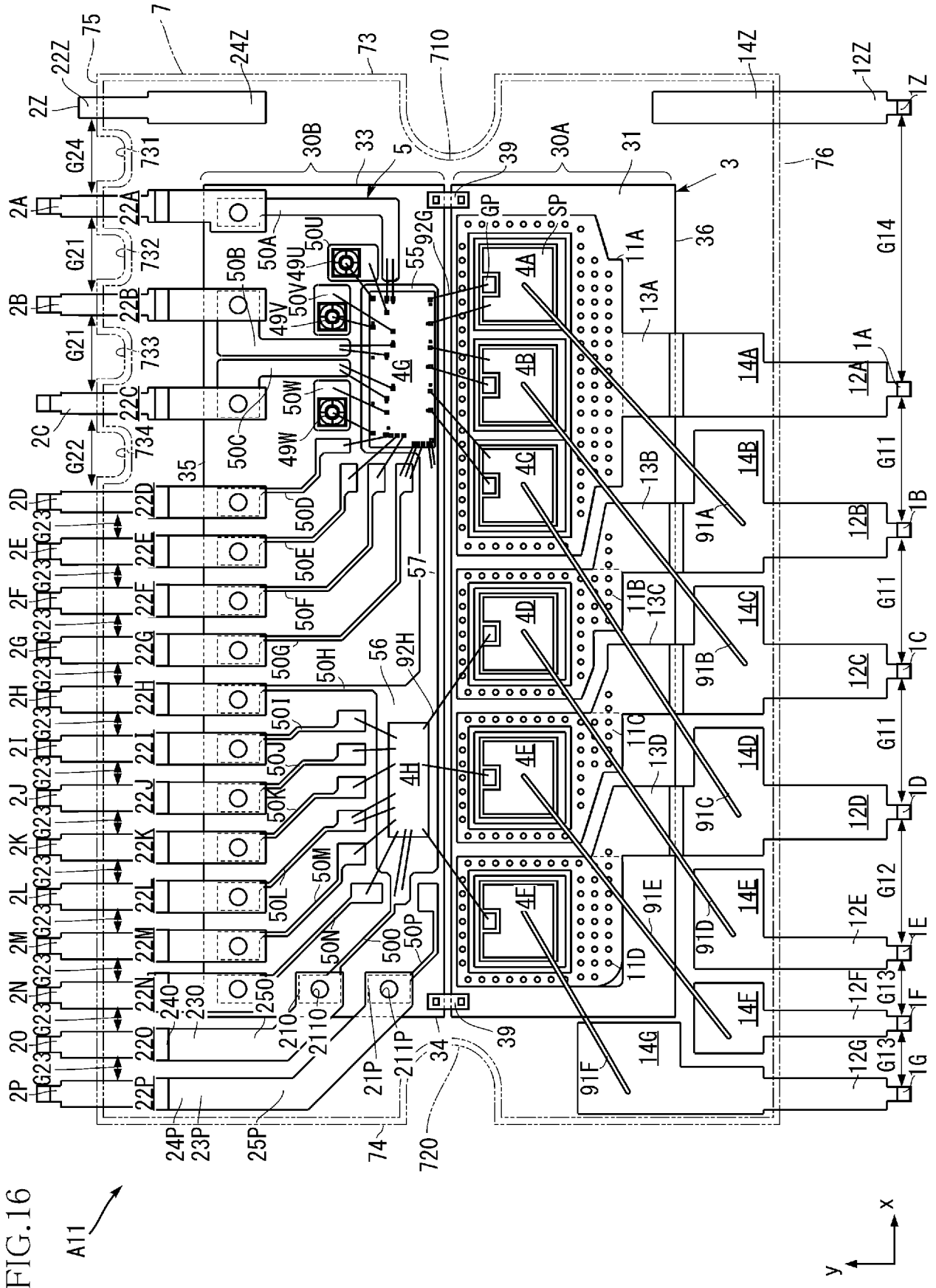
FIG.13



[図15]
FIG.15

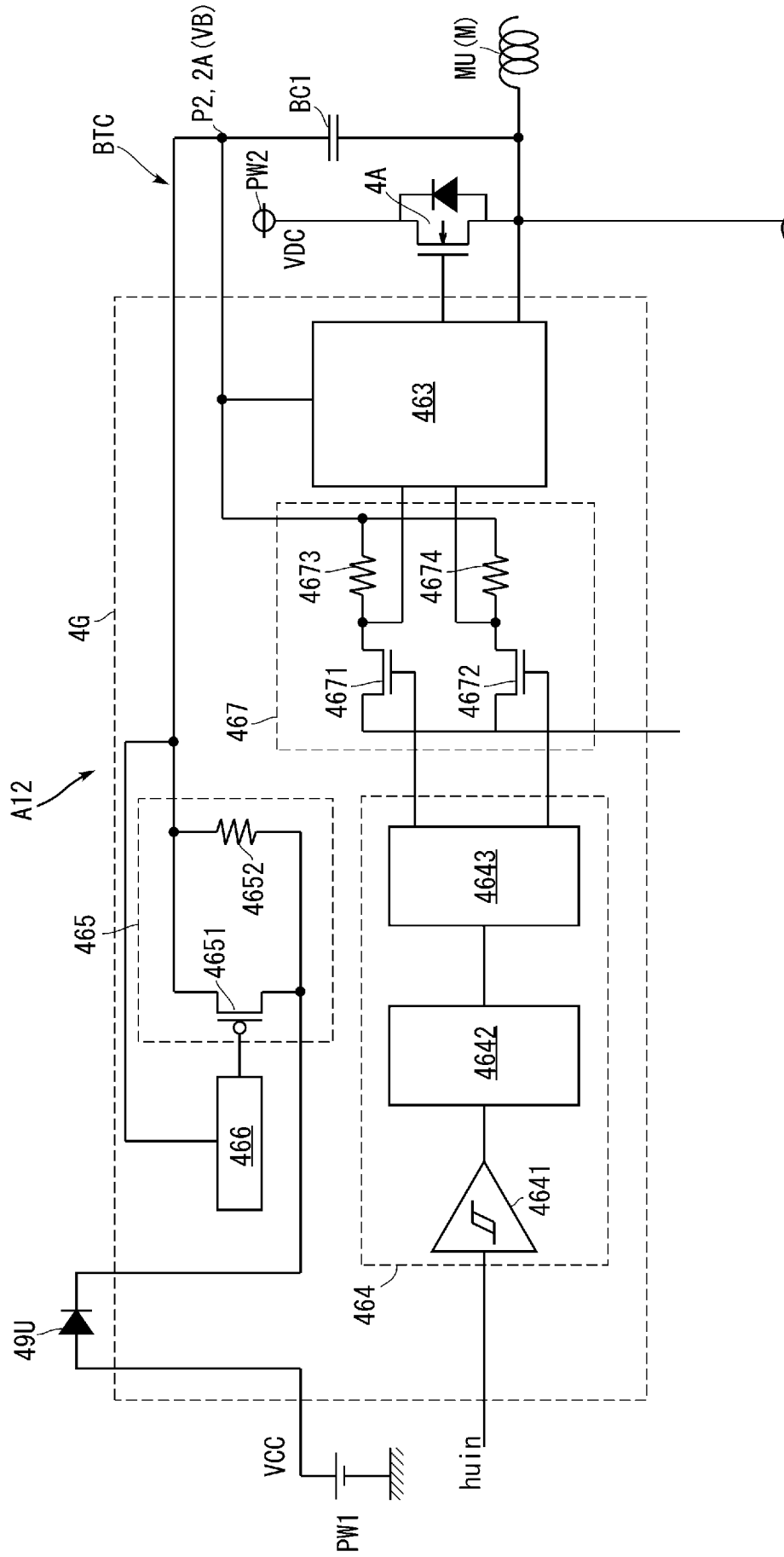


[図16]

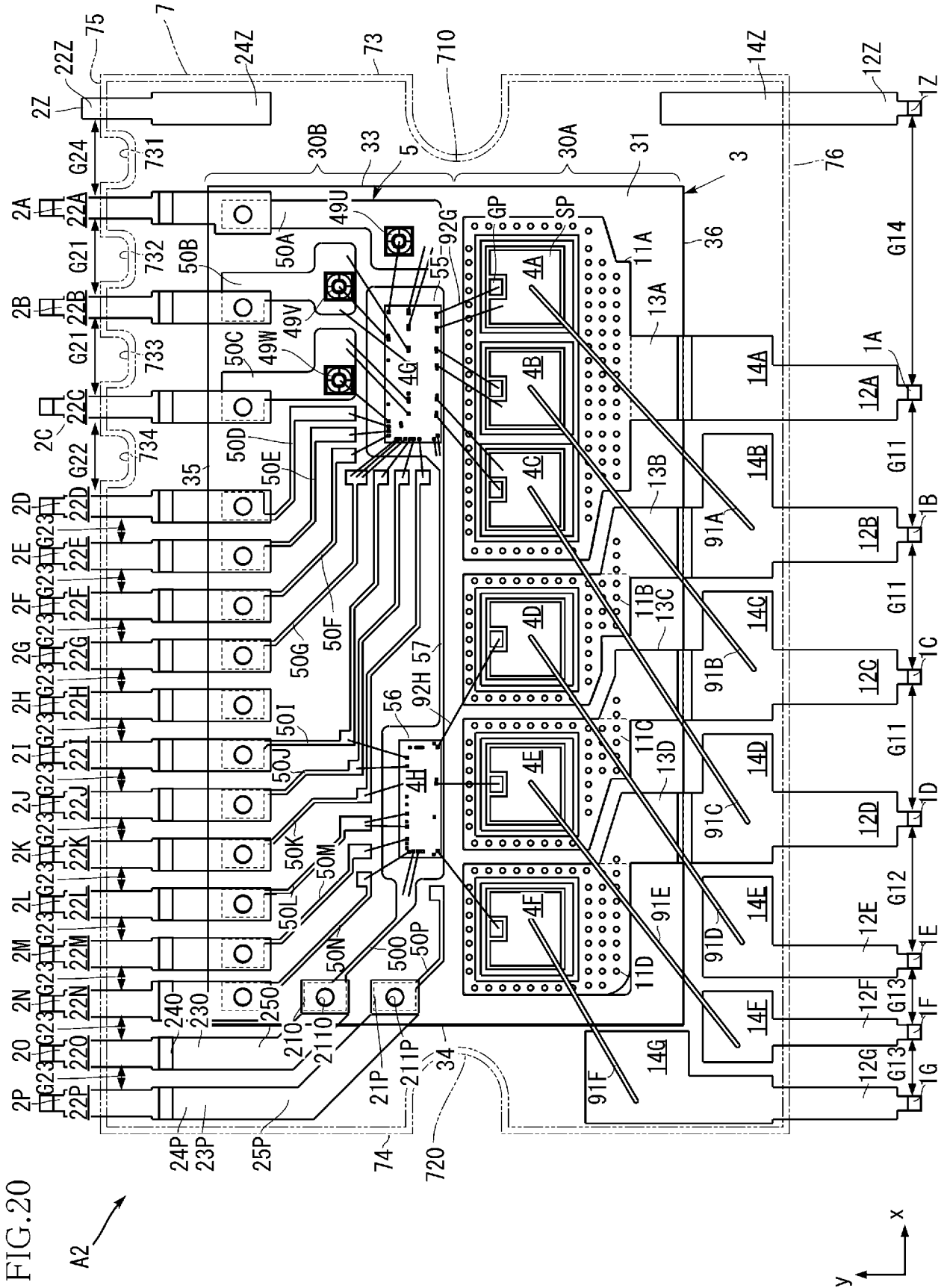


[図17]

FIG.17



[FIG. 20]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/003901

A. CLASSIFICATION OF SUBJECT MATTER

H02M 1/08(2000.01)i; H01L 25/07(2000.01)i; H01L 25/18(2000.01)i; H03K 17/00(2000.01)i; H03K 17/00(2000.01)i; H03K 17/08(2000.01)i; H03K 17/0814(2000.01)i; H03K 17/087(2000.01)i

FI: H01L25/04 C; H03K17/08 C; H03K17/087 F; H03K17/00 A; H03K17/06 063; H03K17/0814; H02M1/08 A

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M1/08; H01L25/07; H01L25/18; H03K17/00; H03K17/06; H03K17/08; H03K17/0814; H03K17/687

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2018-7403 A (MITSUBISHI ELECTRIC CORP.) 11.01.2018 (2018-01-11) paragraphs [0012]-[0056], fig. 1-4	1-17
Y	JP 2016-158457 A (OKI ELECTRIC INDUSTRY CO., LTD.) 01.09.2016 (2016-09-01) paragraphs [0014]-[0029], [0034], fig. 1, 2	1-17
Y	WO 2007/026944 A1 (SANYO ELECTRIC CO., LTD.) 08.03.2007 (2007-03-08) page 4, line 5 to page 11, line 6, fig. 1-4	6-17
A	JP 2013-179821 A (MITSUBISHI ELECTRIC CORP.) 09.09.2013 (2013-09-09) entire text, all drawings	1-17
A	JP 2018-22849 A (ROHM CO., LTD.) 08.02.2018 (2018-02-08) entire text, all drawings	1-17



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
10 April 2020 (10.04.2020)

Date of mailing of the international search report
21 April 2020 (21.04.2020)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/003901

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 107742620 A (HANGZHOU SILAN MICROELECTRONICS CO., LTD.) 27.02.2018 (2018-02-27) entire text, all drawings	1-17
P, A	WO 2019/244372 A1 (ROHM CO., LTD.) 26.12.2019 (2019-12-26) entire text, all drawings	1-17

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2020/003901

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2018-7403 A	11 Jan. 2018	(Family: none)	
JP 2016-158457 A	01 Sep. 2016	(Family: none)	
WO 2007/026944 A1	08 Mar. 2007	US 2009/0129038 A1 paragraphs [0034]- [0064], fig. 1A-4E CN 101253627 A KR 10-2008-0031446 A TW 200726340 A	
JP 2013-179821 A	09 Sep. 2013	(Family: none)	
JP 2018-22849 A	08 Feb. 2018	US 2018/0040540 A1 entire text, all drawings	
CN 107742620 A	27 Feb. 2018	(Family: none)	
WO 2019/244372 A1	26 Dec. 2019	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H02M 1/08(2006.01)i; H01L 25/07(2006.01)i; H01L 25/18(2006.01)i; H03K 17/00(2006.01)i; H03K 17/06(2006.01)i; H03K 17/08(2006.01)i; H03K 17/0814(2006.01)i; H03K 17/687(2006.01)i FI: H01L25/04 C; H03K17/08 C; H03K17/687 F; H03K17/00 A; H03K17/06 063; H03K17/0814; H02M1/08 A		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H02M1/08; H01L25/07; H01L25/18; H03K17/00; H03K17/06; H03K17/08; H03K17/0814; H03K17/687		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2018-7403 A（三菱電機株式会社）11.01.2018（2018-01-11） 段落【0012】-【0056】、図1-4	1-17
Y	JP 2016-158457 A（沖電気工業株式会社）01.09.2016（2016-09-01） 段落【0014】-【0029】、【0034】、図1、2	1-17
Y	WO 2007/026944 A1（三洋電機株式会社）08.03.2007（2007-03-08） 第4頁第5行-第11頁第6行、第1-4図	6-17
A	JP 2013-179821 A（三菱電機株式会社）09.09.2013（2013-09-09） 全文、全図	1-17
A	JP 2018-22849 A（ローム株式会社）08.02.2018（2018-02-08） 全文、全図	1-17
A	CN 107742620 A（HANGZHOU SILAN MICROELECTRONICS CO., LTD.）27.02.2018 （2018-02-27） 全文、全図	1-17
☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献	
“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの		
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）		
“O” 口頭による開示、使用、展示等に言及する文献		
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献		
国際調査を完了した日 10.04.2020	国際調査報告の発送日 21.04.2020	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 正山 旭 5F 9276 電話番号 03-3581-1101 内線 3516	

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
P, A	W0 2019/244372 A1 (ローム株式会社) 26.12.2019 (2019 - 12 - 26) 全文、全図	1-17

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2020/003901

引用文献			公表日	パテントファミリー文献	公表日
JP	2018-7403	A	11.01.2018	(ファミリーなし)	
JP	2016-158457	A	01.09.2016	(ファミリーなし)	
WO	2007/026944	A1	08.03.2007	US 2009/0129038 A1	
				段落[0034]-[0064]、図	
				1A-4E	
				CN 101253627 A	
				KR 10-2008-0031446 A	
				TW 200726340 A	
JP	2013-179821	A	09.09.2013	(ファミリーなし)	
JP	2018-22849	A	08.02.2018	US 2018/0040540 A1	
				全文、全図	
CN	107742620	A	27.02.2018	(ファミリーなし)	
WO	2019/244372	A1	26.12.2019	(ファミリーなし)	