

19 RÉPUBLIQUE FRANÇAISE
 INSTITUT NATIONAL
 DE LA PROPRIÉTÉ INDUSTRIELLE
 PARIS

11 N° de publication :
 (à n'utiliser que pour les
 commandes de reproduction)

2 587 868

21 N° d'enregistrement national :

86 12770

51 Int Cl⁴ : H 04 N 9/87.

12

DEMANDE DE BREVET D'INVENTION

A1

22 Date de dépôt : 12 septembre 1986.

30 Priorité : DE, 21 septembre 1985, n° P 35 33 703.6.

43 Date de la mise à disposition du public de la
 demande : BOPI « Brevets » n° 13 du 27 mars 1987.

60 Références à d'autres documents nationaux appa-
 rentés :

71 Demandeur(s) : Société dite : ROBERT BOSCH GMBH.
 — DE.

72 Inventeur(s) : Jürgen Heitmann.

73 Titulaire(s) :

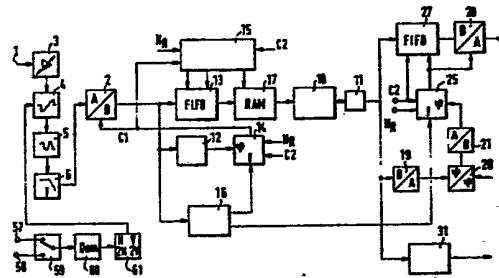
74 Mandataire(s) : Cabinet Pierre Herrburger (ancien-
 nement Bert, de Keravenant et Herrburger).

54 Processeur de signal vidéo à compensation d'erreurs de temps.

57 a. Processeur de signal vidéo à compensation d'erreurs de
 temps.

b. Processeur caractérisé en ce qu'en outre, une mémoire
 numérique d'image 31 est raccordée au circuit 18 pour com-
 penser les défauts de signaux et que la sortie de cette
 mémoire numérique d'image 31 est reliée à un circuit pour le
 traitement séparé de la fraction de chrominance et de la
 fraction de luminance des signaux numériques prélevés à partir
 de la mémoire d'image 31.

c. L'invention concerne les processeurs de signal vidéo à
 compensation d'erreurs de temps.



FR 2 587 868 - A1

1.-

" Processeur de signal vidéo à compensation d'erreurs de temps."

L'invention concerne un processeur de signal vidéo, dans lequel les signaux vidéo prélevés à partir d'un support d'information sont convertis en signaux numériques et sont stockés sous forme numérique, un premier signal de synchronisation étant en outre utilisé pour la conversion analogique-numérique et pour l'inscription des signaux numériques dans une première mémoire intermédiaire, et à la sortie de cette première mémoire intermédiaire, à laquelle est appliqué, pour la lecture, un second signal de synchronisation, est raccordé un circuit pour la compensation des défauts du signal, circuit à la sortie duquel est raccordée une seconde mémoire intermédiaire dans laquelle les signaux numériques sont inscrits avec le second signal de synchronisation et à partir de laquelle les signaux numériques sont lus avec un troisième signal de synchronisation.

Lors de la reproduction des signaux vidéo, notamment de signaux de télévision en couleur, à partir d'un support d'enregistrement, il apparait différents défauts dans ces signaux et ces défauts doivent être compensés dans une large mesure pour obtenir une reproduction aussi bonne que possible. Il s'agit en première ligne d'erreurs de temps et d'erreurs de vitesse ainsi que

2.-

de pertes de signaux (drop-outs), qui sont provoquées par des défauts du support d'information. Il est en outre connu de stocker dans une mémoire d'image des signaux d'une image qui sont prélevés par segments à partir
5 d'une bande magnétique jouant le rôle de support d'information, pour pouvoir ensuite les lire de façon répétée afin de reproduire une image fixe.

Pour remplir les fonctions précitées, on connaît différents dispositifs qui fonctionnent, soit sur
10 une base analogique, soit une base numérique.

Un procédé connu pour la compensation d'erreurs de temps dans des signaux de télévision en couleur, qui sont prélevés à partir d'un support d'information, procédé dans lequel ces signaux de télévision en
15 couleur sont convertis en signaux numériques, et sont stockés sous forme numérique, consiste en ce que de premiers signaux de synchronisation (C1) sont obtenus, dont la position de phase est influencée par les signaux de synchronisation de fréquence horizontale contenus dans
20 les signaux de télévision en couleur prélevés à partir du support d'information, et dont la fréquence est commandée par une première tension de commande, ces premiers signaux de synchronisation (C1) étant utilisés pour la conversion analogique-numérique et pour l'inscription
25 des signaux numériques dans une première mémoire intermédiaire, les signaux numériques étant lus à partir de cette première mémoire intermédiaire avec un second signal de synchronisation (C2) dont la fréquence est un multiple entier d'un signal de référence de fréquence
30 horizontale, l'écart entre une période de ligne des signaux numériques lus à partir de la première mémoire intermédiaire et la période de ligne du signal de référence, étant mesurés pour en dériver la première tension de commande, les impulsions de fréquence horizontale du signal
35 de référence étant comparées en ce qui concerne la

3.-

position de phase avec les impulsions de fréquence horizontale des signaux lus à partir de la première mémoire intermédiaire, l'inscription et la lecture des signaux numériques dans une mémoire ou à partir d'une mémoire, 5 étant commandée en fonction de la différence de phases, de façon que le temps entre l'inscription et la lecture corresponde à la différence de phases, les signaux lus à partir de la mémoire étant inscrits dans une seconde mémoire intermédiaire, les signaux numériques étant lus 10 à partir de cette seconde mémoire intermédiaire à l'aide de troisièmes signaux de synchronisation (C3) qui sont obtenus à partir du second signal de synchronisation par un décalage de phases susceptible d'être commandé, une comparaison de phases étant effectuée entre le signal de 15 synchronisation de couleur des signaux lus à partir de la seconde mémoire intermédiaire et un signal de synchronisation de couleur de référence, et le résultat de cette comparaison de phases étant stocké sur respectivement 20 une ligne pour obtenir une seconde tension de commande qui est utilisée pour le décalage de phases du second signal de synchronisation (DE-A1-30 26 473).

A ce procédé connu pour la compensation d'erreurs de temps peut être associée une mémoire numérique d'image pour la reproduction d'image fixe ou bien de 25 prises de vues au ralenti.

Le but de la présente invention est d'améliorer le procédé connu pour obtenir d'une façon aussi optimale que possible une compensation des défauts précités.

30 Un processeur de signal vidéo conforme à l'invention est caractérisé en ce qu'en outre, une mémoire d'image est raccordée au circuit pour compenser les défauts de signaux et que la sortie de cette mémoire numérique d'image est reliée à un circuit pour le traitement séparé 35 de la fraction de chrominance et de la fraction de luminance

4.-

des signaux numériques prélevés à partir de la mémoire d'image.

Une amélioration importante est obtenue en ce que les signaux numériques sont appliqués à un circuit pour la détermination des erreurs de vitesse et que les signaux de sortie de ce circuit pour la détermination des erreurs de vitesses, sont acheminés à deux générateurs d'impulsions qui sont prévus pour engendrer le premier et le troisième signal de synchronisation, en vue de commander la fréquence du premier et du troisième signal de synchronisation.

D'autres caractéristiques de l'invention permettent d'envisager des compléments avantageux et des améliorations du processeur de signal vidéo conforme à l'invention défini ci-dessus, c'est ainsi que :

- les signaux numériques appliqués à la mémoire d'image sont dérivés par conversion analogique-numérique du signal vidéo appliqué en tant que signal de télévision en couleur,
- à la sortie de la mémoire d'image, des circuits de retardement d'une ligne, un circuit totalisateur et un commutateur de signaux sont branchés de façon que pendant une première période de trame, le signal de luminance et le signal de chrominance sont obtenus à partir des signaux numériques appartenant à une trame et que pendant une seconde période de trame, le signal de luminance de deux lignes successives suivantes de la même trame est interpolé et que le signal de chrominance est obtenu par répétition du signal de chrominance de cette même trame,
- les signaux de sortie du commutateur de signaux sont respectivement appliqués à un convertisseur numérique-analogique, la sortie du convertisseur numérique-analogique prévue pour le signal de chrominance étant appliquée par l'intermédiaire d'un filtre passe-bande et

5.-

d'un circuit de phases de sous-porteuses de couleur à une des entrées d'un circuit totalisateur, la sortie du convertisseur numérique-analogique prévue pour le signal de luminance étant appliquée par l'intermédiaire d'un filtre passe-bande et d'un circuit de correction, de préférence un correcteur branché, à l'autre entrée d'un circuit totalisateur, et que le circuit de phases de sous-porteuses de couleur comprend un déphaseur susceptible d'être commandé qui est susceptible d'être commandé à l'aide d'une comparaison de phases entre le signal de synchronisation de couleur et une porteuse de référence,

- aux signaux numériques appliqués à la mémoire d'image est ajouté un signal d'identification, qui contient des informations en ce qui concerne la relation dans le temps des signaux numériques par rapport à un signal de télévision en couleur de référence, pour tenir compte de la succession de trame et de la séquence de la sous-porteuse de couleur conditionnée par le système de télévision en couleur considéré, tandis qu'il est prévu après la mémoire d'image, un circuit pour l'exploitation de cette information, circuit que le commutateur de signaux prévu après la mémoire d'image commande de façon que les signaux lus à partir de la mémoire soient adaptés au signal de télévision en couleur de référence en ce qui concerne la succession de trame et la phase de commutation de la sous-porteuse de couleur.

- la première mémoire intermédiaire est constituée d'un circuit FIFO avec une mémoire à inscription et lecture qui s'y raccorde,

- avant la conversion analogique-numérique, un signal de synchronisation de couleur contenu dans les signaux vidéo appliqués, est acheminé par l'intermédiaire d'un circuit de limitation et de filtrage qui maintient constante l'amplitude de ce signal de synchronisation de couleur,

6.-

- dans un signal de synchronisation de couleur, la position de phases changeant par ligne conformément au procédé de télévision en couleur PAL est commutée en recul avant la conversion analogique-numérique.

5 - un signal de commande est appliqué au premier générateur d'impulsions pour commander la position de phases du premier signal de synchronisation, ce signal de commande étant dérivé par balayage d'un signal mis en place dans le signal vidéo avant la conversion
10 analogique-numérique, et qui, selon une fonction prédéfinie, passe d'une première valeur à une deuxième valeur.

- le signal, qui selon une fonction prédéfinie passe d'une première valeur dans une seconde valeur, est accouplé avec une impulsion de synchronisation de fréquence horizontale qui est délivrée par un circuit de génération d'impulsions, ce circuit de génération d'impulsions comprenant un commutateur de signaux en soi connu, un démodulateur ainsi qu'un circuit de séparation des impulsions, les signaux vidéo en provenance de deux têtes magnétiques
15 étant susceptibles d'être appliqués aux entrées du commutateur de canaux et ce commutateur de canaux étant commuté pendant le balayage des lignes.

- un signal de synchronisation de haute précision est susceptible d'être appliqué au premier et au
25 second générateur d'impulsions et, par rapport à ce signal de synchronisation de haute précision ainsi appliqué, la position de phases et l'écart de fréquence du signal de synchronisation obtenu est susceptible d'être commandé par les signaux numériques appliqués.

30 - par la mise en oeuvre d'au moins un générateur d'impulsions numériques dans lequel la sortie d'un totalisateur numérique est reliée par l'intermédiaire d'un registre à la première entrée de ce totalisateur numérique et dans lequel en outre, à une seconde entrée du totalisateur numérique, déclenchée par une impulsion de
35

7.-

synchronisation de fréquence horizontale, une première valeur est susceptible d'être appliquée pendant un court instant, tandis que pendant le reste de la période de ligne, une autre valeur est susceptible d'être appliquée.

5 - d'autres registres sont branchés en amont de la seconde entrée, registres avec lesquels, en fonction d'une impulsion de synchronisation à fréquence horizontale, respectivement plusieurs positions de valeurs plus élevées de la deuxième entrée sont susceptibles d'être reliées
10 à une entrée pour la première valeur, ou bien plusieurs positions de basses valeurs sont susceptibles d'être reliées avec une entrée pour la seconde valeur.

- le totalisateur numérique et le registre sont prévus pour vingt positions binaires.

15 - un signal de synchronisation est appliqué à une entrée de synchronisation du registre, la fréquence de ce signal étant constante et se situant dans la zone de fréquence du signal de synchronisation à obtenir, tandis que par un choix approprié de la zone de la seconde valeur,
20 la fréquence du signal de sortie du registre est une fraction de la fréquence du signal de synchronisation ainsi appliqué, et à la sortie du registre un multiplicateur de fréquence est raccordé par l'intermédiaire d'un convertisseur numérique-analogique.

25 - un circuit pour la mise en forme d'une oscillation sinusoïdale est disposé entre le registre et le convertisseur numérique-analogique.

- le multiplicateur de fréquence est constitué de plusieurs duplificateurs de fréquence qui contiennent
30 chacun un multiplicateur analogique et un filtre accordé sur la fréquence de sortie.

Un exemple de réalisation de l'invention est représenté sur les dessins ci-joints et va être exposé plus en détail dans la description ci-après:

35 - la figure 1(1a - 1b) est un schéma par blocs de

8.-

l'exemple de réalisation de l'invention,

- la figure 2 montre une partie du dispositif de la figure 1 de façon plus détaillée,

5 - la figure 3 montre des diagrammes de la tension en fonction du temps concernant les signaux apparaissant dans le dispositif selon la figure 2,

- la figure 4 montre d'autres diagrammes de la tension en fonction du temps avec une échelle des temps modifiée par rapport à la figure 3,

10 - la figure 5 est un schéma par blocs d'un générateur d'impulsions numériques,

- la figure 6 montre un détail du générateur d'impulsions numériques,

15 - la figure 7 est une représentation schématique de l'introduction et de la séparation d'impulsions 2H et d'impulsions 2V.

- la figure 8 est un schéma par blocs d'un circuit pour déterminer les erreurs de vitesse,

20 - la figure 9 est un diagramme montrant à titre d'exemple, l'évolution dans le temps des erreurs de vitesse,

- la figure 10 est un schéma par blocs pour représenter de façon plus détaillée une partie de la figure 8.

25 Les parties identiques sont munies sur les figures de références identiques.

Les signaux de télévision en couleur (FBAS) appliqués en 1 au processeur de signal vidéo selon la figure 1, sont les signaux de sortie d'un appareil vidéo à bande magnétique. Ils comportent entre autres des erreurs de vitesse et des erreurs de temps ainsi que des pertes de signaux, (drop-outs). La fonction du processeur de signal vidéo représentée sur la figure 1, est la compensation ou bien la correction de ces défauts. De plus, il
35 est en outre prévu dans le processeur de signal vidéo, une

9.-

mémoire d'image pour permettre une reproduction avec une vitesse différente de celle de la prise de vues. Cela est notamment important dans le cas d'appareils à bandes magnétiques dans lesquels les signaux d'une trame sont enregistrés en étant répartis sur plusieurs pistes.

La majeure partie du traitement du signal s'effectue avec des circuits numériques, et à cet effet, les signaux de télévision en couleur appliqués en 1, sont convertis en signaux numériques à l'aide d'un convertisseur analogique-numérique 2.

Avant toutefois que les signaux de télévision en couleur parviennent au convertisseur analogique-numérique 2, ils sont préparés comme décrit ci-dessous, afin de créer les meilleures conditions préalables pour les étapes de traitement ultérieures.

Tout d'abord, à l'aide d'un circuit 3 en soi connu pour le réglage de l'amplification et du décollement du niveau du noir, ces valeurs sont réglées. Dans un circuit 4 qui sera décrit plus en détail en corrélation avec la figure 2, une fonction prédéfinie, dénommée ci-après rampe, est introduite dans la zone du signal de synchronisation de fréquence horizontale des signaux de télévision en couleur. Cette fonction est utilisée ultérieurement pour la détermination précise de la position relative de phase du signal de télévision en couleur par rapport aux signaux de synchronisation. Il est ensuite procédé en 5 à une rétrogradation de phases, en soi connue, du signal de synchronisation de couleur commuté dans sa position de phase conformément au procédé de télévision en couleur PAL dans chaque seconde ligne. Cette rétrogradation de phases facilite l'exploitation ultérieure du signal de synchronisation de couleur pour déterminer les erreurs de vitesse. Enfin, les signaux de télévision en couleur FBAS passent par l'intermédiaire d'un filtre passe-bas 6 pour empêcher d'autres perturbations.

10.-

Pour éviter des perturbations visibles de la quantification, cette quantification s'effectue dans le convertisseur analogique-numérique 2 avec une précision de 9 chiffres binaires. Au convertisseur analogique-numérique 2 est appliqué un signal de synchronisation C1, qui est accouplé avec les signaux de télévision en couleur FBAS appliqués en 1 et dont la fréquence est d'environ 13,5 MHz, c'est-à-dire environ 3 fois la fréquence de la porteuse couleur PAL = ligne à phase alternée.

Le processeur de signal vidéo représenté sur la figure 1, est prévu pour une espèce particulière d'appareils à bandes magnétiques, dans lesquels une trame est enregistrée en étant répartie sur plusieurs pistes, comme cela sera exposé ci-après. Dans les appareils à bandes magnétiques avec ce balayage dit segmenté, il y a en effet plusieurs fois commutation dans une trame d'une tête magnétique sur l'autre. Cela a lieu habituellement à l'intérieur de l'intervalle de suppression de fréquence horizontale, auquel cas, du fait de la commutation l'impulsion de synchronisation de fréquence horizontale se trouve perdue. Les signaux de télévision en couleur appliqués en 1 comportent donc respectivement en avant de la première ligne de ce que l'on appelle un paquet de lignes, une impulsion de synchronisation perturbée. Pour une reproduction ultérieure des signaux sur un récepteur de contrôle, ou bien pour l'émission des signaux par l'intermédiaire d'un émetteur radio, ceci n'est pas gênant en soi, car ultérieurement de nouveaux signaux de synchronisation sont ajoutés aux signaux de télévision en couleur. Pour détecter l'erreur de temps, une exploitation de l'impulsion de synchronisation de fréquence horizontale est toutefois nécessaire. Dans le cas des appareils d'enregistrement et des appareils de reproduction connus, on a en conséquence fait appel pour la première ligne d'un paquet de lignes, à une extrapolation

11.-

des valeurs déterminées pour les lignes suivantes.

Au processeur de signal vidéo selon la figure 1, sont toutefois directement appliqués, par les entrées 57 et 58 et en provenance de l'appareil à bande magnétique, les signaux de sortie à fréquence porteuse des têtes magnétiques après une amplification et une correction d'allure de fréquence appropriées. Le commutateur de canaux 59 relié aux entrées 57 et 58 est commandé de façon que la commutation s'effectue respectivement à l'intérieur de la ligne avant l'impulsion de synchronisation de fréquence horizontale pour laquelle le signal appliqué en 1 est commuté. Les signaux de sortie du commutateur de canaux 57 sont démodulés en 60 et étaient appliqués à un circuit de séparation des impulsions 61. Ce circuit de séparation des impulsions est en soi connu, et sépare les signaux H, V, 2V du signal vidéo appliqué. Le signal H est utilisé dans le circuit 4 pour la mise en forme du signal à rampes.

Les signaux de sortie du convertisseur analogique-numérique 2 sont appliqués aux entrées d'un circuit d'exploitation de rampes 12 et d'un circuit FIFO 13. Le circuit d'exploitation de rampes 12 est représenté plus en détail sur la figure 2 et il engendre un signal numérique qui indique les écarts à partir d'une relation de phases prédéfinie entre le premier signal de synchronisation C1 et l'impulsion de synchronisation en fréquence horizontale des signaux de télévision en couleur. Ce signal est appliqué à une entrée de commande qui sert à commander la position de phases du premier générateur d'impulsions 14. Le signal de synchronisation C1 ainsi modifié en position de phase est appliqué, d'une part, au convertisseur analogique-numérique en tant que synchronisation de balayage et, d'autre part, par l'intermédiaire d'un circuit logique 15, au circuit FIFO 13 en tant que synchronisation d'inscription. A l'aide

12.-

de la boucle de réglage constituée par les circuits 2, 11, 12 et 14, on obtient une relation de phases très précise entre les signaux de télévision en couleur et le premier signal de synchronisation C1.

5 Au premier générateur d'impulsion 14, est appliqué un signal de synchronisation C2 produit par un générateur à quartz, non représenté. Un circuit, représenté plus en détail à l'aide de la figure 4, du générateur 14, garantit que le premier signal de synchronisation C1 a une constance de fréquence tout aussi bonne que
10 le second signal de synchronisation appliqué C2, bien qu'il soit modifiable en position de phase et en fréquence par rapport au signal C2.

 Pour la compensation des erreurs de vitesse,
15 se, une commande de la fréquence du premier signal de synchronisation C1 est nécessaire, c'est pourquoi un signal numérique approprié en provenance d'un circuit 16 est appliqué au circuit 14 pour déterminer les erreurs de vitesse. Le circuit 16 est représenté plus en détail
20 sur la figure 6. Le signal de synchronisation C1 est acheminé à partir du premier générateur d'impulsions 14 par l'intermédiaire d'un circuit logique 15 vers le circuit FIFO 13 et il commande ainsi la synchronisation d'inscription à partir du circuit FIFO 13. De façon connue en soi pour les compensateurs d'erreurs de temps,
25 des signaux d'adressage sont engendrés dans le circuit logique 15 pour commander une mémoire à écriture-lecture (RAM) 17. Cette mémoire RAM 17 a à peu près la capacité de deux lignes, de sorte que grâce à un adressage approprié, des erreurs de temps allant jusqu'à environ une
30 ligne, peuvent être compensées. A la sortie de la RAM 17, sont alors disponibles des signaux numériques dans lesquels les erreurs de temps et les erreurs de vitesse sont compensées en première approximation.

35 Les signaux numériques sont ensuite appli-

13.-

qués à un circuit pour la compensation de pertes de signaux (drop-outs). Des circuits convenant à cet effet sont connus en soi et n'ont pas besoin d'être décrits plus en détail en corrélation avec la présente invention.

- 5 Un circuit particulièrement avantageux adapté au processeur vidéo conforme à l'invention, est décrit dans la demande de brevet FE 2153/85 déposée simultanément par la demanderesse.

- A la suite du circuit 18 pour la compensation des pertes de signaux, est branché un circuit 11 grâce auquel sont mis en place dans les signaux numériques des signaux pour caractériser la phase de commutation de la porteuse couleur et respectivement de la première ou de la seconde trame. La connaissance de la phase de commutation est nécessaire pour le traitement ultérieur, car le signal de synchronisation de couleur rétrogradé à l'aide du circuit 5 ne contient plus cette information. La caractérisation d'une trame est utilisée lors de la lecture du signal de télévision en couleur à partir de la mémoire d'image pour une interpolation correcte des lignes.

- Comme des exigences de précision élevées doivent être imposées à la position de phases des signaux de chrominance dans le cas des systèmes de télévision en couleur avec modulation à quadrature, un autre étage, dénommé également compensateur d'erreurs de temps fines, est raccordé dans les compensateurs d'erreurs de temps connus à un premier étage. La position dans le temps des signaux de télévision en couleur est alors décalée de façon que les signaux de synchronisation de couleur coïncident aussi exactement que possible avec une porteuse couleur de référence.

- Dans le cas du processeur de signal vidéo représenté sur la figure 1, ce problème est résolu par les parties de circuit décrites ci-après, une correction

14.-

des erreurs de vitesse subsistant encore étant en outre effectuée.

A cet effet, les signaux numériques sont appliqués par l'intermédiaire d'un convertisseur numérique-analogique 19 à un circuit de comparaison de phases 20, dans lequel la position de phases du signal de synchronisation de couleur est comparée avec celle d'une porteuse couleur de référence. La tension de sortie du circuit de comparaison de phases 20 est appliquée par l'intermédiaire d'un convertisseur analogique-numérique 21 à l'entrée de commande de position de phases d'un second générateur d'impulsions numériques 25.

Après un circuit 26 pour la compensation du temps de parcours des circuits 19, 20, et 21, les signaux numériques arrivent dans le circuit FIFO 27 dans lequel ils sont inscrits avec le signal de synchronisation de haute précision C2. La lecture à partir du circuit FIFO 27 s'effectue avec le signal de synchronisation C3 délivré par le générateur d'impulsions numériques 25, et dans l'écart de phase à partir du signal de synchronisation C2 correspond aux erreurs de temps restant à corriger. Les signaux numériques ainsi lus à partir du circuit FIFO 27, arrivent alors dans un convertisseur numérique-analogique 28 à partir de la sortie duquel les signaux vidéo sont acheminés vers un filtre passe-bas 49 servant à supprimer les perturbations de synchronisation encore présentes dans le signal. Il s'y raccorde un circuit d'effacement 59 pour le renouvellement de l'effacement, un signal d'effacement A étant appliqué à ce circuit 59. Dans un circuit de totalisation 50 est mis en place un signal de synchronisation de couleur et un signal de synchronisation (black burst) appliqués en 55. Ensuite, les signaux de télévision en couleur arrivent par l'intermédiaire de commutateurs 47, 48 aux amplificateurs de sortie 51, 52. Aux sorties 53 et 54 des amplificateurs de sortie 51, 52

15.-

les signaux de télévision corrigés sont alors disponibles pour une utilisation ultérieure.

Les signaux de sortie du circuit 18 pour la compensation des pertes de signaux sont inscrits dans une
5 mémoire d'image 31 pour la reproduction des signaux de télévision en couleur avec une vitesse différente de la prise de vues, c'est-à-dire pour une image fixe, un ralenti, une accélération. Pour diminuer la complexité technique, les signaux numériques sont uniquement inscrits avec une
10 étendue de chiffres binaires de 8 dans la mémoire d'image 31. De telles mémoires d'images sont décrites en détail dans la littérature en corrélation avec le type de reproduction précité, notamment dans le cas d'appareils à bandes magnétiques avec balayage segmenté et n'ont pas besoin
15 d'être décrits plus en détail en corrélation avec la présente invention. Les signaux de télévision en couleur lus à partir de la mémoire d'image 31 sont appliqués au commutateur de signaux 36 par l'intermédiaire de deux circuits de temporisation d'une ligne 33, 34, et
20 d'un circuit de totalisation 35.

Pour éviter des incidents de papillotement, les signaux appliqués avec le commutateur de signaux 36 sont transmis de façon que dans une première période de trame, le signal de télévision en couleur lu à partir
25 de la mémoire d'image 31 est transmis et que dans une seconde période de trame, le signal de luminance de deux autres lignes successivement suivantes, est interpolé et que le signal de chrominance est obtenu par répétition du signal de chrominance de la première trame. Un tel
30 circuit est déjà décrit dans le document DE-C2-26 40 759. A l'aide d'un circuit d'exploitation 37, les informations ajoutées avec le circuit 11 sont exploitées en ce qui concerne la trame considérée et la phase de commutation de la porteuse couleur. L'information de trame est appliquée
35 au commutateur de signaux 36 pour la commande.

16.-

Les signaux numériques appliqués aux sorties du commutateur de signaux 36 pour l'élaboration des signaux de luminance et des signaux de chrominance Y et C sont respectivement appliqués à un convertisseur numérique-analogique 38, 39. Le signal analogique de luminance est
5 obtenu avec un filtre passe-bas 40 avec une fréquence limite de 3 MHz et transmis par l'intermédiaire d'un correcteur 41 à un circuit de totalisation 42. Le correcteur 41 sert à augmenter la netteté des bords et peut par
10 exemple être un correcteur branché connu en soi.

Le signal délivré à partir du convertisseur numérique-analogique 39 arrive par l'intermédiaire d'un filtre passe-bande 43 sous la forme de signal de chrominance à un circuit 44, qui rétrograde respectivement se-
15 lon l'état de fonctionnement lors de la lecture des signaux numériques à partir de la mémoire d'image 31, la polarité inversée du signal de différence de couleur U et opère une régulation de phase du signal de chrominance pour
20 l'adapter à la phase d'une porteuse de couleur de référence. On évite ainsi une erreur de 90° qui, sans cette régulation de phase, pourrait apparaître du fait de la répétition d'une trame à partir de la mémoire d'image 31. En outre, les erreurs de temps résiduelles sont ainsi compensées. Un circuit approprié à cet effet est décrit
25 dans la demande de brevet P 35 17 697.0 "Schnell nachsteuerbarer Phasenschieber", déposée par la demanderesse.

Le signal de sortie du circuit de totalisation 42 est effacé conformément aux normes dans un circuit d'effacement 45 et muni dans un autre circuit de
30 totalisation 46 de signaux de synchronisation et de signaux de synchronisation de couleur. Les commutateurs 47, 48 permettent que les sorties 53 et 54 puissent être occupées indépendamment l'une de l'autre avec les signaux de télévision en couleur qui sont lus à partir des mé-
35 moires d'images 31, ou bien avec les signaux de

17.-

télévision en couleur qui sont amenés sans mémorisation d'image au circuit de sortie.

Pour le processeur de signal vidéo conforme à l'invention, un accouplement précis du signal de synchronisation C1 avec les signaux vidéo numériques est
5 nécessaire. Un circuit permettant d'obtenir un tel accouplement est exposé plus en détail à l'aide des figures 2 à 4. La figure 2 montre les circuits 2, 4, 12 et 14 du dispositif selon la figure 1.

10 Dans le circuit 3, le signal obtenu à partir du dispositif de mise en forme des impulsions 63, à l'aide du commutateur 65, est introduit dans le signal analogique vidéo.

Le dispositif de mise en forme d'impulsions
15 63 qui peut être avantageusement réalisé à l'aide d'un filtre passe-bas à linéarité de phases, forme le signal R représenté sur la figure 3 et sur la figure 4. La partie essentielle du signal R est un flanc de pente progressivement ascendante (rampe) qui commence à la limite de
20 réglage inférieure du convertisseur analogique-numérique 2 et qui s'étend symétriquement jusqu'à la ligne 50 % de la limite de réglage et dont la période d'accroissement se situe entre une et deux périodes du signal de synchronisation.

25 Le signal B apparaissant ainsi est représenté sur la figure 3 et est appliqué au convertisseur analogique-numérique 2.

Pour commander le commutateur 65, l'impulsion rectangulaire désignée par D dans la figure 2, est
30 dérivée à partir d'une impulsion de synchronisation de fréquence horizontale appliquée à partir de 61 (figure 1) à l'aide du dispositif de mise en forme d'impulsion 64. Le dispositif de mise en forme d'impulsion 64 comprend d'une façon en soi connue, un étage de commutation mono-
35 stable.

18.-

Le convertisseur analogique-numérique 2 est alimenté avec le signal de synchronisation C1. A partir de la sortie du convertisseur analogique-numérique 2, les signaux numériques de télévision en couleur sont envoyés avec une précision de 9 positions de chiffres binaires par l'intermédiaire du point de branchement 7 vers un traitement ultérieur.

Les signaux numériques de télévision en couleur sont en outre également appliqués à un registre 68 avec une précision de 9 positions de chiffres binaires ou bien avec une étendue de chiffres binaires de 9. Le registre 68 est synchronisé par le signal de synchronisation C et il est en outre commandé par l'impulsion D produite par le dispositif de mise en forme d'impulsion 64.

Sur la figure 4 est représentée, avec une échelle de temps agrandie par rapport à la figure 3, dans la ligne désignée par E, la partie correspondant au signal R des signaux numériques de télévision en couleur, toutefois représentées pour être visible sous la forme de signal analogique. Dans la zone de l'impulsion D tombe plusieurs impulsions du signal de synchronisation C. Les valeurs de balayage correspondantes sont transmises à partir du registre 68 et arrivent à un autre registre 70 et à un comparateur à fenêtre 71 dont le signal de sortie commande le registre 70. Le comparateur à fenêtre en soi connu, délivre à sa sortie un signal lorsque la valeur du signal d'entrée appliqué en provenance du registre 68 se situe entre deux valeurs introduites en 72 et 73, de par exemple 10 % et 90 %.

Avant le début de la rampe, les valeurs de balayage sont très petites, de sorte que le registre 70 n'est pas libéré par le comparateur à fenêtre 71. La première valeur dépassant 10 % de l'amplitude totale du signal D est inscrite dans le registre. S'il survient ensuite

encore une valeur de balayage se situant au-dessous de 90 %, cette dernière valeur remplace la valeur précédemment inscrite dans le registre 70. Du fait que, comme cela est décrit ci-après, la valeur de balayage est utilisée pour la régulation de la position de phase de la synchronisation de balayage, il va instaurer en fonctionnement normal, c'est-à-dire sans action de grandeurs perturbatrices particulières, une position de phase telle que le signal D est balayé au voisinage du point M.

10 A l'aide d'une mémoire programmable à lecture seule (PROM) 75, dans laquelle la forme de la rampe du signal R est introduite, est déterminée à partir de la valeur de balayage, la position de dépôt à partir du point médian M de la rampe de l'instant de balayage sur lequel est basée cette valeur de balayage. Cette valeur est lue à partir de la PROM 75 et est utilisée pour commander la position de phase du signal de synchronisation C1.

20 Lors de la correction d'erreurs de temps et d'erreurs de vitesse, on opère dans le cas de signaux de télévision en couleur, une exploitation du signal de synchronisation de couleur. Les conditions préalables peuvent être créées à cet effet, du fait que le signal de synchronisation de couleur est superposé à une partie du signal mis en place, qui se raccorde à la fonction prédéfinie et dont la valeur d'amplitude se situe de préférence à 50 % de l'étendue d'amplitude du signal vidéo, comme cela est indiqué sur la figure 3.

25 Les générateurs d'impulsions 14 et 25 (figure 1) doivent satisfaire aux exigences suivantes : aussi bien la position de phase au début de lignes qu'également la fréquence, doivent pouvoir être commandées avec des signaux de commande appliqués de l'extérieur. La stabilité de la fréquence doit se situer approximativement à 35 une porteuse de couleur au voisinage de 10^{-6} . La phase et

20.-

la fréquence doivent suivre, dans une large mesure sans inertie, les modifications des signaux de commande.

Les exigences ne peuvent que difficilement être remplies avec des oscillateurs classiques tels que des oscillateurs à quartz et des oscillateurs marche-arrêt. On utilise en conséquence le générateur d'impulsions numérique représenté sur les figures 5 et 6.

Dans le cas du dispositif selon la figure 5, la référence 101 désigne un totalisateur à 20 positions avec une sortie 102 et une première ainsi qu'une seconde entrée 103, 104. Les 20 positions binaires de la sortie 102 sont reliées aux entrées d'un registre à 20 emplacements 105 dont les sorties sont à leur tour raccordées à la première entrée 103 du totalisateur 101. Le registre 105 est commandé avec le signal de synchronisation C2 appliqué en 106.

Pour chaque impulsion de synchronisation appliquée en 106, s'effectue un changement des signaux numériques, la valeur appliquée à l'entrée 104 du totalisateur 101 étant alors respectivement ajoutée. Si le totalisateur a atteint sa capacité maximale, on repart à zéro.

Les 8 positions de basse valeur de l'entrée 104 sont reliées par l'intermédiaire d'un registre 107 avec une première entrée à 8 positions 109. Une seconde entrée à 8 positions 110 est reliée par l'intermédiaire d'un autre registre 111 avec les 8 positions de valeur plus élevée de l'entrée 104. Les 4 positions intermédiaires de l'entrée 104 sont affectées de zéro, ce qui est représenté sur la figure par un signe de masse. En outre, la position de l'entrée 104 avec la valeur significative suivant immédiatement la valeur maximale, est alimentée par l'intermédiaire d'un registre avec un UN. Le signal de synchronisation C2 est appliqué par l'intermédiaire de l'entrée 106 aux entrées de synchronisation des registres

21.-

107 et 111. En outre, les registres peuvent être alternati-
vement bloqués par une impulsion de synchronisation ap-
pliquée à l'entrée 112, l'impulsion de synchronisation
étant à cet effet appliquée au registre 107 par l'intermé-
5 diaire d'un inverseur 113. Le blocage alternatif des regis-
tres 107 et 111 à l'aide de l'impulsion de synchronisa-
tion appliquée en 112, fait que, d'une part, les 8 posi-
tions de valeurs plus élevées de l'entrée 104 sont pla-
cées pendant un court instant sur les valeurs du signal
10 appliqué en 110 et que, par ailleurs, entre les impulsions
de synchronisation un un s'applique à la position suivant
immédiatement la position la plus élevée de l'entrée 104
et qu'aux positions de basses valeurs de l'entrée 104,
s'applique le signal amené en 109, les autres positions
15 étant sur zéro.

Par l'addition répétée du un dans la posi-
tion suivant immédiatement la position la plus élevée,
et de la valeur appliquée en 109, on obtient une valeur
augmentant linéairement dans le temps du signal de sortie
20 du totalisateur 101 ou bien du registre 105. Lorsque la
capacité du totalisateur 101 est atteinte, la valeur re-
vient brusquement à zéro et augmente ensuite à nouveau
linéairement dans le temps. Grâce au un à la position
suivant immédiatement la position la plus élevée, la
25 fréquence est en principe déterminée. Avec la valeur ap-
pliquée en 109, la pente de l'accroissement et donc la
fréquence des signaux de sortie du registre 105, peuvent
être commandées de façon extrêmement fine. Dans ce cas,
par fréquence des signaux de sortie, on entend bien enten-
30 du non pas la fréquence de synchronisation, mais la fré-
quence des signaux analogiques qui sont représentés par
les signaux numériques.

Si maintenant pendant l'impulsion de synchro-
nisation la valeur appliquée par l'intermédiaire de l'en-
35 trée 110 est amenée pendant un court instant aux huit

22.-

positions de valeur plus élevée de l'entrée 104, la partie croissant linéairement dans le temps de la tension en forme de dents de scie est placée à une valeur de début à partir de laquelle l'accroissement est poursuivi. Avec
5 la valeur des signaux appliqués en 110, un réglage de la position de phase entre les signaux de sortie du registre 105 et l'impulsion de synchronisation appliquée en 112, est ainsi possible.

La fréquence à la sortie du registre 105
10 correspond à peu près à un quart de la fréquence du signal de synchronisation C2 appliquée en 106.

Pour simplifier la multiplication de fréquence s'effectuant ultérieurement, la fonction en dents de scie est convertie en une fonction sinusoïdale dans une mémoire
15 programmable à lecture seule (PROM) 114. A cet effet, la reproduction de la fonction en dents de scie en fonction sinusoïdale est déposée dans la PROM, de sorte que lors de l'introduction des signaux de sortie du registre 105 dans l'entrée d'adressage de la PROM, il apparait aux
20 sorties de données des signaux qui représentent une fonction sinusoïdale..

Pour la dérivation du signal de synchronisation à obtenir à partir des signaux de sortie du registre 105, il n'est pas nécessaire d'avoir une précision élevée
25 telle que celle qui a été choisie pour la mise en oeuvre du processus d'accumulation à l'aide du totalisateur 101 du registre 105. En conséquence, seules les dix positions de valeurs élevées du signal de sortie du registre 105 sont appliquées à la PROM 114. De même les signaux de sortie de la PROM 110 ont seulement une étendue de 10 chiffres binaires et sont amenés par l'intermédiaire d'un registre 118 à un convertisseur numérique-analogique 115, dont la sortie est reliée à un multiplicateur de fréquence
30 116. Les signaux de synchronisation apparaissant à la
35 sortie 117 du multiplicateur de fréquence 116, peuvent être

23.-

modifiés en ce qui concerne leur fréquence, dans la zone de fréquence du signal de synchronisation C2 appliqué en 106. En outre, un décalage de phases de plusieurs périodes de synchronisation est possible. Dans le cas du circuit
5 utilisé comme générateur d'impulsions numériques 14 (figure 1), la fréquence peut être modifiée selon des étapes extrêmement réduites. C'est ainsi par exemple que la modification du LSB (débit le moins significatif) à l'entrée 109 correspond à une modification de la position de phase
10 par rapport aux impulsions de signalisation de fréquence horizontale de 0,48 ns par ligne.

Le totalisateur 101, les registres 104, 107 et 111, ainsi que le circuit 114 peuvent être facilement réalisés grâce à des blocs numériques fonctionnels classiques. Du fait des fréquences relativement élevées, on a fait appel dans un exemple réalisé en pratique, à des blocs fonctionnels de la série F (= fast). Les registres ont alors été réalisés avec des blocs fonctionnels du type F 374, plusieurs registres étant alors branchés
15 en parallèle à cause de l'étendue élevée en chiffres binaires. Il est procédé de façon analogue, dans le cas du totalisateur 101 qui a été réalisé avec cinq blocs fonctionnels du type F 283. Le circuit 114 peut être réalisé avec une PROM du type TBP 24 541 et une PROM du type TBP
20 28 586. Enfin, on peut se procurer un convertisseur numérique-analogique approprié sous l'appellation de type TDC 1016.

Même si la constitution d'un multiplicateur de fréquence ne présente pas de difficulté pour un spécialiste, il y a lieu cependant de décrire en se référant au
30 circuit schématiquement représenté sur la figure 6, la constitution d'un duplicateur de fréquence simple. Deux de ces duplicateurs de fréquence sont branchés l'un derrière l'autre dans le circuit 116 (figure 5). Le signal
35 sinusoïdal délivré par le convertisseur numérique-analo-

24.-

gique 115 (figure 5) est amené par l'intermédiaire du point de branchement 120 aux deux entrées d'un multiplicateur 121. A la sortie du multiplicateur 121 on a ainsi un signal qui est constitué d'une oscillation sinusoïdale à double fréquence et d'une partie de tension continue. La partie de tension continue pourrait en soi être éliminée par un simple couplage RC. Dans le circuit représenté, il est toutefois prévu un filtre passe-bande 122, 123, 124 qui en dehors de la composante de tension continue, élimine également de possibles harmonies prenant naissance du fait des non-linéarités du multiplicateur 121. A la sortie 125, est alors disponible une oscillation sinusoïdale avec double fréquence.

Comme multiplicateur de fréquence, on peut également utiliser d'autres circuits, par exemple des circuits PLL.

La figure 2 représente schématiquement l'introduction et la séparation d'impulsions 2H et 2V telles qu'elles s'effectuent dans les circuits 11 et 37 (figure 1). Dans deux des neuf liaisons de données parallèles, sont insérés des commutateurs 131, 132, qui sont commandés par un dispositif de mise en forme d'impulsions 133. Le dispositif de mise en forme d'impulsions est synchronisé par une impulsion H de fréquence horizontale et délivre aux commutateurs 131 et 132 une impulsion de largeur 500 ns. Pendant ce temps, les impulsions 2H et 2V appliquées à partir du circuit 61 (figure 1) sont introduites. Pendant la partie restante de la période de ligne, les commutateurs 131 et 132 se trouvent dans la position supérieure et connectent ainsi également les liaisons pour le septième et le huitième chiffres binaires. Dans le circuit 37, les liaisons pour le septième et le huitième chiffres binaires sont reliées aux entrées d'un registre D à deux positions 134 qui est synchronisé par l'impulsion H. Aux sorties du registre D, les impulsions 2H et 2V sont alors

25.-

disponibles.

Sur la figure 8 est représenté, plus en détail, le circuit 16 (figure 1) pour la détermination des erreurs de vitesse. Les circuits 2, 12, 13 et 14 ainsi
5 que leur coopération sont déjà décrits en corrélation avec la figure 1.

Le circuit 136 auquel sont appliqués les signaux numériques de télévision en couleur, constitue un circuit de sélection à l'aide duquel des valeurs de
10 balayage sélectionnées pendant le signal de synchronisation de couleur sont formées. Dans ce circuit 136 les valeurs de balayage des signaux numériques pendant le signal de synchronisation de couleur, sont contrôlées pour constater si elles se situent à l'intérieur d'une zone
15 dans laquelle l'accroissement de la fonction sinusoïdale est suffisamment important pour obtenir par l'intermédiaire de la valeur de balayage considérée, une information suffisamment précise sur la position de phase. Ceci est le cas à peu près la moitié de la plage d'amplitude
20 du signal de synchronisation de couleur, c'est-à-dire pour les positions de phase pour lesquelles le sinus se situe entre $-0,5$ et $+ 0,5$.

Pour convertir par le calcul les valeurs de balayage en une valeur de phase, les signaux de sortie
25 du circuit 136 sont appliqués à un circuit 137 pour la formation du sinus d'arc. Ce circuit 137 est constitué essentiellement d'une mémoire à lecture seule (PROM), dans laquelle est inscrit un tableau fonctionnel approprié. Comme, au signal de synchronisation de couleur peuvent
30 se superposer des perturbations statistiques, qui perturbent une mesure de phase, on forme dans un circuit 138 la valeur moyenne à partir de quatre mesures à l'intérieur d'un signal de synchronisation de couleur.

Comme le signal de synchronisation C1 conditionné par la régulation de phase à l'aide du circuit 12
35

26.-

peut présenter une variation brusque de phase au début de la ligne, la valeur du signal de commande de phase correspondant à cette variation brusque de phase est soustraite dans un circuit de soustraction 139 du signal de sortie du circuit 138. A partir des signaux obtenus jusqu'à maintenant, caractérisant la position absolue de phase des signaux de synchronisation de couleur, on définit à l'aide du registre D 140, auquel est appliqué un signal de synchronisation H, et du circuit de soustraction 141, des valeurs qui caractérisent la longueur d'une ligne. Selon les règles de la loi de commutation, une autre succession des soustractions peut également être choisie.

A l'aide d'une mémoire programmable à lecture seule 142, ces valeurs sont comparées avec des valeurs de consigne pour la longueur des lignes, qui sont déposées sous forme d'angle de phase de la porteuse couleur dans la mémoire programmable à lecture seule 142.

Ainsi, on a à la sortie du circuit 142 une valeur de l'erreur de vitesse qui est toutefois rapportée à la fréquence du signal de synchronisation C1. La fréquence du signal de synchronisation C1 est à son tour dépendante d'un signal de commande de fréquence appliqué au générateur d'impulsions 14. Pour obtenir une valeur absolue de l'erreur de vitesse, le signal de commande de fréquence est en conséquence ajouté dans un totalisateur 143. Le signal ainsi obtenu peut être appliqué par l'intermédiaire d'un registre D 144 au générateur d'impulsions 14 en tant que signal de commande de fréquence pour la ligne suivante.

Il peut être prévu l'établissement d'une moyenne des signaux d'erreurs de vitesse sur plusieurs lignes, ce qui est indiqué sur la figure par le registre 145 et le circuit de totalisation 146.

Dans le cas d'appareils à bande magnétique avec balayage segmenté, une dérivation spéciale d'un signal

27.-

de correction pour la première ligne respective d'un segment, est éventuellement nécessaire. Un tel circuit est indiqué en 147 et est décrit plus en détail en corrélation avec les figures 9 et 10. A l'aide du commutateur 148
5 qui est commandé par l'intermédiaire d'un circuit de commande 149 par une impulsion K de commutation de tête, les signaux de sortie du circuit 147 sont introduits dans les signaux de correction pour les lignes suivantes.

Le diagramme représenté sur la figure 9
10 montre des erreurs de vitesse en fonction du temps telles qu'elles peuvent survenir dans les signaux appliqués au processeur vidéo selon la figure 1. La courbe représente l'évolution des erreurs de vitesse pendant le balayage de 4 segments 1, 2, 3 et 4. Respectivement au début d'un
15 segment, il se produit une variation brusque A ou bien B tandis que l'erreur de vitesse ne se modifie que peu à l'intérieur d'un segment constitué de 52 lignes. Les segments 1 et 3 sont reproduits par une première tête magnétique, tandis que les segments 2 et 4 sont reproduits
20 par une deuxième tête magnétique.

Il est apparu que les variations brusques des erreurs de vitesse restent en pratique constantes lors du passage d'une tête à l'autre. Au total, la hauteur des erreurs de vitesse est toutefois soumise à d'autres
25 fluctuations statistiques.

Dans le procédé utilisé, on part de ce que, à l'intérieur d'un segment, une erreur de vitesse peut être déterminée en mesurant la longueur d'une ligne et peut être utilisée pour la correction dans les lignes
30 suivantes. Comme toutefois, pour la correction de la première ligne, il n'y a pas de valeurs analogues disponibles en provenance d'une ligne précédente, on utilise la hauteur de la variation brusque A ou bien B provenant du changement de têtes de même sens précédent pour pouvoir
35 conclure à l'aide de cette valeur, et à partir de la

dernière ligne de l'un des segments, en ce qui concerne la valeur de correction pour la première ligne du segment faisant suite au segment immédiatement suivant.

- Dans de nombreux cas d'application, les valeurs des variations brusques A et B sont pratiquement identiques, de sorte qu'il suffit de conclure d'un changement de segments sur le suivant. Dans les appareils à bandes magnétiques connus avec balayage segmenté, il n'y a pas, lors de la reproduction, de signal disponible après
- 5
- 10 la dernière ligne d'un segment pour déterminer la longueur de cette ligne. En conséquence, dans un complément du procédé conforme à l'invention, l'erreur de vitesse de l'avant-dernière ligne est utilisée pour déterminer les variations brusques A et B ainsi que pour l'erreur
- 15 de vitesse de la première ligne du segment suivant.

Le procédé conforme à l'invention va encore être décrit un peu plus en détail ci-après en se référant à un exemple numérique. Une valeur de correction doit être déterminée pour la première ligne du segment 4.

- 20 A cet effet, la valeur mesurée pour la cinquante et unième ligne du segment précédent 3, qui est également utilisée comme valeur de correction dans la cinquante deuxième ligne, est ajoutée à la grandeur A. La grandeur A est calculée à partir de la différence des valeurs détermi-
- 25 nées pour la première ligne du segment 2 et pour la cinquante deuxième ligne du segment 1, cette dernière valeur étant dérivée de la longueur de la cinquante et unième ligne du premier segment.

- Au dispositif selon la figure 10, qui rem-
- 30 plit la fonction des circuits 147 et 148 (figure 8), sont appliquées, par l'intermédiaire d'un registre D 155, synchronisées par une impulsion de fréquence horizontale, les erreurs de vitesse déterminées par mesure des longueurs de lignes sous la forme de signaux numériques d'une étendue de 9 chiffres binaires. Pour que la
- 35

29.-

valeur déterminée à la fin de la cinquante et unième ligne ne soit pas disponible uniquement pour la correction pendant la cinquante deuxième ligne, mais également pour la détermination des variations brusques A ou bien B,
5 l'impulsion H au début de la première ligne n'est pas appliquée à l'entrée de synchronisation du registre D 155.

Les signaux numériques représentant les valeurs de correction, traversent un totalisateur 156 avec lequel les valeurs A ou B sont ajoutées uniquement
10 dans les premières lignes. A ce totalisateur 156, se raccorde un limiteur 157 qui garantit que la valeur maximale ou bien minimale donnée par le nombre binaire à 9 positions est transmise, si du fait de l'addition dans le totalisateur 156, un excès ou un manque devait se pro-
15 duire.

Au totalisateur 157 est raccordée, par l'intermédiaire d'un registre 158, qui est synchronisé avec des impulsions de fréquence horizontale, la sortie 159 à partir de laquelle les signaux de correction peuvent être appliqués à des circuits de correction connus
20 en soi.

Les signaux de sortie du limiteur 157 sont en outre appliqués à un autre registre 160 qui stocke la valeur de correction pour la cinquante deuxième ligne
25 de chaque segment, jusqu'à l'apparition de la valeur de correction suivante obtenue par la mesure de la longueur de la première ligne. A partir du registre 160, les signaux qui sont stockés sont prélevés sous forme inversée, de sorte que dans le totalisateur 161, est formée
30 la différence des valeurs de correction de respectivement la première ligne d'un segment et de la dernière ligne du segment précédent. Ces valeurs A et B sont stockées séparément dans les registres 162 et 163 pour la durée de deux segments, et en étant décalées d'un
35 segment au début du segment qui fait suite au segment

30.-

immédiatement suivant, ces valeurs sont appliquées au totalisateur 156.

5 Les registres 162 et 163 sont synchronisés avec une impulsion H de fréquence horizontale. Leurs sorties sont respectivement commandées par l'intermédiaire d'une entrée OC avec les signaux correspondants OC1 et OC2, de façon qu'aucun signal en provenance des registres 162 et 163 ne soit appliqué au totalisateur 156 pendant la seconde ligne et jusqu'à la cinquante deuxième.

10 Comme déjà mentionné plus haut, les valeurs des variations brusques A et B du signal peuvent être en pratique identiques dans certaines conditions,
9 et dans ce cas, un seul des registres 162 ou bien 163 suffit.

15 (FIFO signifie : registre tampon du type première sortie/ première entrée).

31.-

RE V E N D I C A T I O N S

1.- Processeur de signal vidéo, dans lequel les signaux vidéo prélevés à partir d'un support d'information sont convertis en signaux numériques et sont
 5 stockés sous forme numérique, un premier signal de synchronisation étant en outre utilisé pour la conversion analogique-numérique et pour l'inscription des signaux numériques dans une première mémoire intermédiaire, et à la sortie de cette première mémoire intermédiaire,
 10 à laquelle est appliqué, pour la lecture, un second signal de synchronisation, est raccordé un circuit pour la compensation des défauts du signal, circuit à la sortie duquel est raccordée une seconde mémoire intermédiaire dans laquelle les signaux numériques sont inscrits avec
 15 le second signal de synchronisation et à partir de laquelle les signaux numériques sont lus avec un troisième signal de synchronisation, processeur caractérisé en ce qu'en outre, une mémoire numérique d'image (31) est raccordée au circuit (18) pour compenser les défauts de
 20 signaux, et que la sortie de cette mémoire numérique d'image (31) est reliée à un circuit (33, 34, 35, 36) pour le traitement séparé de la fraction de chrominance et de la fraction de luminance des signaux numériques prélevés à partir de la mémoire d'image (31).

25 2.- Processeur de signal vidéo selon la revendication 1, caractérisé en ce que les signaux numériques appliqués à la mémoire d'image (31) sont dérivés par conversion analogique-numérique du signal vidéo appliqué en tant que signal de télévision en couleur (codage
 30 fermé).

3.- Processeur de signal vidéo selon la revendication 2, caractérisé en ce qu'à la sortie de la mémoire d'image, des circuits de retardement d'une ligne (33, 34), un circuit totalisateur (35) et un commutateur
 35 de signaux (38) sont branchés de façon que pendant une

première période de trame, le signal de luminance et le signal de chrominance sont obtenus à partir des signaux numériques appartenant à une trame et que pendant une seconde période de trame, le signal de luminance de deux
5 lignes successives suivantes de la même trame est interpolé et que le signal de chrominance est obtenu par répétition du signal de chrominance de cette même trame.

4.- Processeur de signal vidéo selon la revendication 3, caractérisé en ce que les signaux de sortie du commutateur de signaux (36) sont respectivement appliqués à un convertisseur numérique-analogique (38, 39), la sortie du convertisseur numérique-analogique (39) prévue pour le signal de chrominance étant appliquée par l'intermédiaire d'un filtre passe-bande (43) et d'un circuit
15 de phases de sous-porteuses de couleur (44) à une des entrées d'un circuit totalisateur (42), la sortie du convertisseur numérique-analogique (38) prévue pour le signal de luminance étant appliquée par l'intermédiaire d'un filtre passe-bande (40) et d'un circuit de correction
20 (41), de préférence un correcteur branché, à l'autre entrée d'un circuit totalisateur (42), et que le circuit de phases de sous-porteuses de couleur (44) comprend un déphaseur susceptible d'être commandé qui est susceptible d'être commandé à l'aide d'une comparaison de phases
25 entre le signal de synchronisation de couleur et une porteuse de référence.

5.- Processeur de signal vidéo dans lequel des signaux vidéo prélevés à partir d'un support d'information sont convertis en signaux numériques, qui après une
30 correction d'erreurs de temps et une compensation de pertes de signal sont inscrits dans une mémoire numérique d'image, processeur caractérisé en ce qu'aux signaux numériques appliqués à la mémoire d'image (31) est ajouté un signal d'identification, qui contient des informations
35 en ce qui concerne la relation dans le temps des signaux

33.-

numériques par rapport à un signal de télévision en couleur de référence, pour tenir compte de la succession de trame et de la séquence de la sous-porteuse de couleur conditionnée par le système de télévision en couleur considéré, tandis qu'il est prévu après la mémoire d'image, un circuit pour l'exploitation de cette information, circuit que le commutateur de signaux (36) prévu après la mémoire d'image (31) commande de façon que les signaux lus à partir de la mémoire soient adaptés au signal de télévision en couleur de référence en ce qui concerne la succession de trame et la phase de commutation de la sous-porteuse de couleur.

6.- Processeur de signal vidéo dans lequel les signaux vidéo prélevés à partir d'un support d'information sont convertis en signaux numériques et sont stockés sous forme numérique, un premier signal de synchronisation étant utilisé pour la conversion analogique-numérique et pour l'inscription des signaux numériques dans une première mémoire intermédiaire, un circuit pour la compensation des défauts du signal étant raccordé à la sortie de cette première mémoire intermédiaire à laquelle est appliqué pour la lecture, un second signal de synchronisation, tandis qu'à sa sortie est raccordée une seconde mémoire intermédiaire dans laquelle les signaux numériques sont inscrits avec le second signal de synchronisation et à partir de laquelle les signaux numériques sont lus avec un troisième signal de synchronisation, processeur caractérisé en ce que les signaux numériques sont appliqués à un circuit (16) pour la détermination des erreurs de vitesse et que les signaux de sortie de ce circuit (16) pour la détermination des erreurs de vitesse, sont acheminés à des générateurs d'impulsions (14, 25) qui sont prévus pour engendrer le premier et le troisième signal de synchronisation, en vue de commander la fréquence du premier et du troisième signal de

34.-

synchronisation.

7.- Processeur de signal vidéo selon la revendication 6, caractérisé en ce que la première mémoire intermédiaire est constituée d'un circuit FIFO (13) avec
5 une mémoire à inscription et lecture (RAM) (17) qui s'y raccorde.

8.- Processeur de signal vidéo selon la revendication 6, caractérisé en ce qu'avant la conversion analogique-numérique, un signal de synchronisation de
10 couleur contenu dans les signaux vidéo appliqués, est acheminé par l'intermédiaire d'un circuit de limitation et de filtrage (5) qui maintient constante l'amplitude de ce signal de synchronisation de couleur.

9.- Processeur de signal vidéo selon la revendication 8, caractérisé en ce que dans un signal de
15 synchronisation de couleur, la position de phases changeant par ligne conformément au procédé de télévision en couleur PAL est commutée en recul avant la conversion analogique-numérique.

20 10.- Processeur de signal vidéo selon la revendication 6, caractérisé en ce qu'un signal de commande est appliqué au premier générateur d'impulsions (14) pour commander la position de phases du premier signal de synchronisation, ce signal de commande étant dérivé
25 par balayage d'un signal mis en place dans le signal vidéo avant la conversion analogique-numérique, et qui, selon une fonction prédéfinie, passe d'une première valeur à une deuxième valeur.

11.- Processeur de signal vidéo selon la revendication 10, caractérisé en ce que le signal, qui
30 selon une fonction prédéfinie passe d'une première valeur dans une seconde valeur, est accouplé avec une impulsion de synchronisation de fréquence horizontale qui est délivrée par un circuit de génération d'impulsions, ce circuit de génération d'impulsions comprenant un commutateur
35

de signaux en soi connu (59), un démodulateur (60), ainsi qu'un circuit de séparation des impulsions (61), les signaux vidéo en provenance de deux têtes magnétiques étant susceptibles d'être appliqués aux entrées (57, 58) du commutateur de canaux (59) et ce commutateur de canaux (59) étant commuté pendant le balayage des lignes.

12.- Processeur de signal vidéo selon la revendication 6, caractérisé en ce qu'un signal de synchronisation de haute précision (C2) est susceptible d'être appliqué au premier et au second générateur d'impulsions (14, 25), et que, par rapport à ce signal de synchronisation de haute précision ainsi appliqué, la position de phases et l'écart de fréquence du signal de synchronisation obtenu (C1, C3) est susceptible d'être commandé par les signaux numériques appliqués.

13.- Processeur de signal vidéo caractérisé par la mise en oeuvre d'au moins un générateur d'impulsions numériques (14, 25) dans lequel la sortie (102) d'un totalisateur numérique (101) est reliée par l'intermédiaire d'un registre (105) à la première entrée (103) de ce totalisateur numérique (101) et dans lequel en outre, à une seconde entrée (104) du totalisateur numérique (101), déclenchée par une impulsion de synchronisation de fréquence horizontale, une première valeur est susceptible d'être appliquée pendant un court instant, tandis que pendant le reste de la période de ligne, une autre valeur est susceptible d'être appliquée.

14.- Processeur de signal vidéo selon la revendication 13, caractérisé en ce que, d'autres registres (107, 111) sont branchés en amont de la seconde entrée (104), registres avec lesquels, en fonction d'une impulsion de synchronisation à fréquence horizontale, respectivement plusieurs positions de valeurs plus élevées de la deuxième entrée (104) sont susceptibles d'être reliées à une entrée (110) pour la première valeur, ou bien

plusieurs positions de basses valeurs sont susceptibles d'être reliées avec une entrée (109) pour la seconde valeur.

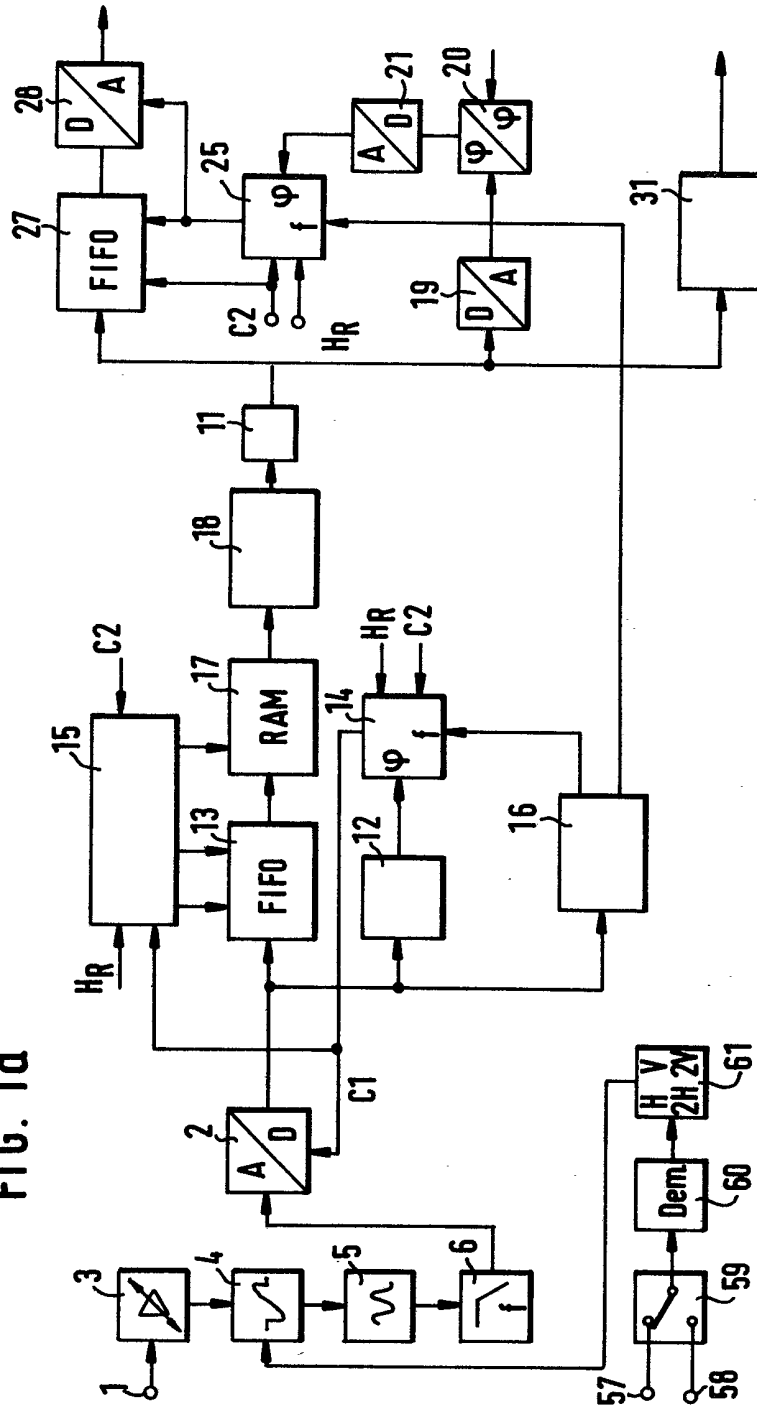
5 15.- Processeur de signal vidéo selon la revendication 14, caractérisé en ce que le totalisateur numérique (101) et le registre (105) sont prévus pour vingt positions binaires.

10 16.- Processeur de signal vidéo selon la revendication 13, caractérisé en ce qu'un signal de synchronisation est appliqué à une entrée de synchronisation (106) du registre (105), la fréquence de ce signal étant constante et se situant dans la zone de fréquence du signal de synchronisation à obtenir, tandis que par un choix approprié de la zone de la seconde valeur, la 15 fréquence du signal de sortie du registre (105) est une fraction de la fréquence du signal de synchronisation ainsi appliqué, et qu'à la sortie du registre (105) un multiplicateur de fréquence (116) est raccordé par l'intermédiaire d'un convertisseur numérique-analogique (115).

20 17.- Processeur de signal vidéo selon la revendication 16, caractérisé en ce qu'un circuit (114) pour la mise en forme d'une oscillation sinusoïdale est disposé entre le registre (105) et le convertisseur numérique-analogique (115).

25 18.- Processeur de signal vidéo selon la revendication 17, caractérisé en ce que le multiplicateur de fréquence (116) est constitué de plusieurs dupli-
cateurs de fréquence qui contiennent chacun un multi-
plicateur analogique (121) et un filtre (122, 123, 124)
30 accordé sur la fréquence de sortie.

FIG. 1a



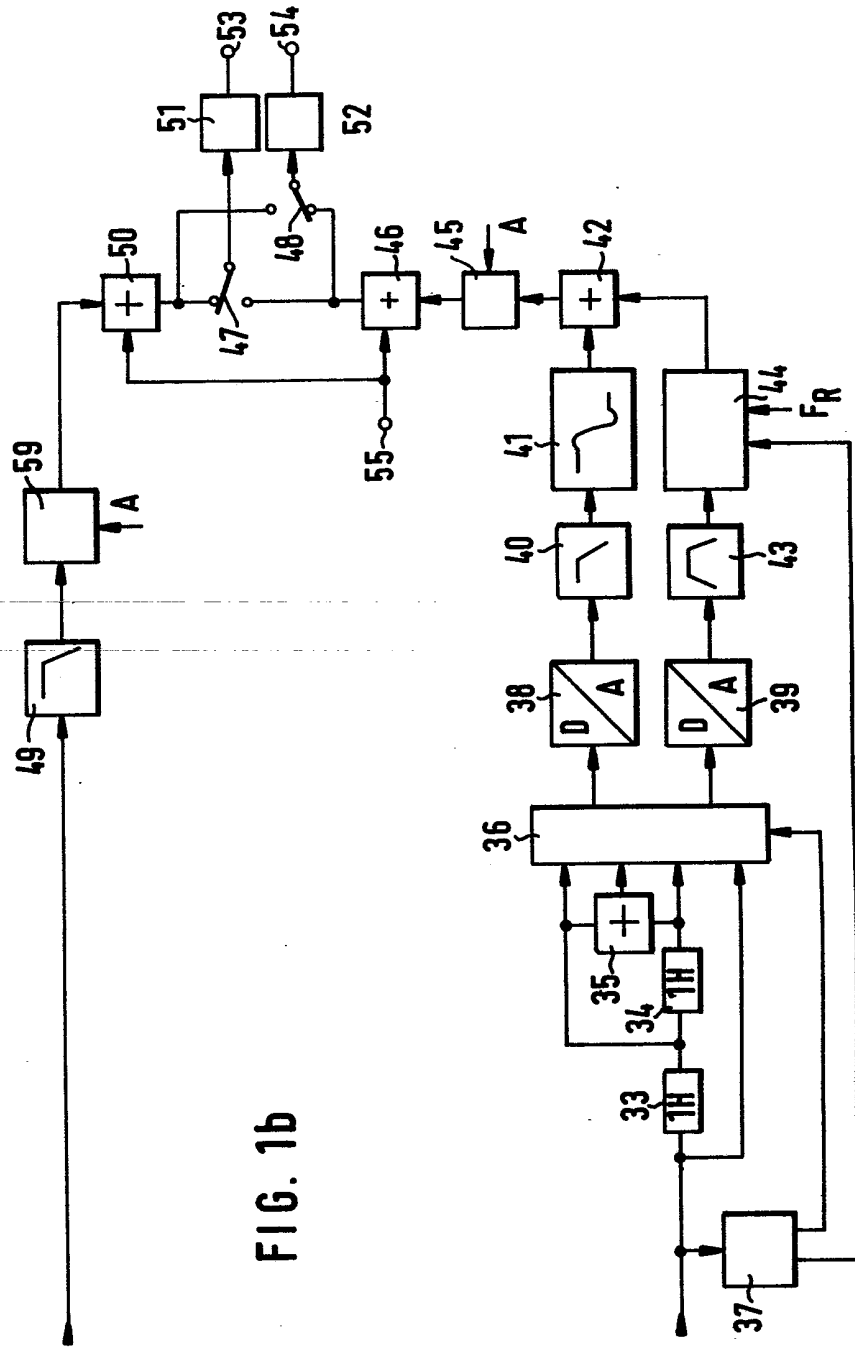


FIG. 1b

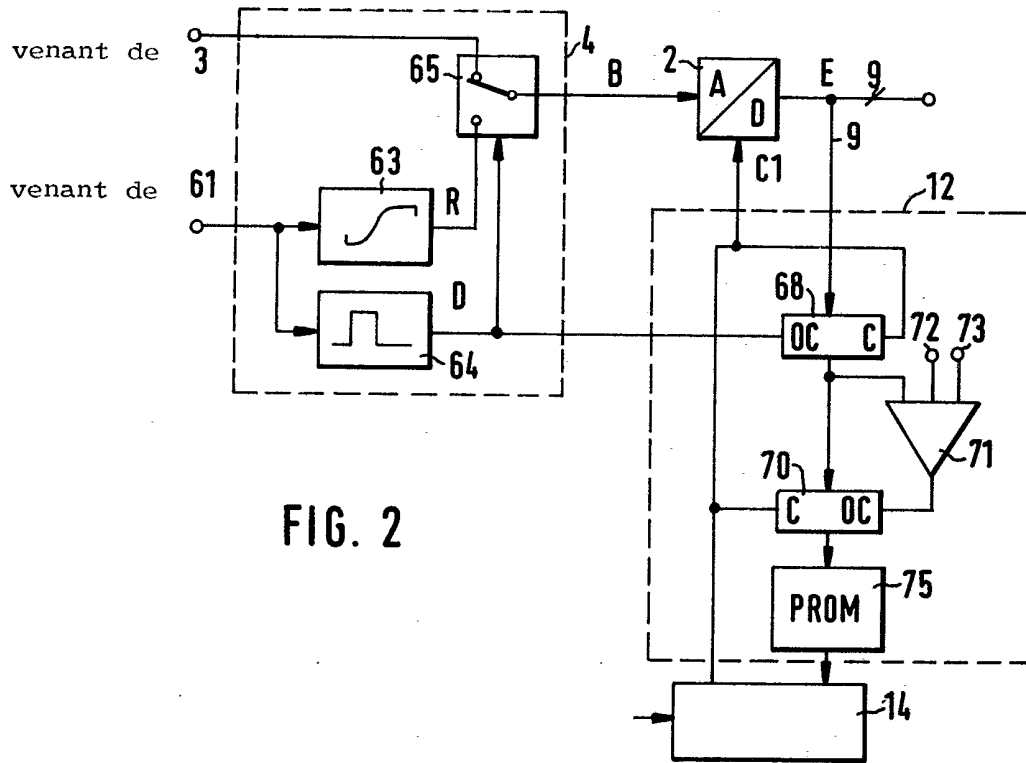


FIG. 2

signaux de télé-
vision en couleur

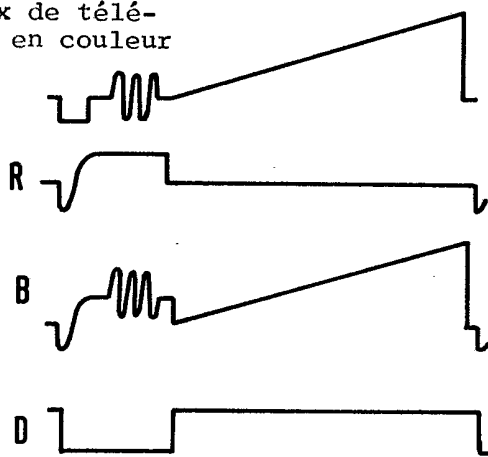


FIG. 3

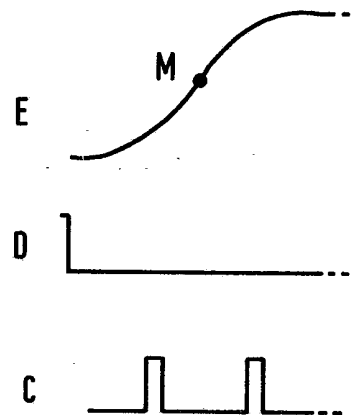


FIG. 4

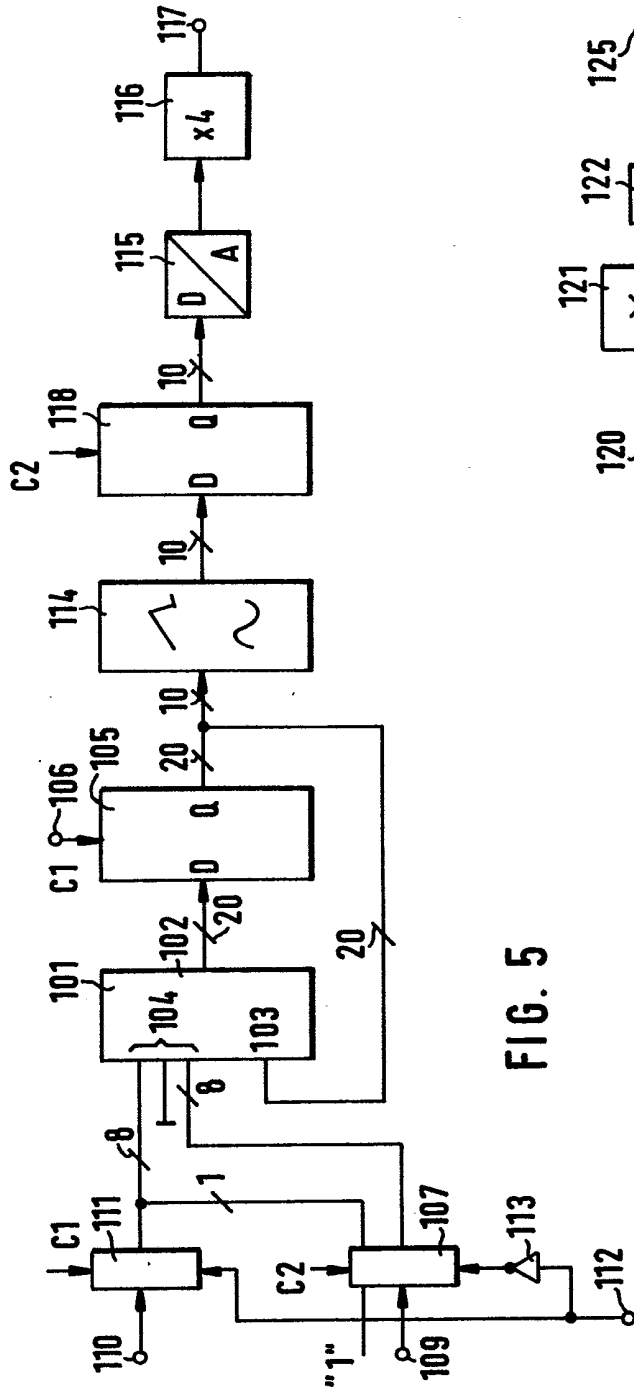


FIG. 5

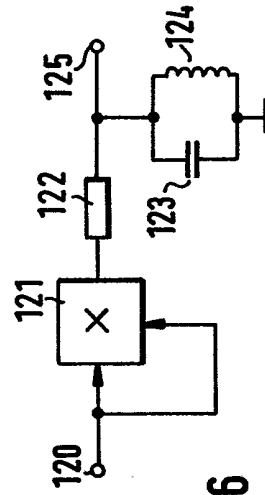
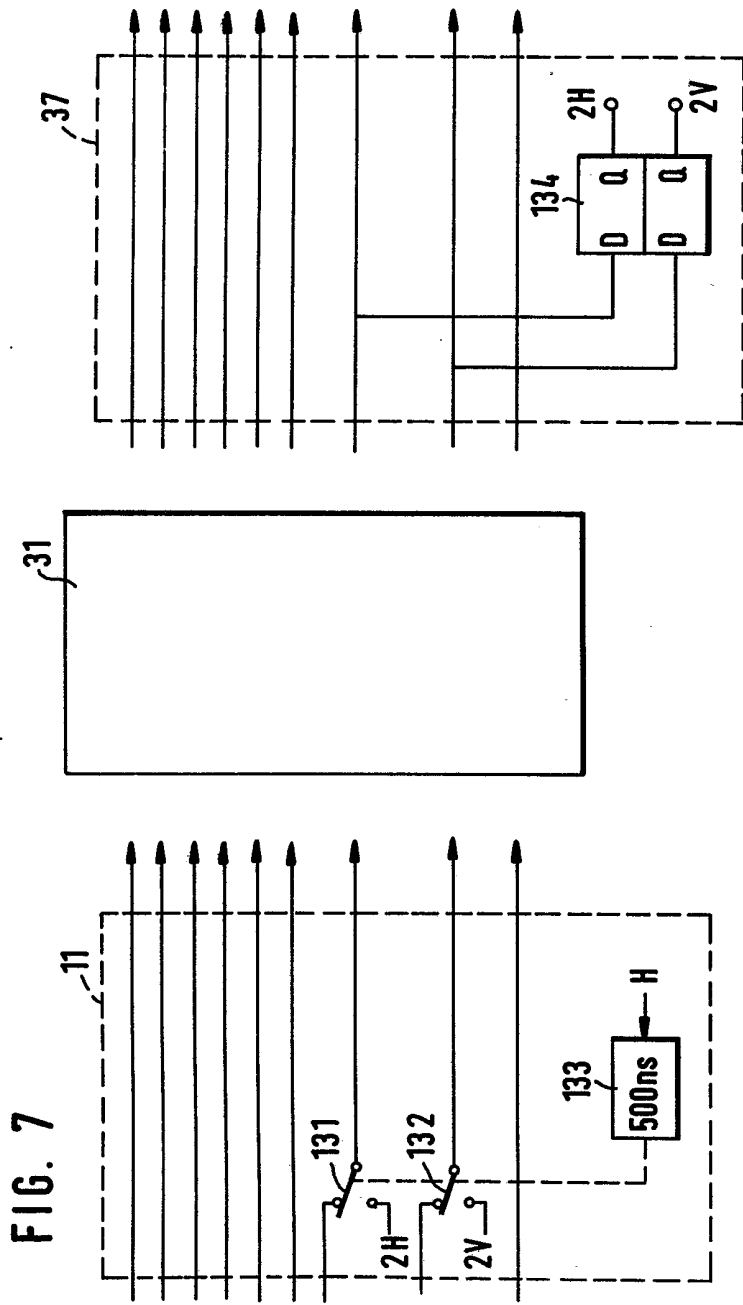
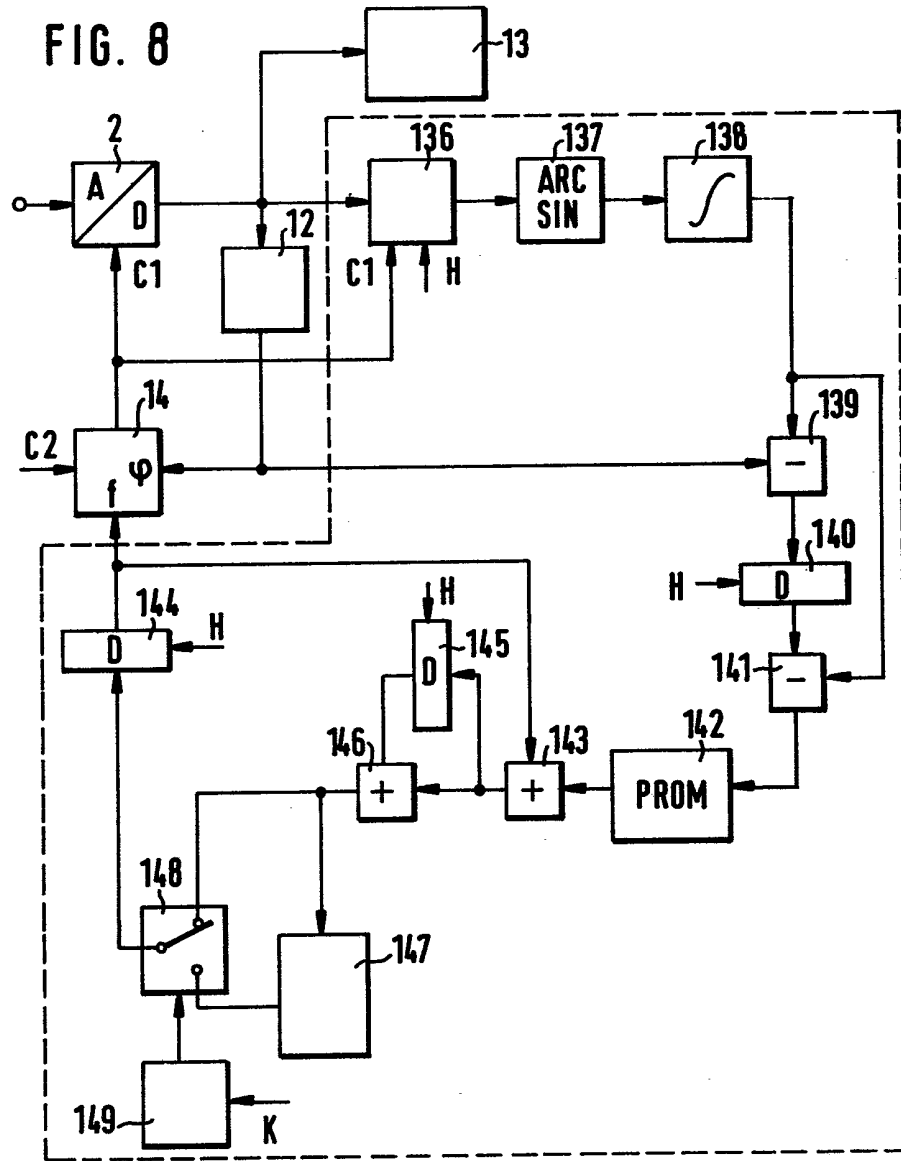


FIG. 6





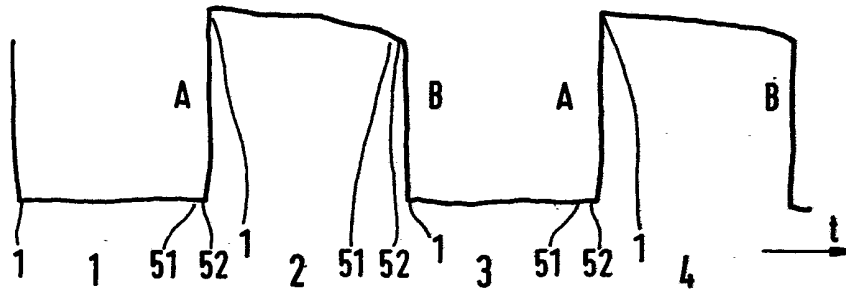


FIG. 9

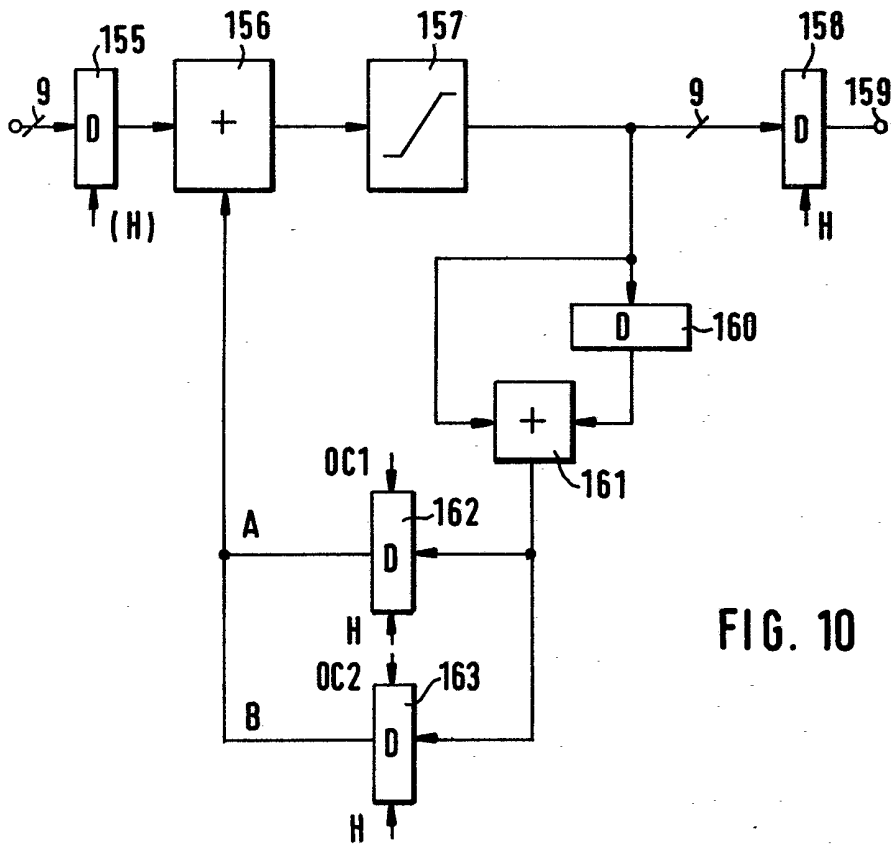


FIG. 10