



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0071801
(43) 공개일자 2025년05월22일

(51) 국제특허분류(Int. Cl.)
H02M 1/00 (2007.01) H02M 3/157 (2006.01)
(52) CPC특허분류
H02M 1/0095 (2023.05)
H02M 1/0012 (2021.05)
(21) 출원번호 10-2024-0033628
(22) 출원일자 2024년03월11일
심사청구일자 2024년03월11일
(30) 우선권주장
1020230157869 2023년11월15일 대한민국(KR)

(71) 출원인
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)
(72) 발명자
김철우
서울특별시 강남구 선릉로 221
한석희
서울특별시 노원구 공릉로 58 길 176 (하계동, 우방아파트)
(74) 대리인
특허법인주연케이알피
(뒷면에 계속)

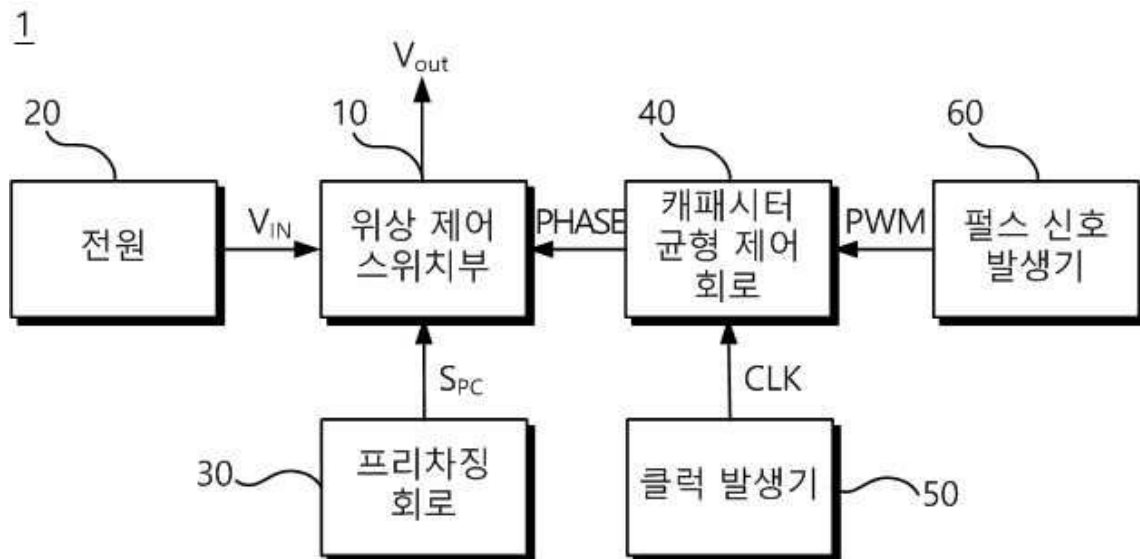
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 듀티 제어를 통한 하이브리드 서브트랙션 모드의 직류-직류 변환기 및 그 동작 방법

(57) 요약

본 발명은 듀티 제어를 통한 하이브리드 서브트랙션 모드의 직류-직류 변환기 및 그 동작 방법에 관한 것으로, 본 발명에 따른 하이브리드 서브트랙션 모드의 직류-직류 변환기는, 클럭 신호를 발생시키는 클럭 발생기, 듀티 제어에 의해 펄스 신호를 발생시키는 펄스 신호 발생기, 상기 클럭 신호 및 상기 펄스 신호에 기초하여 위상 신호를 발생시키는 캐패시터 균형 제어 회로, 적어도 하나 이상의 스위치, 적어도 하나 이상의 캐패시터 및 인덕터를 포함하고, 상기 위상 신호에 기초하여 상기 캐패시터 및 상기 인덕터의 충전 또는 방전을 제어함으로써 출력 전압을 제어하는, 위상 제어 스위치부, 상기 위상 제어 스위치부에 입력 전압을 인가하는 전원 및 시작 신호에 기초하여 상기 캐패시터에 전하를 미리 충전시키는 프리차징(pre-charging) 회로를 포함할 수 있다.

대표도 - 도1



(52) CPC특허분류

H02M 3/157 (2013.01)

(72) 발명자

전진우

서울특별시 강남구 선릉로112길 53(삼성동, 롯데캐슬캐덤아파트)

김현진

서울특별시 동대문구 약령사로 10(제기동)

박대형

서울특별시 양천구 목동동로 130(신정동, 목동신시가지아파트14단지)

김석진

대구광역시 달서구 월서로 31 (상인동, 상인역신일해피트리)

정민기

서울특별시 노원구 동일로208길 20

이 발명을 지원한 국가연구개발사업

과제고유번호	1711186358
과제번호	2022R1A2C3012245
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	개인기초연구(과기정통부)
연구과제명	차세대 xEV를 위한 48 V 및 12 V 배터리용 전력 관리 시스템
과제수행기관명	고려대학교
연구기간	2023.03.01 ~ 2024.02.29

명세서

청구범위

청구항 1

하이브리드 서브트랙션(subtraction) 모드의 직류-직류 변환기에 있어서,

클럭 신호를 발생시키는 클럭 발생기;

듀티 제어에 의해 펄스 신호를 발생시키는 펄스 신호 발생기;

상기 클럭 신호 및 상기 펄스 신호에 기초하여 위상 신호를 발생시키는 캐패시터 균형 제어 회로;

적어도 하나 이상의 스위치, 적어도 하나 이상의 캐패시터 및 인덕터를 포함하고, 상기 위상 신호에 기초하여 상기 캐패시터 및 상기 인덕터의 충전 또는 방전을 제어함으로써 출력 전압을 제어하는, 위상 제어 스위치부;

상기 위상 제어 스위치부에 입력 전압을 인가하는 전원; 및

시작 신호에 기초하여 상기 캐패시터에 전하를 미리 충전시키는 프리차징(pre-charging) 회로를 포함하는, 직류-직류 변환기.

청구항 2

제1항에 있어서,

상기 위상 제어 스위치부는,

적어도 하나 이상의 MOSFET을 포함하며, 상기 위상 신호에 기초하여 온오프 동작되어 위상을 제어하는 스위치부;

적어도 하나 이상의 플라이잉 캐패시터를 포함하며, 상기 스위치부의 온오프 동작에 기초하여 상기 입력 전압이 충전 또는 방전되는 제1 및 제2 캐패시터; 및

상기 스위치부의 온오프 동작에 기초하여 전류가 충전 또는 방전되는 인덕터를 포함하는, 직류-직류 변환기.

청구항 3

제2항에 있어서,

상기 스위치부는,

일단에 상기 전원과 연결되고, 타단에 상기 제1 캐패시터의 일단이 연결된 제0 스위치;

일단에 상기 제1 캐패시터의 타단이 연결되고, 타단은 접지된 제1 스위치;

일단에 상기 제1 캐패시터의 타단이 연결되고, 타단에 상기 인덕터의 일단이 연결된 제2 스위치;

일단에 상기 제1 캐패시터의 일단이 연결되고, 타단에 상기 제2 캐패시터의 일단이 연결된 제3 스위치;

일단에 상기 제2 캐패시터의 타단이 연결되고, 타단은 접지된 제4 스위치;

일단에 상기 제2 캐패시터의 타단이 연결되고, 타단에 상기 인덕터의 일단이 연결된 제5 스위치; 및

일단에 상기 제2 캐패시터의 일단이 연결되고, 타단에 상기 인덕터의 일단이 연결된 제6 스위치를 포함하고,

상기 제1 캐패시터와 상기 제2 캐패시터는 병렬 연결된, 직류-직류 변환기.

청구항 4

제3항에 있어서,

상기 위상 제어 스위치부의 제1 위상 및 제 3 위상은,

상기 제0 스위치, 상기 제2 스위치, 상기 제4 스위치 및 상기 제6 스위치가 온 동작되고,

전류가 상기 제0 스위치, 상기 제1 캐패시터 및 상기 제2 스위치로 흘러 상기 제1 캐패시터를 충전시키고,

전류가 상기 제4 스위치, 상기 제2 캐패시터, 상기 제6 스위치 및 상기 인덕터로 흘러 상기 제2 캐패시터를 방전시키고, 상기 인덕터를 충전시켜 상기 출력 전압을 출력하는, 직류-직류 변환기.

청구항 5

제4항에 있어서,

상기 위상 제어 스위치부의 제5 위상은,

상기 제1 스위치, 상기 제3 스위치 및 상기 제5 스위치가 온 동작되고,

전류가 상기 제1 스위치, 상기 제1 캐패시터, 상기 제3 스위치, 상기 제2 캐패시터 및 상기 제5 스위치로 흘러 상기 제1 캐패시터를 방전시키고, 상기 제2 캐패시터 및 상기 인덕터를 충전시켜 상기 출력 전압을 출력하는, 직류-직류 변환기.

청구항 6

제5항에 있어서,

상기 위상 제어 스위치부의 제2 위상, 제4 위상 및 제6 위상은,

상기 제1 스위치, 상기 제2 스위치, 상기 제4 스위치 및 상기 제5 스위치가 온 동작되고, 상기 제1 캐패시터, 상기 제2 캐패시터 및 상기 인덕터를 방전시켜 상기 출력 전압의 크기를 조절하는, 직류-직류 변환기.

청구항 7

제3항에 있어서,

상기 캐패시터 균형 제어 회로는,

레퍼런스 전압과 상기 캐패시터의 충전 전압을 비교하는 비교기;

상기 비교기의 출력 신호 및 상기 클럭 신호를 저장하는 플립플롭; 및

상기 펄스 신호 및 상기 플립플롭의 출력 신호에 기초하여 논리 연산을 수행하고, 상기 위상 신호를 출력하는 디지털 로직을 포함하는, 직류-직류 변환기.

청구항 8

제7항에 있어서,

상기 프리차지 회로는,

제1 레퍼런스 전압과 상기 제1 캐패시터의 충전 전압을 비교하는 제1 비교기;

제2 레퍼런스 전압과 상기 제2 캐패시터의 충전 전압을 비교하는 제2 비교기;

일단에 상기 전원이 연결되고, 타단에 상기 제1 캐패시터의 일단이 연결되어 제1 프리차지 전류가 흐르는 제1 보조 스위치;

일단에 상기 전원이 연결되고, 타단에 상기 제2 캐패시터의 일단이 연결되어 제2 프리차지 전류가 흐르는 제2 보조 스위치

상기 제1 비교기의 출력 신호 및 프리차지 전압을 저장하고, 상기 제1 보조 스위치에 출력 신호를 인가하는 제1 플립플롭; 및

상기 제2 비교기의 출력 신호 및 상기 프리차지 전압을 저장하고, 상기 제2 보조 스위치에 출력 신호를 인가하는 제2 플립플롭을 포함하는, 직류-직류 변환기.

청구항 9

제8항에 있어서,

상기 제1 스위치 및 상기 제1 보조 스위치가 온동작되어 상기 제1 캐패시터를 미리 충전시키고,

상기 제4 스위치 및 상기 제2 보조 스위치가 온동작되어 상기 제2 캐패시터를 미리 충전시키는, 직류-직류 변환기.

청구항 10

제9항에 있어서,

상기 프리차징 회로는,

상기 제1 캐패시터 및 상기 제2 캐패시터를 완충시키면,

상기 제1 및 제2 비교기의 출력 신호에 기초하여 상기 스위치부의 동작 신호를 출력하는, 직류-직류 변환기.

청구항 11

제10항에 있어서,

상기 제1 캐패시터의 충전 전압은 상기 입력 전압의 $1/3$ 이고,

상기 제2 캐패시터의 충전 전압은 상기 입력 전압의 $2/3$ 인, 직류-직류 변환기.

청구항 12

하이브리드 서브트랙션(subtraction) 모드의 직류-직류 변환기의 동작 방법에 있어서,

전원이 위상 제어 스위치부에 입력 전압을 인가하는 단계;

프리차징(pre-charging) 회로가 시작 신호에 기초하여 상기 위상 제어 스위치부의 캐패시터에 전하를 미리 충전시키는 단계;

클럭 발생기가 클럭 신호를 발생시키는 단계;

펄스 신호 발생기가 듀티 제어에 의해 펄스 신호를 발생시키는 단계;

캐패시터 균형 제어 회로가 상기 클럭 신호 및 상기 펄스 신호에 기초하여 위상 신호를 발생시키는 단계;

상기 위상 제어 스위치부가 상기 위상 신호에 기초하여 적어도 하나 이상의 스위치를 온오프 동작하는 단계;

상기 위상 제어 스위치부가 상기 적어도 하나 이상의 스위치의 온오프 동작에 기초하여 상기 캐패시터 및 인덕터의 충전 또는 방전을 제어하는 단계; 및

상기 위상 제어 스위치부가 상기 캐패시터 및 상기 인덕터의 충전 또는 방전에 기초하여 출력 전압을 제어하는 단계를 포함하는, 직류-직류 변환기의 동작 방법.

발명의 설명

기술 분야

[0001] 본 발명은 듀티 제어를 통한 하이브리드 서브트랙션 모드의 직류-직류 변환기 및 그 동작 방법에 관한 것이다.

배경 기술

[0002] 직류-직류 변환기(DC-DC converter)는 임의의 직류 전원을 부하가 요구하는 형태의 직류 전원으로 변환시키는 전력 변환 장치이다. 직류-직류 변환기의 종류로는 인덕터기반의 DC-DC 변환기와 스위치드 커패시터 기반의 DC-DC 변환기가 있다.

[0003] 여기에서, 스위치드 커패시터 기반의 DC-DC 변환기는 반도체 스위치와 커패시터 등의 부품으로 구성되며, 낮은 전력(100mW 이하)이 필요한 분야와 에너지 효율 및 전압 제어 정도가 중요하지 않은 분야에서 주로 사용된다.

[0004] 최근 화석 연료를 대체하는 친환경 에너지를 이용한 차량이 개발되고 있다. 예를 들어, 화석 연료와 전기를 모두 이용하는 하이브리드 자동차(Hybrid Electric Vehicle, HEV), 전기만을 이용하는 전기 자동차(Electric Vehicle, EV) 등이 개발되고 있다. 이러한 전기 자동차 뿐만 아니라, 전기 먹는 하마로 불리는 데이터 센터에서도 스위치드 커패시터 기반의 직류-직류 변환기가 사용된다.

[0005] 특히, 부하점(PoL, Point-of-Load) 직류-직류 변환기가 데이터 센터와 전기차 시장에서 각광받고 있다. 부하점(Point-of-Load) 직류-직류 변환기는 종래의 입력 공급 전압보다 높은 전압 레일(voltage rail)에서 높은 강압비를 가진다. 그러나 높은 강압비를 가지는 하이브리드 직류-직류 변환기는 높은 정격 전압의 전력 스위치 및 캐패시터 간의 전하 공유 손실 의해 낮은 전력 효율을 가진다. 상술한 문제를 해결하기 위한 하이브리드 직류-직류 변환기가 필요한 실정이다.

선행기술문헌

특허문헌

[0006] (특허문헌 0001) 한국 공개 특허 제 10-2018-0057272 호

발명의 내용

해결하려는 과제

[0007] 본 발명의 목적은 듀티 제어를 통한 하이브리드 차감 모드의 직류-직류 변환기 및 그 동작 방법을 제공함에 있다.

과제의 해결 수단

[0008] 본 발명에 따르면, 하이브리드 서브트랙션(subtraction) 모드의 직류-직류 변환기는 클럭 신호를 발생시키는 클럭 발생기, 듀티 제어에 의해 펄스 신호를 발생시키는 펄스 신호 발생기, 상기 클럭 신호 및 상기 펄스 신호에 기초하여 위상 신호를 발생시키는 캐패시터 균형 제어 회로, 적어도 하나 이상의 스위치, 적어도 하나 이상의 캐패시터 및 인덕터를 포함하고, 상기 위상 신호에 기초하여 상기 캐패시터 및 상기 인덕터의 충전 또는 방전을 제어함으로써 출력 전압을 제어하는, 위상 제어 스위치부, 상기 위상 제어 스위치부에 입력 전압을 인가하는 전원 및 시작 신호에 기초하여 상기 캐패시터에 전하를 미리 충전시키는 프리차징(pre-charging) 회로를 포함할 수 있다.

[0009] 또한, 본 발명에 따르면, 하이브리드 서브트랙션(subtraction) 모드의 직류-직류 변환기의 동작 방법은 전원이 상기 위상 제어 스위치부에 입력 전압을 인가하는 단계, 프리차징(pre-charging) 회로가 시작 신호에 기초하여 상기 위상 제어 스위치부의 캐패시터에 전하를 미리 충전시키는 단계, 클럭 발생기가 클럭 신호를 발생시키는 단계, 펄스 신호 발생기가 듀티 제어에 의해 펄스 신호를 발생시키는 단계, 캐패시터 균형 제어 회로가 상기 클럭 신호 및 상기 펄스 신호에 기초하여 위상 신호를 발생시키는 단계, 상기 위상 제어 스위치부가 상기 위상 신호에 기초하여 적어도 하나 이상의 스위치를 온오프 동작하는 단계, 상기 위상 제어 스위치부가 상기 적어도 하나 이상의 스위치의 온오프 동작에 기초하여 상기 캐패시터 및 인덕터의 충전 또는 방전을 제어하는 단계 및 상기 위상 제어 스위치부가 상기 캐패시터 및 상기 인덕터의 충전 또는 방전에 기초하여 출력 전압을 제어하는 단계를 포함할 수 있다.

발명의 효과

[0010] 본 발명의 실시예에 따른 하이브리드 차감 모드의 직류-직류 변환기 및 그 동작 방법은 스위치의 전압 스트레스 및 전력 소모를 감소시킬 수 있다.

[0011] 구체적으로, 본 발명의 실시예에 따른 하이브리드 차감 모드의 직류-직류 변환기 및 그 동작 방법은 낮은 정격 전압 스위치를 사용하여 전도 손실을 감소시킴으로써, 전력 소모를 감소시킬 수 있다.

도면의 간단한 설명

[0012] 도 1은 본 발명의 실시예에 따른 직류-직류 변환기의 블록구성도이다.

도 2는 본 발명의 실시예에 따른 직류-직류 변환기의 회로에 대한 예시이다.

도 3은 본 발명의 실시예에 따른 캐패시터 균형 제어 회로에 대한 예시이다.

도 4a 내지 도 4d는 본 발명의 실시예에 따른 위상 제어 스위치부의 동작에 대한 예시이다.

도 5a 및 도 5b는 본 발명의 실시예에 따른 프리차징 회로의 동작에 대한 예시이다.

도 6은 본 발명의 실시예에 따른 위상 제어 스위치부의 제1 내지 제6 위상에 대한 전류 및 전압 그래프이다.

도 7은 본 발명의 실시예에 따른 직류-직류 변환기의 출력 전압 및 인덕터의 전류에 대한 그래프이다.

도 8은 본 발명의 실시예에 따른 직류-직류 변환기의 동작 방법에 대한 순서도이다.

발명을 실시하기 위한 구체적인 내용

- [0013] 이하에서는 본 발명의 기술사상을 본 발명의 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있을 정도로 상세히 설명하기 위하여, 본 발명의 실시 예들이 첨부된 도면을 참조하여 설명될 것이다.
- [0014] 도 1은 본 발명의 실시예에 따른 직류-직류 변환기(1)의 블록구성도이고, 도 2는 본 발명의 실시예에 따른 직류-직류 변환기(1)의 회로에 대한 예시이다. 도 2는 본 발명의 실시예에 따른 직류-직류 변환기(1)의 일 예일 뿐, 이에 한정하지 않고 다양한 회로의 토폴로지가 가능하다.
- [0015] 도 1 및 도 2를 참조하면, 직류-직류 변환기(1)는 위상 제어 스위치부(10), 전원(20), 프리차징 회로(30), 캐패시터 균형 제어 회로(40), 클럭 발생기(50), 펄스 신호 발생기(60)를 포함한다.
- [0016] 본 발명에 따른 직류-직류 변환기(1)는 종래 기술의 문제점을 해결한 것으로 캐패시터의 병렬 연결 시에 소프트 차징(soft charging)이 가능하다.
- [0017] 구체적으로 종래에는 직류-직류 변환기(1)가 서브트랙션 모드의 하이브리드 구조를 가질 수 없었다. 그러나 본 발명인 직류-직류 변환기(1)는 인덕터(L1) 및 제어 회로를 추가함으로써, 하이브리드 구조를 구현할 수 있다. 여기에서, 서브트랙션 모드(subtraction mode)는 플라이잉 캐패시터(C_{F1} , C_{F2})가 직렬 연결을 가진 경우에, 플라이잉 캐패시터(C_{F1} , C_{F2}) 각각에 충전된 전압(V_{CF1} , V_{CF2})이 방전되는 모드일 수 있다.
- [0018] 또한, 하이브리드 구조는 높은 강압비를 얻기 위하여 인덕터 및 캐패시터를 동시에 사용하는 변환기 회로 구조일 수 있다. 이러한 하이브리드 구조의 변환기는 인덕터에 의한 소프트 차징이 발생할 수 있고, 이로 인해 캐패시터 간의 내재적인 전압 불균형을 야기시킬 수 있다. 여기에서, 소프트 차징 방식은 선형적으로 전류가 흐르는 인덕터(L1)를 사용함으로써, RMS 전류 값이 높은 하드 차징(hard charging) 방식에 비해 전압 손실을 감소시킬 수 있다.
- [0019] 위상 제어 스위치부(10)는 적어도 하나 이상의 스위치(SW0~SW6), 적어도 하나 이상의 캐패시터(C_{F1} , C_{F2}) 및 인덕터(L_1)를 포함한다.
- [0020] 위상 제어 스위치부(10)는 캐패시터 균형 제어 회로(40)로부터 위상 신호(PHASE)를 수신할 수 있다. 위상 제어 스위치부(10)는 위상 신호(PHASE)에 기초하여 캐패시터(C_{F1} , C_{F2}) 및 인덕터(L_1)의 충전 또는 방전을 제어함으로써, 출력 전압(V_{out})을 제어할 수 있다.
- [0021] 위상 제어 스위치부(10)는 스위치부(SW), 제1 캐패시터(이하 C_{F1} , 171), 제2 캐패시터(이하 C_{F2} , 172), 인덕터(이하 L_1 , 181), 출력 캐패시터(이하 C_{OUT} , 182) 및 부하 저항(이하 R_{LOAD} , 183)을 포함한다.
- [0022] 예를 들어, C_{F1} (171) 및 C_{F2} (172)는 플라이잉 캐패시터일 수 있다. 플라이잉 캐패시터의 전압 균형 제어 속도를 높일 수 있으므로, 고전압에서도 고신뢰성 및 고효율의 성능을 보일 수 있다.
- [0023] 또한, C_{F1} (171), C_{F2} (172) 및 L_1 (181)은 전력 효율을 향상시키기 위하여 오프칩 소자로 구성될 수 있다. 여기에서, 오프칩 소자는 반도체 칩 외부로 연결하여 사용되는 소자일 수 있다. 다만, 이는 일 예일 뿐 이에 한정하지 않는다.
- [0024] 스위치부(SW)는 제0 스위치(이하 SW0, 100), 제1 스위치(이하 SW1, 110), 제2 스위치(이하 SW2, 120), 제3 스위치(이하 SW3, 130), 제4 스위치, 제5 스위치(이하 SW5, 150) 및 제6 스위치(이하 SW6, 160)를 포함한다. 여

기에서, 스위치부(SW)는 스위치드 캐패시터(switched capacitor)에 기반할 수 있다. 또한, 스위치부(SW)는 5V의 정격 전압을 가지는 스위치드 캐패시터를 사용함으로써, 스위치 양단에 걸리는 전압을 저감시킬 수 있고, 직류-직류 변환기(1)의 전력 효율을 향상시킬 수 있다.

- [0025] 또한, 본 발명에 따른 직류-직류 변환기(1)는 3:1 전환비가 가능하므로 작은 전압이 걸리는 스위치를 사용함으로써, 직류-직류 변환기(1)의 전압 균형을 향상시킬 수 있다. 예를 들어, 직류-직류 변환기(1)의 입력 전압 V_{IN} 이 12V인 경우에, $L_1(181)$ 에 인가되는 전압 V_x 는 4V일 수 있다. 입력 전압 V_{IN} 과 $L_1(181)$ 에 인가되는 전압 V_x 의 비율이 3:1 이므로, 전환비가 3:1일 수 있다.
- [0026] CF1(171)와 CF2(172)는 병렬 연결될 수 있다. $C_{F1}(171)$ 및 $C_{F2}(172)$ 의 일단은 스위치부(SW)의 동작에 따라 입력 전압(V_{IN})이 인가될 수 있고, $C_{F1}(171)$ 및 $C_{F2}(172)$ 의 타단은 스위치부(SW)의 동작에 따라 접지될 수 있다.
- [0027] SW0(100)의 일단은 전원(20)과 연결될 수 있고, SW0(100)의 타단은 $C_{F1}(171)$ 의 일단이 연결될 수 있다.
- [0028] SW1(110)의 일단은 $C_{F1}(171)$ 의 타단이 연결될 수 있고, SW1(110)의 타단은 접지될 수 있다.
- [0029] SW2(120)의 일단은 $C_{F1}(171)$ 의 타단이 연결될 수 있고, SW2(120)의 타단은 $L_1(181)$ 의 일단이 연결될 수 있다.
- [0030] SW3(130)의 일단은 $C_{F1}(171)$ 의 일단이 연결될 수 있고, SW3(130)의 타단은 $C_{F2}(172)$ 의 일단이 연결될 수 있다.
- [0031] SW4(140)의 일단은 $C_{F2}(172)$ 의 타단이 연결될 수 있고, SW4(140)의 타단은 접지될 수 있다.
- [0032] SW5(150)의 일단은 $C_{F2}(172)$ 의 타단이 연결될 수 있고, SW5(150)의 타단은 $L_1(181)$ 의 일단이 연결될 수 있다.
- [0033] SW6(160)의 일단은 $C_{F2}(172)$ 의 일단이 연결될 수 있고, SW6(160)의 타단은 $L_1(181)$ 의 일단이 연결될 수 있다.
- [0034] $L_1(181)$ 의 타단은 $C_{OUT}(182)$ 및 $R_{LOAD}(183)$ 의 일단이 각각 연결될 수 있고, $C_{OUT}(182)$ 및 $R_{LOAD}(183)$ 의 타단은 각각 접지될 수 있다.
- [0035] 또한, 도 2에 도시된 바와 같이 SW0(100), SW3(130), SW6(160) 및 $L_1(181)$ 은 회로의 상단에 위치할 수 있고, SW1(110), SW2(120), SW4(140) 및 SW5(150)은 회로의 하단에 위치할 수 있다.
- [0036] 위상 제어 스위치부(10)의 동작은 도 4a 내지 도 4d의 설명에서 구체적으로 후술하기로 한다.
- [0037] 전원(20)은 위상 제어 스위치부(10)에 입력 전압(V_{IN})을 인가할 수 있다.
- [0038] 프리차징 회로(30)는 시작 신호에 기초하여 캐패시터(C_{F1} , C_{F2} , 171, 172)에 전하를 미리 충전시킬 수 있다. 이후, 프리차징 회로(30)는 캐패시터(C_{F1} , C_{F2} , 171, 172)를 완충(完充)시키면, 위상 제어 스위치부(10)로 동작 신호(S_{PC})를 출력할 수 있다.
- [0039] 프리차징 회로(30)는 도 5a 및 도 5b의 설명에서 구체적으로 후술하기로 한다.
- [0040] 캐패시터 균형 제어 회로(40)는 클럭 신호(CLK) 및 펄스 신호(PWM)에 기초하여 위상 신호(PHASE)를 발생시킬 수 있다.
- [0041] 캐패시터 균형 제어 회로(40)는 도 3의 설명에서 구체적으로 후술하기로 한다.
- [0042] 클럭 발생기(50)는 클럭 신호(CLK)를 발생시킬 수 있고, 클럭 신호(CLK)를 캐패시터 균형 제어 회로(40)로 인가할 수 있다. 바람직하게는, 클럭 발생기(50)는 클럭 신호(CLK)를 1MHz로 발생시킬 수 있으나 이에 한정하지 않는다.
- [0043] 펄스 신호 발생기(60)는 듀티(D) 제어에 의해 펄스 신호(PWM)를 발생시킬 수 있고, 펄스 신호(PWM)를 캐패시터 균형 제어 회로(40)로 인가할 수 있다.
- [0044] 도 3은 본 발명의 실시예에 따른 캐패시터 균형 제어 회로(40)에 대한 예시이다.
- [0045] 도 3을 참조하면, 캐패시터 균형 제어 회로(40)는 비교기(410), 플립플롭(420) 및 디지털 로직(430)을 포함한다.

- [0046] 비교기(410)는 레퍼런스 전압(V_{REF_EW})과 C_{F1} (171)또는 C_{F2} (172)의 충전 전압(V_{CF1} , V_{CF2})을 비교할 수 있다. 여기에서, 레퍼런스 전압(V_{REF_EW})은 외부에 의해 입력되는 전압일 수 있다. 비교기(410)는 출력 신호를 플립플롭(420)로 송신할 수 있다. 여기에서, 비교기(410)의 출력 신호는 레퍼런스 전압(V_{REF_EW})과 캐패시터의 충전 전압(V_{CF1} , V_{CF2})을 비교한 결과이다. 예를 들어, 레퍼런스 전압(V_{REF_EW})의 크기는 4V일 수 있는데, 비교기(410)는 C_{F1} (171)의 충전 전압(V_{CF1}) 또는 C_{F2} (172)의 충전 전압(V_{CF2})의 크기가 4V 이상인지 비교할 수 있다. 직류-직류 변환기(1)가 정상 상태로 동작한다면, C_{F1} (171)의 충전 전압(V_{CF1})은 8V, C_{F2} (172)의 충전 전압(V_{CF2})은 4V이므로, 레퍼런스 전압(V_{REF_EW})의 크기 이상일 수 있다.
- [0047] 종래 기술은 비교기 대신 증폭기를 사용하는데, 제어 루프의 속도가 증폭기의 대역폭에 제한되었다. 반면에, 본 발명에 따른 캐패시터 균형 제어 회로(40)는 비교기(410)를 통하여 빠르게 캐패시터 전압 균형 제어가 가능하다.
- [0048] 플립플롭(420)은 비교기(410)의 출력 신호 및 클럭 신호(CLK)를 저장할 수 있다.
- [0049] 디지털 로직(430)은 지연된 펄스 신호(PWM) 및 플립플롭(420)의 출력 신호 즉, 비교기(410)의 출력 신호에 기초하여 논리 연산을 수행할 수 있다. 이후, 디지털 로직(430)은 논리 연산에 기초하여 펄스 신호(PWM)의 극성을 결정할 수 있다. 그리고 디지털 로직(430)은 위상 신호(PHASE1, PHASE3)를 위상 제어 스위치부(10)로 출력할 수 있다. 여기에서, 위상 신호는 위상 제어 스위치부(10)가 제1 내지 제6 위상($\phi 1 \sim \phi 6$)으로 동작하도록 제어하는 신호일 수 있다.
- [0050] 상술한 바와 같이, 캐패시터의 전압 균형 회로(40)는 듀티(D)를 발생시키는 펄스 신호(PWM)의 간단한 제어를 통해 본 발명에 따른 직류-직류 변환기(1)를 구동시킬 수 있다. 종래 기술은 둘 이상의 듀티(D)에 대한 펄스 신호(PWM)에 의해 구동되었다. 반면에, 캐패시터의 전압 균형 회로(40)는 하나의 클럭 신호(CLK)에 대응하는 하나의 듀티(D)에 대한 펄스 신호(PWM)를 이용하여 직류-직류 변환기(1)의 구동 균형을 맞추으로써, 직류-직류 변환기(1)가 안정적인 정상 상태로 동작될 수 있다. 이에 따라, 본 발명에 따른 직류-직류 변환기(1)는 전력 스위치에 대한 신뢰성을 향상시킬 수 있고, 높은 효율로 전력을 전달할 수 있다.
- [0051] 도 4a 내지 도 4d는 본 발명의 실시예에 따른 위상 제어 스위치부(10)의 동작에 대한 예시이다.
- [0052] 종래의 스위치드 커패시터 기반의 하이브리드 직류-직류 변환기는 캐패시터가 충전되는 각 위상마다 동일한 듀티를 갖는 토폴로지가 대다수 사용되었다. 반면에, 본 발명에 따른 직류-직류 변환기(1)는 캐패시터(C_{F1} , C_{F2})의 전하 균형을 만족하기 위하여 캐패시터(C_{F1} , C_{F2})에 충전되는 위상($\phi 1 \sim \phi 6$)이 추가될 수 있다. 이에 따라 인덕터(L_1) 및 캐패시터(C_{F1} , C_{F2})의 정상 상태에 대한 동작 조건이 만족될 수 있다. 본 발명인 직류-직류 변환기(1)는 정상 상태에서 총 6개의 위상($\phi 1 \sim \phi 6$)으로 동작할 수 있다.
- [0053] 위상($\phi 1 \sim \phi 6$)에 따른 위상 제어 스위치부(10)의 동작을 구체적으로 후술하기로 한다.
- [0054] 도 4a를 참조하면, 위상 제어 스위치부(10)의 제1 위상($\phi 1$) 및 제 3 위상($\phi 3$)은 충전 위상(ϕCH)이라 칭할 수 있다.
- [0055] 위상 신호(PHASE)에 기초하여 충전 위상(ϕCH)은 SW0(100), SW2(120), SW4(140) 및 SW6(160)가 온 동작될 수 있다. 이에 따라, 전류($I_L/2$)가 SW0(100), C_{F1} (171) 및 SW2(120)로 흐름으로써, C_{F1} (171)를 전압 V_{CF1} 를 충전시킬 수 있다. 여기에서 전류($I_L/2$) 값은 L_1 에 흐르는 전류(I_L) 값의 1/2일 수 있다. 한편, 전류($I_L/2$)가 SW4(140), C_{F2} (172), SW6(160) 및 L_1 (181)로 흐름으로써, 균형을 맞추기 위해 C_{F2} (172)를 방전시킬 수 있고, L_1 에 전류를 충전시킬 수 있다. 이에 따라, 위상 제어 스위치부(10)는 출력 전압(V_{out})을 출력할 수 있다.
- [0056] 도 4b를 참조하면, 위상 제어 스위치부(10)의 제5 위상($\phi 5$)은 방전 위상(ϕDIS)이라 칭할 수 있다.
- [0057] 위상 신호(PHASE)에 기초하여 방전 위상(ϕDIS)은 SW1(110), SW3(130) 및 SW5(150)가 온 동작될 수 있다. 이에 따라, 인덕터 전류(I_L)가 SW1(110), C_{F1} (171), SW3(130), C_{F2} (172) 및 SW5(150)로 흐름으로써, C_{F1} (171)를 방전시킬 수 있고, C_{F2} (172)를 전압 V_{CF2} 를 충전시킬 수 있다. 또한, L_1 (181)에 전류를 충전시킬 수 있고, 위상 제어 스위치부(10)는 출력 전압(V_{out})을 출력할 수 있다.

- [0058] 도 4c를 참조하면, 위상 제어 스위치부(10)의 제2 위상($\phi 2$), 제4 위상($\phi 4$) 및 제6 위상($\phi 6$)은 제어 위상(ϕS)이라 칭할 수 있다.
- [0059] 위상 신호(PAHSE)에 기초하여 제어 위상(ϕS)은 SW1(110), SW2(120), SW4(140) 및 SW5(150)가 온 동작될 수 있다. 이에 따라, SW1(110) 및 SW2(120)을 통해 C_{F1} (171)이 방전될 수 있고, SW4(140) 및 SW5(150)를 통해 C_{F2} (172)이 방전될 수 있다. 이와 동시에 L_1 (181)이 방전될 수 있다.
- [0060] C_{F1} (171)의 충전 전압(V_{CF1})은 입력 전압(V_{IN})의 1/3일 수 있고, C_{F2} (172)의 충전 전압(V_{CF2})은 입력 전압(V_{IN})의 2/3일 수 있다. 예를 들어, 입력 전압(V_{IN})이 12V인 경우에, C_{F1} (171)의 충전 전압(V_{CF1})은 4V일 수 있고, C_{F2} (172)의 충전 전압(V_{CF2})은 8V일 수 있다.
- [0061] 도 4d를 참조하면, 정상 상태의 동작은 충전 위상(ϕCH)인 제1 위상($\phi 1$) 및 제3 위상($\phi 3$)에서 C_{F2} (172)에 전압(V_{CF2})이 충전될 수 있고, 제5 위상($\phi 5$)에서 C_{F2} (172)이 방전될 수 있다. 그러나 도시된 바와 같이, 실제 동작에서는 저항과 같은 요인으로 인해 정상 동작의 타이밍이 어긋나 있다. 예를 들어, 정상 상태의 동작에서는 제1 위상($\phi 1$)에서 제6 위상($\phi 6$)까지 순차적으로 위상이 발생하나, 도 4d는 위상이 뒤섞여 순차적이지 않은 그래프를 보이고 있다. 그러나 이러한 어긋난 동작이 발생함에도 L_1 (181)의 동작에 의해, 직류-직류 변환기(1)는 정상 상태의 동작으로 돌아올 수 있다.
- [0062] 도 5a 및 도 5b는 본 발명의 실시예에 따른 프리차지 회로(30)의 동작에 대한 예시이다.
- [0063] 도 5a 및 도 5b를 참조하면, 제1 비교기(311)는 제1 레퍼런스 전압(V_{REF1})과 C_{F1} (171)의 충전 전압(V_{CF1})을 비교할 수 있다.
- [0064] 제2 비교기(312)는 제2 레퍼런스 전압(V_{REF2})과 C_{F2} (172)의 충전 전압(V_{CF2})을 비교할 수 있다.
- [0065] 제1 보조 스위치(이하 SW_{PC0}, 331)의 일단에 전원(20)이 연결될 수 있고, 타단에 C_{F1} (171)의 일단이 연결되어 제1 프리차지 전류(I_{PC0})가 흐를 수 있다.
- [0066] 제2 보조 스위치(이하 SW_{PC1}, 332)이 일단에 전원(20)이 연결될 수 있고, 타단에 C_{F2} (172)의 일단이 연결되어 제2 프리차지 전류(I_{PC1})가 흐를 수 있다.
- [0067] 제1 플립플롭(321)은 제1 비교기(311)의 출력 신호 및 프리차지 전압(V_{EN_PC})을 저장할 수 있고, SW_{PC0}(331)에 출력 신호를 인가할 수 있다.
- [0068] 제2 플립플롭(322)은 제2 비교기(312)의 출력 신호 및 프리차지 전압(V_{EN_PC})을 저장할 수 있고, SW_{PC1}(332)에 출력 신호를 인가할 수 있다.
- [0069] SW1(110) 및 SW_{PC0}(331)가 온동작되어 C_{F1} (171)를 전압 V_{CF1} 만큼 미리 충전시킬 수 있다. 한편, SW4(140) 및 SW_{PC1}(332)가 온동작되어 C_{F2} (172)를 전압 V_{CF2} 만큼 미리 충전시킬 수 있다. 예를 들어, V_{CF1} 은 8V, V_{CF2} 은 4V일 수 있다.
- [0070] 이후 프리차지 회로(30)는 C_{F1} (171) 및 C_{F2} (172)를 완충시키면, 제1 및 제2 비교기(311, 312)의 출력 신호에 기초하여 스위치부(SW)의 동작 신호(S_{PC})를 출력할 수 있다.
- [0071] 상술한 바와 같이, 본 발명의 실시예에 따른 하이브리드 차감 모드의 직류-직류 변환기(1)는 스위치의 전압 스트레스 및 전력 소모를 감소시킬 수 있다.
- [0072] 구체적으로, 본 발명의 실시예에 따른 하이브리드 차감 모드의 직류-직류 변환기(1)는 낮은 정격 전압 스위치를 사용하여 전도 손실을 감소시킴으로써, 전력 소모를 감소시킬 수 있다.
- [0073] 도 6은 본 발명의 실시예에 따른 위상 제어 스위치부(10)의 제1 내지 제6 위상($\phi 1 \sim \phi 6$)에 대한 전류 및 전압 그래프이다.
- [0074] 도 6을 참조하면, (a)는 위상에 따른 인덕터 전류(I_L)의 크기를 나타낸 그래프이고, (b)는 위상에 따른 전압

(V_c)의 크기를 나타낸 그래프이다.

- [0075] 여기에서, D는 듀티를 의미하고, 충전 위상(ϕ_{CH})인 제1 위상(ϕ_1) 및 제3 위상(ϕ_3)은 D값의 듀티를 가질 수 있다. 방전 위상(ϕ_{DIS})인 제5 위상(ϕ_5) 또한 D값의 듀티를 가질 수 있다. 제어 위상(ϕ_S)인 제2 위상(ϕ_2), 제4 위상(ϕ_4) 및 제6 위상(ϕ_6)은 $(1-3D)/3$ 값의 듀티를 가질 수 있다.
- [0076] (a)를 참조하면, 위상 제어 스위치부(10)가 듀티 D값을 가진 펄스 신호(PWM)를 수신하는 경우에는 인덕터 전류(I_L)가 상승 곡선을 가질 수 있다. 반면에, 위상 제어 스위치부(10)가 듀티 $(1-3D)/3$ 값을 가진 펄스 신호(PWM)를 수신하는 경우에는 인덕터 전류(I_L)가 흐르지 않는다.
- [0077] (b)를 참조하면, 충전 위상(ϕ_{CH})인 제1 위상(ϕ_1) 및 제3 위상(ϕ_3)에서 전압(V_c)이 증가할 수 있고, 방전 위상(ϕ_{DIS})인 제5 위상(ϕ_5)에서 증가된 전압(V_c)만큼 감소할 수 있다. 제어 위상(ϕ_S)인 제2 위상(ϕ_2), 제4 위상(ϕ_4) 및 제6 위상(ϕ_6)에서는 전압(V_c)이 증감하지 않고, 일정할 수 있다.
- [0078] 도 7은 본 발명의 실시예에 따른 직류-직류 변환기(1)의 출력 전압(V_{out}) 및 인덕터의 전류(I_L)에 대한 그래프이다.
- [0079] 도 7을 참조하면, 직류-직류 변환기(1)의 출력 전압(V_{out})의 리플이 9mV로 작으므로, 안정적인 정상 동작을 수행하는 것을 알 수 있다. 또한, 인덕터의 전류(I_L)의 패턴이 일정하므로, 직류-직류 변환기(1)가 안정적인 정상 동작을 수행하는 것을 알 수 있다.
- [0080] 상술한 바와 같이, 본 발명의 실시예에 따른 하이브리드 차감 모드의 직류-직류 변환기(1)는 스위치의 전압 스트레스 및 전력 소모를 감소시킬 수 있다.
- [0081] 구체적으로, 본 발명의 실시예에 따른 하이브리드 차감 모드의 직류-직류 변환기(1)는 낮은 정격 전압 스위치를 사용하여 전도 손실을 감소시킴으로써, 전력 소모를 감소시킬 수 있다.
- [0083] 도 8은 본 발명의 실시예에 따른 도 2의 직류-직류 변환기(1)의 동작 방법에 대한 순서도이다.
- [0084] 도 8을 참조하면, S1000 단계에서, 전원(20)이 위상 제어 스위치부(10)에 입력 전압(V_{IN})을 인가할 수 있다.
- [0085] S1100 단계에서, 프리차징(pre-charging) 회로(30)가 시작 신호에 기초하여 위상 제어 스위치부(10)의 캐패시터(C_{F1} , C_{F2})에 전하를 미리 충전시킬 수 있다. 이후, 프리차징 회로(30)가 캐패시터(C_{F1} , C_{F2})를 완충(完充)시키면, 제1 및 제2 비교기(311, 312)의 출력 신호에 기초하여 스위치부의 동작 신호(S_c)를 출력할 수 있다.
- [0086] S1200 단계에서, 클럭 발생기(50)가 클럭 신호(CLK)를 발생시킬 수 있다.
- [0087] S1300 단계에서, 펄스 신호 발생기(60)가 듀티(D) 제어에 의해 펄스 신호(PWM)를 발생시킬 수 있다.
- [0088] S1400 단계에서, 캐패시터 균형 제어 회로(40)가 클럭 신호(CLK) 및 펄스 신호(PWM)에 기초하여 위상 신호(PHASE)를 발생시킬 수 있다.
- [0089] S1500 단계에서, 위상 제어 스위치부(10)가 위상 신호(PHASE)에 기초하여 적어도 하나 이상의 스위치(SW0~SW6)를 온오프 동작할 수 있다.
- [0090] S1600 단계에서, 위상 제어 스위치부(10)가 적어도 하나 이상의 스위치(SW0~SW6)의 온오프 동작에 기초하여 캐패시터(C_{F1} , C_{F2}) 및 인덕터(L_1)의 충전 또는 방전을 제어할 수 있다.
- [0091] S1700 단계에서, 위상 제어 스위치부(10)가 캐패시터(C_{F1} , C_{F2}) 및 인덕터(L_1)의 충전 또는 방전에 기초하여 출력 전압(V_{out})을 제어할 수 있다.
- [0092] 상술한 바와 같이, 본 발명의 실시예에 따른 하이브리드 차감 모드의 직류-직류 변환기(1)의 동작 방법은 스위치의 전압 스트레스 및 전력 소모를 감소시킬 수 있다.
- [0093] 구체적으로, 본 발명의 실시예에 따른 하이브리드 차감 모드의 직류-직류 변환기(1)의 동작 방법은 낮은 정격

전압 스위치를 사용하여 전도 손실을 감소시킴으로써, 전력 소모를 감소시킬 수 있다.

[0095] 상술한 내용은 본 발명을 실시하기 위한 구체적인 실시 예들이다. 본 발명은 상술한 실시 예들 이외에도, 단순히 설계 변경되거나 용이하게 변경할 수 있는 실시 예들도 포함될 것이다. 또한, 본 발명은 실시 예들을 이용하여 용이하게 변형하여 실시할 수 있는 기술들도 포함될 것이다. 따라서, 본 발명의 범위는 상술한 실시 예들에 국한되어 정해져서는 안되며, 후술하는 특허청구범위뿐만 아니라 이 발명의 특허청구범위와 균등한 것들에 의해 정해져야 할 것이다.

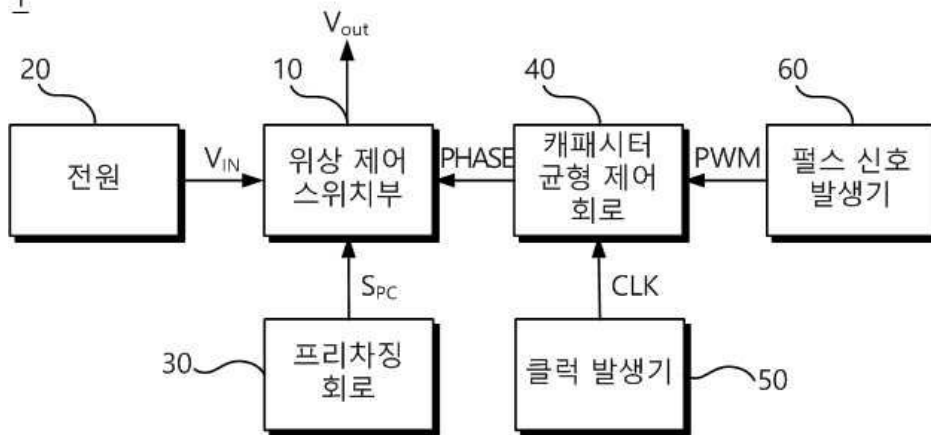
부호의 설명

[0096] 1 : 직류-직류 변환기
 10 : 위상 제어 스위치부
 100 : 제0 스위치
 110 : 제1 스위치
 120 : 제2 스위치
 130 : 제3 스위치
 140 : 제4 스위치
 150 : 제5 스위치
 160 : 제6 스위치
 171 : 제1 캐패시터
 172 : 제2 캐패시터
 181 : 인덕터
 182 : 출력 캐패시터
 183 : 부하 저항
 20 : 전원
 30 : 프리차징 회로
 311 : 제1 비교기
 312 : 제2 비교기
 321 : 제1 플립플롭
 322 : 제2 플립플롭
 331 : 제1 보조 스위치
 332 : 제2 보조 스위치
 40 : 캐패시터 균형 제어 회로
 410 : 비교기
 420 : 플립플롭
 430 : 디지털 로직
 50 : 클럭 발생기
 60 : 펄스 신호 발생기

도면

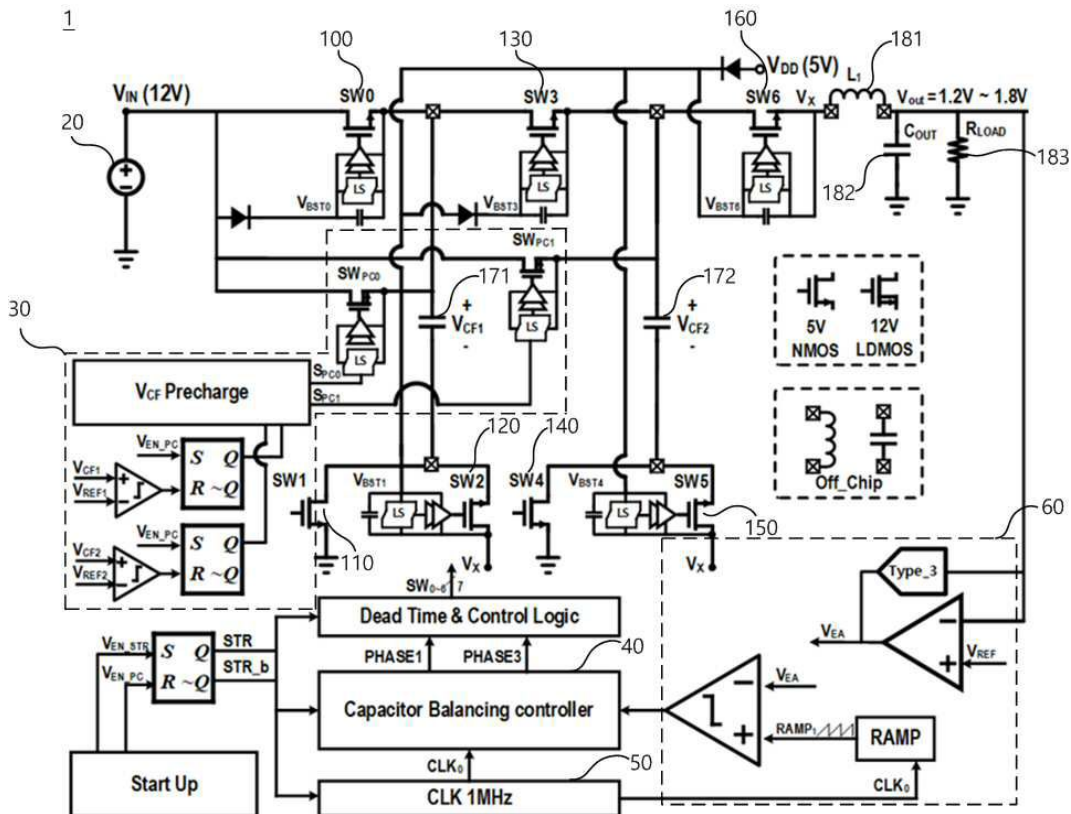
도면1

1

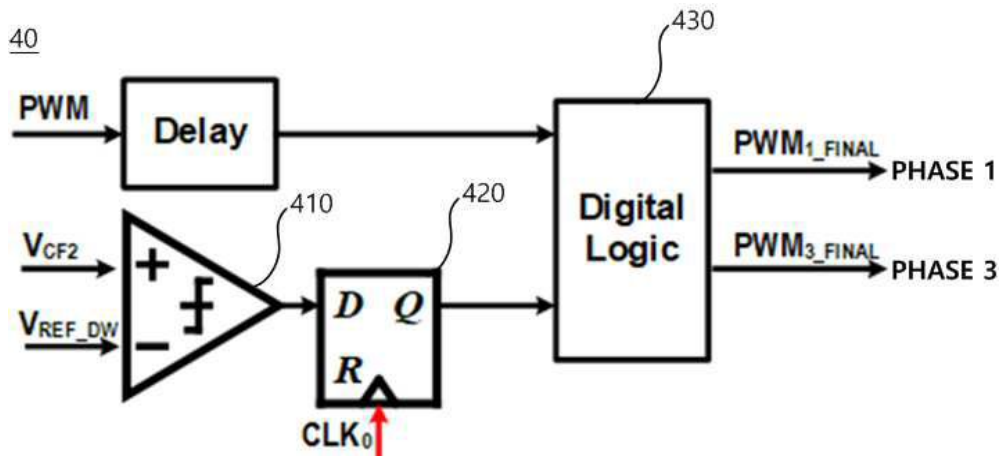


도면2

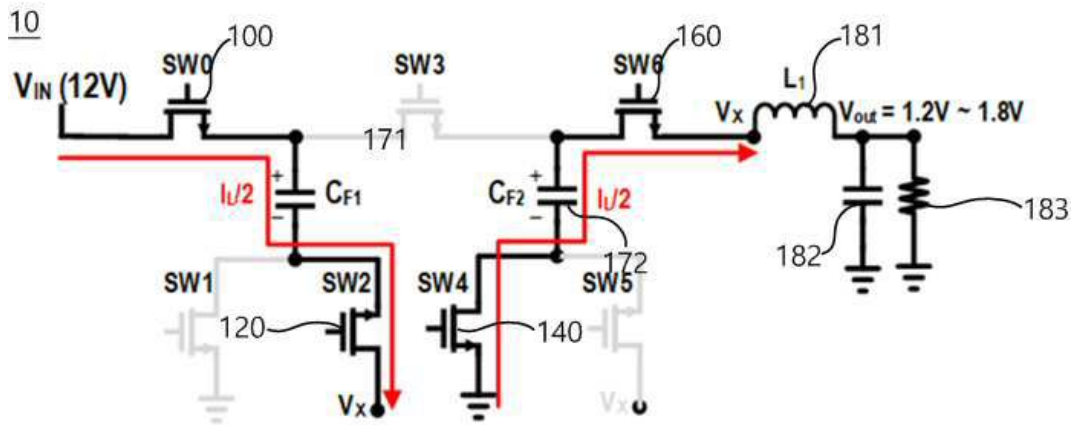
1



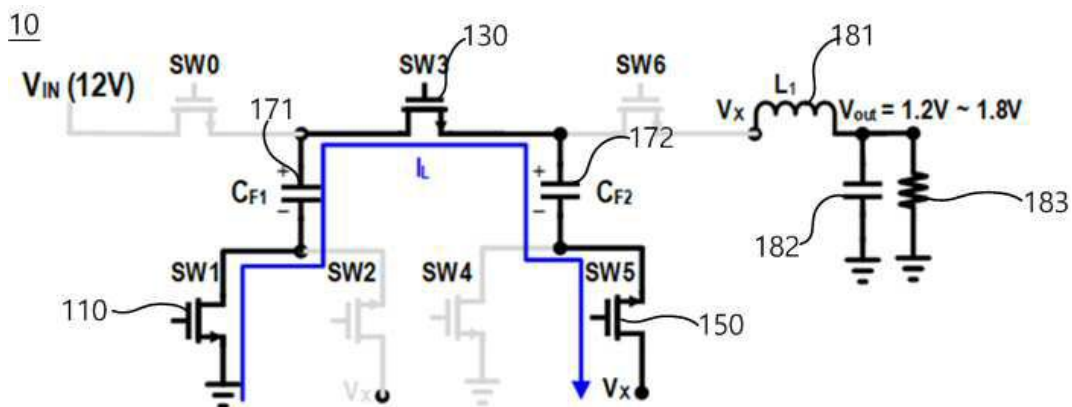
도면3



도면4a

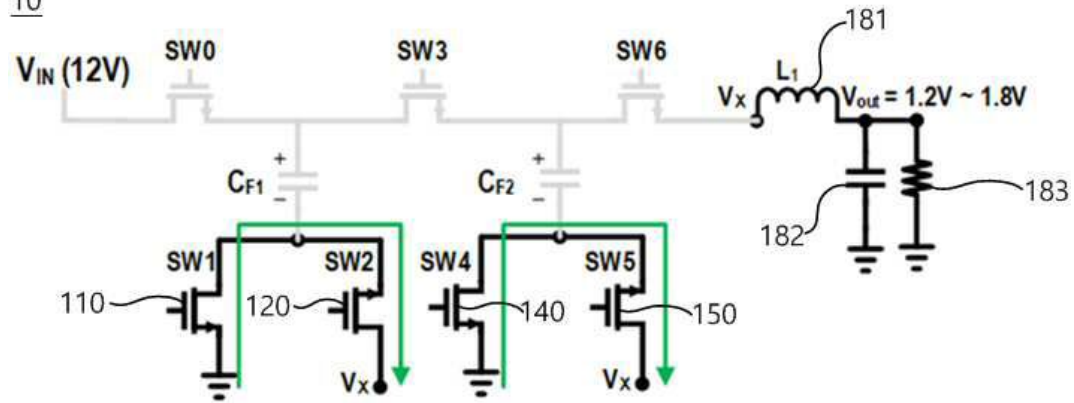


도면4b

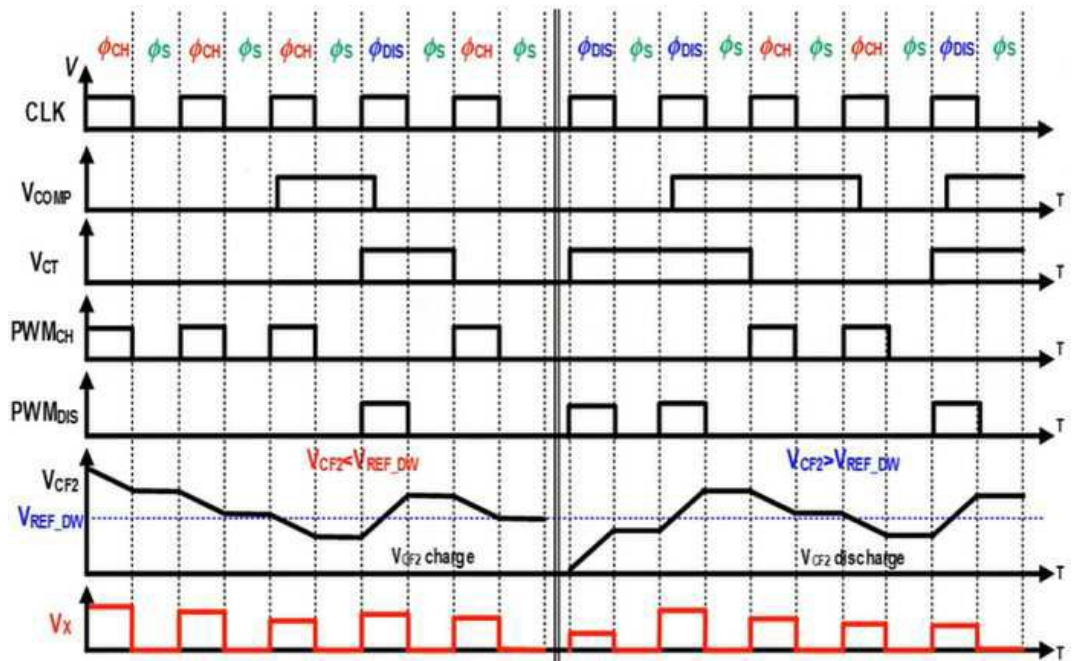


도면4c

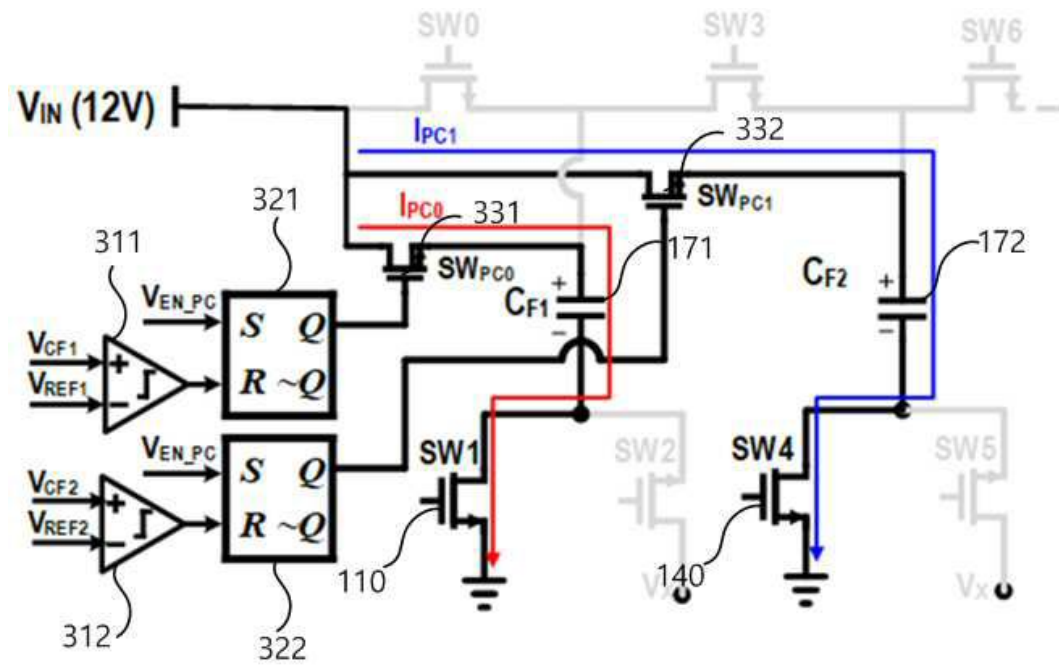
10



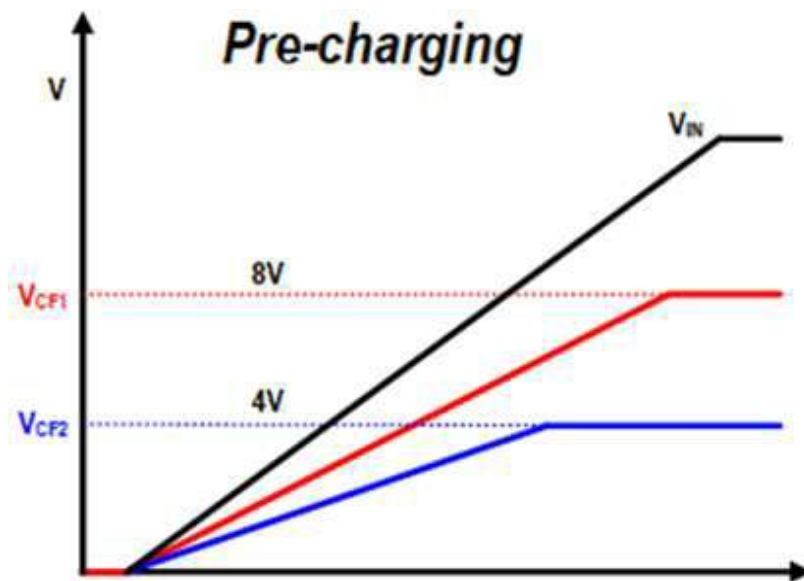
도면4d



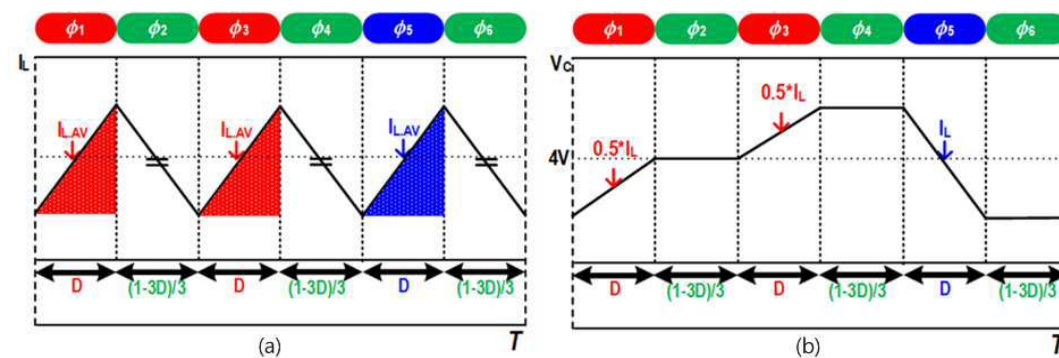
도면5a



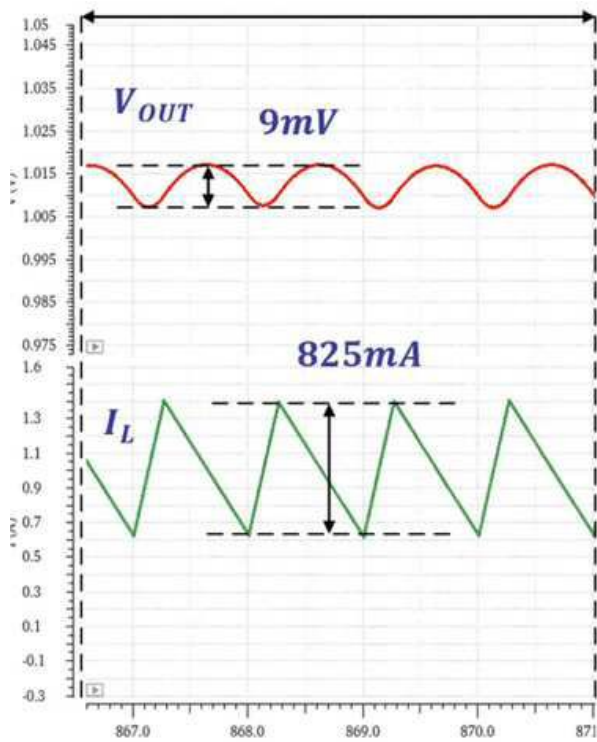
도면5b



도면6



도면7



도면8

