

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5738141号  
(P5738141)

(45) 発行日 平成27年6月17日(2015.6.17)

(24) 登録日 平成27年5月1日(2015.5.1)

(51) Int.Cl.

F I

G O 1 K 7/00 (2006.01)

G O 1 K 7/00 3 2 1 J

請求項の数 11 (全 24 頁)

(21) 出願番号 特願2011-204243 (P2011-204243)  
 (22) 出願日 平成23年9月20日(2011.9.20)  
 (65) 公開番号 特開2013-64677 (P2013-64677A)  
 (43) 公開日 平成25年4月11日(2013.4.11)  
 審査請求日 平成26年5月13日(2014.5.13)

(73) 特許権者 302062931  
 ルネサスエレクトロニクス株式会社  
 神奈川県川崎市中原区下沼部 1 7 5 3 番地  
 (74) 代理人 100089071  
 弁理士 玉村 静世  
 (72) 発明者 亀山 禎史  
 神奈川県川崎市中原区下沼部 1 7 5 3 番地  
 ルネサスエレクトロニクス株式会社内  
 (72) 発明者 成瀬 峰信  
 神奈川県川崎市中原区下沼部 1 7 5 3 番地  
 ルネサスエレクトロニクス株式会社内  
 (72) 発明者 伊藤 崇泰  
 神奈川県川崎市中原区下沼部 1 7 5 3 番地  
 ルネサスエレクトロニクス株式会社内

最終頁に続く

(54) 【発明の名称】 半導体装置及び温度センサシステム

(57) 【特許請求の範囲】

【請求項 1】

チップ温度を検出可能な温度センサと、上記温度センサの出力に基づいて動作制御可能なモジュールと、を備えた半導体装置であって、

上記温度センサは、チップ温度に応じた電圧を出力する温度検出回路と、

複数のリファレンス電圧を形成するためのリファレンス電圧形成回路と、

上記リファレンス電圧形成回路によって得られた各リファレンス電圧毎に上記温度検出回路の出力電圧との電圧比較を行うことで、複数ビット構成のチップ温度検出信号を形成するための複数の電圧比較器と、

上記チップ温度検出信号に基づいて、上記リファレンス電圧形成回路で形成されるリファレンス電圧を制御することにより上記チップ温度検出信号とチップ温度との対応関係を変更して、チップ温度検出範囲をシフト可能な制御回路と、を含み、

上記制御回路は、上記チップ温度検出範囲のシフト前後で、上記チップ温度検出範囲の一部が重複するように上記リファレンス電圧を制御することを特徴とする半導体装置。

【請求項 2】

上記制御回路は、上記リファレンス電圧を制御するためのリファレンス電圧制御信号を保持可能な第 1 レジスタと、

上記チップ温度検出信号を保持可能な第 2 レジスタと、を含む請求項 1 記載の半導体装置。

【請求項 3】

10

20

上記制御回路は、上記リファレンス電圧制御信号と上記チップ温度検出信号とを上記温度センサの外部へ出力するための第3レジスタを含む請求項2記載の半導体装置。

【請求項4】

上記リファレンス電圧形成回路は、入力された電圧を分圧するための複数の抵抗と、上記複数の抵抗のうち、入力された電圧の分圧に関与される抵抗を選択するためのスイッチと、を含む請求項3記載の半導体装置。

【請求項5】

上記制御回路は、上記スイッチの動作を制御するためのスイッチ制御信号を、上記第2レジスタに保持されたチップ温度検出信号に基づいてインクリメント又はデクリメントするスイッチ制御回路を含む請求項4記載の半導体装置。

10

【請求項6】

上記スイッチ制御回路は、上記第2レジスタから伝達された信号の論理値を所定のマスク期間だけ固定するためのマスク機能を有し、上記マスク期間に、上記スイッチ制御信号のインクリメント又はデクリメントを行う請求項5記載の半導体装置。

【請求項7】

上記モジュールは、上記リファレンス電圧制御信号と上記チップ温度検出信号とを上記第3レジスタを介して取り込み、上記リファレンス電圧制御信号と上記チップ温度検出信号とに基づいて、内部回路のトリミングを実行可能な第1モジュールを含む請求項6記載の半導体装置。

【請求項8】

20

上記制御回路は、上記リファレンス電圧制御信号と上記チップ温度検出信号とに基づいて低温時動作制御信号を形成するための低温時動作制御信号形成回路を含み、

上記モジュールは、上記低温時動作制御信号に従って、発熱を目的とするダミー動作を実行可能な第2モジュールを含む請求項7記載の半導体装置。

【請求項9】

上記モジュールは、上記リファレンス電圧制御信号と上記チップ温度検出信号とを上記第3レジスタを介して取り込み、上記リファレンス電圧制御信号と上記チップ温度検出信号とに基づいて所定の割込み信号を形成し、上記割込み信号に応じて上記半導体装置内の稼働率を低下させるための制御を実行可能なCPUを含む請求項8記載の半導体装置。

【請求項10】

30

上記温度センサは、上記温度センサの外部から与えられた信号に従って、上記リファレンス電圧形成回路で形成されるリファレンス電圧を微調整可能なリファレンス電圧調整回路を含む請求項9記載の半導体装置。

【請求項11】

半導体装置のチップ温度を検出可能な温度センサシステムであって、

チップ温度に応じた電圧を出力する温度検出回路と、

複数のリファレンス電圧を形成するためのリファレンス電圧形成回路と、

上記リファレンス電圧形成回路によって得られた各リファレンス電圧毎に上記温度検出回路の出力電圧との電圧比較を行うことで、複数ビット構成のチップ温度検出信号を形成するための複数の電圧比較器と、

40

上記チップ温度検出信号に基づいて、上記リファレンス電圧形成回路で形成されるリファレンス電圧を制御することにより上記チップ温度検出信号とチップ温度との対応関係を変更して、チップ温度検出範囲をシフト可能な制御回路と、を含み、

上記制御回路は、上記チップ温度検出範囲のシフト前後で、上記チップ温度検出範囲の一部が重複するように上記リファレンス電圧を制御することを特徴とする温度センサシステム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置及び温度センサシステムに関し、特に温度センサのチップ温度検

50

出範囲の拡大に伴って電圧比較器の数が増大するのを抑えるための技術に関する。

【背景技術】

【0002】

特許文献1には、大動作電流の機能モジュールとチップ温度を検出する温度検出回路とを内蔵してシステムボードの雑音による影響が少ない外部の温度制御もしくは温度監視が可能な半導体集積回路が記載されている。

【0003】

特許文献2には、半導体基板上の機能回路と、上記機能回路の温度を検知する温度検知素子と、上記機能回路の温度を制御する制御回路とを有し、上記機能回路の温度がその機能の動作保証最低温度より低温のとき、上記制御回路によって、上記機能回路の一部または全部を動作させて、上記機能回路の温度を上昇させるとともに、上記機能回路からの出力を外部に出さないように制御する半導体集積回路が記載されている。

10

【0004】

特許文献3には、温度センサで検出した温度のデータをクロック・周辺コントロール回路に送り、クロック・周辺コントロール回路は、その温度データと温度設定回路に保持されている動作温度の上限値と下限値との比較を行い、それから外れている場合には、クロックを下げたり、キャッシュを停止させたりする集積回路が記載されている。

【0005】

特許文献4には、温度センサにて測定した温度から電源電圧決定回路が最悪動作条件時の性能を予測し、変換テーブルに基づいて半導体集積回路の新たな電源電圧を決定するようにした半導体集積回路システムが記載されている。

20

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2009-289795号公報

【特許文献2】特開2004-6473号公報

【特許文献3】特開平8-55963号公報

【特許文献4】特開2009-152311号公報

【発明の概要】

【発明が解決しようとする課題】

30

【0007】

半導体集積回路の一例とされるシステムLSIにおいては、チップ温度が398K(125℃)付近の臨界温度まで上昇すると、スタンバイ時リーク電流の増加とLSIのチップ温度の上昇との反復が際限なく繰り返されて、熱暴走を起こす。そこで、システムLSIのチップに温度センサを内蔵して、温度センサによってチップ温度をモニタして、チップ温度上昇時にシステムLSIの稼働率を低下させることが行われる。

【0008】

例えば特許文献1では、チップ温度が過温度状態となって電源供給回路3による中央処理ユニット11への内部動作電源電圧供給停止となる以前に、稼働率コントローラ14はチップ温度の上昇に応答して中央処理ユニット11の稼働率を段階的に低減する(段落0097)。中央処理ユニット11の稼働率の低減は、PLL回路15から中央処理ユニット11に供給される動作クロックCLの周波数の多段的な低減によって実現する。この中央処理ユニット11の稼働率の多段制御のために、稼働率コントローラ14は温度検出回路10で生成される温度検出信号VTSENと参照信号VREFとの関係をマルチレベルで弁別する(段落0098)。例えば単一の参照信号VREFからマルチレベルの参照レベルVREF1、VREF2、VREF3、VREF4が生成される。稼働率コントローラ14は、マルチレベルの参照レベルVREF1、VREF2、VREF3、VREF4と温度検出信号VTSENとの関係をマルチレベルで弁別する。参照レベルVREF1、VREF2、VREF3、VREF4の形成には分圧抵抗Rref1~Rref5が用いられ、参照レベルと温度検出信号との弁別には電圧比較器CP1~CP4が用いられる(段落0099)。

40

50

## 【 0 0 0 9 】

本願発明者は、特許文献 1 に記載されている温度センサを、半導体集積回路の低温時の検出に応用し、特に低温時の温度依存性が大きく、特性マージンの確保が厳しい回路モジュール（単に「モジュール」という）に対してその動作マージンの改善を図ること、また、温度依存度に則して回路定数を動的に変化させて回路動作特性を補正することについて検討した。しかし、特許文献 1 に記載されている温度センサの構成によれば、所定の検出精度を保ちながら温度検出範囲を例えば - 6 0 ° C などの低温域にまで拡大するには、電圧比較器の数が膨大となり、温度センサのチップ占有面積が無視できなくなることが、本願発明者によって見いだされた。

## 【 0 0 1 0 】

10

尚、特許文献 2 ~ 4 においては、所定の検出精度を保ちながらチップ温度検出範囲を低温域にまで拡大した場合に、電圧比較器の数が膨大となり、温度センサのチップ占有面積が無視できなくなることについては考慮されていない。

## 【 0 0 1 1 】

本発明の目的は、チップ温度検出範囲の拡大に伴って電圧比較器の数が増大するのを抑えるための技術を提供することにある。

## 【 0 0 1 2 】

本発明の前記並びにその他の目的と新規な特徴は本明細書の記述及び添付図面から明らかになるであろう。

## 【課題を解決するための手段】

20

## 【 0 0 1 3 】

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば下記の通りである。

## 【 0 0 1 4 】

すなわち、半導体装置は、チップ温度を検出可能な温度センサと、上記温度センサの出力に基づいて動作制御可能なモジュールとを含む。上記温度センサは、チップ温度に応じた電圧を出力する温度検出回路と、複数のリファレンス電圧を形成するためのリファレンス電圧形成回路と、上記リファレンス電圧形成回路によって得られた各リファレンス電圧毎に上記温度検出回路の出力電圧との電圧比較を行うことで、複数ビット構成のチップ温度検出信号を形成するための複数の電圧比較器とを含む。さらに上記温度センサは、上記チップ温度検出信号に基づいて、上記リファレンス電圧形成回路で形成されるリファレンス電圧を制御することにより上記チップ温度検出信号とチップ温度との対応関係を変更して、チップ温度検出範囲をシフト可能な制御回路を含む。上記制御回路は、上記チップ温度検出範囲のシフト前後で、上記チップ温度検出範囲の一部が重複するように上記リファレンス電圧を制御する。

30

## 【発明の効果】

## 【 0 0 1 5 】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記のとおりである。

## 【 0 0 1 6 】

40

すなわち、チップ温度検出範囲の拡大に伴って電圧比較器の数が増大するのを抑えることができる。

## 【図面の簡単な説明】

## 【 0 0 1 7 】

【図 1】本発明にかかる半導体装置の一例とされる L S I に含まれる温度センサの構成例ブロック図である。

【図 2】本発明にかかる半導体装置の一例とされる L S I のブロック図である。

【図 3】図 1 に示される温度センサにおけるリファレンス電圧形成回路の構成例回路図である。

【図 4】図 1 に示される温度センサにおけるリファレンス電圧形成回路の別の構成例回路

50

図である。

【図５】図１に示される温度センサにおける論理部の構成例ブロック図である。

【図６】図１に示されるＬＳＩにおける主要部の動作を示すフローチャートである。

【図７】図１に示される温度センサにおける第１レジスタ４５１の保持情報と第２レジスタ４５２の保持情報との対応関係の説明図である。

【図８】図１に示される温度センサにおけるリファレンス電圧調整用レジスタの機能説明図である。

【図９】図１に示される温度センサにおける温度上昇時の動作タイミング図である。

【図１０】図１に示される温度センサにおける温度降下時の動作タイミング図である。

【図１１】本発明にかかる半導体装置の一例とされるＬＳＩの別のレイアウトを示すブロック図である。

10

【発明を実施するための形態】

【００１８】

#### １．実施の形態の概要

先ず、本願において開示される発明の代表的な実施の形態について概要を説明する。代表的な実施の形態についての概要説明で括弧を付して参照する図面中の参照符号はそれが付された構成要素の概念に含まれるものを例示するに過ぎない。

【００１９】

〔１〕本発明の代表的な実施の形態に係る半導体装置（２００）は、チップ温度を検出可能な温度センサ（４）と、上記温度センサの出力に基づいて動作制御可能なモジュール（２，６～１７）とを含む。このとき、上記温度センサは、チップ温度に応じた電圧を出力する温度検出回路（４６）と、複数のリファレンス電圧を形成するためのリファレンス電圧形成回路（５０）と、上記リファレンス電圧形成回路によって得られた各リファレンス電圧毎に上記温度検出回路の出力電圧との電圧比較を行うことで、複数ビット構成のチップ温度検出信号を形成するための複数の電圧比較器（５３～５６）とを含む。さらに上記温度センサは、上記チップ温度検出信号に基づいて、上記リファレンス電圧形成回路で形成されるリファレンス電圧を制御することにより上記チップ温度検出信号とチップ温度との対応関係を変更して、チップ温度検出範囲をシフト可能な制御回路（４５）を含む。上記制御回路は、上記チップ温度検出範囲のシフト前後で、上記チップ温度検出範囲の一部が重複するように上記リファレンス電圧を制御する。

20

30

【００２０】

上記の構成によれば、半導体装置における温度センサ内の制御回路は、上記チップ温度検出信号に基づいて、上記リファレンス電圧形成回路で形成されるリファレンス電圧を制御することにより上記チップ温度検出信号とチップ温度との対応関係を変更して、チップ温度検出範囲をシフトすることができ、そのようにチップ温度検出範囲がシフトされることによって、チップ温度検出範囲を拡大することができる。このようにチップ温度検出範囲の拡大は、上記チップ温度検出信号とチップ温度との対応関係を変更することで対応することができ、電圧比較器の数の増大を伴わない。これにより、チップ温度検出範囲の拡大に伴って温度センサのチップ占有面積が増大するのを抑えることができる。また、上記チップ温度検出範囲のシフト前後で、上記チップ温度検出範囲の一部が重複するように上記リファレンス電圧を制御することにより、チップ温度検出範囲のシフト直後にシフト方向とは逆の方向にチップ温度（ $T_j$ ）が変化した場合でも、その場合のチップ温度検出を正常に行うことができる。

40

【００２１】

このような半導体装置におけるひとつの具体的な形態として、上記制御回路は、上記リファレンス電圧を制御するためのリファレンス電圧制御信号を保持可能な第１レジスタ（４５１）と、上記チップ温度検出信号を保持可能な第２レジスタ（４５２）とを含んで構成することができる。これにより、リファレンス電圧制御信号を一時的に第１レジスタに保持しておくことができ、チップ温度検出信号を一時的に第２レジスタに保持しておくことができる。このことは、上記制御回路での制御動作の円滑化を図る上で有効とされる。

50

## 【 0 0 2 2 】

別の具体的な形態として、上記制御回路には、更に上記リファレンス電圧制御信号と上記チップ温度検出信号とを上記温度センサの外部へ出力するための第3レジスタ(453)を含めることができる。第3レジスタを介して、上記リファレンス電圧制御信号と上記チップ温度検出信号とを上記温度センサの外部へ出力することができるので、チップ温度検出信号とチップ温度との対応関係を変更してチップ温度検出範囲がシフトされた場合でも、上記リファレンス電圧制御信号と上記チップ温度検出信号とに基づいて、チップ温度を正しく把握することができる。

## 【 0 0 2 3 】

別の具体的な形態として、上記リファレンス電圧形成回路は、入力された電圧を分圧するための複数の抵抗(301A, 301B等)と、上記複数の抵抗のうち、入力された電圧の分圧に関与される抵抗を選択するためのスイッチ(302等)とを含んで構成することができる。それによれば、上記複数の抵抗のうち、入力された電圧の分圧に関与される抵抗がスイッチで選択されることにより、入力された電圧を容易に分圧することができる。

10

## 【 0 0 2 4 】

別の具体的な形態として、上記制御回路は、上記スイッチの動作を制御するためのスイッチ制御信号を、上記第2レジスタに保持されたチップ温度検出信号に基づいてインクリメント又はデクリメントするスイッチ制御回路(455)を含んで構成することができる。このスイッチ制御回路が設けられることにより、スイッチ制御信号のインクリメント又はデクリメントは、上記第2レジスタに保持されたチップ温度検出信号に基づいて行うことができる。

20

## 【 0 0 2 5 】

別の具体的な形態として、上記スイッチ制御回路は、上記第2レジスタから伝達された信号の論理値を所定のマスク期間だけ固定するためのマスク機能を有し、上記マスク期間に、上記スイッチ制御信号のインクリメント又はデクリメントを行うように構成することができる。このようなマスク処理が行われることにより、第2レジスタの保持情報が更新されても、所定のマスク期間は、第2レジスタの保持情報の更新がスイッチ制御回路での制御に反映されないため、リファレンス電圧制御信号の安定化を図ることができる。上記マスク期間は、第1レジスタが更新されて、この更新後のリファレンス電圧に従って電圧比較器の出力状態が安定するまでの期間を勘案して設定することができる。

30

## 【 0 0 2 6 】

別の具体的な形態として、上記モジュールには、上記リファレンス電圧制御信号と上記チップ温度検出信号とを上記第3レジスタを介して取り込み、上記リファレンス電圧制御信号と上記チップ温度検出信号とに基づいて内部回路のトリミングを実行可能な第1モジュール(15, 16)を含めることができる。それによれば、第1モジュールは、上記リファレンス電圧制御信号と上記チップ温度検出信号とを上記第3レジスタを介して取り込むことにより、上記リファレンス電圧制御信号と上記チップ温度検出信号とに基づいて内部回路のトリミングを容易に行うことができる。

## 【 0 0 2 7 】

40

別の具体的な形態として、上記制御回路は、上記リファレンス電圧制御信号と上記チップ温度検出信号とに基づいて低温時動作制御信号を形成するための低温時動作制御信号形成回路(456)を含み、上記モジュールは、上記低温時動作制御信号に従って、発熱を目的とするダミー動作を実行可能な第2モジュール(17)を含んで構成することができる。第2モジュールのダミー動作によりチップ温度( $T_j$ )を上げることができる。このダミー動作によりチップ温度が所定の温度を越えた時点で、第2モジュールの動作モードをそれまでのダミー動作からそれとは別の動作(通常動作)に遷移させることができる。従って第2モジュールが、低温時の温度依存性が大きい場合でも、低温時における第2モジュールの不安定動作を回避することができる。

## 【 0 0 2 8 】

50

別の具体的な形態として、上記モジュールには、上記リファレンス電圧制御信号と上記チップ温度検出信号とを上記第3レジスタを介して取り込み、上記リファレンス電圧制御信号と上記チップ温度検出信号とに基づいて所定の割込み信号を形成し、上記割込み信号に応じて上記半導体装置内の稼働率を低下させるための制御を実行可能なCPU(2)を含めることができる。それによれば、CPUは、上記リファレンス電圧制御信号と上記チップ温度検出信号とに基づいて所定の割込み信号を形成し、上記割込み信号に応じて半導体装置内の稼働率を低下させるので、半導体装置の熱暴走を回避することができる。

【0029】

別の具体的な形態として、上記温度センサには、上記温度センサの外部から与えられた信号に従って、上記リファレンス電圧形成回路で形成されるリファレンス電圧を微調整可能なリファレンス電圧調整回路(48)を設けることができる。それによれば、この半導体装置のユーザ(顧客)は、この半導体装置が搭載されたユーザシステムにおいて、リファレンス電圧調整回路を介してリファレンス電圧の微調整を行うことができる。

【0030】

(2)本発明の代表的な実施の形態に係る温度センサシステム(4)は、半導体装置のチップ温度を検出可能とされる。そしてこの温度センサシステムは、チップ温度に応じた電圧を出力する温度検出回路(46)と、複数のリファレンス電圧を形成するためのリファレンス電圧形成回路(50)とを含む。また上記温度センサシステム(4)は、上記リファレンス電圧形成回路によって得られた各リファレンス電圧毎に上記温度検出回路の出力電圧との電圧比較を行うことで、複数ビット構成のチップ温度検出信号を形成するための複数の電圧比較器(53~56)を含む。さらに上記温度センサシステム(4)は、上記チップ温度検出信号に基づいて、上記リファレンス電圧形成回路で形成されるリファレンス電圧を制御することにより上記チップ温度検出信号とチップ温度との対応関係を変更して、チップ温度検出範囲をシフト可能な制御回路(45)とを含む。このとき、上記制御回路は、上記チップ温度検出範囲のシフト前後で、上記チップ温度検出範囲の一部が重複するように上記リファレンス電圧を制御する。

【0031】

上記の構成によれば、温度センサシステムにおける制御回路は、上記チップ温度検出信号に基づいて、上記リファレンス電圧形成回路で形成されるリファレンス電圧を制御することにより上記チップ温度検出信号とチップ温度との対応関係を変更して、チップ温度検出範囲をシフトすることができ、そのようにチップ温度検出範囲がシフトされることによって、チップ温度検出範囲を拡大することができる。チップ温度検出範囲の拡大は、上記チップ温度検出信号とチップ温度との対応関係を変更することで対応することができ、電圧比較器の数の増大を伴わずに済む。これにより、チップ温度検出範囲の拡大に伴って温度センサのチップ占有面積が増大するのを抑えることができる。また、上記チップ温度検出範囲のシフト前後で、上記チップ温度検出範囲の一部が重複するように上記リファレンス電圧を制御することにより、チップ温度検出範囲のシフト直後にシフト方向とは逆の方向にチップ温度( $T_j$ )が変化した場合でも、その場合のチップ温度検出を正常に行うことができる。

【0032】

## 2. 実施の形態の詳細

実施の形態について更に詳述する。

【0033】

### 《実施の形態1》

図2には、本発明にかかる半導体装置の一例とされるLSI(Large Scale Integration)が示される。

【0034】

図2に示されるLSI200は、特に制限されないが、自動車に搭載されるカーナビゲーションシステムに用いられるもので、公知の半導体集積回路製造技術により単結晶シリコン基板などの一つの半導体基板に形成される。LSI200は、それぞれ所定の機能を

有する複数のモジュールを含み、S o c (System-on-a-chip) として形成される。複数のモジュールには、C P U (中央処理装置) 2 と、その周辺回路とされる複数のモジュール 6 ~ 17 とが含まれる。C P U 2 は、予め定められたプログラムに基づいて所定の演算処理を実行する。図示はしないが、C P U 2 は、1 つ以上の同じ演算処理を実行するモジュールを含むことができる。複数のモジュール 6 ~ 17 のうち、モジュール 11 は、割り込みコントローラとされる。割り込みコントローラ 11 は、周辺回路からの割り込み要求を受信して C P U 2 に供給される割り込み信号をアサートする。また、複数のモジュール 6 ~ 17 のうち、モジュール 15 は高速シリアルインタフェースの一例である S A T A (Serial Advanced Technology Attachment) インタフェースとされ、モジュール 16 は S A T A 以外の高速シリアルインタフェースとされ、モジュール 17 は D D R - S D R A M コントローラとされる。S A T A インタフェース 15 は、磁気ドライブや光学ドライブなどを接続するためのインタフェースとされる。高速シリアルインタフェース 16 は、例えば U S B 3 . 0 や P C I ・ E x p r e s s などに対応するインタフェースとされる。D D R - S D R A M コントローラ 17 は、クロック信号の立ち上がり・立ち下りのそれぞれでデータをやり取り可能なメモリである D D R - S D R A M (Double-Data-Rate Synchronous Dynamic Random Access Memory) のコントローラである。D D R - S D R A M は、L S I 200 の外部に配置されており、その動作は、D D R - S D R A M コントローラ 17 によって制御される。

#### 【0035】

図 2 に示される L S I 200 には、チップ温度を検出可能な温度センサ 4 が形成される。本例においてこの温度センサ 4 は、温度上昇を生じやすい C P U 2 の近傍に配置される。温度センサ 4 による温度検出結果は、動作制御のために、割り込みコントローラ 11、S A T A インタフェース 15、高速シリアルインタフェース 16、及び D D R - S D R A M コントローラ 17 に伝達される。

#### 【0036】

例えば 125 ° C を越えるような過温度状態が温度センサ 4 によって検出された場合に、割り込みコントローラ 11 に対して所定の割り込み要求がなされる。この割り込み要求に対応する割り込み処理が C P U 2 で実行されると、L S I 200 の外部に配置された電源回路に対して、C P U 2 への電源電圧の供給の一部または全部の停止が指示される。C P U 2 への電源電圧の供給が停止されると、C P U 2 の一部または全部の動作が停止されるので、チップ温度が次第に低下される。温度センサ 4 による温度検出結果が過温度状態でない状態では、L S I 200 の外部に配置された電源回路から C P U 2 の一部または全部に電源電圧が供給される。

#### 【0037】

S A T A インタフェース 15 や高速シリアルインタフェース 16 には、それぞれ温度依存特性の調整が可能なトリミング回路が内蔵される。S A T A インタフェース 15 や高速シリアルインタフェース 16 では、温度センサ 4 による温度検出結果に基づいて、内蔵トリミング回路によるトリミングが行われ、それによって、S A T A インタフェース 15 や高速シリアルインタフェース 16 の温度依存特性が補正されるようになっている。上記トリミング回路は、トリミングのための複数の抵抗と、その抵抗の端子を温度センサ 4 による温度検出結果に基づいて選択的に回路動作に関与させるためのスイッチなどによって形成され、上記抵抗の切り替えによって温度依存特性が補正される構成のものを適用することができる。

#### 【0038】

D D R - S D R A M コントローラ 17 は、低温動作マージンの少ないモジュールの一例とされる。D D R - S D R A M コントローラ 17 のように低温動作マージンの少ないモジュールは、例えば外面保証が - 40 ° C とされていても、実動はそれよりも高い温度例えば - 20 ° C を越えてから動作させるのが望ましい。このため本例において D D R - S D R A M コントローラ 17 は、温度センサ 4 から出力された低温時動作制御信号に基づいて、- 40 ° C < T<sub>j</sub> < - 20 ° C が成立する状態では、発熱を目的とするダミー動作が行



われる。「T<sub>j</sub>」はチップ温度である。そしてこのダミー動作により、チップ温度T<sub>j</sub>が-20°Cを越えた時点でダミー動作が停止され、DDR-SDRAMコントローラ17の本来の制御動作が行われることで、DDR-SDRAMのリード・ライトが可能になる。上記ダミー動作は、DDR-SDRAMコントローラ17に対して信号の入出力を伴わない動作とされる。例えばDDR-SDRAMコントローラ17内でテストパターンを発生させ、当該テストパターンをDDR-SDRAMコントローラ17の内部論理に伝達させて発熱させることは、上記ダミー動作として有効とされる。

【0039】

DDR-SDRAMコントローラ17をダミー動作させただけでは温度が例えば-20°Cを越えない場合は、他のモジュールも合わせてダミー動作させて、必要な熱量を確保する。温度が-20°Cを越えた場合は、他のモジュールを含めたダミー動作は停止させることによって、通常の稼働へ移行する。

10

【0040】

次に、上記温度センサ4の詳細に構成について説明する。

【0041】

図1には、温度センサ4の構成例が示される。

【0042】

温度センサ4は、論理部41と、アナログ部42とを含む。

【0043】

論理部41は、制御信号入力回路43、リファレンス調整用レジスタ44、制御回路45を含む。

20

【0044】

制御信号入力回路43は、アイドル状態を示すD<sub>idle</sub>信号を取り込んで、th<sub>rft</sub>ap<sub>in</sub>4を形成する。

【0045】

リファレンス調整用レジスタ44は、このLSI200が搭載されるユーザシステムからリファレンス電圧調整用信号th<sub>rft</sub>ap<sub>in</sub>0~3を保持するために設けられる。リファレンス調整用レジスタ44に保持されたリファレンス電圧調整用信号th<sub>rft</sub>ap<sub>in</sub>0~3によってリファレンス電圧の微調整を行うことができる。リファレンス電圧調整用信号th<sub>rft</sub>ap<sub>in</sub>0~3には、例えば図8に示されるように、16通りの組み合わせがあり、各組み合わせには、チップ温度検出にけるオフセット調整値が割り当てられている。リファレンス電圧調整用信号th<sub>rft</sub>ap<sub>in</sub>0~3の16通りの組み合わせの中から任意に選択してリファレンス調整用レジスタ44に設定することによってリファレンス電圧の微調整が可能とされる。本例では、リファレンス電圧の微調整により、チップ温度検出のオフセット調整を1°C単位で実行することができる。尚、リファレンス電圧調整用信号th<sub>rft</sub>ap<sub>in</sub>0~3のデフォルト値は、「0,0,0,0」とされる。

30

【0046】

制御回路45は、チップ温度検出範囲の拡大に伴って温度センサのチップ占有面積が増大するのを抑えるため、チップ温度検出信号に基づいてリファレンス電圧を制御することにより上記チップ温度検出信号における各ビットとチップ温度との対応関係を変更して、チップ温度検出範囲をシフトする機能を有する。このようにチップ温度検出範囲がシフトされることによって、チップ温度検出範囲を拡大することができる。

40

【0047】

尚、上記論理部41における各部の詳細な構成については後に詳述する。

【0048】

アナログ部42は、温度検出回路46、アナログ出力バッファ47、リファレンス電圧調整回路48、リファレンス出力バッファ49、及びチップ温度検出信号形成回路57を含む。

【0049】

50

温度検出回路 46 は、LSI 200 のチップ温度に応答して温度検出信号  $t h s e n$  を生成する一方、雑音の影響を低減するために参照電圧  $V r e f$  を生成する。この温度検出回路 46 には、例えば特許文献 1 ( 段落 0077 ~ 0086 ) に記載されている回路を適用することができる。温度検出回路 46 の動作電源電圧は、低電位側電源電圧  $V s s q$  を基準とする高電位側電源  $V d d q$  とされる。高電位側電源  $V d d q$  や低電位側電源電圧  $V s s q$  は、LSI 200 に設けられた外部端子 18, 20 を介して、LSI 200 の外部から取り込まれる。制御信号入力回路 43 の出力信号  $t h r f t a p i n 4$  が温度検出回路 46 に伝達される。温度検出回路 46 は、制御信号入力回路 43 の出力信号  $t h r f t a p i n 4$  がハイレベルのときにアクティブ状態とされる。このとき温度検出信号  $t h s e n$  や参照電圧  $V r e f$  の生成が行われる。D i d l e 信号がハイレベルにされた場合、制御信号入力回路 43 の出力信号  $t h r f t a p i n 4$  がローレベルとなり、温度検出信号  $t h s e n$  や参照電圧  $V r e f$  は生成されない。

10

#### 【0050】

アナログ出力バッファ 47 は、上記温度検出回路 46 の出力を取り込んで、温度検出結果アナログ信号  $V t h s e n s e$  を出力する。この温度検出結果アナログ信号  $V t h s e n s e$  は、LSI 200 の外部端子 19 を介して LSI 200 の外部に出力される。アナログ出力バッファ 47 は、出力信号  $t h r f t a p i n 4$  がハイレベルのときにアクティブ状態とされる。このとき温度検出結果アナログ信号  $V t h s e n s e$  が外部端子 19 を介して LSI 200 の外部に出力される。アナログ出力バッファ 47 は、出力信号  $t h r f t a p i n 4$  がローレベルのときに非アクティブ状態とされる。このとき温度検出結果アナログ信号  $V t h s e n s e$  は、LSI 200 の外部に出力されない。

20

#### 【0051】

リファレンス電圧調整回路 48 は、リファレンス電圧調整用レジスタ 44 の設定情報に従って、チップ温度検出信号形成回路 57 に入力されるリファレンス電圧の微調整を行う。リファレンス電圧調整回路 48 は、特に制限されないが、可変抵抗回路 58、演算増幅器 ( O P ) 51、及び n チャンネル型 MOS トランジスタ 52 とを含んで成る。演算増幅器 51 には、動作電源として、高電位側電源電圧  $V d d q$  及び低電位側電源電圧  $V s s q$  が供給される。演算増幅器 51 の非反転入力端子 ( + ) には、温度検出回路 46 から出力されるリファレンス電圧  $V r e f$  が伝達される。可変抵抗回路 58 は、リファレンス電圧調整回路 48 の出力電圧を分圧するための複数の抵抗と、上記リファレンス電圧調整用レジスタ 44 の設定情報に従って、上記複数の抵抗の分圧比を変更可能なスイッチとを含んで成る。この可変抵抗回路 58 によって分圧された電圧が演算増幅回路 51 の反転入力端子 ( - ) に供給される。

30

#### 【0052】

リファレンス出力バッファ 49 は、温度検出回路 46 から出力されたリファレンス電圧  $V r e f$  を  $V t h r e f$  として LSI 200 の外部に出力するために設けられる。リファレンス出力バッファ 49 は、出力信号  $t h r f t a p i n 4$  がハイレベルのときにアクティブ状態とされる。このとき、LSI 200 の外部端子 21 を介してリファレンス電圧  $V r e f$  が LSI 200 の外部に出力される。リファレンス出力バッファ 49 は、出力信号  $t h r f t a p i n 4$  がローレベルのときに非アクティブ状態とされる。このとき、リファレンス電圧  $V r e f$  は、LSI 200 の外部に出力されない。

40

#### 【0053】

チップ温度検出信号形成回路 57 は、各ビットがチップ温度に対応する複数ビット構成のチップ温度検出信号  $t h c p o u t 0$ ,  $t h c p o u t 5$ ,  $t h c p o u t 10$ ,  $t h c p o u t 15$  (「 $t h c p o u t 0 \sim 15$ 」と略記する) を形成するために設けられる。チップ温度検出信号形成回路 57 は、複数のリファレンス電圧を形成するためのリファレンス電圧形成回路 50 と、上記リファレンス電圧形成回路 50 によって得られた各リファレンス電圧毎に上記温度検出回路 46 の温度検出電圧  $t h s e n$  との電圧比較を行うことで、チップ温度に対応する複数ビット構成のチップ温度検出信号  $t h c p o u t 0 \sim 15$  を形成するための複数の電圧比較器 ( C P ) 53 ~ 56 とを含む。電圧比較器 53 ~ 5

50

6の非反転入力端子(+)には、温度検出回路46の温度検出信号 $t_{hsen}$ が伝達される。電圧比較器53~56の反転入力端子(-)には、リファレンス電圧形成回路50における複数のリファレンス電圧のうち、対応するものが供給される。温度検出回路46の温度検出信号 $t_{hsen}$ と、リファレンス電圧形成回路50における複数のリファレンス電圧との基準レベルは、共通の低電位側電源電圧 $V_{ssq}$ である。

【0054】

ここで、温度検出信号 $t_{hsen}$ は温度に依存して出力電圧が変化する(例えば $1.7\text{ mV}/^{\circ}\text{C}$ )。温度検出信号 $t_{hsen}$ のノイズレベルを現実的な範囲内の $\pm 10 \sim \pm 50\text{ mV}$ と想定すると、温度検出信号 $t_{hsen}$ でノイズキャンセルされなければ、温度検出信号 $t_{hsen}$ のノイズだけで $\pm 5.5^{\circ}\text{C} \sim \pm 37.7^{\circ}\text{C}$ の誤差が発生してしまうことになる。本例では、温度検出回路46の温度検出信号 $t_{hsen}$ と、リファレンス電圧形成回路50における複数のリファレンス電圧との基準レベルが共通の低電位側電源電圧 $V_{ssq}$ とされるため、電圧比較器53~56の差動増幅動作によるコモンモード除去機能によりノイズキャンセルが行われることで、高精度の温度検出結果(チップ温度検出信号 $t_{hcout}0 \sim 15$ )を得ることが可能となる。

10

【0055】

図3には、リファレンス電圧形成回路50の構成例が示される。

【0056】

リファレンス電圧形成回路50は、電圧比較器53~56に対応して配置された4個の電圧形成部503~506を含む。この電圧形成部503~506は、リファレンス電圧調整回路48の出力電圧 $t_{href}$ と、低電位側電源電圧 $V_{ssq}$ とに結合され、低電位側電源電圧 $V_{ssq}$ を基準としてリファレンス電圧調整回路48の出力電圧 $t_{href}$ を分圧することによって、それぞれ所定レベルのリファレンス電圧を形成する。

20

【0057】

電圧形成部503は、電圧比較器56の反転入力端子(-)に供給されるリファレンス電圧を形成する。この電圧形成部503は、 $V_{ssq}$ 側分圧抵抗群301Aと、 $t_{href}$ 側分圧抵抗群301Bと、この $t_{href}$ 側分圧抵抗群301Bにおける各分圧抵抗を選択的に回路動作に関与させることで分圧比の変更を可能とするスイッチ群302とを含む。

【0058】

電圧形成部504は、電圧比較器55の反転入力端子(-)に供給されるリファレンス電圧を形成する。この電圧形成部504は、 $V_{ssq}$ 側分圧抵抗群303Aと、 $t_{href}$ 側分圧抵抗群303Bと、この $t_{href}$ 側分圧抵抗群303Bにおける各分圧抵抗を選択的に回路動作に関与させることで分圧比の変更を可能とするスイッチ群304とを含む。

30

【0059】

電圧形成部505は、電圧比較器54の反転入力端子(-)に供給されるリファレンス電圧を形成する。この電圧形成部505は、 $V_{ssq}$ 側分圧抵抗群305Aと、 $t_{href}$ 側分圧抵抗群305Bと、この $t_{href}$ 側分圧抵抗群305Bにおける各分圧抵抗を選択的に回路動作に関与させることで分圧比の変更を可能とするスイッチ群306とを含む。

40

【0060】

電圧形成部506は、電圧比較器53の反転入力端子(-)に供給されるリファレンス電圧を形成する。この電圧形成部506は、 $V_{ssq}$ 側分圧抵抗群307Aと、 $t_{href}$ 側分圧抵抗群307Bと、この $t_{href}$ 側分圧抵抗群307Bにおける各分圧抵抗を選択的に回路動作に関与させることで分圧比の変更を可能とするスイッチ群308とを含む。

【0061】

ここで、電圧形成部506における $V_{ssq}$ 側分圧抵抗群307Aにおける各分圧抵抗の値が「Ra」で示されるとき、電圧形成部505における $V_{ssq}$ 側分圧抵抗群305

50

Aにおける各分圧抵抗の値は「 $n \times R_a$ 」とされ、電圧形成部504における $V_{ssq}$ 側分圧抵抗群303Aにおける各分圧抵抗の値は「 $2n \times R_a$ 」とされ、電圧形成部503における $V_{ssq}$ 側分圧抵抗群301Aにおける各分圧抵抗の値は「 $3n \times R_a$ 」とされる。「 $n$ 」は抵抗比とされ、この抵抗比 $n$ によって、チップ温度検出信号 $thcpout0 \sim 15$ の温度差が決定される。本例では、チップ温度検出信号 $thcpout0 \sim 15$ の温度差が $5^\circ C$ となるように、抵抗比 $n$ が決定される。

#### 【0062】

電圧形成部503～506におけるスイッチ群302～308の状態は、制御回路45によって制御される。そしてこのスイッチ制御により、電圧比較器53～56に供給されるリファレンス電圧を変更することができる。電圧比較器53～56に供給されるリファレンス電圧が変更されることによって、チップ温度検出信号 $thcpout0 \sim 15$ における各ビットとチップ温度との対応関係が変更される。本例では、電圧形成部503～506におけるスイッチ群302～308の状態によって、チップ温度検出範囲を $15^\circ C$ 単位でシフトすることができる。スイッチ群302～308は、制御回路45から出力されるリファレンス電圧制御信号 $thcptapin0 \sim 3$ によって動作制御される。

#### 【0063】

図4には、リファレンス電圧形成回路50の別の構成例が示される。

#### 【0064】

図4に示されるリファレンス電圧形成回路50は、分圧抵抗群310, 311, 312, 313, 314と、スイッチ群315とが直列接続されて成る。分圧抵抗群310の一端は低電位側電源電圧 $V_{ssq}$ に結合される。スイッチ群315の一端にはリファレンス電圧調整回路48の出力電圧 $thref$ が印加される。分圧抵抗群310, 311の直列接続ノードから、電圧比較器53の反転入力端子(-)に供給されるリファレンス電圧が得られる。分圧抵抗群311, 312の直列接続ノードから、電圧比較器54の反転入力端子(-)に供給されるリファレンス電圧が得られる。分圧抵抗群312, 313の直列接続ノードから、電圧比較器55の反転入力端子(-)に供給されるリファレンス電圧が得られる。分圧抵抗群313, 314の直列接続ノードから、電圧比較器56の反転入力端子(-)に供給されるリファレンス電圧が得られる。

#### 【0065】

分圧抵抗群310～313における各分圧抵抗の値は「 $R_d$ 」とされ、分圧抵抗群314における各分圧抵抗の値は「 $R_c$ 」とされる。チップ温度検出信号 $thcpout0 \sim 15$ の温度差が $5^\circ C$ となるように、分圧抵抗群310～314における各分圧抵抗の値が設定される。また、スイッチ群315の状態は、制御回路45によって制御される。そしてこのスイッチ制御により、電圧比較器53～56に供給されるリファレンス電圧を変更することができる。電圧比較器53～56に供給されるリファレンス電圧が変更されることによって、チップ温度検出信号 $thcpout0 \sim 15$ における各ビットとチップ温度との対応関係が変更される。本例では、スイッチ群315の状態によって、チップ温度検出範囲を $15^\circ C$ 単位でシフトすることができる。スイッチ群315は、制御回路45から出力されるリファレンス電圧制御信号 $thcptapin0 \sim 3$ によって動作制御される。

#### 【0066】

図5には、論理部41における主要部の構成例が示される。

#### 【0067】

論理部41における制御回路45は、第1レジスタ451、第2レジスタ452、第3レジスタ453、スイッチ制御回路455、及び低温度動作信号形成回路456を含む。

#### 【0068】

第1レジスタ451は、4ビット構成とされ、リファレンス電圧を制御するためのリファレンス電圧制御信号 $thcptapin0 \sim 3$ を保持する。リファレンス電圧制御信号 $thcptapin0 \sim 3$ は、リファレンス電圧形成回路50に伝達される。リファレンス電圧制御信号 $thcptapin0 \sim 3$ の初期値は「0, 1, 0, 0」とされる。この

初期値は、LSIの使用環境や、LSIに搭載するモジュールに必要な温度制御に合わせて変える。チップ温度検出信号 `thcpout0 ~ 15` は第2レジスタ452に伝達される。第2レジスタ452は、4ビット構成とされる。スイッチ制御回路455は、スイッチ群(302, 304, 306, 308, 315)の動作を制御するためのリファレンス電圧制御信号 `thcptapin0 ~ 3` を、第2レジスタ452に保持されたチップ温度検出信号 `thcpout0 ~ 15` に基づいてインクリメント又はデクリメントする。本例では、チップ温度検出信号 `thcpout0 ~ 15` が、「1, 1, 1, 1」のときにリファレンス電圧制御信号 `thcptapin0 ~ 3` がインクリメントされ、チップ温度検出信号 `thcpout0 ~ 15` が、「0, 0, 0, 0」のときに、リファレンス電圧制御信号 `thcptapin0 ~ 3` がデクリメントされる。インクリメント値及びデクリメント値は「1」とされる。リファレンス電圧制御信号 `thcptapin0 ~ 3` がインクリメント又はデクリメントされることによって、チップ温度検出信号 `thcpout0 ~ 15` における各ビットとチップ温度との対応関係が変更されて、チップ温度検出範囲のシフトが行われる。

【0069】

ここで、チップ温度検出範囲のシフトについて詳述する。

【0070】

図7には、第1レジスタ451の保持情報(`thcptapin0 ~ 3`)と、第2レジスタ452の保持情報(`thcpout0 ~ 15`)との対応関係が示される。

【0071】

本例では、第1レジスタ451の初期値が「0, 1, 0, 0」とされる。第1レジスタ451が「0, 1, 0, 0」の場合、第2レジスタ452に書き込まれるチップ温度検出信号 `thcpout0 ~ 15` の各ビットとチップ温度との対応関係は、次のようになる。

【0072】

すなわち、第1レジスタ451が初期値「0, 1, 0, 0」の状態(No3)において、`thcpout0 ~ 15` の「0, 0, 0, 0」はチップ温度  $T_j = -35^{\circ}\text{C}$  を示し、`thcpout0 ~ 15` の「1, 0, 0, 0」はチップ温度  $T_j = -30^{\circ}\text{C}$  を示し、`thcpout0 ~ 15` の「1, 1, 0, 0」はチップ温度  $T_j = -25^{\circ}\text{C}$  を示す。また、`thcpout0 ~ 15` の「1, 1, 1, 0」はチップ温度  $T_j = -20^{\circ}\text{C}$  を示し、`thcpout0 ~ 15` の「1, 1, 1, 1」はチップ温度  $T_j = -15^{\circ}\text{C}$  を示す。つまり、第1レジスタ451の保持情報が「0, 1, 0, 0」の場合のチップ温度検出範囲は、 $-35 \sim -15^{\circ}\text{C}$  とされる。

【0073】

第1レジスタ451が初期値「0, 1, 0, 0」の状態(No3)において、`thcpout0 ~ 15` が「1, 1, 1, 1」となった場合には、スイッチ制御回路455によってリファレンス電圧制御信号 `thcptapin0 ~ 3` がインクリメントされて、第1レジスタ451の保持情報が「1, 1, 0, 0」に変更される。第1レジスタ451の保持情報が「1, 1, 0, 0」の状態(No4)において、`thcpout0 ~ 15` の「0, 0, 0, 0」はチップ温度  $T_j = -20^{\circ}\text{C}$  を示し、`thcpout0 ~ 15` の「1, 0, 0, 0」はチップ温度  $T_j = -15^{\circ}\text{C}$  を示し、`thcpout0 ~ 15` の「1, 1, 0, 0」はチップ温度  $T_j = -10^{\circ}\text{C}$  を示す。また、`thcpout0 ~ 15` の「1, 1, 1, 0」はチップ温度  $T_j = -5^{\circ}\text{C}$  を示し、`thcpout0 ~ 15` の「1, 1, 1, 1」はチップ温度  $T_j = 0^{\circ}\text{C}$  を示す。つまり、第1レジスタ451が初期値「0, 1, 0, 0」から「1, 1, 0, 0」に変更されることにより、チップ温度検出範囲が、それまでの「 $-35 \sim -15^{\circ}\text{C}$ 」から「 $-20 \sim 0^{\circ}\text{C}$ 」にシフトされる。

【0074】

同様に `thcpout0 ~ 15` が「1, 1, 1, 1」となった場合には、スイッチ制御回路455によってリファレンス電圧制御信号 `thcptapin0 ~ 3` がインクリメントされて、第1レジスタ451の保持情報が変更されることにより、チップ温度検出範囲がシフトされる。例えばリファレンス電圧制御信号 `thcptapin0 ~ 3` がインクリ

10

20

30

40

50

メントされて、第1レジスタ451の保持情報が「0, 1, 1, 1」の状態(No15)になると、thcpout0~15の「0, 0, 0, 0」はチップ温度 $T_j=145^{\circ}\text{C}$ を示し、thcpout0~15の「1, 0, 0, 0」はチップ温度 $T_j=150^{\circ}\text{C}$ を示し、thcpout0~15の「1, 1, 0, 0」はチップ温度 $T_j=155^{\circ}\text{C}$ を示す。また、thcpout0~15の「1, 1, 1, 0」はチップ温度 $T_j=160^{\circ}\text{C}$ を示し、thcpout0~15の「1, 1, 1, 1」はチップ温度 $T_j=165^{\circ}\text{C}$ を示す。つまり、第1レジスタ451の保持情報が「0, 1, 1, 1」の場合のチップ温度検出範囲は、 $145\sim165^{\circ}\text{C}$ とされる。

#### 【0075】

さらにリファレンス電圧制御信号thcptapin0~3がインクリメントされて、第1レジスタ451の保持情報が「1, 1, 1, 1」の状態(No16)になると、thcpout0~15の「0, 0, 0, 0」はチップ温度 $T_j=160^{\circ}\text{C}$ を示し、thcpout0~15の「1, 0, 0, 0」はチップ温度 $T_j=165^{\circ}\text{C}$ を示し、thcpout0~15の「1, 1, 0, 0」はチップ温度 $T_j=170^{\circ}\text{C}$ を示す。また、thcpout0~15の「1, 1, 1, 0」はチップ温度 $T_j=175^{\circ}\text{C}$ を示し、thcpout0~15の「1, 1, 1, 1」はチップ温度 $T_j=180^{\circ}\text{C}$ を示す。つまり、第1レジスタ451の保持情報が「1, 1, 1, 1」の場合の温度検出範囲は、160~ $180^{\circ}\text{C}$ とされる。

#### 【0076】

第1レジスタ451が初期値「0, 1, 0, 0」の状態(No3)において、thcpout0~15が「0, 0, 0, 0」となった場合には、スイッチ制御回路455によってリファレンス電圧制御信号thcptapin0~3がデクリメントされて、第1レジスタ451の保持情報が「1, 0, 0, 0」に変更される。第1レジスタ451の保持情報が「1, 0, 0, 0」の状態(No2)において、thcpout0~15の「0, 0, 0, 0」はチップ温度 $T_j=-50^{\circ}\text{C}$ を示し、thcpout0~15の「1, 0, 0, 0」はチップ温度 $T_j=-45^{\circ}\text{C}$ を示し、thcpout0~15の「1, 1, 0, 0」はチップ温度 $T_j=-40^{\circ}\text{C}$ を示す。また、thcpout0~15の「1, 1, 1, 0」はチップ温度 $T_j=-35^{\circ}\text{C}$ を示し、thcpout0~15の「1, 1, 1, 1」はチップ温度 $T_j=-30^{\circ}\text{C}$ を示す。つまり、第1レジスタ451が初期値「0, 1, 0, 0」から「1, 0, 0, 0」に変更されることにより、チップ温度検出範囲が、それまでの「 $-35\sim-15^{\circ}\text{C}$ 」から「 $-50\sim-30^{\circ}\text{C}$ 」にシフトされる。

#### 【0077】

同様にリファレンス電圧制御信号thcptapin0~3がデクリメントされて、第1レジスタ451の保持情報が「0, 0, 0, 0」の状態(No1)になると、thcpout0~15の「0, 0, 0, 0」はチップ温度 $T_j=-60^{\circ}\text{C}$ 未満を示し、thcpout0~15の「1, 0, 0, 0」はチップ温度 $T_j=-60^{\circ}\text{C}$ を示し、thcpout0~15の「1, 1, 0, 0」はチップ温度 $T_j=-55^{\circ}\text{C}$ を示す。また、thcpout0~15の「1, 1, 1, 0」はチップ温度 $T_j=-50^{\circ}\text{C}$ を示し、thcpout0~15の「1, 1, 1, 1」はチップ温度 $T_j=-45^{\circ}\text{C}$ を示す。つまり、第1レジスタ451の保持情報が「0, 0, 0, 0」の場合の温度検出範囲は、 $-60\sim-45^{\circ}\text{C}$ とされる。

#### 【0078】

本例において制御回路45は、チップ温度検出範囲のシフト前後で、チップ温度検出範囲の一部が重複するようにリファレンス電圧を制御する。例えば第1レジスタ451が初期値「0, 1, 0, 0」の状態(No3)から「1, 1, 0, 0」の状態(No4)に変更された場合には、チップ温度検出範囲のシフト前後で、 $-20^{\circ}\text{C}$ と $-15^{\circ}\text{C}$ とが重複している。同様に、第1レジスタ451が初期値「0, 1, 0, 0」の状態(No3)から「1, 0, 0, 0」の状態(No2)に変更された場合には、チップ温度検出範囲のシフト前後で、 $-30^{\circ}\text{C}$ と $-35^{\circ}\text{C}$ とが重複している。このようにチップ温度検出範囲のシフト前後で、チップ温度検出範囲の一部が重複するようにリファレンス電圧を制御

10

20

30

40

50

するのは、チップ温度検出範囲のシフト直後にシフト方向とは逆の方向にチップ温度  $T_j$  が変化した場合を考慮したものである。具体的には以下の通りである。

【0079】

例えば第1レジスタ451が初期値「0, 1, 0, 0」の状態 (No 3) において、チップ温度  $T_j$  が  $-15^{\circ}\text{C}$  で、 $\text{thcpout}0 \sim 15$  が「1, 1, 1, 1」となった場合には、スイッチ制御回路455によってリファレンス電圧制御信号  $\text{thcptapin}0 \sim 3$  がインクリメントされて、第1レジスタ451の保持情報が「1, 1, 0, 0」に変更される。ここで、仮に第1レジスタ451の保持情報が「1, 1, 0, 0」の状態 (No 4) において、 $\text{thcpout}0 \sim 15$  の「0, 0, 0, 0」がチップ温度  $T_j = -15^{\circ}\text{C}$  に割り当てられているものとする、実際のチップ温度が  $T_j = -20^{\circ}\text{C}$  になった場合、それを検出することができない。

10

【0080】

そこで、第1レジスタ451の保持情報が「1, 1, 0, 0」の状態 (No 4) において、 $\text{thcpout}0 \sim 15$  の「0, 0, 0, 0」をチップ温度  $T_j = -20^{\circ}\text{C}$  に割り当て、 $\text{thcpout}0 \sim 15$  の「1, 0, 0, 0」をチップ温度  $T_j = -15^{\circ}\text{C}$  に割り当て、 $\text{thcpout}0 \sim 15$  の「1, 1, 0, 0」をチップ温度  $T_j = -10^{\circ}\text{C}$  に割り当てる。つまり、チップ温度検出範囲のシフト前後で、 $-20^{\circ}\text{C}$  と  $-15^{\circ}\text{C}$  とを重複させる。このようにすると、第1レジスタ451が初期値「0, 1, 0, 0」の状態 (No 3) において、チップ温度  $T_j$  が  $-15^{\circ}\text{C}$  で、 $\text{thcpout}0 \sim 15$  が「1, 1, 1, 1」となった場合には、スイッチ制御回路455によってリファレンス電圧制御信号  $\text{thcptapin}0 \sim 3$  がインクリメントされて、第1レジスタ451の保持情報が「1, 1, 0, 0」に変更される。これにより、チップ温度検出範囲が、それまでの「 $-35 \sim -15^{\circ}\text{C}$ 」から「 $-20 \sim 0^{\circ}\text{C}$ 」にシフトされた後において、実際のチップ温度が  $T_j = -20^{\circ}\text{C}$  になった場合には、 $\text{thcpout}0 \sim 15$  が「0, 0, 0, 0」となり、スイッチ制御回路455によってリファレンス電圧制御信号  $\text{thcptapin}0 \sim 3$  がデクリメントされるので、その場合のチップ温度検出を正常に行うことができる。

20

【0081】

また、第1レジスタ451が初期値「0, 1, 0, 0」の状態 (No 3) において、 $\text{thcpout}0 \sim 15$  が「0, 0, 0, 0」となった場合には、スイッチ制御回路455によってリファレンス電圧制御信号  $\text{thcptapin}0 \sim 3$  がデクリメントされて、第1レジスタ451の保持情報が「1, 0, 0, 0」に変更される。ここで、仮に第1レジスタ451の保持情報が「1, 0, 0, 0」の状態 (No 2) において、 $\text{thcpout}0 \sim 15$  の「1, 1, 1, 1」がチップ温度  $T_j = -35^{\circ}\text{C}$  に割り当てられているものとする、実際のチップ温度が  $T_j = -30^{\circ}\text{C}$  になった場合、それを検出することができない。

30

【0082】

そこで、第1レジスタ451の保持情報が「1, 0, 0, 0」の状態 (No 2) において、 $\text{thcpout}0 \sim 15$  の「1, 1, 1, 1」をチップ温度  $T_j = -30^{\circ}\text{C}$  に割り当て、 $\text{thcpout}0 \sim 15$  の「1, 1, 1, 0」をチップ温度  $T_j = -35^{\circ}\text{C}$  に割り当て、 $\text{thcpout}0 \sim 15$  の「1, 1, 0, 0」をチップ温度  $T_j = -40^{\circ}\text{C}$  に割り当てる。つまり、チップ温度検出範囲のシフト前後で、 $-30^{\circ}\text{C}$  と  $-35^{\circ}\text{C}$  とを重複させる。このようにすると、第1レジスタ451が初期値「0, 1, 0, 0」の状態 (No 3) において、チップ温度  $T_j$  が  $-35^{\circ}\text{C}$  で、 $\text{thcpout}0 \sim 15$  が「0, 0, 0, 0」となった場合には、スイッチ制御回路455によってリファレンス電圧制御信号  $\text{thcptapin}0 \sim 3$  がデクリメントされて、第1レジスタ451の保持情報が「1, 0, 0, 0」に変更される。これにより、チップ温度検出範囲が、それまでの「 $-35 \sim -15^{\circ}\text{C}$ 」から「 $-50 \sim -30^{\circ}\text{C}$ 」にシフトされた後において、実際のチップ温度が  $T_j = -30^{\circ}\text{C}$  になった場合には、 $\text{thcpout}0 \sim 15$  が「1, 1, 1, 1」となり、スイッチ制御回路455によってリファレンス電圧制御信号  $\text{thcptapin}0 \sim 3$  がインクリメントされるので、その場合のチップ温度検出を正常に行うことができる。

40

50

。

## 【0083】

以上の説明では、第1レジスタ451が初期値「0, 1, 0, 0」の状態(No3)を基準としたが、第1レジスタ451の別の状態においても、同様のことがいえる。

## 【0084】

図5に示されるスイッチ制御回路455は、第2レジスタ452の保持情報(thcpout0~15)が「1, 1, 1, 1」のときにリファレンス電圧制御信号thcptapin0~3をインクリメントし、第2レジスタ452の保持情報(thcpout0~15)が「0, 0, 0, 0」のときに、リファレンス電圧制御信号thcptapin0~3をデクリメントする。また、スイッチ制御回路455は、第2レジスタ452の保持情報(thcpout0~15)が「1, 1, 1, 1」又は「0, 0, 0, 0」になった場合にマスク処理を開始する。このマスク処理では、第2レジスタ452から伝達された信号の論理値が所定のマスク期間だけ固定される。従って、第2レジスタ452の保持情報が更新されても、所定のマスク期間は、第2レジスタ452の保持情報の更新がスイッチ制御回路455での制御に反映されない。そして上記マスク期間は、第1レジスタ451が更新されて、この更新後のリファレンス電圧に従って電圧比較器53~56の出力状態が安定するまでの期間を勘案して設定される。本例では、マスク期間を100~300μsecに設定している。このようなマスク処理が行われることにより、リファレンス電圧制御信号thcptapin0~3の安定化を図ることができる。

## 【0085】

図5に示される第3レジスタ453には、上記スイッチ回路455からリファレンス電圧制御信号thcptapin0~3とチップ温度検出信号thcpout0~15とが保持される。この第3レジスタ453の保持情報は、低温度動作信号形成回路456、SATAインタフェース15、高速シリアルインタフェース16、論理回路31などに伝達される。論理回路31は、リファレンス電圧制御信号thcptapin0~3が「0, 0, 1, 1」となり、チップ温度検出信号thcpout0~15が「1, 1, 0, 0」となった場合に、CPU2に対する割込み要求信号をアサートする。この割込み要求信号は、過温度状態に対する割込み処理の要求として、割込みコントローラ11に伝達される。thcptapin0~3の左から3つ目のビット(thcptapin2)がローレベルになると、CPU2に対する割込み要求信号はネゲートされる。

## 【0086】

図5に示される低温度動作信号形成回路456は、第3レジスタ453からリファレンス電圧制御信号thcptapin0~3とチップ温度検出信号thcpout0~15とを取り込み、それに基づいて低温度動作信号を形成する。この低温度動作信号は、4bit構成とされる。低温度動作信号の1ビット目は、-25℃未満でローレベル、-25℃以上でハイレベルとされる。低温度動作信号の2ビット目は、-20℃未満でローレベル、-20℃以上でハイレベルとされる。低温度動作信号の3ビット目は、-15℃未満でローレベル、-15℃以上でハイレベルとされる。低温度動作信号の4ビット目は、-10℃未満でローレベル、-10℃以上でハイレベルとされる。このように低温度動作信号の形成において、チップ温度検出信号thcpout0~15の他にリファレンス電圧制御信号thcptapin0~3が必要となるのは、スイッチ制御回路455でのスイッチ制御によってチップ温度検出信号における各ビットとチップ温度との対応関係が変更されていても、リファレンス電圧制御信号thcptapin0~3を参照することで、対応するチップ温度を正しく把握することができるからである。低温度動作信号形成回路456によって得られた低温度動作信号は、DDR-SDRAMコントローラ17へ伝達される。DDR-SDRAMコントローラ17は、-40℃<Tj<-20℃が成立する状態では、発熱を目的とするダミー動作を行う。Tjはチップ温度である。ダミー動作期間中は、DDR-SDRAMのリード・ライトは不可能とされる。そしてこのダミー動作によりチップ温度Tjが-20℃を越えると、その時点でダミー動作が停止され、DDR-SDRAMコントローラ17の本来の制御動作が行われること



で、DDR - SDRAMのリード・ライトが可能になる。これによりチップ温度 $T_j$ が $-20^{\circ}\text{C}$ を越えてからDDR - SDRAMのリード・ライトが行われるため、DDR - SDRAMコントローラ17の不安定動作を回避することができる。DDR - SDRAMコントローラ17をダミー動作させただけでは温度が例えば $-20^{\circ}\text{C}$ を越えない場合は、他のモジュールも合わせてダミー動作させて、必要な熱量を確保する。温度が $-20^{\circ}\text{C}$ を越えた場合は、ダミー動作は停止させることによって、通常の稼働へ移行する。

#### 【0087】

図5に示される制御信号入力回路43は、入力されたDiddle信号の論理を反転するためのインバータ432を含む。このインバータ432の出力が、thriftapin4としてアナログ部42へ伝達される。

10

#### 【0088】

次に、上記のように構成されたLSI200の作用について説明する。

#### 【0089】

図6には、LSI200における主要部の動作の流れが示される。

#### 【0090】

LSI200の電源投入(601)後のパワーオンリセット前において、温度センサ4のアナログ部42では、リファレンス電圧調整用信号thriftapin0~3とリファレンス電圧制御信号thcptapin0~3の初期値が確定されるものとする(602)。また、アナログ部42において、アナログ出力バッファ47から外部端子19を介して温度検出結果アナログ信号Vthsenseが出力され、リファレンス出力バッファ49から外部端子21を介してリファレンス電圧Vthrefが出力される。温度検出結果アナログ信号Vthsenseやリファレンス電圧Vthrefは、LSI200が熱暴走した場合においても出力され(603)、このLSI200が搭載されるユーザシステムでの制御に利用される。

20

#### 【0091】

LSI200の電源投入(601)後のパワーオンリセット後において、温度センサ4の論理部41の動作が開始される(604)。例えば低温度動作信号形成回路456によって低温度動作信号が形成され、それがDDR - SDRAMコントローラ17に伝達される。温度センサ4から出力された低温時動作制御信号は、チップ温度 $T_j$ が、 $-40^{\circ}\text{C} < T_j < -20^{\circ}\text{C}$ が成立する状態ではハイレベルとされるので(605)、DDR - SDRAMコントローラ17は、発熱を目的とするダミー動作を行う。チップ温度 $T_j$ が $-20^{\circ}\text{C}$ を越えた時点で、低温時動作制御信号はローレベルにされる。これによりDDR - SDRAMコントローラ17はダミー動作から通常動作に遷移される。

30

#### 【0092】

ユーザ(顧客)にとって温度センサ4の動作が不要の場合がある(606)。例えばメモリやロジックに対してBIST(built-in self-test)が実行されている状態や、LSI200のアイドル時にはDiddle信号がアサートされる。リファレンス電圧Vthrefや温度検出結果アナログ信号Vthsenseの外部出力が停止される(607)。このとき、リファレンス電圧Vthrefや温度検出結果アナログ信号Vthsenseは、ローレベルに固定される。

40

#### 【0093】

ユーザ(顧客)が温度センサ4の動作を望む場合には、リファレンス電圧調整用信号thriftapin0~3の設定が行われる(608)。尚、リファレンス電圧調整用信号thriftapin0~3の設定が行われない場合は、デフォルト値「0, 0, 0, 0」が採用される。

#### 【0094】

温度センサ4の論理部41及びアナログ部42の動作により、チップ温度 $T_j$ に応じて、thcptapin0~3とthcpout0~15が変動される(609)。

#### 【0095】

図9には、チップ温度上昇時の動作タイミングが示される。

50

## 【0096】

例えばリファレンス電圧制御信号  $thc\_ptapin$  が「0, 0, 0, 0」の状態において、電圧比較器 53 ~ 56 での電圧比較動作により、チップ温度検出信号  $thc\_pout0 \sim 15$  の値は、チップ温度  $T_j$  が  $5^{\circ}\text{C}$  上昇される毎に更新される (901)。そして、チップ温度検出信号  $thc\_pout0 \sim 15$  が「1, 1, 1, 1」になった場合、スイッチ制御回路 455 によりリファレンス電圧制御信号  $thc\_ptapin$  がインクリメントされて、「1, 0, 0, 0」に変更される。このとき、リファレンス電圧制御信号  $thc\_ptapin0 \sim 3$  の安定化のため、第2レジスタ 452 の出力が  $100 \sim 300 \mu\text{sec}$  だけマスクされる (902)。マスク期間中は、マスク開始前の第2レジスタ 452 の出力状態「1, 1, 1, 1」が保持される。マスク開始から  $100 \sim 300 \mu\text{sec}$  経過後にマスクが解除される。すると、チップ温度検出範囲が  $+15^{\circ}\text{C}$  シフトされた状態 ( $thc\_ptapin$  が「1, 0, 0, 0」の状態) で、再び電圧比較器 53 ~ 56 での電圧比較動作により、チップ温度検出信号  $thc\_pout0 \sim 15$  の値は、チップ温度  $T_j$  が  $5^{\circ}\text{C}$  上昇される毎に更新される (903)。そして、チップ温度検出信号  $thc\_pout0 \sim 15$  が「1, 1, 1, 1」になった場合、スイッチ制御回路 455 によりリファレンス電圧制御信号  $thc\_ptapin$  がインクリメントされて、「0, 1, 0, 0」に変更される。このとき、リファレンス電圧制御信号  $thc\_ptapin0 \sim 3$  の安定化のため、第2レジスタ 452 の出力が  $100 \sim 300 \mu\text{sec}$  だけマスクされる。マスクが解除されると、チップ温度検出範囲が  $+15^{\circ}\text{C}$  シフトされた状態 ( $thc\_ptapin$  が「0, 1, 0, 0」の状態) で、再び電圧比較器 53 ~ 56 での電圧比較動作により、チップ温度検出信号  $thc\_pout0 \sim 15$  の値は、チップ温度  $T_j$  が  $5^{\circ}\text{C}$  上昇される毎に更新される。温度上昇の場合、 $thc\_pout0$  は常にハイレベル (論理値 '1') とされる。

## 【0097】

図10には、チップ温度降下時の動作タイミングが示される。

## 【0098】

例えばリファレンス電圧制御信号  $thc\_ptapin$  が「1, 1, 1, 1」の状態において、電圧比較器 53 ~ 56 での電圧比較動作により、チップ温度検出信号  $thc\_pout0 \sim 15$  の値は、チップ温度  $T_j$  が  $5^{\circ}\text{C}$  降下される毎に更新される (101)。そして、チップ温度検出信号  $thc\_pout0 \sim 15$  が「0, 0, 0, 0」になった場合、スイッチ制御回路 455 によりリファレンス電圧制御信号  $thc\_ptapin$  がデクリメントされて、「0, 1, 1, 1」に変更される。このとき、リファレンス電圧制御信号  $thc\_ptapin0 \sim 3$  の安定化のため、第2レジスタ 452 の出力が  $100 \sim 300 \mu\text{sec}$  だけマスクされる (102)。マスク期間中は、マスク開始前の第2レジスタ 452 の出力状態「0, 0, 0, 0」が保持される。マスク開始から  $100 \sim 300 \mu\text{sec}$  経過後にマスクが解除される。すると、チップ温度検出範囲が  $-15^{\circ}\text{C}$  シフトされた状態 ( $thc\_ptapin$  が「0, 1, 1, 1」の状態) で、再び電圧比較器 53 ~ 56 での電圧比較動作により、チップ温度検出信号  $thc\_pout0 \sim 15$  の値は、チップ温度  $T_j$  が  $5^{\circ}\text{C}$  降下される毎に更新される (103)。そして、チップ温度検出信号  $thc\_pout0 \sim 15$  が「0, 0, 0, 0」になった場合、スイッチ制御回路 455 によりリファレンス電圧制御信号  $thc\_ptapin$  がデクリメントされて、「1, 1, 0, 0」に変更される。このとき、リファレンス電圧制御信号  $thc\_ptapin0 \sim 3$  の安定化のため、第2レジスタ 452 の出力が  $100 \sim 300 \mu\text{sec}$  だけマスクされる。マスクが解除されると、チップ温度検出範囲が  $-15^{\circ}\text{C}$  シフトされた状態で、再び電圧比較器 53 ~ 56 での電圧比較動作により、チップ温度検出信号  $thc\_pout0 \sim 15$  の値は、チップ温度  $T_j$  が  $5^{\circ}\text{C}$  降下される毎に更新される。温度降下の場合、 $thc\_pout15$  は常にローレベル (論理値 '0') とされる。

## 【0099】

尚、チップ温度  $T_j$  が急激に上昇した場合あるいは、システム稼動時に既にチップ温度  $T_j$  が十分に高くなっている場合には、第1レジスタ 451 が初期値「0, 1, 0, 0」

の状態 (No 3) から、`thcput0 ~ 15` の「1, 1, 1, 1」によって、`thcputapin0 ~ 3` が、対応するチップ温度検出範囲に到達するまで、15 °C 刻みで順次インクリメントされるだけであり、回路動作上、不都合は生じない。

#### 【0100】

このような温度センサ4の出力信号に基づいてLSI200における各部の動作が制御される。

#### 【0101】

例えば低温度動作信号形成回路456によって形成される低温度動作信号によって、引き続きDDR-SDRAMコントローラ17の動作が制御される(610)。

#### 【0102】

チップ温度が例えば125 °Cを越えるような過温度状態が温度センサ4によって検出された場合に、割込みコントローラ11に対して所定の割込み要求がなされる(611)。この割込み要求に対応する割込み処理がCPU2で実行されると、LSI200の外部に配置された電源回路に対して、CPU2(マルチコアの場合、1部あるいは全部のコア)への電源電圧の供給が停止される。CPU2への電源電圧の供給が停止されると、CPU2(マルチコアの場合、1部あるいは全部のコア)の動作が停止されるので、チップ温度が次第に低下される。温度センサ4による温度検出結果が過温度状態でない状態では、LSI200の外部に配置された電源回路からCPU2に電源電圧が供給される。また、リファレンス電圧制御信号`thcputapin0 ~ 3`と、チップ温度検出信号`thcput0 ~ 15`のビット情報をCPU2へ伝達して、CPU2でのプログラム実行によって適宜処理することもできる(611)。

#### 【0103】

温度センサ4の出力信号に基づいて、さらに様々な動作制御を行うことができる(612)。例えばリファレンス電圧`Vthref`及び温度検出結果アナログ信号`Vthsense`は、LSI200が熱暴走した場合でも有効とされるので、この信号をLSI200の外部に出力することにより、LSI200の外部で、LSI200への電源電圧の供給を遮断するように構成しても良い(614)。また、LSI200の外部で、LSI200への電源電圧の供給を遮断する場合には、温度センサ4の動作も停止される(615)。尚、LSI200への電源電圧の再開は、このLSI200が搭載されるユーザシステムによって制御するのが望ましい。

#### 【0104】

また、LSI200が低温異常動作をした場合でも、リファレンス電圧`Vthref`及び温度検出結果アナログ信号`Vthsense`を得ることができるので、この信号を利用して、LSI200のリセット状態を維持させるように制御しても良い(613)。

#### 【0105】

さらに、温度センサ4の出力信号に基づいて、LSI200が常温動作していることが確認できた場合に、LSI200におけるクロック信号の周波数を上げるようにしても良い。このようにすることで、LSI200での処理速度の向上を図ることができる。

#### 【0106】

##### 《実施の形態2》

図11には、本発明にかかる半導体装置の一例とされるLSIの別の構成例が示される。

#### 【0107】

図11に示されるLSI200が、図2に示されるのと大きく相違するのは、温度センサ4とは別に、温度センサ401, 402が設けられている点である。温度センサ401は、SATAインタフェース15や高速シリアルインタフェース16の近傍に配置され、この温度センサ401の出力信号は、SATAインタフェース15や高速シリアルインタフェース16に伝達される。温度センサ402は、DDR-SDRAMコントローラ17の近傍に配置され、この温度センサ402の出力信号は、DDR-SDRAMコントローラ17に伝達される。このように主要部モジュール毎に、それに対応する温度センサを当

10

20

30

40

50

該主要モジュールの近傍に配置し、対応する温度センサの出力信号に基づいて各モジュール毎に動作制御を行うようにしても良い。温度センサ401, 402は、温度センサ4と同様に構成される。尚、温度検出結果アナログ信号Vthsenseやリファレンス電圧Vrefの外部出力は、温度センサ4でのみ行えば十分であり、温度センサ401, 401においては、温度検出結果アナログ信号Vthsenseやリファレンス電圧Vrefの外部出力を省略することができる。

#### 【0108】

以上本発明者によってなされた発明を実施形態に基づいて具体的に説明したが、本発明はそれに限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは言うまでもない。

10

#### 【0109】

例えば、温度センサ4は、Soc(System-on-a-chip)手法によるLSI以外にも適用することができる。また、図1において電圧比較器(53~56)を4個としたが、これに限定されない。電圧比較器は3個以下でも良いし、5個以上としても良い。

#### 【符号の説明】

#### 【0110】

2 CPU

4, 401, 402 温度センサ

11 割込みコントローラ

15 SATAインタフェース

16 高速シリアルインタフェース

17 DDR-SDRAMコントローラ

41 論理部

42 アナログ部

43 制御信号入力回路

44 リファレンス電圧調整用レジスタ

45 制御回路

46 温度検出回路

47 アナログ出力バッファ

48 リファレンス電圧調整回路

49 リファレンス出力バッファ

50 リファレンス電圧形成回路

51 演算増幅器

52 nチャンネル型MOSトランジスタ

53~56 電圧比較器

57 チップ温度検出信号形成回路

58 可変抵抗回路

200 LSI

302, 304, 306, 308 スイッチ群

301A, 303A, 305A, 307A Vssq側分圧抵抗群

301B, 303B, 305B, 307B thref側分圧抵抗群

503~506 電圧形成部

310~314 分圧抵抗群

315 スイッチ群

451 第1レジスタ

452 第2レジスタ

453 第3レジスタ

455 スイッチ制御回路

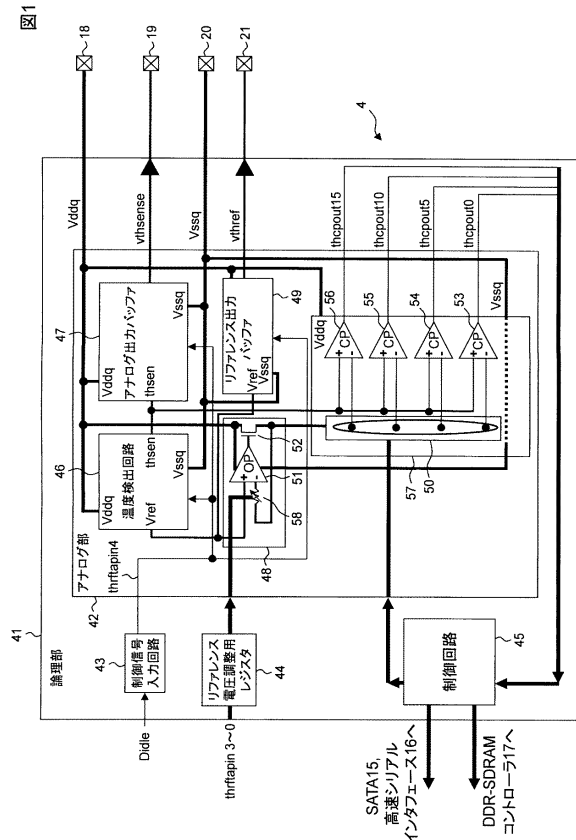
456 低温度動作信号形成回路

20

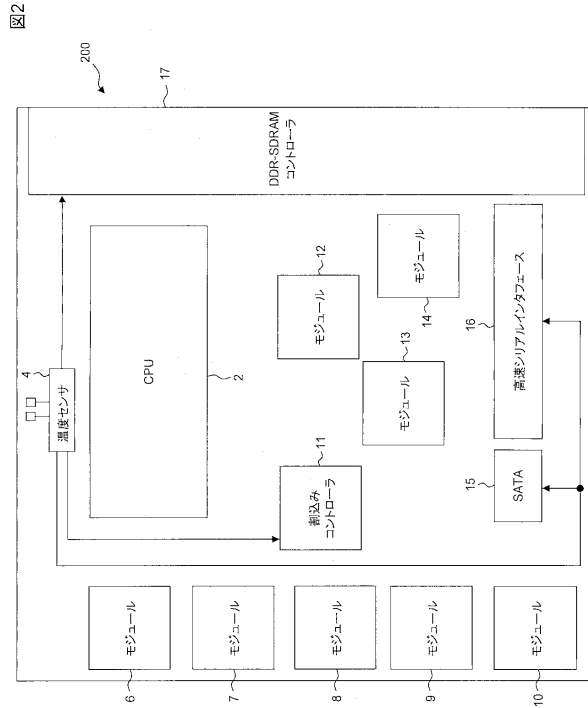
30

40

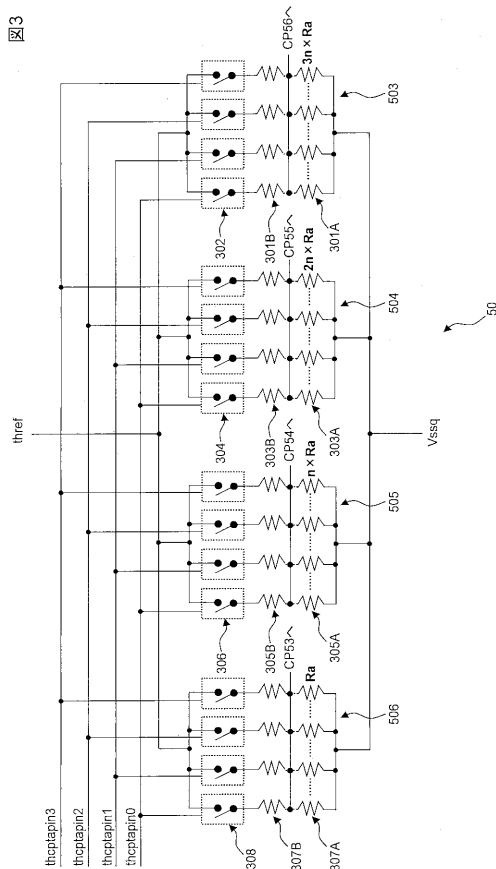
【 図 1 】



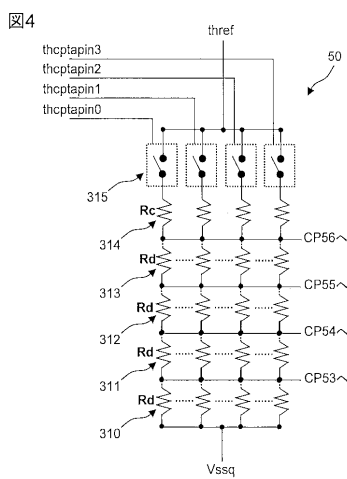
【 図 2 】



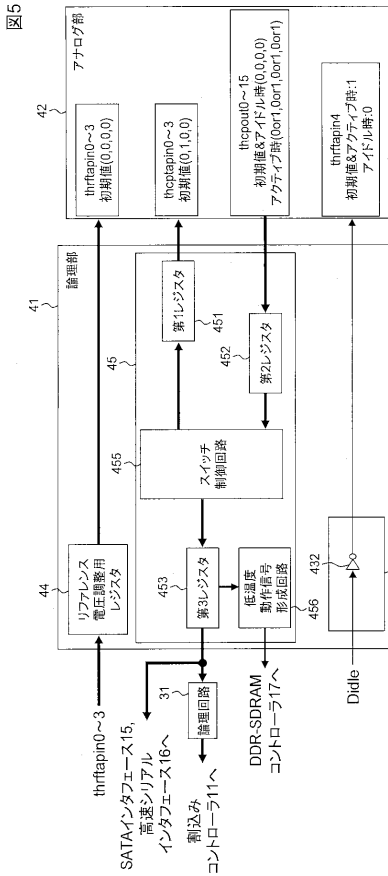
【 図 3 】



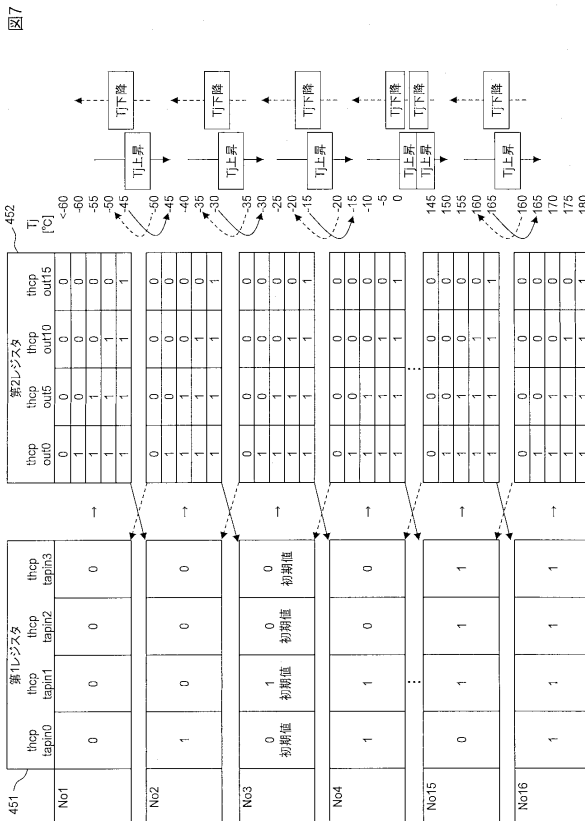
【 図 4 】



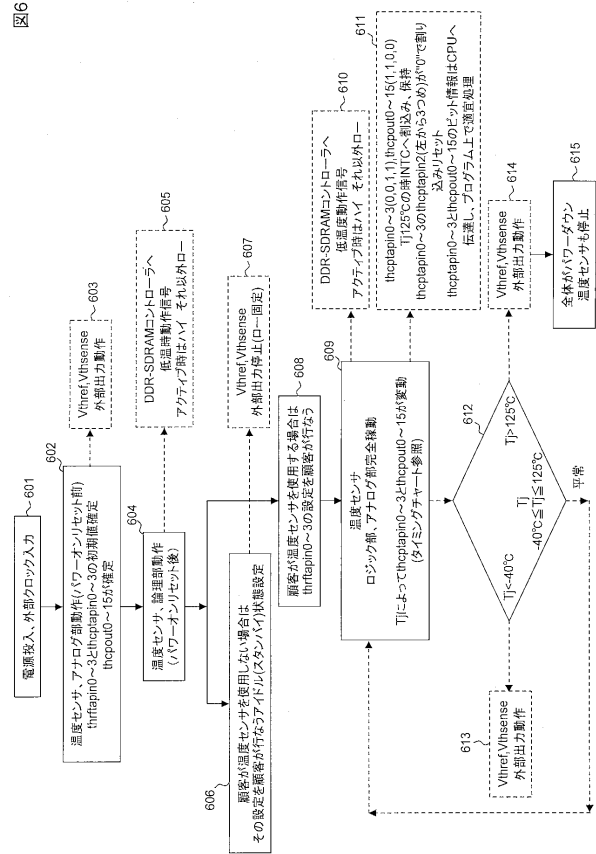
【 図 5 】



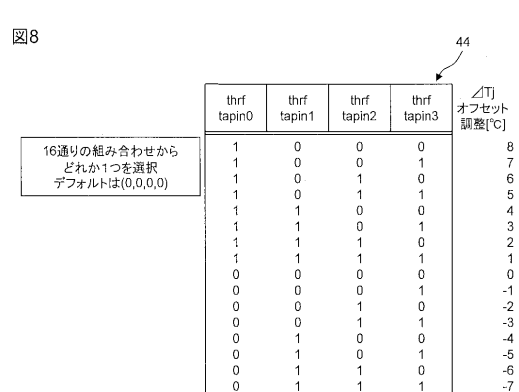
【 図 7 】



【 図 6 】

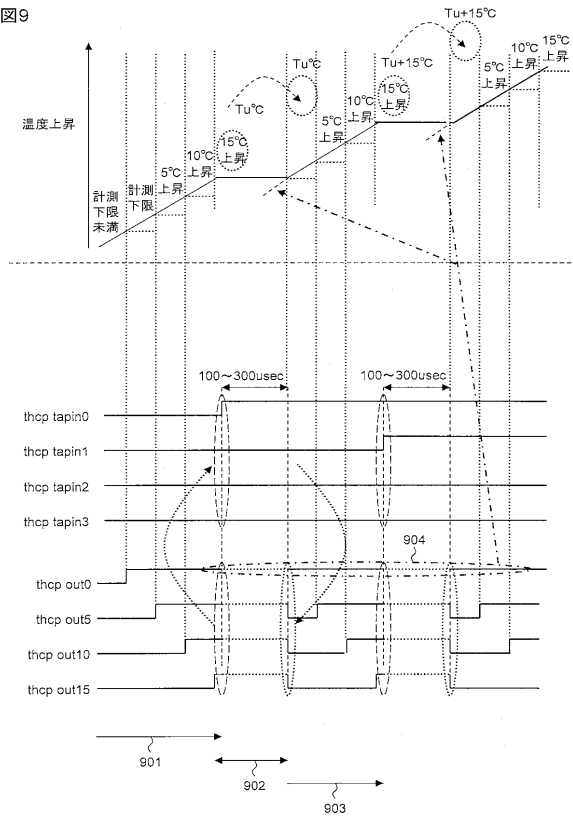


【 図 8 】



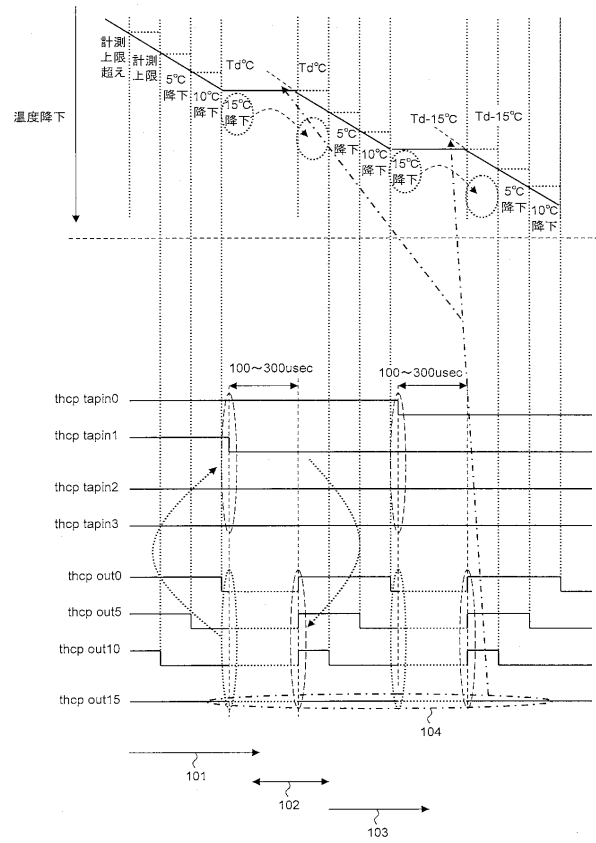
【図 9】

図9



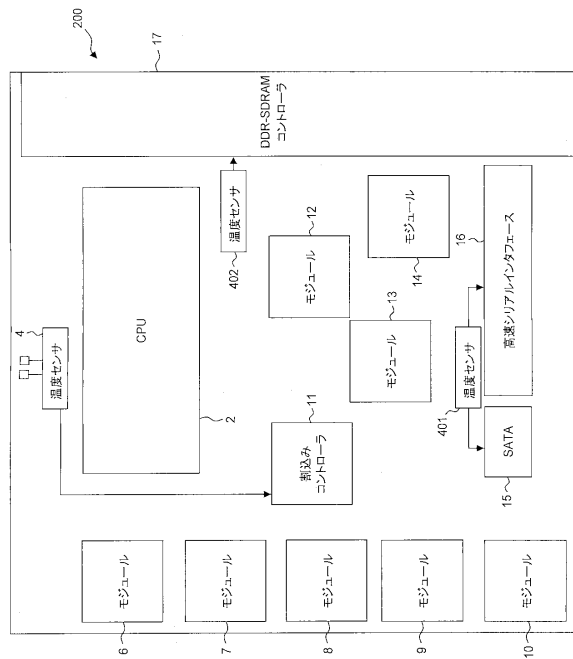
【図 10】

図10



【図 11】

図11



---

フロントページの続き

審査官 櫻井 仁

- (56)参考文献 特開2006-242865(JP,A)  
特開2010-190767(JP,A)  
特開2010-243235(JP,A)  
特開2010-176783(JP,A)  
米国特許出願公開第2010/0195412(US,A1)  
特開平06-186090(JP,A)  
米国特許第05436614(US,A)  
特開平01-296127(JP,A)  
特開2001-304979(JP,A)  
特開2005-106818(JP,A)  
米国特許出願公開第2005/0068214(US,A1)  
米国特許出願公開第2011/0292967(US,A1)  
特開2002-124619(JP,A)  
特開2004-006473(JP,A)  
特開平08-055963(JP,A)

- (58)調査した分野(Int.Cl., DB名)  
G01K 7/00