

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年2月8日(08.02.2024)



(10) 国際公開番号

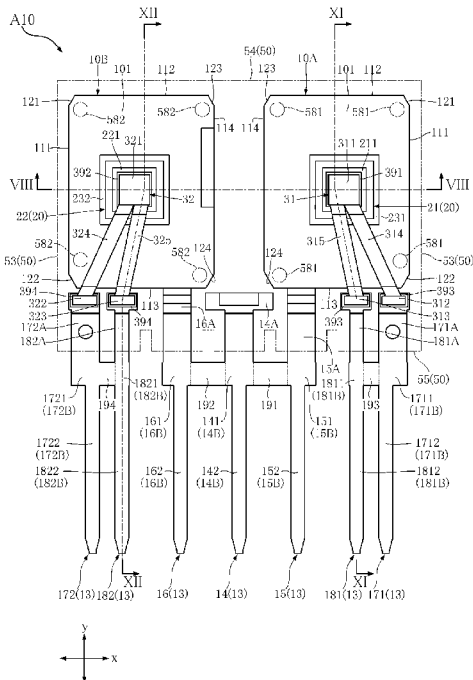
WO 2024/029249 A1

- (51) 国際特許分類:
H01L 23/48 (2006.01) H01L 25/18 (2023.01)
H01L 25/04 (2023.01)
- (72) 発明者: 安部 英俊 (ABE Hidetoshi); 〒6158585
京都府京都市右京区西院溝崎町 2 1 番地
ローム株式会社内 Kyoto (JP).
- (21) 国際出願番号: PCT/JP2023/024230
- (74) 代理人: 臼井 尚, 外 (USUI Takashi et al.);
〒5430014 大阪府大阪市天王寺区玉造元町
2 番 3 2 - 1 3 0 1 Osaka (JP).
- (22) 国際出願日: 2023年6月29日(29.06.2023)
- (25) 国際出願の言語: 日本語
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2022-122951 2022年8月1日(01.08.2022) JP
- (71) 出願人: ローム株式会社 (ROHM CO., LTD.)
[JP/JP]; 〒6158585 京都府京都市右京区西院
溝崎町 2 1 番地 Kyoto (JP).

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置

FIG.3



(57) Abstract: This semiconductor device comprises: a semiconductor element; a sealing resin that covers the semiconductor element, and has a third side surface 55; a first terminal lead that has a first outer portion protruding from the third side surface; a second terminal lead that has a second outer portion protruding from the third side surface; and a first connection bar that is provided at a distance from the sealing resin. The first connection bar is sandwiched between the first outer portion and the second outer portion in a second direction. The first outer portion has a first proximal end that extends from the third side surface, and a first tip that extends from the first proximal end. The second outer portion has a second proximal end that extends from the third side surface, and a second tip that extends from the second proximal end. The first connection bar is connected to both the first proximal end and the second proximal end.

(57) 要約: 半導体装置は、半導体素子と、第3側面55を有し且つ前記半導体素子を覆う封止樹脂と、第3側面から突き出した第1アウター部を含む第1端子リードと、前記第3側面から突き出した第2アウター部を含む第2端子リードと、前記封止樹脂から離れた第1連結バーとを備える。前記第1連結バーは、第2方向において前記第1アウター部と前記第2アウター部に挟まれている。前記第1アウター部は、前記第3側面から延びる第1基端部と、前記第1基端部から延びる第1先端部とを含む。前記第2アウター部は、前記第3側面から延びる第2基端部と、前記第2基端部から延びる第2先端部とを含む。前記第1連結バーは、前記第1基端部と前記第2基端部とに繋がる。

[続葉有]

MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：半導体装置

技術分野

[0001] 本開示は、半導体装置に関する。

背景技術

[0002] 従来、ダイオードまたはトランジスタなどの半導体素子を樹脂パッケージで覆った半導体装置が知られている（たとえば特許文献１）。特許文献１に記載の半導体装置は、半導体素子と、リードフレームと、樹脂パッケージとを備える。リードフレームは、複数のリードを含んでおり、複数のリードのうちの１つは、ダイボンディングパッドを含む。半導体素子は、ダイボンディングパッドに搭載されている。樹脂パッケージは、半導体素子を覆うとともに、複数のリードの一部ずつを覆っている。各リードにおいて、樹脂パッケージから露出する部分は、半導体装置の端子である。

[0003] このような半導体装置の製造方法では、たとえば複数の半導体装置を同時に製造する場合、その製造過程において、複数のリードは、タイバー（ダムバーとも呼ばれる）で互いに繋がっている。このタイバーは、樹脂パッケージの形成後に、切断される。

先行技術文献

特許文献

[0004] 特許文献１：特開２０１１－８２５２３号公報

発明の概要

発明が解決しようとする課題

[0005] 本開示は、従来よりも改良が施された半導体装置を提供することを一の課題とする。特に本開示は、上記事情に鑑み、タイバーを有効に利用した半導体装置を提供することを一の課題とする。

課題を解決するための手段

[0006] 本開示の第１の側面によって提供される半導体装置は、半導体素子と、第

1 方向の一方を向く樹脂側面を有し、且つ前記半導体素子を覆う封止樹脂と、前記樹脂側面から前記第 1 方向の前記一方に突き出した第 1 アウター部を含む第 1 端子リードと、前記樹脂側面から前記第 1 方向の前記一方に突き出した第 2 アウター部を含む第 2 端子リードと、前記封止樹脂から離れた第 1 連結バーと、を備える。前記第 1 アウター部と前記第 2 アウター部とは、前記第 1 方向に直交する第 2 方向に互いに隣接する。前記第 1 連結バーは、前記第 2 方向において前記第 1 アウター部と前記第 2 アウター部とに挟まれ、且つ前記第 1 アウター部および前記第 2 アウター部に一体的に繋がっている。前記第 1 アウター部は、前記樹脂側面から延びる第 1 基端部と、前記第 1 基端部から延びる第 1 先端部とを含む。前記第 2 アウター部は、前記樹脂側面から延びる第 2 基端部と、前記第 2 基端部から延びる第 2 先端部とを含む。前記第 1 連結バーは、前記第 1 基端部と前記第 2 基端部とに繋がる。

発明の効果

[0007] 上記構成によれば、半導体装置においてタイバーを有効に利用することができる。

図面の簡単な説明

- [0008] [図1]図 1 は、第 1 実施形態にかかる半導体装置を示す斜視図である。
- [図2]図 2 は、第 1 実施形態にかかる半導体装置を示す平面図である。
- [図3]図 3 は、図 2 の平面図において、封止樹脂を想像線で示した図である。
- [図4]図 4 は、第 1 実施形態にかかる半導体装置を示す底面図である。
- [図5]図 5 は、第 1 実施形態にかかる半導体装置を示す正面図である。
- [図6]図 6 は、第 1 実施形態にかかる半導体装置を示す右側面図である。
- [図7]図 7 は、図 6 の一部を拡大した部分拡大図であって、封止樹脂を想像線で示した図である。
- [図8]図 8 は、図 3 の V I I I - V I I I 線に沿う断面図である。
- [図9]図 9 は、図 8 の一部を拡大した図である。
- [図10]図 10 は、図 8 の一部を拡大した図である。
- [図11]図 11 は、図 3 の X I - X I 線に沿う断面図である。

[図12]図12は、図3のX11-X11線に沿う断面図である。

[図13]図13は、図3の一部を拡大した部分拡大図である。

[図14]図14は、図3の一部を拡大した部分拡大図である。

[図15]図15は、図3の一部を拡大した部分拡大図である。

[図16]図16は、図3の一部を拡大した部分拡大図である。

[図17]図17は、第1実施形態にかかる半導体装置の回路構成例を示す図である。

[図18]図18は、第1実施形態にかかる半導体装置の製造過程の一工程を示す平面図である。

[図19]図19は、第1実施形態の第1変形例にかかる半導体装置を示す平面図であって、封止樹脂を想像線で示した図である。

[図20]図20は、第1実施形態の第2変形例にかかる半導体装置を示す平面図であって、封止樹脂を想像線で示した図である。

[図21]図21は、第1実施形態の第3変形例にかかる半導体装置を示す平面図であって、封止樹脂を想像線で示した図である。

[図22]図22は、第2実施形態にかかる半導体装置を示す平面図であって、封止樹脂を想像線で示した図である。

[図23]図23は、図22のXX111-XX111線に沿う断面図である。

[図24]図24は、図23の一部を拡大した図である。

[図25]図25は、第2実施形態にかかる半導体装置の回路構成例を示す図である。

[図26]図26は、第3実施形態にかかる半導体装置を示す平面図であって、封止樹脂を想像線で示した図である。

[図27]図27は、図26のXXV11-XXV11線に沿う拡大断面図である。

[図28]図28は、第3実施形態にかかる半導体装置の回路構成例を示す図である。

[図29]図29は、第4実施形態にかかる半導体装置を示す平面図であって、

封止樹脂を想像線で示した図である。

[図30]図30は、第4実施形態にかかる半導体装置の回路構成例を示す図である。

[図31]図31は、第4実施形態の第1変形例にかかる半導体装置を示す平面図であって、封止樹脂を想像線で示した図である。

[図32]図32は、第4実施形態の第2変形例にかかる半導体装置を示す平面図であって、封止樹脂を想像線で示した図である。

[図33]図33は、第4実施形態の第3変形例にかかる半導体装置を示す平面図であって、封止樹脂を想像線で示した図である。

発明を実施するための形態

[0009] 本開示の半導体装置の好ましい実施の形態について、図面を参照して、以下に説明する。以下では、同一あるいは類似の構成要素に、同じ符号を付して、重複する説明を省略する。本開示における「第1」、「第2」、「第3」等の用語は、単にラベルとして用いたものであり、必ずしもそれらの対象物に順列を付することを意図していない。

[0010] 本開示において、「ある物Aがある物Bに形成されている」および「ある物Aがある物B（の）上に形成されている」とは、特段の断りのない限り、「ある物Aがある物Bに直接形成されていること」、および、「ある物Aとある物Bとの間に他の物を介在させつつ、ある物Aがある物Bに形成されていること」を含む。同様に、「ある物Aがある物Bに配置されている」および「ある物Aがある物B（の）上に配置されている」とは、特段の断りのない限り、「ある物Aがある物Bに直接配置されていること」、および、「ある物Aとある物Bとの間に他の物を介在させつつ、ある物Aがある物Bに配置されていること」を含む。同様に、「ある物Aがある物B（の）上に位置している」とは、特段の断りのない限り、「ある物Aがある物Bに接して、ある物Aがある物B（の）上に位置していること」、および、「ある物Aとある物Bとの間に他の物が介在しつつ、ある物Aがある物B（の）上に位置していること」を含む。また、「ある方向に見てある物Aがある物Bに重な

る」とは、特段の断りのない限り、「ある物Aがある物Bのすべてに重なること」、および、「ある物Aがある物Bの一部に重なること」を含む。また、「ある物A（の材料）がある材料Cを含む」とは、「ある物A（の材料）がある材料Cからなる場合」、および、「ある物A（の材料）の主成分がある材料Cである場合」を含む。

[0011] 図1～図17は、第1実施形態にかかる半導体装置A10を示している。半導体装置A10は、第1ダイパッド10A、第2ダイパッド10B、複数の端子リード13、第1連結バー191、第2連結バー192、第3連結バー193、第4連結バー194、半導体素子20、第1導通部31、第2導通部32および封止樹脂50を備える。半導体素子20は、第1素子21および第2素子22を含む。複数の端子リード13は、第1端子リード14、第2端子リード15、第3端子リード16、第4端子リード171、第5端子リード181、第6端子リード172および第7端子リード182を含む。

[0012] 説明の便宜上、半導体装置A10の厚さ方向を「厚さ方向z」という。以下の説明では、厚さ方向zの一方を上方といい、他方を下方ということがある。なお、「上」、「下」、「上方」、「下方」、「上面」および「下面」などの記載は、厚さ方向zにおける各部品等の相対的位置関係を示すものであり、必ずしも重力方向との関係を規定する用語ではない。また、「平面視」とは、厚さ方向zに見たときをいう。厚さ方向zに対して直交する1つの方向を「第1方向y」という。厚さ方向zおよび第1方向yに直交する方向を「第2方向x」という。

[0013] 第1ダイパッド10Aおよび第2ダイパッド10Bは、図3および図8に示すように、第2方向xにおいて互いに離れて位置する。第1ダイパッド10Aは、第2ダイパッド10B、および複数の端子リード13とともに、同一のリードフレームから構成されている。当該リードフレームは、銅（Cu）、または銅合金である。このため、第1ダイパッド10A、第2ダイパッド10B、および複数の端子リード13の組成は、銅を含む。第1ダイパッ

ド10Aおよび第2ダイパッド10Bの各々は、たとえば平面視において矩形状である。

[0014] 第1ダイパッド10Aおよび第2ダイパッド10Bはそれぞれ、図8に示すように、主面101および裏面102を有する。以下で説明する主面101および裏面102は、特段の断りがない限り、第1ダイパッド10Aおよび第2ダイパッド10Bで共通する。主面101は、厚さ方向z（上方）を向く。主面101は、封止樹脂50に覆われている。第1ダイパッド10Aの主面101には、第1素子21が搭載されている。第1ダイパッド10Aの裏面102は、厚さ方向zにおいて第1素子21が位置する側とは反対側を向く。第2ダイパッド10Bの主面101には、第2素子22が搭載されている。第2ダイパッド10Bの裏面102は、厚さ方向zにおいて第2素子22が位置する側とは反対側を向く。図4および図8に示すように、裏面102は、封止樹脂50から露出している。裏面102には、たとえば錫（Sn）めっきが施されている。

[0015] 封止樹脂50は、図3および図8に示すように、第1素子21と、第2素子22と、第1導通部31と、第2導通部32と、第1ダイパッド10Aおよび第2ダイパッド10Bの各々の少なくとも一部ずつとを覆う。さらに封止樹脂50は、複数の端子リード13の各々の一部ずつを覆う。封止樹脂50は、電気絶縁性を有する。封止樹脂50は、たとえば黒色のエポキシ樹脂を含む。図2に示すように、第2方向xにおける封止樹脂50の寸法L1は、第1方向yにおける封止樹脂50の寸法L2よりも長い。封止樹脂50は、樹脂主面51、樹脂裏面52、一对の第1側面53、第2側面54、第3側面55、複数の凹部56、溝部57および複数の凹部581、582を有する。

[0016] 図8に示すように、樹脂主面51は、厚さ方向zにおいて第1ダイパッド10Aおよび第2ダイパッド10Bの各主面101と同じ側を向く。図8に示すように、樹脂裏面52は、厚さ方向zにおいて樹脂主面51とは反対側を向く。図4に示すように、樹脂裏面52から、第1ダイパッド10Aおよ

び第2ダイパッド10Bの各裏面102が露出している。

[0017] 図2～図4および図8に示すように、一对の第1側面53は、第2方向xにおいて互いに離れて位置する。一对の第1側面53は、第2方向xを向き、かつ第1方向yに延びている。一对の第1側面53は、樹脂主面51および樹脂裏面52に繋がる。

[0018] 図2～図4、図6、図7、図11および図12に示すように、第2側面54および第3側面55は、第1方向yにおいて互いに離れて位置する。第2側面54および第3側面55は、第1方向yにおいて互いに反対側を向き、かつ第2方向xに延びている。第2側面54および第3側面55は、樹脂主面51および樹脂裏面52に繋がる。図3および図7に示すように、第3側面55から複数の端子リード13が露出している。第3側面55は、特許請求の範囲に記載の「樹脂側面」の一例である。

[0019] 図2、図4および図5に示すように、複数の凹部56は、第3側面55から第1方向yに凹むとともに、厚さ方向zにおいて樹脂主面51から樹脂裏面52に至る。第2方向xにおいて、複数の凹部56は、第7端子リード182と第3端子リード16との間、第3端子リード16と第1端子リード14との間、第1端子リード14と第2端子リード15との間、および、第2端子リード15と第5端子リード181との間に対して個別に位置する。

[0020] 図4、図5および図8に示すように、溝部57は、樹脂裏面52から厚さ方向zに凹むとともに、第1方向yに沿って延びる。溝部57の第1方向yの両側は、第2側面54および第3側面55に繋がる。厚さ方向zに沿って視て、溝部57は、第1ダイパッド10Aの裏面102と、第2ダイパッド10Bの裏面102とを分断する。なお、封止樹脂50は、溝部57を有していなくてもよい。

[0021] 図5、図6、図8、図11および図12に示すように、複数の凹部581、582の各々は、樹脂主面51から厚さ方向zに凹む。複数の凹部581、582の各平面視形状は、特に限定されないが、図示された例では、円形である。図3に示すように、複数の凹部581の各々は、平面視において、

第1ダイパッド10Aに重なる。図示された例では、複数の凹部581は、平面視における第1ダイパッド10Aの四隅近傍にそれぞれ個別に位置する。図3に示すように、複数の凹部582の各々は、平面視において、第2ダイパッド10Bに重なる。図示された例では、複数の凹部582は、平面視における第2ダイパッド10Bの四隅近傍にそれぞれ個別に位置する。複数の凹部581、582の各々は、平面視において、第1導通部31および第2導通部32のいずれにも重ならない。複数の凹部581は、半導体装置A10の製造時において、第1ダイパッド10Aを固定するためのピンによって形成されるものである。当該ピンは、封止樹脂50を形成する前の段階において、第1ダイパッド10Aに押し当てられ、第1ダイパッド10Aを固定する。この状態で、封止樹脂50の形成が開始される。そして、当該ピンは、封止樹脂50の形成が完了する前に引き抜かれる。これにより、当該ピンが配置されていた領域の少なくとも一部に封止樹脂50が形成されるので、第1ダイパッド10Aの主面101が封止樹脂50に覆われる。複数の凹部581は、このような封止樹脂50の成形過程によって形成される痕である。複数の凹部582も同様に、半導体装置A10の製造時において、第2ダイパッド10Bを固定するためのピンによって形成されるものである。複数の凹部582は、封止樹脂50の成形過程によって形成される痕である。

[0022] 封止樹脂50は、図1、図2および図4に示すように、さらに複数の痕跡589を有する。複数の痕跡589は、たとえば封止樹脂50の形成時において、封止樹脂50を金型から取り出すためのエジェクタピンが押し付けられた痕である。複数の痕跡589はそれぞれ、樹脂主面51または樹脂裏面52のいずれかから窪む。なお、封止樹脂50に、複数の痕跡589のいずれも形成されていなくてもよい。また、図4に示すように、第1ダイパッド10Aの裏面102および第2ダイパッド10Bの裏面102はそれぞれ、痕跡109を有する。第1ダイパッド10Aに形成された痕跡109および第2ダイパッド10Bに形成された痕跡109はそれぞれ、先述のエジェクタピンが押し付けられた痕である。第1ダイパッド10Aに形成された痕跡

109は、第1ダイパッド10Aの裏面102から窪み、第2ダイパッド10Bに形成された痕跡109は、第2ダイパッド10Bの裏面102から窪む。なお、第1ダイパッド10Aおよび第2ダイパッド10Bのいずれにも、痕跡109が形成されていなくてもよい。複数の痕跡589および複数の痕跡109の各深さはそれぞれ、たとえば、複数の凹部581の各深さよりも小さいが、反対に大きくてもよいし、同じであってもよい。

[0023] 図3および図4に示すように、第1ダイパッド10Aおよび第2ダイパッド10Bは、第1端面111、第2端面112、第3端面113および第4端面114を有する。第1端面111、第2端面112、第3端面113および第4端面114は、封止樹脂50に覆われている。第1端面111は、第2方向xを向き、かつ第1方向yに延びている。第1端面111は、封止樹脂50の一对の第1側面53から最も近くに位置する。第2端面112は、第1方向yを向き、かつ第2方向xに延びている。第2端面112は、封止樹脂50の第2側面54から最も近くに位置する。第3端面113は、第1方向yにおいて第2端面112とは反対側を向き、かつ第2方向xに延びている。第3端面113は、封止樹脂50の第3側面55から最も近くに位置する。第4端面114は、第2方向xにおいて第1端面111とは反対側を向き、かつ第1方向yに延びている。図4および図8に示すように、第1ダイパッド10Aの第4端面114と、第2ダイパッド10Bの第4端面114との間には、溝部57が位置する。

[0024] 図7、図11および図12に示すように、第3端面113と第3側面55との間隔P2は、第2端面112と第2側面54との間隔P1よりも長い。

[0025] 図3および図4に示すように、第1ダイパッド10Aおよび第2ダイパッド10Bは、第1隅部端面121を有する。第1隅部端面121は、第1端面111と第2端面112との間に位置し、かつ第1ダイパッド10Aおよび第2ダイパッド10Bのいずれかの隅部に位置する。第1隅部端面121は、封止樹脂50に覆われ、かつ第1端面111および第2端面112に対して傾斜した平面である。図13に示す第1端面111に対する第1隅部端

面 1 2 1 の第 1 傾斜角 $\alpha 1$ と、第 2 端面 1 1 2 に対する第 1 隅部端面 1 2 1 の第 2 傾斜角 $\alpha 2$ と、のいずれかが 60° 以上 85° 以下である。なお、図 1 3 においては、第 1 導通部 3 1 を省略する。複数の凹部 5 8 1 のうちの 1 つは、平面視において、第 1 ダイパッド 1 0 A の第 1 隅部端面 1 2 1 近辺に位置し、複数の凹部 5 8 2 のうちの 1 つは、平面視において、第 2 ダイパッド 1 0 B の第 1 隅部端面 1 2 1 近辺に位置する。

[0026] さらに図 1 3 に示すように、第 1 隅部端面 1 2 1 の最長法線 N_{max} を設定する。最長法線 N_{max} は、第 1 ダイパッド 1 0 A および第 2 ダイパッド 1 0 B のいずれかの第 1 隅部端面 1 2 1 から、封止樹脂 5 0 の一対の第 1 側面 5 3 のうち第 1 隅部端面 1 2 1 から最も近くに位置する第 1 側面 5 3 に至る第 1 隅部端面 1 2 1 の法線の最大値である。最長法線 N_{max} は、第 1 方向 y および第 2 方向 x を面内方向とする仮想平面と、第 1 隅部端面 1 2 1 との交線 C (図 1 3 参照) の長さの 1.0 倍以上 1.5 倍以下である。

[0027] 図 3 および図 4 に示すように、第 1 ダイパッド 1 0 A および第 2 ダイパッド 1 0 B は、第 2 隅部端面 1 2 2 を有する。第 2 隅部端面 1 2 2 は、第 1 端面 1 1 1 と第 3 端面 1 1 3 との間に位置し、かつ第 1 ダイパッド 1 0 A および第 2 ダイパッド 1 0 B のいずれかの隅部に位置する。第 2 隅部端面 1 2 2 は、封止樹脂 5 0 に覆われ、かつ第 1 端面 1 1 1 および第 3 端面 1 1 3 に対して傾斜した平面である。図 1 4 に示す第 1 端面 1 1 1 に対する第 2 隅部端面 1 2 2 の第 3 傾斜角 $\alpha 3$ と、第 3 端面 1 1 3 に対する第 2 隅部端面 1 2 2 の第 4 傾斜角 $\alpha 4$ と、のいずれかが 60° 以上 85° 以下である。複数の凹部 5 8 1 のうちの 1 つは、平面視において、第 1 ダイパッド 1 0 A の第 2 隅部端面 1 2 2 近辺に位置し、複数の凹部 5 8 2 のうちの 1 つは、平面視において、第 2 ダイパッド 1 0 B の第 2 隅部端面 1 2 2 近辺に位置する。

[0028] 図 3 および図 4 に示すように、第 1 ダイパッド 1 0 A および第 2 ダイパッド 1 0 B は、第 3 隅部端面 1 2 3 を有する。第 3 隅部端面 1 2 3 は、第 2 端面 1 1 2 と第 4 端面 1 1 4 との間に位置し、かつ第 1 ダイパッド 1 0 A および第 2 ダイパッド 1 0 B のいずれかの隅部に位置する。第 3 隅部端面 1 2 3

は、封止樹脂 50 に覆われ、かつ第 2 端面 112 および第 4 端面 114 に対して傾斜した平面である。図 15 に示す第 4 端面 114 に対する第 3 隅部端面 123 の第 5 傾斜角 $\alpha 5$ と、第 2 端面 112 に対する第 3 隅部端面 123 の第 6 傾斜角 $\alpha 6$ と、のいずれかが 60° 以上 85° 以下である。複数の凹部 581 のうちの 1 つは、平面視において、第 1 ダイパッド 10A の第 3 隅部端面 123 近辺に位置し、複数の凹部 582 のうちの 1 つは、平面視において、第 2 ダイパッド 10B の第 3 隅部端面 123 近辺に位置する。

[0029] 図 3 および図 4 に示すように、第 1 ダイパッド 10A および第 2 ダイパッド 10B は、第 4 隅部端面 124 を有する。第 4 隅部端面 124 は、第 3 端面 113 と第 4 端面 114 との間に位置し、かつ第 1 ダイパッド 10A および第 2 ダイパッド 10B のいずれかの隅部に位置する。第 4 隅部端面 124 は、封止樹脂 50 に覆われ、かつ第 3 端面 113 および第 4 端面 114 に対して傾斜した平面である。図 16 に示す第 4 端面 114 に対する第 4 隅部端面 124 の第 7 傾斜角 $\alpha 7$ と、第 3 端面 113 に対する第 4 隅部端面 124 の第 8 傾斜角 $\alpha 8$ と、のいずれかが 60° 以上 85° 以下である。複数の凹部 581 のうちの 1 つは、平面視において、第 1 ダイパッド 10A の第 4 隅部端面 124 近辺に位置し、複数の凹部 582 のうちの 1 つは、平面視において、第 2 ダイパッド 10B の第 4 隅部端面 124 近辺に位置する。

[0030] 半導体素子 20 は、半導体装置 A10 の機能中枢である。半導体素子 20 は、第 1 素子 21 および第 2 素子 22 を含む。第 1 素子 21 および第 2 素子 22 は、個別に形成されたチップである。図 17 に示すように、半導体装置 A10 では、第 1 素子 21 および第 2 素子 22 は、たとえばダイオードである。第 1 素子 21 および第 2 素子 22 の各々は、化合物半導体基板を含む。当該化合物半導体基板の組成は、ケイ素 (Si) または炭化ケイ素 (SiC) を含む。

[0031] 第 1 素子 21 は、図 3、図 8 および図 9 に示すように、第 1 ダイパッド 10A に搭載される。好ましくは、平面視において、第 1 素子 21 の重心は、第 1 ダイパッド 10A の中心部に重なる。第 1 ダイパッド 10A の中心部と

は、第1ダイパッド10Aを第2方向xに $N \times$ ($N \times$ は正の奇数)分割した時の中央であり、かつ第1ダイパッド10Aを第1方向yに $N y$ ($N y$ は正の奇数)分割した時の中央に相当する領域である。 $N \times$, $N y$ はそれぞれ、何ら限定されないが、たとえば3または5である。

[0032] 第1素子21は、図9に示すように、第1主面21aおよび第1裏面21bを有する。第1主面21aおよび第1裏面21bは、厚さ方向zに互いに離間する。第1主面21aは、第1ダイパッド10Aの主面101と同じ方向を向く。第1裏面21bは、厚さ方向zにおいて第1主面21aと反対側を向き、第1ダイパッド10Aの主面101に対向する。

[0033] 図9に示すように、第1素子21は、主面電極211および裏面電極213を有する。

[0034] 主面電極211は、図9に示すように、第1主面21aに配置される。本実施形態では、主面電極211は、たとえばアノード電極である。主面電極211は、複数の金属めっき層を含む。主面電極211は、ニッケル(Ni)めっき層と、当該ニッケルめっき層の上に積層された金(Au)めっき層を含む。この他、主面電極211は、ニッケルめっき層と、当該ニッケルめっき層の上に積層されたパラジウム(Pd)めっき層と、当該パラジウムめっき層の上に積層された金めっき層を含む場合でもよい。

[0035] 裏面電極213は、図9に示すように、第1裏面21bに配置される。裏面電極213は、第1ダイパッド10Aの主面101に対向して設けられている。本実施形態では、裏面電極213は、たとえばカソード電極である。

[0036] 第2素子22は、図3、図8および図10に示すように、第2ダイパッド10Bの主面101に搭載される。好ましくは、平面視において、第2素子22の重心は、第2ダイパッド10Bの中心部に重なる。第2ダイパッド10Bの中心部とは、第2ダイパッド10Bを第2方向xに $L \times$ ($L \times$ は正の奇数)分割した時の中央であり、かつ第2ダイパッド10Bを第1方向yに $L y$ ($L y$ は正の奇数)分割した時の中央に相当する領域である。 $L \times$, $L y$ はそれぞれ、何ら限定されないが、たとえば3または5である。

- [0037] 第2素子22は、図10に示すように、第2主面22aおよび第2裏面22bを有する。第2主面22aおよび第2裏面22bは、厚さ方向zに互いに離間する。第2主面22aは、第2ダイパッド10Bの主面101と同じ方向を向く。第2裏面22bは、厚さ方向zにおいて第2主面22aと反対側を向き、第2ダイパッド10Bの主面101に対向する。
- [0038] 図10に示すように、第2素子22は、主面電極221および裏面電極223を有する。
- [0039] 主面電極221は、図10に示すように、第2主面22aに配置される。本実施形態では、主面電極221は、たとえばアノード電極である。主面電極221は、主面電極211と同様に、複数の金属めっき層を含む。主面電極221は、ニッケル（Ni）めっき層と、当該ニッケルめっき層の上に積層された金（Au）めっき層を含む。この他、主面電極221は、ニッケルめっき層と、当該ニッケルめっき層の上に積層されたパラジウム（Pd）めっき層と、当該パラジウムめっき層の上に積層された金めっき層を含む場合でもよい。
- [0040] 裏面電極223は、図10に示すように、第2裏面22bに配置される。裏面電極223は、第2ダイパッド10Bの主面101に対向して設けられている。本実施形態では、裏面電極223は、たとえばカソード電極である。
- [0041] 半導体装置A10は、図3および図8～図10に示すように、2つのダイボンディング層231、232をさらに備える。2つのダイボンディング層231、232の各々は、導電性を有する。各ダイボンディング層231、232は、たとえばはんだである。この他、各ダイボンディング層231、232は、焼結金属でもよい。
- [0042] ダイボンディング層231は、図8および図9に示すように、第1ダイパッド10Aの主面101と第1素子21の裏面電極213との間に介在する。ダイボンディング層231は、第1ダイパッド10Aの主面101と、第1素子21の裏面電極213とを接合する。これにより、第1素子21の裏

面電極 2 1 3 は、第 1 ダイパッド 1 0 A に導通する。

[0043] ダイボンディング層 2 3 2 は、図 8 および図 1 0 に示すように、第 2 ダイパッド 1 0 B の主面 1 0 1 と第 2 素子 2 2 の裏面電極 2 2 3 との間に介在する。ダイボンディング層 2 3 2 は、第 2 ダイパッド 1 0 B の主面 1 0 1 と第 2 素子 2 2 の裏面電極 2 2 3 とを接合する。これにより、第 2 素子 2 2 の裏面電極 2 2 3 は、第 2 ダイパッド 1 0 B に導通する。

[0044] 複数の端子リード 1 3 は、図 3 に示すように、第 1 方向 y において第 1 ダイパッド 1 0 A および第 2 ダイパッド 1 0 B に対して第 2 端面 1 1 2 が向く側とは反対側に位置する。複数の端子リード 1 3 の少なくともいずれかは、第 1 素子 2 1 または第 2 素子 2 2 のいずれかに導通している。複数の端子リード 1 3 は、第 2 方向 x に沿って配列されている。複数の端子リード 1 3 は、第 1 端子リード 1 4、第 2 端子リード 1 5、第 3 端子リード 1 6、第 4 端子リード 1 7 1、第 5 端子リード 1 8 1、第 6 端子リード 1 7 2 および第 7 端子リード 1 8 2 を含む。

[0045] 第 1 端子リード 1 4 は、図 3 に示すように、第 1 方向 y において第 1 ダイパッド 1 0 A および第 2 ダイパッド 1 0 B から離れている。第 1 端子リード 1 4 は、第 2 方向 x において第 2 端子リード 1 5 と第 3 端子リード 1 6 との間に位置する。第 1 端子リード 1 4 は、第 1 方向 y に沿って延びている。第 1 端子リード 1 4 は、第 1 素子 2 1 の主面電極 2 1 1 (アノード電極) および第 2 素子 2 2 の主面電極 2 2 1 (アノード電極) に導通している。

[0046] 第 1 端子リード 1 4 は、第 1 インナー部 1 4 A および第 1 アウター部 1 4 B を含む。図 3 に示すように、第 1 インナー部 1 4 A は、封止樹脂 5 0 に覆われている。図 3 に示すように、第 1 アウター部 1 4 B は、第 1 インナー部 1 4 A に繋がり、且つ封止樹脂 5 0 の第 3 側面 5 5 から露出している。第 1 アウター部 1 4 B は、第 1 方向 y において第 1 ダイパッド 1 0 A および第 2 ダイパッド 1 0 B から遠ざかる側に延びている。第 1 アウター部 1 4 B の表面には、たとえば錫めっきが施されている。

[0047] 第 1 アウター部 1 4 B は、図 3 に示すように、第 1 基端部 1 4 1 および第

1 先端部 1 4 2 を含む。第 1 基端部 1 4 1 は、第 3 側面 5 5 から第 1 方向 y に延びる。第 1 先端部 1 4 2 は、第 1 基端部 1 4 1 から第 1 方向 y に延びる。図示された例では、第 1 先端部 1 4 2 の幅（第 2 方向 x に沿う寸法）は、第 1 基端部 1 4 1 の幅（第 2 方向 x に沿う寸法）よりも小さい。

[0048] 第 2 端子リード 1 5 は、図 3 に示すように、第 1 方向 y に沿って延びる部分を含むとともに、第 1 ダイパッド 1 0 A に繋がっている。このため、第 2 端子リード 1 5 は、第 1 ダイパッド 1 0 A を介して、第 1 素子 2 1 の裏面電極 2 1 3（カソード電極）に導通する。

[0049] 第 2 端子リード 1 5 は、図 3 に示すように、第 2 インナー部 1 5 A および第 2 アウター部 1 5 B を含む。図 3 に示すように、第 2 インナー部 1 5 A は、第 1 ダイパッド 1 0 A の第 3 端面 1 1 3 に繋がっており、かつ封止樹脂 5 0 に覆われている。第 2 方向 x に沿って見て、第 2 インナー部 1 5 A は、屈曲している。図 2、図 3、図 5 および図 6 に示すように、第 2 アウター部 1 5 B は、第 2 インナー部 1 5 A に繋がりに、かつ封止樹脂 5 0 の第 3 側面 5 5 から露出している。第 2 アウター部 1 5 B は、第 1 方向 y において第 1 ダイパッド 1 0 A から遠ざかる側に延びている。第 2 アウター部 1 5 B は、第 1 アウター部 1 4 B に対して第 2 方向 x の一方側に隣接する。第 2 アウター部 1 5 B の表面には、たとえば錫めっきが施されている。

[0050] 第 2 アウター部 1 5 B は、図 3 に示すように、第 2 基端部 1 5 1 および第 2 先端部 1 5 2 を含む。第 2 基端部 1 5 1 は、第 3 側面 5 5 から第 1 方向 y に延びる。第 2 先端部 1 5 2 は、第 2 基端部 1 5 1 から第 1 方向 y に延びる。図示された例では、第 2 先端部 1 5 2 の幅（第 2 方向 x に沿う寸法）は、第 2 基端部 1 5 1 の幅（第 2 方向 x に沿う寸法）よりも小さい。

[0051] 第 3 端子リード 1 6 は、図 3 に示すように、第 1 方向 y に沿って延びる部分を含むとともに、第 2 ダイパッド 1 0 B に繋がっている。このため、第 3 端子リード 1 6 は、第 2 ダイパッド 1 0 B を介して第 2 素子 2 2 の裏面電極 2 2 3（カソード電極）に導通する。

[0052] 第 3 端子リード 1 6 は、図 3 に示すように、第 3 インナー部 1 6 A および

第3アウター部16Bを含む。第3インナー部16Aは、第2ダイパッド10Bの第3端面113に繋がり、かつ封止樹脂50に覆われている。第2方向xに沿って見て、第3インナー部16Aは、第2端子リード15の第2インナー部15Aと同様に屈曲している。図3に示すように、第3アウター部16Bは、第3インナー部16Aに繋がり、かつ封止樹脂50の第3側面55から露出している。第3アウター部16Bは、第1方向yにおいて第2ダイパッド10Bから遠ざかる側に延びている。第3アウター部16Bは、第1アウター部14Bに対して第2方向xの他方側に隣接する。第3アウター部16Bの表面には、たとえば錫めっきが施されている。

[0053] 第3アウター部16Bは、図3に示すように、第3基端部161および第3先端部162を含む。第3基端部161は、第3側面55から第1方向yに延びる。第3先端部162は、第3基端部161から第1方向yに延びる。図示された例では、第3先端部162の幅（第2方向xに沿う寸法）は、第3基端部161の幅（第2方向xに沿う寸法）よりも小さい。

[0054] 第4端子リード171は、図3に示すように、第1方向yにおいて第1ダイパッド10Aから離れている。第4端子リード171は、複数の端子リード13のうち、最も第2方向xの一方側に位置する。第4端子リード171は、第1素子21の主面電極211（アノード電極）に導通している。

[0055] 第4端子リード171は、図3に示すように、第4インナー部171Aおよび第4アウター部171Bを含む。第4インナー部171Aは、封止樹脂50に覆われている。図3に示すように、第4アウター部171Bは、第4インナー部171Aに繋がり、かつ封止樹脂50の第3側面55から露出している。第4アウター部171Bは、第1方向yにおいて第1ダイパッド10Aから遠ざかる側に延びている。第4アウター部171Bの表面には、たとえば錫めっきが施されている。

[0056] 第4アウター部171Bは、図3に示すように、第4基端部1711および第4先端部1712を含む。第4基端部1711は、第3側面55から第1方向yに延びる。第4先端部1712は、第4基端部1711から第1方

向yに延びる。図示された例では、第4先端部1712の幅（第2方向xに沿う寸法）は、第4基端部1711の幅（第2方向xに沿う寸法）よりも小さい。

[0057] 第5端子リード181は、図3に示すように、第1方向yにおいて第1ダイパッド10Aから離れている。第5端子リード181は、第2方向xにおいて第2端子リード15と第4端子リード171との間に位置する。第5端子リード181は、第1素子21の主面電極211（アノード電極）に導通している。

[0058] 第5端子リード181は、図3に示すように、第5インナー部181Aおよび第5アウター部181Bを含む。第5インナー部181Aは、封止樹脂50に覆われている。図3に示すように、第5アウター部181Bは、第5インナー部181Aに繋がり、かつ封止樹脂50の第3側面55から露出している。第5アウター部181Bは、第1方向yにおいて第1ダイパッド10Aから遠ざかる側に延びている。第5アウター部181Bの表面には、たとえば錫めっきが施されている。

[0059] 第5端子リード181は、図3に示すように、第5基端部1811および第5先端部1812を含む。第5基端部1811は、第3側面55から第1方向yに延びる。第5先端部1812は、第5基端部1811から第1方向yに延びる。図示された例では、第5先端部1812の幅（第2方向xに沿う寸法）は、第5基端部1811の幅（第2方向xに沿う寸法）と同じ（あるいは略同じ）である。この例とは異なり、第5基端部1811の幅と第5先端部1812の幅とは、異なってもよい。

[0060] 第6端子リード172は、図3に示すように、第1方向yにおいて第2ダイパッド10Bから離れている。第6端子リード172は、複数の端子リード13のうち、最も第2方向xの他方側に位置する。第6端子リード172は、第2素子22の主面電極222（アノード電極）に導通している。

[0061] 第6端子リード172は、図3に示すように、第6インナー部172Aおよび第6アウター部172Bを含む。第6インナー部172Aは、封止樹脂

50に覆われている。図3に示すように、第6アウター部172Bは、第6インナー部172Aに繋がり、かつ封止樹脂50から露出している。第6アウター部172Bは、第1方向yにおいて第2ダイパッド10Bから遠ざかる側に延びている。第6アウター部172Bの表面には、たとえば錫めっきが施されている。

[0062] 第6端子リード172は、図3に示すように、第6基端部1721および第6先端部1722を含む。第6基端部1721は、第3側面55から第1方向yに延びる。第6先端部1722は、第6基端部1721から第1方向yに延びる。図示された例では、第6先端部1722の幅（第2方向xに沿う寸法）は、第6基端部1721の幅（第2方向xに沿う寸法）よりも小さい。

[0063] 第7端子リード182は、図3に示すように、第1方向yにおいて第2ダイパッド10Bから離れている。第7端子リード182は、第2方向xにおいて第3端子リード16と第6端子リード172との間に位置する。第7端子リード182は、第2素子22の主面電極221（アノード電極）に導通している。

[0064] 第7端子リード182は、図3に示すように、第7インナー部182Aおよび第7アウター部182Bを含む。第7インナー部182Aは、封止樹脂50に覆われている。図3に示すように、第7アウター部182Bは、第7インナー部182Aに繋がり、かつ封止樹脂50の第3側面55から露出している。第7アウター部182Bは、第1方向yにおいて第2ダイパッド10Bから遠ざかる側に延びている。第7アウター部182Bの表面には、たとえば錫めっきが施されている。

[0065] 第7端子リード182は、図3に示すように、第7基端部1821および第7先端部1822を含む。第7基端部1821は、第3側面55から第1方向yに延びる。第7先端部1822は、第7基端部1821から第1方向yに延びる。図示された例では、第7先端部1822の幅（第2方向xに沿う寸法）は、第7基端部1821の幅（第2方向xに沿う寸法）と同じ（あ

るいは略同じ)である。この例とは異なり、第7基端部1821の幅と第7先端部1822の幅とは、異なってもよい。

[0066] 図5に示すように、半導体装置A10において、第1アウター部14B、第2アウター部15B、第3アウター部16B、第4アウター部171B、第5アウター部181B、第6アウター部172Bおよび第7アウター部182Bの各高さhは、いずれも同一である。さらに、これらの各厚さは、いずれも同一である。このため、第2方向xに沿って視て、第1アウター部14B、第2アウター部15B、第3アウター部16B、第4アウター部171B、第5アウター部181B、第6アウター部172Bおよび第7アウター部182Bが、互いに重なる(図6参照)。

[0067] 第1連結バー191は、図2および図3に示すように、封止樹脂50から離れている。第1連結バー191は、第2方向xにおいて第1アウター部14Bと第2アウター部15Bとに挟まれている。第1連結バー191は、第1アウター部14Bおよび第2アウター部15Bと一体的に形成されている。図3に示すように、第1連結バー191は、第1アウター部14Bのうちの第1基端部141に繋がり、且つ第2アウター部15Bのうちの第2基端部151に繋がる。このような構成により、第1先端部142と第2先端部152とは、第1連結バー191よりも第1方向yの一方側に延びる。

[0068] 第2連結バー192は、図2および図3に示すように、封止樹脂50から離れている。第2連結バー192は、第2方向xにおいて第1アウター部14Bと第3アウター部16Bとに挟まれている。第2連結バー192は、第1アウター部14Bおよび第3アウター部16Bと一体的に形成されている。図3に示すように、第2連結バー192は、第1アウター部14Bのうちの第1基端部141に繋がり、且つ第3アウター部16Bのうちの第3基端部161に繋がる。このような構成により、第1先端部142と第3先端部162とは、第2連結バー192よりも第1方向yの一方側に延びる。第2連結バー192は、第2方向xに沿って見て、第1連結バー191に重なる。

[0069] 第3連結バー193は、図2および図3に示すように、封止樹脂50から離れている。第3連結バー193は、第2方向xにおいて第4アウター部171Bと第5アウター部181Bとに挟まれている。第3連結バー193は、第4アウター部171Bおよび第5アウター部181Bと一体的に形成されている。図3に示すように、第3連結バー193は、第4アウター部171Bのうちの第4基端部1711に繋がり、且つ、第5アウター部181Bの第5基端部1811に繋がる。このような構成により、第4先端部1712と第5先端部1812とは、第3連結バー193よりも第1方向yの一方側に延びる。第3連結バー193は、第2方向xに沿って見て、第1連結バー191および第2連結バー192の各々に重なる。

[0070] 第4連結バー194は、図3に示すように、封止樹脂50から離れている。第4連結バー194は、第2方向xにおいて、第6アウター部172Bと第7アウター部182Bとに挟まれている。第4連結バー194は、第6アウター部172Bおよび第7アウター部182Bと一体的に形成されている。図3に示すように、第4連結バー194は、第6アウター部172Bのうちの第6基端部1721に繋がり、且つ、第7アウター部182Bの第7基端部1821に繋がる。このような構成により、第6先端部1722と第7先端部1822とは、第4連結バー194よりも第1方向yの一方側に延びる。第4連結バー194は、第2方向xに沿って見て、第1連結バー191、第2連結バー192および第3連結バー193の各々に重なる。

[0071] 第1導通部31は、図3に示すように、第1素子21の主面電極211と、第4端子リード171と、第5端子リード181とを互いに導通させる。第1導通部31は、金属製の板材である。第1導通部31は、金属クリップである。第1導通部31の組成は、たとえば銅を含む。第1導通部31は、封止樹脂50に覆われている。第1導通部31は、3つの接合部311、312、313および2つの連結部314、315を含む。

[0072] 接合部311は、図3、図8および図9に示すように、第1素子21の主面電極211に接合されている。図示された例では、接合部311は、平面

視矩形形状である。平面視における接合部 3 1 1 の面積は、たとえば、平面視における主面電極 2 1 1 の面積の 1 0 % 以上 1 0 0 % 以下である。

[0073] 接合部 3 1 2 は、図 3 に示すように、第 4 端子リード 1 7 1 の第 4 インナー部 1 7 1 A に接合されている。図示された例では、接合部 3 1 2 は、平面視矩形形状である。

[0074] 接合部 3 1 3 は、図 3 および図 1 1 に示すように、第 5 端子リード 1 8 1 の第 5 インナー部 1 8 1 A に接合されている。図示された例では、接合部 3 1 3 は、平面視矩形形状である。

[0075] 連結部 3 1 4 は、図 3 に示すように、接合部 3 1 1 と接合部 3 1 2 とに繋がる。連結部 3 1 4 は、平面視において帯状である。連結部 3 1 4 は、平面視において、接合部 3 1 1 から接合部 3 1 2 まで直線状に延びる。連結部 3 1 4 のうち、接合部 3 1 1 に繋がる側の端部および接合部 3 1 2 に繋がる側の端部はそれぞれ、厚さ方向 z 下方に屈曲する。

[0076] 連結部 3 1 5 は、図 3 および図 1 1 に示すように、接合部 3 1 1 と接合部 3 1 3 とに繋がる。連結部 3 1 5 は、平面視において帯状である。連結部 3 1 5 は、接合部 3 1 1 から接合部 3 1 3 まで直線状に延びる。連結部 3 1 5 のうち、接合部 3 1 1 に繋がる側の端部および接合部 3 1 3 に繋がる側の端部はそれぞれ、厚さ方向 z 下方に屈曲する。

[0077] 本実施形態では、主面電極 2 1 1 の上面と第 4 インナー部 1 7 1 A の上面および第 5 インナー部 1 8 1 A の上面とが厚さ方向 z において異なる高さに配置されているため、2 つの連結部 3 1 4, 3 1 5 はそれぞれ、先述の通り、屈曲した部位を有している。この構成とは異なり、次のような場合において、2 つの連結部 3 1 4, 3 1 5 の各々は、厚さ方向 z に屈曲した部位を有していなくてもよい。第 1 に、3 つの接合部 3 1 1, 3 1 2, 3 1 3 の各厚さ（厚さ方向 z 寸法）を調整すれば、2 つの連結部 3 1 4, 3 1 5 はそれぞれ、厚さ方向 z に屈曲した部位を有していなくてもよい。第 2 に、主面電極 2 1 1 と第 4 インナー部 1 7 1 A および第 5 インナー部 1 8 1 A とが厚さ方向 z において同じ高さに配置されていれば、2 つの連結部 3 1 4, 3 1 5 は

それぞれ、厚さ方向 z に屈曲した部位を有していなくてもよい。第2の例においては、第1導通部31は、平板となる。

[0078] 第2導通部32は、図3に示すように、第2素子22の主面電極221と、第6端子リード172と、第7端子リード182とを互いに導通させる。第2導通部32は、金属製の板材である。第2導通部32は、金属クリップである。第2導通部32の組成は、たとえば銅を含む。第2導通部32は、封止樹脂50に覆われている。第2導通部32は、3つの接合部321、322、323および2つの連結部324、325を含む。

[0079] 接合部321は、図3、図8および図10に示すように、第2素子22の主面電極221に接合されている。図示された例では、接合部321は、平面視矩形形状である。平面視における接合部321の面積は、たとえば、平面視における主面電極222の面積の10%以上100%以下である。

[0080] 接合部322は、図3に示すように、第6端子リード172の第6インナー部172Aに接合されている。図示された例では、接合部322は、平面視矩形形状である。

[0081] 接合部323は、図3および図12に示すように、第7端子リード182の第7インナー部182Aに接合されている。図示された例では、接合部323は、平面視矩形形状である。

[0082] 連結部324は、図3に示すように、接合部321と接合部322とに繋がる。連結部324は、平面視において帯状である。連結部324は、平面視において接合部321から接合部322まで直線状に延びる。連結部324のうち、接合部321に繋がる側の端部および接合部322に繋がる側の端部はそれぞれ、厚さ方向 z 下方に屈曲する。

[0083] 連結部325は、図3および図12に示すように、接合部321と接合部323とに繋がる。連結部325は、平面視において帯状である。連結部325は、平面視において、接合部321から接合部323まで直線状に延びる。連結部325のうち、接合部321に繋がる側の端部および接合部323に繋がる側の端部はそれぞれ、厚さ方向 z 下方に屈曲する。

[0084] 本実施形態では、主面電極 2 2 1 の上面と第 6 インナー部 1 7 2 A の上面および第 7 インナー部 1 8 2 A の上面とが、厚さ方向 z において異なる高さに配置されているため、2 つの連結部 3 2 4, 3 2 5 はそれぞれ、先述の通り、屈曲した部位を有している。この構成とは異なり、次のような場合において、2 つの連結部 3 2 4, 3 2 5 はそれぞれ、厚さ方向 z に屈曲した部位を有しない構成となる。第 1 に、3 つの接合部 3 2 1, 3 2 2, 3 2 3 の厚さ（厚さ方向 z 寸法）を調整すれば、2 つの連結部 3 2 4, 3 2 5 はそれぞれ、厚さ方向 z に屈曲した部位を有していなくてもよい。第 2 に、主面電極 2 2 1 の上面と第 6 インナー部 1 7 2 A の上面および第 7 インナー部 1 8 2 A の上面とが厚さ方向 z において同じ高さに配置されていれば、2 つの連結部 3 2 4, 3 2 5 はそれぞれ、厚さ方向 z に屈曲した部位を有していなくてもよい。当該第 2 の例においては、第 2 導通部 3 2 は、平板となる。

[0085] 半導体装置 A 1 0 は、図 3 および図 8 ～図 1 2 に示すように、複数の接合層 3 9 1, 3 9 2, 3 9 3, 3 9 4 をさらに備える。複数の接合層 3 9 1, 3 9 2, 3 9 3, 3 9 4 はそれぞれ、導電性である。複数の接合層 3 9 1, 3 9 2, 3 9 3, 3 9 4 はそれぞれ、たとえばはんだであるが、焼結金属でもよい。

[0086] 図 3、図 8 および図 9 に示すように、接合層 3 9 1 は、第 1 素子 2 1 の主面電極 2 1 1 と、第 1 導通部 3 1 の接合部 3 1 1 との間に介在する。接合層 3 9 1 は、主面電極 2 1 1 と接合部 3 1 1 とを導通接合する。

[0087] 図 3、図 8 および図 1 0 に示すように、接合層 3 9 2 は、第 2 素子 2 2 の主面電極 2 2 1 と、第 2 導通部 3 2 の接合部 3 2 1 との間に介在する。接合層 3 9 2 は、主面電極 2 2 1 と接合部 3 2 1 とを導通接合する。

[0088] 図 3 に示すように、2 つの接合層 3 9 3 の一方は、第 1 導通部 3 1 の接合部 3 1 2 と第 4 インナー部 1 7 1 A との間に介在する。当該接合層 3 9 3 は、接合部 3 1 2 と第 4 インナー部 1 7 1 A とを導通接合する。図 3 および図 1 1 に示すように、2 つの接合層 3 9 3 の他方は、第 1 導通部 3 1 の接合部 3 1 3 と第 5 インナー部 1 8 1 A との間に介在する。当該接合層 3 9 3 は、

接合部 313 と第 5 インナー部 181A とを導通接合する。

[0089] 図 3 に示すように、2 つの接合層 394 の一方は、第 2 導通部 32 の接合部 322 と第 6 インナー部 172A との間に介在する。当該接合層 394 は、接合部 322 と第 6 インナー部 172A とを導通接合する。図 3 および図 12 に示すように、2 つの接合層 394 の他方は、第 2 導通部 32 の接合部 323 と第 7 インナー部 182A との間に介在する。当該接合層 394 は、接合部 323 と第 7 インナー部 182A とを導通接合する。

[0090] 本実施形態では、接合部 311 の厚さ t_1 (図 9 参照) は、0.1 mm 以上、かつ接合層 391 の最大厚さ $T_{1\max}$ (図 9 参照) の 2 倍以下である。接合層 391 の最大厚さ $T_{1\max}$ は、第 1 素子 21 の厚さよりも大きい。また、接合部 321 の厚さ t_2 (図 10 参照) は、0.1 mm 以上、かつ接合層 392 の最大厚さ $T_{2\max}$ (図 10 参照) の 2 倍以下である。接合層 392 の最大厚さ $T_{2\max}$ は、第 2 素子 22 の厚さよりも大きい。なお、たとえば、接合部 311 の厚さ t_1 および接合部 321 の厚さ t_2 は、同じ値である。

[0091] 半導体装置 A10 では、第 1 アウター部 14B、第 2 アウター部 15B、第 3 アウター部 16B、第 4 アウター部 171B、第 5 アウター部 181B、第 6 アウター部 172B および第 7 アウター部 182B はそれぞれ、半導体装置 A10 を回路基板に実装するための実装端子である。第 1 アウター部 14B、第 2 アウター部 15B および第 3 アウター部 16B は、第 1 素子 21 の裏面電極 213 および第 2 素子 22 の裏面電極 223 の両方に導通する実装端子である。第 4 アウター部 171B および第 5 アウター部 181B はそれぞれ、第 1 素子 21 の主面電極 211 に導通する実装端子である。第 6 アウター部 172B および第 7 アウター部 182B はそれぞれ、第 2 素子 22 の主面電極 221 に導通する実装端子である。

[0092] 図 3 に示すように、第 1 インナー部 14A は、第 1 素子 21 の裏面電極 213 および第 2 素子 22 の裏面電極 223 との導通において、第 1 アウター部 14B を介する。すなわち、第 1 インナー部 14A は、第 1 アウター部 14B を介して、裏面電極 213 および裏面電極 223 の各々に導通する。具

体的には、第1インナー部14Aは、第1アウター部14B、第1連結バー191、第2アウター部15B、第2インナー部15A、および、第1ダイパッド10Aを介して、第1素子21の裏面電極213に導通する。また、第1インナー部14Aは、第1アウター部14B、第2連結バー192、第3アウター部16B、第3インナー部16A、および、第2ダイパッド10Bを介して、第2素子22の裏面電極223に導通する。この構成では、第1インナー部14Aから裏面電極213および裏面電極223の各々に至る導通経路は、封止樹脂50の内方だけでは繋がっておらず、封止樹脂50の外方を通る。

[0093] 図3に示すように、第2インナー部15Aは、第1素子21の裏面電極213との導通において、第2アウター部15Bを介さない。すなわち、第2インナー部15Aは、第2アウター部15Bを介することなく、第1素子21の裏面電極213に導通する。具体的には、第2インナー部15Aは、第1ダイパッド10Aを介して、第1素子21の裏面電極213に導通する。一方で、第2インナー部15Aは、第2素子22の裏面電極223との導通において、第2アウター部15Bを介する。すなわち、第2インナー部15Aは、第2アウター部15Bを介して、第2素子22の裏面電極223に導通する。具体的には、第2インナー部15Aは、第2アウター部15B、第1連結バー191、第1アウター部14B、第2連結バー192、第3アウター部16B、第3インナー部16Aおよび第2ダイパッド10Bを介して、第2素子22の裏面電極223に導通する。この構成では、第2インナー部15Aから裏面電極213に至る導通経路は、封止樹脂50の内方だけで繋がる。一方で、第2インナー部15Aから裏面電極223に至る導通経路は、封止樹脂50の内方だけで繋がっておらず、封止樹脂50の外方を通る。

[0094] 図3に示すように、第3インナー部16Aは、第2素子22の裏面電極223との導通において、第3アウター部16Bを介さない。すなわち、第3インナー部16Aは、第3アウター部16Bを介することなく、第2素子2

2の裏面電極223に導通する。具体的には、第3インナー部16Aは、第2ダイパッド10Bを介して、第2素子22の裏面電極223に導通する。一方で、第3インナー部16Aは、第1素子21の裏面電極213との導通において、第3アウター部16Bを介する。すなわち、第3インナー部16Aは、第3アウター部16Bを介して、第1素子21の裏面電極213に導通する。具体的には、第3インナー部16Aは、第3アウター部16B、第2連結バー192、第1アウター部14B、第1連結バー191、第2アウター部15B、第2インナー部15Aおよび第1ダイパッド10Aを介して、第1素子21の裏面電極213に導通する。この構成では、第3インナー部16Aから裏面電極213に至る導通経路は、封止樹脂50の内方だけで繋がっておらず、封止樹脂50の外方を通る。一方で、第3インナー部16Aから裏面電極223に至る導通経路は、封止樹脂50の内方だけで繋がる。

[0095] 図3に示すように、第4インナー部171Aと第1素子21の主面電極211との導通において、半導体装置A10は、第4アウター部171Bを介さない経路を有する。この経路において、第4インナー部171Aは、第1導通部31の一部（接合部312、連結部314および接合部311）を介して、主面電極211に導通する。さらに、図3に示すように、第4インナー部171Aと第1素子21の主面電極211との導通において、半導体装置A10は、第4アウター部171Bを介する経路も有する。この経路において、第4インナー部171Aは、第4アウター部171B、第3連結バー193、第5アウター部181B、第5インナー部181A、および、第1導通部31の一部（接合部313、連結部315および接合部311）を介して、主面電極211に導通する。

[0096] 図3に示すように、第5インナー部181Aと第1素子21の主面電極211との導通において、半導体装置A10は、第5アウター部181Bを介さない経路を有する。この経路において、第5インナー部181Aは、第1導通部31の一部（接合部313、連結部315および接合部311）を介

して、主面電極 2 1 1 に導通する。さらに、図 3 に示すように、第 5 インナー部 1 8 1 A と第 1 素子 2 1 の主面電極 2 1 1 との導通において、半導体装置 A 1 0 は、第 5 アウター部 1 8 1 B を介する経路も有する。この経路において、第 5 インナー部 1 8 1 A は、第 5 アウター部 1 8 1 B、第 3 連結バー 1 9 3、第 4 アウター部 1 7 1 B、第 4 インナー部 1 7 1 A、および、第 1 導通部 3 1 の一部（接合部 3 1 2、連結部 3 1 4 および接合部 3 1 1）を介して、主面電極 2 1 1 に導通する。

[0097] 図 3 に示すように、第 6 インナー部 1 7 2 A と第 2 素子 2 2 の主面電極 2 2 1 との導通において、半導体装置 A 1 0 は、第 6 アウター部 1 7 2 B を介さない経路を有する。この経路において、第 6 インナー部 1 7 2 A は、第 2 導通部 3 2 の一部（接合部 3 2 2、連結部 3 2 4 および接合部 3 2 1）を介して、主面電極 2 2 1 に導通する。さらに、図 3 に示すように、第 6 インナー部 1 7 2 A と第 2 素子 2 2 の主面電極 2 2 1 との導通において、半導体装置 A 1 0 は、第 6 アウター部 1 7 2 B を介する経路も有する。この経路において、第 6 インナー部 1 7 2 A は、第 6 アウター部 1 7 2 B、第 4 連結バー 1 9 4、第 7 アウター部 1 8 2 B、第 7 インナー部 1 8 2 A、および、第 2 導通部 3 2 の一部（接合部 3 2 3、連結部 3 2 5 および接合部 3 2 1）を介して、主面電極 2 2 1 に導通する。

[0098] 図 3 に示すように、第 7 インナー部 1 8 2 A と第 2 素子 2 2 の主面電極 2 2 1 との導通において、半導体装置 A 1 0 は、第 7 アウター部 1 8 2 B を介さない経路を有する。この経路において、第 7 インナー部 1 8 2 A は、第 2 導通部 3 2 の一部（接合部 3 2 3、連結部 3 2 5 および接合部 3 2 1）を介して、主面電極 2 2 1 に導通する。さらに、図 3 に示すように、第 7 インナー部 1 8 2 A と第 2 素子 2 2 の主面電極 2 2 1 との導通において、半導体装置 A 1 0 は、第 7 アウター部 1 8 2 B を介する経路も有する。この経路において、第 7 インナー部 1 8 2 A は、第 7 アウター部 1 8 2 B、第 4 連結バー 1 9 4、第 6 アウター部 1 7 2 B、第 6 インナー部 1 7 2 A、および、第 2 導通部 3 2 の一部（接合部 3 2 2、連結部 3 2 4 および接合部 3 2 1）を介

して、主面電極 2 2 1 に導通する。

[0099] 以上のように構成された半導体装置 A 1 0 では、図 1 7 に示すように、第 1 素子 2 1 の裏面電極 2 1 3 と第 2 素子 2 2 の裏面電極 2 2 3 とが、互いに電氣的に接続されている。よって、本実施形態では、半導体装置 A 1 0 は、2 つのダイオードのカソード電極が共通に接続された回路（カソードコモン接続された回路）を構成する。

[0100] 第 1 実施形態にかかる半導体装置 A 1 0 の作用および効果は、次の通りである。

[0101] 半導体装置 A 1 0 は、第 1 端子リード 1 4、第 2 端子リード 1 5、第 1 連結バー 1 9 1 および封止樹脂 5 0 を備える。封止樹脂 5 0 は、第 3 側面 5 5 を有する。第 1 端子リード 1 4 は、第 3 側面 5 5 から突き出した第 1 アウター部 1 4 B を含み、第 2 端子リード 1 5 は、第 3 側面 5 5 から突き出した第 2 アウター部 1 5 B を含む。第 1 連結バー 1 9 1 は、第 1 アウター部 1 4 B と第 2 アウター部 1 5 B とに一体的に繋がっている。図 1 8 は、半導体装置 A 1 0 の製造過程の一工程を示している。図 1 8 に示す状態では、製造途中の複数の半導体装置 A 1 0 が、タイバー 9 9 で互いに繋がっている。図 1 8 に示す状態において、タイバー 9 9 のうち、ハッチング（ドット描画）で示した部分を切断することで、半導体装置 A 1 0 が製造される。よって、第 1 連結バー 1 9 1 は、タイバー 9 9 の一部が残存したものである。したがって、半導体装置 A 1 0 は、第 1 端子リード 1 4 と第 2 端子リード 1 5 とを電氣的に接続する上で、タイバー 9 9 を有効に利用することができる。

[0102] 半導体装置 A 1 0 は、さらに、第 3 端子リード 1 6 および第 2 連結バー 1 9 2 を備える。第 3 端子リード 1 6 は、第 3 側面 5 5 から突き出した第 3 アウター部 1 6 B を含む。第 2 連結バー 1 9 2 は、第 1 アウター部 1 4 B と第 3 アウター部 1 6 B とに一体的に繋がっている。図 1 8 から理解されるように、第 2 連結バー 1 9 2 は、タイバー 9 9 の一部が残存したものである。したがって、半導体装置 A 1 0 は、第 1 端子リード 1 4 と第 3 端子リード 1 6 とを電氣的に接続する上で、タイバー 9 9 を有効に利用することができる。

[0103] 半導体装置A10は、第4端子リード171、第5端子リード181および第3連結バー193を備える。第4端子リード171は、第3側面55から突き出した第4アウター部171Bを含み、第5端子リード181は、第3側面55から突き出した第5アウター部181Bを含む。第3連結バー193は、第4アウター部171Bと第5アウター部181Bとに一体的に繋がっている。図18から理解されるように、第3連結バー193は、タイバー99の一部が残存したものである。したがって、半導体装置A10は、第4端子リード171と第5端子リード181とを電氣的に接続する上で、タイバー99を有効に利用することができる。

[0104] 半導体装置A10は、第6端子リード172、第7端子リード182および第4連結バー194を備える。第6端子リード172は、第3側面55から突き出した第6アウター部172Bを含み、第7端子リード182は、第3側面55から突き出した第7アウター部182Bを含む。第4連結バー194は、第6アウター部172Bと第7アウター部182Bとに一体的に繋がっている。図18から理解されるように、第4連結バー194は、タイバー99の一部が残存したものである。したがって、半導体装置A10は、第6端子リード172と第7端子リード182とを電氣的に接続する上で、タイバー99を有効に利用することができる。

[0105] 半導体装置A10では、半導体素子20は、第1素子21および第2素子22を含む。第1素子21および第2素子22は、封止樹脂50に覆われている。この構成によれば、半導体装置A10は、第1素子21および第2素子22が1つの封止樹脂50により1パッケージ化されている。したがって、半導体装置A10は、当該半導体装置A10を実装する回路基板への実装面積を削減することが可能となる。

[0106] 半導体装置A10では、第1端子リード14、第2端子リード15および第3端子リード16は、第1素子21の裏面電極213と第2素子22の裏面電極223とに導通する。この構成によれば、第1端子リード14、第2端子リード15および第3端子リード16は、第1素子21の裏面電極21

3と第2素子22の裏面電極223との共通の端子となる。たとえば、第1素子21および第2素子22がそれぞれダイオードであり、裏面電極213および裏面電極223がそれぞれカソード電極である構成において、半導体装置A10は、カソードコモン接続された回路を構成する。つまり、半導体装置A10は、2つのダイオードがカソードコモン接続された回路を、1パッケージ化することができる。

[0107] 半導体装置A10では、第4インナー部171Aは、第1導通部31の一部（接合部311、接合部312および連結部314）により、第1素子21の主面電極211に導通し、第5インナー部181Aは、第1導通部31の一部（接合部311、接合部313および連結部315）により、第1素子21の主面電極211に導通する。また、第4アウター部171Bと第5アウター部181Bとが、第3連結バー193によって一体的に形成されている。この構成によれば、接合部312または接合部313のいずれかが剥離した場合であっても、主面電極211と第4端子リード171または第5端子リード181との導通経路を確保できる。つまり、半導体装置A10は、導通不良に対する信頼性を向上できる。また、このような構成によれば、第4アウター部171Bおよび第5アウター部181Bが、第1素子21の主面電極211に導通する実装端子として利用される。このため、第4アウター部171Bまたは第5アウター部181Bのいずれか一方だけが主面電極211に導通する実装端子である場合と比較して、半導体装置A10を回路基板に実装した際に、当該回路基板への接地面積を拡大化できる。したがって、半導体装置A10は、回路基板への熱の伝達を良好にでき、且つ、回路基板への接合強度を高めることができる。

[0108] 半導体装置A10では、第6インナー部172Aは、第2導通部32の一部（接合部321、接合部322および連結部324）により、第2素子22の主面電極221に導通し、第7インナー部182Aは、第2導通部32の一部（接合部321、接合部323および連結部325）により、第2素子22の主面電極221に導通する。また、第6アウター部172Bと第7

アウター部 182B とが、第 4 連結バー 194 によって一体的に形成されている。この構成によれば、接合部 322 または接合部 323 のいずれかが剥離した場合であっても、主面電極 221 と第 6 端子リード 172 または第 7 端子リード 182 との導通経路を確保できる。つまり、半導体装置 A10 は、導通不良に対する信頼性を向上できる。また、このような構成によれば、第 6 アウター部 172B および第 7 アウター部 182B が、第 2 素子 22 の主面電極 221 に導通する実装端子として利用される。このため、第 6 アウター部 172B または第 7 アウター部 182B のいずれか一方だけが主面電極 221 に導通する実装端子である場合と比較して、半導体装置 A10 を回路基板に実装した際に、当該回路基板への接地面積を拡大化できる。したがって、半導体装置 A10 は、回路基板への熱の伝達を良好にでき、且つ、回路基板への接合強度を高めることができる。

[0109] 半導体装置 A10 では、封止樹脂 50 は、複数の凹部 581 を有する。複数の凹部 581 の各々は、樹脂主面 51 から厚さ方向 z に凹む。複数の凹部 581 は、平面視において、第 1 ダイパッド 10A に重なる。複数の凹部 581 は、上述の通り、半導体装置 A10 の製造時において、第 1 ダイパッド 10A を複数のピンで固定することによって形成される痕である。したがって、半導体装置 A10 の製造時において、複数のピンで第 1 ダイパッド 10A が押さえられているので、当該製造時に第 1 ダイパッド 10A が揺動することを抑制できる。これにより、第 1 ダイパッド 10A の裏面 102 と封止樹脂 50 を形成するための金型との間に隙間が発生することを抑制できるので、封止樹脂 50 に樹脂バリが発生することを抑制できる。

[0110] 半導体装置 A10 では、封止樹脂 50 は、複数の凹部 582 を有する。複数の凹部 582 の各々は、樹脂主面 51 から厚さ方向 z に凹む。複数の凹部 582 は、平面視において、第 2 ダイパッド 10B に重なる。複数の凹部 582 は、上述の通り、半導体装置 A10 の製造時において、第 2 ダイパッド 10B を複数のピンで固定することによって形成される痕である。したがって、半導体装置 A10 の製造時において、複数のピンで第 2 ダイパッド 10

Bが押さえられているので、当該製造時に第2ダイパッド10Bが揺動することを抑制できる。これにより、第2ダイパッド10Bの裏面102と封止樹脂50を形成するための金型との間に隙間が発生することを抑制できるので、封止樹脂50に樹脂バリが発生することを抑制できる。

[0111] 半導体装置A10では、平面視における接合部311の面積は、平面視における主面電極211の面積のたとえば10%以上100%以下である。この構成によると、接合部311の平面視サイズを、第1素子21の平面視サイズに応じた適度な大きさにすることができる。したがって、第1素子21の平面視サイズを変えた場合であっても、接合部311と主面電極211とを適切に導通させることができる。また、このような構成によると、2つの半導体装置A10において、第1素子21の平面視サイズが異なる場合であっても、第1導通部31の連結部314および連結部315の各幅を同じにすることが可能となる。この場合、第1導通部31を搬送する際に、連結部314または連結部315を搬送用ハンドなどで挟持すれば、搬送用ハンドの調整などが不要となる。つまり、2つの半導体装置A10において、第1素子21の平面視サイズが異なる場合であっても、搬送用ハンドなどの搬送装置を共通化することができるので、生産性の向上において好ましい。

[0112] 同様に、半導体装置A10においては、平面視における接合部321の面積は、平面視における主面電極221の面積のたとえば10%以上100%以下である。この構成によると、接合部321の平面視サイズを、第2素子22の平面視サイズに応じた適度な大きさにすることができる。したがって、第2素子22の平面視サイズを変えた場合であっても、接合部321と主面電極221とを適切に導通させることができる。また、このような構成によると、2つの半導体装置A10において第2素子22の平面視サイズが異なる場合であっても、第2導通部32の連結部324および連結部325の各幅を同じにすることが可能となる。この場合、第2導通部32を搬送する際に、連結部324または連結部325を搬送用ハンドなどで挟持すれば、搬送用ハンドの調整などが不要となる。つまり、2つの半導体装置A10に

において、第2素子22の平面視サイズが異なる場合であっても、搬送用ハンドなどの搬送装置を共通化することができるので、生産性の向上において好ましい。

[0113] 以下に、本開示の半導体装置の他の実施形態および変形例について、説明する。各実施形態および各変形例における各部の構成は、技術的な矛盾が生じない範囲において相互に組み合わせ可能である。

[0114] 図19は、第1実施形態の第1変形例にかかる半導体装置A11を示している。半導体装置A11は、半導体装置A10と比較して、次の点で異なる。第1に、第1導通部31の形状が異なる。第2に、第2導通部32の形状が異なる。

[0115] 半導体装置A11の第1導通部31は、2つの連結部314、315の代わりに、連結部316を含む。連結部316は、3つの接合部311、312、313に繋がる。

[0116] 図19に示すように、連結部316は、2つの帯状部316a、316bを含む。帯状部316aは、第1方向yに沿って延びる。帯状部316aは、接合部311に繋がる。帯状部316bは、第2方向xに沿って延びる。帯状部316bは、帯状部316aに繋がる。帯状部316bは、接合部312に繋がるとともに、接合部313に繋がる。

[0117] 半導体装置A11の第2導通部32は、2つの連結部324、325の代わりに、連結部326を含む。連結部326は、3つの接合部321、322、323に繋がる。

[0118] 図19に示すように、連結部326は、2つの帯状部326a、326bを含む。帯状部326aは、第1方向yに沿って延びる。帯状部326aは、接合部321に繋がる。帯状部326bは、第2方向xに沿って延びる。帯状部326bは、帯状部326aに繋がる。帯状部326bは、接合部322に繋がるとともに、接合部323に繋がる。

[0119] 半導体装置A11は、半導体装置A10と次の構成で共通する。すなわち、半導体装置A11においても、第1連結バー191は、第1端子リード1

4と第2端子リード15とに一体的に繋がっている。したがって、半導体装置A11は、タイバーを有効に利用することができる。その他、半導体装置A11は、半導体装置A10と共通する構成により、半導体装置A10と同様の効果を奏する。

[0120] また、本変形例から理解されるように、本開示の半導体装置において、第1導通部31は、第1素子21の主面電極211、第4インナー部171Aおよび第5インナー部181Aを互いに導通させるものであれば、その形状は、何ら限定されない。同様に、第2導通部32は、第2素子22の主面電極221、第6インナー部172Aおよび第7インナー部182Aを互いに導通させるものであれば、その形状は、何ら限定されない。

[0121] 図20は、第1実施形態の第2変形例にかかる半導体装置A12を示している。半導体装置A12は、半導体装置A10と比較して、次の点で異なる。第1に、半導体装置A12の第1導通部31は、接合部313および連結部315を含んでいない。第2に、半導体装置A12の第2導通部32は、接合部323および連結部325を含んでいない。

[0122] 半導体装置A12の第1導通部31は、接合部313および連結部315を含んでいない。この構成では、半導体装置A12は、第5インナー部181Aと第1素子21の主面電極211との導通において、第5アウター部181Bを介する経路のみを有する。つまり、第5インナー部181Aから主面電極211に至る導通経路は、封止樹脂50の内方だけで繋がっておらず、封止樹脂50の外方を通る。

[0123] 同様に、半導体装置A12の第2導通部32は、接合部323および連結部325を含んでいない。この構成では、半導体装置A12は、第7インナー部182Aと第2素子22の主面電極221との導通において、第7アウター部182Bを介する経路のみを有する。つまり、第7インナー部182Aから主面電極221に至る導通経路は、封止樹脂50の内方だけで繋がっておらず、封止樹脂50の外方を通る。

[0124] 半導体装置A12は、半導体装置A10と次の構成で共通する。すなわち

、半導体装置 A 1 2 においても、第 1 連結バー 1 9 1 は、第 1 端子リード 1 4 と第 2 端子リード 1 5 とに一体的に繋がっている。したがって、半導体装置 A 1 1 は、タイバーを有効に利用することができる。その他、半導体装置 A 1 2 は、各半導体装置 A 1 0、A 1 1 と共通する構成により、当該半導体装置 A 1 0、A 1 1 と同様の効果を奏する。

[0125] また、本変形例から理解されるように、本開示の半導体装置は、次の構成に限定されない。第 1 に、第 4 インナー部 1 7 1 A および第 5 インナー部 1 8 1 A の両方ともが、封止樹脂 5 0 の内方のみで、第 1 素子 2 1 の主面電極 2 1 1 に導通していなくてもよい。たとえば、主面電極 2 1 1 に入力（または出力）される電流に対して、第 1 導通部 3 1 の許容電流量が十分に確保できる場合には、半導体装置 A 1 2 のように、第 1 導通部 3 1 によって、第 4 インナー部 1 7 1 A のみを主面電極 2 1 1 に導通させることができる。第 2 に、第 6 インナー部 1 7 2 A および第 7 インナー部 1 8 2 A の両方ともが、封止樹脂 5 0 の内方のみで、第 2 素子 2 2 の主面電極 2 2 1 に導通していなくてもよい。

[0126] 半導体装置 A 1 2 では、第 1 導通部 3 1 は、接合部 3 1 3 および連結部 3 1 5 を含んでいない例を示した。この例とは異なり、第 1 導通部 3 1 は、2 つの接合部 3 1 1、3 1 3 および連結部 3 1 5 を含み、接合部 3 1 2 および連結部 3 1 4 を含んでいなくてもよい。この場合、第 4 インナー部 1 7 1 A から主面電極 2 1 1 に至る導通経路は、封止樹脂 5 0 の内方だけで繋がっておらず、封止樹脂 5 0 の外方を通る。また、第 2 導通部 3 2 は、接合部 3 2 3 および連結部 3 2 5 を含んでいない例を示した。この例とは異なり、第 2 導通部 3 2 は、2 つの接合部 3 2 1、3 2 3 および連結部 3 2 5 を含み、接合部 3 2 2 および連結部 3 2 4 を含んでいなくてもよい。この場合、第 6 インナー部 1 7 2 A から主面電極 2 2 1 に至る導通経路は、封止樹脂 5 0 の内方だけで繋がっておらず、封止樹脂 5 0 の外方を通る。

[0127] 図 2 1 は、第 1 実施形態の第 3 変形例にかかる半導体装置 A 1 3 を示している。半導体装置 A 1 3 は、半導体装置 A 1 0 と比較して、次の点で異なる

。第1に、半導体装置A13は、第1導通部31の代わりに、第1接続部材41Aおよび第2接続部材42Aを備える。第2に、半導体装置A13は、第2導通部32の代わりに、第1接続部材41Bおよび第2接続部材42Bを備える。

[0128] 一对の第1接続部材41A、41Bおよび一对の第2接続部材42A、42Bの各々は、たとえばボンディングワイヤである。一对の第1接続部材41A、41Bおよび一对の第2接続部材42A、42Bの各組成は、金を含む。この他、一对の第1接続部材41A、41Bおよび一对の第2接続部材42A、42Bの各組成は、銅を含む場合でもよいし、アルミニウム（Al）を含む場合でもよいし、銀を含む場合でもよい。一对の第1接続部材41A、41Bおよび一对の第2接続部材42A、42Bの各々はいずれも、ボンディングワイヤではなく、金属クリップ（金属製の板状部材）であってもよい。

[0129] 第1接続部材41Aは、図21に示すように、第1素子21の主面電極211と、第4端子リード171の第4インナー部171Aとに接合されている。これにより、第4端子リード171は、第1素子21の主面電極211に導通する。第2接続部材42Aは、図21に示すように、第1素子21の主面電極211と、第5端子リード181の第5インナー部181Aとに接合されている。これにより、第5端子リード181は、第1素子21の主面電極211に導通する。

[0130] 第1接続部材41Bは、図21に示すように、第2素子22の主面電極221と、第6端子リード172の第6インナー部172Aとに接合されている。これにより、第6端子リード172は、第2素子22の主面電極221に導通する。第2接続部材42Bは、図21に示すように、第2素子22の主面電極221と、第7端子リード182の第7インナー部182Aとに接合されている。これにより、第7端子リード182は、第2素子22の主面電極221に導通する。

[0131] 半導体装置A13は、半導体装置A10と次の構成で共通する。すなわち

、半導体装置 A 1 3 においても、第 1 連結バー 1 9 1 は、第 1 端子リード 1 4 と第 2 端子リード 1 5 とに一体的に繋がっている。したがって、半導体装置 A 1 3 は、タイバーを有効に利用することができる。その他、半導体装置 A 1 3 は、各半導体装置 A 1 0 ～ A 1 2 と共通する構成により、半導体装置 A 1 0 と同様の効果を奏する。

[0132] また、本変形例から理解されるように、本開示の半導体装置において、次の構成に限定されない。第 1 に、第 1 素子 2 1 の主面電極 2 1 1 と、第 4 インナー部 1 7 1 A または第 5 インナー部 1 8 1 A との導通は、金属クリップ（第 1 導通部 3 1）に限定されず、ボンディングワイヤ（第 1 接続部材 4 1 A および第 2 接続部材 4 2 A）であってもよい。第 2 に、第 2 素子 2 2 の主面電極 2 2 1 と、第 6 インナー部 1 7 2 A または第 7 インナー部 1 8 2 A との導通は、金属クリップ（第 2 導通部 3 2）に限定されず、ボンディングワイヤ（第 1 接続部材 4 1 B および第 2 接続部材 4 2 B）であってもよい。

[0133] 各半導体装置 A 1 0 ～ A 1 3 では、第 1 素子 2 1 の主面電極 2 1 1 がアノード電極であり、第 1 素子 2 1 の裏面電極 2 1 3 がカソード電極である例を示したが、反対に、主面電極 2 1 1 がカソード電極であり、裏面電極 2 1 3 がアノード電極であってもよい。同様に、各半導体装置 A 1 0 ～ A 1 2 では、第 2 素子 2 2 の主面電極 2 2 1 がアノード電極であり、第 2 素子 2 2 の裏面電極 2 2 3 がカソード電極である例を示したが、反対に、主面電極 2 2 1 がカソード電極であり、裏面電極 2 2 3 がアノード電極であってもよい。つまり、第 1 素子 2 1 および第 2 素子 2 2 のそれぞれがダイオードである例において、本開示の半導体装置は、カソードコモン接続された回路に限定されず、アノード電極が共通に接続された回路（アノードコモン接続された回路）であってもよいし、2 つのダイオードが直列に接続された回路（一方のダイオードのカソード電極と他方のダイオードのアノード電極とが接続された回路）であってもよい。

[0134] 図 2 2 ～図 2 5 は、第 2 実施形態にかかる半導体装置 A 2 0 を示している。半導体装置 A 2 0 は、半導体装置 A 1 0 と比較して、次の点で異なる。第

1 に、半導体装置 A 2 0 の第 2 素子 2 2 は、ダイオードでなくトランジスタである。第 2 に、半導体装置 A 2 0 は、第 1 導通部 3 1 および第 2 導通部 3 2 の代わりに、導通部 3 3 を備える。第 3 に、半導体装置 A 2 0 は、第 1 接続部材 4 1 B および第 2 接続部材 4 2 B をさらに備える。第 4 に、半導体装置 A 2 0 は、第 4 連結バー 1 9 4 を備えていない。

[0135] 図示された例では、第 2 素子 2 2 は、M O S F E T (Metal-Oxide-Semiconductor Field-Effect Transistor) であるが、この他、バイポーラトランジスタおよび I G B T (Insulated Gate Bipolar Transistor) などであってもよい。なお、図 2 5 の回路図においては、第 2 素子 2 2 の寄生ダイオード成分も図示している。

[0136] 半導体装置 A 2 0 の第 2 素子 2 2 は、図 2 2 および図 2 4 に示すように、主面電極 2 2 1 および裏面電極 2 2 3 の他、主面電極 2 2 2 を有する。

[0137] 主面電極 2 2 2 は、図 2 4 に示すように、主面電極 2 2 1 とともに第 2 主面 2 2 a に配置される。主面電極 2 2 2 には、第 2 素子 2 2 を駆動するための駆動信号が印加される。第 2 素子 2 2 が M O S E F T である例において、主面電極 2 2 2 は、たとえばゲート電極であり、第 2 素子 2 2 を駆動するための駆動信号は、ゲート電圧である。平面視において、主面電極 2 2 2 の面積は、主面電極 2 2 1 の面積よりも小である。主面電極 2 2 1 は、複数の金属めっき層を含む。主面電極 2 2 1 は、ニッケル (N i) めっき層と、当該ニッケルめっき層の上に積層された金 (A u) めっき層を含む。この他、主面電極 2 2 1 は、ニッケルめっき層と、当該ニッケルめっき層の上に積層されたパラジウム (P d) めっき層と、当該パラジウムめっき層の上に積層された金めっき層を含む場合でもよい。

[0138] 本実施形態では、主面電極 2 2 1 には、第 2 素子 2 2 により変換された後の電力に対応する電流が流れ、裏面電極 2 2 3 には、第 2 素子 2 2 により変換される前の電力に対応する電流が流れる。第 2 素子 2 2 が M O S F E T である例において、主面電極 2 2 1 は、たとえばソース電極であり、裏面電極 2 2 3 は、たとえばドレイン電極である。

- [0139] 導通部 33 は、図 22 に示すように、第 1 素子 21 の主面電極 211 と、第 2 素子 22 の主面電極 221 と、第 4 端子リード 171 と、第 5 端子リード 181 とを互いに導通させる。導通部 33 は、金属製の板材である。導通部 33 は、金属クリップである。導通部 33 の組成は、たとえば銅を含む。導通部 33 は、封止樹脂 50 に覆われている。導通部 33 は、4 つの接合部 331, 332, 333, 334 および 3 つの連結部 335, 336, 337 を含む。
- [0140] 接合部 331 は、図 22 および図 23 に示すように、接合層 391 により、第 1 素子 21 の主面電極 211 に接合されている。図示された例では、接合部 331 は、平面視矩形状である。平面視における接合部 331 の面積は、たとえば、平面視における主面電極 211 の面積の 10% 以上 100% 以下である。
- [0141] 接合部 332 は、図 22 ～図 24 に示すように、接合層 392 により、第 2 素子 22 の主面電極 221 に接合されている。図示された例では、接合部 332 は、平面視矩形状である。平面視における接合部 332 の面積は、たとえば、平面視における主面電極 221 の面積の 10% 以上 100% 以下である。
- [0142] 接合部 333 は、図 22 に示すように、接合層 393 により、第 4 端子リード 171 の第 4 インナー部 171A に接合されている。図示された例では、接合部 333 は、平面視矩形状である。
- [0143] 接合部 334 は、図 22 に示すように、接合層 393 により、第 5 端子リード 181 の第 5 インナー部 181A に接合されている。図示された例では、接合部 334 は、平面視矩形状である。
- [0144] 連結部 335 は、図 22 および図 23 に示すように、接合部 331 と接合部 332 とに繋がる。連結部 335 は、平面視において帯状である。連結部 335 は、平面視において、接合部 331 から接合部 332 まで直線状に延びる。連結部 335 のうち、接合部 331 に繋がる側の端部および接合部 332 に繋がる側の端部はそれぞれ、厚さ方向 z 下方に屈曲する。

- [0145] 連結部336は、図22に示すように、接合部331と接合部333とに繋がる。連結部336は、平面視において帯状である。連結部336は、接合部331から接合部333まで直線状に延びる。連結部336のうち、接合部331に繋がる側の端部および接合部333に繋がる側の端部はそれぞれ、厚さ方向z下方に屈曲する。
- [0146] 連結部337は、図22に示すように、接合部331と接合部334とに繋がる。連結部337は、平面視において帯状である。連結部337は、接合部331から接合部334まで直線状に延びる。連結部337のうち、接合部331に繋がる側の端部および接合部334に繋がる側の端部はそれぞれ、厚さ方向z下方に屈曲する。
- [0147] 第1接続部材41Bは、図22に示すように、第2素子22の主面電極222と、第6端子リード172の第6インナー部172Aとに接合されている。これにより、第6端子リード172は、第2素子22の主面電極222に導通する。半導体装置A20の第6アウター部172Bは、たとえば、第2素子22の駆動信号（ゲート電圧）を入力するための実装端子である。
- [0148] 第2接続部材42Bは、図22に示すように、第2素子22の主面電極221と、第7端子リード182の第7インナー部182Aとに接合されている。これにより、第7端子リード182は、第2素子22の主面電極221に導通する。半導体装置A20の第7アウター部182Bは、たとえば、第2素子22の主面電極221に流れる電流（または印加される電圧）を検出するための実装端子である。
- [0149] 半導体装置A20では、先述の通り、第6端子リード172と第7端子リード182とには、異なる電気信号が流れる。つまり、第6端子リード172と第7端子リード182とは、異なる電位となる。このため、先述の通り、半導体装置A20は、第4連結バー194を備えていない。これにより、第6端子リード172と第7端子リード182とは、互いに電氣的に絶縁されている。
- [0150] 以上のように構成された半導体装置A20は、図25に示すように、第1

素子 21 の主面電極 211（アノード電極）と、第 2 素子 22 の主面電極 221（ソース電極）とが電氣的に接続され、且つ、第 1 素子 21 の裏面電極 213（カソード電極）と、第 2 素子 22 の裏面電極 223（ドレイン電極）とが、電氣的に接続されている。つまり、半導体装置 A20 は、ダイオードと MOSFET とが並列に接続された回路構成となる。

[0151] 半導体装置 A20 は、半導体装置 A10 と次の点で共通する。半導体装置 A20 は、第 1 連結バー 191 を備える。したがって、半導体装置 A20 は、タイバーを有効に活用することができる。その他、半導体装置 A20 は、半導体装置 A10 と共通する構成により、半導体装置 A10 と同様の効果を奏する。なお、半導体装置 A20 では、ダイオードと MOSFET とが並列に接続された回路を、1 パッケージ化することができる。

[0152] 図 26～図 28 は、第 3 実施形態にかかる半導体装置 A30 を示している。半導体装置 A30 は、半導体装置 A10 と比較して、次の点で異なる。第 1 に、半導体装置 A30 の第 1 素子 21 は、ダイオードではなくトランジスタである。第 2 に、半導体装置 A30 は、第 1 導通部 31 および第 2 導通部 32 の代わりに、導通部 33 を備える。第 3 に、半導体装置 A30 は、第 1 接続部材 41A および第 2 接続部材 42A をさらに備える。第 4 に、半導体装置 A30 は、第 3 連結バー 193 を備えていない。

[0153] 図示された例では、第 1 素子 21 は、MOSFET である。この構成と異なり、第 1 素子 21 は、バイポーラトランジスタおよび IGBT などであってもよい。なお、図 28 の回路図においては、第 1 素子 21 の寄生ダイオード成分も図示している。

[0154] 半導体装置 A30 の第 1 素子 21 は、図 26 および図 27 に示すように、主面電極 211 および裏面電極 213 の他、主面電極 212 を有する。

[0155] 主面電極 212 は、図 26 および図 27 に示すように、主面電極 211 とともに第 1 主面 21a に配置される。主面電極 212 には、第 1 素子 21 を駆動するための駆動信号が印加される。第 1 素子 21 が MOSFET である例において、主面電極 212 は、たとえばゲート電極であり、第 1 素子 21

を駆動するための駆動信号は、ゲート電圧である。平面視において、主面電極 2 1 2 の面積は、主面電極 2 1 1 の面積よりも小である。主面電極 2 1 1 は、複数の金属めっき層を含む。主面電極 2 1 1 は、ニッケル（Ni）めっき層と、当該ニッケルめっき層の上に積層された金（Au）めっき層を含む。この他、主面電極 2 2 1 は、ニッケルめっき層と、当該ニッケルめっき層の上に積層されたパラジウム（Pd）めっき層と、当該パラジウムめっき層の上に積層された金めっき層を含む場合でもよい。

[0156] 本実施形態では、主面電極 2 1 1 には、第 1 素子 2 1 により変換された後の電力に対応する電流が流れ、裏面電極 2 1 3 には、第 1 素子 2 1 により変換される前の電力に対応する電流が流れる。第 1 素子 2 1 が MOSFET である例において、主面電極 2 1 1 は、たとえばソース電極であり、裏面電極 2 1 3 は、たとえばドレイン電極である。

[0157] 半導体装置 A 3 0 の導通部 3 3 は、図 2 6 に示すように、第 1 素子 2 1 の主面電極 2 1 1 と、第 2 素子 2 2 の主面電極 2 2 1 と、第 6 端子リード 1 7 2 と、第 7 端子リード 1 8 2 とを互いに導通させる。図 2 6 に示すように、当該導通部 3 3 では、接合部 3 3 3 は、接合層 3 9 4 により、第 6 端子リード 1 7 2 の第 6 インナー部 1 7 2 A に接合され、接合部 3 3 4 は、接合層 3 9 4 により、第 7 端子リード 1 8 2 の第 7 インナー部 1 8 2 A に接合されている。

[0158] 第 1 接続部材 4 1 A は、図 2 6 に示すように、第 1 素子 2 1 の主面電極 2 1 2 と、第 4 端子リード 1 7 1 の第 4 インナー部 1 7 1 A とに接合されている。これにより、第 4 端子リード 1 7 1 は、第 1 素子 2 1 の主面電極 2 1 2 に導通する。半導体装置 A 3 0 の第 4 アウター部 1 7 1 B は、第 1 素子 2 1 の駆動信号（ゲート電圧）を入力するための実装端子である。

[0159] 第 2 接続部材 4 2 A は、図 2 6 に示すように、第 1 素子 2 1 の主面電極 2 1 1 と、第 5 端子リード 1 8 1 の第 5 インナー部 1 8 1 A とに接合されている。これにより、第 5 端子リード 1 8 1 は、第 1 素子 2 1 の主面電極 2 1 1 に導通する。半導体装置 A 3 0 の第 5 アウター部 1 8 1 B は、第 1 素子 2 1

の主面電極 2 1 1 に流れる電流（または印加される電圧）を検出するための実装端子である。

[0160] 半導体装置 A 3 0 では、先述の通り、第 4 端子リード 1 7 1 と第 5 端子リード 1 8 1 とには、異なる電気信号が流れる。つまり、第 4 端子リード 1 7 1 と第 5 端子リード 1 8 1 とは、異なる電位となる。このため、先述の通り、半導体装置 A 3 0 は、第 3 連結バー 1 9 3 を備えていない。これにより、第 4 端子リード 1 7 1 と第 5 端子リード 1 8 1 とは、互いに電氣的に絶縁されている。

[0161] 以上のように構成された半導体装置 A 3 0 は、図 2 8 に示すように、第 1 素子 2 1 の主面電極 2 1 1（ソース電極）と、第 2 素子 2 2 の主面電極 2 2 1（アノード電極）とが電氣的に接続され、且つ、第 1 素子 2 1 の裏面電極 2 1 3（ドレイン電極）と、第 2 素子 2 2 の裏面電極 2 2 3（カソード電極）とが、電氣的に接続されている。つまり、半導体装置 A 3 0 は、半導体装置 A 2 0 と同様に、ダイオードと MOS F E T とが並列に接続された回路構成となる。

[0162] 半導体装置 A 3 0 は、半導体装置 A 1 0 と次の点で共通する。半導体装置 A 3 0 は、第 1 連結バー 1 9 1 を備える。したがって、半導体装置 A 3 0 は、タイバーを有効に活用することができる。その他、半導体装置 A 3 0 は、各半導体装置 A 1 0、A 2 0 と共通する構成により、半導体装置 A 1 0 と同様の効果を奏する。なお、半導体装置 A 3 0 では、半導体装置 A 2 0 と同様に、ダイオードと MOS F E T とが並列に接続された回路を、1 パッケージ化することができる。

[0163] 図 2 9 および図 3 0 は、第 4 実施形態にかかる半導体装置 A 4 0 を示している。半導体装置 A 4 0 は、半導体装置 A 1 0 と比較して、次の点で異なる。第 1 に、半導体装置 A 4 0 の第 1 素子 2 1 および第 2 素子 2 2 はそれぞれ、ダイオードではなくトランジスタである。第 2 に、半導体装置 A 4 0 は、第 1 導通部 3 1 および第 2 導通部 3 2 のいずれも備えず、一对の第 1 接続部材 4 1 A、4 1 B および一对の第 2 接続部材 4 2 A、4 2 B を備える。第 3

に、半導体装置A40は、第3連結バー193および第4連結バー194のいずれも備えていない。

[0164] 図示された例では、第1素子21および第2素子22はそれぞれ、MOSFETである。この構成と異なり、第1素子21および第2素子22はそれぞれ、バイポーラトランジスタおよびIGBTなどであってもよい。なお、図30の回路図においては、第1素子21および第2素子22の各寄生ダイオード成分も図示している。

[0165] 半導体装置A40の第5アウター部181Bには、第1素子21により変換された後の電力に対応する電流が流れる。第1素子21がMOSFETである例において、半導体装置A40の第5アウター部181Bは、第1素子21のソース電極に導通する実装端子である。このため、第2接続部材42Aには、第1接続部材41Aよりも、相対的に大きな電流が流れる。したがって、図29から理解されるように、第2接続部材42Aは、第1接続部材41Aよりも線径の太いワイヤを用いることが好ましい。あるいは、第2接続部材42Aは、ボンディングワイヤではなく金属クリップを用いることが好ましい。

[0166] 半導体装置A40の第7アウター部182Bには、第2素子22により変換された後の電力に対応する電流が流れる。第2素子22がMOSFETである例において、半導体装置A40の第7アウター部182Bは、第2素子22のソース電極に導通する実装端子である。このため、第2接続部材42Bには、第1接続部材41Bよりも、相対的に大きな電流が流れる。したがって、図29から理解されるように、第2接続部材42Bは、第1接続部材41Bよりも線径の太いワイヤを用いることが好ましい。あるいは、第2接続部材42Bは、ボンディングワイヤではなく金属クリップを用いることが好ましい。

[0167] 以上のように構成された半導体装置A40は、図30に示すように、第1素子21の裏面電極213（ドレイン電極）と、第2素子22の裏面電極223（ドレイン電極）とが、電氣的に接続されている。つまり、半導体装置

A40は、2つのMOSFETのドレイン電極が共通に接続された回路（ドレインコモン接続された回路）を構成する。

[0168] 半導体装置A40は、半導体装置A10と次の点で共通する。半導体装置A40は、第1連結バー191を備える。したがって、半導体装置A40は、タイバーを有効に活用することができる。その他、半導体装置A40は、各半導体装置A10、A20、A30と共通する構成により、半導体装置A10と同様の効果を奏する。なお、半導体装置A40では、第1素子21および第2素子22がそれぞれMOSFETであり、裏面電極213および裏面電極223がそれぞれドレイン電極である構成において、2つのMOSFETがドレインコモン接続された回路を、1パッケージ化することができる。

[0169] 上記半導体装置A10、A20、A30、A40から理解されるように、本開示の半導体装置は、第1素子21と第2素子22と組み合わせにより、3種類の回路（2つのMOSFETがドレインコモン接続された回路、MOSFETとダイオードとが並列接続された回路、および、2つのダイオードがカソードコモン（またはアノードコモン）接続された回路）を構成できる。一方で、各端子リード13および封止樹脂50の構成は、各半導体装置A10、A20、A30、A40で共通する。したがって、本開示の半導体装置は、パッケージの外観が略同じまま、3種類の回路のいずれかを構成することが可能である。また、本開示の半導体装置は、第1素子21および第2素子22の各々がトランジスタであるかダイオードであるかで異なっているが、各端子リード13および封止樹脂50の構成をそのまま活用できる。これにより、本開示の半導体装置は、先述の3種類の回路のいずれであっても、パッケージ構造を共通化することができるので、生産性の向上において、好ましい。さらに、本開示の半導体装置は、タイバーの切断部分を調整することで、第1連結バー191、第2連結バー192、第3連結バー193および第4連結バー194を適宜形成することができるので、タイバーを切断するまでの工程において、一部共通化を図ることができる。

[0170] 図31は、第4実施形態の第1変形例にかかる半導体装置A41を示している。半導体装置A41は、半導体装置A40と比較して、次の点で異なる。それは、半導体装置A41は、導通部34をさらに備える。

[0171] 導通部34は、第1素子21の主面電極211と第2素子22の主面電極221とを互いに導通させる。これにより、第1素子21の主面電極211（ソース電極）と、第2素子22の主面電極221（ソース電極）とが、封止樹脂50の内方で導通する。図31に示すように、導通部34は、平面視において帯状である。導通部34の一端は、第1素子21の主面電極211に接合され、導通部34の他端は、第2素子22の主面電極221に接合される。

[0172] 半導体装置A41は、半導体装置A40と次の構成で共通する。すなわち、半導体装置A41においても、第1連結バー191は、第1端子リード14と第2端子リード15とに一体的に繋がっている。したがって、半導体装置A41は、タイバーを有効に利用することができる。その他、半導体装置A41は、半導体装置A40と共通する構成により、半導体装置A40と同様の効果を奏する。

[0173] 半導体装置A41では、第1素子21の主面電極211と第2素子22の主面電極221とが、導通部34を介して電氣的に接続されている。したがって、半導体装置A41は、2つのMOSFETが並列に接続された回路を、1パッケージ化することができる。

[0174] 図32は、第4実施形態の第2変形例にかかる半導体装置A42を示している。半導体装置A42は、半導体装置A40と比較して、次の点で異なる。第1に、半導体装置A42の封止樹脂50は、互いに離間する第1樹脂部材50Aおよび第2樹脂部材50Bを含む。第2に、第1端子リード14が第1ダイパッド10Aに繋がり、第2端子リード15が第2端子リード15に繋がる。第3に、複数の端子リード13は、第3端子リード16を含んでいない。

[0175] 第1樹脂部材50Aと第2樹脂部材50Bとは、第2方向xに沿って配置

される。第1樹脂部材50Aは、第1ダイパッド10Aおよび第1素子21を覆う。第2樹脂部材50Bは、第2ダイパッド10Bおよび第2素子22を覆う。第1樹脂部材50Aは、側面55Aを含み、第2樹脂部材50Bは、側面55Bを含む。側面55Aおよび側面55Bはそれぞれ、第1方向yの一方側を向く。この例では、第1アウター部14B、第4端子リード171および第5端子リード181はそれぞれ、第1樹脂部材50Aの側面55Aから突き出している。また、第2アウター部15B、第6端子リード172および第7端子リード182はそれぞれ、第2樹脂部材50Bの側面55Bから突き出している。本変形例では、側面55Aおよび側面55Bが、特許請求の範囲に記載の「樹脂側面」の一例である。

[0176] 半導体装置A42では、第1端子リード14は、第1ダイパッド10Aに繋がっている。この構成では、第1アウター部14Bは、第1インナー部14Aおよび第1ダイパッド10Aを介して、第1素子21の裏面電極213（ドレイン電極）に導通する。また、半導体装置A42では、第2端子リード15は、第2ダイパッド10Bに繋がっている。この構成では、第2アウター部15Bは、第2インナー部15Aおよび第2ダイパッド10Bを介して、第2素子22の裏面電極223（ドレイン電極）に導通する。

[0177] 半導体装置A42は、半導体装置A40と次の構成で共通する。すなわち、半導体装置A42においても、第1連結バー191は、第1端子リード14と第2端子リード15とに一体的に繋がっている。したがって、半導体装置A42は、タイバーを有効に利用することができる。その他、半導体装置A42は、各半導体装置A40、A41と共通する構成により、各半導体装置A40、A41と同様の効果を奏する。

[0178] 本変形例から理解されるように、本開示の半導体装置において、封止樹脂50は、第1素子21を覆う第1樹脂部材50Aと、第2素子22を覆う第2樹脂部材50Bとに、分離されていてもよい。このような構成においては、2つのパッケージが、第1連結バー191によって連結させることができる。

[0179] 図33は、第4実施形態の第3変形例にかかる半導体装置A43を示している。半導体装置A43は、半導体装置A42と比較して、次の点で異なる。第1に、第1ダイパッド10Aには、第1端子リード14ではなく第5端子リード181が繋がる。第2に、第2ダイパッド10Bには、第2端子リード15ではなく第7端子リード182が繋がる。

[0180] 半導体装置A43では、第5端子リード181は、第1ダイパッド10Aに繋がっている。この構成では、第5アウター部181Bは、第5インナー部181Aおよび第1ダイパッド10Aを介して、第1素子21の裏面電極213（ドレイン電極）に導通する。また、半導体装置A43では、第7端子リード182は、第2ダイパッド10Bに繋がっている。この構成では、第7アウター部182Bは、第7インナー部182Aおよび第2ダイパッド10Bを介して、第2素子22の裏面電極223（ドレイン電極）に導通する。

[0181] 半導体装置A43では、第1インナー部14Aは、第2接続部材42Aを介して、第1素子21の主面電極211（ソース電極）に導通する。また、第2インナー部15Aは、第2接続部材42Bを介して、第2素子22の主面電極221（ソース電極）に導通する。したがって、第1アウター部14Bと第2アウター部15Bとが第1連結バー191によって連結されているので、半導体装置A43は、第1素子21の主面電極211と第2素子22の主面電極221とが電氣的に接続されている。

[0182] 半導体装置A43は、半導体装置A42と次の構成で共通する。すなわち、半導体装置A43においても、第1連結バー191は、第1端子リード14と第2端子リード15とに一体的に繋がっている。したがって、半導体装置A43は、タイバーを有効に利用することができる。その他、半導体装置A43は、各半導体装置A40～42と共通する構成により、各半導体装置A40～42と同様の効果を奏する。なお、半導体装置A43は、2つのMOSFETがソースコモン接続された回路（ソース電極が共通に接続された回路）を、1パッケージ化することができる。

[0183] 本開示の半導体装置において、半導体素子 20 は、第 1 素子 21 および第 2 素子 22 の両方を含む構成に限定されず、第 1 素子 21 および第 2 素子 22 のいずれか一方のみを含む構成でもよい。つまり、半導体素子 20 は、第 1 素子 21 のみで構成されていてもよいし、第 2 素子 22 のみで構成されていてもよい。この例では、第 1 ダイパッド 10A と第 2 ダイパッド 10B とが互いに繋がり、一体的に形成されていてもよい。また、この例では、複数の端子リード 13 のいずれかは、半導体素子 20 に導通しないノンコネクタ端子であってもよい。

[0184] 本開示の半導体装置において、半導体素子 20 は、1 つの第 1 素子 21 を含む構成に限定されず、複数の第 1 素子 21 を含む構成でもよい。複数の第 1 素子 21 は、いずれも第 1 ダイパッド 10A に搭載される。同様に、半導体素子 20 は、1 つの第 2 素子 22 を含む構成に限定されず、複数の第 2 素子 22 を含む構成でもよい。複数の第 2 素子 22 は、いずれも第 2 ダイパッド 10B に搭載される。

[0185] 本開示の半導体装置は、上記第 1 実施形態ないし上記第 4 実施形態（これらの変形例も含む）で例示した TO（Transistor Outline）パッケージと異なる他の TO パッケージに対して、適用することも可能である。具体的には、第 1 実施形態ないし第 4 実施形態にかかる各半導体装置 A10, A20, A30, A40 は、TO-247 と呼ばれるパッケージ構造を拡張したものであるが、TO-220、TO-252、TO263 などと呼ばれる他のパッケージ構造を拡張したものでもよい。つまり、本開示の半導体装置は、従来の TO パッケージと類似の外観を持ったまま、半導体素子 20（第 1 素子 21 および第 2 素子 22）を 1 つの封止樹脂 50 によりパッケージすることを可能にする。

[0186] 本開示にかかる半導体装置は、上記した実施形態に限定されるものではない。本開示の半導体装置の各部の具体的な構成は、種々に設計変更自在である。本開示は、以下の付記に記載した実施形態を含む。

付記 1.

半導体素子と、

第 1 方向の一方を向く樹脂側面を有し、且つ前記半導体素子を覆う封止樹脂と、

前記樹脂側面から前記第 1 方向の前記一方に突き出した第 1 アウター部を含む第 1 端子リードと、

前記樹脂側面から前記第 1 方向の前記一方に突き出した第 2 アウター部を含む第 2 端子リードと、

前記封止樹脂から離れた第 1 連結バーと、
を備え、

前記第 1 アウター部と前記第 2 アウター部とは、前記第 1 方向に直交する第 2 方向に互いに隣接し、

前記第 1 連結バーは、前記第 2 方向において前記第 1 アウター部と前記第 2 アウター部とに挟まれ、且つ前記第 1 アウター部および前記第 2 アウター部に一体的に繋がっており、

前記第 1 アウター部は、前記樹脂側面から延びる第 1 基端部と、前記第 1 基端部から延びる第 1 先端部とを含み、

前記第 2 アウター部は、前記樹脂側面から延びる第 2 基端部と、前記第 2 基端部から延びる第 2 先端部とを含み、

前記第 1 連結バーは、前記第 1 基端部と前記第 2 基端部とに繋がる、半導体装置。

付記 2.

前記半導体素子は、第 1 素子と第 2 素子とを含む、付記 1 に記載の半導体装置。

付記 3.

前記第 1 素子は、トランジスタまたはダイオードのいずれかであり、

前記第 2 素子は、トランジスタまたはダイオードのいずれかである、付記 2 に記載の半導体装置。

付記 4.

前記封止樹脂は、前記第 1 素子および前記第 2 素子の両方を覆う、付記 2 または付記 3 に記載の半導体装置。

付記 5.

前記樹脂側面から前記第 1 方向の前記一方に突き出した第 3 アウター部を含む第 3 端子リードをさらに備え、

前記第 2 アウター部は、前記第 1 アウター部に対して前記第 2 方向の一方側に隣接し、

前記第 3 アウター部は、前記第 1 アウター部に対して前記第 2 方向の他方側に隣接する、付記 2 ないし付記 4 のいずれかに記載の半導体装置。

付記 6.

前記封止樹脂から離れた第 2 連結バーをさらに備え、

前記第 2 連結バーは、前記第 2 方向において前記第 2 アウター部と前記第 3 アウター部とに挟まれ、且つ前記第 2 アウター部および前記第 3 アウター部に一体的に繋がっている、付記 5 に記載の半導体装置。

付記 7.

前記第 3 アウター部は、前記樹脂側面から延びる第 3 基端部と、前記第 3 基端部から延びる第 3 先端部とを含み、

前記第 2 連結バーは、前記第 1 基端部と前記第 3 基端部とに繋がる、付記 6 に記載の半導体装置。

付記 8.

前記第 1 連結バーと前記第 2 連結バーとは、前記第 2 方向に見て互いに重なる、付記 6 または付記 7 に記載の半導体装置。

付記 9.

前記第 1 端子リードは、前記封止樹脂に覆われた第 1 インナー部を含み、

前記第 2 端子リードは、前記封止樹脂に覆われた第 2 インナー部を含み、

前記第 3 端子リードは、前記封止樹脂に覆われた第 3 インナー部を含み、

前記第 2 インナー部は、前記第 2 アウター部に繋がり、且つ前記第 2 アウター部を介することなく前記第 1 素子に導通し、

前記第3インナー部は、前記第3アウター部に繋がり、且つ前記第3アウター部を介することなく前記第2素子に導通し、

前記第1インナー部は、前記第1アウター部に繋がり、且つ前記第1アウター部を介して前記第1素子および前記第2素子の各々に導通する、付記5ないし付記8のいずれかに記載の半導体装置。

付記10.

前記樹脂側面から前記第1方向の前記一方に突き出した第4アウター部を含む第4端子リードと、

前記樹脂側面から前記第1方向の前記一方に突き出した第5アウター部を含む第5端子リードと、をさらに備え、

前記第4アウター部および前記第5アウター部の各々は、前記第2アウター部に対して、前記第2方向の前記一方側に位置する、付記5ないし付記9のいずれかに記載の半導体装置。

付記11.

前記封止樹脂から離れた第3連結バーをさらに備え、

前記第3連結バーは、前記第2方向において前記第4アウター部と前記第5アウター部とに挟まれ、且つ前記第4アウター部および前記第5アウター部に一体的に繋がっている、付記10に記載の半導体装置。

付記12.

前記第4アウター部は、前記樹脂側面から延びる第4基端部と、前記第4基端部から延びる第4先端部とを含み、

前記第5アウター部は、前記樹脂側面から延びる第5基端部と、前記第5基端部から延びる第5先端部とを含み、

前記第3連結バーは、前記第4基端部と前記第5基端部とに繋がる、付記11に記載の半導体装置。

付記13.

前記第4端子リードは、前記封止樹脂に覆われた第4インナー部を含み、

前記第5端子リードは、前記封止樹脂に覆われた第5インナー部を含み、

前記第４インナー部は、前記第４アウター部に繋がり、且つ前記第４アウター部を介することなく前記第１素子に導通し、

前記第５インナー部は、前記第５アウター部に繋がり、且つ前記第５アウター部を介することなく前記第１素子に導通する、付記１０ないし付記１２のいずれかに記載の半導体装置。

付記１４．

前記樹脂側面から前記第１方向の前記一方に突き出した第６アウター部を含む第６端子リードと、

前記樹脂側面から前記第１方向の前記一方に突き出した第７アウター部を含む第７端子リードと、をさらに備え、

前記第６アウター部および前記第７アウター部の各々は、前記第３アウター部に対して、前記第２方向の前記他方側に位置する、付記１０ないし付記１３のいずれかに記載の半導体装置。

付記１５．

前記封止樹脂から離れた第４連結バーをさらに備え、

前記第４連結バーは、前記第２方向において前記第６アウター部と前記第７アウター部とに挟まれ、且つ前記第６アウター部および前記第７アウター部に一体的に繋がっている、付記１４に記載の半導体装置。

付記１６．

前記第６アウター部は、前記樹脂側面から延びる第６基端部と、前記第６基端部から延びる第６先端部とを含み、

前記第７アウター部は、前記樹脂側面から延びる第７基端部と、前記第７基端部から延びる第７先端部とを含み、

前記第４連結バーは、前記第６基端部と前記第７基端部とに繋がる、付記１５に記載の半導体装置。

付記１７．

前記第６端子リードは、前記封止樹脂に覆われた第６インナー部を含み、

前記第７端子リードは、前記封止樹脂に覆われた第７インナー部を含み、

前記第 6 インナー部は、前記第 6 アウター部に繋がり、且つ前記第 6 アウター部を介することなく前記第 2 素子に導通し、

前記第 7 インナー部は、前記第 7 アウター部に繋がり、且つ前記第 7 アウター部を介することなく前記第 2 素子に導通する、付記 14 ないし付記 16 のいずれかに記載の半導体装置。

付記 18.

前記第 2 端子リードは、前記封止樹脂に覆われた第 1 ダイパッドを含み、前記第 1 ダイパッドには、前記第 1 素子が搭載されており、

前記第 3 端子リードは、前記封止樹脂に覆われた第 2 ダイパッドを含み、前記第 2 ダイパッドには、前記第 2 素子が搭載されている、付記 5 ないし付記 17 のいずれかに記載の半導体装置。

付記 19.

前記第 1 ダイパッドと前記第 2 ダイパッドとは、前記第 2 方向に配列されている、付記 18 に記載の半導体装置。

符号の説明

[0187] A10～A13, A20, A30, A40～A43 : 半導体装置

10A : 第 1 ダイパッド 10B : 第 2 ダイパッド

101 : 主面 102 : 裏面

109 : 痕跡 111 : 第 1 端面

112 : 第 2 端面 113 : 第 3 端面

114 : 第 4 端面 121 : 第 1 隅部端面

122 : 第 2 隅部端面 123 : 第 3 隅部端面

124 : 第 4 隅部端面 13 : 端子リード

14 : 第 1 端子リード 14A : 第 1 インナー部

14B : 第 1 アウター部 141 : 第 1 基端部

142 : 第 1 先端部 15 : 第 2 端子リード

15A : 第 2 インナー部 15B : 第 2 アウター部

151 : 第 2 基端部 152 : 第 2 先端部

1 6 : 第 3 端子リード 1 6 A : 第 3 インナー部
1 6 B : 第 3 アウター部 1 6 1 : 第 3 基端部
1 6 2 : 第 3 先端部 1 7 1 : 第 4 端子リード
1 7 1 A : 第 4 インナー部 1 7 1 B : 第 4 アウター部
1 7 1 1 : 第 4 基端部 1 7 1 2 : 第 4 先端部
1 7 2 : 第 6 端子リード 1 7 2 A : 第 6 インナー部
1 7 2 B : 第 6 アウター部 1 7 2 1 : 第 6 基端部
1 7 2 2 : 第 6 先端部 1 8 1 : 第 5 端子リード
1 8 1 A : 第 5 インナー部 1 8 1 B : 第 5 アウター部
1 8 1 1 : 第 5 基端部 1 8 1 2 : 第 5 先端部
1 8 2 : 第 7 端子リード 1 8 2 A : 第 7 インナー部
1 8 2 B : 第 7 アウター部 1 8 2 1 : 第 7 基端部
1 8 2 2 : 第 7 先端部 1 9 1 : 第 1 連結バー
1 9 2 : 第 2 連結バー 1 9 3 : 第 3 連結バー
1 9 4 : 第 4 連結バー 2 0 : 半導体素子
2 1 : 第 1 素子 2 1 a : 第 1 主面
2 1 b : 第 1 裏面 2 1 1, 2 1 2 : 主面電極
2 1 3 : 裏面電極 2 2 : 第 2 素子
2 2 a : 第 2 主面 2 2 b : 第 2 裏面
2 2 1, 2 2 2 : 主面電極 2 2 3 : 裏面電極
2 3 1, 2 3 2 : ダイボンディング層 3 1 : 第 1 導通部
3 1 1, 3 1 2, 3 1 3 : 接合部 3 1 4, 3 1 5, 3 1 6 : 連結部
3 1 6 a, 3 1 6 b : 帯状部 3 2 : 第 2 導通部
3 2 1, 3 2 2, 3 2 3 : 接合部 3 2 4, 3 2 5, 3 2 6 : 連結部
3 2 6 a, 3 2 6 b : 帯状部 3 3 : 導通部
3 3 1, 3 3 2, 3 3 3, 3 3 4 : 接合部
3 3 5, 3 3 6, 3 3 7 : 連結部 3 4 : 導通部
3 9 1, 3 9 2, 3 9 3, 3 9 4 : 接合層

4 1 A, 4 1 B : 第 1 接続部材 4 2 A, 4 2 B : 第 2 接続部材
5 0 : 封止樹脂 5 0 A : 第 1 樹脂部材
5 0 B : 第 2 樹脂部材 5 1 : 樹脂主面
5 2 : 樹脂裏面 5 3 : 第 1 側面
5 4 : 第 2 側面 5 5 : 第 3 側面
5 5 A : 側面 5 5 B : 側面
5 6 : 凹部 5 7 : 溝部
5 8 1 : 凹部 5 8 2 : 凹部
5 8 9 : 痕跡 9 9 : タイバー

請求の範囲

- [請求項1] 半導体素子と、
- 第1方向の一方を向く樹脂側面を有し、且つ前記半導体素子を覆う封止樹脂と、
- 前記樹脂側面から前記第1方向の前記一方に突き出した第1アウター部を含む第1端子リードと、
- 前記樹脂側面から前記第1方向の前記一方に突き出した第2アウター部を含む第2端子リードと、
- 前記封止樹脂から離れた第1連結バーと、
- を備え、
- 前記第1アウター部と前記第2アウター部とは、前記第1方向に直交する第2方向に互いに隣接し、
- 前記第1連結バーは、前記第2方向において前記第1アウター部と前記第2アウター部とに挟まれ、且つ前記第1アウター部および前記第2アウター部に一体的に繋がっており、
- 前記第1アウター部は、前記樹脂側面から延びる第1基端部と、前記第1基端部から延びる第1先端部とを含み、
- 前記第2アウター部は、前記樹脂側面から延びる第2基端部と、前記第2基端部から延びる第2先端部とを含み、
- 前記第1連結バーは、前記第1基端部と前記第2基端部とに繋がる、半導体装置。
- [請求項2] 前記半導体素子は、第1素子と第2素子とを含む、請求項1に記載の半導体装置。
- [請求項3] 前記第1素子は、トランジスタまたはダイオードのいずれかであり、
- 、
- 前記第2素子は、トランジスタまたはダイオードのいずれかである、請求項2に記載の半導体装置。
- [請求項4] 前記封止樹脂は、前記第1素子および前記第2素子の両方を覆う、

請求項 2 または請求項 3 に記載の半導体装置。

[請求項5] 前記樹脂側面から前記第 1 方向の前記一方に突き出した第 3 アウター部を含む第 3 端子リードをさらに備え、

前記第 2 アウター部は、前記第 1 アウター部に対して前記第 2 方向の一方側に隣接し、

前記第 3 アウター部は、前記第 1 アウター部に対して前記第 2 方向の他方側に隣接する、請求項 2 ないし請求項 4 のいずれかに記載の半導体装置。

[請求項6] 前記封止樹脂から離れた第 2 連結バーをさらに備え、

前記第 2 連結バーは、前記第 2 方向において前記第 2 アウター部と前記第 3 アウター部とに挟まれ、且つ前記第 2 アウター部および前記第 3 アウター部に一体的に繋がっている、請求項 5 に記載の半導体装置。

[請求項7] 前記第 3 アウター部は、前記樹脂側面から延びる第 3 基端部と、前記第 3 基端部から延びる第 3 先端部とを含み、

前記第 2 連結バーは、前記第 1 基端部と前記第 3 基端部とに繋がる、請求項 6 に記載の半導体装置。

[請求項8] 前記第 1 連結バーと前記第 2 連結バーとは、前記第 2 方向に見て互いに重なる、請求項 6 または請求項 7 に記載の半導体装置。

[請求項9] 前記第 1 端子リードは、前記封止樹脂に覆われた第 1 インナー部を含み、

前記第 2 端子リードは、前記封止樹脂に覆われた第 2 インナー部を含み、

前記第 3 端子リードは、前記封止樹脂に覆われた第 3 インナー部を含み、

前記第 2 インナー部は、前記第 2 アウター部に繋がり、且つ前記第 2 アウター部を介することなく前記第 1 素子に導通し、

前記第 3 インナー部は、前記第 3 アウター部に繋がり、且つ前記第

3 アウター部を介することなく前記第2素子に導通し、

前記第1インナー部は、前記第1アウター部に繋がり、且つ前記第1アウター部を介して前記第1素子および前記第2素子の各々に導通する、請求項5ないし請求項8のいずれかに記載の半導体装置。

[請求項10] 前記樹脂側面から前記第1方向の前記一方に突き出した第4アウター部を含む第4端子リードと、

前記樹脂側面から前記第1方向の前記一方に突き出した第5アウター部を含む第5端子リードと、をさらに備え、

前記第4アウター部および前記第5アウター部の各々は、前記第2アウター部に対して、前記第2方向の前記一方側に位置する、請求項5ないし請求項9のいずれかに記載の半導体装置。

[請求項11] 前記封止樹脂から離れた第3連結バーをさらに備え、

前記第3連結バーは、前記第2方向において前記第4アウター部と前記第5アウター部とに挟まれ、且つ前記第4アウター部および前記第5アウター部に一体的に繋がっている、請求項10に記載の半導体装置。

[請求項12] 前記第4アウター部は、前記樹脂側面から延びる第4基端部と、前記第4基端部から延びる第4先端部とを含み、

前記第5アウター部は、前記樹脂側面から延びる第5基端部と、前記第5基端部から延びる第5先端部とを含み、

前記第3連結バーは、前記第4基端部と前記第5基端部とに繋がる、請求項11に記載の半導体装置。

[請求項13] 前記第4端子リードは、前記封止樹脂に覆われた第4インナー部を含み、

前記第5端子リードは、前記封止樹脂に覆われた第5インナー部を含み、

前記第4インナー部は、前記第4アウター部に繋がり、且つ前記第4アウター部を介することなく前記第1素子に導通し、

前記第5インナー部は、前記第5アウター部に繋がり、且つ前記第5アウター部を介することなく前記第1素子に導通する、請求項10ないし請求項12のいずれかに記載の半導体装置。

[請求項14] 前記樹脂側面から前記第1方向の前記一方に突き出した第6アウター部を含む第6端子リードと、

前記樹脂側面から前記第1方向の前記一方に突き出した第7アウター部を含む第7端子リードと、をさらに備え、

前記第6アウター部および前記第7アウター部の各々は、前記第3アウター部に対して、前記第2方向の前記他方側に位置する、請求項10ないし請求項13のいずれかに記載の半導体装置。

[請求項15] 前記封止樹脂から離れた第4連結バーをさらに備え、

前記第4連結バーは、前記第2方向において前記第6アウター部と前記第7アウター部とに挟まれ、且つ前記第6アウター部および前記第7アウター部に一体的に繋がっている、請求項14に記載の半導体装置。

[請求項16] 前記第6アウター部は、前記樹脂側面から延びる第6基端部と、前記第6基端部から延びる第6先端部とを含み、

前記第7アウター部は、前記樹脂側面から延びる第7基端部と、前記第7基端部から延びる第7先端部とを含み、

前記第4連結バーは、前記第6基端部と前記第7基端部とに繋がる、請求項15に記載の半導体装置。

[請求項17] 前記第6端子リードは、前記封止樹脂に覆われた第6インナー部を含み、

前記第7端子リードは、前記封止樹脂に覆われた第7インナー部を含み、

前記第6インナー部は、前記第6アウター部に繋がり、且つ前記第6アウター部を介することなく前記第2素子に導通し、

前記第7インナー部は、前記第7アウター部に繋がり、且つ前記第

7 アウター部を介することなく前記第2素子に導通する、請求項14ないし請求項16のいずれかに記載の半導体装置。

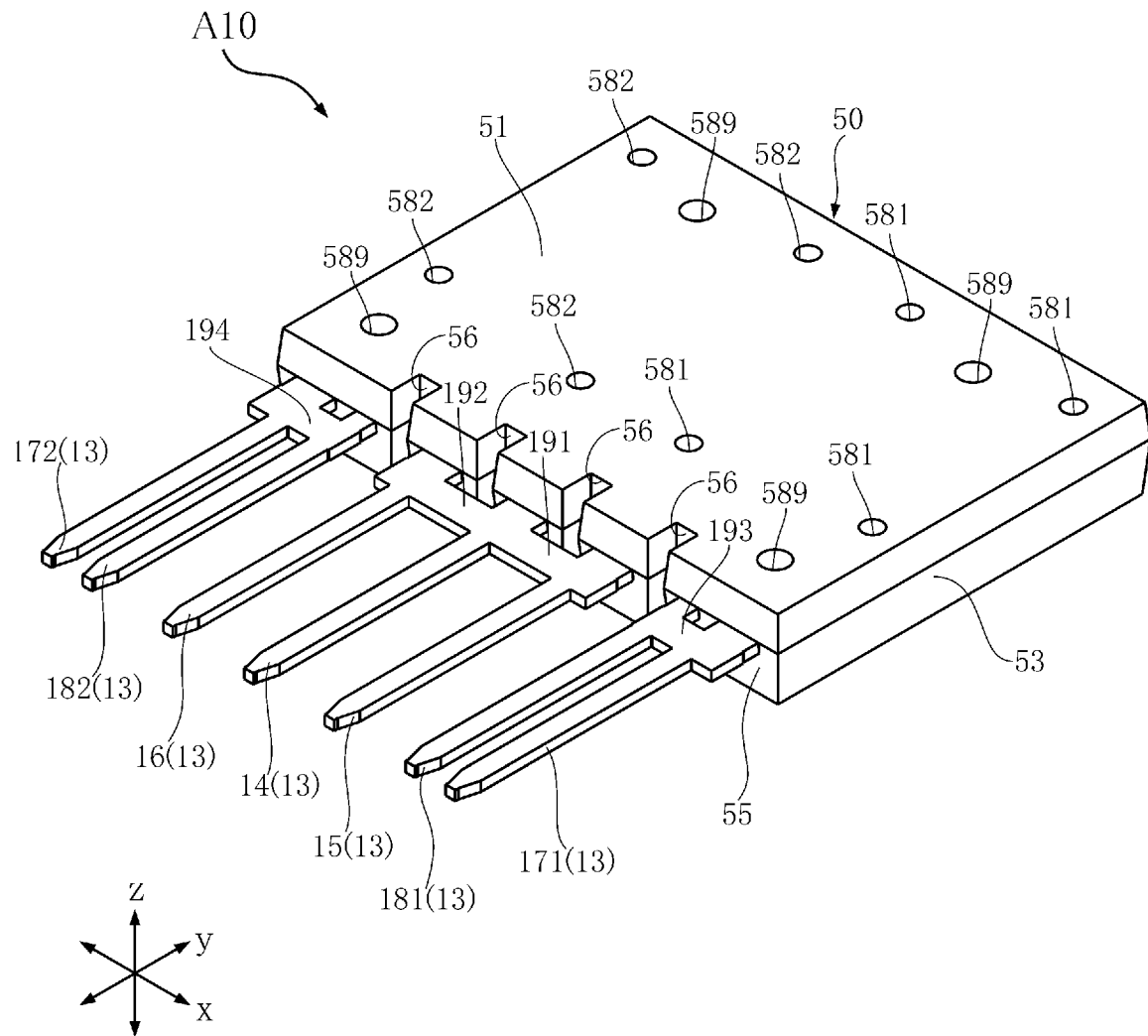
[請求項18] 前記第2端子リードは、前記封止樹脂に覆われた第1ダイパッドを含み、

前記第1ダイパッドには、前記第1素子が搭載されており、

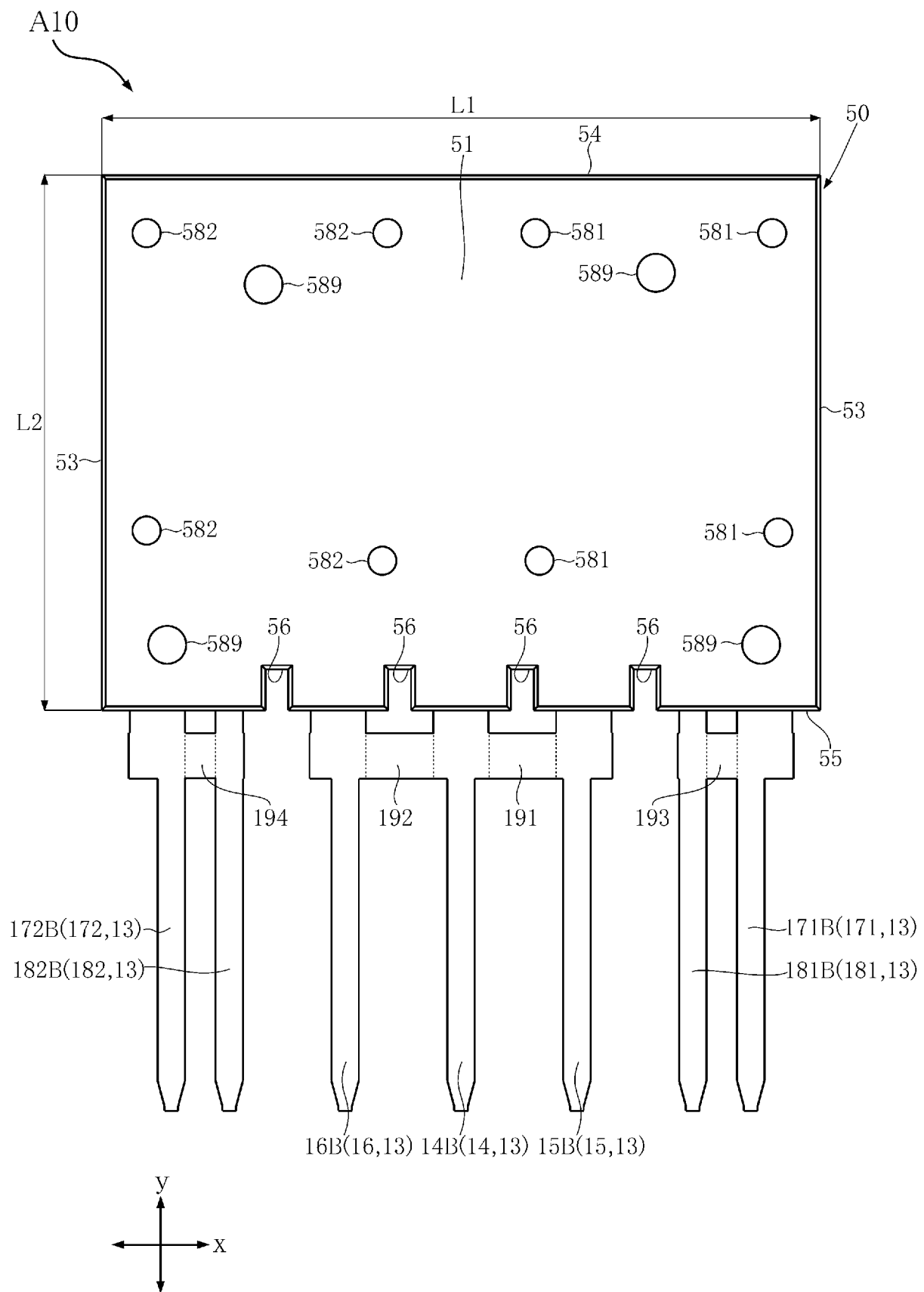
前記第3端子リードは、前記封止樹脂に覆われた第2ダイパッドを含み、

前記第2ダイパッドには、前記第2素子が搭載されている、請求項5ないし請求項17のいずれかに記載の半導体装置。

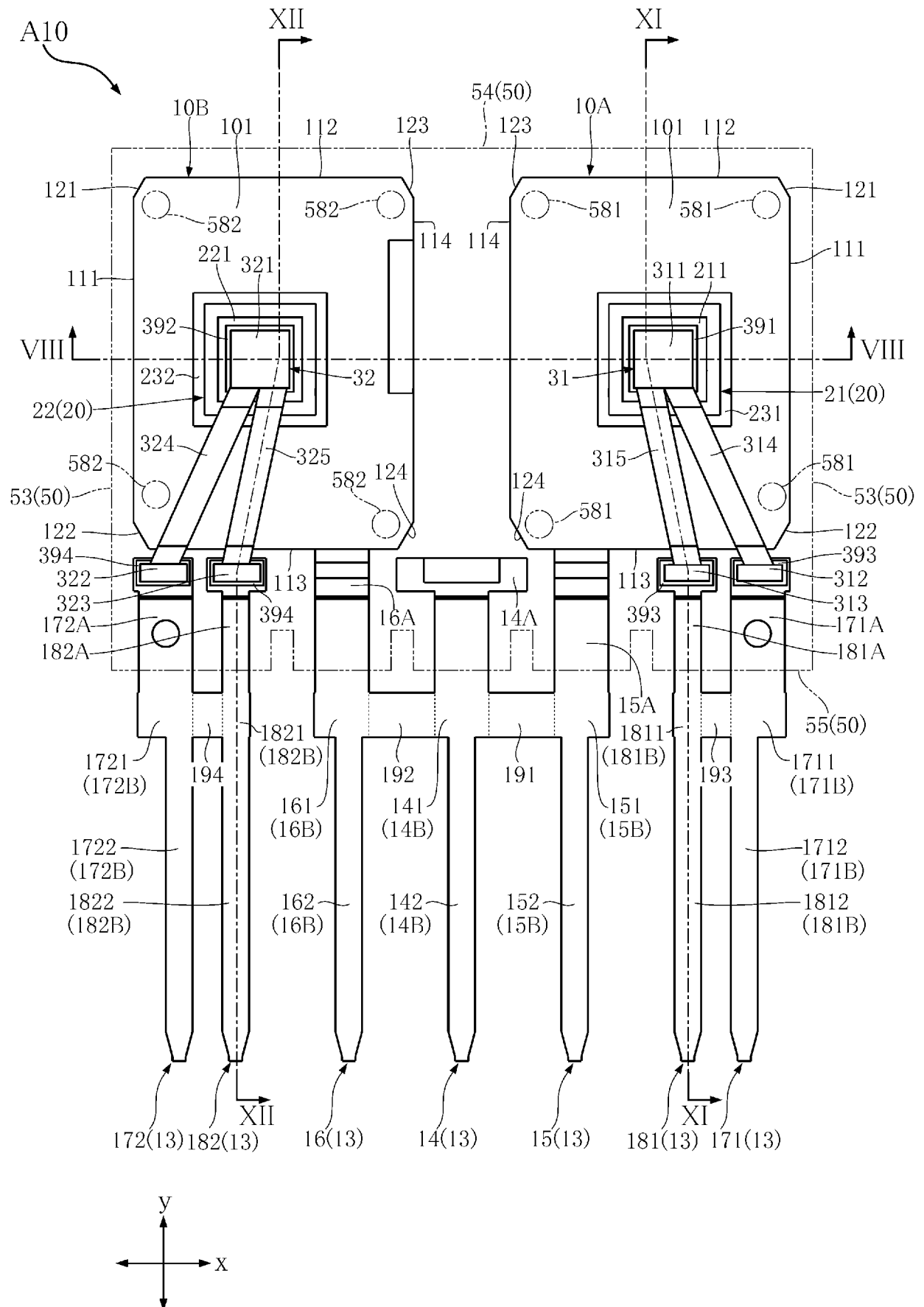
[請求項19] 前記第1ダイパッドと前記第2ダイパッドとは、前記第2方向に配列されている、請求項18に記載の半導体装置。

[図1]
FIG.1

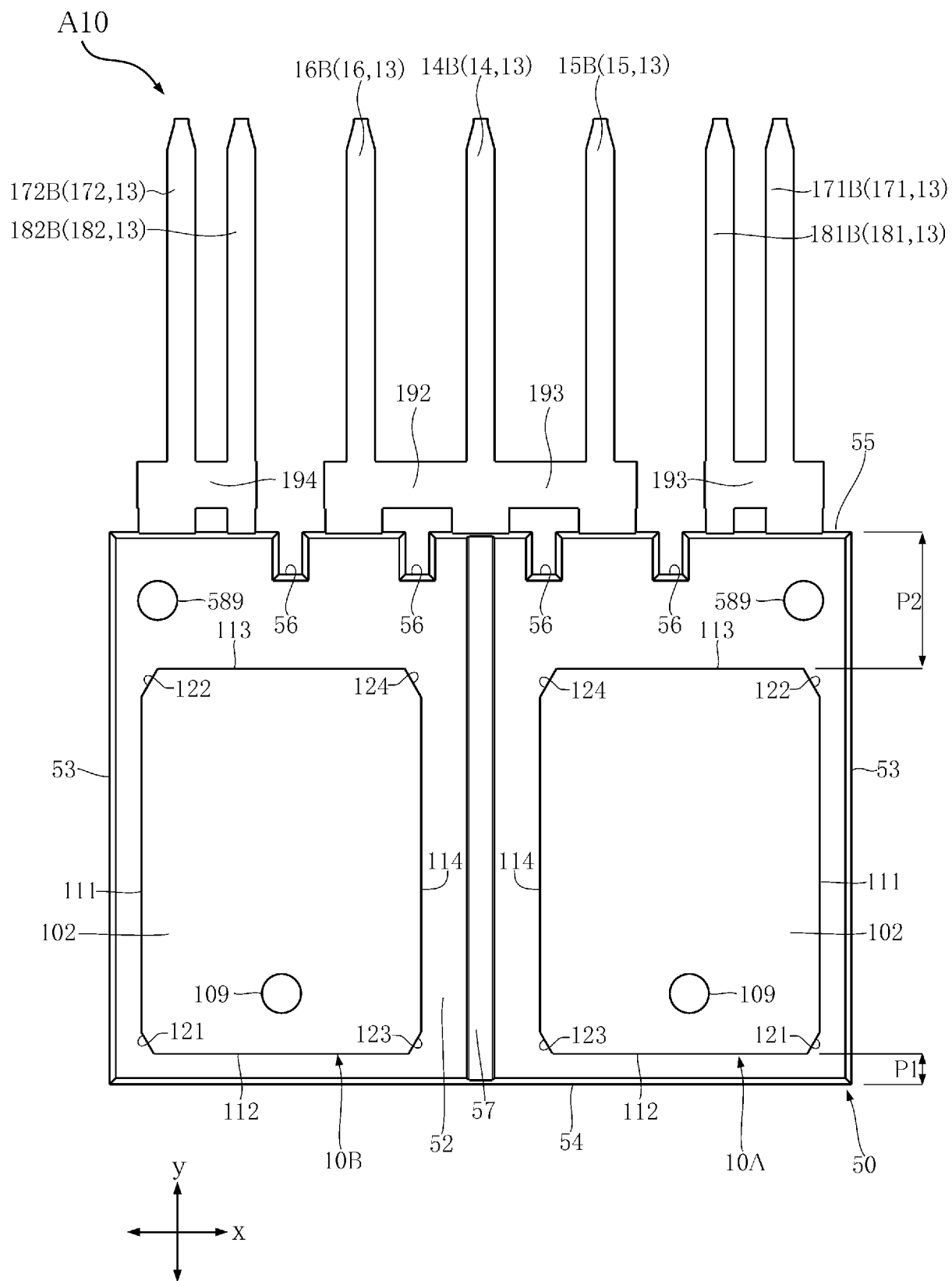
[図2]
FIG.2



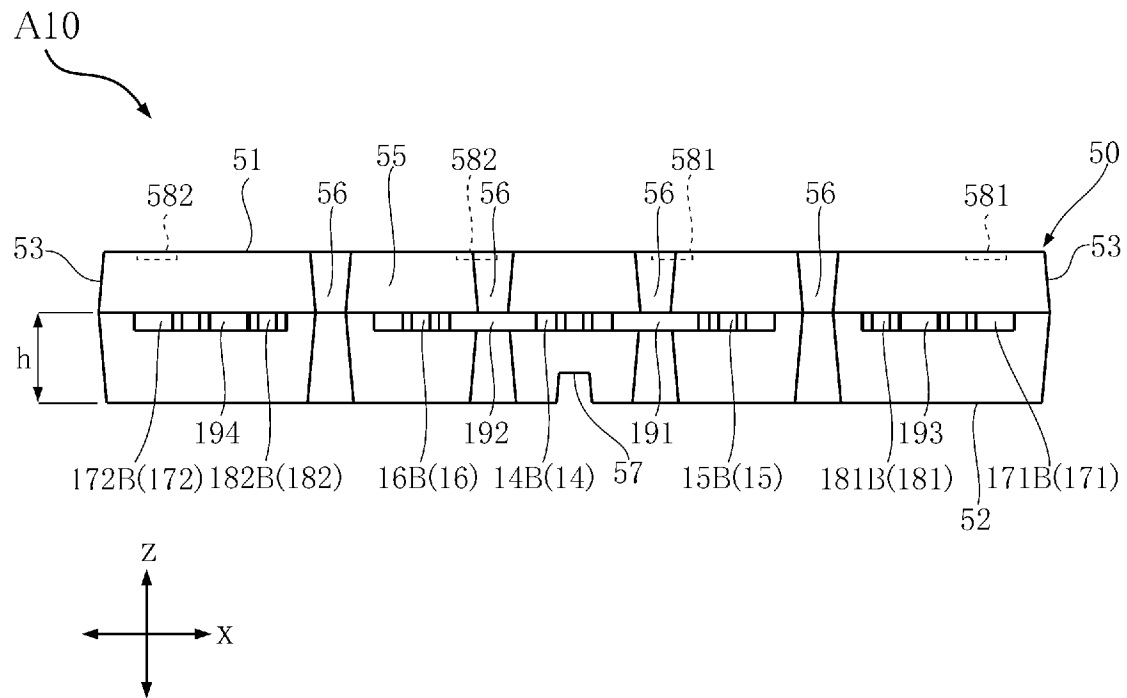
[図3]
FIG.3



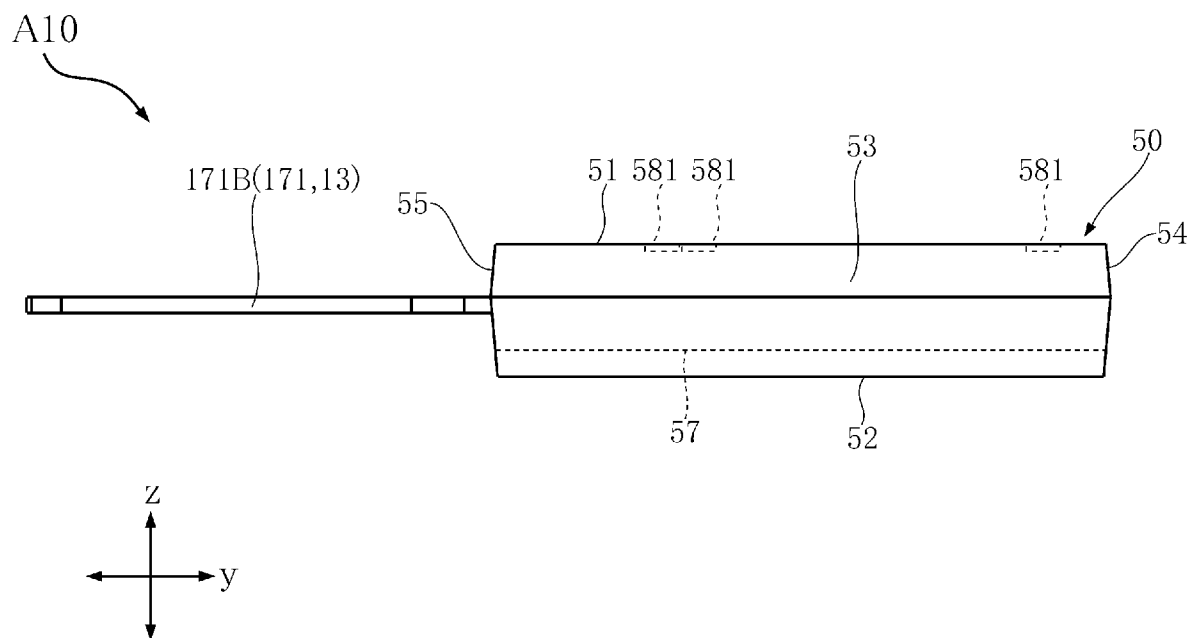
[図4]
FIG.4



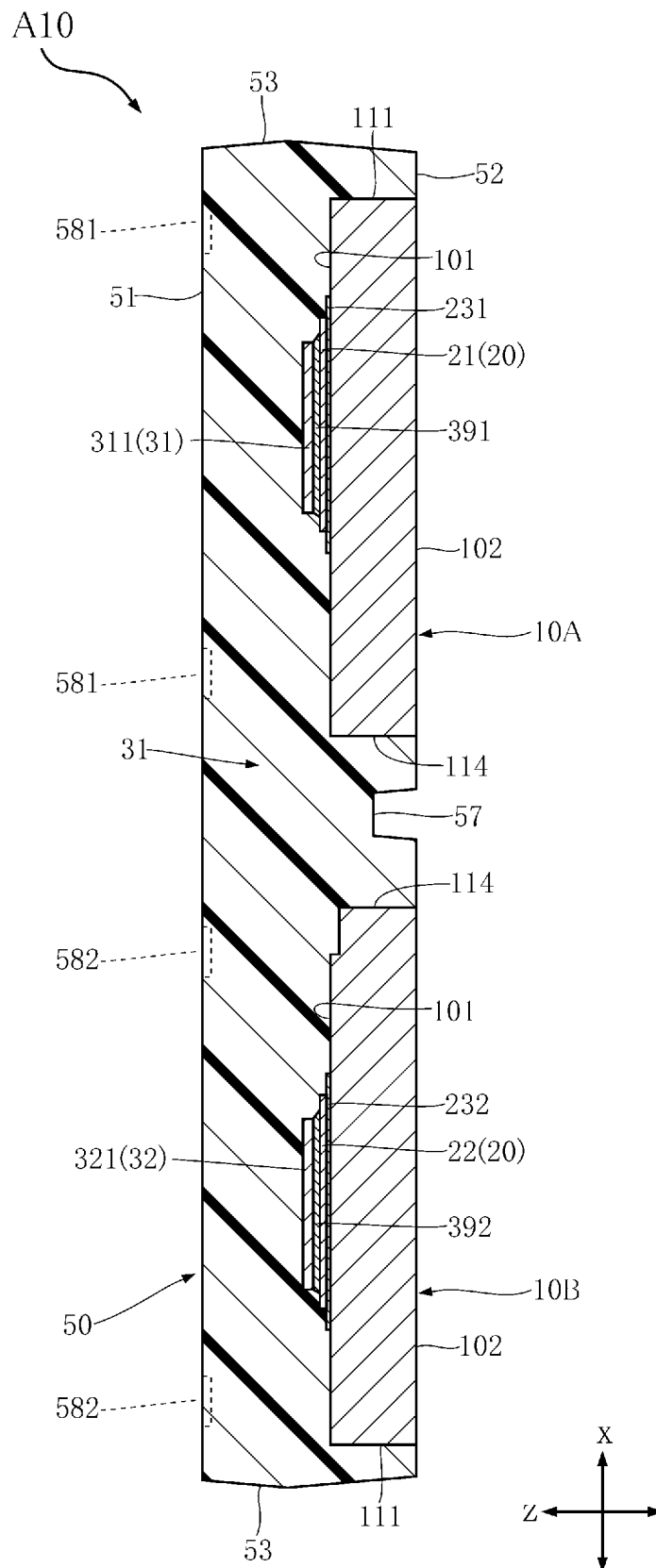
[図5]
FIG.5



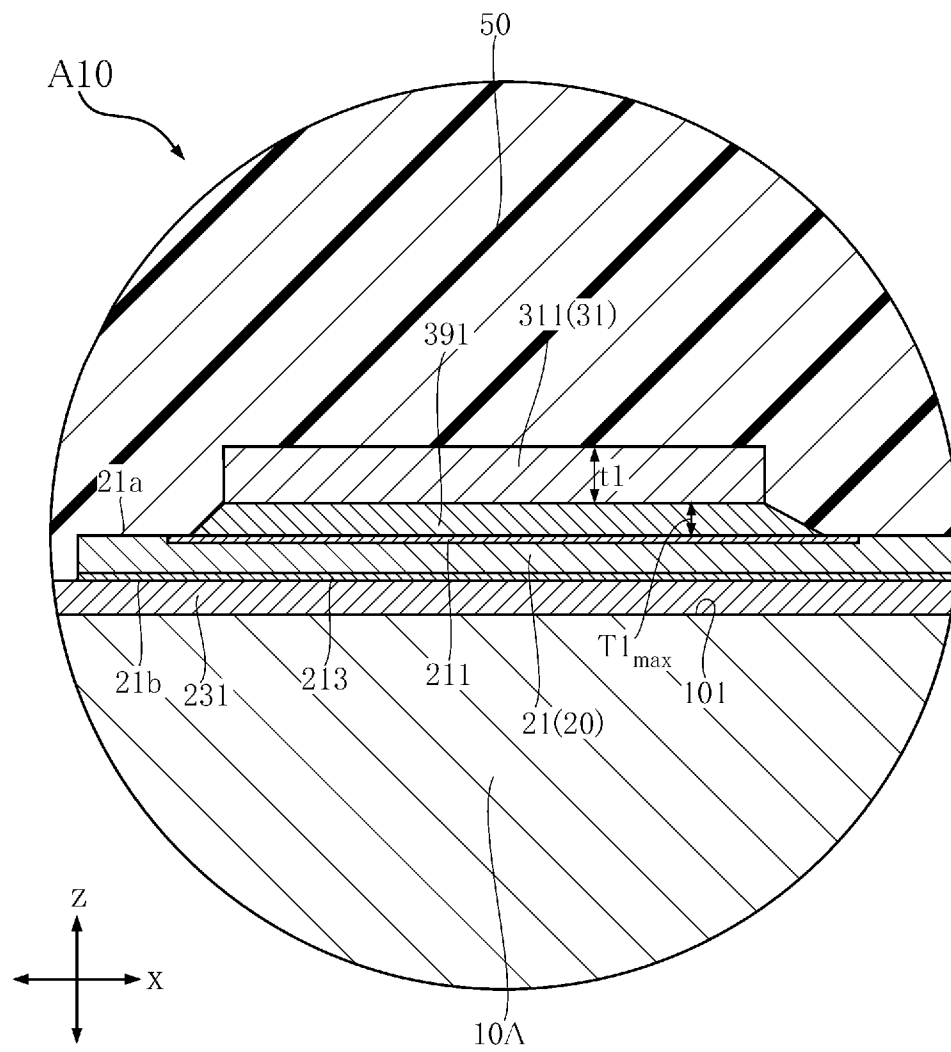
[図6]
FIG.6



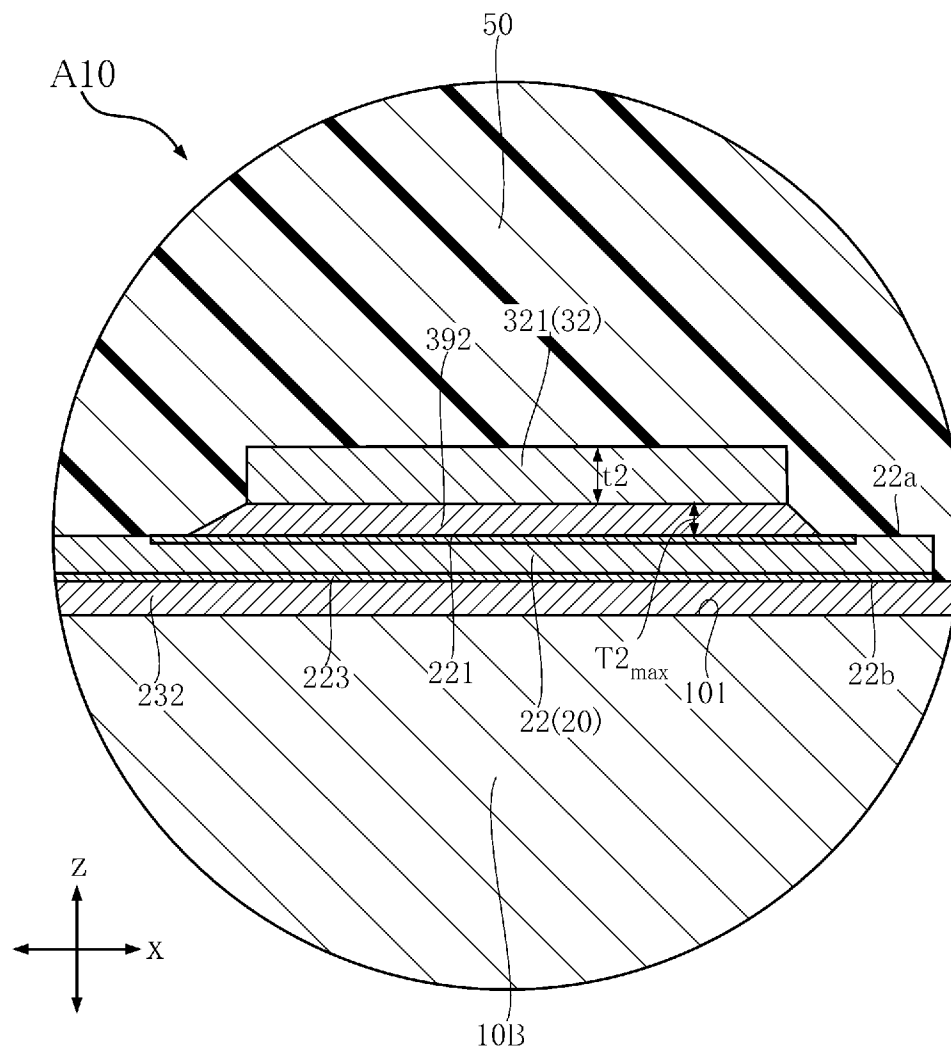
[図8]
FIG.8



[図9]
FIG.9

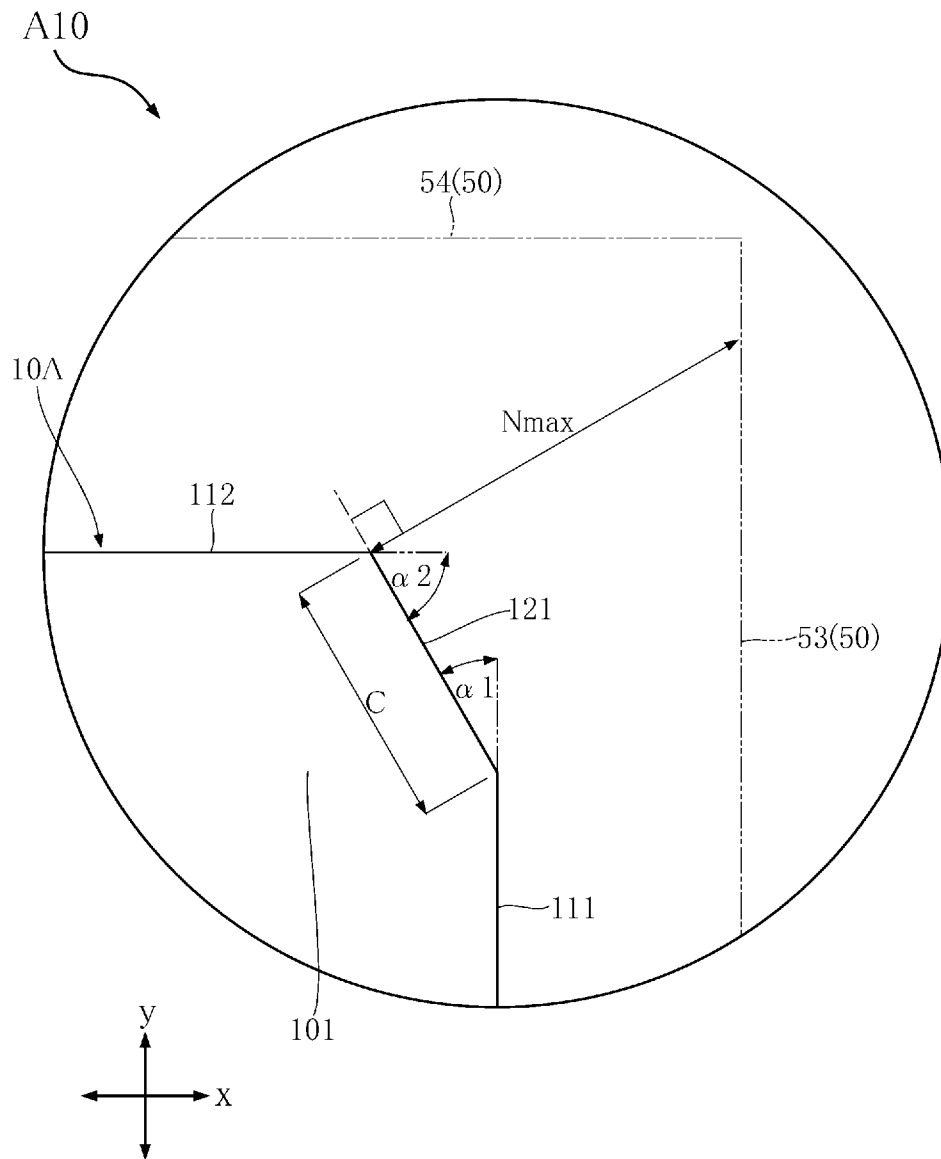


[図10]
FIG.10

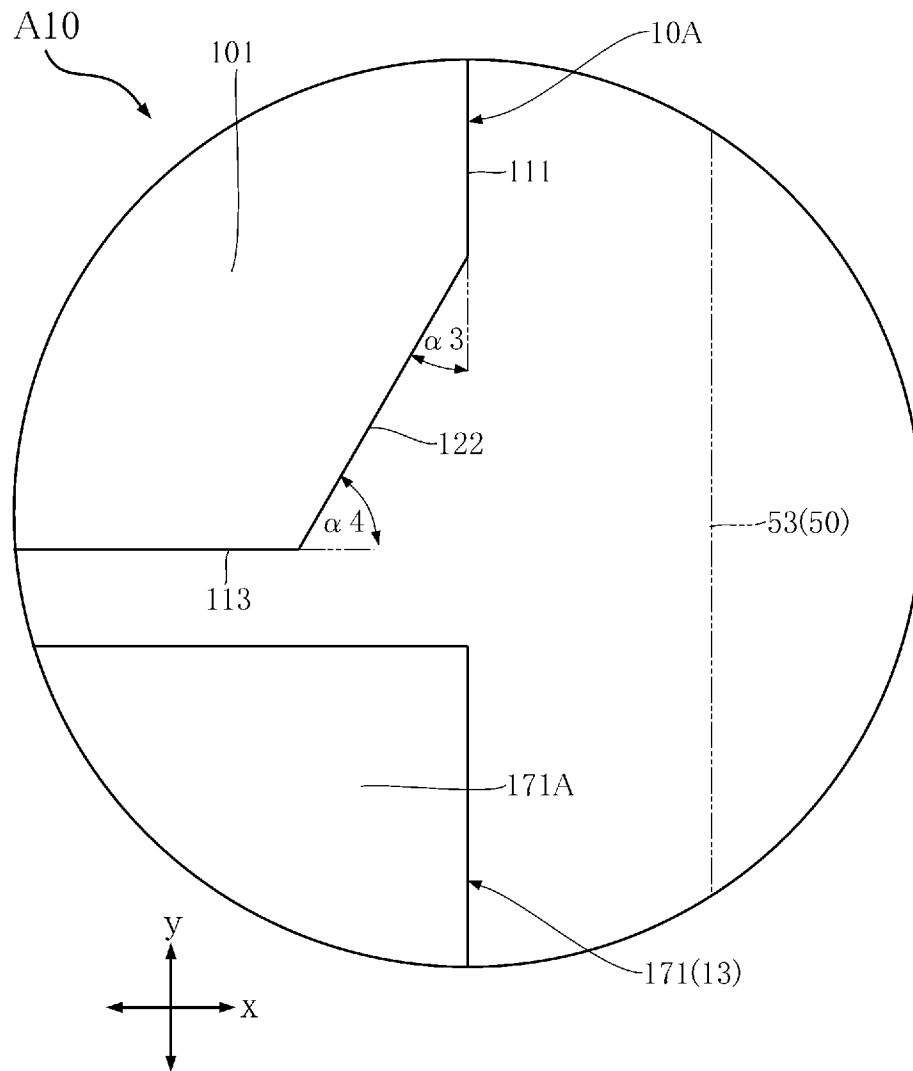


[illegible]

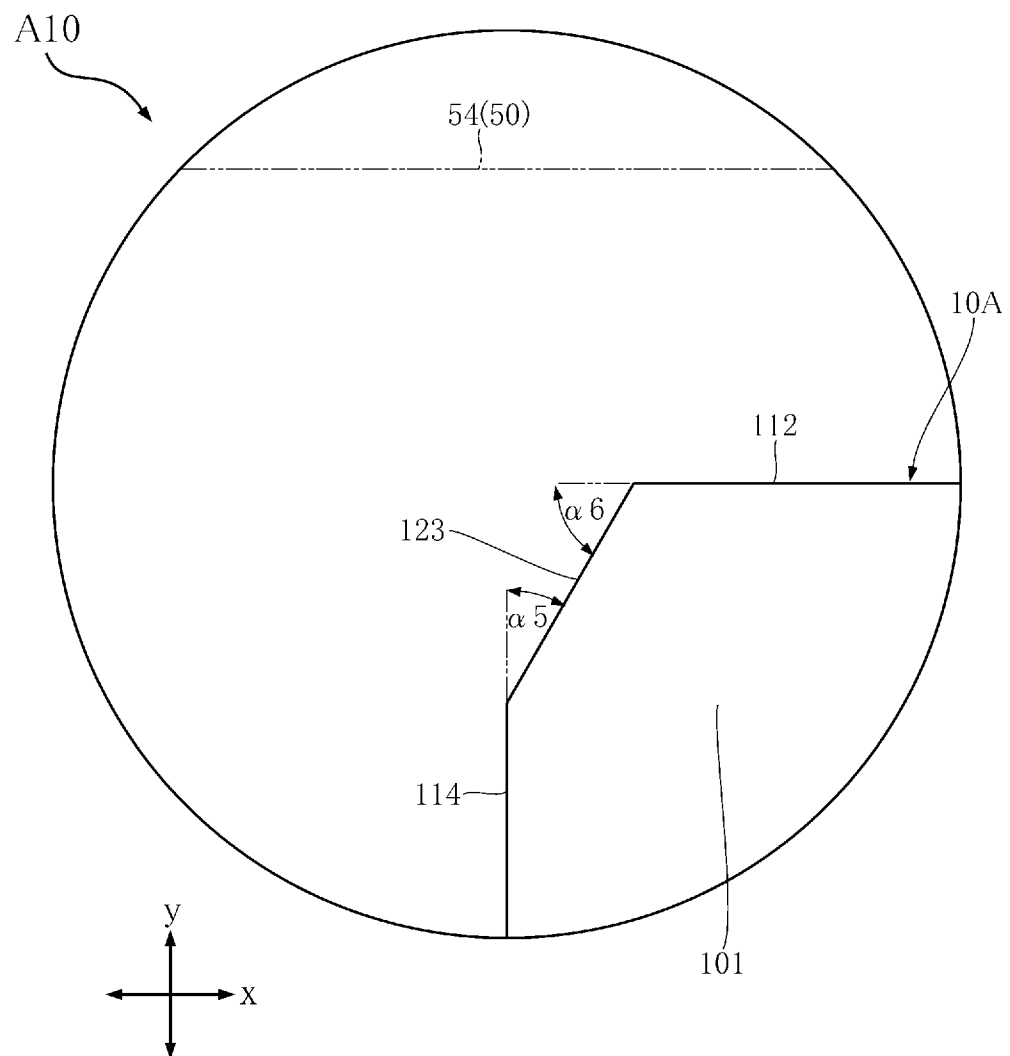
[図13]
FIG.13



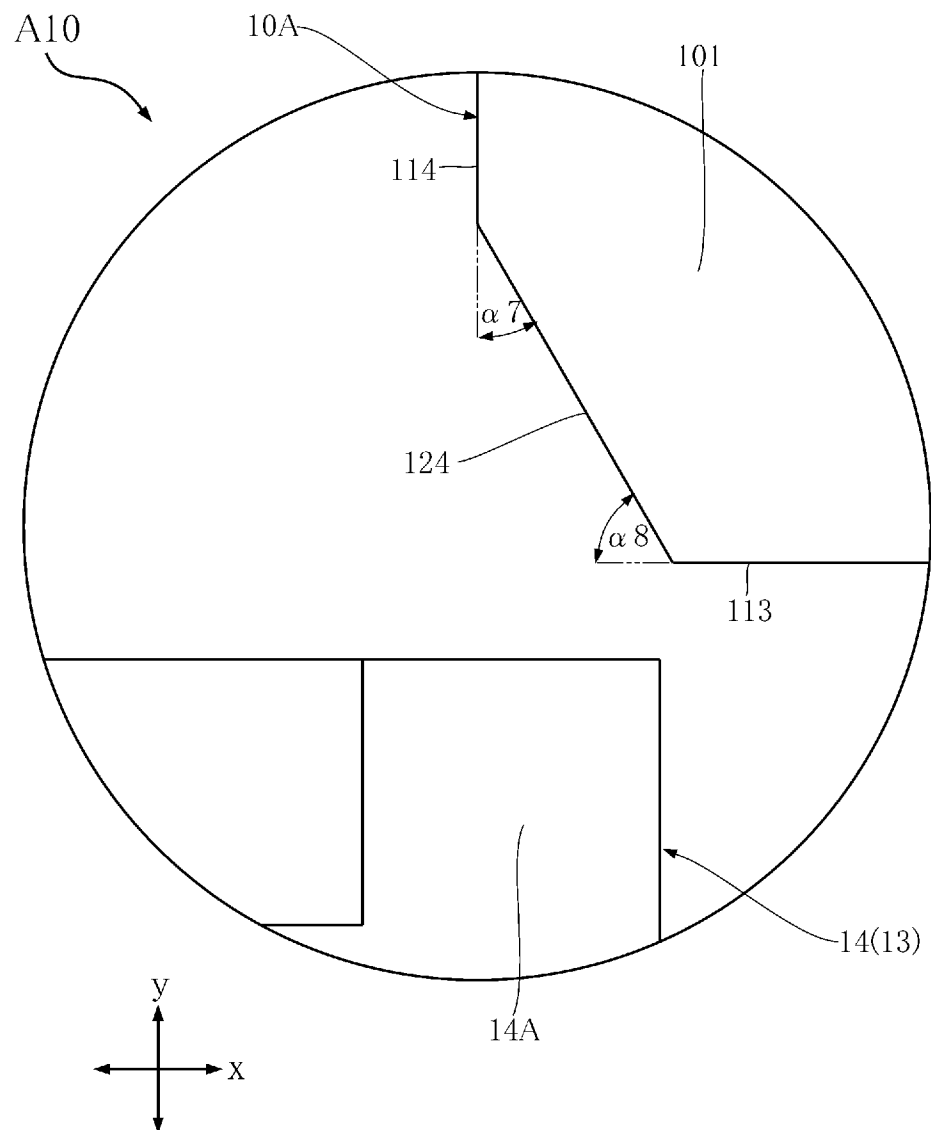
[図14]
FIG.14



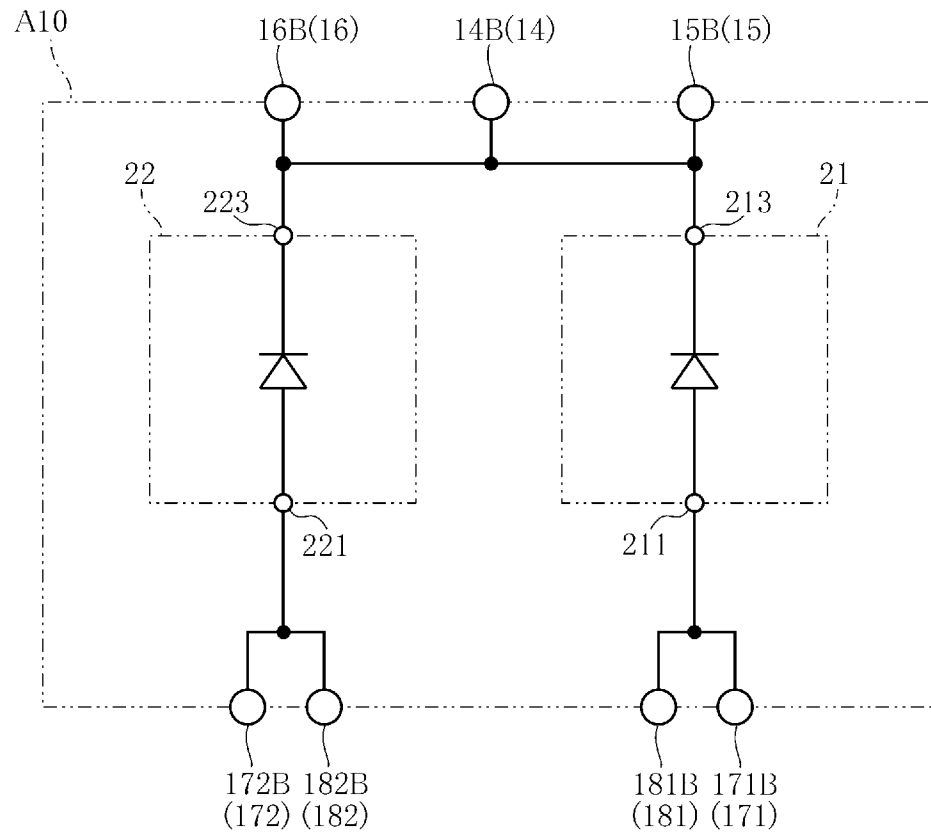
[図15]
FIG.15



[図16]
FIG.16



[図17]
FIG.17



[図18]

FIG.18

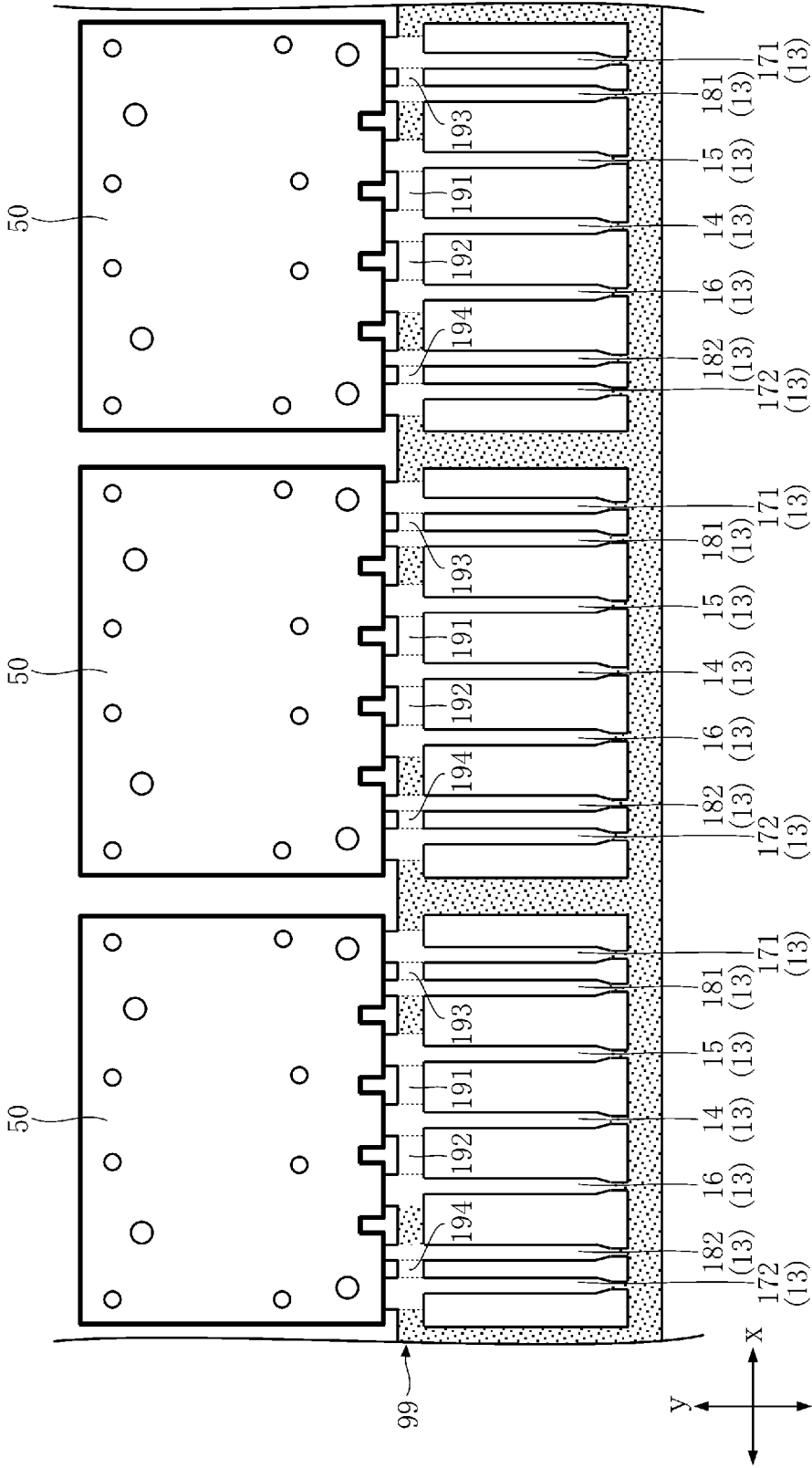
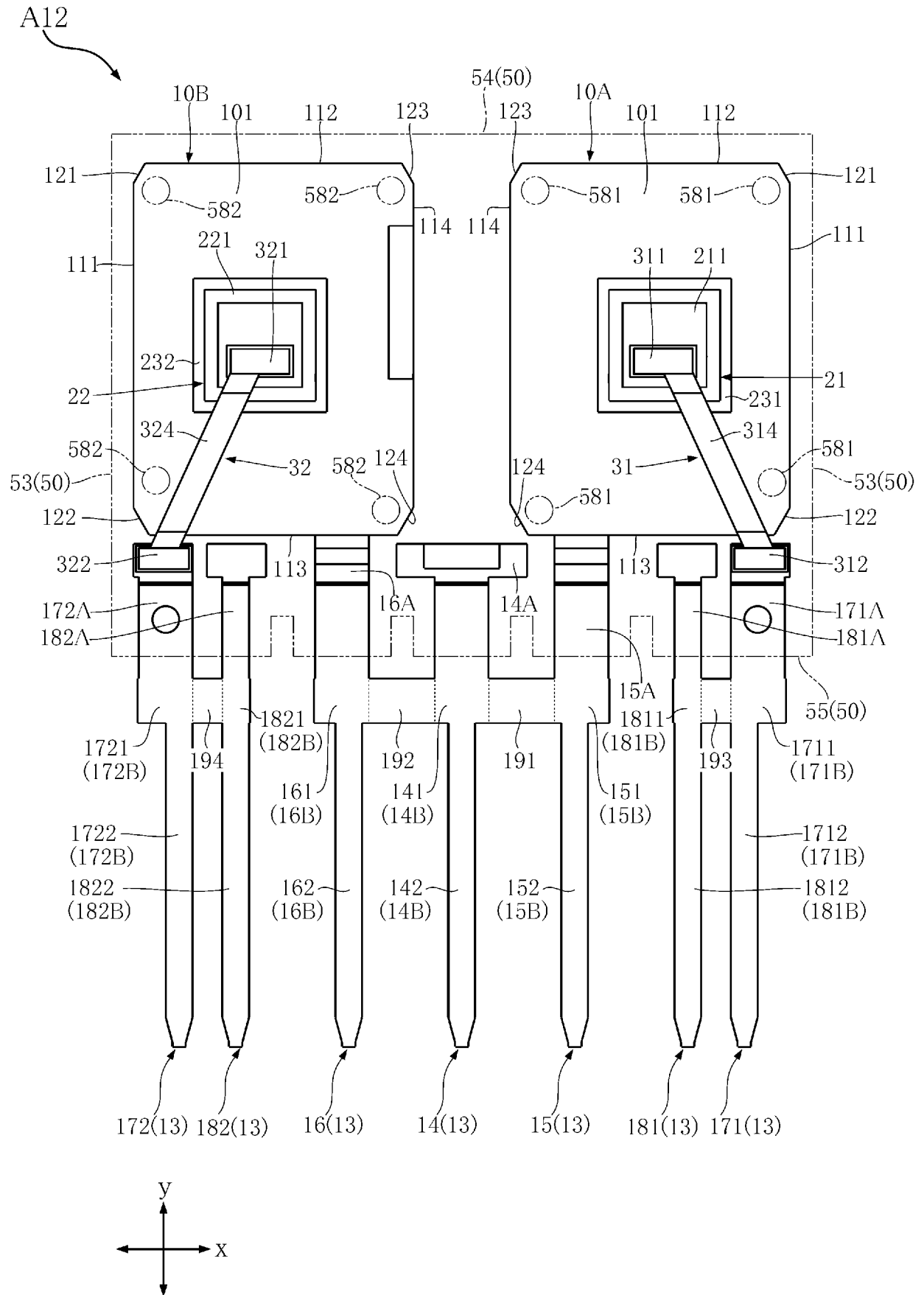
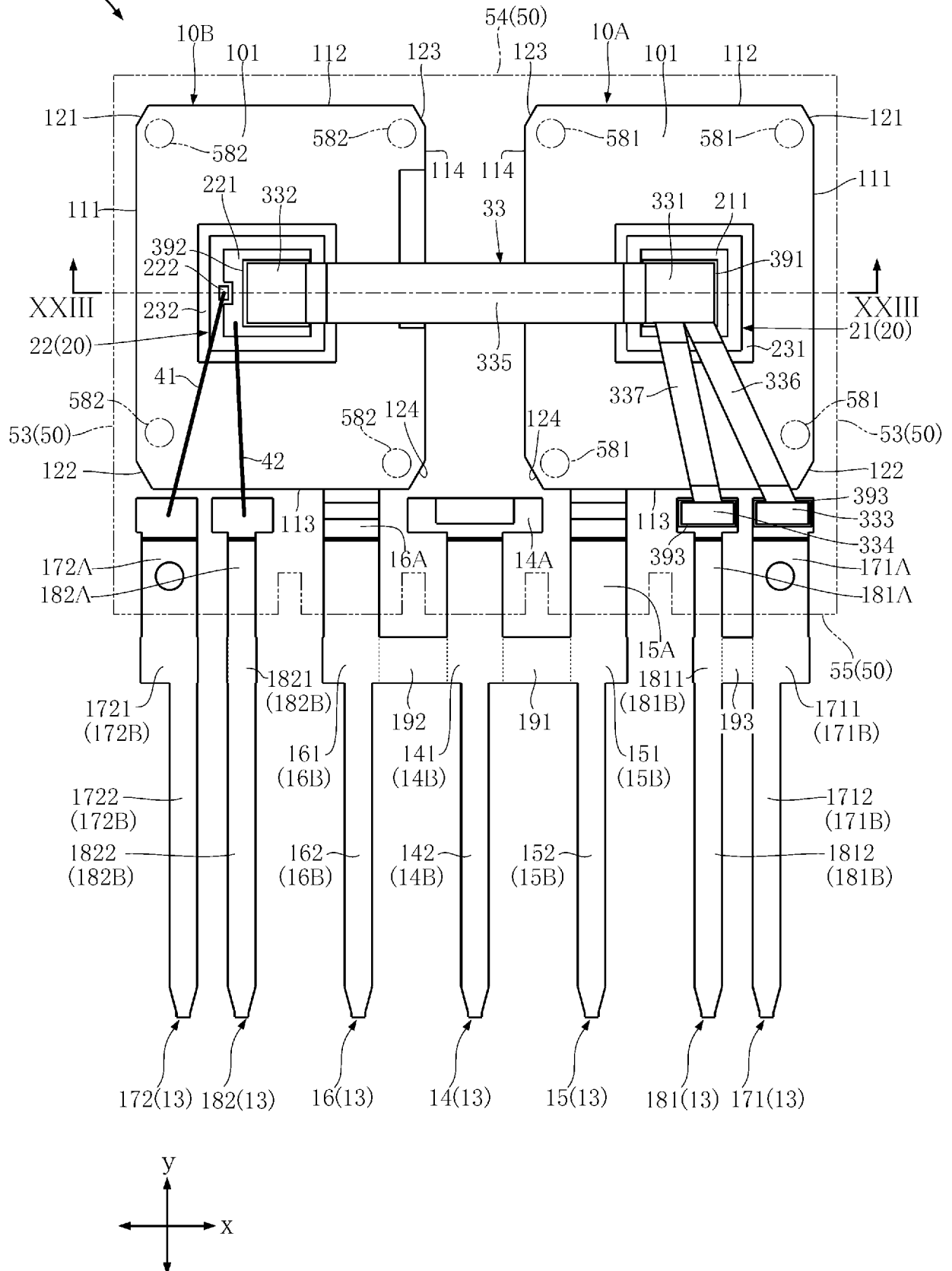


FIG. 1 is a schematic diagram of a semiconductor device 100, showing a top-down view of a substrate 10 with a central region 10A and side regions 10B. The device includes a central region 10A and side regions 10B, with various components labeled with reference numerals. A coordinate system (x, y) is shown at the bottom left.

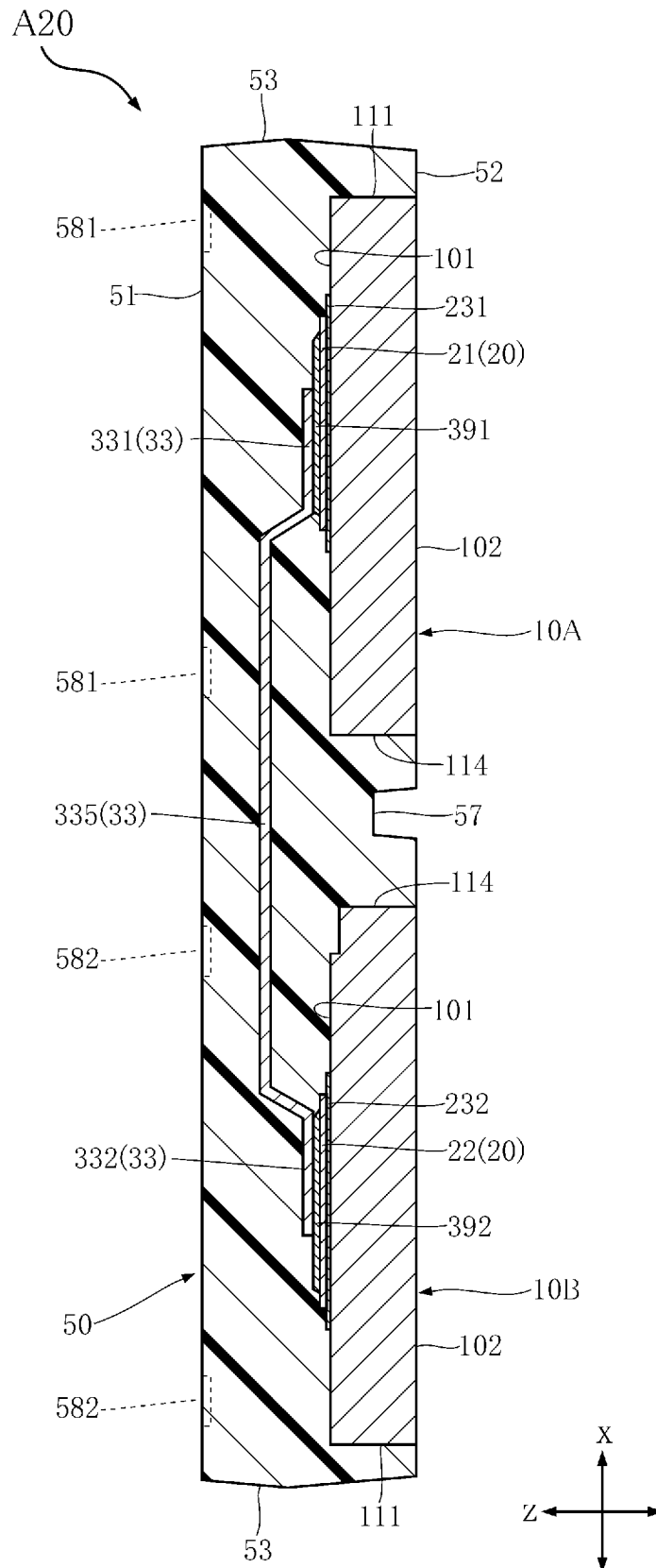
[図20]
FIG.20



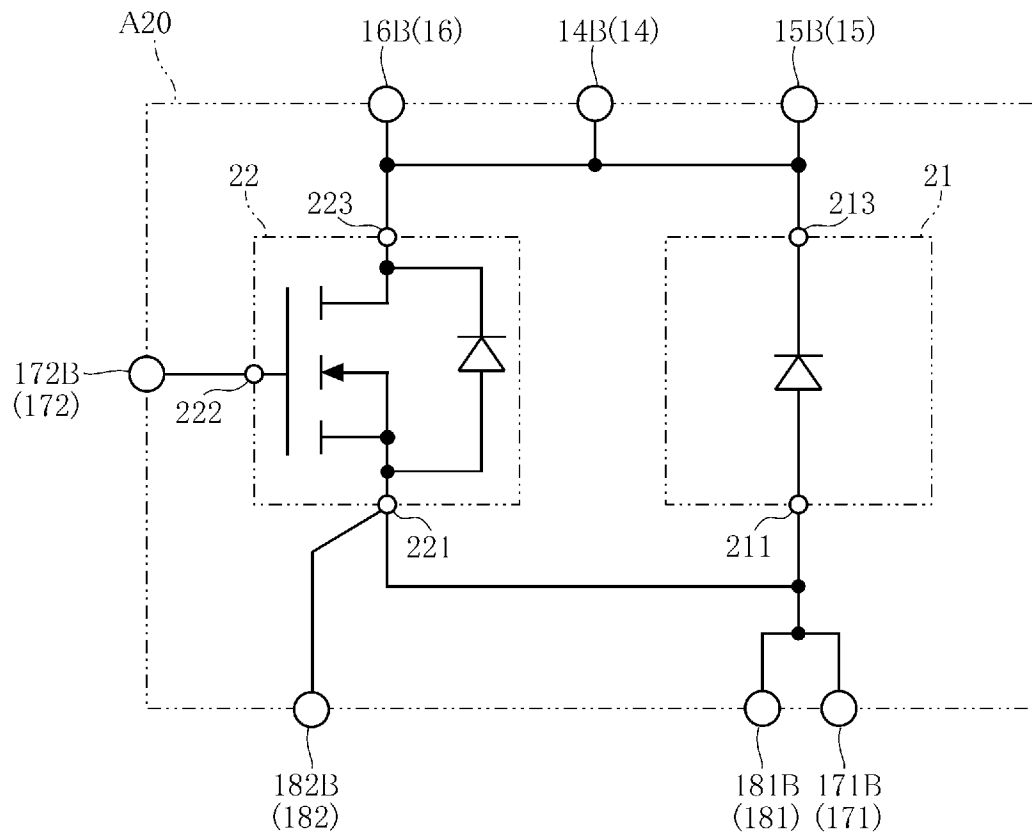
A20



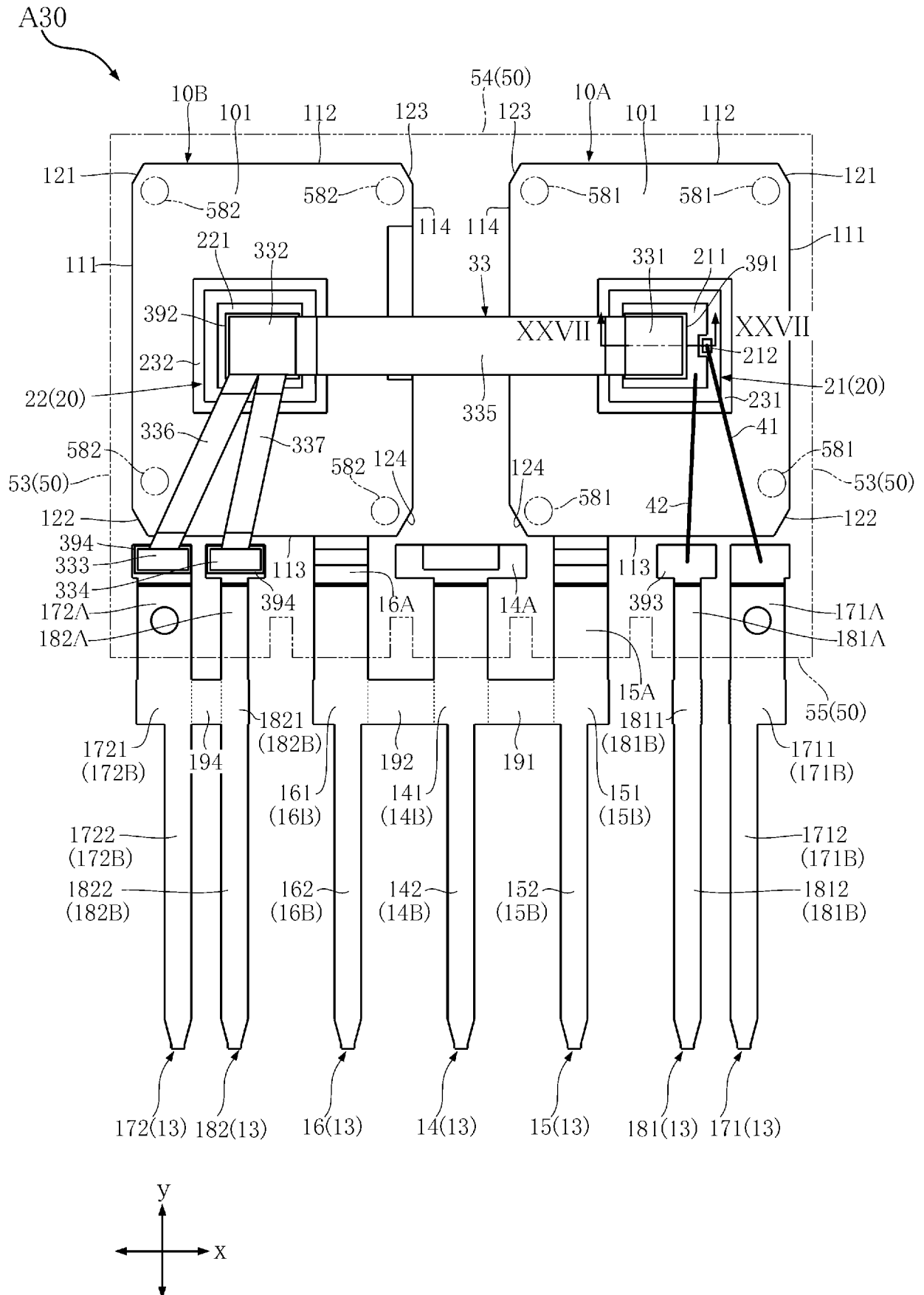
[図23]
FIG.23



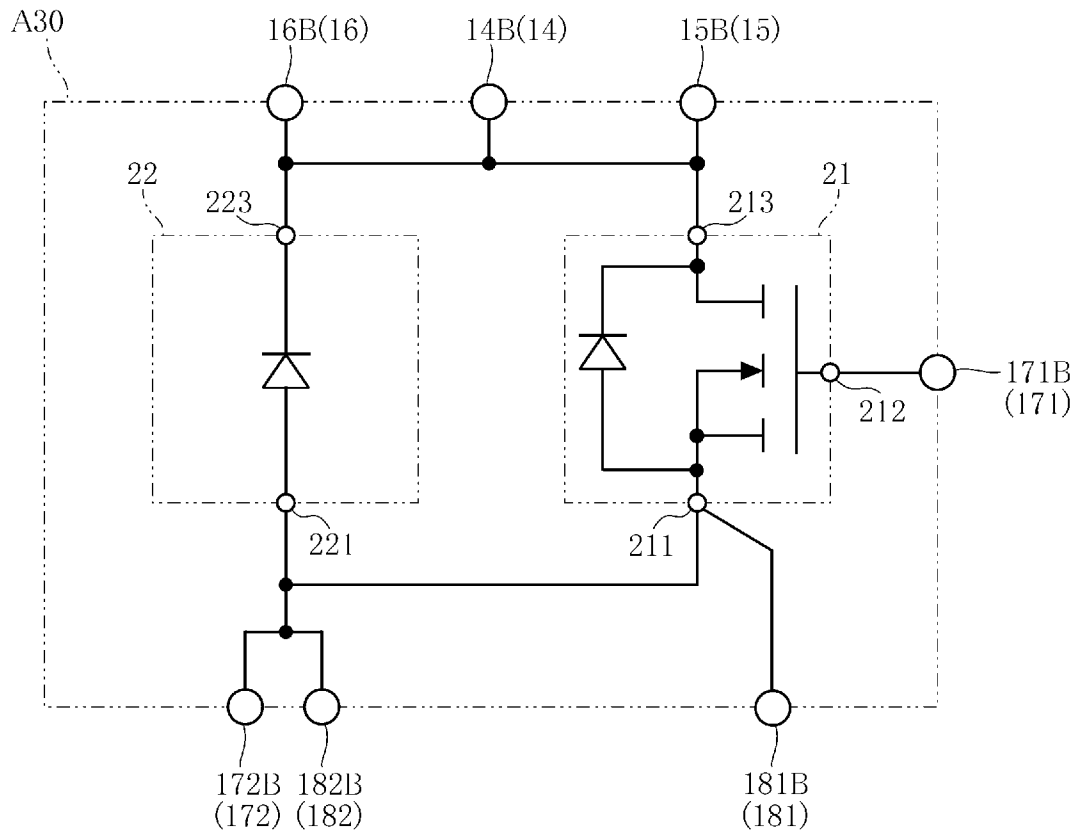
[図25]
FIG.25



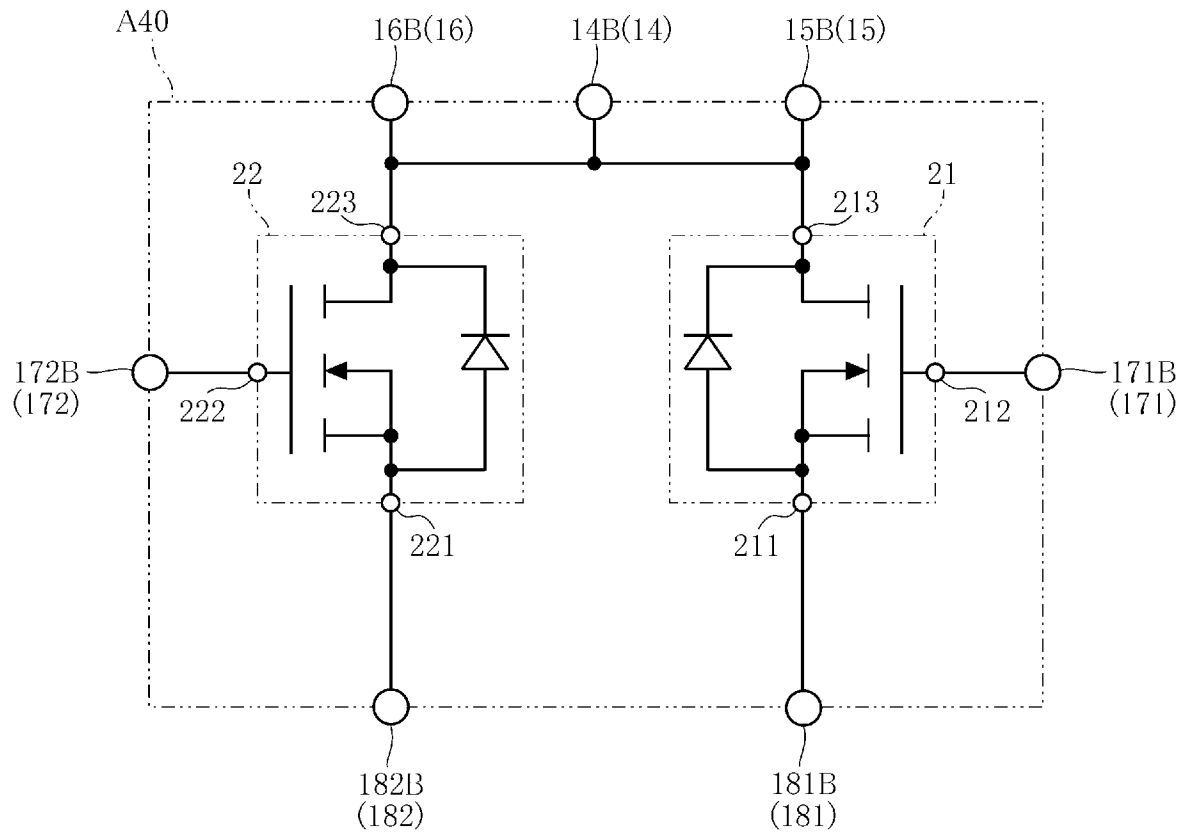
[図26]
FIG.26



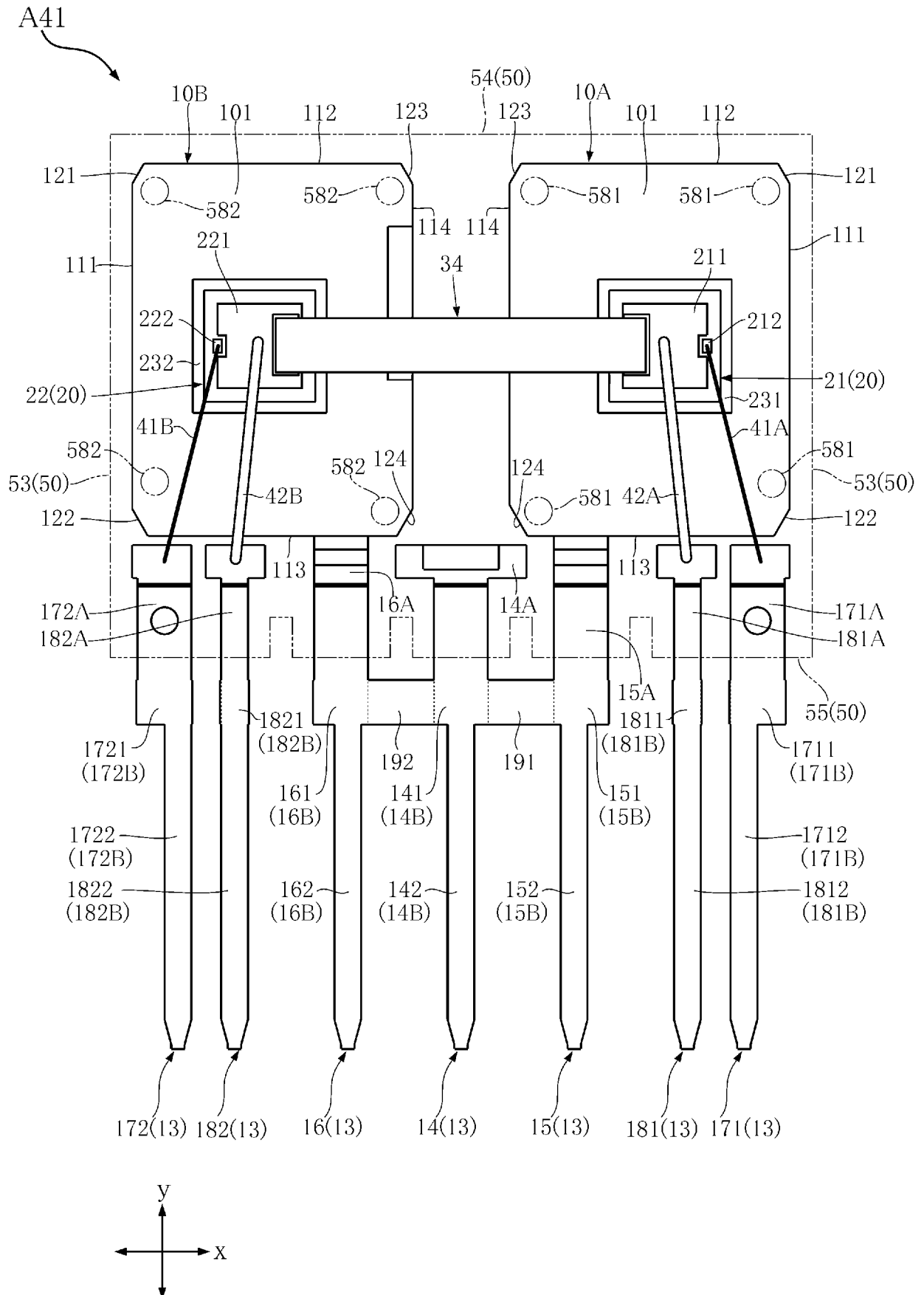
[図28]
FIG.28



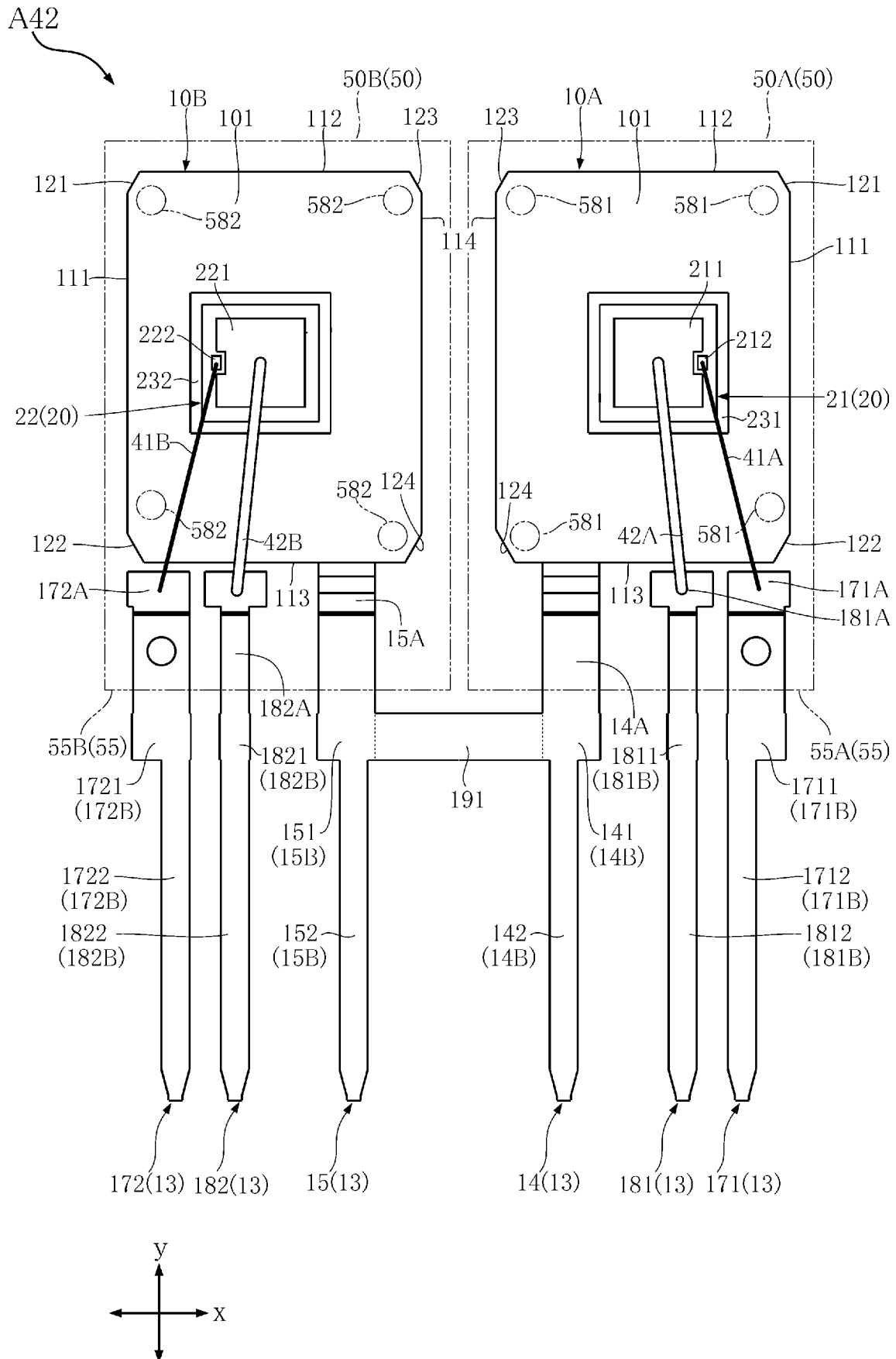
[図30]
FIG.30



[図31]
FIG.31



[図32]
FIG.32



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/024230

A. CLASSIFICATION OF SUBJECT MATTER**H01L 23/48**(2006.01)i; **H01L 25/04**(2023.01)i; **H01L 25/18**(2023.01)i

FI: H01L23/48 H; H01L25/04 Z

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/48; H01L25/04; H01L25/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2023
 Registered utility model specifications of Japan 1996-2023
 Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2015/0268261 A1 (TRW AUTOMOTIVE U.S. LLC) 24 September 2015 (2015-09-24) entire text	1-19
A	JP 2008-166461 A (HITACHI LTD) 17 July 2008 (2008-07-17) entire text	1-19
A	JP 2022-25587 A (ROHM CO LTD) 10 February 2022 (2022-02-10) entire text	1-19
A	WO 2022/025041 A1 (ROHM CO LTD) 03 February 2022 (2022-02-03) entire text	1-19
A	WO 2021/261508 A1 (ROHM CO LTD) 30 December 2021 (2021-12-30) entire text	1-19

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

04 August 2023

Date of mailing of the international search report

15 August 2023

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/024230

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)		Publication date (day/month/year)
US	2015/0268261	A1	24 September 2015	EP	2924814	A1
				CN	104936428	A
				KR	10-2015-0108758	A

JP	2008-166461	A	17 July 2008	US	2010/0213510	A1
				EP	1939937	A2
				KR	10-2008-0063142	A
				CN	101211904	A

JP	2022-25587	A	10 February 2022	(Family: none)		

WO	2022/025041	A1	03 February 2022	DE	212021000254	U1

WO	2021/261508	A1	30 December 2021	CN	115917742	A

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 23/48(2006.01)i; H01L 25/04(2023.01)i; H01L 25/18(2023.01)i FI: H01L23/48 H; H01L25/04 Z		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L23/48; H01L25/04; H01L25/18 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	US 2015/0268261 A1 (TRW AUTOMOTIVE U.S. LLC) 24.09.2015 (2015 - 09 - 24) 全文	1-19
A	JP 2008-166461 A (株式会社日立製作所) 17.07.2008 (2008 - 07 - 17) 全文	1-19
A	JP 2022-25587 A (ローム株式会社) 10.02.2022 (2022 - 02 - 10) 全文	1-19
A	WO 2022/025041 A1 (ローム株式会社) 03.02.2022 (2022 - 02 - 03) 全文	1-19
A	WO 2021/261508 A1 (ローム株式会社) 30.12.2021 (2021 - 12 - 30) 全文	1-19
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 04.08.2023	国際調査報告の発送日 15.08.2023	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 河合 俊英 5F 3238 電話番号 03-3581-1101 内線 3516	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/024230

引用文献			公表日	パテントファミリー文献			公表日
US	2015/0268261	A1	24.09.2015	EP	2924814	A1	
				CN	104936428	A	
				KR	10-2015-0108758	A	
JP	2008-166461	A	17.07.2008	US	2010/0213510	A1	
				EP	1939937	A2	
				KR	10-2008-0063142	A	
				CN	101211904	A	
JP	2022-25587	A	10.02.2022	(ファミリーなし)			
WO	2022/025041	A1	03.02.2022	DE	212021000254	U1	
WO	2021/261508	A1	30.12.2021	CN	115917742	A	