

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

| | | |
|--|--|----------------------------|
| (51) Int. Cl. ⁶ H03K 19/21 | (11) 공개번호 특 1997-0019082 | (43) 공개일자 1997년 04월 30일 |
| (21) 출원번호 특 1995-0032996 | (22) 출원일자 1995년 09월 29일 | |
| (71) 출원인 삼성전자 주식회사 김광호 | (72) 발명자 강신모 서울특별시 동작구 사당1동 1026-14호 | |

심사청구 : 없음

(54) 배타적 논리합 연산장치

요약

본 발명은 배타적 논리합 연산장치에 관하여 게시한다. 본 발명에 의한 논리합 연산장치는 두 개의 상보적 전송 트랜지스터의 게이트에 하나의 입력단자를 연결하고 상기 트랜지스터의 소오스에는 다른 하나의 입력단자를 연결하며 상기 트랜지스터의 드레인에는 출력단자를 연결하여 구성한다. 본 발명에 의하여 그 크기를 감소시킬 수가 있다.

대표도

도 2

명세서

[발명의 명칭]

배타적 논리합 연산장치

[도면의 간단한 설명]

제 1도는 본 발명의 배타적 논리합 연산장치의 논리회로도.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음.

(57) 청구의 범위

청구항 1

두 개의 상보적 전송 트랜지스터에 두 개의 입력단자와 한 개의 출력단자가 연결된 배타적 논리합 논리 회로에 있어서, 상기 상보적 전송 트랜지스터의 게이트에 연결된 하나의 입력단자와; 상기 상보적 전송 트랜지스터의 소오스에 연결된 다른 입력단자; 및 상기 상보적 전송 트랜지스터의 드레인에 연결된 출력 단자로 구성하는 배타적 논리합 연산장치.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면2

