

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7669267号
(P7669267)

(45)発行日 令和7年4月28日(2025.4.28)

(24)登録日 令和7年4月18日(2025.4.18)

(51)国際特許分類		F I	
H 0 3 K	17/78 (2006.01)	H 0 3 K	17/78 J
H 1 0 D	1/68 (2025.01)	H 1 0 D	1/68
H 1 0 D	30/47 (2025.01)	H 1 0 D	30/47 2 0 1
H 1 0 D	30/60 (2025.01)	H 1 0 D	30/60 B
H 1 0 D	30/67 (2025.01)	H 1 0 D	30/60 G
請求項の数 2 (全52頁) 最終頁に続く			
(21)出願番号	特願2021-514661(P2021-514661)	(73)特許権者	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(86)(22)出願日	令和2年4月7日(2020.4.7)	(72)発明者	小野谷 茂 神奈川県厚木市長谷398番地 株式会 社半導体エネルギー研究所内
(86)国際出願番号	PCT/IB2020/053291	(72)発明者	井上 昇 神奈川県厚木市長谷398番地 株式会 社半導体エネルギー研究所内
(87)国際公開番号	WO2020/212800	(72)発明者	福留 貴浩 神奈川県厚木市長谷398番地 株式会 社半導体エネルギー研究所内
(87)国際公開日	令和2年10月22日(2020.10.22)	審査官	及川 尚人
審査請求日	令和5年3月20日(2023.3.20)	最終頁に続く	
(31)優先権主張番号	特願2019-79044(P2019-79044)		
(32)優先日	平成31年4月18日(2019.4.18)		
(33)優先権主張国・地域又は機関	日本国(JP)		

(54)【発明の名称】 半導体リレー、および半導体装置

(57)【特許請求の範囲】

【請求項1】

基板上に第1の回路および第2の回路を有する半導体リレーであって、

前記第1の回路は、第1の発光素子、第2の発光素子、第1の端子、第2の端子、および第3の端子を有し、

前記第2の回路は、第1のトランジスタ、第2のトランジスタ、第3のトランジスタ、第1の受光素子、第2の受光素子、容量、第4の端子、および第5の端子を有し、

前記基板上に前記第1の発光素子と前記第1の受光素子が設けられ、

前記基板上に前記第2の発光素子と前記第2の受光素子が設けられ、

前記第1の発光素子は前記第1の受光素子と重なる領域を有し、

前記第2の発光素子は前記第2の受光素子と重なる領域を有し、

前記第1の端子は、前記第1の発光素子のアノードと電気的に接続され、

前記第3の端子は、前記第2の発光素子のアノードと電気的に接続され、

前記第2の端子は、前記第1の発光素子のカソード、および前記第2の発光素子のカソードと電気的に接続され、

前記第1のトランジスタのゲートは、前記第2のトランジスタのソースまたはドレインの一方、前記第3のトランジスタのソースまたはドレインの一方、および前記容量の電極の一方と電気的に接続され、

前記第2のトランジスタのソースまたはドレインの他方は、前記第2のトランジスタのゲート、および前記第1の受光素子のアノードと電気的に接続され、

前記第 3 のトランジスタのゲートは、前記第 2 の受光素子のアノードと電氣的に接続され、

前記第 4 の端子は、前記第 1 のトランジスタのソースまたはドレインの一方と電氣的に接続され、

前記第 5 の端子は、前記第 1 のトランジスタのソースまたはドレインの他方、前記第 3 のトランジスタのソースまたはドレインの他方、前記容量の電極の他方、前記第 1 の受光素子のカソード、および前記第 2 の受光素子のカソードと電氣的に接続され、

前記第 1 の発光素子の射出する光は、前記第 1 の受光素子に与えられ、

前記第 2 の発光素子の射出する光は、前記第 2 の受光素子に与えられ、

前記第 1 のトランジスタのゲート、前記第 2 のトランジスタのソースまたはドレインの一方、および前記第 3 のトランジスタのソースまたはドレインの一方を電氣的に接続する配線は、前記第 1 の発光素子が射出する光を前記第 2 の受光素子に入射させないように遮光する位置に設けられ、前記第 2 の発光素子が射出する光を前記第 1 の受光素子に入射させないように遮光する位置に設けられる半導体リレー。

【請求項 2】

請求項 1 に記載の前記半導体リレーと、プロセッサとを有する半導体装置であって、

前記第 1 の回路は、前記プロセッサによって第 1 の信号または第 2 の信号が与えられ、

前記第 1 の発光素子の点灯または消灯は、前記第 1 の回路に与えられる前記第 1 の信号によって制御され、

前記第 2 の発光素子の点灯または消灯は、前記第 1 の回路に与えられる前記第 2 の信号によって制御され、

前記第 1 の信号によって前記第 1 の発光素子の射出した光は、前記第 1 の受光素子に与えられ、

前記第 1 の受光素子は、前記光を電圧に変換することで第 1 のデータを生成し、

前記容量には、前記第 2 のトランジスタを介して前記第 1 のデータが記憶され、

前記第 1 のトランジスタは、前記容量が記憶する前記第 1 のデータによって導通するように制御され、

前記第 2 の信号によって前記第 2 の発光素子の射出した光は、前記第 2 の受光素子に与えられ、

前記第 2 の受光素子は、前記光を電圧に変換することで第 2 のデータを生成し、

前記容量に記憶される前記第 1 のデータは、前記第 2 のデータによって前記第 3 のトランジスタがオン状態になることで初期化され、

前記第 1 のトランジスタは、前記容量が記憶する前記第 1 のデータが初期化されることによって非導通になるように制御され、

前記プロセッサによって与えられる前記第 1 の信号の電圧幅よりも、前記第 5 の端子を基準に与えられる前記第 4 の端子の電圧幅の方が大きい、半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の一態様は、半導体リレー、ラッチング型半導体リレー、および半導体装置に関する。

【0002】

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する本発明の一態様の技術分野としては、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、電子機器、照明装置、入力装置、または入出力装置、を一例として挙げることができる。

【0003】

なお、本明細書等において、半導体装置とは、半導体特性を利用することで機能しうる装置全般を指す。トランジスタ、半導体回路、演算装置、記憶装置等は半導体装置の一態様である。また、通信装置、撮像装置、電気光学装置、発電装置（薄膜太陽電池、有機薄膜太陽電池等を含む）、および電子機器は半導体装置を有している場合がある。

【背景技術】

【0004】

半導体リレーは、第1の回路と、第2の回路とを有する。第2の回路は、第1の端子と、第2の端子とを有する。第1の回路に信号を与えることで、第2の回路が有するスイッチが制御され、第1の端子および第2の端子間の導通または非導通が制御される。具体的には、第1の回路に信号を与えることで発光素子が点灯し、第2の回路が有する受光素子には起電力が発生する。当該起電力によってスイッチが制御され、スイッチの導通または非導通が制御される。したがって、発光素子と、受光素子とを用いて信号の伝達を行う無接点の半導体リレーは、機械的な接点を持つリードリレーなどより信頼性に優れている。

【0005】

なお、半導体リレーの一つにラッチング型半導体リレーがある。ラッチング型半導体リレーは、上記スイッチの導通または非導通の状態を変更する場合に電力を必要とするが、状態を保持し続ける場合は、電力を必要としない。したがって、半導体リレーの消費電力を小さくすることができる。下記の特許文献1には、ラッチング機能を有する無接点の半導体リレーについて記載されている。また、ラッチング機能は、状態を記憶するために半導体層に金属酸化物を有するトランジスタを用いたメモリを用いた半導体リレーが開示されている。

【先行技術文献】

【特許文献】

【0006】

【文献】特開2017-126986号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

電子機器は、演算量が増大するに従い消費する電力が増大する傾向にある。半導体リレーは、電子機器の消費電力の削減を目的として、機能モジュールまたは集積回路のパワーゲーティングを実現するために用いられる。機械的な接点を有するリードリレーなどに比べ、半導体リレーは、スイッチの抵抗値が大きいため当該スイッチが抵抗成分となり電力を消費してしまう課題がある。特に当該スイッチが機能モジュールまたは集積回路に対して電源電位を供給する配線の導通または非導通を制御するために用いられる場合、スイッチが有する抵抗成分が電力損失の要因になる問題がある。

【0008】

電子機器に用いられる半導体リレーは、実装領域の削減および重量の軽量化が求められる。特に、モバイル機器、ロボット、または車載機器などで大電力を扱う場合、実装領域または重量の制限により、リードリレーなどを用いることが難しい課題がある。したがって、半導体リレーには、大きな電力を供給できる低抵抗なスイッチ、小型化、および軽量化が求められる。

【0009】

半導体リレーは、第1の回路に発光素子を有し、第2の回路に受光素子を有する。発光素子は、受光素子と異なるプロセスで形成される。したがって、半導体リレーは、発光素子を有する第1の回路と、受光素子を有する第2の回路とが一つの筐体に収納される。つまり異なるプロセスで形成される第1の回路および第2の回路を用いるために、貼り合わせ、またはモールド加工などが必要となり製造コストが大きくなる問題がある。

【0010】

本発明の一態様は、新規な構成の半導体リレーを提供することを課題の一とする。または、本発明の一態様は、電気特性の良好な半導体リレーを提供することを課題の一とする。または、小型化した半導体リレーを提供することを課題の一とする。または、信頼性の高い半導体リレーを提供することを課題の一とする。

【0011】

本発明の一態様は、新規な構成の半導体装置を提供することを課題の一とする。本発明

10

20

30

40

50

の一態様は、電気特性の良好な半導体装置を提供することを課題の一とする。または、小型化した半導体装置を提供することを課題の一とする。または、信頼性の高い半導体装置を提供することを課題の一とする。

【0012】

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から抽出することが可能である。

【課題を解決するための手段】

【0013】

本発明の一態様は、第1の回路および第2の回路を有する半導体リレーである。第1の回路は、第1の発光素子を有する。第2の回路は、第1の受光素子、メモリ、および第1のスイッチを有する。第1のスイッチおよび第1の発光素子は、第1の半導体層を用いて形成される。第1の半導体層は、ガリウムを含む。第1の発光素子の点灯または消灯は、第1の回路に与えられる第1の信号によって制御される。第1の信号によって第1の発光素子の射出した光は、第1の受光素子に与えられ、第1の受光素子は、当該光を電圧に変換することで第1のデータを生成する。メモリには、第1のデータが記憶され、第1のスイッチは、第1のデータによって導通または非導通が制御される、半導体リレーである。

【0014】

本発明の一態様は、第1の回路および第2の回路を有する半導体リレーである。第1の回路は、第1の発光素子および第2の発光素子を有する。第2の回路は、第1の受光素子、第2の受光素子、メモリ、および第1のスイッチを有する。第1のスイッチ、第1の発光素子および第2の発光素子は、第1の半導体層を用いて形成される。第1の半導体層は、ガリウムを含む。第1の発光素子の点灯または消灯は、第1の回路に与えられる第1の信号によって制御される。第2の発光素子の点灯または消灯は、第1の回路に与えられる第2の信号によって制御される。第1の信号によって第1の発光素子の射出した光は、第1の受光素子に与えられ、第1の受光素子は、当該光を電圧に変換することで第1のデータを生成する。メモリには、第2のスイッチを介して第1のデータが記憶され、第1のスイッチは、第1のデータによって導通または非導通が制御される。第1のスイッチは、メモリが記憶する第1のデータによって導通するように制御される。第2の信号によって第2の発光素子の射出した光は、第2の受光素子に与えられ、第2の受光素子は、当該光を電圧に変換することで第2のデータを生成する。メモリに記憶される第1のデータは、第2のデータによって初期化される。第1のスイッチは、メモリに記憶された第1のデータが初期化されることによって非導通になるように制御される、半導体リレーである。

【0015】

上記において、メモリは、第2のスイッチ、第3のスイッチ、および容量を有する。第2のスイッチおよび第3のスイッチは、第2の半導体層を用いて第1のスイッチより上方に形成される。容量は、第2の半導体層よりも上方に形成される。メモリは、第2のスイッチを制御することで第1のデータを容量に記憶し、第3のスイッチは第2のデータによってオン状態になる。第3のスイッチがオン状態になることで容量に記憶される第1のデータが初期化されると好ましい。

【0016】

上記において、第1の半導体層は、窒素を含み、第2の半導体層は、酸素を含むと好ましい。

【0017】

また、上記において、第1の半導体層は、窒素、または酸素を含み、第2の半導体層は、インジウム、亜鉛、および酸素を含むと好ましい。

【0018】

また、上記において、第1の受光素子の一部は、第1の発光素子と重なる位置に配置されている半導体リレーが好ましい。

【0019】

また、上記において、半導体リレーは、蛍光体を有する。蛍光体は、第1の発光素子と、第1の受光素子との間に配置される。蛍光体は、第1の発光素子の射出する光の波長を、第1の発光素子の射出する光より長波長に変換する半導体リレーが好ましい。

【0020】

また、上記において、第1の受光素子は、活性層を有する。活性層は、有機化合物を有する半導体リレーが好ましい。

【0021】

本発明の一態様は、第1の回路および第2の回路を有する半導体リレーである。第1の回路は、第1の発光素子、第2の発光素子、第1の端子、第2の端子、および第3の端子を有する。第2の回路は、第1のトランジスタ、第2のトランジスタ、第3のトランジスタ、第1の受光素子、第2の受光素子、容量、第4の端子、および第5の端子を有する。第1の端子は、第1の発光素子の電極の一方と電氣的に接続され、第3の端子は、第2の発光素子の電極の一方と電氣的に接続され、第2の端子は、第1の発光素子の電極の他方、および第2の発光素子の電極の他方と電氣的に接続され、第1のトランジスタのゲートは、第2のトランジスタのソースまたはドレインの一方、第3のトランジスタのソースまたはドレインの一方、および容量の電極の一方と電氣的に接続される。第2のトランジスタのソースまたはドレインの他方は、第2のトランジスタのゲート、および第1の受光素子の電極の一方と電氣的に接続される。第3のトランジスタのゲートは、第2の受光素子の電極の一方と電氣的に接続される。第4の端子は、第1のトランジスタのソースまたはドレインの一方と電氣的に接続される。第5の端子は、第1のトランジスタのソースまたはドレインの他方、第3のトランジスタのソースまたはドレインの他方、容量の電極の他方、第1の受光素子の電極の他方、および第2の受光素子の電極の他方と電氣的に接続される。第1の発光素子の射出する光は、第1の受光素子に与えられ、第2の発光素子の射出する光は、第2の受光素子に与えられる。第1のトランジスタのゲート、第2のトランジスタのソースまたはドレインの一方、および第3のトランジスタのソースまたはドレインの一方を電氣的に接続する配線は、第1の発光素子が射出する光を第2の受光素子に入射させないように遮光する位置に設けられ、第2の発光素子が射出する光を第1の受光素子に入射させないように遮光する位置に設けられる半導体リレーである。

【0022】

上記において、本発明の一態様は、半導体リレーと、プロセッサとを有する半導体装置である。第1の回路は、プロセッサによって第1の信号または第2の信号が与えられる。第1の発光素子の点灯または消灯は、第1の回路に与えられる第1の信号によって制御される。第2の発光素子の点灯または消灯は、第1の回路に与えられる第2の信号によって制御される。第1の信号によって第1の発光素子の射出した光は、第1の受光素子に与えられる。第1の受光素子は、当該光を電圧に変換することで第1のデータを生成し、容量には、第2のトランジスタを介して第1のデータが記憶される。第1のトランジスタは、容量が記憶する第1のデータによって導通するように制御される。第2の信号によって第2の発光素子の射出した光は、第2の受光素子に与えられる。第2の受光素子は、当該光を電圧に変換することで第2のデータを生成し、容量に記憶される第1のデータは、第2のデータによって第3のトランジスタがオン状態になることで初期化される。第1のトランジスタは、容量が記憶する第1のデータが初期化されることによって非導通になるように制御される。プロセッサによって与えられる第1の信号の電圧幅よりも、第5の端子を基準に与えられる第4の端子の電圧幅の方が大きい半導体装置である。

【発明の効果】

【0023】

本発明の一態様は、新規な構成の半導体リレーを提供することができる。または、本発明の一態様は、電気特性の良好な半導体リレーを提供することができる。または、小型化した半導体リレーを提供することができる。または、信頼性の高い半導体リレーを提供することができる。

【0024】

本発明の一態様は、新規な構成の半導体装置を提供することができる。本発明の一態様は、電気特性の良好な半導体装置を提供することができる。または、小型化した半導体装置を提供することができる。または、信頼性の高い半導体装置を提供することができる。

【0025】

なお本発明の一態様の効果は、上記列挙した効果に限定されない。上記列挙した効果は、他の効果の存在を妨げるものではない。なお他の効果は、以下の記載で述べる、本項目で言及していない効果である。本項目で言及していない効果は、当業者であれば明細書または図面等の記載から導き出せるものであり、これらの記載から適宜抽出することができる。なお、本発明の一態様は、上記列挙した効果、および／または他の効果のうち、少なくとも一つの効果を有するものである。したがって本発明の一態様は、場合によっては、上記列挙した効果を有さない場合もある。

【図面の簡単な説明】

【0026】

図1は、半導体リレーを説明するブロック図である。

図2は、半導体リレーを説明する回路図である。

図3Aおよび図3Bは、半導体リレーを説明する回路図である。

図4は、半導体リレーを説明する回路図である。

図5Aは、半導体リレーの断面図である。図5Bは受光素子の断面図である。

図6Aおよび図6Bは、半導体リレーの断面図である。

図7Aおよび図7Bは、半導体リレーの断面図である。

図8Aは、トランジスタの構成例を示す上面図である。図8Bおよび図8Cはトランジスタの構成例を示す断面図である。

図9Aは、IGZOの結晶構造の分類を説明する図である。図9Bは、石英ガラスのXRDスペクトルを説明する図である。図9Cは、結晶性IGZOのXRDスペクトルを説明する図である。図9Dは、結晶性IGZOの極微電子線回折パターンを説明する図である。図10は、電子機器の例を説明する図である。

【発明を実施するための形態】

【0027】

実施の形態について、図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、本発明の趣旨およびその範囲から逸脱することなくその形態および詳細を様々に変更し得ることは当業者であれば容易に理解される。したがって、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

【0028】

また、図面等において示す各構成の、位置、大きさ、範囲などは、発明の理解を容易とするため、実際の位置、大きさ、範囲などを表していない場合がある。このため、開示する発明は、必ずしも、図面等を開示された位置、大きさ、範囲などに限定されない。例えば、実際の製造工程において、エッチングなどの処理によりレジストマスクなどが意図せずに目減りすることがあるが、理解を容易とするために図に反映しないことがある。

【0029】

また、上面図（「平面図」ともいう）や斜視図などにおいて、図面をわかりやすくするために、一部の構成要素の記載を省略する場合がある。

【0030】

また、本明細書等において「電極」や「配線」の用語は、これらの構成要素を機能的に限定するものではない。例えば、「電極」は「配線」の一部として用いられることがあり、その逆もまた同様である。さらに、「電極」や「配線」の用語は、複数の「電極」や「配線」が一体となって形成されている場合なども含む。さらに、回路を説明する場合、「配線」には、抵抗が含まれる場合もある。

【0031】

また、本明細書等において、「抵抗」とは、配線の長さによって抵抗値を決める場合がある。または、抵抗は、配線で用いる導電層とは異なる抵抗率を有する導電層とコンタクトを介して接続して形成することもできる。または、半導体層に不純物をドーピングすることで抵抗値を決める場合がある。

【0032】

また、本明細書等において、電気回路における「端子」とは、電流の入力または充電電圧の入力または出力、および／または、信号の受信または送信が行われる部位をいう。よって、配線または電極の一部が端子として機能する場合がある。

【0033】

なお、本明細書等において「上」や「下」の用語は、構成要素の位置関係が直上または直下で、かつ、直接接していることを限定するものではない。例えば、「絶縁層A上の電極B」の表現であれば、絶縁層Aの上に電極Bが直接接して形成されている必要はなく、絶縁層Aと電極Bとの間に他の構成要素を含むものを除外しない。

【0034】

また、ソースおよびドレインの機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合など、動作条件などによって互いに入れ替わるため、いずれがソースまたはドレインであるかを限定することが困難である。このため、本明細書においては、ソースおよびドレインの用語は、入れ替えて用いることができるものとする。

【0035】

また、本明細書等において、「電氣的に接続」には、直接接続している場合と、「何らかの電氣的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電氣的作用を有するもの」は、接続対象間での電気信号の授受を可能とするものであれば、特に制限を受けない。よって、「電氣的に接続される」と表現される場合であっても、現実の回路においては、物理的な接続部分がなく、配線が延在しているだけの場合もある。また、「直接接続」と表現される場合であっても、異なる導電層によって形成される配線がコンタクトを介して一つの配線として形成される場合が含まれる。

【0036】

また、本明細書等において、「平行」とは、例えば、二つの直線が -10° 以上 10° 以下の角度で配置されている状態をいう。したがって、 -5° 以上 5° 以下の場合も含まれる。また、「垂直」および「直交」とは、例えば、二つの直線が 80° 以上 100° 以下の角度で配置されている状態をいう。したがって、 85° 以上 95° 以下の場合も含まれる。

【0037】

なお、本明細書等において、計数値および計量値に関して「同一」、「同じ」、「等しい」または「均一」などと言う場合は、明示されている場合を除き、プラスマイナス20%の誤差を含むものとする。

【0038】

また、本明細書において、レジストマスクを形成した後にエッチング処理を行う場合は、特段の説明がないかぎり、レジストマスクは、エッチング処理終了後に除去するものとする。

【0039】

また、電圧は、ある電位と、基準の電位（例えば接地電位またはソース電位）との電位差のことを示す場合が多い。よって、電圧と電位は互いに言い換えることが可能な場合が多い。本明細書などでは、特段の明示がないかぎり、電圧と電位を言い換えることができるものとする。

【0040】

なお、「半導体」と表記した場合でも、例えば、導電性が十分低い場合は「絶縁体」としての特性を有する。よって、「半導体」を「絶縁体」に置き換えて用いることも可能である。この場合、「半導体」と「絶縁体」の境界は曖昧であり、両者の厳密な区別は難し

10

20

30

40

50

い。したがって、本明細書に記載の「半導体」と「絶縁体」は、互いに読み換えることができる場合がある。

【0041】

また、「半導体」と表記した場合でも、例えば、導電性が十分高い場合は「導電体」としての特性を有する。よって、「半導体」を「導電体」に置き換えて用いることも可能である。この場合、「半導体」と「導電体」の境界は曖昧であり、両者の厳密な区別は難しい。したがって、本明細書に記載の「半導体」と「導電体」は、互いに読み換えることができる場合がある。

【0042】

なお、本明細書等における「第1」、「第2」等の序数詞は、構成要素の混同を避けるために付すものであり、工程順または積層順など、なんらかの順番や順位を示すものではない。また、本明細書等において序数詞が付されていない用語であっても、構成要素の混同を避けるため、特許請求の範囲において序数詞が付される場合がある。また、本明細書等において序数詞が付されている用語であっても、特許請求の範囲において異なる序数詞が付される場合がある。また、本明細書等において序数詞が付されている用語であっても、特許請求の範囲などにおいて序数詞を省略する場合がある。

10

【0043】

なお、本明細書等において、トランジスタの「オン状態」とは、トランジスタのソースとドレインが電氣的に短絡しているとみなせる状態（「導通状態」ともいう）をいう。また、トランジスタの「オフ状態」とは、トランジスタのソースとドレインが電氣的に遮断しているとみなせる状態（「非導通状態」ともいう）をいう。

20

【0044】

また、本明細書等において、「オン電流」とは、トランジスタがオン状態の時にソースとドレイン間に流れる電流をいう場合がある。また、「オフ電流」とは、トランジスタがオフ状態である時にソースとドレイン間に流れる電流をいう場合がある。

【0045】

また、本明細書等において、高電源電位VDD（以下、単に「VDD」または「H電位」ともいう）とは、低電源電位VSSよりも高い電位の電源電位を示す。また、低電源電位VSS（以下、単に「VSS」または「L電位」ともいう）とは、高電源電位VDDよりも低い電位の電源電位を示す。また、接地電位をVDDまたはVSSとして用いることもできる。例えばVDDが接地電位の場合には、VSSは接地電位より低い電位であり、VSSが接地電位の場合には、VDDは接地電位より高い電位である。

30

【0046】

また、本明細書等において、ゲートとは、ゲート電極およびゲート配線の一部または全部のことをいう。ゲート配線とは、少なくとも一つのトランジスタのゲート電極と、別の電極や別の配線とを電氣的に接続させるための配線のことをいう。

【0047】

また、本明細書等において、ソースとは、ソース領域、ソース電極、およびソース配線の一部または全部のことをいう。ソース領域とは、半導体層のうち、抵抗率が一定値以下の領域のことをいう。ソース電極とは、ソース領域に接続される部分の導電層のことをいう。ソース配線とは、少なくとも一つのトランジスタのソース電極と、別の電極や別の配線とを電氣的に接続させるための配線のことをいう。

40

【0048】

また、本明細書等において、ドレインとは、ドレイン領域、ドレイン電極、およびドレイン配線の一部または全部のことをいう。ドレイン領域とは、半導体層のうち、抵抗率が一定値以下の領域のことをいう。ドレイン電極とは、ドレイン領域に接続される部分の導電層のことをいう。ドレイン配線とは、少なくとも一つのトランジスタのドレイン電極と、別の電極や別の配線とを電氣的に接続させるための配線のことをいう。

【0049】

（実施の形態1）

50

本実施の形態では、本発明の一態様の半導体リレーについて説明する。最初に、リレーについて簡単に説明する。リレーには、機械的接点（以下、可動接点）を有する有接点リレーと、無接点リレーとがある。いずれのリレーも、第1の回路と、第2の回路とを有する。第2の回路は、第1の端子、第2の端子、およびスイッチを有する。第1の回路に与えられる第1の信号によって、第2の回路が有するスイッチを制御する。スイッチは、第1の端子、第2の端子間の導通または非導通を制御することができる。なお、スイッチには、トランジスタまたはダイオードなどを用いることができる。また、スイッチは、直流の信号、または交流の信号を制御することができる。

【0050】

次に、可動接点を有するリレーについて詳細に説明する。一例として、可動接点を有するリードリレーは、第1の回路が有する電磁コイルに信号を与えることで電磁力を生成する。当該電磁力によって生成される電圧によって、第2の回路が有するスイッチの導通または非導通が制御される。なお、リードリレーには、チャタリングと呼ばれる動作上の課題がある。チャタリングとは、可動接点が接触状態になる際に機械的振動を起こし、可動接点が導通または非導通を高速に繰り返す現象である。したがって、チャタリングは、電子機器に誤動作を発生させる要因の一つと考えられている。また、リードリレーによって電源電位を供給する配線の導通または非導通を制御する場合、チャタリングが発生する期間を考慮したタイミング設計またはローパスフィルタなどの電子部品の追加を必要とする課題がある。

【0051】

なお、リードリレーは、可動接点の電極の種類または構成などにより例えば1アンペア以上の大きな電流を制御することができる。しかし、リードリレーを用いて大きな電力を扱う場合、可動接点の接触時にスパークなどが発生する場合がある。したがって、可動接点は、可動接点表面の酸化による接触不良、隣り合う可動接点同士の融着などによる短絡などが発生する場合がある。また、リードリレーは、可動接点、または電磁コイルなどの構成要素を必要とするため小型化が難しい問題がある。したがってリードリレーを用いる場合、モバイル機器、ロボット、または車載機器などの電子機器を小型化することが難しい。

【0052】

特に、ロボット、または車載機器などの電子機器などでは、より大きな電圧または大きな電流の制御が求められる。例えばパワー半導体は、大きな電圧または大きな電流を制御できる素子として知られている。代表的なパワー半導体には、IGBT（Insulated Gate Bipolar Transistor：絶縁ゲート型バイポーラトランジスタ）、またはIEGT（Injection Enhanced Gate Transistor：電子注入促進型絶縁ゲートトランジスタ）などがある。

【0053】

次に、本発明の一態様である半導体リレーについて説明する。半導体リレーは、電磁コイルの代わりに、第1の発光素子と、第1の受光素子とを用いてスイッチの導通または非導通を制御する。第1の発光素子には、発光ダイオード（LED）、またはOLED（Organic Light Emitting Diode）などのエレクトロルミネセンス素子を用いることができる。また、第1の受光素子には、有機光センサ、フォトダイオード、またはフォトトランジスタを用いることができる。したがって、半導体リレーは、無接点リレーと言い換えることができる。例えば、半導体リレーには、MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）を用いたフォトモスリレーなどがある。なお、本実施の形態では、第1の受光素子に有機光センサを用いた例を示す。有機光センサを用いることで第1の受光素子を形成するためのプロセス温度を低くすることができる。また第1の受光センサにフォトダイオードを用いる場合は、第1の受光素子が検出できる光の波長範囲を可視光波長から赤外波長まで広く設定できる。

【0054】

さらに、半導体リレーについて詳細に説明する。半導体リレーは、第1の回路に第1の発光素子を有し、第2の回路に第1の受光素子、スイッチ、メモリ、第1の端子、および第2の端子を有する。第1の発光素子の点灯または消灯は、第1の回路に与えられる第1の信号によって制御される。第1の信号によって第1の発光素子の射出した光は、第1の受光素子に与えられ、第1の受光素子は、当該光を電圧に変換することで第1のデータを生成する。メモリには、第1のデータが記憶され、第1のスイッチは、第1のデータによって第1の端子および第2の端子間の導通または非導通が制御される。なお、当該スイッチは、以降の説明において登場する第2のスイッチまたは第3のスイッチと区別するために、第1のスイッチと言い換えることができる。

【0055】

機械的な接点を有するリードリレーなどに比べた場合、半導体リレーは、第1のスイッチにトランジスタ等の半導体素子を用いるために抵抗成分（例えば、トランジスタのコンダクタンス成分）の影響が大きくなる。つまり、第1のスイッチが半導体リレーの電力損失の要因になる場合がある。したがって、機能モジュールまたは集積回路などをパワーゲーティング制御する場合には、半導体リレーの導通時にはパワー半導体のように低損失な第1のスイッチが必要である。なお、半導体リレーは、第1のスイッチにトランジスタを用いることで、チャタリング対策が不要になる。したがって、半導体リレーは、リードリレーなどに比べ高速に動作させることができる。また、半導体リレーは、可動接点を用いないため小型化に好適である。また、半導体リレーは、リードリレーで発生する可動接点の酸化や融着などが発生しないため信頼性に優れている。

【0056】

最近の電子機器は、AI (Artificial Intelligence) などのハードウェア化により機能モジュールまたは集積回路などの演算量が増大するに従い消費する電力も増大している。ロボットなどの機能モジュールまたは集積回路などでは、モータを制御するため大きな電力を必要とする。よって、機能モジュールまたは集積回路などでパワーゲーティングを制御する場合には、小型であることが求められる。また、半導体リレーが導通している期間、パワー半導体のように大きな電力を扱える第1のスイッチが必要である。また、半導体リレーが非導通の期間、第1の回路に第1の信号を与え続けなくても動作することが求められる。

【0057】

本発明の一態様では、第2の回路がメモリを有する。メモリは、第2のスイッチと、容量とを有する。メモリには、第1の受光素子が検出した第1のデータが第2のスイッチを介して記憶される。よって、第1のスイッチの導通または非導通は、メモリに記憶された第1のデータによって制御される。

【0058】

なお、上述した半導体リレーは、第1の回路が、さらに、第2の発光素子を有し、且つ、第2の回路が、さらに、第2の受光素子を有し、且つ、第2の回路が有するメモリは、さらに、第3のスイッチを有する。なお、以降において説明を簡便にするために、第1の発光素子および第2の発光素子を、序数を付けずに発光素子と呼ぶ場合がある。第1の受光素子および第2の受光素子を、序数を付けずに受光素子と呼ぶ場合がある。

【0059】

続いて、上述した構成の半導体リレーの動作を説明する。第1の回路に与える第1の信号は、第1の発光素子の点灯または消灯を制御する。第1の回路に与える第2の信号は、第2の発光素子の点灯または消灯を制御する。メモリには、第1の受光素子が検出した第1のデータが記憶される。第1のスイッチは、メモリに記憶された第1のデータによって導通するように制御される。メモリに記憶される第1のデータは、第2の受光素子によって電圧に変換された第2のデータによって初期化される。第1のスイッチは、メモリが初期化されることによって非導通になるように制御される。

【0060】

つまり、半導体リレーは、第1の回路に与える第1の信号または第2の信号によって第

1のスイッチの導通または非導通を制御することができる。言い換えれば、第1の信号または第2の信号は、第1のスイッチの導通または非導通を任意の時刻に切り替えることができる。第1の信号と、第2の信号とを相補的に与える場合に比べて、第1の信号が第2の信号と一部が重なるように制御することで第1のスイッチの導通または非導通を高速に切り替えることができる。

【0061】

次に、第1乃至第3のスイッチについて詳細に説明する。以降では、第1乃至第3のスイッチを第1乃至第3のトランジスタと言い換えて説明する。

【0062】

第1のトランジスタは、大きな電圧または大きな電流を扱うことができることが好ましい。例えば、第1のトランジスタには、IGBT、MESFETなどを用いることができる。ただし、第1のトランジスタとしてIGBTを用いる場合、ソース端子がエミッタ端子に相当し、ドレイン端子がコレクタ端子に相当する。また、第1のトランジスタとして、シリコンやゲルマニウムなどの他、化合物半導体、または酸化物半導体を半導体層を含むトランジスタを用いても良い。大きな電力の制御を行う半導体リレーの場合、化合物半導体または酸化物半導体を用いたトランジスタは耐圧性が高く、大きな電流を流すことができるため、第1のトランジスタとして用いるのに好適である。

【0063】

本発明の一態様では、第1のトランジスタが第1の半導体層を有する。一例として、第1の半導体層には、シリコン半導体よりもバンドギャップが広く、真性キャリア密度がシリコンよりも低い半導体材料である窒化ガリウム(GaN)または窒化シリコン(SiC)などを含む化合物半導体、または酸化ガリウムなどを含む酸化物半導体などを用いることができる。

【0064】

一例として、化合物半導体の一つであるGaNは、例えばサファイア基板上に低温バッファ層を設けることで、サファイア基板上に単結晶のGaNをエピタキシャル成長させることで生成することができる。なお、サファイア基板の代わりに、SOI(Silicon on Insulator)基板、またはシリコン基板を用いてもよい。

【0065】

なお、窒化物を用いる化合物半導体は、窒化シリコン、窒化アルミニウム、窒化ジルコニウム、窒化チタン、窒化亜鉛、窒化マグネシウム、窒化ガリウム、窒化タンタル、窒化ニオブ、窒化ビスマス、窒化イットリウム、窒化イリジウム、窒化インジウム、窒化スズ、窒化ニッケル、窒化ハフニウムなどの中から選択されてもよい。

【0066】

酸化物半導体は、化学気相成長法、スパッタリング法、または湿式法により作製可能であり、量産性に優れるといった利点がある。また、酸化物半導体は室温でも成膜が可能のため、ガラス基板上への成膜、或いはシリコンを用いた集積回路上への成膜が可能である。また、基板の大型化にも対応が可能である。よって、上述したワイドギャップ半導体の中でも、特に酸化物半導体は量産性が高いというメリットを有する。また、トランジスタの性能(例えば電界効果移動度)を向上させるために結晶性の酸化物半導体を得ようとする場合でも、250℃から800℃の熱処理によって容易に結晶性の酸化物半導体を得ることができる。

【0067】

なお、酸化物半導体は、酸化シリコン、酸化アルミニウム、酸化ジルコニウム、酸化チタン、酸化亜鉛、酸化マグネシウム、酸化ガリウム、酸化タンタル、酸化ニオブ、酸化ビスマス、酸化イットリウム、酸化イリジウム、酸化インジウム、酸化スズ、酸化ニッケル、酸化ハフニウム、ITO(indium tin oxide)、IZO(indium zinc oxide(登録商標))、アルミニウムを添加した酸化亜鉛(Aluminum Zinc Oxide)、またはガリウムを添加した酸化亜鉛(Gallium Zinc Oxide)などの中から選択してもよい。

【0068】

また、酸化物半導体または化合物半導体には、さらに、アルミニウム、イットリウム、銅、バナジウム、カドミウム、ベリリウム、ホウ素、ヒ素、リン、シリコン、チタン、鉄、ニッケル、亜鉛、錫、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、またはマグネシウムなどから選ばれた一種、または複数種が含まれていてもよい。

【0069】

続いて、第2または第3のトランジスタについて説明する。第2または第3のトランジスタは、オフ電流の小さなトランジスタを用いることが好ましい。第2または第3のトランジスタは、第2の半導体層を有する。第2または第3のトランジスタにオフ電流の小さなトランジスタを用いることで、機能モジュールまたは集積回路などをパワーゲーティングする期間、第1のデータを保持することができる。したがって、第1の発光素子を点灯または消灯を保持するための電力を削減することができる。例えば、第1のトランジスタの半導体層が酸化物半導体であり、且つ、第2または第3のトランジスタの半導体層が酸化物半導体の場合、第2の半導体層は、第1の半導体層と異なる酸化物半導体を有することが好ましい。

【0070】

なお、第2の半導体層に用いる酸化物半導体は、少なくともインジウム（In）を含む。特にInと亜鉛（Zn）を含むことが好ましい。また、当該酸化物半導体膜を用いたトランジスタの電気的特性のばらつきを減らすためのスタビライザーとして、それらに加えてガリウム（Ga）を有することが好ましい。また、スタビライザーとしてスズ（Sn）を有することが好ましい。また、スタビライザーとしてハフニウム（Hf）を有することが好ましい。また、スタビライザーとしてアルミニウム（Al）を有することが好ましい。また、スタビライザーとしてジルコニウム（Zr）を含むことが好ましい。

【0071】

また、他のスタビライザーとして、ランタノイドである、ランタン（La）、セリウム（Ce）、プラセオジム（Pr）、ネオジム（Nd）、サマリウム（Sm）、ユウロピウム（Eu）、ガドリニウム（Gd）、テルビウム（Tb）、ジスプロシウム（Dy）、ホルミウム（Ho）、エルビウム（Er）、ツリウム（Tm）、イッテルビウム（Yb）、ルテチウム（Lu）のいずれか一種または複数種を含んでいてもよい。

【0072】

なお、例えば、In-Ga-Zn系酸化物とは、InとGaとZnを含む酸化物という意味であり、InとGaとZnの比率は問わない。また、InとGaとZn以外の金属元素を含んでいてもよい。In-Ga-Zn系酸化物は、無電界時の抵抗が十分に高くオフ電流を十分に小さくすることが可能であり、また、移動度も高い。

【0073】

第2の半導体層に酸化物半導体（金属酸化物と言い換えてもよい）を有するトランジスタをOSTランジスタと呼ぶ。

【0074】

また、OSTランジスタは半導体層のエネルギーギャップが大きいいため、数y A/μm（チャネル幅1μmあたりの電流値）という極めて低いオフ電流特性を示すことができる。また、OSTランジスタは、インパクトイオン化、アバランシェ降伏、および短チャネル効果などが生じないなどSiトランジスタとは異なる特徴を有し、信頼性の高い回路を形成することができる。また、Siトランジスタでは問題となる結晶性の不均一性に起因する電気特性のばらつきもOSTランジスタでは生じにくい。

【0075】

第2の半導体層を構成する酸化物半導体がIn-M-Zn系酸化物の場合、In-M-Zn酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、 $In \geq M$ 、 $Zn \geq M$ を満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、 $In : M : Zn = 1 : 1 : 1$ 、 $In : M : Zn = 1 : 1 : 1$ 。

2、 $\text{In}:\text{M}:\text{Zn}=3:1:2$ 、 $\text{In}:\text{M}:\text{Zn}=4:2:3$ 、 $\text{In}:\text{M}:\text{Zn}=4:2:4$ 、 $\text{In}:\text{M}:\text{Zn}=5:1:3$ 、 $\text{In}:\text{M}:\text{Zn}=5:1:6$ 、 $\text{In}:\text{M}:\text{Zn}=5:1:7$ 、 $\text{In}:\text{M}:\text{Zn}=5:1:8$ 、 $\text{In}:\text{M}:\text{Zn}=10:1:3$ 等が好ましい。また、半導体層を構成する酸化物半導体が $\text{In}-\text{Zn}$ 酸化物の場合、 $\text{In}-\text{Zn}$ 酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、 $\text{In}\geq\text{Zn}$ を満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、 $\text{In}:\text{Zn}=1:1$ 、 $\text{In}:\text{Zn}=2:1$ 、 $\text{In}:\text{Zn}=5:1$ 、 $\text{In}:\text{Zn}=5:3$ 、 $\text{In}:\text{Zn}=10:1$ 、 $\text{In}:\text{Zn}=10:3$ 等が好ましい。

【0076】

半導体層としては、キャリア濃度の低い酸化物半導体を用いる。例えば、半導体層は、キャリア濃度が $1\times 10^{17}/\text{cm}^3$ 以下、好ましくは $1\times 10^{15}/\text{cm}^3$ 以下、さらに好ましくは $1\times 10^{13}/\text{cm}^3$ 以下、より好ましくは $1\times 10^{11}/\text{cm}^3$ 以下、さらに好ましくは $1\times 10^{10}/\text{cm}^3$ 未満であり、 $1\times 10^{-9}/\text{cm}^3$ 以上のキャリア濃度の酸化物半導体を用いることができる。そのような酸化物半導体を、高純度真性または実質的に高純度真性な酸化物半導体と呼ぶ。当該酸化物半導体は、欠陥準位密度が低く、安定な特性を有する酸化物半導体であるといえる。

【0077】

なお、これらに限られず、必要とするトランジスタの半導体特性および電気特性（電界効果移動度、しきい値電圧等）に応じて適切な組成のものを用いればよい。また、必要とするトランジスタの半導体特性を得るために、半導体層のキャリア濃度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとするのが好ましい。なお、OSトランジスタについては、実施の形態2で詳細に説明する。

【0078】

発光素子は、第1のトランジスタと同じ第1の半導体層を用いて形成されることが好ましい。発光素子が、第1の半導体層を有することで、半導体リレーは、第1の回路と、第2の回路とを同一の基板上に形成することができる。

【0079】

第2または第3のトランジスタは、第1のトランジスタの上方に配置されることが好ましい。さらに、第1または第2の受光素子は、第2または第3のトランジスタの上方に形成されることが好ましい。第1または第2の受光素子は、活性層を有し、当該活性層は、有機化合物であることが好ましい。なお、第1または第2の受光素子が有する活性層は、可視光領域から赤外領域までの波長範囲のいずれか一の波長の光を検出できる。当該光の波長範囲は、 400 nm 乃至 780 nm であることが好ましく、もしくは、 380 nm 乃至 1400 nm であることがより好ましい。なお、第1または第2の受光素子が検出できる波長範囲は、それぞれ異なる波長範囲に限定することができる。当該波長範囲は、後述する蛍光体、カラーフィルタ、もしくは活性層に用いる材料によって選択することができる。

【0080】

また、第1の受光素子の一部は、第1の発光素子と重なる位置に配置され、第2の受光素子の一部は、第2の発光素子と重なる位置に配置されることが好ましい。したがって、第2のトランジスタのチャネル形成領域は、第2のトランジスタが有するゲート電極またはバックゲート電極によって第1の発光素子が射出する光から遮光されることが好ましい。また、第3のトランジスタのチャネル形成領域は、第3のトランジスタが有するゲート電極またはバックゲート電極によって第2の発光素子が射出する光から遮光されることが好ましい。第2または第3のトランジスタのチャネル形成領域に第2または第3の発光素子が射出する光が入射しないように遮光することで、第2または第3のトランジスタに入射した光による漏れ電流の生成を抑制することができる。

【0081】

さらに、第1のトランジスタのゲート、第2のトランジスタのソースまたはドレインの一方、および第3のトランジスタのソースまたはドレインの一方を電氣的に接続する配線

10

20

30

40

50

が、遮光機能を備えてもよい。例えば、第1の受光素子は、配線によって第2の発光素子が射出する光の一部または全てを遮光するように配置することができる。また第2の受光素子は、配線によって第1の発光素子が射出する光の一部または全てを遮光するように配置することができる。

【0082】

なお、第2の受光素子が生成する起電力が第2のトランジスタに与えられても第2のトランジスタのソース又はドレイン間に電流が流れない範囲内であれば、第1の発光素子が射出する光の一部が第2の受光素子に入射してもよい。また、第1の受光素子が生成する起電力が第1のトランジスタに与えられても第1のトランジスタのソース又はドレイン間に電流が流れない範囲内であれば、第2の発光素子が射出する光の一部が第1の受光素子に入射してもよい。

10

【0083】

さらに、半導体リレーは、蛍光体を有することができる。例えば、蛍光体を含む絶縁層を発光素子と、受光素子との間に配置することができる。蛍光体は、発光素子が射出する光の波長を、発光素子の射出する光より長波長に変換することができる。さらに具体的には、発光素子が射出する光の波長範囲が受光素子の検知できる波長範囲よりも短波長の場合、蛍光体は、発光素子が射出する光の波長範囲を受光素子が検知できる波長範囲（可視光領域から赤外領域までの波長範囲の光）に変換することができる。蛍光体は、発光素子が射出する光の波長を受光素子が検知できる波長範囲に変換することができる。したがって、第1の回路に与えられる第1の信号の選択性と伝達性が改善することで、確実に第2の回路に伝達できるようになる。

20

【0084】

なお、半導体リレーは、蛍光体を含む絶縁層の代わりにカラーフィルタを有することができる。発光素子が射出する光の波長範囲が広い場合、カラーフィルタは、受光素子が検知できる波長範囲の光のみを透過させることができる。したがって、カラーフィルタは、発光素子と、受光素子との間に配置することが好ましい。例えば、カラーフィルタを配置することで、第1乃至第3のトランジスタのチャネル形成領域に入射する光の波長範囲を限定することができる。カラーフィルタを設けることで、当該波長範囲以外の光が第1乃至第3のトランジスタのチャネル形成領域に入射することで第1乃至第3のトランジスタに漏れ電流が発生しないことが好ましい。

30

【0085】

なお、第1乃至第3のトランジスタのチャネル形成領域は、第2または第3のトランジスタの有するゲートもしくはバックゲート、トランジスタ間を接続する配線、蛍光体、またはカラーフィルタなどを用いて遮光されることが好ましい。

【0086】

続いて、第2の回路が有するメモリについて説明する。メモリは、第2または第3のトランジスタ、および容量を有する。容量は、第1のトランジスタのゲート、第2のトランジスタのソースまたはドレインの一方、および第3のトランジスタのソースまたはドレインの一方を電気的に接続する配線の一部を容量の電極の一方として用いる。なお、容量の電極の他方は、受光素子の電極の一方に接続される配線の一部を用いることができる。

40

【0087】

上述したように、第1の回路と、第2の回路と、を同一の基板上に形成することで新規な構成の半導体リレーを提供することができる。また、トランジスタが有するゲートまたはバックゲート、トランジスタ間を接続する配線、カラーフィルタ、または蛍光体などを用いて発光素子が射出する光を遮光することができる。したがって、第1の信号は、第2の信号からアイソレートされた半導体リレーを提供することができる。また、第1のトランジスタに、酸化物半導体、または化合物半導体を用いて低損失で大きな電力にも対応できる電気特性が良好な半導体リレーを提供することができる。また、第1の回路と、第2の回路とを同一の基板上に形成し、且つ発光素子と重なる位置に配置される受光素子を形成することで、小型化に適した構成の半導体リレーを提供することができる。また発光素

50

子および受光素子を有することで、可動接点を有さない構成にすることで信頼性の高い半導体リレーを提供することができる。

【0088】

なお、発光素子の形成範囲とは、アノード電極、及びカソード電極を範囲として含む。また、受光素子の形成範囲とは、アノード電極、及びカソード電極のいずれか大きい範囲である。したがって、発光素子が、受光素子と重なるとは、発光素子の形成範囲の一部と、受光素子の形成範囲の一部とが重なることを意味する。

【0089】

続いて、本発明の一態様である半導体リレーについて図面を用いて詳細に説明する。

【0090】

図1は、半導体リレーを説明するブロック図である。半導体リレー100は、回路101、回路102、端子11、端子12、端子14、および端子15を有する。回路101は、点灯回路110を有する。点灯回路110は、発光素子を有する。回路102は、検出回路120、メモリ130、スイッチ回路140を有する。

【0091】

端子11は、点灯回路110の端子の一方と電氣的に接続される。端子12は、点灯回路110の端子の他方と電氣的に接続される。検出回路120は、メモリ130と電氣的に接続される。メモリ130は、スイッチ回路140と電氣的に接続される。スイッチ回路140の端子の一方は端子14と電氣的に接続される。スイッチ回路140の端子の他方は端子15と電氣的に接続される。

【0092】

端子11に第1の信号が与えられた場合、点灯回路110の点灯または非点灯が制御される。一例として、端子11に第1の信号の“H”の電圧が与えられ、端子12に第1の信号の“L”の電圧が与えられる場合、端子12を基準として端子11に正の電圧が印加される。端子12を基準として端子11に正の電圧が印加されることで、発光素子は、点灯する。点灯回路110が射出する光150は、検出回路120によって検出される。メモリ130には、検出回路120が検出した第1のデータが記憶される。よって、スイッチ回路140は、メモリ130に記憶された第1のデータによってスイッチ回路140の導通または非導通が制御される。よって、点灯回路110および検出回路120は、伝送回路の一つであるフォトカプラに相当すると言える。

【0093】

図2は、図1で説明した半導体リレー100を詳細に説明する回路図である。点灯回路110は、発光素子111および発光素子112を有する。検出回路120は、受光素子121および受光素子122を有し、メモリ130は、第2のスイッチ、第3のスイッチ、容量133を有し、スイッチ回路140は、第1のスイッチを有する。以降では、第1のスイッチをトランジスタ141a、第2のスイッチをトランジスタ131、第3のスイッチをトランジスタ132と言い換えて説明する。

【0094】

端子11は、発光素子111の電極の一方と電氣的に接続され、端子12は、発光素子111の電極の他方と電氣的に接続される。また、端子12は、発光素子112の電極の一方と電氣的に接続され、端子11は、発光素子112の電極の他方と電氣的に接続される。

【0095】

トランジスタ141aのゲートは、トランジスタ131のソースまたはドレインの一方、トランジスタ132のソースまたはドレインの一方、および容量133の電極の一方と電氣的に接続される。トランジスタ132のソースまたはドレインの他方は、トランジスタ132のゲート、受光素子121の電極の一方と電氣的に接続される。トランジスタ132のゲートは、受光素子122の電極の一方と電氣的に接続される。端子14は、トランジスタ141aのソースまたはドレインの一方と電氣的に接続される。端子15は、トランジスタ141aのソースまたはドレインの他方、トランジスタ132のソースまたは

10

20

30

40

50

ドレインの他方、容量１３３の電極の他方、受光素子１２１の電極の他方、および受光素子１２２の電極の他方と電氣的に接続される。

【００９６】

発光素子１１１の射出する光１５０aは、受光素子１２１に与えられ、発光素子１１２の射出する光１５０bは、受光素子１２２に与えられる。なお、トランジスタ１４１aのゲート、トランジスタ１３１のソースまたはドレインの一方、およびトランジスタ１３２のソースまたはドレインの一方を電氣的に接続する配線は、発光素子１１１が射出する光１５０aを受光素子１２２に入射させないように遮光する位置に設けられ、且つ発光素子１１２が射出する光１５０bを受光素子１２１に入射させないように遮光する位置に設けられる。

10

【００９７】

端子１２には、端子１１に与えられる第１の信号と相補関係にある信号が与えられることが好ましい。一例として、端子１１に“H”の電圧が与えられる期間、端子１２は、“L”の電圧が与えられる。また、端子１１に“L”の電圧が与えられる期間、端子１２は、“H”の電圧が与えられる。つまり、端子１１には、端子１２に与えられる信号の反転した信号が与えられる。

【００９８】

よって、発光素子１１１の電極の一方に“H”の電圧が与えられ、発光素子１１１の電極の他方に“L”の電圧が与えられる期間、発光素子１１１は光を射出する。具体的には、端子１１に、端子１２に与えられる信号の相補関係の信号が与えられることで、発光素子１１１が点灯している期間、発光素子１１２は消灯し、発光素子１１２が点灯している期間、発光素子１１１は消灯する。したがって半導体リレーの導通または非導通を一つの信号で制御することができる。

20

【００９９】

受光素子１２１は、発光素子１１１が射出する光を検出する。受光素子１２１は、当該光を検出することで受光素子１２１の両端に起電力を生成する。当該起電力がトランジスタ１３１の閾値電圧よりも大きくなると、トランジスタ１３１を介して容量１３３に第１のデータが記憶される。つまり、容量１３３には、端子１１に与えられた第１の信号である“H”の電圧が記憶される。容量１３３に記憶された“H”の電圧は、トランジスタ１４１aを導通にすることができる。なお、トランジスタ１４１aが導通するとは、半導体リレー１００が導通すると言い換えてもよい。

30

【０１００】

なお、容量１３３に記憶される信号は、端子１２に与えられる“H”の電圧によってトランジスタ１３２がオン状態になることで初期化される。つまり、容量１３３に記憶された信号は、トランジスタ１３２によって初期化されトランジスタ１４１aを非導通にすることができる。なお、トランジスタ１４１aが非導通になるとは、半導体リレー１００が非導通になると言い換えてもよい。

【０１０１】

なお、図２では、トランジスタ１３１のゲートと、トランジスタ１３１のソースまたはドレインの他方が電氣的に接続されることでダイオード接続を形成している。トランジスタ１３１がダイオード接続を形成することで、受光素子１２１が、発光素子１１２の反射光または迷光などによって小さな起電力が生成されたとしても、トランジスタ１３１がオン状態にはならず、容量１３３が記憶する信号に対して影響を与えない。つまり、ダイオード接続されるトランジスタ１３１はスイッチとして機能する。

40

【０１０２】

また、受光素子１２２に発光素子１１１の反射光または迷光などによって小さな起電力が生成されたとしても、トランジスタ１３２がオン状態にはならず、容量１３３が記憶する信号を初期化しない。

【０１０３】

また、トランジスタ１３１またはトランジスタ１３２は、それぞれバックゲートを有す

50

ることができる。トランジスタ１３１のバックゲートは、トランジスタ１３１の電気的特性の変動を抑える効果があり、トランジスタ１３２のバックゲートは、トランジスタ１３２の電気的特性の変動を抑える効果がある。

【０１０４】

詳細は図５Ａで説明するが、トランジスタ１３１のバックゲートは、トランジスタ１３１のチャンネル形成部を発光素子１１１または発光素子１１２が射出する光を反射することで遮光することができる。また、トランジスタ１３２のバックゲートは、トランジスタ１３２のチャンネル形成部を発光素子１１２または発光素子１１１の射出する光を反射することで遮光することができる。なお、遮光するとは、発光素子１１１または発光素子１１２が射出する光を完全に遮断することが好ましい。ただし、遮光される光には、発光素子１１１または発光素子１１２が射出する光の強さ、面積などを減じた光も含まれる。例えば、発光素子１１１と受光素子１２１との間に設けられる絶縁膜によって発光素子１１１が射出する光が減衰する場合も含まれる。さらに異なる例として、当該絶縁膜が光を吸収する場合も含まれる。

【０１０５】

半導体リレー１００は、発光素子１１１または発光素子１１２が点灯状態から消灯状態に移行する期間、または消灯状態から点灯状態に移行する期間を有する。つまり、発光素子の応答時間、受光素子の応答時間、または容量１３３の充放電時間に起因するアクイジションタイム（Acquisition time）が、半導体リレー１００のスイッチング速度に影響を与える。

【０１０６】

図３Ａは、半導体リレー１００のスイッチング速度を向上させる半導体リレー１００を説明する回路図である。図３Ａは、点灯回路１１０Ａを有する点が図２と異なっている。なお、点灯回路１１０Ａは、発光素子１１１、および発光素子１１２を有し、点灯回路１１０Ａは、端子１１乃至端子１３と電気的に接続される。端子１１は、発光素子１１１の電極の一方と電気的に接続される。端子１３は、発光素子１１２の電極の一方と電気的に接続される。端子１２は、発光素子１１１の電極の他方、および発光素子１１２の電極の他方と電気的に接続される。

【０１０７】

端子１１には、第１の信号が与えられ、端子１３には、第２の信号が与えられる。なお、端子１２には、“Ｌ”の電圧または第３の信号が与えられることが好ましい。一例として、端子１１に“Ｈ”の電圧が与えられる期間、端子１３は、“Ｌ”の電圧が与えられることが好ましい。また、端子１３に“Ｈ”の電圧が与えられる期間、端子１１は、“Ｌ”の電圧が与えられることが好ましい。容量１３３には、第１のデータによって“Ｈ”の電圧が与えられ、第２のデータによって容量１３３が初期化される。

【０１０８】

なお、端子１１に“Ｈ”の電圧が与えられている場合でも、端子１３に“Ｈ”の電圧を与えることができる。つまり、受光素子１２１によって電圧に変換された第１のデータによってトランジスタ１４１ａをオン状態にしている期間でも、受光素子１２２によって電圧に変換された第２のデータによって容量１３３を初期化し、トランジスタ１４１ａをオフ状態にすることができる。したがって、半導体リレー１００は、第１の信号および第２の信号によって高速なスイッチング速度を提供することができる。

【０１０９】

なお、第１の信号および第２の信号に“Ｌ”の電圧を与えた場合、半導体リレー１００は、容量１３３に記憶する第１のデータの電圧により、トランジスタ１４１ａの導通または非導通の状態を保持することができる。さらに、トランジスタ１３１またはトランジスタ１３２がＯＳトランジスタである場合、トランジスタ１４１ａの導通または非導通の状態を長い期間保持することができる。したがって、図３Ａの構成は、良好な半導体リレー１００のスイッチング速度および長期間の状態の保持ができるためパワーゲーティングに適している。

【0110】

図3Bは、図3Aを詳細に説明する回路図である。一例として、図3Bは、検出回路120が有する受光素子121Aが受光素子121Aを有し、受光素子122Aが受光素子122Aを有する。

【0111】

最初に受光素子121Aについて説明する。受光素子121Aは、複数の受光素子121Bを有し、それぞれの受光素子121Bは、直列に接続されている。なお、図3Bでは、一例として、受光素子121Aは、同じ電気的特性を有する3つの受光素子121Bが直列に接続されている。受光素子121Bは、同じ電気的特性を有するため、受光素子121Aが生成する起電力は、受光素子121Bが有する閾値電圧の3倍の大きさになる。なお、受光素子121Aが生成する起電力は、トランジスタ141aをオン状態にするに足りる電圧であることが好ましい。言い換えれば、受光素子121Aが生成する起電力が、トランジスタ141aの閾値電圧よりも大きいことが好ましい。なお、直列に接続される受光素子121Bの数は、限定されない。

10

【0112】

受光素子122Aが生成する起電力は、トランジスタ132をオン状態にするに足りる電圧であることが好ましい。一例として、図3Bでは受光素子122Aは、1つの受光素子122Bを有している。言い換えると、受光素子122Bは、容量133に保持される第1のデータを初期化する時間を制御することができる。

【0113】

図3Bでは示していないが、一例として、受光素子122Aは、同じ電気特性を有する2つの受光素子122Bが並列に接続されていてもよい。受光素子122Bが1つの場合に比べ、倍の速度で容量133から電荷を放電することができる。つまり、並列に接続される受光素子122Bの数に応じて半導体リレー100がオン状態からオフ状態に移行する時間が短くなる。言い換えれば、受光素子122Bの数に応じて半導体リレー100のスイッチング特性が向上する。

20

【0114】

なお、受光素子121Aは、複数の受光素子121Bが直列または並列に接続されてもよい。また、受光素子122Aは、複数の受光素子122Bが直列または並列に接続されてもよい。半導体リレー100のスイッチング特性に応じてそれぞれ接続する受光素子の数を選択することができる。

30

【0115】

図4は、図3Aとは異なる半導体リレー100を説明する回路図である。図4は、スイッチ回路140Aを有している点が異なっている。なお、スイッチ回路140Aは、トランジスタ141a、トランジスタ141b、およびダイオード144を有する。また、スイッチ回路140Aは、端子14乃至端子16と電氣的に接続されている。

【0116】

なお、スイッチ回路140の説明と重複する部分は、スイッチ回路140の説明を参照することができるため説明を省略する。ここでは、スイッチ回路140Aが、スイッチ回路140と異なる点について説明する。トランジスタ141bのゲートは、トランジスタ141aのゲートと電氣的に接続される。トランジスタ141bのソースまたはドレインの一方は、端子16と電氣的に接続される。トランジスタ141bのソースまたはドレインの他方は、端子15と電氣的に接続される。

40

【0117】

トランジスタ141aのソースまたはドレインの一方は、ダイオード144を介してトランジスタ131のゲートと電氣的に接続される。なお、ダイオード144のカソード端子は、端子14と電氣的に接続される。なお、ダイオード144は、トランジスタで構成することができる。端子14には、半導体リレー100に与えられる電圧の中で最も高い電圧が与えられる。したがって、ダイオード144は、半導体リレー100の保護ダイオードとして機能する。一例として、半導体リレー100の端子14と端子16とが半導体

50

リレー１００の外側で電氣的に接続する場合、ダイオード１４４は、端子１６に対しても保護ダイオードとして機能する。

【０１１８】

したがって、第１の回路に与えられる第１の信号の電圧幅よりも、端子１５を基準に与えられる端子４の電圧幅の方が大きい。つまり、第２の回路に接続される回路の動作電圧幅は、第１の回路に接続される回路の動作電圧よりも大きくすることができる。もしくは、第２の回路に接続される回路の動作電圧幅は、第１の回路が接続される回路の動作電圧と異なることができる。例えば、第２の回路の電源電圧は、第１の回路の電源電圧よりも小さいが、第２の回路のトランジスタ１４１ａは、大きな電流を流す場合などである。つまり、半導体リレー１００は、異なる電源電圧で動作する信号の伝達回路としての機能を有する。

10

【０１１９】

端子１４が端子１６と接続される場合、トランジスタ１４１ｂは、トランジスタ１４１ａと並列に接続される。したがって、トランジスタ１４１ａが、トランジスタ１４１ｂと同じ電氣的特性を有する場合、端子１４および端子１６の間の抵抗成分が半分になるため、半導体リレー１００の扱える電流の大きさが２倍になる。したがって、半導体リレー１００が扱える電力が２倍になるため好適である。また、トランジスタ１４１ａおよびトランジスタ１４１ｂは、同じゲート容量を有する。したがって容量１３３と、当該ゲート容量とを合成容量として用いるメモリ１３０は、第１のデータをより長い期間保持することができる。また、トランジスタをスイッチとして使用する場合、トランジスタに起因する電力損失を低減することができる。

20

【０１２０】

次に、図５乃至図７は、半導体リレー１００の断面構造の一部を説明する図である。図５Ａでは、図３Ａで説明した半導体リレー１００における、発光素子１１１、発光素子１１２、受光素子１２１、受光素子１２２、トランジスタ１４１ａ、トランジスタ１３１、トランジスタ１３２、および容量１３３を図示している。

【０１２１】

一例として、トランジスタ１４１ａと、発光素子１１１、および発光素子１１２は、シリコン基板、サファイア基板、またはＳＯＩ基板上に形成される半導体層を用いて形成される。半導体層は、ガリウムを含む結晶構造であることが好ましい。半導体層にガリウムを含む例として、窒化ガリウム（以下、 GaN ）、または酸化ガリウム（ $GaOx$ ）などがある。異なる例として、半導体層に窒化シリコン（ SiC ）を用いてもよい。

30

【０１２２】

図５Ａは、半導体層２１２に GaN を用いた半導体リレー１００について説明をする。例えば GaN は、基板２１０上に低温バッファ層を設け、基板２１０上の低温バッファ層上に単結晶の GaN をエピタキシャル成長させて生成することができる。図５Ａでは、当該バッファ層の記載を省略する。また、図５Ａでは、基板２１０にサファイア基板を用いた例を示している。

【０１２３】

トランジスタ１４１ａを形成する場合、半導体層２１２上に半導体層２１４をエピタキシャル成長させた半導体層を用いることが好ましい。半導体層２１２は、 GaN が好ましく、半導体層２１４は、 $AlGaN$ が好ましい。例えば、窒化アルミニウム（ AlN ）は、 GaN の約２倍のバンドギャップ（ $6.2eV$ ）、 GaN の約４倍の静電破壊電界（ $12MV/cm$ ）、 GaN の約１．５倍の熱伝導率（ $2.9W/cmK$ ）と極めて優れた材料特性を有することが知られている。よって、 AlN 、および AlN と GaN との混晶である $AlGaN$ は、高出力、高周波デバイス材料として好ましい。 $AlGaN$ をチャネル形成領域とするHEMT（High Electron Mobility Transistor）は、 GaN をチャネル形成領域とするHEMTよりも、更に高耐圧動作が可能である。なお、 GaN と、 $AlGaN$ との界面には、 GaN と、 $AlGaN$ の分極効果によって２次元電子ガス（ $2DEG$ ）が発生する。つまり、HEMT構造のトランジスタで

40

50

は、2 D E Gがチャネル形成領域となる。

【0124】

また、発光素子111および発光素子112は、半導体層212および半導体層214に形成することができる。一例として、半導体層214および半導体層212にドーパントを添加することでn型領域212aまたはp型領域212bを形成する。n型領域212aがp型領域212bと接することでpn接合を形成し発光素子111または発光素子112を形成する。なお、添加方法としては、イオンドーピング法、イオン注入法、プラズマ処理法等がある。

【0125】

一例として、n型領域212aは、シリコン(Si)、ゲルマニウム(Ge)などをドーパントとして添加することで形成する。また、p型領域212bは、マグネシウム(Mg)、亜鉛(Zn)、カドミウム(Cd)、ベリリウム(Be)などをドーパントとして添加することで形成する。なお、n型領域212aまたはp型領域212bは、半導体層212および半導体層214に連続する領域で形成されることが好ましい。もしくは、n型領域212aまたはp型領域212bは、半導体層212のみに形成されてもよい。例えばイオンドーピング法を用いてn型領域212aまたはp型領域212bを形成する場合、ドーパントが半導体層214を通過し、半導体層212に添加される場合がある。

【0126】

半導体層214上には、導電層216a乃至導電層216fが設けられる。導電層216aは、発光素子111のカソード電極に相当し、導電層216bは、発光素子111のアノード電極に相当し、導電層216aおよび導電層216bの間に形成されるn型領域212aおよびp型領域212bによって発光素子111を形成する。また、導電層216eは、発光素子112のアノード電極に相当し、導電層216fは、発光素子112のカソード電極に相当し、導電層216eおよび導電層216fの間に形成されるn型領域212aおよびp型領域212bによって発光素子112を形成する。なお、発光素子111または発光素子112において、n型領域またはp型領域に応じてアノード電極またはカソード電極の位置を配置することができる。

【0127】

また、導電層216cがトランジスタ141aのソースまたはドレインの一方の場合、導電層216dは、トランジスタ141aのソースまたはドレインの他方に相当する。なお、導電層216cは、端子14と接続する配線の一部としての機能を有し、導電層216dは、端子15と接続する配線の一部としての機能を有する

【0128】

絶縁層218は、導電層220と半導体層214との間に挟まれて設けられる。なお、導電層220はゲート電極、絶縁層218は第1のゲート絶縁層と言い換えてもよい。第1のゲート絶縁層は、酸化シリコン、酸化アルミニウム、または酸化ハフニウムなどを用いることができる。例えば、第1のゲート絶縁層が、酸化シリコン、酸化アルミニウム、または酸化ハフニウムなどのいずれかを含むことで、トランジスタ141aのオフ電流が低減する。さらに、第1のゲート絶縁層を具体的に説明すると、第1のゲート絶縁層は、SiO₂膜、Al₂O₃膜、またはHfO₂膜であることが好ましい。また、絶縁層218の一部は、n型領域212aまたはp型領域212bの上方と接する位置に設けられる。また、絶縁層218の一部は、導電層216a乃至導電層216fの一部を覆うように設けられる。

【0129】

また、トランジスタ141aは、リセスゲート構造を有することが好ましい。図5Aでは、トランジスタ141aは、リセスゲート構造を有する例を示している。トランジスタ141aがリセスゲート構造を有することで、トランジスタ141aは、オフ電流が低減する。リセスゲート構造は、チャネル形成領域を形成するゲート電極と重なる位置の半導体層214の一部をエッチングし、半導体層214を薄層化することで形成する。エッチングにより薄層化される半導体層214の領域をリセス領域と呼ぶ。リセス領域は、ゲー

10

20

30

40

50

ト電極に電圧が与えられていない状態（トランジスタ141aがオフ状態）において、ゲート電極下に伸びた空乏層が2DEGによって形成されるチャネルをピンチオフできるようになるため高い閾値電圧（ノーマリーオフ）にする効果がある。また、非リセス領域は、2DEGの濃度が増大するために大きな電流を流すことができる。

【0130】

また、トランジスタ141aがリセス領域を有する場合、発光素子111または発光素子112の半導体層214のリセス領域は、同一の工程でエッチングされることで形成される。発光素子111または発光素子112がリセス領域を有することでオフ電流を小さくすることができる。よって、発光素子111または発光素子112は、漏れ電流などによる点灯を抑制することができる。

10

【0131】

異なる例として、発光素子111または発光素子112は、リセス領域を設けなくてもよい。発光素子111または発光素子112は、リセス領域を設けないことで、発光素子111または発光素子112の応答性が向上する。また、回路101に与える第1の信号の信号振幅を小さくすることができる。第1の信号の信号振幅を小さくすることで、回路101を制御する回路の消費電力を小さくすることができる。

【0132】

絶縁層218上には、絶縁層222が設けられる。トランジスタ141a、発光素子111、または発光素子112の被形成面の表面凹凸を低減するために、絶縁層222に平坦化処理を行うことが好ましい。平坦化処理として特に限定はないが、研磨処理（例えば、化学的機械研磨法（Chemical Mechanical Polishing：CMP））、やドライエッチング処理により行うことができる。

20

【0133】

また、平坦化機能を有する絶縁材料を用いて絶縁層222を形成することで、研磨処理を省略することもできる。絶縁層222には、有機絶縁膜が好適である。有機絶縁膜に用いることができる材料としては、アクリル樹脂、ポリイミド樹脂、エポキシ樹脂、ポリアミド樹脂、ポリイミドアミド樹脂、シロキサン樹脂、ベンゾシクロブテン系樹脂、フェノール樹脂、及びこれら樹脂の前駆体等が挙げられる。また、上記有機材料の他に、低誘電率材料（low-k材料）等を用いることができる。なお、これらの材料で形成される絶縁層を複数積層させることで、絶縁層222を形成してもよい。

30

【0134】

絶縁層222上には、絶縁層224が積層される。絶縁層224は、半導体層212、または半導体層214などが含む水素の拡散を抑える機能を有することが好ましい。したがって、絶縁層224は、少なくとも窒素を含むことが好ましい。なお図5Aでは示していないが、絶縁層224上に絶縁層224aを積層することができる。絶縁層224は、絶縁層224aよりも多くの窒素を含み、絶縁層224aは絶縁層224よりも多くの酸素を含むことが好ましい。絶縁層224aは、後述する半導体層230aまたは半導体層230bに対し酸素を供給することができる。

【0135】

絶縁層224上には、トランジスタ131、トランジスタ132、容量、受光素子121、および受光素子122が設けられる。まず、トランジスタ131およびトランジスタ132について説明する。

40

【0136】

絶縁層224上には、導電層226aが設けられる。導電層226a上には、絶縁層228が設けられる。絶縁層228上には、導電層226aと重なる位置に半導体層230aが配置される。なお、半導体層230aは、トランジスタ131の半導体層である。また、絶縁層224上には、導電層226bが設けられる。導電層226b上には、絶縁層228が設けられる。絶縁層228上には、導電層226bと重なる位置に半導体層230bが配置される。半導体層230bは、トランジスタ132の半導体層である。したがって、絶縁層228は、第2のゲート絶縁層と言い換えることができる。

50

【0137】

導電層226aおよび導電層226bは、同一の材料及び同一の工程で形成することができる。また、絶縁層228は、トランジスタ131およびトランジスタ132に共通する絶縁層である。また、半導体層230aおよび半導体層230bは、同一の材料及び同一の工程で形成することができる。

【0138】

導電層226aは、トランジスタ131のゲート電極として機能する。また導電層226bは、トランジスタ131のゲート電極として機能する。また、導電層226aは、発光素子111が射出する光150cが半導体層230aに入射するのを防ぐことができる。また、導電層226bは、発光素子112が射出する光150dが半導体層230bに入射するのを防ぐことができる。

10

【0139】

半導体層230a上には、導電層232aと導電層232bが設けられ、半導体層230b上には、導電層232bと導電層232cが設けられる。また、導電層226a上に設けられた絶縁層228上に導電層232aが設けられる。また、導電層226b上に設けられた絶縁層228上に導電層232cが設けられる。また、半導体層230a上および半導体層230b上に設けられた絶縁層228上に導電層232bが設けられ、且つ、導電層232bは、導電層220と接する。

【0140】

導電層232bの一部は、導電層232bと導電層220とを電氣的に接続させるために設けたコンタクトホール内に露出する絶縁層222、絶縁層224、および絶縁層228のそれぞれの側壁と接する。また、絶縁層234は、導電層232、導電層232a乃至導電層232c上に設けられる。また、絶縁層228の一部は、導電層232、絶縁層224、および絶縁層234の一部と接する。

20

【0141】

絶縁層234上には、導電層236a、導電層236b、および導電層236cが設けられる。導電層236aの一部は、導電層232aと、導電層226aの一部と接する。また、導電層236aの一部は、導電層232aと、導電層226aとを電氣的に接続させるために形成するコンタクトホール内に露出した絶縁層228の側壁の一部と、絶縁層234の側壁の一部と接する。

30

【0142】

導電層236cの一部は、導電層226aの一部と接する。また、導電層236cの一部は、導電層226aと電氣的に接続させるために形成するコンタクトホール内に露出した絶縁層228の側壁の一部と、絶縁層234の側壁の一部と接する。

【0143】

導電層236aは、半導体層230aおよび絶縁層234と重なる位置に配置される。したがって、導電層236aは、トランジスタ131のゲート電極の機能と、受光素子121と接続する配線の機能と、発光素子111が射出する光が半導体層230aに入射するのを防ぐ遮光機能を有する。

【0144】

導電層236cは、半導体層230bおよび絶縁層234と重なる位置に配置される。したがって、導電層236aは、トランジスタ131のゲート電極またはバックゲート電極の機能と、受光素子121と接続する配線の機能と、発光素子112が射出する光が半導体層230bに入射するのを防ぐ遮光機能を有する。

40

【0145】

導電層236bは、導電層232bの一部と重なる位置に配置され、さらに、絶縁層234を挟むように設けられる。したがって、容量133は、導電層236bと導電層232bとが絶縁層234を挟むように配置されることで形成される。

【0146】

導電層236a乃至導電層236cの上には、絶縁層238が設けられる。絶縁層23

50

8上には、導電層240a及び導電層240bが設けられる。導電層240aは、受光素子121の画素電極に相当する。また、導電層240bは、受光素子122の画素電極に相当する。導電層240aは、導電層236aと接し、導電層240bは、導電層236cと接する。なお、絶縁層218、絶縁層222、絶縁層224、絶縁層228、絶縁層234、絶縁層238は、透光性を有することが好ましい。

【0147】

導電層240a上には有機センサ層242aが設けられ、有機センサ層242a上には、導電層244aが設けられる。また、導電層240b上には有機センサ層242bが設けられ、有機センサ層242b上には、導電層244bが設けられる。

【0148】

したがって、受光素子121は、導電層240a、有機センサ層242a、及び導電層244aによって構成される。受光素子122は、導電層240b、有機センサ層242b、及び導電層244bによって構成される。なお受光素子121および受光素子122上には絶縁層246を設けることが好ましい。水などによる受光素子の劣化を抑制することができる。

【0149】

図5Bを用いて受光素子を説明する。図5Bでは、導電層240aおよび導電層240bを導電層240とし、有機センサ層242aおよび有機センサ層242bを有機センサ層242とし、導電層244aおよび導電層244bを導電層244として説明する。

【0150】

有機センサ層242は、バッファ層242d、活性層242e、バッファ層242fを有する。バッファ層242d及びバッファ層242fは、それぞれ、単層構造であってもよく、積層構造であってもよい。

【0151】

バッファ層242dは、例えば、正孔注入層及び正孔輸送層の一方または双方を有することができる。また、バッファ層242fは、例えば、電子注入層及び電子輸送層の一方または双方を有することができる。したがって、バッファ層242dが正孔注入層を有する場合、当該正孔注入層は、正孔輸送層として機能する。同様に、バッファ層242fが電子注入層を有する場合、当該電子注入層は、電子輸送層として機能する。

【0152】

正孔注入層は、陽極から発光素子に正孔を注入する層であり、正孔注入性の高い材料を含む層である。正孔注入性の高い材料としては、芳香族アミン化合物や、正孔輸送性材料とアクセプター性材料（電子受容性材料）とを含む複合材料を用いることができる。

【0153】

正孔輸送層は、活性層において入射した光に基づき発生した正孔を陽極に輸送する層である。正孔輸送層は、正孔輸送性材料を含む層である。正孔輸送性材料としては、 $10^{-6} \text{ cm}^2/\text{Vs}$ 以上の正孔移動度を有する物質が好ましい。なお、電子よりも正孔の輸送性の高い物質であれば、これら以外のものも用いることができる。正孔輸送性材料としては、 π 電子過剰型複素芳香族化合物（例えばカルバゾール誘導体、チオフェン誘導体、フラン誘導体など）や芳香族アミン（芳香族アミン骨格を有する化合物）等の正孔輸送性の高い材料が好ましい。

【0154】

電子輸送層は、活性層において入射した光に基づき発生した電子を陰極に輸送する層である。電子輸送層は、電子輸送性材料を含む層である。電子輸送性材料としては、 $1 \times 10^{-6} \text{ cm}^2/\text{Vs}$ 以上の電子移動度を有する物質が好ましい。なお、正孔よりも電子の輸送性の高い物質であれば、これら以外のものも用いることができる。電子輸送性材料としては、キノリン骨格を有する金属錯体、ベンゾキノリン骨格を有する金属錯体、オキサゾール骨格を有する金属錯体、チアゾール骨格を有する金属錯体等の他、オキサジアゾール誘導体、トリアゾール誘導体、イミダゾール誘導体、オキサゾール誘導体、チアゾール誘導体、フェナントロリン誘導体、キノリン配位子を有するキノリン誘導体、ベンゾキノリ

10

20

30

40

50

ン誘導体、キノキサリン誘導体、ジベンゾキノキサリン誘導体、ピリジン誘導体、ビピリジン誘導体、ピリミジン誘導体、その他含窒素複素芳香族化合物を含む π 電子不足型複素芳香族化合物等の電子輸送性の高い材料を用いることができる。

【0155】

電子注入層は、陰極から発光素子に電子を注入する層であり、電子注入性の高い材料を含む層である。電子注入性の高い材料としては、アルカリ金属、アルカリ土類金属、またはそれらの化合物を用いることができる。電子注入性の高い材料としては、電子輸送性材料とドナー性材料（電子供与性材料）とを含む複合材料を用いることもできる。

【0156】

活性層242eは、有機化合物を有する。例えば、活性層242eが有するn型半導体の材料としては、フラーレン（例えば C_{60} 、 C_{70} 等）またはその誘導体等の電子受容性の有機半導体材料が挙げられる。また、活性層242eが有するp型半導体の材料としては、銅（II）フタロシアニン（Copper（II）phthalocyanine；CuPc）やテトラフェニルジベンゾペリフランテン（Tetraphenyldibenzoperiflanthene；DBP）等の電子の有機半導体材料が挙げられる。また、活性層242eは、n型半導体とp型半導体と共蒸着して形成することが好ましい。

【0157】

よって、発光素子111の上方に、受光素子121を配置することができ、且つ、発光素子112の上方に、受光素子122を配置することができる。したがって、半導体リレー100は、発光素子と受光素子とを、一つの基板210上に形成することができるため、発光素子を有する回路101と、受光素子とスイッチとを有する回路102とを貼り合わせる工程を削減することができる。もしくはICケースに回路101と、回路102とを固定する工程を削減することができる。

【0158】

また、導電層232bは、発光素子111と、発光素子112との間をアイソレートする機能を有する。したがって、導電層232bは、発光素子111が射出する光150cが受光素子122に入射するのを防ぐことができる。また、導電層232bは、発光素子112が射出する光150dが受光素子121に入射するのを防ぐことができる。なお、発光素子111と受光素子121との間隔は3 μm 以内が好ましく、さらに好ましくは1 μm 以内が好ましい。

【0159】

図6Aは、図5Aとは異なる半導体リレーを説明する図である。

【0160】

図6Aは、半導体層214と導電層216a乃至導電層216fとのオーミック性を改善するために、半導体層214と導電層216a乃至導電層216fとの間に導電層215を設ける点が図5Aと異なっている。なお、導電層215をオーミック電極と言い換えてもよい。オーミック電極には、導電性酸化物を用いることが好ましい。一例として、導電性酸化物は、酸化亜鉛膜を用いることができる。なお、酸化亜鉛膜は、ノンドープの状態ではn型半導体の特性を有し、ドーピングが容易という特徴を有する。一例として、アルミニウムまたはガリウムのいずれかをドーピングすることで、酸化亜鉛膜は、抵抗率が 10^{-3} 乃至 $10^{-4}\Omega\cdot cm$ 程度になる。また、酸化亜鉛膜は、スパッタリング法で成膜することができる。

【0161】

図6Bは、図6Aとは異なる半導体リレーを説明する図である。図6Bは、絶縁層238上に蛍光体を含む絶縁層248を設けている点が図6Aと異なっている。発光素子と、受光素子との間に蛍光体が配置されることで、発光素子から射出された光（光150a、150b）は、蛍光体によって当該光の波長よりも長波長な光に変換される。受光素子が検出できる波長範囲は、発光素子の射出する光の波長範囲よりも長波長な範囲であることが好ましい。また蛍光体を含む絶縁層248は、平坦化膜として機能することができる。

したがって、受光素子が受光する領域の平坦性が向上する。つまり、受光素子のばらつき等が改善する。

【0162】

さらに、導電層244は、導電層236b、絶縁層238、および絶縁層248と接することが好ましい。図5Aまたは図6Aでは図示していないが、導電層244と導電層236bとを接続するためには、コンタクトホールを介して接続しなければならないため、加工工程を必要とする。導電層244と、導電層236bを直接接続することで、配線距離を短くし、加工工程を削減することができる。したがって、半導体リレー100のチップサイズを小さくし生産性を向上することができる、また、半導体リレー100の加工工程を削減することで加工コストを低減することができる。また、導電層244は、有機センサ層242を覆うように配置することで、有機センサ層242を外部から侵入する水分などから保護することができる。

【0163】

図7Aは、図6Bとは異なる半導体リレー100を説明する図である。図7Aは、発光素子111Aおよび発光素子112Aが、半導体層214上に形成される点が図6Bと異なっている。発光素子111Aは、半導体層114上にエピタキシャル成長させた発光層213aが設けられ、さらに発光層213a上にエピタキシャル成長させた半導体層215aが設けられ、さらに半導体層215a上にエピタキシャル成長させた導電層217aが設けられる。半導体層の217a上には、導電層216aが設けられる。半導体層214は、n型のGaNであり、発光層213aは、インジウムを含むGaNであり、半導体層215aは、p型のGaNである。一例として、n型のGaNにはシリコンまたはゲルマニウムなどを含み、p型のGaNにはマグネシウム、亜鉛、カドミウム、またはベリリウムなどを含み、また、導電層217aは、透光性を有する導電層である。

【0164】

発光素子111Aおよび発光素子112Aにおいて、発光層213aおよび発光層213b、または、半導体層215aおよび半導体層215b、または、導電層217aおよび導電層217bは、それぞれ同一の材料及び同一の工程で形成することができる。なお、発光素子111Aおよび発光素子112Aは、ドライエッチング処理によって素子分離を行うことができる。

【0165】

半導体リレー100は、発光素子111Aおよび発光素子112Aを素子分離するために設けた領域に、トランジスタ141aを形成することが好ましい。また、発光素子111Aおよび発光素子112Aのそれぞれのアノード電極またはカソード電極、またはトランジスタ141aのソースまたはドレインとして機能する導電層216a乃至導電層216fは、それぞれ同一の材料及び同一の工程で形成することができる。

【0166】

図7Bは、図7Aとは異なる半導体リレー100を説明する図である。図7Bは、トランジスタ141a、発光素子111、および発光素子112が、基板250上に形成される点が図7Aと異なっている。基板250は、酸化ガリウムであることが好ましい。

【0167】

発光素子111Aは、基板250上にエピタキシャル成長させた半導体層252が設けられ、半導体層252上にエピタキシャル成長させた発光層213aが設けられ、さらに発光層213a上にエピタキシャル成長させた半導体層215aが設けられ、さらに半導体層215a上にエピタキシャル成長させた導電層217aが設けられる。半導体層の217a上には、導電層216aが設けられる。なお、基板250は、一例としてマグネシウムを含む酸化ガリウムである。半導体層252は、一例として錫を含むn型の酸化ガリウムであり、発光層213aは、インジウムを含むGaNであり、半導体層215aは、p型のGaNである。

【0168】

半導体リレー100は、発光素子111Aおよび発光素子112Aを素子分離するため

に設けた領域に、トランジスタ 141c を形成することが好ましい。なお、トランジスタ 141c は、チャネル形成領域に酸化ガリウムを含む M E S F E T の構造を有するトランジスタである。さらに、発光素子 111A および発光素子 112A のそれぞれのアノード電極またはカソード電極、またはトランジスタ 141a のソースまたはドレインとして機能する導電層 216a 乃至導電層 216f は、それぞれ同一の材料及び同一の工程で形成することができる。

【0169】

上述したように、回路 101 と、回路 102 と、を同一の基板上に形成することで新規な構成の半導体リレー 100 を提供することができる。また、トランジスタ 131 およびトランジスタ 132 が有するゲートもしくはバックゲート、トランジスタ間を接続する導電層 232b、または蛍光体を含む絶縁層 248 などを用いて発光素子が射出する光を遮光することができる。したがって第 1 の信号は、第 2 の信号から良好にアイソレートされた半導体リレー 100 を提供することができる。また、トランジスタ 104a またはトランジスタ 104c に、酸化物半導体、または化合物半導体を用いて低損失で大きな電力にも対応できる電気特性が良好な半導体リレー 100 を提供することができる。また、回路 101 と、回路 102 とを同一の基板上に形成し、且つ発光素子と重なる位置に配置される受光素子を形成することで、小型化に適した構成の半導体リレー 100 を提供することができる。また発光素子および受光素子を有することで、可動接点を有さない構成にすることで信頼性の高い半導体リレー 100 を提供することができる。

【0170】

なお、発光素子の形成範囲とは、アノード電極、及びカソード電極を範囲として含む。また、受光素子の形成範囲とは、アノード電極、及びカソード電極のいずれか大きい範囲である。したがって、発光素子が、受光素子と重なるとは、発光素子の形成範囲の一部と、受光素子の形成範囲の一部とが重なることを意味する。

【0171】

上述したように、半導体リレー 100 は、半導体プロセスを用いることで形成できるため、半導体装置と言い換えることができる。

【0172】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせる実施することができる。

【0173】

(実施の形態 2)

本実施の形態では、本発明の一態様である半導体リレーに用いることができるトランジスタについて説明する。

【0174】

<トランジスタの構成例 1>

図 8A、図 8B、(C) は、本発明の一態様である表示装置に用いることができるトランジスタ 300、並びにトランジスタ 300 周辺の上面図及び断面図である。実施の形態 1 等に示すトランジスタ 131 またはトランジスタ 132 に、トランジスタ 300 を適用することができる。

【0175】

図 8A は、トランジスタ 300 の上面図である。また、図 8B、図 8C は、トランジスタ 300 の断面図である。ここで、図 8B は、図 8A に A1-A2 の一点鎖線で示す部位の断面図であり、トランジスタ 300 のチャネル長方向の断面図でもある。また、図 8C は、図 8A に A3-A4 の一点鎖線で示す部位の断面図であり、トランジスタ 300 のチャネル幅方向の断面図でもある。なお、図 8A の上面図では、図の明瞭化のために一部の要素を省いて図示している。

【0176】

トランジスタ 300 は、基板 (図示しない) の上に配置された金属酸化物 330a と、金属酸化物 330a の上に配置された金属酸化物 330b と、金属酸化物 330b の上に

、互いに離隔して配置された導電体 342a、及び導電体 342b と、導電体 342a 上、及び導電体 342b 上に配置され、導電体 342a と導電体 342b の間に開口が形成された絶縁体 380 と、開口の中に配置された導電体 360 と、金属酸化物 330b、導電体 342a、導電体 342b、及び絶縁体 380 と、導電体 360 と、の間に配置された絶縁体 350 と、金属酸化物 330b、導電体 342a、導電体 342b、及び絶縁体 380 と、絶縁体 350 と、の間に配置された金属酸化物 330c と、を有する。ここで、図 8B、図 8C に示すように、導電体 360 の上面は、絶縁体 350、絶縁体 354、金属酸化物 330c、及び絶縁体 380 の上面と略一致することが好ましい。なお、以下において、金属酸化物 330a、金属酸化物 330b、及び金属酸化物 330c をまとめて金属酸化物 330 という場合がある。また、導電体 342a 及び導電体 342b をまとめて導電体 342 という場合がある。

10

【0177】

図 8B に示すように、トランジスタ 300 は、導電体 342a 及び導電体 342b の導電体 360 側の側面が、概略垂直な形状を有している。なお、図 8 に示すトランジスタ 300 は、これに限られるものではなく、導電体 342a 及び導電体 342b の側面と底面がなす角が、 10° 以上 80° 以下、好ましくは、 30° 以上 60° 以下としてもよい。また、導電体 342a 及び導電体 342b の対向する側面が、複数の面を有していてもよい。

【0178】

また、図 8B、図 8C に示すように、絶縁体 324、金属酸化物 330a、金属酸化物 330b、導電体 342a、導電体 342b、及び金属酸化物 330c と、絶縁体 380 と、の間に絶縁体 354 が配置されることが好ましい。ここで、絶縁体 354 は、図 8B、図 8C に示すように、金属酸化物 330c の側面、導電体 342a の上面と側面、導電体 342b の上面と側面、金属酸化物 330a の側面、金属酸化物 330b の側面、及び絶縁体 324 の上面と接する領域を有することが好ましい。

20

【0179】

なお、トランジスタ 300 では、チャンネルが形成される領域（以下、チャンネル形成領域ともいう）と、その近傍において、金属酸化物 330a、金属酸化物 330b、及び金属酸化物 330c の 3 層を積層する構成について示しているが、本発明はこれに限られるものではない。例えば、金属酸化物 330b と金属酸化物 330c の 2 層構造、又は 4 層以上の積層構造を設ける構成にしてもよい。また、トランジスタ 300 では、導電体 360 を 2 層の積層構造として示しているが、本発明はこれに限られるものではない。例えば、導電体 360 が単層構造であってもよいし、3 層以上の積層構造であってもよい。また、金属酸化物 330a、金属酸化物 330b、及び金属酸化物 330c のそれぞれが 2 層以上の積層構造を有していてもよい。

30

【0180】

例えば、金属酸化物 330c が第 1 の金属酸化物と、第 1 の金属酸化物上の第 2 の金属酸化物からなる積層構造を有する場合、第 1 の金属酸化物は、金属酸化物 330b と同様の組成を有し、第 2 の金属酸化物は、金属酸化物 330a と同様の組成を有することが好ましい。

40

【0181】

ここで、導電体 360 は、トランジスタのゲート電極として機能し、導電体 342a 及び導電体 342b は、それぞれソース電極又はドレイン電極として機能する。上記のように、導電体 360 は、絶縁体 380 の開口、及び導電体 342a と導電体 342b に挟まれた領域に埋め込まれるように形成される。ここで、導電体 360、導電体 342a 及び導電体 342b の配置は、絶縁体 380 の開口に対して、自己整合的に選択される。つまり、トランジスタ 300 において、ゲート電極を、ソース電極とドレイン電極の間に、自己整合的に配置することができる。よって、導電体 360 を位置合わせのマージンを設けることなく形成することができるので、トランジスタ 300 の占有面積の縮小を図ることができる。これにより、表示装置を高精細にすることができる。また、表示装置を狭額縁

50

にすることができる。

【0182】

また、図8に示すように、導電体360は、絶縁体350の内側に設けられた導電体360aと、導電体360aの内側に埋め込まれるように設けられた導電体360bと、を有することが好ましい。

【0183】

また、トランジスタ300は、図8A、図8B、(C)に示すように、基板(図示しない)の上に配置された絶縁体314と、絶縁体314の上に配置された絶縁体316と、絶縁体316に埋め込まれるように配置された導電体305と、絶縁体316と導電体305の上に配置された絶縁体322と、絶縁体322の上に配置された絶縁体324と、を有することが好ましい。また、絶縁体324の上に金属酸化物330aが配置されることが好ましい。

10

【0184】

また、トランジスタ300の上に、層間膜として機能する絶縁体374、及び絶縁体381が配置されることが好ましい。ここで、絶縁体374は、導電体360、絶縁体350、絶縁体354、金属酸化物330c、及び絶縁体380の上面に接して配置されることが好ましい。

【0185】

絶縁体322、絶縁体354、及び絶縁体374は、水素(例えば、水素原子、水素分子等)の少なくとも一の拡散を抑制する機能を有することが好ましい。例えば、絶縁体322、絶縁体354、及び絶縁体374は、絶縁体324、絶縁体350、及び絶縁体380より水素透過性が低いことが好ましい。また、絶縁体322、及び絶縁体354は、酸素(例えば、酸素原子、酸素分子等の少なくとも一の拡散を抑制する機能を有することが好ましい。例えば、絶縁体322、及び絶縁体354は、絶縁体324、絶縁体350、及び絶縁体380より酸素透過性が低いことが好ましい。

20

【0186】

ここで、絶縁体324、金属酸化物330、及び絶縁体350は、絶縁体380及び絶縁体381と、絶縁体354、及び絶縁体374によって離隔されている。ゆえに、絶縁体324、金属酸化物330、及び絶縁体350に、絶縁体380及び絶縁体381に含まれる水素等の不純物、及び過剰な酸素が、絶縁体324、金属酸化物330a、金属酸化物330b、及び絶縁体350に混入することを抑制することができる。

30

【0187】

また、トランジスタ300と電氣的に接続し、プラグとして機能する導電体340(導電体340a、及び導電体340b)が設けられることが好ましい。なお、プラグとして機能する導電体340の側面に接して絶縁体341(絶縁体341a、及び絶縁体341b)が設けられる。つまり、絶縁体354、絶縁体380、絶縁体374、及び絶縁体381の開口の内壁に接して絶縁体341が設けられる。また、絶縁体341の側面に接して導電体340の第1の導電体が設けられ、さらに内側に導電体340の第2の導電体が設けられる構成にしてもよい。ここで、導電体340の上面の高さと、絶縁体381の上面の高さは同程度にできる。なお、トランジスタ300では、導電体340の第1の導電体及び導電体340の第2の導電体を積層する構成について示しているが、本発明はこれに限られるものではない。例えば、導電体340を単層、又は3層以上の積層構造として設ける構成にしてもよい。構造体が積層構造を有する場合、形成順に序数を付与し、区別する場合がある。

40

【0188】

また、トランジスタ300は、チャネル形成領域を含む金属酸化物330(金属酸化物330a、金属酸化物330b、及び金属酸化物330c)に、酸化物半導体として機能する金属酸化物(以下、酸化物半導体ともいう)を用いることが好ましい。例えば、金属酸化物330のチャネル形成領域となる金属酸化物としては、前述のようにバンドギャップが2eV以上、好ましくは2.5eV以上のものを用いることが好ましい。

50

【0189】

また、図8Bに示すように、金属酸化物330bは、導電体342と重ならない領域の膜厚が、導電体342と重なる領域の膜厚より薄くなる場合がある。これは、導電体342a及び導電体342bを形成する際に、金属酸化物330bの上面の一部を除去することにより形成される。金属酸化物330bの上面には、導電体342となる導電膜を成膜した際に、当該導電膜との界面近傍に抵抗の低い領域が形成される場合がある。このように、金属酸化物330bの上面の導電体342aと導電体342bの間に位置する、抵抗の低い領域を除去することにより、当該領域にチャネルが形成されることを抑制することができる。

【0190】

本発明の一態様により、サイズが小さいトランジスタを有し、精細度が高い表示装置を提供することができる。又は、オン電流が大きいトランジスタを有し、輝度が高い表示装置を提供することができる。又は、動作が速いトランジスタを有し、動作が速い表示装置を提供することができる。又は、電気特性が安定したトランジスタを有し、信頼性が高い表示装置を提供することができる。又は、オフ電流が小さいトランジスタを有し、消費電力が低い表示装置を提供することができる。

【0191】

本発明の一態様である表示装置に用いることができるトランジスタ300の詳細な構成について説明する。

【0192】

導電体305は、金属酸化物330、及び導電体360と、重なる領域を有するように配置する。また、導電体305は、絶縁体316に埋め込まれて設けることが好ましい。ここで、導電体305の上面の平坦性を良好にすることが好ましい。例えば、導電体305上面の平均面粗さ(Ra)を1nm以下、好ましくは0.5nm以下、より好ましくは0.3nm以下にすればよい。これにより、導電体305の上に形成される、絶縁体324の平坦性を良好にし、金属酸化物330b及び金属酸化物330cの結晶性の向上を図ることができる。

【0193】

ここで、導電体360は、第1のゲート（トップゲートともいう）電極として機能する場合がある。また、導電体305は、第2のゲート（バックゲートともいう）電極として機能する場合がある。その場合、導電体305に印加する電位を、導電体360に印加する電位と連動させず、独立して変化させることで、トランジスタ300の閾値電圧を制御することができる。特に、導電体305に負の電位を印加することにより、トランジスタ300の閾値電圧を0Vより大きくし、オフ電流を低減することが可能となる。したがって、導電体305に負の電位を印加したほうが、印加しない場合よりも、導電体360に印加する電位が0Vのときのトランジスタ300のドレイン電流を小さくすることができる。

【0194】

また、導電体305は、金属酸化物330におけるチャネル形成領域よりも大きく設けるとよい。特に、図8Cに示すように、導電体305は、金属酸化物330のチャネル幅方向と交わる端部よりも外側の領域においても延伸していることが好ましい。つまり、金属酸化物330のチャネル幅方向における側面の外側において、導電体305と、導電体360とは、絶縁体を介して重畳していることが好ましい。

【0195】

上記構成を有することで、第1のゲート電極としての機能を有する導電体360の電界と、第2のゲート電極としての機能を有する導電体305の電界によって、金属酸化物330のチャネル形成領域を電氣的に取り囲むことができる。

【0196】

また、図8Cに示すように、導電体305は延伸させて、配線としても機能させている。ただし、これに限られることなく、導電体305の下に、配線として機能する導電体を

10

20

30

40

50

設ける構成にしてもよい。

【0197】

また、導電体305は、タングステン、銅、又はアルミニウムを主成分とする導電性材料を用いることが好ましい。なお、導電体305を単層で図示したが、積層構造としてもよく、例えば、チタン又は窒化チタンと上記導電性材料との積層としてもよい。

【0198】

また、導電体305の下に水素原子、水素分子、水分子、窒素原子、窒素分子、酸化窒素分子(N_2O 、 NO 、 NO_2 等)、銅原子等の不純物の拡散を抑制する機能を有する(上記不純物が透過しにくい)導電体を設けてもよい。又は、酸素(例えば、酸素原子、酸素分子等の少なくとも一)の拡散を抑制する機能を有する(上記酸素が透過しにくい)導電体を設けることが好ましい。なお、本明細書において、不純物、又は酸素の拡散を抑制する機能とは、上記不純物、又は上記酸素のいずれか一又はすべての拡散を抑制する機能とする。

【0199】

導電体305の下に、酸素の拡散を抑制する機能を有する導電体を設けることにより、導電体305が酸化して導電率が低下することを抑制することができる。酸素の拡散を抑制する機能を有する導電体としては、例えば、タンタル、窒化タンタル、ルテニウム、又は酸化ルテニウム等を用いることが好ましい。したがって、導電体305としては、上記導電性材料を単層又は積層とすればよい。

【0200】

絶縁体314は、水又は水素等の不純物が、基板側からトランジスタ300に混入することを抑制するバリア絶縁膜としての機能を有することが好ましい。したがって、絶縁体314は、水素原子、水素分子、水分子、窒素原子、窒素分子、酸化窒素分子(N_2O 、 NO 、 NO_2 等)、銅原子等の不純物の拡散を抑制する機能を有する(上記不純物が透過しにくい)絶縁性材料を用いることが好ましい。又は、酸素(例えば、酸素原子、酸素分子等の少なくとも一)の拡散を抑制する機能を有する(上記酸素が透過しにくい)絶縁性材料を用いることが好ましい。

【0201】

例えば、絶縁体314として、酸化アルミニウム又は窒化シリコン等を用いることが好ましい。これにより、水又は水素等の不純物が絶縁体314よりも基板側からトランジスタ300側に拡散することを抑制することができる。又は、絶縁体324等に含まれる酸素が、絶縁体314よりも基板側に拡散することを抑制することができる。

【0202】

また、層間膜として機能する絶縁体316、絶縁体380、及び絶縁体381は、絶縁体314よりも比誘電率が低いことが好ましい。比誘電率が低い材料を層間膜とすることで、配線間に生じる寄生容量を低減することができる。例えば、絶縁体316、絶縁体380、及び絶縁体381として、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素及び窒素を添加した酸化シリコン、又は空孔を有する酸化シリコン等を適宜用いればよい。

【0203】

絶縁体322及び絶縁体324は、ゲート絶縁体としての機能を有する。

【0204】

ここで、金属酸化物330と接する絶縁体324は、加熱により酸素を脱離することが好ましい。本明細書等では、加熱により離脱する酸素を過剰酸素と呼ぶことがある。例えば、絶縁体324は、酸化シリコン又は酸化窒化シリコン等を適宜用いればよい。酸素を含む絶縁体を金属酸化物330に接して設けることにより、金属酸化物330中の酸素欠損を低減し、トランジスタ300の信頼性を向上させることができる。

【0205】

絶縁体324として、具体的には、加熱により一部の酸素が脱離する酸化物材料を用いることが好ましい。加熱により酸素を脱離する酸化物とは、TDS(Thermal D

10

20

30

40

50

esorption Spectroscopy) 分析にて、酸素原子に換算しての酸素の脱離量が $1.0 \times 10^{18} \text{ atoms/cm}^3$ 以上、好ましくは $1.0 \times 10^{19} \text{ atoms/cm}^3$ 以上、さらに好ましくは $2.0 \times 10^{19} \text{ atoms/cm}^3$ 以上、又は $3.0 \times 10^{20} \text{ atoms/cm}^3$ 以上である酸化物膜である。なお、上記 TDS 分析時にかける膜の表面温度としては 100°C 以上 700°C 以下、又は 100°C 以上 400°C 以下の範囲が好ましい。

【0206】

また、図 8C に示すように、絶縁体 324 は、絶縁体 354 と重ならず、且つ金属酸化物 330b と重ならない領域の膜厚が、それ以外の領域の膜厚より薄くなる場合がある。絶縁体 324 において、絶縁体 354 と重ならず、且つ金属酸化物 330b と重ならない領域の膜厚は、上記酸素を十分に拡散できる膜厚であることが好ましい。

10

【0207】

絶縁体 322 は、絶縁体 314 等と同様に、水又は水素等の不純物が、基板側からトランジスタ 300 に混入することを抑制するバリア絶縁膜としての機能を有することが好ましい。例えば、絶縁体 322 は、絶縁体 324 より水素透過性が低いことが好ましい。絶縁体 322、絶縁体 354、及び絶縁体 374 によって絶縁体 324、金属酸化物 330、及び絶縁体 350 等を囲むことにより、外方から水又は水素等の不純物がトランジスタ 300 に侵入することを抑制することができる。

【0208】

さらに、絶縁体 322 は、酸素（例えば、酸素原子、酸素分子等の少なくとも一）の拡散を抑制する機能を有する（上記酸素が透過しにくい）ことが好ましい。例えば、絶縁体 322 は、絶縁体 324 より酸素透過性が低いことが好ましい。絶縁体 322 が、酸素や不純物の拡散を抑制する機能を有することで、金属酸化物 330 が有する酸素が、基板側へ拡散することを低減できるので、好ましい。また、導電体 305 が、絶縁体 324 が有する酸素、及び金属酸化物 330 が有する酸素と反応することを抑制することができる。

20

【0209】

絶縁体 322 は、絶縁性材料であるアルミニウム及びハフニウム的一方又は双方の酸化物を含む絶縁体を用いるとよい。アルミニウム及びハフニウム的一方又は双方の酸化物を含む絶縁体として、酸化アルミニウム、酸化ハフニウムを用いることが好ましい。又は、アルミニウム及びハフニウムを含む酸化物（ハフニウムアルミネート）等を用いることが好ましい。このような材料を用いて絶縁体 322 を形成した場合、絶縁体 322 は、金属酸化物 330 からの酸素の放出、及びトランジスタ 300 の周辺部から金属酸化物 330 への水素等の不純物の混入を抑制する層として機能する。

30

【0210】

又は、これらの絶縁体に、例えば、酸化アルミニウム、酸化ビスマス、酸化ゲルマニウム、酸化ニオブ、酸化シリコン、酸化チタン、酸化タングステン、酸化イットリウム、酸化ジルコニウムを添加してもよい。又はこれらの絶縁体を窒化処理してもよい。上記の絶縁体に酸化シリコン、酸化窒化シリコン、又は窒化シリコンを積層して用いてもよい。

【0211】

また、絶縁体 322 は、例えば、酸化アルミニウム、酸化ハフニウム、酸化タンタル、酸化ジルコニウム、チタン酸ジルコン酸鉛 (PZT)、チタン酸ストロンチウム (SrTiO_3)、又は (Ba, Sr) TiO_3 (BST) 等のいわゆる high-k 材料を含む絶縁体を単層又は積層で用いてもよい。トランジスタの微細化、及び高集積化が進むと、ゲート絶縁体の薄膜化により、リーク電流等の問題が生じる場合がある。ゲート絶縁体として機能する絶縁体に high-k 材料を用いることで、物理膜厚を保ちながら、トランジスタ動作時のゲート電位を低減することが可能となる。

40

【0212】

なお、絶縁体 322、及び絶縁体 324 が、2 層以上の積層構造を有していてもよい。その場合、同じ材料からなる積層構造に限定されず、異なる材料からなる積層構造でもよい。例えば、絶縁体 322 の下に絶縁体 324 と同様の絶縁体を設ける構成にしてもよい。

50

【0213】

金属酸化物330は、金属酸化物330aと、金属酸化物330a上の金属酸化物330bと、金属酸化物330b上の金属酸化物330cと、を有する。金属酸化物330b下に金属酸化物330aを有することで、金属酸化物330aよりも下方に形成された構造物から、金属酸化物330bへ不純物が拡散することを抑制することができる。また、金属酸化物330b上に金属酸化物330cを有することで、金属酸化物330cよりも上方に形成された構造物から、金属酸化物330bへの不純物の拡散を抑制することができる。

【0214】

なお、金属酸化物330は、各金属原子の原子数比が異なる複数の酸化物層の積層構造を有することが好ましい。具体的には、金属酸化物330aに用いる金属酸化物において、構成元素中の元素Mの原子数比が、金属酸化物330bに用いる金属酸化物における、構成元素中の元素Mの原子数比より大きいことが好ましい。また、金属酸化物330aに用いる金属酸化物において、Inに対する元素Mの原子数比が、金属酸化物330bに用いる金属酸化物における、Inに対する元素Mの原子数比より大きいことが好ましい。また、金属酸化物330bに用いる金属酸化物において、元素Mに対するInの原子数比が、金属酸化物330aに用いる金属酸化物における、元素Mに対するInの原子数比より大きいことが好ましい。また、金属酸化物330cは、金属酸化物330a又は金属酸化物330bに用いることができる金属酸化物を用いることができる。

【0215】

金属酸化物330a、金属酸化物330b、及び金属酸化物330cは、結晶性を有することが好ましく、特に、CAAC-Osを用いることが好ましい。CAAC-Os等の結晶性を有する酸化物は、不純物や欠陥（酸素欠損等）が少なく、結晶性の高い、緻密な構造を有している。よって、ソース電極又はドレイン電極による、金属酸化物330bからの酸素の引き抜きを抑制することができる。これにより、熱処理を行った場合でも、金属酸化物330bから酸素が引き抜かれることを抑制することができる。よって、トランジスタ300は、製造工程における高い温度（所謂サーマルバジェット）に対して安定である。

【0216】

また、金属酸化物330a及び金属酸化物330cの伝導帯下端のエネルギーが、金属酸化物330bの伝導帯下端のエネルギーより高くなることが好ましい。また、言い換えると、金属酸化物330a及び金属酸化物330cの電子親和力が、金属酸化物330bの電子親和力より小さいことが好ましい。この場合、金属酸化物330cは、金属酸化物330aに用いることができる金属酸化物を用いることが好ましい。具体的には、金属酸化物330cに用いる金属酸化物において、構成元素中の元素Mの原子数比が、金属酸化物330bに用いる金属酸化物における、構成元素中の元素Mの原子数比より大きいことが好ましい。また、金属酸化物330cに用いる金属酸化物において、Inに対する元素Mの原子数比が、金属酸化物330bに用いる金属酸化物における、Inに対する元素Mの原子数比より大きいことが好ましい。また、金属酸化物330bに用いる金属酸化物において、元素Mに対するInの原子数比が、金属酸化物330cに用いる金属酸化物における、元素Mに対するInの原子数比より大きいことが好ましい。

【0217】

ここで、金属酸化物330a、金属酸化物330b、及び金属酸化物330cの接合部において、伝導帯下端のエネルギー準位はなだらかに変化する。換言すると、金属酸化物330a、金属酸化物330b、及び金属酸化物330cの接合部における伝導帯下端のエネルギー準位は、連続的に変化又は連続接合するともいうことができる。このようにするためには、金属酸化物330aと金属酸化物330bとの界面、及び金属酸化物330bと金属酸化物330cとの界面において形成される混合層の欠陥準位密度を低くするとよい。

【0218】

具体的には、金属酸化物330aと金属酸化物330b、金属酸化物330bと金属酸化物330cが、酸素以外に共通の元素を有する（主成分とする）ことで、欠陥準位密度が低い混合層を形成することができる。例えば、金属酸化物330bがIn-Ga-Zn酸化物の場合、金属酸化物330a及び金属酸化物330cとして、In-Ga-Zn酸化物、Ga-Zn酸化物、酸化ガリウム等を用いてもよい。また、金属酸化物330cを積層構造としてもよい。例えば、In-Ga-Zn酸化物と、当該In-Ga-Zn酸化物上のGa-Zn酸化物との積層構造、又はIn-Ga-Zn酸化物と、当該In-Ga-Zn酸化物上の酸化ガリウムとの積層構造を用いることができる。別言すると、In-Ga-Zn酸化物と、Inを含まない酸化物との積層構造を、金属酸化物330cとして用いてもよい。

10

【0219】

具体的には、金属酸化物330aとして、In:Ga:Zn=1:3:4 [原子数比]、又は1:1:0.5 [原子数比]の金属酸化物を用いればよい。また、金属酸化物330bとして、In:Ga:Zn=4:2:3 [原子数比]、又は3:1:2 [原子数比]の金属酸化物を用いればよい。また、金属酸化物330cとして、In:Ga:Zn=1:3:4 [原子数比]、In:Ga:Zn=4:2:3 [原子数比]、Ga:Zn=2:1 [原子数比]、又はGa:Zn=2:5 [原子数比]の金属酸化物を用いればよい。また、金属酸化物330cを積層構造とする場合の具体例としては、In:Ga:Zn=4:2:3 [原子数比]とGa:Zn=2:1 [原子数比]との積層構造、In:Ga:Zn=4:2:3 [原子数比]とGa:Zn=2:5 [原子数比]との積層構造、In:Ga:Zn=4:2:3 [原子数比]と酸化ガリウムとの積層構造等が挙げられる。

20

【0220】

このとき、キャリアの主たる経路は金属酸化物330bとなる。金属酸化物330a、及び金属酸化物330cを上述の構成とすることで、金属酸化物330aと金属酸化物330bとの界面、及び金属酸化物330bと金属酸化物330cとの界面における欠陥準位密度を低くすることができる。そのため、界面散乱によるキャリア伝導への影響が小さくなり、トランジスタ300は高いオン電流、及び高い周波数特性を得ることができる。なお、金属酸化物330cを積層構造とした場合、上述の金属酸化物330bと、金属酸化物330cとの界面における欠陥準位密度を低くする効果に加え、金属酸化物330cが有する構成元素が、絶縁体350側に拡散することを抑制することが期待される。より具体的には、金属酸化物330cを積層構造とし、積層構造の上方にInを含まない酸化物を位置させるため、絶縁体350側に拡散しうるInを抑制することができる。絶縁体350は、ゲート絶縁体として機能するため、Inが拡散した場合、トランジスタの特性不良となる。したがって、金属酸化物330cを積層構造とすることで、信頼性の高い表示装置を提供することが可能となる。

30

【0221】

金属酸化物330は、酸化物半導体として機能する金属酸化物を用いることが好ましい。例えば、金属酸化物330のチャネル形成領域となる金属酸化物としては、バンドギャップが2eV以上、好ましくは2.5eV以上のものを用いることが好ましい。このように、バンドギャップの大きい金属酸化物を用いることで、トランジスタのオフ電流を低減することができる。このようなトランジスタを用いることで、低消費電力の表示装置を提供できる。

40

【0222】

金属酸化物330b上には、ソース電極、及びドレイン電極として機能する導電体342（導電体342a、及び導電体342b）が設けられる。導電体342としては、アルミニウム、クロム、銅、銀、金、白金、タンタル、ニッケル、チタン、モリブデン、タングステン、ハフニウム、バナジウム、ニオブ、マンガン、マグネシウム、ジルコニウム、ベリリウム、インジウム、ルテニウム、イリジウム、ストロンチウム、ランタンから選ばれた金属元素、又は上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いることが好ましい。例えば、窒化タンタル、窒化チタン、タングステン

50

、チタンとアルミニウムを含む窒化物、タンタルとアルミニウムを含む窒化物、酸化ルテニウム、窒化ルテニウム、ストロンチウムとルテニウムを含む酸化物、ランタンとニッケルを含む酸化物等を用いることが好ましい。また、窒化タンタル、窒化チタン、チタンとアルミニウムを含む窒化物、タンタルとアルミニウムを含む窒化物、酸化ルテニウム、窒化ルテニウム、ストロンチウムとルテニウムを含む酸化物、ランタンとニッケルを含む酸化物は、酸化しにくい導電性材料、又は酸素を吸収しても導電性を維持する材料であるため好ましい。

【0223】

金属酸化物330と接するように上記導電体342を設けることで、金属酸化物330の導電体342近傍において、酸素濃度が低減する場合がある。また、金属酸化物330の導電体342近傍において、導電体342に含まれる金属と、金属酸化物330の成分とを含む金属化合物層が形成される場合がある。このような場合、金属酸化物330の導電体342近傍の領域においてキャリア密度が増加し、当該領域は低抵抗領域となる。

【0224】

ここで、導電体342aと導電体342bの間の領域は、絶縁体380の開口に重畳して形成される。これにより、導電体342aと導電体342bの間に導電体360を自己整合的に配置することができる。

【0225】

絶縁体350は、ゲート絶縁体として機能する。絶縁体350は、金属酸化物330cの上面に接して配置することが好ましい。絶縁体350は、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素及び窒素を添加した酸化シリコン、空孔を有する酸化シリコンを用いることができる。特に、酸化シリコン、及び酸化窒化シリコンは熱に対し安定であるため好ましい。

【0226】

絶縁体350は、絶縁体324と同様に、絶縁体350中の水又は水素等の不純物濃度が低減されていることが好ましい。絶縁体350の膜厚は、1nm以上20nm以下とすることが好ましい。

【0227】

また、絶縁体350と導電体360との間に金属酸化物を設けてもよい。当該金属酸化物は、絶縁体350から導電体360への酸素拡散を抑制する機能を有することが好ましい。これにより、絶縁体350に含まれる酸素による導電体360の酸化を抑制することができる。

【0228】

また、当該金属酸化物は、ゲート絶縁体の一部としての機能を有する場合がある。したがって、絶縁体350に酸化シリコンや酸化窒化シリコン等を用いる場合、当該金属酸化物は、比誘電率が高いhigh-k材料である金属酸化物を用いることが好ましい。ゲート絶縁体を、絶縁体350と当該金属酸化物との積層構造とすることで、トランジスタ300を熱に対して安定、かつ比誘電率の高いトランジスタとすることができる。したがって、ゲート絶縁体の物理膜厚を保持したまま、トランジスタ動作時に印加するゲート電位を低減することが可能となる。また、ゲート絶縁体として機能する絶縁体の等価酸化膜厚(EOT)を薄くすることが可能となる。

【0229】

具体的には、ハフニウム、アルミニウム、ガリウム、イットリウム、ジルコニウム、タングステン、チタン、タンタル、ニッケル、ゲルマニウム、又はマグネシウム等から選ばれた一種、又は二種以上が含まれた金属酸化物を用いることができる。特に、アルミニウム、又はハフニウム的一方又は双方の酸化物を含む絶縁体である、酸化アルミニウム、酸化ハフニウム、又はアルミニウム及びハフニウムを含む酸化物(ハフニウムアルミネート)等を用いることが好ましい。

【0230】

導電体 360 は、図 8 では 2 層構造として示しているが、単層構造でもよいし、3 層以上の積層構造であってもよい。

【0231】

導電体 360 a は、上述の、水素原子、水素分子、水分子、窒素原子、窒素分子、酸化窒素分子 (N_2O 、 NO 、 NO_2 等)、銅原子等の不純物の拡散を抑制する機能を有する導電体を用いることが好ましい。又は、酸素（例えば、酸素原子、酸素分子等の少なくとも一）の拡散を抑制する機能を有する導電性材料を用いることが好ましい。

【0232】

また、導電体 360 a が酸素の拡散を抑制する機能を有することで、絶縁体 350 に含まれる酸素により導電体 360 b が酸化して導電体 360 b の導電率が低下することを抑制することができる。酸素の拡散を抑制する機能を有する導電性材料としては、例えば、タンタル、窒化タンタル、ルテニウム、又は酸化ルテニウム等を用いることが好ましい。

【0233】

また、導電体 360 b は、タングステン、銅、又はアルミニウムを主成分とする導電性材料を用いることが好ましい。また、導電体 360 は、配線としても機能するため、導電性が高い導電体を用いることが好ましい。例えば、タングステン、銅、又はアルミニウムを主成分とする導電性材料を用いることができる。また、導電体 360 b は積層構造としてもよく、例えば、チタン又は窒化チタンと上記導電性材料との積層構造としてもよい。

【0234】

また、図 8 A、図 8 C に示すように、金属酸化物 330 b の導電体 342 と重ならない領域、言い換えると、金属酸化物 330 のチャンネル形成領域において、金属酸化物 330 の側面が導電体 360 で覆うように配置されている。これにより、第 1 のゲート電極としての機能する導電体 360 の電界を、金属酸化物 330 の側面に作用させやすくなる。よって、トランジスタ 300 のオン電流を増大させ、トランジスタ 300 の周波数特性を向上させることができる。

【0235】

絶縁体 354 は、絶縁体 314 等と同様に、水又は水素等の不純物が、絶縁体 380 側からトランジスタ 300 に混入することを抑制するバリア絶縁膜としての機能を有することが好ましい。例えば、絶縁体 354 は、絶縁体 324 より水素透過性が低いことが好ましい。さらに、図 8 B、図 8 C に示すように、絶縁体 354 は、金属酸化物 330 c の側面、導電体 342 a の上面と側面、導電体 342 b の上面と側面、金属酸化物 330 a の側面、金属酸化物 330 b の側面、及び絶縁体 324 の上面と接する領域を有することが好ましい。このような構成にすることで、絶縁体 380 に含まれる水素が、導電体 342 a、導電体 342 b、金属酸化物 330 a、金属酸化物 330 b、及び絶縁体 324 の上面又は側面から金属酸化物 330 に侵入することを抑制することができる。

【0236】

さらに、絶縁体 354 は、酸素（例えば、酸素原子、酸素分子等の少なくとも一）の拡散を抑制する機能を有する（上記酸素が透過しにくい）ことが好ましい。例えば、絶縁体 354 は、絶縁体 380 又は絶縁体 324 より酸素透過性が低いことが好ましい。

【0237】

絶縁体 354 は、スパッタリング法を用いて成膜されることが好ましい。絶縁体 354 を、酸素を含む雰囲気中でスパッタリング法を用いて成膜することで、絶縁体 324 の絶縁体 354 と接する領域近傍に酸素を添加することができる。これにより、当該領域から、絶縁体 324 を介して金属酸化物 330 中に酸素を供給することができる。ここで、絶縁体 354 が、上方への酸素の拡散を抑制する機能を有することで、酸素が金属酸化物 330 から絶縁体 380 へ拡散することを抑制することができる。また、絶縁体 322 が、下方への酸素の拡散を抑制する機能を有することで、酸素が金属酸化物 330 から基板側へ拡散することを抑制することができる。このようにして、金属酸化物 330 のチャンネル形成領域に酸素が供給される。これにより、金属酸化物 330 の酸素欠損を低減し、トランジスタのノーマリーオン化を抑制することができる。

10

20

30

40

50

【0238】

絶縁体354としては、例えば、アルミニウム及びハフニウム的一方又は双方の酸化物を含む絶縁体を成膜するとよい。なお、アルミニウム及びハフニウム的一方又は双方の酸化物を含む絶縁体として、酸化アルミニウム、酸化ハフニウム、又はアルミニウム及びハフニウムを含む酸化物（ハフニウムアルミネート）等を用いることが好ましい。

【0239】

水素に対してバリア性を有する絶縁体354によって絶縁体324、絶縁体350、及び金属酸化物330を覆うことで、絶縁体380は絶縁体354により絶縁体324、金属酸化物330、及び絶縁体350と離隔されている。これにより、トランジスタ300の外方から水素等の不純物が浸入することを抑制できるので、トランジスタ300の電気特性及び信頼性を良好なものとすることができる。

【0240】

絶縁体380は、絶縁体354を介して、絶縁体324、金属酸化物330、及び導電体342上に設けられる。例えば、絶縁体380として、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素及び窒素を添加した酸化シリコン、又は空孔を有する酸化シリコン等を有することが好ましい。特に、酸化シリコン及び酸化窒化シリコンは、熱的に安定であるため好ましい。また、酸化シリコン、酸化窒化シリコン、空孔を有する酸化シリコン等の材料は、加熱により脱離する酸素を含む領域を容易に形成することができるため好ましい。

【0241】

絶縁体380中の水又は水素等の不純物濃度が低減されていることが好ましい。また、絶縁体380の上面は、平坦化されていてもよい。

【0242】

絶縁体374は、絶縁体314等と同様に、水又は水素等の不純物が絶縁体380に混入することを抑制するバリア絶縁膜としての機能を有することが好ましい。絶縁体374としては、例えば、絶縁体314、絶縁体354等に用いることができる絶縁体を用いることができる。

【0243】

また、絶縁体374の上に、層間膜として機能する絶縁体381を設けることが好ましい。絶縁体381は、絶縁体324等と同様に、膜中の水又は水素等の不純物濃度が低減されていることが好ましい。

【0244】

また、絶縁体381、絶縁体374、絶縁体380、及び絶縁体354に形成された開口に、導電体340a及び導電体340bを配置する。導電体340a及び導電体340bは、導電体360を挟んで対向して設ける。なお、導電体340a及び導電体340bの上面の高さは、絶縁体381の上面と、同一平面上としてもよい。

【0245】

なお、絶縁体381、絶縁体374、絶縁体380、及び絶縁体354の開口の内壁に接して、絶縁体341aが設けられ、その側面に接して導電体340aの第1の導電体が形成されている。当該開口の底部の少なくとも一部には導電体342aが位置しており、導電体340aが導電体342aと接する。同様に、絶縁体381、絶縁体374、絶縁体380、及び絶縁体354の開口の内壁に接して、絶縁体341bが設けられ、その側面に接して導電体340bの第1の導電体が形成されている。当該開口の底部の少なくとも一部には導電体342bが位置しており、導電体340bが導電体342bと接する。

【0246】

導電体340a及び導電体340bは、タングステン、銅、又はアルミニウムを主成分とする導電性材料を用いることが好ましい。また、導電体340a及び導電体340bは積層構造としてもよい。

【0247】

また、導電体340を積層構造とする場合、金属酸化物330a、金属酸化物330b

10

20

30

40

50

、導電体 342、絶縁体 354、絶縁体 380、絶縁体 374、絶縁体 381 と接する導電体には、上述の、水又は水素等の不純物の拡散を抑制する機能を有する導電体を用いることが好ましい。例えば、タンタル、窒化タンタル、チタン、窒化チタン、ルテニウム、又は酸化ルテニウム等を用いることが好ましい。また、水又は水素等の不純物の拡散を抑制する機能を有する導電性材料は、単層又は積層で用いてもよい。当該導電性材料を用いることで、絶縁体 380 に添加された酸素が導電体 340a 及び導電体 340b に吸収されることを抑制することができる。また、絶縁体 381 より上層から水又は水素等の不純物が、導電体 340a 及び導電体 340b を通じて金属酸化物 330 に混入することを抑制することができる。

【0248】

絶縁体 341a 及び絶縁体 341b としては、例えば、絶縁体 354 等に用いることができる絶縁体を用いればよい。絶縁体 341a 及び絶縁体 341b は、絶縁体 354 に接して設けられるので、絶縁体 380 等から水又は水素等の不純物が、導電体 340a 及び導電体 340b を通じて金属酸化物 330 に混入することを抑制することができる。また、絶縁体 380 に含まれる酸素が導電体 340a 及び導電体 340b に吸収されることを抑制することができる。

【0249】

また、図示しないが、導電体 340a の上面、及び導電体 340b の上面に接して配線として機能する導電体を配置してもよい。配線として機能する導電体は、タングステン、銅、又はアルミニウムを主成分とする導電性材料を用いることが好ましい。また、当該導電体は、積層構造としてもよく、例えば、チタン又は窒化チタンと上記導電性材料との積層としてもよい。当該導電体は、絶縁体に設けられた開口に埋め込むように形成してもよい。

【0250】

(実施の形態 3)

本実施の形態では、他の実施の形態で説明した O S トランジスタに用いることができる金属酸化物である C A C - O S (C l o u d - A l i g n e d C o m p o s i t e O x i d e S e m i c o n d u c t o r)、および C A A C - O S (c - a x i s A l i g n e d C r y s t a l l i n e O x i d e S e m i c o n d u c t o r) について説明する。

【0251】

<金属酸化物の構成>

C A C - O S とは、材料の一部では導電性の機能と、材料の一部では絶縁性の機能とを有し、材料の全体では半導体としての機能を有する。なお、C A C - O S または C A C - m e t a l o x i d e を、トランジスタの活性層に用いる場合、導電性の機能は、キャリアとなる電子（またはホール）を流す機能であり、絶縁性の機能は、キャリアとなる電子を流さない機能である。導電性の機能と、絶縁性の機能とを、それぞれ相補的に作用させることで、スイッチングさせる機能（O n / O f f させる機能）を C A C - O S または C A C - m e t a l o x i d e に付与することができる。C A C - O S または C A C - m e t a l o x i d e において、それぞれの機能を分離させることで、双方の機能を最大限に高めることができる。

【0252】

また、C A C - O S または C A C - m e t a l o x i d e は、導電性領域、および絶縁性領域を有する。導電性領域は、上述の導電性の機能を有し、絶縁性領域は、上述の絶縁性の機能を有する。また、材料中において、導電性領域と、絶縁性領域とは、ナノ粒子レベルで分離している場合がある。また、導電性領域と、絶縁性領域とは、それぞれ材料中に偏在する場合がある。また、導電性領域は、周辺がぼけてクラウド状に連結して観察される場合がある。

【0253】

また、C A C - O S または C A C - m e t a l o x i d e において、導電性領域と、

10

20

30

40

50

絶縁性領域とは、それぞれ0.5 nm以上10 nm以下、好ましくは0.5 nm以上3 nm以下のサイズで材料中に分散している場合がある。

【0254】

また、CAC-OSまたはCAC-metal oxideは、異なるバンドギャップを有する成分により構成される。例えば、CAC-OSまたはCAC-metal oxideは、絶縁性領域に起因するワイドギャップを有する成分と、導電性領域に起因するナローギャップを有する成分と、により構成される。当該構成の場合、キャリアを流す際に、ナローギャップを有する成分において、主にキャリアが流れる。また、ナローギャップを有する成分が、ワイドギャップを有する成分に相補的に作用し、ナローギャップを有する成分に連動してワイドギャップを有する成分にもキャリアが流れる。このため、上記CAC-OSまたはCAC-metal oxideをトランジスタのチャネル形成領域に用いる場合、トランジスタのオン状態において高い電流駆動力、つまり大きなオン電流、および高い電界効果移動度を得ることができる。

10

【0255】

すなわち、CAC-OSまたはCAC-metal oxideは、マトリックス複合材(matrix composite)、または金属マトリックス複合材(metal matrix composite)と呼称することもできる。

【0256】

<金属酸化物の構造>

酸化物半導体は、単結晶酸化物半導体と、それ以外の非単結晶酸化物半導体と、に分けられる。非単結晶酸化物半導体としては、例えば、CAAC-OS、多結晶酸化物半導体、nc-OS(nanocrystalline oxide semiconductor)、擬似非晶質酸化物半導体(a-like OS: amorphous-like oxide semiconductor)および非晶質酸化物半導体などがある。

20

【0257】

また、酸化物半導体は、結晶構造に着目した場合、上記とは異なる分類となる場合がある。ここで、酸化物半導体における、結晶構造の分類について、図9Aを用いて説明を行う。図9Aは、酸化物半導体、代表的にはIGZO(Inと、Gaと、Znと、を含む金属酸化物)の結晶構造の分類を説明する図である。

【0258】

図9Aに示すように、IGZOは、大きく分けてAmorphous(無定形)と、Crystalline(結晶性)と、Crystal(結晶)と、に分類される。また、Amorphousの中には、completely amorphousが含まれる。また、Crystallineの中には、CAAC(c-axis aligned crystalline)、nc(nanocrystalline)、およびCAC(Cloud-Aligned Composite)が含まれる。なお、Crystallineの分類には、single crystal、poly crystal、およびcompletely amorphousは除かれる。また、Crystalの中には、single crystal、およびpoly crystalが含まれる。

30

【0259】

なお、図9Aに示す太枠内の構造は、Amorphous(無定形)と、Crystal(結晶)との間の中間状態であり、新しい境界領域(New crystalline phase)に属する構造である。当該構造は、Amorphousと、Crystalとの間の境界領域にある。すなわち、当該構造は、エネルギー的に不安定なAmorphous(無定形)や、Crystal(結晶)とは全く異なる構造と言い換えることができる。

40

【0260】

なお、膜または基板の結晶構造は、X線回折(XRD: X-Ray Diffraction)像を用いて評価することができる。ここで、石英ガラス、およびCrystallineに分類される結晶構造を有するIGZO(結晶性IGZOともいう)のXRDス

50

ペクトルを図 9 B、図 9 C に示す。また、図 9 B が石英ガラス、図 9 C が結晶性 I G Z O の X R D スペクトルである。なお、図 9 C に示す結晶性 I G Z O の組成は、 $I n : G a : Z n = 4 : 2 : 3$ [原子数比] 近傍である。また、図 9 C に示す結晶性 I G Z O の厚さは、500 nm である。

【0261】

図 9 B の矢印に示すように、石英ガラスは、X R D スペクトルのピークの形状がほぼ左右対称である。一方で、図 9 C の矢印に示すように、結晶性 I G Z O は、X R D スペクトルのピークの形状が左右非対称である。X R D スペクトルのピークの形状が左右非対称であることは、結晶の存在を明示している。別言すると、X R D スペクトルのピークの形状で左右対称でないと、Amorphous であるとは言えない。なお、図 9 C には、 $2\theta = 31^\circ$ 、またはその近傍に結晶相 (I G Z O c r y s t a l p h a s e) を明記してある。X R D スペクトルのピークにおいて、形状が左右非対称となる由来は当該結晶相 (微結晶) に起因すると推定される。

【0262】

具体的には、図 9 C に示す、結晶性 I G Z O の X R D スペクトルにおいて、 $2\theta = 34^\circ$ またはその近傍にピークを有する。また、微結晶は、 $2\theta = 31^\circ$ またはその近傍にピークを有する。酸化物半導体膜を、X 線回折パターンを用いて評価する場合、図 9 C に示すように、 $2\theta = 34^\circ$ またはその近傍のピークよりも低角度側のスペクトルの幅が広がる。これは、酸化物半導体膜中に、 $2\theta = 31^\circ$ またはその近傍にピークを有する微結晶が内在することを示唆している。

【0263】

また、膜の結晶構造は、極微電子線回折法 (N B E D : N a n o B e a m E l e c t r o n D i f f r a c t i o n) によって観察される回折パターン (極微電子線回折パターンともいう) にて評価することができる。基板温度を室温として成膜した I G Z O 膜の回折パターンを図 9 D に示す。なお、図 9 D に示す I G Z O 膜は、 $I n : G a : Z n = 1 : 1 : 1$ [原子数比] である酸化物ターゲットを用いて、スパッタリング法によって成膜される。また、極微電子線回折法では、プローブ径を 1 nm として電子線回折が行われた。

【0264】

図 9 D に示すように、室温成膜した I G Z O 膜の回折パターンでは、ハローではなく、スポット状のパターンが観察される。このため、室温成膜した I G Z O 膜は、結晶状態でもなく、非晶質状態でもない、中間状態であり、非晶質状態であると結論することはできないと推定される。

【0265】

C A A C - O S は、c 軸配向性を有し、かつ a - b 面方向において複数のナノ結晶が連結し、歪みを有した結晶構造となっている。なお、歪みとは、複数のナノ結晶が連結する領域において、格子配列の揃った領域と、別の格子配列の揃った領域と、の間で格子配列の向きが変化している箇所を指す。

【0266】

ナノ結晶は、六角形を基本とするが、正六角形状とは限らず、非正六角形状である場合がある。また、歪みにおいて、五角形、および七角形などの格子配列を有する場合がある。なお、C A A C - O S において、歪み近傍においても、明確な結晶粒界 (グレインバウンダリーともいう) を確認することはできない。即ち、格子配列の歪みによって、結晶粒界の形成が抑制されていることがわかる。これは、C A A C - O S が、a - b 面方向において酸素原子の配列が稠密でないことや、金属元素が置換することで原子間の結合距離が変化することなどによって、歪みを許容することができるためと考えられる。

【0267】

なお、明確な結晶粒界 (グレインバウンダリー) が確認される結晶構造は、いわゆる多結晶 (p o l y c r y s t a l) と呼ばれる。結晶粒界は、再結合中心となり、キャリアが捕獲されトランジスタのオン電流の低下、または電界効果移動度の低下を引き起こす可

10

20

30

40

50

能性が高い。よって、明確な結晶粒界が確認されないCAAC-Osは、トランジスタの半導体層に好適な結晶構造を有する結晶性の酸化物の一つである。なお、CAAC-Osを構成するには、Znを有する構成が好ましい。例えば、In-Zn酸化物、およびIn-Ga-Zn酸化物は、In酸化物よりも結晶粒界の発生を抑制できるため好適である。

【0268】

また、CAAC-Osは、インジウム、および酸素を有する層（以下、In層）と、元素M、亜鉛、および酸素を有する層（以下、(M, Zn)層）とが積層した、層状の結晶構造（層状構造ともいう）を有する傾向がある。なお、インジウムと元素Mは、互いに置換可能であり、(M, Zn)層の元素Mがインジウムと置換した場合、(In, M, Zn)層と表すこともできる。また、In層のインジウムが元素Mと置換した場合、(In, M)層と表すこともできる。

【0269】

CAAC-Osは結晶性の高い酸化物半導体である。一方、CAAC-Osは、明確な結晶粒界を確認することはできないため、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。また、酸化物半導体の結晶性は不純物の混入や欠陥の生成などによって低下する場合があるため、CAAC-Osは不純物や欠陥（酸素欠損など）の少ない酸化物半導体ともいえる。したがって、CAAC-Osを有する酸化物半導体は、物理的性質が安定する。そのため、CAAC-Osを有する酸化物半導体は熱に強く、信頼性が高い。また、CAAC-Osは、製造工程における高い温度（所謂サーマルバジェット）に対しても安定である。したがって、OstransistにCAAC-Osを用いると、製造工程の自由度を広げることが可能となる。

【0270】

nc-Osは、微小な領域（例えば、1nm以上10nm以下の領域、特に1nm以上3nm以下の領域）において原子配列に周期性を有する。また、nc-Osは、異なるナノ結晶間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、nc-Osは、分析方法によっては、a-like Osや非晶質酸化物半導体と区別が付かない場合がある。

【0271】

a-like Osは、nc-Osと非晶質酸化物半導体との間の構造を有する酸化物半導体である。a-like Osは、鬆または低密度領域を有する。即ち、a-like Osは、nc-OsおよびCAAC-Osと比べて、結晶性が低い。

【0272】

酸化物半導体は、多様な構造をとり、それぞれが異なる特性を有する。本発明の一態様の酸化物半導体は、非晶質酸化物半導体、多結晶酸化物半導体、a-like Os、nc-Os、CAAC-Osのうち、二種以上を有していてもよい。

【0273】

<酸化物半導体を有するトランジスタ>

続いて、上記酸化物半導体をトランジスタに用いる場合について説明する。

【0274】

上記酸化物半導体をトランジスタに用いることで、高い電界効果移動度のトランジスタを実現することができる。また、信頼性の高いトランジスタを実現することができる。

【0275】

また、トランジスタには、キャリア濃度の低い酸化物半導体を用いることが好ましい。酸化物半導体膜のキャリア濃度を低くする場合においては、酸化物半導体膜中の不純物濃度を低くし、欠陥準位密度を低くすればよい。本明細書等において、不純物濃度が低く、欠陥準位密度の低いことを高純度真性または実質的に高純度真性と言う。

【0276】

また、高純度真性または実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度も低くなる場合がある。

【0277】

また、酸化物半導体のトラップ準位に捕獲された電荷は、消失するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、トラップ準位密度の高い酸化物半導体にチャネル形成領域が形成されるトランジスタは、電気特性が不安定となる場合がある。

【0278】

したがって、トランジスタの電気特性を安定にするためには、酸化物半導体中の不純物濃度を低減することが有効である。また、酸化物半導体中の不純物濃度を低減するためには、近接する膜中の不純物濃度も低減することが好ましい。不純物としては、水素、窒素、アルカリ金属、アルカリ土類金属、鉄、ニッケル、シリコン等がある。

【0279】

<不純物>

ここで、酸化物半導体中における各不純物の影響について説明する。

【0280】

酸化物半導体において、第14族元素の一つであるシリコンや炭素が含まれると、酸化物半導体において欠陥準位が形成される。このため、酸化物半導体におけるシリコンや炭素の濃度と、酸化物半導体との界面近傍のシリコンや炭素の濃度（二次イオン質量分析法（SIMS: Secondary Ion Mass Spectrometry）により得られる濃度）を、 $2 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{17} \text{ atoms/cm}^3$ 以下とする。

【0281】

また、酸化物半導体にアルカリ金属またはアルカリ土類金属が含まれると、欠陥準位を形成し、キャリアを生成する場合がある。したがって、アルカリ金属またはアルカリ土類金属が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。このため、酸化物半導体中のアルカリ金属またはアルカリ土類金属の濃度を低減することが好ましい。具体的には、SIMSにより得られる酸化物半導体中のアルカリ金属またはアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{16} \text{ atoms/cm}^3$ 以下にする。

【0282】

また、酸化物半導体において、窒素が含まれると、キャリアである電子が生じ、キャリア濃度が増加し、n型化しやすい。この結果、窒素が含まれている酸化物半導体を半導体に用いたトランジスタはノーマリーオン特性となりやすい。したがって、該酸化物半導体において、窒素はできる限り低減されていることが好ましい、例えば、酸化物半導体中の窒素濃度は、SIMSにおいて、 $5 \times 10^{19} \text{ atoms/cm}^3$ 未満、好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 以下、より好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、さらに好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下とする。

【0283】

また、酸化物半導体に含まれる水素は、金属原子と結合する酸素と反応して水になるため、酸素欠損を形成する場合がある。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成することがある。したがって、水素が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。このため、酸化物半導体中の水素はできる限り低減されていることが好ましい。具体的には、酸化物半導体において、SIMSにより得られる水素濃度を、 $1 \times 10^{20} \text{ atoms/cm}^3$ 未満、好ましくは $1 \times 10^{19} \text{ atoms/cm}^3$ 未満、より好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 未満、さらに好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 未満とする。

【0284】

不純物が十分に低減された酸化物半導体をトランジスタのチャネル形成領域に用いることで、安定した電気特性を付与することができる。

【0285】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組

10

20

30

40

50

み合わせて実施することができる。

【0286】

(実施の形態4)

本実施の形態は、上記実施の形態に示す半導体装置などが組み込まれた電子部品および電子機器の一例を示す。

【0287】

<電子機器>

次に、上記半導体リレーを備えた電子機器の例について図10を用いて説明を行う。

【0288】

図10の中央に半導体リレー700の斜視図と、半導体リレー700、電子部品710、複数の電子部品720が実装された機能モジュール730の斜視図と、を示す。なお、図10では、半導体リレー700が、機能モジュール730に実装される例を示している。一例として、電子部品710は、プロセッサであることが好ましい。また電子部品720は、メモリ、メモリモジュール、または集積回路などでもよい。一例として、集積回路は、画像処理回路、GPU (Graphics Processing Unit)、制御回路、または駆動回路などがある。

【0289】

一例として、プロセッサは、半導体リレー700を用いてそれぞれのメモリまたはメモリモジュールのパワーゲーティングを制御することができる。なお、メモリには、OSTランジスタを選択スイッチとして用いるDOSRAM (Dynamic Oxide Semiconductor Random Access Memory)、NOSRAM (Nonvolatile Oxide Semiconductor RAM)、またはフラッシュメモリなどを用いることが好ましい。

【0290】

上記における、機能モジュール730が、半導体リレー700と、プロセッサとを有する例について説明する。なお、半導体リレー700の説明は、実施の形態1を参照することができるため詳細な説明は省略する。半導体リレー700が有する第1の回路は、プロセッサによって第1の信号または第2の信号が与えられる。第1の発光素子の点灯または消灯は、第1の回路に与えられる第1の信号によって制御される。第2の発光素子の点灯または消灯は、第1の回路に与えられる第2の信号によって制御される。

【0291】

容量には、第1の受光素子によって電圧に変換された第1のデータが、第2のランジスタを介して与えられる。なお、第1の受光素子には、第2のランジスタを介して第1の発光素子の射出した光が与えられる。第1のランジスタは、容量に記憶された第1のデータによって導通するように制御される。容量に記憶される第1のデータは、第2の受光素子によって電圧に変換された第2のデータによって第3のランジスタがオン状態になることで初期化される。なお、第2の受光素子には、第2発光素子が射出した光が与えられる。第1のランジスタは、容量に記憶された第1のデータが初期化されることによって非導通になるように制御される。したがって、半導体リレー700は、メモリまたはメモリモジュールのパワーゲーティングを容易にすることができる。

【0292】

異なる例として、図10では示していないが、機能モジュール730が有する電子部品にはモータなどが含まれる場合がある。もしくは、機能モジュール730がモータなどを駆動することができる。モータを制御するための信号には大きな電力 (例えば、10V以上、もしくは100V以上の電圧、且つ1A以上の電流) が必要な場合がある。一例として、プロセッサが出力する信号の電圧幅が3.3Vの場合、モータを制御する信号の配線と、電源電圧が与えられる配線との間に半導体リレー700を設けることができる。したがって、モータを制御するためのドライバICを用いなくても、プロセッサから直接制御できるようになる。なお、プロセッサ、またはモータの動作電圧は一例として示したものであり限定はされないものとする。

10

20

30

40

50

【0293】

また、異なる例として、半導体リレー700、電子部品710、または電子部品720は、SiP (System in package) またはMCM (Multi Chip Module) を用いてモジュール化、または1チップ化されてもよい。

【0294】

半導体リレー700を他の基板に実装するには、例えば、BGA (Ball Grid Array)、PGA (Pin Grid Array)、SPGA (Staggered Pin Grid Array)、LGA (Land Grid Array)、QFP (Quad Flat Package)、QFJ (Quad Flat J-leaded package)、またはQFN (Quad Flat Non-leaded package) などの実装方法を用いることができる。

10

【0295】

続いて、半導体リレー700、もしくは機能モジュール730は、様々な電子機器に用いることができる。

【0296】

一例として、ロボット7100は、機能モジュール730以外にも、バッテリー、マイクロフォンモジュール、カメラモジュール、スピーカ、ディスプレイ、各種センサ（照度センサ、赤外線センサ、超音波センサ、加速度センサ、圧電センサ、光センサ、ジャイロセンサなど）、および移動機構などを備える。機能モジュール730はプロセッサなどを有し、これら周辺機器を制御する機能を有する。機能モジュール730は、上述したセンサ群、またはロボットの稼働制御を行うモータのパワーゲーティングを制御することができる。したがってバッテリーの消費電力を低減することができる。

20

【0297】

ロボット7100において、は、マイクロフォン、およびスピーカを用いて、使用者とコミュニケーションをとることが可能である。したがって、マイクロフォンは、音声および環境音などの音響信号を検知および内容の解析することができる。なお、内容の解析には、AIを用いることが好ましい。したがって、音声を解析する場合の演算量および消費電力は増大する。なお、ロボット7100が停止中は、マイクロフォンによる音声の解析も停止する。したがってマイクロフォンは音声の解析中は大きな電力を必要とし、マイクロフォンの音声の解析の停止中はパワーゲーティングすることが好ましい。したがって機能モジュール730に実装される半導体リレーを用いることが好ましい。

30

【0298】

カメラモジュールは、ロボット7100の周囲を撮像する機能を有する。また、ロボット7100は、移動機構を用いて移動する機能を有する。ロボット7100は、カメラモジュールを用いて周囲の画像を撮像し、AIを用いて画像を解析して使用者の判別、および移動する際の障害物の有無などを察知することができる。したがってカメラモジュールは画像の解析中は大きな電力を必要とし、カメラモジュールの画像の解析の停止中はパワーゲーティングすることが好ましい。したがって機能モジュール730に実装される半導体リレーを用いることが好ましい。

【0299】

飛行体7120は、プロペラ制御モジュール、カメラモジュール、およびバッテリーなどを有し、自律して飛行する機能を有する。機能モジュール730はこれら周辺機器を制御する機能を有する。飛行体7120は、カメラモジュールを用いて周囲の画像を撮像し、AIを用いて画像を解析して移動する際の障害物の有無などを察知することができる。プロペラモジュールは、飛行体7120が移動する方向、風向き、風速などに応じて飛行体7120の状態制御を行う。プロペラモジュールは、モータを有する。当該モータの駆動中は大きな電力を必要とし、当該モータが停止中はパワーゲーティングすることが好ましい。したがって機能モジュール730に実装される半導体リレーを用いることが好ましい。

40

【0300】

掃除ロボット7140は、移動用のタイヤを駆動するモータ、上面に配置されたディス

50

プレイ、側面に配置された複数のカメラ、ブラシ、操作ボタン、各種センサなどを有する。掃除ロボット7300は自走し、ゴミを検知し、下面に設けられた吸い込み口からゴミを吸引することができる。

【0301】

例えば、機能モジュール730は、カメラが撮影した画像を解析し、壁、家具または段差などの障害物の有無を判断することができる。カメラモジュールを用いて周囲の画像を撮像し、AIを用いて画像を解析して壁、家具または段差などの障害物の有無を判断することができる。また、画像解析により、配線などブラシに絡まりそうな物体を検知した場合は、ブラシの回転を止めることができる。

【0302】

自動車7160は、エンジン、タイヤ、ブレーキ、操舵装置、カメラなどを有する。例えば、機能モジュール730は、ナビゲーション情報、速度、エンジンの状態、ギアの選択状態、ブレーキの使用頻度などのデータに基づいて、自動車7160の走行状態を最適化するための制御を行う。例えば、カメラで撮影した画像データは電子部品720に記憶される。

【0303】

半導体リレー700および／または機能モジュール730は、TV装置7200（テレビジョン受像装置）、スマートフォン7210、PC（パーソナルコンピュータ）7220、7230、ゲーム機7240、ゲーム機7260等に組み込むことができる。

【0304】

例えば、TV装置7200に内蔵された機能モジュール730は画像エンジンとして機能させることができる。例えば、機能モジュール730は、ノイズ除去、解像度アップコンバージョンなどの画像処理を行う。

【0305】

スマートフォン7210は、携帯情報端末の一例である。スマートフォン7210は、マイクロフォン、カメラ、スピーカ、各種センサ、および表示部を有する。機能モジュール730によってこれら周辺機器が制御される。

【0306】

PC7220、PC7230はそれぞれノート型PC、据え置き型PCの例である。PC7230には、キーボード7232、およびモニタ装置7233が無線または有線により接続可能である。ゲーム機7240は携帯型ゲーム機の例である。ゲーム機7260は据え置き型ゲーム機の例である。ゲーム機7260には、無線または有線でコントローラ7262が接続されている。コントローラ7262に、半導体リレー700および／または機能モジュール730を組み込むこともできる。

【0307】

本実施の形態は、他の実施の形態などに記載した構成と適宜組み合わせて実施することが可能である。

【符号の説明】

【0308】

11：端子、12：端子、13：端子、14：端子、15：端子、16：端子、100：半導体リレー、101：回路、102：回路、104a：トランジスタ、104c：トランジスタ、110：点灯回路、110A：点灯回路、111：発光素子、111A：発光素子、112：発光素子、112A：発光素子、114：半導体層、120：検出回路、121：受光素子、121A：受光素子、121B：受光素子、122：受光素子、122A：受光素子、122B：受光素子、130：メモリ、131：トランジスタ、132：トランジスタ、133：容量、140：スイッチ回路、140A：スイッチ回路、141a：トランジスタ、141b：トランジスタ、141c：トランジスタ、144：ダイオード、210：基板、212：半導体層、212a：n型領域、212b：p型領域、213a：発光層、213b：発光層、214：半導体層、215：導電層、215a：半導体層、215b：半導体層、216a：導電層、216b：導電層、216c：導

10

20

30

40

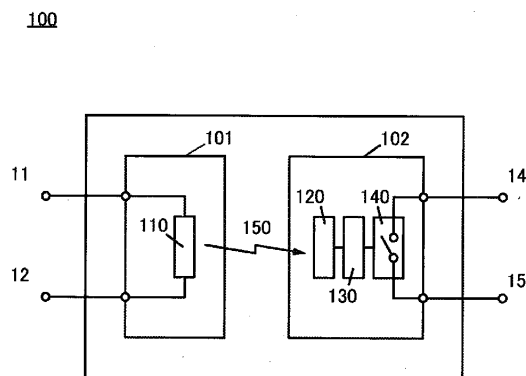
50

電層、216d：導電層、216e：導電層、216f：導電層、217a：導電層、217b：導電層、218：絶縁層、220：導電層、222：絶縁層、224：絶縁層、224a：絶縁層、226a：導電層、226b：導電層、228：絶縁層、230a：半導体層、230b：半導体層、232：導電層、232a：導電層、232b：導電層、232c：導電層、234：絶縁層、236a：導電層、236b：導電層、236c：導電層、238：絶縁層、240：導電層、240a：導電層、240b：導電層、242：有機センサ層、242a：有機センサ層、242b：有機センサ層、242d：バッファ層、242e：活性層、242f：バッファ層、244：導電層、244a：導電層、244b：導電層、246：絶縁層、248：絶縁層、250：基板、252：半導体層、700：半導体リレー、710：電子部品、720：電子部品、730：機能モジュール、7100：ロボット、7120：飛行体、7140：掃除ロボット、7160：自動車、7200：TV装置、7210：スマートフォン、7220：PC、7230：PC、7232：キーボード、7233：モニタ装置、7240：ゲーム機、7260：ゲーム機、7262：コントローラ、7300：掃除ロボット

【図面】

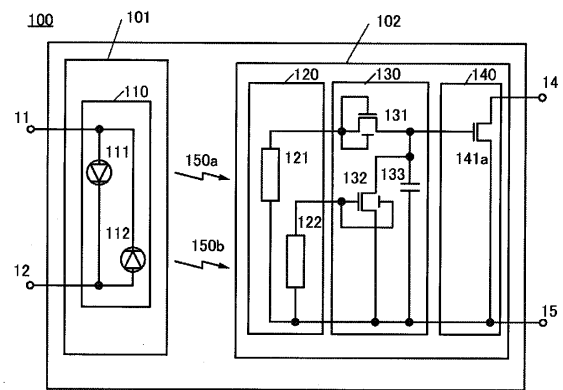
【図1】

図1



【図2】

図2



10

20

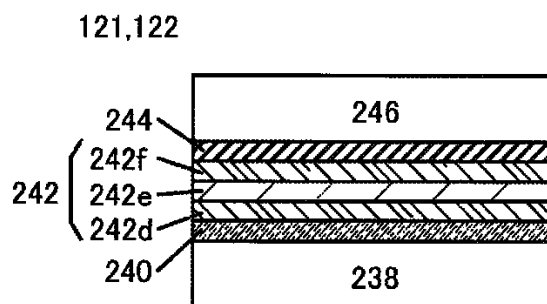
30

40

50

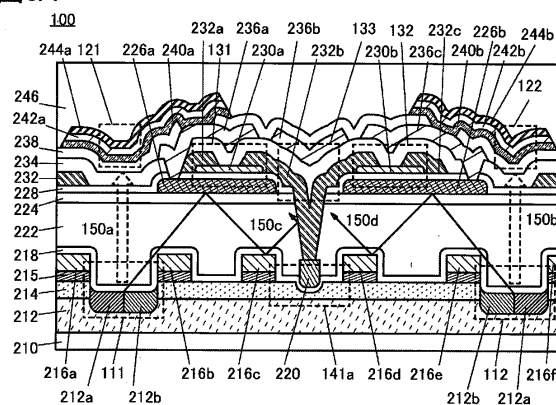
【図 5 B】

図 5B



【図 6 A】

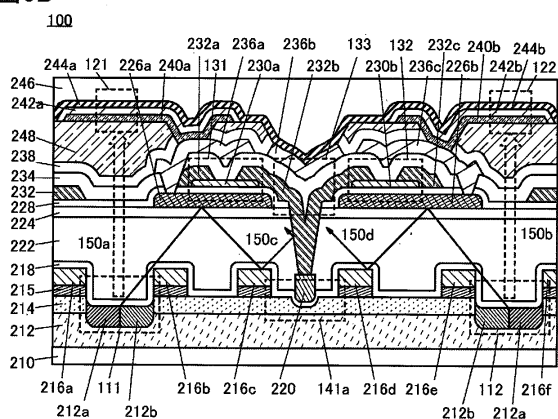
図6A



10

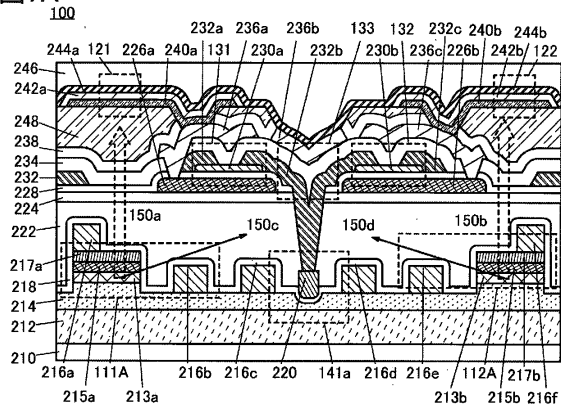
【図 6 B】

图 6B



【図 7 A】

图 7A



20

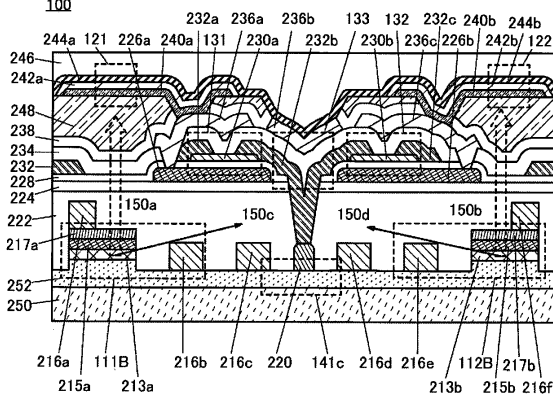
30

40

50

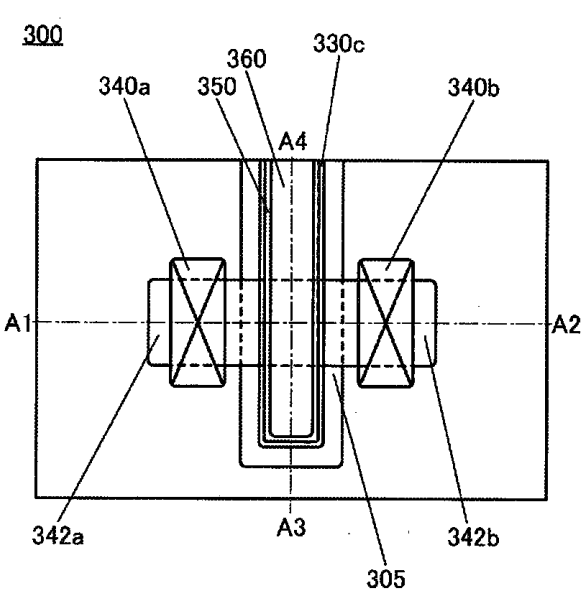
【図 7 B】

図7B



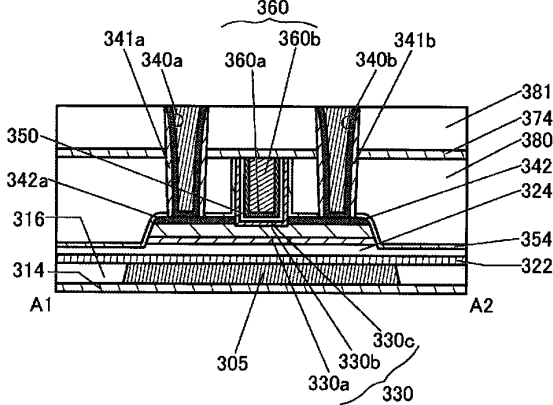
【図 8 A】

図8A



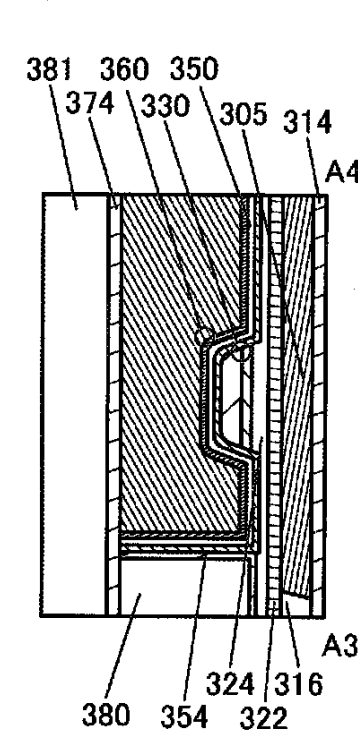
【図 8 B】

図8B



【図 8 C】

図8C



10

20

30

40

50

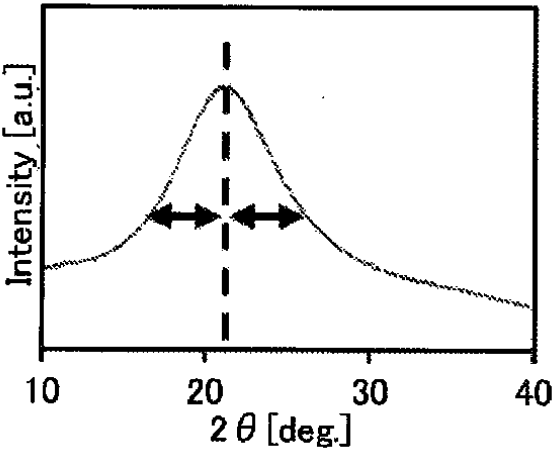
【図 9 A】

図9A

中間状態 新しい境界領域		
Amorphous (無定形)	Crystalline (結晶性)	Crystal (結晶)
completely amorphous	•CAAC •nc •CAC excluding single crystal and poly crystal	•single crystal •poly crystal

【図 9 B】

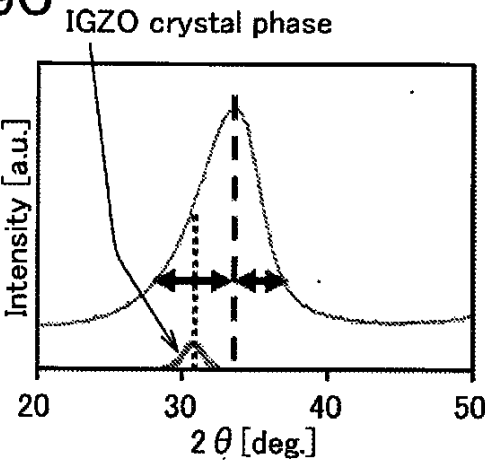
図9B



10

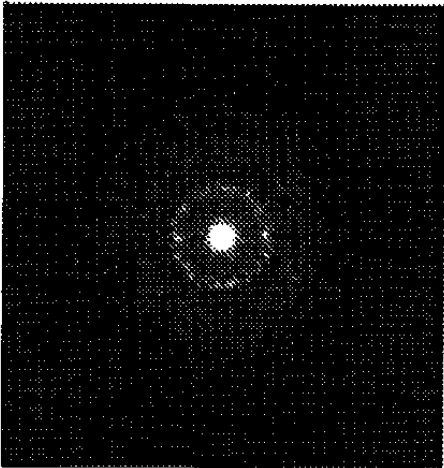
【図 9 C】

図9C



【図 9 D】

図9D



20

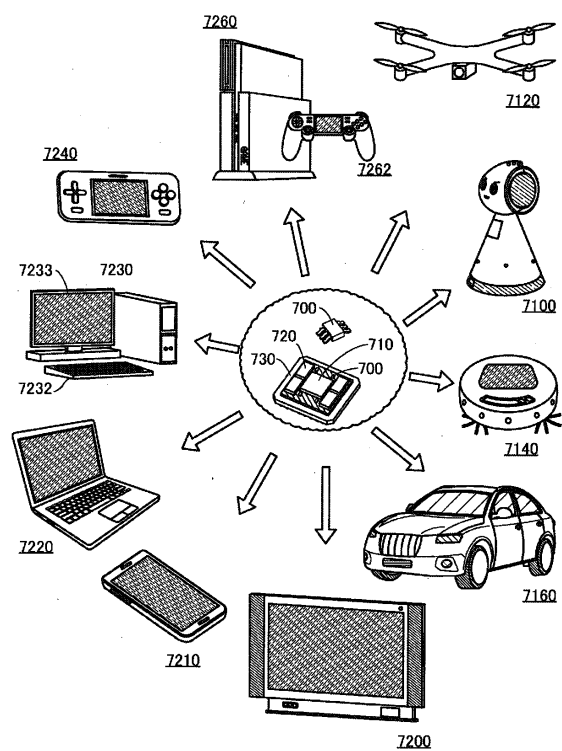
30

40

50

【図 10】

図10



10

20

30

40

50

フロントページの続き

(51)国際特許分類

F I

H 1 0 D	30/87 (2025.01)	H 1 0 D	30/67	1 0 3 B
H 1 0 D	62/80 (2025.01)	H 1 0 D	30/87	E
H 1 0 D	62/832 (2025.01)	H 1 0 D	62/80	
H 1 0 D	62/85 (2025.01)	H 1 0 D	62/832	
H 1 0 D	64/23 (2025.01)	H 1 0 D	62/85	
H 1 0 D	64/62 (2025.01)	H 1 0 D	64/23	M
H 1 0 D	84/80 (2025.01)	H 1 0 D	64/62	B
H 1 0 D	84/83 (2025.01)	H 1 0 D	84/80	1 0 1 Z
H 1 0 D	86/40 (2025.01)	H 1 0 D	84/80	1 0 2 B
H 1 0 D	89/60 (2025.01)	H 1 0 D	84/83	E
H 1 0 H	20/01 (2025.01)	H 1 0 D	84/83	1 0 1 E
H 1 0 H	20/813 (2025.01)	H 1 0 D	86/40	1 0 1 A
H 1 0 H	29/00 (2025.01)	H 1 0 D	86/40	1 0 1 B
H 1 0 H	29/10 (2025.01)	H 1 0 D	86/40	1 0 1 Z
H 1 0 H	29/14 (2025.01)	H 1 0 D	89/60	
H 1 0 K	39/32 (2023.01)	H 1 0 H	20/01	Z
H 1 0 K	39/34 (2023.01)	H 1 0 H	20/813	
		H 1 0 H	29/00	
		H 1 0 H	29/10	
		H 1 0 H	29/14	
		H 1 0 K	39/32	
		H 1 0 K	39/34	

(56)参考文献

特開 2 0 1 3 - 2 3 2 8 8 5 (J P , A)
 特開 2 0 0 0 - 1 0 6 5 2 3 (J P , A)
 特開昭 6 3 - 0 9 9 6 1 6 (J P , A)
 特開 2 0 1 7 - 1 5 2 5 4 2 (J P , A)
 特開平 0 5 - 2 0 6 5 0 8 (J P , A)
 特開 2 0 0 4 - 1 1 2 4 6 3 (J P , A)
 特開昭 5 8 - 1 0 5 6 2 6 (J P , A)
 特開 2 0 1 4 - 0 6 3 9 2 7 (J P , A)
 特開 2 0 0 2 - 3 5 3 4 9 5 (J P , A)

(58)調査した分野 (Int.Cl., DB名)

H 0 3 K 1 7 / 7 8
 H 1 0 D 8 6 / 4 0
 H 1 0 D 3 0 / 6 7
 H 1 0 F 3 9 / 1 8
 H 1 0 K 3 9 / 3 2
 H 1 0 D 6 2 / 8 3 2
 H 1 0 D 6 2 / 8 5
 H 1 0 D 6 2 / 8 0
 H 1 0 D 8 4 / 8 3
 H 1 0 D 8 4 / 8 0
 H 1 0 D 8 9 / 6 0
 H 1 0 D 8 9 / 0 0
 H 1 0 D 1 / 6 8
 H 1 0 D 3 0 / 6 0
 H 1 0 D 6 4 / 6 0
 H 1 0 D 6 4 / 2 3
 H 1 0 D 3 0 / 4 7
 H 1 0 D 3 0 / 8 7
 H 1 0 H 2 0 / 8 1 3

H10H 29/10