

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 2 区分
 【発行日】平成22年4月22日 (2010.4.22)

【公開番号】特開2008-250270(P2008-250270A)
 【公開日】平成20年10月16日 (2008.10.16)
 【年通号数】公開・登録公報2008-041
 【出願番号】特願2007-105711(P2007-105711)
 【国際特許分類】

G 1 0 K 11/178 (2006.01)
 G 1 0 L 21/02 (2006.01)
 H 0 4 R 3/00 (2006.01)
 H 0 3 M 7/32 (2006.01)
 H 0 4 R 1/10 (2006.01)

【F I】

G 1 0 K 11/16 H
 G 1 0 L 21/02 1 0 2 B
 H 0 4 R 3/00 3 2 0
 H 0 3 M 7/32
 H 0 4 R 1/10 1 0 1 B

【手続補正書】
 【提出日】平成22年3月9日 (2010.3.9)
 【手続補正 1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

変調処理により得られる 1 ビット以上の所定の量子化ビット数による第 1 の形式のデジタル信号を入力して、所定の基準サンプリング周波数を f_s として $n \times f_s$ (n は自然数) で表されるサンプリング周波数によるパルスコード変調信号とされる第 2 の形式のデジタル信号を生成して出力する第 1 のデシメーション処理手段と、

上記第 1 のデシメーション処理手段から出力される第 2 の形式のデジタル信号を入力して、 $m \times f_s$ (m は自然数、かつ、 $m < n$) で表されるサンプリング周波数によるパルスコード変調信号としての形式を有する第 3 の形式のデジタル信号を生成して出力する第 2 のデシメーション処理手段と、

上記第 2 のデシメーション処理手段から出力される第 3 の形式のデジタル信号を入力して所定の機能目的に応じた所定の信号処理を実行し、同じ第 3 の形式により出力するようにされた第 1 の機能対応信号処理手段と、

上記第 1 の機能対応信号処理手段から出力される第 3 の形式の信号を、第 2 の形式に変換して出力するようにされたインターポレーション処理手段と、

上記第 1 のデシメーション処理手段から出力される第 2 の形式のデジタル信号を入力して上記機能目的に応じた所定の信号処理を実行し、同じ第 2 の形式により出力するようにされた第 2 の機能対応信号処理手段と、

少なくとも、上記第 2 の機能対応信号処理手段から出力される第 2 の形式のデジタル信号と、上記インターポレーション処理手段から出力される第 2 の形式のデジタル信号とを、少なくとも合成し、後段のデジタル - アナログ変換処理のための入力段に対して出力する合成手段と、

を備える信号処理装置。

【請求項 2】

上記第 1 の機能対応信号処理手段と上記第 2 の機能対応信号処理手段は、上記機能目的に応じた所定の信号処理として、所定のキャンセル対象音をキャンセルするための所定のキャンセル信号特性を与えるための信号処理を実行するように構成される

請求項 1 に記載の信号処理装置。

【請求項 3】

上記第 1 の機能対応信号処理手段は、中域及び低域とされる所定以下の周波数帯域のキャンセル対象音成分がキャンセルされるようにするための信号特性を与えるようにしてフィルタ特性を設定するとともに、

上記第 2 のデシメーション処理手段と上記インターポレーション処理手段の少なくとも何れか一方は、上記中域及び低域よりも高いとされる周波数帯域のキャンセル対象音成分がキャンセルされるようにするための信号特性を与えるようにフィルタ特性を設定する

請求項 1 に記載の信号処理装置。

【請求項 4】

上記第 1 の機能対応信号処理手段は、低域とされる所定以下の周波数帯域のキャンセル対象音成分がキャンセルされるようにするためのキャンセル信号特性を与えるようにしてフィルタ特性を設定するとともに、

上記第 2 のデシメーション処理手段と上記インターポレーション処理手段の少なくとも何れか一方は、上記低域よりも高いとされる周波数帯域のキャンセル対象音成分がキャンセルされるようにするためのキャンセル信号特性を与えるようにフィルタ特性を設定する

請求項 1 に記載の信号処理装置。

【請求項 5】

上記第 1 の機能対応信号処理手段は、デジタルシグナルプロセッサに対するプログラミングにより、このデジタルシグナルプロセッサにおいて実行されるデジタル信号処理機能として得られるようにされる、

請求項 1 に記載の信号処理装置。

【請求項 6】

上記第 1 の機能対応信号処理手段が入力すべきデジタル信号を分岐して入力して、所定の解析処理を実行して得た解析結果に応じて、上記第 1 の機能対応信号処理手段を形成するとされるデジタルフィルタ、上記第 2 の機能対応信号処理手段を形成するとされるデジタルフィルタ、上記第 2 のデシメーション処理手段を形成するとされるデジタルフィルタ、及び上記インターポレーション処理手段を形成するとされるデジタルフィルタの少なくとも何れか 1 つについてのフィルタ特性を変更設定する解析手段をさらに備える、

請求項 1 に記載の信号処理装置。

【請求項 7】

上記第 2 の機能対応信号処理手段はハードウェアとして構成される、請求項 1 に記載の信号処理装置。

【請求項 8】

上記第 2 の機能対応信号処理手段は、直線位相型の有限インパルス応答システムのデジタルフィルタにより構成される、請求項 1 に記載の信号処理装置。

【請求項 9】

上記第 2 の機能対応信号処理手段は、無限インパルス応答システムのデジタルフィルタにより構成される、請求項 1 に記載の信号処理装置。

【請求項 10】

上記第 2 の機能対応信号処理手段は、所定次数の無限インパルス応答システムのデジタルフィルタを所定数備え、所望の特性を得るのにあたり、これらのデジタルフィルタの接続態様について所定のパターンを形成するようにされる、

請求項 1 に記載の信号処理装置。

【請求項 11】

上記第 1 の形式のデジタル信号は、フィードフォワード方式によるヘッドフォン装置のノイズキャンセリングシステムに対応するものとして設けられたマイクロフォンにより收音して得られた信号について、上記 変調処理を行って得られるものである、

請求項 1 に記載の信号処理装置。

【請求項 1 2】

上記第 1 の形式のデジタル信号は、フィードバック方式によるヘッドフォン装置のノイズキャンセリングシステムに対応するものとして設けられたマイクロフォンにより收音して得られた信号について、上記 変調処理を行って得られるものである、

請求項 1 に記載の信号処理装置。

【請求項 1 3】

上記第 1 のデシメーション処理手段は、

上記第 1 の形式のデジタル信号として、フィードフォワード方式によるヘッドフォン装置のノイズキャンセリングシステムに対応するものとして設けられたマイクロフォンにより收音して得られた信号について上記 変調処理を行って得られた信号を入力する、フィードフォワード方式対応の第 1 のフィードフォワードデシメーション処理手段と、

上記第 1 の形式のデジタル信号として、フィードバック方式によるヘッドフォン装置のノイズキャンセリングシステムに対応するものとして設けられたマイクロフォンにより收音して得られた信号について、上記 変調処理を行って得られた信号を入力する、フィードバック方式対応の第 1 のフィードバックデシメーション処理手段と、を備え、

上記第 2 のデシメーション処理手段は、

上記第 1 のフィードフォワードデシメーション処理手段からの出力信号が入力される、フィードフォワード方式対応の第 2 のフィードフォワードデシメーション処理手段と、

上記第 1 のフィードバックデシメーション処理手段からの出力信号が入力される、フィードバック方式対応の第 2 のフィードバックデシメーション処理手段と、を備え

上記第 2 の機能対応信号処理手段は、

上記第 1 のフィードフォワードデシメーション処理手段からの出力信号を入力する、フィードフォワード方式対応の第 2 のフィードフォワード機能対応信号処理手段と、

上記第 1 のフィードバックデシメーション処理手段からの出力信号を入力する、フィードバック方式対応の第 2 のフィードバック機能対応信号処理手段とを備え、

上記第 1 の機能対応信号処理手段は、上記第 2 のフィードフォワードデシメーション処理手段からの信号を入力し、フィードフォワード方式に対応した上記所定のキャンセル信号特性を与えて上記インターポレーション処理手段に出力すると共に、上記第 2 のフィードバックデシメーション処理手段からの信号を入力し、フィードバック方式に対応した上記所定のキャンセル信号特性を与えて上記インターポレーション処理手段に出力するようにされ、

上記合成手段は、上記第 2 のフィードフォワード機能対応信号処理手段からの出力信号と、上記第 2 のフィードバック機能対応信号処理手段からの出力信号と、上記インターポレーション処理手段からの出力信号とを、少なくとも合成するようにされている、

請求項 1 に記載の信号処理装置。

【請求項 1 4】

上記信号処理装置は、1 つのチップ内に備えられる請求項 1 に記載の信号処理装置。

【請求項 1 5】

上記信号処理装置は、複数のチップから成るものとされ、上記第 1 のデシメーション処理手段、上記第 2 のデシメーション処理手段、上記第 1 の機能対応信号処理手段、上記インターポレーション処理手段、上記第 2 の機能対応信号処理手段、及び合成手段のそれぞれは、自身が入出力するデジタル信号のサンプリング周波数に基づいて、上記複数のチップにおける所定のチップにおいて形成するようにされる

請求項 1 に記載の信号処理装置。

【請求項 1 6】

変調処理により得られる 1 ビット以上の所定の量子化ビット数による第 1 の形式の

デジタル信号を入力して、所定の基準サンプリング周波数を f_s として $n \times f_s$ (n は自然数)で表されるサンプリング周波数によるパルスコード変調信号とされる第2の形式のデジタル信号を生成して出力する第1のデシメーション処理手順と、

上記第1のデシメーション処理手順により出力される第2の形式のデジタル信号を入力して、 $m \times f_s$ (m は自然数、かつ、 $m < n$)で表されるサンプリング周波数によるパルスコード変調信号としての形式を有する第3の形式のデジタル信号を生成して出力する第2のデシメーション処理手順と、

上記第2のデシメーション処理手順により出力される第3の形式のデジタル信号を入力して、所定のキャンセル対象音をキャンセルするための所定のキャンセル信号特性を与えて、同じ第3の形式により出力するようにされた第1の機能対応信号処理手順と、

上記第1の機能対応信号処理手順により出力される第3の形式の信号を、第2の形式に変換して出力するようにされたインターポレーション処理手順と、

上記第1のデシメーション処理手順により出力される第2の形式のデジタル信号を入力して、所定のキャンセル対象音をキャンセルするための所定のキャンセル信号特性を与えて、同じ第2の形式により出力するようにされた第2の機能対応信号処理手順と、

少なくとも、上記第2の機能対応信号処理手順により出力される第2の形式のデジタル信号と、上記インターポレーション処理手順により出力される第2の形式のデジタル信号とを、少なくとも合成し、後段のデジタル-アナログ変換処理のための入力段に対して出力する合成手順と、

を実行することを特徴とする信号処理方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0003

【補正方法】変更

【補正の内容】

【0003】

例えば、特許文献1には、ユーザの耳に装着される音響管内においてイヤホンユニットの近傍に設けたマイクロフォンユニットにより收音した音響管内部の騒音(ノイズ)を位相反転させた音声信号を生成し、これをイヤホンユニットから音として出力させることにより、外部ノイズを低減させるようにした構成、つまり、フィードバック方式に対応したノイズキャンセリングシステムの構成が記載されている。

また、特許文献2には、その基本構成として、ヘッドフォン装置外筐に取り付けたマイクロフォンにより收音して得た音声信号について所要の伝達関数による特性を与えてヘッドフォン装置から出力させるようにした構成、つまりフィードフォワード方式に対応したノイズキャンセリングシステムの構成が記載されている。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

そのうえで、フィードバック方式としては、ハウジング部201内においてユーザ500の右耳に近いとされる位置に対してマイクロフォン203を設けるようにされる。このようにして設けられるマイクロフォン203によっては、ドライバ202から出力される音声と、外部のノイズ音源301からハウジング部201内に侵入して右耳に到達しようとする音声、つまり右耳にて聴き取られる外部音声であるハウジング内ノイズ302とが收音されることになる。なお、ハウジング内ノイズ302が発生する原因としては、ノイズ音源301が例えばハウジング部のイヤパッドなどの隙間から音圧として漏れてきたり、ヘッドフォン装置の筐体がノイズ音源301の音圧を受けて振動し、これがハウジング部内に伝達されてくることなどを挙げることができる。

そして、マイクロフォン 203 によって収音して得られた音声信号から、例えば外部音声の音声信号成分に対して逆特性となる信号など、ハウジング内ノイズ 302 がキャンセル（減衰、低減）されるようにするための信号（キャンセル用オーディオ信号）を生成し、この信号について、ドライバ 202 を駆動する必要音の音声信号（オーディオ音源）に合成させるようにして帰還させる。これによりハウジング部 201 内における右耳に対応するとされる位置に設定されたノイズキャンセル点 400 においては、ドライバ 202 からの出力音声と外部音声の成分とが合成されることによって外部音声キャンセルされた音を得られ、ユーザの右耳では、この音を聴き取ることになる。そして、このような構成を、L チャンネル（左耳）側においても与えることで、通常の L, R 2 チャンネルステレオに対応するヘッドフォン装置としてのノイズキャンセリングシステムが得られることになる。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

また、楽曲などのコンテンツとされるオーディオ音源の音声信号 S は、ここでは、イコライザによるイコライジングが施されるものとしており、このイコライザに対応する伝達関数ブロック 107（伝達関数 E）を介して合成器 103 に入力することとしている。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正の内容】

【0021】

上記 2 つの条件 1、2 を満たさない場合、ループには正帰還がかかることとなって、発振（ハウリング）を生じさせることになる。図 2 においては、上記の条件 1 に対応するゲイン余裕 G_a 、 G_b と、条件 2 に対応する位相余裕 P_a 、 P_b が示されている。これらの余裕が小さいと、ノイズキャンセリングシステムを適用したヘッドフォン装置を使用するユーザの各種の個人差やヘッドフォン装置を装着したときの状態のばらつきなどにより、発振の可能性が増加することになる。

例えば図 2 にあっては、位相 0 deg の点を通過するときのゲインとしては 0 dB より小さくなっており、これに応じてゲイン余裕 G_a 、 G_b が得られている。しかしながら、例えば仮に位相 0 deg の点を通過するときのゲインが 0 dB 以上となってゲイン余裕 G_a 、 G_b が無くなる、あるいは位相 0 deg の点を通過するときのゲインが 0 dB 未満であるものの、 0 dB に近く、ゲイン余裕 G_a 、 G_b が小さくなるような状態となると、発振を生じる、あるいは発振の可能性が増加することになる。

同様にして、図 2 にあっては、ゲインが 0 dB 以上であるときには位相 0 deg の点を通過しないようにされており、位相余裕 P_a 、 P_b が得られている。しかしながら、例えばゲインが 0 dB 以上であるときに位相 0 deg の点を通過してしまっている、あるいは、位相 0 deg に近くなり位相余裕 P_a 、 P_b が小さくなるような状態となると、発振を生じる、あるいは発振の可能性が増加することになる。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0025

【補正方法】変更

【補正の内容】

【0025】

図 3（b）は、フィードフォワード方式によるノイズキャンセリングシステムの基本的

なモデル構成例として、一方のチャンネル（Ｒチャンネル）に対応した側の構成を示している。

先ず、ハウジング部２０１の外側に設けられるマイクロフォン２０３により収音される音は、マイクロフォン２０３及びマイクロフォンアンプに対応する伝達関数Ｍを有する伝達関数ブロック１０１を介した音声信号として得られる。

次に、上記伝達関数ブロック１０１を経由した音声信号は、ＦＦ(Feed Forward)フィルタ回路に対応する伝達関数ブロック１０２(伝達関数－)を介して合成器１０３に入力される。ＦＦフィルタ回路は、マイクロフォン２０３により収音して得られた音声信号から、上記したキャンセル用オーディオ信号を生成するための特性が設定されたフィルタ回路であり、その伝達関数が－として表されているものである。

【手続補正７】

【補正対象書類名】明細書

【補正対象項目名】００２８

【補正方法】変更

【補正の内容】

【００２８】

上記図３（ｂ）に示されるフィードフォワード方式によるノイズキャンセリングシステムのモデルの系にあって、上記出力音の音圧Ｐは、ノイズ音源３０１において発せられるノイズをＮ、オーディオ音源の音声信号をＳとしたうえで、各伝達関数ブロックにおいて示される伝達関数、Ｍ、－、A、D、F、G、Hを利用して、

【数５】

$$P = -GADHM\alpha N + FN + ADHS$$

のようにして表されるものとなる。また、理想的には、ノイズ音源３０１からキャンセルポイント４００までの経路の伝達関数Ｆは、

【数６】

$$F = GADHM\alpha$$

のようにして表すことができる。

次に、（数６）に示される式を、（数５）に代入すると、右辺の第１項と第２項とが相殺されることとなる。この結果から、出力音の音圧Ｐは、

【数７】

$$P = ADHS$$

のようにして表すことができる。このようにして、ノイズ音源３０１から到達してくるとされる音はキャンセルされ、オーディオ音源の音声信号だけが音声として得られることが示される。つまり、理論上、ユーザの右耳においては、ノイズがキャンセルされた音声聴こえることになる。ただし、現実には、（数６）が完全に成立するような伝達関数を与えることのできる、完全なＦＦフィルタ回路の構成は困難である。また、人による耳の形状であるとか、ヘッドフォン装置の装着の仕方についての個人差が比較的大きく、ノイズの発生位置とマイク位置との関係の変化などは、特に中高域の周波数帯域についてのノイズ低減効果に影響を与えることが知られている。このために、中高域に関しては、アクティブなノイズ低減処理を控え、主として、ヘッドフォン装置の筐体の構造などに依存したパッシブな遮音をすることがしばしば行われる。

また、確認のために述べておくと、（数６）は、ノイズ音源３０１から耳までの経路の伝達関数を、伝達関数－を含めた電気回路にて模倣することを意味している。

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0034

【補正方法】変更

【補正の内容】

【0034】

上記 A / D コンバータ 50 から出力されたデジタル信号は、DSP 60 に対して入力される。

この場合の DSP 60 は、少なくともヘッドフォン 1 のドライバ 1a から出力させるべき音のオーディオ信号を生成するための所要の信号処理をデジタル信号処理により実行する部位とされ、プログラミングにより必要とする機能を与えることができるようにされている。以降の説明から理解されるように、ヘッドフォン 1 のドライバ 1a から出力させるべきオーディオ信号は、デジタルオーディオソースの音声信号と、マイクロフォン 2F により収音した外部音がキャンセルされるようにして聴こえるための音声信号（キャンセル用オーディオ信号）とが合成されたものとなる。

また、この DSP 60 は、例えば 1 つのチップ、デバイスとして提供されるもので、所定の PCM 信号形式（ここではサンプリング周波数 = 1 fs (= 44.1 kHz)、量子化ビット数 = 16 ビット）に対応してデジタル信号処理を実行するものとして形成されている。DSP が対応するこの PCM 信号形式は、このノイズキャンセリングシステムにおいてノイズキャンセル用オーディオ信号と合成されるデジタルオーディオソースの形式に適合させることを前提に設定されたものである。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0039

【補正方法】変更

【補正の内容】

【0039】

ノイズシェイパ 8 の出力は、PWM (Pulse Width Modulation) 回路 9 にて PWM 変調がかけられて 1 ビット列の信号に変換されたうえで、後段のパワードライブ回路 10 に入力される。パワードライブ回路 10 は、例えば 1 ビット列の信号を高圧でスイッチングして増幅するスイッチングドライブ回路と、この増幅出力を音声信号波形とするためのローパスフィルタ（LC ローパスフィルタ）により形成されるもので、アナログオーディオ信号としての増幅出力を得るようにされる。ここでは、このパワードライブ回路 10 の出力が D / A コンバータ 70 の出力とされている。

この D / A コンバータ 70 からの増幅出力は、フィルタ 11 にて例えば所定の不要帯域成分が除去されたうえで、直流絶縁用のコンデンサ C1 を介して、ドライバ 1a に対して駆動信号として供給される。

【手続補正 10】

【補正対象書類名】明細書

【補正対象項目名】0042

【補正方法】変更

【補正の内容】

【0042】

しかしながら、上記の構成では、現実には十分なノイズキャンセル効果を得ることが困難であることが分かっている。これは、A / D コンバータ 50、及び D / A コンバータ 70 としての実際のデバイスが持つ信号処理時間（伝搬時間）、即ち入出力間の遅延が、相当地に大きいことがその理由である。

本来、これらのデバイスは、通常の楽曲などのオーディオ音源としてのオーディオ信号を単一的に処理することを想定しており、従って、信号処理により遅延を生じるとしても、これが問題になることはなかったものである。しかしながら、このようなデバイスをそ

のまま、ノイズキャンセリングシステムに流用しようとした場合には、その遅延が無視できない程度に大きいものになってしまう。

つまり、これらのデバイスを使用して構成したノイズキャンセリングシステムの系全体としては、外部音声マイクロフォン 2 F により収音されてからドライバにより音として出力されるまでの時間（応答速度）に大きな遅延が生じることになる。この遅延により、例えば、ドライバから出力されるノイズキャンセルのための音成分により外部音声を打ち消すことが難しくなる。例えば A / D コンバータ 5 0 だけをとってみても、サンプリング周波数が 44.1 kHz のもとでの遅延が 40 サンプル分であるとすれば、約 550 Hz 以上の信号の位相回転は 180° 以上になる。この程度にまで遅延が大きくなってしまうと、ノイズキャンセル効果を得にくいばかりか、かえって外部音を強調してしまうような現象も生じるときがある。

このように、図 4 に例示したようなデジタル方式によるノイズキャンセリングシステムの構成では、許容できるノイズキャンセル効果は、 550 Hz 程度よりも低い周波数帯域の範囲に限定されてしまうものであり、例えば可聴帯域として標準的な $20 \text{ Hz} \sim 20 \text{ kHz}$ を設定した場合との比較でも、非常に狭い低域側の周波数帯域の範囲でしかノイズキャンセル効果が得られないことになる。つまり、実用に足るまでのノイズキャンセル効果を得ることが難しい。このことが、現状において実用化されているヘッドホン装置のノイズキャンセリングシステムのほとんどが、アナログ方式であることの理由である。

【手続補正 1 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 4 4

【補正方法】変更

【補正の内容】

【0 0 4 4】

先ず、本願の発明者が、本実施の形態のノイズキャンセリングシステムを構成するのに至った経緯について、図 5 を参照して説明する。なお、図 5 において、図 4 と同一部分については同一符号を付して説明を省略する。

図 5 (a) には、上記 図 4 に示した構成のノイズキャンセリングシステムにおける、デシメーションフィルタ 5、ノイズキャンセル信号処理部 6 (DSP 6 0)、インターポレーションフィルタ 7 から成るノイズキャンセル用信号の系を抜き出して示している。図 4 においては、デシメーションフィルタ 5 は、A / D コンバータ 5 0 内において単一のブロックとして示していたのであるが、本願の発明者は、この 図 5 (a) に示すようにして、デシメーションフィルタ 5 について、デシメーションフィルタ 5 A、5 B に分解してこれらを直列接続した構成を与えてみることにした。

デシメーションフィルタ 5 は、図 4 の説明からも分かるように、サンプリング周波数 = 64 fs の信号を 1 fs の信号に変換して出力する、即ち、サンプリング周波数を $1/64$ にダウンサンプリングするようにされている。そこで、図 5 (a) における構成としては、この $1/64$ のダウンサンプリングを行うデシメーションフィルタ 5 について、それぞれ、 $1/8$ のダウンサンプリングを行うデシメーションフィルタ 5 A、5 B から成るものとし、デシメーションフィルタ 5 A の後段にデシメーションフィルタ 5 B を直列に接続するようにしたものである。この構成によれば、デシメーションフィルタ 5 に入力されてくるサンプリング周波数 = 64 fs の信号は、先ず、デシメーションフィルタ 5 A によりサンプリング周波数 = 8 fs の信号に変換されて出力されることになる。続いて、このサンプリング周波数 = 8 fs の信号がデシメーションフィルタ 5 B に入力されることで、PCM 形式によるサンプリング周波数 = 1 fs の信号に変換されることになる。このようにして、デシメーションフィルタ 5 A - 5 B の直列接続によつては、 $1/8 \times 1/8$ により表されるようにして、総合では $1/64$ のダウンサンプリングを実行するようにされている。

確認のために述べておくと、この 図 5 (a) においても、デシメーションフィルタ 5 (デシメーションフィルタ 5 B) を通過した後の信号の処理については、図 4 と同様となる。つまり、デシメーションフィルタ 5 から出力されたサンプリング周波数 = 1 fs の信号

(PCM信号)は、ノイズキャンセル信号処理部6に入力される。ノイズキャンセル信号処理部6は、サンプリング周波数 $=1fs$ によるPCM形式の信号に対応した信号処理として、入力された信号に所定の特性を与えることでキャンセル用オーディオ信号を生成して出力する。ノイズキャンセル信号処理部6から出力されるキャンセル用オーディオ信号は、サンプリング周波数 $=1fs$ によるPCM形式とされているが、インターポレーションフィルタ7では、このキャンセル用オーディオ信号を入力してアップサンプリング(インターポレーション)を実行することで、サンプリング周波数 $=8fs$ による信号として出力する。

【手続補正12】

【補正対象書類名】明細書

【補正対象項目名】0050

【補正方法】変更

【補正の内容】

【0050】

これまでの説明のようにして、図5(b)の構成を採ることによって、ノイズキャンセル信号処理系からデシメーションフィルタ5Bとインターポレーションフィルタ7が省略され、これによる信号遅延が生じなくなることで、有効なノイズキャンセル効果の得られる周波数帯域は、より高域にまで拡大されることになる。つまり、デジタル信号処理でありながら、実用に足るノイズキャンセル性能は獲得することが可能となるものである。

しかし、現実にはノイズキャンセリングシステムを構成しようとした場合には、デジタルであることの利点であるフィルタ特性・設計についての自由度であるとか、コストダウン、小型軽量化などを始めとする、純粋なノイズキャンセル性能以外のいくつかの条件も満足することが必要になってくる。

図5(b)に基づいたノイズキャンセリングシステムを実際に構成するものとした場合、ノイズキャンセル信号処理の実行部位(ノイズキャンセル信号処理部6A)を例えば専用のハードウェアのみにより構成することになるが、そうすると、例えばフィルタ特性の設定などが固定的になり、切り換え操作や適応制御などに応じたフィルタ特性の変更設定であるとか、後のフィルタの設計変更なども制限されがちになる。ちなみに、このようなフィルタ特性・設計の変更などの自由度に関しては、プログラムに従ってデジタル信号処理を実行するようにされたDSPのほうが有利となる。

また、ノイズキャンセル信号処理は本来的に複雑であるために、ノイズキャンセル信号処理部6AにハードウェアによるIIRフィルタを採用したとしても、相応のリソースは要求されることになる。このために、条件によっては、ハードウェアであるノイズキャンセル信号処理部6Aについては、許容以上のコストがかかったり、あるいはまた、許容以上の回路規模、実装面積に成らざるを得なかったりする場合もあると考えられる。

このようなことを鑑みると、図5(b)のようにして、ハードウェアのみによってノイズキャンセル信号処理としてのデジタル信号処理を実行するノイズキャンセリングシステムを実際に得ようとすることは、あまり現実的ではないということになる。

【手続補正13】

【補正対象書類名】明細書

【補正対象項目名】0061

【補正方法】変更

【補正の内容】

【0061】

まず、この実施の形態におけるノイズキャンセリングシステムでは、図4に示されているA/Dコンバータ50、DSP60、D/Aコンバータ70に相当する部位を、LSI(Large Scale Integration)600としての1つの集積回路部品としての物理構成単位に納めるようにして構成している。

また、このLSI600は、その内部にて、大別してアナログブロック700とデジタルブロック800との2つの信号処理部を備えるものとされる。

アナログブロック 700 は、アナログ信号の入出力が行われることに対応して、A/D コンバータ 50 においては初段となる 変調器 4 と、D/A コンバータ 70 においては最終段となるパワードライブ回路 10 を含んで形成される。また、この図では、アナログブロック 700 において、電源部 22 と、オシレータ 21 も含むようにされる。電源部 22 は、LSI 600 内の回路に対して、所定の電圧値による直流の電力を供給する。オシレータ 21 は、例えば LSI 600 の外部に設けられる水晶発振子からの信号を利用して、LSI 600 (アナログブロック 700、デジタルブロック 800) 内の回路のためのクロック (CLK) を出力するようにされる。本実施の形態では、このクロック周波数は 1024 fs であることとする。

デジタルブロック 800 は、A/D コンバータ 50、DSP 60、D/A コンバータ 70 に相当する機能を形成する部位として、上記 変調器 4 及びパワードライブ回路 10 以外の部位をはじめ、デジタル信号により入出力が行われる部位を含んで形成されるものとなる。

また、ここでのアナログブロック 700 とデジタルブロック 800 は、それぞれ、異なるプロセスにより製造されるチップであるものとされる。つまり、この実施の形態での LSI 600 は、少なくとも、アナログブロック 700 に相当するチップと、デジタルブロック 800 に相当するチップとをパッケージ化して構成したものとされる。

なお、アナログ回路とデジタル回路とを 1 つのチップとして製造することも現状において行われているので、これに倣えば、アナログブロック 700 とデジタルブロック 800 とを 1 つのチップとして製造することも可能である。即ち、本実施の形態の実際としては、例えば製造効率その他の条件を鑑みて、アナログブロック 700 とデジタルブロック 800 とをそれぞれ別のチップで構成するのか、あるいは 1 つのチップで構成するのかを決定すればよい。

【手続補正 14】

【補正対象書類名】明細書

【補正対象項目名】0062

【補正方法】変更

【補正の内容】

【0062】

そして、この図 6 に示されるノイズキャンセリングシステムとしての機能ブロック構成は下記のようになる。

まず、ヘッドホンユニット 1c の外筐には、フィードフォワード方式に対応してマイクロフォン 2F が取り付けられる。このマイクロフォン 2F により収音して得られた信号はアンプ 3 により増幅されアナログ音声信号となる。このアナログ音声信号が、LSI 600 に入力されることで、まず、アナログブロック 700 における 変調器 4 に入力され、ここで、例えばサンプリング周波数が 64 fs で、量子化ビット数が 1 ビット (64 fs、1 ビット) の形式のデジタル信号に変換される。この場合、 変調器 4 の出力としてのデジタル信号は、スイッチ SW 1 の一方の入力端子に入力される。

【手続補正 15】

【補正対象書類名】明細書

【補正対象項目名】0063

【補正方法】変更

【補正の内容】

【0063】

本実施の形態のノイズキャンセリングシステムは、拡張性を考慮してマイクロフォン入力段においてデジタルマイクロフォン (デジタルマイク) からの入力にも対応できるように配慮しており、このために、LSI 600 はデジタルマイクからのデジタルオーディオ信号を入力可能にされている。

デジタルマイクは、例えば、マイクロフォンと、このマイクロフォンにより収音して得られた信号を 1 ビット列のデジタルオーディオ信号に変換する 変調器とを少なくとも

一体化して構成したものとされる。このデジタルマイクからの入力信号は、スイッチ S W 1 における他方の入力端子に入力されるようになっている。

【手続補正 1 6】

【補正対象書類名】明細書

【補正対象項目名】0 0 6 4

【補正方法】変更

【補正の内容】

【0 0 6 4】

スイッチ S W 1 は、2 つの入力端子の何れか一方を選択して出力端子と接続するようにして切り換えが行われる。出力端子は、デジタルブロック 8 0 0 のデシメーションフィルタ 5 A の入力と接続されるようになっている。

何れにせよ、スイッチ S W 1 の出力は、フィードフォワード方式に対応してヘッドフォン筐体の外側にて収音した音声を基とするデジタルオーディオ信号となるものである。スイッチ S W 1 の出力であるデジタルオーディオ信号は、デシメーションフィルタ 5 A に対して入力されることになる。

【手続補正 1 7】

【補正対象書類名】明細書

【補正対象項目名】0 0 7 4

【補正方法】変更

【補正の内容】

【0 0 7 4】

スイッチ S W 2 は出力端子に対して、上記 2 つの入力端子の何れかを択一的に接続するようにして切り換えが行われる。また、スイッチ S W 2 の出力端子はインターポレーションフィルタ 1 4 の入力と接続される。従って、スイッチ S W 2 の切り換えに応じては、P C M インターフェイス 1 3 から出力されるデジタルオーディオソースの信号を、D S P 6 0 を経由させずにインターポレーションフィルタ 1 4 に入力させる経路と、P C M インターフェイス 1 3 から出力されるデジタルオーディオソースの信号を、D S P 6 0 を経由させたうえでインターポレーションフィルタ 7 に入力させる経路とで切り換えが行われるようにされる。

【手続補正 1 8】

【補正対象書類名】明細書

【補正対象項目名】0 0 7 6

【補正方法】変更

【補正の内容】

【0 0 7 6】

この場合、合成器 1 2 では、それぞれ 8 fs、2 4 ビットによる形式の、デジタルオーディオソースのオーディオ信号、ノイズキャンセル信号処理部 6 からインターポレーションフィルタ 7 を経由して出力された第 1 のノイズキャンセル用オーディオ信号、及びノイズキャンセル信号処理部 6 A から出力された第 2 のノイズキャンセル用オーディオ信号とを入力して合成するようにされる。

合成器 1 2 の出力としては、デジタルオーディオソースとしてのオーディオ信号に対して、第 1、第 2 のノイズキャンセル用オーディオ信号の成分が合成されて成る合成ノイズキャンセル用オーディオ信号がさらに合成されたオーディオ信号であることになる。

このオーディオ信号が、先ずノイズシェイパ 8 によりノイズシェイピングを施されて 1 6 fs、4 ビットのデジタル信号とされ、さらに P W M 回路 9 により P W M 変調が施されて 5 1 2 fs、1 ビットのデジタル信号に変換されることになる。そして、この 1 ビット列によるデジタル信号が、アナログブロック 7 0 0 側に設けられたパワードライブ回路 1 0 に対して入力され、ここで増幅されたアナログ信号に変換される。この増幅アナログ信号は、L S I 6 0 0 の外部のフィルタ 1 1、コンデンサ C 1 を経由してドライバ 1 a に対して供給される。

また、パワードライブ回路 10 の入力信号は、分岐して外部にも出力可能とされている (外部 1 b i t 出力)。

【手続補正 19】

【補正対象書類名】明細書

【補正対象項目名】0077

【補正方法】変更

【補正の内容】

【0077】

ここで、上記図 6 に示される本実施の形態としてのノイズキャンセリングシステムの構成を、先に図 4 に示した構成と比較してみると次のようなことがいえる。

図 6 の構成において、図 4 に相当するノイズキャンセル用の信号系は、変調器 4 (スイッチ S W 1) デシメーションフィルタ 5 A デシメーションフィルタ 5 B D S P 6 0 (ノイズキャンセル信号処理部 6) インターポレーションフィルタ 7 合成器 1 2 ノイズシェイパ 8 P W M 回路 9 パワードライブ回路 10 フィルタ 1 1 コンデンサ C 1 ドライバ 1 a からなる信号系となる。これは、第 1 のノイズキャンセル用オーディオ信号を生成して、これをドライバ 1 a から音声として出力させるための信号系である。そのうえで、図 6 にあってはノイズキャンセル信号処理部 6 A が設けられる。つまり、デシメーションフィルタ 5 A の出力信号から第 2 のノイズキャンセル用オーディオ信号を生成して合成器 1 2 に対して出力するという、もう 1 つのノイズキャンセルのための信号系を備える。このようにして、本実施の形態では、マイクロフォン 2 F により収音して得られた信号を基にノイズキャンセル用オーディオ信号を形成する系として 2 系統を備える。

つまり、D S P 6 0 内のノイズキャンセル信号処理部 6 を備えて第 1 のノイズキャンセル用オーディオ信号を生成する系 (第 1 のノイズキャンセル信号処理系) においては、デシメーションフィルタ 5 A、デシメーションフィルタ 5 B、ノイズキャンセル信号処理部 6、インターポレーションフィルタ 7、合成器 1 2 の順で信号が伝搬されていく。これに対して、ノイズキャンセル信号処理部 6 A を備えて第 2 のノイズキャンセル用オーディオ信号を生成する系 (第 2 のノイズキャンセル信号処理系) では、デシメーションフィルタ 5 A、ノイズキャンセル信号処理部 6 A、合成器 1 2 の順で信号が伝搬されていくものである。即ち、第 1 のノイズキャンセル信号処理系は、図 4 に示したノイズキャンセリングシステムの構成と同様にして、A / D 変換側のデシメーションフィルタ (5 A、5 B) と、D / A 変換側のインターポレーション (オーバーサンプリング) フィルタ 7 を信号が經由するようにされるのに対して、第 2 のノイズキャンセル信号処理系では、デシメーションフィルタ 5 A を經由するものの、その後段のデシメーションフィルタ 5 B をパスし、さらにインターポレーションフィルタ 7 もパスして、サンプリング周波数 = 8 fs の信号が入出力されるノイズキャンセル信号処理部 6 A のみを通過するようにされている。そのうえで、これらの第 1、第 2 のノイズキャンセル信号処理系により得られた信号を合成器 1 2 により合成することで、総合的なノイズキャンセル用オーディオ信号を得ようとするものである。

そして、この構成は、先に図 5 (c) (d) により説明した、「デュアルパス」としてのノイズキャンセル信号処理系の構成に他ならないものである。

【手続補正 20】

【補正対象書類名】明細書

【補正対象項目名】0080

【補正方法】変更

【補正の内容】

【0080】

先ず、第 1 の機能態様例としては、図 7 に示されるようにして、ノイズキャンセル用オーディオ信号を形成するノイズキャンセル信号処理部について、図 4 の構成に対応する第 1 のノイズキャンセル信号処理系に属するノイズキャンセル信号処理部 6 のほうをメイン

処理部として扱うこととし、一方の第2のノイズキャンセル信号処理系に属するノイズキャンセル信号処理部6Aをサブ処理部として扱うようにされる。つまり、図5(d)に対応する構成である。

そして、この場合においてメイン処理部となるノイズキャンセル信号処理部6のデジタルフィルタについては、先にも述べたように、ノイズキャンセル対象となる全ての音声周波数帯域のうちで、有効なノイズキャンセル効果が得られるとされる一定以下の周波数帯域範囲に対応するノイズキャンセル信号処理を実行させるように構成する。つまり、ノイズキャンセル信号処理部6を備える第1のノイズキャンセル信号処理系は、デシメーションフィルタ5Bとインターポレーションフィルタ7を備えることで信号遅延を有するために、一定以上の高域について有効なノイズキャンセル効果を期待することが難しいが、ここでは、この一定以上の高域は除外して、これより低い中低域としての周波数帯域範囲を対象とするノイズキャンセル用オーディオ信号を生成するものである。

そのうえで、サブ処理部となるノイズキャンセル信号処理部6Aのデジタルフィルタについては、上記の高域を対象としてノイズキャンセルが行われるようにされた特性のノイズキャンセル用オーディオ信号を生成するように形成する。

そして、これらのメイン処理部とサブ処理部のノイズキャンセル用オーディオ信号が合成器12により合成される結果、合成器12から出力される総合のノイズキャンセル用オーディオ信号としては、ノイズキャンセル対象として必要とされる全音声周波数帯域にわたって有効なノイズキャンセル効果を生じる機能が与えられるものである。

このようにして、第1の機能態様例としては、先にも述べたように、先ず、第1のノイズキャンセル信号処理系により、中低域を対象とするノイズキャンセルを行うようにしたうえで、この第1のノイズキャンセル信号処理系では十分なノイズキャンセル効果を得にくい高域について、より信号遅延の少ない第2のノイズキャンセル信号処理系により補助的にキャンセルを行うように構成している。つまり、キャンセル対象とするノイズの周波数帯域を、第1、第2のノイズキャンセル信号処理系(ノイズキャンセル信号処理部6A、6)とで分担する。

この場合のノイズキャンセル信号処理部6Aは、先に図5(d)においても述べたように、単純なゲイン調整回路であるとか、数タップのFIRフィルタなどによる移動平均値を求める回路などの簡易なハードウェア構成により実現できるものであり、大幅なリソースの削減、回路規模の縮小などが図られる。また、DSP60内のノイズキャンセル信号処理部6についても、この場合には、高域について有効にノイズキャンセルを図るべきことを意図して構成する必要がないことから、その分、リソースは削減され、処理能力の点でも有利となる。また、このようにして、これまでより簡易な構成となることで、これらのノイズキャンセル信号処理部6、6Aとしてのフィルタの設計に関しても容易化が期待される。

【手続補正21】

【補正対象書類名】明細書

【補正対象項目名】0093

【補正方法】変更

【補正の内容】

【0093】

先ずは、ノイズキャンセル信号処理部6Aを形成するデジタルフィルタとして、二次のIIRフィルタを複数備えることとする。ここでは、実際の演算ステップ数などを考慮して、二次のIIRフィルタとして、IIRフィルタ65-1、65-2、65-3、65-4、65-5の5つを用意する。そのうえで、ノイズキャンセル信号処理部6Aに必要とされる特性に応じて、これらのIIRフィルタ65-1~65-5の接続態様のパターンを、図9~図15に示すもののうちから適宜選択するようにされる。

図9には、IIRフィルタ65-1、65-2、65-3、65-4、65-5を直列に接続したパターンを示している。この場合には、直列接続の初段のIIRフィルタ65-1から信号を入力し、最終段のIIRフィルタ65-5から信号を出力する。

図 10 には、4つの IIR フィルタ 65 - 1、65 - 2、65 - 3、65 - 4 を直列接続した系と、残る 1つの IIR フィルタ 65 - 5 のみの系を並列的に設けたパターンが示されている。入力信号は、各系に分岐して入力し、各系の出力は、合成器 66 により合成したうえでノイズキャンセル信号処理部 6A から出力させる。

図 11 には、3つの IIR フィルタ 65 - 1、65 - 2、65 - 3 を直列接続した系と、残る 2つの IIR フィルタ 65 - 4、65 - 5 を直列接続した系とを並列的に設けたパターンが示されている。入力信号は、各系に分岐して入力し、各系の出力は、合成器 66 により合成したうえでノイズキャンセル信号処理部 6A から出力させる。

図 12 には、3つの IIR フィルタ 65 - 1、65 - 2、65 - 3 を直列接続した系と、IIR フィルタ 65 - 4 のみから成る系と、IIR フィルタ 65 - 5 のみから成る系とを、それぞれ並列に接続したパターンが示される。入力信号は、これら 3つの系に分岐して入力され、各系の出力は、合成器 66 により合成したうえでノイズキャンセル信号処理部 6A から出力させる。

図 13 には、2つの IIR フィルタ 65 - 1、65 - 2 を直列接続した系と、2つの IIR フィルタ 65 - 3、65 - 4 を直列接続した系と、1つの IIR フィルタ 65 - 5 のみから成る系とを並列的に設けたパターンが示されている。入力信号は、各系に分岐して入力し、各系の出力は、合成器 66 により合成したうえでノイズキャンセル信号処理部 6A から出力させる。

図 14 には、2つの IIR フィルタ 65 - 1、65 - 2 を直列接続した系と、IIR フィルタ 65 - 3 のみによる系と、IIR フィルタ 65 - 4 のみによる系と、IIR フィルタ 65 - 5 のみによる系とを並列的に設けたパターンが示されている。入力信号は、各系に分岐して入力し、各系の出力は、合成器 66 により合成したうえでノイズキャンセル信号処理部 6A から出力させる。

図 15 は、5つの IIR フィルタ 65 - 1、IIR フィルタ 65 - 2、IIR フィルタ 65 - 3、IIR フィルタ 65 - 4、及び IIR フィルタ 65 - 5 を並列的に設けたパターンが示されている。入力信号は、各フィルタに分岐して入力し、各フィルタの出力は、合成器 66 により合成したうえでノイズキャンセル信号処理部 6A から出力させる。

なお、上記図 9 ~ 図 15 に示したような構成は、例えばシーケンサなどの手法を用いて 1つのハードウェア資源（リソース）を時間軸に従って再使用することで、より少ないハードウェア資源で実現できるものである。

【手続補正 22】

【補正対象書類名】明細書

【補正対象項目名】0095

【補正方法】変更

【補正の内容】

【0095】

そこで、本実施の形態のノイズキャンセリングシステムとして第 1 の機能態様例を採用したうえで、DSP 60 内のノイズキャンセル信号処理部 6 として、図 9 に示したパターンを採用した場合における、IIR フィルタ 65 - 1 ~ 65 - 5 ごとの特性の設定例を、図 16 に示すこととする。

この場合、先ず、初段の IIR フィルタ 65 - 1 は、入力信号にゲインを与えて出力するゲイン設定回路としての機能を与えるようにされる。ここでは、そのゲイン係数 (Gain) として 0.035 を設定するようにされる。

また、続く 2 段目から 5 段目（最終段）までの各 IIR フィルタ 65 - 2 ~ 65 - 5 については、いわゆるパラメトリックイコライザといわれる機能が与えられるようにされる。そして、イコライザ特性として、IIR フィルタ 65 - 2 については、中心周波数 $f_c = 20 \text{ Hz}$ 、 Q 値 = 0.4、ゲイン値 $G = 28 \text{ dB}$ を設定し、IIR フィルタ 65 - 3 については、中心周波数 $f_c = 800 \text{ Hz}$ 、 Q 値 = 0.6、ゲイン値 $G = 12 \text{ dB}$ を設定し、IIR フィルタ 65 - 4 については、中心周波数 $f_c = 10000 \text{ Hz}$ 、 Q 値 = 3.2、ゲイン値 $G = -21 \text{ dB}$ を設定し、IIR フィルタ 65 - 5 については、中心周波数 f

$c = 18500 \text{ Hz}$ 、 Q 値 = 2.5、ゲイン値 $G = -16 \text{ dB}$ を設定するようにされる。

また、ここでは図示していないが、上記のノイズキャンセル信号処理部 6 の構成に対応させて、ノイズキャンセル信号処理部 6 A はゲイン調整回路として構成するようにされる。そして、そのゲイン係数については、例えば 0.012 を設定する。

【手続補正 23】

【補正対象書類名】明細書

【補正対象項目名】0096

【補正方法】変更

【補正の内容】

【0096】

ここで、図 4 に基づく構成(設計)によるノイズキャンセリングシステム(シングルパス構成のノイズキャンセリングシステム)と、図 6 に基づいて構成(設計)した本実施の形態のノイズキャンセリングシステム(デュアルパス構成のノイズキャンセリングシステム)とについての特性を比較した結果を、図 21 のボード線図に示す。ボード線図として図 21 (a) には、図 4 に基づくシングルパス構成によるノイズキャンセリングシステムの、周波数対ゲイン特性、周波数対位相特性が示され、図 21 (b) には、図 6 に基づくデュアルパス構成によるノイズキャンセリングシステムの、周波数対ゲイン特性、周波数対位相特性が示されている。また、図 21 (b) に示す特性を得るのにあたっては、図 6 におけるデシメーションフィルタ 5 B、アンチイメージングフィルタ 7 b としてのデジタルフィルタについて最小位相推移型 FIR を採用し、ノイズキャンセル信号処理部 6 A については IIR により構成しているものとする。

例えばここでは、フィードフォワード方式によるノイズキャンセリングシステムに求めるべき目標の周波数対ゲイン特性としては、図 21 (a) (b) のそれぞれにおける周波数対ゲイン特性図において破線で示している特性であることを前提としている。なお、この破線で示す目標特性について、その周波数の上限を 2 kHz までとしているのは、現実においてノイズキャンセルの制御対象となる音声の周波数帯域が 2 kHz 程度までであることに依る。また、図 21 (b) に示される周波数対ゲイン特性では、 100 kHz 付近まで一定以上のゲインが維持されているのに対して、図 21 (a) に示す周波数対ゲイン特性では、 20 kHz 近傍にて急峻に減衰する特性となっている。これは、図 4 に基づく構成によるノイズキャンセリングシステムでは、サンプリング周波数が 1 fs のみの信号を対象としてノイズキャンセル処理を行うことから、サンプリング定理に基づくエイリアシングを避けるために、 $\text{fs}/2$ で表されるサンプリング周波数よりも高い帯域を除去しているためである。ちなみに、この場合には、 $\text{fs} = 44.1 \text{ kHz}$ としており、従って図 21 (a) に示される周波数対ゲイン特性は、 22.05 kHz より高い周波数帯域を減衰させた結果が示されている。

【手続補正 24】

【補正対象書類名】明細書

【補正対象項目名】0103

【補正方法】変更

【補正の内容】

【0103】

また、フィードバック方式に関しては、DSP 60 内のイコライザ 61 を、第 1 のノイズキャンセル信号処理系に含めて用いることが、良好なノイズキャンセル効果を得るために有効とされる。

この場合のイコライザ 61 は、 $1 +$ の伝達関数による特性を、デジタルオーディオソースの信号に与えるためのものとされる。フィードバック方式の場合、ノイズキャンセル信号処理部 6 から出力されるノイズキャンセル用オーディオ信号には、外部音に対応する成分だけではなく、ドライバ 1 a から音として出力されたデジタルオーディオソースの音を收音した成分も含まれている。つまり、デジタルオーディオソースの音成分に対して $1 / 1 +$ で表される伝達関数に応じた特性が与えられる。そこで、このイコライザ 61 に

より、予めデジタルオーディオソースの信号に対して、 $1/1+$ の逆数となる $1+$ の伝達関数による特性を与えておくようにされる。これにより、インターポレーションフィルタ 14 からのデジタルオーディオソースの信号が合成器 12 にてノイズキャンセル用オーディオ信号と合成された段階で、上記の $1/1+$ の伝達特性が打ち消されることになる。これにより、合成器 12 から出力される信号としては、外部音をキャンセルする特性を有する信号成分と、元のデジタルオーディオソースの信号成分とが合成されたものを得ることができる。

【手続補正 25】

【補正対象書類名】明細書

【補正対象項目名】0104

【補正方法】変更

【補正の内容】

【0104】

この場合の合成器 12 より後段の構成は、図 6 と同様となる。つまり、合成器 12 の出力としての信号は、ノイズシェイパ 8、PWM 回路 9、及びパワードライブ回路 10 を介することで増幅された音声信号とされ、これがさらにフィルタ 11、コンデンサ C1 を介してドライバ 1a に供給されることで、ドライバ 1a を駆動して音を出力させることになる。

このようにして、フィードバック方式では、ヘッドフォン装着者の耳の近傍にてドライバから出力される音とともに混入してきた外部音成分を收音してノイズキャンセル用の信号を生成する。そして、このノイズキャンセル用の信号を、負帰還をかけるようにしてドライバから出力させるものである。この結果、ヘッドフォン装置者のドライバ 1a に対応する耳に対しては、外部音が打ち消され、デジタルオーディオソースの音が相対的に強調された音が到達して聴こえることになる。

そして、このようなフィードバック方式に対応するノイズキャンセリングシステムの構成においても、第 1 の実施の形態と同様に、DSP 60 のノイズキャンセル信号処理部 6 を経由する第 1 のノイズキャンセル信号処理系に加えて、ノイズキャンセル信号処理部 6B を経由する第 2 のノイズキャンセル信号処理系を備えることで、第 1 の実施の形態と同様の効果を得ることが可能になるものである。

【手続補正 26】

【補正対象書類名】明細書

【補正対象項目名】0117

【補正方法】変更

【補正の内容】

【0117】

また、これまでの実施の形態においては、第 1 のノイズキャンセル信号処理系と、第 2 のノイズキャンセル信号処理系との 2 系統が示されているデュアルパスとしての態様を示しているが、これを発展させて、例えば、第 2 のノイズキャンセル信号処理系をさらに複数系列設けるようにした構成も本願発明の下では考えられるものである。このような構成では、第 2 のノイズキャンセル信号処理系の複数系列ごとに、例えば異なるサンプリング周波数の信号を入力してノイズキャンセル用オーディオ信号を生成するようにして、各系の役割を分担させることが考えられる。なお、このようにして、第 2 のノイズキャンセル信号処理系を 2 系列以上設けた構成については「マルチパス」ともいうことにする。

ここで、上記のようにして第 2 のノイズキャンセル信号処理系を 2 系列以上設けるマルチパス構成とする場合において、このマルチパス構成の基となる信号処理系のモデル例を図 22 に示しておくこととする。

図 22 では、モデル例として、サンプリング周波数 = 64fs の信号をマルチパス化し、最終的に同じ 64fs の形式により合成出力する構成を示している。

この図においては、まず、ダウンサンプリング回路 91-1 ~ 91-6、信号処理ブロック 92-0 ~ 92-6、アップサンプリング回路 94-1 ~ 94-6、及び合成器 93

- 0 ~ 9 3 - 5 を備える。

ダウンサンプリング回路 9 1 - 1 ~ 9 1 - 6 は、それぞれ、入力信号のサンプリング周波数を $1/2$ にダウンサンプリングして出力する。そして、これらダウンサンプリング回路 9 1 - 1 ~ 9 1 - 6 は、直列に接続されたうえで、初段のダウンサンプリング回路 9 1 - 1 に対してサンプリング周波数 = 64 fs の入力信号を入力させることとしている。これによりダウンサンプリング回路 9 1 - 1 ~ 9 1 - 6 からは、それぞれ、入力信号のサンプリング周波数を、 32 fs 、 16 fs 、 8 fs 、 4 fs 、 2 fs 、 1 fs に変換した信号が出力される。なお、サンプリング周波数が 32 fs 以下の信号の量子化ビット数については、所定ビット数によるマルチビットとなるようにされる。

信号処理ブロック 9 2 - 0 ~ 9 2 - 6 は、入力信号について所定目的に応じた信号処理を実行するための部位とされ、例えば所定の信号特性が与えられたデジタルフィルタなどとされる。この信号処理ブロックが、マルチパス化されたときの各パスにおけるノイズキャンセル信号処理部 6 A に相当することになる。

これらの信号処理ブロック 9 2 - 0 ~ 9 2 - 6 には、それぞれ、サンプリング周波数 = 64 fs の入力信号、ダウンサンプリング回路 9 1 - 1 ~ 9 1 - 6 から出力される、サンプリング周波数 = 32 fs 、 16 fs 、 8 fs 、 4 fs 、 2 fs 、 1 fs の信号が入力される。信号処理ブロック 9 2 - 0 ~ 9 2 - 6 は、これらの信号をそれぞれ入力して、入力と同じサンプリング周波数（及び量子化ビット数）により出力する。

アップサンプリング回路 9 4 - 1 ~ 9 4 - 6 は、入力される信号についてサンプリング周波数を 2 倍にアップサンプリングして出力する。アップサンプリング回路 9 4 - 1 ~ 9 4 - 5 には、次に説明する合成器 9 3 - 1 ~ 9 3 - 5 からの 32 fs 、 16 fs 、 8 fs 、 4 fs 、 2 fs の信号が入力されるようになっている。アップサンプリング回路 9 4 - 6 については、信号処理ブロック 9 2 - 6 からの 1 fs の信号が入力されるようになっている。

合成器 9 3 - 0 ~ 9 3 - 5 は、それぞれ、信号処理フィルタ 9 2 - 0 ~ 9 2 - 5 から出力される 64 fs 、 32 fs 、 16 fs 、 8 fs 、 4 fs 、 2 fs の信号を入力するとともに、アップサンプリング回路 9 4 - 1 ~ 9 4 - 6 から出力される 64 fs 、 32 fs 、 16 fs 、 8 fs 、 4 fs 、 2 fs の信号を入力し、これらを合成するようにされる。合成器 9 3 - 1 ~ 9 3 - 5 の各出力は、アップサンプリング回路 9 4 - 1 から 9 4 - 5 に対して入力されるようになっている。合成器 9 3 - 0 の出力が、最終的な 64 fs による出力信号となる。

そして、実際に第 2 のノイズキャンセル信号処理系についてマルチパス化を行うのにあたっては、上記図 2 2 に示した構成を基にして、必要とされるサンプリング周波数による系が得られるようにして、必要なダウンサンプリング回路、アップサンプリング回路、合成器を構成したうえで、各系において、しかるべき信号処理が実行されるように信号処理ブロック（ノイズキャンセル信号処理部）を構成するようにされる。

【手続補正 2 7】

【補正対象書類名】図面

【補正対象項目名】図 2 0

【補正方法】変更

【補正の内容】

