(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2011-199577
(P2011-199577A)
(43)公開日　平成23年10月6日(2011.10.6)

(51)Int.Cl.		F I			テーマコード（参考）
H03B 5/32	(2006.01)	H03B	5/32	H	5J079
H03H 9/02	(2006.01)	H03H	9/02	D	5J108
H03H 3/02	(2006.01)	H03H	9/02	K	
H01L 23/12	(2006.01)	H03H	3/02	Z	
		H01L	23/12	Q	

審査請求 未請求　請求項の数 5　ＯＬ　（全 13 頁）

(21)出願番号　特願2010-63874(P2010-63874)
(22)出願日　平成22年3月19日(2010.3.19)

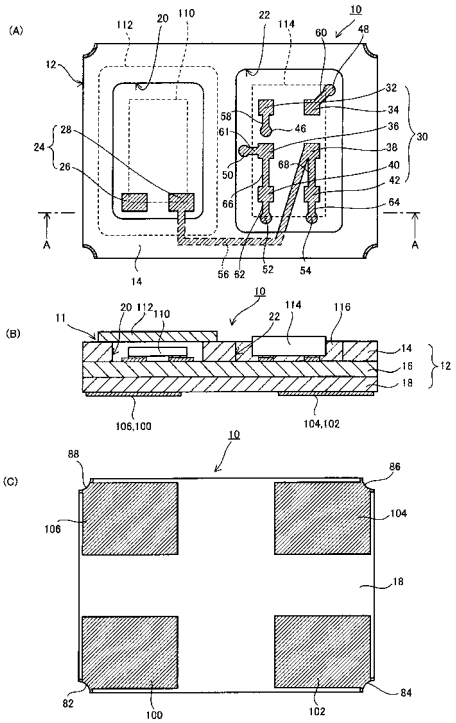
(71)出願人　000002369
セイコーエプソン株式会社
東京都新宿区西新宿２丁目４番１号
(74)代理人　100095728
弁理士　上柳　雅誉
(74)代理人　100107261
弁理士　須澤　修
(74)代理人　100127661
弁理士　宮坂　一彦
(72)発明者　千葉　誠一
東京都日野市日野４２１－８　エプソントヨコム株式会社内

Ｆターム(参考)　5J079 AA02 AA04 BA39 BA43 BA44 BA53 FA01 HA03 HA06 HA09 HA14 HA25 HA28 HA29

最終頁に続く

(54)【発明の名称】パッケージ、電子デバイス、および電子デバイスの製造方法

(57)【要約】
【課題】低背化に適し、かつ小型化された場合であっても確実にプローブ当接面を確保することのできるパッケージを提供する。
【解決手段】振動片１１０を実装する領域とＩＣチップ１１４を実装する領域とが水平方向に並べて配置されているベース基板１２を備えるパッケージ１１であって、ベース基板１２の一方の面に、振動片１１０を実装するための振動片実装用パッド２４と、振動片実装用パッド２４と電気的に接続されている振動片接続用第１パッド３６（振動片接続用第２パッド３８）と、ベース基板１２の他方の面に形成された実装用端子と電気的に接続されたＶｃパッド４０（Ｖｄｄパッド４２）と、振動片接続用第１パッド３６とＶｃパッド４０とを電気的に接続する切断用パターン６６（６８）を有することを特徴とする。
【選択図】図１



【特許請求の範囲】
【請求項１】
振動片が実装される領域と半導体素子が実装される領域とが水平方向に並べて配置されているベース基板を備えるパッケージであって、
前記ベース基板の一方の面に、
前記振動片を実装するための振動片実装用パッドと、
前記振動片実装用パッドと電気的に接続されている第１半導体素子接続用パッドと、
前記ベース基板の他方の面に形成された実装用端子と電気的に接続された第２半導体素子接続用パッドと、
前記第１半導体素子接続用パッドと前記第２半導体素子接続用パッドとを電気的に接続する切断用パターンを有することを特徴とするパッケージ。
【請求項２】
請求項１に記載のパッケージに、振動片と半導体素子を実装した電子デバイスであって、
前記切断用パターンが切断されていることを特徴とする電子デバイス。
【請求項３】
請求項２に記載の電子デバイスであって、
ベース基板における前記切断用パターンの切断位置に凹陥部を有することを特徴とする電子デバイス。
【請求項４】
請求項１に記載のパッケージの振動片実装用パッドに対して振動片を実装する振動片実装工程と、
前記実装用端子を介して前記振動片の発振と共振周波数の調整を行う周波数調整工程と、
前記周波数調整工程後、前記切断用パターンを切断するパターン切断工程とを有することを特徴とする電子デバイスの製造方法。
【請求項５】
請求項４に記載の電子デバイスの製造方法であって、
前記パターン切断工程では、前記パッケージにおけるベース基板の表面を凹陥させる切断痕を残すことを特徴とする電子デバイスの製造方法。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、振動片と半導体素子を収容するためのパッケージと、このパッケージを用いて構成される電子デバイス、および電子デバイスの製造方法に係り、特に、低背化を目的として、振動片と半導体素子とを横並びに実装するタイプのパッケージ、並びにこのパッケージを用いた電子デバイス、および電子デバイスの製造方法に関する。
【背景技術】
【０００２】
水晶発振器やＳＡＷフィルタなどに代表される電子デバイスは、励振が成される振動子と、この振動子を発振させるための発振回路を備えた半導体集積回路（半導体素子）を主要な構成としている。
これらの構成を有する電子デバイスでは、実装面積の小型化や、低背化といった目的に応じて、構成要素の配置形態を異ならせたものが種々開発されている。例えば、実装面積の小型化を主目的とした電子デバイスでは、圧電素子と半導体素子を垂直方向に配置する形態が採られることが多い。一方、低背化を主目的とした電子デバイスでは、圧電素子と半導体素子を水平方向に配置する形態が採られることが多い。このような電子デバイスでは、いずれの配置形態を採る場合であっても、振動片の実装、封止をして振動子を構成した後、この振動子の共振周波数やＣＩ値などの電気的特性を検査し、必要に応じて調整が行われる。このような要求を満たすため、電子デバイスには、振動子固有の振動特性を検

出するためのモニター用電極端子が設けられることとなる。こうしたモニター用電極端子は従来、電子デバイスを構成するパッケージの側面に配置されていたが、パッケージの側面に端子を配置することは、電子デバイスの小型化や低背化を妨げる要素となるとして、種々技術開発が進められている。

【０００３】

例えば特許文献１に開示されている技術は、図８に示すように、振動子と半導体素子とを垂直方向に配置する構成とし、いわゆるＨ型構造のパッケージベースを採用した電子デバイスである。この電子デバイス１では、振動片３を実装する中間基板２の裏面側、すなわち半導体素子５を実装する面に、振動片実装用パッド４と、電子デバイス１を実装するための外部端子７とを電気的に接続するパターン（不図示）を形成している。そして、振動子としての振動特性の検査を、外部端子７を介して行うことが可能な構成としている。振動特性の検査調整後には、外部端子７と振動片実装用パッド４を電気的に接続するパターンを切断し、外部端子７を固有の機能を有する端子として独立させることができる。

【０００４】

また、特許文献２に開示されている技術は、図９に示すように、振動子と半導体素子とを水平方向に配置する構成としたものである。なお、図９（Ａ）は電子デバイスの断面構成を示す図であり、図９（Ｂ）は電子デバイスの平面構成を示す図である。特許文献２に開示されている電子デバイス１ａでは、振動片３ａの実装スペースの横に設けられた半導体素子５ａの実装スペースに、振動片実装用パッド４ａと電気的に接続されたモニター用電極端子８ａを形成している。このような配置形態とされるモニター用電極端子８ａは、半導体素子５ａが実装された後、樹脂９ａで被覆されることにより、外部に晒されることが無くなる。

【０００５】

さらに、特許文献３に開示されている技術は、図１０に示すような形態をしている。なお、図１０（Ａ）は電子デバイスの平面形態を示す図であり、図１０（Ｂ）は電子デバイスの裏面形態を示す図である。この様な形態を有する電子デバイス１ｂは、半導体素子の実装スペースに中径パッド６ｂを形成している。そして、中径パッド６ｂは、振動片実装用パッド４ｂと電気的に接続された半導体素子実装用パッド５ｂと、切断用パターン６ｂ１を介して接続されている。そして、中径パッド６ｂを設けたベース基板２ｂの裏面には、外部端子７ｂの他に、モニター用電極端子８ｂを形成している。このような形態のパッケージを有する電子デバイス１ｂでは、振動子を構成した後、モニター用電極端子８ｂを介して振動子の振動特性の検査調整を行った後、切断用パターン６ｂ１を切断することでモニター用電極端子８ｂを電気的に切断し、電子デバイス１ｂを構成する。

【先行技術文献】

【特許文献】

【０００６】

【特許文献１】特開２００５－２２３６４０号公報
【特許文献２】特開２００９－２７４６５号公報
【特許文献３】特開２００８－３０１１９６号公報

【発明の概要】

【発明が解決しようとする課題】

【０００７】

上記特許文献に開示されているような技術では、それぞれモニター用電極端子の配置箇所や利用形態に工夫を凝らし、小型化、低背化といったそれぞれの目的に適した構造とされている。しかし、特許文献１に開示されている技術は、本願発明の対象とされる低背化には適さない構造である。また、特許文献２に開示されっている技術は、モニター用電極端子を振動子や半導体素子を実装する側の主面に配置しているため、振動特性を調整する際に、ベース基板の裏面側からモニター用電極端子にプローブを当接させるという事ができない。このため、振動特性の調整を行う際には、端子を備えた専用のホルダが必要となってしまう。さらに特許文献３に開示された技術では、モニター用電極端子を実装用外部

端子配置面と同一主面に設ける構成としているため、パッケージの小型化が進んだ場合には、プローブを当接させるのに十分な面積を確保することができず、対応できなくなる可能性がある。

【０００８】

本実施形態では、上記のような問題を鑑みて、低背化に適し、かつ小型化された場合であっても確実にプローブ当接面を確保することのできるパッケージを提供すると共に、このパッケージを用いた電子デバイス、および電子デバイスの製造方法を提供することを目的とする。

【課題を解決するための手段】

【０００９】

本発明は上記課題の少なくとも一部を解決するためになされたものであり、以下の形態または適用例として実現することが可能である。

［適用例１］振動片が実装される領域と半導体素子が実装される領域とが水平方向に並べて配置されているベース基板を備えるパッケージであって、前記ベース基板の一方の面に、前記振動片を実装するための振動片実装用パッドと、前記振動片実装用パッドと電気的に接続されている第１半導体素子接続用パッドと、前記ベース基板の他方の面に形成された実装用端子と電気的に接続された第２半導体素子接続用パッドと、前記第１半導体素子接続用パッドと前記第２半導体素子接続用パッドとを電気的に接続する切断用パターンを有することを特徴とするパッケージ。

【００１０】

このような特徴を有することにより、電子デバイスの低背化に適したパッケージとすることができる。また、実装用端子（外部実装用端子）を、いわゆるモニター用電極端子として利用することとなるため、パッケージが小型化された場合であっても、確実にプローブ当接面を確保することが可能となる。

【００１１】

［適用例２］適用例１に記載のパッケージに、振動片と半導体素子を実装した電子デバイスであって、前記切断用パターンが切断されていることを特徴とする電子デバイス。

【００１２】

このような構成の電子デバイスによれば、パッケージにおける切断用パターンが切断された後は、外部端子から振動片実装用パッドへ直接接続される経路が無くなり、外部端子は固有の役割を担うこととなる。

【００１３】

［適用例３］適用例２に記載の電子デバイスであって、ベース基板における前記切断用パターンの切断位置に凹陥部を有することを特徴とする電子デバイス。

【００１４】

このような特徴を有する電子デバイスによれば、切断用パターンの切断を確実なものとすることができる。

【００１５】

［適用例４］適用例１に記載のパッケージの振動片実装用パッドに対して振動片を実装する振動片実装工程と、前記実装用端子を介して前記振動片の発振と共振周波数の調整を行う周波数調整工程と、前記周波数調整工程後、前記切断用パターンを切断するパターン切断工程とを有することを特徴とする電子デバイスの製造方法。

【００１６】

このような特徴を有することにより、ベース基板の他方の面側からプローブを当てて振動特性を検出しつつ、一方の面側から周波数調整を行うことができる。

【００１７】

［適用例５］適用例４に記載の電子デバイスの製造方法であって、前記パターン切断工程では、前記パッケージにおけるベース基板の表面を凹陥させる切断痕を残すことを特徴とする電子デバイスの製造方法。

【００１８】

このような方法により切断用パターンを切断することにより、切断用パターンの切断を確実なものとすることができる。

【図面の簡単な説明】

【００１９】

【図１】本実施形態に係る電子デバイスの構成を示す図である。

【図２】第２の基板、および第３の基板の構成を示す分解斜視図である。

【図３】電子デバイスの製造工程を示すフロー図である。

【図４】電子デバイスの振動特性検査と、共振周波数の調整の様子を示す図である。

【図５】切断用パターンの切断痕の形態を示す断面図である。

【図６】実施形態に係る電子デバイスの第１の応用形態を示す図である。

【図７】実施形態に係る電子デバイスの第２の応用形態を示す図である。

【図８】従来の電子デバイスであって、Ｈ型断面を有するパッケージを利用した物の形態を示す図である。

【図９】従来の電子デバイスであって、モニター用端子が一方の主面側に配置された形態を示す図である。

【図１０】従来の電子デバイスであって、切断用パターンを備えた形態を示す図である。

【発明を実施するための形態】

【００２０】

以下、本発明のパッケージ、電子デバイス、および電子デバイスの製造方法についての実施の形態を、図面を参照しつつ詳細に説明する。図１（Ａ）は、電子デバイスの平面構造を示す図であり、図１（Ｂ）は、同図（Ａ）におけるＡ－Ａ断面を示す図であり、図１（Ｃ）は、電子デバイスの裏面構造を示す図である。

【００２１】

本実施形態に係る電子デバイス１０は、振動片１１０と、半導体素子としてのＩＣチップ１１４、およびパッケージ１１を基本として構成される。

振動片１１０は、ＡＴカット水晶振動片などの水晶振動片を用いることができる。なお振動片１１０は、この他にも、水晶素板のカット角や主振動の形態に違いを有する音叉型水晶振動片や、弾性表面波水晶振動片などでもよい。また振動片の材料としては水晶以外にもタンタル酸リチウム、ニオブ酸リチウムなどを用いてもよい。さらに水晶振動片の代わりに圧電振動片以外の各種振動片を用いることも可能であり、例えばシリコン基板を加工して形成されたＭＥＭＳ（Ｍｉｃｒｏ　Ｅｌｅｃｔｒｏ　Ｍｅｃｈａｎｉｃａｌ　Ｓｙｓｔｅｍｓ）振動片等を用いた場合であっても、本実施形態に係る電子デバイス１０を構成することができる。

【００２２】

ＩＣチップ１１４としては、振動子（振動片１１０として圧電素板を実装した場合には圧電振動子）を発振させる回路構造を有する半導体素子から構成された集積回路等を採用することができる。ＩＣチップ１１４には複数の電極パッド（不図示）が設けられている。

【００２３】

パッケージ１１は、ベース基板１２と、このベース基板１２に実装した振動片１１０を封止して振動子を構成するための蓋体１１２を基本として構成される。本実施形態に係るベース基板１２は、第１の基板１４、第２の基板１６、および第３の基板１８を積層させて構成される。各基板の構成材料としては、アルミナセラミックスやガラスセラミックス等のセラミックス材料から成り、グリーンシート法により積層焼結されて一体化される。第２の基板１６、および第３の基板１８には、金属パターンが形成されている。このため図２には、第２の基板１６と第３の基板１８に形成された金属パターンの構成が明確となるように、第２の基板１６、および第３の基板１８の分解斜視図を示すこととする。

【００２４】

第１の基板１４は、ベース基板１２を構成する基板の最上層であり、振動片１１０とＩＣチップ１１４の外周を囲む第１の凹部２０、および第２の凹部２２を形成する枠体であ

る。第１の凹部２０は、内部に振動片１１０を収容する内部空間を形成する。第２の凹部２２は、内部にＩＣチップ１１４を収容する空間を形成している。なお第１の基板１４の厚みは、少なくとも振動片１１０の厚みよりも厚く形成している。第１の凹部２０に振動片１１０を収容した後に、詳細を後述する蓋体１１２により、第１の凹部２０を封止することを可能とするためである。

【００２５】

第２の基板１６は、ベース基板１２を構成する基板の中間層であり、上述した第１の基板１４との接合面である第１の主面には、金属パターンと、第１の主面に形成された金属パターンを第１の主面の裏面側である第２の主面に落とし込むビアホールを有する。第１の主面に形成された金属パターンには、振動片１１０を実装するための振動片実装用パッド２４やＩＣチップ１１４を実装するためのＩＣチップ実装パッド３０、およびこれらの金属パターンとビアホールを電気的に接続する接続パターン５６，５８，６０，６１，６２，６４が存在する。本実施形態に係る第２の基板１６には、振動片実装用パッド２４として、第１振動片実装用パッド２６と、第２振動片実装用パッド２８が存在する。また、ＩＣチップ実装パッド３０としては、ＧＮＤパッド３２、ｆｏｕｔパッド３４、振動片接続用第１パッド３６（第１半導体素子接続用パッド）、振動片接続用第２パッド３８（第１半導体素子接続用パッド）、Ｖｃパッド４０（第２半導体素子接続用パッド）、およびＶｄｄパッド４２（第２半導体素子接続用パッド）などを有する。

【００２６】

また、ビアホールとしては、第１のビアホール４４から第６のビアホール５４を有する。ビアホールのうち、第１のビアホール４４は、第１振動片実装用パッド２６の直下に設けられている。また、第２のビアホール４６は、ＧＮＤパッド３２と振動片接続用第１パッド３６との間に設けられ、ＧＮＤパッド３２と接続パターン５８により接続されている。また、第３のビアホール４８は、ｆｏｕｔパッド３４と、このｆｏｕｔパッド３４に最寄の角部との間に設けられ、接続パターン６０によりｆｏｕｔパッド３４と接続されている。また、第４のビアホール５０は、振動片接続用第１パッド３６から振動片実装位置側へ延設された接続パターン６１の先端位置に設けられている。また、第５のビアホール５２は、Ｖｃパッド４０を基点として、振動片接続用第１パッド３６と点対称となる位置に設けられ、接続パターン６２によりＶｃパッド４０と接続されている。さらに第６のビアホール５４は、Ｖｄｄパッド４２を基点として振動片接続用第２パッド３８と点対称となる位置に設けられ、接続パターン６４によりＶｄｄパッド４２と接続されている。

【００２７】

また、本実施形態に係る電子デバイス１０のパッケージ１１を構成する第２基板１６では、振動片接続用第１パッド３６とＶｃパッド４０、および振動片接続用第２パッド３８とＶｄｄパッド４２とをそれぞれ電気的に接続する切断用パターン６６，６８を有する。

【００２８】

第３の基板１８は、ベース基板１２を構成する基板の最下層であり、第２の基板１６と接合する第１の主面と、パッケージの外部に晒されることとなる第２の主面とを有する。また、第３の基板１８の四隅には切欠きが形成され、第１～第４のキャスタレーション８２～８８が形成されている。第３の基板１８における第１の主面には、第２の基板１６におけるビアホールの落とし込み位置に対応したビアホール対応パッドと、接続パターンが形成されている。ビアホール対応パッドには、第１のビアホール対応パッド７０～第６のビアホール対応パッド８０が存在し、それぞれ第１のビアホール４４～第６のビアホール５４の対応位置に配置形成される。

【００２９】

第１のビアホール対応パッド７０と、第４のビアホール対応パッド７６とは、接続パターン９０により接続されている。これにより、第１振動片実装用パッド２６と、振動片接続用第１パッド３６とが電気的に接続されることとなる。また、第２のビアホール対応パッド７２は、接続パターン９２を介して第３のキャスタレーション８６と接続されている。また、第３のビアホール対応パッド７４は、接続パターン９４を介して第２のキャスタ

レーション８４と接続されている。また、第５のビアホール対応パッド７８は、接続パターン９６を介して第４のキャスタレーション８８と接続されている。さらに、第６のビアホール対応パッド８０は、接続パターン９８を介して第１のキャスタレーション８２と接続されている。

【００３０】

第３の基板１８における第２の主面には、４つの外部実装用端子が形成されている。４つの外部実装用端子はそれぞれ、第３の基板１８の四隅に形成された第１～第４のキャスタレーション８２～８８のいずれか１つに接続されており、キャスタレーションおよび接続電極を介して電気的に接続されたパッド（ＧＮＤパッド３２、ｆｏｕｔパッド３４、Ｖｃパッド４０、Ｖｄｄパッド４２）の属性によりそれぞれ、ＧＮＤ端子１０４、ｆｏｕｔ端子１０２、Ｖｃ端子１０６、Ｖｄｄ端子１００を構成する。

【００３１】

蓋体１１２は、第１の基板１４における第１の凹部２０の上部開口部を覆う部材である。蓋体１１２は、平板状又は第１の凹部２０の外周に沿ってキャップ状、即ち第１の凹部２０を凸状に覆う形状とすることができる。本実施形態では、蓋体１１２の一例として、板状の金属リッドを採用することとする。なお、蓋体１１２と第１の基板１４との接合には、図示しないシームリングなどの金属ロウ材や、低融点ガラスなどのロウ材などを用いることができる。

【００３２】

このような構成とした本実施形態に係るパッケージ１１では、切断用パターン６６，６８が切断されていない状態においては、Ｖｃ端子１０６と第１振動片実装用パッド２６、Ｖｄｄ端子１００と第２振動片実装用パッド２８がそれぞれ電気的に接続されることとなり、Ｖｃ端子１０６とＶｄｄ端子１００とが、モニター用電極端子としての役割を担うこととなる。一方、切断用パターン６６，６８が切断された後には、振動片接続用第１パッド３６とＶｃパッド４０、振動片接続用第２パッド３８とＶｄｄパッド４２が、それぞれ電気的に分離されるため、Ｖｃ端子１０６とＶｄｄ端子１００とは、それぞれ固有の役割を担う端子となり、パッケージ１１の外部（外部実装用端子形成面側）から直接、振動片１１０の振動特性を検出することは出来なくなる。

【００３３】

振動片１１０は、第１振動片実装用パッド２６、および第２振動片実装用パッド２８に対し、導電性接着剤等を介して実装される。これにより、振動片接続用第１パッド３６と、振動片接続用第２パッド３８とが、振動片１１０における図示しない励振電極と電気的に接続されることとなる。ここで、振動片１１０を弾性表面波水晶振動片などとした場合には、導電性接着剤を介した実装の替わりに、ワイヤボンディングなどの手法を採るようにすれば良い。

【００３４】

ＩＣチップ１１４は、第２の凹部２２に設けられたＩＣチップ実装パッド３０（ＧＮＤパッド３２、ｆｏｕｔパッド３４、振動片接続用第１パッド３６、振動片接続用第２パッド３８、Ｖｃパッド４０、およびＶｄｄパッド４２）に対して、金属バンプなどを介したフリップチップボンディングにより実装される。これにより、振動片接続用第１パッド３６と振動片接続用第２パッド３８と、ｆｏｕｔパッド３４とＶｄｄパッド４２とは、ＩＣチップ１１４を介して接続されることとなり、振動片１１０は、ＩＣチップ１１４に記録された動作条件に基づいて発振することとなる。

【００３５】

ＩＣチップ１１４の外周であって、ＩＣチップ１１４を実装した第２の凹部２２の内部領域には、樹脂部材１１６が充填される。樹脂部材１１６の充填により、ＩＣチップ１１４の実装面に水分が付着することによる振動特性の劣化や、塵埃が付着することによる短絡等を防止することができる。このため、樹脂部材１１６は絶縁性とし、一例としては、一般的なモールド樹脂を採用することができる。

【００３６】

次に、上記のような構成の電子デバイスの製造方法について図３を参照して説明する。
まず、ベース基板１２は、各基板形状に形成された第１の基板１４、第２の基板１６、および第３の基板１８のうち、第２の基板１６と第３の基板１８に対して、金属パターンの形成を行う。金属パターンの形成は、スクリーン印刷などの手法により行われ、第２、第３の基板１６，１８は、第１の基板１４と共に焼成されることにより一体化される（ベース基板製造工程：Ｓ１００）。そして焼成後に、金属パターンに対してメッキ処理を施し、ニッケル層、および金層を形成する。

【００３７】

形成されたベース基板１２の第１の凹部２０に設けられた第１振動片実装用パッド２６と第２振動片実装用パッド２８に対し、導電性接着剤の塗布を行う。導電性接着剤が塗布された第１振動片実装用パッド２６と第２振動片実装用パッド２８に対して振動片１１０を搭載し、振動片１１０の実装を行う（振動片実装工程：Ｓ１１０）。

【００３８】

振動片１１０を実装したベース基板１２を図４に示すようなホルダ１５０にセットする。ホルダ１５０には、底面に開口部１５２を有する凹部１５４が形成されており、ベース基板１２は、この開口部１５２から振動片１１０の励振電極（不図示）が覗くこととなるように、ホルダ１５０に対してセットされる。このようにセットされたベース基板１２のＶｃ端子１０６とＶｄｄ端子１００に対して、ネットワークアナライザ等の特性試験装置１６０のプローブ１６２を当接させる。ここで、特性試験装置１６０としては、ベース基板１２に実装された振動片１１０の共振周波数やＣＩ（クリスタルインピーダンス）値、インダクタンス、容量等の等価パラメータを測定することができるものであれば良い。

【００３９】

Ｖｃ端子１０６とＶｄｄ端子１００に対して特性試験装置１６０のプローブ１６２を当接させ、振動片１１０の共振周波数等の特性を検出すると共に、ホルダ１５０の開口部１５２を介して振動片１１０の励振電極に対してレーザーを照射し、共振周波数の調整を行う（周波数調整工程：Ｓ１２０）。

【００４０】

周波数調整工程終了後、第１の凹部２０における上部開口部を蓋体１１２で封止する。蓋体１１２の接合は、図示しないシームリングを用いたシーム溶接や、金属系ロウ材を用いた液相拡散接合法などを採用することができる。第１の凹部２０を蓋体１１２により封止することにより、振動子が構成される。詳細を後述するパターン切断工程の前に第１の凹部２０を封止することにより、切断用パターン６６，６８の切断によって生じた塵埃が振動片１１０に付着して、振動特性を劣化させることを防止することができる（封止工程：Ｓ１３０）。

【００４１】

周波数調整工程を終えた後、振動片１１０を実装したベース基板１２をホルダ１５０から取り外し、切断用パターン６６，６８の切断を行う。切断用パターン６６，６８の切断は、Ｎｄ－ＹＡＧレーザーやＮｄ－ＹＶＯ４レーザーなどのレーザーを照射することにより行うことができる。レーザーにより切断された切断用パターン６６，６８の切断痕１６ａは、図５に示すように、ベース基板１２における第２の基板１６の一方の主面、すなわち表面をえぐるように凹陥させた形態となる。

【００４２】

レーザーの照射は、１回であっても、複数回であっても良い。レーザーを複数回照射する場合、照射位置を切断用パターン６６，６８の配線方向に沿ってずらす事で、切断部の幅を広げる事ができる。なお、レーザーの照射を複数回行う場合には、レーザーの照射により生ずる塵埃を吸引除去しながら行うようにすることが望ましい。レーザーにより切断された切断痕１６ａが残る箇所に、複数回目のレーザー照射によって生じた金属パターンを含む塵埃が付着し、切断用パターン６６，６８の電気的な切断が妨げられる可能性が生ずるからである（パターン切断工程：Ｓ１４０）。

【００４３】

パターン切断工程の後、第２の凹部２２に対してＩＣチップ１１４を実装する。ＩＣチップ１１４は、金バンプなどを介したフリップチップボンディングにより実装する（ＩＣチップ実装工程：Ｓ１５０）。ＩＣチップ１１４を実装した後、第２の凹部２２の隙間部分に、樹脂部材１１６を充填し、固化させる（樹脂充填工程：Ｓ１６０）。

【００４４】

このようにして形成される電子デバイス１０によれば、振動片１１０とＩＣチップ１１４を水平方向に配置した、低背化に適した構成であると言える。また、振動片１１０の振動特性の検査、調整時においては、外部実装端子をモニター用電極端子として利用することにより、小型化された場合であっても確実に、プローブ１６２を当接させる面積を確保することができる。さらに、外部実装端子をモニター用電極端子として利用するため、振動片１１０を実装したベース基板１２をホルダ１５０にセットした状態で裏面側から、プローブ１６２をモニター用電極端子に当接させることが可能となる。このため、振動特性等を検出しながら、共振周波数の調整を行うことができる。

【００４５】

上記実施形態では、切断用パターン６６，６８のパターン幅も、他の金属パターンのパターン幅と等しいように図に示した。しかしながら、図６に示すように、切断用パターン６６，６８のパターン幅を、他の金属パターンのパターン幅に比べて狭くするようにしても良い。このような構成とすることにより、切断用パターン６６，６８の切断が容易となり、切断の確実性を向上させることができる。

【００４６】

また、上記実施形態に係るパッケージでは、図７に示すように、切断用パターン６６（または切断用パターン６８）をＧＮＤパッド３２に接続するようにしても良い。このような構成とした場合、ＧＮＤパッド３２が第２半導体素子接続用パッドとしての役割を担い、周波数調整工程においては、ＧＮＤ端子１０４とＶｄｄ端子１００が、モニター用端子としての役割を担うこととなる。このように、本実施形態に係るパッケージ１１では、外部実装用端子をモニター用端子として利用する構成としたことにより、切断用パターン６６，６８の接続先の組み合わせを変える事ができ、金属パターンの設計的な規制を緩和することができる。

【００４７】

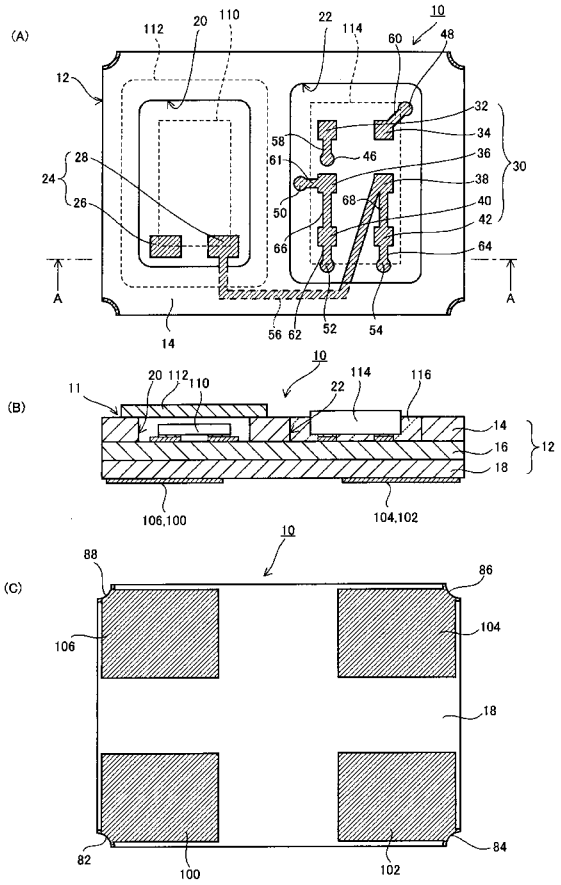
なお、図１に示す電子デバイス１０は、説明を理解し易くするために、切断用パターン６６，６８が切断されていない状態を示しているが、実際に構成される電子デバイス１０では、切断用パターン６６，６８は、切断状態とされる。

【符号の説明】

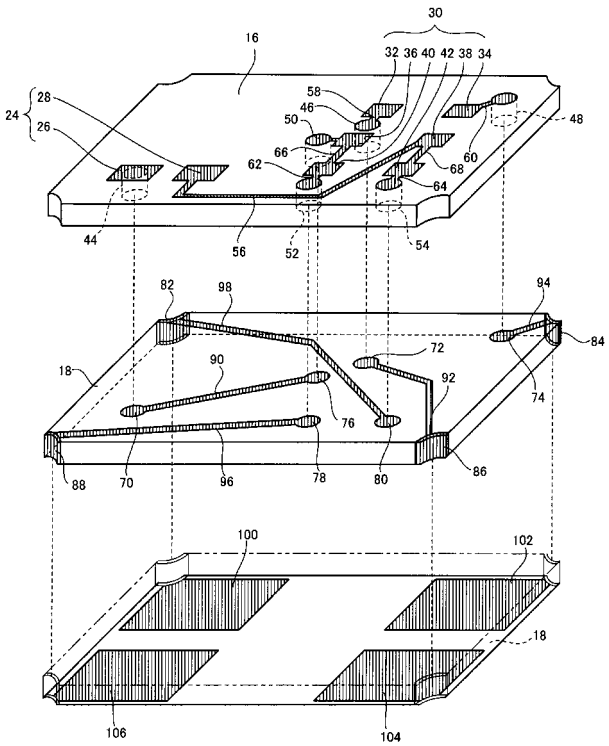
【００４８】

１０……電子デバイス、１１……パッケージ、１２……ベース基板、１４……第１の基板、１６……第２の基板、１８……第３の基板、２０……第１の凹部、２２……第２の凹部、２４……振動片実装用パッド、２６……第１振動片実装用パッド、２８……第２振動片実装用パッド、３０……ＩＣチップ実装パッド、３２……ＧＮＤパッド、３４……ｆｏｕｔパッド、３６……振動片接続用第１パッド、３８……振動片接続用第２パッド、４０……Ｖｃパッド、４２……Ｖｄｄパッド、４４……第１ビアホール、４６……第２ビアホール、４８……第３ビアホール、５０……第４ビアホール、５２……第５ビアホール、５４……第６ビアホール、５６，５８，６０，６１，６２，６４……接続パターン、６６，６８……切断用パターン、７０……第１ビアホール対応パッド、７２……第２ビアホール対応パッド、７４……第３ビアホール対応パッド、７６……第４ビアホール対応パッド、７８……第５ビアホール対応パッド、８０……第６ビアホール対応パッド、８２……第１のキャスタレーション、８４……第２のキャスタレーション、８６……第３のキャスタレーション、８８……第４のキャスタレーション、９０，９２，９４，９６，９８……接続パターン、１００……Ｖｄｄ端子、１０２……ｆｏｕｔ端子、１０４……ＧＮＤ端子、１０６……Ｖｃ端子。

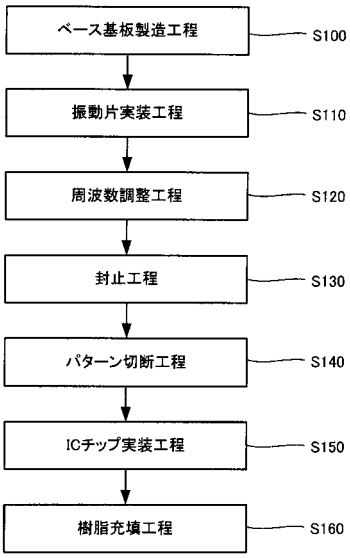
【図１】


(A)
(B)
(C)
10
12
14
16
18
20
22
24
26
28
30
32
34
36
38
40
42
44
46
48
50
52
54
56
58
60
61
62
64
66
68
110
112
114
116
A
11
82
84
86
88
100
102
104
106
106,100
104,102

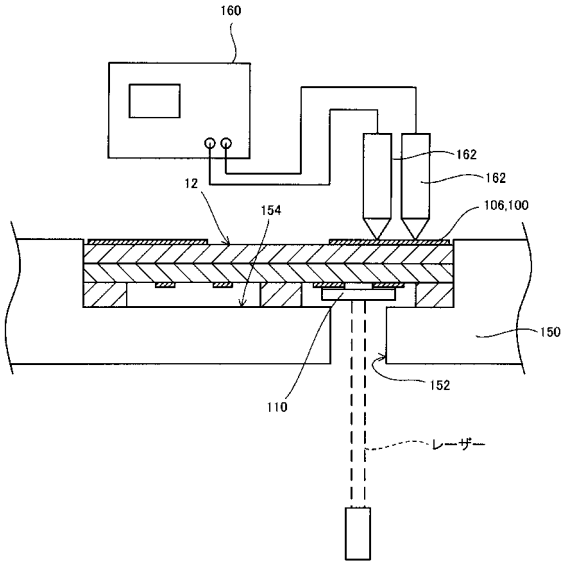
【図２】


16
18
24
26
28
30
32
34
36
38
40
42
44
46
48
50
52
54
56
58
60
62
64
66
68
70
72
74
76
78
80
82
84
86
88
90
92
94
96
98
100
102
104
106

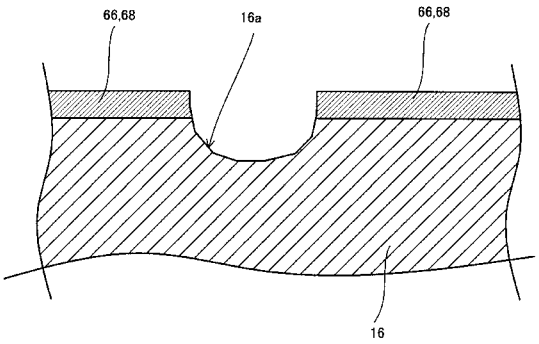
【図３】


ベース基板製造工程
S100
振動片実装工程
S110
周波数調整工程
S120
封止工程
S130
パターン切断工程
S140
ICチップ実装工程
S150
樹脂充填工程
S160

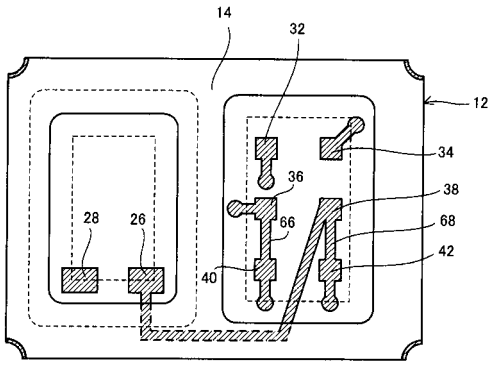
【図４】


160
162
162
12
154
106,100
150
152
110
レーザー

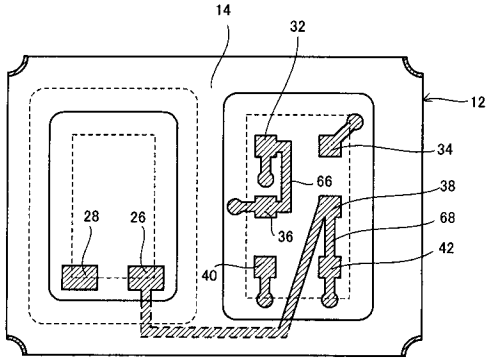
【図５】


66,68
16a
66,68
16

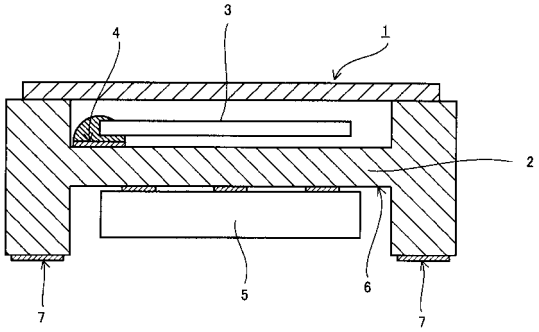
【図６】


14
32
12
34
36
38
28
26
66
68
40
42

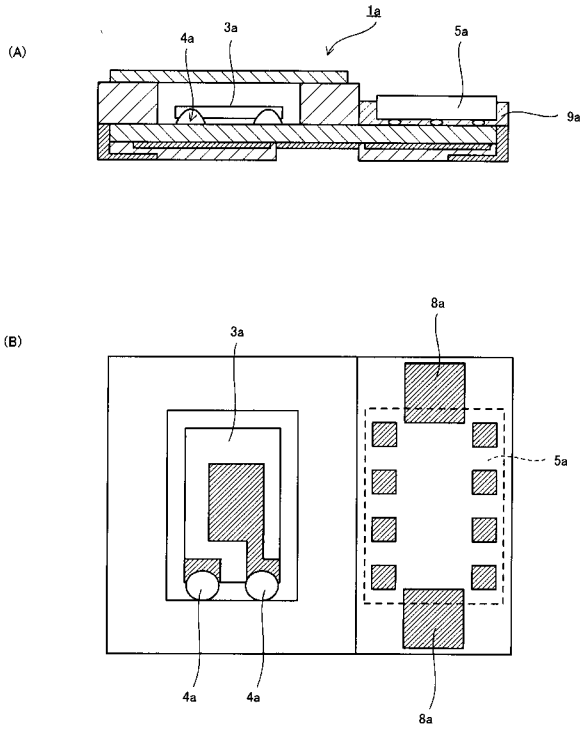
【図７】


14
32
12
34
66
38
68
42
36
40
28
26

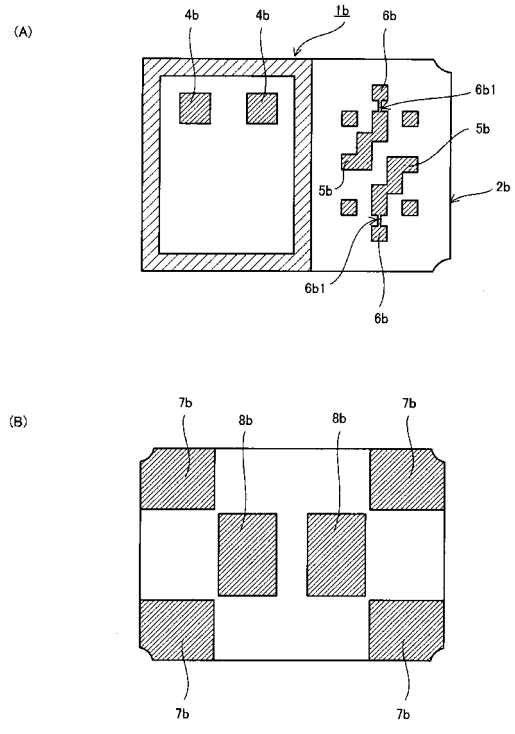
【図８】


3
4
1
2
5
6
7
7

【図９】


(A)
1a
4a
3a
5a
9a
(B)
8a
3a
5a
4a
4a
8a

【図１０】


(A)
4b
4b
1b
6b
6b1
5b
5b
2b
6b1
6b
(B)
7b
8b
8b
7b
7b
7b

フロントページの続き

Ｆターム(参考) 5J108 AA02 BB02 CC06 EE03 EE04 EE07 EE13 EE18 FF11 GG03
HH04 KK04 KK07 MM01 NA03