

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年9月17日(17.09.2020)



(10) 国際公開番号

WO 2020/184016 A1

(51) 国際特許分類:
H01L 27/146 (2006.01) *H04N 5/33* (2006.01)
H01L 27/30 (2006.01) *H04N 5/369* (2011.01)
H01L 51/42 (2006.01)

(21) 国際出願番号: PCT/JP2020/004774

(22) 国際出願日: 2020年2月7日(07.02.2020)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2019-044761 2019年3月12日(12.03.2019) JP

(71) 出願人: パナソニックIPマネジメント株式会社(PANASONIC INTELLECTUAL PROPERTY MANAGEMENT CO., LTD.) [JP/JP]; 〒5406207 大阪府大阪府中央区域見2丁目1番61号 Osaka (JP).

(72) 発明者: 小柳 貴裕(KOYANAGI Takahiro). 留河 優子(TOMEKAWA Yuuko).

(74) 代理人: 鎌田 健司, 外(KAMATA Kenji et al.); 〒5406207 大阪府大阪府中央区域見2丁目1番61号 パナソニックIPマネジメント株式会社内 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,

DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

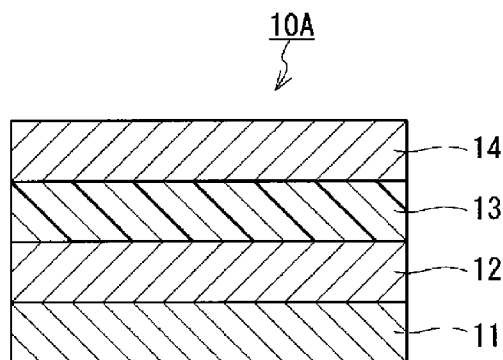
(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

(54) Title: IMAGING ELEMENT, IMAGING ELEMENT MANUFACTURING METHOD, AND IMAGING DEVICE

(54) 発明の名称: 撮像素子、撮像素子の製造方法及び撮像装置



(57) Abstract: An imaging element of one embodiment of this disclosure comprises: a first electrode; a second electrode; a photoelectric conversion layer that is disposed between the first electrode and the second electrode and that converts light into a charge; and an electron blocking layer that contains chromium oxide and carbon, that is disposed between the first electrode and the photoelectric conversion layer, and that controls the movement of electrons from the first electrode to the photoelectric conversion layer.

(57) 要約: 本開示の一態様に係る撮像素子は、第1電極と、第2電極と、前記第1電極と前記第2電極との間に配置され、光を電荷に変換する光電変換層と、クロムの酸化物及び炭素を含み、前記第1電極と前記光電変換層との間に配置され、前記第1電極から前記光電変換層への電子の移動を抑制する電子ブロッキング層と、を備える。

WO 2020/184016 A1

明 細 書

発明の名称：撮像素子、撮像素子の製造方法及び撮像装置

技術分野

[0001] 本開示は、撮像素子、撮像素子の製造方法及び撮像装置に関する。

背景技術

[0002] 撮像素子は、第1電極、第2電極及びそれらの間に配置された光電変換層を備えている。第1電極及び第2電極から選ばれる少なくとも1つは透明電極である。光電変換層は、入射した光を吸収して電子-正孔対を生成する。

[0003] 第1電極と光電変換層との間には、電子ブロッキング層が配置されることがある。電子ブロッキング層は、正孔を通しやすく、電子を通しにくい層である。

[0004] 特許文献1には、第1電極と光電変換層との間に配置されたバッファ層を備えた撮像素子が記載されている。

先行技術文献

特許文献

[0005] 特許文献1：国際公開第2017/061174号

発明の概要

発明が解決しようとする課題

[0006] 撮像素子には、暗時の漏れ電流である暗電流が大きいという特性がある。漏れ電流は撮像素子のS/N比 (signal to noise ratio) を低下させるため、漏れ電流を低減することが要望されている。

課題を解決するための手段

[0007] 本開示の一態様に係る撮像素子は、
第1電極と、
第2電極と、
前記第1電極と前記第2電極との間に配置され、光を電荷に変換する光電変換層と、

クロムの酸化物及び炭素を含み、前記第 1 電極と前記光電変換層との間に配置され、前記第 1 電極から前記光電変換層への電子の移動を抑制する電子ブロッキング層と、

を備える。

発明の効果

[0008] 本開示によれば、暗時の漏れ電流が小さい撮像素子を提供できる。

図面の簡単な説明

[0009] [図1A]図 1 A は、本開示の一実施形態に係る撮像素子の断面図である。

[図1B]図 1 B は、変形例に係る撮像素子の断面図である。

[図1C]図 1 C は、別の変形例に係る撮像素子の断面図である。

[図2]図 2 は、図 1 A に示す撮像素子における例示的なエネルギーバンド図である。

[図3]図 3 は、図 1 A に示す撮像素子の製造工程を示すフローチャートである。

[図4]図 4 は、本開示の一実施形態に係る撮像装置の回路の一例を示す図である。

[図5]図 5 は、本開示の一実施形態に係る撮像装置における単位画素の断面図である。

[図6]図 6 は、第 2 電極への印加電圧と検出された電流値との関係を示すグラフである。

発明を実施するための形態

[0010] (本開示の基礎となった知見)

撮像素子は、例えば、CMOS (Complementary Metal Oxide Semiconductor) イメージセンサなどの撮像装置に使用される。撮像装置においては、光電変換層への光照射の有無によらず、光電変換層に電圧が印加されることがある。この場合、電極から光電変換層に電子が流れ、センサの S/N 比が低下する。

[0011] (本開示に係る一態様の概要)

本開示の第1態様に係る撮像素子は、

第1電極と、

前記第2電極と、

前記第1電極と前記第2電極との間に配置され、光を電荷に変換する光電変換層と、

クロムの酸化物及び炭素を含み、前記第1電極と前記光電変換層との間に配置され、前記第1電極から前記光電変換層への電子の移動を抑制する電子ブロッキング層と、

を備えている。

[0012] 第1態様によれば、暗時の漏れ電流が小さい撮像素子を提供できる。前記電子ブロッキング層は複数の層を含んでいてもよい。前記炭素は、前記複数の層のうち、前記クロムの酸化物を含む層に含まれていてもよい。

[0013] 本開示の第2態様において、例えば、第1態様に係る撮像素子では、前記光電変換層が光電変換材料を含んでいてもよく、前記光電変換材料が有機材料であってもよい。第2態様によれば、光電変換材料を含む溶液を電子ブロッキング層の上に直接塗布して光電変換層を形成することが可能である。

[0014] 本開示の第3態様において、例えば、第1又は第2態様に係る撮像素子では、前記光電変換層は、波長が780nmから2000nmの近赤外光を吸収して前記電荷を生成してもよい。第3態様の撮像素子は、近赤外光を検出するセンサに使用されうる。

[0015] 本開示の第4態様において、例えば、第1から第3態様のいずれか1つに係る撮像素子では、前記光電変換層の吸収ピーク波長が、780nmから2000nmの波長領域にあってもよい。第4態様の撮像素子は、近赤外光を検出するセンサに使用されうる。

[0016] 本開示の第5態様において、例えば、第1から第4態様のいずれか1つに係る撮像装置では、前記第2電極から前記光電変換層に向けて光が入射するように、前記第2電極、前記光電変換層、前記電子ブロッキング層及び前記第1電極がこの順番で並んでいてもよい。この並びによれば、電子ブロッキ

ング層における入射光の減衰を抑制することができる。

[0017] 本開示の第6態様に係る製造方法は、撮像素子の製造方法であって、前記撮像素子は、第1電極と、第2電極と、前記第1電極と前記第2電極との間に配置された光電変換層と、前記第1電極と前記光電変換層との間に配置された電子ブロッキング層と、を備え、前記電子ブロッキング層は、クロムの酸化物及び炭素を含み、前記製造方法は、前記電子ブロッキング層を形成することと、光電変換材料を含む有機溶液を調製することと、前記電子ブロッキング層に前記有機溶液を塗布することによって前記光電変換層を形成することと、を含む。

[0018] 第6態様によれば、光電変換材料を含む有機溶液を電子ブロッキング層に直接塗布しても電子ブロッキング層がダメージを殆ど受けない。有機溶液の塗布及び乾燥によって光電変換層を容易に形成できる。

[0019] 本開示の第7態様において、例えば、第6態様に係る撮像素子の製造方法では、前記電子ブロッキング層を金属有機化合物分解法によって形成してもよい。第6態様によれば、高い生産性にて、クロムの酸化物及び炭素を含む電子ブロッキング層を形成することができる。

[0020] 本開示の第8態様に係る撮像素子は、第1から第5態様のいずれか1つの撮像素子と、前記第1電極又は前記第2電極に電氣的に接続された電荷蓄積領域と、前記電荷蓄積領域に電氣的に接続された電荷検出回路と、を備えている。

[0021] 第8態様によれば、暗時の漏れ電流を減らすことができるので、画質の改善、特に、光量が少ないときの画質の改善を期待できる。

[0022] 本開示において、回路、ユニット、装置、部材または部の全部または一部、またはブロック図における機能ブロックの全部または一部は、例えば、半

導体装置、半導体集積回路（IC）、またはLSI（large scale integration）を含む1つまたは複数の電子回路によって実行され得る。LSIまたはICは、1つのチップに集積されてもよいし、複数のチップを組み合わせて構成されてもよい。例えば、記憶素子以外の機能ブロックは、1つのチップに集積されてもよい。ここでは、LSIまたはICと呼んでいるが、集積の度合いによって呼び方が変わり、システムLSI、VLSI（very large scale integration）、もしくはULSI（ultra large scale integration）と呼ばれるものであってもよい。LSIの製造後にプログラムされる、Field Programmable Gate Array（FPGA）、またはLSI内部の接合関係の再構成またはLSI内部の回路区画のセットアップができるreconfigurable logic deviceも同じ目的で使うことができる。

[0023] さらに、回路、ユニット、装置、部材または部の全部または一部の機能または動作は、ソフトウェア処理によって実行することが可能である。この場合、ソフトウェアは1つまたは複数のROM、光学ディスク、ハードディスクドライブなどの非一時的記録媒体に記録され、ソフトウェアが処理装置（processor）によって実行されたときに、そのソフトウェアで特定された機能が処理装置（processor）および周辺装置によって実行される。システムまたは装置は、ソフトウェアが記録されている1つまたは複数の非一時的記録媒体、処理装置（processor）、および必要とされるハードウェアデバイス、例えばインターフェースを備えていてもよい。

[0024] 以下、本開示の実施形態について、図面を参照しながら説明する。本開示は、以下の実施形態に限定されない。

[0025] （実施形態）

図1Aは、本開示の一実施形態に係る撮像素子10Aの断面を示している。撮像素子10Aは、第1電極11、電子ブロッキング層12、光電変換層

13及び第2電極14を備えている。光電変換層13は、第1電極11と第2電極14との間に配置されている。電子ブロッキング層12は、第1電極11と光電変換層13との間に配置されている。電子ブロッキング層12は、第1電極11と光電変換層13とに接している。光電変換層13は、電子ブロッキング層12と第2電極14とに接している。第1電極11、電子ブロッキング層12、光電変換層13及び第2電極14は、この順番で積層されている。第2電極14から光電変換層13に向けて光が入射するように、第2電極14、光電変換層13、電子ブロッキング層12及び第1電極11がこの順番で並んでいる。この並びによれば、電子ブロッキング層12における入射光の減衰を抑制することができる。

[0026] 撮像素子10Aは、例えば、撮像装置の画素の一部に使用される。撮像素子10Aに光が照射されると、光電変換層13において電子-正孔対が生成する。第2電極14の電位が第1電極11の電位を上回るように第1電極11と第2電極14との間に電圧が印加されると、正の電荷である正孔が第1電極11に集められ、負の電荷である電子が第2電極14に集められる。第1電極11に集められた正孔又は第2電極14に集められた電子が電荷蓄積領域（図示せず）に蓄積される。電子ブロッキング層12は、暗時における第1電極11から光電変換層13への電子の流れ込みを阻止する。これにより、暗電流が抑制され、撮像素子10Aの感度であるS/N比が向上する。

[0027] 第1電極11は、光電変換層13で生成した正孔を集める役割を担う。第1電極11の材料としては、金属、金属酸化物、金属窒化物、導電性ポリシリコンなどが挙げられる。金属としては、アルミニウム、銀、銅、チタン、タングステンなどが挙げられる。金属窒化物の典型例は、TiNである。導電性ポリシリコンは、不純物の添加によって導電性が付与されたポリシリコンである。

[0028] 第1電極11は、可視光及び／又は近赤外光に対する透光性を有する透明電極であってもよい。第1電極11が光の入射側に配置された場合、第1電極11及び電子ブロッキング層12を透過した光が光電変換層13に入射す

る。

[0029] 透明電極の材料としては、透明導電性酸化物、導電性高分子などが挙げられる。透明導電性酸化物としては、ITO (Indium Tin Oxide)、IZO (Indium Zinc Oxide)、AZO (Aluminum-doped Zinc Oxide)、FTO (Fluorine-doped Tin Oxide)、SnO₂、TiO₂、ZnO₂などが挙げられる。これらから選ばれる1種又は2種以上の透明導電性酸化物が透明電極の材料として使用されうる。導電性高分子としては、PEDOT/PSS (ポリ(3,4-エチレオキシチオフェン)/ポリ(4-スチレンスルホン酸))が挙げられる。高分子材料に金属粒子、透明導電性酸化物の粒子などを分散させることによって得られた導電性高分子も透明電極の材料として使用可能である。

[0030] 本明細書において、「透光性を有する」とは、特定の波長領域の光の透過率が60%以上であることを意味する。可視光の波長領域は、波長400nmから780nmの領域である。近赤外光の波長領域は、780nmから2000nmの波長領域である。透過率は、日本工業規格JIS R3106 (1998)に規定された方法によって算出されうる。

[0031] 第1電極11の厚さは特に限定されず、例えば、10nmから200nmの範囲にある。

[0032] 本明細書において、「厚さ」は、複数の点(例えば、任意の5点)の平均値によって求められる。特定の点における層の厚さは、その特定の点を含むように撮像素子10Aを厚さ方向に切断して切断面を形成し、切断面を電子顕微鏡で観察することによって測定されうる。

[0033] 第2電極14は、第1電極11に向かい合う電極である。第2電極14は、光電変換層13に電圧を印加するとともに、光電変換層13で生成した電子を集める役割を担う。第2電極14は、可視光及び/又は近赤外光に対する透光性を有する。

[0034] 第2電極14の材料としては、透明導電性酸化物、導電性高分子などが挙げられる。透明導電性酸化物としては、ITO、IZO、AZO、FTO、

SnO_2 、 TiO_2 、 ZnO_2 などが挙げられる。これらから選ばれる1種又は2種以上の透明導電性酸化物が第2電極14の材料として使用されうる。導電性高分子としては、PEDOT/PSS（ポリ（3，4-エチレオキシチオフェン）/ポリ（4-スチレンスルホン酸））が挙げられる。高分子材料に金属粒子、透明導電性酸化物の粒子などを分散させることによって得られた導電性高分子も第2電極14の材料として使用可能である。

[0035] 第2電極14は、可視光及び/又は近赤外光に対する透光性を有さない非透明電極であってもよい。

[0036] 非透明電極の材料としては、金属、金属酸化物、金属窒化物、導電性ポリシリコンなどが挙げられる。金属としては、アルミニウム、銀、銅、チタン、タングステンなどが挙げられる。金属窒化物の典型例は、 TiN である。導電性ポリシリコンは、不純物の添加によって導電性が付与されたポリシリコンである。

[0037] 第2電極14の厚さは特に限定されず、例えば、10nmから500nmの範囲にある。

[0038] 撮像素子10Aが撮像装置の画素に使用されるとき、第1電極11及び第2電極14は、それぞれ、画素電極及び対向電極とも呼ばれる。画素電極である第1電極11が電荷蓄積領域に電氣的に接続される。電荷蓄積領域には例えば正孔が蓄積される。

[0039] なお、第1電極11が光の入射側に配置され、第1電極11が透光性を有していてもよい。この場合、第1電極11が対向電極となり、第2電極14が電荷蓄積領域に電氣的に接続された画素電極となる。電荷蓄積領域には電子が蓄積される。光電変換層13におけるキャリアの移動度に応じて、蓄積されるべき電荷の種類が選ばれる。

[0040] 電子ブロッキング層12は、第1電極11から光電変換層13への電子の流れ込みを阻止して暗電流を低減する。電子ブロッキング層12は、クロムの酸化物及び炭素を含む。クロムの酸化物の典型例は Cr_2O_3 である。 Cr_2O_3 は、p型の導電性を有する半導体である。 Cr_2O_3 は、正孔を輸送し、電子の

輸送を阻止する特性を有する。C r₂O₃のような無機材料で電子ブロッキング層12が構成されている場合、撮像素子10Aの製造上の制約が減少する。例えば、有機溶液を用いた塗布工程によって、電子ブロッキング層12の上に光電変換層13を形成することが可能である。

[0041] 「クロムの酸化物」の語句は、電子ブロッキング層12がC r₂O₃以外の酸化物、例えば、酸化クロム(II)、酸化クロム(IV)、酸化クロム(VI)などを含んでいてもよいことを意味する。電子ブロッキング層12に含まれる成分は、電子ブロッキング層12の形成方法にも依存する。例えば、クロムを含む有機化合物を用いて電子ブロッキング層12を形成する場合、電子ブロッキング層12には、クロムを含む有機化合物が残留しうる。電子ブロッキング層12の主成分はC r₂O₃であってもよい。「主成分」は、質量比で最も多く含まれる成分を意味する。

[0042] 例えば、電子ブロッキング層12に炭素が含まれている場合、電子ブロッキング層12の結晶化が抑制され、電子ブロッキング層12は、多結晶又はアモルファスの状態を呈する。電子ブロッキング層12の結晶化が抑制されて結晶粒界が減少すると、結晶粒界を介した電子の輸送が抑制される。つまり、結晶欠陥に起因する暗電流が抑制される。電子ブロッキング層12における炭素濃度は特に限定されない。電子ブロッキング層12における炭素濃度は、例えば、10atom%以上35atom%以下の範囲にある。

[0043] 電子ブロッキング層12に含まれるべき不純物として、炭素以外の元素も考えられる。しかし、炭素以外の元素は、電子ブロッキング層12を構成するクロムの酸化物に対してドナー又はアクセプタとして機能し、電子ブロッキング層12の能力を損なう可能性がある。また、炭素以外の元素は、光電変換層13に拡散して光電変換層13の特性に悪影響を及ぼす可能性がある。

[0044] 炭素は、電子ブロッキング層12の主要な構成元素の1つである酸素と同族の元素であるため、ドナー又はアクセプタとして機能しない。また、光電変換層13が有機材料で作られている場合、電子ブロッキング層12から光

電変換層 1 3 に炭素が拡散したとしても、光電変換層 1 3 の特性に悪影響が及びにくい。

[0045] 電子ブロッキング層 1 2 は、クロムの酸化物及び炭素からなってもよく、言い換えれば、クロムの酸化物及び炭素のみを含んでいてもよい。ただし、撮像素子 1 0 A の製造過程で不可避免的に混入する不純物が電子ブロッキング層 1 2 に含まれていてもよい。

[0046] 電子ブロッキング層 1 2 の厚さは特に限定されない。電子のトンネル確率を十分に低下させる観点から、電子ブロッキング層 1 2 の厚さは、5 nm 以上であってもよい。電子ブロッキング層 1 2 の厚さの上限値は、例えば、1 0 0 nm である。

[0047] 電子ブロッキング層 1 2 における炭素の含有率 (a t o m %) は、例えば、X 線光電子分光 (X P S) 又は二次イオン質量分析 (S I M S) によって測定することができる。

[0048] 電子ブロッキング層 1 2 は、可視光及び／又は近赤外光に対する透光性を有している。電子ブロッキング層 1 2 には炭素が含まれているものの、透光性は維持されている。そのため、光電変換層 1 3 への光の入射方向は限定されない。

[0049] 図 2 は、撮像素子 1 0 A における例示的なエネルギーバンドであって、真空準位 (= 0 e V) を基準としたときの電子のポテンシャルを示している。電子ブロッキング層 1 2 及び光電変換層 1 3 のエネルギーバンドの上端は電子親和力を表し、下端はイオン化ポテンシャルを表す。電子ブロッキング層 1 2 の電子親和力は、第 1 電極 1 1 の仕事関数よりも小さい。電子ブロッキング層 1 2 のイオン化ポテンシャルは、光電変換層 1 3 のイオン化ポテンシャルよりも大きい。このような関係によれば、電子ブロッキング層 1 2 は、電子の通過を阻止し、正孔の通過を許容する。

[0050] 電子ブロッキング層 1 2 の電子親和力及びイオン化ポテンシャルは、それぞれ、電子ブロッキング層 1 2 を構成する主要な材料の電子親和力及びイオン化ポテンシャルを意味する。光電変換層 1 3 がドナー／アクセプタの混合

膜の場合、光電変換層 1 3 の電子親和力及びイオン化ポテンシャルは、それぞれ、アクセプタの電子親和力及びドナーのイオン化ポテンシャルを意味する。

[0051] 光電変換層 1 3 は、光の照射を受けて内部に電子-正孔対を生成する。生成した電子-正孔対は光電変換層 1 3 に加えられた電界によって電子と正孔に分離され、それぞれ電界に従って第 1 電極 1 1 側又は第 2 電極 1 4 側に移動する。

[0052] 光電変換層 1 3 は、公知の光電変換材料によって構成されうる。光電変換材料は、有機材料であってもよく、無機材料であってもよい。無機光電変換材料としては、水素化アモルファスシリコン、化合物半導体材料、金属酸化物半導体材料などが挙げられる。化合物半導体材料としては、CdSe が挙げられる。金属酸化物半導体材料としては、ZnO が挙げられる。

[0053] 光電変換材料は、典型的には、有機材料でありうる。光電変換材料として有機材料を使用する場合、所望の光電変換特性が得られるように、光電変換材料の分子設計を比較的自由に行える。光電変換材料が有機材料である場合、光電変換材料を含む溶液を用いた塗布プロセスによって平坦化性に優れた光電変換層 1 3 を容易に形成することができる。特に、本実施形態によれば、電子ブロッキング層 1 2 が無機材料で構成されており、電子ブロッキング層 1 2 が溶媒に殆ど溶解しないので、光電変換材料を含む溶液を電子ブロッキング層 1 2 の上に直接塗布して光電変換層 1 3 を形成することが可能である。

[0054] 光電変換材料として有機半導体材料を用いる場合、光電変換層 1 3 は、ドナー材料とアクセプタ材料との積層膜で構成されていてもよく、これらの材料の混合膜で構成されていてもよい。ドナー材料とアクセプタ材料との積層膜の構造は、ヘテロ接合型と呼ばれる。ドナー材料とアクセプタ材料との混合膜の構造は、バルクヘテロ接合型と呼ばれる。

[0055] 有機化合物の p 型半導体は、ドナー性有機半導体であり、主に、正孔輸送性有機化合物に代表され、電子を供与しやすい性質がある有機化合物をいう

。詳しくは、2つの有機材料を接触させて用いたときにイオン化ポテンシャルの小さい方の有機化合物をいう。したがって、ドナー性有機半導体は、電子供与性のある有機化合物であればいずれの有機化合物も使用可能である。例えば、トリアリールアミン化合物、ベンジジン化合物、ピラゾリン化合物、スチリルアミン化合物、ヒドラゾン化合物、トリフェニルメタン化合物、カルバゾール化合物、ポリシラン化合物、チオフェン化合物、フタロシアニン化合物、シアニン化合物、メロシアニン化合物、オキソノール化合物、ポリアミン化合物、インドール化合物、ピロール化合物、ピラゾール化合物、ポリアリレン化合物、縮合芳香族炭素環化合物（ナフタレン誘導体、アントラセン誘導体、フェナントレン誘導体、テトラセン誘導体、ピレン誘導体、ペリレン誘導体、フルオランテン誘導体）、含窒素ヘテロ環化合物を配位子として有する金属錯体などを用いることができる。これらに限らず、上記したように、アクセプタ性有機半導体として用いた有機化合物よりもイオン化ポテンシャルの小さい有機化合物であればドナー性有機半導体として用いてもよい。

[0056] 有機化合物のn型半導体は、アクセプタ性有機半導体であり、主に電子輸送性有機化合物に代表され、電子を受容しやすい性質がある有機化合物をいう。詳しくは、2つの有機化合物を接触させて用いたときに電子親和力の大きい方の有機化合物をいう。したがって、アクセプタ性有機化合物は、電子受容性のある有機化合物であればいずれの有機化合物も使用可能である。例えば、フラーレン、フラーレン誘導体、縮合芳香族炭素環化合物（ナフタレン誘導体、アントラセン誘導体、フェナントレン誘導体、テトラセン誘導体、ピレン誘導体、ペリレン誘導体、フルオランテン誘導体）、窒素原子、酸素原子、硫黄原子を含有する5ないし7員のヘテロ環化合物（例えばピリジン、ピラジン、ピリミジン、ピリダジン、トリアジン、キノリン、キノキサリン、キナゾリン、フタラジン、シンノリン、イソキノリン、プテリジン、アクリジン、フェナジン、フェナントロリン、テトラゾール、ピラゾール、イミダゾール、チアゾール、オキサゾール、インダゾール、ベンズイミダゾ

ール、ベンゾトリアゾール、ベンゾオキサゾール、ベンゾチアゾール、カルバゾール、プリン、トリアゾロピリダジン、トリアゾロピリミジン、テトラザインデン、オキサジアゾール、イミダゾピリジン、ピロリジン、ピロロピリジン、チアジアゾロピリジン、ジベンズアゼピン、トリベンズアゼピン等)、ポリアリレン化合物、フルオレン化合物、シクロペンタジエン化合物、シリル化合物、含窒素ヘテロ環化合物を配位子として有する金属錯体などを用いることができる。これらに限らず、上記したように、ドナー性有機化合物として用いた有機化合物よりも電子親和力の大きい有機化合物であればアクセプタ性有機半導体として用いてよい。

[0057] 光電変換層13は、近赤外光を吸収して光電変換するように構成されていてもよい。この場合、撮像素子10Aは、近赤外光を検出するセンサに使用されうる。光電変換層13の吸収ピーク波長は、近赤外光の波長領域にあってもよい。光電変換層13の吸収ピーク波長は、例えば840nm以上であり、940nm以上であってもよく、1400nm以上であってもよい。840nm、940nm及び1400nmの波長は、太陽光の欠落波長であり、これらの波長に吸収ピーク波長を有する光電変換層を備えた撮像素子は太陽光の影響を受けにくい。そのような撮像素子を使用すれば、近赤外光の照射下において、昼夜を問わず太陽光の影響を受けにくく、安定した撮像が可能になる。

[0058] 光電変換層13の吸収スペクトルは、市販の分光光度計を用いて測定することができる。測定の波長範囲は、例えば、400nmから1200nmである。吸収のピークが複数存在するとき、最も大きい吸収係数を示すピークの波長を「吸収ピーク波長」とみなす。

[0059] 近赤外光の波長領域の光を主に吸収する有機光電変換材料の分子量は、可視光の波長領域の光を主に吸収する有機光電変換材料の分子量よりも大きいという特徴がある。共役二重結合を持つ有機化合物が有機光電変換材料として多く用いられ、共役二重結合が大きくなればなるほどピーク波長が長波長化することが知られている。すなわち、近赤外光の波長領域の光を主に吸収

する有機光電変換材料の共役二重結合及び分子量は、可視光の波長領域の光を主に吸収する有機光電変換材料の共役二重結合及び分子量よりも大きい傾向にある。分子量の大きい有機光電変換材料の薄膜を真空蒸着法によって形成する場合、有機光電変換材料が熱分解しやすい。

[0060] 有機光電変換材料の薄膜を真空蒸着法によって形成できなかったとしても、本実施形態によれば、有機光電変換材料を有機溶媒に溶解させ、塗布法によって光電変換層 13 を形成することができる。

[0061] 本実施形態において、電子ブロッキング層 12 は、無機材料によって構成されているので、有機溶媒に溶解しにくい。つまり、本実施形態の撮像素子 10A の構成は、近赤外光の波長領域の光を吸収する有機光電変換材料によって光電変換層 13 が構成されている場合に特に有利である。

[0062] 次に、撮像素子 10A の製造方法を説明する。図 3 は、撮像素子 10A の製造工程を示している。

[0063] ステップ S1 において、第 1 電極 11 を形成する。第 1 電極 11 は、スパッタリング法などの気相成膜法によって形成されてもよく、めっき法などの湿式法によって形成されてもよい。第 1 電極 11 は、後述する基板 15 (図 1B) 又は半導体基板の上に形成されてもよい。

[0064] 次に、ステップ S2 において、第 1 電極 11 の上に電子ブロッキング層 12 を形成する。電子ブロッキング層 12 の形成方法は特に限定されない。電子ブロッキング層 12 は、例えば、湿式法によって形成することができる。湿式法としては、金属有機化合物分解法 (MOD 法: Metal-Organic-Deposition) が挙げられる。具体的には、金属有機化合物を含む溶液である MOD コート剤を第 1 電極 11 の上に塗布して塗布膜を形成する。塗布膜を乾燥させ、適切な温度で焼成することによって、高い生産性にて、クロムの酸化物及び炭素を含む電子ブロッキング層を形成することができる。塗布膜の焼成条件は、例えば、300℃から600℃の範囲の温度、及び、5分から1時間である。

[0065] 電子ブロッキング層 12 の他の形成方法として、気相成膜法が挙げられる

。気相成膜法によれば膜の結晶性及び炭素濃度を制御しやすいので、電子ブロッキング層12の形成方法として適している。気相成膜法としては、原子層堆積法（ALD法：Atomic Layer Deposition）、化学蒸着法（CVD法：chemical vapor deposition）が挙げられる。ALD法及びCVD法は、炭素濃度をより正確に制御しやすいので有利である。ALD法又はCVD法によって電子ブロッキング層12を形成するとき、原料、温度などの条件を変更することによって、電子ブロッキング層12における炭素濃度を調節できる。

- [0066] ALD法又はCVD法によって電子ブロッキング層12を形成する場合、Crを含む金属有機化合物が原料ガスとして使用される。
- [0067] 本実施形態によれば、光電変換層13を形成する前に電子ブロッキング層12を形成するので、光電変換層13を構成する有機材料の耐熱性に制限されることなく、様々な手法及び材料を用いて電子ブロッキング層12を形成することができる。
- [0068] 次に、ステップS3において、電子ブロッキング層12の上に光電変換層13を形成する。ステップS31において、光電変換層13を構成するべき光電変換材料を含む有機溶液を予め調製する。この有機溶液を電子ブロッキング層12に塗布することによって塗布膜を形成し、塗布膜を乾燥させることによって光電変換層13を形成する。有機溶液の溶媒は、光電変換材料を十分に溶解させることができる溶媒であれば特に限定されない。
- [0069] 本実施形態によれば、電子ブロッキング層12が無機材料によって構成されている。そのため、光電変換材料を含む有機溶液を電子ブロッキング層12に直接塗布しても電子ブロッキング層12がダメージを殆ど受けない。有機溶液の塗布及び乾燥によって光電変換層13を容易に形成できる。
- [0070] ステップS4において、光電変換層13の上に第2電極14を形成する。第2電極14は、スパッタリング法などの気相成膜法によって形成されてもよく、めっき法などの湿式法によって形成されてもよい。
- [0071] 以上の各工程を実施することによって、撮像素子10Aが得られる。

[0072] (変形例)

図1B及び図1Cは、それぞれ、変形例に係る撮像素子10B及び10Cの断面を示している。撮像素子10B及び10Cは、撮像素子10Aの構成に加え、基板15をさらに備えている。

[0073] 撮像素子10Bにおいて、基板15の上に第1電極11が設けられている。基板15の上に第1電極11、電子ブロッキング層12、光電変換層13及び第2電極14がこの順番で積層されている。

[0074] 撮像素子10Cにおいて、基板15の上に第2電極14が設けられている。基板15の上に第2電極14、光電変換層13、電子ブロッキング層12及び第1電極11がこの順番で積層されている。

[0075] 基板15は、第1電極11、電子ブロッキング層12、光電変換層13及び第2電極14を含む構造体を支持又は保護する役割を担う。基板15の材料は特に限定されない。基板15の材料として、ガラス、石英、半導体、金属、セラミック、プラスチックなどが挙げられる。基板15は、可視光及び／又は近赤外光に対する透光性を有していてもよい。

[0076] 撮像素子10A、10B及び10Cにおいて、光電変換層13と第2電極14との間に正孔ブロッキング層が設けられていてもよい。正孔ブロッキング層は、第2電極14から光電変換層13への正孔の流れ込みを阻止する。

[0077] 正孔ブロッキング層の材料は、有機物であってもよく、無機物であってもよく、有機-金属化合物であってもよい。有機物としては、銅フタロシアニン、PTCDA(3,4,9,10-ペリレンテトラカルボン酸二無水物)、アセチルアセトネート錯体、BCP、Alqなどが挙げられる。無機物としては、MgAg、MgOなどが挙げられる。光電変換層13における光の吸収が妨げられないように、正孔ブロッキング層は、高い透過率を有していてもよい。正孔ブロッキング層は薄くてもよい。正孔ブロッキング層の厚さは、例えば、2nm以上50nm以下の範囲にある。正孔ブロッキング層の材料として、上述のn型半導体又は電子輸送性有機化合物を用いることもできる。

[0078] [撮像装置]

図4は、本開示の一実施形態に係る撮像装置100の回路の一例を示している。図5は、本開示の一実施形態に係る撮像装置100における単位画素24の概略断面図である。

[0079] 本実施形態に係る撮像装置100は、半導体基板40及び単位画素24を備えている。単位画素24は、半導体基板40に設けられた電荷検出回路35、半導体基板40上に設けられた光電変換部10、及び、電荷検出回路35と光電変換部10とに電氣的に接続された電荷蓄積ノード34を有する。

[0080] 図4に示すように、撮像装置100は、複数の単位画素24と周辺回路とを備えている。撮像装置100は、1チップの集積回路で実現される有機イメージセンサであり、2次元に配列された複数の単位画素24を含む画素アレイを有する。

[0081] 複数の単位画素24は、半導体基板40上に2次元、すなわち行方向及び列方向に配列されて、画素領域である感光領域を形成している。図4は、単位画素24が2行2列のマトリクス状に配列された例を示している。図4では、図示の便宜上、単位画素24の感度を個別に設定するための回路（例えば、画素電極制御回路）の図示を省略している。撮像装置100は、ラインセンサであってもよい。その場合、複数の単位画素24は、1次元に配列されていてもよい。本明細書において、行方向及び列方向とは、行及び列がそれぞれ延びる方向をいう。つまり、垂直方向が列方向であり、水平方向が行方向である。

[0082] 各単位画素24は、光電変換部10と電荷検出回路35とに電氣的に接続された電荷蓄積ノード34を含む。電荷検出回路35は、増幅トランジスタ21と、リセットトランジスタ22と、アドレストランジスタ23とを含む。

[0083] 光電変換部10は、画素電極として設けられた第1電極11、電子ブロッキング層12、光電変換層13、及び、対向電極として設けられた第2電極14を有する。第2電極14には、対向電極信号線26を介して所定の電圧が印加される。

- [0084] 第1電極11は、増幅トランジスタ21のゲート電極21Gに接続されている。第1電極11によって集められた信号電荷は、第1電極11と増幅トランジスタ21のゲート電極21Gとの間に位置する電荷蓄積ノード34に蓄積される。本実施形態では、信号電荷は正孔であるが、信号電荷は電子であってもよい。
- [0085] 電荷蓄積ノード34に蓄積された信号電荷は、信号電荷の量に応じた電圧として増幅トランジスタ21のゲート電極21Gに印加される。増幅トランジスタ21は、この電圧を増幅し、信号電圧として、アドレストランジスタ23によって、選択的に読み出される。リセットトランジスタ22は、そのソース電極又はドレイン電極が第1電極11に接続されており、電荷蓄積ノード34に蓄積された信号電荷をリセットする。換言すると、リセットトランジスタ22は、増幅トランジスタ21のゲート電極21G及び第1電極11の電位をリセットする。
- [0086] 複数の単位画素24において上述した動作を選択的に行うために、撮像装置100は、電源配線31と、垂直信号線27と、アドレス信号線36と、リセット信号線37とを有する。これらの線が各単位画素24にそれぞれ接続されている。具体的には、電源配線31は、増幅トランジスタ21のソース電極又はドレイン電極に接続されている。垂直信号線27は、アドレストランジスタ23のソース電極又はドレイン電極に接続されている。アドレス信号線36はアドレストランジスタ23のゲート電極23Gに接続されている。リセット信号線37は、リセットトランジスタ22のゲート電極22Gに接続されている。
- [0087] 周辺回路は、垂直走査回路25と、水平信号読出し回路20と、複数のカラム信号処理回路29と、複数の負荷回路28と、複数の差動増幅器32とを含む。垂直走査回路25は行走査回路とも称される。水平信号読出し回路20は列走査回路とも称される。カラム信号処理回路29は行信号蓄積回路とも称される。差動増幅器32はフィードバックアンプとも称される。
- [0088] 垂直走査回路25は、アドレス信号線36及びリセット信号線37に接続

されており、各行に配置された複数の単位画素 24 を行単位で選択し、信号電圧の読出し及び第 1 電極 11 の電位のリセットを行う。ソースフォロア電源である電源配線 31 は、各単位画素 24 に所定の電源電圧を供給する。水平信号読出し回路 20 は、複数のカラム信号処理回路 29 に電氣的に接続されている。カラム信号処理回路 29 は、各列に対応した垂直信号線 27 を介して、各列に配置された単位画素 24 に電氣的に接続されている。負荷回路 28 は、各垂直信号線 27 に電氣的に接続されている。負荷回路 28 と増幅トランジスタ 21 とは、ソースフォロア回路を形成する。

[0089] 複数の差動増幅器 32 は、各列に対応して設けられている。差動増幅器 32 の負側の入力端子は、対応した垂直信号線 27 に接続されている。差動増幅器 32 の出力端子は、各列に対応したフィードバック線 33 を介して単位画素 24 に接続されている。

[0090] 垂直走査回路 25 は、アドレス信号線 36 によって、アドレストランジスタ 23 のオン及びオフを制御する行選択信号をアドレストランジスタ 23 のゲート電極 23G に印加する。これにより、読出し対象の行が走査され、選択される。選択された行の単位画素 24 から垂直信号線 27 に信号電圧が読み出される。垂直走査回路 25 は、リセット信号線 37 を介して、リセットトランジスタ 22 のオン及びオフを制御するリセット信号をリセットトランジスタ 22 のゲート電極 22G に印加する。これにより、リセット動作の対象となる単位画素 24 の行が選択される。垂直信号線 27 は、垂直走査回路 25 によって選択された単位画素 24 から読み出された信号電圧をカラム信号処理回路 29 へ伝達する。

[0091] カラム信号処理回路 29 は、相関二重サンプリングに代表される雑音抑圧信号処理及びアナログーデジタル変換（AD変換）などを行う。

[0092] 水平信号読出し回路 20 は、複数のカラム信号処理回路 29 から水平共通信号線（不図示）に信号を順次読み出す。

[0093] 差動増幅器 32 は、フィードバック線 33 を介してリセットトランジスタ 22 のドレイン電極に接続されている。したがって、差動増幅器 32 は、ア

ドレストランジスタ23とリセットトランジスタ22とが導通状態にあるときに、アドレストランジスタ23の出力値を負端子に受ける。増幅トランジスタ21のゲート電位が所定のフィードバック電圧となるように、差動増幅器32はフィードバック動作を行う。このとき、差動増幅器32の出力電圧値は、0V又は0V近傍の正電圧である。フィードバック電圧とは、差動増幅器32の出力電圧を意味する。

- [0094] 図5に示すように、単位画素24は、半導体基板40と、電荷検出回路35と、光電変換部10と、電荷蓄積ノード34とを含む。
- [0095] 半導体基板40は、感光領域が形成される側の表面に半導体層が設けられた絶縁性基板等であってもよく、例えば、p型シリコン基板である。半導体基板40は、不純物領域（ここではn型領域）21D、21S、22D、22S及び23Sと、単位画素24間の電氣的な分離のための素子分離領域41と、を有する。ここでは、素子分離領域41は、不純物領域21Dと不純物領域22Dとの間にも設けられている。これにより、電荷蓄積ノード34に蓄積された信号電荷のリークが抑制される。なお、素子分離領域41は、例えば、所定の注入条件の下でアクセプタのイオン注入を行うことによって形成される。
- [0096] 不純物領域21D、21S、22D、22S及び23Sは、典型的には、半導体基板40内に形成された拡散層である。図5に示すように、増幅トランジスタ21は、不純物領域21Sと、不純物領域21Dと、ゲート電極21Gと、を含む。不純物領域21S及び不純物領域21Dは、それぞれ、増幅トランジスタ21の例えばソース領域及びドレイン領域として機能する。不純物領域21S及び不純物領域21Dの間に、増幅トランジスタ21のチャンネル領域が形成される。
- [0097] 同様に、アドレストランジスタ23は、不純物領域23Sと、不純物領域21Sと、アドレス信号線36に接続されたゲート電極23Gと、を含む。この例では、増幅トランジスタ21及びアドレストランジスタ23は、不純物領域21Sを共有することによって互いに電氣的に接続されている。不純

物領域 2 3 S は、アドレストランジスタ 2 3 の例えばソース領域として機能する。不純物領域 2 3 S は、図 4 に示す垂直信号線 2 7 との接続を有する。

[0098] リセットトランジスタ 2 2 は、不純物領域 2 2 D、不純物領域 2 2 S と、リセット信号線 3 7 に接続されたゲート電極 2 2 G と、を含む。不純物領域 2 2 S は、リセットトランジスタ 2 2 の例えばソース領域として機能する。不純物領域 2 2 S は、図 4 に示すリセット信号線 3 7 との接続を有する。

[0099] 半導体基板 4 0 上には、増幅トランジスタ 2 1、アドレストランジスタ 2 3 及びリセットトランジスタ 2 2 を覆うように層間絶縁層 5 0 が積層されている。

[0100] 層間絶縁層 5 0 中には、配線層（図示せず）が配置されうる。配線層は、典型的には、銅などの金属から形成され、例えば、上述の垂直信号線 2 7 などの配線をその一部に含みうる。層間絶縁層 5 0 中の絶縁層の層数、及び、層間絶縁層 5 0 中に配置される配線層に含まれる層数は、任意に設定可能である。

[0101] 層間絶縁層 5 0 中には、リセットトランジスタ 2 2 の不純物領域 2 2 D と接続されたコンタクトプラグ 5 4、増幅トランジスタ 2 1 のゲート電極 2 1 G と接続されたコンタクトプラグ 5 3、第 1 電極 1 1 と接続されたコンタクトプラグ 5 1、及びコンタクトプラグ 5 1 とコンタクトプラグ 5 4 とコンタクトプラグ 5 3 とを接続する配線 5 2 が配置されている。これにより、リセットトランジスタ 2 2 の不純物領域 2 2 D が増幅トランジスタ 2 1 のゲート電極 2 1 G と電氣的に接続されている。

[0102] 電荷検出回路 3 5 は、第 1 電極 1 1 によって捕捉された信号電荷を検出し、信号電圧を出力する。電荷検出回路 3 5 は、増幅トランジスタ 2 1 と、リセットトランジスタ 2 2 と、アドレストランジスタ 2 3 とを含み、半導体基板 4 0 に形成されている。

[0103] 増幅トランジスタ 2 1 は、半導体基板 4 0 内に形成されている。増幅トランジスタ 2 1 は、ドレイン電極として機能する不純物領域 2 1 D と、ゲート電極として機能する不純物領域 2 1 S と、半導体基板 4 0 上に形成されたゲ

ート絶縁層 21 X と、ゲート絶縁層 21 X 上に形成されたゲート電極 21 G と、を含む。

[0104] リセットトランジスタ 22 は、半導体基板 40 内に形成されている。リセットトランジスタ 22 は、ドレイン電極として機能する不純物領域 22 D と、ゲート電極として機能する不純物領域 22 S と、半導体基板 40 上に形成されたゲート絶縁層 22 X と、ゲート絶縁層 22 X 上に形成されたゲート電極 22 G と、を含む。

[0105] アドレストランジスタ 23 は、半導体基板 40 内に形成されている。アドレストランジスタ 23 は、ドレイン電極として機能する不純物領域 21 S と、ゲート電極として機能する不純物領域 23 S と、半導体基板 40 上に形成されたゲート絶縁層 23 X と、ゲート絶縁層 23 X 上に形成されたゲート電極 23 G と、を含む。不純物領域 21 S は、増幅トランジスタ 21 とアドレストランジスタ 23 とに共用されており、これにより、増幅トランジスタ 21 とアドレストランジスタ 23 とが直列に接続される。

[0106] 層間絶縁層 50 上には、光電変換部 10 が配置されている。換言すれば、本実施形態では、画素アレイを構成する複数の単位画素 24 が、半導体基板 40 上に形成されている。半導体基板 40 上に 2 次元に配列された複数の単位画素 24 は、感光領域を形成する。隣接する 2 つの単位画素 24 間の距離（画素ピッチ）は、例えば 2 μ m 程度であってもよい。

[0107] 光電変換部 10 は、図 1 A を参照して説明した撮像素子 10 A を含む。撮像素子 10 A によれば、暗時の漏れ電流を減らすことができるので、画質の改善、特に、光量が少ないときの画質の改善を期待できる。撮像装置 100 のダイナミックレンジを拡大できる可能性もある。

[0108] 電荷蓄積ノード 34 は、撮像素子 10 A の第 1 電極 11 に電氣的に接続された電荷蓄積領域を構成している。第 1 電極 11 に代えて、第 2 電極 14 が電荷蓄積ノード 34 に接続されることもある。

[0109] 光電変換部 10 の上方には、カラーフィルタ 60 が設けられている。カラーフィルタ 60 の上方にマイクロレンズ 61 が設けられている。カラーフィ

ルタ60は、例えば、パターニングによるオンチップカラーフィルタとして形成され、染料又は顔料が分散された感光性樹脂等が用いられる。マイクロレンズ61は、例えば、オンチップマイクロレンズとして設けられ、紫外線感光材等が用いられる。

[0110] 撮像装置100は、一般的な半導体製造プロセスを用いて製造することができる。特に、半導体基板40としてシリコン基板を用いる場合には、種々のシリコン半導体プロセスを利用することによって製造することができる。

[0111] 以上から、本実施形態によれば、近赤外光の波長領域に高い光吸収特性を有し、かつ高い光電変換効率を発現することが可能な撮像素子及び撮像装置を得ることができる。

実施例

[0112] (実施例)

厚さ0.7mmのガラス基板の上に第1電極としてのITO電極を形成した。ITO電極の厚さは150nmであった。

[0113] 次に、ITO電極の上に電子ブロッキング層としてのクロム酸化物薄膜を以下の方法によって形成した。具体的には、MODコート剤（高純度化学研究所製、品番Cr-005）をITO電極に滴下し、基板を3000rpmの回転数で30秒間回転させた。これにより、ITO電極の上にMODコート剤の薄膜を形成した。MODコート剤の薄膜を120℃の大気中で10分間加熱した後、さらに、400℃の窒素雰囲気中で30分間焼成した。これにより、ITO電極の上に電子ブロッキング層としてのクロム酸化物薄膜を形成した。クロム酸化物薄膜の厚さは15nmであった。

[0114] 次に、光電変換層として、 $\text{Sn}(\text{OSiHex}_3)_2\text{Nc}$ と C_{60} との混合膜を形成した。具体的には、真空蒸着法によって、 $\text{Sn}(\text{OSiHex}_3)_2\text{Nc}$ と C_{60} とが1:9の体積比で混合膜に含まれるように、真空蒸着法によって混合膜を形成した。混合膜の厚さは400nmであった。

[0115] 真空蒸着法によって、第2電極としてのAl薄膜を光電変換層の上に形成した。Al薄膜の厚さは厚さ80nmであった。以上の工程を経て、サンプル

ル1の撮像素子を作製した。

[0116] 第1電極に代えて、第2電極が透光性を有する電極であってもよい。第1電極及び第2電極の両方が透光性を有する電極であってもよい。

[0117] (参照例)

実施例と同じ方法によって、Siウエハ上に厚さ15nmのクロム酸化物薄膜を形成した。これにより、クロム酸化物薄膜の分析用のサンプルを得た。

[0118] (比較例)

電子ブロッキング層を形成しなかったことを除き、実施例と同じ方法で比較例の撮像素子を作製した。

[0119] [暗時における漏れ電流特性]

実施例及び比較例の撮像素子の漏れ電流を以下の方法で測定した。撮像素子を光から遮断した環境下に置き、第1電極及び第2電極のそれぞれに半導体パラメータアナライザ(Keysight社製、B1500A)の測定端子を接続した。第1電極に0Vの電圧を印加した。第2電極への印加電圧を10Vから20Vまで掃引させて電流値を測定した。結果を図6に示す。

[0120] 図6は、第2電極への印加電圧と検出された電流値との関係を示している。10V印加時の比較例の電流値は $2.8 \times 10^{-7} \text{mA} / \text{cm}^2$ であった。10V印加時の実施例の電流値は $1.2 \times 10^{-7} \text{mA} / \text{cm}^2$ であった。10V印加時において、実施例の電流値は、比較例の電流値を大幅に下回った。印加電圧を20Vまで増加させたとき、比較例の電流値と実施例の電流値との差は更に拡大した。

[0121] 電子ブロッキング層は、光電変換層に含まれた光電変換材料よりも小さい電子親和力を有することによってエネルギー障壁を形成し、第1電極から光電変換層への電子の注入を抑制する。光電変換層を構成するp型半導体である $\text{Sn}(\text{OSiHex}_3)_2\text{Nc}$ の電子親和力は 4.0eV であった。電子ブロッキング層を構成するクロム酸化物の電子親和力は 2.4eV であった。電子ブロッキング層の電子親和力と光電変換層の電子親和力との間に 1.6eV

Vのエネルギー障壁が形成されたため、電子ブロッキング層によって第1電極から光電変換層への電子の注入が抑制され、漏れ電流が低減されたと考えられる。

[0122] 参照例のクロム酸化物薄膜の組成比をX線光電子分光法によって測定した。組成比は、Cr : O : C : N = 0.23 : 0.42 : 0.34 : 0.01であった。クロム酸化物薄膜には、十分な量の炭素が含まれていた。炭素が電子ブロッキング層の結晶化を阻害し、漏れ電流の原因となる結晶欠陥の生成を抑制したと推測される。

産業上の利用可能性

[0123] 本明細書に開示された技術は、撮像素子に有用であり、特に、近赤外光の波長領域において高い光吸収特性を有する光電変換層を備えた撮像素子に有用である。撮像素子は、撮像装置、光センサなどに応用されうる。

符号の説明

[0124] 10A, 10B, 10C 撮像素子

11 第1電極

12 電子ブロッキング層

13 光電変換層

14 第2電極

15 基板

24 単位画素

34 電荷蓄積ノード

35 電荷検出回路

100 撮像装置

請求の範囲

- [請求項1] 第1電極と、
第2電極と、
前記第1電極と前記第2電極との間に配置され、光を電荷に変換する光電変換層と、
クロムの酸化物及び炭素を含み、前記第1電極と前記光電変換層との間に配置され、前記第1電極から前記光電変換層への電子の移動を抑制する電子ブロッキング層と、
を備えた、
撮像素子。
- [請求項2] 前記光電変換層が光電変換材料を含み、
前記光電変換材料が有機材料である、
請求項1に記載の撮像素子。
- [請求項3] 前記光電変換層は、波長が780nmから2000nmの近赤外光を吸収して前記電荷を生成する、
請求項1又は2に記載の撮像素子。
- [請求項4] 前記光電変換層の吸収ピーク波長が、780nmから2000nmの波長領域にある、
請求項1から3のいずれか1項に記載の撮像素子。
- [請求項5] 前記第2電極から前記光電変換層に向けて光が入射するように、前記第2電極、前記光電変換層、前記電子ブロッキング層及び前記第1電極がこの順番で並んでいる、
請求項1から4のいずれか1項に記載の撮像素子。
- [請求項6] 撮像素子の製造方法であって、
前記撮像素子は、第1電極と、第2電極と、前記第1電極と前記第2電極との間に配置された光電変換層と、前記第1電極と前記光電変換層との間に配置された電子ブロッキング層と、を備え、
前記電子ブロッキング層は、クロムの酸化物及び炭素を含み、

前記製造方法は、
前記電子ブロッキング層を形成することと、
光電変換材料を含む有機溶液を調製することと、
前記電子ブロッキング層に前記有機溶液を塗布することによって前記光電変換層を形成することと、
を含む、
撮像素子の製造方法。

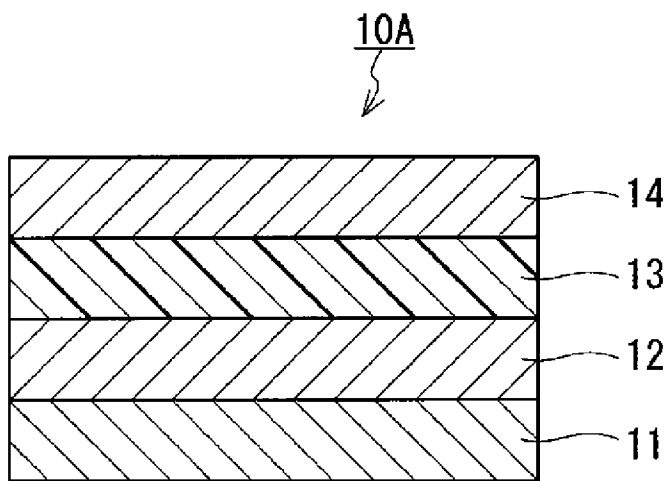
[請求項7] 前記電子ブロッキング層を金属有機化合物分解法によって形成する

、
請求項6に記載の撮像素子の製造方法。

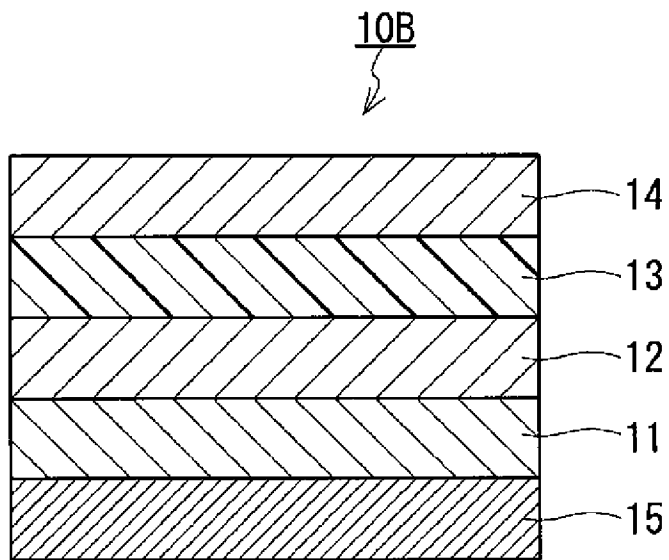
[請求項8] 請求項1から5のいずれか1項に記載の撮像素子と、
前記第1電極又は前記第2電極に電氣的に接続された電荷蓄積領域と、

前記電荷蓄積領域に電氣的に接続された電荷検出回路と、
を備えた、
撮像装置。

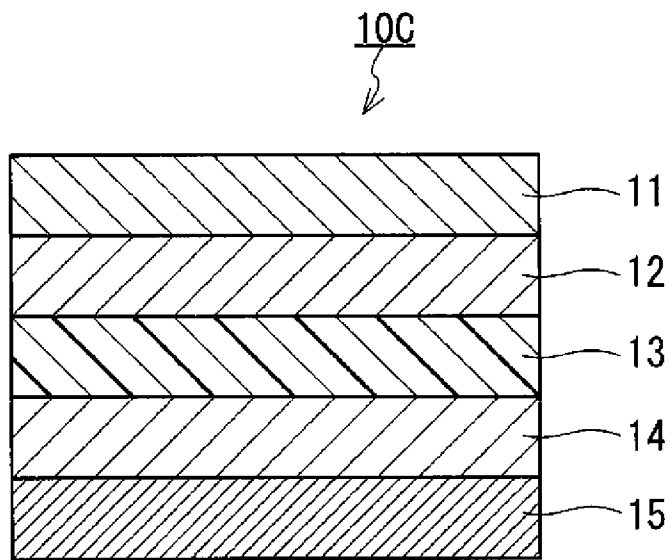
[図1A]



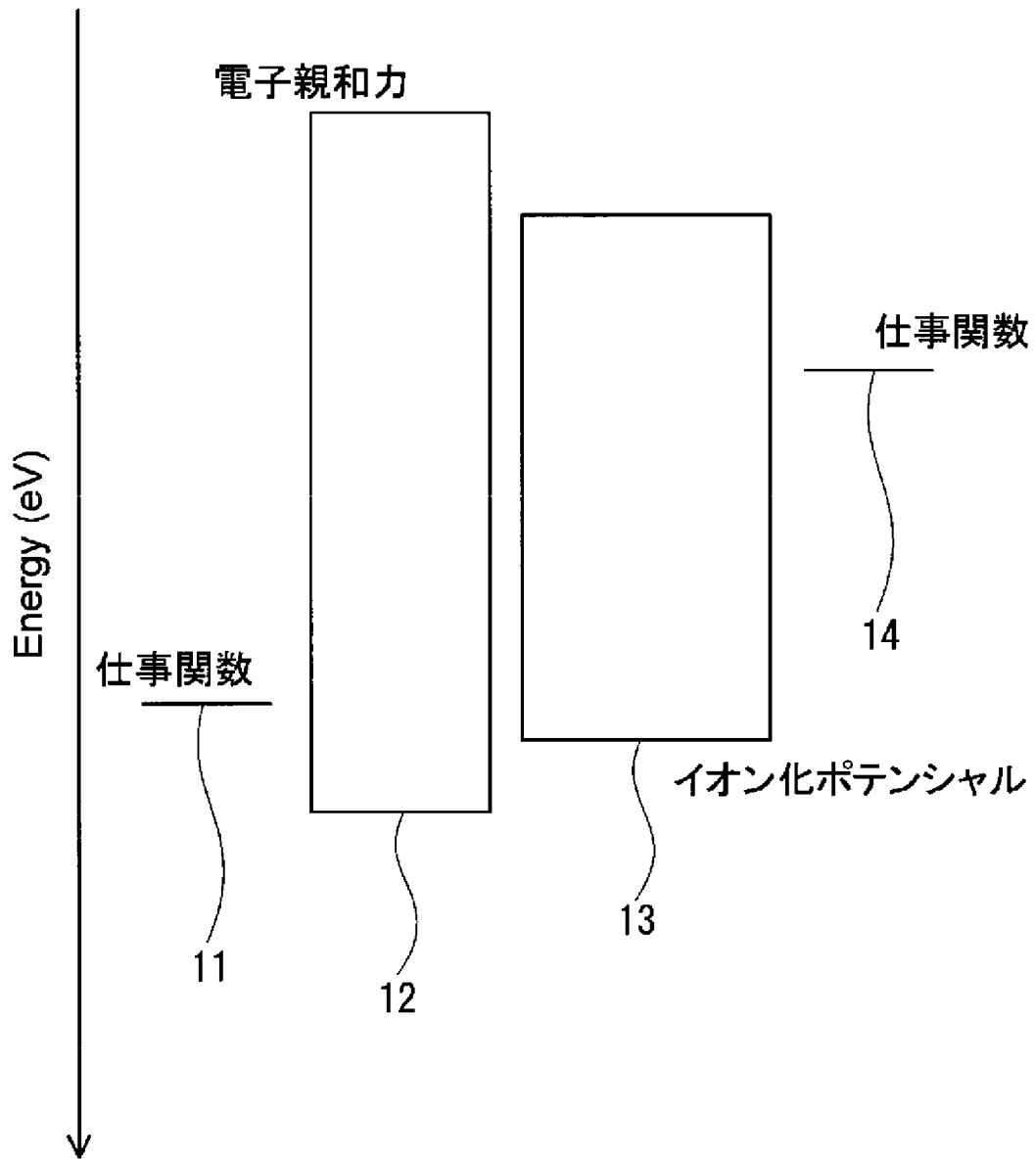
[図1B]



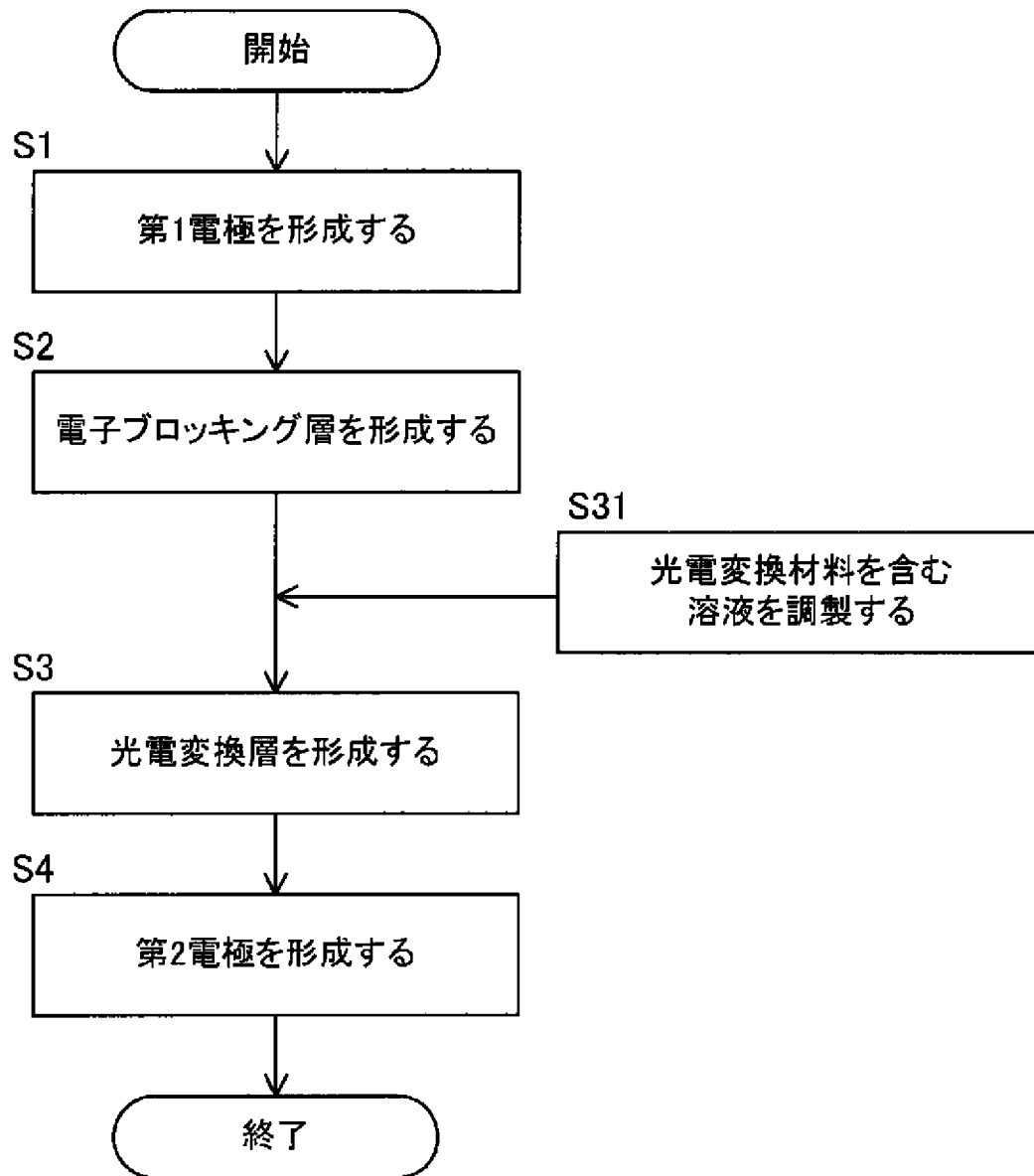
[図1C]



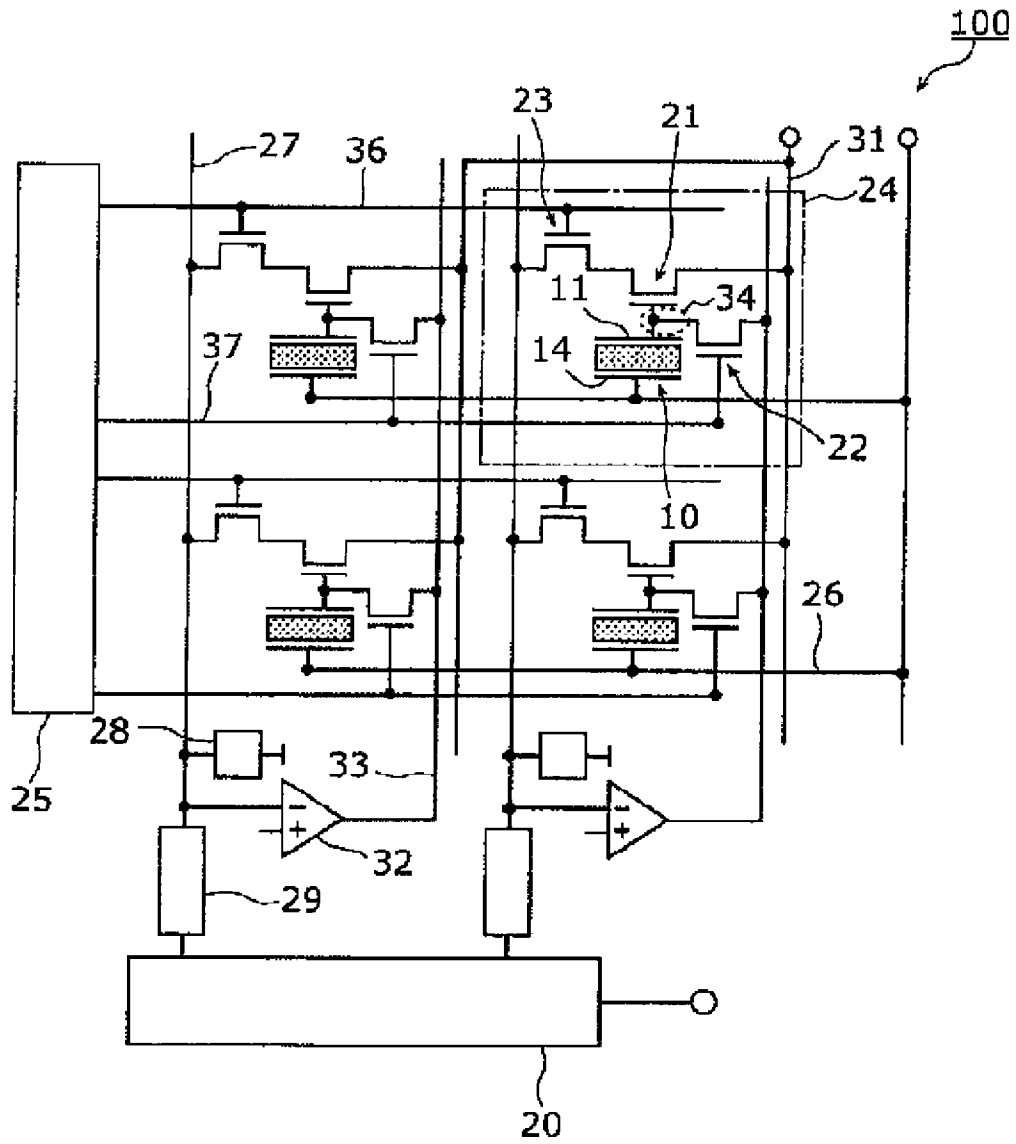
[図2]



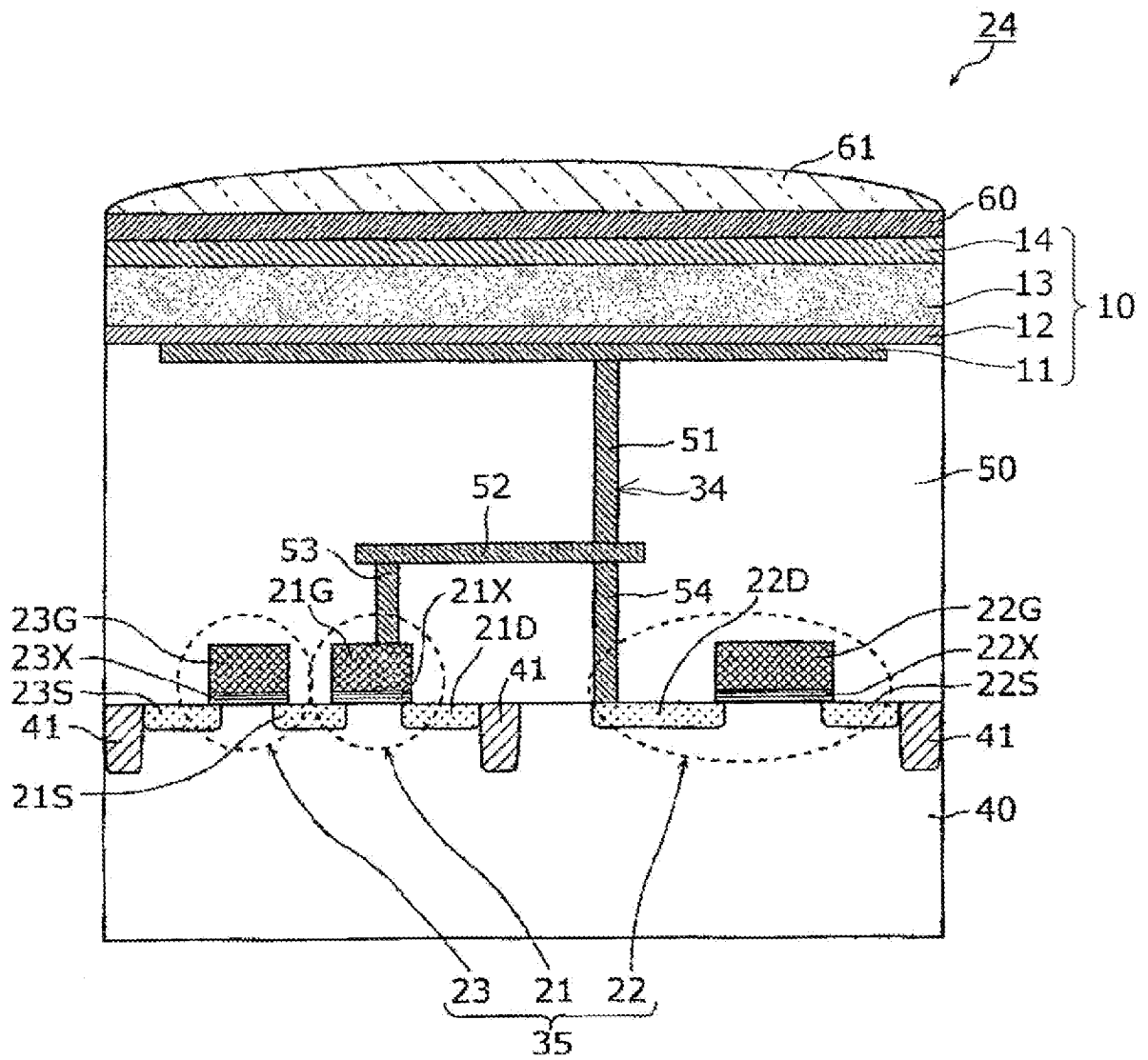
[図3]



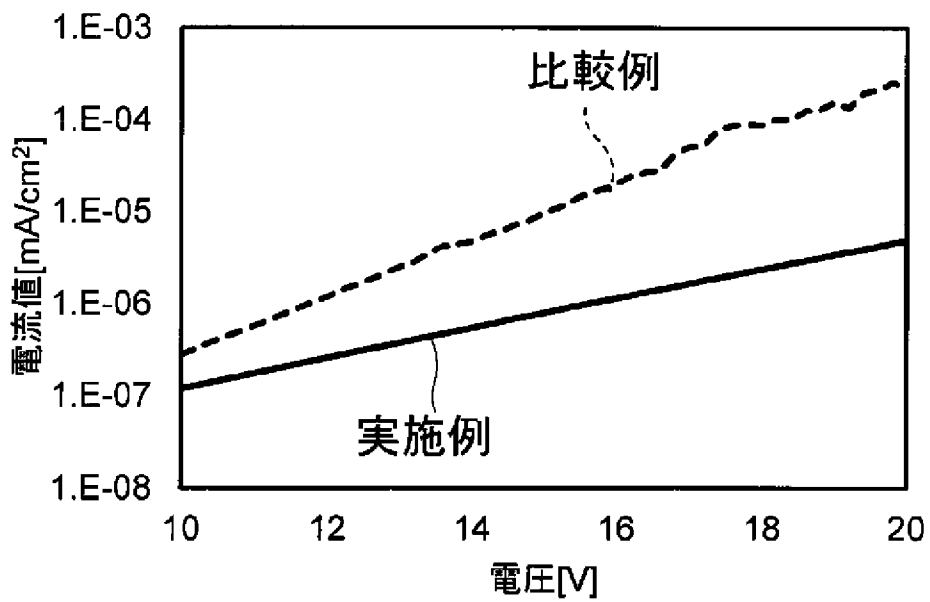
[図4]



[図5]



[図6]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/004774

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H01L27/146 (2006.01) i, H01L27/30 (2006.01) i, H01L51/42 (2006.01) i, H04N5/33 (2006.01) i, H04N5/369 (2011.01) i
 FI: H01L27/146 E, H01L27/30, H01L31/08 T, H04N5/33, H04N5/369
 According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H01L27/146, H01L27/30, H01L51/42, H04N5/33, H04N5/369

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2020
 Registered utility model specifications of Japan 1996-2020
 Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2011-222949 A (FUJIFILM CORP.) 04 November 2011, paragraphs [0016]-[0023], [0066]-[0081], fig. 1, 2	1-2, 5, 8 3-4, 6-7
Y	JP 2010-003901 A (FUJIFILM CORP.) 07 January 2010, paragraphs [0081], [0091], fig. 6	3-4
Y	JP 2010-114181 A (KONICA MINOLTA HOLDINGS, INC.) 20 May 2010, paragraphs [0021]-[0048], fig. 3	6-7
Y	JP 2003-163360 A (SEIKO EPSON CORP.) 06 June 2003, paragraphs [0113], [0127], fig. 1	7

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
08.04.2020

Date of mailing of the international search report
21.04.2020

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2020/004774

Patent Documents referred to in the Report	Publication Date	Patent Family	Publication Date
JP 2011-222949 A	04.11.2011	US 2013/0015435 A1 paragraphs [0021]- [0029], [0103]-[0120], fig. 1, 2 WO 2011/118578 A1 TW 201212215 A1 KR 10-2013-0038204 A	
JP 2010-003901 A	07.01.2010	US 2009/0315136 A1 paragraphs [0104], [0114], fig. 6 (Family: none)	
JP 2010-114181 A	20.05.2010		
JP 2003-163360 A	06.06.2003	US 2002/0108649 A1 paragraphs [0124], [0138]-[0140], fig. 1 EP 1213775 A2 AU 9714701 A1 TW 516242 B KR 10-2002-0045545 A CN 1363959 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 27/146(2006.01)i; H01L 27/30(2006.01)i; H01L 51/42(2006.01)i; H04N 5/33(2006.01)i; H04N 5/369(2011.01)i FI: H01L27/146 E; H01L27/30; H01L31/08 T; H04N5/33; H04N5/369		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L27/146; H01L27/30; H01L51/42; H04N5/33; H04N5/369 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2020年 日本国実用新案登録公報 1996 - 2020年 日本国登録実用新案公報 1994 - 2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2011-222949 A（富士フィルム株式会社）04.11.2011（2011-11-04） 段落 [0016] - [0023] , [0066] - [0081] , [図1] - [図2]	1-2, 5, 8
Y		3-4, 6-7
Y	JP 2010-003901 A（富士フィルム株式会社）07.01.2010（2010-01-07） 段落 [0081] , [0091] , [図6]	3-4
Y	JP 2010-114181 A（コニカミノルタホールディングス株式会社）20.05.2010（2010-05-20） 段落 [0021] - [0048] , [図3]	6-7
Y	JP 2003-163360 A（セイコーエプソン株式会社）06.06.2003（2003-06-06） 段落 [0113] , [0127] , [図1]	7
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献	
国際調査を完了した日 08.04.2020	国際調査報告の発送日 21.04.2020	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 田邊 顕人 5F 5894 電話番号 03-3581-1101 内線 3514	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2020/004774

引用文献			公表日	パテントファミリー文献	公表日
JP	2011-222949	A	04.11.2011	US 2013/0015435 A1 段落 [0021] - [0029] , [0103] - [0120] , 図1-2 WO 2011/118578 A1 TW 201212215 A1 KR 10-2013-0038204 A	
JP	2010-003901	A	07.01.2010	US 2009/0315136 A1 段落 [0104] , [0114] , 図6	
JP	2010-114181	A	20.05.2010	(ファミリーなし)	
JP	2003-163360	A	06.06.2003	US 2002/0108649 A1 段落 [0124] , [0138] - [0140] , 図1 EP 1213775 A2 AU 9714701 A1 TW 516242 B KR 10-2002-0045545 A CN 1363959 A	