

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

C23C 16/34

H01L 21/285 C23C 16/16

[12] 发明专利申请公开说明书

[21] 申请号 00806872.0

[43] 公开日 2002 年 6 月 19 日

[11] 公开号 CN 1354807A

[22] 申请日 2000.4.25 [21] 申请号 00806872.0

[30] 优先权

[32] 1999.4.27 [33] US [31] 09/300,632

[86] 国际申请 PCT/US00/11110 2000.4.25

[87] 国际公布 WO00/65122 英 2000.11.2

[85] 进入国家阶段日期 2001.10.29

[71] 申请人 东京电子株式会社

地址 日本东京

[72] 发明人 约翰·J·豪塔拉

约翰内斯·F·M·韦斯滕多普

[74] 专利代理机构 永新专利商标代理有限公司

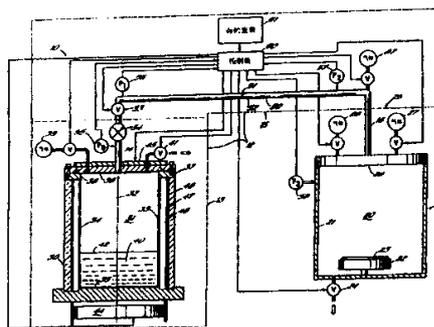
代理人 过晓东

权利要求书 4 页 说明书 17 页 附图页数 6 页

[54] 发明名称 自钽卤化物前体获得整体式的钽和钽氮化物膜的化学气相沉积方法

[57] 摘要

描述了一种从无机五卤化钽 (TaX_5) 前体和氮气中沉积形成高质量的保形钽/钽氮化物 (Ta/TaN_x) 双层膜的化学气相沉积 (CVD) 法。该无机钽卤化物前体是五氟化钽 (TaF_5), 五氯化钽 ($TaCl_5$) 和五溴化钽 ($TaBr_5$)。 TaX_5 蒸气被输送到一个加热的反应室 (11) 中。该蒸气与一种工艺气体混合沉积形成钽膜, 并且与一种含氮的工艺气体混合沉积形成 TaN_x 膜到被加热到 $300^\circ C - 500^\circ C$ 的基片 (23) 上。所沉积的 Ta/TaN_x 双层膜对含铜膜、尤其是在小的纵横特性的集成电路非常有用。这些膜的高保形性优于由物理气相沉积法 (PVD) 沉积形成的膜。



知识产权出版社出版

ISSN 1008-4274

权利要求书

- 1.一种在基片上沉积形成钽 (Ta) / 钽氮化物 (Ta_{Nx}) 膜的方法, 包括, 通过加热钽卤化物前体至足以使该前体气化的温度而向含有所述的基片的反应室提供钽卤化物前体的蒸气, 然后, 将所述的蒸气与工艺气体混合以沉积形成所述的 Ta 膜, 然后将所述的蒸气与含氮的工艺气体混合以沉积形成所述的 Ta_{Nx} 膜。
- 2.如权利要求 1 所述的方法, 其中所述的钽卤化物前体选自由钽氟化物、钽氯化物和钽溴化物组成的一组。
- 3.如权利要求 1 所述的方法, 其中所述的蒸气的提供包括产生压力至少为约 3 托的蒸气。
- 4.如权利要求 4 所述的方法, 其中所述的前体是五氟化钽, 所述的温度为大约 95°C。
- 5.如权利要求 4 所述的方法, 其中所述的前体是五氯化钽, 所述的温度为大约 145°C。
- 6.如权利要求 4 所述的方法, 其中所述的前体是五溴化钽, 所述的温度为大约 205°C。
- 7.如权利要求 1 所述的方法, 其中将所述的前体加热至足以使所述的钽卤化物前体的蒸气压至少为 3 托的温度。
- 8.如权利要求 1 所述的方法, 其中所述的 Ta 膜通过 PECVD 法沉积形成, 而所述的 Ta_{Nx} 膜通过 PECVD 法或热 CVD 法沉积形成。
- 9.如权利要求 1 所述的方法, 其中将所述的基片加热至大约为 300~500°C 的范围。
10. 如权利要求 1 所述的方法, 其中所述的钽卤化物前体的输送速率在大约 1~50sccm 的范围内。
11. 如权利要求 1 所述的方法, 其中所述的工艺气体选自由氢

气、氩气、和氮气及其混合物组成的一组。

12. 如权利要求 8 所述的方法，其中所述的氢气的流速对于所述的 PECVD 法在大约 1~10slm 的范围内，而对于所述的热 CVD 法在大约 0~10slm 的范围内。

13. 如权利要求 1 所述的方法，其中所述的含氮气体的流速在大约 0~10slm 的范围内。

14. 如权利要求 1 所述的方法，其中在压力为大约 0.2~5.0 托的所述的室中发生所述的沉积。

15. 如权利要求 1 所述的方法，其中所述的膜与所述的基片上的铜层形成一个整体。

16. 如权利要求 1 所述的方法，其中所述的 Ta/TaN_x 以至少约 100Å/min 的速率沉积。

17. 如权利要求 1 所述的方法，其中所述的基片包括一个具有高纵横比特征的集成电路。

18. 如权利要求 1 所述的方法，其中所述的钽卤化物前体是不使用载气而被输送至所述的反应室中

19. 一种在基片上沉积形成 Ta/TaN_x 双层膜的方法，包括，向含有所述的基片的反应室输送一种选自由钽氟化物、钽氯化物组成的一组的钽卤化物前体蒸气，所述的前体蒸气是通过将所述的前体的温度升高到足以产生该前体的蒸气的温度而产生的，以提供了输送钽蒸气所需的压力，将所述的蒸气与工艺气体混合以沉积形成所述的 Ta 膜，然后将所述的蒸气与含氮的工艺气体混合以沉积形成所述的 TaN_x 膜。

20. 如权利要求 19 所述的方法，其中所述的高温度低于引起所述的前体蒸气和工艺气体之间发生反应的温度。

21. 如权利要求 19 所述的方法，其中所述的用于输送所述的钽蒸气的压力至少为大约 3 托。

22. 如权利要求 20 所述的方法，其中所述的前体是五氟化钽，

所述的温度大约为 95℃。

23. 如权利要求 20 所述的方法，其中所述的前体是五氯化钽，所述的温度大约为 145℃。

24. 如权利要求 19 所述的方法，所述的 Ta 膜通过 PECVD 法沉积形成，而所述的 TaN_x 膜通过 PECVD 法或热 CVD 法沉积形成。

25. 一种在基片上沉积形成 Ta/TaN_x 双层膜的方法，包括，不用载气向含有所述的基片的反应室提供五溴化钽前体的蒸气，所述的前体的蒸气是通过将所述的前体的温度升高至足以产生该前体蒸气的温度而产生的，将所述的蒸气与工艺气体混合以沉积形成所述的 Ta 膜，随后将所述的蒸气与含有氮气的工艺气体混合以沉积形成所述的 TaN_x 膜，从而在所述的基片上沉积形成 Ta/TaN_x 双层膜。

26. 如权利要求 25 所述的方法，其中所述的前体是五溴化钽，所述的温度在大约 190~208℃的范围内。

27. 如权利要求 26 所述的方法，其中所述的前体是五溴化钽，所述的温度大约为 205℃。

28. 如权利要求 25 所述的方法，其中所述的 Ta 膜通过 PECVD 法沉积形成，而所述的 TaN_x 膜通过 PECVD 法或热 CVD 法沉积形成。

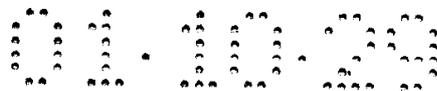
29. 一种具有底介电层并包括铜 (Cu) 层和 Ta/TaN_x 双层的基片，其中，所述的 Ta/TaN_x 双层阻止了所述铜扩散到所述的绝缘层，并且其杂质小于 2% (原子百分比)。

30. 如权利要求 29 所述的基片，其中，所述的 Ta/TaN_x 双层膜对高纵横比零件提供了保形覆盖。

31. 如权利要求 29 所述的基片，其中，所述的 Ta/TaN_x 双层膜的电阻率小于 1000 μΩ cm。

32. 如权利要求 29 所述的基片，其中，所述的 Ta/TaN_x 双层是按如下步骤沉积形成的：通过向含有所述的基片的反应室输送一种选自由五氟化钽、五氯化钽和五溴化钽组成的一组的钽卤化物前体，所

述的前体被加热至足以使该前体气化的温度，将所述的蒸气与工艺气体混合以沉积形成所述的 Ta 膜，随后将所述的蒸气与含有氮气的工艺气体混合以沉积形成所述的 TaN_x 膜，从而在所述的基片上沉积形成 Ta/ TaN_x 双层膜。



说明书

自钽卤化物前体获得整体式的钽和钽氮化物膜的化学气相沉积方法

发明领域

本发明涉及集成电路的形成，特别涉及自钽卤化物前体沉积形成整体式的钽和钽氮化物膜的化学气相沉积方法。

背景技术

集成电路（IC）提供了在电气设备中的信号传输通道。设备中的 IC 由许多在半导体基片硅基层上有源的晶体管所组成。为了提高 IC 的容量，在基片硅基层上一个有源的晶体管与另一个有源的晶体管之间用金属“导线”建立了大量的连接。这些连接，通称为电路的金属互连，是通过将孔、通路和沟槽等刻入基片中形成的。金属互连与硅基发生实际接触的特定位置，称为触点。其余的孔、通路和沟槽用导电材料填充，称为接触插头。由于晶体管的密度不断地提高，构成更高级的集成电路，因此接触插头的直径必须减小，以允许增加更多的互连、多层的金属化结构和高纵横比的通路。

铝已经被作为集成电路的触点和互连的可接受标准。但是，由于铝的电迁移及其高电阻率的问题，需要新材料来适应具有亚微尺寸的更新的结构。铜有希望成为下一代超大规模集成（ULSI）电路元件的集成电路的互连材料，但是在低温下形成的铜硅（Cu-Si）化合物以及通过氧化硅（SiO₂）的电迁移成为其使用的不利因素。

作为互连元件的选择，从铝到铜的变迁，需要新材料作为阻挡层，以阻止铜扩散到基片的底介电层中。同样也需要新材料作为衬垫，将其后所沉积的铜粘附到基片上。该衬垫必须能在铜和阻挡层材料之间

提供一个低电阻界面。以前与铝一起使用的阻挡层，例如通过物理蒸气沉积（PVD）如溅射和/或化学蒸气沉积（CVD）得到的钛（Ti）和钛氮化物（TiN）阻挡层，作为铜的阻挡是无效的。另外，在相对低的温度下使用 PVD 和/或 CVD 法，Ti 与铜反应生成铜钛（Cu-Ti）化合物。

溅射的钽（Ta）和活性溅射的钽氮化物（TaN）在铜和硅基片之间显示出好的扩散阻挡作用，这是由于它们的高传导性、高热稳定性和对外来原子的扩散阻力。但是，沉积的 Ta 和/或 TaN 膜由于其遮蔽效应而具有固有的较差的台阶覆盖（step coverage）。因此，溅射方法被限制用于相对较大零件尺寸（ $>0.3 \mu\text{m}$ ）、较小纵横比的触点通路。CVD 方法比 PVD 方法提供了其固有的更好的保形优点，甚至对高纵横比的较小结构（ $<0.25 \mu\text{m}$ ）也一样。但是，在有金属有机源例如叔丁基亚氨三（二乙酰氨基）钽（TBTDET）、五（二甲基乙酰氨基）钽（PDMAT）和五（二乙酰氨基）钽（PDEAT）的 Ta 和 TaN 的 CVD 方法中产生了混合的结果。Ta 和 TaN 的另一个问题是所有生成的膜中氧和碳杂质的浓度都比较高，且需要使用载气。

使用载气带来的不利因素是，对在载气中的前体气体的浓度没有确切的了解。结果，对进入 CVD 反应室的载气和前体气体的混合物的准确测量，并不能确保对进入反应器的单独的前体气体的准确测量。这可能导致 CVD 反应室内的反应物太浓或太稀。载气的使用还带来的不利之处是，微粒被载气频繁地带起和输送至 CVD 反应室而成为污染物。在加工过程中的半导体晶片表面的微粒会导致半导体器件产生缺陷。

因此，采用有机钽源例如五卤化钽在低温下（ $<500^\circ\text{C}$ ）沉积 Ta/TaN 整体式双层膜的方法，在用于下一代 IC 的铜阻挡的构成上具有优势。理想的沉积膜应该是：具有较高的台阶覆盖（零件底部涂层厚度与零件侧面或基片的上表面或与该零件邻接的晶片的上表面的涂层厚度之比）、良好的扩散阻挡性质、最少的杂质、低电阻率、好的保形性（甚

至具有高纵横比特征的复杂拓扑结构的表面), 并且理想的是, 所述的工艺能得到高沉积速率。

发明概述

本发明涉及一种通过化学气相沉积 (CVD) 自钽卤化物前体在一基片上提供整体式的钽 (Ta) / 钽氮化物 (TaN_x) 膜的方法。所述的钽卤化物前体在足够使其气化的温度下产生蒸气压从而将钽蒸气输送到含有所述的基片的反应室中。所述的蒸气压大于约 3 托。钽与一工艺气混合并且在 0.2-5.0 托范围内的压力下通过等离子体增强 CVD (PECVD) 工艺沉积到所述的基片上。所述的蒸气然后与一含氮的工艺气体混合, 并且通过 PECVD 或热 CVD 法沉积 TaN_x 。Ta 和 TaN_x 层于同一反应室中沉积, 因而增加了该方法的效率。所述的钽卤化物前体是钽氟化物 (TaF_5), 钽氯化物 ($TaCl_5$) 或钽溴化物 ($TaBr_5$), 优选五氟化钽 (TaF_5), 五氯化钽 ($TaCl_5$) 或五溴化钽 ($TaBr_5$)。基片的温度在大约 $300^{\circ}C$ - $500^{\circ}C$ 的范围内。

本发明还涉及一种通过升高前体的温度至足够使其被气化的温度而自 TaF_5 或 $TaCl_5$ 前体在基片上沉积形成整体式的 Ta/ TaN_x 膜的方法。所述的蒸气与工艺气体混合, 钽膜通过 PECVD 法沉积形成。所述的蒸气然后与含氮的工艺气体混合, TaN_x 膜通过 PECVD 或热 CVD 法沉积形成。

本发明进一步涉及一种不采用载气自 $TaBr_5$ 前体在基片上沉积形成 Ta/ TaN_x 整体式膜的方法。所述的前体的温度被升高到足够产生钽蒸气的温度。所述的蒸气与工艺气体混合, 钽膜通过 PECVD 沉积形成, 然后所述的蒸气与含氮的工艺气体混合, TaN_x 膜通过 PECVD 或热 CVD 法沉积到所述的基片上。

本发明还进一步涉及一种与铜层和整体式的 Ta/ TaN_x 层集成的基片, 其中, 铜的扩散被整体式的 Ta/ TaN_x 层所阻止。

根据本发明沉积的整体式 Ta/TaN_x 膜具有最小的杂质和低电阻率。所述的膜提供了良好的台阶覆盖，即使在小的纵横比特性下也提供了良好的保形性，并且对铜膜是一个很好的扩散阻挡。

应理解的是，本发明所公开的方法和基片能在多种场合应用。参考下面的附图和详细说明，这些和其他的优点将会得到进一步的理解。

附图的简要描述

图 1 为等离子体增强的化学气相沉积 (PECVD) 设备的示意图。

图 2 为钽卤化物蒸气压对温度的曲线图。

图 3 为采用五氟化钽 (TaF₅) 前体的钽氮化物 (Ta₂N₃) 膜的扫描电子显微图 (SEM)。

图 4 为采用五氯化钽 (TaCl₅) 前体的钽氮化物 (Ta₂N₃) 膜的 SEM 图。

图 5 为采用五溴化钽 (TaBr₅) 前体的钽氮化物 (Ta₂N₃) 膜的 SEM 图。

图 6 为基于 TaF₅ 的叠层膜的 SEM 图。

图 7 为基于 TaCl₅ 的叠层膜的 SEM 图。

图 8 为采用 TaBr₅ 前体沉积于 SiO₂ 上的 Ta₂N₃ 膜的俄歇能谱图。

图 9 为采用 TaBr₅ 前体沉积于 PECVD 钽膜上的 Ta₂N₃ 膜的俄歇能谱图。

详细说明

难熔过渡金属如钽及其氮化物膜 (Ta₂N₃) 对铜 (Cu) 是有效的扩散阻挡。他们具有这样的效果是由于他们的高热稳定性，高传导性和对杂质元素或杂质扩散的阻碍性。他们对铜的化学惰性尤其具有吸引力；铜和钽或铜和氮之间不会形成化合物。

钽卤化物为 Ta 和 TaN 提供了一个方便的无机物来源。特别是，所述的无机前体为五卤化钽 (TaX₅)，其中 X 代表卤素氟 (F)，氯 (Cl)

和溴 (Br)。表 1 显示了钽卤化物前体, 尤其是五氟化钽 (TaF_5), 五氯化钽 (TaCl_5) 或五溴化钽 (TaBr_5) 的相关热力学性质, 用五碘化钽 (TaI_5) 作为对照物。 TaF_5 , TaCl_5 和 TaBr_5 前体材料在室温 (18°C - 22°C) 下都是固体。

表 1

前体	熔点	沸点	生成热的变化 (ΔH_f)
TaF_5	97°C	230°C	-455 千卡/摩尔
TaCl_5	216°C	242°C	-205 千卡/摩尔
TaBr_5	265°C	349°C	-143 千卡/摩尔
TaI_5	367°C	397°C	-82 千卡/摩尔

在化学蒸气沉积 (CVD) 工艺中, 用热能或电能将气态前体激活。在活化状态下, 气态前体发生化学反应形成膜。优选的 CVD 方法如图 1 所示, 其披露于与本申请同一天提交的、已转让给东京电子株式会社、由 Westendorp 等人作为申请人、发明名称为“从固体物质输送蒸气至 CVD 室中的装置和方法”的同时在审的申请中, 在此将该申请的全文引为参考文献。化学蒸气沉积 (CVD) 系统 10 包括 CVD 反应室 11 和前体输送系统 12。在反应室内进行反应, 将前体蒸气如钽氯化物 (TaCl_5) 或其它钽卤化物转化为膜如钽的阻挡层膜或钽的氮化物 (Ta_xN_y) 膜。 Ta_xN_y 膜并不局限于任何一种特定的化学计量 (Ta_xN_y), 因为 Ta_xN_y 可以通过在任何给定的沉积中改变各气体的比率而不断地变化。因此此处所用的 Ta_xN_y 包括任一个化学计量的钽的氮化物膜。

前体输送系统 12 包括带有一个气体出口 14 的前体气体源 13, 气体出口 14 通过带有一个气体入口 16 的计量系统 15 与 CVD 反应室 11 相连。气体源 13 产生前体气体, 例如由钽卤化物产生钽卤化物蒸气。

该化合物在标准温度和压力下以固体形式存在。优选对加热进行控制，以使前体源的温度保持在能产生期望的前体蒸气压的温度。优选的是，所述的蒸气压是优选不使用载气就足以输送前体蒸气至反应室的蒸气压值。计量系统 15 要保持这样一个流动，即，使前体蒸气从源 13 以一定的速率流入反应室，该速率足以维持工业可调 CVD 工艺在反应室内实施。

反应室 11 是常规的传统 CVD 反应器，包括一个由真空密封墙 22 围绕的真空室 20。在室 20 内放置支撑基片如半导体晶片 23 的基片支架或基座 22。室 20 保持适当的真空，以进行 CVD 反应，即在半导体晶片基片 23 上沉积形成膜，如 Ta/TaN_x 的阻挡层。CVD 反应室 11 的压力范围优选在 0.2~5.0 托。通过对真空泵 24 和入口气体源 25 的操作进行控制以保持真空，气体源 25 包括传输系统 12，还可以包括如氢气 (H₂)、氮气 (N₂) 或氨气 (NH₃) 等用于进行钽还原反应的还原气体源 26，及如氩 (Ar) 或氦 (He) 的惰性气体源 27。来自源 25 的气体，通过喷头 28 进入室 20，喷头 28 在室 20 的另一端，位于基片 23 的对面，通常平行并面对基片 23 安装。

前体气体源 13 包括密封的蒸发器 30，蒸发器 30 包括一个圆柱形的具有垂直方向轴 32 的蒸发容器 31。容器 31 被限定在由耐高温防腐材料，如合金 INCONEL 600 做成的圆柱墙 33 内，其内表面 34 是高度磨光和光滑的。墙 33 有一个平滑圆形封闭的底 35 和一个敞开的顶部，被与墙 33 同样的耐热和防腐材料做成的盖 36 密封。源 13 的出口 14 位于盖 36 之上。对于要求高温的材料，如 TiI₄ 或 TaBr₅，盖 36 用法兰环 37 密封，法兰环 37 与墙 33 的顶部用耐高温真空相容的金属封条 38 连接在一起，如 HELICOFLEX 封条，其由 C 型镍管环绕 INCONEL 线圈弹簧制成。对于要求低温的材料，例如 TiCl₄ 和 TaF₅，可以用传统的弹性 O 型环封条来密封顶盖。

通过顶盖 36 连接到容器 31 的是载气源 39，载气优选是惰性气体

如 He 或 Ar。源 13 包括大量的前体材料例如钽的氟化物、氯化物或溴化物 (TaX)，优选为五卤化物 (TaX_5)，在容器 31 的底部，在标准温度和压力下将源 13 以固体状态装入容器 31。通过将该室与其中的固态 TaX 密封，使容器 31 充满了钽卤化物蒸气。提供卤化物作为前体物质 40，放置在容器 31 的底部，在此处优选将其加热至液体状态，但产生的蒸气压要在可接受的范围内。此时物质 40 是液体，蒸气存在于液体 40 的液面之上。因为墙 33 是垂直圆柱体， TaX 物质 40 如果是液体，其表面积保持为常数，与 TaX 消耗的程度无关。

输送系统 12 并不局限于直接输送前体 40，还可用于选择输送前体 40 和载气，载气可以从气体源 39 输入容器 31。这种气体可以是氢气 (H_2) 或惰性气体如氦 (He) 或氩 (Ar)。当使用载气时，可以将其引入容器 31，使其通过前体物质 40 的上表面分布，或将载气引入容器 31，使其从容器 31 的底部 35 渗透过物质 40，向上扩散以使物质 40 的最大表面积暴露在载气中。而另一种选择是气化容器 31 中的液体。然而，这些选择方案增加了不想要的微粒，并且不提供由直接输送前体所得到的受控的输送速率，亦即，没有使用载气的输送。因此，优选直接输送。

为了保持容器 31 中的前体 40 的温度，墙 33 的底部 35 与加热器 44 保持热交换，该加热器可使前体 40 保持在控制的温度下，优选高于其熔点，这样在没有载气存在时将产生大于约 3 托的蒸气压（例如直接输送系统），在使用载气时产生较低的蒸气压如大约为 1 托。准确的蒸气压取决于其它变量如载气的数量和基片的面积等等。在钽的直接输送系统中，通过在 $95\sim 205^\circ C$ 的范围内加热钽卤化物前体，蒸气压可以保持在 5 托或以上的优选压力下，如图 2 所示。对于 TaX_5 来说， TaF_5 的理想温度至少为大约 $95^\circ C$ ， $TaCl_5$ 的理想温度至少为大约 $145^\circ C$ ，而 $TaBr_5$ 的理想温度至少为大约 $205^\circ C$ 。钽的五价卤化物如氟化物、氯化物和溴化物的熔点在 $97\sim 265^\circ C$ 的范围内。对于五碘化钽 (TaI_5)，要

在容器 31 中产生足够的蒸气压力，需要高得多的温度。而温度不宜太高，否则在接触晶片 23 之前在喷头 28 或其它地方将引起过早的气体反应。

举例言之，可以将 180℃ 定为用于加热容器 31 的底部 35 的控制温度。该温度适合于用四碘化钽 (TaI_4) 前体产生期望的蒸气压力。在容器 31 的底部 35 给定此温度时，为防止前体蒸气在容器 31 的墙壁 33 和顶盖 36 处冷凝，通过与顶盖 36 的外侧热接触的另一个受控的加热器 45 以保持顶盖温度高于墙壁 33 底部 35 的加热器 44 的温度，例如为 190℃。室壁 33 的侧面用环状的空气捕集层 46 围绕，空气捕集层保持在室壁 33 和同心的外部铝墙或容器 47 之间。容器 47 再用环状的硅泡沫绝缘层 48 包围。这种保温度的设计可使围在顶盖 36、墙壁 33 的侧面和前体物质 40 的表面之间的容器 31 内的蒸气，在期望的举例温度范围 180~190℃ 内，压力大于约 3 托，优选大于 5 托。适合于维持期望压力的温度将随前体材料的不同而变化，该材料首先选自钽或钽的卤化物。

蒸气流量计量系统 15 包括一个直径至少为 1/2 英寸或内径至少为 10 毫米的输送管 50，优选更大以在期望的流速，即至少约为 2~40 标准立方厘米/分钟 (sccm)，下观察不到明显的压降。输送管 50 从前体气体源 13 延伸，在其上游端与气体源 13 的出口 14 相连、在其下游端与反应室的入口 16 相连。从蒸发器 13 的出口 14 至反应器入口 16 的管 50 的整个长度和反应器室 20 的喷头 28，优选也被加热至前体材料 40 的气化温度之上，例如至 195℃。

在管 50 中，提供了一个挡板 51。在其中央设置了一个环状的孔 52，其直径优选约为 0.089 英寸。表 1 56 至表 2 57 的压力降由控制阀 53 调节。在控制阀 53 后通过孔 52 进入反应室 11 的压力降约大于 10 毫托，并且与流速成正比。在管线 50 上的蒸发器 13 的出口 14 和控制阀 53 之间，提供了一个截止阀 54，用于关闭蒸发器 13 的容器 31。

在系统 10 中提供了压力传感器 55~58，以向控制器 60 提供信息，用于控制系统 10，包括控制从输送系统 15 进入 CVD 反应室的室 20 的前体气体的流速。压力传感器包括连接在管 50 上的蒸发器 13 的出口 14 和截止阀 54 之间、用于监测蒸发容器 31 中的压力的传感器 55。压力传感器 56 连接在管线 50 上的控制阀 53 和挡板 51 之间，用于监测孔 52 上游的压力，而压力传感器 57 连接在管线 50 上的挡板 51 和反应器入口 16 之间，用于监测孔 52 下游的压力。另有一个压力传感器 58 连接在反应室的室 20 上，用于监测 CVD 室 20 内的压力。

通过控制器 60 响应由传感器 55~58 测量到的压力，特别是传感器 56 和 57 测量到的压力（其决定通过孔 52 的压力降），来控制进入反应室的 CVD 室 20 的前体蒸气的流动。当通过孔 52 的前体蒸气流动在未滞塞的条件下，实际通过管线 52 的前体蒸气流量是由传感器 56 和 57 监测到的压力的函数，可由在孔 52 上游的传感器 56 测量的压力与由在孔 52 下游的传感器 57 测量的压力的比值确定。

当通过孔 52 的前体蒸气的流动在有滞塞的条件下，通过孔 52 的前体蒸气的实际流量只是由传感器 57 测量的压力的函数。在任一情况下，滞塞或未滞塞的存在可由控制器 60 通过分析工艺条件确定。当控制器 60 作出确定后，前体气体的流速可由控制器 60 通过计算来确定。

优选的是，前体气体的实际流速的精确确定，可通过控制器从储存在可进入的永久存储器 61 中的查阅或倍增表中检索出流速数据进行计算。当前体蒸气的实际流速确定后，可以通过改变孔控制阀 53 的一个或多个闭环反馈控制回路、通过真空泵 24 的 CVD 室压力或控制还原气体或来自源 26 和 27 的惰性气体、或通过控制加热器 44 和 45 来控制容器 31 中的前体气体的温度和蒸气压力来保持期望的流速。

如图 1 所示，将固态的 TaF_5 、 $TaCl_5$ 和 $TaBr_5$ 前体材料 40 密封在一个圆柱形防腐金属容器 31 中，使有效的前体材料的表面积最大化。直接输送任一来自 TaF_5 、 $TaCl_5$ 或 $TaBr_5$ 的蒸气，亦即不使用载气，由高

传导性的输送系统送至反应室 11。将反应室 11 加热到至少为 100℃ 的温度，以防止蒸气的冷凝或沉积形成副产品。

控制钽卤化物蒸气直接输送至反应室 11 内，可通过加热固态钽卤化物前体 40 至大约为 95~205℃ 的温度范围内来完成，温度选择取决于特定的前体。所选的温度须足以使前体 40 气化，以提供输送钽卤化物蒸气进入反应室 11 的蒸气压力。因此，载气不是必需的，优选不用。足够的蒸气压力为在大于 3。当以 50sccm 的速率将钽卤化物前体输送至操作压力在 0.1~2.0 托范围内的反应器 11 时，此压力是在较高传导性的输送系统中使通过给定孔的压力降保持为恒定所必需的。在直接输送系统中，对于 TaF₅，获得期望压力的温度大约在 83~95℃ 的范围内，优选为 95℃ 左右；对于 TaCl₅，大约在 130~150℃ 的范围内，优选为 145℃ 左右；对于 TaBr₅，大约在 202~218℃ 的范围内，优选为 205℃ 左右。在这些条件下，TaF₅ 是液体，而 TaCl₅ 和 TaBr₅ 仍为固体。

对于前体 TaF₅、TaCl₅ 和 TaBr₅，测定的蒸气压力和温度之间的关系如图 2 所示，用 TaI₅ 作对照。如前所述，期望的压力大于约 3 托，优选为 5 托左右。另外如前所述，希望 TaF₅、TaCl₅ 和 TaBr₅ 的蒸气压足够低以使在无载气时能沉积形成钽，但当以 50sccm 的速率将钽卤化物前体输送至操作压力在 0.1~2.0 托范围内的反应器 11 时，此压力仍然必须保证在较高传导性的输送系统中使通过给定孔的压力降保持为恒定。测定的 TaI₅ 蒸气压太低，不适于在所描述的装置中实施。对于 TaBr₅，空心圈代表文献值，而对于 TaF₅、TaCl₅、TaBr₅ 和 TaI₅，实心方块代表本发明人的实验数据。

使用一个平行板 RF 放电器，驱动电极是气体输送喷头，而感受器 22 或晶片或基片 23 的台架是 RF 的地线。所选择的 TaX₅ 蒸气与其它工艺气体如 H₂ 在基片上混合，基片已经被加热至大约 300~500℃ 之间的温度。也可单独或混合使用 Ar 和 He 作为除 H₂ 之外的工艺气。

沉积获得高质量的 PECVD 钽膜的工艺条件如表 2 所示，其中，slm

表示标准升每分钟， W/cm^2 表示瓦每平方厘米。

表 2

基片温度	300°C-500°C
TaX ₅ 温度	95°C (TaF ₅), 145°C (TaCl ₅), 205°C (TaBr ₅)
TaX ₅ 流速	1-50 sccm
氢气流速	1-10 slm
氩气、氦气流速	0-10 slm
工艺压力	0.2-5.0 Torr.
RF 功率	0.1-5.0 w/cm ²

在使用本发明方法的工艺条件下，基于 TaF₅，TaCl₅，TaBr₅ 的 PECVD 钽膜的性质如表 3 所示。代表性的数值选自从 TaX₅ 前体 (TaF₅ 的实验次数 n=15, TaCl₅ n=8, TaBr₅ n=8) 在 200 毫米硅和二氧化硅基片上获得的 PECVD 钽膜。

表 3

膜	前体	TaX ₅ 流速 (sccm)	氢气流速 (slm)	压力 (Torr)	温度 (°C)	RF (瓦)	沉积速率 (埃/分钟)	电阻率 ($\mu \Omega cm$)	台阶 覆盖	卤素含量 (原子%)
Ta	TaF ₅	14	7	1	375	200	150	49	0.4	<2
Ta	TaF ₅	14	7	1	440	100	125	530	0.5	<2
Ta	TaCl ₅	14	7	1	350	200	400	560	0.24	<2
Ta	TaCl ₅	14	7	1	400	200	220	220	没有	<2
Ta	TaBr ₅	5	7	1	375	100	100	600	0.5	<2
Ta	TaBr ₅	5	7	1	430	100	115	464	0.58	<2

沉积获得高质量的 PECVD TaN_x 膜的工艺条件如表 4 所示。

表 4

基片温度	300°C-500°C
TaX ₅ 温度	95°C (TaF ₅), 145°C (TaCl ₅), 205°C (TaBr ₅)
TaX ₅ 流速	1-50 sccm
氢气流速	1-10 slm
氮气流速	0.1-10 slm
氩气, 氦气流速	0-10 slm
工艺压力	0.2-5.0 Torr.
RF 功率	0.1-5.0 w/cm ²

在使用本发明方法的工艺条件下, 基于 TaF₅, TaCl₅, TaBr₅ 的 PECVD TaN_x 膜的性质如表 5 所示。代表性的数值选自从 TaX₅ 前体 (TaF₅ 的实验次数 n=15, TaCl₅ n=8, TaBr₅ n=8) 在 200 毫米硅和二氧化硅基片上获得的 PECVD TaN_x。

表 5

膜	前体	TaX ₅ 流速 (sccm)	氮气流速 (slm)	氢气流速 (slm)	压力 (Torr)	温度 (°C)	RF (瓦)	沉积速率 (埃/分钟)	电阻率 (μ Ω cm)	台阶 覆盖
TaN	TaF ₅	14	0.5	7	1.1	430	200	305	505	0.2
TaN	TaF ₅	14	2.5	7	1.4	400	200	755	1120	0.2
TaN	TaF ₅	14	5	5	1.6	400	200	1900	2160	0.2
TaN	TaCl ₅	14	0.5	7	1.1	350	200	525	945	0.2
TaN	TaCl ₅	14	2.5	7	1.4	400	500	613	1564	0.25
TaN	TaCl ₅	14	5	5	1.6	400	500	953	7865	0.13
TaN	TaBr ₅	2.5	0.5	7	1.1	375	100	107	1177	0.5
TaN	TaBr ₅	2.5	1.5	7	1.3	375	100	200	2300	0.2

沉积获得高质量的热 CVD TaN_x 膜的工艺条件如表 6 所示。

表 6

基片温度	300°C-500°C
TaX ₅ 温度	95°C (TaF ₅), 145°C (TaCl ₅), 205°C (TaBr ₅)
TaX ₅ 流速	1-50 sccm
氢气流速	0-10 slm
氩气, 氮气流速	0-10 slm
工艺压力	0.2-5.0 Torr.
氨气流速	0.1-10 slm
氮气流速	0-10 slm

在使用本发明方法的工艺条件下, 基于 TaF₅ 和 TaBr₅ 的热 CVD TaN_x 膜的性质如表 7 所示。代表性的数值选自从 TaX₅ 前体 (TaF₅ n=10, TaBr₅ n=22) 在 200 毫米硅和二氧化硅基片上沉积得到的 TaN_x。此外, 也沉积得到了 Ta/TaN_x 双层 (TaF₅ n=3, TaBr₅ n=11)。列于表 7 中的沉积得到的钽膜的性质在晶片的正负 20%范围内表现出一致性。

表 7

膜	前体	TaX ₅ 流速 (sccm)	氨气流速 (slm)	压力 (Torr)	温度 (°C)	沉积速率 (埃/分钟)	电阻率 (μ Ω cm)	台阶覆盖	卤素含量 (原子%)
TaN	TaF ₅	6	1	0.3	415	850	>1×10 ⁷	0.2	<2
TaN	TaF ₅	10	1	0.3	415	1000	7×10 ⁶	1	<2
TaN	TaF ₅	28	1	0.3	415	1115	4×10 ⁵	1	<2
TaN	TaBr ₅	10	1	1	425	200	>1×10 ⁷	0.6	<2

在使用本发明方法的工艺条件下, 基于 TaF₅, TaCl₅ 和 TaBr₅ 的

Ta/TaNx 双层膜的性质如表 8 所示。所有膜都是 PECVD Ta 和 PECVD TaNx。

表 8

前体	TaX ₅ 流速 (sccm)	氮气流速 (slm)	氢气流速 (slm)	压力 (Torr)	温度 (°C)	RF (瓦)	沉积速率 (埃/分钟)	电阻率 (μ Ω cm)	台阶覆盖
TaF ₅	14		7	1	430	200	153	115	0.5
	14	.05	7	1.1	430	200			
TaF ₅	14		7	1	350	200	190	85	
	14	0.5	7	1.1	350	200			
TaF ₅	14		7	1	400	200	264	211	0.19
	14	2.5	7	1.4	400	200			
TaCl ₅	14		7	1	400	200	578	1995	0.19
	14	2.5	7	1.4	400	200			
TaBr ₅	5		7	1	430	100	162	645	0.37
	5	0.5	7	1.1	430	100			

由本发明方法沉积形成的整体式膜显示了对 IC 集成电路的形成的重要特征。在 Ta 和 TaNx 层之间有着优良光滑的界面和优良的粘附性。对于低互连阻抗，该膜在足够低的电阻率范围内（小于 1000 μ Ω cm，优选小于 500 μ Ω cm），并且该膜有较好的保形性和台阶覆盖（大于 0.3）。此外，杂质水平低（小于 2 原子百分比）。同时，所述的沉积速率（大于 100 埃/分钟）足以实现批量生产，并且该工艺中的晶片温度较低（小于 450°C），因而与用于设备中其他的薄膜材料包括介电常数

低于 SiO_2 的材料相容。

膜的电阻率对沉积温度的依赖性在三种前体中不同。对于使用 TaF_5 前体由 PECVD Ta 和 PECVD TaN_x 膜沉积形成的 Ta/ TaN_x 整体式膜, 在 430°C 的温度和 0.5 slm 的氮气流速下, 该膜具有大约 $115\ \mu\ \Omega\ \text{cm}$ 的电阻率, 在 350°C 的温度和 0.5 slm 的氮气流速下, 该膜的电阻率减小到 $85\ \mu\ \Omega\ \text{cm}$ 。当氮气流速增加到 2.5 slm 而温度为 400°C 时, 电阻率增加到 $211\ \mu\ \Omega\ \text{cm}$ 。对于采用 TaCl_5 作前体形成的 Ta/ TaN_x 膜, 在 400°C 温度和 2.5 slm 的氮气流速下, 电阻率为 $1995\ \mu\ \Omega\ \text{cm}$ 。对于采用 TaBr_5 作前体沉积形成的 Ta/ TaN_x 膜, 在 430°C 温度和 0.5 slm 的氮气流速下, 电阻率为 $645\ \mu\ \Omega\ \text{cm}$ 。因而, 对所有的三种前体, 当氮气在混合气中的流速增加时, Ta/ TaN_x 膜的电阻率较高。电阻率的增加可能是由于膜中氮气浓度的增加所导致。这一点与前面所述的通过 PVD 方法如溅射沉积形成的 Ta/ TaN_x 膜, 或者通过有机金属 CVD (OMCVD) 法沉积形成的 Ta/ TaN_x 膜的结果相一致, 其中, 氮与钽的比例的增加急剧增加了 Ta/ TaN_x 膜的电阻率。

根据本发明由 PECVD 沉积形成的 Ta/ TaN_x 双层膜的扫描电子显微图 (SEM) 示于图 3 和图 4 中。图 3 是使用 TaF_5 作前体的 Ta/ TaN_x 双层膜的 SEM, 图 4 为使用 TaBr_5 作前体的 Ta/ TaN_x 双层膜的 SEM。基于 TaBr_5 的 PECVD Ta/ TaN_x 双层膜比基于 TaF_5 的 Ta/ TaN_x 膜表现出更好的台阶覆盖。同样也可以估计到, 基于 TaCl_5 的 PECVD Ta/ TaN_x 双层膜也将比基于 TaF_5 的 Ta/ TaN_x 双层膜具有更好的台阶覆盖。

图 3 和图 4 显示了一种基片, 其含有对于每一种前体具有代表性的台阶覆盖和侧壁覆盖的纵横比结构的零件 (feature)。台阶覆盖表示零件底部上的膜厚和与该零件相邻的基片表面 (也称为场) 上的膜厚的比例。一个理想的台阶覆盖为 1.0 或 100%, 表示在底部和场处的膜厚相同。基于 TaCl_5 和 TaBr_5 的 PECVD Ta/ TaN_x 膜一般比基于 TaF_5 的 PECVD Ta/ TaN_x 膜表现出更光滑, 后者表现出最粗糙。如表 8 所示, 对于 TaBr_5 ,

其台阶覆盖为 0.37, 对于 TaCl_5 为 0.19, 对于 TaF_5 , 在两个整体式膜上的台阶覆盖为 0.5 和 0.19。

本发明的 Ta/TaNx 成膜工艺与铜的相容性已被确定。因为在实际中, Ta/TaNx 膜将是整体式的, 也就是与铜直接接触, 所以在 Ta/TaNx 沉积过程中, 很少或不发生对铜的冲击或刻蚀。Ta/TaNx 与铜的相容性通过将含 PVD 沉积形成的 500 埃厚的 TiN_x 层以及一个由 PVD 沉积形成的 2000 埃厚的铜层的硅晶片置于反应室 11 内来进行测试。采用本发明的工艺以 TaF_5 或 TaCl_5 作前体由 PECVD 沉积到铜层的顶部而形成 TaNx 膜。

所得膜的 SEM 图示于图 5-7 中。图 5 显示基于 TaF_5 的在 PVD 沉积形成的铜膜之上的 PECVD Ta/TaNx 双层膜。图 6 显示基于 TaCl_5 的在 PVD 沉积形成的铜膜之上的 PECVD Ta/TaNx 双层膜。图 7 显示基于 TaCl_5 的在 PVD 沉积形成的铜膜之上的 PECVD Ta/TaNx 双层膜。铜层的厚度相同, 约为 2000 埃并与 PECVD Ta/TaNx 有清楚的界面。图 5-7 也表明了铜层和 PECVD Ta/TaNx 双层膜之间的清洁而光滑的界面。因而可以得出结论, 在基于 TaF_5 , TaCl_5 或 TaBr_5 前体 PECVD Ta/TaNx 双层膜的 PECVD 过程中, 冲击或刻蚀很少或不发生。

所选择的膜也通过俄歇电子能谱进行了评价, 结果示于图 8-9 中。以 TaBr_5 作为前体在二氧化硅层上沉积形成的 Ta/TaNx 膜的俄歇分析谱示于图 8。以 TaBr_5 作为前体在前面提到的由 PVD 沉积形成的铜层上沉积形成 Ta/TaNx 膜的俄歇分析谱示于图 9。俄歇谱的分析证实了 TaNx 和其他层之间清洁的界面。该分析也证实了膜中杂质的低水平。这两个图表明 PECVD TaNx 膜贫氮 ($x < 1.0$), 这一点与表 2 所显示的结果一致。这些膜以低 $\text{N}_2:\text{H}_2$ 比, 即 0.5:7 的比例沉积形成, 因此可以预计将得到较低氮含量的膜。当 $x > 1.0$ 时, 在由 PVD 和 CVD 沉积形成的 TaNx 膜上观察到 TaNx 按正常指数规律上升的电阻率。这两个图显示所有层之间具有一较清晰的界面, 它表明很少的铜扩散进入了所述的双层。

溴化物浓度小于 2%（原子百分比）。

因此，对一种生产高质量的、适用于与含铜的 IC 内部互连元件集成的 PECVD TaN_x 膜的方法已经进行说明。该方法是基于 TaF₅、TaCl₅ 和 TaBr₅ 中的任一种前体的蒸气输送。从三种前体得到的所有的 Ta/TaN_x 膜均展示了优良的台阶覆盖、低残留杂质浓度、足够高的沉积形成率和没有蚀刻铜的迹象。

应该理解的是，说明书中显示和描述的本发明的实施例仅仅是本发明的优选实施方案，而不是对发明的任何形式的限制。例如，Ta 膜可以用 PECVD 法沉积形成，而 TaN 膜可单独用热 CVD 法或等离子体增强的 CVD 法沉积形成，这些方法分别在“由钽卤化物前体形成钽膜的 PECVD 方法”、“由钽卤化物前体形成钽氮化物膜的热 CVD 方法”、“由钽卤化物前体形成钽氮化物膜的等离子体除了的热 CVD 方法”和“由钽卤化物前体形成钽氮化物膜的 PECVD 方法”中进行了说明，所有这些都是由 Hautala 和 Westendorp 发明的、并已转让给东京电子株式会社、与本申请在同一天递交的同时在审的申请，在此，将其全文引入作为本发明的参考文献。此外，可用于本发明的插座的 TaN_x 公开于由 Hautala 和 Westendorp 发明、转让给东京电子株式会社、名称为“由钽卤化物前体形成的 CVD TaN_x 插座”的同时在审的专利申请中，该申请与本申请在同一天递交。在此，将其全文引入作为本发明的参考文献。因此，在不脱离本发明的精神和权利要求保护的范围的的前提下，可以对这些实施方案进行各种各样的变化、改进或改变。

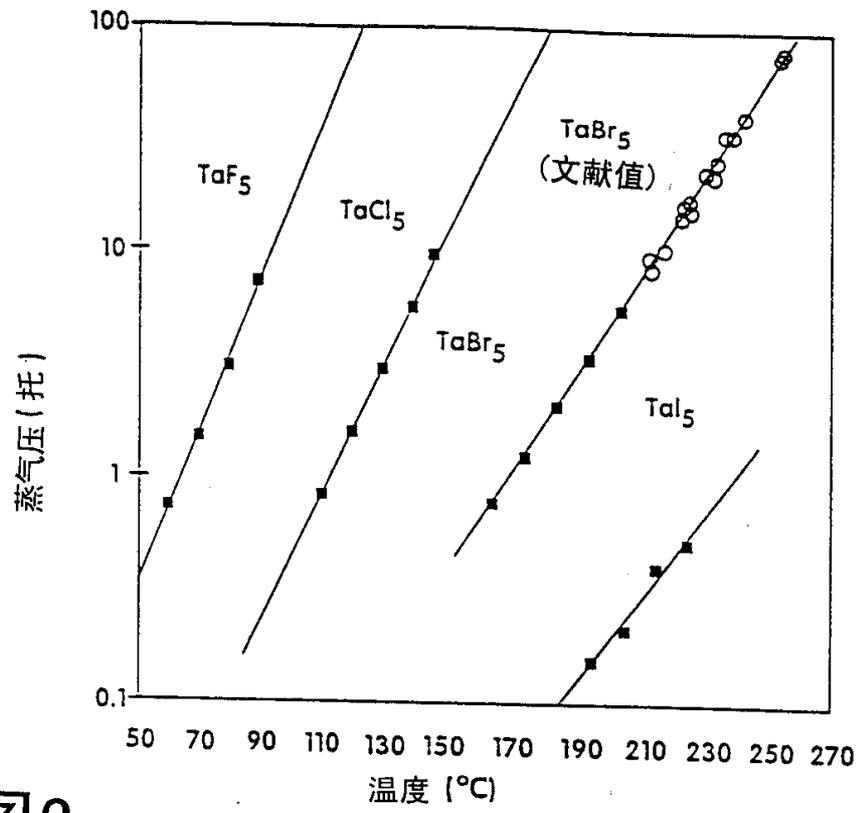


图2

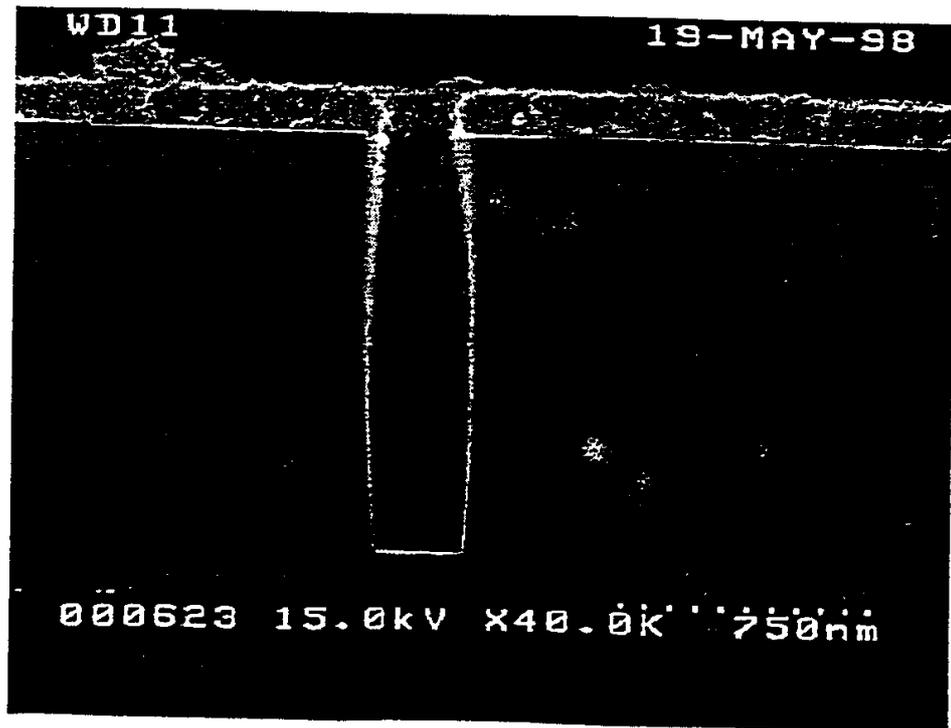


图3

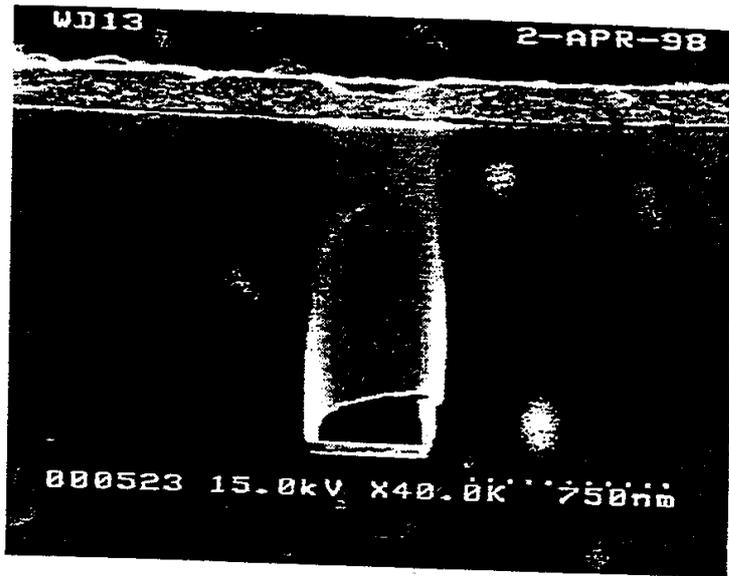


图 4

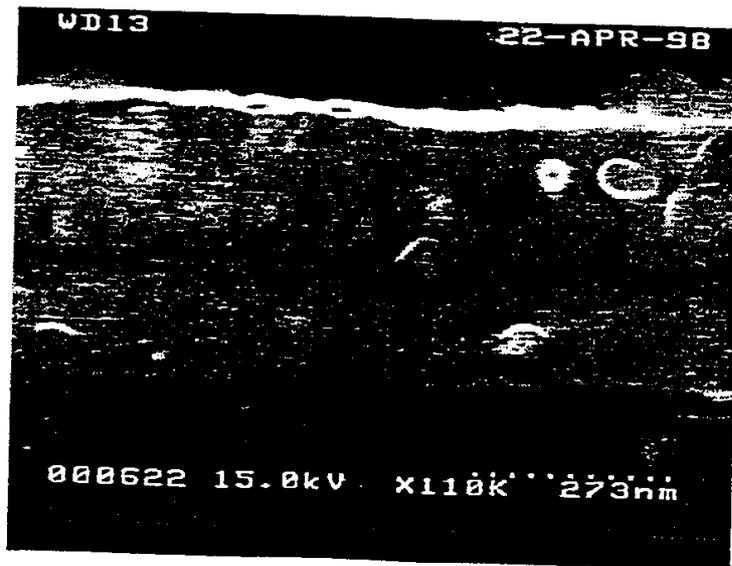


图 5

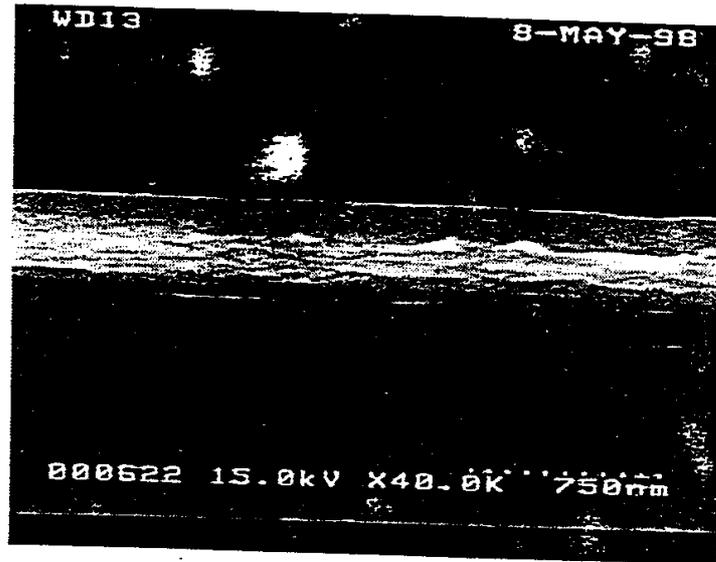


图 6

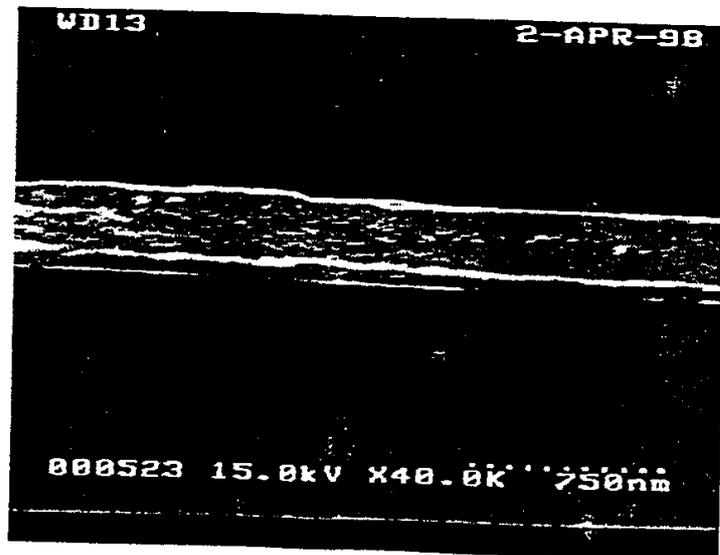


图 7

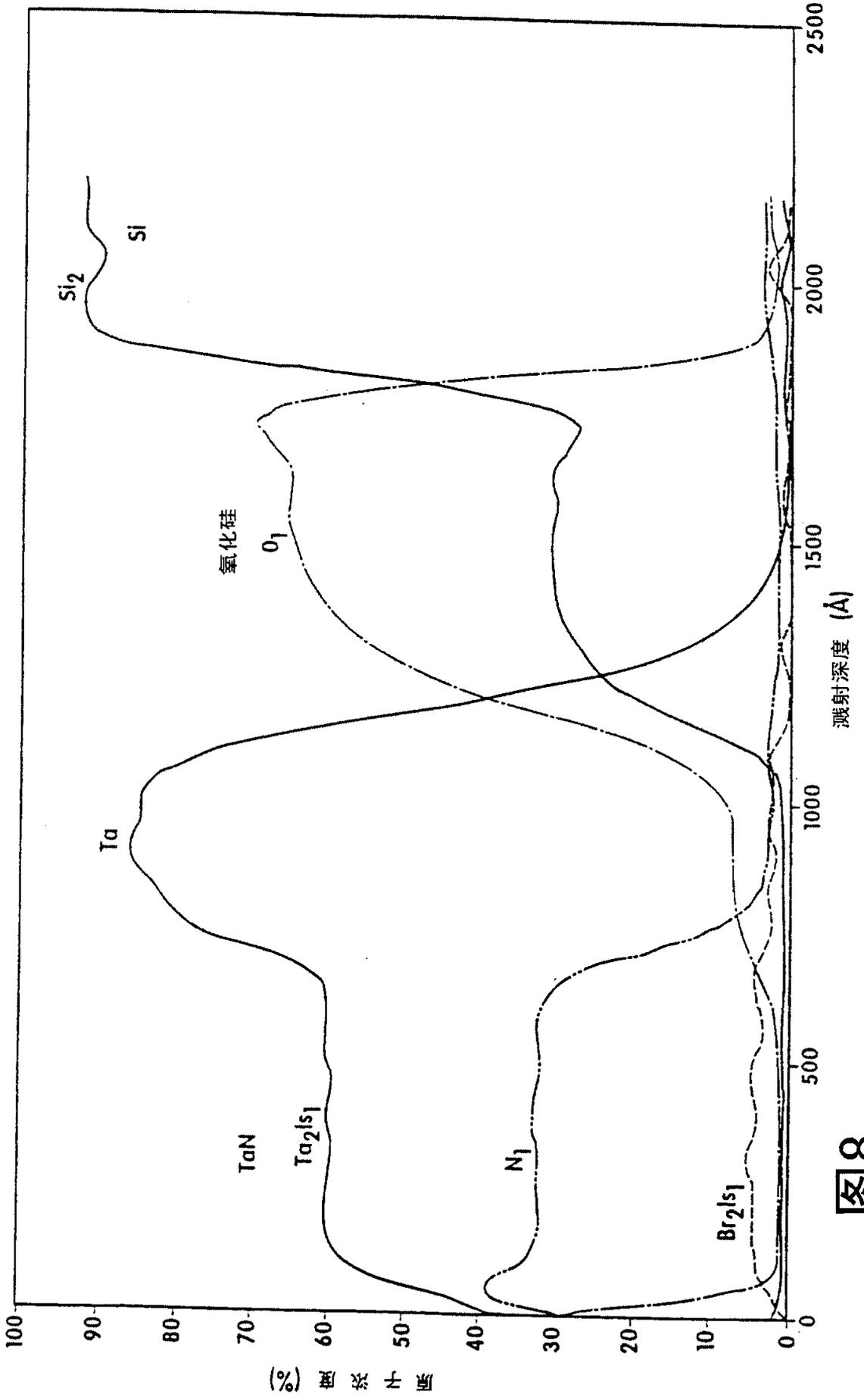


图8

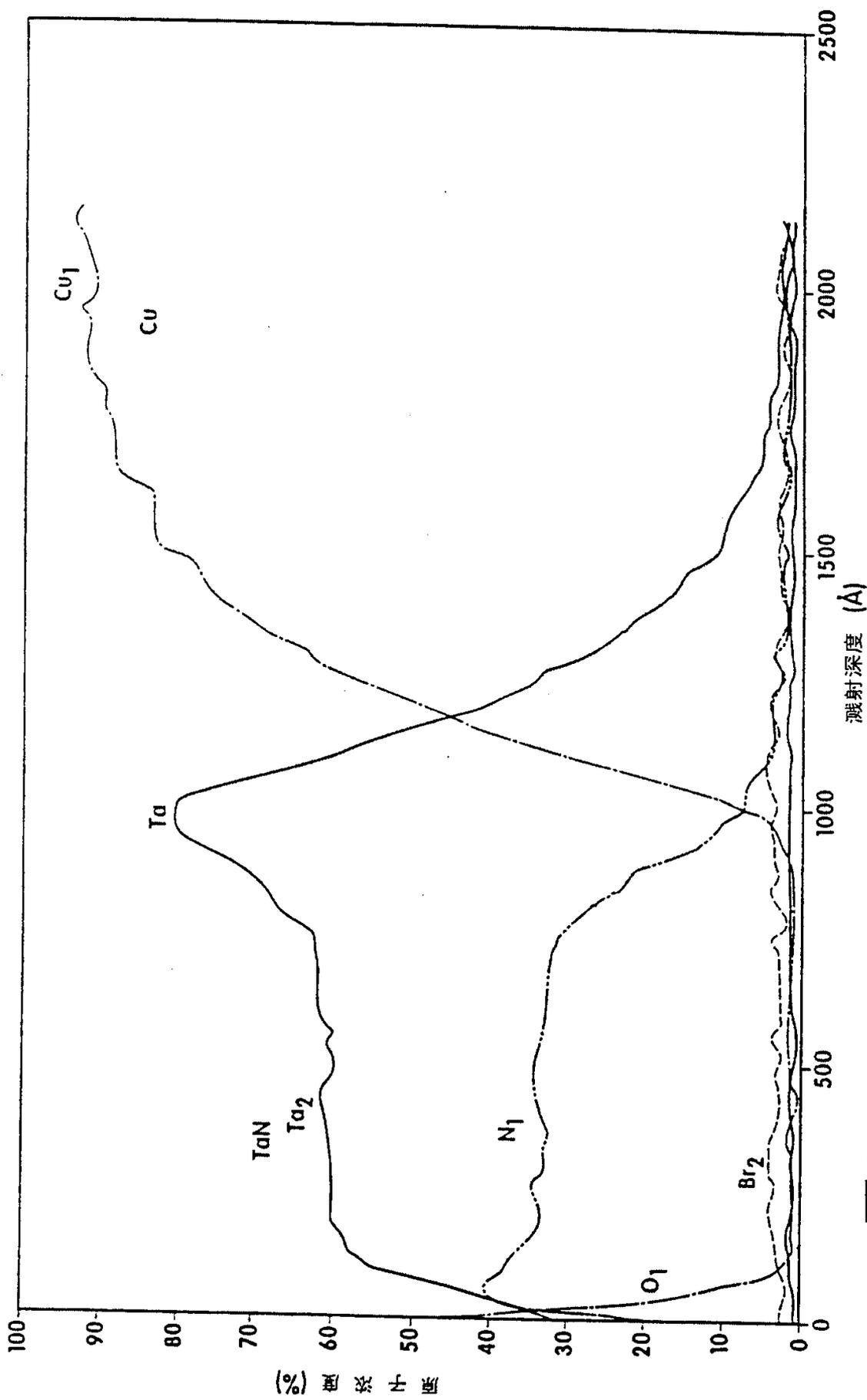


图9