

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 24 年 6 月 21 日 (2012.6.21)

【公表番号】特表 2011-521446 (P2011-521446A)

【公表日】平成 23 年 7 月 21 日 (2011.7.21)

【年通号数】公開・登録公報 2011-029

【出願番号】特願 2011-508627 (P2011-508627)

【国際特許分類】

H 0 1 L 29/812 (2006.01)

H 0 1 L 29/808 (2006.01)

H 0 1 L 21/338 (2006.01)

H 0 1 L 21/337 (2006.01)

H 0 1 L 27/098 (2006.01)

【F I】

H 0 1 L 29/80 V

H 0 1 L 29/80 C

【手続補正書】

【提出日】平成 24 年 4 月 27 日 (2012.4.27)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第一導電型の半導体材料の基板層を含み、
 前記基板層上の前記第一導電型の半導体材料の第一層を含み、
 前記第一層上の前記第一導電型の半導体材料の上昇領域を含み、該上昇領域は、上部表面と第一及び第二テーパ側壁とを含み、
 前記上昇領域の前記第一及び第二側壁と前記上昇領域に隣接した前記第一層の前記上部表面上の前記第一導電型と異なる第二導電型半導体材料を含み、そして
 前記上昇領域の前記上部表面上の前記第一導電型の半導体材料の第三層を含み、
 前記上昇領域が、前記第三層に隣接した、第一平均ドーパント濃度をもつ第一の部分と、前記第一の部分と前記第一層との間で、第二平均ドーパント濃度をもつ第二の部分とを含み、前記第一平均ドーパント濃度が前記第二平均ドーパント濃度より低く、前記第二平均ドーパント濃度が前記第一層の平均ドーパント濃度より高いことを特徴とする半導体素子。

【請求項 2】

前記上昇領域が、前記上昇領域の前記第一の部分と第二の部分との間で第三平均ドーパント濃度をもつ第三の部分とをさらに備え、前記第三平均ドーパント濃度が前記第一層平均ドーパント濃度より高く、前記第三ドーパント濃度が前記第二平均ドーパント濃度より低いことを特徴とする請求項 1 記載の素子。

【請求項 3】

前記上昇領域の前記第三の部分が、前記上昇領域の前記上部表面に対して垂直方向に 0 . 25 μm から 0 . 75 μm の厚さを有することを特徴とする請求項 2 記載の素子。

【請求項 4】

前記上昇領域の前記第三の部分の前記ドーパント濃度が前記上昇領域の前記上部表面に対して垂直方向に不均一であり、前記上昇領域の前記第二の部分に隣接する前記上昇領域

の前記第三の部分の前記ドーパント濃度が、前記第一層に隣接する前記上昇領域の前記第三の部分における前記ドーパント濃度より高いことを特徴とする請求項 2 記載の素子。

【請求項 5】

前記第三平均ドーパント濃度が $1 \times 10^{16} \text{ cm}^{-3}$ から $1 \times 10^{17} \text{ cm}^{-3}$ であることを特徴とする請求項 2 記載の素子。

【請求項 6】

前記第一導電型の前記半導体材料が n 型の半導体材料であり、前記第二型の前記半導体材料が p 型の半導体材料であることを特徴とする請求項 1 記載の素子。

【請求項 7】

前記半導体材料が広いバンドギャップ半導体材料であることを特徴とする請求項 1 記載の素子。

【請求項 8】

前記半導体材料が SiC であることを特徴とする請求項 1 記載の素子。

【請求項 9】

前記上昇領域の前記第一の部分の前記平均幅が、前記上昇領域の前記上部表面に平行な方向に $0.3 \mu\text{m}$ 乃至 $1.7 \mu\text{m}$ であることを特徴とする請求項 1 記載の素子。

【請求項 10】

前記上昇領域の前記第一の部分が、前記上昇領域の前記上部表面に対して垂直方向に $0.25 \mu\text{m}$ から $1 \mu\text{m}$ の厚さを有することを特徴とする請求項 1 記載の素子。

【請求項 11】

前記第一平均ドーパント濃度が $1 \times 10^{16} \text{ cm}^{-3}$ から $1 \times 10^{17} \text{ cm}^{-3}$ であることを特徴とする請求項 1 記載の素子。

【請求項 12】

前記第二平均ドーパント濃度が $3 \times 10^{16} \text{ cm}^{-3}$ から $3 \times 10^{17} \text{ cm}^{-3}$ であることを特徴とする請求項 1 記載の素子。

【請求項 13】

前記上昇領域の前記第二の部分が、前記上昇領域の前記上部表面に対して垂直方向に $0.5 \mu\text{m}$ から $3 \mu\text{m}$ の厚さを有することを特徴とする請求項 1 記載の素子。

【請求項 14】

前記上昇領域の前記第一の部分における前記ドーパント濃度が一様であり、前記上昇領域の前記第二の部分における前記ドーパント濃度が前記上昇領域の前記上部表面に対して垂直方向に階段状の関係で、または、線形関係で変化することを特徴とする請求項 1 記載の素子。

【請求項 15】

前記上昇領域の前記第一と前記第二の部分における前記ドーパント濃度が、前記上昇領域の前記上部表面に対して垂直方向に線形関係で変化することを特徴とする請求項 1 記載の素子。

【請求項 16】

前記素子が接合型電界効果トランジスタ (JFET)、スタティック誘導トランジスタ (SIT)、接合型電界効果サイリスタ、又は JFET 電流リミッタであることを特徴とする請求項 1 記載の素子。

【請求項 17】

前記素子が 2.4 MV/cm 以下の印加電場での挙動を通じてパンチスルーを示すことを特徴とする請求項 1 記載の素子。

【請求項 18】

前記上昇領域の前記第一側壁上及び前記第一側壁に隣接する前記第一層の前記上部表面上の前記第二導電型の前記半導体材料上の第一ゲートコンタクトと、
前記上昇領域の前記第二側壁上及び前記第二側壁に隣接する前記第一層の前記上部表面上の前記第二導電型の前記半導体材料上の第二ゲートコンタクトと、
前記第三層上のソースコンタクトと、

前記第一層に対向する前記基板層上のドレインコンタクトとをさらに備えてなることを特徴とする請求項 1 記載の素子。

【請求項 19】

請求項 18 の前記半導体素子を備えることを特徴とする回路。

【請求項 20】

前記第一及び第二ゲートコンタクトが電氣的に結合されるか、または、電氣的に結合されず、および／または、

前記回路が集積回路であることを特徴とする請求項 19 記載の回路。

【請求項 21】

請求項 18 に記載のとおり第一及び第二の半導体素子を備え、前記第一素子のソースコンタクトが第二素子のゲートコンタクトと電氣的に結合されてなることを特徴とする回路。

【請求項 22】

半導体素子を製造する製法であって、

前記製法は、

第一導電型の半導体材料の第三層を介して選択的にエッチングする工程を含み、前記第三層は前記第一導電型の半導体材料の第二層上にあり、前記第二層は前記第一導電型の半導体材料の第一層上にあり、前記第一層は前記第一導電型の半導体材料の基板層上にあり、前記第三層を介して選択的にエッチングする工程は、下の前記第二層内に選択的にエッチングする工程を含み、これにより前記第一導電型半導体材料の上昇領域が形成され、前記上昇領域は前記第三層の半導体材料を含む上部表面と、前記第二層の半導体材料を含むテーパー状の側壁とを有し、

前記製法は、さらに、

前記上昇領域の前記側壁上、及び前記上昇領域に隣接する前記第一層の前記上部表面上に前記第二層の半導体材料内にドーパントを選択的に打ち込む工程を含み、これにより、前記上昇領域の前記側壁上及び前記上昇領域に隣接する前記第一層の前記上部表面上の前記第一導電型とは異なる第二導電型の半導体材料の領域を形成し、

前記第二層は、前記第三層に隣接する、第一平均ドーパント濃度をもつ第一の部分と、前記第一の部分と前記第一層との間の、第二平均ドーパント濃度をもつ第二の部分とを含み、前記第一平均ドーパント濃度が前記第二平均ドーパント濃度より低く、前記第二平均ドーパント濃度が前記第一層の前記平均ドーパント濃度よりも高いことを特徴とする製法。

【請求項 23】

前記ドーパントが、前記上昇領域の前記上部表面に対して垂直方向から 2 度以内の方向に打ち込まれてなることを特徴とする請求項 22 記載の製法。

【請求項 24】

前記上昇領域が、前記第二層の前記第一層と前記第二の部分との間で第三平均ドーパント濃度をもつ第三の部分とをさらに備え、前記第三平均ドーパント濃度が前記第一層平均ドーパント濃度より高く、前記第三ドーパント濃度が前記第二平均ドーパント濃度より低いことを特徴とする請求項 22 記載の製法。

【請求項 25】

前記第二層を形成するために、前記第一層上に前記第一導電型の半導体材料をエピタキシャル成長させる工程と、

前記第三層を形成するために、前記第二層上に前記第一導電型の半導体材料をエピタキシャル成長させる工程とをさらに含み、

前記第一層上の前記第一導電型の半導体材料をエピタキシャル成長させる工程が、前記表面を前記第一導電型の前記半導体材料を形成するために反応する複数のガスと接触させる工程を含み、前記複数のガスの中の一又は二以上の前記濃度がエピタキシャル成長中に変化して、前記第二層における前記ドーパント濃度が不均一であることを特徴とする請求項 22 記載の製法。