



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0034346
(43) 공개일자 2014년03월20일

(51) 국제특허분류(Int. Cl.)
G06F 21/70 (2013.01) G06F 12/14 (2006.01)
G11C 7/24 (2006.01)
(21) 출원번호 10-2012-0095608
(22) 출원일자 2012년08월30일
심사청구일자 2012년08월30일

(71) 출원인
한국기술교육대학교 산학협력단
충남 천안시 동남구 병천면 충절로 1600, 내 (한
국기술교육대학교)
(72) 발명자
장경식
충청남도 천안시 동남구 풍세로 801-23 용곡1차세
광엔리치타워아파트 108동 1109호
(74) 대리인
김견수

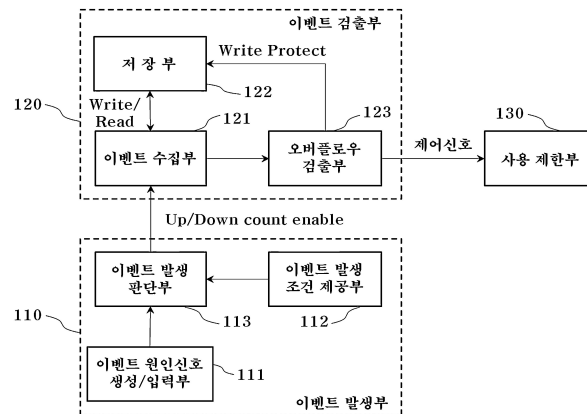
전체 청구항 수 : 총 16 항

(54) 발명의 명칭 반도체 소자의 유효 사용기간 제어 시스템과 그 방법

(57) 요약

본 발명은 반도체 소자의 사용횟수나 사용기간을 체크하는 이벤트를 누적한 후, 그 누적된 이벤트 감지결과로부터 추가로 발생하는 이벤트를 카운트함으로써, 상기 반도체 소자를 오랫동안 동작시키지 않고 있다가 동작시키더라도 사용횟수나 사용기간을 정확히 체크할 수 있으며, 또한 반도체 소자가 장착된 보드나 시스템 또는 통신으로 연결된 외부 서버로부터 유효 사용기간의 제어에 관련된 정보를 입력받아 상기 반도체 소자의 사용횟수나 사용기간을 정확히 체크함으로써 상기 반도체 소자의 사용 여부를 정확하게 제어할 수 있도록 하는 반도체 소자의 유효 사용기간 제어 시스템과 그 방법에 관한 것이다.

대표도 - 도1



특허청구의 범위

청구항 1

미리 설정된 반도체 소자의 사용횟수 혹은 사용기간을 포함한 특정 조건과 관련된 이벤트 원인 신호 혹은 기준값을 입력받거나 생성하여 상기 반도체 소자의 라이프 사이클을 결정하는 이벤트 신호를 출력하는 이벤트 발생부; 및

상기 이벤트 신호를 이용하여 상기 반도체 소자의 동작을 제한하는 제어신호를 출력하는 이벤트 검출부;를 포함하며,

상기 이벤트 검출부는 상기 이벤트 신호와 관련된 정보를 주기적으로 업데이트하여 메모리에 저장하였다가 상기 반도체 소자가 재 구동될 때마다 초기 정보로 활용되는 것을 특징으로 하는 반도체 소자의 유효 사용기간 제어 시스템.

청구항 2

청구항 1에 있어서,

상기 이벤트 원인 신호, 기준값, 이벤트 신호, 혹은 이들의 조합 중 적어도 하나 이상을 상기 반도체 소자, 또는 그 반도체 소자가 장착된 보드나 시스템, 또는 통신망으로 연결된 외부 서버로부터 입력받는 것을 특징으로 하는 반도체 소자의 유효 사용기간 제어 시스템.

청구항 3

청구항 1에 있어서,

상기 이벤트 발생부는 상기 입력받거나 생성된 이벤트 원인신호가 이벤트 발생조건에 부합하는지 판별하기 위한 기준값들을 저장하는 이벤트 발생조건 제공부; 및

상기 이벤트 원인신호와 상기 기준값으로부터 이벤트 발생여부를 판단하는 이벤트 발생 판단부;를 포함하는 것을 특징으로 하는 반도체 소자의 유효 사용기간 제어 시스템.

청구항 4

청구항 3에 있어서,

상기 이벤트 발생조건 제공부는 상기 입력받는 신호나 정보의 종류에 따라 그에 해당하는 적어도 하나 이상의 기준값들을 저장하는 것을 특징으로 하는 반도체 소자의 유효 사용기간 제어 시스템.

청구항 5

청구항 1에 있어서,

상기 이벤트 검출부는 이벤트 신호가 입력될 때마다 이벤트를 수집하는 이벤트 수집부;

상기 이벤트 수집부에서 수집되는 이벤트를 주기적으로 저장하는 저장부; 및

상기 이벤트 수집부에서 수집된 정보를 보고 오버플로우를 검출하는 오버플로우 검출부;를 포함하는 것을 특징으로 하는 반도체 소자의 유효 사용기간 제어 시스템.

청구항 6

청구항 5에 있어서,

상기 저장부는 인가되는 전원이 없더라도 저장된 내용이 보존되는 비휘발성 메모리인 것을 특징으로 하는 반도체 소자의 유효 사용기간 제어 시스템.

청구항 7

청구항 5에 있어서

상기 오버플로우 검출부는 상기 이벤트 수집부의 수집완료가 검출되면 상기 저장부를 쓰기금지(라이트 프로텍트) 상태로 전환시키는 것을 특징으로 하는 반도체 소자의 유효 사용기간 제어 시스템.

청구항 8

청구항 1에 있어서,

상기 이벤트 검출부는 이벤트의 초기값을 저장하는 제1 메모리;

이벤트 원인신호를 입력받아 상기 제1 메모리에 저장된 초기값을 참조하여 새로운 이벤트 정보를 생성하는 제1 이벤트 수집부; 및

상기 반도체 소자의 유효 사용기간에 대한 기준값을 저장하는 제2 메모리;

상기 제1 이벤트 수집부에서 출력되는 현재 값과 상기 제2 메모리에 저장된 유효기간 기준값을 비교하여 상기 반도체 소자가 유효기간이내인지 판단하는 유효기간 검출부;를 포함하는 것을 특징으로 하는 반도체 소자의 유효 사용기간 제어 시스템.

청구항 9

청구항 8에 있어서,

상기 제1 메모리는 인가되는 전원이 없더라도 저장된 정보가 보존되는 비휘발성 메모리인 것을 특징으로 하는 반도체 소자의 유효 사용기간 제어 시스템.

청구항 10

청구항 1에 있어서,

상기 이벤트 검출부에서 출력된 제어신호에 따라 반도체 소자, 또는 그를 포함하는 보드나 시스템을 파괴하여 복구나 재사용을 방지하는 사용 제한부;를 더 포함하는 것을 특징으로 하는 반도체 소자의 유효 사용기간 제어 시스템.

청구항 11

청구항 1에 있어서,

상기 이벤트 발생부에서 입력받는 이벤트 원인신호나 정보는 마이크로프로세서의 PC(program counter), 클럭(Clock) 신호, 리셋 신호, 반도체 소자의 외부 또는 내부에서 발생하는 신호나 정보, 반도체 소자가 장착된 보드나 시스템의 특정 단자(또는 포트)에서 발생하는 신호나 데이터, 유선이나 무선 통신 네트워크를 통해서 제공되는 인증번호나 일련번호, 또는 인증을 위한 데이터, 또는 그들의 조합 중 적어도 어느 하나 이상을 포함하는 것을 특징으로 하는 반도체 소자의 유효 사용기간 제어 시스템.

청구항 12

미리 설정된 반도체 소자의 사용횟수 혹은 사용기간을 포함한 특정 조건과 관련된 이벤트 원인 신호 혹은 기준값을 입력받거나 생성하여 상기 반도체 소자의 라이프 사이클을 결정하는 이벤트 신호를 출력하는 제1 단계; 및 상기 이벤트 신호를 이용하여 상기 반도체 소자의 동작을 제한하는 제어신호를 출력하는 제2 단계;를 포함하며, 상기 제2 단계는 상기 이벤트 신호와 관련된 정보를 주기적으로 업데이트하여 메모리에 저장하였다가 상기 반도체 소자가 재 구동될 때마다 초기 정보로 활용되는 것을 특징으로 하는 반도체 소자의 유효 사용기간 제어 방법.

청구항 13

청구항 12에 있어서,

상기 제1 단계는 상기 입력받거나 생성된 이벤트 원인 신호가 이벤트 발생조건에 부합하는지 판별하기 위한 기준값들을 저장하는 제3 단계;

상기 이벤트 원인신호와 상기 기준값으로부터 이벤트 발생여부를 판단하는 제4 단계;를 포함하는 것을 특징으로 하는 반도체 소자의 유효 사용기간 제어 방법.

청구항 14

청구항 12에 있어서,

상기 제2 단계는 이벤트 신호가 입력될 때마다 이벤트를 수집하는 제5 단계;

상기 수집되는 이벤트를 주기적으로 저장하는 제6 단계; 및

상기 수집되는 이벤트를 보고 오버플로우를 검출하는 제7 단계;를 포함하는 것을 특징으로 하는 반도체 소자의 유효 사용기간 제어 방법.

청구항 15

청구항 12에 있어서,

상기 제2 단계는 이벤트의 초기값을 저장하는 제8 단계;

이벤트 원인신호를 입력받아 상기 저장된 초기값을 참조하여 새로운 이벤트 정보를 생성하는 제9 단계;

상기 반도체 소자의 유효 사용기간에 대한 기준값을 저장하는 제10 단계; 및

상기 제9 단계에서 출력되는 현재 값과 상기 제10 단계에서 저장된 유효기간 기준값을 비교하여 상기 반도체 소자가 유효기간이내인지 판단하는 제11 단계;를 포함하는 것을 특징으로 하는 반도체 소자의 유효 사용기간 제어 방법.

청구항 16

청구항 12에 있어서,

상기 제2 단계에서 출력된 제어신호에 따라 반도체 소자, 또는 그를 포함하는 보드나 시스템을 파괴하여 복구나 재사용을 방지하는 제12 단계;를 더 포함하는 것을 특징으로 하는 반도체 소자의 유효 사용기간 제어 방법.

명세서

기술 분야

[0001] 본 발명은 반도체 소자의 유효 사용기간 제어 시스템과 그 방법에 관한 것으로, 더욱 상세하게는 반도체 소자의 사용횟수나 사용기간이 미리 설정된 횟수나 기간보다 경과할 경우에 그 반도체 소자의 사용을 폐기하거나 제한하는 반도체 소자의 유효 사용기간 제어 시스템과 그 방법에 관한 것이다.

배경 기술

[0002] 일반적으로 전자장치는 다양한 소자들로 구성되어 있으며, 그 중 반도체 소자는 전자장치를 소형화하거나 고성능화하는데 아주 중요한 역할을 담당한다. 특히 집적회로, 메모리, 마이크로프로세서, 시스템 온 칩(SoC: System On a Chip)과 같은 형태로 제작되는 반도체 소자들은 전자장치 내에서 핵심 부품으로 사용되고 있다. 따라서 반도체 소자를 제조하는 기업에서는 반도체 소자의 집적회로 자체가 외부에 유출되지 않도록 할 뿐만 아니라, 그 반도체 소자에 저장된 정보를 분실이나 도난으로부터 보호하고, 반도체 소자의 불법적인 오남용을 막기 위하여 다양한 방법들을 개발하고 있다.

[0003] 특히 해킹의 위험이 있는 소프트웨어적인 방법보다는 하드웨어적인 방법으로 반도체 소자를 파괴함으로써, 허가되지 않은 사용자나 해커에 의한 소프트웨어적 접근 또는 물리적 접근을 차단하고, 또한 허가된 사용자라 할지라도 상업적 또는 군사적 목적에 따라 반도체 소자에 설정된 특정 사용기간(사용시간)이나 사용횟수가 경과할 경우에는 그 반도체 소자의 사용을 제한하거나, 복구, 또는 재사용이 불가능하게 할 필요가 있다. 물론 소프트웨어적인 방법으로도 해킹에 강하도록 하는 다양한 방법을 사용하여 반도체 소자의 사용을 제어할 수 있다. 특히 OTP(One-Time-Password) 용 장치의 경우에도 일정 사용기간이 초과한 경우 보안을 위해서 자동으로 OTP 생성 회로를 폐기시키는 것이 필요하다.

[0004] 본 발명의 배경기술은 본원의 동일 발명자가 출원하여 등록된 대한민국 등록특허 10-1092898호(2011.12.6.)에 개시되어 있다. 상기 배경기술은 이벤트 원인신호를 수신하여 이벤트 신호를 생성하고 그 이벤트 신호를 단순 누적하여 기설정된 값 이상으로 누적될 경우에 반도체 소자의 사용을 제한하는 제어신호를 생성하는 것에 관한 것이다. 그러나 상기 배경기술은 이전에 검출된 이벤트 감지결과를 누적하기 위한 구성을 제공하지 않는다. 따라서 이전에 누적된 이벤트 감지결과로부터 원인신호를 카운트하지 않기 때문에 사용시간이나 사용횟수 체크에 대한 유효성이 떨어지는 문제점이 있으며, 또한 클럭(clock)과 같은 원인신호를 단순 카운트하여 유효 사용기간을 제어하기 때문에 반도체 소자의 유효 사용기간 제어 시스템의 동작으로 인한 전력소모가 많을 수 있고, 회로가 다소 복잡하며, 원인신호의 조작이 가능한 문제점이 있다. 또한 반도체 소자의 동작이 정지된 후(슬립 후) 재동작 되었을 때와 같은 상황에서의 유효 사용기간의 연속성을 보장할 수 있는 구성을 제공하지 못하는 문제점이 있다. 또한 상기 배경기술은 칩(Chip) 내부에서만 유효 사용기간을 제어할 수 있을 뿐, 다수의 반도체 소자, 보드 혹은 시스템 차원에서 CPU에 의해서 로컬로 여러개의 반도체 소자에 대한 유효 사용기간을 제어하거나 네트워크로부터 정보를 입력받아 유효 사용기간을 제어할 수 있는 구성이나 방법을 제공하지 못하는 문제점이 있으며, 또한 외부 서버와의 통신에 의해서 유효 사용기간을 제어할 수 있는 구성이나 방법을 제공하지 못하는 문제점이 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 상기와 같은 문제점을 해결하기 위해 창작성된 것으로서, 반도체 소자에 미리 설정된 사용횟수나 사용기간이 경과할 경우에 그 반도체 소자의 사용을 제한하는 반도체 소자의 유효 사용기간 제어 시스템과 그 방법을 제공하는데 목적이 있다.

[0006] 또한 본 발명은 반도체 소자가 재동작할 경우 이전에 누적된 이벤트 감지결과로부터 카운트를 시작하여 새로 발생하는 이벤트를 추가로 카운트함으로써 반도체 소자의 슬립 후 재구동할 경우에도 유효 사용기간이나 사용횟수를 정확하게 제어할 수 있는 반도체 소자의 유효 사용기간 제어 시스템과 그 방법을 제공하는데 목적이 있다.

[0007] 또한 본 발명은 반도체 소자가 장착된 보드나 시스템 또는 통신으로 연결된 외부 서버로부터 유효 사용기간의 제어에 관련된 정보를 입력받아 반도체 소자의 사용을 제한하는 반도체 소자의 유효 사용기간 제어 시스템과 그

방법을 제공하는데 목적이 있다.

[0008] 또한 본 발명은 반도체 소자에 설정된 사용기간이나 사용횟수가 경과할 경우 그 반도체 소자를 물리적으로 파괴하여 복구나 재사용이 불가능하게 하는 반도체 소자의 유효 사용기간 제어 시스템과 그 방법을 제공하는데 목적이 있다.

과제의 해결 수단

[0009] 본 발명의 일 측면에 따른 반도체 소자의 유효 사용기간 제어 시스템은 미리 설정된 반도체 소자의 사용횟수 혹은 사용기간을 포함한 특정 조건과 관련된 이벤트 원인 신호 혹은 기준값을 입력받거나 생성하여 상기 반도체 소자의 라이프 사이클을 결정하는 이벤트 신호를 출력하는 이벤트 발생부; 및 상기 이벤트 신호를 이용하여 상기 반도체 소자의 동작을 제한하는 제어신호를 출력하는 이벤트 검출부;를 포함하며, 상기 이벤트 검출부는 상기 이벤트 신호와 관련된 정보를 주기적으로 업데이트하여 메모리에 저장하였다가 상기 반도체 소자가 재 구동될 때마다 초기 정보로 활용되는 것을 특징으로 하고, 상기 이벤트 원인 신호, 기준값, 이벤트 신호, 혹은 이들의 조합 중 적어도 하나 이상을 상기 반도체 소자, 또는 그 반도체 소자가 장착된 보드나 시스템, 또는 통신망으로 연결된 외부 서버로부터 입력받는 것을 특징으로 하며, 상기 이벤트 발생부는 상기 입력받거나 생성된 이벤트 원인신호가 이벤트 발생조건에 부합하는지 판별하기 위한 기준값들을 저장하는 이벤트 발생조건 제공부; 및 상기 이벤트 원인신호와 상기 기준값으로부터 이벤트 발생여부를 판단하는 이벤트 발생 판단부;를 포함하고, 상기 이벤트 발생조건 제공부는 상기 입력받는 신호나 정보의 종류에 따라 그에 해당하는 적어도 하나 이상의 기준값들을 저장하며, 상기 이벤트 검출부는 이벤트 신호가 입력될 때마다 이벤트를 수집하는 이벤트 수집부; 상기 이벤트 수집부에서 수집되는 이벤트를 주기적으로 저장하는 저장부; 및 상기 이벤트 수집부에서 수집된 정보를 보고 오버플로우를 검출하는 오버플로우 검출부;를 포함하고, 상기 저장부는 인가되는 전원이 없더라도 저장된 내용이 보존되는 비휘발성 메모리인 것을 특징으로 하며, 상기 오버플로우 검출부는 상기 이벤트 수집부의 수집완료가 검출되면 상기 저장부를 쓰기금지(라이트 프로텍트) 상태로 전환시키는 것을 특징으로 하고, 상기 이벤트 검출부는 이벤트의 초기값을 저장하는 제1 메모리; 이벤트 원인신호를 입력받아 상기 제1 메모리에 저장된 초기값을 참조하여 새로운 이벤트 정보를 생성하는 제1 이벤트 수집부; 및 상기 반도체 소자의 유효 사용기간에 대한 기준값을 저장하는 제2 메모리; 상기 제1 이벤트 수집부에서 출력되는 현재 값과 상기 제2 메모리에 저장된 유효기간 기준값을 비교하여 상기 반도체 소자가 유효기간이내인지 판단하는 유효기간 검출부;를 포함하고, 상기 제1 메모리는 인가되는 전원이 없더라도 저장된 정보가 보존되는 비휘발성 메모리인 것을 특징으로 하며, 상기 이벤트 검출부에서 출력된 제어신호에 따라 반도체 소자, 또는 그를 포함하는 보드나 시스템을 파괴하여 복구나 재사용을 방지하는 사용 제한부;를 더 포함하고, 상기 이벤트 발생부에서 입력받는 이벤트 원인신호나 정보는 마이크로프로세서의 PC(program counter), 클럭(Clock) 신호, 리셋 신호, 반도체 소자의 외부 또는 내부에서 발생하는 신호나 정보, 반도체 소자가 장착된 보드나 시스템의 특정 단자(또는 포트)에서 발생하는 신호나 데이터, 유선이나 무선 통신 네트워크를 통해서 제공되는 인증번호나 일련번호, 또는 인증을 위한 데이터, 또는 그들의 조합 중 적어도 어느 하나 이상을 포함하는 것을 특징으로 한다.

[0010] 본 발명의 일 측면에 따른 반도체 소자의 유효 사용기간 제어 방법은 미리 설정된 반도체 소자의 사용횟수 혹은 사용기간을 포함한 특정 조건과 관련된 이벤트 원인 신호 혹은 기준값을 입력받거나 생성하여 상기 반도체 소자의 라이프 사이클을 결정하는 이벤트 신호를 출력하는 제1 단계; 및 상기 이벤트 신호를 이용하여 상기 반도체 소자의 동작을 제한하는 제어신호를 출력하는 제2 단계;를 포함하며, 상기 제2 단계는 상기 이벤트 신호와 관련된 정보를 주기적으로 업데이트하여 메모리에 저장하였다가 상기 반도체 소자가 재 구동될 때마다 초기 정보로 활용되는 것을 특징으로 하며, 상기 제1 단계는 상기 입력받거나 생성된 이벤트 원인 신호가 이벤트 발생조건에 부합하는지 판별하기 위한 기준값들을 저장하는 제3 단계; 상기 이벤트 원인신호와 상기 기준값으로부터 이벤트 발생여부를 판단하는 제4 단계;를 포함하며, 상기 제2 단계는 이벤트 신호가 입력될 때마다 이벤트를 수집하는 제5 단계; 상기 수집되는 이벤트를 주기적으로 저장하는 제6 단계; 및 상기 수집되는 이벤트를 보고 오버플로우를 검출하는 제7 단계;를 포함하고, 또한 상기 제2 단계는 이벤트의 초기값을 저장하는 제8 단계; 이벤트 원인 신호를 입력받아 상기 저장된 초기값을 참조하여 새로운 이벤트 정보를 생성하는 제9 단계; 상기 반도체 소자의 유효 사용기간에 대한 기준값을 저장하는 제10 단계; 및 상기 제9 단계에서 출력되는 현재 값과 상기 제10 단계에서 저장된 유효기간 기준값을 비교하여 상기 반도체 소자가 유효기간이내인지 판단하는 제11 단계;를 포함하고, 상기 제2 단계에서 출력된 제어신호에 따라 반도체 소자, 또는 그를 포함하는 보드나 시스템을 파괴하여 복구나 재사용을 방지하는 제12 단계;를 더 포함하는 것을 특징으로 한다.

발명의 효과

- [0011] 본 발명은 반도체 소자의 사용횟수나 사용기간을 체크하는 이벤트를 누적한 후, 그 누적된 이벤트 감지결과로부터 추가로 발생하는 이벤트를 카운트하기 때문에 상기 반도체 소자를 오랫동안 동작시키지 않고 있다가 동작시키더라도 사용횟수나 사용기간을 정확히 체크할 수 있으며, 또한 복수의 반도체 소자가 장착된 보드나 시스템에 포함된 각 반도체 소자 각각에 대해서, CPU내의 제어 프로그램에 의해서 혹은 통신으로 연결된 외부 서버로부터 유효 사용기간의 제어에 관련된 정보를 입력받아 상기 반도체 소자의 사용횟수나 사용기간을 정확히 체크할 수 있도록 함으로써, 상기 반도체 소자의 사용 여부를 정확하게 제어할 수 있도록 하는 효과가 있다.

도면의 간단한 설명

- [0012] 도 1은 본 발명의 제1 실시예에 따른 반도체 소자의 유효 사용기간 제어 시스템의 개략적인 구성을 보인 예시도.
- 도 2는 상기 도1에 있어서, 사용 제한부의 동작을 설명하기 위한 일 실시예의 구성을 보인 예시도.
- 도 3은 상기 도1에 도시된 반도체 소자의 유효 사용기간 제어 시스템을 소프트웨어적인 방법으로 구현할 경우의 개략적인 구성을 보인 흐름도.
- 도 4는 본 발명의 제2 실시예에 따른 반도체 소자의 유효 사용기간 제어 시스템의 개략적인 구성을 보인 예시도.
- 도 5는 상기 도4에 도시된 반도체 소자의 유효 사용기간 제어 시스템을 소프트웨어적인 방법으로 구현할 경우의 개략적인 구성을 보인 흐름도.
- 도 6은 본 발명의 제3 실시예에 따른 반도체 소자의 유효 시간기간 제어 시스템의 개략적인 구성을 보인 예시도.

발명을 실시하기 위한 구체적인 내용

- [0013] 이하, 첨부된 도면을 참조하여 본 발명에 따른 반도체 소자의 유효 사용기간 제어 시스템과 그 방법의 일 실시예를 설명한다. 본 발명에 따른 반도체 소자의 유효 사용기간 제어 시스템은 반도체 소자의 설계시에 내장할 수 있을 뿐만 아니라, 기존의 반도체 소자나 전자회로 보드, 또는 전자 시스템에 추가하여 구성할 수 있다.
- [0014] (제1 실시예)
- [0015] 도1은 본 발명의 제1 실시예에 따른 반도체 소자의 유효 사용기간 제어 시스템의 개략적인 구성을 보인 예시도이다.
- [0016] 이에 도시된 바와 같이 반도체 소자의 유효 사용기간 제어 시스템은 반도체 소자의 사용횟수나 사용기간에 관련된 정보(즉, 이벤트 발생을 위한 원인신호)들을 생성 혹은 입력받아 그 정보들이 반도체 소자의 사용횟수나 사용기간에 관련된 이벤트 발생 조건에 해당하는 유효한 정보인 경우 이벤트 신호를 출력하는 이벤트 발생부(110)와, 상기 이벤트 발생부(110)에서 출력된 이벤트 신호를 누적하여(또는 차감하여), 그 이벤트 누적결과(또는 차감결과)가 기설정된 값이 되었을 때 오버플로우를 검출하여 반도체 소자의 사용을 제한하거나 금지하는 제어 신호를 출력하는 이벤트 검출부(120)와, 상기 이벤트 검출부(120)에서 출력된 제어신호에 따라 반도체 소자를 파괴하거나, 복구, 또는 재사용을 방지하는 사용 제한부(130)를 포함하여 구성한다.
- [0017] 상기 이벤트 발생부(110)는 반도체 소자 자체, 또는 그 반도체 소자가 장착된 보드나 시스템, 또는 통신으로 연결된 외부 서버로부터 반도체 소자의 사용횟수나 사용기간에 관련된 신호나 정보(즉, 이벤트 발생을 위한 원인신호)들을 생성하거나 입력받는 이벤트 원인신호 생성/입력부(111)와, 상기 이벤트 원인신호 생성/입력부(111)를 통해서 입력받은(또는 생성된) 신호나 정보가 사용횟수나 사용기간에 관련된 유효한 정보(즉, 이벤트 발생 조건)인지 판별하기 위한 기준값을 저장하는 이벤트 발생조건 제공부(112)와, 상기 이벤트 원인신호 생성/입력부(111)에서 입력받은 신호나 정보와 상기 이벤트 발생조건 제공부(112)에 저장된 기준값을 비교하여 그 비교

결과에 따라 유효한 신호나 정보가 입력되었을 경우 이벤트 신호를 출력하는 이벤트 발생 판단부(113)를 포함하여 구성한다.

[0018] 여기서 상기 이벤트 원인신호 생성/입력부(111)는 예를 들어, 반도체 소자 내부에서, 1) 클럭(Clock) 신호를 이용하여 카운트를 동작시켜 그 카운트 결과를 이벤트 원인 신호로 사용할 수 있고, 이 결과가 미리 저장된 기준값과 비교하여 같게 되면 이벤트를 생성시킬 수 있으며, 2) 시스템 리셋 신호를 이벤트 원인 신호로 사용할 수 있으며, 이 경우 기준값을, 예를 들어 '0'으로 설정하여 저장하고 있다가, 시스템 리셋이 low active로 발생하게 되면, 이 시스템 리셋이라는 이벤트 원인 신호('0')와 기준값('0')을 비교하여 같게 되면 이벤트를 생성시키는 것이 가능하다. 3) 아울러 마이크로프로세서의 경우 인터럽트 벡터 어드레스나 특정 메모리 번지를 기준값으로 저장하고 있다가, PC(program counter)를 이벤트 원인 신호로 하여 이를 상기 기준값과 비교하며, 그 결과 동일한 값이면 이벤트를 생성시키는 것이 가능하다. 또한, 상기 이벤트 원인은 클럭에 의해서 생성되는 것이 아니라 비동기식으로 특정 조건이 만족되면 단일 혹은 복수의 비트로 신호를 생성하는 것이 가능하며, 이 경우에도 해당하는 기준값과 비교하여 이벤트를 생성할 수 있다.

[0019] 한편, 상기 이벤트 원인신호, 기준값 혹은 이들의 조합은 반도체 소자의 외부에서 생성되어 입력될 수 있으며, 또한 이벤트 발생도 마찬가지이다.

[0020] 상기 이벤트 원인신호 생성 또는 입력과 이벤트 발생은 반도체 소자의 외부 또는 내부에서 발생하는 신호나 정보, 반도체 소자가 장착된 보드나 시스템의 특정 단자(또는 포트)에서 발생하는 신호나 데이터, 유선이나 무선 통신 네트워크를 통해서 제공되는 인증번호나 일련번호, 또는 인증을 위한 데이터, 또는 그들의 조합 중 적어도 어느 하나 이상을 포함한다. 이때 상기 원인신호는 아날로그 신호이거나 디지털 신호를 모두 포함한다.

[0021] 상기 이벤트 발생조건 제공부(112)에 저장되는 기준값은 상기 이벤트 발생을 위한 원인신호가 유효한 신호(또는 정보) 인지를 판별하기 위한 값으로서, 예컨대 리셋 신호를 원인신호로 입력받을 경우에는 '0'을 기준값으로 저장하고, 마이크로프로세서에서 발생하는 신호를 원인신호로 사용할 경우에는 특정 벡터 어드레스나 메모리 번지를 기준값으로 저장한다. 또한, 비동기회로에서 이벤트 원인 신호를 생성하는 특정 조건에 해당되는 값이 될 수 있다. 즉, 상기 기준값은 이벤트 원인신호 생성/입력부(111)를 통해서 다양한 원인신호가 생성 또는 입력될 때 그 원인신호가 기설정된 이벤트 발생 조건에 해당하는 유효한 신호(또는 정보) 인지를 비교하기 위한 값을 알 수 있다.

[0022] 상기 이벤트 발생 판단부(113)는 상기 입력된 다양한 원인신호를 기준값과 비교하여 유효하지 않은 신호(또는 정보)를 제거하고, 기설정된 이벤트 발생 조건에 해당하는 유효한 신호나 정보(또는 데이터)만 검출하여 이벤트 신호를 출력한다. 상기 이벤트 발생 판단부(113)는 입력 가능한 이벤트의 종류에 대응하여 크기가 다른 적어도 하나 이상의 비교기(미도시)로 구성될 수 있다. 따라서 상기 이벤트 발생 판단부(113)에서 출력되는 이벤트 신호는 이벤트의 종류에 따라서 이벤트가 발생할 때마다 1비트의 이벤트 신호를 출력하거나, n비트의 이벤트 신호를 출력하여 이벤트 검출부에서 이벤트를 카운트할 수 있다.

[0023] 예컨대, 상기 원인신호의 종류에 따라서 1비트의 이벤트 신호를 출력함으로써 이벤트 발생횟수를 이벤트 검출부(120)의 이벤트 수집부(121)에서 하나씩 카운트하게 하거나, 특정한 원인신호(예 : 날짜 정보)가 입력될 경우에는 n비트의 이벤트 신호를 출력하여 사용횟수나 사용기간을 한꺼번에 카운트하게 한다. 다시 말해, 반도체 소자에 유효기간(유효 사용기간)을 1개월(30일)로 설정한다고 가정할 경우, 매일 1회씩 30회를 카운트하여 30회가 카운트되는 날짜에 반도체 소자의 사용을 제한하거나, 유효기간 완료일(expire date)(예 : 1월 30일)을 지정함으로써 반도체 소자가 슬립 상태에서 상기 완료일 이전에 구동할 경우 그 슬립되었던 날짜만큼 한꺼번에 카운트하거나, 상기 슬립 상태에서 상기 완료일이나 완료일이 경과된 이후에 구동할 경우 30회를 한꺼번에 카운트하여 반도체 소자의 사용을 제한할 수 있다.

[0024] 상기 이벤트 검출부(120)는 상기 이벤트 발생부(110)에서 출력되는 이벤트 신호가 입력될 때마다 누적 카운트(업 카운트)나 차감 카운트(다운 카운트)를 수행하는 이벤트 수집부(121)와, 상기 이벤트 수집부(121)에서 카운트를 시작할 초기값 및 상기 이벤트 수집부(121)에서 카운트된 최종값을 저장하는 저장부(122)와, 상기 누적(또는 차감)된 카운트 값이 기설정된 값에 도달하는 경우 혹은 특정 크기(예: 10-비트 카운터)의 카운터에 오버플로우가 생성되는 경우에 반도체 소자의 사용을 제한하는 제어신호를 출력하는 오버플로우 검출부(123)를 포함하여 구성한다. 즉, 상기 이벤트 수집부(121)와 오버플로우 검출부(123)는 밀접하게 연관되므로 통합하여 구성될 수도 있다.

[0025] 상기 이벤트 수집부(121)는 상기 입력된 이벤트 신호에 따라 1비트 내지 n비트씩 카운트할 수 있으며, 반도체

소자에 전원이 인가되어 처음 구동을 시작할 경우, 상기 저장부(122)에 저장되어 있는 값을 초기값으로 읽어와 카운트를 시작한다. 따라서 상기 초기값을 이용하여 카운트 가능한 횟수를 조절할 수 있다. 예컨대 상기 이벤트 수집부(121)가 100회를 카운트할 수 있다고 가정하고, 상기 저장부(122)에 저장되어 있는 초기값이 50인 경우 상기 이벤트 수집부(121)는 50회를 카운트할 수 있으며, 상기 초기값이 80인 경우 상기 이벤트 수집부(121)는 20회를 카운트할 수 있다. 그리고 상기 이벤트 수집부(121)에 설정된 카운트 값을 초과할 경우에 오버플로우 신호를 출력할 수 있다.

[0026] 한편 상기 이벤트 수집부(121)는 카운트를 수행할 때마다 그 카운트 값을 저장부(122)에 저장한다. 따라서 반도체 소자에 인가되는 전원이 차단되어 구동을 종료할 경우, 이벤트 수집부(121)에서 카운트된 최종값이 저장부(122)에 저장되고, 반도체 소자가 재구동될 경우 상기 최종값이 이벤트 수집부(121)의 초기값으로 설정되는 것이다. 상기 카운트 값은 라이트 프로텍트(write protect) 신호가 디스에이블(disable) 상태인 경우에만 상기 저장부(122)에 저장 가능하며, 라이트 프로텍트(write protect)가 인에이블 상태일 경우에는 저장이 불가능하다.

[0027] 상기 저장부(122)는 비휘발성 메모리(NVRAM: nonvolatile random access memory), 즉 내장형 플래시나 EEPROM 등과 같이 인가되는 전원이 없더라도 저장된 내용이 보존되는 것이 바람직하다. 상기 저장부(122)는 주기적으로 상기 이벤트 수집부(121)에서 출력되는 카운트 값을 업데이트 하며 전원공급시 최근값을 자동로딩하여 초기값으로 활용하고, 상기 이벤트 수집부(121)에 기설정된 값의 카운트를 완료할 경우 라이트 프로텍트(write protect)가 인에이블 상태로 전환된다.

[0028] 상기 오버플로우 검출부(123)는 상기 이벤트 수집부(121)의 카운트 완료를 검출한다. 즉, 상기 이벤트 수집부(121)에서 출력되는 오버플로우 신호를 검출한다. 그리고 상기 카운트가 완료되면 상기 저장부(122)에 라이트 프로텍트(write protect) 신호를 인에이블 상태로 전환하고, 반도체 소자의 사용을 금지 혹은 제한하는 제어신호를 출력한다. 또한 상기 오버플로우 검출부(123)는 상기 이벤트 수집부(121)에서 오버플로우 신호를 출력하지 않더라도, 상기 이벤트 수집부(121)가 기설정된 카운트 값 이상을 카운트하는지 검출하고 그때 카운트가 완료된 것으로 판단할 수 있다.

[0029] 상기 사용 제한부(130)는, 도 2에 도시된 바와 같이, 상기 입력된 제어신호를 이용하여 시스템 내부로 제공되는 마스터 클럭 또는 시스템 리셋(nRESET) 신호를 제어하거나, 특정 소자(적은 온상태 저항값(small Ron)을 갖는 디바이스)를 사용하여 의도적인 단락(shortage)을 유발시켜 과전류로 인한 회로 파괴나 회로를 회복 불가능상태로 만듦으로써 반도체 소자의 재사용을 불가하도록 한다. 특히, OTP의 경우 사용 유효기간이 지났을 때 자동으로 폐기시키는 기능이 필요하다.

[0030] 도3은 상기 도1에 도시된 반도체 소자의 유효 사용기간 제어 시스템을 소프트웨어적인 방법으로 구현할 경우의 개략적인 구성을 보인 흐름도이다.

[0031] 이에 도시된 바와 같이 반도체 소자의 유효 사용기간 제어 방법은 반도체 소자의 사용횟수나 사용기간에 관련된 정보(즉, 이벤트 발생을 위한 원인신호)들을 생성하거나 기설정된 특정 입력수단(예 : 반도체 소자 자체, 또는 그 반도체 소자가 장착된 보드나 시스템, 또는 통신으로 연결된 외부 서버)으로부터 입력받는다(S101).

[0032] 그리고 상기 정보들이 반도체 소자의 사용횟수나 사용기간에 관련된 이벤트 발생 조건에 해당하는 유효한 정보인 경우 이벤트를 생성한다. 즉 상기 이벤트 원인신호의 종류에 따라 기설정된 크기나 특정 데이터 형식을 갖는 이벤트 신호를 생성하거나 출력한다(S102).

[0033] 상기와 같이 이벤트가 생성되면(이벤트 신호가 출력되면), 상기 출력된 이벤트 신호를 검출하여(S103), 그 이벤트를 누적(또는 차감)하는 방식으로 이벤트 카운트를 수행한다(S104).

[0034] 이때 상기 이벤트의 카운트 카운트시마다 그 카운트 값을 내부 메모리에 주기적으로 저장하고(S105), 반도체 소자에 인가되는 전원이 차단되어 구동이 종료(슬립)되었다가 그 반도체 소자에 다시 전원이 인가되어 재구동될 경우 상기 주기적으로 저장된 카운트 값을 초기값으로 자동 로딩하여 이벤트 카운트를 수행한다(S104).

[0035] 그리고 상기 이벤트 누적결과(또는 차감결과)가 기설정된 카운트 값이 되었을 때 생성되는 오버플로우를 검출한다(S106). 상기와 같이 이벤트 누적결과(또는 차감결과)가 기설정된 카운트 값이 되었을 때(또는 오버플로우가 검출되었을 때) 반도체 소자의 사용을 제한하거나 금지하는 제어신호를 출력함으로써, 반도체 소자를 파괴하거나, 복구, 또는 재사용을 방지한다(S107).

[0036] 상기와 같이 소프트웨어적인 방법으로 반도체 소자의 유효 사용기간을 제어할 경우, 상기 소프트웨어의 구현을

위한 장치는 상기 제1 실시예에 도시된 구성 요소를 선택적으로 조합하여 구성함으로써 그 효율성을 더욱 증가시킬 수 있다.

[0037]

(제2 실시예)

[0038]

[0039]

도4는 본 발명의 제2 실시예에 따른 반도체 소자의 유효 사용기간 제어 시스템의 개략적인 구성을 보인 예시도이다.

[0040]

이에 도시된 바와 같이 본 실시예에 따른 반도체 소자의 유효 사용기간 제어 시스템은 반도체 소자가 동작할 경우 입력되는 외부클럭, 시스템 리셋, 혹은 특정 로직(예: 프로그램 카운터가 인터럽트 벡터 어드레스나 특정 메모리 번지를 액세스할 때 이벤트 발생하는 것)에 의해서 생성된 이벤트 신호(이벤트 원인신호를 포함)의 발생을 카운트하여 그 값을 주기적으로 메모리에 업데이트하고, 또한 상기 카운트 값을 제2메모리에 저장된 유효기간 기준값과 비교하여 실제 사용기간을 초과하였는지 여부를 체크할 수 있다.

[0041]

도4에 도시된 바와 같이 본 실시예에 따른 반도체 소자의 유효 사용기간 제어 시스템은 이벤트 초기값을 저장하는 제1 메모리(210)와, 이벤트 신호(또는 이벤트 원인신호)를 카운트 인에이블 신호로 입력받아 상기 제1 메모리(210)에 저장된 초기값부터 카운트를 시작하는 제1 이벤트 수집부(220)와, 제조사나 판매시에 설정된 유효 사용기간(또는 유효기간) 기준값을 저장하는 제2 메모리(220)와, 상기 제1 이벤트 수집부(220)에서 출력된 현재 카운트 값과 상기 제2 메모리(220)에 저장된 기준값을 비교하여 기설정된 조건에 해당하는 비교결과 신호를 출력하는 유효사용기간 검출부(240)와, 상기 유효사용기간 검출부(240)에서 출력된 비교신호(예: active high)를 이용하여 반도체 소자의 사용을 제한하는 사용제한부(250)를 포함하여 구성된다.

[0042]

상기 제1 메모리(210)는 내부 플래시(NVRAM) 혹은 EEPROM 과 같은 비휘발성 메모리로서 인가되는 전원이 없더라도 저장된 정보가 보존되는 메모리이다. 상기 제1 메모리(210)에 저장되는 정보는 주기적으로 저장되는 카운트 결과값이며, 새로운 카운트를 시작하기 위한 초기값으로 사용된다. 즉, 상기 제1 메모리(210)는 제1 이벤트 수집부(220)에서 출력되는 출력값으로 주기적으로 업데이트된다. 상기와 같이 제1 메모리(210)에 업데이트된 카운트 값은 다음 번 반도체 소자가 구동될 때 이벤트(카운트) 초기값으로 이용된다. 따라서 반도체 소자가 동작과 슬립을 반복하더라도 실제로 구동된 사용기간(또는 구동 횟수, alive 기간)을 체크할 수 있다.

[0043]

상기 제1 이벤트 수집부(220)는 반도체 소자나 보드, 또는 시스템에 입력되는 외부클럭, 시스템 리셋, 혹은 특정 로직(예: 프로그램 카운터가 인터럽트 벡터 어드레스나 특정 메모리 번지를 액세스할 때 이벤트 발생하는 것)에 의해서 생성된 이벤트 신호(또는 이벤트 원인신호)를 입력받아 카운트(업 카운트 또는 다운 카운트)를 수행한다. 예컨대, 슬립 상태에서 재 구동되거나 차단되었던 전원이 인가되어 반도체 소자가 구동될 때마다, 상기 제1 메모리(210)에 저장되어 있는 초기값을 읽어와 카운트를 시작한다.

[0044]

그리고 기설정된 시간마다 카운트 값을 제1 메모리(210)에 저장한다. 예컨대 상기 제1 이벤트 수집부(220)의 모드에 따라 100 클럭 단위마다 제1 메모리(210)에 카운트 값을 출력하여 업데이트하거나, 60초 마다 제1 메모리(210)에 카운트 값을 출력하여 업데이트한다. 상기와 같이 카운트 값을 주기적으로 제1 메모리(210)에 저장함으로써, 반도체 소자에 인가되는 전원이 갑자기 차단되어 구동이 종료되더라도 이벤트(카운트) 초기값이 업데이트되어 있으므로, 다음 번 반도체 소자가 구동될 때 상기 업데이트된 이벤트(카운트) 초기값을 이용하여 카운트를 시작하기 때문에 반도체 소자가 구동된 실제 사용기간을 체크할 수 있다.

[0045]

상기 제2 메모리(230)는 반도체 소자의 제조나 판매시에 설정된 유효 사용기간(또는 유효기간)을 기준값으로 저장한다. 예컨대 상기 유효 사용기간(또는 유효기간)은 클럭 스피드를 이용하여 시간으로 환산한 카운트 값에 해당될 수 있다.

[0046]

상기 유효사용기간 검출부(240)는 상기 제1 이벤트 수집부(220)에서 출력되는 카운트 값과 상기 제2 메모리(230)에 저장된 유효기간 기준값을 비교하여 기설정된 조건에 해당하는 비교결과 신호를 출력한다. 예컨대 상기 카운트 값이 상기 유효기간 기준값보다 크거나 같은 경우에 비교결과 신호로 '1'을 출력할 수 있다. 물론 그 반대로 로직을 구현할 수도 있다.

[0047]

상기 사용 제한부(250)는 도2에 도시된 회로를 사용할 수 있으나, 상기 유효사용기간 검출부(240)의 결과를 이용하여 반도체 소자의 특정 블록이나 반도체 소자 전체에 공급되는 클럭 혹은 리셋 신호를 디제이블(disable)시키는 회로를 구성하여 사용할 수 있음이 명백하므로, 굳이 상기 사용 제한부(250)가 도2에 제시된 회로에 한정되지 않음을 밝혀두고자 한다.

- [0048] 이상으로 상기 제1 실시예와 제2 실시예는 별도의 구성을 갖는 실시예로 기재되었지만 서로 조합도 가능하다. 예컨대 상기 제2 실시예를 제1 실시예의 이벤트 검출부로 구성할 수도 있으며 필요에 따라 일부 구성요소만 부분적으로 조합하는 것도 가능하다.
- [0049] 도5는 상기 도4에 도시된 반도체 소자의 유효 사용기간 제어 시스템을 소프트웨어적인 방법으로 구현할 경우의 개략적인 구성을 보인 흐름도이다.
- [0050] 이에 도시된 바와 같이 반도체 소자의 유효 사용기간 제어 방법은 이벤트가 발생할 경우(또는 기지정된 특정 이벤트 신호가 입력될 경우)(S201), 상기 이벤트 신호(또는 이벤트 원인신호)를 카운트 인에이블 신호로 입력받아, 이전에 카운트되어 최종 업데이트된 카운트 값(또는 제조시나 판매시에 설정된 초기값)을 초기값으로 로딩하여(S204), 그 초기값부터 이벤트 카운트를 수행한다(S202).
- [0051] 이때 상기 카운트 값은 제1 메모리에 주기적으로 업데이트 저장되며(S204), 그 최종 업데이트된 카운트 값이 다음 번 반도체 소자가 구동될 때 이벤트(카운트) 초기값으로 이용되게 함으로써, 반도체 소자가 동작과 슬립을 반복하더라도 실제로 구동된 사용기간(또는 구동 횟수, alive 기간)을 체크할 수 있다.
- [0052] 한편 상기 반도체 소자의 유효 사용기간(또는 유효기간)은 제조시나 판매시에 설정될 수 있으며, 상기 반도체 소자의 실제 사용기간을 체크하기 위한 기준값(유효기간 기준값)을 별도의 메모리(제2 메모리)에 저장한 후(S205), 상기 카운트가 수행될 때마다 그 현재 카운트 값과 비교한다(S206).
- [0053] 그리고 상기 비교결과에 따라 기설정된 조건에 해당하는 비교결과 신호를 출력함으로써, 상기 반도체 소자의 특정 블록이나 반도체 소자 전체에 공급되는 클록 혹은 리셋 신호를 디제이블(disable)시켜, 반도체 소자 자체뿐 아니라 그 반도체 소자가 장착된 보드나 시스템의 사용을 제한한다(S207).
- [0054] 상기와 같이 소프트웨어적인 방법으로 반도체 소자의 유효 사용기간을 제어할 경우, 상기 소프트웨어의 구현을 위한 장치는 상기 제1 실시예나 제2 실시예에 도시된 구성 요소들을 선택적으로 조합하여 구성함으로써 그 효율성을 더욱 증가시킬 수 있다.
- [0055] (제3 실시예)
- [0056] 또한 상기 제1 실시예와 제2 실시예는 하드와이어드 로직(hardwired logic)으로 구성된 실시예로 기재되었지만, 이에 한정되지 않고 소프트웨어 프로그램으로 구성할 수도 있으며, 또한 다수의 반도체 소자, 보드, 혹은 시스템 차원에서 마더보드나 프로세서(CPU)에 의해서 로컬로 보드에 구성된 여러 개의 반도체 소자에 대한 유효 사용기간을 제어하거나, 네트워크로 연결된 외부 서버로부터 정보를 입력받아 유효 사용기간을 제어할 수도 있다.
- [0057] 예를 들어, 도6에 도시된 바와 같이, 특정 시스템(300) 내부에 구성된 보드(또는 마더보드)의 프로세서(CPU)에서 그 마더보드(301)(또는 다른 서브보드(302, 303))에 구성된 적어도 하나 이상의 반도체 소자들(예 : 칩1 ~ 칩6)의 사용 가능 유효기간을 각각 관리할 수 있다. 이 경우에는 내부 메모리에 각 반도체 소자들에 대한 유효기간 정보를 저장해 두었다가 프로세서(CPU)의 부팅 시마다 현재 날짜 정보와 타이머 정보(또는 배터리 내장된 RTC(Real Time Clock) 정보)를 이용해 크로스 체크하여 유효기간 완료일에 해당하는 반도체 소자들에 대하여 각 기 사용을 제한할 수 있다.
- [0058] 또한 상기 소프트웨어 프로그램으로 구성하기 위한 또 다른 방법으로서, 적어도 하나 이상의 시스템(300, 400)과 네트워크로 연결된 인증 서버(500)를 이용하여 반도체 소자, 또는 그 반도체 소자를 포함하여 구성된 보드(301~303)나 시스템(300, 400)의 유효 사용시간을 제어할 수 있다.
- [0059] 이 경우에 상기 인증서버(500)는 반도체 소자, 또는 보드(301~303)나 시스템(300, 400)의 특정 아이디 정보(예 : 제품일련번호)를 이용하여 각각의 유효기간을 상기 인증서버(500)의 데이터베이스에 저장해두고, 상기 반도체 소자, 보드, 또는 시스템을 사용할 때마다 인증서버(500)로부터 사용 인증(사용 허가)을 받아 사용하도록 할 수 있다. 즉, 상기 인증서버(500)는 상기 반도체 소자, 보드, 또는 시스템으로부터 사용 인증 요청이 있을 경우, 데이터베이스에 저장된 유효기간 정보를 체크하여 유효기간 이내인 경우에는 사용 인증을 하고, 상기 반도체 소자, 보드, 또는 시스템 중 어느 하나가 유효기간을 경과한 경우에는 사용을 제한할 수 있다.
- [0060] 이때 상기 인증서버(500)는 상기 제2 실시예에서와 같이 클럭을 차단하여 다시 사용 인증(사용 허가)을 요청 받았을 때 클럭을 재 인가하여 재사용 가능하게 하거나, 상기 제1 실시예에서와 같이 상기 반도체 소자, 보드, 또

는 시스템을 물리적으로 파괴하여 복구나 재사용이 불가능하게 구성하는 것도 가능하다.

[0061] 본 발명은 도면에 도시된 실시예를 참고로 하여 설명되었으나, 이는 예시적인 것에 불과하며, 당해 기술이 속하는 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 기술적 보호범위는 아래의 특허청구범위에 의해서 정하여져야 할 것이다.

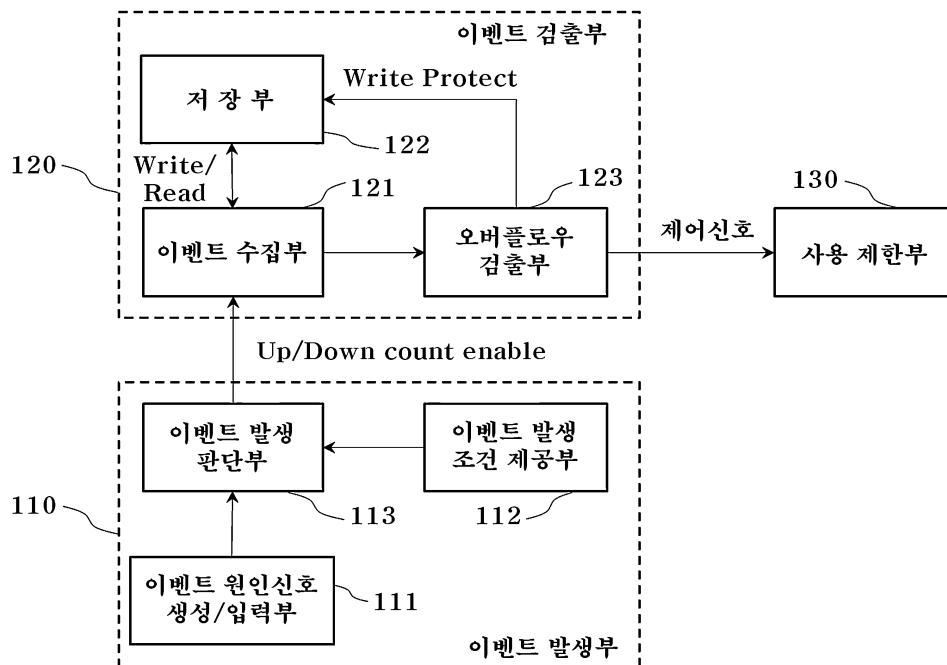
부호의 설명

[0062]

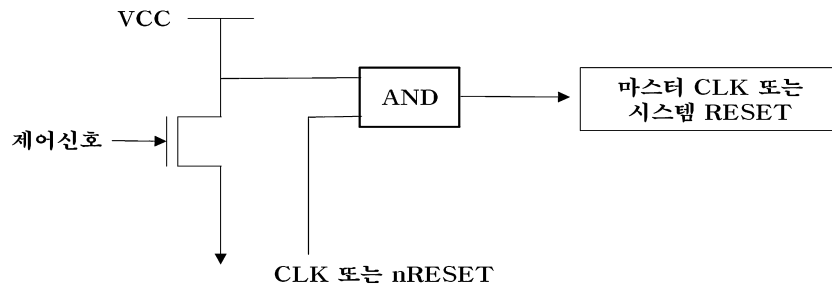
110 : 이벤트 발생부	111 : 이벤트 원인신호 생성/입력부
112 : 이벤트 발생조건 제공부	113 : 이벤트 발생 판단부
120 : 이벤트 검출부	121 : 이벤트 수집부
122 : 저장부	123 : 오버플로우 검출부
130 : 사용 제한부	210 : 제1 메모리
220 : 제1 이벤트 수집부	230 : 제2 메모리
240 : 유효사용기간 검출부	250 : 사용 제한부
300, 400 : 시스템	301 ~ 303 : 보드
500 : 인증 서버	

도면

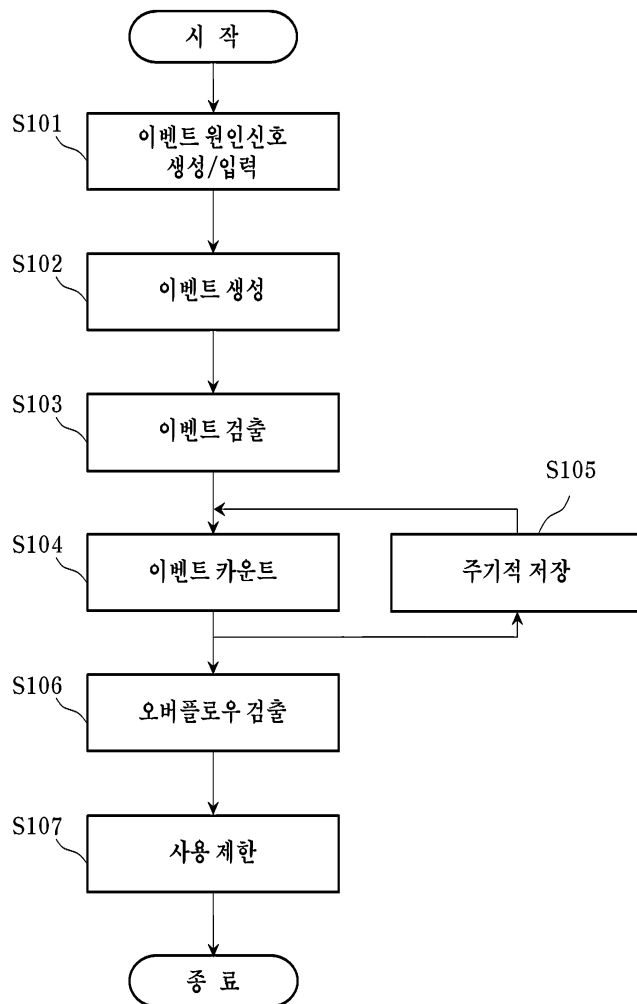
도면1



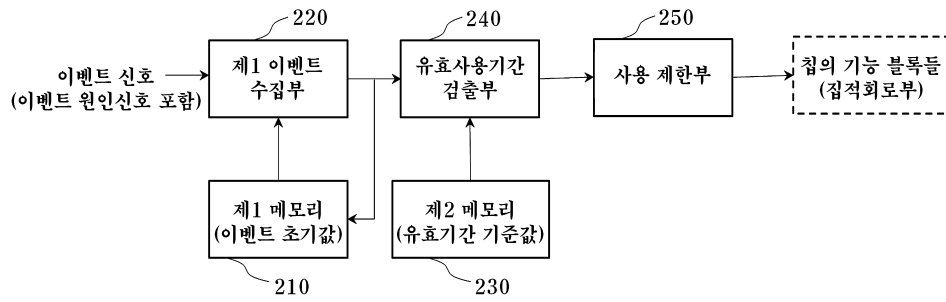
도면2



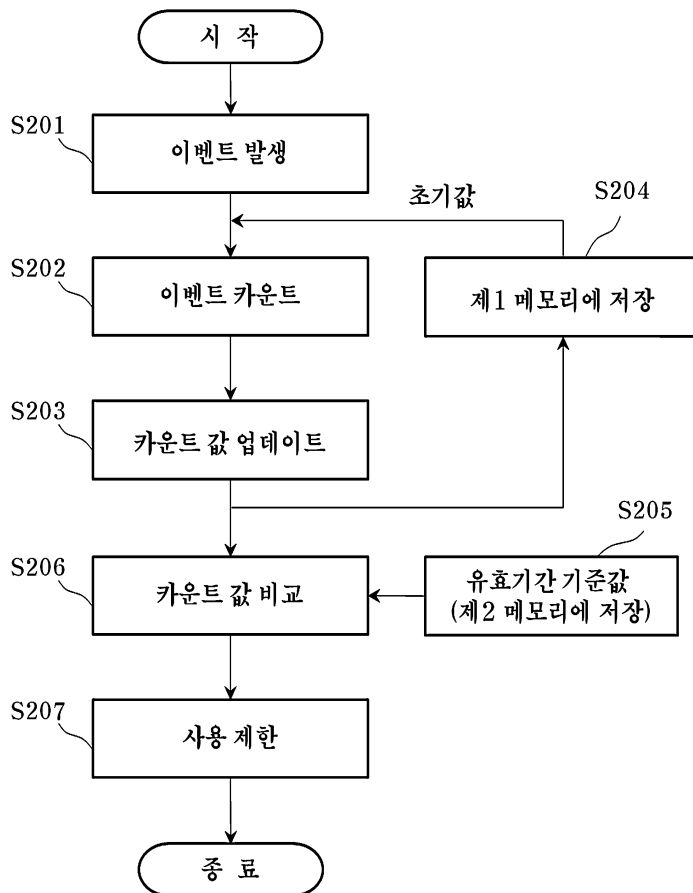
도면3



도면4



도면5



도면6

