



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 828362

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 27.06.79 (21) 2786797/24-07

с присоединением заявки № —

(23) Приоритет —

(43) Опубликовано 07.05.81. Бюллетень № 17

(45) Дата опубликования описания 07.05.81

(51) М. Кл.³
H 02P 13/16

(53) УДК 621.316.727
(088.8)

(72) Авторы
изобретения

А. С. Толстоухов, В. Х. Садыков и В. П. Войченко

(71) Заявитель

Киевский технологический институт легкой промышленности

(54) УСТРОЙСТВО ДЛЯ УПРАВЛЕНИЯ МНОГОФАЗНЫМ СТАТИЧЕСКИМ ПРЕОБРАЗОВАТЕЛЕМ

1

Изобретение относится к электротехнике и может быть использовано для управления многофазными статическими преобразователями (СП).

Известно устройство для управления многофазным двухинверторным СП с выходным трансформатором, в которых используется периодический сигнал синхронизации, относительно которого сигналы управления инверторами сдвинуты на один и тот же угол, зависящий от положения точек пересечения сигнала синхронизации с регулируемым управляющим напряжением постоянного тока, и содержащее генератор импульсов и фазосдвигающий блок [1]. Однако в таких устройствах диапазон управления угла зависит от фазности m и не превышает $0-\pi/m$.

Известно одноканальное устройство для управления многофазным СП, содержащее два фазорасщепителя (ФР), фазосдвигающий блок (ФСБ) и генератор импульсов [2]. Недостатком такого устройства является ограниченный диапазон управления, который не превышает $0-2\pi/m$.

Цель изобретения — расширение диапазона фазового управления ($0-\pi$) независимо от фазности преобразования.

Поставленная цель достигается тем, что устройство для управления многофазным

2

СП, содержащее два ФР, ФСБ и генератор импульсов (ГИ), снабжено двумя делителями частоты, входы которых подключены к выходу генератора импульсов, элементами И и ИЛИ-НЕ и двумя функциональными блоками, каждый из которых имеет входной логический элемент НЕТ, подключенный к входу счетного триггера, выходы которого через другой элемент НЕТ и элемент И соединены с двухвходным элементом ИЛИ, который подключен к входу выходного делителя частоты, инвертирующий вход входного элемента НЕТ соединен с выходом ГИ, инвертирующий вход другого элемента НЕТ и другой вход элемента И — с выходом первого делителя частоты, выход выходного делителя частоты соединен с входом ФР, причем неинвертирующий вход входного элемента НЕТ соединен с выходом ФСБ через элемент И у одного и через элемент ИЛИ-НЕ у другого функционального блока, а выход второго делителя частоты подключен к входу ФСБ и к вторым входам элементов И и ИЛИ-НЕ.

На фиг. 1 представлена блок-схема предлагаемого устройства; на фиг. 2 — временные диаграммы; на фиг. 3 — период пилообразного напряжения для пояснения работы устройства.

Устройство содержит ФР 1, ФР 2, ФСБ 3, функциональные блоки 4, 5, ГИ 6, первый делитель 7 частоты с коэффициентом деления α_1 , второй делитель 8 частоты с коэффициентом деления α_2 , элементы И 9, ИЛИ-НЕ 10.

Функциональный блок 4(5) имеет входной элемент 11(12) НЕТ, подключенный к входу счетного триггера 13(14), выходы которого через другой элемент НЕТ 15(16) и элемент И 17 (18) подключены к двухвходовому элементу ИЛИ 19(20), в свою очередь подключенного к входу выходного делителя 21(22) с коэффициентом деления α_3 .

ФР 1 (ФР 2) выполнен по кольцевой схеме, ФСБ 3 — с генератором 23 пилообразного напряжения (ГПН) и схемой 24 сравнения. К второму входу схемы 24 подключен источник управляющего напряжения U_y в виде схемы сравнения (не показана), которая образует сигнал рассогласования U_y между выходным напряжением СП и его номиналом.

У функционального блока 4(5) инвертирующий вход элемента 11(12) соединен с выходом ГИ 6, инвертирующий вход элемента 15(16) и другой вход элемента 17(18) подключены к выходу делителя 7, а выход выходного делителя 21(22) — к входу ФР 1 (ФР 2).

У блока 3 выход подключен к элементам 9 и 10, а вход — к выходу делителя 8, к которому подключены вторые входы элементов 9 и 10. Выход элемента 9 соединен с неинвертирующим входом элемента 11, выход элемента 10 — с неинвертирующим входом элемента 12.

Устройство работает следующим образом.

ГИ генерирует последовательность прямоугольных импульсов с частотой f_0 и скважностью $a=2$ (фиг. 2, U_6), которая преобразуется в блоках 7 и 8 в импульсные последовательности с частотами f_0/α_1 (фиг. 2, U_7) и f_0/α_2 (фиг. 2, U_8) соответственно. Импульсы с частотой следования f_0/α_2 используют для запуска ГПН 23. Пилообразное напряжение с выхода ГПН (фиг. 2, U_{23}) поступает на схему 24, где сравнивается с управляющим напряжением U_y . В результате на выходе блока 3 формируется импульс, длительность которого изменяется от 0 до α_2/f_0 в зависимости от величины U_y (фиг. 2, U_{24}). Импульс с выхода блока 3 поступает на элементы 9 и 10. На вторые входы этих элементов подается импульсная последовательность с частотой f_0/α_2 .

Длительность импульсов на выходе элементов 9 и 10 зависит от величины U_y , т.е. от положения точки А на рабочем ходе пилообразного напряжения (фиг. 2, U_{23}). Возможны три ситуации.

I. Точка А лежит выше уровня U_0 ($U_y' > U_0$) (фиг. 3). На выходе элемента 9 образуется импульс с длительностью

$t_1 = \alpha_2/2 f_0 \div 0$ (фиг. 2, U_9). На выходе элемента 10 импульс отсутствует.

II. Точка А лежит ниже уровня U_0 ($U_y'' < U_0$). На выходе элемента 9 импульс отсутствует. На выходе элемента 10 образуется импульс с длительностью $t_2 = 0 \div \alpha_2/2 f_0$ (фиг. 2, U_{10}).

III. Точка А лежит на середине рабочего хода $U_y = U_0$. Импульсы отсутствуют одновременно на выходах элементов 9 и 10.

Импульсы с выходов элементов 9 и 10 поступают на входы блоков 4 и 5 соответственно, в которых производится формирование первой и второй импульсных последовательностей с частотой $f_0/\alpha_1 \alpha_3$ и фазовым сдвигом между ними, зависящим от U_y , также $\alpha_1, \alpha_2, \alpha_3$.

Рассмотрим ситуацию I.

В ситуации I ($U_y' > U_0$) первая импульсная последовательность формируется в блоке 4. С помощью элемента 11 интервал t_1 заполняется пакетом инвертированных импульсов с частотой f_0 (фиг. 2, U_{11}). Триггер 13 переключается по передним фронтам импульсов пакета (фиг. 2, к). По сигналам с выходов триггера 13 и делителя 7 посредством элементов 15, 17, 19 на вход делителя 21 поступает последовательность импульсов с частотой f_0 в интервале t_1 и частотой f_0/α_1 вне указанного интервала (фиг. 2, U_{19}). С выхода делителя 21 импульсы с частотами $f_1 = f_0/\alpha_3$ и $f_2 = f_0/\alpha_1 \alpha_3$ (фиг. 2, U_{21}) подаются на вход ФР 1, который запускается по передним фронтам этих импульсов.

Вторая импульсная последовательность в той же ситуации формируется в блоке 5. Так как на выходе элемента 10 и соответственно на выходе элемента 12 импульс отсутствует, то триггер 14 держит открытым элемент 18 и закрытым элемент 16. В результате на делитель 22 проходит последовательность импульсов с частотой f_0/α_1 . После делителя 22 импульсы с частотой $f_2 = f_0/\alpha_1 \alpha_3$ поступают на вход ФР 2. Фазовый сдвиг за время t_1 между первой и второй импульсными последовательностями может изменяться от 0 до $K\pi$.

В ситуации II ($U_y'' < U_0$) в блоке 4 образуется вторая последовательность импульсов с частотой $f_2 = f_0/\alpha_1 \alpha_3$, так как на выходе элемента 9 и соответственно на выходе элемента 11 импульсы отсутствуют, триггер 13 открывает элемент 17, закрывает элемент 15, и импульсы с частотой f_0/α_1 проходят на вход делителя 21, где путем деления на α_3 они преобразуются в последовательность с частотой $f_2 = f_0/\alpha_1 \alpha_3$.

Первая последовательность импульсов в этой же ситуации формируется в блоке 5. Сформированный на выходе элемента 10 интервал t_2 заполняется инвертированными импульсами с частотой f_0 (фиг. 2, U_{12}). Триггер 14 переключается по передним фронтам этих импульсов (фиг. 2, U_{14}). По

сигналам с выходов триггера 14 и делителя 7 с помощью элементов 16, 18, 20 на вход делителя 22 поступает последовательность импульсов с частотой f_0 в интервале t_2 и частотой f_0/α_1 вне этого интервала (фиг. 2, U_{20}). В делителе 22 она преобразуется в последовательность с частотой $f_1=f_0/\alpha_3$ и частотой $f_2=f_0/\alpha_1\alpha_3$ (фиг. 2, U_{22}), которая поступает на вход ФР 2.

Фазовый сдвиг за время t_2 между первой и второй импульсными последовательностями может изменяться от $K\pi$ до 0.

В ситуации III ($U_y=U_0$) устройство формирует две последовательности импульсов с частотой $f_2=f_0/\alpha_1\alpha_3$ без фазового сдвига между ними.

Таким образом, данное устройство выдает на выходах блоков 21, 22 две импульсные последовательности с равными частотами, но разными фазовыми сдвигами между ними. Любое изменение фазового сдвига между последовательностями импульсов приводит к изменению угла между инвертирующими напряжениями и в итоге к изменению выходного напряжения СП.

Таким образом, при любом изменении питающего напряжения или другом внешнем дестабилизирующем факторе, приводящем к увеличению или уменьшению выходного напряжения СП относительно номинала, устройство удерживает величину выходного напряжения на уровне номинала.

Формула изобретения

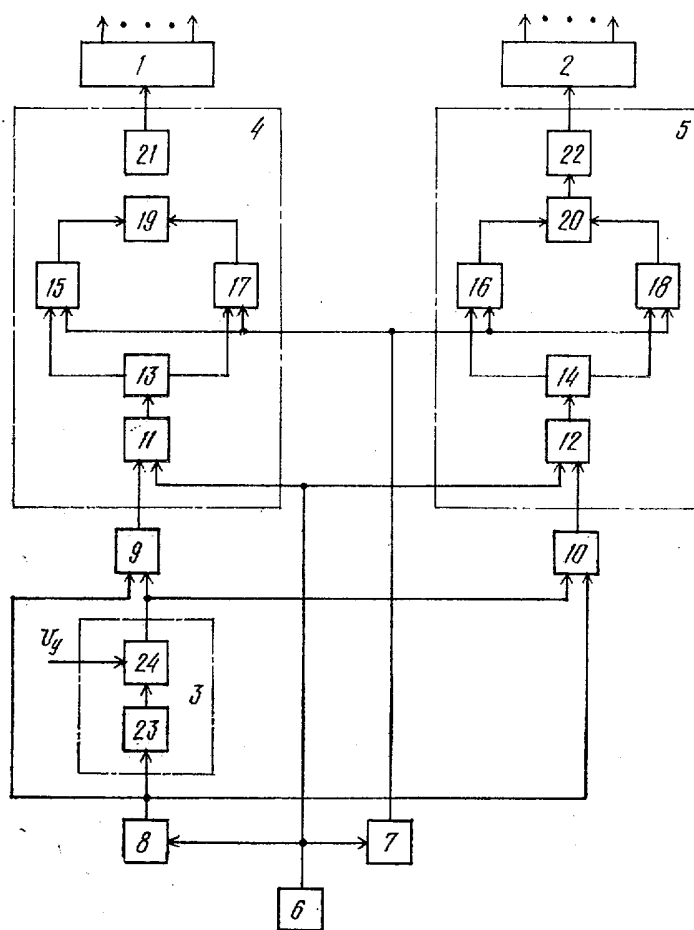
Устройство для управления многофазным статическим преобразователем, содержащее

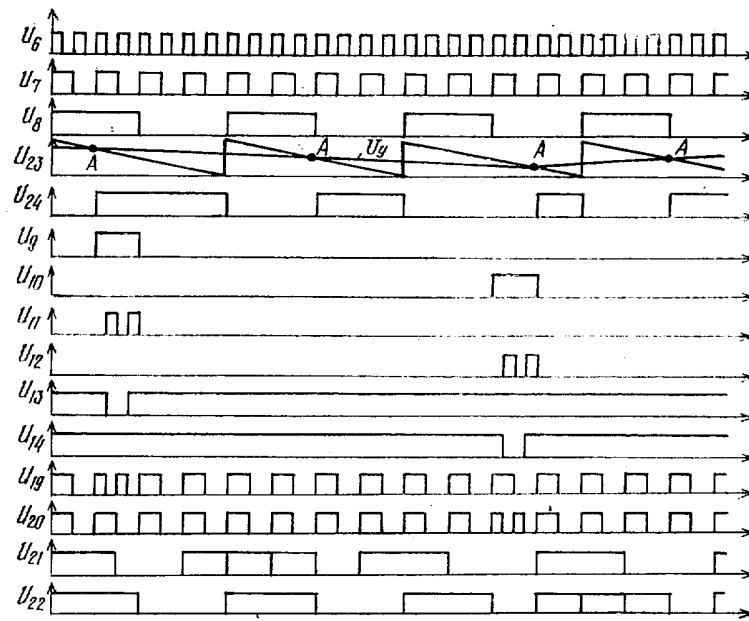
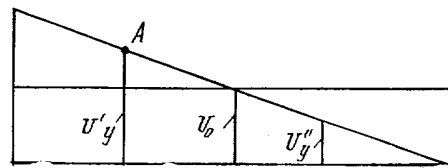
два фазорасщепителя, фазосдвигающий блок и генератор импульсов, отличающееся тем, что, с целью расширения диапазона фазового управления ($0\div\pi$) независимо от фазности преобразования, оно снабжено двумя делителями частоты, входы которых подключены к выходу генератора импульсов, элементами И и ИЛИ-НЕ и двумя функциональными блоками, каждый из которых имеет входной элемент НЕТ, подключенный к входу счетного триггера, выходы которого через другой элемент НЕТ и элемент И соединены с двухвходным элементом ИЛИ, который подключен к входу выходного делителя частоты, инвертирующий вход входного элемента НЕТ соединен с выходом генератора импульсов, инвертирующий вход другого элемента НЕТ и другой вход элемента И — с выходом первого делителя частоты, выход выходного делителя частоты соединен с входом фазорасщепителя, причем неинвертирующий вход входного элемента НЕТ соединен с выходом фазосдвигающего блока через элемент И у одного и через элемент ИЛИ-НЕ у другого функционального блока, а выход второго делителя частоты подключен к входу фазосдвигающего блока и вторым входам элементов И и ИЛИ-НЕ.

Источники информации, принятые во внимание при экспертизе

1. Патент ФРГ № 2231936, кл. Н 02Р 13/18, 1970.

2. Патент Великобритании № 1371703, кл. Н 02М 1/08, 1971.

*Фиг. 1*

 $\Phi_{uz. 2}$  $\Phi_{uz. 3}$