



등록특허 10-2552996



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년07월06일
(11) 등록번호 10-2552996
(24) 등록일자 2023년07월04일

- (51) 국제특허분류(Int. Cl.)
H04H 40/18 (2008.01) *H04B 1/16* (2006.01)
H04H 20/30 (2008.01) *H04H 60/11* (2008.01)
H04L 7/00 (2006.01) *H04W 56/00* (2009.01)
- (52) CPC특허분류
H04H 40/18 (2013.01)
H04B 1/16 (2020.08)
- (21) 출원번호 10-2018-7005963
- (22) 출원일자(국제) 2016년07월25일
심사청구일자 2021년07월15일
- (85) 번역문제출일자 2018년02월28일
- (65) 공개번호 10-2018-0036756
- (43) 공개일자 2018년04월09일
- (86) 국제출원번호 PCT/US2016/043888
- (87) 국제공개번호 WO 2017/023600
국제공개일자 2017년02월09일
- (30) 우선권주장
14/817,578 2015년08월04일 미국(US)

(56) 선행기술조사문현
US08737532 B2*

(뒷면에 계속)

전체 청구항 수 : 총 15 항

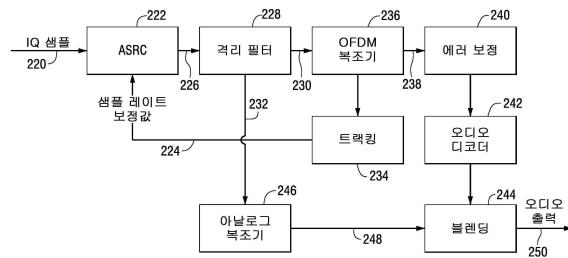
심사관 : 손영태

(54) 발명의 명칭 디지털 라디오 수신기 내의 아날로그 및 디지털 경로의 동기식 프로세싱을 위한 시스템 및 방법

(57) 요 약

디지털 라디오 수신기 내의 디지털 라디오 방송 신호를 프로세싱하는 방법은 제1 샘플 레이트에서 기저대역 신호 샘플을 수신하는 단계; 제2 샘플 레이트에서 조정된 기저대역 신호 샘플을 생성하도록 수신기 클럭과 송신기 클럭 사이의 차이에 기초하여 기저대역 신호의 샘플 레이트를 조정하는 단계; 샘플의 디지털 성분 및 샘플의 아날로그 성분을 분리하기 위해 조정된 기저대역 신호 샘플을 필터링하는 단계로서, 디지털 성분 및 아날로그 성분은 동기식인 것인, 조정된 기저대역 신호 샘플을 필터링하는 단계; 디지털 출력 신호 및 아날로그 출력 신호를 생성하도록 디지털 성분 및 아날로그 성분을 개별적으로 복조하는 단계를 포함한다. 이 방법을 사용하는 수신기가 또한 제공된다.

대 표 도



(52) CPC특허분류

H04H 20/30 (2013.01)
H04H 60/11 (2013.01)
H04L 27/2647 (2021.01)
H04L 27/2662 (2013.01)
H04L 7/0041 (2013.01)
H04L 7/0079 (2013.01)
H04W 56/005 (2013.01)

(56) 선행기술조사문헌

US20070086533 A1*
US20080181144 A1*
US20080279090 A1*
US20120108191 A1*
*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

디지털 라디오 수신기에서 디지털 라디오 방송 신호를 프로세싱하기 위한 방법으로서,

제1 샘플 레이트에서 기저대역 신호 샘플을 수신하는 단계;

수신기와 송신기 사이의 샘플 레이트 오프셋 및 샘플 슬립 둘 다로부터 도출된 샘플 레이트 보정값에 기초하여, 상기 샘플 슬립 및 상기 샘플 레이트 오프셋 둘 다를 제로로 유도(drive)하기 위해 제2 샘플 레이트에서 조정된 기저대역 신호 샘플을 생성하도록, 상기 기저대역 신호 샘플의 샘플 레이트를 조정하기 위해 비동기식 샘플 레이트 컨버터를 사용하는 단계;

상기 샘플의 디지털 성분 및 상기 샘플의 아날로그 성분을 분리하기 위해 상기 조정된 기저대역 신호 샘플을 필터링하는 단계로서, 상기 디지털 성분 및 상기 아날로그 성분은 동기식인 것인, 상기 조정된 기저대역 신호 샘플을 필터링하는 단계; 및

디지털 출력 신호 및 아날로그 출력 신호를 생성하도록 상기 디지털 성분 및 상기 아날로그 성분을 개별적으로 복조하는 단계

를 포함하는 디지털 라디오 방송 신호를 프로세싱하기 위한 방법.

청구항 2

제1항에 있어서,

상기 기저대역 신호 샘플의 샘플 레이트를 조정하기 위해 비동기식 샘플 레이트 컨버터를 사용하는 단계는,

비동기식 샘플 레이트 컨버터를 사용하여 상기 기저대역 신호 샘플을 리샘플링하는 단계를 포함하는 것인 디지털 라디오 방송 신호를 프로세싱하기 위한 방법.

청구항 3

삭제

청구항 4

제1항에 있어서,

상기 샘플 슬립 및 상기 샘플 레이트 오프셋을 추정하기 위해 칼만 필터(Kalman filter)를 사용하는 단계를 더 포함하는 디지털 라디오 방송 신호를 프로세싱하기 위한 방법.

청구항 5

제4항에 있어서,

선형 2차 레귤레이터(linear quadratic regulator: LQR) 알고리즘이 상기 보정값을 결정하는 데 사용되는 것인 디지털 라디오 방송 신호를 프로세싱하기 위한 방법.

청구항 6

제1항에 있어서,

상기 샘플의 디지털 성분 및 상기 샘플의 아날로그 성분을 분리하기 위해 상기 조정된 기저대역 신호 샘플을 필터링하는 단계는 격리 필터 내에서 구현되는 것인 디지털 라디오 방송 신호를 프로세싱하기 위한 방법.

청구항 7

제1항에 있어서,

상기 샘플 슬립을 제로를 향해 유도하도록 트랙킹의 초기 단계 중에 심벌 시간 조정 모듈을 사용하는 단계를 더 포함하는 디지털 라디오 방송 신호를 프로세싱하기 위한 방법.

청구항 8

제7항에 있어서,

상기 심벌 시간 조정 모듈은 상기 디지털 성분만의 샘플을 조정하는 것인 디지털 라디오 방송 신호를 프로세싱하기 위한 방법.

청구항 9

제1항에 있어서,

상기 디지털 라디오 방송 신호의 손실을 검출하는 단계;

상기 기저대역 신호 샘플의 샘플 레이트를 조정하는 단계를 중지하는 단계;

상기 디지털 라디오 방송 신호의 복귀를 검출하는 단계; 및

리셋 트랙킹 알고리즘을 사용하여 상기 기저대역 신호 샘플의 샘플 레이트를 조정하는 단계를 재시작하는 단계를 더 포함하는 디지털 라디오 방송 신호를 프로세싱하기 위한 방법.

청구항 10

디지털 라디오 방송 신호를 프로세싱하기 위한 수신기로서,

비동기식 샘플 레이트 컨버터, 격리 필터, OFDM 복조기 및 아날로그 복조기를 포함하는 프로세싱 시스템을 포함하고, 상기 프로세싱 시스템은,

제1 샘플 레이트에서 기저대역 신호 샘플을 수신하고;

수신기와 송신기 사이의 샘플 레이트 오프셋 및 샘플 슬립 둘 다로부터 도출된 샘플 레이트 보정값에 기초하여, 상기 샘플 슬립 및 상기 샘플 레이트 오프셋 둘 다를 제로로 유도하고 제2 샘플 레이트에서 조정된 기저대역 신호 샘플을 생성하도록 상기 기저대역 신호 샘플의 샘플 레이트를 조정하고;

상기 샘플의 디지털 성분 및 상기 샘플의 아날로그 성분 - 상기 디지털 성분 및 상기 아날로그 성분은 동기식임 - 을 분리하기 위해 상기 조정된 기저대역 신호 샘플을 필터링하고;

디지털 출력 신호 및 아날로그 출력 신호를 생성하도록 상기 디지털 성분 및 상기 아날로그 성분을 개별적으로 복조하도록

구성되는 것인, 수신기.

청구항 11

제10항에 있어서,

상기 프로세싱 시스템은 또한, 상기 기저대역 신호 샘플을 리샘플링하는 것을 포함하여 상기 기저대역 신호 샘플의 샘플 레이트를 조정하도록 구성되는 것인, 수신기.

청구항 12

삭제

청구항 13

제11항에 있어서,

상기 프로세싱 시스템은 상기 샘플 슬립 및 상기 샘플 레이트 오프셋을 추정하기 위해 칼만 필터를 사용하는 것인, 수신기.

청구항 14

제13항에 있어서,

상기 프로세싱 시스템은 선형 2차 레귤레이터(LQR) 알고리즘을 사용하여 상기 보정값을 결정하는 것인, 수신기.

청구항 15

삭제

청구항 16

제10항에 있어서,

상기 프로세싱 시스템은 트랙킹의 초기 단계 중에 상기 샘플 슬립을 제로를 향해 유도하도록 구성된 심벌 시간 조정 모듈을 더 포함하는 것인 수신기.

청구항 17

제16항에 있어서,

상기 심벌 시간 조정 모듈은 상기 디지털 성분만의 샘플을 조정하는 것인 수신기.

청구항 18

프로세싱 시스템이 제1항의 방법을 실행하게 하도록 구성된 실행가능 명령어가 저장된 컴퓨터 판독 가능 저장 매체를 포함하는 제조 물품.

발명의 설명

기술 분야

[0001]

본 개시 내용은 디지털 라디오 방송 수신기에 관한 것으로서, 특히 디지털 라디오 수신기 내의 아날로그 및 디지털 경로의 동기식 프로세싱을 위한 방법 및 시스템에 관한 것이다.

배경 기술

[0002]

디지털 라디오 방송 기술은 디지털 오디오 및 데이터 서비스를 모바일, 휴대형 및 고정형 수신기에 전달한다. 인-밴드 온-채널(in-band on-channel: IBOC) 디지털 오디오 방송(digital audiobroadcasting: DAB)이라 칭하는 일 유형의 디지털 라디오 방송은 기존의 중간 주파수(Medium Frequency: MF) 및 초고주파수(Very High Frequency: VHF) 라디오 대역에서 지상 송신기를 사용한다. iBiquity Digital Corporation에 의해 개발된 HD Radio™ 기술이 디지털 라디오 방송 및 수신을 위한 IBOC 구현 예의 일 예이다.

[0003]

IBOC 신호는 복수의 디지털 방식으로 변조된 반송파와 조합하여 아날로그 변조된 반송파를 포함하는 혼성 포맷으로 또는 아날로그 변조된 반송파가 사용되지 않는 올-디지털 포맷으로 전송될 수 있다. 혼성 모드를 사용하여, 방송국은 더 고주파수의 더 개인화 디지털 신호를 갖고 아날로그 AM 및 FM을 동시에 계속 전송할 수도 있어, 방송국 자신과 이들의 청취자가 이들의 현재 주파수 할당을 유지하면서 아날로그로부터 디지털 라디오로 변환할 수 있게 한다.

[0004]

디지털 전송 시스템의 일 특징은 디지털화된 오디오 및 데이터의 모두를 동시에 전송하는 고유의 능력이다. 따라서, 기술은 AM 및 FM 라디오 방송국으로부터 무선 데이터 서비스를 또한 허용한다. 방송 신호는 음악가, 노래 제목, 또는 방송국 콜 레터(call letter)와 같은 메타데이터를 포함할 수 있다. 이벤트, 교통, 및 날씨에 대한 특수 메시지가 또한 포함될 수 있다. 예를 들어, 교통 정보, 날씨 예보, 뉴스, 및 스포츠 점수는 사용자가 라디오 방송국을 청취하는 동안 라디오 수신기의 디스플레이를 가로질러 모두 스크롤될 수 있다.

[0005]

IBOC 기술은 기존의 아날로그 방송 포맷에 비해 우수한 디지털 품질 오디오를 제공할 수 있다. 각각의 IBOC 신호는 기존의 AM 또는 FM 채널 할당의 스펙트럼 마스크 내에 전송되기 때문에, 이는 어떠한 새로운 스펙트럼 할당도 필요로 하지 않는다. IBOC는 방송국이 청취자의 현재 베이스에 디지털 품질 오디오를 공급하는 것을 가능하게 하면서 스펙트럼의 절약을 촉진한다.

[0006]

AM 또는 FM 스펙트럼에서 하나의 채널을 통해 다수의 오디오 프로그램 또는 스트림을 전달하는 능력인 멀티캐스팅은 방송국이 메인 주파수의 개별의 보충 또는 서브-채널 상에서 다수의 스트림을 방송하는 것을 가능하게 한

다. 예를 들어, 데이터의 다수의 스트림은 대안적인 음악 포맷, 지방 교통, 날씨, 뉴스, 및 스포츠를 포함할 수 있다. 보충 채널은 튜닝(tuning) 또는 탐색(seeking) 기능을 사용하여 전통적인 방송국 주파수와 동일한 방식으로 액세스될 수 있다. 예를 들어, 아날로그 변조된 신호가 94.1 MHz에서 중심설정되면, IBOC 내의 동일한 방송은 보충 채널 94.1 - 1, 94.1-2, 및 94.1-3을 포함할 수 있다. 보충 채널 상의 고도로 특수화된 프로그래밍은 고도로 타겟화된 청취자에 전달될 수 있어, 광고업자가 이들의 브랜드를 프로그램 콘텐트와 통합하기 위한 더 많은 기회를 생성한다. 본 명세서에 사용될 때, 멀티캐스팅은 단일의 디지털 라디오 방송 채널 내에서 또는 단일의 디지털 라디오 방송 신호 상에서 하나 이상의 프로그램의 전송을 포함한다. IBOC 전송을 통한 멀티캐스트 콘텐트는 메인 프로그램 서비스(main program service: MPS); 보충 프로그램 서비스(supplemental program services: SPS), 프로그램 서비스 데이터(program service data: PSD), 및/또는 다른 방송 데이터를 포함할 수 있다.

[0007] 미국 방송국 협회(National Association of Broadcasters) 및 미국 가전 협회(Consumer Electronics Association)에 의해 후원되는 표준 제정 기구인 미국 라디오 시스템 위원회(National Radio Systems Committee)는 2005년에 NRSC-5 A로 지정된 IBOC 표준을 채택하였다. 그 개시내용이 본 명세서에 참조로서 합체되어 있는 NRSC-5는 AM 및 FM 방송 채널을 통해 디지털 오디오 및 보조 데이터를 방송하기 위한 요건을 설명하고 있다. 표준 및 그 참조 문서는 RF/전송 서브시스템 및 전송 및 서비스 멀티플렉스 서브시스템의 상세한 설명을 포함하고 있다. 표준의 사본은 <http://www.nrscstandards.org/standards.asp>에서 NRSC로부터 얻어질 수 있다. iBiquity의 HD Radio 기술은 NRSC-5 IBOC 표준의 구현예이다. HD Radio 기술에 관한 추가의 정보는 www.hdradio.com 및 www.ibiquity.com에서 발견될 수 있다.

[0008] 다른 유형의 디지털 라디오 방송 시스템은 위성 디지털 오디오 라디오 서비스(Satellite Digital AudioRadio Service: SDARS, 예를 들어, XM Radio™, Sirius®), 디지털 오디오 라디오 서비스(Digital AudioRadio Service: DARS, 예를 들어, WorldSpace®), 및 디지털 라디오 몬디알레(Digital Radio Mondiale: DRM), Eureka147(DAB Digital Audio Broadcasting®로서 상표화됨), DAB 버전 2, 및 FMeXtra®과 같은 지상 시스템을 포함한다. 본 명세서에 사용될 때, 구문 "디지털 라디오 방송"은 인-밴드 온-채널 방송, 뿐만 아니라 다른 디지털 지상 방송 및 위성 방송을 포함하는 디지털 오디오 및 데이터 방송을 포함한다.

발명의 내용

해결하려는 과제

[0009] 디지털 라디오 방송 시스템은 다양한 오디오 인코딩/디코딩 기술을 사용한다. 이를 기술은 통상적으로 오디오 샘플링 레이트를 정합하기 위해 디지털 라디오 송신기 및 수신기의 클럭 사이의 동기화를 필요로 한다. 종래, 이러한 시스템에서, 아날로그 및 디지털 경로는 개별적으로, 그리고 따라서 비동기식으로 프로세싱된다. 예를 들어 소프트웨어 구현예에서, 아날로그 및 디지털 복조 프로세스가 상이한 소프트웨어 스레드를 사용하여 개별 작업으로서 처리된다. 이 분리는 부가의 작업 스케줄링(task scheduling) 및 콘텍스트 스위칭(context switching)을 필요로 하는데, 이는 구현 복잡성 및 요구된 MIPS(million instructions per second)를 증가시킬 수도 있다. 게다가, 이 분리는 블렌딩을 위해 아날로그 및 디지털 신호를 시간 정렬하는 데 요구되는 프로세싱을 복잡하게 할 수도 있다. 따라서, 특정 시스템에서, 디지털 라디오 방송 신호의 아날로그 및 디지털 성분을 동기식으로 프로세싱하는 것을 허용하는 방식으로 오디오 샘플 레이트를 조정해야 할 요구가 존재한다.

과제의 해결 수단

[0010] 예시적인 실시예에 따르면, 디지털 라디오 수신기 내의 디지털 라디오 방송 신호를 프로세싱하는 방법은 제1 샘플 레이트에서 기저대역 신호 샘플을 수신하는 단계; 제2 샘플 레이트에서 조정된 기저대역 신호 샘플을 생성하도록 수신기 클럭과 송신기 클럭 사이의 차이에 기초하여 기저대역 신호의 샘플 레이트를 조정하는 단계; 샘플의 디지털 성분 및 샘플의 아날로그 성분을 분리하기 위해 조정된 기저대역 신호 샘플을 필터링하는 단계로서, 디지털 성분 및 아날로그 성분은 동기식인 것인, 조정된 기저대역 신호 샘플을 필터링하는 단계; 디지털 출력 신호 및 아날로그 출력 신호를 생성하도록 디지털 성분 및 아날로그 성분을 개별적으로 복조하는 단계를 포함한다.

[0011] 다른 실시예에서, 디지털 라디오 방송 신호를 프로세싱하기 위한 수신기는 제1 샘플 레이트에서 기저대역 신호 샘플을 수신하고; 제2 샘플 레이트에서 조정된 기저대역 신호 샘플을 생성하도록 수신기 클럭과 송신기 클럭 사이의 차이에 기초하여 기저대역 신호의 샘플 레이트를 조정하고; 샘플의 디지털 성분 및 샘플의 아날로그 성분

을 분리하기 위해 조정된 기저대역 신호 샘플을 필터링하는 것으로서, 디지털 성분 및 아날로그 성분은 동기식인 것인, 조정된 기저대역 신호 샘플을 필터링하고; 디지털 출력 신호 및 아날로그 출력 신호를 생성하도록 디지털 성분 및 아날로그 성분을 개별적으로 복조하도록 구성된 프로세싱 시스템을 포함한다.

[0012] 다른 실시예에서, 제조 물품은 프로세싱 시스템이 전술된 디지털 라디오 방송 신호를 프로세싱하는 방법을 실행하게 하도록 적용된 실행가능 명령을 포함하는 컴퓨터 판독 가능 저장 매체를 포함한다.

도면의 간단한 설명

[0013] 본 개시내용의 이들 및 다른 특징, 양태, 및 장점은 이하의 설명, 첨부된 청구범위, 및 첨부 도면에 관하여 더 양호하게 이해될 수 있을 것이다.

도 1은 특정 실시예에 따른 예시적인 IBOC 송신기의 기능 블록도이고;

도 2는 특정 실시예에 따른 예시적인 송신기 기저대역 프로세서의 기능 블록도이고;

도 3은 특정 실시예에 따른 예시적인 IBOC 수신기의 기능 블록도이고;

도 4는 통상의 예시적인 수신기 기저대역 프로세서의 기능 블록도이고;

도 5는 수신기 오디오 샘플링 클럭을 조정하는 예시적인 통상의 기술의 기능 블록도이고;

도 6은 통상의 기저대역 프로세서의 기능 블록도이고;

도 7은 실시예에 따른 예시적인 기저대역 프로세서의 기능 블록도이고;

도 8은 다른 실시예에 따른 예시적인 기저대역 프로세서의 기능 블록도이고;

도 9는 예시적인 트랙킹 알고리즘의 기능 블록도이고;

도 10은 특정 실시예에 따른 예시적인 추정 및 제어 기술의 기능 블록도이다.

발명을 실시하기 위한 구체적인 내용

[0014] 본 명세서에 설명된 실시예는 디지털 라디오 방송 신호의 디지털 및 아날로그 성분의 동기식 프로세싱을 허용한다. 본 개시내용의 양태는 예시적인 IBOC 시스템의 맥락에서 제시되지만, 본 개시내용은 IBOC 시스템에 한정되는 것은 아니고, 본 명세서의 교시는 다른 형태의 디지털 라디오 방송에 마찬가지로 적용 가능하다는 것이 이해되어야 한다.

[0015] 본 명세서에 전체에 걸쳐, 용어 "샘플링", "샘플링 클럭", "샘플링 주기", 및 "샘플링 레이트"가 사용될 것이다. 샘플링은 사전 결정된 양만큼, 예를 들어 시간상으로 균일하게 이격되어 있는 샘플의 대응 시퀀스로 입력 신호를 변환하는 프로세스를 칭한다. 샘플링 클럭은 디지털 샘플링 성분을 위한 전자 펄스의 공통 기준열을 제공할 수 있는, 로컬 발진기 또는 소프트웨어 루틴과 같은 디바이스 또는 함수를 칭한다. 샘플링 주기는 입력 신호의 샘플 사이의 시간의 주기(예를 들어, 통상적으로 고정 기간의)를 칭한다. 샘플링 주기는 샘플링 클럭에 의해 지배되고, 샘플링 주기가 고정 기간인 경우에 샘플링 주기는 샘플링 클럭의 정수배일 것이다. 샘플링 레이트는 샘플링 주기의 역수이고, 소정의 시간 주기에 취해진 샘플의 수를 칭한다(예를 들어, 22.7 μ sec 샘플링 주기는 대략 초당 44,100 샘플 또는 44.1 kHz를 표현함).

[0016] 도면을 참조하면, 도 1은 디지털 라디오 방송 신호를 방송하는 예시적인 디지털 라디오 방송 송신기(10)의 블록도이다. 예시적인 디지털 라디오 방송 송신기는 예를 들어, AM 또는 FM IBOC 송신기와 같은 디지털 라디오 방송 송신기일 수도 있다. 입력 신호 소스(12)가 전송될 신호를 제공한다. 소스 신호는 다수의 형태, 예를 들어 음성 또는 음악을 표현할 수도 있는 아날로그 프로그램 신호 및/또는 교통 정보와 같은 메시지 데이터를 표현할 수도 있는 디지털 정보 신호를 취할 수도 있다. 기저대역 프로세서(14)는 소스 코딩, 인터리빙 및 포워드 에러 보정과 같은 다양한 공지의 신호 프로세싱 기술에 따라 소스 신호를 프로세싱하여, 라인(16, 18) 상에 복소 기저대역 신호의 위상내 및 직교 성분을 생성하고, 라인(20) 상에 송신기 기저대역 샘플링 클럭 신호를 생성한다. 디지털-아날로그 컨버터(Digital-to-analog converter: DAC)(22)가 라인(20) 상에 송신기 기저대역 샘플링 클럭 신호를 사용하여 기저대역 신호를 아날로그 신호로 변환하고, 라인(24) 상에 아날로그 신호를 출력한다. 아날로그 신호는 상향 컨버터 블록(26)에 의해 주파수가 상향 시프트되고 필터링된다. 이는 라인(28) 상에 중간 주파수(f_{if})에서 아날로그 신호를 생성한다. 중간 주파수 필터(30)는 라인(32) 상에 중간 주파수 신호(f_{if})를

생성하기 위해 앤리어스(alias) 주파수를 차단한다. 로컬 발진기(34)는 라인(36) 상에 신호(f_{lo})를 생성하는데, 이 신호는 믹서(38)에 의해 라인(32) 상에서 중간 주파수 신호와 혼합되어 라인(40) 상에 합 및 차 신호를 생성한다. 원하지 않는 상호변조 성분 및 노이즈는 이미지 차단 필터(42)에 의해 차단되어 라인(44) 상에 변조된 반송파 신호(f_c)를 생성한다. 고출력 증폭기(high power amplifier: HPA)(46)가 이어서 이 신호를 안테나(48)에 송신한다.

[0017] 일 예에서, 디지털 라디오 방송 신호의 전송의 기본 단위는 통상적으로 초의 기간의 정도인 모뎀 프레임이다. 예시적인 AM 및 FM IBOC 전송 시스템은 디지털 오디오 및 데이터를 모뎀 프레임의 단위로 배열한다. 몇몇 실시 예에서, 시스템은 모두 각각의 모뎀 프레임에 고정 수의 오디오 프레임을 할당함으로써 간단화되고 향상된다. 오디오 프레임 주기는 오디오 프레임 내에 샘플을 렌더링하는 데, 예를 들어 사용자를 위해 오디오를 재생하는데 요구되는 시간의 길이이다. 예를 들어, 오디오 프레임이 1024개의 샘플을 포함하고, 샘플링 주기가 $22.7 \mu\text{s}$ ec이면, 오디오 프레임 주기는 대략 23.2 밀리초일 것이다. 스케줄러는 각각의 모뎀 프레임 내의 오디오 프레임에 할당된 총 비트의 수를 결정한다. 모뎀 프레임 기간은, 이것이 디지털 오디오 방송 시스템에서 예측될 수도 있는 것과 같은 페이딩 및 짧은 공급 정지 또는 노이즈 버스트의 효과를 완화하기 위해 충분히 긴 인터리빙 시간을 가능하게 할 수도 있기 때문에 유리하다. 따라서, 메인 디지털 오디오 신호는 모뎀 프레임의 단위로 프로세싱될 수 있고, 오디오 프로세싱, 에러 완화, 및 인코딩 전략은 부가의 페널티 없이 이 비교적 큰 모뎀 프레임을 이용하는 것이 가능할 수도 있다.

[0018] 통상의 구현예에서, 오디오 인코더가 라디오 채널을 통한 IBOC 신호의 전송 및 수신을 위해 더 효율적이고 장인한 방식으로 오디오 샘플을 오디오 프레임으로 압축하는 데 사용될 수도 있다. 오디오 인코더는 각각의 모뎀 프레임에 대한 비트 할당을 사용하여 오디오 프레임을 인코딩한다. 모뎀 프레임 내의 나머지 비트는 통상적으로 멀티플렉싱된 데이터 및 오버헤드에 의해 소비된다. 임의의 적합한 오디오 인코더가 미국 캘리포니아주 94103-4938 소재, 샌프란시스코, 브래년 스트리트 999 소재의 Dolby Laboratories, Inc.의 Coding Technologies에 의해 개발된 바와 같은 HDC 인코더; 어드밴스드 오디오 코딩(Advanced AudioCoding: AAC) 인코더; MPEG-1 AudioLayer 3(MP3) 인코더; 또는 Windows Media Audio(WMA)인코더와 같은 압축된 오디오 프레임을 초기에 생성할 수 있다. AAC, MP3, 및 WMA와 같은 통상의 손실 오디오 인코딩 방안은 오디오 데이터를 압축하기 위해 변형 이산 코사인 변환(modified discrete cosine transform: MDCT)을 이용한다. MDCT 기반 방안은 통상적으로 고정 크기의 블록 내에 오디오 샘플을 압축한다. 예를 들어, AAC 인코딩에서, 인코더는 1024개의 샘플 또는 128개의 샘플의 8개의 블록의 길이의 단일의 MDCT 블록을 사용할 수도 있다. 이에 따라, 예를 들어 AAC 인코더를 사용하는 구현예에서, 각각의 오디오 프레임은 1024개의 오디오 샘플의 단일의 블록으로 구성될 수 있고, 각각의 모뎀 프레임은 64개의 오디오 프레임을 포함할 수 있다. 다른 통상의 구현예에서, 각각의 오디오 프레임은 2048개의 오디오 샘플의 단일의 블록으로 구성될 수 있고, 각각의 모뎀 프레임은 32개의 오디오 프레임을 포함할 수 있다. 모뎀 프레임당 샘플 블록 크기 및 오디오 프레임의 임의의 다른 적합한 조합이 이용될 수 있다.

[0019] 모뎀 프레임을 어셈블링하기 위한 프로세스의 예시적인 기능 블록도가 도 2에 도시되어 있다. 도 2에 도시되어 있는 기능은 예를 들어, 도 1의 기저대역 프로세서(14)에서 수행될 수 있다. 디지털 또는 아날로그일 수도 있는 오디오 신호 입력(60)이 라인(62) 상에 공급된다. 오디오 아날로그 신호에 있어서, 디지털 오디오 인터페이스(64)는 송신기 오디오 샘플링 레이트에서 송신기 오디오 샘플링 클럭(66)을 사용하여 아날로그 오디오를 디지털 오디오로 변환한다. 통상의 구현예에서, 송신기 기저대역 샘플링 클럭(20)은 송신기 오디오 샘플링 클럭(66)과 동기화될 수 있다. 디지털 오디오 신호에 있어서, 디지털 오디오 인터페이스는 송신기 오디오 샘플링 레이트를 정합하도록 입력을 업샘플링 또는 다운샘플링 할 수도 있다.

[0020] 오디오 인코더(68)(예를 들어, AAC, MP3, HDC, 또는 WMA)는 다음의 모뎀 프레임 내에 전송될 오디오 정보를 보유하는, 디지털 오디오 인터페이스(64) 내의 오디오 정보의 오디오 콘텐트를 스캔한다. 스캐닝은 그 모뎀 프레임을 위한 오디오 정보의 복잡성 또는 "엔트로피"를 추정하도록 행해진다. 이 엔트로피 추정은 원하는 오디오 품질을 전달하도록 요구된 원하는 비트의 수를 안출하는 데 사용될 수 있다. 이 엔트로피 추정을 사용하여, 스케줄링 알고리즘이 모뎀 프레임 내에 원하는 비트의 수를 할당할 수 있다. 예시적인 스케줄링 알고리즘이 미국 특허 제6,721,337호에 설명되어 있다.

[0021] 다수의 비트가 다음의 모뎀 프레임을 위해 할당된 후에, 오디오 인코더(68)는 다음의 모뎀 프레임을 위해 모든 오디오 프레임(예를 들어, 64개의 오디오 프레임) 내의 샘플의 블록을 인코딩하고, 그 결과를 멀티플렉서(MUX)(70)에 패스한다. 오디오 프레임에 의해 소비된 실제 비트의 수가 MUX 내의 스케줄링 알고리즘에 제시되

어 존재하면 미사용 비트 할당의 최선의 사용을 행할 수 있게 된다. MUX는 오디오 인코더(68)로부터 오디오 프레임을 그리고 데이터 소스(72)로부터 데이터를 수신하고, 멀티플렉싱된 오디오 프레임 및 데이터를 변조기(74)에 출력한다. 변조기(74)는 오디오 프레임 및 임의의 데이터 패킷을 모뎀 프레임을 위한 기저대역 샘플로 변조하고, 라인(76) 상에 기저대역 샘플을 그리고 라인(78) 상에 송신기 기저대역 샘플링 클럭(20)을 출력한다.

[0022] 수신기는 송신기에 대해 설명된 기능의 일부의 반대를 수행한다. 도 3은 예시적인 디지털 라디오 방송 수신기(90)의 블록도이다. 예시적인 디지털 라디오 방송 수신기(90)는 예를 들어, AM 또는 FM IBOC 수신기와 같은 디지털 라디오 방송 수신기일 수도 있다. 디지털 라디오 방송 신호는 안테나(92) 상에서 수신된다. 기저대역 사전 선택 필터(94)는 주파수(f_c)에서 원하는 신호를 포함하는 관심 주파수 대역을 패스하지만, $f_c - 2f_{if}$ 에서 이 미지 신호를 차단한다[저부엽(low side lobe) 차단 로컬 발진기에 대해]. 저노이즈 증폭기(Low noise amplifier: LNA)(96)가 신호를 증폭한다. 증폭된 신호는 동조 가능한 로컬 발진기(102)에 의해 라인(100) 상에 공급된 로컬 발진기 신호(f_{lo})와 믹서(98) 내에서 혼합된다. 이는 라인(104) 상에 합($f_c + f_{lo}$) 및 차($f_c - f_{lo}$) 신호를 생성한다. 중간 주파수 필터(106)는 중간 주파수 신호(f_{if})를 패스하고 변조된 관심 신호의 대역폭 외의 주파수를 감쇠한다. 아날로그-디지털 컨버터(ADC)(108)는 라인(112) 상에 디지털 샘플을 생성하기 위해 프론트 엔드 클럭(110)을 사용하여 동작한다. 디지털 하향 컨버터(114)가 신호를 주파수 시프트하고, 필터링하고, 데시메이팅하여 라인(116, 118) 상에 더 낮은 샘플 레이트 위상내 및 직교 신호를 생성한다. 디지털 하향 컨버터(114)는 또한 라인(120) 상에 수신기 기저대역 샘플링 클럭 신호를 출력한다. 프론트엔드 클럭(110)과 동일한 발진기로부터 발생될 수도 있거나 발생되지 않을 수도 있는 마스터 클럭(124)을 사용하여 동작하는 기저대역 프로세서(122)가 이어서 부가의 신호 프로세싱을 제공한다. 기저대역 프로세서는 출력 오디오 싱크(128)를 위한 출력 오디오 샘플을 라인(126) 상에 생성한다. 출력 오디오 싱크는 오디오-비디오 수신기 또는 차량 스테레오 시스템과 같은 오디오를 렌더링하기 위한 임의의 적합한 디바이스일 수도 있다. 통상의 시스템에서, 기저대역 프로세서는 또한 후술되는 바와 같이 송신기 오디오 샘플링 클럭 신호(66)와 동기화되는 조정된 오디오 샘플링 클럭 신호를 라인(130) 상에 제공할 수 있다.

[0023] 모뎀 프레임으로부터 오디오 신호 및 데이터 신호를 복조하기 위한 프로세스의 예시적인 기능 블록도가 도 4에 도시되어 있다. 도 4에 도시되어 있는 기능은 예를 들어, 본 명세서에 설명된 기능성을 수행하도록 구성된(예를 들어, 소프트웨어 및/또는 펌웨어로 프로그램된) 하나 이상의 프로세싱 유닛(예를 들어, 프로세서 또는 다른 회로)을 포함할 수도 있는 프로세싱 시스템을 포함할 수 있는, 도 3의 기저대역 프로세서(122)에서 수행될 수 있고, 여기서 기저대역 프로세서의 프로세싱 시스템은 임의의 적합한 메모리(예를 들어, RAM, 플래시 ROM, ROM)에 적합하게 결합될 수 있다. 복조기(140)가 라인(142) 상에서 프로세싱될 기저대역 신호를 수신하고, 오디오 및 데이터 정보의 디인터리빙, 코드 합성, FEC 디코딩, 및 에러 플래깅의 모든 필수 동작을 수행한다. 기저대역 신호는 이어서 오디오 신호 및 데이터 신호를 분리하는 디멀티플렉서(DEMUX)(144)로 패스된다. 데이터는 존재하면, 오디오로부터 데이터 출력(146)으로 개별 경로 상에서 출력된다.

[0024] 각각의 모뎀 프레임으로부터 오디오 정보는 오디오 디코더(148)에 의해 프로세싱된다. 오디오 디코더(148)는 오디오 신호를 디코딩하고, 디지털 오디오 샘플의 각각의 오디오 프레임을 디지털 오디오 인터페이스(150)에 출력한다. 오디오 디코더(148)는 디지털 오디오 샘플의 현재 오디오 프레임이 디지털 오디오 데이터를 저장할 수 있는 디지털 프로세서 및/또는 사용자를 위한 오디오를 렌더링하기 위한 차량 스테레오 시스템과 출력과 통신할 수 있는 디지털 인터페이스인 디지털 오디오 인터페이스(150)에 의해 프로세싱될 때마다 호출되는 함수를 포함할 수도 있다. 오디오 디코더(148)가 호출될 때, 이는 통상적으로 오디오 샘플, 예를 들어 AAC 디코더를 위한 1024개의 오디오 샘플 또는 다른 통상의 디코더를 위한 2048개의 오디오 샘플의 단일 오디오 프레임을 출력할 것이다. 몇몇 실시예에서, 직접 메모리 액세스(direct memory access: DMA) 채널이 오디오 디코더(148)로부터 디지털 오디오 인터페이스(150)로 오디오 샘플의 오디오 프레임을 전달하는 데 사용될 수도 있다. 따라서, DMA 버퍼는 일반적으로 1024개 또는 2048개의 샘플과 같은 고정 크기의 블록을 위해 프로그램될 수 있다. 대안적인 실시예에서, 오디오 디코더로부터 출력 오디오 샘플은 프로세싱 유닛(예를 들어, 기저대역 프로세서 내의)의 제어 하에서 디지털 오디오 인터페이스(150)에 복사될 수 있다. 디지털 오디오 인터페이스(150)는 이어서 오디오 샘플을 출력 오디오 싱크(128)에 출력한다.

[0025] 도 2를 재차 참조하면, 송신기의 오디오 인코더(68)는 송신기 오디오 샘플링 클럭(66)에 의해 구동될 수 있다. 전술된 바와 같이, 송신기 오디오 샘플링 클럭(66)은 송신기 기저대역 샘플링 클럭(20)과 동기화될 수 있다. 그러나, 수신기 기저대역 샘플링 클럭은 독립적인 프론트엔드 클럭(110)으로부터 유도되기 때문에 송신기 기저대역 샘플링 클럭과는 상이하다. 따라서, 수신기 기저대역 샘플링 레이트는 송신기 기저대역 샘플링 클럭과 수

신기 기저대역 샘플링 클럭 사이의 차이를 보상하도록 조정될 수 있다. 더욱이, 도 3 및 도 4를 참조하면, 프론트엔드 클럭(110)으로부터 유도되는 수신기 기저대역 샘플링 클럭(120)은 독립적인 마스터 클럭(124)으로부터 유도될 수도 있는 수신기 오디오 샘플링 클럭(152)과 동기화되지 않을 수도 있다. 프론트엔드 클럭(110)은 마스터 클럭(154)과 동일한 발진기로부터 발생될 수도 있고 또는 상이한 발진기로부터 발생될 수도 있다. 따라서, 송신기 오디오 샘플링 클럭 및 수신기 오디오 샘플링 클럭은 동기화되지 않는다.

[0026] 오디오 샘플링 클럭 레이트 사이의 차이라는 것은, 송신기 오디오 샘플링 클럭에 의해 구동되는 송신기 오디오 샘플링 레이트가 수신기 오디오 샘플링 클럭에 의해 구동되는 수신기 오디오 샘플링 레이트와는 상이할 수도 있다는 것을 의미한다. 샘플링 레이트의 이 차이는 결국에는 수신기의 오디오 디코더 버퍼의 오버플로잉 또는 언더플로잉을 야기할 수도 있는 데, 이는 출력 오디오 신호의 왜곡을 유발할 수 있다. 예를 들어, 송신기 샘플링 주기가 $22.7 \mu\text{sec}$ 이고 수신기 샘플링 주기가 $22.8 \mu\text{sec}$ 인 것을 가정한다. 이 경우에, 오디오 인코더는 5.1529 ms 에 227개의 샘플을 발생할 것이고, 반면에 오디오 디코더는 5.1756 ms 에 227개의 샘플을 디코딩하려고 시도할 것이다. 따라서, 오디오 디코더는 인코더에 뒤쳐질 것이고, 이에 의해 버퍼 오버플로우를 야기한다. 시간 경과에 따라, 이 차이는 오디오 왜곡을 야기할 수 있다. 그 결과, 수신기 내의 오디오를 적절하게 디코딩하기 위해(예를 들어, 오디오 왜곡을 발생하지 않고), 수신기 오디오 샘플링 레이트는 송신기 오디오 샘플링 레이트와 동기화되어야 한다. 통상의 시스템에서, 이는 송신기 오디오 샘플링 클럭(66)을 정합하도록 수신기 오디오 샘플링 클럭(152)을 조정함으로써 행해진다.

[0027] 수신기 오디오 샘플링 클럭을 조정하는 통상의 방법의 예시적인 기능 블록도가 도 5에 도시되어 있다. 통상의 방법은 송신기 오디오 샘플링 클럭과 수신기 오디오 샘플링 클럭 사이의 위상 에러를 계산하고 수신기 오디오 샘플링 클럭을 이에 따라 조정하는 위상 동기 루프(phase-locked loop: PLL)에 유사하다. 도 5에 도시되어 있는 기능은 예를 들어, 도 3의 기저대역 프로세서(122)에서 수행될 수도 있다. 송신기 기저대역 샘플링 클럭과 프론트엔드 클럭 사이의 제1 에러 신호(170)가 송신기 기저대역 샘플링/프론트엔드 클럭 에러 계산 블록(166)에 의해 계산된다. 블록(166)은 예를 들어, 기저대역 프로세서의 복조기 내에서 실행할 수도 있다. 이 에러 신호를 발생하는 예시적인 기술은 AM IBOC 디지털 라디오 수신기용 예시적인 심벌 트랙킹 알고리즘을 설명하고 있는 공동 소유된 미국 특허 제7,733,983호에 설명되어 있다. FM 전송에 있어서, 심벌 트랙킹은 예를 들어, 미국 특허 제6,671,340호에 언급된 것과 같은 임의의 적합한 구현 접근법을 사용하여 시간 또는 주파수 경과에 따라(서브반송파를 가로질러) 심벌로부터 심벌로 위상 드리프트의 관측을 통해 성취될 수 있다. 부가적으로, 수신기 프론트엔드 클럭과 수신기 오디오 샘플링 클럭(152) 사이의 제2 에러 신호(172)가 프론트엔드/수신기 오디오 샘플링 클럭 에러 계산 블록(168)에 의해 계산된다.

[0028] 제1 에러 신호(170) 및 제2 에러 신호(172)는, 통상적으로 가산기 및 레지스터로부터 가산기로 피드백을 갖는 레지스터를 포함하는 위상 에러 누산기(174)에 의해 합산되어, 이에 의해 송신기 기저대역 샘플링 클럭과 수신기 오디오 샘플링 클럭 사이의 총 에러를 갖는 출력 에러 신호(176)를 발생한다. 송신기 기저대역 샘플링 클럭은 전술된 바와 같이 송신기 오디오 샘플링 클럭과 동기화되기 때문에, 이 출력 에러 신호(176)는 송신기 오디오 샘플링 클럭과 수신기 오디오 샘플링 클럭 사이의 차이를 표현한다. 이 출력 에러 신호(176)는 수신기 오디오 샘플링 클럭의 급격한 변화를 최소화하는 저역 통과 루프 필터(178) 내로 입력된다. 필터링된 에러 신호는 이어서 통상의 PLL 내의 전압 제어형 발진기(voltage controlled oscillator: VCO)와 유사하게 동작하는 수신기 오디오 샘플링 클럭 조정 블록(180)으로 출력된다. 예시를 위해, 수신기 오디오 샘플링 클럭이 송신기 오디오 샘플링 클럭과 거의 동일한 주파수에 있는 것을 먼저 가정한다. 다음에, 수신기 오디오 샘플링 클럭이 송신기 오디오 샘플링 클럭에 뒤쳐지면, 수신기 오디오 샘플링 클럭 조정 블록(180)은 수신기 오디오 샘플링 클럭의 클럭 속도를 증가시킨다. 마찬가지로, 수신기 오디오 샘플링 클럭이 송신기 오디오 샘플링 클럭에 앞서면, 수신기 오디오 샘플링 클럭 조정 블록(180)은 수신기 오디오 샘플링 클럭의 클럭 속도를 감소시킨다.

[0029] 도 5의 통상의 구성에 예시되어 있는 유형의 오디오 샘플링 클럭 조정은 단지 수신기 기저대역 프로세서가 수신기 오디오 샘플링 클럭의 마스터인 수신기 구성에서만 가능하다. 수신기 오디오 샘플링 클럭이 수신기 내의 다른 구성요소에 의해 제어되면, 수신기 기저대역 프로세서는 이를 조정할 수 없다. 이는 예를 들어, 휴대폰 및 미디어 지향 시스템 전송 50(Media Oriented Systems Transport 50: MOST50) 네트워크 아키텍처를 이용하는 자동차 디지털 라디오 수신기에서 해당할 수도 있다. 따라서, 디코딩된 디지털 오디오 신호 내의 아티팩트를 최소화하기 위해, 그 개시내용이 본 명세서에 참조로서 합체되어 있는 공동 소유된 미국 특허 제8,040,989호에 설명된 대안적인 오디오 샘플링 레이트 조정 방안이 사용될 수도 있다.

[0030] 도 6은 예시적인 통상의 기저대역 프로세서 내의 아날로그 및 디지털 경로의 부분을 도시하고 있다. 디지털 하향 컨버터에 의해 발생되고 기저대역 신호의 아날로그부 및 디지털부의 모두를 포함할 수 있는 라인(190) 상의

IQ 샘플이 격리 필터(192)에 진입하고, 여기서 기저대역 신호는 라인(194) 상의 디지털 신호 경로 및 라인(196) 상의 아날로그 신호 경로로 분할된다. 이러한 필터는 당 기술 분야의 숙련자들에게 공지되어 있다. 기저대역 입력 샘플 주파수는 통상적으로 744.1875 kHz이다. 이 주파수는 수신기의 로컬 클럭에 의해 결정된다. 디지털 경로에서, 수신된 OFDM 심벌은 이들의 경계가 전송된 심벌의 것들과 정렬되도록 프레이밍되어야 한다. 심벌 정렬의 불일치가 수신기와 송신기 사이의 클럭 차이에 기인하여 발생할 수도 있는데, 이는 클럭 발생기 불안정성으로부터 발생할 수도 있다. 심벌 시간 조정 모듈(198)은 수신기 클럭과 송신기 클럭 사이의 차이를 보정한다. 조정은 트랙킹 모듈(202)로부터 수신된 라인(200) 상의 샘플 슬립 보정값에 기초하여 행해진다. 트랙킹 모듈은 도 5의 박스(166)에 대응하고, 여기서 송신기 기저대역 샘플링 클럭과 수신기 프론트엔드 클럭 사이의 제1 에러 신호(170)가 계산된다. 샘플 슬립 보정값은 슬립의 신호에 따라 1개의 샘플만큼 OFDM 심벌을 전진시키거나 지연시키도록 심벌 시간 조정 모듈에 의해 사용된다. 조정된 심벌은 이어서 블록(204)에서 통상의 OFDM 복조를 받게 된다. 동시에, 오디오 클럭(도시 생략)은 오디오 베피(도시 생략)의 오버플로우 또는 언더플로우를 방지하도록 이에 따라 조정된다. 라인(206) 상의 OFDM 복조기 출력은 블록(208)에서 에러 보정 및 블렌딩 함수(212)로 패스되기 전에 오디오 디코더(210) 내에서 오디오 디코딩을 받게 된다.

[0031]

아날로그 경로에서, 수신기 및 송신기 클럭 사이의 차이의 조정은 복조 전에 행해지지 않는다. 대신에, 샘플은 아날로그 복조기(214) 및 비동기식 샘플 레이트 컨버터(216)로 패스되어, 아날로그 경로 내의 복조된 오디오 신호가 오디오 클럭에 행해진 조정에 따라 조정되게 된다. 트랙킹 모듈로부터 수신된 샘플 레이트 보정값에 기초하여, ASRC(asynchronous sample rate converter: 비동기식 샘플 레이트 컨버터)는 샘플 레이트 변환비를 동적으로 변화한다. 이는 또한 아날로그 복조기(214)의 출력에서 오디오 샘플의 샘플 레이트가 오디오 디코더(210)의 출력에서 오디오 샘플의 샘플 레이트에 동일한 것을 보장한다. 이는 블렌딩을 위해 필요하다.

[0032]

도 6에 도시되어 있는 구현예의 단점은 디지털 및 아날로그 복조가 비동기식으로 수행된다는 것이다. 그 결과, 예를 들어 소프트웨어 구현예에서, 디지털 및 아날로그 복조 프로세스가 상이한 소프트웨어 스레드를 사용하여 개별 작업으로서 처리된다. 이러한 구현예는 작업 스케줄링 및 콘택스트 스위칭을 필요로 하는데, 이는 구현 복잡성 및 요구된 MIPS에 악영향을 미친다. 게다가, 디지털 및 아날로그 오디오 프로세싱 경로 내에 동일한 지연을 유지하는 것이 어렵기 때문에, 이 구현예는 블렌딩을 위한 아날로그 및 디지털 오디오 사이의 시간 정렬을 복잡하게 한다. 블렌딩의 설명을 위해, 그 개시내용이 본 명세서에 그대로 참조로서 합체되어 있는 미국 특허 제6,178,317호, 제6,590,944호, 제6,735,257호, 제6,901,242호, 및 제7,546,088호를 참조하라.

[0033]

이 문제점을 해결하기 위해, 이하에 설명되는 실시예는 송신기와 수신기 사이의 샘플링 주파수 불일치를 추정하기 위한 새로운 트랙킹 방안을 예시하고 있고, 비동기식 샘플 레이트 컨버터(ASRC)를 사용하여 정확한 주파수(즉, 송신기의 기저대역 샘플 레이트)로 샘플을 리샘플링함으로써 불일치를 보상한다.

[0034]

도 7은 기저대역 프로세서의 예시적인 실시예의 아날로그 및 디지털 경로의 부분을 도시하고 있다. 도 7에 도시되어 있는 기저대역 프로세서는 디지털 및 아날로그 복조가 동기식으로 수행되게 한다.

[0035]

디지털 하향 컨버터에 의해 발생되고 기저대역 신호의 아날로그부 및 디지털부의 모두를 포함할 수도 있는 라인(220) 상의 IQ 샘플은 비동기식 샘플 레이트 컨버터(ASRC)(222)에 진입한다. 비동기식 샘플 레이트 컨버터(ASRC)(222)는 라인(224) 상의 샘플 레이트 보정값에 응답하여 IQ 샘플에 대한 샘플 레이트를 조정한다. 라인(226) 상의 결과적인 조정된 샘플은 격리 필터(228)로 패스되고, 여기서 기저대역 신호는 라인(230) 상의 디지털 신호 경로 및 라인(232) 상의 아날로그 신호 경로로 분할된다. 이러한 필터는 당 기술 분야의 숙련자들에게 공지되어 있다.

[0036]

비동기식 샘플 레이트 컨버터(222)는 수신기 클럭과 송신기 클럭 사이의 차이를 보정한다. 조정은 트랙킹 모듈(234)로부터 수신된 라인(224) 상의 샘플 레이트 보정값에 기초하여 행해진다. 트랙킹 모듈은 도 5의 박스(166)에 대응하고, 여기서 송신기 기저대역 샘플링 클럭과 수신기 프론트엔드 클럭 사이의 제1 에러 신호(170)가 계산된다. 조정된 샘플 레이트를 갖는 샘플을 포함하는 OFDM 심벌은 이어서 OFDM 복조기(236) 내에서 통상의 OFDM 복조를 받게 된다. 동시에, 오디오 클럭(도시 생략)은 오디오 베피(도시 생략)의 오버플로우 또는 언더플로우를 방지하도록 이에 따라 조정된다. 라인(238) 상의 OFDM 복조기 출력은 블록(240)에서 에러 보정 및 블렌딩 함수(244)로 패스되기 전에 오디오 디코더(242) 내에서 오디오 디코딩을 받게 된다.

[0037]

아날로그 경로에서, 라인(232) 상의 샘플은 아날로그 복조기(246)로 패스된다. 라인(248) 상의 아날로그 복조기의 출력은 블렌딩 함수(244)로 패스되고, 여기서 디지털 경로로부터 신호와 블렌딩되어 라인(250) 상에 오디오 출력 신호를 생성한다. 이 방안에서, 아날로그 오디오 경로 내의 샘플 레이트는 트랙킹 모듈(234)로부터 수신된 샘플 레이트 보정값에 기초하여 모듈(222)에 의해 이미 조정되어 있기 때문에, 아날로그 복조기의 출력에

서 ASRC를 사용할 필요가 없다. 더욱이, 샘플 레이트 조정은 아날로그 및 디지털 경로에 동시에 인가되기 때문에, 이들 경로 내의 프로세싱은 동기식이다. 이는 블렌딩을 위해 아날로그 및 디지털 오디오를 시간 정렬하는 것을 더 용이하게 하는 것을 포함하여 구현을 간단화한다.

[0038] ASRC로 피드백되는 샘플 레이트 보정값은 예를 들어 샘플 슬립 $s(k)$ 를 표기함으로써 결정될 수 있고, 여기서 k 는 OFDM 심벌 지수이다. 다른 변수, $d(k)$ 는 k 번째 OFDM 심벌 기간에서 발생되는 부가의 샘플 슬립을 표현한다. 즉, $d(k)$ 는 샘플 슬립 $s(k)$ 또는 샘플 레이트 오프셋의 변화율을 반영한다.

[0039] $s(k)$ 와 $d(k)$ 사이의 관계는 이하와 같이 정의될 수 있고:

$$s(k) = s(k-1) + d(k-1) + w_s(k) \quad (1)$$

[0040] 여기서, $w_s(k)$ 는 $s(k)$ 의 동역학의 불확실성을 캡처하는 제로 평균 랜덤 노이즈이다. 일 예에서, $s(k)$ 및 $d(k)$

는 평균값 $m(k) = \begin{bmatrix} m_s(k) \\ m_d(k) \end{bmatrix}$ 및 분산 행렬 $C(k) = \begin{bmatrix} C_{ss}(k) & C_{sd}(k) \\ C_{ds}(k) & C_{dd}(k) \end{bmatrix}$ 을 갖는 가우스 랜덤 변수로서 모델링될 수 있다.

[0042] 즉, $(s(k), d(k)) \sim N(m(k), C(k))$ 이다. 평균값 $m(k)$ 는 샘플 슬립 및 샘플 레이트 오프셋을 위한 추정치일 것이다.

[0043] $w_s(k)$ 의 분산은 얼마나 빨리 모델이 $s(k)$ 의 변화를 트랙킹할 수 있는지를 제어한다. 이는 실제 상황에서 발생할 수 있는 최고속 변화를 따를 수 있도록 하는 값으로 설정될 수 있다.

[0044] 샘플 레이트 오프셋의 공통 측정치는 ppm(백만분율)이다. 식 (2)는 $d(k)$ 를 대응 ppm 값 $p(k)$ 으로 변환한다.

$$p(k) = d(k)/L \cdot 10^6 \quad (2)$$

[0045] 여기서 L 은 하나의 OFDM 심벌 내의 샘플의 수이다.

[0047] $d(k)$ 의 동역학은 이하의 식에서와 같이 랜덤 워크 모델을 사용하여 모델링될 수 있고:

$$d(k) = d(k-1) + w_d(k) \quad (3)$$

[0049] 여기서 $w_d(k)$ 는 제로 평균 랜덤 노이즈이다. 이에 의해 모델 $d(k)$ 는 랜덤하게 드리프트도록 허용되는 데, 이는 실제 상황에 정합하고, 여기서 아날로그-디지털 컨버터(ADC)의 샘플 레이트 오프셋은 온도 및 다른 인자와 클럭 드리프트한다. $w_d(k)$ 의 분산은 얼마나 신속하게 모델이 실제로 드리프팅을 따를 수 있는지를 제어한다. 이는 실제 상황에서 발생할 수 있는 최고속 드리프트를 따를 수 있도록 하는 값으로 설정될 수 있다.

[0050] 식 (1) 및 (2)는 이하와 같이 행렬 형태로 변환될 수 있다.

$$\begin{bmatrix} s(k) \\ d(k) \end{bmatrix} = \begin{bmatrix} 1 & 1 \\ 0 & 1 \end{bmatrix} \begin{bmatrix} s(k-1) \\ d(k-1) \end{bmatrix} + \begin{bmatrix} w_s(k) \\ w_d(k) \end{bmatrix} \quad (4)$$

[0052] 랜덤 노이즈 변수 $w_s(k)$ 및 $w_d(k)$ 는 제로 평균 가우스 랜덤 변수인 것으로 가정된다.

[0053] $w(k) = \begin{bmatrix} w_s(k) \\ w_d(k) \end{bmatrix}$ 이고 $w(k)$ 의 공분산 행렬 $W(k)$ 를 표기하면, $w(k) \sim N(0, W(k))$ 이다.

[0054] $s(k)$ 및 $d(k)$ 를 추정하는 데 사용된 관측치는 기준 서브반송파로부터 계산된 원시 샘플 슬립 추정치이다. 이하

의 관계를 산출하기 위한 관측치 $y(k)$ 를 표기하고:

$$y(k) = s(k) + v(k)$$

[0055]

(5)

$$v(k) \sim N(0, V(k))$$

여기서, $v(k) \sim N(0, V(k))$ 는 분산 $V(k)$ 를 갖는 랜덤 관측 노이즈이다.

[0056] [0057] 식 (4) 및 (5)는 제어 입력이 없는 샘플 슬립 및 샘플 레이트 오프셋을 모델링하는 상태 공간식이다. 이들 식은 시스템 상태를 위한 관측자를 형성한다. 제어기 방안이 다음에 제시될 것이다.

[0058] [0059] 트랙킹 루프의 목적은 샘플 슬립 $s(k)$ 및 샘플 레이트 $d(k)$ 의 모두를 제로로 유도하고 이들을 제로로 유지하는 것이다. 이 목표를 성취하기 위해, 제어 디바이스 및 제어 신호가 요구된다. 2개의 유형의 제어 디바이스가 이용 가능하다. 하나는 정수개의 샘플만큼 심벌 경계를 시프트할 수 있는 심벌 시간 조정 모듈이다. 다른 하나는 샘플 레이트를 변화할 수 있는 ASRC와 같은 리샘플링 디바이스이다. 샘플 레이트는 ASRC의 샘플 레이트 변환비를 조정함으로써 변화될 수 있다. 샘플 레이트를 변화하는 것은 송신기와 수신기 사이의 샘플링 레이트를 동기화할 수 있을 뿐만 아니라, 또한 OFDM 심벌 경계를 점진적으로 조정하여 정확하게 유지할 수 있다.

상태 공간 모델(제어 신호가 포함되어 있음)은 어떻게 제어 신호가 트랙킹 루프에 인가될 수 있는지를 나타낸다. 샘플 시프트 제어 신호 $u_s(k)$ 및 샘플 레이트 제어 신호 $u_d(k)$ 를 표기한다.

[0060] $u_s(k)$ 및 $u_d(k)$ 가 식 (4)에 통합될 때, 이하의 식을 갖는다.

$$\begin{bmatrix} s(k) \\ d(k) \end{bmatrix} = \begin{bmatrix} 1 & 1 \\ 0 & 1 \end{bmatrix} \begin{bmatrix} s(k-1) \\ d(k-1) \end{bmatrix} + \begin{bmatrix} 1 & -1 \\ 0 & 1 \end{bmatrix} \begin{bmatrix} u_s(k-1) \\ u_d(k-1) \end{bmatrix} + \begin{bmatrix} w_s(k) \\ w_d(k) \end{bmatrix}$$

(6)

[0061] [0062] 상태 공간식 (6) 및 (5)는 제어 신호가 포함되어 있는 풀 트랙킹 루프를 위한 완전한 모델이다.

[0063] 후술되는 바와 같이, 제어 신호 $u_s(k)$ 및 $u_d(k)$ 는 $s(k)$ 및 $d(k)$ 의 추정치에 기초할 수 있다.

[0064] 설명된 트랙킹 알고리즘은 심벌 시간 조정 모듈을 위한 필요성을 제거할 수도 있지만, 트랙킹의 초기 단계에서 단지 짧은 시간 주기 동안(100개의 심벌만큼 짧음) 심벌 시간 조정 모듈을 사용하는 것은 샘플 슬립을 제로를 향해 더 신속하게 유도할 수 있다. 그리고, 초기 단계에서 심벌 시간 조정 모듈의 사용은, 디지털 오디오가 트랙킹의 초기 단계 중에 아직 이용 가능하지 않기 때문에, 아날로그 및 디지털 경로 사이의 오디오 정렬을 복잡하게 하지 않는다.

[0065] 도 8은 심벌 시간 조정 모듈을 포함하는 예시적인 기저대역 프로세서의 기능 블록도이다. 도 8은 도 7의 요소를 포함하고, 심벌 시간 조정 모듈(252) 및 스위치(254, 256)를 더 포함한다. 심벌 트랙킹 프로세스의 초기 단계에서, 스위치(254, 256)는 상위 위치에서 폐쇄되어, 이에 의해 격리 필터와 OFDM 복조기 사이에 심벌 시간 조정 모듈을 접속하고; 트랙킹 블록으로부터 심벌 시간 조정 모듈로 샘플 슬립 보정값을 접속한다. 다음에, 정상 동작에 있어서, 스위치는 하위 위치에서 폐쇄되어, 이에 의해 도 7에 설명된 프로세스로 복귀한다. 도 9에 도시되어 있는 트랙킹 모듈은 다른 스위치(276)를 포함하고, 따라서 초기 단계에, 트랙킹 모듈은 샘플 슬립 보정값을 출력하고, 반면에 정상 동작에서 이는 샘플 레이트 보정값을 출력한다는 것을 주목하라.

[0066] 초기 단계의 목표는 샘플 슬립 $s(k)$ 를 제로값에 근접값으로 신속하게 유도하는 것이다. 이를 위해, 심벌 시간 조정 모듈을 조정하는 간단한 제어 방안이 사용될 수 있고, ASRC를 제어하기 위해 사용할 필요가 없다. 일 예에서, 제어 방안은 샘플 슬립이 하나 미만의 샘플일 때까지 샘플 슬립을 보상하도록 심벌 시간 조정 모듈을 사용하여 한번에 하나의 샘플을 조정한다. 이 방안의 수학적 형태는 이하와 같다.

$$u_s(k) = \begin{cases} 1 & \text{if } m_s(k) < -1 \\ -1 & \text{if } m_s(k) > 1 \\ 0 & \text{그 외} \end{cases}$$

[0067]

$$u_d(k) = 0$$

[0068]

[0069] 여기서, 평균값 $m_s(k)$ 은 $s(k)$ 의 추정치이다. 초기 단계에서 심벌 시간 조정 모듈의 사용은 선택적이라는 것을 주목하라. 즉, 단지 $u_d(k)$ 만이 바로 시작으로부터 ASRC를 제어하는 데 사용될 수 있다. 이 경우에, 샘플 슬립을 제로로 유도하는 데 초기에 약간 더 긴 시간이 소요된다.

[0070]

[0070] 다음에, 단지 제어 신호로서 $u_d(k)$ 만을 사용하는 알고리즘이 설명된다. 제시의 편의를 위해, 식 (6) 및 (5)에서의 표기는 이하와 같이 간단화될 수 있고

$$x(k) = Ax(k-1) + Bu_d(k-1) + w(k) \quad (7)$$

[0071]

$$y(k) = Fx(k) + v(k) \quad (8)$$

[0072]

$$x(k) = \begin{bmatrix} s(k) \\ d(k) \end{bmatrix}, \quad u(k) = \begin{bmatrix} u_s(k) \\ u_d(k) \end{bmatrix}, \quad w(k) = \begin{bmatrix} w_s(k) \\ w_d(k) \end{bmatrix}, \quad A = \begin{bmatrix} 1 & 1 \\ 0 & 1 \end{bmatrix},$$

[0073] 여기서, $B = \begin{bmatrix} -1 \\ 1 \end{bmatrix}$ 및 $F = \begin{bmatrix} 1 & 0 \end{bmatrix}$ 이다. 식 (7)에서, 제어 변수는 제거되어 있다는 것을 주목하라.

[0074]

[0074] 다양한 알고리즘이 제어 신호 $u_d(k)$ 를 유도하는 데 사용될 수 있다. 일 예에서, 선형 2차 레귤레이터(linear quadratic regulator: LQR) 알고리즘이 트랙킹 루프를 위해 적합하다. 그 이유는 이것이 이 트랙킹 루프를 위한 안정성을 보장하고, 루프 응답 속도가 신속 수렴을 위해 편리하게 조정될 수 있기 때문이다.

[0075]

[0075] 식 (7)의 상태 변수에 있어서, LQR 알고리즘은 이하의 비용 함수

$$h(k) = x(k)^T H x(k) + u_d(k)^T G u_d(k)$$

[0076]

[0077] 를 최소화하는 제어 신호

$$u_d(k) = -Kx(k) \quad (9)$$

[0078]

[0079] 를 발견한다.

[0080]

[0080] 응답 속도, 정착 시간, 및 링잉(정상 상태에서의 발진) 사이의 절충을 통해,

및 $G = 100/540^2$ 으로 설정한다. K 의 해는 이하와 같고:

$$K = -(B^T P B + G)^T B^T P A$$

[0081]

[0082] 여기서 P 는 이하의 식의 해이다.

$$P = A^T P A - A^T P B (B^T P B + G)^{-1} B^T P A + H$$

[0083]

[0084] K 는 미리 컴퓨팅되어 메모리 내에 저장되고, 실시간으로 계산되지 않는다는 것을 주목하라.

[0085] $m(k) = \begin{bmatrix} m_s(k) \\ m_d(k) \end{bmatrix}$ x(k)의 추정치인 $m(k)$ 에 의해, 트랙킹 루프 내에서 사용된 제어 규칙은 이하와 같다:

[0086] $u_d(k) = -Km(k) \quad (10)$

[0087] $m(k)$ 을 얻기 위해 상태 공간 식 (7), (8)을 풀기 위한 알고리즘이 다음에 제시된다.

[0088] $m_s(k)$ 또는 $m_d(k)$ 가 비제로이면 $u_d(k)$ 가 비제로라는 것을 지적하는 것이 가치가 있다. 이는 $u_d(k)$ 가 샘플 슬립 $s(k)$ 및 샘플 레이트 오프셋 $d(k)$ 의 모두를 제로로 유도하는 것을 의미한다.

[0089] 식 (10)에서 계산된 바와 같은 $u_d(k)$ 를 리샘플링 디바이스에 인가하기 위해, 일반적으로 샘플 레이트 변환비인 리샘플링 디바이스에 의해 수용되는 형태로 $u_d(k)$ 를 변환할 필요가 있다.

[0090] $T_{in} = \frac{1}{f_{in}}$ 및 y 를 샘플 레이트 변환비로; f_{in} 및 f_{out} 을 입력 및 출력 샘플 레이트 각각으로; 그리고

$T_{out} = \frac{1}{f_{out}}$ 을 입력 및 출력 샘플링 간격으로서 각각 표기한다. 그러면, 이하의 식을 갖는다.

$$r(k) = \frac{f_{out}(k)}{f_{in}(k)}$$

$$= \frac{1}{\frac{T_{out}(k)}{T_{in}(k)}}$$

$$= \frac{1}{\frac{T_{out}(k-1) + \frac{u_d(k-1)T_{out}(k-1)}{L}}{T_{in}(k)}}$$

$$= \frac{1}{\frac{T_{out}(k-1)}{T_{in}(k)} + \frac{\frac{u_d(k-1)T_{out}(k-1)}{L}}{T_{in}(k)}}$$

$$\approx \frac{1}{\frac{T_{out}(k-1)}{T_{in}(k-1)}} - \frac{\frac{u_d(k-1)T_{out}(k-1)}{L}}{T_{in}(k-1)}$$

$$= r(k-1) - \frac{u_d(k-1)T_{out}(k-1)}{T_{in}(k) \cdot L}$$

$$= r(k-1) \left(1 - \frac{u_d(k-1)}{L} \right)$$

[0097]

$$\frac{u_d(k-1) T_{out}}{L \cdot T_{in}(k)}$$

[0098] 상기 5번째 단계에서의 근사치는 테일러 급수 전개를 적용하고 $\frac{u_d(k-1) T_{out}}{L \cdot T_{in}(k)}$ 이 매우 작은 것을 실현함으로써 얻어진다.

[0099] 상태 공간식 (7), (8)은 샘플 슬립 및 샘플 레이트 오프셋을 추정하기 위해 실시간으로 재귀적으로 풀어진다. 상태 공간식을 재귀적으로 푸는 프로세스는 또한 칼만 필터링(Kalman filtering)으로서 알려져 있다.

[0100] 이 식들을 풀기 위해, 모델 내의 랜덤 노이즈의 분산 $W(k)$ 및 $V(k)$ 가 요구된다. 다음에, 먼저 $W(k)$ 및 $V(k)$ 가 알려져 있는 것으로 가정하여 표준 해를 제시하고, 이어서 이를 미지수를 다루기 위해 알고리즘을 수정할 것이다. 단계는 이하와 같다.

$$a = Am(k-1) + Bu_d(k-1)$$

$$R = AC(k-1)A^T + W(k-1)$$

(11)

$$f = Fa$$

$$Q = FRF^T + V(k-1)$$

$$m(k) = a + RF^T Q^{-1} (y(k) - f)$$

(12)

$$C(k) = R - RF^T Q^{-1} FR^T$$

(13)

$$m(0) = \begin{bmatrix} 0 \\ 0 \end{bmatrix}$$

[0102] 여기서, 초기 조건에서 $m(0)$, $C(0)$ 및 $V(0)$ 는 신속 수렴을 위해 설정된다. 일 예에서,

$$C(0) = \begin{bmatrix} 2 & 0 \\ 0 & 0.1 \end{bmatrix}, \text{ 및 } V(0) = 4$$

$$x(k) = \begin{bmatrix} s(k) \\ d(k) \end{bmatrix}$$

[0105] 식 (12)에서 $m(k)$ 은 k 번째 심벌에서 $x(k)$ 의 추정된 값이다. $\{m(k)\}$ 를 또한 $\{x(k)\}$ 의 필터링된 시퀀스로서 간주할 수 있다. 공분산 행렬 $C(k)$ 는 식 (13)에서 업데이트된다.

[0106] 미지수 $W(k)$ 를 다루기 위해, 공지의 할인 인자법을 채택한다. 이 방법은 $W(k)$ 를 추정할 필요성을 제거하고, 따라서 여전히 만족스러운 성능을 성취하면서 컴퓨팅 복잡성이 감소된다.

[0107] 식 (11)에서 $W(k-1)$ 은 R 을 더 크게 하는 효과를 갖는다는 것을 주목하라. 할인 인자 $\delta \in [0,1]$ 를 지정하고 식 (11)을 이하와 같이 변화할 수 있다.

$$R = \frac{1}{\delta} A \cdot C(k-1) \cdot A^T$$

[0108]

[0109] 더 작은 δ 는 추정된 값과 실제값 사이의 적은 차이를 유도한다. 그러나, 더 작은 δ 는 또한 추정된 값을 더 안정하게 한다. 이 트랙킹 방안에서, δ 는 이전에 추정된 샘플 슬립 $m_s(k)$ 의 함수로서 실시간으로 조정된다.

임의의 이유로 샘플 슬립이 크거나 또는 커지게 되면, 추정치는 제어 신호가 신속하게 응답하여 샘플 슬립을 더 작게 유도할 수 있도록 이를 신속하게 반영해야 한다. 샘플 슬립이 주기적 프리픽스의 길이를 넘어 증가하면, 위상 에러 페이저인 트랙킹 루프로의 입력의 품질은 상당히 열화되고 루프가 실패하게 할 것이다. 샘플 슬립이 작을 때, δ 는 ASRC에 대한 제어 신호의 더 안정한 추정치 및 따라서 더 안정한 제어 신호를 갖도록 더 큰 값으로 설정될 수 있는 데, 이는 리샘플링된 OFDM 샘플의 더 양호한 품질을 유도한다.

[0110] 상기 고려사항에 기초하여, δ 는 이하의 식에 따라 설정될 수 있다.

$$i = \text{round}(\min(\{m_s(k)\}, 5))$$

$$\delta = \begin{cases} 1 - i * 0.01 & i = 1, \dots, 5 \\ 0.999 & i = 0 \end{cases}$$

[0112] 다른 미지수 $V(k)$, 즉 관측 노이즈의 분산은 이하와 같이 추정될 수 있다:

$$\tilde{\epsilon}^2 = Q^{-1}(y(k) - f)^2$$

$$V(k) = (1 - \alpha)V(k - 1) + \alpha\tilde{\epsilon}^2$$

[0113] 여기서 $\alpha \in (0, 1]$ 는 사전 규정된 값이다. 더 큰 α 값은 추정된 값과 실제값 사이의 적은 지체를

$$\alpha = \frac{1}{16}$$

유도한다. 그러나, 더 큰 α 값은 또한 적은 안정한 추정치를 유도한다. 일 예에서, $\alpha = \frac{1}{16}$ 이라 한다.

[0115] 도 9는 도 8의 트랙킹 블록(202)에서 구현될 수도 있는 예시적인 트랙킹 알고리즘의 기능 블록도이다. 본 예에서, 기준 서브반송파 상에 전송된 심벌의 샘플은 라인(260) 상에 입력된다. 기준 서브반송파를 포함하는 IBOC 라디오 신호의 예는 그 개시내용이 본 명세서에 참조로서 합체되어 있는 미국 특허 제7,305,043호; 제6,982,948 호; 및 제6,898,249호에 설명되어 있다. 블록(262)에서 기준 서브반송파의 복조는 라인(264) 상에 원시 샘플 슬립 추정치를 생성한다. 블록(266)에서 추정 알고리즘은 라인(268) 상에 샘플 슬립 및 샘플 레이트 오프셋 추정치를 생성한다. 블록(270)에서 제어 알고리즘은 라인(272) 상에 샘플 슬립 보정값을 그리고 라인(274) 상에 샘플 레이트 보정값을 생성한다. 스위치(276)가 라인(272) 상의 샘플 슬립 보정값 및 라인(274) 상의 샘플 레이트 보정값을 모두 출력(278) 및 추정 알고리즘 블록에 교대로 접속한다.

[0116] 도 10은 도 9의 트랙킹 알고리즘에 사용될 수 있는 예시적인 추정 및 제어 기술의 기능 블록도이다. 식 (5)로부터의 관측치 $y(k)$ 는 라인(290) 상에 입력된다. 관측치는 블록(292) 내의 식에 따라 칼만 필터를 사용하여 샘플 슬립 및 샘플 레이트 오프셋을 추정하도록 프로세싱되고, 여기서 블록(292) 내의 식은 전술된 바와 동일한 표기를 사용한다. 예를 들어, A, B 및 F는 모델 (7) 및 (8)로부터 사전 결정된 행렬이다. C, m 및 V는 식 (13) 후에 본 명세서에 나타낸 값으로 초기화된다. C, m 및 F는 이어서 상기 식을 사용하여 각각의 심벌로 반복적으로 1회 업데이트된다. 추정 알고리즘 내의 다른 변수는 그 상태가 하나의 반복으로부터 다음 반복으로 수행될 필요가 없는 중간 변수이다. 샘플 슬립 및 샘플 레이트 오프셋 추정치 $m(k)$ 는 블록(294)에서 추정 알고리즘으로부터 제어 알고리즘으로 패스된다. 제어 알고리즘은 스위치(296, 298)를 사용하여 선택된 2개의 경로를 갖는다. 심벌 트랙킹 프로세스의 초기 단계에서, 스위치(296, 298)는 상위 위치에서 폐쇄되고, 따라서 샘플 슬립 추정치는 심벌 시간 조정 모듈에 의해 사용될 샘플 슬립 보정값을 결정하도록 제어 알고리즘으로 패스된다. 정상 동작에서, 스위치(296, 298)는 하위 위치에서 폐쇄되고, 따라서 샘플 슬립 추정치 및 샘플 레이트 오프셋 추정치는 제어 알고리즘으로 패스되어 샘플 레이트 보정값을 계산하여 ASRC의 샘플 레이트 변환비를 보정한다.

[0117] 제어 알고리즘에서, K는 그 값이 LQR 알고리즘을 사용하여 사전 계산되는 사전 결정된 벡터이다. 제어 알고리즘의 출력은 라인(300) 상의 추정 알고리즘 블록으로 피드백된다.

[0118] 일 실시예에서, 트랙킹 루프는 신호가 1분 동안 손실되더라도 동기화 유지되는 것이 요구된다. 이 목적에 부합하기 위해, 트랙킹 루프는 신호의 손실을 겸출하고 이어서 신호를 복귀(리턴)할 필요가 있다. 이는 이전에 사용된 신호-대-노이즈(SNR) 트랙킹법을 사용하여 성취될 수 있다. 계산된 SNR이 제1 임계치보다 낮을 때, 신호 손실이 선언된다. 계산된 SNR이 다른 임계치를 초과하여 증가할 때, 신호 복귀가 선언된다.

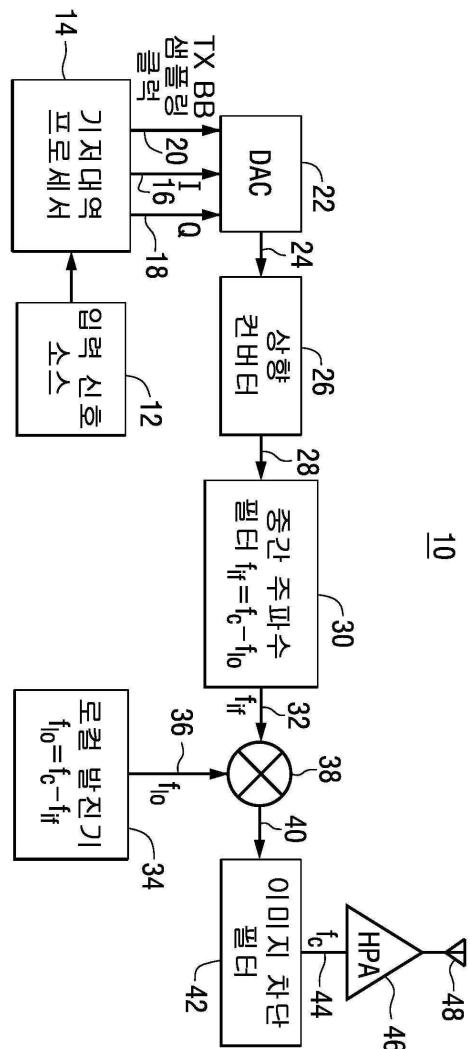
- [0119] 신호 손실을 선언한 후에, 제어 신호 $u(k)$ 는 제로로 설정되고, 상태 공간식을 푸는 것을 중지한다. 신호 복귀를 선언시에, $m(k)$ 의 초기 상태는 제로로 설정되고, $C(k)$ 는 재초기화되고, 상태 공간식을 푸는 것을 재시작한다. 이 접근법은 신호 손실을 선언한 후에 모델을 계속 실행하는 것보다 양호하다. 그 이유는 새로운 트랙킹 알고리즘에 의해, 양 샘플 슬립 $s(k)$ 및 그 변화율 $d(k)$ 가 신호가 손실되기 전에 거의 제로로 유지되었기 때문이다. 그리고, 신호 손실 중에, $s(k)$ 및 $d(k)$ 는 제로로부터 너무 많이 이격하여 드리프트되지 않아야 한다.
- [0120] 대조적으로, 신호가 손실한 후에 모델을 실행 상태로 유지하면, 루프 상태는 노이즈 유일 입력에 기인하여 여러 상태로 드리프트할 수도 있다. 루프 상태가 너무 멀리 이격하여 드리프트하면, 신호가 돌아온 후에 루프가 재차 수렴하게 하는 것이 어려울 것이다.
- [0121] 설명된 실시예에서, 디지털 하향 컨버터에 의해 발생되고 기저대역 신호의 아날로그부 및 디지털부의 모두를 포함하는 IQ 샘플은 비동기식 샘플 레이트 컨버터에 전입하고, 이 비동기식 샘플 레이트 컨버터는 트랙킹 모듈로부터 수신된 샘플 레이트 보정값에 기초하여 수신기 및 송신기 클럭 사이의 차이를 동적으로 조정한다. 대안적으로, 비동기식 샘플 레이트 컨버터는 디지털 하향 컨버터의 부분으로서 구현될 수도 있다(도 3의 블록 114). 그 후에, 조정된 기저대역 신호는 격리 필터에 전입하고, 여기서 신호는 디지털 신호 경로 및 아날로그 신호 경로로 분할된다. 이러한 필터는 당 기술 분야의 숙련자들에게 공지되어 있다. 디지털 경로에서, 오디오 샘플이 미리 조정되어 있기 때문에, 심벌은 어셈블링되고 OFDM 복조기로 직접 제공될 수 있다. 따라서, 이 구현에는 개별 심벌 시간 조정 함수의 필요성을 제거한다. 게다가, 도 6의 시스템에 요구될 것이고 타이밍 조정 모듈에 의해 유발된 디지털 서브반송파의 위상 회전을 제거하는 데 사용되는 위상 등화기 모듈이 더 이상 필요하지 않을 것이다.
- [0122] 아날로그 경로에서, 조정된 기저대역 샘플은 아날로그 복조기로 직접 제공된다. 기저대역 신호의 샘플 레이트는 디지털 및 아날로그 성분으로의 분할 전에 조정되었기 때문에, 아날로그 및 디지털 프로세싱 경로는 동기식으로 진행한다. 따라서, 소프트웨어 구현예에서, 아날로그 및 디지털 경로가 스케줄링의 필요 없이 차례로 프로세싱될 수도 있어, 이에 의해 복잡성 및 요구된 MIPS를 감소시킨다.
- [0123] 설명된 예시적인 접근법은 소프트웨어, 펌웨어 및 하드웨어의 임의의 적합한 조합을 사용하여 수행될 수도 있고, 이와 같은 것의 임의의 특정 조합에 한정되는 것은 아니다. 임의의 적합한 프로세싱 시스템을 사용하여 본 명세서에 설명된 예시적인 접근법을 구현하기 위한 컴퓨터 프로그램 명령이 컴퓨터 판독 가능 저장 매체 상에서 구체화될 수도 있고, 저장 매체는 자기 디스크 또는 다른 자기 메모리, 광학 디스크(예를 들어, DVD) 또는 다른 광학 메모리, RAM, ROM, 또는 플래시 메모리, 메모리 카드 등과 같은 임의의 다른 적합한 메모리와 같은 물리적 객체이다.
- [0124] 본 발명이 다수의 실시예의 견지에서 설명되었지만, 이하의 청구범위에 의해 정의된 바와 같은 본 발명의 범주로부터 벗어나지 않고 다양한 변경이 개시된 실시예에 이루어질 수 있다는 것이 당 기술 분야의 숙련자들에게 명백할 것이다. 전술된 실시예 및 다른 실시예는 청구범위의 범주 내에 있다.

부호의 설명

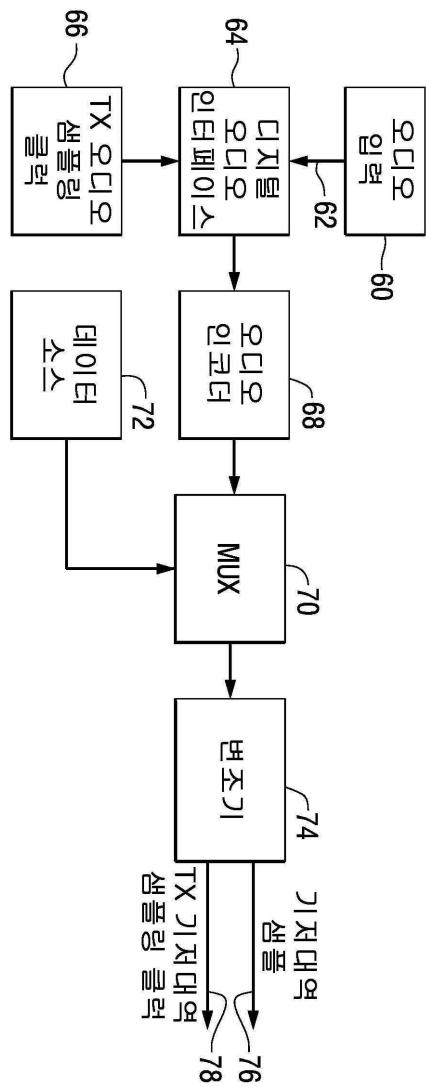
- [0125] 10: 디지털 라디오 방송 송신기 12: 입력 신호 소스
 14: 기저대역 프로세서 16, 18: 라인
 20: 라인 22: 디지털-아날로그 컨버터
 26: 상향 컨버터 블록 30: 중간 주파수 필터
 34: 로컬 발진기 38: 믹서

도면

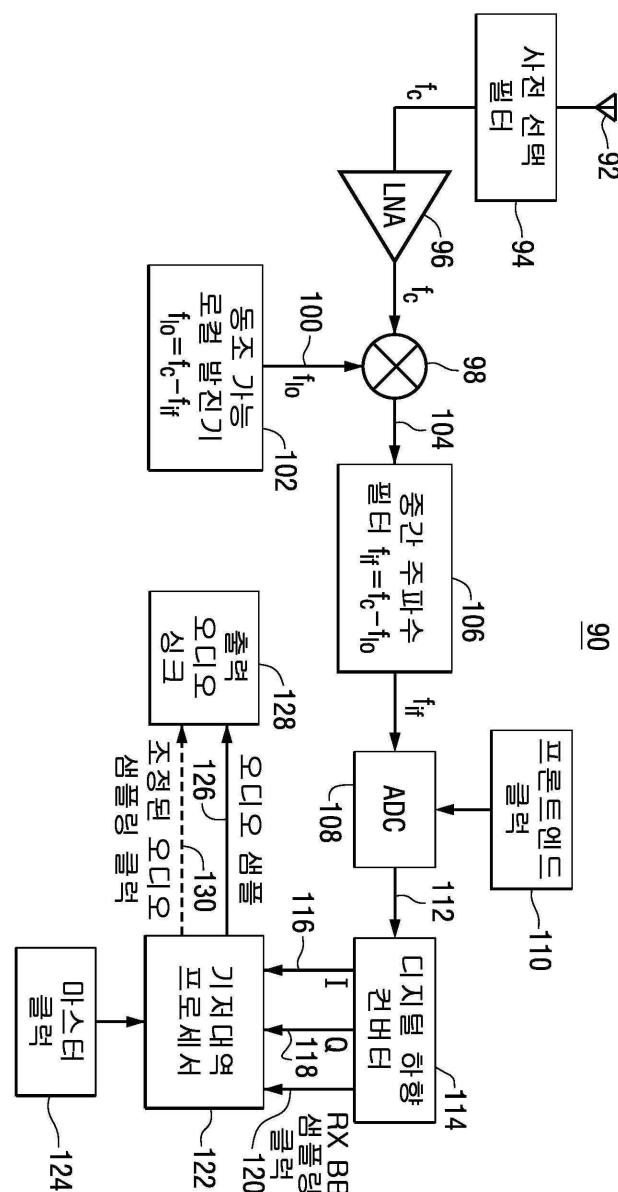
도면1



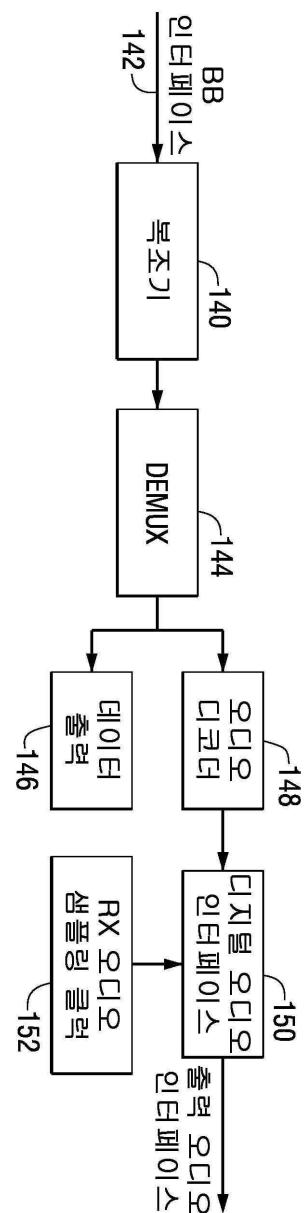
도면2



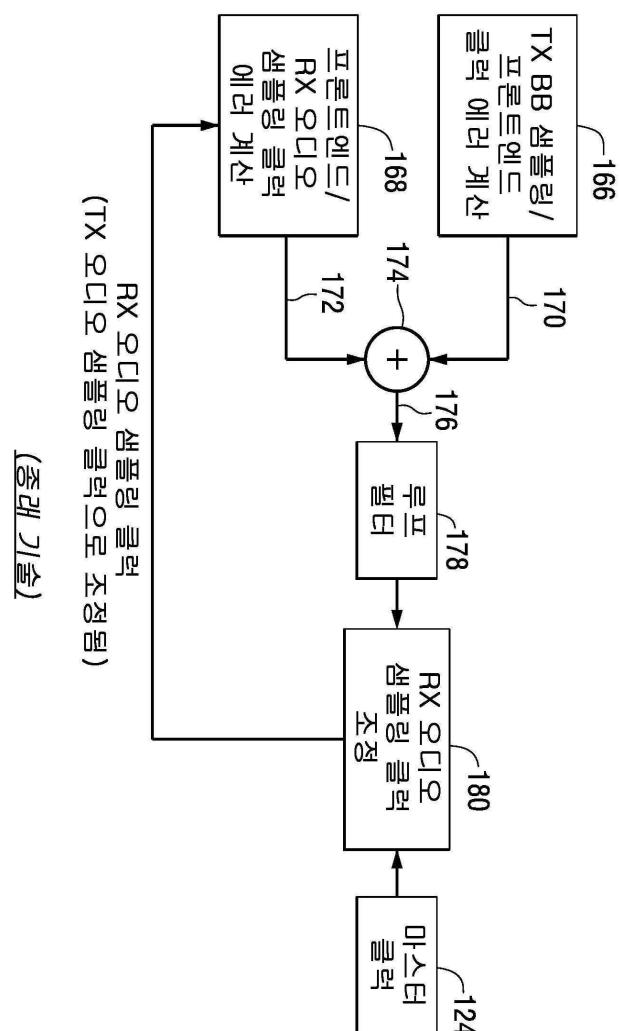
도면3



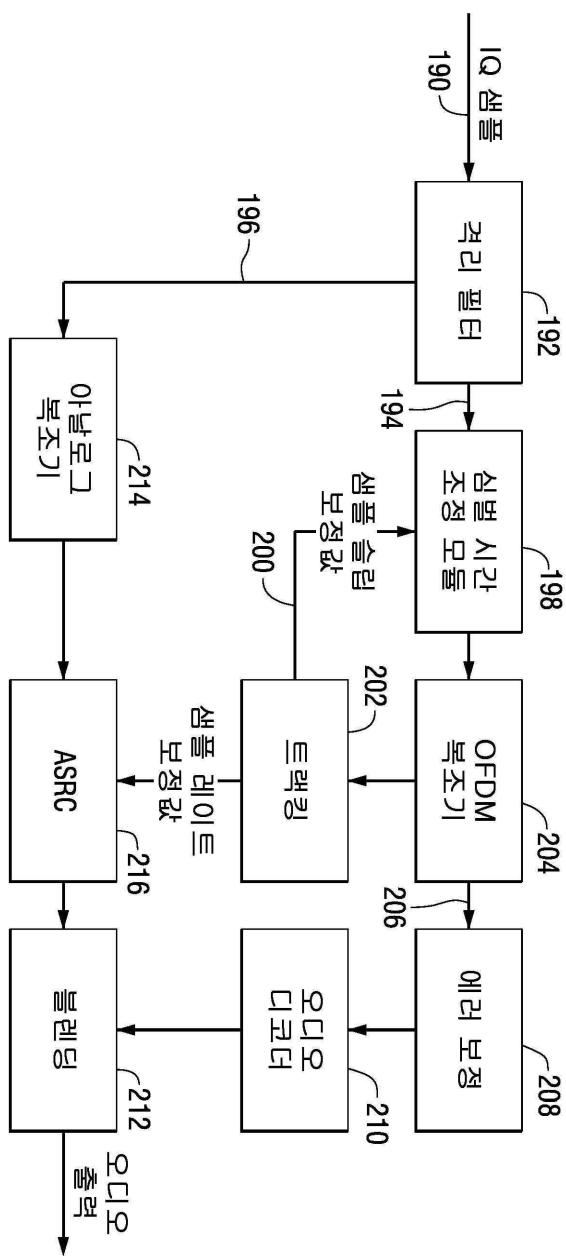
도면4



도면5

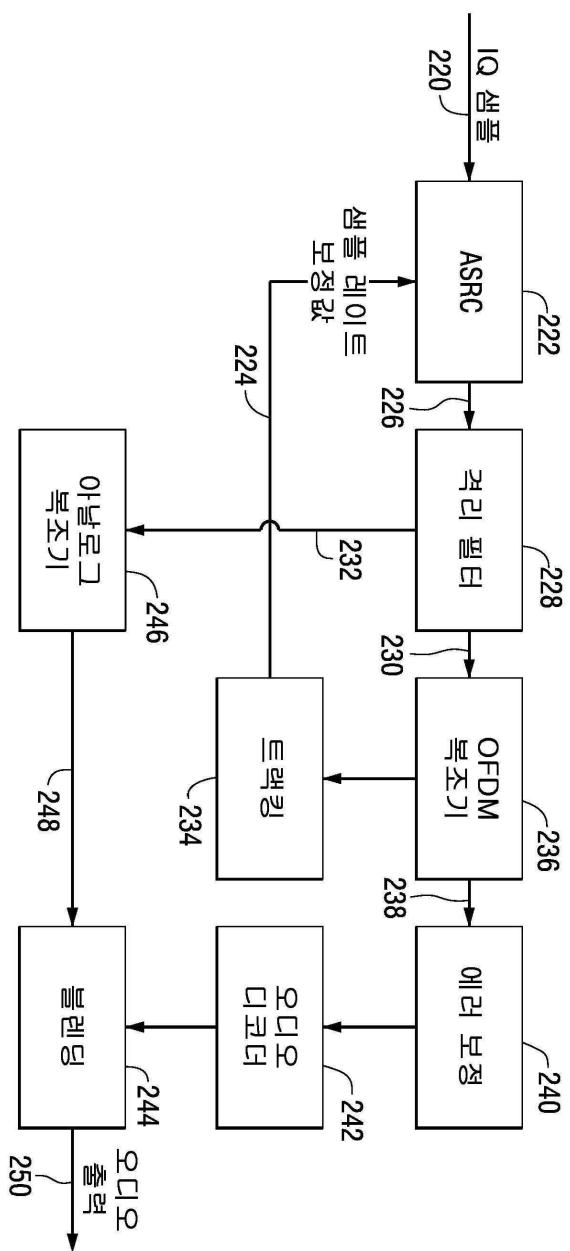


도면6

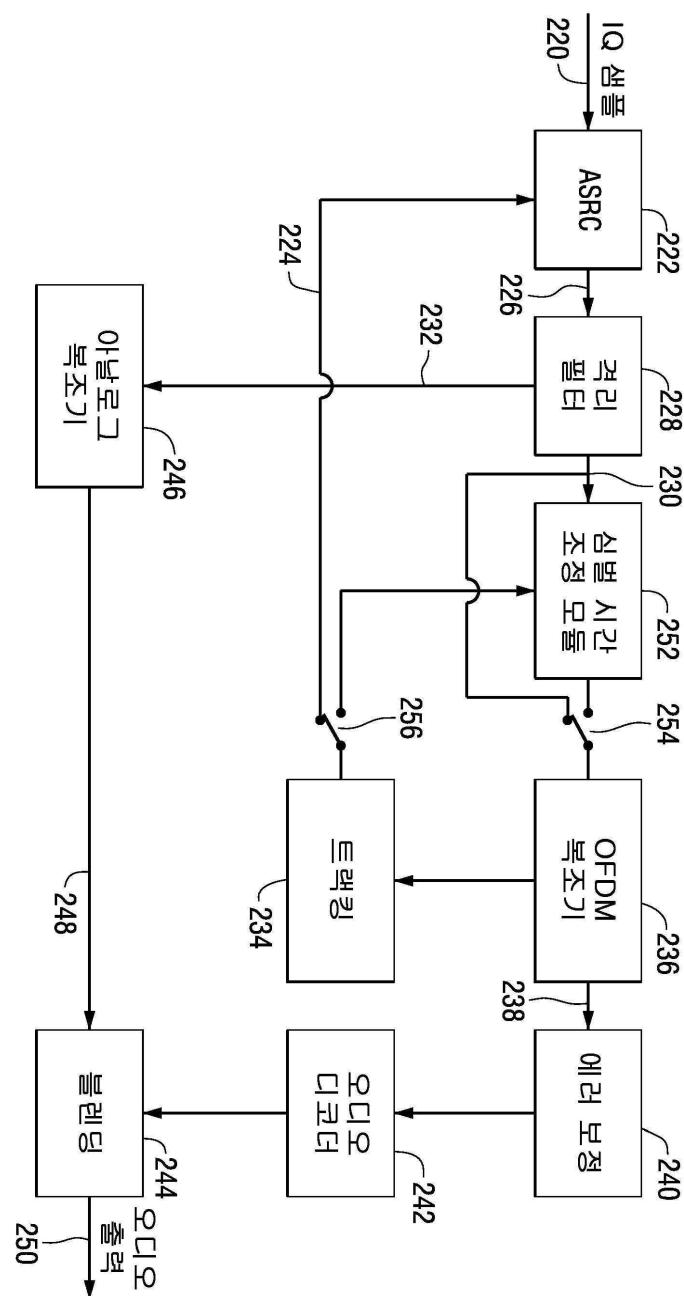


(종래 기술)

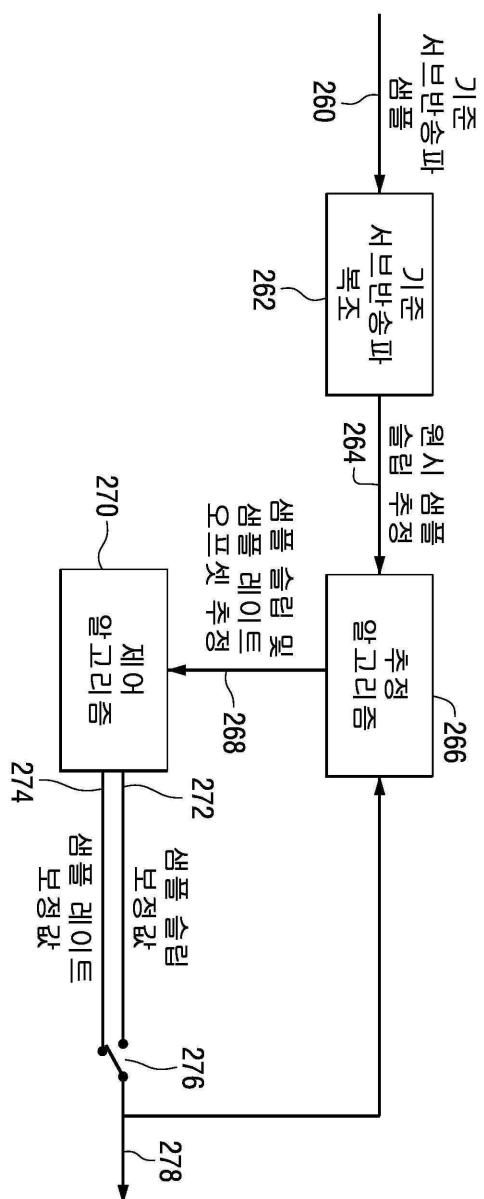
도면7



도면8



도면9



도면 10

