

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(10) 国際公開番号

WO 2011/036753 A1

PCT

(43) 国際公開日

2011年3月31日(31.03.2011)

- (51) 国際特許分類:  
H01L 21/8246 (2006.01) H01L 43/08 (2006.01)  
H01L 27/105 (2006.01)
- (21) 国際出願番号: PCT/JP2009/066551
- (22) 国際出願日: 2009年9月24日(24.09.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人(米国を除く全ての指定国について): 株式会社 東芝(KABUSHIKI KAISHA TOSHIBA) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 柳 暁志(YANAGI Satoshi) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 株式会社 東芝 知的財産部内 Tokyo (JP). 北川 英二(KITAGAWA Eiji) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 株式会社 東芝 知的財産部内 Tokyo (JP). 中山 昌彦(NAKAYAMA Masahiko) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 株式会社 東芝 知的財産部内 Tokyo (JP). 小瀬木 淳一(OZEKI Junichi) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 株式会社 東芝 知

的財産部内 Tokyo (JP). 相川 尚徳(AIKAWA Hisanori) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 株式会社 東芝 知的財産部内 Tokyo (JP). 下村 尚治(SHIMOMURA Naoharu) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 株式会社 東芝 知的財産部内 Tokyo (JP). 吉川 将寿(YOSHIKAWA Masatoshi) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 株式会社 東芝 知的財産部内 Tokyo (JP). 天野 実(AMANO Minoru) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 株式会社 東芝 知的財産部内 Tokyo (JP). 高橋 茂樹(TAKAHASHI Shigeki) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 株式会社 東芝 知的財産部内 Tokyo (JP). 與田 博明(YODA Hiroaki) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 株式会社 東芝 知的財産部内 Tokyo (JP).

(74) 代理人: 吉武 賢次, 外(YOSHITAKE Kenji et al.); 〒1000005 東京都千代田区丸の内三丁目2番3号 富士ビル323号 協和特許法律事務所 Tokyo (JP).

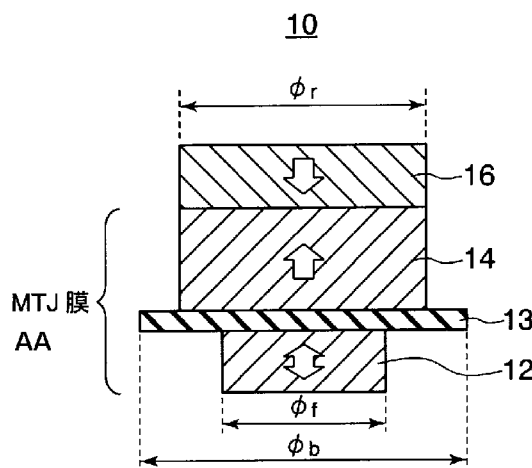
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS,

[続葉有]

(54) Title: MAGNETIC MEMORY

(54) 発明の名称: 磁気メモリ

[図1]



AA MTJ FILM

(57) Abstract: Variance of characteristics of a magnetoresistive effect element is suppressed and a magnetic field which leaks from a reference layer and operates to a recording layer is reduced. Magnetic memory is provided with: a first magnetic layer (12) wherein the direction of magnetization is substantially perpendicular to a film surface and variable; a tunnel barrier layer (13) arranged on the first magnetic layer; a second magnetic layer (14), which is arranged on the tunnel barrier layer and has the magnetization direction which is substantially perpendicular to the film surface and invariable; and a third magnetic layer (16), which is arranged on the second magnetic layer and has magnetization in antiparallel with the magnetization direction of the second magnetic layer. The diameter of an upper surface of the first magnetic layer is smaller than that of a lower surface of the tunnel barrier layer, and the diameter of a lower surface of the second magnetic layer is equivalent to that of an upper surface of the tunnel barrier layer or smaller.

(57) 要約: [課題] 磁気抵抗効果素子の特性のばらつきを抑制し、かつ記録層に作用する参照層からの漏洩磁界を低減することを可能にする。[解決手段] 磁化の向きが膜面に略垂直でかつ可変である第1磁性層12と、第1磁性層上に設けられ磁化の向きが膜面に略垂直でかつ不変の第2磁性層14と、第2磁性層上に設けられ第2磁性層の磁化の向きと反平行な磁化を有する第3磁性層16と、を備え、第1磁性層の上面の直径は、トンネルバリア層の下面の直径よりも小さく、第2磁性層の下面の直径は、トンネルバリア層の上面の直径以下である。

2と、第1磁性層上に設けられたトンネルバリア層13と、トンネルバリア層上に設けられ磁化の向きが膜面に略垂直でかつ不変の第2磁性層14と、第2磁性層上に設けられ第2磁性層の磁化の向きと反平行な磁化を有する第3磁性層16と、を備え、第1磁性層の上面の直径は、トンネルバリア層の下面の直径よりも小さく、第2磁性層の下面の直径は、トンネルバリア層の上面の直径以下である。

WO 2011/036753 A1



JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

## 明 細 書

**発明の名称 : 磁気メモリ**

### 技術分野

[0001] 本発明は、磁気メモリに関する。

### 背景技術

[0002] 従来から、磁性体の磁化方向を制御するために、磁界を印加する方法が知られている。例えば、ハードディスクドライブ（HDD : Hard Disk Drive）においては、記録ヘッドから発生する磁場によって媒体の磁化方向を反転させて書き込みを行っている。また、従来型の磁気ランダムアクセスメモリ（MRAM : Magnetic Random Access Memory）では、磁気抵抗効果素子の近傍に設けられた配線に電流を流すことで生じる電流磁界をセルに印加することで、セルの磁化方向を制御している。これらの外部磁場による磁化方向を制御する電流磁場書き込み方式は古い歴史があり、確立された技術といえる。

[0003] 一方、昨今のナノテクノロジーの進歩によって磁性材料の顕著な微細化が可能となり、磁化の制御をナノスケールで局所的に行う必要が出てきた。しかしながら、磁場は根本的には空間に広がる性質を有するため、局所化が難しい。特定の記憶単位領域（ビット）やメモリセルを選択してその磁化方向を制御させる場合に、ビットやメモリセルのサイズが微小化するのに伴い、隣のビットやメモリセルにまで磁場が及んでしまう「クロストーク」の問題が顕著となる。また、磁場を局所化させるために磁場発生源を小さくすると、磁化方向を制御するのに十分な磁場が発生することができないという問題が生じる。

[0004] これを解決する技術として、磁性体に電流を流すことにより磁化反転を起こす「スピン注入磁化反転方式」が知られている（例えば、非特許文献1参照）。

このスピン注入磁化反転方式は、磁気抵抗効果素子に書き込み電流としてのスピン注入電流を流し、そこで発生するスピン偏極された電子を用いて磁

化反転を実行するものである。具体的には、スピン偏極された電子の角運動量が、磁気記録層としての磁性材料内の電子に伝達されることにより磁気記録層の磁化が反転する。

[0005] このようなスピン注入磁化反転方式を用いれば、磁化状態をナノスケールで局所的に制御し易くなり、さらに、磁性材料の微細化に応じてスピン注入電流の値も小さくすることができる。このことは、高記録密度のハードディスクドライブや磁気ランダムアクセスメモリなどのスピンエレクトロニクスデバイスの実現に向けての手助けとなる。

[0006] 例えば、磁気ランダムアクセスメモリは、トンネル磁気抵抗（TMR: Tunneling Magnetoresistive）効果を利用するMTJ（Magnetic Tunnel Junction）膜を有する磁気抵抗効果素子を記憶素子として備えている。MTJ膜は、磁性材料からなる記録層および参照層と、これらに挟まれたトンネルバリア層との3層の薄膜で構成されており、記録層および参照層の磁化状態により情報を記憶する。スピン注入磁化反転方式を用いた、スピン注入型MRAMでは、磁気抵抗効果素子への情報の書き込みは、MTJ膜の膜面に対して垂直方向に電流を流すことにより行なわれる。

[0007] 磁気抵抗効果素子に用いられる磁性層としては、磁化の方向が膜面に対して垂直方向を向く垂直磁化膜と、磁化の方向が面内方向を向く面内磁化膜とが知られている。垂直磁化膜を採用した場合、参照層の磁化によって発生する漏洩磁界は記録層の膜面に対して垂直方向を向いているため、記録層に大きな垂直成分を持つ磁界が作用する。記録層に作用する参照層からの漏洩磁界は、記録層の磁化を参照層の磁化と平行にする方向に作用する。そのため、反平行から平行に記録層の磁化を反転させる場合は小さなスピン注入電流でよいが、逆に平行から反平行に反転をさせる場合は大きな電流が必要になる。

[0008] また、漏洩磁界のために反平行状態が不安定である場合において、漏洩磁界が記録層の保磁力よりも大きくなると、磁気抵抗効果素子の外部から磁界を印加しない状態では、磁気抵抗効果素子の磁化状態を反平行状態に保持す

ることができなくなってしまう。また、漏洩磁界が記録層の保磁力より小さい場合でも、反平行状態を長時間維持している間に熱擾乱によって反平行状態から平行状態に反転してしまい情報を保持できなくなってしまう問題が生じる。そのため、参照層からの漏洩磁界は、記録層の保磁力に対して十分小さくする必要がある。

[0009] 一方、記録層の上下に非磁性層を挟んでそれぞれ参照層を配置するダブルジャンクション構造が提案されている（例えば、特許文献 1 参照）。垂直磁化膜を用いた磁気抵抗効果素子をダブルジャンクション構造にする場合は、2つの参照層の磁化の方向は互いに反平行になるように設定する。この場合、2つの参照層から発生し、記録層に作用する漏洩磁界の垂直成分は互いに逆方向を向くため、2つの参照層の飽和磁化 $M_s$ 及び厚さがほぼ同じになるように調整することで、漏洩磁界の $z$ 成分（膜面に垂直方向の成分）をほぼキャンセルすることができる。

[0010] しかし、漏洩磁界の動径方向の成分は互いに増強する方向に作用するため、特に記録層の外周において強い横磁場が作用する。この横磁場のために磁化の垂直性及び磁気抵抗特性が低下し、記録層の磁化反転の一様性も劣化する問題がある。また、ダブルジャンクション構造では2つの参照層を互いに反平行にする必要があり、そのためには、2つの参照層の保磁力差を十分つけて別々に着磁を行なう必要があり、材料や構造、プロセス条件の自由度が制限される。

[0011] また、磁気抵抗効果素子においては、薄いトンネルバリア層を挟んで記録層と参照層とが積層された積層構造を有しており、記録層と参照層との距離が短い。このため、これらの積層構造を加工して、磁気抵抗効果素子を形成する際に、トンネルバリア層とともに磁性金属を含む記録層および参照層を削るため、金属の再付着物が、積層構造の側面においてトンネルバリア層をまたがって付着する可能性がある。この場合、再付着物による別のリーク電流のパスが生じるため、記録層と参照層とがショートし、磁気抵抗効果素子が不良となってしまう、磁気抵抗効果素子の歩留まりが低下するという問題

がある。

## **先行技術文献**

## **特許文献**

[0012] 特許文献1：特開 2 0 0 4 － 1 9 3 5 9 5 号公報

## **非特許文献**

[0013] 非特許文献1：F. J. Albert et al., Appl. Phy. Lett. 77, 3809 (2000)

## **発明の概要**

## **発明が解決しようとする課題**

[0014] また、参照層からの漏洩磁界を打ち消すために、参照層に対してトンネルバリア層とは反対側の面に磁性層を設けた磁気抵抗効果素子が本出願人により出願されている（特願 2 0 0 8 － 2 4 8 6 3 3 号）。しかし、この磁性層の膜厚が非常に厚いので、この磁性層、参照層、トンネルバリア層、および記録層からなる積層膜の高さが高くなる。このため、上記積層膜をパターンニングする際に、積層膜の形状がばらつき、これにより磁気抵抗効果素子の特性がばらつくことがある。

[0015] 本発明は、上記事情を考慮してなされたものであって、磁気抵抗効果素子の特性のばらつきを抑制し、かつ記録層に作用する参照層からの漏洩磁界を低減することが可能な磁気メモリを提供することを目的とする。

## **課題を解決するための手段**

[0016] 本発明の第 1 の態様による磁気メモリは、少なくとも 1 個のメモリセルを備える磁気メモリであって、前記メモリセルは、記憶素子として磁気抵抗効果素子と、前記磁気抵抗効果素子に通電を行う第 1 および第 2 の電極と、を有し、前記磁気抵抗効果素子は、磁化の向きが膜面に略垂直でかつ可変である第 1 磁性層と、前記第 1 磁性層上に設けられたトンネルバリア層と、前記トンネルバリア層上に設けられ磁化の向きが膜面に略垂直でかつ不変の第 2 磁性層と、前記第 2 磁性層上に設けられ前記第 2 磁性層の磁化の向きと反平行な磁化を有する第 3 磁性層と、を備え、前記第 1 磁性層の上面の直径は、

前記トンネルバリア層の下面の直径よりも小さく、前記第2磁性層の下面の直径は、前記トンネルバリア層の上面の直径以下であることを特徴とする。

[0017] また、本発明の第2の態様による磁気メモリは、少なくとも1個のメモリセルを備える磁気メモリであって、前記メモリセルは、記憶素子として磁気抵抗効果素子と、前記磁気抵抗効果素子に通電を行う第1および第2の電極と、を有し、前記磁気抵抗効果素子は、第1磁性層と、前記第1磁性層上に設けられ磁化の向きが膜面に略垂直であるとともに不変でかつ前記第1磁性層の磁化の向きと反平行な磁化を有する第2磁性層と、前記第2磁性層上に設けられたトンネルバリア層と、前記トンネルバリア層上に設けられ磁化の向きが膜面に略垂直でかつ可変の第3磁性層と、を備え、前記第3磁性層の下面の直径は、前記トンネルバリア層の上面の直径よりも小さく、前記第2磁性層の上面の直径は、前記トンネルバリア層の下面の直径以下であることを特徴とする。

### 発明の効果

[0018] 本発明によれば、磁気抵抗効果素子の特性のばらつきを抑制し、かつ記録層に作用する参照層からの漏洩磁界を低減することが可能な磁気メモリを提供することができる。

### 図面の簡単な説明

[0019] [図1]第1実施形態によるMRAMに用いられる磁気抵抗効果素子を示す断面図。

[図2]第1実施形態の変形例によるMRAMに用いられる磁気抵抗効果素子の断面図。

[図3]第1実施形態の比較例に用いられる磁気抵抗効果素子の断面図。

[図4]第1実施形態に係る磁気抵抗効果素子において、参照層からの漏洩磁界を、バイアス磁界層が打ち消す様子を説明する図。

[図5]比較例に係る磁気抵抗効果素子において、参照層からの漏洩磁界を、バイアス磁界層が打ち消す様子を説明する図。

[図6]比較例の磁気抵抗効果素子において、参照層からの漏洩磁界を打ち消す

ために必要な膜厚のバイアス磁界層を、第1実施形態の磁気抵抗効果素子に用いた場合の、記録層での磁化分布のシミュレーション結果を示す図。

[図7] 図7(a)はシミュレーションに用いられた各層の特性を示す図、図7(b)は、記録層の直径と、バイアス磁界層の膜厚との関係を示すシミュレーション結果を示すグラフ。

[図8] 図8(a)、8(b)は第2実施形態による製造方法を示す断面図。

[図9] 第2実施形態による製造方法を示す断面図。

[図10] 第2実施形態による製造方法を示す断面図。

[図11] 第2実施形態による製造方法を示す断面図。

[図12] 第2実施形態による製造方法を示す断面図。

[図13] 第2実施形態による製造方法を示す断面図。

[図14] 第2実施形態による製造方法を示す断面図。

[図15] 第2実施形態による製造方法を示す断面図。

[図16A] 第2実施形態による製造方法を示す断面図。

[図16B] 第2実施形態の製造方法によって製造された磁気抵抗効果素子の上面図。

[図17] 第3実施形態による製造方法を示す断面図。

[図18] 第3実施形態による製造方法を示す断面図。

[図19] 第3実施形態による製造方法を示す断面図。

[図20] 第3実施形態による製造方法を示す断面図。

[図21] 第3実施形態による製造方法を示す断面図。

[図22] 第4実施形態による磁気メモリの回路図。

[図23] 第4実施形態による磁気メモリのメモリセルの断面図。

## 発明を実施するための形態

[0020] 以下、本発明の実施形態について図面を参照して説明する。なお、以下の説明において、同一の機能及び構成を有する要素については、同一符号を付し、重複説明は必要な場合にのみ行う。

[0021] (第1実施形態)

まず、本発明の第1実施形態による磁気メモリ（以下、MRAMとも言う）を説明する。第1実施形態のMRAMは少なくとも1個のメモリセルを有している。なお、MRAMがメモリセルを複数個有している場合には、複数のメモリセルは、マトリクス状に配列される。メモリセルは、記憶素子として磁気抵抗効果素子を備えており、この磁気抵抗効果素子を図1に示す。図1は、第1実施形態に係る磁気抵抗効果素子10の断面図である。磁気抵抗効果素子10は、後述する結晶配向用の下地層（図示せず）と、この下地層上に設けられた記録層（以下、自由層とも言う）12と、記録層12上に設けられたトンネルバリア層（非磁性層）13と、トンネルバリア層13上に設けられた参照層（固定層とも言う）14と、参照層14上に設けられたバイアス磁界層16と、上部電極（図示せず）とが積層された積層構造を有する。以下の説明において、記録層12、トンネルバリア層13、および参照層14の積層部分を、単にMTJ膜と称する。本実施形態では、結晶配向用下地層が下部電極および引き出し線を兼ねた1つの層となっている例を示しているが、勿論、下地層と下部電極とを別々に積層してもよいし、下地層と下部電極を1つの層として引き出し線を別に積層してもよい。また、上部電極は、ハードマスク層としての機能を兼ねている。また、後述する図7（a）に示すように、参照層14と、バイアス磁界層16との間に非磁性層15を設けた構成としてもよい。

[0022] 本実施形態においては、図1に示すように、記録層12のトンネルバリア層13に接する面における直径（トンネルバリア層側の直径） $\phi_r$ は、トンネルバリア層13の膜面に平行な断面における直径 $\phi_b$ よりも小さい。また、参照層14のトンネルバリア層13に接する面における直径（トンネルバリア層側の直径） $\phi_r$ は、トンネルバリア層13の直径 $\phi_b$ 以下であり、記録層12のトンネルバリア層側の直径 $\phi_r$ よりも大きい。ここで、ある層の直径とは、上記面における上記層の外周上の2点間の距離の最大値を意味する。また、ある層の「膜面」とは、その層の上面を意味する。なお、図1に示す本実施形態のMTJ膜においては、参照層14は、上面から下面まで、略同じ直径と

なるように構成されていたが、図2に示す本実施形態の変形例のように、上面からある面までは略同じ直径で、トンネルバリア層13に近づくにつれて直径が増加するように構成されていてもよい。本実施形態においては、後述するように、記録層12のトンネルバリア層側の直径 $\phi_r$ を、トンネルバリア層13の膜面に平行な断面における直径 $\phi_b$ よりも小さくするとともに参照層14のトンネルバリア層側の直径 $\phi_r$ よりも小さくすることにより、参照層14からの漏洩磁界の影響を少なくし、かつバイアス磁界層16の膜厚を減少させている。バイアス磁界層16の膜厚が減少することにより、磁気抵抗効果素子の特性のばらつきが抑制できる。

[0023] 記録層12は、MTJ膜に、膜面に対して垂直方向に電流を流すことによって発生するスピン偏極された電子の角運動量が記録層12の電子に伝達されることによって磁化（或いはスピン）の方向が反転する。すなわち、電流の流す向きによって記録層12は、磁化の方向が可変となる。これに対して、参照層14およびバイアス磁界層16は、それぞれ磁化の方向が不変である。参照層14およびバイアス磁界層16の磁化の方向が「不変である」とは、記録層12の磁化の方向を反転するための磁化反転電流を参照層14およびバイアス磁界層16に流した場合に、参照層14およびバイアス磁界層16の磁化の方向がそれぞれ変化しないことを意味する。従って、磁気抵抗効果素子10において、参照層14およびバイアス磁界層16として反転電流の大きな磁性層を用い、記録層12として参照層14およびバイアス磁界層16よりも反転電流の小さい磁性層を用いることによって、磁化方向が可変の記録層12と、磁化方向が不変の参照層14と、磁化方向が不変なバイアス磁界層16とを備えた磁気抵抗効果素子10を実現することができる。スピン偏極された電子により磁化反転を引き起こす場合、その反転電流は減衰定数、異方性磁界、およびMTJ膜の体積に比例するため、これらを適切に調整して、記録層12と参照層14との反転電流に差を設けることができる。なお、図1および図2中の矢印は、磁化の方向を示している。

[0024] 記録層12、参照層14、およびバイアス磁界層16はそれぞれ膜面に垂

直方向の磁気異方性を有し、したがって、記録層 12、参照層 14、およびバイアス磁界層 16 の容易磁化方向は膜面（或いは積層面）に対して垂直である（以下、垂直磁化という）。すなわち、磁気抵抗効果素子 10 は、記録層 12、参照層 14 およびバイアス磁界層 16 の磁化方向がそれぞれ膜面に対して垂直方向を向く、いわゆる垂直磁化型の磁気抵抗効果素子である。なお、容易磁化方向とは、あるマクロなサイズの強磁性体を想定して、外部磁界のない状態で自発磁化がその方向を向くと最も内部エネルギーが低くなる方向である。困難磁化方向とは、あるマクロなサイズの強磁性体を想定して、外部磁界のない状態で自発磁化がその方向を向くと最も内部エネルギーが大きくなる方向である。なお、本実施形態においては、参照層 14 と、バイアス磁界層 16 の磁界の向きは、互いに反平行（逆の向き）であるように設定される。

[0025] 上述した下地層は、平坦な垂直磁化の磁性層を成長させるために必要な層であり、一例としては、窒化チタン（TiN）等の化合物層と、タンタル（Ta）、白金（Pt）等の金属層と、厚さ 0.5 nm 以下の薄い酸化マグネシウム（MgO）とが順に積層された積層構造を有している。

[0026] 記録層 12、参照層 14、およびバイアス磁界層 16 の材料としては、FePt 或いは FePd 等の L10 構造或いは L11 構造を持つ強磁性材料、TbCoFe 等のフェリ磁性材料、或いは、NiFe 等の磁性材料と Cu 等の非磁性材料との積層構造からなる人工格子等が挙げられる。

[0027] トンネルバリア層 13 としては、酸化マグネシウム（MgO）或いは酸化アルミニウム（Al<sub>2</sub>O<sub>3</sub>）等の絶縁材料が挙げられる。

[0028] 上部電極（ハードマスク層）としては、タンタル（Ta）或いは窒化チタン（TiN）等の金属が挙げられる。

[0029] なお、これらの記録層 12、参照層 14、およびバイアス磁界層 16 は、それぞれ膜面に平行方向の磁気異方性を有し、従って記録層 12、参照層 14 およびバイアス磁界層 16 の容易磁化方向は膜面（或いは積層面）に対して平行である（以下、面内磁化という）場合も、適宜特性要求に応じて使い

分けることができる。

- [0030] 面内磁化の記録層および参照層の材料としては、例えば、鉄（Fe）、コバルト（Co）、ニッケル（Ni）、マンガン（Mn）、クロム（Cr）よりなる群から選択された少なくともいずれかの元素を含む磁性金属が挙げられる。
- [0031] このように構成された磁気抵抗効果素子 10 において、情報の書き込みは、以下のように行われる。情報の書き込み時、磁気抵抗効果素子 10 は、膜面に垂直な方向において双方向に通電される。
- [0032] 書き込み電流を記録層 12 から参照層 14 の方向に流した場合、電子の流れは参照層 14 から記録層 12 の方向になる。この場合、記録層 12 の磁化は参照層 14 の磁化と揃う方向にスピントルクを受ける。このため、記録層 12 の磁化の向きが参照層 14 の磁化の向きと反平行であった場合、記録層 12 の磁化は反転して参照層 14 の磁化の向きと平行（同じ向き）になる。
- [0033] 一方、書き込み電流を参照層 14 から記録層 12 の方向に流した場合、電子の流れは記録層 12 から参照層 14 の方向になる。この場合、記録層 12 の磁化は参照層 14 の磁化の向きと反平行を向く方向にスピントルクを受ける。このため、記録層 12 の磁化の向きが参照層 14 の磁化の向きと平行であった場合、記録層 12 の磁化は反転して参照層 14 の磁化の向きと反平行になる。
- [0034] 磁気抵抗効果素子 10 に膜面に垂直方向の読み出し電流を流した場合の抵抗値は、磁気抵抗効果により、記録層と参照層の磁化の相対的な向きに依存して変化する。つまり、磁気抵抗効果素子 10 の抵抗値は、記録層 12 と参照層 14 との磁化の向きが互いに平行の場合は低抵抗となり、反平行の場合は高抵抗となる。図 1 および図 2 においては、記録層 12 の磁化が上向きの状態が平行状態を示し、下向きの状態が反平行状態を示す。本実施形態においては、例えば、低抵抗状態をデータ“0”、高抵抗状態をデータ“1”と規定する。これにより、磁気抵抗効果素子 10 に 1 ビットの情報を記憶させることができる。なお、低抵抗状態をデータ“1”、高抵抗状態をデータ“

0”と規定してもよい。

- [0035] 平行状態の抵抗値を $R_0$ 、反平行状態の抵抗値を $R_1$ とすると、“ $(R_1 - R_0) / R_0$ ”で定義される値を磁気抵抗比（MR比）と呼ぶ。MR比は磁気抵抗効果素子10を構成する材料やプロセス条件によって異なるが、数10%から数100%程度の値を取り得る。MRAMは磁気抵抗効果を利用して、磁気抵抗効果素子10に記憶された情報の読み出しを行なう。読み出し動作時に磁気抵抗効果素子10に流す読み出し電流は、スピン注入により記録層12の磁化の向きが反転する電流よりも十分小さい電流値に設定する。
- [0036] 上述したように、図1または図2に示すように、本実施形態においては、記録層12のトンネルバリア層側の直径 $\phi_f$ は、トンネルバリア層13の膜面に平行な断面における直径 $\phi_b$ よりも小さい。また、参照層14のトンネルバリア層側の直径 $\phi_r$ は、トンネルバリア層13の直径 $\phi_b$ 以下であり、記録層12のトンネルバリア層側の直径 $\phi_f$ よりも大きい。このような構成としたことの利点を以下に説明する。
- [0037] 図3は、比較例のMTJ膜である。この比較例のMTJ膜は、記録層12、トンネルバリア層13、および参照層14が同一形状、すなわち同じ直径を有しているため、記録層12と参照層14との距離が短い。そして、この形状となるように加工する際、トンネルバリア層13とともに、記録層12および参照層14を削るため、記録層12および参照層14に含まれる磁性金属の再付着物がトンネルバリア層13をまたがって付着する可能性がある。この場合、再付着物による別のリーク電流のパスが生じるため、記録層12と参照層14とがショートし、磁気抵抗効果素子が動作不良となってしまう、磁気抵抗効果素子の歩留まりが低下するという問題がある。
- [0038] これに対して、本実施形態では、トンネルバリア層13の直径 $\phi_b$ を、記録層12および参照層14の、トンネルバリア層側の直径 $\phi_f$ および $\phi_r$ よりも大きくなるように構成しているため（図1または図2参照）、記録層12および参照層14の物理的に隔たりが従来の場合に比べて増加することが可能

となり、記録層 12 と参照層 14 とがショートするショートパスの形成を抑制することができる。また、トンネルバリア層 13 を加工する際、加工エネルギーが蓄積し、トンネルバリア層 13 の側面にダメージが入ることで、このダメージが絶縁不良を起こし、リークパスとなる場合もある。しかし、本実施形態のような構成とすることにより、仮にトンネルバリア層 13 の側面にダメージが入っても、絶縁性を保つことができる。したがって、磁気抵抗効果素子の歩留まりが低下するのを抑制することができる。

[0039] 次に、バイアス磁界層 16 について説明する。このバイアス磁界層 16 は、記録層 12 に作用する参照層 14 からの漏洩磁界を打ち消す機能を有している。ここで、「打ち消す」とは、記録層の上面と下面との間の中間の面にかかる漏洩磁界の膜面垂直成分の面積平均が 0 となることを意味する。図 4 は、本実施形態に係る磁気抵抗効果素子 10 おいて、記録層 12 に作用する参照層 14 からの漏洩磁界を、バイアス磁界層 16 が打ち消す様子を説明する図である。図 5 は、記録層 12、トンネルバリア層、および参照層 14 がそれぞれ同じ直径を有する比較例の磁気抵抗効果素子にバイアス磁界層 16 を設けた場合における、記録層 12 に作用する参照層 14 からの漏洩磁界を、バイアス磁界層 16 が打ち消す様子を説明する図である。参照層 14 とバイアス磁界層 16 の磁化の向きは互いに反平行であるから、参照層 14 の磁化の向きが上方向である場合、バイアス磁界層 16 の磁化の向きは下方向に設定される。実線が、参照層 14 より生ずる漏洩磁界であり、破線の矢印が、バイアス磁界層 16 より生ずる漏洩磁界である。本実施形態のように、参照層 14 のトンネルバリア層側の直径  $\phi_r$  と、記録層 12 のトンネルバリア側の直径  $\phi_f$  とが、 $\phi_r > \phi_f$  となる条件を満たすと、参照層 14 からの記録層 12 への漏洩磁界の影響する面積が小さくなる。このため、図 4 および図 5 からわかるように、本実施形態の磁気抵抗効果素子 10 は、比較例の磁気抵抗効果素子に比べて必要とするバイアス磁界層 16 からの漏洩磁界が小さくなる（図 4、図 5 参照）。

[0040] 記録層 12、トンネルバリア層、および参照層 14 がそれぞれ同じ直径を

有する比較例の磁気抵抗効果素子において、参照層 14 からの漏洩磁界を打ち消すために必要な膜厚のバイアス磁界層を、本実施形態の磁気抵抗効果素子のバイアス磁界層 16 として用いた場合の、記録層での磁化分布のシミュレーション結果を図 6 に示す。すなわち、図 6 は、本実施形態の磁気抵抗効果素子におけるバイアス磁界層 16 の膜厚が、比較例の磁気抵抗効果素子において参照層 14 からの漏洩磁界を打ち消すために必要なバイアス磁界層 16 の膜厚と同じである場合のシミュレーション結果を示している。すなわち、比較例と同じようにバイアス磁界層 16 の膜厚が厚い場合は、破線に示す領域内（記録層 12 の直径が参照層 14 およびバイアス磁界層 16 の直径と同じ場合）では、ちょうど磁界がキャンセルアウトしているが、実線に示す領域内（記録層 12 の直径が参照層 14 およびバイアス磁界層 16 の直径よりも小さい場合）では、バイアス磁界層 16 による負の磁界の影響が強くなっていることがわかる。

[0041] そこで、本実施形態の磁気抵抗効果素子において、バイアス磁界層 16 の膜厚の影響を調べるために、参照層 14、非磁性層 15、およびバイアス磁界層 16 のそれぞれの直径を一定の  $60\text{ nm}$  とし、参照層 14 の膜厚を固定し、膜厚が  $2\text{--}4\text{ nm}$  の記録層 12 の直径  $D$  を変化させた時に、記録層 12 における漏洩磁界を打ち消すのに必要なバイアス磁界層 16 の膜厚  $t_2$  を求めた場合のシミュレーションを行った。そのシミュレーション結果を図 7 (a)、7 (b) を参照して説明する。図 7 (a) は、このシミュレーションに用いられた各層の特性を示し、図 7 (b) は、記録層 12 の直径  $D$  (nm) と、バイアス磁界層 16 の膜厚  $t_2$  との関係を示すシミュレーション結果を示すグラフである。このシミュレーションに用いられた各層の特性は以下の通りとなっている。図 7 (a) に示すように、トンネルバリア層 13 は膜厚が  $1\text{ nm}$  の酸化マグネシウム ( $\text{MgO}$ ) であり、参照層 14 は膜厚が  $6\text{ nm}$  で飽和磁化  $M_s$  が  $400\text{ (emu/cm}^3\text{)}$ 、非磁性層 15 は膜厚が  $2\text{ nm}$  の  $\text{Ru}$  であり、バイアス磁界層 16 は飽和磁化  $M_s$  が  $1000\text{ (emu/cm}^3\text{)}$  である。図 7 (b) からわかるように、記録層 12 の直径  $D$  が参照層 14 お

よびバイアス磁界層 16 と同じ直径 (60 nm) の場合 (比較例の場合) は、参照層 14 による漏洩磁界を打ち消すためにはバイアス磁界層 16 の直径が 8 nm 必要である。この場合は、バイアス磁界層 16 の必要な膜厚  $t_2$  は参照層 14 の膜厚 (6 nm) よりも厚くなる。そしてこの場合の磁気抵抗効果素子を基準にすると、記録層 12 の直径  $D$  が小さくなるにつれて、参照層 14 による漏洩磁界を打ち消すのに必要なバイアス磁界層 16 の膜厚  $t_2$  は薄くなっていく。これは、参照層 14 からの漏洩磁界を打ち消すためには、記録層 12 の直径が小さくなるにつれて、バイアス磁界層 16 の膜厚  $t_2$  を薄くすることが必要であることを示している。すなわち、記録層 12 の直径が参照層 14 の直径よりも小さい場合に、バイアス磁界層 16 の膜厚を薄くすることによって記録層 12 に加わるバイアス磁界層 16 による負の磁界の影響を少なくし、参照層からの漏洩磁界を打ち消している。したがって、本実施形態では、バイアス磁界層 16 は、比較例の磁気抵抗効果素子におけるバイアス磁界層よりも膜厚を薄くすることができ、参照層 14 の磁化の保持に対し、有利な設計が可能となる。また、バイアス磁界層よりも膜厚を薄くすることができるので、磁気抵抗効果素子の特性のばらつきを抑制することが可能となる。

[0042] 以上説明したように、本実施形態によれば、磁気抵抗効果素子の特性のばらつきを抑制することができ、かつ記録層に作用する参照層からの漏洩磁界を低減することができる。

[0043] (第 2 実施形態)

次に、本発明の第 2 実施形態による MRAM の製造方法について図 8 (a) 乃至図 16 (B) を参照して説明する。この実施形態の製造方法によって製造される MRAM は、図 1 に示す磁気抵抗効果素子 10 を記憶素子として有する第 1 実施形態の MRAM である。

[0044] まず、図 8 (a) に示すように、図示しない半導体基板上に形成された MOS トランジスタや FEOL (Front End Of Line) 上に層間絶縁層 21 を形成し、この層間絶縁層 21 内に下部配線或いは MOS トランジスタ等に電気

的に接続されるコンタクト22を形成する。なお、このコンタクト22は、後述の磁気抵抗効果素子10が形成される位置と異なった位置に形成される。図8(a)乃至図16(A)は、磁気抵抗効果素子10が形成される位置の断面図を示している。その後、CMP (Chemical Mechanical Polishing) およびエッチバックにより上面を平坦化する。層間絶縁層21としては、例えば酸化シリコン ( $\text{SiO}_2$ ) が用いられ、コンタクト22としては、例えばタングステン (W) が用いられる。

[0045] 続いて、図8(b)に示すように、コンタクト22を覆うように、下地層11、MTJ膜、バイアス磁界層16、上部となる電極ハードマスク層18を順に、例えばスパッタにより成膜する。下地層11は、コンタクト22に接続するとともに平坦な垂直磁化の磁性層を成長させるために必要な層であり、前述した材料によって構成される。MTJ膜は、下から記録層12、トンネルバリア層13、参照層14からなる。記録層12および参照層14の材料としては、例えばL11構造を持つFePdが用いられ、トンネルバリア層13としては、例えば酸化マグネシウム ( $\text{MgO}$ ) が用いられる。ハードマスク層18としては、例えばタンタル (Ta) が用いられる。MTJ膜とバイアス磁界層16との間には、薄い酸化マグネシウム ( $\text{MgO}$ ) 或いはルテニウム (Ru) 等の非磁性層を挟むようにしてもよい。バイアス磁界層16の飽和磁化 $M_s$ は、参照層14の飽和磁化と同程度かそれ以上に設定される。

[0046] 次に、周知の技術であるリソグラフィおよびエッチングを用いて素子分離を行なう。ハードマスク18上にフォトレジストとからなるマスク (図示せず) を形成し、このマスクを用いて、図9に示すように、ハードマスク層18、バイアス磁界層16、および参照層14までを、異方性エッチング (例えば、RIE (Reactive Ion Etching)) でパターニングし、トンネルバリア層13の一部の領域を露出させる。

[0047] 次に、図10に示すように、参照層14、バイアス磁界層16、およびハードマスク層18が積層された積層膜およびトンネルバリア層13の露出し

た領域を覆うように、絶縁膜 23 を堆積する。絶縁膜 23 としては、例えば酸化シリコン ( $\text{SiO}_2$ ) 或いは窒化シリコン ( $\text{SiN}$ ) が用いられる。続いて、図 11 に示すように、絶縁膜 23 を、異方性エッチング (例えば、RIE) を用いてエッチングし、参照層 14、バイアス磁界層 16、およびハードマスク層 18 が積層された積層膜の上面およびトンネルバリア層 13 の露出した領域の上面を露出させる。この時、参照層 14 およびバイアス磁界層 16 の側面は、絶縁膜 23 により保護されて露出されないように、すなわち側面に絶縁膜 23 が残置されるように加工する。したがって、参照層 14 およびバイアス磁界層 16 の側面に絶縁膜 23 からなる側壁が形成される。なお、ハードマスク層 18 の側面には、絶縁膜 23 が残置されていても残置されていなくてもよい。

[0048] 次に、図 12 に示すように、側壁となる絶縁膜 23 およびハードマスク層 18 をマスクとしてトンネルバリア層 13、記録層 12、および下地層 11 の一部をパターニングする。この時、側壁となる絶縁膜 23 の分だけ、参照層 14 よりもトンネルバリア層 13 は大きな直径となるように加工される。また、下地層 11 は、記録層 12 に近い一部分がパターニングされ、層間絶縁層 21 に近い部分はパターニングされない。なお、下地層 14 は、上面から下面まで同じ直径を有するようにパターニングしてもよい。

[0049] 次に、図 13 に示すように、側面方向からのイオンミリングや選択性の高い RIE を用いて、記録層 12 および下地層の一部を、直径が参照層 14 の直径よりも小さくなるように加工する。この時、側壁となる絶縁膜 23 も加工されて薄くなるので、参照層 14 の側面が露出されないように、堆積したときの絶縁膜 23 の膜厚を設計しておく。

[0050] 次に、図 14 に示すように、下地層 11、MTJ 膜、バイアス磁界層 16、およびハードマスク 18 からなる積層膜の表面を薄い絶縁膜 24 で覆う。これは、積層膜と絶縁膜 24 との間に隙間を設けないようにする。隙間があると、後の熱処理等により、隙間が膨張して磁気抵抗効果素子を損傷させ、特性が劣化する可能性があるからである。絶縁膜 24 を形成した後、全面に

、例えば酸化シリコン（ $\text{SiO}_2$ ）或いは窒化シリコン（ $\text{SiN}$ ）からなる層間絶縁層 25 を堆積する。続いて、層間絶縁層 25 の上面を例えば、CMP 法を用いて平坦化する。続いて、隣接するメモリセルと電氣的に分離するために、層間絶縁層 25 の平坦化した上面に、例えばフォトレジストからなるマスクを形成する。そして、このマスクを用いて、層間絶縁膜 25、絶縁膜 24、および下地層 11 を、異方性エッチングを用いてパターニングする。その後、更にパターニングされた層間絶縁膜 25、絶縁膜 24、および下地層 11 を覆うように層間絶縁膜 27 を堆積する。

[0051] 次に、図 15 に示すように、CMP により、層間絶縁層 27 の平坦化を行ない、更に、層間絶縁膜 27、層間絶縁膜 25、および絶縁膜 24 も削り、MTJ 膜上のハードマスク層 18 の上面を露出させる。

[0052] 次に、図 16 A に示すように、磁気抵抗効果素子 10 上に、ハードマスク層 18 と電氣的に接続する上部配線 28 を形成する。上部配線 28 としては、例えばアルミニウム（Al）或いは銅（Cu）が用いられる。このようにして、本実施形態の製造方法によって、第 1 実施形態の MRAM のメモリセルが形成される。この時の、磁気抵抗効果素子 10 の上面図を図 16 B に示す。図 16 B からわかるように、磁気抵抗効果素子 10 が形成される位置と、コンタクト 22 が形成される位置が異なっている。

[0053] 本実施形態は、磁気抵抗効果素子の加工時に記録層 12 まで一括で加工し、その後、イオンミリングなどで、指向的かつ、材料選択性を利用して、サイドエッチングしても形成できる。この時のイオンミリングレートは、記録層の材料＞参照層の材料＞バリア層の材料となることが好ましい。

[0054] 本実施形態の製造方法によって製造された MRAM は、第 1 実施形態と同様に、磁気抵抗効果素子の特性のばらつきを抑制することができ、かつ記録層に作用する参照層からの漏洩磁界を低減することができる。また、第 1 実施形態と同様に、記録層と参照層とがショートすることによる歩留まりの低下を抑制することができる。

[0055] なお、本実施形態は、下地層 11 上に、記録層 12、トンネルバリア層 1

3、参照層 14、およびバイアス磁界層 15がこの順序で積層された積層構造を有する磁気抵抗効果素子の製造方法であった。下地層 11上に、バイアス磁界層 15、参照層 14、トンネルバリア層 13、および記録層 12がこの順序で積層された積層構造を有する磁気抵抗効果素子であっても製造することができる。この場合、まず、下地層 11上に、バイアス磁界層 15、参照層 14、トンネルバリア層 13、および記録層 12を順次形成する。続いて、記録層 12上にハードマスクを形成し、このハードマスクを用いて記録層 12をパターニングする。このパターニングは、トンネルバリア層 13の上面で停止する。その後、記録層 12の側部に絶縁膜からなる側壁を形成し、この側壁および上記ハードマスクを用いて、トンネルバリア層 13、参照層 14、およびバイアス磁界層 16をパターニングし、磁気抵抗効果素子を完成する。その後は、本実施形態と同様に、メモリセル毎の磁気抵抗効果素子に分割し、層間絶縁膜を堆積する。このような製造方法によって製造されたMRAMも、第1実施形態と同様に、磁気抵抗効果素子の特性のばらつきを抑制することができ、かつ記録層に作用する参照層からの漏洩磁界を低減することができる。また、第1実施形態と同様に、記録層と参照層とがショートすることによる歩留まりの低下を抑制することができる。

[0056] (第3実施形態)

次に、本発明の第3実施形態によるMRAMの製造方法について図17乃至図21を参照して説明する。この実施形態の製造方法によって製造されるMRAMは、図2に示す磁気抵抗効果素子10を記憶素子として有する第1実施形態の変形によるMRAMである。なお、図17乃至図21は、本実施形態の製造方法によって製造されるMRAMの製造工程断面図であるが、説明を簡単にするために、下地層よりも下の層は表示を省略している。

[0057] 図9に示す工程の前の工程までは、第2実施形態の製造方法と同様にして形成する。続いて、リソグラフィ及びエッチングにより素子分離を行なう。この素子分離は、図17に示すように、ハードマスク層18、バイアス磁界層16、および参照層14の一部を、イオンミリングを用いてパターニング

する。このイオンミリングは、参照層 14 のパターニングがトンネルバリア層 13 の近傍領域に近づいたら止める。すると、イオンミリングの加工特性により、参照層 14 の残りの部分（トンネルバリア層 13 の近傍領域）、トンネルバリア層 13、および記録層 12 も削られる。このため、参照層 14 の残りの部分、トンネルバリア層 13、および記録層 12 は、参照層 14 のトンネルバリア層 13 の近傍領域から記録層 12 の下面に行くまで直径が段々増加するテーパ形状となる。したがって、本実施形態の製造方法においては、トンネルバリア層 13 の近傍はテーパ角度があるため、再付着（リデポジション）作用よりも、エッチング作用が支配的となり、記録層 12 と参照層 14 はショートしない。

[0058] 次に、図 18 に示すように、参照層 14、バイアス磁界層 16、およびハードマスク層 18 が積層された積層膜およびトンネルバリア層 13 の露出した領域を覆うように、絶縁膜 23 を堆積する。絶縁膜 23 としては、例えば酸化シリコン（ $\text{SiO}_2$ ）或いは窒化シリコン（ $\text{SiN}$ ）が用いられる。続いて、図 19 に示すように、絶縁膜 23 を、異方性エッチングを用いてエッチングし、参照層 14、バイアス磁界層 16、およびハードマスク層 18 が積層された積層膜の上面および記録層 12 の上面を露出させる。この時、参照層 14、バイアス磁界層 16 の側面に絶縁膜 23 からなる側壁を残置する。これにより、参照層 14、バイアス磁界層 16 の側面は、絶縁膜 23 により保護され、露出しない。なお、ハードマスク層 18 の側面には、絶縁膜 23 が残置されていてもされていなくてもよい。

[0059] 次に、図 20 に示すように、ハードマスク層 18 および絶縁膜 23 からなる側壁をマスクとして、トンネルバリア層 13 および記録層 12 をパターニングする。この時、参照層 14 の側面に形成された絶縁膜 23 の厚さ分だけ増えたサイズのマスクによって、トンネルバリア層 13、記録層 12 をパターニングすることで、参照層 14 よりもトンネルバリア層 13 は大きな直径を有するように加工される。

[0060] 次に、図 21 に示すように、側面方向からのイオンミリングや選択性の高

いRIEを用いて、記録層12を参照層14の直径よりも小さくなるように加工する。この時、参照層14の側壁が露出されないように、堆積時の絶縁膜23の膜厚は設計する。

[0061] 以下、第2実施形態の図13乃至図16Aに示す工程と同じ工程を行って、図2に示すMTJ素子を記憶素子として有する第1実施形態の変形例によるMRAMのメモリセルが形成される。

[0062] 本実施形態の製造方法によって製造されたMRAMも、第1実施形態と同様に、磁気抵抗効果素子の特性のばらつきを抑制することができ、かつ記録層に作用する参照層からの漏洩磁界を低減することができる。また、第1実施形態と同様に、記録層と参照層とがショートすることによる歩留まりの低下を抑制することができる。

[0063] (第4実施形態)

次に、本発明の第4実施形態による磁気メモリ(MRAM)について図22乃至図23を参照して説明する。

[0064] 本実施形態のMRAMの回路図を図22に示す。本実施形態のMRAMは、第1実施形態、第1実施形態の変形例で説明した、図1および図2に示す磁気抵抗効果素子10を、メモリセルの記憶素子として用いている。このMRAMは、マトリクス状に配列された複数のメモリセルMCを有するメモリセルアレイ30を備えている。メモリセルアレイ30には、それぞれが列(カラム)方向に延在するように、複数のビット線対BL、/BLが配設されている。また、メモリセルアレイ30には、それぞれが行(ロウ)方向に延在するように、複数のワード線WLが配設されている。

[0065] ビット線BLとワード線WLとの交差部分には、メモリセルMCが配置されている。各メモリセルMCは、磁気抵抗効果素子10、及びnチャネルMOSトランジスタからなる選択トランジスタ31を備えている。磁気抵抗効果素子10の一端は、ビット線BLに接続されている。磁気抵抗効果素子10の他端は、選択トランジスタ31のドレイン端子に接続されている。選択トランジスタ31のゲート端子は、ワード線WLに接続されている。選択ト

ランジスタ 31 のソース端子は、ビット線／BL に接続されている。

[0066] ワード線WL には、ロウデコーダ 32 が接続されている。ビット線対BL、／BL には、書き込み回路 34 及び読み出し回路 35 が接続されている。書き込み回路 34 及び読み出し回路 35 には、カラムデコーダ 33 が接続されている。各メモリセルMC は、ロウデコーダ 32 及びカラムデコーダ 33 により選択される。

[0067] メモリセルMC へのデータの書き込みは、以下のように行われる。先ず、データ書き込みを行うメモリセルMC を選択するために、このメモリセルMC に接続されたワード線WL が活性化される。これにより、選択トランジスタ 31 がオン状態となる。ここで、磁気抵抗効果素子 10 には、書き込みデータに応じて、双方向の書き込み電流  $I_w$  が供給される。具体的には、磁気抵抗効果素子 10 に、図 22 において左から右へ書き込み電流  $I_w$  を供給する場合、書き込み回路 34 は、ビット線BL に正の電圧を印加し、ビット線／BL に接地電圧を印加する。また、磁気抵抗効果素子 10 に、図 22 において右から左へ書き込み電流  $I_w$  を供給する場合、書き込み回路 34 は、ビット線／BL に正の電圧を印加し、ビット線BL に接地電圧を印加する。このようにして、メモリセルMC にデータ“0”、或いはデータ“1”を書き込むことができる。

[0068] 次に、メモリセルMC からのデータ読み出しは、以下のように行われる。まず、データ読み出しを行うメモリセルMC を選択するために、このメモリセルMC に接続されたワード線WL が活性化される。これにより、選択されたメモリセルMC の選択トランジスタ 31 がオン状態となる。読み出し回路 35 は、磁気抵抗効果素子 10 に、例えば図 22 において右から左へ流れる読み出し電流  $I_r$  を供給する。そして、読み出し回路 35 は、この読み出し電流  $I_r$  に基づいて、磁気抵抗効果素子 10 の抵抗値を検出する。このようにして、磁気抵抗効果素子 10 に記憶されたデータを読み出すことができる。

[0069] 次に、MRAM の構造について説明する。図 23 は、1 個のメモリセルM

Cを中心に示したMRAMの構成を示す断面図である。

- [0070] p型半導体基板40の表面領域には、素子分離絶縁層41が設けられ、この素子分離絶縁層41が設けられていない半導体基板40の表面領域が素子を形成する素子領域(active area)となる。素子分離絶縁層41は、例えばSTI(Shallow Trench Isolation)により構成される。STIとしては、例えば酸化シリコンが用いられる。
- [0071] 半導体基板40の素子領域に選択トランジスタ31が形成される。この選択トランジスタ31は、互いに離間したソース領域42aおよびド레인領域42bが設けられている。このソース領域42aおよびド레인領域42bはそれぞれ、半導体基板40内に高濃度のn<sup>+</sup>型不純物を導入して形成されたn<sup>+</sup>型拡散領域から構成される。ソース領域42aおよびド레인領域42b間のチャネル43となる半導体基板40の領域上には、ゲート絶縁膜51が形成され、このゲート絶縁膜51上にゲート電極52が設けられている。
- [0072] ゲート電極52は、ワード線WLとして機能する。
- [0073] ソース領域42a上には、コンタクト62を介して配線層63が設けられている。配線層63は、ビット線/BLとして機能する。ド레인領域42b上には、コンタクト64を介して引き出し線65が設けられている。引き出し線65上には、下部電極71と、上部電極72に挟まれた磁気抵抗効果素子10が設けられている。上部電極72上には、配線層76が設けられている。配線層76は、ビット線BLとして機能する。また、半導体基板40と配線層76との間は、例えば酸化シリコンからなる層間絶縁層67で満たされている。
- [0074] 本実施形態によれば、第1実施形態およびその変形例のいずれかによるMTJ素子10を用いてMRAMを構成することができる。なお、磁気抵抗効果素子10は、スピン注入型の磁気メモリの他、磁壁移動型の磁気メモリにも使用することが可能である。
- [0075] 本実施形態も第1実施形態と同様に、磁気抵抗効果素子の特性のばらつきを抑制することができ、かつ記録層に作用する参照層からの漏洩磁界を低減

することができる。

### 符号の説明

- [0076] 1 0 磁気抵抗効果素子  
1 1 下地層  
1 2 記録層  
1 3 トンネルバリア層  
1 4 参照層  
1 5 非磁性層  
1 6 バイアス磁界層  
1 8 ハードマスク層

## 請求の範囲

- [請求項1]           少なくとも1個のメモリセルを備える磁気メモリであって、  
                  前記メモリセルは、記憶素子として磁気抵抗効果素子と、前記磁気抵抗効果素子に通電を行う第1および第2の電極と、を有し、  
                  前記磁気抵抗効果素子は、  
                  磁化の向きが膜面に略垂直でかつ可変である第1磁性層と、前記第1磁性層上に設けられたトンネルバリア層と、前記トンネルバリア層上に設けられ磁化の向きが膜面に略垂直でかつ不変の第2磁性層と、前記第2磁性層上に設けられ前記第2磁性層の磁化の向きと反平行な磁化を有する第3磁性層と、を備え、  
                  前記第1磁性層の上面の直径は、前記トンネルバリア層の下面の直径よりも小さく、前記第2磁性層の下面の直径は、前記トンネルバリア層の上面の直径以下であることを特徴とする磁気メモリ。
- [請求項2]           前記第1乃至第3磁性層は、それぞれ略垂直方向に磁気異方性を有することを特徴とする請求項1記載の磁気メモリ。
- [請求項3]           前記第3磁性層の飽和磁化は、前記第2磁性層の飽和磁化以上であることを特徴とする請求項2記載の磁気メモリ。
- [請求項4]           前記第2磁性層の前記下面の直径は前記第1磁性層の前記上面の直径よりも大きいことを特徴とする請求項2記載の磁気メモリ。
- [請求項5]           前記第2磁性層は、上面の直径が前記下面の直径よりも小さいことを特徴とする請求項1記載の磁気メモリ。
- [請求項6]           前記第2磁性層と前記第3磁性層との間に非磁性層が設けられていることを特徴とする請求項1記載の磁気メモリ。
- [請求項7]           前記第1の電極に電氣的に接続された第1の配線と、  
                  前記第2の電極に電氣的に接続された第2の配線と、  
                  前記第1の配線及び前記第2の配線に電氣的に接続され、かつ前記磁気抵抗素子に双方向に電流を供給する書き込み回路と、  
                  をさらに具備することを特徴とする請求項1記載の磁気メモリ。

[請求項8] 前記第2の電極と前記第2の配線との間に設けられる選択トランジスタと、

前記選択トランジスタのオン／オフを制御する第3の配線と、  
をさらに備えていることを特徴とする請求項7記載の磁気メモリ。

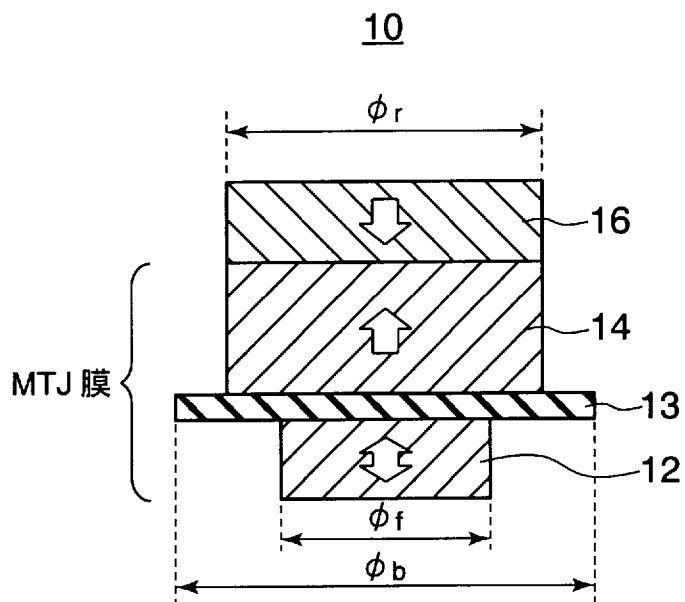
[請求項9] 少なくとも1個のメモリセルを備える磁気メモリであって、  
前記メモリセルは、記憶素子として磁気抵抗効果素子と、前記磁気抵抗効果素子に通電を行う第1および第2の電極と、を有し、

前記磁気抵抗効果素子は、

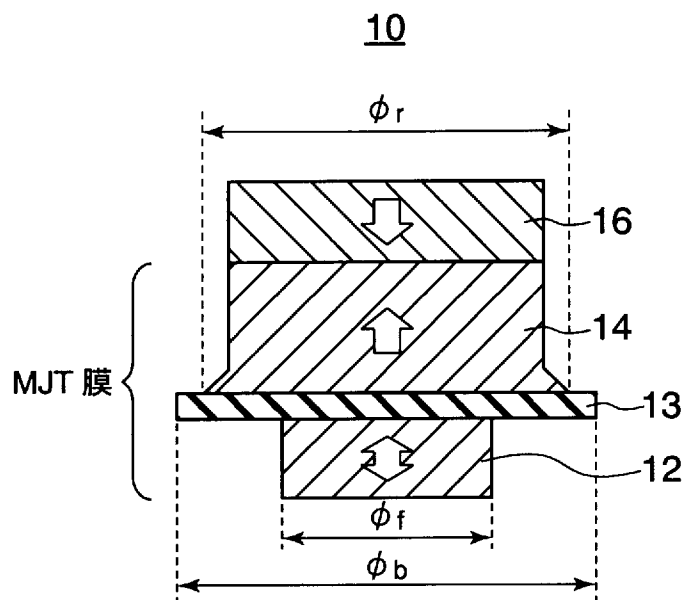
第1磁性層と、前記第1磁性層上に設けられ磁化の向きが膜面に略垂直であるとともに不変でかつ前記第1磁性層の磁化の向きと反平行な磁化を有する第2磁性層と、前記第2磁性層上に設けられたトンネルバリア層と、前記トンネルバリア層上に設けられ磁化の向きが膜面に略垂直でかつ可変の第3磁性層と、を備え、

前記第3磁性層の下面の直径は、前記トンネルバリア層の上面の直径よりも小さく、前記第2磁性層の上面の直径は、前記トンネルバリア層の下面の直径以下であることを特徴とする磁気メモリ。

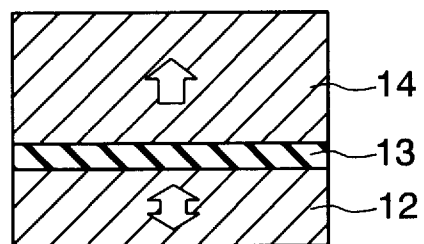
[図1]



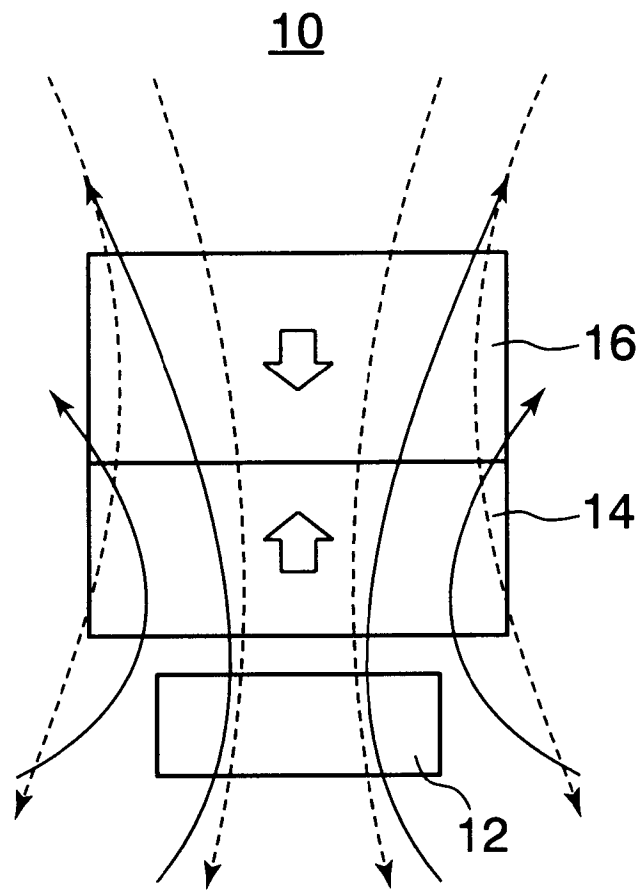
[図2]



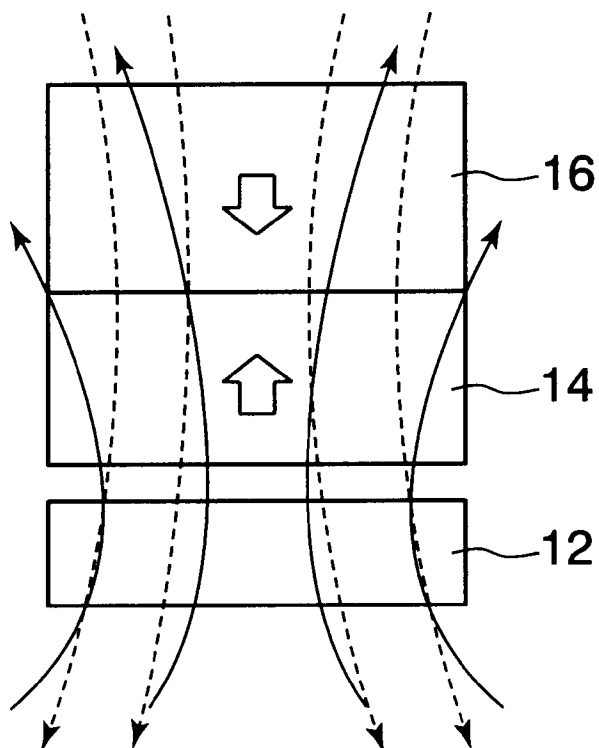
[図3]



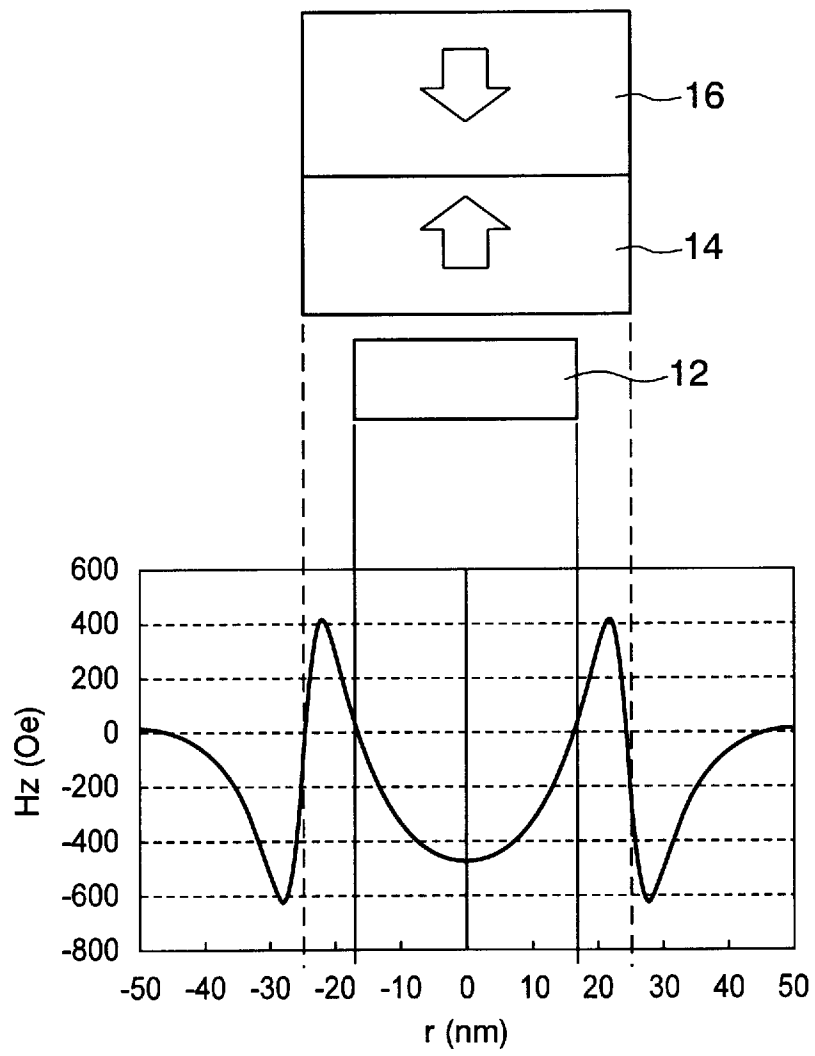
[図4]



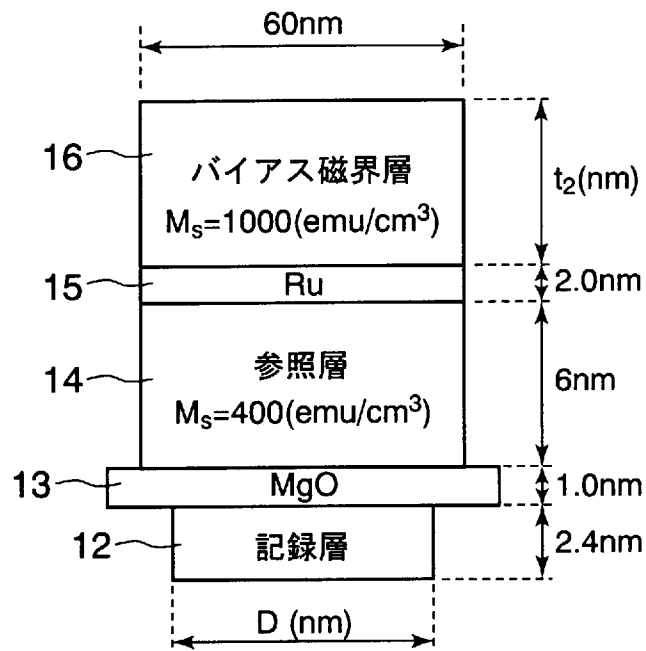
[図5]



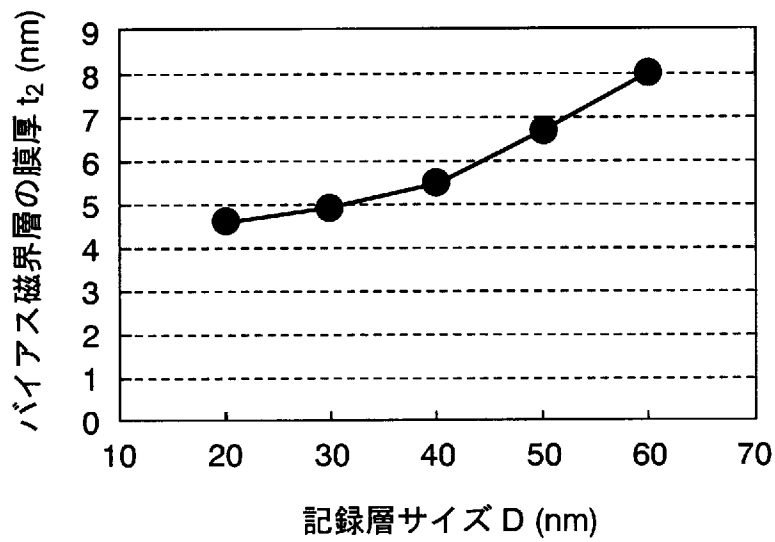
[図6]



[図7]

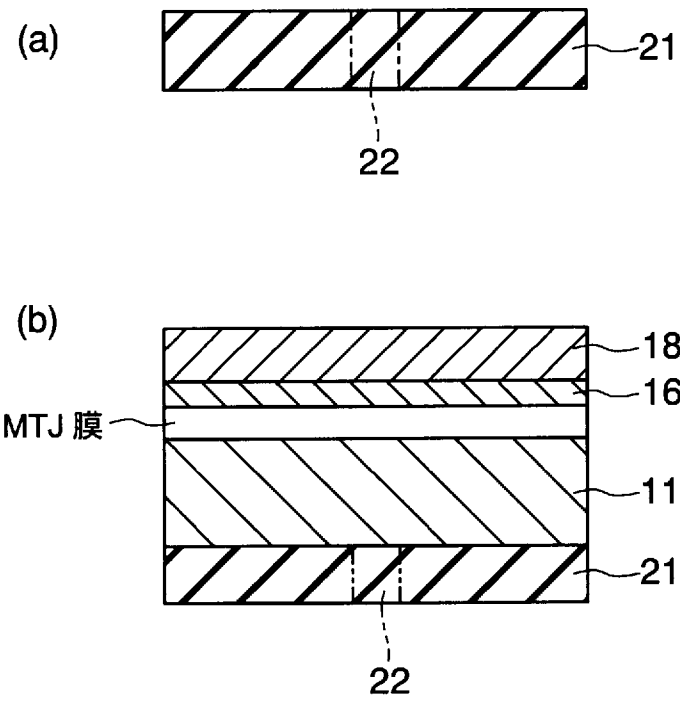


(a)

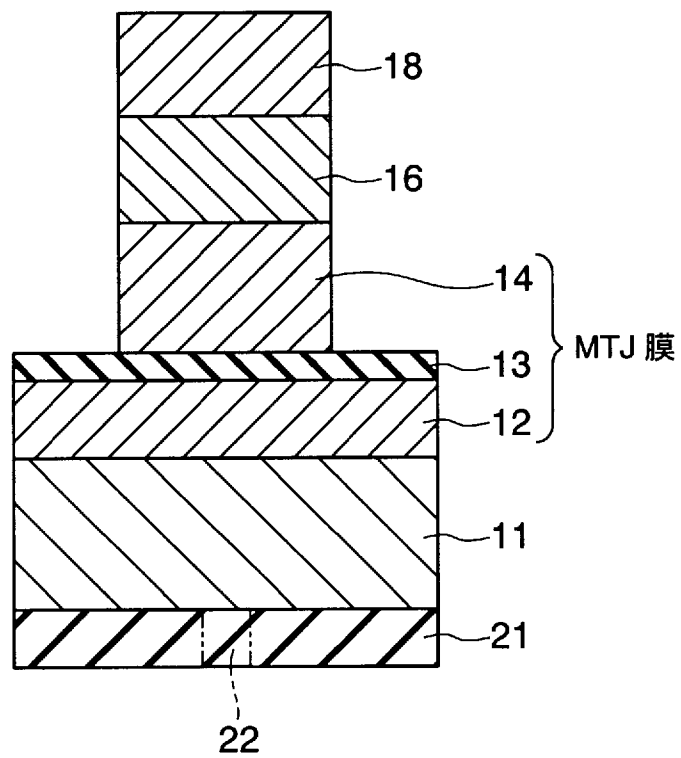


(b)

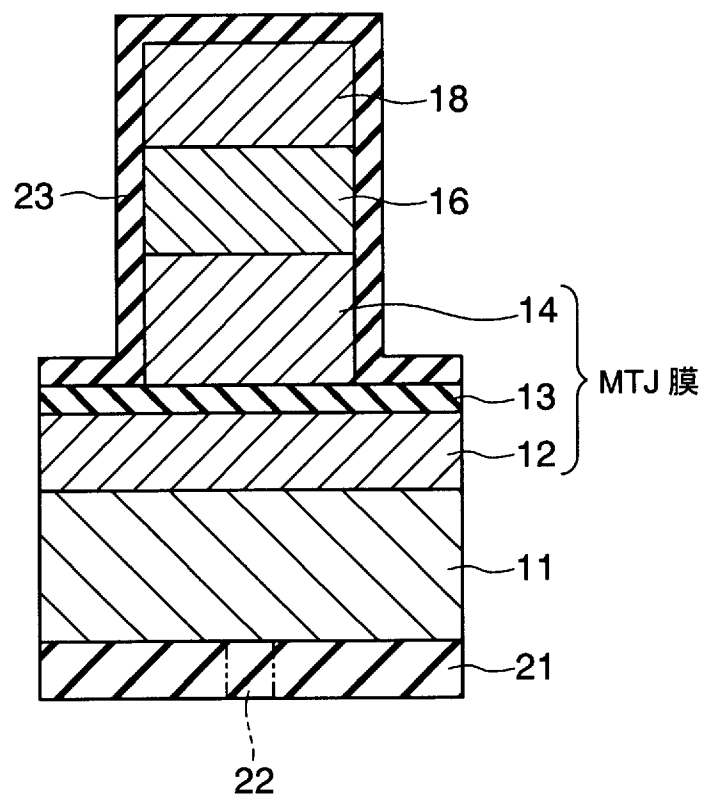
[図8]



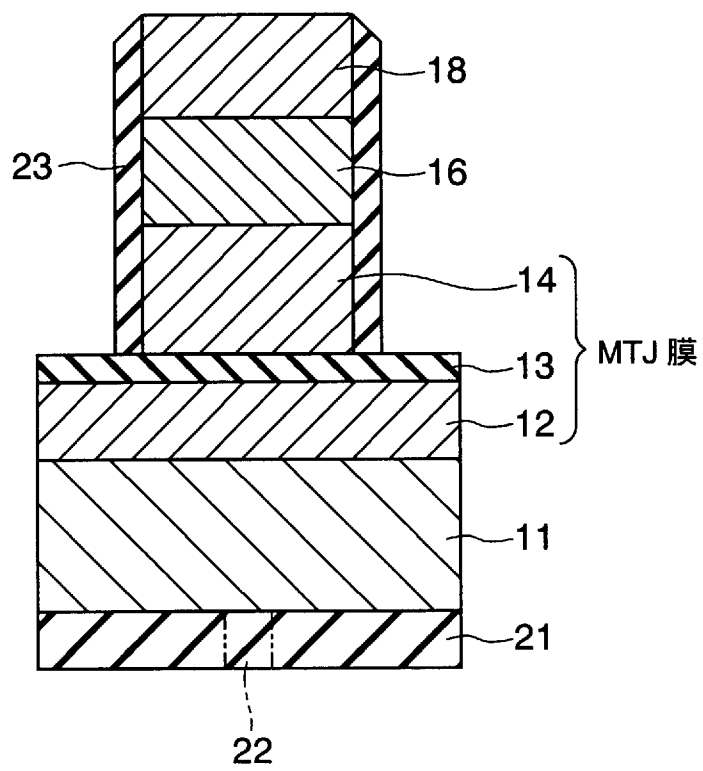
[図9]



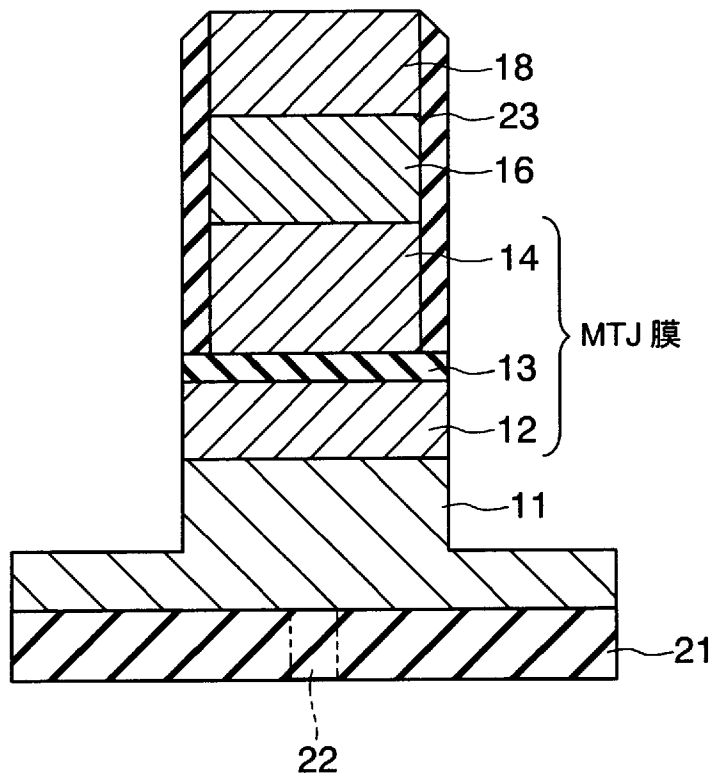
[図10]



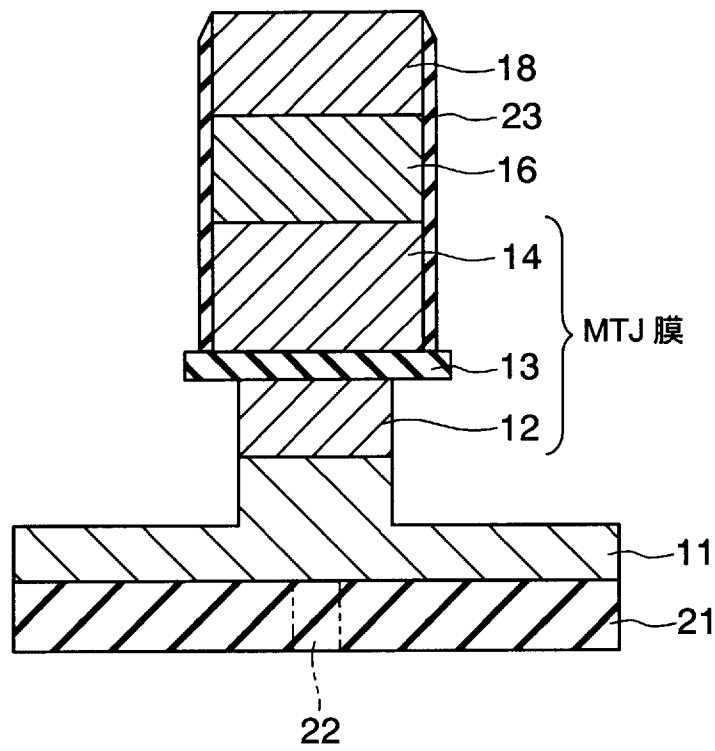
[図11]



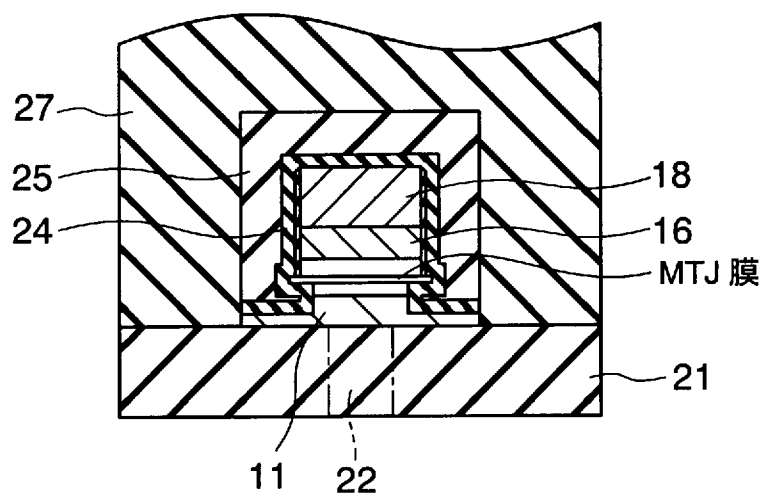
[図12]



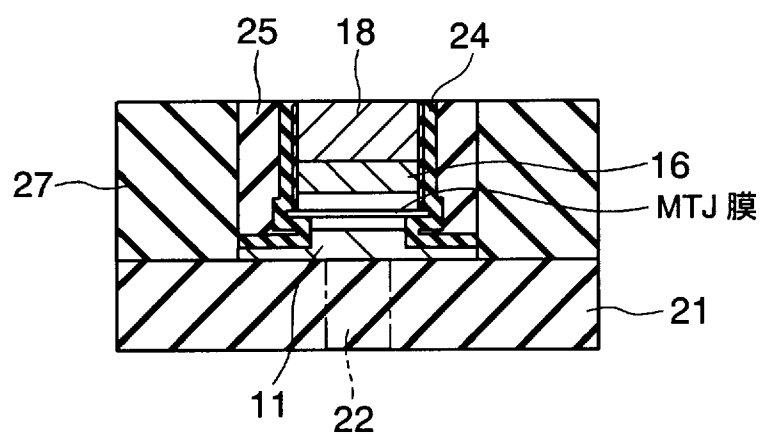
[図13]



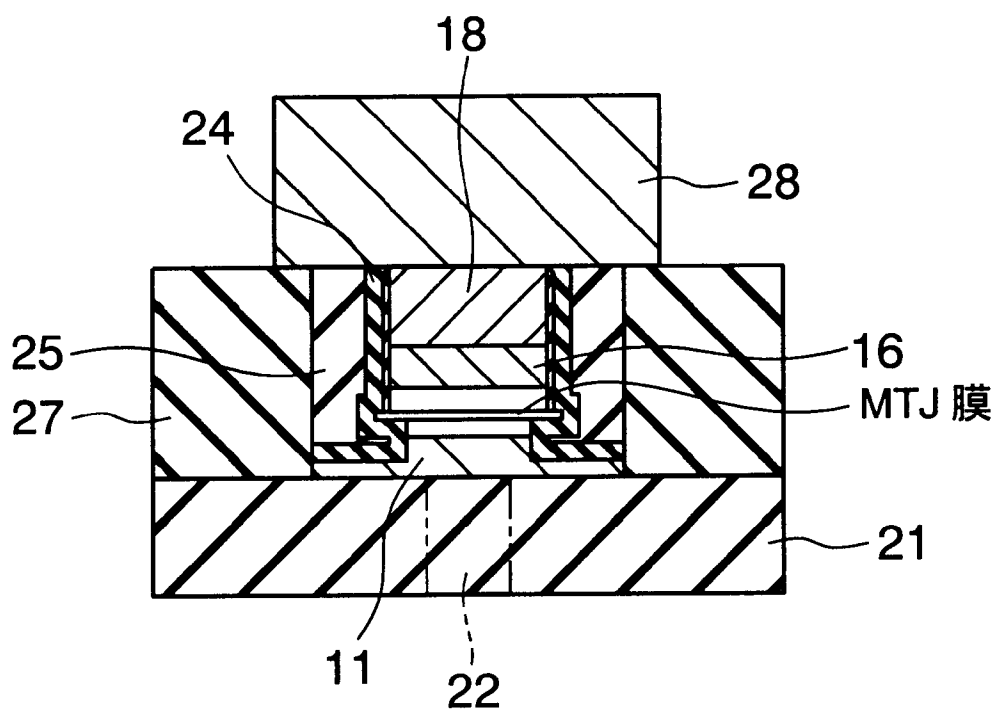
[図14]



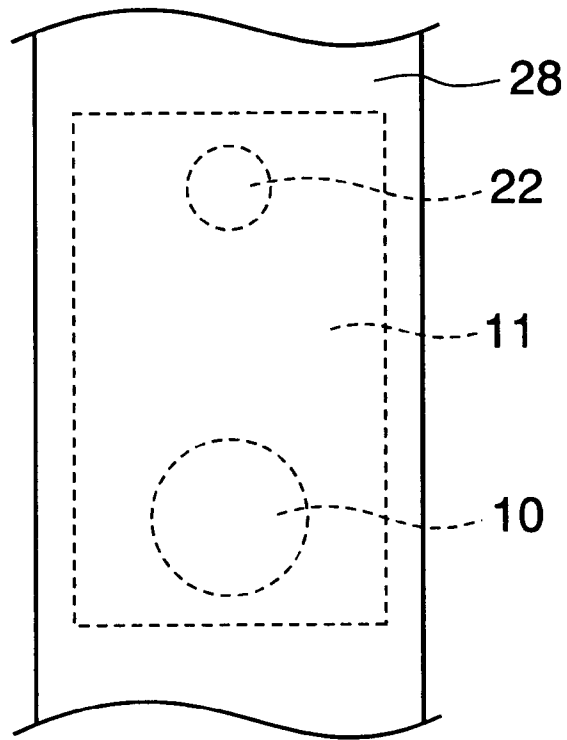
[図15]



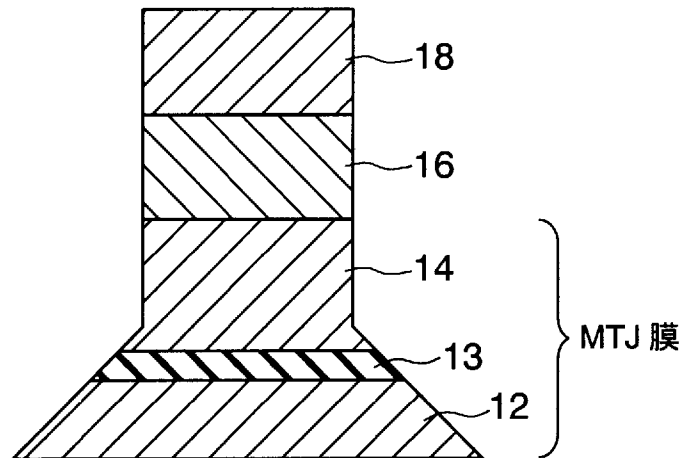
[図16A]



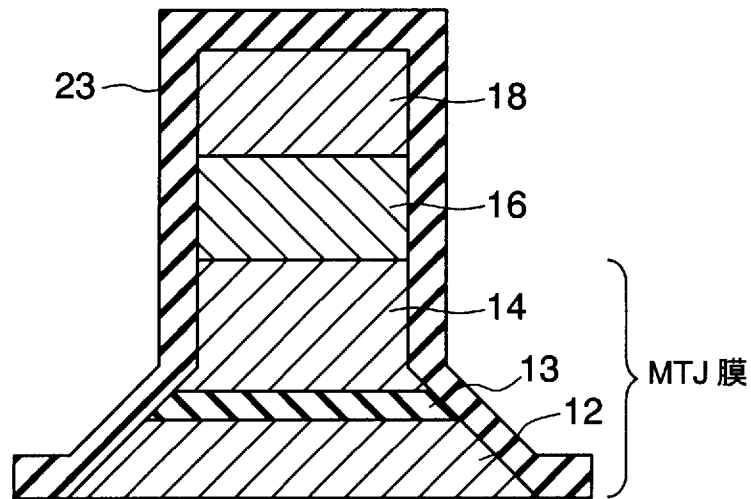
[図16B]



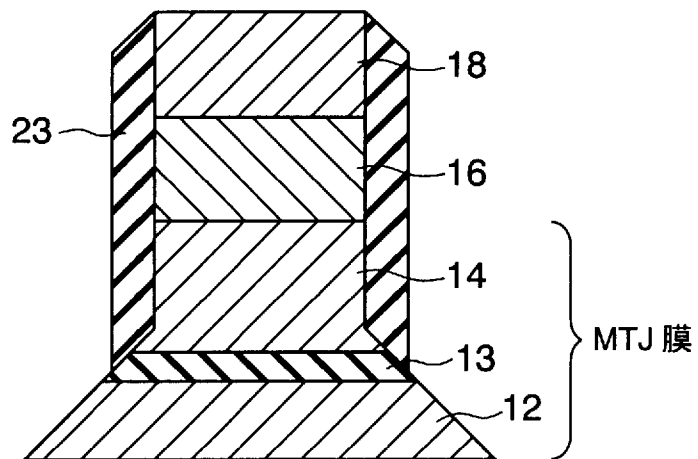
[図17]



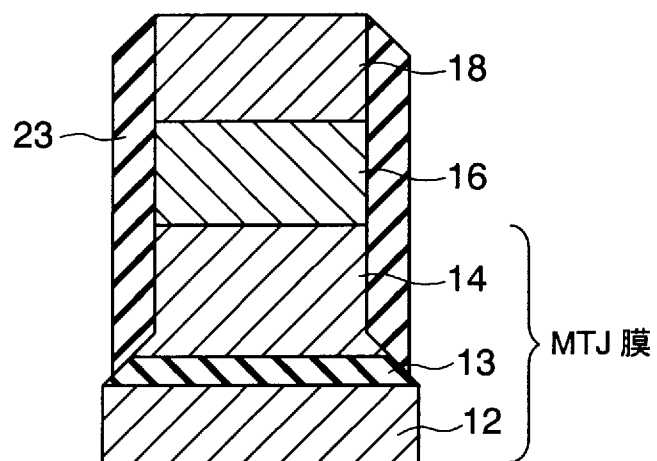
[図18]



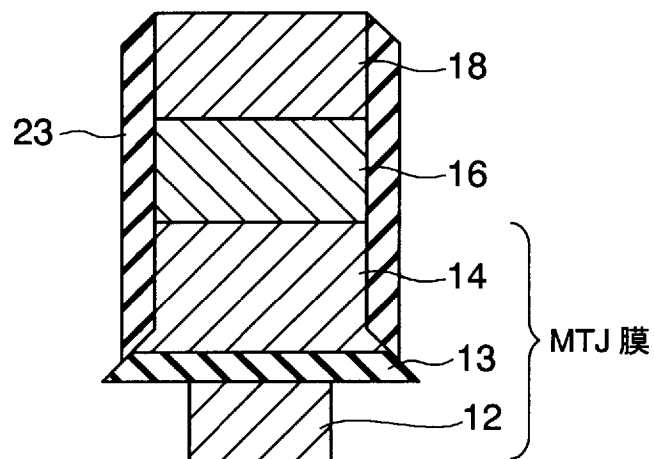
[図19]



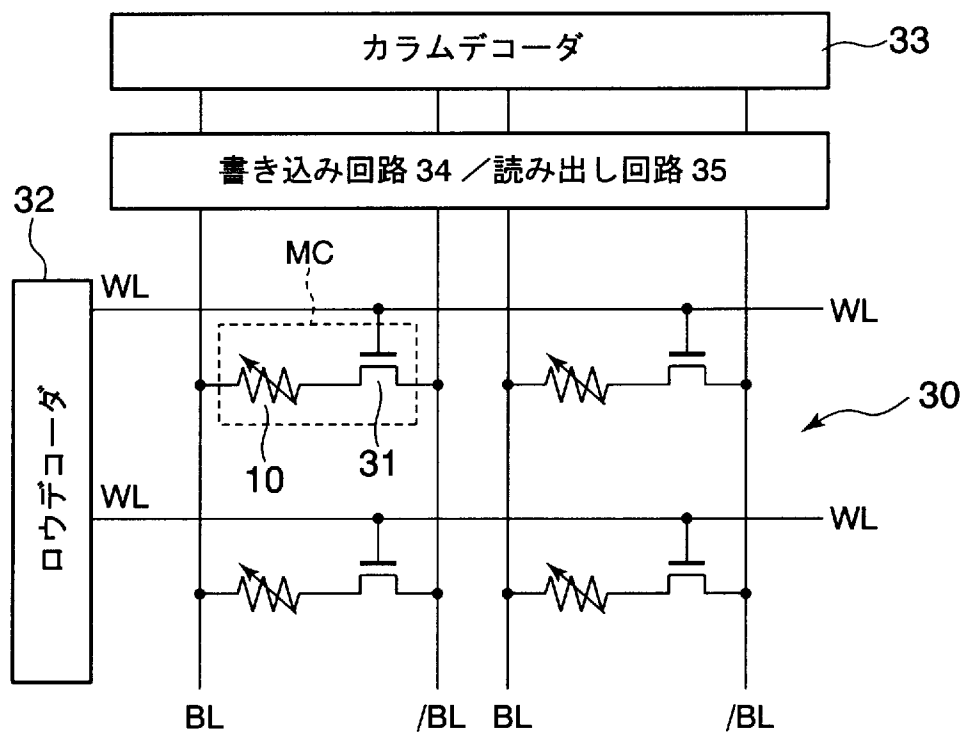
[図20]



[図21]



[図22]





# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/066551

## A. CLASSIFICATION OF SUBJECT MATTER

H01L21/8246(2006.01)i, H01L27/105(2006.01)i, H01L43/08(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/8246, H01L27/105, H01L43/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

|                           |           |                            |           |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho       | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2009 |
| Kokai Jitsuyo Shinan Koho | 1971-2009 | Toroku Jitsuyo Shinan Koho | 1994-2009 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                  | Relevant to claim No. |
|-----------|-----------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| Y<br>A    | JP 2006-261592 A (Fujitsu Ltd.),<br>28 September 2006 (28.09.2006),<br>paragraphs [0004] to [0008]; fig. 10(b)<br>& US 2006/0220084 A1              | 1, 2, 4, 6-9<br>3, 5  |
| Y<br>A    | JP 2009-194393 A (Toshiba Corp.),<br>27 August 2009 (27.08.2009),<br>paragraphs [0027] to [0038], [0051] to [0053];<br>fig. 9, 18<br>(Family: none) | 1, 2, 4, 6-9<br>3, 5  |
| Y         | JP 2007-281171 A (TDK Corp.),<br>25 October 2007 (25.10.2007),<br>paragraphs [0036] to [0039]; fig. 3<br>(Family: none)                             | 1, 2, 4, 6-9          |

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search  
20 October, 2009 (20.10.09)

Date of mailing of the international search report  
02 November, 2009 (02.11.09)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L21/8246(2006.01)i, H01L27/105(2006.01)i, H01L43/08(2006.01)i

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L21/8246, H01L27/105, H01L43/08

最小限資料以外の資料で調査を行った分野に含まれるもの

|             |                     |
|-------------|---------------------|
| 日本国実用新案公報   | 1 9 2 2 - 1 9 9 6 年 |
| 日本国公開実用新案公報 | 1 9 7 1 - 2 0 0 9 年 |
| 日本国実用新案登録公報 | 1 9 9 6 - 2 0 0 9 年 |
| 日本国登録実用新案公報 | 1 9 9 4 - 2 0 0 9 年 |

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                 | 関連する<br>請求項の番号       |
|-----------------|---------------------------------------------------------------------------------------------------|----------------------|
| Y<br>A          | JP 2006-261592 A (富士通株式会社) 2006.09.28,<br>段落【0004】 - 【0008】, 図 10(b) & US 2006/0220084 A1         | 1, 2, 4, 6-9<br>3, 5 |
| Y<br>A          | JP 2009-194393 A (株式会社東芝) 2009.08.27,<br>段落【0027】 - 【0038】, 【0051】 - 【0053】, 図 9, 18<br>(ファミリーなし) | 1, 2, 4, 6-9<br>3, 5 |
| Y               | JP 2007-281171 A (TDK株式会社) 2007.10.25,<br>段落【0036】 - 【0039】, 図 3 (ファミリーなし)                        | 1, 2, 4, 6-9         |

C 欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」口頭による開示、使用、展示等に言及する文献  
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」同一パテントファミリー文献

国際調査を完了した日

2 0 . 1 0 . 2 0 0 9

国際調査報告の発送日

0 2 . 1 1 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

三浦 尊裕

4 M

3 7 7 5

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 6 2