



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0098295
 (43) 공개일자 2008년11월07일

(51) Int. Cl.
 C08G 77/00 (2006.01) C08G 77/04 (2006.01)
 C08G 77/44 (2006.01) C08L 83/00 (2006.01)
 (21) 출원번호 10-2007-0045215
 (22) 출원일자 2007년05월09일
 심사청구일자 2007년05월09일
 (30) 우선권주장
 1020070043789 2007년05월04일 대한민국(KR)

(71) 출원인
제일모직주식회사
 경상북도 구미시 공단동 290
 (72) 발명자
우창수
 경기도 수원시 팔달구 고등동 50-9
성현후
 경기도 수원시 장안구 송죽동 478 현대아파트
 105-104
 (뒷면에 계속)
 (74) 대리인
박용순

전체 청구항 수 : 총 17 항

(54) 반도체 미세 갭 필용 화합물 및 이를 이용한 반도체 미세갭 필용 조성물

(57) 요약

본 발명은 반도체 미세 갭 필(gap-fill)용 중합체에 관한 것으로서, 본 발명에 의하여 직경이 70 nm 이하이며, 높이/직경으로 나타나는 아스펙트비가 1 이상인 홀을 갖는 반도체 기판에 일반적인 스펀코팅 방법으로 공기 보이드(void) 등의 결함없이 완전한 갭 필이 가능하며, 베이킹(baking)에 의한 경화 후에 불산 수용액 처리에 의해서 홀 내부에서 잔유물이 없이 깨끗이 제거됨과 동시에 그 속도를 조절할 수 있으며, 보관안정성이 우수한 조성물을 제공한다.

(72) 발명자

배진희

경기도 수원시 권선구 권선동 1013-4 한라비발디파크 101-818

어동선

서울특별시 송파구 잠실7동 아시아선수촌아파트 11-906

김중섭

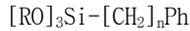
대전광역시 유성구 전민동 세종아파트 109-1208

특허청구의 범위

청구항 1

산 촉매 하에서, 하기 화학식 1로 표시되는 화합물; 및 하기 화학식 2로 표시되는 화합물과 하기 화학식 3으로 표시되는 화합물로 이루어지는 군으로부터 선택되어지는 1 이상의 화합물로부터 생성되는 가수분해물들의 축중합체를 포함하는 것을 특징으로 하는 반도체 미세 집필용 화합물.

[화학식 1]



(Ph은 페닐, n은 0~2, R은 메틸 또는 에틸)

[화학식 2]



(R은 메틸 또는 에틸)

[화학식 3]



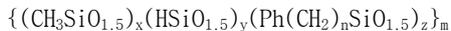
(R은 메틸 또는 에틸)

청구항 2

제 1항에 있어서,

상기 축중합체는 하기 화학식 4로 나타내어 지는 화합물인 것을 특징으로 하는 반도체 미세 집필용 화합물.

[화학식4]



(x+y+z=1, 0.05≤x≤0.9, 0≤y≤0.9, 0.05≤z≤0.9, Ph은 페닐, n은 0~2, m은 12~2,000)

청구항 3

제 1항에 있어서, 1,000~30,000의 중량평균 분자량을 가지는 것을 특징으로 하는 반도체 미세 집 필용 화합물.

청구항 4

제 1항에 있어서, 1,000~10,000의 중량평균 분자량을 가지는 것을 특징으로 하는 반도체 미세 집 필용 화합물.

청구항 5

제 1 항에 있어서, 반도체 미세 집필용 화합물은

상기 화학식 1로 표시되는 화합물 5 내지 90중량부, 상기 화학식 2로 표시되는 화합물 0 내지 90중량부, 및 상기 화학식 3으로 표시되는 화합물 5 내지 90중량부의 혼합물을 0.001중량부 내지 5중량부의 산촉매와 5 내지 900중량부의 용매 하에서 반응시켜 생성된 가수분해물들의 축합 반응물을 포함하는 것을 특징으로 하는 반도체 미세 집 필용 화합물.

청구항 6

제 1항 내지 제 5항 중 어느 한 항 기재의 반도체 미세 집 필용 화합물 및 용매를 포함하는 것을 특징으로 하는 반도체 미세 집 필용 조성물.

청구항 7

제 6항에 있어서, 상기 반도체 미세 집 필용 화합물은 전체 조성물에 대해 1~50 중량부로 포함되는 것을 특징으로

로 하는 반도체 미세 갭 필용 조성물.

청구항 8

제 6항에 있어서, 반도체 미세 갭 필용 조성물에 가교 성분 및 가교 산촉매가 추가적으로 함유되는 것을 특징으로 하는 반도체 미세 갭 필용 조성물.

청구항 9

제 8항에 있어서, 상기 가교 성분은 멜라민계, 치환요소계, 에폭시기를 함유한 폴리머계 및 이들의 유도체 중에서 선택되는 것을 특징으로 하는 반도체 미세 갭 필용 조성물.

청구항 10

제 8항에 있어서, 상기 가교 성분은 상기 반도체 미세 갭 필용 중합체 100 중량부 당 0.1 내지 30 중량부 포함되는 것을 특징으로 하는 반도체 미세 갭 필용 조성물.

청구항 11

제 8항에 있어서, 상기 가교 산촉매는 무기산(mineral acid), 술폰산(sulfonic acid), 옥살산(oxalic acid), 말레산(maleic acid), 헥사믹시클로헥실술폰산(hexamic cyclohexylsulfonic acid), 프탈산(phthalic acid) 및 이들의 염으로 이루어진 군으로부터 선택된 어느 하나 이상인 것을 특징으로 하는 반도체 미세 갭 필용 조성물.

청구항 12

제 8항에 있어서, 상기 가교 산촉매는 상기 반도체 미세 갭 필용 중합체 100 중량부 당 0.01 내지 10 중량부 포함되는 것을 특징으로 하는 반도체 미세 갭 필용 조성물.

청구항 13

제 6항에 있어서, 반도체 미세 갭 필용 조성물에 유기 또는 무기 무수물 중 선택된 하나 이상의 무수물이 안정제로서 추가적으로 함유되는 것을 특징으로 하는 반도체 미세 갭 필용 조성물.

청구항 14

제 13항에 있어서, 상기 안정제는 상기 반도체 미세 갭 필용 중합체 100 중량부 당 0.01 내지 10 중량부 포함되는 것을 특징으로 하는 반도체 미세 갭 필용 조성물.

청구항 15

제 6항에 있어서, 상기 용매는 알콜, 아세테이트, 에스테르, 글라임(glymes), 에테르 및 카복시 케톤류로 이루어진 군으로부터 선택된 하나 이상인 것을 특징으로 하는 반도체 미세 갭 필용 조성물.

청구항 16

제 6항에 있어서, 상기 용매는 상기 반도체 미세 갭 필용 중합체 100 중량부 당 100 내지 3,000 중량부 포함되는 것을 특징으로 하는 반도체 미세 갭 필용 조성물.

청구항 17

제 6항에 있어서, 반도체 미세 갭 필용 조성물에 추가로 계면활성제를 함유하는 것을 특징으로 하는 반도체 미세 갭 필용 조성물.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<1> 본 발명은 반도체 미세 껍 필용 화합물 및 이를 이용한 조성물에 관한 것이다. 본 발명의 반도체 미세 껍 필용 코팅 조성물은 아래의 특성을 갖는 것이 중요하다. (1) 일반적인 스펀코팅에 의해 높이/직경으로 나타나는 아스펙트비가 1 이상이며 직경이 70 nm 이하인 홀을 완전히 충전 가능하며 기판을 일정한 두께로 평탄화 할 수 있을 것, (2) 홀 중에 충전된 상기 막에 공기 보이드나 틈이 존재하지 않을 것, (3) 기판상의 홀의 조밀 여부와 상관없이 코팅 후 막의 두께가 일정할 것, (4) 상기의 평탄화된 막은 열 경화 후 불산 수용액 처리에 의하여 홀 내부에 잔유물이 전혀 남지 않고 원하는 속도로 제거가 가능할 것, (5) 보관안정성이 좋을 것 등 위 다섯 가지 특징을 더욱 만족하는 반도체 미세 껍 필용 조성물이 필요하다.

<2> 종래에는 반도체 미세 껍 필을 위하여 탄소계열의 중합체를 사용하였으나 반도체 디바이스(device)의 미세화가 진행되면서 홀의 사이즈가 70 nm이하로 작아지게 되었는데 기존의 탄소계열 중합체를 사용할 경우 탄소계열 중합체를 제거하는 마지막 애싱(ashing) 단계에서 홀 내부의 표면이 거칠어져 후속공정인 유전물질의 도포가 어려워지는 단점을 가지게 되었다. 따라서, 애싱 단계를 생략하여 공정설비 단가를 낮추는 한편, 홀 패턴의 옥사이드를 제거하기 위한 불산 수용액에 의한 습식 에칭 단계에서 반도체 미세 껍 필 물질을 동시에 효과적으로 제거할 수 있는 새로운 조성물이 요구되게 되었다.

발명이 이루고자 하는 기술적 과제

<3> 그러므로, 본 발명에 의하여, 보관안정성이 우수하고, 베이킹에 의한 경화 후에 불산 수용액 처리에 의해서 홀 내부에서 제거되는 속도를 조절할 수 있는 새로운 반도체 미세 껍 필용 화합물 및 이를 이용한 조성물을 제공하는 것을 기술적 과제로 한다.

발명의 구성 및 작용

<4> 본 발명에서는 산 촉매 하에서, 하기 화학식 1로 표시되는 화합물; 및 하기 화학식 2로 표시되는 화합물과 하기 화학식 3으로 표시되는 화합물로 이루어지는 군으로부터 선택되어지는 1 이상의 화합물로부터 생성되는 가수분해물들의 축중합체를 포함하는 것을 특징으로 하는 반도체 미세 껍 필용 화합물을 제공한다.

<5> [화학식 1]



<7> (Ph은 페닐, n은 0~2, R은 메틸 또는 에틸)

<8> [화학식 2]



<10> (R은 메틸 또는 에틸)

<11> [화학식 3]



<13> (R은 메틸 또는 에틸)

<14> 또한, 본 발명의 다른 측면은 반도체 미세 껍 필용 조성물에 관한 것으로, 산 촉매 하에서, 상기 화학식 1로 표시되는 화합물; 및 상기 화학식 2로 표시되는 화합물과 상기 화학식 3으로 표시되는 화합물로 이루어지는 군으로부터 선택되어지는 1 이상의 화합물로부터 생성되는 가수분해물들의 축중합체를 포함하는 반도체 미세 껍 필용 화합물 및 용매를 포함하여 이루어지는 것을 특징으로 한다.

<15> 그리고, 상기 조성물은 가교 성분, 가교 산촉매, 안정제 또는 계면활성제 중 어느 하나 이상을 더 포함하여 이루어 질 수도 있다.

<16> 이하 본 발명을 보다 상세히 설명하기로 한다.

<17> 본 발명의 일실시예에서는 하기 화학식 1로 표시되는 화합물 5 내지 90중량부, 하기 화학식 2로 표시되는 화합물 0 내지 90중량부, 및 하기 화학식 3으로 표시되는 화합물 5 내지 90중량부의 혼합물을 0.001중량부 내지 5중량부의 산촉매와 5 내지 90중량부의 용매 하에서 반응시켜 생성된 가수분해물들의 축중합체를 포함하는 반도체

미세 갭 필용 화합물을 제공한다.

- <18> [화학식 1]
- <19> $[RO]_3Si-[CH_2]_nPh$
- <20> (Ph은 페닐, n은 0~2, R은 메틸 또는 에틸)
- <21> [화학식 2]
- <22> $[RO]_3Si-H$
- <23> (R은 메틸 또는 에틸)
- <24> [화학식 3]
- <25> $[RO]_3Si-CH_3$
- <26> (R은 메틸 또는 에틸)
- <27> 상기 화학식 1의 화합물이 포함하는 페닐그룹은 그 함량을 조절함에 따라 건식 에칭이 필요할 경우 그 에칭속도를 제어할 수 있으며, 페닐그룹의 함량이 증가함에 따라 건식 에칭 속도가 감소하는 경향을 부여할 수 있다.
- <28> 상기 화학식 2 또는 화학식 3 화합물의 상대적 투입량을 늘리면 Si 함량을 높일 수가 있다. Si 함량을 변화시키기에 따라 불산 수용액에 대한 습식 에칭 속도를 조절할 수 있다. 이를 테면, Si 함량이 증가함에 따라 습식 에칭 속도가 증가하는 경향을 부여할 수 있다.
- <29> 본 발명에서 상기 산촉매는 질산 (nitric acid), 황산(sulfuric acid), p-톨루엔 술폰산 모노 하이드레이트(p-toluenesulfonic acid mono hydrate), 디에틸설페이트(diethylsulfate), 2,4,4,6-테트라브로모시클로헥사디엔온, 벤조인 토실레이트, 2-니트로벤질 토실레이트, 및 유기 술폰산의 알킬 에스테르류로 이루어진 군에서 선택되는 1종 이상인 것을 특징으로 한다. 상기 산촉매는 그 종류, 투입량 및 투입방법을 조절하여 반도체 미세 갭 필용 화합물 합성시 가수분해 또는 축합반응을 적절히 제어할 수 있다.
- <30> 상기 축중합체의 일실시예로는 하기 화학식 4로 나타내어 지는 화합물을 예로 들 수 있다.
- <31> [화학식 4]
- <32> $\{(CH_3SiO_{1.5})_x(HSiO_{1.5})_y(Ph(CH_2)_nSiO_{1.5})_z\}_n$
- <33> ($x+y+z=1$, $0.05 \leq x \leq 0.9$, $0 \leq y \leq 0.9$, $0.05 \leq z \leq 0.9$, Ph은 페닐, n은 0~2, m은 12~2,000)
- <34> 상기 반도체 미세 갭 필용 화합물은 1,000~30,000의 중량평균 분자량을 가지는 것을 특징으로 한다. 보다 바람직하게는 1,000~10,000의 중량평균 분자량을 가지는 것을 특징으로 한다. 중량평균 분자량이 1,000미만인 경우 코팅성이 불량해지고, 30,000을 초과할 경우 보이드(void)가 발생하는 등 갭 필(gap-fill) 특성이 저하된다.
- <35> 또한, 본 발명의 다른 측면은 반도체 미세 갭 필용 조성물에 관한 것으로, 상기 반도체 미세 갭필용 화합물 및 용매를 포함하여 이루어진다.
- <36> 본 발명에서 상기 반도체 미세 갭 필용 조성물은 상기 반도체 미세 갭 필용 화합물이 전체 조성에 대해 1~50 중량부인 것이 바람직하며, 보다 바람직하게는 1~30중량부를 포함한다.
- <37> 본 발명에서 상기 용매는 단독 또는 2종 이상을 혼합하여 사용할 수 있으며, 적어도 하나는 고비등 용매를 사용한다. 고비등 용매는 보이드(void)를 방지하며, 필름을 저속도 건조화 함으로써 평탄성을 향상시킨다. 여기서, "고비등 용매"란 발명물질의 코팅, 건조, 그리고 경화시의 온도보다 저온에서 휘발하는 용매를 의미한다.
- <38> 상기 용매는 알콜, 아세테이트, 에스테르, 글라임(glymes), 에테르 및 카복시 케톤류로 이루어진 군으로부터 선택될 수 있다. 구체적으로는, 디에틸렌글리콜모노메틸에테르, 디에틸렌글리콜디메틸에테르, 에틸-3-에톡시프로피오네이트, 메틸-3-메톡시 프로피오네이트, 사이클로펜타논, 사이클로헥사논, 프로필렌글리콜모노메틸에테르아세테이트, 프로필렌글리콜디메틸에테르아세테이트, 1-메톡시-2-프로판올, 에틸 락테이트, 시클로펜타논, 히드록시초산에틸 등으로 이루어진 군으로부터 선택된 것을 사용하는 것이 바람직하다. 이들 용매는 단독으로, 또는 2종 이상의 조합으로도 사용할 수 있다. 상기 용매의 양은 코팅 두께를 얻기 위해 반응에 사용되는 반도체용

겉 필용 화합물 100 중량부 당 100 내지 3000 중량부를 사용하는 것이 바람직하다.

- <39> 본 발명의 조성물에 포함된 반도체 미세 겉 필용 화합물은 베이킹 시 자기 가교반응으로 경화가 일어날 수 있다. 즉, 별도의 가교 성분 없이도 베이킹 만으로 코팅 도포막이 형성될 수 있는 것이다. 그러나, 추가적으로 가교 성분을 포함하는 경우 가교반응면에서 더욱 향상된 효과를 기대할 수 있다.
- <40> 본 발명의 조성물에 포함될 수 있는 가교 성분으로는 멜라민계, 치환요소계, 에폭시기를 함유한 폴리머계 및 이들로부터 유도된 화합물 등을 사용할 수 있으나 이에 한정되는 것은 아니다. 반도체 미세 겉 필용 조성물 중 상기 가교 성분은 상기 반도체 미세 겉 필용 화합물 100 중량부 당 0.1 내지 30 중량부 포함되는 것을 특징으로 한다.
- <41> 본 발명의 조성물에 포함되는 가교 성분은 가교 산촉매에 의해 활성화된다. 따라서, 본 발명의 조성물에는 가교 성분과 함께 가교 산촉매를 포함하는 것이 바람직하다. 상기 가교 산촉매로는 무기산(mineral acid), 술폰산(sulfonic acid), 옥살산(oxalic acid), 말레산(maleic acid), 헥사믹시클로헥실술폰산(hexamic cyclohexylsulfonic acid), 프탈산(phthalic acid) 및 이들의 염으로 이루어진 군으로부터 선택된 어느 하나 이상을 사용할 수 있다. 반도체 미세 겉 필용 조성물 중 상기 산촉매는 상기 반도체 미세 겉 필용 화합물 100 중량부 당 0.01 내지 10 중량부 포함되는 것을 특징으로 한다.
- <42> 그리고 본 발명의 조성물은 상기 가교 산촉매 또는 자연경화에 의하여 보관안정성이 저해될 수 있는 가능성을 방지하기 위하여 상기 반도체 미세 겉 필용 조성물에 추가로 안정제를 첨가할 수도 있다. 상기 안정제로는 유기 또는 무기 무수물이 사용될 수 있으며 상기 반도체 미세 겉 필용 화합물 100중량부 당 0.01 내지 10 중량부 포함되는 것을 특징으로 한다.
- <43> 한편, 본 발명의 반도체용 겉 필용 조성물에서는 상술한 반도체 미세 겉 필용 화합물, 가교 성분, 가교 산촉매, 용매에 부가해서 분산성, 막 두께 균일성 및 반도체 미세 겉 필 특성을 향상시키기 위하여 계면활성제를 첨가할 수 있다. 상기 계면활성제로는, 폴리옥시에틸렌라우릴에테르, 폴리옥시에틸렌스테아릴에테르, 폴리옥시에틸렌세틸에테르, 폴리옥시에틸렌올레일에테르 등의 폴리옥시에틸렌알킬에테르류, 폴리옥시에틸렌노닐페놀에테르 등의 폴리옥시에틸렌알킬알릴에테르류, 폴리옥시에틸렌·폴리옥시프로필렌블럭코폴리머류, 솔비탄모노라우레이트, 솔비탄모노팔미테이트, 솔비탄모노스테아레이트, 솔비탄모노올레레이트, 폴리옥시에틸렌솔비탄모노스테아레이트, 폴리옥시에틸렌솔비탄트리올레이에이트, 폴리옥시에틸렌솔비탄트리스테아레이트 등의 폴리옥시에틸렌솔비탄지방산 에스테르 등의 비이온계 계면활성제, 에프톱EF301, EF303, EF352((주)토크프로덕츠 제조), 메가팩F171, F173(다이닛폰인크(주) 제조), 프로라드FC430, FC431(스미토모쓰리엠(주) 제조), 아사히가드AG710, 샤프론S-382, SC101, SC102, SC103, SC104, SC105, SC106(아사히가라스(주) 제조) 등의 불소계 계면활성제, 오르가노실록산폴리머KP341(신에쓰카가쿠고교(주) 제조) 등과 기타 실리온계 계면활성제를 들 수 있다.
- <44> 상기 계면활성제는 본 발명 조성물의 전 고체분 함계량 100 중량부 당 0.001~5 중량부의 비율로 첨가하는 것이 바람직하다. 이들 계면활성제는 단독으로 첨가해도 되고, 또한 2종 이상의 조합으로 첨가할 수도 있다.
- <45> 이하, 실시예를 통하여 본 발명을 보다 구체적으로 설명하고자 하나, 이러한 실시예들은 단지 설명의 목적을 위한 것이므로 본 발명을 제한하는 것으로 해석되어서는 안 된다.
- <46> [실시예 1]
- <47> 기계교반기, 냉각관, 적가 깔대기, 질소가스 도입관을 구비한 3 L의 4구 플라스크에 메틸트리메톡시실란(methyltrimethoxysilane) 661 g과 페닐트리메톡시실란(phenyltrimethoxysilane) 119 g을 프로필렌글리콜모노메틸에테르 아세테이트 1820 g에 용해시킨 후 1000 ppm 질산 수용액 206 g을 용액에 첨가하였다. 그후, 50도에서 1시간 반응시킨 후, 음압을 가하여 생성된 메탄올(methanol)을 제거하였다. 60도로 반응온도를 유지하면서, 반응을 1주일 동안 진행시켰다. 반응을 종결하고, 헥산(hexane)을 가하여 침전으로 떨어진 폴리머를 걸러내어 원하는 중합체 A(중량평균분자량= 4,000, polydispersity(PD)=2)를 얻었다. 얻어진 중합체 A 10 g을 프로필렌글리콜모노메틸에테르아세테이트 100 g에 넣어 충분히 교반하여 희석시킴으로써 반도체용 미세 겉 필 조성물을 제조하였다.
- <48> [실시예 2]
- <49> 실시예 1에서 만들어진 중합체 A 10 g을 프로필렌글리콜모노메틸에테르아세테이트 100 g에 넣어 충분히 교반하여 희석용액을 만들었다. 상기 희석용액에 멜라민계 수지(Cymel 303LF, 美 Cytec社 제품) 1 g과 피리디늄 *p*-톨루엔술포네이트(pyridinium *p*-toluenesulfonate) 0.1 g을 넣어 반도체용 미세 겉 필 조성물을 제조하였다.

<50> [비교예 1]

<51> 페놀 노볼락 수지 PSM-4326(日 Gunei화학) 10 g을 프로필렌글리콜모노메틸에테르아세테이트 100 g에 넣어 충분히 교반하여 희석함으로써 샘플용액을 만들었다.

<52> 상기한 각 실시예 및 비교예에 있어서의 반도체용 미세 갭 필 조성물 또는 샘플용액에 대해서, 아래의 방법으로 갭 필 특성, 불산 수용액에 의한 제거속도 및 제거성능, 보관안정성(분자량 변화, 코팅두께 변화)을 시험하고 그 결과를 하기 표 1에 표시하였다.

<53> (1) 갭 필 특성

<54> 직경 68 nm이고, 높이가 1600 nm인 홀을 갖는 실리콘 패턴 웨이퍼에 동일한 도포 조건에서 스핀 코팅하고 240 °C에서 50초간 베이킹하여 경화시킨 후, 웨이퍼의 단면을 주사전자현미경으로 관찰하였다. 홀에 채워진 조성물이 보이드 등의 결함 없이 완전 충전 되었는지 확인하였다.

<55> (2) 불산 수용액에 의한 제거속도

<56> 직경 68 nm이고, 높이가 1600 nm인 홀을 갖는 실리콘 패턴 웨이퍼에 동일한 도포 조건에서 스핀 코팅하고 240 °C에서 50초간 베이킹하여 경화시킨 후, 6.6% 불산수용액 (암모늄플로라이드 버퍼)에 5분간 담궜다가 증류수로 세척하고 충분히 건조시켰다. 그 후, 웨이퍼의 단면을 주사전자현미경으로 관찰하였으며, 홀에 채워진 조성물이 바닥으로부터 남아있는 높이를 비교하여, 높이가 낮을수록 불산 수용액에 의한 제거속도가 빠른 것으로 판단하였다.

<57> (3) 불산 수용액에 의한 제거성능

<58> 직경 68 nm이고, 높이가 1600 nm인 홀을 갖는 실리콘 패턴 웨이퍼에 동일한 도포 조건에서 스핀 코팅하고 240 °C에서 50초간 베이킹하여 경화시킨 후, 6.6% 불산수용액 (암모늄플로라이드 버퍼)에 30분간 담궜다가 증류수로 세척하고 충분히 건조시켰다. 그 후, 웨이퍼의 단면을 주사전자현미경으로 관찰하였으며, 홀에 채워진 조성물이 잔류하는지를 확인하였다. 이때 불산 수용액 농도는 6.6%이고, 온도는 23.0°C이었다.

<59> (4) 보관안정성 (분자량 변화)

<60> 40 °C에서 30일간 보존한 시료를 준비하여 각각의 분자량을 측정하고 제조 직 후에 측정한 분자량과 비교하여, 분자량의 차이가 5% 이내인 경우를 양호, 5%를 초과했을 경우를 불량으로 평가하였다.

<61> (5) 보관안정성 (막두께 변화)

<62> 40 °C에서 30일간 보존한 시료를 준비하고, 각각 8인치 실리콘웨이퍼에 동일한 도포조건에서 스핀 코팅하고 240 °C에서 50초간 베이킹하여 도포막을 형성시켰다. 각각의 막두께를 측정하고 제조 직 후에 측정한 막두께와 비교하여, 막두께의 차이가 5% 이내인 경우를 양호, 5%를 초과했을 경우를 불량으로 평가하였다.

<63> [표 1]

	갭 필 특성	불산 수용액에 의한 제거속도	불산 수용액에 의한 제거성능	보관안정성	
				분자량 변화	막두께 변화
실시예 1	양호	빠름	양호	양호	양호
실시예 2	양호	보통	양호	양호	양호
비교예 1	양호	느림	불량	양호	양호

<64>

<65> 상기 표에 의하면 본 발명의 조성물은 직경이 70 nm 이하이며, 높이/직경으로 나타나는 아스펙트비가 1 이상인 홀을 갖는 반도체 기판에 스핀코팅 방법으로 공기 보이드등의 결함없이 완전한 갭 필(gap-fill)이 가능하였고, 베이킹(baking)에 의한 경화 후에 불산 수용액 처리에 의해서 홀 내부에서 잔유물이 없이 깨끗이 제거됨과 동시에 그 속도를 조절할 수 있었다. 또한, 보관안정성이 우수한 것으로 확인되었다.

<66> 본 노드분리용 소재는 케패시터(capacitor) 전극제조용으로 특히 유용하며, 패턴화된 홀에 갭필(gap-

fill)된 후 패턴용 산화물 제거시 사용하는 불산 수용액에 동시에 습식식각(wet-etch)됨으로써 애싱단계(ashing step)를 생략할 수 있는 새로운 개념의 재료이다.

발명의 효과

<67>

본 발명은 직경이 70 nm 이하이며, 아스펙트비가 1 이상인 홀을 갖는 반도체 기판에 스핀코팅 방법으로 공기 보이드등의 결함없이 완전한 갭 필(gap-fill)이 가능한 반도체 미세 갭필용 조성물을 제공한다. 또한, 본 발명의 조성물에 의하면 경화 후 불산 수용액 처리시 홀 내부의 잔유물을 깨끗하게 제거할 수 있고, 동시에 그 속도를 조절할 수 있다. 아울러 본 발명의 조성물은 보관안정성이 우수하여, 반도체 디바이스의 제조용으로서 매우 적합하다.