(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년01월13일
(11) 등록번호 10-2488536
(24) 등록일자 2023년01월10일

(51) 국제특허분류(Int. Cl.)
H10N 50/80 (2023.01) *G01R 33/00* (2006.01)
G01R 33/09 (2006.01) *G11B 5/39* (2006.01)
H01F 10/32 (2006.01) *H10N 50/01* (2023.01)
H10N 50/10 (2023.01) *H10N 50/85* (2023.01)
(52) CPC특허분류
H01L 43/02 (2013.01)
G01R 33/0052 (2013.01)
(21) 출원번호 10-2017-7037579
(22) 출원일자(국제) 2016년05월26일
심사청구일자 2020년12월01일
(85) 번역문제출일자 2017년12월28일
(65) 공개번호 10-2018-0050609
(43) 공개일자 2018년05월15일
(86) 국제출원번호 PCT/US2016/034237
(87) 국제공개번호 WO 2016/196157
국제공개일자 2016년12월08일
(30) 우선권주장
62/171,532 2015년06월05일 미국(US)
(56) 선행기술조사문헌
JP2009527745 A*
(뒷면에 계속)
전체 청구항 수 : 총 40 항

(73) 특허권자
알레그로 마이크로시스템스, 엘엘씨
미국 03103-3353 뉴햄프셔주 맨체스터 페리미터 로드 955
꼼미사리아 아 레네르지 아또미끄 에 오 에네르지 알떼르나띠브스
프랑스, 파리 75015, 바띠멩 "르 포낭트 디", 뤼 레블랑크 25
(72) 발명자
페르몬, 클로드
프랑스 91400 오르세이 알레 브왈로 6
캄피그리오, 파올로
프랑스 94110 아르퀴에 알레 시몬느 드 보부아르 7
카두간, 브라이언
프랑스 75015 파리 뤼 뒤 체르체-미디 133
(74) 대리인
박영우

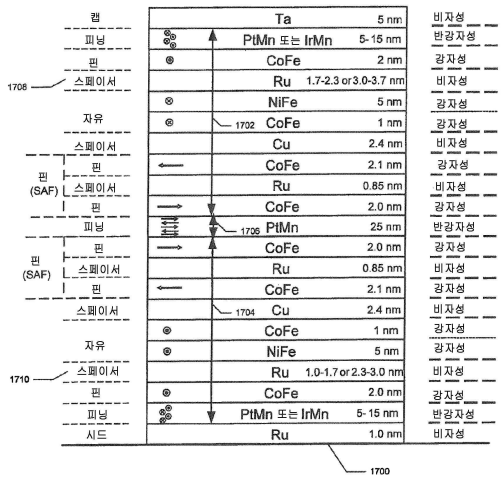
심사관 : 이별섭

(54) 발명의 명칭 **자기장들에 대한 향상된 반응을 갖는 스핀 밸브 자기저항 요소**

(57) 요 약

스핀 밸브 자기저항 요소는 연관된 핀 층들에 대해 반이 반강자성 결합을 가지고, 나머지 반이 강자성 결합을 가지는 짝수 개의 자유 층 구조들을 가진다. 상기 상이한 결합들은 각각의 다른 두께들을 갖는 짝수 개의 다른 스페이서 층들의 결과가 된다.

대 표 도 - 도17



(52) CPC특허분류
G01R 33/093 (2013.01)
G11B 5/3909 (2013.01)
H01F 10/3218 (2013.01)
H01F 10/3272 (2013.01)
H01L 43/08 (2013.01)
H01L 43/10 (2013.01)
H01L 43/12 (2021.01)

(56) 선행기술조사문헌
KR1020100129144 A*
US20030184918 A1*
US20070063237 A
JP2012114288 A
*는 심사관에 의하여 인용된 문헌

명 세 서

청구범위

청구항 1

기판 상에 증착되는 자기저항 요소(magnetoresistance element)에 있어서,

짝수 개의 자유 층(free layer) 구조들을 포함하고, 상기 짝수 개의 자유 층 구조들은 제1 자유 층 구조 및 제2 자유 층 구조를 구비하며;

짝수 개의 스페이서 층들을 포함하고, 상기 짝수 개의 스페이서 층들은 제1 스페이서 층 및 제2 스페이서 층을 구비하며;

짝수 개의 핀 층(pinned layer) 구조들을 포함하고, 상기 짝수 개의 핀 층 구조들은 제1 핀 층 구조 및 제2 핀 층 구조를 구비하며, 상기 짝수 개의 자유 층 구조들, 상기 짝수 개의 스페이서 층들 및 상기 짝수 개의 핀 층 구조들은 층들의 스택(stack) 내에 배치되고, 상기 제1 스페이서 층은 제1 두께를 가지며, 상기 제1 두께는 상기 제1 핀 층 구조 및 상기 제1 자유 층 구조 사이의 반강자성 결합(antiferromagnetic coupling) 또는 강자성 결합(ferromagnetic coupling)의 제1의 선택된 것을 야기하도록 선택되고, 상기 제2 스페이서 층은 상기 제1 두께와 다른 제2 두께를 가지며, 상기 제2 두께는 상기 제1의 선택된 것과 다른 상기 제2 핀 층 구조 및 상기 제2 자유 층 구조 사이의 반강자성 결합 또는 강자성 결합의 제2의 선택된 것을 야기하도록 선택되고;

적어도 제1 피닝 층, 제2 피닝 층 및 제3 피닝 층을 구비하는 홀수 개의 피닝 층들을 포함하며, 상기 제1 및 제2 피닝 층들은 각기 상기 제1 및 제2 핀 층 구조들에 자기적으로 결합되고, 상기 제1 및 제2 피닝 층들의 어닐링된 자기 방향들은 서로 평행하고, 상기 제3 피닝 층의 어닐링된 자기 방향은 상기 제1 및 제2 피닝 층들의 어닐링된 자기 방향과 동일한 방향이 아닌 것을 특징으로 하는 자기저항 요소.

청구항 2

제 1 항에 있어서, 상기 제1 스페이서 층 및 상기 제2 스페이서 층은 각기 루테늄(Ru)으로 구성되는 것을 특징으로 하는 자기저항 요소.

청구항 3

제 2 항에 있어서, 상기 제1 두께는 1.0㎚ 내지 1.7㎚의 범위 이내이고, 상기 제2 두께는 3.0㎚ 내지 3.7㎚의 범위 이내인 것을 특징으로 하는 자기저항 요소.

청구항 4

제 2 항에 있어서, 상기 제2 두께는 1.0㎚ 내지 1.7㎚의 범위 이내이고, 상기 제1 두께는 3.0㎚ 내지 3.7㎚의 범위 이내인 것을 특징으로 하는 자기저항 요소.

청구항 5

제 2 항에 있어서, 상기 제1 핀 층 구조 및 상기 제2 핀 층 구조는 각기 하나의 각각의 핀 층으로 구성되는 것을 특징으로 하는 자기저항 요소.

청구항 6

제 2 항에 있어서, 상기 제1 핀 층 구조 및 상기 제2 핀 층 구조는 각기 각각의 합성 반강자성(synthetic antiferromagnetic: SAF) 구조를 포함하는 것을 특징으로 하는 자기저항 요소.

청구항 7

제 1 항에 있어서, 상기 제1 핀 층 구조 및 상기 제2 핀 층 구조는 각기 하나의 각각의 핀 층으로 구성되는 것을 특징으로 하는 자기저항 요소.

청구항 8

제 1 항에 있어서, 상기 제1 핀 층 구조 및 상기 제2 핀 층 구조는 각기 각각의 합성 반강자성(SAF) 구조를 포함하는 것을 특징으로 하는 자기저항 요소.

청구항 9

제 1 항에 있어서,

상기 짝수 개의 핀 층 구조들은 제3 핀 층 구조 및 제4 핀 층 구조를 더 포함하고, 상기 제3 피닝 층들은 상기 제3 및 제4 핀 층 구조들 모두에 자기적으로 결합되는 공통 피닝 층인 것을 특징으로 하는 자기저항 요소.

청구항 10

제 1 항에 있어서, 상기 제1 피닝 층 및 상기 제2 피닝 층은 각기 PtMn으로 구성되는 것을 특징으로 하는 자기저항 요소.

청구항 11

제 10 항에 있어서, 상기 제3 피닝 층은 PtMn으로 구성되는 것을 특징으로 하는 자기저항 요소.

청구항 12

제 11 항에 있어서, 상기 제3 피닝 층의 어닐링된 자기 방향은 상기 제1 및 제2 피닝 층들의 어닐링된 자기 방향에 대해 구십 도인 것을 특징으로 하는 자기저항 요소.

청구항 13

제 9 항에 있어서, 상기 자기저항 요소의 적어도 일부는 요크(yoke) 형상을 가지는 것을 특징으로 하는 자기저항 요소.

청구항 14

제 13 항에 있어서, 상기 요크 형상의 측부 암(arm)들의 길이(L)와 길이(d)는 각기 상기 요크 형상의 폭(w)의 적어도 세 배이고, 상기 요크 형상의 폭(w)은 일㎛ 내지 이십㎛이며, 상기 길이(L)는 상기 요크 형상의 가장 긴 치수인 것을 특징으로 하는 자기저항 요소.

청구항 15

자기저항 요소의 제조 방법에 있어서,

기판 상에 상기 자기저항 요소를 증착하는 단계를 포함하고, 상기 자기저항 요소는,

짝수 개의 자유 층 구조들을 구비하고, 상기 짝수 개의 자유 층 구조들은 제1 자유 층 구조 및 제2 자유 층 구조를 구비하며;

짝수 개의 스페이서 층들을 구비하고, 상기 짝수 개의 스페이서 층들은 제1 스페이서 층 및 제2 스페이서 층을 구비하며;

짝수 개의 핀층 구조들을 구비하고, 상기 짝수 개의 핀 층 구조들은 제1 핀 층 구조 및 제2 핀 층 구조를 구비하며, 상기 짝수 개의 자유 층 구조들, 상기 짝수 개의 스페이서 층들 및 상기 짝수 개의 핀 층 구조들은 층들의 스택 내에 배치되고, 상기 제1 스페이서 층은 제1 두께를 가지며, 상기 제1 두께는 상기 제1 핀 층 구조 및 상기 제1 자유 층 구조 사이에 반강자성 결합 또는 강자성 결합의 제1의 선택된 것을 야기하도록 선택되고, 상기 제2 스페이서 층은 상기 제1 두께와 다른 제2 두께를 가지며, 상기 제2 두께는 상기 제1의 선택된 것과 다른 상기 제2 핀 층 구조 및 상기 제2 자유 층 구조 사이의 반강자성 결합 또는 강자성 결합의 제2의 선택된 것을 야기하도록 선택되고;

적어도 제1 피닝 층, 제2 피닝 층 및 제3 피닝 층을 구비하는 홀수 개의 피닝 층들을 구비하며, 상기 제1 및 제2 피닝 층들은 각기 상기 제1 및 제2 핀 층 구조들에 자기적으로 결합되고, 상기 방법은,

상기 자기저항 요소를 어닐링(annealing)하는 단계를 더 포함하며, 상기 어닐링하는 단계는,

상기 제1 및 제2 피닝 층들의 자기 방향들이 서로 평행하게 어닐링하는 단계; 및

상기 제1 및 제2 피닝 층들의 어닐링된 자기 방향들과 다른 방향으로 상기 제3 피닝 층의 자기 방향을 어닐링하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 16

제 15 항에 있어서, 상기 제1 스페이서 층 및 상기 제2 스페이서 층은 각기 Ru로 구성되는 것을 특징으로 하는 방법.

청구항 17

제 16 항에 있어서, 상기 제1 두께는 1.0㎚ 내지 1.7㎚의 범위 이내이고, 상기 제2 두께는 3.0㎚ 내지 3.7㎚의 범위 이내인 것을 특징으로 하는 방법.

청구항 18

제 16 항에 있어서, 상기 제2 두께는 1.0㎚ 내지 1.7㎚의 범위 이내이고, 상기 제1 두께는 3.0㎚ 내지 3.7㎚의 범위 이내인 것을 특징으로 하는 방법.

청구항 19

제 16 항에 있어서, 상기 제1 핀 층 구조 및 상기 제2 핀 층 구조는 각기 하나의 각각의 핀 층으로 구성되는 것을 특징으로 하는 방법.

청구항 20

제 16 항에 있어서, 상기 제1 핀 층 구조 및 상기 제2 핀 층 구조는 각기 각각의 합성 반강자성(SAF) 구조를 포함하는 것을 특징으로 하는 방법.

청구항 21

제 15 항에 있어서, 상기 제1 핀 층 구조 및 상기 제2 핀 층 구조는 각기 하나의 각각의 핀 층으로 구성되는 것을 특징으로 하는 방법.

청구항 22

제 15 항에 있어서, 상기 제1 핀 층 구조 및 상기 제2 핀 층 구조는 각기 각각의 합성 반강자성(SAF) 구조를 포함하는 것을 특징으로 하는 방법.

청구항 23

제 15 항에 있어서,

상기 짝수 개의 핀 층 구조들은 제3 핀 층 구조 및 제4 핀 층 구조를 더 구비하고, 상기 제3 피닝 층은 상기 제3 및 제4 핀 층 구조들 모두에 자기적으로 결합되는 공통 피닝 층인 것을 특징으로 하는 방법.

청구항 24

제 15 항에 있어서, 상기 제1 피닝 층 및 상기 제2 피닝 층은 PtMn으로 구성되는 것을 특징으로 하는 방법.

청구항 25

제 24 항에 있어서, 상기 제3 피닝 층은 PtMn으로 구성되는 것을 특징으로 하는 방법.

청구항 26

제 25 항에 있어서, 상기 제3 피닝 층의 자기 방향을 어닐링하는 단계는,

상기 제1 및 제2 피닝 층들의 어닐링된 자기 방향들에 대해 구십 도가 되게 상기 제3 피닝 층의 자기 방향을 어닐링하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 27

제 23 항에 있어서,

상기 자기저항 요소를 요크 형상으로 패터닝하는 단계를 더 포함하는 것을 특징으로 하는 방법.

청구항 28

제 27 항에 있어서, 상기 요크 형상의 측부 암들의 길이(L)와 길이(d)는 각기 상기 요크 형상의 폭(w)의 적어도 세 배이고, 상기 요크 형상의 폭(w)은 일㎛ 내지 이십㎛이며, 상기 길이(L)는 상기 요크 형상의 가장 긴 치수인 것을 특징으로 하는 방법.

청구항 29

자기저항 요소에 있어서,

기판;

상기 기판 상부에 배치되는 제1 핀 층 구조;

상기 제1 핀 층 구조 상부에 배치되는 제1 스페이서 층;

상기 제1 스페이서 층 상부에 배치되는 제1 자유 층 구조;

상기 제1 자유 층 구조 상부에 배치되는 반강자성 층;

상기 반강자성 층 상부에 배치되는 제2 자유 층;

상기 제2 자유 층 구조 상부에 배치되는 제2 스페이서 층; 및

상기 제2 스페이서 층 상부에 배치되는 제2 핀 층 구조를 포함하며,

상기 제1 스페이서 층은 상기 제1 핀 층 및 상기 제1 자유 층 사이의 반강자성 결합 또는 강자성 결합의 제1의 선택된 것을 야기하는 제1 두께를 가지고, 상기 제2 스페이서 층은 상기 제1의 선택된 것과 다른 상기 제2 핀 층 및 상기 제2 자유 층 사이에 상기 반강자성 결합 또는 상기 강자성 결합의 제2의 선택된 것을 야기하는 상기 제1 두께와 다른 제2 두께를 가지며, 상기 제1 및 제2 피닝 층들의 어닐링된 자기 방향들은 서로 평행하고, 상기 반강자성 층의 어닐링된 자기 방향은 상기 제1 및 제2 피닝 층들의 어닐링된 자기 방향과 평행하지 않은 것을 특징으로 하는 자기저항 요소.

청구항 30

제 29 항에 있어서, 상기 제1 스페이서 층 및 상기 제2 스페이서 층은 각기 Ru로 구성되는 것을 특징으로 하는 자기저항 요소.

청구항 31

제 30 항에 있어서, 상기 제1 두께는 1.0㎚ 내지 1.7㎚의 범위 이내이고, 상기 제2 두께는 3.0㎚ 내지 3.7㎚의 범위 이내인 것을 특징으로 하는 자기저항 요소.

청구항 32

제 30 항에 있어서, 상기 제2 두께는 1.0㎚ 내지 1.7㎚의 범위 이내이고, 상기 제1 두께는 3.0㎚ 내지 3.7㎚의 범위 이내인 것을 특징으로 하는 자기저항 요소.

청구항 33

제 30 항에 있어서, 상기 제1 핀 층 구조 및 상기 제2 핀 층 구조는 각기 하나의 각각의 핀 층으로 구성되는 것을 특징으로 하는 자기저항 요소.

청구항 34

제 30 항에 있어서, 상기 제1 핀 층 구조 및 상기 제2 핀 층 구조는 각기 각각의 합성 반강자성(SAF) 구조를 포함하는 것을 특징으로 하는 자기저항 요소.

청구항 35

제 29 항에 있어서, 상기 제1 핀 층 구조 및 상기 제2 핀 층 구조는 하나의 각각의 핀 층으로 구성되는 것을 특징으로 하는 자기저항 요소.

청구항 36

제 29 항에 있어서, 상기 제1 핀 층 구조 및 상기 제2 핀 층 구조는 각기 각각의 합성 반강자성(SAF) 구조를 포함하는 것을 특징으로 하는 자기저항 요소.

청구항 37

기판 상에 증착되는 자기저항 요소에 있어서,

짝수 개의 자유 층 구조들을 포함하고, 상기 짝수 개의 자유 층 구조들은 제1 자유 층 구조 및 제2 자유 층 구조를 구비하며;

짝수 개의 스페이서 층들을 포함하고, 상기 짝수 개의 스페이서 층들은 제1 스페이서 층 및 제2 스페이서 층을 구비하며;

짝수 개의 핀 층 구조들을 포함하고, 상기 짝수 개의 핀 층 구조들은 제1 핀 층 구조 및 제2 핀 층 구조를 구비하며, 상기 짝수 개의 자유 층 구조들, 상기 짝수 개의 스페이서 층들 및 상기 짝수 개의 핀 층 구조들은 층들의 스택 내에 배치되고, 상기 제1 스페이서 층은 제1 두께를 가지며, 상기 제1 두께는 상기 제1 핀 층 구조 및 상기 제1 자유 층 구조 사이의 반강자성 결합 또는 강자성 결합의 제1의 선택된 것을 야기하도록 선택되고, 상기 제2 스페이서 층은 상기 제1 두께와 다른 제2 두께를 가지며, 상기 제2 두께는 상기 제2 핀 층 구조 및 상기 제2 자유 층 구조 사이의 반강자성 결합 또는 강자성 결합의 제2의 선택된 것을 야기하도록 선택되고;

적어도 제1 피닝 층, 제2 피닝 층 및 제3 피닝 층을 구비하는 홀수 개의 피닝 층들을 포함하며, 상기 제1 및 제2 피닝 층들은 각기 상기 제1 및 제2 핀 층 구조들에 자기적으로 결합되고, 상기 짝수 개의 핀 층 구조들은 제3 핀 층 구조 및 제4 핀 층 구조를 더 포함하며, 상기 제3 피닝 층은 상기 제3 및 제4 핀 층 구조들 모두에 자기적으로 결합되는 공통 피닝 층이고, 상기 제1 피닝 층 및 상기 제2 피닝 층은 각기 PtMn으로 구성되는 것을 특징으로 하는 자기저항 요소.

청구항 38

제 37 항에 있어서, 상기 제3 피닝 층은 PtMn으로 구성되는 것을 특징으로 하는 자기저항 요소.

청구항 39

자기저항 요소의 제조 방법에 있어서,

기판 상에 상기 자기저항 요소를 증착하는 단계를 포함하고, 상기 자기저항 요소는,

짝수 개의 자유 층 구조들을 포함하고, 상기 짝수 개의 자유 층 구조들은 제1 자유 층 구조 및 제2 자유 층 구조를 구비하며;

짝수 개의 스페이서 층들을 포함하고, 상기 짝수 개의 스페이서 층들은 제1 스페이서 층 및 제2 스페이서 층을 구비하며;

짝수 개의 핀층 구조들을 포함하고, 상기 짝수 개의 핀 층 구조들은 제1 핀 층 구조 및 제2 핀 층 구조를 구비하며, 상기 짝수 개의 자유 층 구조들, 상기 짝수 개의 스페이서 층들 및 상기 짝수 개의 핀 층 구조들은 층들의 스택 내에 배치되고, 상기 제1 스페이서 층은 제1 두께를 가지며, 상기 제1 두께는 상기 제1 핀 층 구조 및 상기 제1 자유 층 구조 사이에 반강자성 결합 또는 강자성 결합의 제1의 선택된 것을 야기하도록 선택되고, 상기 제2 스페이서 층은 상기 제1 두께와 다른 제2 두께를 가지며, 상기 제2 두께는 상기 제1의 선택된 것과 다른 상기 제2 핀 층 구조 및 상기 제2 자유 층 구조 사이의 반강자성 결합 또는 강자성 결합의 제2의 선택된 것을 야기하도록 선택되고;

적어도 제1 피닝 층, 제2 피닝 층 및 제3 피닝 층을 구비하는 홀수 개의 피닝 층들을 포함하며, 상기 제1 및 제2 피닝 층들은 각기 상기 제1 및 제2 핀 층 구조들에 자기적으로 결합되고, 상기 짝수 개의 핀 층 구조들은 제3 핀 층 구조 및 제4 핀 층 구조를 더 포함하며, 상기 제3 피닝 층은 상기 제3 및 제4 핀 층 구조들 모두에 자기적으로 결합되는 공통 피닝 층이고, 상기 제1 피닝 층 및 상기 제2 피닝 층은 각기 PtMn으로 구성되며, 상기 방

법은,

상기 자기저항 요소를 어닐링하는 단계를 더 포함하는 것을 특징으로 하는 방법.

청구항 40

제 39 항에 있어서, 상기 제3 피닝 층은 PtMn으로 구성되는 것을 특징으로 하는 방법.

발명의 설명

기 술 분 야

[0001] 본 발명은 대체로 스핀 전자 자기저항 요소들에 관한 것이며, 보다 상세하게는 자기장들에 대해 향상된 반응을 제공하도록 둘 또는 그 이상의 액티브 영역들을 가지는 스핀 거대 자기저항(GMR) 요소들 및 스핀 터널 자기저항(TMR) 요소들에 관한 것이다.

배 경 기 술

[0002] 여기에 사용되는 바에 있어서, "자기장 센싱 요소(magnetic field sensing element)"라는 용어는 자기장을 감지할 수 있는 다양한 전자 요소들을 기술하는 데 사용된다. 하나의 이러한 자기장 센싱 요소는 자기저항(magnetoresistance: MR) 요소이다. 상기 자기저항 요소는 상기 자기저항 요소가 겪는 자기장과 관련되어 변화되는 저항을 가진다.

[0003] 알려진 바와 같이, 다른 유형들의 자기저항 요소들, 예를 들면, 안티몬화인듐(InSb)과 같은 반도체 자기저항 요소, 거대 자기저항(GMR) 요소, 이방성 자기저항(AMR) 요소, 그리고 자기 터널 접합(MTJ) 요소라고도 호칭되는 터널링 자기저항(TMR) 요소가 존재한다.

[0004] 이들 자기저항 요소들 중에서, 상기 GMR 및 상기 TMR 요소들은 스핀 전자(spin electronic)들(즉, 전자 스핀들)로 동작하며, 여기서 저항은 비자성 층들에 의해 이격되는 다른 자성 층들의 자기 배향과 연관된다. 스핀 밸브 구성들에 있어서, 상기 저항은 이른바 "기준 층(reference layer)"에 대한 이른바 "자유 층(free-layer)" 내의 자화의 각도 방향과 연관된다. 상기 자유 층 및 상기 기준 층은 다음에 보다 상세하게 설명된다.

[0005] 상기 자기저항 요소는 단일의 요소가 될 수 있거나, 선택적으로는 다양한 구성들, 예를 들면, 하프 브리지 또는 풀(휘스톤(Wheatstone)) 브리지로 배열되는 둘 또는 그 이상의 자기장 자기저항 요소들을 포함할 수 있다.

[0006] 여기에 사용되는 바에 있어서, "자기장 센서(magnetic field sensor)"라는 용어는 일반적으로 다른 회로들과 결합하여 자기장 센싱 요소를 사용하는 회로를 기술하는 데 사용된다. 통상적인 자기장 센서에 있어서, 상기 자기장 센싱 요소 및 다른 회로들은 공통 기판 상에 집적될 수 있다.

[0007] 자기장 센서들은, 이에 한정되는 것은 아니지만, 자기장의 방향의 각도를 감지하는 각도 센서, 전류를 운반하는 도체에 의해 운반되는 전류에 의해 발생되는 자기장을 감지하는 전류 센서, 강자성 물체의 근접을 감지하는 자기 스위치, 상기 자기장 센서가 백-바이어스(back-biased)되거나 다른 자석과 결합되어 사용되는 경우에 통과하는 강자성 물품들, 예를 들면 링 자석 또는 강자성 타겟(예를 들면, 기어 톱니들)의 자기 도메인들을 감지하는 회전 검출기, 그리고 자기장의 자기장 밀도를 감지하는 자기장 센서를 포함하는 다양한 응용들에 사용된다.

[0008] 다양한 변수들이 자기장 센서들 및 자기장 센싱 요소들의 성능을 특징짓게 된다. 자기장 센싱 요소들에 대하여, 상기 변수들은 자기장에 반응하는 자기장 센싱 요소의 출력 신호의 변화인 감도 및 자기장 센서의 출력 신호가 상기 자기장에 대해 선형으로 변화되는(즉, 직접 비례하는) 정도인 선형성을 포함한다.

[0009] GMR 및 TMR 요소들은, 예를 들면, 홀 요소들에 비해 상대적으로 높은 감도를 가지는 것으로 알려져 있다. GMR 및 TMR 요소들은 또한 적절하게 우수한 선형성가지지만, 제한된 범위의 자기장들, 홀 요소가 동작할 수 있는 범위보다 제한된 범위의 자기장을 가지는 것으로 알려져 있다. 그렇지만, 자기장들의 제한된 범위 내에서도 상기 GMR 또는 TMR 요소의 선형성이 불규칙성들로 어려움이 있는 것으로 알려져 있다. 또한, 일부 GMR 및 TMR 요소들은 고온 저장 후에 거동이 변화되는 경향이 있는 것으로 알려져 있다. 이에 따라, 선형성의 불규칙성들이 감소되고, 고온 저장이 감소된 효과를 가지는 GMR 또는 TMR 요소를 제공하는 것이 바람직할 수 있다.

[0010] 종래의 GMR 및 TMR 요소들과 특히 스핀 밸브(spin valve)들은 이들의 자기장 또는 전류 측정들의 정확도를 감소시키는 바람직하지 않은 히스테리시스(hysteresis) 거동을 가지는 것으로 알려져 있다. 이에 따라, 감소된 히스

테리시스를 갖는 GMR 또는 TMR 원소를 제공하는 것 또한 바람직할 수 있다.

[0011] 종래의 GMR 및 TMR 요소들과 특히 스핀 밸브들은 또한 출력 신호의 오십 퍼센트가 아닌 듀티 사이클(duty cycle)을 야기할 수 있는 자기 비대칭성을 가지는 것으로 알려져 있다. 이에 따라, 향상된 자기 대칭성을 구비하는 GMR 또는 TMR 요소를 제공하는 것이 바람직할 수 있다.

발명의 내용

해결하려는 과제

[0012] 본 발명은 선형성의 불규칙성들이 감소되고, 히스테리시스(hysteresis) 거동이 크게 감소되며, 높은 온도 및 높은 자기장 저장 조건들이 감소된 영향을 가지는 GMR 또는 TMR 요소(혹은 임의의 스핀 전자 자기저항 요소)를 제공한다. 일부 실시예들에 있어서, 본 발명은 또한 향상된 자기 대칭성을 갖는 GMR 또는 TMR 요소(혹은 임의의 스핀 전자 자기저항 요소)를 제공할 수 있다.

과제의 해결 수단

[0013] 본 발명의 측면을 이해하기 위한 유용한 예에 따르면, 기판 상에 증착되는 자기저항 요소(magnetoresistance element)는,

[0014] 짝수 개의 자유 층(free layer) 구조들을 포함할 수 있고, 상기 짝수 개의 자유 층 구조들은 제1 및 제2 자유 층 구조들을 구비하며;

[0015] 짝수 개의 스페이서 층(spacer layer)들을 포함할 수 있고, 상기 짝수 개의 스페이서 층들은 제1 및 제2 스페이서 층들을 구비하며;

[0016] 짝수 개의 핀 층(pinned layer) 구조들을 포함하고, 상기 짝수 개의 핀 층 구조들은 제1 및 제2 핀 층 구조들을 구비하며, 상기 짝수 개의 자유 층 구조들, 상기 짝수 개의 스페이서 층들 및 상기 짝수 개의 핀 층 구조들은 층들의 스택(stack) 내에 배치되고, 제1 스페이서 층들은 제1 두께를 갖는 제1 물질로 구성되며, 상기 제1 물질 및 상기 제1 두께는 상기 제1 핀 층 구조들 및 상기 제1 자유 층 구조 사이의 반강자성 결합(antiferromagnetic coupling) 또는 강자성 결합(ferromagnetic coupling)의 제1의 선택된 것을 야기하도록 구성되고, 상기 제2 스페이서 층은 제2 두께를 갖는 제2 물질로 구성되며, 상기 제2 물질 및 상기 제2 두께는 상기 제2 핀 층 구조들 및 상기 제2 자유 층 구조들 사이의 반강자성 결합 또는 강자성 결합의 제2의 선택된 것을 야기하도록 구성된다.

[0017] 일부 실시예들에 있어서, 상기 자기저항 요소는 임의의 조합으로 다음 측면들의 하나 또는 그 이상을 포함할 수 있다.

[0018] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 제1 및 제2 스페이서 층들은 루테늄(Ru)으로 구성된다.

[0019] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 제1의 선택된 두께는 약 1.0㎚ 내지 약 1.7㎚ 또는 약 2.3㎚ 내지 약 3.0㎚의 범위 이내이고, 상기 제2의 선택된 두께는 약 1.7㎚ 내지 약 2.3㎚ 또는 약 3.0㎚ 내지 약 3.7㎚의 범위 이내이다.

[0020] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 제2의 선택된 두께는 약 1.0㎚ 내지 약 1.7㎚ 또는 약 2.3㎚ 내지 약 3.0㎚의 범위 이내이고, 상기 제1의 선택된 두께는 약 1.7㎚ 내지 약 2.3㎚ 또는 약 3.0㎚ 내지 약 3.7㎚의 범위 이내이다.

[0021] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 제1 및 제2 핀 층 구조들은 각기 하나의 각각의 핀 층으로 구성된다.

[0022] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 제1 및 제2 핀 층 구조들은 각기 각각의 합성 반강자성(synthetic antiferromagnetic: SAF) 구조를 포함한다.

[0023] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 제1 및 제2 핀 층 구조들은 각기 하나의 각각의 핀 층으로 구성된다.

[0024] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 제1 및 제2 핀 층 구조들은 각기 각각의 합성 반강자성(SAF) 구조를 포함한다.

[0025] 일부 실시예들에 있어서, 상기 자기저항 요소는,

[0026] 적어도 제1, 제2 및 제3 피닝 층들을 구비하는 홀수 개의 피닝 층들을 포함할 수 있고, 상기 제1 및 제2 피닝 층들은 각기 상기 제1 및 제2 핀 층 구조들에 자기적으로 결합되며,

[0027] 상기 짝수 개의 핀 층 구조들은 제3 및 제4 핀 층 구조들을 더 포함하고, 상기 제3 피닝 층들은 상기 제3 및 제4 핀 층 구조들 모두에 자기적으로 결합되는 공통 피닝 층이다.

[0028] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 제1 및 제2 피닝 층들은 PtMn으로 구성된다.

[0029] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 제3 피닝 층은 PtMn으로 구성된다.

[0030] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 제1 및 제2 피닝 층들의 어닐링된 자기 방향들은 서로 평행하고, 상기 제3 피닝 층의 어닐링된 자기 방향은 상기 제1 및 제2 피닝 층들의 어닐링된 자기 방향에 대해 구십 도이다.

[0031] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 자기저항 요소의 적어도 일부는 요크(yoke) 형상을 가진다.

[0032] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 요크 형상의 측부 암(arm)들의 길이(L)와 길이(d)는 각기 상기 요크 형상의 폭(w)의 적어도 세 배이고, 상기 요크 형상의 폭(w)은 약 일㎛ 내지 약 이십㎛이며, 상기 길이(L)는 상기 요크 형상의 가장 긴 치수이다.

[0033] 본 발명의 측면을 이해하기 위해 유용한 다른 예에 따르면, 자기저항 요소를 제조하는 방법은,

[0034] 기판 상에 상기 자기저항 요소를 증착하는 단계를 포함할 수 있고, 상기 자기저항 요소는,

[0035] 짝수 개의 자유 층 구조들을 구비하고, 상기 짝수 개의 자유 층 구조들은 제1 및 제2 자유 층 구조들을 구비하며;

[0036] 짝수 개의 스페이서 층들을 구비하고, 상기 짝수 개의 스페이서 층들은 제1 및 제2 스페이서 층들을 구비하며;

[0037] 짝수 개의 핀층 구조들을 구비하고, 상기 짝수 개의 핀 층 구조들은 제1 및 제2 핀 층 구조들을 구비하며, 상기 짝수 개의 자유 층 구조들, 상기 짝수 개의 스페이서 층들 및 상기 짝수 개의 핀 층 구조들은 층들의 스택(stack) 내에 배치되고, 제1 스페이서 층들은 제1 두께를 갖는 제1 물질로 구성되며, 상기 제1 물질 및 상기 제1 두께는 상기 제1 핀 층 구조들 및 상기 제1 자유 층 구조 사이에 반강자성 결합 또는 강자성 결합의 제1의 선택된 것을 야기하도록 선택되고, 상기 제2 스페이서 층은 제2 두께를 갖는 제2 물질로 구성되며, 상기 제2 물질 및 상기 제2 두께는 상기 제2 핀 층 구조들 및 상기 제2 자유 층 구조들 사이의 반강자성 결합 또는 강자성 결합의 제2의 선택된 것을 야기하도록 선택되고, 상기 방법은,

[0038] 상기 자기저항 요소를 어닐링(annealing)하는 단계를 더 포함한다.

[0039] 일부 실시예들에 있어서, 상기 방법은 임의의 조합으로 다음 측면들의 하나 또는 그 이상을 포함할 수 있다.

[0040] 상기 방법의 일부 실시예들에 있어서, 상기 제1 및 제2 스페이서 층들 Ru로 구성된다.

[0041] 상기 방법의 일부 실시예들에 있어서, 상기 제1의 선택된 두께는 약 1.0㎚ 내지 약 1.7㎚ 또는 약 2.3㎚ 내지 약 3.0㎚의 범위 이내이고, 상기 제2의 선택된 두께는 약 1.7㎚ 내지 약 2.3㎚ 또는 약 3.0㎚ 내지 약 3.7㎚의 범위 이내이다.

[0042] 상기 방법의 일부 실시예들에 있어서, 상기 제2의 선택된 두께는 약 1.0㎚ 내지 약 1.7㎚ 또는 약 2.3㎚ 내지 약 3.0㎚의 범위 이내이고, 상기 제1의 선택된 두께는 약 1.7㎚ 내지 약 2.3㎚ 또는 약 3.0㎚ 내지 약 3.7㎚의 범위 이내이다.

[0043] 상기 방법의 일부 실시예들에 있어서, 상기 제1 및 제2 핀 층 구조들은 각기 하나의 각각의 핀 층으로 구성된다.

[0044] 상기 방법의 일부 실시예들에 있어서, 상기 제1 및 제2 핀 층 구조들은 각기 각각의 합성 반강자성(SAF) 구조를 포함한다.

[0045] 상기 방법의 일부 실시예들에 있어서, 상기 제1 및 제2 핀 층 구조들은 각기 하나의 각각의 핀 층으로 구성된다.

[0046] 상기 방법의 일부 실시예들에 있어서, 상기 제1 및 제2 핀 층 구조들은 각기 각각의 합성 반강자성(SAF) 구조를 포함한다.

[0047] 상기 방법의 일부 실시예들에 있어서, 상기 증착된 자기저항 요소는,

[0048] 적어도 제1, 제2 및 제3 피닝 층들을 구비하는 홀수 개의 피닝 층들을 더 포함하고, 상기 제1 및 제2 피닝 층들은 상기 제1 및 제2 핀 층 구조들에 각기 자기적으로 연결되며,

[0049] 상기 짝수 개의 핀 층 구조들은 제3 및 제4 핀 층 구조들을 더 구비하고, 상기 피닝 층은 상기 제3 및 제4 핀 층 구조들 모두에 자기적으로 결합되는 공통 피닝 층이다.

[0050] 상기 방법의 일부 실시예들에 있어서, 상기 제1 및 제2 피닝 층들은 PtMn으로 구성된다.

[0051] 상기 방법의 일부 실시예들에 있어서, 상기 제3 피닝 층은 PtMn으로 구성된다.

[0052] 상기 방법의 일부 실시예들에 있어서, 상기 어닐링하는 단계는,

[0053] 상기 제1 및 제2 피닝 층들의 자기 방향들이 서로 평행하게 어닐링하는 단계; 및

[0054] 상기 제1 및 제2 피닝 층들의 어닐링된 자기 방향들에 대해 구십 도가 되게 상기 제3 피닝 층의 자기 방향을 어닐링하는 단계를 포함한다.

[0055] 일부 실시예들에 있어서, 상기 방법은 상기 자기저항 요소를 요크 형상으로 패터닝하는 단계를 더 포함한다.

[0056] 상기 방법의 일부 실시예들에 있어서, 상기 요크 형상의 측부 암들의 길이(L)와 길이(d)는 각기 상기 요크 형상의 폭(w)의 적어도 세 배이고, 상기 요크 형상의 폭(w)은 약 일㎛ 내지 약 이십㎛이며, 상기 길이(L)은 상기 요크 형상의 가장 긴 치수이다.

[0057] 본 발명의 측면을 이해하기 위해 유용한 다른 예에 따르면, 자기저항 요소는,

[0058] 기판;

[0059] 상기 기판 상부에 배치되는 제1 핀 층 구조;

[0060] 상기 제1 핀 층 구조 상부에 배치되는 제1 스페이서 층;

[0061] 상기 제1 스페이서 층 상부에 배치되는 제1 자유 층 구조;

[0062] 상기 제1 자유 층 구조 상부에 배치되는 반강자성 층;

[0063] 상기 반강자성 층 상부에 배치되는 제2 자유 층;

[0064] 상기 제2 자유 층 구조 상부에 배치되는 제2 스페이서 층; 및

[0065] 상기 제2 스페이서 층 상부에 배치되는 제2 핀 층 구조를 포함할 수 있으며,

[0066] 상기 제1 스페이서 층은 상기 제1 핀 층 및 상기 제1 자유 층 사이의 반강자성 결합 또는 강자성 결합의 제1의 선택된 것을 야기하는 제1의 선택된 두께를 갖는 제1 선택된 물질로 구성되고, 상기 제2 스페이서 층은 상기 제2 핀 층 및 상기 제2 자유 층 사이에 상기 반강자성 결합 또는 상기 강자성 결합의 제2의 선택된 것을 야기하는 제2의 다른 선택된 두께를 갖는 상기 제1 선택된 물질로 구성된다.

[0067] 일부 실시예들에 있어서, 상기 자기저항 요소는 임의의 조합으로 다음 측면들의 하나 또는 그 이상을 포함할 수 있다.

[0068] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 제1 및 제2 스페이서 층들은 Ru로 구성된다.

[0069] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 제1의 선택된 두께는 약 1.0㎚ 내지 약 1.7㎚ 또는 약 2.3㎚ 내지 약 3.0㎚의 범위 이내이고, 상기 제2의 선택된 두께는 약 1.7㎚ 내지 약 2.3㎚ 또는 약 3.0㎚ 내지 약 3.7㎚의 범위 이내이다.

[0070] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 제2의 선택된 두께는 약 1.0㎚ 내지 약 1.7㎚ 또는 약 2.3㎚ 내지 약 3.0㎚의 범위 이내이고, 상기 제1의 선택된 두께는 약 1.7㎚ 내지 약 2.3㎚ 또는 약 3.0㎚ 내지 약 3.7㎚의 범위 이내이다.

[0071] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 제1 및 제2 핀 층 구조들은 각기 하나의 각각의 핀 층으로

구성된다.

[0072] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 제1 및 제2 핀 층 구조들은 각기 각각의 합성 반강자성(SAF) 구조를 포함한다.

[0073] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 제1 및 제2 핀 층 구조들은 하나의 각각의 핀 층으로 구성된다.

[0074] 상기 자기저항 요소의 일부 실시예들에 있어서, 상기 제1 및 제2 핀 층 구조들은 각기 각각의 합성 반강자성(SAF) 구조를 포함한다.

도면의 간단한 설명

[0075] 전술한 본 발명의 특징들뿐만 아니라 본 발명 자체도 다음의 도면들의 상세한 설명으로부터 보다 자세하게 이해될 수 있을 것이며, 첨부된 도면들에 있어서,

도 1은 거대 자기저항(GMR) 요소의 이상적인 및 실제 전달 특성을 나타내는 그래프이고,

도 2는 단일 핀 배치를 갖는 종래 기술의 GMR 요소의 층들을 나타내는 블록도이며,

도 3은 이중 핀 배치를 갖는 종래 기술의 GMR 요소의 층들을 나타내는 블록도이고,

도 4는 특정한 이중 핀 배치를 갖는 자기저항 요소의 예의 층들을 나타내는 블록도이며,

도 5는 일부 실시예들에서 도 4, 도 10 또는 도 11의 자기저항 요소의 형상으로 설명될 수 있는 요크 형상을 갖는 자기장 센싱 요소의 상면도이고,

도 6은 회전 속도 측정을 위해 자성 타겟 상부에 배치되는 자기저항 요소 자기장 센서의 블록도이며,

도 7은 도 4, 도 5, 도 10 및 도 11의 이중 핀 GMR 요소를 형성하는 데 사용될 수 있는 프로세스 단계들의 예를 나타내는 흐름도이고,

도 8 및 도 9는 도 4, 도 5, 도 10 및 도 11의 이중 핀 GMR 요소를 형성하는 데 사용될 수 있는 선택적인 프로세스 단계들의 예를 나타내는 흐름도들이며,

도 10은 도 4의 배치와 대체로 반전된 적층을 갖는 특정한 이중 핀 배치를 구비하는 자기저항 요소의 층들의 다른 예를 나타내는 블록도이고,

도 11은 특정한 이중 핀 배치를 갖는 자기저항 요소의 또 다른 예의 층들을 나타내는 블록도이며,

도 12는 도 11의 배치와 대체로 반전된 적층을 갖는 특정한 이중 핀 배치를 구비하는 자기저항 요소의 층들의 다른 예를 나타내는 블록도이고,

도 13은 가로지르는 방향으로 자기장들을 취하는 도 4의 자기저항 요소의 대표적인 전달 곡선을 나타내는 그래프이며,

도 14는 길이 방향의 방향으로 자기장들을 취하는 도 4의 자기저항 요소의 대표적인 전달 곡선을 나타내는 그래프이고,

도 15는 대체로 반전된 순서의 적층, 도 13에 대해 대향하는 방향으로의 바이어스 및 가로지르는 방향으로 취해진 자기장들을 가지는 도 10의 자기저항 요소의 대표적인 전달 곡선을 나타내는 그래프이며,

도 16은 대체로 반전된 순서의 적층, 도 14에 대해 대향하는 방향으로의 바이어스 및 길이 방향의 방향으로 취해진 자기장들을 가지는 도 10의 자기저항 요소의 대표적인 전달 곡선을 나타내는 그래프이고,

도 17은 두 개(또는 이중) 스핀 밸브 스택을 갖는 자기저항 요소의 예의 층들을 나타내는 블록도이며,

도 18은 가로지르는 방향으로 취해진 자기장들을 가지는 도 17의 자기저항 요소의 대표적인 전달 곡선을 나타내는 그래프이고,

도 19는 길이 방향의 방향으로 취해진 자기장들을 가지는 도 17의 자기저항 요소의 대표적인 전달 곡선을 나타내는 그래프이며,

도 20은 다른 이중 스핀 밸브 스택을 갖는 자기저항 요소의 다른 예의 층들을 나타내는 블록도이고,

도 21은 이중 스핀 밸브 배치를 갖는 종래 기술의 자기저항 요소의 층들을 나타내는 블록도이다.

발명을 실시하기 위한 구체적인 내용

[0076] 본 발명을 설명하기 전에, 때때로 특정한 형상들(예를 들면, 요크(yoke) 형상)을 가지는 GMR 또는 TMR 요소들을 참조하는 점에 유의하여야 한다. 그렇지만, 해당 기술 분야에서 통상의 식을 가진 자는 여기에 설명되는 기술들이 다양한 크기들과 형상들에 적용될 수 있는 점을 이해할 것이다.

[0077] 여기에 사용되는 바에 있어서, "이방성(anisotropy)" 또는 "이방성의(anisotropic)"라는 용어는 강자성(ferromagnetic) 또는 페리자성(ferrimagnetic) 층의 자화가 추가적인 외부 자기장를 겪지 않을 때에 배향되는 경향이 있는 특정한 축이나 방향을 언급한다. 축 이방성은 결정 효과에 의하거나, 형상 이방성에 의해 생성될 수 있으며, 이들은 모두 자기장들의 두 균등한 방향들을 가능하게 한다. 방향성 이방성은 또한, 예를 들면, 반강자성(antiferromagnetic) 층에 의해 인접하는 층 내에 생성될 수 있으며, 이는 상기 인접하는 층 내의 특정한 축을 따라 단일의 자기장 방향만을 가능하게 한다.

[0078] 전술한 관점에서, 자성층 내에 이방성의 도입이 상기 자성층의 자화가 외부 자기장의 부존재에서 상기 이방성을 따라 배열되게 하는 결과를 가져오는 점이 이해될 것이다. GMR 또는 TMR 요소의 경우, 방향 이방성은, 예를 들면, 외부 자기장에 반응하여 자성층 내의 자기장의 일정한 회전을 얻는 능력을 제공하며, 이는 대응되는 요소의 히스테리시스(hysteresis) 거동을 억제하는 성질을 가진다.

[0079] 여기에 사용되는 바에 있어서, "자기장 센싱 요소(magnetic field sensing element)"라는 용어는 자기장을 감지할 수 있는 다양한 전자 요소들을 기술하는 데 사용된다. 자기저항 요소(magnetoresistance element)는 단지 자기장 센싱 요소들의 하나의 유형이다.

[0080] 여기에 사용되는 바에 있어서, "자기장 센서(magnetic field sensor)"라는 용어는 일반적으로 다른 회로들과 결합하여 자기장 센싱 요소를 이용하는 회로를 기술하는 데 사용된다. 자기장 센서들은, 이에 한정되는 것은 아니지만, 자기장의 방향의 각도를 감지하는 각도 센서, 전류를 운반하는 도체에 의해 운반되는 전류에 의해 발생되는 자기장을 감지하는 전류 센서, 강자성 물체의 근접을 감지하는 자기 스위치, 통과하는 강자성 물품들, 예를 들면 링 자석의 자기 도메인들을 감지하는 회전 검출기, 그리고 자기장의 자기장 밀도를 감지하는 자기장 센서를 포함하는 다양한 응용들에 사용된다.

[0081] 여기에 설명되는 구조들과 방법들은 GMR 및 TMR 자기저항 요소들 모두에 적용된다. 그러나, 동일하거나 유사한 구조들과 방법들이 현재 알려져 있거나 후에 발견될 수 있는 다른 스핀 전자 자기저항 요소들에 적용될 수 있는 점이 이해되어야 한다. 이는 특히 산화물계 스핀 전자 구조들을 포함한다.

[0082] 도 1을 참조하면, 그래프(100)는 밀리테슬라(milliTesla: mT)로 자기장의 단위들로 크기를 나타낸 수평 축 및 임의의 단위들로 저항의 단위로 크기를 나타낸 수직 축을 가진다.

[0083] 곡선(102)은 이상적인 GMR 요소의 전달 함수(transfer function) 즉, 저항 대 자기장 상기 GMR 요소가 겪는 자기장을 나타낸다. 상기 전달 함수(102)는 상부 포화점(102b) 및 하부 포화점(102c) 사이에 선형 영역(102a)을 가진다. 영역들(102d, 102e)은 포화되어 있다. 상기 선형 영역(102a)이 이상적인 선현 영역인 점이 이해되어야 한다. 또한, 이상적인 GMR 요소는 그 자기 이력과 독립적인 정해진 자기장에 대해 동일한 값의 저항을 나타낸다.

[0084] 스텝(step)들, 예를 들면, 스텝(104)는 상기 GMR 요소의 실제 전달 함수를 나타낸다. 상기 포화점들(102b, 102c)을 지나서, 상기 스텝들(104)에 의해 나타나는 실제 전달 함수는 상기 포화 영역들(102d, 102e)과 합쳐진다.

[0085] 상기 스텝들(104)은 바람직하지 않다. 상기 스텝들(104)은 GMR 요소 내의 이른바 자유 층(free layer) 내부의 자기 도메인들의 자기적 거동으로부터 유래된다. 상기 자유 층의 거동은 도 2와 함께 보다 상세하게 설명된다.

[0086] 상기 스텝들(104)이 동등한 간격 및 동등한 스텝 높이들로 규칙적인 스텝들인 것으로 도시되지만, 상기 스텝들(104)은 또한 동등하지 않은 간격 및 동등하지 않은 스텝 높이들(즉, 진폭들)로 불규칙적이 될 수 있다. 상기 스텝들은 통상적으로 국부 이력 및 상기 자유 층의 재생 가능한 국부 회전에 대응된다.

[0087] 도 2를 이제 참조하면, 종래 기술의 GMR 요소(200)는 기판 상부에 배치되는 복수의 층들을 포함한다. 상기 기판의 상부 표면은 도 2의 저면의 가장 아래인 것으로 도시된다.

[0088] 도 2의 좌측에서, 각 층은 기능적인 명칭으로 확인된다. 도 2의 우측에는 상기 기능 층들을 형성할 수 있는 서브-층(sub-layer)들의 자기적인 특성들이 도시된다. 대체로, 자성 물질들은 다양한 자기적인 특성들을 가질 수 있으며, 이에 한정되는 것은 아니지만, 강자성, 반강자성 및 비자성을 포함하는 다양한 항목들로 분류될 수 있다. 다양한 유형들의 자성 물질들의 설명은 여기서는 상세하게 기재되지 않는다. 그러나, 여기서는 강자성 물질이 상기 강자성 물질 내의 원자들의 자기 모멘트들이 평균적으로 모두 평행하고 동일한 방향으로 배열되는 경향이 있어, 상기 강자성 물질의 영(zero)이 아닌 순 자기 자화를 가져오는 것들의 하나로 말하면 충분하다.

[0089] 구리, 은 및 금과 같은 대부분의 물질들은 순 자화를 나타내지 않는 반자성(diamagnetic) 물질들이다. 이들 물질들은 인가되는 (외부)자기장에 대향하고 비례하는 극히 약한 자화를 나타내는 경향이 있다. 반자성 물질들은 비자성 물질들로도 호칭된다.

[0090] 반강자성 물질은 상기 반강자성 물질 내의 자기 모멘트들이 평균적으로 평행하지만 대향하는 방향들로 배열되는 경향이 있어, 영의 순 자화를 가져오는 것이다.

[0091] 도시한 바와 같이, 상기 종래 기술의 GMR 요소(200)는 상기 기판 상부에 배치되는 시드 층(seed layer)(202), 상기 시드 층(202) 상부에 배치되는 반강자성 피닝층(pinning layer)(204), 그리고 상기 반강자성 피닝 층(204) 상부에 배치되는 핀 층(pinned layer)(206)을 포함할 수 있다. 상기 핀 층(206)은 제1 강자성 핀 층(206a), 제2 강자성 핀 층(206c) 및 이들 사이에 배치되는 스페이서 층(spacer layer)(206b)으로 구성될 수 있다.

[0092] 상기 종래의 GMR 요소(200)는 또한 상기 제2 강자성 핀 층(206c) 상부에 배치되는 스페이서 층(208) 및 상기 스페이서 층(208) 상부에 배치되는 자유 층(210)을 포함할 수 있다. 상기 스페이서 층(206b)은 비자성의 금속성 층이다. 상기 스페이서 층(208)은 또한 GMR에 대해서 금속성이 될 수 있거나, TMR에 대해서 절연성이 될 수 있는 비자성 층이다. 상기 자유 층(210)은 제1 강자성 자유 층(210a) 및 제2 강자성 자유 층(210b)으로 이루어질 수 있다.

[0093] 캡 층(cap layer)(212)은 상기 GMR 요소(200)를 보호하기 위해 상기 자유 층(210) 상에 배치될 수 있다.

[0094] 상기 종래 기술의 GMR 요소(200)의 층들의 두께들의 예들은 나노미터로 도시되어 있다. 상기 종래 기술의 GMR 요소의 층들의 물질들의 예들은 원소 기호들로 도시되어 있다.

[0095] 일부 층들 내에서, 화살표들은 상기 GMR 요소(200)가 외부 자기장을 겪지 않을 때에 상기 층들의 자기장들이나 자기장의 방향들을 나타내는 것으로 도시된다. 도면 밖으로 나오는 화살표들은 원들 내의 점들로 표시되고, 도면 내로 들어가는 화살표들은 원들 내의 십자가들로 표시된다.

[0096] 바닥으로부터 상향으로 상기 층들을 취할 경우, 상기 시드 층(202)은 앞서의 층들의 결정 성질들에 영향을 미치는 상기 기판 상의 규칙적인 결정 구조를 제공하는 데 사용된다.

[0097] 상기 반강자성 피닝 층(204)에 대하여, 상기 반강자성 피닝 층(204) 내의 서브-층들(즉, 층 부분들)은 우측 및 좌측 화살표들로 나타낸 다른 방향들을 교대로 향하는 자기장들을 가지는 경향이 있어, 영의 순 자기장을 가지는 상기 반강자성 피닝 층의 결과로 된다. 상기 반강자성 피닝 층(204)의 상단 표면은 여기서는 좌측으로 도시되는 하나의 방향으로 향하는 자기 모멘트를 가지는 경향이 있다.

[0098] 상기 핀 층(206)에 대하여, 상기 제1 강자성 핀 층(206a)은 상기 반강자성 피닝 층(204)의 상단 표면에 결합되는 경향이 있으며, 이에 따라 상기 제1 강자성 핀 층(206a) 내의 자기장은 여기서는 좌측으로 도시되는 상기 반강자성 피닝 층(204)의 상단 표면에서의 자기 모멘트들에 평행하게 배열될 수 있다.

[0099] 상기 제1 및 제2 강자성 핀 층들(206a, 206c) 사이의 상기 스페이서 층(206b)의 존재로 인해, 상기 제2 강자성 핀 층(206c)은 반강자성으로 상기 제1 강자성 핀 층(206a)과 결합하는 경향이 있으며, 이에 따라 여기서는 우측을 향하는 것으로 도시된 다음 하나의 방향으로 향하는 자기장들을 가진다. 상기 세 개의 층들(206a, 206b, 206c)의 결합은 합성 반강자성 구조 또는 층으로 언급될 수 있다.

[0100] 상기 제1 및 제2 자유 층들(210a, 210b)은 외부 자기장의 부존재에서 도면 외측을 향하는 각각의 자기장들을 가진다. 이와 같이 향하는 방향은 도면의 외측을 향하는 방향을 따라 특정한 이방성을 생성함에 의해 구현될 수 있다. 상기 이방성은 상기 GMR 요소의 형상에 의해 생성될 수 있다. 예를 들면, 상기 이방성은 상기 GMR 요소(200)(평면도)가 요크(yoke) 형상을 가지도록 패터닝하거나, 결정성 또는 자기 이방성을 가지게 하여 생성될 수 있다. 요크 형상은 도 5와 함께 다음에 보다 상세하게 설명된다. 생성된 상기 요크 형상에 의해, 상기 자유 층(210)은 우선 축(상기 요크 축)을 가진다. 상기 요크 축이 상기 기준 자화에 직교할 경우, 교차된 이방성이 구

현될 수 있고, 상기 자유 층 이방성의 차원의 자기장 확장에 대한 선형 반응을 얻게 할 수 있다.

[0101] 동작 시에, 상기 종래의 GMR 요소(200)가 화살표(214)의 방향을 향하는 외부 자기장에 노출될 때, 상기 강자성 자유 층들(210a, 210b) 내의 자기장들은 상기 제2 강자성 핀 층(206c) 내의 자기장이 향하는 방향으로 보다 정렬되게(또는 완전히 정렬되게, 즉 우측을 향하게) 되도록 우측으로 회전하는 경향이 있다. 그러나, 상기 핀 층(206)내의 자기장들은 상기 반강자성 피닝 층에 의해 고정되고, 회전하지 않는다. 상기 강자성 자유 층들(210a, 210b) 내의 자기장들의 회전의 양은 상기 외부 자기장의 크기에 따라 결정된다. 상기 제2 강자성 핀 층(206c) 내의 자기장의 방향에 대한 상기 강자성 자유 층들(210a, 210b) 내의 자기장들의 증가된 배열은 상기 GMR 요소(200)의 저항을 낮추는 경향이 있다. 특히, 저항은 상기 제1 자유 층(210a), 상기 제2 (Cu)스페이서 층(208) 및 상기 제2 강자성(예를 들면, CoFe) 핀 층(206c) 내에서 주로 변화되는 경향이 있다.

[0102] 반대로, 상기 GMR 요소가 상기 화살표(214)의 방향에 대향되는 방향을 향하는 외부 자기장에 노출될 때, 상기 자유 층(210)내의 자기장들은 상기 제2 강자성 핀 층(206c) 내의 자기장이 향하는 방향에 대해 보다 반대로 정렬되게(또는 완전히 반대로 정렬되게, 즉 우측을 향하게) 되도록 우측으로 회전하는 경향이 있다. 회전의 양은 상기 외부 자기장의 크기에 따라 결정된다. 상기 제2 강자성 핀 층(206c) 내의 자기장의 방향에 대한 상기 강자성 자유 층들(210a, 210b) 내의 자기장들의 증가된 반대의 정렬은 상기 GMR 요소(200)의 저항을 높게 만드는 경향이 있다.

[0103] 전술한 관점에서, 도 1을 간략하게 참조하면, 외부 자기장의 부존재에서, 상기 GMR 요소(200)의 저항이 상기 선형 영역(102a)의 중심에 잇고, 상기 저항이 상기 외부 자기장(214)의 방향에 따라 전달 특성 곡선(102) 상의 우측이나 좌측으로(즉, 보다 낮거나 보다 높게) 이동할 수 있는 점이 이해될 것이다. 층들의 완전한 정렬이나 완전한 반대의 정렬이 구현될 때, 상기 GMR 요소(200)는 상기 하부 포화 영역(102e) 또는 상기 상부 포화 영역(102d)에 각기 있게 될 것이다.

[0104] 대체로, 상기 강자성 자유 층들(210a, 210b)은, 이에 한정되는 것은 아니지만, 제1 방향으로 향하는 자기장들을 갖는 제1의 복수의 자기 도메인들 및 하나 또는 그 이상의 다른 방향들로 향하는 자기장들을 갖는 제2의 복수의 자기 도메인들을 포함하는 복수의 자기 도메인들을 자연적으로 가지는 경향이 있다. 상기 강자성 자유 층들(210a, 210b) 내의 제1 복수의 자기 도메인들은 상기 GMR 요소(200)가 외부 자기장에 노출되지 않을 때에 도면 밖으로 나오는 것을 도시된 상기 자유 층(210)의 순(net) 자기장과 정렬되는 방향을 향하지만, 상기 GMR 요소(200)가 자기장에 노출될 때에는 회전할 수 있는 자기장을 가진다. 상술한 바와 같이, 상기 제1 복수의 자기 도메인들의 자기장이 향하는 방향이 상기 외부 자기장에 반응하여 회전한다. 상기 제2 복수의 자기 도메인들은 하나 또는 그 이상의 다른 방향들을 향하는 자기장이 향하는 방향들을 가지는 경향이 있다.

[0105] 간략하게 언급하면, 도 1의 스텝들(104)에 대해, 각 스텝은 상기 제1 복수의 자기 도메인들 내에 있지 않는(예를 들면, 상기 제2 복수의 자기 도메인들 내에 있는) 상기 자기 도메인들의 하나 또는 그 이상이, 즉 상기 강자성 자유 층들(210a, 210b) 내의 순 자기장의 방향으로 향하는 자기장들을 갖는 상기 자기 도메인들의 하나 또는 그 이상이 상기 강자성 자유 층들(210a, 210b) 내의 자기장의 순 자기장이 향하는 방향과 정렬되게 되는 방향으로 갑자기 스냅(snap)(즉, 점프)될 때에 발생되며, 어느 경우에나 상기 강자성 자유 층들(210a, 210b) 내의 순 자기장은 외부 자기장에 반응하여 향할 수 있다(즉, 회전될 수 있다). 그러나, 상기 강자성 자유 층들(210a, 210b) 내의 순 자기장의 방향으로 향하지 않는 자기장들을 갖는 상기 자기 도메인들의 하나 또는 그 이상이 상기 강자성 자유 층들(210a, 210b) 내의 자기장의 순 자기장이 향하는 방향과 정렬되게 하는 방향으로 보다 느리게 전이될 수 있는 경우도 가능하며, 이 경우에 도 1의 스텝들의 하나 또는 그 이상이 도시된 것보다 덜 급격하게 될 수 있지만, 여전히 바람직하지 않다. 이에 따라, 상기 자유 층(210) 내의 순 자기장의 방향 이외의 방향들로 향하는 상기 자유 층(210) 내의 많은 자기 도메인들을 감소시키는(즉, 상기 제2 복수의 자기 도메인들 내의 자기 도메인들의 양을 감소시키는) 것이 바람직할 수 있다. 이러한 감소는 보다 적은 스텝들(104), 보다 작은 스텝들(104), 또는 스텝들(104)이 없게 되는 결과를 가져올 수 있다.

[0106] 상기 자유 층 내의 순 자기장의 방향 이외의 방향들을 향하는 상기 자유 층(210) 내의 자기 도메인들의 숫자를 감소시키기 위해, 즉 도면 밖으로와 다른 방향들로 향하는 자기 도메인들의 숫자를 감소시키기 위하여 외부 바이어싱 자석(biasing magnet)이 사용될 수 있다. 선택적인 예로서, 복수의 층들이 이른바 "이중 핀(double pinned)" 배치로써 스택(stack) 간 자석 바이어스를 구현하기 위해 상기 기본적인 GMR 요소(200)에 추가될 수 있다.

[0107] 도 3을 이제 참조하면, 종래 기술의 이중 핀 GMR 요소(300)는 비자성 시드 층(302), 상기 시드 층(302) 상부에 배치되는 반강자성 피닝 층(304), 상기 피닝 층(304) 상부에 배치되는 핀 층(306), 상기 핀 층(306) 상부에 배

치되는 스페이서 층(308), 그리고 상기 스페이서 층 상부에 배치되는 자유 층(310)을 포함할 수 있다. 일부 배치들에서, 상기 자유 층(310)은 두 강자성 자유 층들(310a, 310b)로 구성될 수 있다. 일부 배치들에 있어서, 상기 스페이서 층(308)은 비자성 층이다.

[0108] 상기 이중 핀 GMR 요소(300)는 상기 자유 층(310) 상부에 배치되는 스페이서 층(312), 상기 스페이서 층(312) 상부에 배치되는 제2 핀 층(314), 상기 제2 핀 층(314) 상부에 배치되는 제2 피닝 층(316), 그리고 상기 제2 피닝 층(316) 상부에 배치되는 비자성 캡 층(318)을 더 포함할 수 있다. 일부 배치들에서, 상기 스페이서 층(312)은 비자성 층이다.

[0109] 상기 GMR 요소(300)의 층들의 두께들의 예들은 나노미터로 도시된다. 상기 GMR 요소(300)의 층들의 물질들의 예들은 원소 기호들로 나타낸다.

[0110] 상기 종래 기술의 이중 핀 GMR 요소(300)는 상기 제2 핀 층(314)에 의해 생성되는 정지 자기장을 구현한다. 상기 제2 핀 층(314)은 제2 반강자성 피닝 층(316)의 하단 표면에 강자성적으로 연결되며, 이에 따라 상기 제2 핀 층(314) 내의 자기장은 여기서는 도면 내로 향하게 도시된 상기 반강자성 피닝 층(316)의의 하단 표면에서의 자기 모멘트들과 동일한 방향으로 향한다.

[0111] 상기 제2 반강자성 피닝 층(316)에 대해 사용되는 물질은 상기 제1 반강자성 피닝 층(304)에 대해 사용되는 것과 다르다. 이러한 방식으로, 상기 두 층들(304, 316)의 자화는 상기 두 물질들의 상이한 봉쇄 온도(blocking temperature)들(IrMn에 대해 230℃ 아래 및 PtMn에 대해 250℃ 훨씬 위)을 이용하여 독립적으로 조작될 수 있다.

[0112] 상기 제2 핀 층(314)은 여기서는 도면 내로 향하게 도시된 상기 제1 핀 층(306)의 자기장에 직교하게 배향되는 자기장을 가진다. 특히, 상기 제2 핀 층(314)에 의해 생성되고, 상기 자유 층(310)이 겪는 자기장의 지향 방향은 상기 자유 층(310) 내의 순 자기장의 방향 이외의 방향들로 향하는 상기 자유 층(310) 내의 자기 도메인들의 숫자의 감소, 예를 들면, 도면 밖으로와 다른 방향들을 향하는 자기 도메인들의 숫자의 감소를 가져온다.

[0113] 상기 스페이서 층(312)의 두께는 상기 제2 핀 층(314) 및 상기 자유 층(310) 사이에 원하는 자기 결합(magnetic coupling) 강도를 제공하도록 선택된다. 일부 실시예들에 있어서, 상기 스페이서 층(312)의 탄탈륨(Ta)의 두께는 단지 몇 옹스트롬(Angstrom)이며, 상기 결합은 또한 상기 스페이서 층(312) 핀 홀(pinhole)을 통해 일어난다. 단지 몇 옹스트롬의 증착의 두께는 제어하기 어려우며, 핀 홀 밀도 또한 컨트롤하기 어려운 점이 이해될 것이다. 이에 따라, 상기 제2 핀 층(314) 및 상기 자유 층(310) 사이의 자기 결합의 양은 컨트롤하기 어렵다.

[0114] GMR 요소에 대하여, 상기 스페이서(308)는 금속성 비자성 층(통상적으로 구리)이다. TMR 요소에 대하여, 상기 스페이서(308)는 절연성 비자성 층(예를 들면, Al_2O_3 또는 MgO)이다. 그렇지 않으면, 상기 GMR 요소(300)는 비교되는 TMR 요소와 동일하거나 유사한 층들을 가질 수 있다. 따라서, TMR 요소를 분명하게 도시하지는 않는다.

[0115] 도 4를 이제 참조하면, 이중 핀 GMR 요소(400)의 예는 기판 상부에 배치되는 복수의 층들을 포함한다. 상기 기판의 상부 표면은 도 4의 하단에 굵은 선으로 도시된다.

[0116] 도 4의 좌측에서, 각 층이 기능적인 명칭으로 식별된다. 도 4의 우측에 상기 기능적인 층들을 형성할 수 있는 서브-층들의 자기적인 특성들이 도시된다.

[0117] 상기 GMR 요소(400)의 층들의 두께들의 예들은 나노미터로 나타낸다. 상기 GMR 요소(400)의 층들의 물질들의 예들은 원소 기호들로 도시한다.

[0118] 대체로, 자성 물질들은 다양한 자기적인 특성들을 가질 수 있으며, 이에 한정되는 것은 아니지만, 강자성, 반강자성 및 비자성을 포함하는 다양한 항목들로 분류될 수 있다. 이들 유형들의 자성 물질들의 간단한 설명은 앞에서 논의되었다.

[0119] 도시한 바와 같이, 상기 예시적인 GMR 요소(400)는 도 3의 종래 기술의 GMR 요소에 대해 앞서 설명한 동일한 층들의 일부를 포함할 수 있다. 도 3의 종래 기술의 GMR 요소와 같이, 상기 예시적인 GMR 요소(400)는 상기 기판 상부에 배치되는 시드 층(402), 상기 시드 층(402) 상부에 배치되는 반강자성 피닝 층(404), 그리고 상기 반강자성 피닝 층(404) 상부에 배치되는 핀 층(406)을 포함할 수 있다. 그러나, 일부 실시예들에서, 상기 핀 층(406)은 제1 강자성 핀 층(406a), 제2 강자성 핀 층(406c) 및 이들 사이에 배치되는 스페이서 층(406b)으로 구성될 수 있다. 일부 실시예들에 있어서, 상기 스페이서 층(406b)은 비자성 물질로 구성된다.

[0120] 일부 다른 실시예들에 있어서, 상기 핀 층(406)은 대신에 도 3의 핀 층(306)과 동일하거나 유사한 하나의 핀 층으로 구성될 수 있다.

[0121] 상기 제1 및 제2 강자성 핀 층들(406a, 406c) 사이의 상기 스페이서(406b)의 존재로 인해, 상기 제2 강자성 핀 층(406c)은 상기 제1 강자성 핀 층(406a)과 반강자성으로 결합하는 경향이 있으며, 이에 따라 여기서는 우측을 향하는 것으로 도시된 상기 다른 방향을 향하는 자기장을 가진다. 상술한 바와 같이, 상기 세 층들(406a, 406b, 406c)의 결합은 합성 반강자성 구조 또는 층으로 언급될 수 있다.

[0122] 상기 예시적인 GMR 요소(400)는 또한 상기 제2 강자성 핀 층(406c) 상부에 배치되는 스페이서 층(408) 및 상기 스페이서 층(408) 상부에 배치되는 자유 층(410)을 포함할 수 있다. 일부 실시예들에 있어서, 상기 자유 층(410)은 제2 강자성 자유 층(410b) 아래에 배치되는 제1 강자성 자유 층(410a)으로 구성될 수 있다. 일부 실시예들에 있어서, 상기 스페이서 층(408)은 비자성 물질(예를 들면, GMR에 대해 도전성 구리(Cu) 또는 TMR에 대해 절연성 물질)로 구성된다.

[0123] 도 3의 종래 기술의 GMR 요소(300)와 마찬가지로, 도 4의 GMR 요소(400)는 상기 제2 강자성 자유 층(410b) 상에 배치되는 스페이서 층(412) 및 상기 스페이서 층(412) 상부에 배치되는 제2 핀 층(414)을 더 포함할 수 있다. 일부 실시예들에 있어서, 상기 제2 핀 층(414)은 강자성 물질로 구성될 수 있다. 일부 실시예들에 있어서, 상기 스페이서 층(412)은 비자성 물질(예를 들면, Ru)로 구성된다.

[0124] 도 4의 GMR 요소(400)는 상기 제2 핀 층(414) 상에 배치되는 제2 반강자성 피닝 층(416)을 더 포함할 수 있다.

[0125] 캡 층(418)은 상기 GMR 요소(400)를 보호하기 위해 상기 GMR 요소(400)의 상단에 배치될 수 있다.

[0126] 일부 층들 내에서, 화살표들은 상기 층들의 자기장들의 방향들은 상기 GMR 요소(400)가 외부 자기장을 겪지 않을 때에 상기 층들의 자기장들의 방향들을 나타내는 것으로 도시된다. 도면 밖으로 나오는 화살표들은 원들 내의 점들로 나타내고, 도면 내로 들어가는 화살표들은 원들 내의 십자가들로 나타낸다.

[0127] 일부 실시예들에 있어서, 상기 시드 층(402)은 Ru 또는 Ta로 구성되고, 상기 제1 반강자성 피닝 층(404)은 PtMn으로 구성된다. 일부 실시예들에 있어서, 상기 제1 핀 층(406)은 CoFe로 구성되는 상기 제1 강자성 핀 층(406a), Ru로 구성되는 상기 스페이서 층(406b), 그리고 CoFe로 구성되는 상기 제2 강자성 핀 층(406c)으로 이루어진다. 일부 실시예들에 있어서, 상기 스페이서 층(408)은 Cu(또는 선택적으로는 Au 또는 Ag)로 구성된다. 일부 실시예들에 있어서, 상기 제1 강자성 자유 층(410a)은 CoFe로 구성되며, 상기 제2 강자성 자유 층(410b)은 NiFe로 구성된다. 일부 실시예들에 있어서, 상기 스페이서 층(412)은 Ru(또는 선택적으로는 Au 또는 Ag)로 구성되고, 상기 제2 핀 층(414)은 CoFe로 구성되며, 상기 제2 반강자성 피닝 층(416)은 PtMn로 구성되고, 상기 캡 층(418)은 Ta로 구성된다. 그러나, 다른 물질들도 가능하다.

[0128] Ru(또는 Au 혹은 Ag)로 구성되는 상기 스페이서 층(412)은 상기 자유 층(410)의 부분 피닝(partial pinning)이 가능해지도록 상기 스페이서 층(412)의 두께들의 구현 가능한 범위들(다음에 설명함)을 가능하게 한다. 부분 피닝은 다음에 상세하게 설명된다.

[0129] 일부 다른 실시예들에 있어서, 상기 제1 및 제2 반강자성 피닝 층들(404, 416)은 IrMn, FeMn 또는 임의의 다른 유형의 반강자성 물질로 구성될 수 있다. PtMn 또는 IrMn은 도면에 나타나 있으며, PtMn은 다음의 예들에서 사용된다. 일부 다른 실시예들에 있어서, 상기 제2 핀 층(414)은 대신에 상기 제1 핀 층(406)의 서브-층들과 동일하거나 유사한 복수의 서브 층들로 구성될 수 있다. 일부 다른 실시예들에 있어서, 상기 스페이서 층(408)은 Ta 또는 Cu로 구성될 수 있다.

[0130] 상기 스페이서 층(412)의 두께는 상기 제2 핀 층(414) 및 상기 자유 층(410) 사이에 원하는 양의(즉, 부분) 자기 결합을 제공하도록 선택된다. 또한, 상기 스페이서 층(412)의 두께는 상기 제2 핀 층(414) 및 상기 자유 층(410) 사이에 원하는 유형의 자기 결합, 즉 강자성 결합이나 반강자성 결합, 혹은 강자성 및 반강자성 결합 사이를 제공하도록 선택된다, 여기서, 상기 결합은 강자성 결합인 것으로 도시되지만, 상기 스페이서 층(412)의 두께의 선택에 의해, 상기 결합은 반강자성 또는 강자성 및 반강자성 결합 사이가 될 수 있다. 달리 말하면, 외부 자기장의 부존재에서 상기 자유 층들(410)의 자기장들의 방향이 상기 스페이서 층(412)의 선택된 두께에 따라 도면 밖으로 또는 도면 내로 도시된 바와 같이 회전되는 것이 가능해진다. 이러한 특성은 도 17 및 도 20과 함께 다음에 설명되는 자기저항 요소들 내에서 유용한 것으로 나타날 수 있다.

[0131] 상기 스페이서 층(412)이 Ru로 구성되는 일부 실시예들에 있어서, 상기 스페이서 층(412)의 두께는 약 0.1㎚ 내지 약 4㎚의 범위 이내에서 선택된다, 그러나 바람직하게는 제조 공정의 유연 적응성을 위해 약 0.9㎚ 내지 4.0

nm이다. 즉, 충분한 두께의 상기 스페이서 층(412)이 재현성 있고, 신뢰성 있는 두께로 증착될 수 있다. 일부 실시예들에 있어서, 상기 스페이서 층(412)의 두께는 0.5nm 이상, 또는 0.6nm, 0.7nm, 0.8nm, 0.9nm, 1.0nm 혹은 2.0nm 이상이다. 즉, 도 3의 종래 기술의 이중 층 GMR 요소(300)의 스페이서 층(312)의 두께보다 크다.

[0132] CoFe 및 NiFe가 유사한 자기적 성질들을 가지게 할 경우, 상기 제1 강자성 자유 층(410a) 상부 및 상기 제1 강자성 자유 층(410a) 하부의 물질들의 층들이 유사하지만, 반전된 순서, 즉 NiFe(또는 CoFe)/Ru/CoFe/PtMn이 되는 점이 이해될 것이다. 그렇지만, 상기 스페이서 층(406b)이 주위 층들 사이에 높은 결합을 제공하고, 이에 따라 얇은 것이 바람직하지만, 상기 스페이서 층(412)이 주위 층들 사이에 덜한 결합을 제공하고, 이에 따라 두꺼운 것도 바람직하다.

[0133] 루테늄(Ru)은 루테늄(Ru) 두께에 따라 주위 층들 사이에 반강자성 또는 강자성 결합(루더만-키텔-카스야-요시다-(Ruderman-Kittel-Kasuya-Yoshida) 또는 RKKY 결합으로도 호칭됨)을 가능하도록 때문에 상기 스페이서 층(412)을 위해 매우 적합하다. 기본적으로, 상기 Ru 물질은 그 자체에도 불구하고 대향되게 이를 통한 결합을 가능하게 한다. 이는 구현 가능한 두께 값들의 범위를 갖는 보다 두꺼운 Ru 층(412)이 구현되고, 상기 자유 층(410)의 원하는 부분 피닝을 조정하게 한다. 부분 피닝은 앞서 설명되었고, 다음에 보다 상세하게 설명된다.

[0134] 이에 비하여, 도 3의 탄탈륨(Ta) 스페이서 층(312)은 단지 비자성 스페이서 층으로 사용되며, RKKY 결합을 제공하지 못하는 점이 이해되어야 한다. 본질적으로, 상기 Ta 스페이서 층(312)은 단지 상기 자유 층(310)을 상기 핀 층(314)으로부터 결합 해제시킨다. 그러나, 상술한 바와 같이, 도 4의 Ru 스페이서 층(412)은 상기 자유 층(410) 및 상기 핀 층(414) 사이에 RKKY 결합을 제공한다.

[0135] 일부 실시예들에 있어서, 상기 Ru 스페이서 층(412)의 두께는 약 -50mT 내지 약 50mT의 RKKY 결합을 제공하도록 선택된다. 상기 RKKY 결합은 가능한 공정 드리프트(process drift) 에 대해 안정한 경향이 있다. 즉, 결합의 양이 일정하게 남으며, 제조 프로세스 변화들 또는 유시한 것들로 인한 상기 Ru 층 내의 약 십 퍼센트의 두께 변화에도 안정하다.

[0136] 상기 층들(402-410)의 동작은 도 2 및 도 3의 유사한 층들과 함께 앞서 설명한 바와 같다.

[0137] 상기 자유 층(410) 내의 자기장의 지향 방향에 정렬되는 핀 자기장이 향하는 방향을 가지는 상기 제2 핀 층(414)은 상기 자유 층(410) 내에 특정한 거동을 야기하는 경향이 있다. 특히, 상기 제2 핀 층(414) 내의 자기장이 향하는 방향은 상기 자유 층의 순 자기장의 방향 이외의 방향들로 향하는 상기 자유 층(410) 내의 자기 도메인들의 숫자, 즉 외부 자기장이 존재하지 않을 때 도면의 밖으로와 다른 방향들로 향하는 자기 도메인들의 숫자의 감소를 야기한다.

[0138] 도 2와 함께 상술한 바와 같이, 대체로 상기 강자성 자유 층들(410a, 410b)은, 이에 한정되는 것은 아니지만, 제1 방향을 향하는 자기장들을 갖는 제1 복수의 자기 도메인들 및 상기 제1 방향과 다른 하나 또는 그 이상의 방향들을 향하는 자기장들을 갖는 제2 복수의 자기 도메인들을 포함하는 복수의 자기 도메인들을 자연히 가지는 경향이 있다. 앞서 설명한 제1 방향은 상기 자유 층(410)의 상부 및 하부 표면들에 평행할 수 있다. 상기 제1 복수의 자기 도메인들은 상기 GMR 요소(400)가 외부 자기장에 노출되지 않을 때에 도면 밖으로 나오는 것으로 도시된 상기 자유 층(410)의 순 자기장과 정렬되는 방향들을 향하지만, 상기 GMR 요소(400)가 자기장에 노출될 때에 회전될 수 있는 자기장을 가진다. 상술한 바와 같이, 상기 자유 층(410) 내의 제1 복수의 자기 도메인들의 자기장이 향하는 방향은 외부 자기장에 반응하여 회전한다. 상기 제2 복수의 자기 도메인들은 상기 제1 방향과 다른 상기 하나 또는 그 이상의 방향들을 지향하는 자기장이 향하는 방향들을 가지려는 경향이 있을 것이다.

[0139] 또한, 도 2와 함께 상술한 바와 같이, 도 1의 스텝들(104)에 대해, 각 스텝은 상기 제1 복수의 자기 도메인들 내에 있지 않은(예를 들면, 상기 제2 복수의 자기 도메인들 내에 있는) 상기 자기 도메인들의 하나 또는 그 이상, 즉 상기 자유 층(410) 내의 순 자기장의 방향으로 향하지 않는 자기장들을 갖는 상기 자기 도메인들의 하나 또는 그 이상이 상기 자유 층(410) 내의 순 자기장의 자기장이 향하는 방향과 정렬되게 되는 방향으로 갑자기 스냅되는(또는 보다 느리게 회전되는) 때에 발생되며, 어느 경우에나 상기 자유 층(410) 내의 순 자기장이 외부 자기장에 반응하여 향하게 될 수 있다(즉, 회전될 수 있다).

[0140] 상기 제2 핀 층(414)은 외부 자기장의 부존재에서 상기 제1 방향 이외의, 즉 상기 자유 층(410) 내의 순 자기장의 방향 이외의 방향으로 향하는 상기 자유 층(410) 내의 자기 도메인들의 숫자를 감소시키기 위해(즉, 상기 제2 복수의 자기 도메인들 내의 자기 도메인들의 양을 감소시키기 위해) 상기 스페이서 층(412)을 통해 상기 자유 층(410)에 부분적으로 자기적으로 결합되도록 동작할 수 있다. 이러한 감소는 보다 적은 스텝들(104), 보다 작은 스텝들(104), 또는 스텝들(104)이 없게 되는 결과를 가져온다. 상기 감소는 상기 제2 복수의 자기 도메인들

내의 자기 도메인들의 양의 감소를 포함할 수 있다.

[0141] 부분 피닝에 의해, 상기 제1 핀 층(406) 및 상기 자유 층(410) 사이 보다 상기 제2 핀 층(414) 및 상기 자유 층(410) 사이에 적은 자기 결합이 존재하게 된다. 부분 피닝의 양은 상기 스페이서 층(412)의 물질과 두께에 의해 부분적으로 결정된다.

[0142] 상기 PtMn 제1 및 제2 반강자성 피닝 층들(404, 416)은 모두 약 섭씨 삼백 도 이상인 닐(Neel) 온도 및 봉쇄 온도를 가질 수 있다. 이러한 높은 온도는 높은 온도의 응용들, 예를 들면, 자동차 응용들에서 상기 GMR 요소(400)의 자기적인 특성들의 손실을 감소시키는 데 중요하다 .

[0143] 상기 GMR 요소의 층들이 특정한 순서로 도시되지만, 다른 실시예들에서 상기 층들(404, 406)(즉, 406a, 406b, 406c, 408)이 상기 층들(416, 414, 412)로 각기 교환될 수 있는 점이 이해되어야 한다. 일부 실시예들에 있어서, 상기 시드 층 및 상기 캡층을 제외하면 도 4에 도시된 모든 층들은 도 10과 함께 다음에 도시되는 바와 같이 하부로부터 상부까지의 순서가 반전될 수 있다.

[0144] 상기 결합 강도와 이에 따른 이방성 진폭은 상기 자유 층(410) 및 상기 제2 핀 층(414) 사이의 상기 비자성 스페이서 층(412)에 의해 컨트롤된다. 도 3의 종래 기술의 배치에 있어서, 매우 얇은 Ta 스페이서(312)이 사용된다. 제조 시에, 상기 얇은 Ta 스페이서(312)의 두께는 제어되기 어려우며, 이에 따라 도 3의 제2 핀 층(314) 및 자유 층(310) 사이에 자기 결합의 양이 컨트롤되기 어렵다. 이에 비하여, 도 4의 배치는 다른 비자성 스페이서 층(412)를 사용하여, 상기 제2 핀 층(414) 및 상기 자유 층(410) 사이에 강한 RKKY 결합을 가능하게 한다. Ru, Ag 또는 Au가 상기 스페이서 층(412)에 대해 사용될 수 있다.

[0145] RKKY 결합은 상기 핀 층(414) 및 상기 자유 층(410) 사이의 거리가 증가함에 따라(즉, 상기 비자성 스페이서 층(412)의 두께가 증가함에 따라) 감소되며, 최대 반강자성 결합 및 최대 강자성 결합 사이에서 전환된다. 최소의 결합들(제2의 최소의 결합으로 언급됨)이 이들 최대들 사이에 나타나며, 상기 결합이 상기 두께의 선택에 의해 전환될 수 있는 경우의 범위들의 두께에서 일어난다. 일부 실시예들에 있어서, 상기 스페이서 층(412)의 물질은 상기 제2 최소의 결합(예를 들면, Ru에 대해 1.3㎚) 주위에서 선택될 수 있으며, 이는 단지 두께와 함께 결합이 빠르게 감소되는 도 2의 얇은 Ta 스페이서(312)에 대해 현재에 사용되는 경우보다 훨씬 재현성 있는 증착 프로세스를 가능하게 한다.

[0146] GMR 요소에 대하여, 상기 스페이서 층(408)은 금속성 비자성 층(통상적으로 구리)이다. TMR 요소에 대하여, 상기 스페이서 층(408)은 절연 비자성 층(예를 들면, Al_2O_3 또는 MgO)이다. 그렇지 않으면, 상기 GMR 요소(400)는 비교되는 TMR 요소와 동일하거나 유사한 층들을 가질 수 있다. 따라서, TMR 요소가 명확하게 도시되지는 않는다.

[0147] 도 4와 동일한 요소들을 동일한 참조 부호들로 도시한 도 5를 이제 참조하면, 특정한 실시예에 따라, 도 4의 자기저항 요소(400)와 도 10 및 도 11과 함께 다음에 설명되는 자기저항 요소들도 요크(500)의 형상으로 형성될 수 있다. 절단선 A-A는 도 4, 도 10 및 도 11의 단면들을 나타낸다.

[0148] 상기 요크(500)는 주요부(main part)(501), 상기 주요부(501)에 연결되는 두 개의 암(arm)들(506, 508), 그리고 상기 두 개의 암들(506, 508)에 각기 연결되는 두 개의 측부 암들(512, 514)을 가진다. 일부 실시예들에 있어서, 상기 주요부(501), 상기 두 개의 암들(506, 508) 및 상기 두 개의 측부 암들(512, 514)은 각기 폭(w)를 가진다. 그러나, 다른 실시예들에서 상기 폭들은 다를 수 있다.

[0149] 상기 요크(500)의 길이(L) 및 상기 요크(500)의 측부 암들(512, 514)의 길이(d)는 각기 상기 요크(500)의 폭(w)의 적어도 세 배이며, 상기 요크(500)의 폭(w)은 약 일㎛ 내지 약 이십㎛가 될 수 있다.

[0150] 상기 요크 치수들은, 예를 들면, 다음의 범위들 이내가 될 수 있다.

[0151] -. 상기 요크(500)의 주요부(501)의 길이(L)는 약 십㎛ 내지 십 밀리미터가 될 수 있고;

[0152] -. 상기 요크(500)의 암들(506, 508)의 길이(l)는 상기 폭(w)의 적어도 세 배가 될 수 있으며;

[0153] -. 상기 요크(500)의 폭(w)은 약 일㎛ 내지 약 이십㎛가 될 수 있다.

[0154] 상기 요크(500)의 암들(506, 508)은 상기 측부 암들(512, 514)에 연결되며, 이들은 상기 주요부(501)에 대해 평행하고, 전체 길이(L)의 약 1/4 내지 1/3인 길이(l)을 가진다.

[0155] 대체로, 요크 형상(500)을 가지는 자기저항 요소(400)의 감도는 상기 폭(w)과 함께 감소되며, 상기 자기저항 요

소(400)의 저주파 잡음은 상기 폭(w)과 함께 증가된다.

[0156] 상기 요크 형상은 상기 주요부(501)의 길이 방향의 중심 영역에서 보다 우수한 자기 균질성을 제공한다. 이는 주로 상기 주요부(501)를 따른 상기 요크 길이의 반자기장(demagnetizing field) 때문이며, 상기 요크(500)의 길이를 따른 영의 자기장에서의 자화와 같이 나타날 수 있는 도 4의 자유 층(410)의 이방성을 유도한다. 상기 핀 층(예를 들면, 도 4의 406)이 상기 요크에 직교하는 자기장(예를 들면, 화살표(502))을 가질 경우, 외부 자기장이 상기 화살표(502)의 방향으로 인가될 때, 상기 자유 층(410) 자화가 균일하게, 도메인 점프들이 없이 회전한다. 상기 자유 층(410)의 자화의 균일한 회전은 상기 반응 내의 스텝들(예를 들면, 도 1 참조)이 없는 반응 곡선을 가져온다.

[0157] GMR 요소에 대하여, 전체적인 스택이 요크 형상으로 설계될 수 있지만, TMR 요소에 대해서는, 일부 실시예들에서 상기 자유 층만이 요크 형상을 가질 수 있다.

[0158] 다른 실시예들에 있어서, 상기 GMR 또는 TMR 요소들(400)은 요크의 형상으로 형성되지 않지만, 예를 들면, 치수들(L 및 w)을 가지며, 상기 치수들(l 및 d)과 연관되는 특징들을 가지지 않는 직선 바(bar)의 형상으로 대신 형성된다. 상기 바 형상의 GMR 또는 TMR 요소에 대해, 상기 절단선 A-A는 여전히 도 4의 GMR 요소(400) 또는 도 10 및 도 11의 자기저항 요소들의 단면들을 나타낸다.

[0159] 도 6을 이제 참조하면, 자기장 센서(600)는 하나 또는 그 이상의 자기저항 요소들을 포함할 수 있다. 여기서, 도 4와 함께 상술하거나, 도 10, 도 11, 도 12, 도 17 또는 도 20 과 함께 다음에 설명되는 유형이 될 수 있는 네 개의 자기저항 요소들이 공통 기판 상부에 배치된다. 상기 네 개의 자기저항 요소들은 브리지로 배치될 수 있다. 다른 전자 구성 요소들(도시되지 않음), 예를 들면, 증폭기(amplifier)들 및 프로세서들, 즉 전자 회로 또한 상기 공통 기판 상에 집적될 수 있다. 일부 실시예들에 있어서, 상기 전자 회로는 물체, 예를 들면 602의 이동, 예를 들면 회전을 나타내는 출력 신호를 발생시킬 수 있다.

[0160] 주위의 패키지(package)(도시되지 않음) 예를 들면, 플라스틱 패키지가 상기 자기장 센서(600)를 둘러싸거나 그렇지 않으면 포함하여 구비될 수 있다. 또한, 리드 프레임(도시되지 않음)이 상기 자기장 센서(600)에 연결되거나, 그렇지 않으면 내부에 포함될 수 있다.

[0161] 상기 자기장 센서(600)는 이동하는 자성 물체, 예를 들면, 교번되는 북극 및 남극 자극들을 갖는 링 자석(602)에 근접하게 배치될 수 있다. 상기 링 자석(602)은 회전하게 된다.

[0162] 상기 자기장 센서(600)는 적어도 상기 링 자석의 회전의 속도를 타나내는 출력 신호를 발생시키도록 구성될 수 있다. 일부 배치들에 있어서, 상기 링 자석(602)은 타겟 물체, 예를 들면, 엔진 내의 캠샤프트에 연결되며, 상기 링 자석(602)의 회전의 감지된 속도는 상기 타겟 물체의 회전의 속도를 나타낸다.

[0163] 상기 자기장 센서(600)가 회전 검출기로 사용되지만, 도 4, 도 10, 도 11, 도 12, 도 17 또는 도 20의 하나 또는 그 이상의 자기저항 요소들을 가지는 다른 유사한 자기장 센서들, 예를 들면, 전류 센서들도 구현될 수 있는 점이 이해되어야 한다.

[0164] 도 7이 반도체 제조 장비로 구현될 수 있는 다음에서 고려되는 기술에 대응하는 흐름도를 도시하는 점이 이해되어야 한다. 사각형의 요소들(도 7에서 요소(704)로 표시함)은 여기서 처리 단계들을 나타내는 "처리 블록(processing block)들"로 표시된다.

[0165] 해당 기술 분야에서 통상의 지식을 가진 자라면 여기서 다르게 나타내지 않는 한, 설명되는 블록들의 특정한 순서가 단지 예시적이며, 본 발명의 범주를 벗어나지 않고 변화될 수 있는 점을 이해할 것이다. 따라서, 다르게 기재되지 않는 한, 다음에 설명되는 블록들은 가능한 경우에 상기 단계들은 임의의 편리하거나 바람직한 순서로 수행될 수 있는 순서가 정해지지 않은 의미들이다.

[0166] 도 7을 이제 참조하면, 앞서의 도 4와 같은 이중 핀 GMR 요소를 제조하기 위한 예시적인 프로세스(700)는 블록 702에서 시작되며, 여기서 도 4의 전체 스택(stack)(400)이나 다음의 도 10 또는 도 11(또한 도 12, 도 17, 도 20)의 자기저항 요소들이 순차적인 증착 단계들로 증착된다. 이러한 증착은 블록 704에서 패터닝 프로세스가 후속될 수 있다. 상기 패터닝은, 예를 들면, 도 5의 요크 형상을 가져올 수 있다.

[0167] 블록 704의 패터닝 후, 제1 어닐링(annealing)이 블록 706에서 처리된 웨이퍼에 대해 적용되며, 여기서 상기 제1 핀 층(예를 들면, 도 4의 406) 내의 자기장의 방향 및 상기 제1 반강자성 층(예를 들면, 도 4의 404) 내의 방향들도 정의된다. 통상적으로 상기 어닐링은 온도 T1에서 상기 웨이퍼에 평행하고, 예를 들어, 도 5의 화살표(502)에 평행하게 인가되는 자기장 H1로 수행된다. 이러한 어닐링은, 예를 들면, 1T의 자기장 하에서와 295℃에

서 한 시간의 지속 기간을 가질 수 있지만, 이들 값들은 상기 스택 조성물, 즉 층 물질들에 대해 조정될 수 있다.

[0168] 블록 706의 이러한 제1 어닐링 후, 블록 708에서, 제2 어닐링이 상기 제2 핀 층(예를 들면, 도 4의 414) 및 상기 제2 반강자성 층(예를 들면, 도 4의 416)의 자화를 정의하도록 수행되며, 상기 제1 핀 층(예를 들면, 도 4의 406) 내의 자기장의 방향 및 상기 제1 반강자성 층(예를 들면, 도 4의 404) 내의 방향들에 직교하게 배향되는 상기 제2 핀 층 내의 자기장 및 상기 제2 반강자성 층 내의 자기장이 제공된다. 이러한 어닐링 단계는, 예를 들면, T1과 동일할 수 있는 온도 T2에서와 상기 자기장 H1 보다 낮을 수 있는 자기장 H2 하에서 한 시간의 지속 기간을 가질 수 있다. 상기 자기장 H2는 도 5의 화살표(504)에 평행한 방향으로 인가될 수 있다. 이러한 단계는 상기 제1 핀 층(예를 들면, 도 4의 406)의 자화 방향과 값을 변화시키지 않고 상기 제2 핀 층(예를 들면, 도 4의 414)의 자화를 배향시키는 것을 의미한다.

[0169] 예시적인 값들 및 예시적인 값들의 범위들은 두 PtMn 피닝 층들(404, 416)을 갖는 도 4의 이중 핀 층 배치에 대해 다음 표 1에 열거되어 있다.

표 1

[0170]

값	통상적	근사 범위
T1	295℃	260℃ 내지 320℃
H1	1T	≥0.3T
지속 기간 1	1시간	30분 내지 2시간
T2	300℃	180℃ 내지 350℃
H2	80mT	20mT 내지 200mT
지속 기간 2	1시간	30분 내지 5시간

[0171] 도 7과 동일한 요소들을 동일한 참조 부호들로 도시한 도 8 및 도 9를 이제 참조하면, 유사한 프로세스들(800, 900)이 도 7의 단계들에 따르지만 도시된 바와 같이 다른 순서로 적용될 수 있다.

[0172] 모든 프로세스들(700, 800, 900)에 있어서, 상기 제2 어닐링 동안에 인가되는 자기장 H2는 H1보다 작고, 다른 방향, 바람직하게는 H1에 직교하게 인가된다.

[0173] 도 4와 동일한 요소들을 동일한 참조 부호들로 도시한 도 10을 이제 참조하면, 이중 핀 GMR 요소(1000)는 도 4의 층들(404, 406, 408, 412, 414, 416)을 자기지만. 도 4와 함께 상술한 경우와는 적층되는 순서가 반전된다. 상기 피닝 층(416)이 다시 PtMn, IrMn, FeMn, 또는 임의의 다른 유형의 반강자성 물질로 구성될 수 있지만, PtMn 또는 IrMn이 도면에 도시되며, IrMn은 다음의 예에서 사용된다(예를 들면, 도 4 및 도 7-도 9와 함께 PtMn이 사용된다).

[0174] 도 4의 이중 핀 GMR 요소(400)와는 달리, 부분 피닝을 위한 상술한 바람직한 특성들을 제공하는 전술한 비자성 층(412)이 앞서의 상기 자유 층(412) 보다는 아래에 있다.

[0175] 상기 GMR 요소(1000)의 반전된 적층이 상기 피닝 층(416)이 IrMn으로 구성될 때에 바람직할 수 있는 점이 이해되어야 한다. 도 4의 GMR 요소(400)에 대하여, IrMn이 상기 피닝 층(416)에 대해 사용되었을 경우, 상기 CoFe 핀 층(414)의 상단 상에 증착될 수 있으며, 이는 바람직하지 않다. IrMn이 단독으로나 다른 층들과 결합되어 CoFe 층 상부에 성장될 때에 잘 성장되지 않는, 즉, 규칙적인 결정 구조로 되지 않는 점이 확인되었다. 그러나, 상기 IrMn 층(416)은 상기 시드 층(402) 상부에 잘 성장된다.

[0176] 도 4 및 도 10의 이중 핀 GMR 요소들(400, 1000) 각각에 있어서, 상기 층들(406a, 406b, 406c)은 상기 층들(406a, 406c)이 반강자성으로 결합되는(즉, 대향하는 방향들로 자기장들을 가지는) 이른바 "합성 반강자성(synthetic antiferromagnetic: SAF)" 구조를 형성하는 점이 이해되어야 한다. 이에 따라, 상기 핀 층(406)은 SAF 구조를 형성한다. 이에 비하여, 상기 핀 층(414)은 단지 단일의 층이다.

[0177] 핀 층으로 사용되는 SAF 구조가 단일 층으로 형성되는 핀 층 보다 안정한 것으로 관찰되었다. 특히, 자기장이 있는 매우 높은 온도 저장 수명(VTSL) 조건들(예를 들면, 180℃, 0.2T) 하에서, 단일 층의 핀 층은 상기 VTSL 조건들이 제거된 후에도 상기 외부 자기장의 방향과 정렬하게 되거나 이를 향해 회전하는 경향이 있으며, 이에 따라 최초에 어닐링되었던 방향으로부터 회전할 수 있다. 상기 바람직하지 않은 회전은 덜 민감한 GMR 요소, 또는 심지어 그 동작 특성 곡선의 부분들에 걸쳐 민감하지 않은 GMR 요소를 야기할 수 있다.

[0178] 이에 비하여, 핀 층으로 사용되는 SAF 구조가 보다 안정하고, 동일한 VTSL 조건들의 존재에서 덜 회전하며, 보다 용이하게 최초 위치(즉, 감소된 히스테리시스(hysteresis))로 돌아가는 점도 발견되었다. 이를 위하여, 다음에 설명되는 도 11에서, 도 4 및 도 10의 단일 층의 핀 층(414)이 SAF 구조로 대체될 수 있다. 이에 따라, 상기 자유 층(410)이 두 핀 층들로서 사용되는 두 SAF 구조들로 둘러싸일 수 있다.

[0179] 도 4 및 도 10과 동일한 요소들을 동일한 참조 부호들로 도시한 도 11을 이제 참조하면, 이중 핀 GMR 요소(1100)는 도 10의 단일층 핀 층(414)이 SAF 구조(1102)로 대체되는 점을 제외하면 도 10의 단일층 핀 층(414)을 제외하면 도 10의 이중 핀 GMR 요소(1000)와 같다. 일부 실시예들에 있어서, 상기 SAF 구조(1102)는 제1 강자성 핀 층(1102a), 제2 강자성 핀 층(1102c), 그리고 이들 사이에 배치되는 스페이서 층(1102b)으로 구성될 수 있다. 일부 실시예들에 있어서, 상기 스페이서 층(1102b)은 비자성 물질로 구성된다.

[0180] 상기 자유 층(410)이 모두 SAF 구조들인 핀 층들(406, 1102)으로 둘러싸이는 점이 분명해야 한다. 스페이서 층들(412, 408)은 각기 상기 자유 층(410) 및 상기 SAF 구조들(1102, 206) 사이에 배치된다.

[0181] 또한, 상기 반강자성 피닝 층(416)의 상부 표면이 도 10의 피닝 층(416)의 상부 표면으로부터 방향이 반전되는 자기장을 가지는 점이 분명해야 한다.

[0182] 상기 두 SAF 구조들 내의 스페이서 층들(406b, 1102b)(여기서는 비자성 층들로도 언급됨)은 주위의 강자성 층들(406a, 406b, 1102a, 1102b) 사이에 강한 반강자성 결합을 야기하도록 선택되는 물질 및 두께를 가진다.

[0183] 상기 이중 핀 GMR 요소(1100)가 도 10의 이중 핀 GMR 요소(1000) 또는 도 4의 이중 핀 GMR 요소(400) 보다 VTSL 조건들에 대해 큰 안정성을 가지는 것으로 관찰되었다.

[0184] 도 10의 이중 핀 GMR 요소(1000) 내에서와 같이, 부분 피닝을 위한 상술한 바람직한 특성들을 제공하는 전술한 비자성 층(412)은 상기 자유 층(412) 상부보다는 아래에 있다. 그러나, 다른 실시예들에서, 상기 캡 층(418) 및 상기 시드 층(402) 사이의 모든 층들이 위치가 반전될 수 있다.

[0185] 상기 시드 층(402) 및 상기 캡 층(418) 이외에 모든 층들의 반전된 순서의 적층이 도 4의 이중 핀 GMR 요소와 유사한 이중 핀 GMR 요소를 제공할 수 있지만, 반전되는 다양한 층들 및 도 11의 SAF 구조(1102)로 대체되는 도 4의 핀 층(414)을 여전히 구비하는 점이 분명해야 한다.

[0186] 특정한 층 두께들이 도 4, 도 10 및 도 11에 도시되지만, 일부 층들의 두께들이 보다 민감한 이중 핀 GMR 요소를 제공하도록 조작될 수 있는 점이 이해될 것이다.

[0187] 앞서의 도 7을 간략히 참조하면, PtMn 피닝 층(404) 및 PtMn 피닝 층(416), 즉 두 PtMn 피닝 층들을 갖는 도 11의 이중 핀 층 배치를 어닐링하기 위한 통상적인 값들을 다음 표 2에 나타낸다.

[0188] 표 2 및 도 11의 이중 핀 GMR 요소에 대하여, 온도 T1, 자기장 H1 및 지속 기간 1이 상기 PtMn 반강자성 층(404) 및 상기 SAF 구조(406)의 어닐링에 언급된다. 온도 T2, 자기장 H2 및 지속 기간 2가 refer to annealing of 상기 PtMn 반강자성 층(416) 및 상기 SAF 구조(1102)의 어닐링에 언급된다.

표 2

[0189]

값	통상적	근사 범위
T1	270℃	250℃ 내지 320℃
H1	1T	≥0.3T
지속 기간 1	1시간	30분 내지 2시간
T2	160℃	100℃ 내지 350℃
H2	1T	50mT 내지 1T
지속 기간 2	1시간	30분 내지 5시간

[0190] 앞서의 도 7을 간략히 참조하면, PtMn 피닝 층(404) 및 IrMn 피닝 층(416)을 가지는 도 4, 도 10 및 도 11의 이중 핀 층 배치를 어닐링하기 위한 통상적인 값들을 다음 표 3에 나타낸다.

[0191] 표 3 및 도 4 및 도 10의 이중 핀 GMR 요소들에 대해, 온도 T1, 자기장 H1 및 지속 기간 1이 상기 PtMn 반강자성 층(404) 및 상기 핀 층(406)의 어닐링에 대해 언급된다. 온도 T2, 자기장 H2 및 지속 기간 2가 상기 IrMn 반강자성 층(416) 및 연관된 핀 층(414)의 어닐링에 대해 언급된다.

[0192] 표 3 및 도 11의 이중 핀 GMR 요소에 대해, 온도 T1, 자기장 H1 및 지속 기간 1이 상기 PtMn 반강자성 층(404)

및 상기 핀(SAF) 구조(406)의 어닐링에 대해 언급된다. 온도 T2, 자기장 H2 및 지속 기간 2가 상기 IrMn 반강자성 층(416) 및 상기 핀(SAF) 구조(1102)의 어닐링에 대해 언급된다.

표 3

[0193]

값	통상적	근사 범위
T1	295℃	280℃ 내지 320℃
H1	1T	≥0.3T
지속 기간 1	1시간	30분 내지 2시간
T2	160℃	100℃ 내지 260℃
H2	1T	50mT 내지 2T
지속 기간 2	30분	10분 내지 2시간

[0194] 이중 핀 GMR 요소들이 앞서 설명되지만, 상기 이중 핀 배치들이 추가적인 피닝 및/또는 핀 층들을 가지는 구조의 일부가 될 수 있는 점이 이해되어야 한다.

[0195] 도 4 및 도 11과 동일한 요소들을 동일한 참조 부호들로 도시한 도 12를 이제 참조하면, 이중 핀 GMR 요소(1200)는 도 11의 층들(404, 406, 408, 412, 1102, 416)을 가지지만, 도 11과 함께 상술한 경우로부터 적층 순서가 반전된다. 상기 피닝 층(416)이 다시 PtMn, IrMn, FeMn, 또는 임의의 다른 유형의 반강자성 물질로 구성될 수 있지만, PtMn 또는 IrMn이 도면에 도시되며, IrMn은 다음의 예들에서 사용된다(예를 들면, 도 4 및 도 7-도 9와 함께 PtMn이 사용된다).

[0196] 도 11의 이중 핀 GMR 요소(1100)와는 달리, 부분 피닝을 위한 상술한 바람직한 특성들을 제공하는 전술한 비자성 층(412)은 상기 자유 층(410) 아래보다는 상부에 있다.

[0197] 상기 GMR 요소(1100)의 반전되지 않은 적층이 상기 피닝 층(416)이 IrMn으로 구성될 때에 바람직할 수 있는 점이 이해되어야 한다. 도 12의 GMR 요소(1200)의 반전된 순서의 적층에 대해, IrMn이 상기 피닝 층(416)에 대해 사용되었을 경우, 상기 CoFe 핀 층(1102a)의 상단 상에 증착될 수 있으며, 이는 바람직하지 않다. IrMn은 단독으로나 다른 층들과 결합되어 CoFe 층 상부에 성장될 때에 잘 성장되지 않는, 즉 규칙적인 결정 구조로 성장되지 않는 점이 확인되었다. 그러나, 상기 IrMn 층(416)은 상기 시드 층(402) 상부에 잘 성장한다.

[0198] 도 11 및 도 12의 GMR 요소들(1100, 1200) 각각에 있어서, 상기 구조들(406, 1102)이 상술한 바와 같이 이른바 "합성 반강자성(synthetic antiferromagnet: SAF)" 구조들을 형성하는 점이 이해되어야 한다.

[0199] 도 13을 이제 참조하면, 그래프(1300)는 에르스텟(Oersted)으로 자기장의 단위들의 크기를 나타낸 수평 축 및 옴(ohm)으로 저항의 단위들의 크기를 나타낸 수직 축을 가진다.

[0200] 여기에 사용되는 바에 있어서, 자기저항 요소들을 언급할 때, "가로지르는"이라는 용어는 도 5의 요크(500)의 보다 긴 치수에 직교하는, 예를 들면, 도 5의 화살표(502)의 방향의 자기장을 언급하는 데 사용된다. 이러한 방향은 또한 상기 자유 층 또는 자유 층 구조(420) 내의 자기장의 방향에 대체로 직교할 수 있지만, 앞서 설명한 오정렬되는 가능성이 존재할 수 있다

[0201] 여기에 사용되는 바에 있어서, 자기저항 요소들에 대해 언급될 때, "길이 방향"이라는 용어는 도 5의 요크(500)의 보다 긴 치수에 평행한, 예를 들면, 도 5의 화살표(504)의 방향의 자기장을 언급하는 데 사용된다. 이러한 방향은 또한 상기 자유 층 또는 자유 층 구조(420) 내의 자기장의 방향에 대체로 평행할 수 있지만, 앞서 설명한 오정렬되는 가능성도 존재할 수 있다.

[0202] "순방향인" 및 "역방향인" 것으로 각기 확인되는 두 곡선들(1302, 1304) 도 4의 자기저항 요소(400)에 대한 가로지르는 방향으로의 자기장들의 전달 곡선(transfer curve)들을 나타낸다.

[0203] 가로지르는 방향이던지 길이 방향의 방향이던지 "순방향인" 및 "역방향인"과 같이 여기에 확인되는 곡선들은 상기 순방향인 방향에 대해 양의 값으로부터 음의 값까지의 자기장의 강도가 연속적으로 변화되는 자기장을 나타낸다. 상기 역방향인 방향에 대해, 여기서 곡선들로 나타내는 상기 가로지르는 방향 또는 상기 길이 방향의 방향 중의 방향은 유지되면서, 곡선들은 음의 값으로부터 양의 값까지 자기장의 강도가 연속적으로 변화되는 자기장을 나타낸다.

[0204] 도 13의 순방향인 및 역방향인 가로지르는 전달 곡선들(1302, 1304)이 영(zero) 에르스텟의 자기장에 대해 대칭적인 아닌 점을 볼 수 있다. 대체로, 이러한 비대칭성은 도 5의 요크(500)의 가로지르는 방향에 대한 도 4의 핀

층(406)의 오정렬 및 결과적인 상기 자유 층 구조(410)의 오정렬에 의해 야기될 수 있다.

[0205] 도 14를 이제 참조하면, 그래프(1400)는 에르스텟으로 자기장의 단위들의 크기를 나타낸 수평 축 및 옴으로 저항의 단위들의 크기를 나타낸 수직 축을 가진다.

[0206] "순방향인" 및 "역방향인" 것으로 각기 확인되는 두 곡선들(1402, 1404)은 도 4의 자기저항 요소(400)에 대해 길이 방향의 방향으로의 자기장들의 전달 곡선들을 나타낸다. 상기 두 곡선들(1402, 1404)은 피크를 가진다.

[0207] 도 14의 순방향인 및 역방향인 길이 방향의 전달 곡선들이 영 에르스텟의 자기장에 대해 대칭적이 아닌 점을 볼 수 있다. 즉, 피크가 영 에르스텟에 있지 않다. 도 14의 길이 방향의 전달 곡선들의 비대칭성은 도 4의 이중 핀 배치(400)의 스택 간 자석 바이어스의 존재로부터 야기될 수 있으며, 동일한 진폭을 갖는 외부 자기장이 대향하는 방향으로 인가될 때에 소거된다.

[0208] 도 15를 이제 참조하면, 그래프(1500)는 에르스텟으로 자기장의 단위들의 크기를 나타낸 수평 축 및 옴으로 저항의 단위들의 크기를 나타낸 수직 축을 가진다.

[0209] "순방향인" 및 "역방향인" 것으로 각기 확인되는 두 곡선들(1502, 1504)은 도 10의 자기저항 요소(1000)에 대해 가로지르는 방향으로의 자기장들, 즉 도 10의 자기저항 요소(400)에 대해 층들의 반전된 순서의 적층을 대한 전달 곡선들을 나타낸다. 그러나, 도 15의 순방향인 및 역방향인 가로지르는 전달 곡선들(1502, 1504)에 대해, 상기 스페이서 층(412)은 상기 자기저항 요소(1000)에 대해 도시한 경우와 다른 두께를 가지며, 이는 상기 자유 층 구조(410)에 대한 상기 핀 층(412)의 다른 결합을 구현하도록, 즉 도 10의 자기저항 요소(1000)의 도면 내로의 방향으로 선택된다. 상기 스페이서 층(412)의 상이한 선택된 두께 및 연관된 다른 결합들, 즉 강자성 또는 반강자성은 도 4와 함께 앞서 설명한 바와 같다. 상기 스페이서 층(412)의 두께들의 또 다른 세부 사항들은 도 17 및 도 20과 함께 다음에 설명된다.

[0210] 도 15의 순방향인 및 역방향인 가로지르는 전달 곡선들(1502, 1504)이 각기 영 에르스텟의 자기장에 대해 대칭적이 아닌 점을 알 수 있다. 또한, 도 13의 순방향인 및 역방향인 가로지르는 전달 곡선들(1302, 1304) 및 도 15의 순방향인 및 역방향인 가로지르는 전달 곡선들(1502, 1504)이 하나는 좌측으로 하나는 우측으로인 대향하는 방향들로 중심으로부터 오프셋되는 점을 알 수 있다

[0211] 도 16을 이제 참조하면, 그래프(1600)는 에르스텟으로 자기장의 단위들의 크기를 나타낸 수평 축 및 옴으로 저항의 단위들의 크기를 나타낸 수직 축을 가진다.

[0212] "순방향인" 및 "역방향인" 것으로 각기 확인되는 두 곡선들(1602, 1604)은 도 10의 자기저항 요소(1000)에 대해 길이 방향의 방향으로의 자기장들, 즉 도 4의 자기저항 요소(400)에 대해 층들의 반전된 순서의 적층에 대한 전달 곡선들을 나타낸다. 그러나, 도 15와 함께 상술한 바와 같이, 상기 순방향인 및 역방향인 길이 방향의 전달 곡선에 대해, 상기 스페이서 층(412)은 상기 자유 층 구조(410)에 대한 상기 핀 층(412)의 다른 결합을 구현하도록, 즉 도 10의 자기저항 요소(1000)의 도면 내로의 방향으로 선택되는 두께를 가진다.

[0213] 도 16의 순방향인 및 역방향인 곡선들(1602, 1604)이 각기 영 에르스텟의 자기장에 대해 대칭적이 아닌 점을 알 수 있다. 즉, 노치(notch)가 영 에르스텟에 있지 않다. 또한, 도 14의 순방향인 및 역방향인 길이 방향의 전달 곡선들(1404, 1404) 및 도 16의 순방향인 및 역방향인 가로지르는 전달 곡선들(1602, 1604)(하나는 피크이고 하나는 노치임)이 하나는 좌측으로 하나는 우측으로인 대향하는 방향들로 중심으로부터 오프셋되는 점을 알 수 있다.

[0214] 도 13-도 16의 전달 곡선들의 임의의 것의 결과는 회전하는 자기장의 존재(앞서의 예들에서 사용된 고정된 방향의 자기장들 보다는)에서, 도 4 및 도 10의 자기저항 요소들(400 또는 1000)의 저항 및 결과적인 전압이 전자 회로 내에 사용될 때에 왜곡되지 않은 정현파 특성을 따르지 않는다는 것이다. 기본적으로, 상기 결과적인 전압은 오십 퍼센트와 다른 듀티 사이클(duty cycle)을 가질 수 있다.

[0215] 전달 함수들의 유사한 비대칭성들이 도 11의 이중 SAF 자기저항 요소(1100)로부터 도 12의 반전된 이중 SAF 자기저항 요소(1200)에 대해 유래될 수 있는 점이 이해되어야 한다.

[0216] 오십 퍼센트가 아닌 듀티 사이클은 바람직하지 않을 수 있다. 오십 퍼센트에 가까운 보다 일정한 듀티 사이클을 제공하기 위해, 이른바 "이중 스핀 밸브(dual spin valve)" 자기저항 요소들이 다음의 도 17 및 도 20에서 설명된다.

[0217] 다음에 설명되는 이중 스핀 밸브들은 또한 도 4, 도 10 및 도 11(및 또한 도 12)과 함께 앞서 설명한 다른 이점

들을 가진다. 즉, 상술한 Ru 층들을 갖는 특정한 이중 핀 배치(예를 들면, 412)에 의해 발생되는 상기 부분 피닝을 갖는 이중 스핀 밸브들을 구비함에 의해, 도 1의 전달 함수의 스텝들의 노이즈가 감소되거나, 소거될 수 있다.

[0218] 도 17을 이제 참조하면, 이중 스핀 밸브 자기저항 요소(1700)는 도 4의 이중 핀 자기저항 요소(400)의 부분(시드 층(402) 또는 캡 층(418)을 포함하지 않음)과 같은 부분(1702) 및 도 10의 반전된 이중 핀 자기저항 요소(1000)의 부분(시드 층(402) 또는 캡 층(418)을 포함하지 않음)과 같은 부분(1704)도 포함한다. 공통 반강자성 피닝 층(1706)은 중간에 존재할 수 있다.

[0219] 상기 이중 스핀 밸브 자기저항 요소(1700)는 두 자유 층 구조들을 가질 수 있으며, 이 경우에 스페이서 층들(1708, 1710)이 상기 두 자유 층 구조들에 대한 다른 결합들을 가져오도록 선택되는 다른 두께들을 가지므로, 상기 두 자유 층 구조들이 도시된 바와 같이 대향하는 방향들로의 자기장들을 가진다. 상기 두 자유 층 구조들 내의 자기장들의 방향들은 도시된 방향으로부터 반전될 수 있다.

[0220] 일부 실시예들에 있어서, 상기 스페이서 층(1710)은 상기 스페이서 층(1710) 및 상기 인접하는 하부 자유 층 구조 사이에 강자성 결합을 가져오도록 두 예시적인 범위들, 예를 들면, 약 1.0㎚ 내지 약 1.7㎚ 또는 약 2.3㎚ 내지 약 3.0㎚의 하나 이내가 될 수 있는 두께를 가진다.

[0221] 일부 실시예들에 있어서, 상기 스페이서 층(1708)은 상기 스페이서 층(1708) 및 상기 인접하는 상부 자유 층 구조 사이에 반강자성 결합을 가져오도록 두 예시적인 범위들, 예를 들면, 약 1.7㎚ 내지 약 2.3㎚ 또는 약 3.0㎚ 내지 약 3.7㎚의 하나 이내가 될 수 있는 두께를 가진다.

[0222] 일부 다른 실시예들에 있어서, 상기 두 범위들은 약 0.7㎚ 내지 약 1.0㎚ 또는 약 3.0㎚ 내지 약 3.7㎚로 대체될 수 있다.

[0223] 상기 두 자유 층 구조들이 대향하는 방향들로 향하는 공칭 방향들을 갖는 자기장들을 구비하는 점이 이해될 것이다. 이는 도 15 및 도 16의 전달 곡선들 및 연관된 두 별개의 자기저항 요소들(400 및 변경된 1000)을 함께 고려하여 도 13 및 도 14의 전달 곡선들과 동일하다.

[0224] 또한, 상기 두 스페이서 층들(1708, 1710)의 두께를 선택함에 의해, 상기 두 결합들인 강자성 및 반강자성이 대략 동일한 크기를 가질 수 있지만, 대향하는 방향들이 될 수 있다 .

[0225] 상기 이중 스핀 밸브 자기저항 요소(1700)의 동작이 도 4 및 도 10의 자기저항 요소들(400, 1000)의 일련의 스택 결합과 매우 유사하게 동작하지만, 여기서 두 결과적인 스페이서 층들(1702, 1704)(도 4 및 도 10의 412)이 상기 하부 자유 층 구조에 대한 강자성 결합 및 상기 상부 자유 층 구조에 대한 반강자성 결합을 가져오도록 선택된 두께를 가지는 점이 더 이해되어야 한다.

[0226] 일부 선택적인 실시예들에 있어서, 상기 스페이서 층(1708)은 상기 스페이서 층(1710)의 두께를 가질 수 있으며, 그 반대가 될 수도 있다.

[0227] 상기 이중 스핀 밸브 자기저항 요소(1700)는 두 합성 반강자성(SAF) 핀 구조들을 가질 수 있고, 두 다른 핀 층들(즉, 단일층 핀 층들)도 가질 수 있다.

[0228] 또한, 상기 두 합성 반강자성(SAF) 핀 구조들 및 상기 두 다른 핀 층들은 여기서는 모두 핀 층 구조들로 언급된다.

[0229] 도 18을 이제 참조하면, 그래프(1800)는 에르스텟으로 자기장의 단위들의 크기를 나타낸 수평 축 및 옴으로 저항의 단위들의 크기를 나타낸 수직 축을 가진다.

[0230] "순방향인" 및 "역방향인"으로 각기 확인되는 두 곡선들(1802, 1804)은 도 17의 이중 스핀 밸브 자기저항 요소(1700)에 대해 가로지르는 방향으로의 자기장들의 전달 곡선들을 나타낸다.

[0231] 도 18의 순방향인 및 역방향인 가로지르는 곡선들(1802, 1804)이 영 에르스텟의 자기장에 대해 대체로 대칭적인 점을 알 수 있다.

[0232] 도 19를 이제 참조하면, 그래프(1900)는 에르스텟으로 자기장의 단위들의 크기를 나타낸 수평 축 및 옴으로 저항의 단위들의 크기를 나타낸 수직 축을 가진다.

[0233] "순방향인" 및 "역방향인"으로 각기 확인되는 곡선들(1902, 1904)은 도 17의 이중 스핀 밸브 자기저항 요소(1700)에 대해 길이 방향의 방향으로의 자기장들의 전달 곡선들을 나타낸다. 상기 두 곡선들(1902, 1904)은 피

크 및 노치를 가진다.

[0234] 도 19의 순방향인 및 역방향인 길이 방향의 전달 곡선들(1902, 1904)이 영 에르스텟의 자기장에 대해 대체로 대칭적인 점을 알 수 있다.

[0235] 도 18 및 도 19의 가로지르는 및 길이 방향의 전달 곡선들이 영 에르스텟의 자기장에 대체로 대칭적이기 때문에, 회전하는 자기장의 존재에서, 전자 회로의 결과적인 저항 특성 및 결과적인 전압 특성이 보다 대칭적인 정현파 형상을 가질 수 있고, 상기 자기저항 요소들(400, 1000)에 대한 경우 보다 오십 퍼센트에 가까운 듀티 사이클을 가질 수 있다.

[0236] 또한, 상술한 바와 같이, 상술한 특정한 Ru 층들(1708, 1710)에 의해 발생되는 부분 피닝을 갖는 이중 스핀 밸브들을 포함함으로써, 도 1의 전달 함수의 스텝들의 노이즈가 감소되거나 제거될 수 있다.

[0237] 도 20을 이제 참조하면, 이중 스핀 밸브 자기저항 요소(2000)는 도 12의 반전된 이중 핀 자기저항 요소(1200)의 부분(시드 층(402) 또는 캡 층(418)을 포함하지 않음)과 같은 부분(2002) 및 도 11의 이중 핀 자기저항 요소(1100)의 부분(시드 층(402) 또는 캡 층(418)을 포함하지 않음)과 같은 부분(2004)도 포함한다. 공통 반강자성 피닝 층(2006)은 중간에 있을 수 있다.

[0238] 상기 이중 스핀 밸브 자기저항 요소(2000)는 두 자유 층 구조들을 가질 수 있으며, 이 경우에 스페이서 층들(2008, 2010)이 상기 자유 층 구조들에 대해 다른 결합들을 가져오도록 선택되는 다른 두께들을 가질 수 있으므로, 상기 두 자유 층 구조들은 도시된 바와 같이 대향하는 방향들로의 자기장들을 가진다. 상기 두 자유 층 구조들 내의 자기장의 방향들은 도시된 방향으로부터 반전될 수 있다.

[0239] 일부 실시예들에 있어서, 상기 스페이서 층(2010)은 상기 스페이서 층(2010) 및 상기 인접하는 하부 자유 층 구조 사이에 강자성 결합을 가져오도록 두 예시적인 범위들, 예를 들면, 약 1.0㎚ 내지 약 1.7㎚ 또는 약 2.3㎚ 내지 약 3.0㎚의 하나 이내가 될 수 있는 두께를 가질 수 있다.

[0240] 일부 실시예들에 있어서, 상기 스페이서 층(2008)은 상기 스페이서 층(2009) 및 상기 인접하는 상부 자유 층 구조 사이에 반강자성 결합을 가져오도록 두 예시적인 범위들, 예를 들면, 약 1.7㎚ 내지 약 2.3㎚ 또는 약 3.0㎚ 내지 약 3.7㎚의 하나 이내가 될 수 있는 두께를 가질 수 있다.

[0241] 이에 따라, 상기 두 자유 층 구조들이 대향하는 방향들로 공칭 방향들을 가지는 점이 이해될 것이다. 이는 도 13 및 도 14와 도 15 및 도 16의 전달 곡선들의 결합과 같지만, 두 별개의 자기저항 요소들(1000, 1100)과 연관된다.

[0242] 또한, 상기 두 스페이서 층들(2008, 2010)의 두께를 선택함에 의해, 상기 두 결합들인 반강자성 및 강자성이 대략 동일한 크기를 가질 수 있지만, 대향하는 방향들이 될 수 있다.

[0243] 상기 이중 스핀 밸브 자기저항 요소(2000)의 동작이 도 11 및 도 12의 자기저항 요소들(1100, 1200)의 일련의 스택 결합과 매우 유사하지만, 여기서 두 결과적인 스페이서 층들(2002, 2004)(도 11 및 도 12의 412)이 상기 하부 자유 층에 대한 강자성 결합 및 구조 및 상기 상부 자유 층 구조에 대한 반강자성 결합을 가져오도록 선택되는 두께를 가지는 점이 더 이해되어야 한다.

[0244] 일부 선택적인 실시예들에 있어서, 상기 스페이서 층(2010)은 상기 스페이서 층(2008)의 두께를 가질 수 있으며, 그 반대가 될 수도 있다.

[0245] 상기 이중 스핀 밸브 자기저항 요소(2000)는 네 개의 합성 반강자성(SAF) 핀 구조들을 가진다. 따라서, 상기 이중 스핀 밸브 자기저항 요소(2000) 내에 두 개의 이중 핀 구조들이 존재한다.

[0246] 상기 네 핀 합성 반강자성(SAF) 구조는 여기서는 핀 층 구조들로 언급된다.

[0247] 전달 곡선들(18, 19)은 상기 이중 스핀 밸브 자기저항 요소(2000)의 동작을 나타낸다. 도 20의 이중 스핀 밸브 자기저항 요소(2000)의 장점들은 도 17과 함께 앞서 설명하였다. 다른 장점들이 상기 이중 스핀 밸브 자기저항 요소(2000)로 얻어진다. 즉, 추가적인 SAF들을 이용함에 의해, 도 11과 함께 상술한 다양한 안정성 개선들 또한 상기 이중 스핀 밸브 자기저항 요소(2000)에서 얻어진다.

[0248] 또 다른 이점들이 도 17 및 도 20의 자기저항 요소들(1700, 2000) 내의 두 자유 층 구조들을 각기 이용하여 유도된다. 즉, 보다 높은 자기저항성 비율, 즉 자기장들에 대한 보다 높은 감도가 구현된다.

[0249] 도 17 및 도 20의 배치들로부터, 앞서 설명한 개선된 듀티 사이클을 구현하도록 임의의 짝수 개의자유 층 구조

들, 임의의 짝수 개의 핀 층들, 그리고 임의의 짝수 개의 선택 가능한 두께의 스페이서 층들, 예를 들면, 1708, 1710, 2008, 2010 등이 존재할 수 있는 점이 이해되어야 한다. 이에 따라, 여기서 설명하는 배치들이 이중 스핀 밸브 장치들에 한정되는 것은 아니다. 배치들은 자기저항 요소를 구현하기 위한 적층된 배치로 사중 스핀 밸브들 및 보다 많은 숫자의 스핀 밸브들을 포함할 수 있다.

[0250] 특정한 층 두께들이 도 4, 도 10, 도 11, 도 12, 도 17 및 도 20에 도시되지만, 일부 층들의 두께들이 달라질 수 있는 점이 이해될 것이다.

[0251] 층들의 특정한 순서들이 도 4, 도 10, 도 11, 도 12, 도 17 및 도 20에 도시되지만, 도시된 층들의 임의의 둘 또는 그 이상의 사이에 개재되는 다른 층들, 예를 들면, 다른 스페이서 층들이 존재할 수 있는 점이 이해되어야 한다. 또한, 도 4, 도 10, 도 11, 도 12, 도 17 및 도 20에 도시된 층들의 상부 또는 하부에 다른 층들이 존재할 수 있다.

[0252] "상부"라는 용어는 서로 상부에 있는 층들을 설명할 때에 층들의 순서를 나타내는 데 사용되지만, 직접적으로 접촉될 필요가 있는 층들을 나타내는 것은 아니다. 서로 상부에 있는 층들은 서로 사이에 개재되는 층들을 포함할 수 있다.

[0253] 표 1, 표 2 및 표 3에 따른 어닐링들과 도 7, 도 8 및 도 9에 따른 단계들 또한 각기 도 17 및 도 20의 이중 스핀 밸브 자기저항 요소들(1700, 2000) 및 적층된 배치의 보다 큰 숫자의 스핀 밸브들에 적용된다. 이들 배치들 모두에 대해, 두 어닐링 단계들은 서로에 대해 구십 도로 배향되는 상기 이중 스핀 밸브 배치들(또는 보다 큰 숫자의 적층형 스핀 밸브들)의 각 부분 내의 핀 층들 구조들 및 주위의 피닝 층들 내에 자기장들을 제공한다.

[0254] 도 21을 이제 참조하면, 종래 기술의 이중 스핀 밸브(2100)는 상기 이중 스핀 밸브 자기저항 요소들(1700 또는 2000)에 대해 앞서 설명한 이점들의 몇몇을 가진다. 특히, 상기 종래 기술의 이중 스핀 밸브(2100)는 공통의 중심 반강자성 피닝 층(예를 들면, 도 17 및 도 20의 1706, 2006)을 가지지 않으며, 각각의 자유 층 구조들에 대해 다른 결합들(강자성 및 반강자성)을 제공하는 상기 스페이서 층들(예를 들면, 1708, 1710, 2008, 2010)을 가지지 않는다.

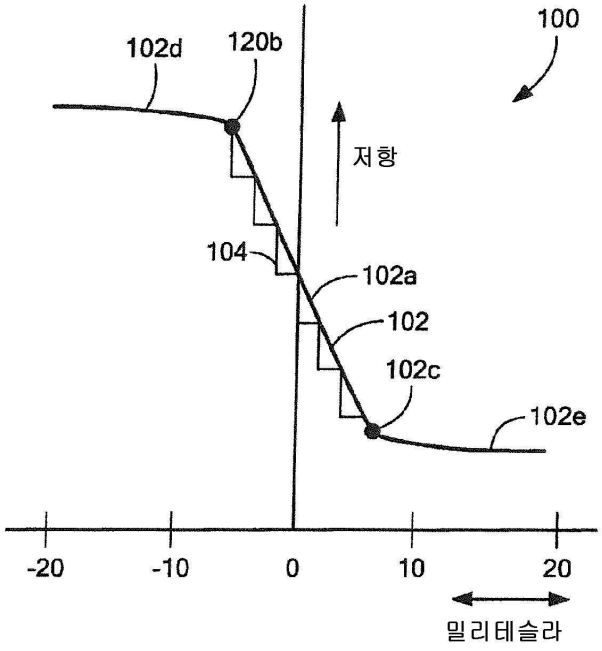
[0255] 다음의 특허 출원들은 전체적으로 여기에 참조로 포함된다. 2014년 8월 6일에 출원된 미국 특허 출원 제14/452,783호, 2014년 10월 31일에 출원된 미국 특허 출원 제14/529,564호 및 2015년 1월 7일에 출원된 미국 특허 출원 제14/591,213호.

[0256] 여기서 언급되는 모든 참조 문헌들은 그 개시 사항들이 전체적으로 여기에 참조로 포함된다.

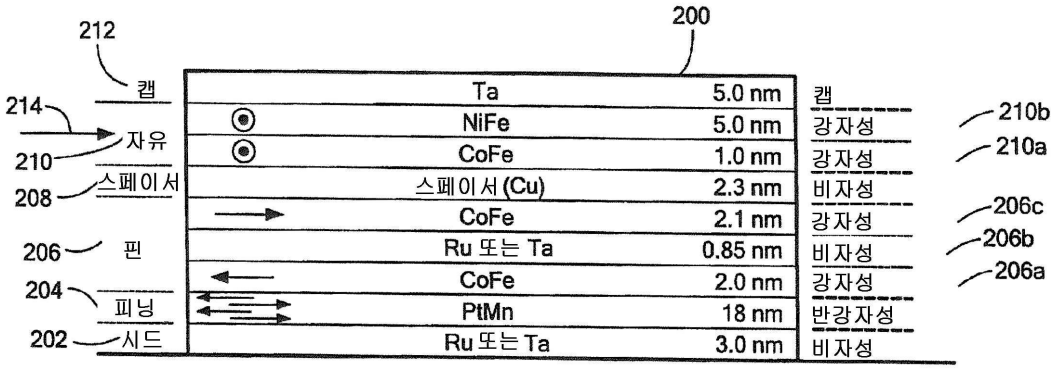
[0257] 상술한 바에서는 본 발명의 주제인 다양한 개념들, 구조들 및 기술들을 예시하는 데 기여하는 바람직한 실시예들을 설명하였지만, 이들 개념들, 구조들 및 기술들을 포괄하는 다른 실시예들도 이용될 수 있는 점이 명백할 것이다. 이에 따라, 본 발명의 범주가 설시된 실시예들에 한정되는 것은 아니며, 다음의 특허청구범위의 사상과 범위에 의해서만 한정되는 것으로 이해되어야 할 것이다.

도면

도면1

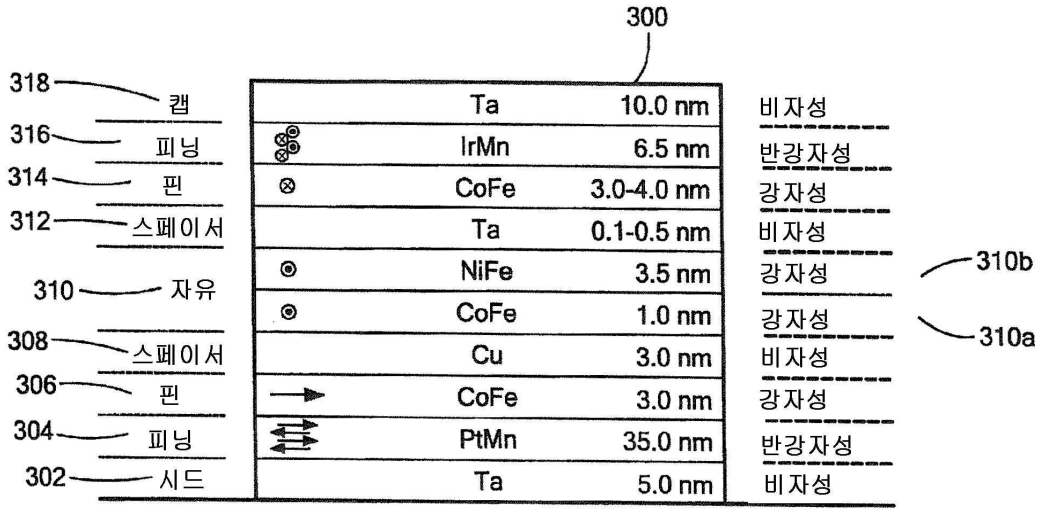


도면2



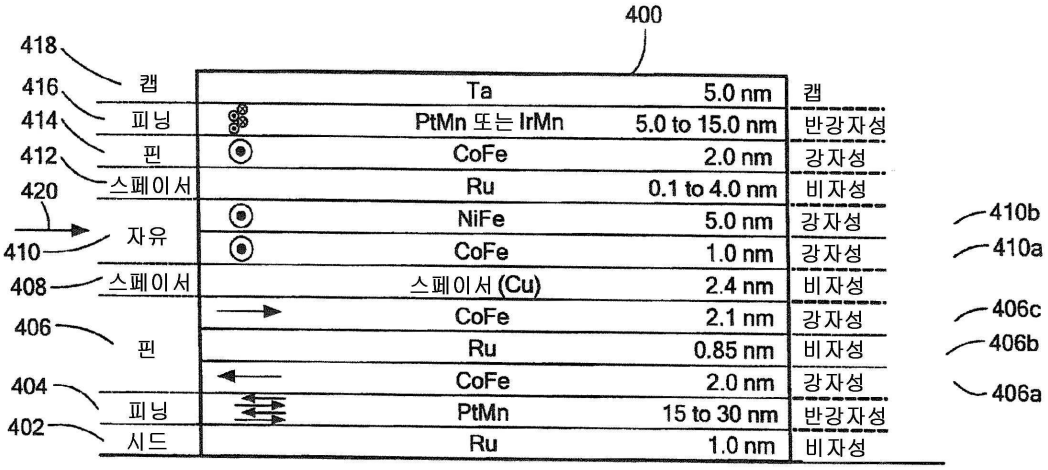
종래 기술

도면3

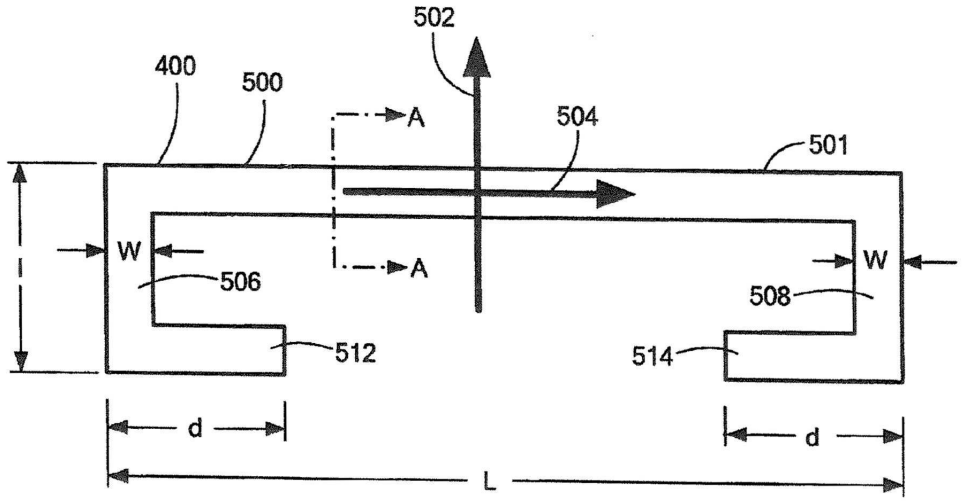


종래 기술

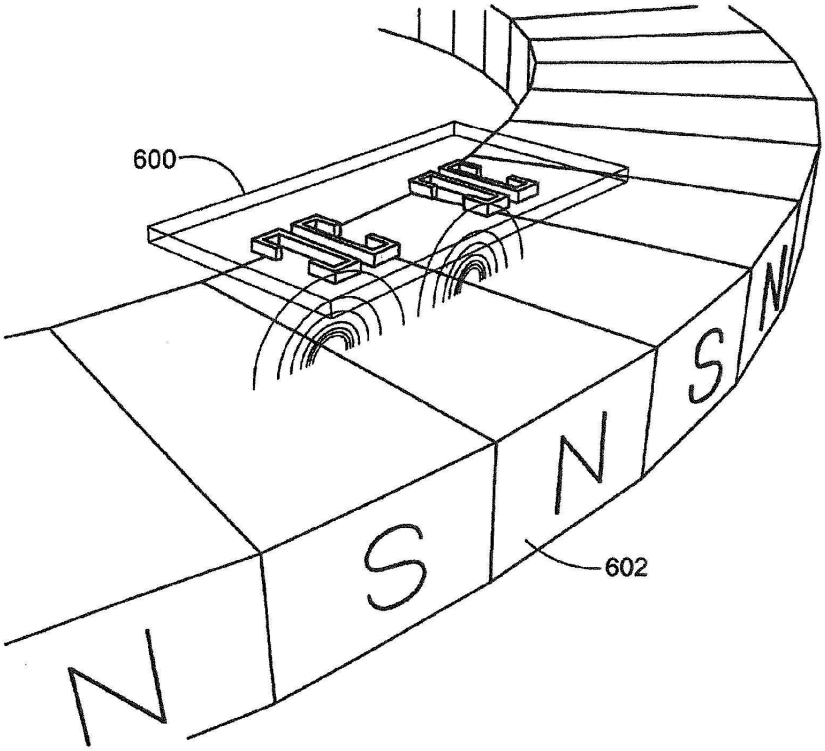
도면4



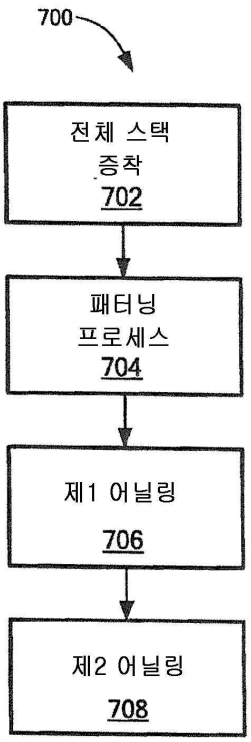
도면5



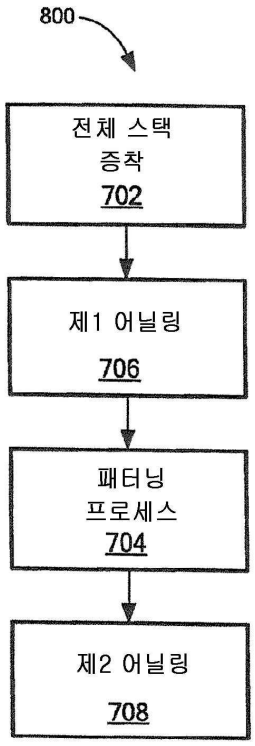
도면6



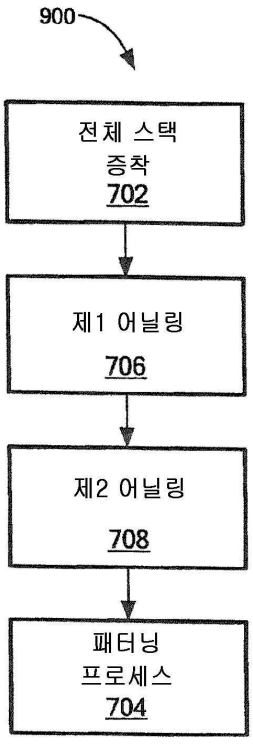
도면7



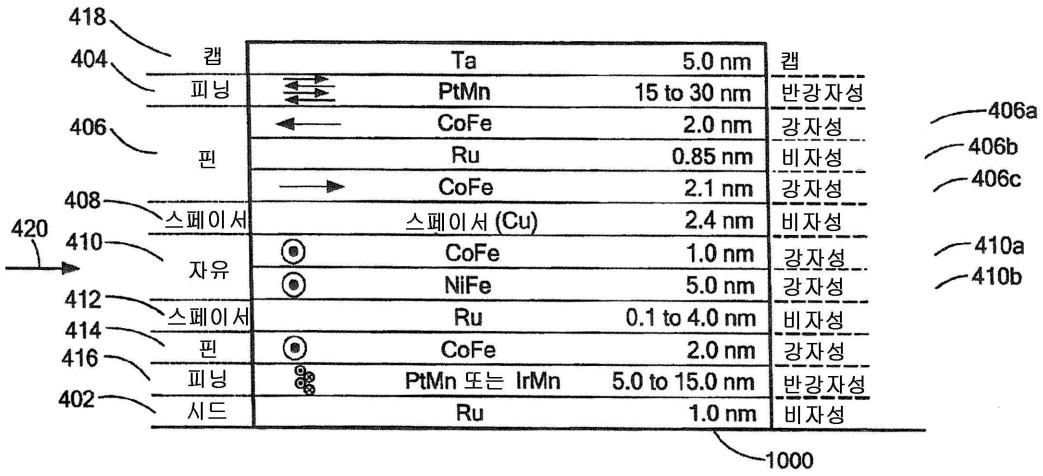
도면8


800
전체 스택
증착
702
제1 어닐링
706
패터닝
프로세스
704
제2 어닐링
708

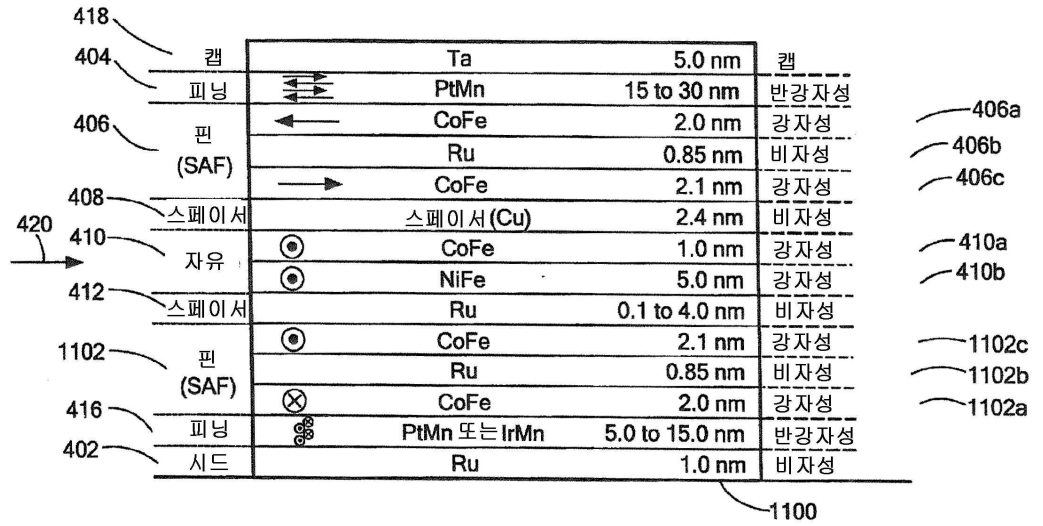
도면9


900
전체 스택
증착
702
제1 어닐링
706
제2 어닐링
708
패터닝
프로세스
704

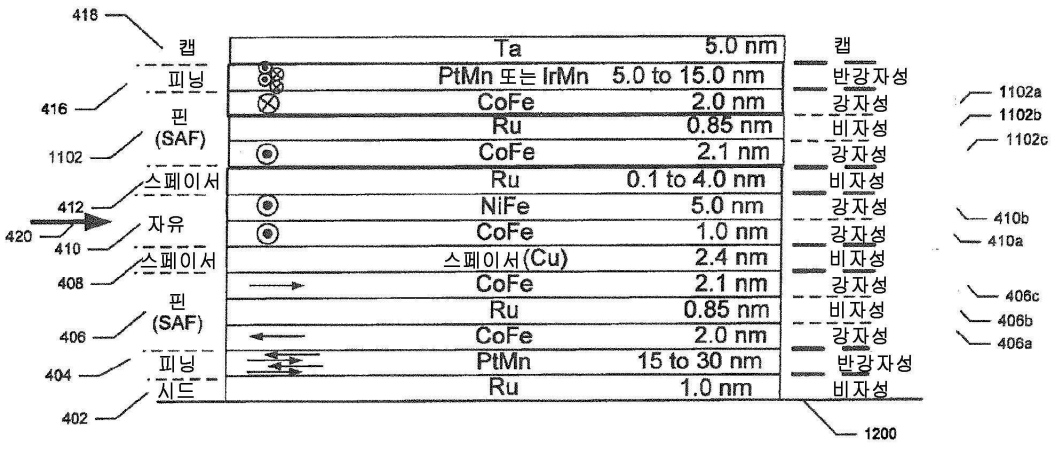
도면10



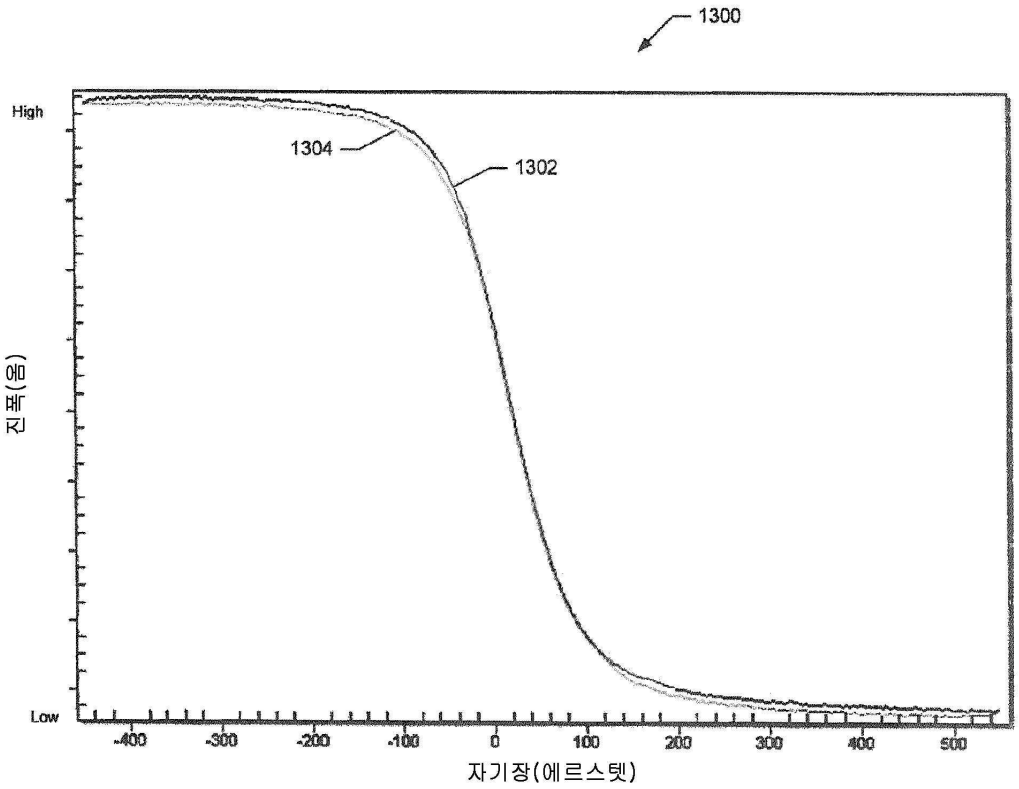
도면11



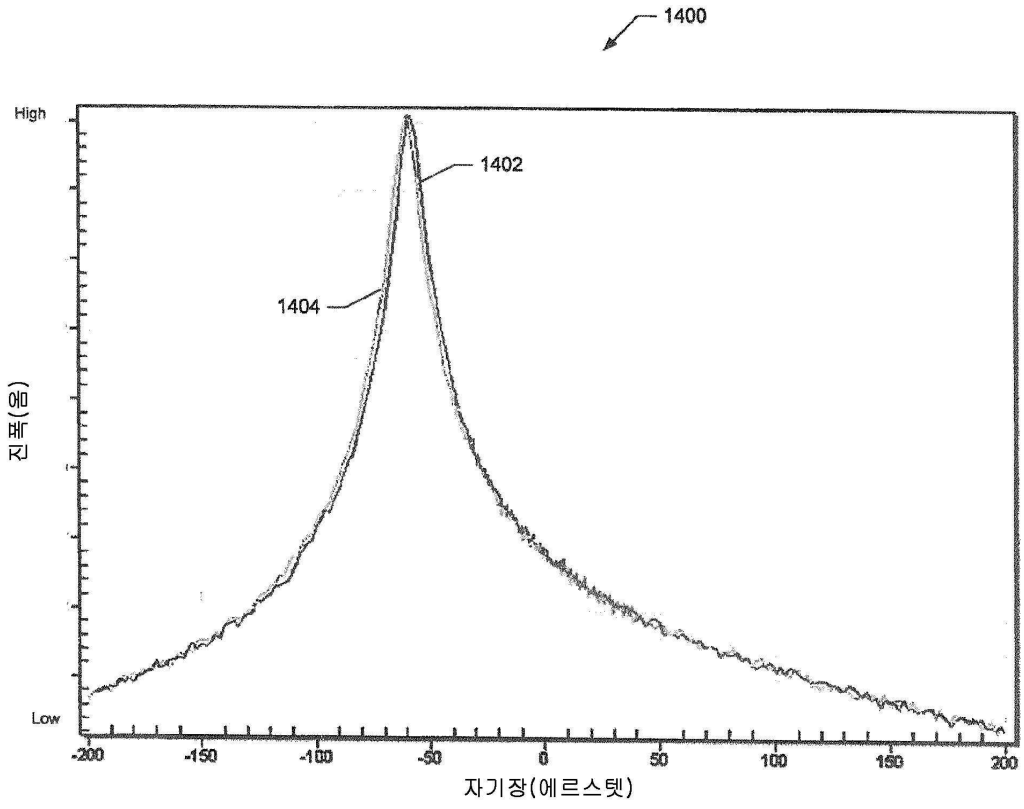
도면12



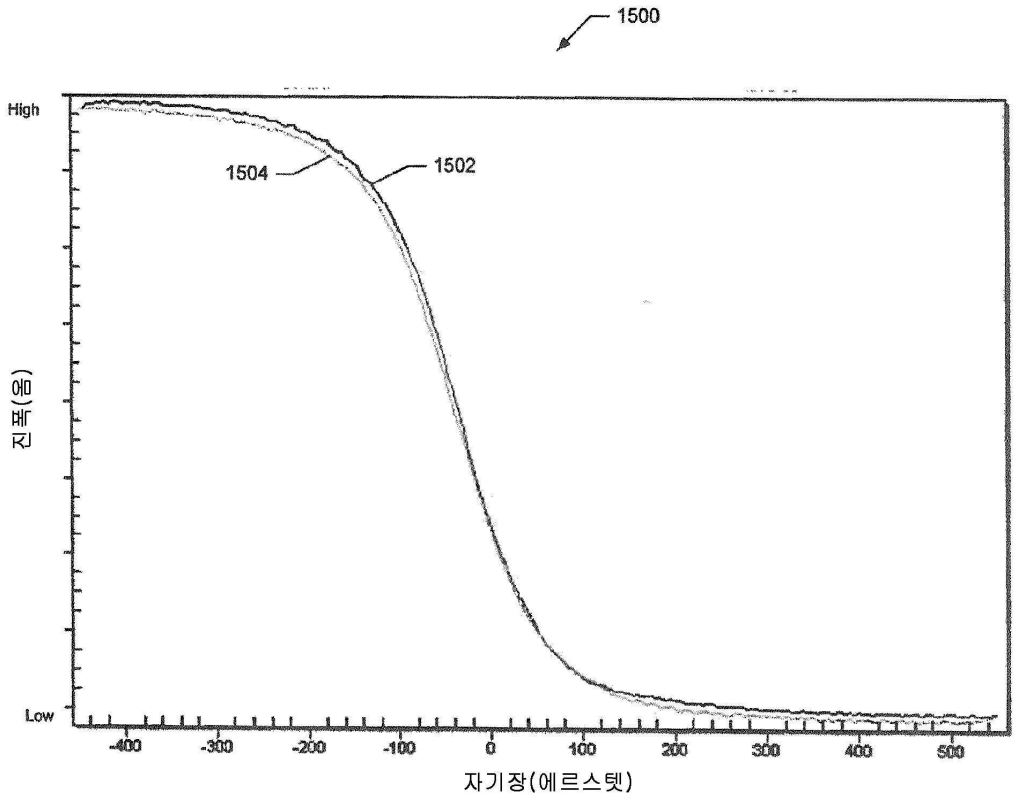
도면13


1300
High
1304
1302
진폭(움)
Low
-400
-300
-200
-100
0
100
200
300
400
500
자기장(에르스텟)

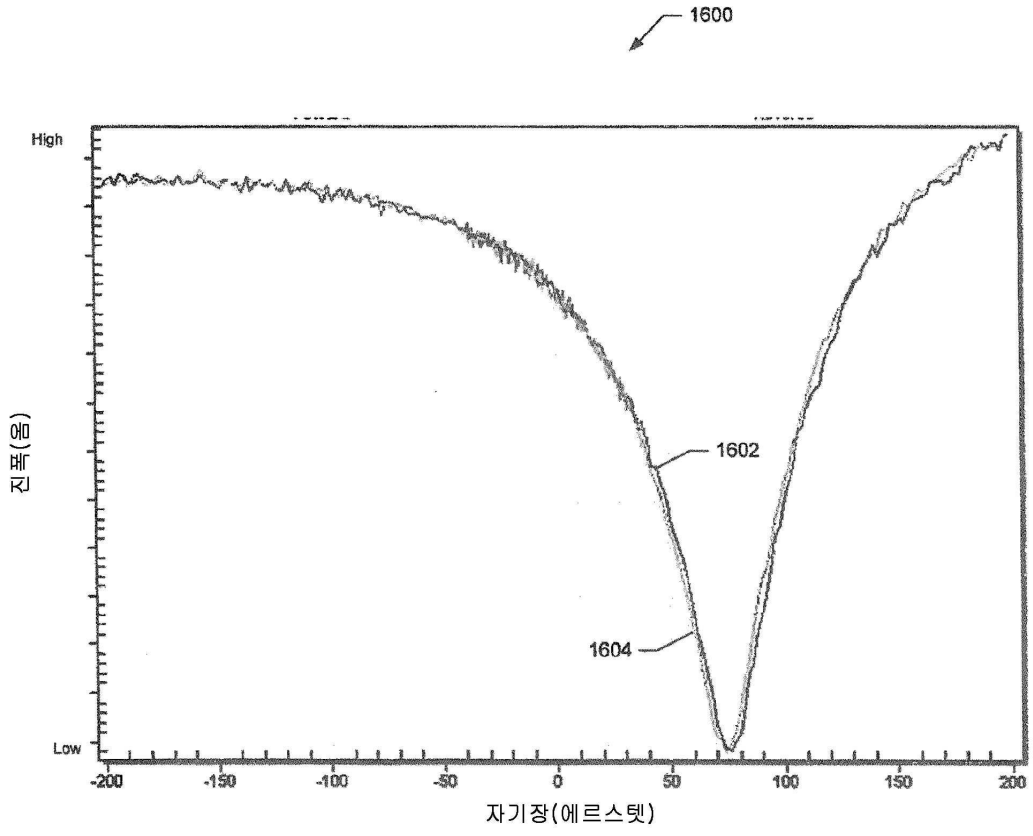
도면14


1400
High
1402
1404
진폭(움)
Low
-200
-150
-100
-50
0
50
100
150
200
자기장(에르스텟)

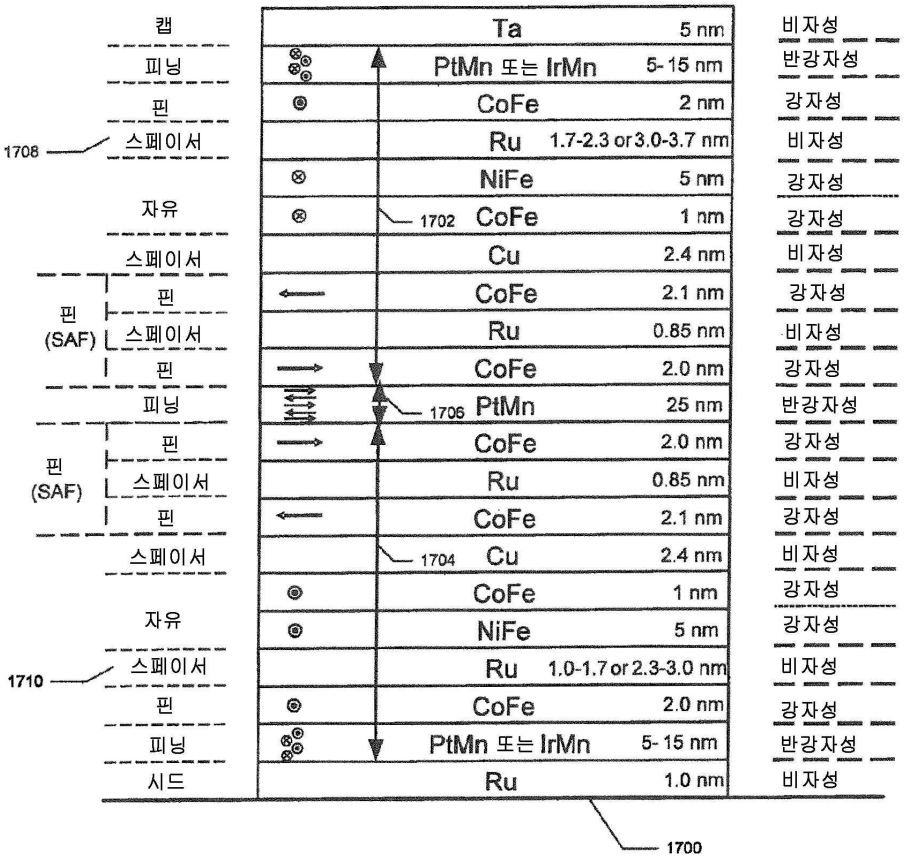
도면15


1500
High
1504
1502
진폭(움)
Low
-400
-300
-200
-100
0
100
200
300
400
500
자기장(에르스텟)

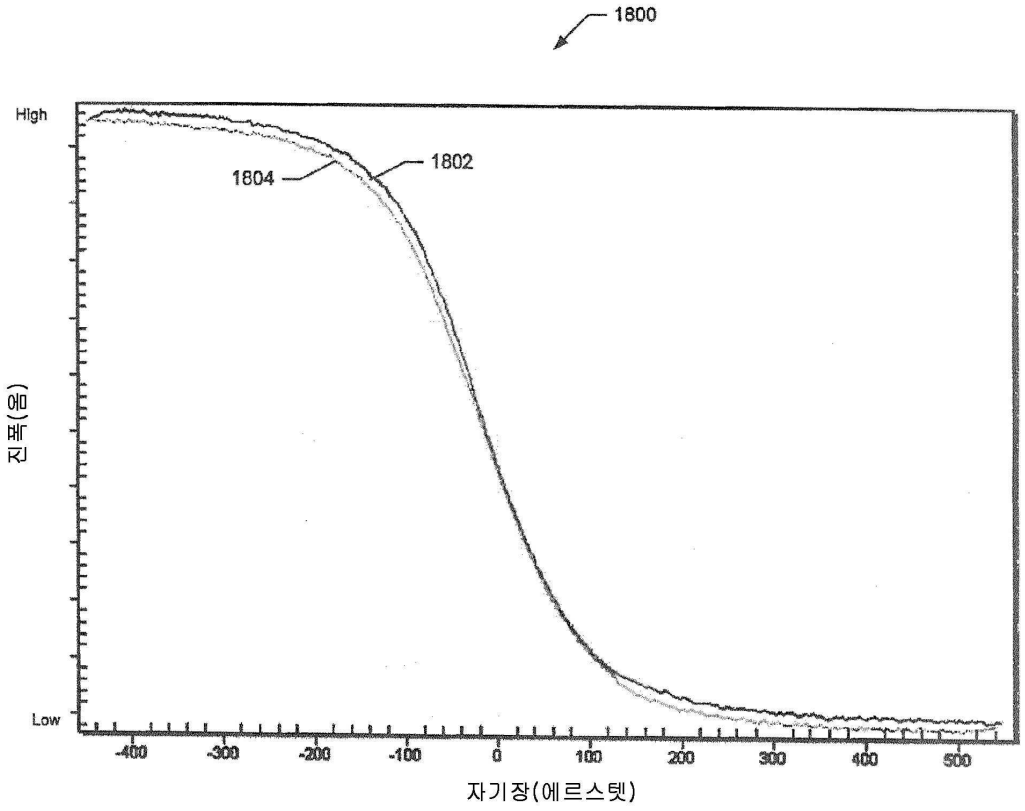
도면16


1600
High
1602
1604
진폭(움)
Low
-200
-150
-100
-50
0
50
100
150
200
자기장(에르스텟)

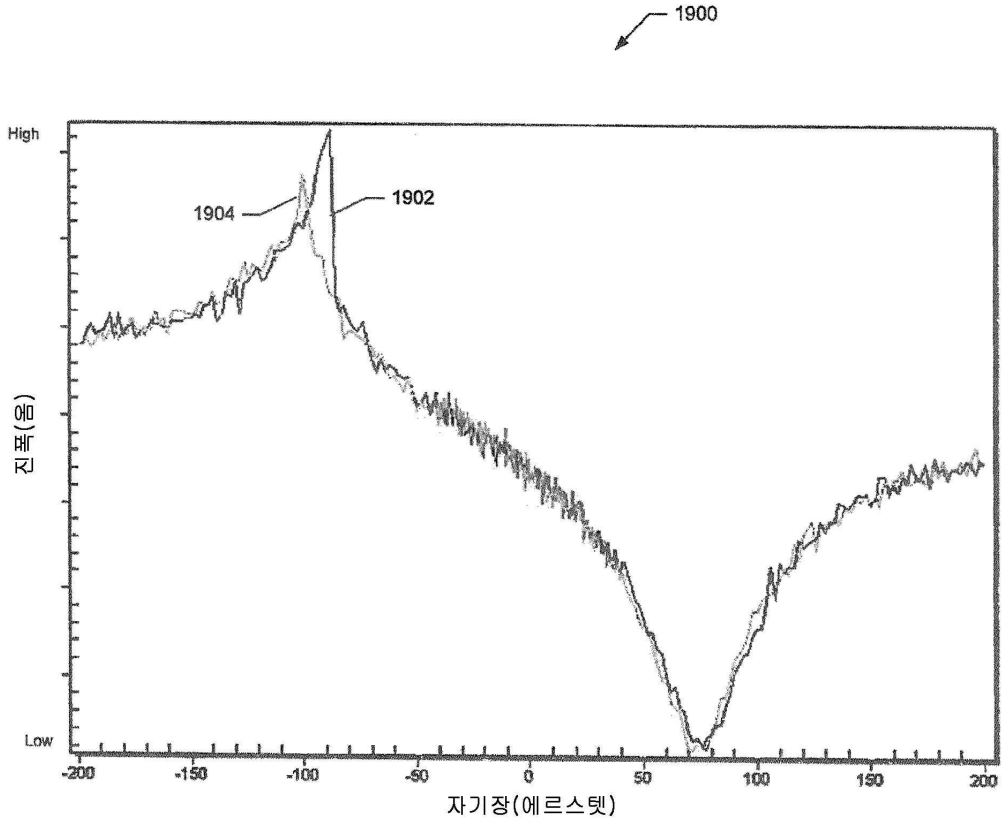
도면17


캡
피닝
핀
1708
스페이서
자유
스페이서
핀
핀 (SAF)
스페이서
핀
피닝
핀
핀 (SAF)
스페이서
핀
스페이서
자유
1710
스페이서
핀
피닝
시드
Ta 5 nm
PtMn 또는 IrMn 5-15 nm
CoFe 2 nm
Ru 1.7-2.3 or 3.0-3.7 nm
NiFe 5 nm
1702
CoFe 1 nm
Cu 2.4 nm
CoFe 2.1 nm
Ru 0.85 nm
CoFe 2.0 nm
1706
PtMn 25 nm
CoFe 2.0 nm
Ru 0.85 nm
CoFe 2.1 nm
1704
Cu 2.4 nm
CoFe 1 nm
NiFe 5 nm
Ru 1.0-1.7 or 2.3-3.0 nm
CoFe 2.0 nm
PtMn 또는 IrMn 5-15 nm
Ru 1.0 nm
1700
비자성
반강자성
강자성
비자성
강자성
비자성
강자성
비자성
강자성
반강자성
강자성
비자성
강자성
비자성
강자성
비자성
강자성
반강자성
비자성

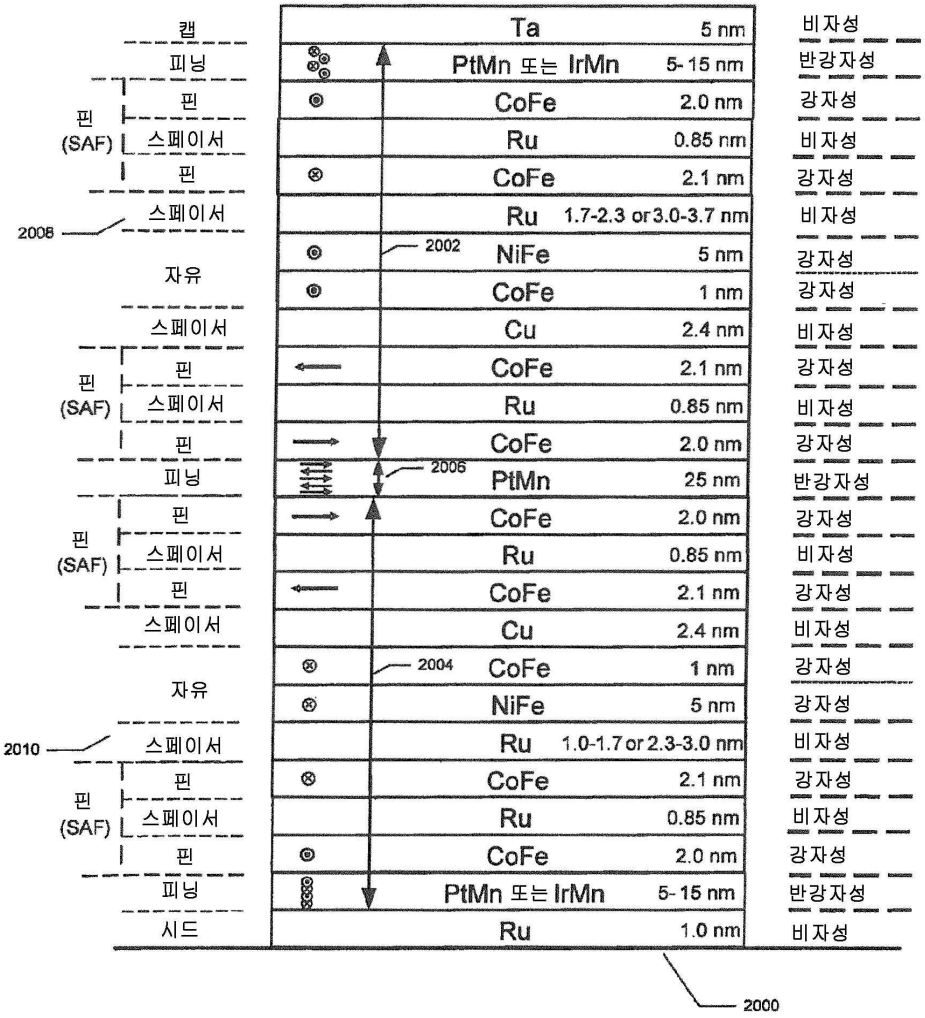
도면18


1800
High
1804
1802
진폭(음)
Low
-400
-300
-200
-100
0
100
200
300
400
500
자기장(에르스텟)

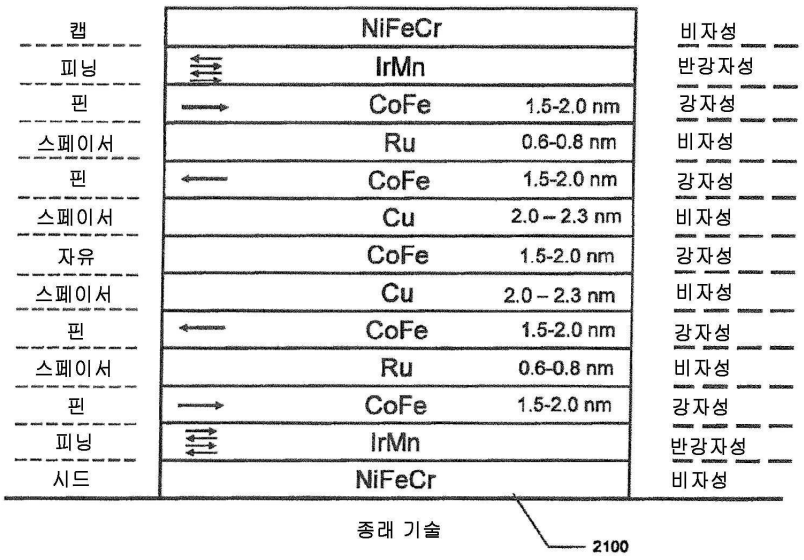
도면19


1900
High
1904
1902
진폭(음)
Low
-200
-150
-100
-50
0
50
100
150
200
자기장(에르스텟)

도면20


캡
피닝
핀
핀 (SAF)
스페이서
핀
스페이서
2008
자유
스페이서
핀
핀 (SAF)
스페이서
핀
피닝
핀
핀 (SAF)
스페이서
핀
스페이서
자유
2010
스페이서
핀
핀 (SAF)
스페이서
핀
피닝
시드
Ta 5 nm 비자성
PtMn 또는 IrMn 5-15 nm 반강자성
CoFe 2.0 nm 강자성
Ru 0.85 nm 비자성
CoFe 2.1 nm 강자성
Ru 1.7-2.3 or 3.0-3.7 nm 비자성
2002
NiFe 5 nm 강자성
CoFe 1 nm 강자성
Cu 2.4 nm 비자성
CoFe 2.1 nm 강자성
Ru 0.85 nm 비자성
CoFe 2.0 nm 강자성
2006
PtMn 25 nm 반강자성
CoFe 2.0 nm 강자성
Ru 0.85 nm 비자성
CoFe 2.1 nm 강자성
Cu 2.4 nm 비자성
2004
CoFe 1 nm 강자성
NiFe 5 nm 강자성
Ru 1.0-1.7 or 2.3-3.0 nm 비자성
CoFe 2.1 nm 강자성
Ru 0.85 nm 비자성
CoFe 2.0 nm 강자성
PtMn 또는 IrMn 5-15 nm 반강자성
Ru 1.0 nm 비자성
2000

도면21


캡
피닝
핀
스페이서
핀
스페이서
자유
스페이서
핀
스페이서
핀
피닝
시드
NiFeCr 비자성
IrMn 반강자성
CoFe 1.5-2.0 nm 강자성
Ru 0.6-0.8 nm 비자성
CoFe 1.5-2.0 nm 강자성
Cu 2.0 – 2.3 nm 비자성
CoFe 1.5-2.0 nm 강자성
Cu 2.0 – 2.3 nm 비자성
CoFe 1.5-2.0 nm 강자성
Ru 0.6-0.8 nm 비자성
CoFe 1.5-2.0 nm 강자성
IrMn 반강자성
NiFeCr 비자성
종래 기술
2100