

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5105907号  
(P5105907)

(45) 発行日 平成24年12月26日 (2012.12.26)

(24) 登録日 平成24年10月12日 (2012.10.12)

(51) Int.Cl.	F I
HO 4 N 5/341 (2011.01)	HO 4 N 5/335 4 1 O
HO 4 N 5/353 (2011.01)	HO 4 N 5/335 5 3 O
HO 4 N 5/374 (2011.01)	HO 4 N 5/335 7 4 O
HO 4 N 5/238 (2006.01)	HO 4 N 5/238 Z
HO 4 N 5/225 (2006.01)	HO 4 N 5/225 F
請求項の数 5 (全 22 頁) 最終頁に続く	

(21) 出願番号	特願2007-56368 (P2007-56368)	(73) 特許権者	000001007
(22) 出願日	平成19年3月6日 (2007.3.6)		キヤノン株式会社
(65) 公開番号	特開2008-219652 (P2008-219652A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成20年9月18日 (2008.9.18)	(74) 代理人	100076428
審査請求日	平成22年2月25日 (2010.2.25)		弁理士 大塚 康德
		(74) 代理人	100112508
			弁理士 高柳 司郎
		(74) 代理人	100115071
			弁理士 大塚 康弘
		(74) 代理人	100116894
			弁理士 木村 秀二
		(72) 発明者	鈴木 覚
			東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
		最終頁に続く	

(54) 【発明の名称】 撮像システム

(57) 【特許請求の範囲】

【請求項 1】

光学系を介して被写体の光学像を撮像する撮像システムであって、  
 行単位で画素がリセットされる機能を有する撮像センサと、  
 前記撮像センサを遮光することによって前記撮像センサの露光の終了を制御するように  
 配置されたメカニカルシャッタと、  
 を備え、  
 撮影モードとして、  
 前記撮像センサにおける各行の画素の電荷蓄積動作は、リセット動作が完了したタイミ  
 ングで開始し、前記メカニカルシャッタにより遮光されるタイミングで終了し、  
 前記撮像センサにおける各行の画素のリセット動作は、前記撮像システムの筐体の上面  
 から下面へ向かう第1方向に順に行が選択されるようになされ、  
 前記メカニカルシャッタは、前記第1方向にシャッタ幕を走行させながら前記撮像セン  
 サの露光を終了させ、  
 前記撮像センサからの各行の画素の読み出し動作は、前記シャッタ幕によって前記撮像  
 センサの露光が終了された後に、前記第1方向と逆方向である第2方向に順に行が選択さ  
 れるようになされる  
 という動作モードを有する  
 ことを特徴とする撮像システム。

【請求項 2】

前記撮像センサから読み出された画像を表示する表示部をさらに備えたことを特徴とする請求項 1 に記載の撮像システム。

【請求項 3】

前記メカニカルシャッタは、前記撮像センサの露光の開始を制御する機能をさらに有し、

前記撮像システムは、撮影モードとして、

前記撮像センサにおける各行の画素の電荷蓄積動作は、前記メカニカルシャッタにより遮光が解除されるタイミングで開始し、前記メカニカルシャッタにより遮光されるタイミングで終了し、

前記メカニカルシャッタは、前記第 1 方向に別のシャッタ幕を走行させながら遮光を解除して前記撮像センサの露光を開始させ、前記第 1 方向に前記シャッタ幕を走行させながら前記撮像センサの露光を終了させる

という動作モードを更に有する

ことを特徴とする請求項 1 又は 2 に記載の撮像システム。

【請求項 4】

光学系を介して被写体の光学像を撮像する撮像システムであって、

行単位で画素がリセットされる機能を有する撮像センサと、

第 1 シャッタ幕および第 2 シャッタ幕を含むメカニカルシャッタと、

を備え、

前記撮像センサにおける各行の画素に光が当たるように前記第 1 シャッタ幕が動作した状態で、画素のリセット動作および前記第 2 シャッタ幕によって画素の電荷蓄積動作を制御する動作モードを有し、

前記動作モードでは、

前記撮像センサにおける各行の画素の電荷蓄積動作は、前記リセット動作が完了したタイミングで開始し、前記第 2 シャッタ幕により遮光されるタイミングで終了し、

前記撮像センサにおける各行の画素のリセット動作は、前記撮像システムの筐体の上面から下面へ向かう第 1 方向に順に行が選択されるようになされ、

前記メカニカルシャッタは、前記第 1 方向に前記第 2 シャッタ幕を走行させながら前記撮像センサの露光を終了させ、

前記撮像センサからの各行の画素の読み出し動作は、前記第 2 シャッタ幕によって前記撮像センサの露光が終了された後に、前記第 1 方向と逆方向である第 2 方向に順に行が選択されるようになされる

ことを特徴とする撮像システム。

【請求項 5】

前記撮像センサは、

被写体の光学像を撮像する複数の画素と、

前記複数の画素を行単位で走査する垂直走査部と、

を含み、

前記撮像センサにおけるリセットすべき行は、前記垂直走査部により前記第 1 方向に走査され、

前記撮像センサにおける画素を読み出すべき行は、前記垂直走査部により前記第 2 方向に走査される

ことを特徴とする請求項 1 から 4 のいずれか 1 項に記載の撮像システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、撮像システムに関する。

【背景技術】

【0002】

一眼レフタイプのデジタルカメラには、フォーカルプレーンシャッタ（以下、メカニカ

10

20

30

40

50

ルシャッタとする)と電子シャッタとを併用して撮像動作を行うものがある(例えば、特許文献1参照)。

【特許文献1】特開平11-41523号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

特許文献1に示された技術では、メカニカルシャッタが上方向に向けて走行している。このメカニカルシャッタのメカ先幕およびメカ後幕は、走行開始位置での保持が電磁石による吸着力を用いて行われ、その走行駆動がパネ力を用いて下から上へ行われることが多い。これにより、メカニカルシャッタが走行する際に重力負荷を受けることがある。このため、メカニカルシャッタの走行速度が安定せず、メカニカルシャッタの駆動機構等が経時変化を起こしやすく動作耐久性が低下しやすい。

10

【0004】

一方、メカニカルシャッタが走行する際に重力負荷を受けにくくするために、特許文献1に示された撮像装置を上下反転してメカニカルシャッタの走行駆動を上から下へ行うことも考えられる。ここで、特許文献1に示された技術では、撮像装置において、各画素がリセットされるように走査される方向と、各画素から信号が読み出されるように走査される方向とが同方向となっている。また、光電変換素子における被写体の光学像は、レンズ及びメカニカルシャッタを介して、実際の被写体と点対象な像が、画素配列において上から下へ順次に結像される。これらにより、画素信号が、画素配列において上から下へ順次に読み出される。このため、撮影された画像は、被写体の下部から上部へ順次表示されるので、閲覧者にとって自然に感じられないことがある。

20

【0005】

本発明の目的は、メカニカルシャッタが走行する際に受ける重力負荷を低減し、被写体の上部から下部までの画像信号を順次に読み出すことができる撮像システムを提供することにある。

【課題を解決するための手段】

【0006】

本発明に係る1つの撮像システムは、光学系を介して被写体の光学像を撮像する撮像システムであって、行単位で画素がリセットされる機能を有する撮像センサと、前記撮像センサを遮光することによって前記撮像センサの露光の終了を制御するように配置されたメカニカルシャッタと、を備え、撮影モードとして、前記撮像センサにおける各行の画素の電荷蓄積動作は、リセット動作が完了したタイミングで開始し、前記メカニカルシャッタにより遮光されるタイミングで終了し、前記撮像センサにおける各行の画素のリセット動作は、前記撮像システムの筐体の上面から下面へ向かう第1方向に順に行が選択されるようになされ、前記メカニカルシャッタは、前記第1方向にシャッタ幕を走行させながら前記撮像センサの露光を終了させ、前記撮像センサからの各行の画素の読み出し動作は、前記シャッタ幕によって前記撮像センサの露光が終了された後に、前記第1方向と逆方向である第2方向に順に行が選択されるようになされる、という動作モードを有する。

30

本発明に係る他の撮像システムは、光学系を介して被写体の光学像を撮像する撮像システムであって、行単位で画素がリセットされる機能を有する撮像センサと、第1シャッタ幕および第2シャッタ幕を含むメカニカルシャッタと、を備え、前記撮像センサにおける各行の画素に光が当たるように前記第1シャッタ幕が動作した状態で、画素のリセット動作および前記第2シャッタ幕によって画素の電荷蓄積動作を制御する動作モードを有し、前記動作モードでは、前記撮像センサにおける各行の画素の電荷蓄積動作は、前記リセット動作が完了したタイミングで開始し、前記第2シャッタ幕により遮光されるタイミングで終了し、前記撮像センサにおける各行の画素のリセット動作は、前記撮像システムの筐体の上面から下面へ向かう第1方向に順に行が選択されるようになされ、前記メカニカルシャッタは、前記第1方向に前記第2シャッタ幕を走行させながら前記撮像センサの露光を終了させ、前記撮像センサからの各行の画素の読み出し動作は、前記第2シャッタ幕に

40

50

よって前記撮像センサの露光が終了された後に、前記第 1 方向と逆方向である第 2 方向に順に行が選択されるようになされる。

【発明の効果】

【 0 0 0 7 】

本発明によれば、メカニカルシャッタが走行する際に受ける重力負荷を低減し、被写体の上部から下部までの画像信号を順次を読み出すことができる。

【発明を実施するための最良の形態】

【 0 0 0 8 】

本発明の実施形態に係る撮像システム 1 の概略構成を、図 1 を用いて説明する。図 1 は、本発明の実施形態に係る撮像システム 1 の構成図である。

10

【 0 0 0 9 】

撮像システム 1 は、メカニカルシャッタおよび電子シャッタを併用して撮像動作を行うためのシステムであり、例えば、カメラシステムである。撮像システム 1 は、カメラ本体 4 0 0 及び交換レンズ 4 0 1 を備える。交換レンズ 4 0 1 は、カメラ本体 4 0 0 に着脱可能である。

【 0 0 1 0 】

次に、交換レンズ 4 0 1 の構成を説明する。

【 0 0 1 1 】

交換レンズ 4 0 1 は、撮像レンズ（光学系）4 0 2、レンズ駆動回路 4 0 4、レンズ CPU 4 0 5、及び交換レンズ側通信接点 4 0 6 を備える。

20

【 0 0 1 2 】

撮像レンズ 4 0 2 は、実際の被写体（図示せず）と点対称な被写体の光学像をカメラ本体 4 0 0 へと導く。撮像レンズ 4 0 2 は、駆動機構（図示せず）により保持されるとともに光軸 4 0 3 の方向に移動可能に構成されている。

【 0 0 1 3 】

レンズ駆動回路 4 0 4 は、撮像レンズ 4 0 2 の駆動機構とレンズ CPU 4 0 5 とに接続されている。これにより、レンズ駆動回路 4 0 4 は、レンズ CPU 4 0 5 に制御されて、撮像レンズ 4 0 2 の駆動機構を駆動させる。

【 0 0 1 4 】

レンズ CPU 4 0 5 は、レンズ駆動回路 4 0 4 と交換レンズ側通信接点 4 0 6 とに接続されている。レンズ CPU 4 0 5 は、レンズ駆動回路 4 0 4 に制御信号を供給して、レンズ駆動回路 4 0 4 を制御することができる。

30

【 0 0 1 5 】

交換レンズ側通信接点 4 0 6 は、レンズ CPU 4 0 5 とカメラ本体 4 0 0 とに接続されている。これにより、レンズ CPU 4 0 5 は、交換レンズ側通信接点 4 0 6 を介してカメラ本体 4 0 0 （の後述するカメラ CPU 4 1 8）と通信することができる。

【 0 0 1 6 】

なお、交換レンズ 4 0 1 において被写体の光学像をカメラ本体 4 0 0 へと導くのは、1 つの撮像レンズ 4 0 2 でもよいし、複数のレンズを含むレンズユニットでもよい。

【 0 0 1 7 】

40

次に、カメラ本体 4 0 0 の構成を説明する。

【 0 0 1 8 】

カメラ本体 4 0 0 は、筐体（図示せず）、ミラー部材 4 0 8、光学ファインダ（OVF: Optical View Finder）4 0 7、フォーカルプレーンシャッタ（以下、メカニカルシャッタとする）4 1 0、及びバス配線 4 1 3 を備える。カメラ本体 4 0 0 は、カメラ CPU 4 1 8、カメラ側通信接点 4 0 9、シャッタ駆動回路 4 1 1、及びパルス発生回路 4 1 7 を備える。カメラ本体 4 0 0 は、垂直駆動変調回路 4 1 4、撮像装置（撮像センサ）4 1 5、信号処理回路 4 1 6、映像表示回路 4 1 9、画像記録回路 4 2 0、及びスイッチユニット 4 1 2 を備える。

【 0 0 1 9 】

50

ミラー部材４０８は、撮像レンズ４０２、メカニカルシャッタ４１０、及び光学ファインダ４０７の間に配されている。ミラー部材４０８は、光軸４０３に投影されて交差する方向の軸の周りを回転可能に支持されている。これらにより、ミラー部材４０８は、非撮影状態（実線で示す状態）において光軸４０３と交差し、被写体から入射され撮像レンズ４０２を通過した光束の少なくとも一部の光束を反射して光学ファインダ４０７へ導く。ミラー部材４０８は、撮影状態（破線で示す状態）において光軸４０３から退避し、被写体から入射され撮像レンズ４０２を通過した光束を遮らないようになる。これにより、その光束は、メカニカルシャッタ４１０へ導かれる。

【００２０】

光学ファインダ４０７は、光軸４０３から外れた位置であって、非撮影状態（実線で示す状態）におけるミラー部材４０８の反射面の法線に関して光軸４０３と対称な方向に位置している。これにより、光学ファインダ４０７には、非撮影状態（実線で示す状態）において、ミラー部材４０８で反射された被写体の光束が導かれる。そして、光学ファインダ４０７には、被写体の光学像が閲覧可能に表示される。

【００２１】

メカニカルシャッタ４１０は、シャッタ駆動回路４１１に接続されている。メカニカルシャッタ４１０は、複数の遮光羽をそれぞれ含むメカ先幕（シャッタ幕）及びメカ後幕（別のシャッタ幕）を有している。メカニカルシャッタ４１０は、メカ先幕及びメカ後幕がそれぞれ所定のタイミングでシャッタ駆動回路４１１により駆動されて、開状態と閉状態とが切り替わる。また、メカニカルシャッタ４１０は、光軸４０３上において撮像レンズ４０２と撮像装置４１５との間に配されている。これらにより、メカニカルシャッタ４１０は、撮影状態（ミラー部材４０８が破線で示す状態）において、開状態であれば被写体の光束を撮像装置４１５へ導き、閉状態であれば被写体の光束を遮断して撮像装置４１５へ導かれないようにする。

【００２２】

バス配線４１３は、カメラＣＰＵ４１８、カメラ側通信接点４０９、シャッタ駆動回路４１１、パルス発生回路４１７、垂直駆動変調回路４１４、パルス発生回路４１７、信号処理回路４１６、及び映像表示回路４１９を互いに接続する。バス配線４１３は、画像記録回路４２０及びスイッチユニット４１２を互いに接続する。これにより、それらの各部は、バス配線４１３を介して内部的に通信することができる。

【００２３】

カメラＣＰＵ４１８は、バス配線４１３を介して各部に接続されている。これにより、カメラＣＰＵ４１８は、バス配線４１３を介して各部に制御信号を供給して、各部を制御する。また、カメラＣＰＵ４１８は、バス配線４１３を介して各部から所定の情報を受け取り、その情報を処理したり記憶したりする。

【００２４】

カメラ側通信接点４０９は、バス配線４１３と交換レンズ４０１とに接続されている。これにより、カメラＣＰＵ４１８は、バス配線４１３及びカメラ側通信接点４０９を介して交換レンズ４０１のレンズＣＰＵ４０５と通信することができる。

【００２５】

シャッタ駆動回路４１１は、バス配線４１３とメカニカルシャッタ４１０とに接続されている。これにより、シャッタ駆動回路４１１は、メカニカルシャッタ４１０を駆動制御する。

【００２６】

パルス発生回路４１７は、バス配線４１３、垂直駆動変調回路４１４、及び撮像装置４１５に接続されている。パルス発生回路４１７は、走査クロック信号や所定の制御パルス（例えば、水平走査パルス）を発生させる。パルス発生回路４１７は、発生した走査クロック信号のうち、垂直走査用のクロック信号を垂直駆動変調回路４１４に供給し、他のクロック信号を撮像装置４１５へ供給する。また、パルス発生回路４１７は、所定の制御パルスを撮像装置４１５へ供給する。さらに、パルス発生回路４１７は、信号処理回路４１

10

20

30

40

50

6にもクロック信号を出力する。

【0027】

垂直駆動変調回路414は、バス配線413、パルス発生回路417、及び撮像装置415に接続されている。これにより、垂直駆動変調回路414は、パルス発生回路417から受け取ったクロック信号の周波数を所定の周波数に変調して、変調後のクロック信号を撮像装置415へ供給する。

【0028】

撮像装置415は、信号処理回路416、パルス発生回路417、及び垂直駆動変調回路414に接続されている。撮像装置415は、複数の画素、垂直走査回路（垂直走査部）、及び水平走査回路を含む。垂直走査回路は、パルス発生回路417から所定の制御パルスを受け取り、垂直駆動変調回路414から変調後の垂直走査用のクロック信号を受け取る。垂直走査回路は、垂直走査用のクロック信号及び所定の制御信号（例えば、リセット信号等）を複数の画素へ行単位に供給する。各画素は、垂直走査用のクロック信号等に応じて、被写体の光学像を光電変換してアナログ信号を生成する。ここで、撮像装置415では、垂直走査回路から各画素へリセット信号が走査されることにより、行単位で電子シャッター動作が行われる。水平走査回路は、パルス発生回路417から水平走査用のクロック信号及び所定の制御パルスを受け取る。水平走査回路は、垂直走査用のクロック信号等に基づいて、複数の画素からアナログ信号を読み出して信号処理回路416へ供給する。

【0029】

信号処理回路416は、撮像装置415、パルス発生回路417、及びバス配線413に接続されている。信号処理回路416は、パルス発生回路417から受け取ったクロック信号に基づいて、撮像装置415から読み出されたアナログ信号に対して所定の画像処理（A/D変換、色処理、及びガンマ補正等）を施す。これにより、信号処理回路416は、画像データ（デジタル信号）を生成する。信号処理回路416は、バス配線413を介して、画像データを映像表示回路419及び画像記録回路420に供給する。

【0030】

映像表示回路419は、バス配線413に接続されている。映像表示回路419は、バス配線413を介して受け取った画像データに対してEVF（EVF:Electric View Finder）処理を行い、電子モニター画面（図示せず、表示部）に被写体の画像を表示する。これにより、利用者は、被写体の画像を閲覧することができる。ここで、モニター画面はEVFとして機能している。

【0031】

画像記録回路420は、バス配線413に接続されている。画像記録回路420は、バス配線413を介して受け取った画像データに対して符号化等の処理を行い所定の記録媒体（図示せず）に記録する。また、画像記録回路420は、所定の指示に基づいて、所定の記録媒体からデータを読み出して復号化等の処理を行い、バス配線413を介して処理後のデータを映像表示回路419等へ供給する。

【0032】

スイッチユニット412は、バス配線413に接続されている。スイッチユニット412は、利用者から所定の指示を受け付けるインターフェース（スイッチ）を含む。例えば、スイッチユニット412は、OVF撮影モード（別の動作モード）とEVF撮影モードとの切換の指示を受け付けるスイッチを含む。OVF撮影モードは、光学ファインダ407等を用いて、光学的に被写体を観測し撮影を行うモードである。EVF撮影モードは、画像データに対応して画像を電子モニター画面（EVF）で観測して撮影するモードである。また、スイッチユニット412は、撮影条件等を設定する指示を受け付けるスイッチ、撮影準備動作及び撮影動作を開始させるための指示を受け付けるスイッチを含む。スイッチユニット412は、それらのスイッチを介して受け付けた指示を、バス配線413を介して、カメラCPU418へ供給する。これにより、カメラCPU418は、スイッチユニット412に入力された指示に応じた制御を行う。

## 【 0 0 3 3 】

以上のような撮像システム 1 では、フォーカルプレーンシャッターにおけるメカ先幕の役目を電子シャッタ（電子先幕シャッタ、リセット動作）で行うようになっている。また、撮像システム 1 では、フォーカルプレーンシャッターにおけるメカ後幕を用いて、本撮影（静止画像を得るための撮影）を行うことができるようになっている。

## 【 0 0 3 4 】

大型の撮像素子が必要とされる一眼レフカメラでは、CCD よりも MOS 型センサを用いるほうが好ましい。MOS 型センサは、プログレッシブスキャンタイプの CCD（PS-CCD）のように全ての画素において一括して電子シャッタにて蓄積動作を終了させることが難しい。したがって、MOS 型センサは、メカ先幕およびメカ後幕とともに用いることが好ましい。

10

## 【 0 0 3 5 】

一方、デジタル一眼レフカメラでも、電子モニタ画面機能（EVF 機能）が求められている。この場合には、撮影画面の上部と下部とで電荷蓄積動作を開始及び完了するタイミングが異なるスリットローリングシャッタを EVF 撮影モードの時に使用する必要がある。

## 【 0 0 3 6 】

また、撮像システム 1 では、EVF 撮影モード時にシャッタボタン（図示せず）をオンすると、電子シャッタおよびメカニカルシャッタ 410 を併用して本撮影動作を行うことができるようになっている。

20

## 【 0 0 3 7 】

次に、撮像装置（撮像センサ、CMOS センサ）415 の構成および動作について図 2 を用いて説明する。図 2 は、撮像装置 415 の回路構成図である。

## 【 0 0 3 8 】

撮像装置 415 は、複数の画素 500、垂直走査回路（垂直シフトレジスタ）601、水平走査回路（水平シフトレジスタ）602、出力回路群 510、及び Main AMP 523 を備える。

## 【 0 0 3 9 】

各画素 500 は、画素領域 600 において、行方向及び列方向へ 2 次元的に配列されている。画素領域 600 には、例えば、600 万個の画素 500 が配置されている。画素領域 600 は、開口された領域であり、被写体の光学像が結像される領域である。

30

## 【 0 0 4 0 】

垂直走査回路 601 は、画素領域 600 の周辺に配されている。垂直走査回路 601 は、パルス発生回路 417（図 1 参照）から所定の制御パルスを受け取り、垂直駆動変調回路 414 から変調後の垂直走査用のクロック信号等（CLK, RST, PST, DIR）を受け取る。また、垂直走査回路 601 から各画素 500 へは、複数の行信号線が水平方向に延びている。これにより、垂直走査回路 601 は、複数の画素 500 を垂直方向に走査しながら、各画素 500 へ制御信号（例えば、SEL、RES、TX）を供給する。

## 【 0 0 4 1 】

ここで、垂直走査回路 601 は、複数の画素 500 に対して、リセット信号 RES の走査（以下、リセット走査とする）を垂直方向に行う。また、垂直走査回路 601 は、複数の画素 500 に対して、選択信号（読み出し信号）SEL の走査（以下、読み出し走査とする）を垂直方向に行う。垂直走査回路 601 は、リセット走査や読み出し走査について、垂直駆動変調回路 414 から受け取った制御信号（DIR）に応じて、画素領域 600 を上から下へ走査するモードと、画素領域 600 を下から上へ走査するモードとを切換可能である。

40

## 【 0 0 4 2 】

出力回路群 510 は、画素領域 600 の周辺に配されている。出力回路群 510 は、列ごとに設けられた出力回路 510a, ... の集まりである。各出力回路 510a 等は、各列信号線に接続されている。各出力回路 510a 等は、列信号線を介して受け取ったノ

50

イズ電圧及び信号電圧を蓄積する。

【 0 0 4 3 】

水平走査回路 6 0 2 は、画素領域 6 0 0 の周辺に配されている。水平走査回路 6 0 2 から出力回路群 5 1 0 の各出力回路 5 1 0 a 等へは、複数の列選択信号線が垂直方向に延びている。これにより、水平走査回路 6 0 2 は、出力回路群 5 1 0 を水平方向に走査しながら各出力回路 5 1 0 a 等に蓄積されたノイズ電圧及び信号電圧を列ごとに順番に Main AMP 5 2 3 へ出力する。

【 0 0 4 4 】

Main AMP 5 2 3 は、ノイズ電圧及び信号電圧を差動増幅して画像信号（アナログ信号）を信号処理回路 4 1 6 へ出力する。

10

【 0 0 4 5 】

次に、画素 5 0 0 及び出力回路 5 1 0 a の構成及び動作を、図 3 を用いて説明する。図 3 は、画素 5 0 0 及び出力回路 5 1 0 a の回路構成図である。

【 0 0 4 6 】

画素 5 0 0 は、フォトダイオード（PD）5 0 1、転送 MOS トランジスタ 5 0 2、フローティングディフュージョン（FD）5 0 6、増幅 MOS トランジスタ 5 0 4、選択 MOS トランジスタ 5 0 5、リセット MOS トランジスタ 5 0 3 を備える。

【 0 0 4 7 】

PD 5 0 1 は、照射された光を光電変換して、露光量に応じた量の電荷を蓄積する。

【 0 0 4 8 】

転送 MOS トランジスタ 5 0 2 は、そのゲートに垂直走査回路 6 0 1 から転送信号 TX が供給される。転送 MOS トランジスタ 5 0 2 は、アクティブな転送信号 TX がそのゲートに供給された際にオンされ、PD 5 0 1 で蓄積された電荷を FD 5 0 6 へ転送する。一方、転送 MOS トランジスタ 5 0 2 は、ノンアクティブな転送信号 TX がそのゲートに供給された際にオフされ、PD 5 0 1 が電荷蓄積を開始するようにする。

20

【 0 0 4 9 】

FD 5 0 6 では、転送された電荷を保持するとともに、転送された電荷量に応じてその電位がリセット電位から変化する。FD 5 0 6 は、変化した電位による電圧を増幅 MOS トランジスタ 5 0 4 に入力する。すなわち、FD 5 0 6 は、増幅 MOS トランジスタ 5 0 4 の入力部として機能している。

30

【 0 0 5 0 】

増幅 MOS トランジスタ 5 0 4 は、そのゲートに FD 5 0 6 の電位による電圧が入力される。そして、増幅 MOS トランジスタ 5 0 4 は、入力された電圧を増幅して選択 MOS トランジスタ 5 0 5 へ出力する。ここで、増幅 MOS トランジスタ 5 0 4 は、電流源、及び負荷（図示せず）とともにソースフォロワ動作を行い増幅回路として機能している。

【 0 0 5 1 】

リセット MOS トランジスタ 5 0 3 は、そのゲートに垂直走査回路 6 0 1 からリセット信号 RES が供給される。リセット MOS トランジスタ 5 0 3 は、アクティブなリセット信号 RES がそのゲートに供給された際にオンされ、FD 5 0 6 に保持された電荷をリセットする。さらに、転送 MOS トランジスタ 5 0 2 のゲートにアクティブな転送信号 TX が供給され転送 MOS トランジスタ 5 0 2 がオンされていれば、リセット MOS トランジスタ 5 0 3 は、FD 5 0 6 に加えて PD 5 0 1 に蓄積された電荷もリセットする。

40

【 0 0 5 2 】

選択 MOS トランジスタ 5 0 5 は、そのゲートに垂直走査回路 6 0 1 から選択信号 SEL が供給される。選択 MOS トランジスタ 5 0 5 は、アクティブな選択信号 SEL がそのゲートに供給された際にオンされ、増幅 MOS トランジスタ 5 0 4 から入力された電圧を列信号線へ出力する。

【 0 0 5 3 】

例えば、PD 5 0 1 において電荷蓄積動作が開始された時点での FD 5 0 6 の電位はリセット電位となっている。このとき、垂直走査回路 6 0 1 が選択 MOS トランジスタ 5 0

50



5のゲートに供給する選択信号SELをアクティブにすると、選択MOSトランジスタ505がオン状態になる。そして、FD506のリセット電位による電圧が増幅MOSトランジスタ504で増幅されたノイズ電圧(リセットノイズレベルの電圧)が選択MOSトランジスタ505を介して列信号線511(V出力線)へ出力される。

【0054】

あるいは、例えば、所定時間が経過した後、垂直走査回路601が転送MOSトランジスタ502へ供給する転送信号TXをノンアクティブからアクティブに変えると、転送MOSトランジスタ502がオフ状態からオン状態に変わる。そして、PD501で蓄積されている電荷がFD506に転送される。そして、蓄積電荷を読み出すまでの待機時間が経過した後、FDの電位による電圧が増幅MOSトランジスタ504で増幅された信号電圧が選択MOSトランジスタ505を介して列信号線511へ出力される。

10

【0055】

出力回路510aは、スイッチ512、515、キャパシタCTS513、キャパシタCTN516、読み出しスイッチ514、517、キャパシタCHS521、及びキャパシタCHN522を備える。

【0056】

スイッチ512は、PTS信号がアクティブのときに、オンされて、列信号線を介して伝達された信号電圧をキャパシタCTS513に蓄積する。スイッチ512は、PTS信号がノンアクティブのときに、オフされて、列信号線とキャパシタCTS513とを遮断する。

20

【0057】

スイッチ515は、PTN信号がアクティブのときに、オンされて、列信号線を介して伝達されたノイズ電圧をキャパシタCTN516に蓄積する。スイッチ515は、PTN信号がノンアクティブのときに、オフされて、列信号線とキャパシタCTN516とを遮断する。

【0058】

読み出しスイッチ514は、PHS信号がアクティブのときに、オンされて、キャパシタCTS513に蓄積された信号電圧をキャパシタCHS521に一時的に保持するとともにMainAMP523へ出力する。読み出しスイッチ514は、PHN信号がノンアクティブのときに、オフされて、キャパシタCTS513とキャパシタCHS521とを遮断する。

30

【0059】

読み出しスイッチ517は、PHN信号がアクティブのときに、オンされて、キャパシタCTN516に蓄積されたノイズ電圧をキャパシタCHN522に一時的に保持するとともにMainAMP523へ出力する。読み出しスイッチ517は、PHN信号がノンアクティブのときに、オフされて、キャパシタCTN516とキャパシタCHN522とを遮断する。

【0060】

これらにより、MainAMP523は、ノイズ電圧及び信号電圧を差動増幅して画像信号(アナログ信号)を信号処理回路416へ出力する。

40

【0061】

次に、撮像システム1においてリセット走査と読み出し走査とが同じ方向に行われる場合の動作(ローリング動作)について、図4を用いて説明する。図4は、撮像システム1の動作を示す波形図及びタイミングチャートである。

【0062】

図4において、信号波形ライン909、910、911は、それぞれ、選択信号SEL(v)、リセット信号RES(v)、及び転送信号TX(v)を示している。選択信号SEL(v)、リセット信号RES(v)、及び転送信号TX(v)は、上述のように、それぞれ、選択MOSトランジスタ505、リセットMOSトランジスタ503、転送MOSトランジスタ502のゲートに入力されるパルス信号を示している。また、図4におい

50

て、(v)は、撮像装置415の垂直方向における行の番号(走査番号)を示している。

【0063】

図4において、下部に示す平行四辺形の図形(点902、906、908、907で結ばれた平行四辺形)は、撮像装置415の各行における画素の動作を時間軸で示したものである。図4のリセット走査を示す線(点902と点907とを結ぶ線)及び読み出し走査を示す線(点906と点908とを結ぶ線)に関して、横軸がタイミング(時刻)を示し、縦軸が画素領域600の垂直方向における位置を示す。

【0064】

点902及び点906を結ぶ破線は、撮像装置415の画素領域600において最も下側に位置する行(最下行)を示す。点914、点907、及び点908を結ぶ破線は、撮像装置415の画素領域600において最も上側に位置する行(最上行)を示す。

10

【0065】

タイミング903において、垂直走査回路601が最下行(902, 906)の各画素の転送信号TX(911)及びリセット信号RES(910)を同時にオン状態901にすると、最下行に含まれる各画素のPD501及びFD506が同時にリセットされる。すなわち、垂直走査回路601は、最下行から上の行へとリセット走査を開始する。垂直走査回路601がリセット走査完了後に転送信号TX(911)およびリセット信号RES(910)をオフ状態にすることにより、PD501において電荷蓄積が開始される。

【0066】

以下、順に最上行(914, 907, 908)までリセット走査が完了し、画素領域600におけるすべての画素500の電荷蓄積が開始される。すなわち、タイミング914において、垂直走査回路601が最上行のリセット走査を完了し、最上行のPD501において電荷蓄積が開始される。

20

【0067】

タイミング903から所定の蓄積時間Tintが経過した後のタイミング905において、垂直走査回路601が最下行(902, 906)における電荷蓄積を終了させる。すなわち、垂直走査回路601が最下行のリセットMOSトランジスタ503をオン状態にすることで、最下行のFD506をリセット電位にする(900)。FD506は、リセット電位による電圧を増幅MOSトランジスタ504のゲートに入力する。垂直走査回路601が最下行の選択MOSトランジスタ505及びスイッチ515をオン状態にすることで、増幅MOSトランジスタ504で増幅されたノイズ電圧を列信号線511へ読み出してキャパシタCTN516に蓄積する。

30

【0068】

その後、垂直走査回路601が最下行の転送MOSトランジスタ502をオン状態にすることで、PD501の電荷をFD506へ転送してFD506を信号電位にする(900)。FD506は、信号電位による電圧を増幅MOSトランジスタ504のゲートに入力する。そして、垂直走査回路601が各画素500の選択MOSトランジスタ505及びスイッチ515をオン状態にすることで、増幅MOSトランジスタ504で増幅された信号電圧を列信号線511へ読み出してキャパシタCTS513に蓄積する。

【0069】

40

さらに、水平走査回路602が出力回路群510を例えば最左行から最右行まで走査して各列のノイズ電圧及び信号電圧を順次にMainAMP523へ出力する。MainAMP523は、最下行における各列のノイズ電圧及び信号電圧を差動増幅し最下行における各列の画像信号を順次に出力する。

【0070】

このようにして、タイミング905において、垂直走査回路601が最下行から上の行へと順次に読み出し走査を開始する。

【0071】

タイミング914から所定の蓄積時間Tintが経過した後のタイミング915において、垂直走査回路601が最上行(914, 907, 908)まで電荷蓄積を終了させる

50

( 9 0 0 参照 )。すなわち、垂直走査回路 6 0 1 が最上行のリセット M O S トランジスタ 5 0 3 をオン状態にすることで、最上行の F D 5 0 6 をリセット電位にする。F D 5 0 6 は、リセット電位による電圧を増幅 M O S トランジスタ 5 0 4 のゲートに入力する。そして、垂直走査回路 6 0 1 が最上行の選択 M O S トランジスタ 5 0 5 及びスイッチ 5 1 5 をオン状態にすることで、増幅 M O S トランジスタ 5 0 4 で増幅されたノイズ電圧を列信号線 5 1 1 へ読み出してキャパシタ C T N 5 1 6 に蓄積する。

#### 【 0 0 7 2 】

その後、垂直走査回路 6 0 1 が最上行の転送 M O S トランジスタ 5 0 2 をオン状態にすることで、P D 5 0 1 の電荷を F D 5 0 6 へ転送して F D 5 0 6 を信号電位にする。F D 5 0 6 は、信号電位による電圧を増幅 M O S トランジスタ 5 0 4 のゲートに入力する。そして、垂直走査回路 6 0 1 が各画素 5 0 0 の選択 M O S トランジスタ 5 0 5 及びスイッチ 5 1 5 をオン状態にすることで、増幅 M O S トランジスタ 5 0 4 で増幅された信号電圧を列信号線 5 1 1 へ読み出してキャパシタ C T S 5 1 3 に蓄積する。

#### 【 0 0 7 3 】

さらに、水平走査回路 6 0 2 が出力回路群 5 1 0 を例えば最左行から最右行まで走査して各列のノイズ電圧及び信号電圧を順次に M a i n A M P 5 2 3 へ出力する。M a i n A M P 5 2 3 は、最上行における各列のノイズ電圧及び信号電圧を差動増幅し最上行における各列の画像信号を順次に出力する。

#### 【 0 0 7 4 】

このように、タイミング 9 1 5 において、垂直走査回路 6 0 1 が最上行まで読み出し走査を完了させる。

#### 【 0 0 7 5 】

ここで、メカ先幕による走査は、各画素 5 0 0 においてリセット走査と同時又はリセット動作より前に(図 4 で点 9 0 2 と点 9 0 7 とを結ぶ線より左側の領域で)行われることが好ましい。メカ後幕による走査は、各画素 5 0 0 において読み出し走査と同時又は読み出し動作より後に(図 4 で点 9 0 6 と点 9 0 8 とを結ぶ線より右側の領域で)行われることが好ましい。このとき、所定の電荷蓄積時間 T i n t は、シャッタースピードを表し、複数の画素 5 0 0 について一定である。

#### 【 0 0 7 6 】

以上のように、リセット走査及び読み出し走査によって電荷蓄積時間 T i n t の制御を行う方式は、スリットローリング電子シャッタと呼ばれ、本実施形態の E V F 撮影モードにおける映像表示に使用される。

#### 【 0 0 7 7 】

次に、撮像システム 1 においてリセット走査と読み出し走査とが逆方向に行われる場合の動作について、図 5 を用いて説明する。図 5 は、リセット走査の方向と読み出し走査の方向とを説明するための図である。

#### 【 0 0 7 8 】

図 5 には、撮像装置 4 1 5 において撮像レンズ 4 0 2 に向く面と、メカニカルシャッタ 4 1 0 の一部であるメカ後幕とが示されている。すなわち、撮像装置 4 1 5 において撮像レンズ 4 0 2 に向く面には、画素領域 6 0 0 が配されている。画素領域 6 0 0 では、各画素 5 0 0 の P D 5 0 1 に対応した部分が開口されており、光を取り込めるようになっている。一方、図 5 では、メカニカルシャッタ 4 1 0 において、メカ先幕(図示せず)が上から下へ完全に縮んで閉じており、メカ後幕 1 0 1 が上から先端位置 1 0 8 まで伸びて画素領域 6 0 0 を部分的に覆っている状態が示されている。すなわち、メカニカルシャッタ 4 1 0 において、メカ先幕及びメカ後幕 1 0 1 は、筐体の上面から下面へ向かう矢印 1 0 6 で示す方向(第 1 方向)に走行する。筐体の上面から下面へ向かう方向は、撮像システム 1 の通常の姿勢(撮影時の姿勢)において、重力が作用する方向と同じ方向である。これにより、メカ先幕及びメカ後幕 1 0 1 は、走行する際に受ける重力負荷が低減されている。

#### 【 0 0 7 9 】

10

20

30

40

50

また、垂直走査回路 6 0 1 は、メカ後幕 1 0 1 の走行方向と同じ矢印 1 0 6 で示す方向にリセット走査（リセット走査されている行（画素リセットライン）1 0 7 参照）を行う。画素領域 6 0 0 において画素リセットライン 1 0 7 から下の領域 1 0 3 は、これからリセットされる領域である。すなわち、垂直走査回路 6 0 1 は、リセット走査すること（電子シャッタ動作）により、メカ先幕の代わりに、画素領域 6 0 0 における露光領域 1 0 2 の下の領域 1 0 3 を擬似的に遮光している。画素リセットライン 1 0 7 は、メカ先幕が領域 1 0 3 を覆った場合のメカ先幕の上端に相当する。

#### 【 0 0 8 0 】

また、画素リセットライン 1 0 7 とメカ後幕 1 0 1 の先端 1 0 8 との間のスリット状の領域 1 0 2 は、露光による電荷蓄積が行われている領域（電荷蓄積領域）である。そして、画素リセットライン 1 0 7 が通過してから、すなわち、画素リセット動作が完了してから、メカ後幕 1 0 1 によって遮光状態となるまでの時間が特定画素における電荷蓄積動作が行われる電荷蓄積時間となる。また、上述のように電荷蓄積動作の開始タイミングは、画素領域 6 0 0 の行毎で異なっており、画素領域 6 0 0 のうち最も上に位置する行で電荷蓄積動作が最も早く開始され、最も下に位置する行で電荷蓄積動作が最も遅く開始される。

#### 【 0 0 8 1 】

一方、垂直走査回路 6 0 1 は、メカ後幕 1 0 1 が画素領域 6 0 0 の下端まで伸びて画素領域 6 0 0 を完全に覆った後に、メカ後幕 1 0 1 の走行方向（矢印 1 0 6 で示す方向）と逆方向である矢印 1 0 5 で示す方向（第 2 方向）に読み出し走査を行う。すなわち、垂直走査回路 6 0 1 は、下から上へ読み出し走査を行う。ここで、画素領域 6 0 0 に結像する被写体の像は、撮像レンズ 4 0 2 を介して実際の被写体と点対称なものとなり、上下が反転する。垂直走査回路 6 0 1 が下から上へ順次に読み出し走査を行い、各行の画素の読み出し動作が行われることにより、被写体の像は、上部から下部へ順次に読み出される。そして、被写体の像の上部から下部に対応した画像信号が順次に撮像装置 4 1 5 から信号処理回路 4 1 6 へ供給されることになる。これにより、画像処理及び E V F 処理が行われてモニター画面に表示される画像は、被写体の上部から下部へ順次表示されるので、閲覧者にとって自然に感じられるものになる。すなわち、好適に画像処理及び E V F 処理を行うことができる。

#### 【 0 0 8 2 】

次に、撮像システム 1 においてリセット走査と読み出し走査とが逆方向に行われる場合の動作について、図 6 を用いて説明する。図 6 は、撮像システム 1 の動作を示すタイミングチャートである。

#### 【 0 0 8 3 】

図 6 のリセット走査を示す線 2 0 0 及び読み出し走査を示す線 2 0 2 に関して、横軸がタイミング（時刻）を示し、縦軸が画素領域 6 0 0 の垂直方向における位置（1 行目～n 行目）を示す。

#### 【 0 0 8 4 】

破線 2 0 5 は、撮像装置 4 1 5 の画素領域 6 0 0 において最も下側に位置する行（最下行）を示す。実線 2 0 4 は、撮像装置 4 1 5 の画素領域 6 0 0 において最も上側に位置する行（最上行）を示す。

#### 【 0 0 8 5 】

タイミング t r s において、垂直走査回路 6 0 1 が最上行 2 0 4 における各画素の転送信号 T X 及びリセット信号 R E S を同時にオン状態にすると、最上行 2 0 4 に含まれる各画素の P D 5 0 1 及び F D 5 0 6 が同時にリセットされる。すなわち、垂直走査回路 6 0 1 は、最上行から下の行へとりセット走査を開始する。垂直走査回路 6 0 1 がリセット走査完了後に転送信号 T X およびリセット信号 R E S をオフ状態にすることにより、P D 5 0 1 において電荷蓄積が開始される。

#### 【 0 0 8 6 】

以下、順に最下行 2 0 5 までリセット走査が完了し、画素領域 6 0 0 におけるすべての

10

20

30

40

50

画素 5 0 0 の電荷蓄積が開始される。すなわち、タイミング 8 1 1 において、垂直走査回路 6 0 1 が最下行 2 0 5 のリセット走査を完了し、最下行 2 0 5 の P D 5 0 1 において電荷蓄積が開始される。

【 0 0 8 7 】

タイミング t r s から所定の電荷蓄積時間 T e x が経過した後のタイミング t a s において、メカ後幕 1 0 1 ( 図 5 参照 ) が最上行 2 0 4 における電荷蓄積を終了させる。すなわち、メカ後幕 1 0 1 が伸びてその先端位置 1 0 8 が最上行 2 0 4 を覆う位置になる。

【 0 0 8 8 】

タイミング 8 1 1 から所定の電荷蓄積時間 T e x が経過した後のタイミング 8 1 2 において、メカ後幕 1 0 1 が最下行 2 0 5 まで電荷蓄積を終了させる。すなわち、メカ後幕 1 0 1 が伸びてその先端位置 1 0 8 が最下行 2 0 5 を覆う位置になる。これにより、メカ後幕 1 0 1 は画素領域 6 0 0 のほぼ全面を覆うようになる。

10

【 0 0 8 9 】

なお、図 6 において、メカ後幕 1 0 1 の走行線 2 0 1 が擬似的に直線で示されているが、メカ後幕 1 0 1 がバネ力によって駆動されており一定でない速度で走行するので、実際の走行線は曲線を描く。

【 0 0 9 0 】

タイミング 8 1 2 より後のタイミング t p s において、垂直走査回路 6 0 1 が最下行 2 0 5 における読み出し走査を開始する。すなわち、垂直走査回路 6 0 1 が最下行 2 0 5 のリセット M O S トランジスタ 5 0 3 をオン状態にすることで、最下行 2 0 5 の F D 5 0 6 をリセット電位にする。F D 5 0 6 は、リセット電位による電圧を増幅 M O S トランジスタ 5 0 4 のゲートに入力する。そして、垂直走査回路 6 0 1 が最下行 2 0 5 の選択 M O S トランジスタ 5 0 5 及びスイッチ 5 1 5 をオン状態にすることで、増幅 M O S トランジスタ 5 0 4 で増幅されたノイズ電圧 ( リセットノイズレベルの電圧 ) を読み出してキャパシタ C T N 5 1 6 に蓄積する。

20

【 0 0 9 1 】

その後、垂直走査回路 6 0 1 が最下行 2 0 5 の転送 M O S トランジスタ 5 0 2 をオン状態にすることで、P D 5 0 1 の電荷を F D 5 0 6 へ転送して F D 5 0 6 を信号電位にする。F D 5 0 6 は、信号電位による電圧を増幅 M O S トランジスタ 5 0 4 のゲートに入力する。そして、垂直走査回路 6 0 1 が各画素 5 0 0 の選択 M O S トランジスタ 5 0 5 及びスイッチ 5 1 5 をオン状態にすることで、増幅 M O S トランジスタ 5 0 4 で増幅された信号電圧を読み出してキャパシタ C T S 5 1 3 に蓄積する。

30

【 0 0 9 2 】

さらに、水平走査回路 6 0 2 が出力回路群 5 1 0 を例えば最左行から最右行まで走査して各列のノイズ電圧及び信号電圧を順次に M a i n A M P 5 2 3 へ出力する。M a i n A M P 5 2 3 は、最下行 2 0 5 における各列のノイズ電圧及び信号電圧を差動増幅し最下行 2 0 5 における各列の画像信号を順次に出力する。

【 0 0 9 3 】

このようにして、タイミング t p s において、垂直走査回路 6 0 1 が最下行 2 0 5 から上の行へと順次に読み出し走査を開始する。

40

【 0 0 9 4 】

タイミング t b s において、垂直走査回路 6 0 1 が最上行 2 0 4 まで読み出し走査を完了させる。すなわち、垂直走査回路 6 0 1 が最上行 2 0 4 のリセット M O S トランジスタ 5 0 3 をオン状態にすることで、最上行 2 0 4 の F D 5 0 6 をリセット電位にする。F D 5 0 6 は、リセット電位による電圧を増幅 M O S トランジスタ 5 0 4 のゲートに入力する。そして、垂直走査回路 6 0 1 が最上行 2 0 4 の選択 M O S トランジスタ 5 0 5 及びスイッチ 5 1 5 をオン状態にすることで、増幅 M O S トランジスタ 5 0 4 で増幅されたノイズ電圧 ( リセットノイズレベルの電圧 ) を読み出してキャパシタ C T N 5 1 6 に蓄積する。

【 0 0 9 5 】

その後、垂直走査回路 6 0 1 が最上行 2 0 4 の転送 M O S トランジスタ 5 0 2 をオン状

50

態にすることで、P D 5 0 1 の電荷を F D 5 0 6 へ転送して F D 5 0 6 を信号電位にする。F D 5 0 6 は、信号電位による電圧を増幅 M O S トランジスタ 5 0 4 のゲートに入力する。そして、垂直走査回路 6 0 1 が各画素 5 0 0 の選択 M O S トランジスタ 5 0 5 及びスイッチ 5 1 5 をオン状態にすることで、増幅 M O S トランジスタ 5 0 4 で増幅された信号電圧を読み出してキャパシタ C T S 5 1 3 に蓄積する。

【 0 0 9 6 】

さらに、水平走査回路 6 0 2 が出力回路群 5 1 0 を例えば最左行から最右行まで走査して各列のノイズ電圧及び信号電圧を順次に M a i n A M P 5 2 3 へ出力する。M a i n A M P 5 2 3 は、最上行 2 0 4 における各列のノイズ電圧及び信号電圧を差動増幅し最上行 2 0 4 における各列の画像信号を順次に出力する。

10

【 0 0 9 7 】

このように、タイミング t b s において、垂直走査回路 6 0 1 が最上行 2 0 4 まで読み出し走査を完了させる。

【 0 0 9 8 】

ここで、メカ先幕による走査は、各画素 5 0 0 においてリセット走査と同時又はリセット動作より前に（図 6 の線 2 0 0 より左側の領域で）行われることが好ましい。このとき、所定の電荷蓄積時間 T e x は、シャッタースピードを表し、複数の画素 5 0 0 について一定である。

【 0 0 9 9 】

以上のように、リセット走査及びメカ後幕の走行によって電荷蓄積時間 T e x の制御を行う。

20

【 0 1 0 0 】

次に、垂直走査回路（垂直シフトレジスタ）6 0 1 の回路構成を、図 7 を用いて説明する。図 7 は、垂直走査回路 6 0 1 の回路構成図である。

【 0 1 0 1 】

図 7 において、走査スタートパルス（以下、P S T とする）3 3 1 は、本実施形態における垂直走査回路 6 0 1 のスタートパルス信号である。L i n e 1 から L i n e n （3 0 1 ~ 3 0 6 ）は、撮像装置 4 1 5 の画素領域 6 0 0 における最上行（1 行目）から最下行（n 行目）の行選択信号を表わしている。また、D I R 信号 3 3 2 は、本実施形態における垂直走査回路 6 0 1 のスタートパルス 3 3 1 の走査方向を切り換えるための信号である。D I R 信号 3 3 2 が「0」のとき、P S T 信号 3 3 1 により、撮像装置 4 1 5 の画素領域 6 0 0 における最上行（1 行目）から最下行（n 行目）が順次に選択及び走査される。D I R 信号 3 3 2 が「1」のとき、P S T 信号 3 3 1 により、撮像装置 4 1 5 の画素領域 6 0 0 における最下行（n 行目）から最上行（1 行目）が順次に選択及び走査される。本実施形態では、D I R 信号 3 3 2 の初期値は、「1」（最下行から最上行へと走査する方向）となっており、E V F 撮影モードでシャッタオンされた場合、ただちに「0」（メカニカルシャッタ 4 1 0 の走行方向と同じ方向）に設定される。

30

【 0 1 0 2 】

図 7 に示すように、垂直走査回路 6 0 1 では、D I R 信号 3 3 2 が「0」のとき、P S T 3 3 1 が入力されると、行選択信号 3 0 1 ~ 3 0 6 が、C L K 3 3 3 の立ち上がりタイミングで L i n e 1 から L i n e n の順にアクティブになる。すなわち、D I R 信号 3 3 2 が「0」のとき、撮像装置 4 1 5 の画素領域 6 0 0 における最上行（L i n e 1）から最下行（L i n e n）が、順次選択されて走査される。

40

【 0 1 0 3 】

また、垂直走査回路 6 0 1 では、D I R 信号 3 3 2 が「1」のとき、P S T 3 3 1 が入力されると、行選択信号 3 0 1 ~ 3 0 6 が、C L K 3 3 3 の立ち上がりタイミングで L i n e n から L i n e 1 の順にアクティブになる。すなわち、D I R 信号 3 3 2 が「1」のとき、撮像装置 4 1 5 の画素領域 6 0 0 における最下行（L i n e n）から最上行（L i n e 1）が、順次選択されて走査される。

【 0 1 0 4 】

50

なお、図示しないが、撮像装置 4 1 5 では、選択された行選択信号 *Line 1 ~ Line n* 信号 (3 0 1 ~ 3 0 6) と、各画素 5 0 0 へ供給する制御信号 (例えば、*SEL*、*RES*、*TX*) とがアンド回路等により接続されている。そして、垂直走査回路 6 0 1 により選択及び走査された行毎に各 *MOS* トランジスタが所定のタイミングでアクティブになる。

#### 【0 1 0 5】

次に、撮像システム 1 が被写体を撮像する処理の流れを、図 8 を用いて説明する。図 8 は、撮像システム 1 が被写体を撮像する処理の流れを示すフローチャートである。

#### 【0 1 0 6】

ステップ *S 7 0 1* では、スイッチユニット 4 1 2 が、利用者から、電源をオンするための指示を受け付ける。カメラ *CPU* 4 1 8 は、その指示の情報をバス配線 4 1 3 経由で受け取る。カメラ *CPU* 4 1 8 は、その指示に基づいて、初期動作を制御するとともに、所定の初期化を行う。カメラ *CPU* 4 1 8 は、例えば、*OVF* 撮影モードに最適な初期化を行う。カメラ *CPU* 4 1 8 は、例えば、垂直走査回路 6 0 1 の *DIR* 信号 3 3 2 を「1」に設定し、*EVF* および映像表示回路 4 1 9 をオフする。

#### 【0 1 0 7】

ステップ *S 7 0 2* では、撮影モード切換え処理を行う。撮影モード切換え処理の詳細は後述する。

#### 【0 1 0 8】

ステップ *S 7 0 3* では、スイッチユニット 4 1 2 が、利用者から、シャッタをオンするための指示を受け付ける。カメラ *CPU* 4 1 8 は、その指示の情報をバス配線 4 1 3 経由で受け取る。

#### 【0 1 0 9】

ステップ *S 7 0 4* では、カメラ *CPU* 4 1 8 が、シャッタをオンするための指示に基づいて、現在の撮影モードを判断する。カメラ *CPU* 4 1 8 は、現在の撮影モードが *OVF* 撮影モードであると判断する場合、処理をステップ *S 7 0 5* へ進め、現在の撮影モードが *EVF* 撮影モードであると判断する場合、処理をステップ *S 7 1 3* へ進める。

#### 【0 1 1 0】

ステップ *S 7 0 5* では、カメラ *CPU* 4 1 8 が、シャッタをオンするための指示に基づいて、ミラー部材 4 0 8 を駆動して非撮影状態の位置 (図 1 に実線で示す) から撮影状態の位置 (図 1 に破線で示す) へ移動する。すなわち、ミラー部材 4 0 8 は、光軸 4 0 3 から退避した状態 (ミラーアップした状態) になる。

#### 【0 1 1 1】

ステップ *S 7 0 6* では、カメラ *CPU* 4 1 8 が、シャッタをオンするための指示に基づいて、シャッタ動作を開始させる指令を生成してバス配線 4 1 3 経由でシャッタ駆動回路 4 1 1 へ供給する。シャッタ駆動回路 4 1 1 は、シャッタ動作を開始させる指令に応じて、メカニカルシャッタ 4 1 0 のメカ先幕を上から下へ走行させる。これにより、メカ先幕により覆われていた撮像装置 4 1 5 の画素領域 6 0 0 において上から下へ順次に遮光が解除される。

#### 【0 1 1 2】

ステップ *S 7 0 7* では、メカニカルシャッタ 4 1 0 のメカ先幕が上から下へ縮んで、撮像装置 4 1 5 の画素領域 6 0 0 がその上部から露光され始める。

#### 【0 1 1 3】

ステップ *S 7 0 8* では、シャッタ駆動回路 4 1 1 が、タイマ (図示せず) を参照して、メカ先幕を走行し始めてから所定の電荷蓄積時間 *Tint* が経過したか否かを判断する。シャッタ駆動回路 4 1 1 は、所定の電荷蓄積時間 *Tint* が経過していないと判断した場合、待機状態を維持する。シャッタ駆動回路 4 1 1 は、所定の電荷蓄積時間 *Tint* が経過したと判断した場合、メカ後幕 1 0 1 を上から下へ走行させる。これにより、撮像装置 4 1 5 の画素領域 6 0 0 において、スリット状の露光領域が上から下へ移動していく。

#### 【0 1 1 4】

10

20

30

40

50

ステップS709では、カメラCPU418が、メカ先幕及びメカ後幕が最下行まで走行したことを示す情報を、シャッタ駆動回路411からバス配線413経由で受け取る。カメラCPU418は、その情報に基づき、パルス発生回路417及び垂直駆動変調回路414を制御して、撮像装置415の垂直走査回路601が画素領域600を上から下へ読み出し走査するようにする。

【0115】

ステップS710では、カメラCPU418が、垂直走査回路601が最下行まで読み出し走査を完了した旨の情報を、撮像装置415からバス配線413経由で受け取る。カメラCPU418は、読み出し走査を完了した旨の情報に基づいて、ミラー部材408を駆動して撮影状態の位置（図1に破線で示す）から非撮影状態の位置（図1に実線で示す）へ移動する。すなわち、ミラー部材408は、光軸403に交差した状態（ミラーダウンした状態）になる。

10

【0116】

ステップS711では、カメラCPU418が、チャージを行わせる制御信号を、バス配線413経由でシャッタ駆動回路411に供給する。シャッタ駆動回路411は、その制御信号に基づいて、メカニカルシャッタ410のメカ先幕及びメカ後幕をチャージする。

【0117】

このように、ステップS705～S711により、光学ファインダ407を用いた通常の撮影動作が行われる。

20

【0118】

一方、ステップS713では、カメラCPU418が、シャッタをオンするための指示に基づいて、垂直駆動変調回路414を制御して、DIR信号332が上から下への走査を示すように（例えば、「0」に）設定する。垂直駆動変調回路414は、DIR信号332（例えば、「0」）を撮像装置415の垂直走査回路601へ供給する。

【0119】

ステップS714では、カメラCPU418が、メカ先幕が最下行まで走行したことを示す情報を、シャッタ駆動回路411からバス配線413経由で受け取る。カメラCPU418は、その情報及びDIR信号332等に基づき、パルス発生回路417及び垂直駆動変調回路414を制御して、撮像装置415の垂直走査回路601が画素領域600を上から下へリセット走査（電子先幕走行）するようにする。

30

【0120】

ステップS715では、撮像装置415の垂直走査回路601が画素領域600を上から下へリセット走査を行い、撮像装置415の画素領域600がその上部から電荷蓄積動作を開始する。これにより、撮像装置415の画素領域600がその上部から実質的な露光を開始する。

【0121】

ステップS716では、シャッタ駆動回路411が、タイマ（図示せず）を参照して、垂直走査回路601がリセット走査し始めてから所定の電荷蓄積時間Texが経過したか否かを判断する。シャッタ駆動回路411は、所定の電荷蓄積時間Texが経過していないと判断した場合、待機状態を維持する。シャッタ駆動回路411は、所定の電荷蓄積時間Texが経過したと判断した場合、メカ後幕101を上から下へ走行させる。これにより、撮像装置415の画素領域600において、スリット状の領域102（図5参照）が上から下へ移動していく。

40

【0122】

ステップS717では、カメラCPU418が、メカ後幕101が最下行まで走行したことを示す情報を、シャッタ駆動回路411からバス配線413経由で受け取る。カメラCPU418は、その情報に基づいて、垂直駆動変調回路414を制御して、DIR信号332が下から上への走査を示すように（例えば、「1」に）設定する。垂直駆動変調回路414は、DIR信号332（例えば、「1」）を撮像装置415の垂直走査回路60

50



1へ供給する。

【0123】

ステップS718では、カメラCPU418が、DIR信号332等に基づき、パルス発生回路417及び垂直駆動変調回路414を制御して、撮像装置415の垂直走査回路601が画素領域600を下から上へ読み出し走査するようにする。

【0124】

ステップS719では、カメラCPU418が、チャージを行わせる制御信号を、バス配線413経由でシャッタ駆動回路411に供給する。シャッタ駆動回路411は、その制御信号に基づいて、メカニカルシャッタ410のメカ先幕及びメカ後幕をチャージする。

10

【0125】

このように、ステップS713～S719により、電子モニタ画面(EVF)を用いた撮影動作が行われる。

【0126】

次に、撮影モード切換え処理の流れを、図9を用いて説明する。図9は、撮影モード切換え処理の流れを示すフローチャートである。

【0127】

ステップS801では、スイッチユニット412が、撮影モードを設定するための指示を受け付ける。カメラCPU418は、その指示の情報をバス配線413経由で受け取る。カメラCPU418は、撮影モードがOVF撮影モードに設定されたと判断した場合、処理をステップS802へ進め、撮影モードがEVF撮影モードに設定されたと判断した場合、処理をステップS806へ進める。

20

【0128】

ステップS802では、カメラCPU418が、撮影モードがOVF撮影モードに設定された旨の情報を、スイッチユニット412からバス配線413経由で受け取る。カメラCPU418は、その情報に基づいて、ミラー部材408を駆動して撮影状態の位置(図1に破線で示す)から非撮影状態の位置(図1に実線で示す)へ移動する。すなわち、ミラー部材408は、光軸403に交差した状態(ミラーダウンした状態)になる。これにより、被写体の像を示す光束がミラー部材408で反射して光学ファインダ407に導かれて、利用者が光学ファインダ407を介して被写体の光学像を閲覧することができるようになる。

30

【0129】

ステップS803では、カメラCPU418が、チャージを行わせる制御信号を、バス配線413経由でシャッタ駆動回路411に供給する。シャッタ駆動回路411は、その制御信号に基づいて、メカニカルシャッタ410のメカ先幕及びメカ後幕をチャージする。

【0130】

ステップS804では、カメラCPU418が、バス配線413を介して、映像表示回路419及び電子モニタ画面(EVF)をオフさせる。

【0131】

40

ステップS806では、カメラCPU418が、撮影モードがEVF撮影モードに設定された旨の情報を、スイッチユニット412からバス配線413経由で受け取る。カメラCPU418は、その情報に基づいて、ミラー部材408を駆動して非撮影状態の位置(図1に実線で示す)から撮影状態の位置(図1に破線で示す)へ移動する。すなわち、ミラー部材408は、光軸403から退避した状態(ミラーアップした状態)になる。

【0132】

ステップS807では、カメラCPU418が、撮影モードがEVF撮影モードに設定された旨の情報に基づいて、メカ先幕の走行を開始させる指令を生成してバス配線413経由でシャッタ駆動回路411へ供給する。シャッタ駆動回路411は、メカ先幕の走行を開始させる指令に応じて、メカニカルシャッタ410のメカ先幕を上から下へ走行させ

50

る。

【 0 1 3 3 】

ステップ S 8 0 8 では、カメラ C P U 4 1 8 が、バス配線 4 1 3 を介して、映像表示回路 4 1 9 及び電子モニタ画面 ( E V F ) をオンさせる。そして、撮像システム 1 は、図 4 に示すローリング動作を行う。

【 0 1 3 4 】

一方、撮像装置 4 1 5 は、被写体の光学像に対応した画像信号を信号処理回路 4 1 6 に供給する。信号処理回路 4 1 6 は、受け取った画像信号を信号処理し画像データを映像表示回路 4 1 9 へ出力する。映像表示回路 4 1 9 は、画像データに対応した画像を電子モニタ画面 ( E V F ) に表示する。これにより、利用者が電子モニタ画面 ( E V F ) を介して被写体の光学像を閲覧することができるようになる。

10

【 0 1 3 5 】

以上のように、本実施形態の撮像システム 1 によれば、E V F 撮影モードから上述した本撮影動作に移行する際には、ミラー部材 4 0 8 が光軸 4 0 3 からすでに退避している。それとともに、メカ先幕が開状態にあるため、シャッターボタンの操作に応じて直ちに本撮影動作を行うことができる。

【 0 1 3 6 】

また、本実施形態の撮像システムによれば、メカニカルシャッター 4 1 0 の走行方向は、通常の姿勢において重力負荷がかからないため、安定した走行曲線が得られるとともに、経時変化、動作耐久性において有利となる。

20

【 0 1 3 7 】

また、本実施形態の撮像システムによれば、常時、撮像画像の上部から ( 画素領域 6 0 0 の最下行から ) 蓄積電荷を読み出すため、被写体の上部から下部までの画像信号を順次を読み出すことができる。このため、好適な画像処理および E V F 処理を行うことができる。

【 0 1 3 8 】

このように、メカニカルシャッターおよび電子シャッターを併用して撮像動作を行うので、メカニカルシャッターの重力負荷を低減するとともに、被写体の上部から下部までの画像信号を順次を読み出すことができる。

【 図面の簡単な説明 】

30

【 0 1 3 9 】

【 図 1 】 本発明の実施形態に係る撮像システムの構成図。

【 図 2 】 撮像装置の回路構成図。

【 図 3 】 画素及び出力回路の回路構成図。

【 図 4 】 撮像システムの動作を示す波形図及びタイミングチャート。

【 図 5 】 リセット走査の方向と読み出し走査の方向とを説明するための図。

【 図 6 】 撮像システムの動作を示すタイミングチャート。

【 図 7 】 垂直走査回路の回路構成図。

【 図 8 】 撮像システムが被写体を撮像する処理の流れを示すフローチャート。

【 図 9 】 撮影モード切換え処理の流れを示すフローチャート。

40

【 符号の説明 】

【 0 1 4 0 】

1 撮像システム

4 0 0 カメラ本体

4 0 1 交換レンズ

4 1 5 撮像装置

5 0 0 画素

5 1 0 出力回路群

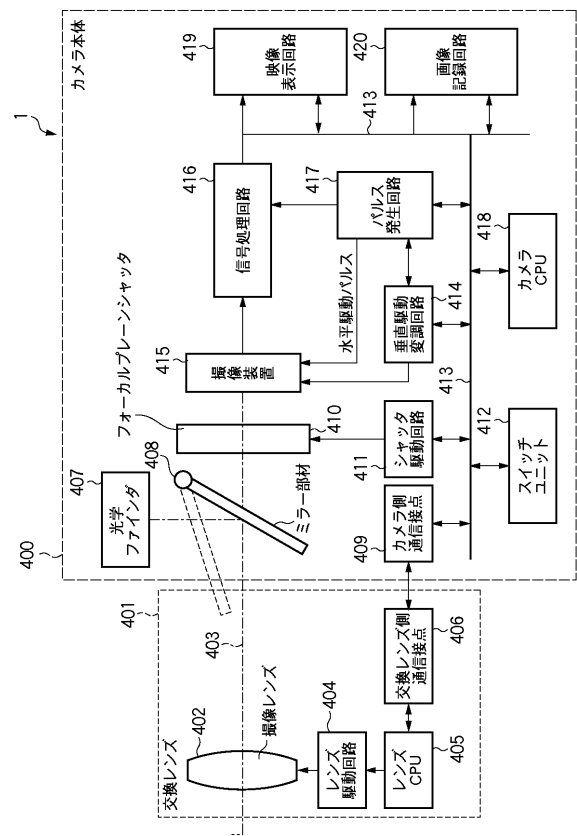
5 2 3 M a i n A M P

6 0 0 画素領域

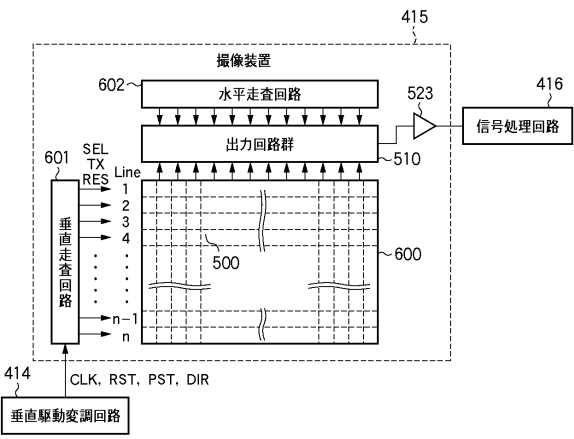
50

- 6 0 1 垂直走査回路
- 6 0 2 水平走査回路

【 図 1 】

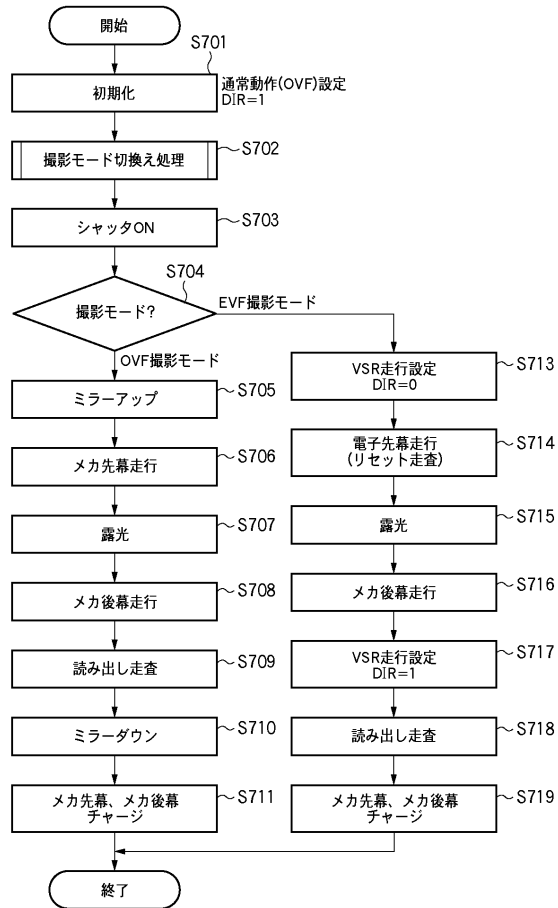


【 図 2 】

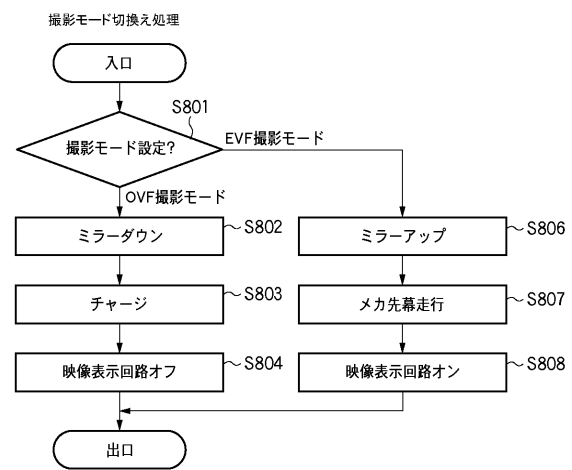




【図 8】



【図 9】



---

 フロントページの続き

(51)Int.Cl.		F I	
<b>G 0 3 B</b>	<b>9/36</b>	<b>(2006.01)</b>	<b>G 0 3 B</b> 9/36 <b>C</b>
<b>G 0 3 B</b>	<b>7/093</b>	<b>(2006.01)</b>	<b>G 0 3 B</b> 7/093
<b>H 0 4 N</b>	<b>101/00</b>	<b>(2006.01)</b>	<b>H 0 4 N</b> 101:00

(72)発明者 小泉 徹  
 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 鈴木 肇

(56)参考文献 特開2007-267326(JP,A)  
 特開平11-041523(JP,A)  
 特開2007-034042(JP,A)  
 特開2004-038117(JP,A)  
 特開2002-320235(JP,A)  
 特開2004-214925(JP,A)  
 特開2006-352843(JP,A)

(58)調査した分野(Int.Cl., DB名)  
 H 0 4 N 5 / 3 0 - 5 / 3 7 8  
 H 0 4 N 5 / 2 2 2 - 5 / 2 5 7  
 G 0 3 B 7 / 0 0 - 7 / 2 8  
 G 0 3 B 9 / 0 8 - 9 / 5 4