

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200480022531.5

[51] Int. Cl.

G06F 12/00 (2006.01)
G06F 12/06 (2006.01)
G06F 3/06 (2006.01)
G06F 3/08 (2006.01)
G06K 17/00 (2006.01)
G06K 19/07 (2006.01)

[45] 授权公告日 2008 年 10 月 1 日

[11] 授权公告号 CN 100422956C

[22] 申请日 2004. 8. 3

[21] 申请号 200480022531.5

[30] 优先权

[32] 2003. 8. 6 [33] JP [31] 287914/2003

[32] 2003. 9. 18 [33] JP [31] 325811/2003

[86] 国际申请 PCT/JP2004/011427 2004. 8. 3

[87] 国际公布 WO2005/015406 日 2005. 2. 17

[85] 进入国家阶段日期 2006. 2. 6

[73] 专利权人 松下电器产业株式会社

地址 日本大阪府

[72] 发明人 前田卓治 井上信治 后藤芳稔

大原淳 中西雅浩 辻田昭一

泉智绍 笠原哲志 田村和明

松野公则 堀内浩一 井上学

越智诚

[56] 参考文献

US5434618A 1995. 7. 18

CN1163431A 1997. 10. 29

JP200136904A 2001. 2. 9

CN1335953A 2002. 2. 13

US6094693A 2000. 7. 25

审查员 张 坦

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

代理人 曲 瑞

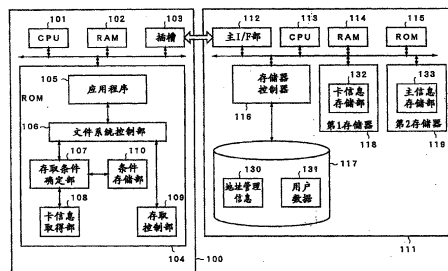
权利要求书 8 页 说明书 35 页 附图 47 页

[54] 发明名称

半导体存储卡、存取装置和存取方法

[57] 摘要

本发明提供一种半导体存储卡、存取装置和存取方法。在半导体存储卡内设置卡信息存储部，保持关于半导体存储卡的存取条件或存取速度等的存取性能的信息。另外，存取装置从半导体存储卡取得保持的信息，以用于文件系统的控制中。由此，尽管所用的存储器的特性或管理方法不同，均可最佳化存取装置、半导体存储卡的处理，可从存取装置对半导体存储卡实现高速的存取。



1、一种连接到存取装置上使用的半导体存储卡，其特征在于，包括：

主接口部，向存取装置发送控制信号和数据，并接收来自存取装置的信号；

非易失性存储器，将多个连续的扇区分组为作为数据擦除的最小单位的擦除块；

存储器控制器，控制对所述非易失性存储器的数据擦除、写入、读出；

卡信息存储用存储器，包含至少存储与所述半导体存储卡内部的物理特性有关的信息、存取条件和关于存取性能的信息的卡信息存储部，其中所述存取条件是从所述存取装置对所述半导体存储卡进行存取时的条件，所述存取性能是在所述存取装置执行依据所述存取条件的存取时所述半导体存储卡发挥的存取性能；和

根据经所述主接口部所得到的控制信号来控制各部的控制部，所述控制部对应于与所述存取装置指定的存取速度有关的信息，从所述卡信息存储部中读出与满足所述存取速度所需的对所述半导体存储卡的存取条件有关的信息，并将其发送给所述存取装置。

2、一种连接到存取装置上使用的半导体存储卡，其特征在于，包括：

主接口部，向存取装置发送控制信号和数据，并接收来自存取装置的信号；

非易失性存储器，将多个连续的扇区分组为作为数据擦除的最小单位的擦除块；

存储器控制器，控制对所述非易失性存储器的数据擦除、写入、读出；

卡信息存储用存储器，包含至少存储与所述半导体存储卡内部的物理特性有关的信息、存取条件和与所述存取装置执行依据所述存取

条件的存取时所述半导体存储卡所发挥的存取速度有关的信息的卡信息存储部，其中所述存取条件是从所述存取装置对所述半导体存储卡进行存取时的条件；和

根据经所述主接口部所得到的控制信号来控制各部的控制部，所述控制部在从所述卡信息存储部中读出与所述存取装置指定的存取条件有关的信息和关于存取速度的信息后、在所述存取条件下对所述半导体存储卡进行存取时，判定是否满足所述存取速度，并将判定结果发送给所述存取装置。

3、一种连接到存取装置上使用的半导体存储卡，其特征在于，包括：

主接口部，向存取装置发送控制信号和数据，并接收来自存取装置的信号；

非易失性存储器，将多个连续的扇区分组为作为数据擦除的最小单位的擦除块；

存储器控制器，控制对所述非易失性存储器的数据擦除、写入、读出；

卡信息存储用存储器，包含至少存储与所述半导体存储卡内部的物理特性有关的信息、存取条件和作为关于存取性能的信息的、与所述非易失性存储器的存取速度有关的信息的卡信息存储部，其中所述存取条件是从所述存取装置对所述半导体存储卡进行存取时的条件，所述存取性能是在所述存取装置执行依据所述存取条件的存取时所述半导体存储卡发挥的存取性能，所述存取速度是所述非易失性存储器在所述半导体存储卡的功耗量的多个等级下的存取速度；和

根据经所述主接口部所得到的控制信号来控制各部的控制部，所述控制部响应于来自所述存取装置的请求和功耗量等级的指定，从所述卡信息存储部中读出与用于对所述半导体存储卡进行存取的存取条件有关的信息和与在所述存取条件下对半导体存储卡进行存取时的存取速度有关的信息，并将其发送给所述存取装置。

4、一种连接到存取装置上使用的半导体存储卡，其特征在于，

包括:

主接口部, 向存取装置发送控制信号和数据, 并接收来自存取装置

的信号;

非易失性存储器, 将多个连续的扇区分组为作为数据擦除的最小

单位的擦除块;

存储器控制器, 控制对所述非易失性存储器的数据擦除、写入、

读出;

卡信息存储用存储器, 包含至少存储与所述半导体存储卡内部的物理特性有关的信息、存取条件和作为关于存取性能的信息的、与所述非易失性存储器的存取速度有关的信息的卡信息存储部, 其中所述存取条件是从所述存取装置对所述半导体存储卡进行存取时的条件, 所述存取性能是在所述存取装置执行依据所述存取条件的存取时所述半导体存储卡发挥的存取性能, 所述存取速度是所述非易失性存储器在所述半导体存储卡的功耗量的多个等级下的存取速度; 和

根据经所述主接口部所得到的控制信号来控制各部的控制部, 所述控制部对应于与所述存取装置指定的存取条件有关的信息和功耗量等级的指定, 从所述卡信息存储部中读出与在所述存取条件和指定功耗量等级下对所述半导体存储卡进行存取时的存取速度有关的信息, 并将其发送给所述存取装置。

5、一种连接到存取装置上使用的半导体存储卡, 其特征在于, 包括:

主接口部, 向存取装置发送控制信号和数据, 并接收来自存取装置

的信号;

非易失性存储器, 将多个连续的扇区分组为作为数据擦除的最小

单位的擦除块;

存储器控制器, 控制对所述非易失性存储器的数据擦除、写入、

读出;

卡信息存储用存储器, 包含至少存储与所述半导体存储卡内部的物理特性有关的信息、存取条件和作为关于存取性能的信息的、与所

述非易失性存储器的存取速度有关的信息的卡信息存储部，其中所述存取条件是从所述存取装置对所述半导体存储卡进行存取时的条件，所述存取性能是在所述存取装置执行依据所述存取条件的存取时所述半导体存储卡发挥的存取性能，所述存取速度是所述非易失性存储器在所述半导体存储卡的功耗量的多个等级下的存取速度；和

根据经所述主接口部所得到的控制信号来控制各部的控制部，所述控制部对应于与所述存取装置指定的存取速度和功耗量等级的指定有关的信息，从所述卡信息存储部中读出与满足所述存取速度所需的、对所述半导体存储卡的存取条件有关的信息，并将其发送给所述存取装置。

6、一种连接到存取装置上使用的半导体存储卡，其特征在于，包括：

主接口部，向存取装置发送控制信号和数据，并接收来自存取装置的信号；

非易失性存储器，将多个连续的扇区分组为作为数据擦除的最小单位的擦除块；

存储器控制器，控制对所述非易失性存储器的数据擦除、写入、读出；

卡信息存储用存储器，包含至少存储与所述半导体存储卡内部的物理特性有关的信息、存取条件和作为关于存取性能的信息的、与所述非易失性存储器的存取速度有关的信息的卡信息存储部，其中所述存取条件是从所述存取装置对所述半导体存储卡进行存取时的条件，所述存取性能是在所述存取装置执行依据所述存取条件的存取时所述半导体存储卡发挥的存取性能，所述存取速度是所述非易失性存储器在所述半导体存储卡的功耗量的多个等级下的存取速度；和

根据经所述主接口部所得到的控制信号来控制各部的控制部，所述控制部从所述卡信息存储部中读出与所述存取装置指定的存取条件有关的信息和与功耗量等级的指定及存取速度有关的信息，在所述存取条件和指定的功耗量等级下对所述半导体存储卡进行存取时，判定

是否满足所述存取速度，并将判定结果发送给所述存取装置。

7、一种连接到存取装置上使用的半导体存储卡，其特征在于，包括：

主接口部，向存取装置发送控制信号和数据，并接收来自存取装置

的信号；
非易失性存储器，将多个连续的扇区分组为作为数据擦除的最小单位的擦除块；

存储器控制器，控制对所述非易失性存储器的数据擦除、写入、读出；

卡信息存储用存储器，包含至少存储存取条件和关于存取速度的信息的卡信息存储部，其中所述存取条件是从所述存取装置对所述半导体存储卡进行存取时的条件，所述存取速度是在包含所述半导体存储卡的处理单位大小、存取方法和处理内容在内的存取条件产生变化时的存取速度；和

根据经所述主接口部所得到的控制信号来控制各部的控制部，所述控制部响应于来自所述存取装置的请求，向所述存取装置发送关于该存取速度的信息。

8、一种对半导体存储卡进行存取的存取装置，该半导体存储卡将多个连续的扇区分组为作为数据擦除的最小单位的块，由文件系统来管理所存储的数据，其特征在于，包括：

卡信息取得部，从所述半导体存储卡取得存取条件和关于存取性能的信息，其中所述存取条件是从所述存取装置对所述半导体存储卡进行存取时的条件，所述存取性能是在所述存取装置执行依据所述存取条件的存取时所述半导体存储卡发挥的存取性能；

卡使用条件存储部，存储与所述存取装置对所述半导体存储卡进行存取时可使用的存取条件有关的信息、和与对半导体存储卡所要求的存取速度有关的信息；

存取条件确定部，根据所述卡信息取得部取得的信息和存储在所述卡使用条件存储部中的信息，确定存取条件；

文件系统控制部，取得所述存取条件确定部确定的存取条件，并执行与所述存取条件相适应的文件存取；和

存取控制部，响应于来自所述文件系统控制部的存取请求，对所述半导体存储卡进行存取。

9、根据权利要求8所述的存取装置，其特征在于：

所述存取条件确定部依据所述存取条件，基于与从所述半导体存储卡取得的存取性能有关的信息，确定文件系统存取单位、即 FS 存取单位，

所述文件系统控制部在对所述半导体存储卡记录文件数据时，根据在所述半导体存储卡上构筑的文件系统的管理信息，确定所述 FS 存取单位的倍数长度的连续空区域，

在所述确定的连续空区域中记录文件数据。

10、根据权利要求8所述的存取装置，其特征在于：

所述存取条件确定部依据所述存取条件，基于与从所述半导体存储卡取得的存取性能有关的信息，确定文件系统存取单位、即 FS 存取单位，

所述文件系统控制部在对所述半导体存储卡记录新的目录区域时，根据在所述半导体存储卡上构筑的文件系统的管理信息，判断是否在所述 FS 存取单位的区域内已记录有其它的目录区域且存在写入新的目录区域的空区域，在存在的情况下，将所述空区域确定为目录区域的写入位置，并在所述确定的空区域中记录目录区域。

11、根据权利要求9所述的存取装置，其特征在于：

所述文件系统控制部根据在所述半导体存储卡上构筑的文件系统的管理信息，在部分使用所述多个 FS 存取单位的区域的情况下，使被部分使用的 FS 存取单位的使用区域的数据移动到其它 FS 存取单位的未使用区域。

12、根据权利要求9所述的存取装置，其特征在于：

所述文件系统控制部根据在所述半导体存储卡上构筑的文件系统的管理信息，算出所述 FS 存取单位的区域全部为空区域的区域个

数。

13、一种对半导体存储卡进行存取的存取方法，该半导体存储卡将多个连续的扇区分组为作为数据擦除的最小单位的块，由文件系统来管理所存储的数据，其特征在于，包括：

卡使用条件存储步骤，在条件存储部中存储与对所述半导体存储卡进行存取时可使用的存取条件有关的信息和与对半导体存储卡所要求的存取性能有关的信息；

卡信息取得步骤，从所述半导体存储卡取得存取条件和关于存取性能的信息，其中所述存取条件是从对所述半导体存储卡进行存取的存取装置存取所述半导体存储卡时的条件，所述存取性能是在所述存取装置执行依据所述存取条件的存取时所述半导体存储卡发挥的存取性能；

存取条件确定步骤，根据在所述卡信息取得步骤取得的信息、和在所述卡使用条件存储步骤中存储的信息，来确定存取条件；和

文件系统控制步骤，取得所述存取条件确定步骤确定的存取条件，对所述半导体存储卡的文件进行存取，以适合于所述存取条件。

14、根据权利要求 13 所述的存取方法，其特征在于：

在所述存取条件确定步骤中，对应于所述存取条件，确定文件系统存取单位、即 FS 存取单位，所述文件系统存取单位为对所述半导体存储卡进行存取时所用的尺寸。

15、根据权利要求 14 所述的存取方法，其特征在于：

在所述文件系统控制步骤中，在对所述半导体存储卡记录文件数据时，根据在所述半导体存储卡上构筑的文件系统的管理信息，确定所述 FS 存取单位的倍数长度的连续空区域，

在所述确定的连续空区域中记录文件数据。

16、根据权利要求 14 所述的存取方法，其特征在于：

在所述文件系统控制步骤中，在对所述半导体存储卡记录新的目录区域时，根据在所述半导体存储卡上构筑的文件系统的管理信息，判断是否在所述 FS 存取单位的区域内已记录有其它的目录区域且存

在写入新的目录区域的空区域，

在存在的情况下，将所述空区域确定为目录区域的写入位置，并在所述确定的空区域中记录目录区域。

17、根据权利要求 14 所述的存取方法，其特征在于：

在所述文件系统控制步骤中，根据在所述半导体存储卡上构筑的文件系统的管理信息，在部分使用所述多个 FS 存取单位的区域的情况下，使被部分使用的 FS 存取单位的使用区域的数据移动到其它 FS 存取单位的未使用区域。

18、根据权利要求 14 所述的存取方法，其特征在于：

在所述文件系统控制步骤中，根据在所述半导体存储卡上构筑的文件系统的管理信息，算出所述存取单位的区域全部为空区域的区域的大小，

将算出的值作为所述半导体存储卡的空区域长度，通知给应用程序。

半导体存储卡、存取装置和存取方法

技术领域

本发明涉及一种半导体存储卡、和对半导体存储卡进行存取的存取装置和存取方法。

背景技术

在记录音乐内容或映像数据等数字数据的记录媒体中，存在磁盘、光盘、磁光盘等各种媒体。作为这些记录媒体之一的半导体存储卡使用快闪 ROM 等半导体存储器作为记录元件，谋求记录媒体的小型化，从而以数码相机或便携电话终端等小型便携设备为中心迅速普及。

存储在半导体存储卡内的数据由文件系统管理，用户可将存储的数据容易地作为文件而处理。作为以前使用的文件系统，有 ISO/IEC 9293、“Information Technology-Volume and file structure of disk cartridges for Information”、1994 年示出的 FAT 文件系统。另外，还存在 OSTA Universua Disk Format Specification Revision 1.50、1997 年记载的 UDF(Universal Disk Format)或 NTFS(New Technology File System)等。由这些文件系统来管理数据的半导体存储卡由于可在解释相同文件系统的设备间共享文件，所以能在设备间传递数据。

在文件系统中，将记录数据的信息记录区域分割成作为最小单位的扇区和作为扇区集合的簇来管理，将一个以上的簇作为文件来管理。从空区域开始，按簇单位来分配存储包含于文件中的数据的数据的区域，包含于一个文件中的数据不一定存储在连续区域中。在读写未存储在连续区域中的文件的情况下，在读写期间会发生寻轨操作，所以存在与存储在连续区域中的文件相比、读写速度降低的问题。

以前，在主设备、例如动态图像记录摄像机等实时对半导体记录

媒体进行数据写入处理的情况下，由于半导体记录媒体的使用状态、即内部数据记录区域的状态不同，数据改写处理无法追踪数据取入处理。结果，不能改写数据，产生动态图像流被中断等故障。

以前，作为解决这种问题的方法，例如在特开 2002-29101 号公报中提出如下方法，即在图像处理装置中控制数据写入，使原稿 1 页大小的数据存储于连续区域中。在该现有方法中，通过在数据写入时必需将数据写入固定长度的连续区域中，可保证在读入数据时，在规定的处理时间内完成处理。

另外，在特开昭 63-228281 号中，就存储卡而言，公开了主设备可从存储卡中取得存储器的种类或存储器容量、存储器速度的存储卡。另外，特开平 1-76316 号、特开平 7-320018 号公报中，公开了在存储卡的内部保持多个传输速度，对应于来自主机的指示来切换传输速度的存储卡。

但是，上述现有技术中存在如下问题。在现有的控制方法中，将作为图像处理装置的处理单位的原稿 1 页大小的数据尺寸用作连续区域的单位。即，应用程序根据适合于处理数据的尺寸，确定连续区域的单位。该方法对于不会由于对记录媒体的写入单位不同而在写入速度中产生差异的记录媒体有效。但是，在半导体存储卡中，写入单位对写入速度的影响大，并且，写入单位与写入速度的关系因所使用的半导体存储器的特性或管理方法不同而不同，所以就全部半导体存储卡而言，不能唯一确定最适合的存取方法，即便如现有实例那样固定数据尺寸，也不能对全部的半导体存储卡进行高速存取。

发明内容

本发明鉴于上述问题，其特征在于，在半导体存储卡内保持与半导体存储卡的存取性能有关的信息，并可从存取装置取得该信息的至少一部分。存取装置通过根据该取得的信息来变更文件系统的处理内容，实现对半导体存储卡的高速存取。

本发明的半导体存储卡是连接到存取装置上使用的半导体存储

卡，其特征在于：包括：主接口部，向存取装置发送控制信号和数据，接收来自存取装置的信号；非易失性存储器，将多个连续的扇区分组为作为数据擦除的最小单位的擦除块，包含地址管理信息区域与用户数据区域；存储器控制器，控制对所述非易失性存储器的数据擦除、写入、读出；卡信息存储用存储器，包含存储关于所述非易失性存储器的存取性能的信息的卡信息存储部；和控制部，根据经所述接口部所得到的控制信号，控制各部，同时，读出关于所述卡信息存储部的存取性能的信息，传输给所述存取装置。

本发明的一种对半导体存储卡进行存取的存取装置，该半导体存储卡将多个连续的扇区分组为作为数据擦除的最小单位的块，由文件系统来管理存储的数据，其特征在于，包括：卡信息取得部，从所述半导体存储卡取得关于安装的所述半导体存储卡的存取性能的信息；卡使用条件存储部，存储关于所述存取装置对所述半导体存储卡进行存取时可使用的存取条件的信息、和关于对半导体存储卡所要求的存取速度的信息；存取条件确定部，根据关于所述卡信息取得部取得的所述半导体存储卡的存取性能的信息、和存储在所述卡使用条件存储部中的信息，确定存取条件；文件系统控制部，取得所述存取条件确定部确定的存取条件，执行适用于所述存取条件的文件存取；和存取控制部，对应于来自所述文件系统控制部的存取请求，对所述半导体存储卡进行存取。

另外，本发明的一种对半导体存储卡进行存取的存取方法，该半导体存储卡将多个连续的扇区分组为作为数据擦除的最小单位的块，由文件系统来管理存储的数据，其特征在于，包括：卡使用条件存储步骤，存储关于对所述半导体存储卡进行存取时可使用的存取条件的信息、和关于对半导体存储卡所要求的存取速度的信息；卡信息取得步骤，从所述半导体存储卡取得关于安装的所述半导体存储卡的存取性能的信息；存取条件确定步骤，根据关于所述卡信息取得步骤取得的所述半导体存储卡的存取性能的信息、和在所述卡使用条件存储步骤中存储的信息，确定存取条件；和文件系统控制步骤，取得所述存

取条件确定步骤确定的存取条件，对所述半导体存储卡的文件进行存取，以适用于所述存取条件。

根据本发明，就利用文件系统来管理存储的数据的半导体存储卡和对半导体存储卡进行存取的存取装置而言，在半导体存储卡内保持与半导体存储卡的存取性能有关的信息，并根据该信息，最佳化存取装置侧、半导体存储卡侧之一或两者的处理，从而可实现对半导体存储卡的高速存取。

附图说明

图 1 是表示本发明实施例 1 的半导体存储卡和存取装置的说明图。

图 2 是表示本发明实施例 1 的擦除块与扇区的关系例的说明图。

图 3 是表示本发明实施例 1 的向半导体存储卡写入擦除块倍数长度的数据写入处理的流程图。

图 4 是表示本发明实施例 1 的向半导体存储卡写入 1 个扇区大小的数据写入处理的流程图。

图 5 是表示本发明实施例 1 的使用两个快闪存储器的半导体存储卡的构成例的说明图。

图 6 是表示本发明实施例 1 的使用两个快闪存储器的半导体存储卡的存取定时例的说明图。

图 7 是表示本发明实施例 1 的存储在卡信息存储部中的信息的说明图。

图 8 是表示本发明实施例 1 的关于第 1 方法的存取装置内部处理的流程图。

图 9 是表示本发明实施例 1 的关于第 1 方法的半导体存储卡内部处理的流程图的一部分。

图 10 是表示本发明实施例 1 的关于第 1 方法的半导体存储卡内部处理的流程图的另一部分。

图 11 是表示本发明实施例 1 的关于第 1 方法的存取条件、存取

速度值一例的说明图。

图 12 是表示本发明实施例 1 的关于第 2 方法的存取装置内部处理的流程图。

图 13 是表示本发明实施例 1 的关于第 2 方法的半导体存储卡内部处理的流程图。

图 14 是表示本发明实施例 1 的关于第 2 方法的存取条件、存取速度值一例的说明图。

图 15 是表示本发明实施例 1 的关于第 3 方法的存取装置内部处理的流程图。

图 16 是表示本发明实施例 1 的关于第 3 方法的半导体存储卡内部处理的流程图。

图 17 是表示本发明实施例 1 的关于第 4 方法的存取装置内部处理的流程图。

图 18 是表示本发明实施例 1 的关于第 4 方法的半导体存储卡内部处理的流程图。

图 19 是表示本发明实施例 1 的关于第 5 方法的速度性能等级判定基准例的说明图。

图 20 是表示本发明实施例 1 的关于第 6 方法的半导体存储卡内部处理的流程图。

图 21 是表示本发明实施例 1 的关于第 7 方法的存取装置内部处理的流程图。

图 22 是表示本发明实施例 1 的关于第 7 方法的半导体存储卡内部处理的流程图。

图 23 是表示本发明实施例 1 的关于第 7 方法的存取性能基础信息表例的说明图。

图 24 是表示本发明实施例 1 的关于第 7 方法的读取处理、写入处理中、存取装置与半导体存储卡之间的存取定时例的说明图。

图 25 是表示本发明实施例 1 的关于第 7 方法的擦除处理中、存取装置与半导体存储卡之间的存取定时例的说明图。

图 26 是表示本发明实施例 1 的关于第 8 方法的、使用每单位时间可处理的数据尺寸的存取性能表例的说明图。

图 27 是表示本发明实施例 1 的关于第 8 方法的、使用单位尺寸的数据处理所需的时间的存取性能表例的说明图。

图 28 是表示本发明实施例 1 的关于第 8 方法的存取性能表例的说明图。

图 29 是表示本发明实施例 1 的关于第 8 方法的存取装置内部处理的流程图。

图 30 是表示本发明实施例 1 的关于第 8 方法的半导体存储卡内部处理的流程图。

图 31 是表示本发明实施例 2 的 FAT 文件系统的构成的说明图。

图 32 是表示本发明实施例 2 的 FAT 文件系统的数据存储例的说明图。

图 33 是表示本发明实施例 2 的 FAT 文件系统的数据写入处理的流程图。

图 34 是表示本发明实施例 2 的 FAT 文件系统的数据写入前的状态的说明图。

图 35 是表示本发明实施例 2 的 FAT 文件系统的数据写入后的状态的说明图。

图 36 是表示本发明实施例 2 的 FS 存取单位取得处理的流程图。

图 37 是表示本发明实施例 2 的关于第 1 方法的、使用 FS 存取单位的格式化后的文件系统的构成例的说明图。

图 38 是表示本发明实施例 2 的关于第 2 方法的、使用 FS 存取单位的文件数据写入处理的流程图。

图 39 是表示本发明实施例 2 的关于第 2 方法的数据配置例的说明图。

图 40 是表示本发明实施例 2 的关于第 3 方法的、使用 FS 存取单位的目录区域分配处理的流程图。

图 41 是表示本发明实施例 2 的关于第 3 方法的、使用 FS 存取单

位的目录区域分配处理的流程图。

图 42 是表示本发明实施例 2 的关于第 3 方法的数据配置例的说明图。

图 43 是表示本发明实施例 2 的关于第 4 方法的、使用 FS 存取单位的去标志处理前的数据配置例的说明图。

图 44 是表示本发明实施例 2 的关于第 4 方法的、使用 FS 存取单位的去标志处理后的数据配置例的说明图。

图 45 是表示本发明实施例 2 的关于第 5 方法的、使用 FS 存取单位的剩余空区域长度取得处理的流程图。

图 46 是表示本发明实施例 2 的关于第 5 方法的数据配置例的说明图。

图 47 是表示本发明实施例 2 的、使用半导体存储卡控制 LSI 的存取装置的其它实例的说明图。

具体实施方式

下面，参照附图来说明本发明的半导体存储卡、存取装置和存取方法的实施例。

(实施例 1)

图 1 是表示本发明实施例 1 的半导体存储卡和存取装置的框图。图 1 中，存取装置 100 包含 CPU101、RAM102、插槽 103、ROM104。在 ROM104 中存储有控制存取装置 100 的程序。CPU101 是根据该程序、将 RAM102 用作暂时存储区域而操作的控制部。插槽 103 是半导体存储卡 111 与存取装置 100 的连接部。控制信号和数据经由插槽 103 而在存取装置 100 与半导体存储卡 111 之间发送接收。另外，ROM104 包含应用程序 105、文件系统控制部 106、存取条件确定部 107、卡信息取得部 108、存取控制部 109、存储卡使用条件的条件存储部 110。

另一方面，半导体存储卡 111 包含主接口(I/F)部 112、CPU113、RAM114、ROM115、存储器控制器 116、非易失性存储器 117、第 1 存储器 118、第 2 存储器 119。主接口部 112 是与存取装置 100 发送接

收控制信号和数据的接口。在 ROM115 中存储有控制半导体存储卡 111 的程序，将 RAM114 用作暂时存储区域，在 CPU113 上进行操作。存储器控制器 116 是控生成为半导体存储卡 111 内的数据存储区域的非易失性存储器 117 的元件。非易失性存储器 117 包含地址管理信息 130 与用户数据 131。地址管理信息 130 是管理非易失性存储器 117 内的物理地址与存取装置 100 在存取中使用的逻辑地址的对应关系的表。用户数据 131 是用户记录在半导体存储卡 111 内的数据。第 1 存储器 118 是可更新的非易失性存储器，包含用以存储与半导体存储卡 111 的存取性能有关的信息的卡信息存储部 132。第 1 存储器 118 被用作卡信息存储存储器。第 2 存储器 119 是可更新的非易失性存储器，包含用以存储与对半导体存储卡 111 进行存取的存取装置 100 有关的信息的主信息存储部 133。

下面，说明在作为半导体存储卡 111 的数据记录元件的非易失性存储器 117 中所使用的半导体存储器的特征。非易失性存储器 117 中所使用的半导体存储器将称为 EEPROM 或快闪 ROM 的非易失性存储器(下面称为快闪存储器)用作信息记录用元件。其特征在于，在多数信息记录媒体中使用的 NAND 型存储器中，必需在写入数据前擦除暂时记录在写入对象中的数据，在返回未记录状态后写入数据。

这里，将擦除数据的单位称为擦除块，作为汇集多个作为存取最小单位的扇区(例如 512 字节)的块来管理。各擦除块通常将 2^i (i 为大于或等于 0 的整数)个多个扇区相连续的区域分组化为作为数据擦除的最小单位的擦除块。

图 2 是表示快闪存储器 FM 中的擦除块与扇区的关系一例的图。图 2 的实例中，擦除块 EB 由 $0 \sim (N-1)$ 这 N 个块构成，1 个擦除块例如为 128KB。1 个擦除块由 256 个扇区构成，附加 $PSN=0 \sim (N-1) \times 256 + 255$ 为止的一系列物理扇区序号 PSN。存取虽然可以按扇区单位来进行，但写入之前所需的数据擦除处理按擦除块(128KB)单位来进行。

用图 3、图 4 来说明该半导体存储卡 111 中的数据擦除、写入处理的实例。图 3 中，作为写入处理的一例，示出在写入擦除块倍数长

度的数据时的半导体存储卡 111 的内部处理过程。

在图 3 的数据记录处理中, 首先, 经主接口部 112 来接收从存取装置 100 发送的命令与自变量(S301)。之后, 参照接收到的命令, 判定是否是自身无法识别的不正当命令(S302)。在为不正当命令的情况下, 向存取装置 100 通知出错, 并结束处理(S303)。在为可识别的命令的情况下, 判定该命令是否为写入命令(S304)。在写入命令以外的情况下, 实施对应于各命令的其它处理(S305)。在是写入命令的情况下, 根据存储在自变量中的写入位置、写入尺寸的信息, 确定实际将数据写入快闪存储器中的擦除块的物理地址(S306)。之后, 在写入之前, 经存储器控制器 116, 擦除存在于快闪存储器中所存在的、在 S306 中确定的擦除块中的数据(S307)。之后, 经主接口部 112 从存取装置 100 接收 1 个扇区大小的数据(S308)。若完成数据接收, 则经存储器控制器 116, 将接收到的 1 个扇区大小的数据写入快闪存储器中(S309)。这样, 重复实施 S308、S309 的数据接收、写入处理, 直到 1 个擦除块大小的数据写入完成(S310)。重复实施 S306 至 S310 的 1 个擦除块大小的数据写入处理, 直到从存取装置 100 指定的写入尺寸大小的数据写入完成(S311)。在从存取装置 100 指定的写入尺寸大小的数据写入完成时, 结束处理。

接着, 图 4 表示写入 1 个扇区的数据时的半导体存储卡 111 的内部处理过程。在图 4 的数据记录处理中, 与图 3 的处理的不同之处在于, 在 S410 中, 将包含于进行写入的擦除块中的数据中、从存取装置 100 接收数据的 1 个扇区以外的数据写入在 S406 中确定的擦除块中。在 NAND 型存储器中, 必需在数据写入前暂时擦除数据, 该擦除处理仅按擦除块单位来执行。因此, 即便在写入 1 个扇区的数据的情况下, 也必需擦除 1 个擦除块大小的数据, 并如 S410 的处理那样, 将包含于同一擦除块中的已有数据写回到新的擦除块中。

如图 3、图 4 所示, 在数据记录处理中, 大致存在命令解释处理、数据擦除处理、数据写入处理这 3 个处理。例如, 假设在快闪存储器中, 命令解释的开销(overhead)花费 3m 秒, 1 个扇区的写入处理花费

200 微秒，1 个擦除块(例如 128KB)的擦除处理花费 2m 秒。对于该快闪存储器，在 1 个擦除块(128KB)大小的数据写入中，执行图 3 所示的处理。命令解释花费 3m 秒，擦除处理花费 2m 秒，写入处理花费 256×200 微秒，共计 56.2m 秒。同样，在 1 个扇区(512B)大小的数据写入中，执行图 4 所示的处理，命令解释花费 3m 秒，擦除处理花费 2m 秒，写入处理花费 200 微秒+ 255×200 微秒，共计 56.2m 秒。即，在写入 128KB 数据的情况和写入 512B 数据的情况下，花费相同的时间。在本例中，说明了未考虑数据传输时间等、性能差非常大的情况，但在实际的快闪存储器中，在以擦除块单位来执行写入的情况下，写入时间变短。

另外，在半导体存储卡 111 中，有时将多个快闪存储器用作记录元件。图 5 是表示在非易失性存储器 117 中使用两个快闪存储器 FM0、FM1 的半导体存储卡 111 的构成例的图。图 5 所示的两个快闪存储器中， $0_0 \sim 1_{(N-1)}$ 的各擦除块由 256 个扇区构成，向存在于两个快闪存储器中的各扇区，赋予升序的物理扇区序号 PSN，使两个快闪存储器在 256 个扇区单位下交互替换。在具有由多个快闪存储器构成的非易失性存储器 117 的半导体存储卡 111 的情况下，通过对多个快闪存储器并行执行读写处理，可实现高速存取。例如在图 5 的实例中，在将数据写入物理扇区序号从 PSN0 到 PSN511 的 512 个扇区中时，通过对擦除块 EB0_0、EB1_0 这两个擦除块并行写入数据，可高速写入数据。

图 6 是表示对半导体存储卡 111 写入时的时序图。图 6(a)表示写入 1 个擦除块时、图 6(b)表示并行写入 2 个擦除块时的定时一例。图 6 中，T1 表示 1 个擦除块的写入处理所花的时间。另外， $T1'+T2'$ 表示 2 个擦除块的并行写入处理所花的时间。即，每个擦除块分两次写入数据时的写入处理时间为 $T1 \times 2$ ，执行 2 个擦除块的并行写入时的写入处理时间为 $T1'+T2'$ 。T1' 为不伴随对快闪存储器的写入处理所花的时间，是极为有限的时间。另外，T2' 是并行写入 2 个快闪存储器的处理所花的时间，尽管时间比写入 1 个快闪存储器中的 T1 处理多些，

但不到 T1 的 2 倍时间。因此，在图 6 的实例中，在以 2 个擦除块为单位对半导体存储卡 111 写入时，写入时间最短。

即，向半导体存储卡 111 的写入时间不仅取决于擦除块的大小，而且还取决于半导体存储卡 111 中使用的快闪存储器的个数、快闪存储器的管理方法等。另外，由于半导体存储卡 111 的世代或制造者的不同，半导体存储卡 111 的存取性能也不同。

因此，在本实施例中，在半导体存储卡 111 内保持对每个半导体存储卡 111 都不同的关于存取性能的信息，存取装置 100 可取得该信息。由此，存取装置 100 可识别最适合各半导体存储卡 111 的存取方法，对半导体存储卡 111 进行高速存取。

下面，详细说明本实施例中的卡信息存储部 132。卡信息存储部 132 是存储关于半导体存储卡 111 的存取性能的信息的存储部。图 7 是表示存储在卡信息存储部 132 中的信息一例的图，存储第 1~第 5 信息中的至少之一。下面，按信息的每个种类来说明各项目。

包含于卡信息中的第 1 信息是关于半导体存储卡 111 内部的物理特性的信息。在该信息中，例如包含半导体存储卡 111 中使用的快闪存储器的种类、存储器的使用个数、有无向存储器并行写入等半导体存储器的管理方法、快闪存储器的擦除块尺寸、半导体存储卡 111 内的管理块尺寸、温度条件、功耗量、电流值、电压值、卡种类信息等。卡种类信息是半导体存储卡 111 所依据的标准版本或支持的命令组等用于判别卡的种类的信息。这些信息包含影响基于并行写入的处理效率化的快闪存储器的个数、影响对半导体存储卡 111 的最适当处理单位尺寸的擦除块尺寸等、作为确定半导体存储卡 111 的存取性能的基础的信息。管理块尺寸如图 2 所示，在由 1 个快闪存储器构成的情况下，与擦除块尺寸相同，如图 5 所示，在由两个快闪存储器构成的情况下，为因同时擦除而速度最快的尺寸、即擦除块尺寸的 2 倍。另外，在并行使用多个快闪存储器的情况下，为并行数×擦除块尺寸。另外，作为第 1 信息，只要包含这些信息中至少一个信息即可。

包含于卡信息中的第 2 信息是关于从存取装置 100 对半导体存储

卡 111 进行存取时的存取条件的信息。在该信息中，包含处理种类、处理单位尺寸、处理单位边界、处理单位时间、存取方法、连续存取(图中简称为 SA)时的最低连续区域尺寸、输入时钟频率、比特宽度等。所谓处理种类表示对半导体存储卡 111 的处理的种类，存在读处理、写处理、擦除处理等。另外，在写入处理中，存在包含在已写入数据的位置上重新写入数据时所需的擦除处理的写入处理、和仅在不存在数据的位置上写入数据的处理两种。处理单位尺寸是对半导体存储卡 111 进行 1 次处理的尺寸。处理单位边界是表示处理开始位置的信息。处理单位边界表示由于处理单位尺寸内的处理、速度最快的边界，包含与处理单位尺寸的边界一致的情况、和还允许从其中间地点开始的处理的情况等。处理单位边界例如在处理单位尺寸为 128KB 的情况下、与其处理单位尺寸一致的情况下，表现为 128KB，在也可从其中间开始的处理的情况下，表现为 64KB。如上所述，对半导体存储卡 111 的最适当处理单位尺寸或处理单位边界取决于在半导体存储卡 111 内部并行处理的快闪存储器的个数或管理方法、擦除块尺寸等。即，在半导体存储卡 111 内部未并行处理快闪存储器的情况下，快闪存储器的擦除块尺寸与处理单位尺寸相同。此时，在处理单位边界与这些尺寸相同的情况下，可对半导体存储卡 111 高效存取。另一方面，在并行处理多个快闪存储器的情况下，当并行处理的管理块尺寸与处理单位尺寸、处理单位边界相同时，可高效存取。另外，在最适合于半导体存储卡 111 的处理单位边界为处理单位尺寸的倍数长度的情况下，也可省略处理单位边界，而使用处理单位尺寸来确定边界。

处理单位时间是表示表现存取性能时构成性能值的测定基准的单位时间的信息。存取方法表示存取装置 100 对半导体存储卡 111 进行存取时的地址指定条件，存在对连续区域进行存取的连续存取(SA)、对不连续区域进行存取的随机存取(RA)等。就并行处理快闪存储器的半导体存储卡 111 而言，即便在不按可并行处理的管理块尺寸单位来进行处理、而分割成擦除块单位等更小单位来进行处理的情况下，只要对连续的区域连续地进行处理，则可利用快闪存储器的管理方法，

来进行某种程度的高速处理。因此，连续存取时的最低连续区域尺寸表示连续存取时高速存取所需的最低连续区域的大小。输入时钟频率是表示存取装置 100 与半导体存储卡 111 之间的命令或数据发送接收中的基本时钟的频率的信息。比特宽度是表示在存取装置 100 与半导体存储卡 111 之间的数据传输中所用的信号线比特数的信息，例如为 1 比特、4 比特等。另外，作为第 2 信息，只要包含这些信息中至少一个信息即可。

包含于卡信息中的第 3 信息是关于半导体存储卡 111 的存取速度的信息。在该信息中，包含半导体存储卡 111 的速度性能等级、单位时间可处理的数据尺寸、进行单位尺寸的处理时所花的时间、传输速率、卡内部的处理时间等。速度性能等级使用例如高速、中速、低速等来标志来表现快闪存储卡的速度控制。另外，进行单位尺寸的处理时所花的时间例如在读处理、写处理、擦除处理等每个处理时间中均可包含平均值或最差值。单位时间可处理的数据尺寸、每单位尺寸的处理时间也可作为后述的存取性能表来保持数据。另外，传输速率如后所述，可包含读处理、写处理、擦除处理各自的平均值或最差值。另外，卡内部处理时间如后所述，可作为存取性能基础信息表来存储。这些信息均是表现半导体存储卡 111 的存取速度的信息，仅表现方法不同。另外，这些关于存取速度的信息与在先说明的第 1 信息、第 2 信息密切联系。例如，在输入时钟频率低的情况下，输入输出到半导体存储卡的数据的传输速度变低，结果，半导体存储卡 111 的存取性能变低。另外，若对半导体存储卡 111 进行存取的处理单位尺寸小，则或者不进行按擦除块单位的存取，或由于得不到并行处理的效果而使半导体存储卡 111 的存取速度变低。这样，作为第 3 信息的关于存取速度的信息存储与第 1 信息、第 2 信息相关联的信息。另外，作为第 3 信息，只要包含这些信息中至少一个信息即可。

包含于卡信息中的第 4 信息是关于半导体存储卡 111 的异常系统处理的信息。该信息中包含读、写等各处理中的错误发生概率、从存取装置 100 向半导体存储卡 111 发出命令至接收出错通知为止的时间

的最差值。这些信息在存取装置 100 执行异常系统处理所需的缓冲器尺寸的估计等时使用。另外，作为第 4 信息，只要包含这些信息中至少一个信息即可。

包含于卡信息中的第 5 信息是关于半导体存储卡 111 的存取性能的其它信息。在该信息中包含速度性能等级判定基准、速度性能等级、功耗量等级。作为第 5 信息，只要包含这些信息中至少一个信息即可。下面说明这些信息的细节。

图 7 中，举出以上 5 种信息作为有可能包含于卡信息存储部 132 中的信息。卡信息存储部 132 也可存储所有这些信息。或者，卡信息存储部 132 也可以选择存储在存取装置 100 与半导体存储卡 111 之间执行最适当的存取所需的信息。其中，尤其是作为本申请的特征的卡信息是关联于存取条件的第 2 信息和关联于存取速度的第 3 信息。

实施例 1 的要点在于，在半导体存储卡 111 内部保持图 7 所示的关于半导体存储卡 111 的存取性能的信息，存取装置 100 可取得该信息的一部分或全部，从存取装置 100 对半导体存储卡 111 执行最适当的存取。下面，说明为了对半导体存储卡 111 执行最适当的存取，存取装置 100 了解半导体存储卡 111 的存取性能的第 1-第 8 方法。

第 1 方法为响应于来自存取装置 100 的请求，半导体存储卡 111 返回对半导体存储卡 111 执行最适当存取用的存取条件、存取速度的信息的方法，用图 8-图 11 来说明该方法。图 8 是表示该方法中存取装置 100 侧的取得步骤的图，图 9、图 10 是表示半导体存储卡 111 侧的处理步骤的图，图 11 是表示作为结果，半导体存储卡 111 返回给存取装置 100 的存取条件、存取速度信息一例的图。

首先，用图 8 来说明存取装置 100 侧的处理步骤。图 8 中，首先，存取装置 100 为了取得半导体存储卡 111 的卡种类信息，向半导体存储卡 111 发出卡种类取得命令(S801)。之后，利用发出的命令，判定能否从半导体存储卡 111 取得卡种类信息(S802)。在取得失败的情况下，判断为产生错误，结束处理(S803)。在取得成功的情况下，根据取得的信息，判定是否是和对半导体存储卡 111 执行最适当存取用的

存取条件和从半导体存储卡 111 取得此时的存取速度值的命令(最适当存取信息取得命令)相对应的半导体存储卡 111(S804)。若是不对应的半导体存储卡 111, 则中止存取条件、存取速度值的取得, 结束处理(S805)。若是对应的半导体存储卡 111, 则向半导体存储卡 111 发出最适当存取信息取得命令(S806)。之后, 利用发出的命令来判定能否从半导体存储卡 111 取得存取条件、存取速度值(S807)。在取得失败的情况下, 判断为产生错误, 结束处理(S808)。在取得成功的情况下, 正常结束处理。

下面, 用图 9、图 10 来说明半导体存储卡 111 侧的处理步骤。图 9 是表示从存取装置 100 发出图 8 说明中的卡种类取得命令时的半导体存储卡 111 侧的处理的图。在图 9 的半导体存储卡 111 侧的处理中, 首先, 半导体存储卡 111 从存取装置 100 接收命令(S901)。之后, 参照接收到的命令, 判定是否是自身无法识别的不正当命令(S902)。在是不正当命令的情况下, 向存取装置 100 通知错误, 结束处理(S903)。在是可识别的命令的情况下, 判定该命令是否是卡种类取得命令(S904)。在是卡种类取得命令以外的命令的情况下, 实施对应于各命令的其它处理(S905)。在是卡种类取得命令的情况下, 从卡信息存储部 132 中读出卡种类信息(S906)。最后, 将读出的卡种类信息发送给存取装置 100, 结束处理(S907)。

图 10 是表示从存取装置 100 发出图 8 说明中的最适当存取信息取得命令时的半导体存储卡 111 侧的处理的图。在图 10 的处理中, 半导体存储卡 111 从存取装置 100 接收命令(S1001)。之后, 参照接收到的命令, 判定是否是自身无法识别的不正当命令(S1002)。在是不正当命令的情况下, 向存取装置 100 通知错误, 结束处理(S1003)。在是可识别的命令的情况下, 判定该命令是否是最适当存取信息取得命令(S1004)。若不是最适当存取取得命令, 则实施其它处理(S1005), 在是该命令的情况下, 在 S1006, 从卡信息存储部 132 中读出对半导体存储卡 111 执行最适当存取用的存取条件与此时的存取速度值。之后, 在 S1007 中, 将读出的存取条件、存取速度值发送给存取装置 100。

这样，通过图 8-图 10 记载的处理步骤，存取装置 100 可从半导体存储卡 111 取得对半导体存储卡 111 执行最适当存取用的存取条件与此时的存取速度值。图 11(a)是表示该存取条件的图，图 11(b)是表示存取速度值一例的图。存取条件如图 11(a)所示，是处理单位尺寸或处理单位边界、存取方法、输入时钟频率、比特幅度等、表示为了对半导体存储卡 111 执行最适当存取、存取装置 100 应依据的条件的信息。这里，例如设处理单位尺寸为 128KB 的倍数长度，处理单位边界为 128KB 的倍数长度，存取方法为对 256KB 以上的连续区域连续存取，输入时钟频率为 25MHz 以上，比特幅度为 4 比特。另外，存取速度值如图 11(b)所示，是读、写、擦除各处理中的传输速率的平均值、最差值等、表示存取装置 100 执行依据在先的存取条件的存取时的处理性能的信息。通过从半导体存储卡 111 取得这些信息，存取装置 100 可识别在对该半导体存储卡 111 执行最适当存取时如何存取才好、或此时得到何种程度的存取性能。由此，可实现对应于半导体存储卡 111 的性能的最适当存取。

之后，作为第 2 方法，参照图 12、图 13、图 14 来说明存取装置 100 向半导体存储卡 111 输入存取条件、半导体存储卡 111 返回存取速度值的方法。图 12 是表示该方法中的存取装置 100 侧的处理的图。在图 12 所示的存取装置 100 侧的处理步骤中，与图 8 所示的第 1 方法的情况一样，发出卡种类取得命令(S1201)，若发出命令不成功，则出错结束(S1202、S1203)。若成功，则在 S1204 中，判断是否是存取速度值取得命令的对应卡。若不对应于该命令，则中止存取速度值的取得(S1205)，若对应于该命令，则在步骤 S1206 中，发出存取速度值取得命令。判断存取速度值的取得是否成功(步骤 S1207)，若不成功，则出错结束(S1208)，若取得，则正常结束。在本方法中，由于存取装置 100 向半导体存储卡 111 输入存取条件，所以存取速度值取得命令变为自变量中具有存取条件的命令。

下面，用图 13 来说明半导体存储卡 111 侧的处理步骤。图 13 是表示从存取装置 100 发出图 12 的说明中的存取速度值取得命令时的半

导体存储卡 111 侧的处理的图。若开始图 13 的处理，则在 S1301，接收命令，判断是否是不正当命令，若是不正当命令，则出错结束(S1302、S1303)。若不是不正当命令，则判定是否是存取速度值取得命令(S1304)，若不是该命令，则实施其它处理(S1305)。若是存取速度值取得命令，则半导体存储卡 111 从卡信息存储部 132 中读出存取条件、存取速度值(S1306)。之后，参照读出的存取条件和与之对应的存取速度值，存取装置 100 判定是否存在与命令的自变量所指定的存取条件一致的存取速度值(S1307)。在不存在的情况下，向存取装置 100 通知错误，结束处理(S1308、S1309)。在存在的情况下，将该存取速度值发送给存取装置 100，结束处理(S1310)。

这样，通过图 12、图 13 中记载的处理过程，存取装置 100 向半导体存储卡 111 输入存取条件，可取得对应于该条件的存取速度值。

图 14(a)是表示存取装置 100 输入半导体存储卡 111 的存取条件的图，图 14(b)是表示半导体存储卡 111 返回存取装置 100 的存取速度值一例的图。存取装置 100 输入半导体存储卡 111 的存取条件如图 14(a)所示，是设处理单位尺寸为 128KB，处理单位边界为 128KB，存取方法为作为 256KB 连续区域来连续存取，输入时钟频率为 25MHz 以上，比特幅度为 4 比特等，表示对半导体存储卡 111 进行存取时的条件的信息。另外，图 14(b)所示的存取速度值为与图 11(b)一样的信息，表示对应于存取装置 100 输入的存取条件的存取速度值。这样，通过输入对半导体存储卡 111 进行存取时的条件，并从半导体存储卡 111 取得对应于该条件的存取速度值，存取装置 100 可利用假定的存取方法，判定是否得到期望的存取性能。

下面，第 3 方法是存取装置 100 向半导体存储卡 111 输入存取速度值，半导体存储卡 111 返回存取条件的方法。用图 15、图 16 来说明该方法。

图 15 是表示该方法中的存取装置 100 侧的处理步骤的图。存取装置侧的处理与上述第 2 方法的存取装置的动作基本一样，在本方法中，在步骤 S1506，发出存取条件取得命令，代替步骤 S1206 中的存

取速度值取得命令的发出。

图 16 是表示本方法中的半导体存储卡 111 侧的处理步骤的图。在图 16 的处理步骤中，与在先说明的第 2 方法的不同之处在于，在步骤 S1604 确认是否是存取条件取得命令，之后，若是该命令，则从卡信息存储部 132 中读出存取速度值(步骤 S1606)，代替步骤 S1304 的存取速度值取得命令。另外，在步骤 S1607，根据读出的存取条件，判定是否存在与存取装置指定的存取速度值一致的存取条件。在 S1608，若不存在这种存取条件，则出错结束(S1609)，若存在，则将存取条件发送给存取装置(S1610)，结束处理。

通过图 15、图 16 中记载的处理过程，存取装置 100 可向半导体存储卡 111 输入存取速度值，并取得对应于该速度值的存取条件。该方法中的存取条件、存取速度值例如是图 11(b)所示的信息。在该方法中，如此输入对半导体存储卡 111 进行存取时所要求的性能值，从半导体存储卡 111 中取得为了满足该性能值、存取装置 100 应依据的存取条件。因此，存取装置 100 可识别为了满足期望的存取性能、如何对半导体存储卡 111 进行存取才好，可实现期望存取性能下的存取。

下面，第 4 方法是存取装置 100 向半导体存储卡 111 输入存取条件、存取速度值，半导体存储卡 111 返回能否满足在以输入的存取条件存取的情况下被输入的存取速度值的方法。用图 17、图 18 来说明该方法。

图 17 是表示该方法中的存取装置 100 侧的处理步骤的图。图 17 中，与在先说明的第 1 方法一样，发出卡种类取得命令，若该取得成功，则判定是否是对应于可否最适当存取判定命令的卡(S1704)。若不是该卡，则中止可否最适当存取判定(S1705)，若是对应卡，则在步骤 S1706 中，发出可否最适当存取判定命令。在该方法中，由于存取装置 100 向半导体存储卡 111 输入存取条件与存取速度值，所以可否最适当存取判定命令变为在自变量中具有存取条件与存取速度值的命令。判断判定结果的取得是否成功(S1707)，若失败，则出错结束(S1708)，若成功，则结束。作为该命令的结果，从半导体存储卡 111

得到的信息为在指定的存取条件下存取的情况下、是否满足指定的存取速度值的判定结果。

下面,说明图 18 所示的半导体存储卡 111 侧的处理步骤。与第 1 方法一样,该方法中,存取装置 100 也发出卡种类取得命令,但半导体存储卡 111 侧的处理与图 9 所示的处理一样。图 18 是表示从存取装置 100 发出图 17 的说明中的可否最适当存取判定命令时的半导体存储卡 111 侧的处理的图。若开始图 18 的处理,则在 S1801 接收命令,判断是否是不正当命令,若是不正当命令,则出错结束(S1802、S1803)。若不是不正当命令,则判定是否是可否最适当存取判定命令(S1804),若不是该命令,则实施其它处理(S1805)。若是可否最适当存取判定命令,则半导体存储卡 111 从卡信息存储部 132 中读出存取条件、存取速度值(S1806)。之后,参照读出的存取条件和与之对应的存取速度值,判定在存取装置 100 在由命令的自变量指定存取条件下进行存取时、是否满足存取装置 100 指定的存取速度值(S1807、S1808)。在满足存取速度值的情况下,向存取装置 100 通知满足存取速度值,结束处理(S1809)。在不满足存取速度值的情况下,向存取装置 100 通知不满足存取速度值,结束处理(S1810)。

这样,根据图 17、图 18 中记载的处理步骤,存取装置 100 可向半导体存储卡 111 输入存储条件与存取速度值,并识别在该条件下对半导体存储卡 111 进行存取时是否满足存取速度值。该方法中的存取条件、存取速度值例如与图 14 所示的信息一样。通过该方法,存取装置 100 可在存取的前识别在假定的存取方法下是否满足期望的存取性能。

下面,作为第 5 方法,说明使用表现关于半导体存储卡 111 的存取速度的信息中的速度性能等级的标志的情况。既可将该标志代替第 1 方法-第 4 方法中记载的存取速度值,也可如图 7 所示,包含于存取速度值内。该方法中的存储装置 100、半导体存储卡 111 之间的处理使用第 1 方法-第 4 方法中记载的处理之一的处理。

图 19(a)是表示该方法中的速度性能等级判定基准的一例的图,

图 19(b)是表示判定结果一例的图, 图 19(a)所示的速度性能等级判定基准被作为卡信息存储部 132 内的第 5 信息来存储。在图 19(a)所示的速度性能等级判定基准下, 使用读、写、擦除各处理中的传输速率的平均值来作为判定中使用的值, 根据该判定基准, 对应于存取速度值, 分配“高速”、“中速”、“低速”之一的速度性能等级。同样, 就传输速率的最差值而言, 也存在速度性能等级判定基准。在图 19(b)的实例中, 向各存取速度值分配“高速”的速度性能等级。

在本方法中, 这样不仅将半导体存储卡 111 的存取性能分成数值, 还分类成客观的等级, 存储装置 100 可从半导体存储卡 111 取得等级。因此, 存取装置 100 可容易地识别半导体存储卡 111 的存取性能。

接着, 作为第 6 方法, 说明使用表现关联于半导体存储卡 111 的物理特性的信息中的功耗量等级的标志的情况。说明存取装置 100 向半导体存储卡 111 输入该标志, 取得与之对应的存取条件和存取速度值的方法。在该方法中, 在卡信息存储部 132 中, 与功耗量等级对应, 存在关于多个存取条件和存取速度值的信息。

本方法中的存取装置 100、半导体存储卡 111 之间的处理使用第 1 方法-第 4 方法中记载的处理之一的处理。这里, 作为一例, 说明适用于第 1 方法的情况。本方法中的存取装置 100 侧的处理与图 8 所示的处理步骤一样。但是, 区别在于附加表现功耗量等级的功耗量等级, 作为 S806 中存取装置 100 向半导体存储卡 111 发出的最适当存取信息取得命令的自变量。功耗量等级采取如下方法, 即将半导体存储卡 111 消耗的功率大小分割成多个等级来表现, 例如用“功耗大”、“功耗中”、“功耗小”等 3 个阶段来表现等。

下面, 说明图 20 所示的半导体存储卡 111 侧的处理步骤。该方法中, S2001-2005 的处理与图 10 所示的半导体存储卡 111 侧的 S1001-S1005 的处理一样。若是最适当存取信息取得命令, 则在 S2006 中, 判定指定为从存取装置 100 发出的最适当存取信息取得命令的自变量的功耗量等级是否是有效值。若不是有效值, 则执行错误处理 (S2007)。若有效, 则在 S2008 中, 从卡信息存储部 132 中读出在指定

的功耗量等级下执行最适当存取用的存取条件、存取速度值。之后，将读出的信息发送给存取装置 100，结束处理(S2009)。即，在本方法中，假设对应于功耗量等级存在多个存储于卡信息存储部 132 中的信息，选择对应于从存取装置 100 指定的功耗量等级的信息，发送给存取装置 100。

在本方法中，在如此从半导体存储卡 111 取得关于存取速度的信息时，存取装置 100 向半导体存储卡 111 指定表现假设的功耗量等级的值，存取装置 100 取得关于半导体存储卡 111 在指定的功耗量下操作时的存取速度的信息。由此，例如在存取装置 100 想以低功耗来驱动半导体存储卡 111 的情况下，可识别必需的存取条件或此时的存取速度值。

另外，这里与第 1 方法一样，将功率的标志输入半导体存储卡 111，得到与之对应的存取条件和存取速度值，但如第 2 方法所示，除存取条件外，还向存储卡示出功耗量的等级，得到与之对应的存取速度。另外，如第 3 方法所示，除存取速度外，还向半导体存储卡 111 输入表示功耗量等级的标志，得到与之对应的存取条件。另外，如第 4 方法所示，除存取条件、存取速度外，输入表示功耗量的标志，半导体存储卡 111 得到是否满足该条件的结果。

下面，第 7 方法是响应于存取装置 100 的请求，半导体存储卡 111 向存取装置 100 返回为了算出存取速度值而必需的最低限度的信息的方法。用图 21-图 25 来说明该方法。此时，也可在图 7 所示的卡信息存储部 132 的图 7 所示的卡内部处理时间中保持下示的存取性能基础信息表(APBIL)的内容。

图 21 是表示本方法中的存取装置 100 侧的处理步骤的图，图 22 是表示半导体存储卡 111 侧的处理步骤的图。在图 21 所示的存取装置 100 侧的处理步骤中，首先发出卡种类取得命令(S2101)，判断取得是否成功(S2102)。若不成功，则执行出错结束(S2103)，若成功，则在 S2104，判断是否是对应于存取性能基础信息表取得命令的卡。若不是该对应卡，则 S2105 中止存取性能基础信息表的取得。若是对应卡，

则在 S2106 发出存取性能基础信息表取得命令。另外，判断该信息表的取得是否成功(S2107)，若取得失败，则执行出错结束(S2108)。若该信息表的取得成功，则 S2109 根据该信息表算出存取速度值。在 S2010 的步骤中，根据算出的存取速度值，算出为了满足该存取装置 100 所需的存取速度所需的存取条件。在说明本方法中的半导体存储卡 111 侧的处理步骤之后，用附图来说明这两个步骤。

下面，说明图 22 所示的半导体存储卡 111 侧的处理步骤。与第 1 方法一样，在本方法中，存取装置 100 也发出卡种类取得命令，但半导体存储卡 111 侧的处理与图 9 所示的处理一样。图 22 是表示从存取装置 100 发出图 21 的说明中的存取性能基础信息表取得命令时的半导体存储卡 111 侧的处理的图。在图 22 的处理中，接收命令(S2201)，若为不正当命令，则出错结束(S2202、S2203)。若不是不正当命令，则在 S2204 中检查是否是存取性能基础信息表取得命令。若不是该命令，则实施其它处理(S2205)，从卡信息存储部 132 中读出存取性能基础信息表取得命令(S2206、S2207)。

下面，用图 23、图 24、图 25 来说明存取性能基础信息表取得命令、和使用该表来算出存取速度值的方法。图 23 是表示半导体存储卡 111 返回给存取装置 100 的存取性能基础信息表(PABIL)一例的图。图 24、图 25 是表示存取装置 100 与半导体存储卡 111 之间的命令、响应定时一例的图。作为表示半导体存储卡 111 的存取性能的数值，例如传输速率等。但是，确定存取装置 100、半导体存储卡 111 之间的传输速率的因素不仅存在于半导体存储卡 111 中，还存在于存取装置 100 侧，所以为了导出实际的传输速率，必需增加存取装置 100 侧的条件。在本方法中，存取装置 100 可取得关于半导体存储卡 111 侧的存取性能的确定的信息，加上存取装置 100 侧的因素，存取装置 100 可算出存取速度。

图 23 是表示作为关于确定存取性能的半导体存储卡 111 侧的因素的信息的存取性能基础信息表(PABIL)一例的图。如图所示，每个读、写和擦除处理都有表格 1-A、1-B、1-C。图 23(b)表示写处理中的

每 512 字节数据传输时的占线时间。在该信息表中，作为处理时间变化的因素，示出由于处理单位尺寸、连续存取(SA)或随机存取(RA)的变化而变化的表。

下面，说明根据图 23 所示的存取性能基础信息表来算出存取速度值的方法。图 24、图 25 是表示存取装置 100 与半导体存储卡 111 之间的命令、响应定时一例的图。图 24(a)对应于读处理，图 24(b)对应于写处理，图 25 对应于擦除处理。根据命令发出处理时间 RT1、卡内部处理时间 RT2、数据传输时间 RT3 的合计来算出图 24(a)的读处理中的存取速度值。这里，RT1、RT3 是取决于存取装置 100 输入半导体存储卡 111 的时钟频率而确定的时间，存取装置 100 侧可算出时间。另一方面，RT2 是卡内部处理所花的时间，取决于半导体存储卡 111 来确定。因此，在从半导体存储卡 111 取得的存取性能基础信息表中，存储确定该 RT2 所需的信息。

同样，根据命令发出处理时间 WT1、卡内部处理时间 WT2、数据传输时间 WT3 的合计来算出图 24(b)的写处理中的存取速度值。因此，与读处理一样，在存取性能基础信息表中，存储确定卡内部处理时间 WT2 所需的信息。

同样，根据命令发出处理时间 ET1、卡内部处理时间 ET2 的合计来算出图 25 的擦除处理中的存取速度值。因此，与读处理一样，在存取性能基础信息表中，存储确定卡内部处理时间 ET2 所需的信息。

这里，将写处理作为一例，说明存取速度值的算出例。算出单位尺寸的数据处理所花的时间(全写时间：WT_A)，作为存取速度值。WT_A 可由下式(1)求出。

$$WT_A = WT1 + \sum WT2 + \sum WT3 \dots (1)$$

这里，在设从输入命令到响应取得完成所需的数据传输量为 160 比特，输入时钟频率为 sMHz 的情况下，命令发出处理时间 WT1 可由下式(2)求出。

$$WT1 = 160 / (s \times POW(10, 6)) \dots (2)$$

这里，POW(X,Y)表示 X 的 Y 次方。

下面， $\Sigma WT2$ 是卡内部处理所花的时间总和，在设图 24(b)中记载的占线时间为 t (秒)，处理单位尺寸为 n (字节)的情况下，可由下式(3)求出。

$$\Sigma WT2 = t \times n / 512 \dots (3)$$

下面， $\Sigma WT3$ 是数据传输时间的总和，使用 4 比特来作为比特幅度，在将把为了确认传输数据的正当性而附加的 CRC 与 512 字节的数据相加时的合计传输时钟数设为 1049 时钟的情况下，可由下式(4)求出。

$$\Sigma WT3 = (1049 \times n / 512) / (s \times POW(10, 6)) \dots (4)$$

因此，作为算出的一例，在假设输入时钟频率为 25MHz、处理单位尺寸为 128KB、连续存取的情况下， t 为 9.2 微秒， WT_A 算出为 13.1ms。

在本方法中，如此从存取装置 100 取得关于确定存取速度的半导体存储卡 111 侧的因素的信息，输出与之对应的存取性能。因此，存取装置 100 可增加存取装置 100 侧的因素来算出存取速度。

下面，第 8 方法是将各种存取条件下的存取速度值一览保持在卡信息存储部 132 中，响应于来自存取装置 100 的请求，半导体存储卡 111 返回的方法。用图 26-图 28 来说明该方法。

图 26、图 27、图 28 是表示半导体存储卡 111 中保持的存取性能表的一例的图。图 26(a)对每个输入时钟示出每单位时间可处理的数据尺寸，图 26(b)对其一部分按每个存取单位，对连续存取与随机存取详细示出标准值与最差值。另外，图 27(a)按对读处理、写处理、擦除处理不同的每个输入时钟示出单位尺寸的数据处理所需的时间。图 27(b)对其一部分的输入时钟为 25MHz 的写处理、进而对单位尺寸的数据处理所需的时间、按每个处理单位尺寸，对连续存取与随机存取详细示出标准值与最差值。图 28(a)将存取性能表现为以单位尺寸存取时的处理速度，对每个输入时钟，示出读处理、写处理、擦除处理下的表格。另外，图 28(b)对其一部分而言，在输入时钟为 25MHz、写处理

的情况下，按每个处理单位尺寸，对连续存取与随机存取详细示出标准值与最差值。这些信息仅存取性能的表现方法不同，但均为表现半导体存储卡 111 的存取速度的信息。

图 29 是表示本方法中的存取装置 100 侧的处理步骤的图，图 30 是表示半导体存储卡 111 侧的处理步骤的图。存取装置 100 如图 29 所示，首先发出卡种类取得命令(S2901)，判断该卡种类的取得是否成功(S2902)。若该取得中有错误，则出错结束(S2903)，若取得成功，则在 S2904 中，判断是否是存取性能表取得命令的对应卡。若不是该对应卡，则中止存取性能表的取得(S2905)，若是对应卡，则发出存取性能表取得命令(S2906)。另外，在 S2907 中，判断存取性能表的取得是否成功，若为错误，则出错结束(S2908)。若存取性能表的取得成功，则在 S2909 中，根据存取性能表，确定存取条件，结束处理。

半导体存储卡 111 如图 30 所示，接收命令，若为不正当命令，则执行错误处理(S301-S3003)。判断是否是存取性能表取得命令(S3004)。若不是该命令，则中止存取性能表的取得(S3005)，若是该命令，则从卡信息存储部 132 中读出存取性能表(S3006)。另外，在 S3007 中，向存取装置发送存取性能表，结束处理。

即，本方法与第 7 方法的不同之处在于，存取装置 100 从半导体存储卡 111 取得关于存取速度的信息，所以存取装置 100 侧不必算出存取速度。在本方法中，存取装置 100 如此取得这些存取性能表，可识别对半导体存储卡 111 的存取条件的一览、和在各存取条件下存取时的存取速度值。由此，存取装置 100 可识别在自身假设的存取条件下存取时的存取速度值为多少、或为了满足自身所需的存取速度值、最好在何存取条件下进行存取。

如上所述，本实施例的半导体存储卡 111 在半导体存储卡 111 内的卡信息存储部 132 中保持从存取装置 100 对半导体存储卡 111 进行存取时的存取性能。半导体存储卡 111 响应于来自存取装置 100 的请求，将该信息的一部分或全部发送给存取装置 100。由此，存取装置 100 可知道半导体存储卡 111 的存取性能。因此，存取装置 100 可以

最适当的存取方法来对半导体存储卡 111 进行存取，可发挥半导体存储卡 111 的最高性能。

另外，存储在卡信息存储部 132 中的信息分别可更新。例如，通过从半导体存储卡 111 的外部输入图 19(a)所示的速度性能等级判定基准并更新，可随后变更判定基准。另外，作为其它实例，由于半导体存储卡 111 的内部状态变化，在关于存取性能的信息变化的情况下，在半导体存储卡 111 内监视内部状态，对应于内部状态的变化，变更关于存取性能的信息。另外，在本实施例中，记载了在存取装置 100 侧的全部处理的开始执行半导体存储卡 111 的种类判定的实例，但也可在最初对半导体存储卡 111 进行存取时仅执行 1 次种类判定。另外，不必使用图 7 中示出的关于存取性能的全部信息，而仅使用一部分，也可将图 7 中示出的信息的一部分与其它信息组合后来使用。另外，作为速度性能等级、功耗量等级，记载了分别分成 3 种等级的实例，但也可分割成 3 种以外的多种。另外，作为存取性能表，示出图 26、图 27、图 28 的 3 种实例，但只要是表示半导体存储卡 111 的存取性能的信息，则也可使用其它表现形式，另外，也可组合这多个表现形式来使用。另外，将存储卡信息的第 1 存储器 118 说明为可更新的非易失性存储器，但在不必更新的情况下，也可使用 ROM 等不可更新的非易失性存储器。另外，也可不在第 1 存储器 118、而在非易失性存储器 117 内存储卡信息。

(实施例 2)

在本发明的实施例 2 中，说明从具备卡信息存储部的半导体存储卡取得关于半导体存储卡的存取性能的信息，并用于存取装置中的文件系统控制的存取装置。

本实施例中的半导体存储卡和存取装置的构成与图 1 所示的构成一样。在本实施例中，尤其详细说明存取装置 100 内的 ROM104 中的文件系统控制部 106、存取条件确定部 107、卡信息取得部 108、卡使用条件存储部 110。

在进行本实施例中的详细说明之前，作为用于管理存储在半导体

存储卡 111 中的数据文件系统的文件系统，以 FAT 文件系统为例进行说明。图 31 示出 FAT 文件系统的构成。图 31 的文件系统管理区域 117-A 是指由半导体存储卡 111 内的非易失性存储器 117 中的文件系统管理的区域，相当于图 1 中记载为用户数据 131 的区域的全部区域或部分区域。另外，图 31 中，LA 表示逻辑地址。在 FAT 文件系统中，在文件系统管理区域 117-A 的开头，存在用于管理文件系统管理区域 117-A 的整体的管理信息区域 3001，之后存在存储文件内的数据等的管理区域 3002。管理信息区域 3001 由主引导记录分配表格(下面称为 MBR.PT)3003、分配引导扇区(下面称为 PBS)3004、文件定位表(下面称为 FAT)3005、3006、根目录项(下面称为 RDE)3007 构成。

MBR.PT3003 是存储将文件系统管理区域分割成多个称为分配的区域来管理用的信息的一部分。PBS3004 是存储 1 个分配内的管理信息的一部分。FAT3005、3006 是表示包含于文件中的数据物理存储位置的部分。RDE3007 是存储存在于根目录正下方的文件、目录的信息的部分。另外，FAT3005、3006 是表示包含于文件中的数据物理存储位置的重要区域，所以通常在文件系统管理区域内存在两个具有相同信息的 FAT3005、3006，进行双重化。

数据区域 3002 被分割成多个簇来管理，在各簇中存在包含于文件中的数据。存储多个数据的文件等跨多个簇来存储数据，各簇间的联系由存储在 FAT3005、3006 中的链接信息来管理。

下面，用图 32 来说明 FAT 文件系统中的数据存储例。数据区域 3002 由称为簇的固定长度块单位来管理，向各簇赋予从 2 开始的升序的簇序号。FAT3005、3006 管理各簇的使用状况、表示各簇间的联系的链接信息，由对应于各簇序号的 FAT 项构成。FAT 项由于 FAT 文件系统的种类不同，为每个簇 12 比特、16 比特、32 比特的 3 种中任一大小。在图 32 的实例中，示出用 16 比特来表现 1 项的情况。在 FAT 项中，存储接下的簇的簇序号、表示该簇是空区域的 0x0000、表示该簇是链接终端的 0xFFFF 之一的值。图 32 的放大图中探针 2-7 所示的部分表示针对簇序号 2-7 的 FAT 项。在本例中，在对应于簇序号 2、

5、7 的 FAT 项中，存储 0x0000，表示这 3 个簇是空区域。另外，在对应于簇序号 3 的 FAT 项中，存储 0x0004，在对应于簇序号 4 的 FAT 项中，存储 0x0006，在对应于簇序号 6 的 FAT 项中，存储 0xFFFF，表示向簇序号 3、4、6 等 3 个簇分割存储数据。

下面，用图 33、图 34、图 35 来说明 FAT 文件系统中的文件数据的写入实例。图 33 是表示写入处理的流程图，图 34 是表示写入处理前的目录项 3301、FAT3005、3006、数据区域 3002 的一例的图。图 35 是表示写入处理后的目录项 3301、FAT3005、3006、数据区域 3002 的一例的图。在 FAT 文件系统中，在根目录项 3007 或数据区域 3002 的一部分中，存储存储了文件名或文件尺寸、文件属性等信息的目录项 3301。图 34(a)示出目录项 3301 的一例。该目录项 3301 所示的文件的文件名为 FILE1.TXT，从簇序号(CI.NO.)10 开始存储文件的数据。文件尺寸为 60000 字节。图 34(b)表示对应簇序号 9-14 的 FAT 数据实例。另外，图 34(c)将 1 簇的大小假设为 16384 字节，在簇 10-13 的 4 个簇中，存储文件 FILE.TXT 的数据。

图 33 是表示 FAT 文件系统中的文件数据写入的处理步骤的图。用图 33 来说明文件数据写入处理。在文件数据写入处理中，首先读入对象文件的目录项 3301(S3301)。之后，取得存储在读入的目录项 3301 中的文件开始簇序号，确认文件数据的开头位置(S3302)。之后，读入 FAT3005、3006，从 S3002 取得的文件数据的开头位置开始，顺序在 FAT3005、3006 上进行链接，取得写入位置的簇序号(S3303)。之后，在写入数据时，判定是否需要向文件重新分配空区域(S3304)。在不分配空区域的情况下，前进到 S3306 的处理。在需要分配空区域的情况下，在 FAT3005、3006 上检索空区域，将 1 簇的空区域分配给文件的末尾(S3305)。之后，将仅写入当前参照的簇内的数据写入数据区域 3002(S3306)。之后，判定是否完成全部数据的写入(S3307)。另外，在剩余数据的情况下，返回 S3304 的处理。在完成全部数据的写入的情况下，更新存储在目录项 3301 内的文件尺寸或时间标签等，写入半导体存储卡 111 中(S3308)。最后，将 FAT3005、3006 写入半导体存储

卡 111 中，完成处理(S3309)。

通过该文件数据写入处理，在进一步将 1000 字节的数据写入图 34 所示的具有 60000 字节数据的文件 FILE1.TXT 中的情况下，如图 35 所示，向簇序号 C1.No14 中写入新的数据，变化为具有 70000 字节数据的文件。

这样，在 FAT 文件系统中，作为文件数据的存储区域，以簇单位来进行区域分配，存储数据。另外，分配给 1 个文件的多个簇不必连续，有可能分配不连续的区域。在最差的情况下，在分割成簇单位的不连续区域中写入文件数据。此时，对半导体存储卡 111 的 1 次存取尺寸变为 1 簇以下的大小，在为了以最高速对半导体存储卡 111 进行存取所需的存取单位比簇尺寸大的情况下，不能以半导体存储卡 111 的最高性能来存取。

在本实施例中，提供如下方法，即从半导体存储卡 111 取得关于存取性能的信息，用于文件系统的处理中，由此，以最适当的存取方法来对半导体存储卡 111 进行文件存取。

下面，说明本实施例中的文件系统存取单位的确定处理。所谓文件系统存取单位(下面称为 FS 存取单位)与通常用作文件系统进行区域管理的管理单位的簇不同，是本实施例中新设置的管理单位。簇的大小由于使用文件的设备间的互换性而设置了上限值，不能容易地变更大小。但是，为了对半导体存储卡 111 进行最适当存取所需的存取单位不限于簇的上限尺寸以内的大小。因此，在本实施例中，除簇外，还设置根据关于从半导体存储卡 111 取得的存取性能的信息来设定的、称为 FS 存取单位的新的区域管理单位，用于文件系统的处理中。这样，可在保持与现有的文件系统的互换性的同时，实现对应于半导体存储卡 111 的特性的存取。

用图 36 来说明本实施例中的 FS 存取单位的确定处理。图 36 是表示文件系统控制部 106 从存取条件确定部 107 取得 FS 存取单位的处理步骤一例的图。图 36 中，首先从文件系统控制部 106 向存取条件确定部 107 请求取得 FS 存取单位(S3601)。之后，从存取条件确定部

107 向卡信息取得部 108 请求取得卡信息(S3602)。之后, 使用实施例 1 中说明的任一方法, 卡信息取得部 108 从半导体存储卡 111 取得卡信息(S3603)。在卡信息的取得失败的情况下, 从卡信息取得部 108 经由存取条件确定部 107 向文件系统控制部 106 通知错误, 结束处理(S3604、S3605)。在取得成功的情况下, 从卡信息取得部 108 向存取条件确定部 107 发送卡信息(S3606)。之后, 存取条件确定部 107 从卡使用条件存储部 110 取得存取装置 100 对半导体存储卡 111 进行存取时的存取条件、或期望的存取速度值等信息的卡使用条件(S3607)。之后, 比较卡信息、卡使用条件, 判定是否存在适于卡使用条件的处理单位尺寸(S3608)。在半导体存储卡 111 不能满足卡使用条件所示的存取速度值的情况等、不存在适当的处理单位尺寸的情况下, 向文件系统控制部 106 通知错误, 结束处理(S3609、S3610)。在存在适当的处理单位尺寸的情况下, 将该处理单位尺寸确定为 FS 存取单位, 从存取条件确定部 107 发送给文件系统控制部 106, 结束处理(S3611)。

这样, 在本实施例中, 比较卡信息与卡使用条件, 确定 FS 存取单位, 作为对半导体存储卡 111 进行存取的最适当存取单位。例如图 28(b)所示, 假设如下半导体存储卡 111, 在输入时钟为 25MHz、写处理中连续存取时, 在 16KB 单位的存取中, 6MB/s 的存取性能变为标准值, 在 128KB 单位的存取中, 10MB/s 的存取性能变为标准值。这里, 在存取装置 100 需要 8MB/s 的存取性能的情况下, 将 FS 存取单位确定为 128KB。另外, 通过按每个 FS 存取单位来对半导体存储卡 111 进行存取, 可得到期望的存取性能。

另外, 作为卡使用条件的一例, 举出图 14 所示的存取条件和存取速度值。即, 图 14(a)的存取条件是表示关于存取装置 100 对半导体存储卡 111 假设的存取方法的条件的信息, 图 14(b)所示的存取速度值是在该条件下对半导体存储卡 111 进行存取时求出的存取性能的值。通过存取装置 100 保持这些关于存取性能的信息, 可判定半导体存储卡 111 可满足自己要求的存取性能。

另外, 图 36 所示的处理步骤是如实施例 1 所示的第 1 方法那样、

存取装置 100 为输入关于存取条件、存取速度值的信息时的处理步骤。如实施例 1 所示的第 2 方法所示，在存取装置 100 必需输入存取条件的情况下，在图 36 的处理中，在步骤 S3601 与 S3602 之间，附加存取条件确定部 107 从卡使用的条件存储部 110 取得卡使用条件并通知给卡信息取得部 108 的步骤。

下面，说明将由图 36 所示的处理步骤确定的 FS 存取单位用于文件系统的处理中的几个方法。

作为第 1 方法，说明利用 FS 存取单位来格式化文件系统的方法。图 37 表示根据 FS 存取单位来格式化文件系统时的构成例。FS 存取单位在这里为 128KB，设定为簇尺寸的倍数长度。这里，将 1 簇设为 16KB。在图 37 中，管理信息区域 3001 是 MBR.PT3003、FAT3005、3006、RDE3007。在本实施例中，设定成调整管理信息区域 3001 的大小，以变为 FS 存取单位的 M 倍数长度(M 为整数)。这里，管理信息区域 3001 如图所示，跨越两个 FS 存取单位 FSAU-S0、FSAU-S1 而使用 512 个扇区(S)。

由此，数据区域 3002 的开头与 FS 存取单位边界一致，以后的数据区域 3002 的区域管理可按 FS 存取单位不费事地实现。另外，由于 FS 存取单位设定为是簇尺寸的倍数长度，所以可在按 FS 存取单位倍数长度执行数据区域 3002 内的区域管理的同时，与簇单位的区域管理整合。

下面，作为第 2 方法，说明根据 FS 存取单位的文件数据写入方法。图 38 是表示本方法中的文件数据写入处理步骤的图。在文件数据写入处理中，首先判定是否存在 FS 存取单位长度以上的剩余写入数据长度(S3801)。在不足 FS 存取单位长度的情况下，前进到 S3808 的处理。在为 FS 存取单位长度以上的情况下，在写入半导体存储卡 111 之前，生成 FS 存取单位长度的数据(S3802)。之后，对每个 FS 存取单位长度在 FAT3005、3006 上检索空区域，取得包含于 FS 存取单位内的区域全部为空区域的区域(S3803)。在不存在空区域的情况下，通知错误，结束处理(S3804、S3805)。在存在空区域的情况下，将 FS 存取

单位长度的数据一起写入取得的空区域中(S3806)。之后,判定是否完成全部数据的写入(S3807)。在未完成写入的情况下,返回 S3801 的处理。在完成写入的情况下,结束处理。另外,在 S3801 中判定为剩余数据长度不足 FS 存取单位的情况下,生成不足 FS 存取单位的剩余数据(S3808)。之后,与 S3803 的步骤一样,取得包含于 FS 存取单位内的区域全部为空区域的区域(S3809)。在不存在空区域的情况下,通知错误,结束处理(S3810、S3811)。在存在空区域的情况下,将剩余数据一起写入取得的空区域中,结束处理(S3812)。

这里,在文件数据写入处理中,在不存在 FS 存取单位的空区域的情况下将写入处理设为错误,但也可取得 FS 存取单位以下的空区域,并写入数据。

图 39 是表示数据区域的使用状态一例的图。在本例中,在 FS 存取单位 FSAU-0 中写入文件 FILE1 的数据,在 FS 存取单位 FSAU-1 中写入目录 DIR1 的信息。在成为这种数据配置的情况下,在本方法中,选择 FS 存取单位 FSAU-2 的区域(簇序号从 C1.No18 至 25 的区域),作为文件数据写入区域。即,文件数据或目录的信息在 FS 存取单位内哪怕存在 1 个簇,所存在的 FS 存取单位 FSAU-0 或 FS 存取单位 FSAU-1 的区域也不用作文件数据写入区域。因此,相对具有一定程度大小的文件尺寸的文件数据,必然确保了 FS 存取单位的连续区域,所以可以最适当的存取单位对半导体存储卡 111 进行高速存取。

下面,作为第 3 方法,说明根据 FS 存取单位的目录区域分配方法。图 40、图 41 是表示本方法中的目录区域分配处理的过程图。在目录区域分配处理中,首先在数据区域开头设定当前参照位置(S4001)。之后,判定在当前参照的 FS 存取单位内是否存在目录区域(S4002)。在不存在的情况下,前进到 S4005 的处理。在存在的情况下,判定当前参照的 FS 存取单位内是否存在空簇(S4003)。在不存在空簇的情况下,前进到 S4005 的处理。在存在空簇的情况下,将该空簇分配给目录区域,结束处理(S4004)。在 S4002、S4003 中判定不存在区域的情况下,判定是否对数据区域 3002 的全部完成了确认(S4005)。

在未完成的情况下，将当前参照位置设定为下一 FS 存取单位(S4006)，返回 S4002 的处理。

在完成对全部区域的确认的情况下，图 41 中，从全部数据区域 302 取得包含于 FS 存取单位内的区域全部为空簇的区域(S4007)。在存在空区域的情况下，将包含于取得的区域中的一个空簇分配给目录区域，结束处理(S4008、S4009)。在不存在空区域的情况下，从全部数据区域中取得空簇(S4010)。在不存在空簇的情况下，通知错误，结束处理(S4011、S4012)。在存在空区域的情况下，将取得的空簇分配给目录区域，结束处理(S4013)。

图 42 是表示数据区域的使用状态一例的图。如图 42 所示，数据配置为在 FS 存取单位 FSAU-0 中包含数据，在 FS 存取单位 FSAU-1 的簇序号 10、11 中包含目录区域。此时，在本方法中，向包含于 FS 存取单位 FSAU-1 中的空簇、即簇序号 12-17 分配目录。这样，通过分配目录区域，将目录区域优先存储在同一 FS 存取单位内，结果，容易产生 FS 存取单位长度的空区域。由此，有效确保了基于第 2 方法的文件数据的连续区域。

之后，作为第 4 方法，说明执行根据 FS 存取单位的去标志方法。所谓去标志是如下处理，即对分散配置在记录媒体内的文件数据进行再配置，以使之配置在连续区域中，对文件数据执行高速存取。在本方法中，在该去标志处理中，执行根据 FS 存取单位的去标志。图 43 是表示去标志处理前的数据配置一例的图。在该实例中，在 3 个 FS 存取单位 FSAU-0、FSAU-1、FSAU-2 的任一个中都存储有文件数据或目录。因此，在第 2 方法的 FS 存取单位的空区域取得中，不能取得空区域。这里，利用考虑了 FS 存取单位的去标志处理，将包含于 FS 存取单位 FSAU-2 中的目录区域移动到 FS 存取单位 FSAU-1 的空簇区域中，将目录区域汇集到 FS 存取单位 FSAU-1。由(1)来表示该处理。另外，将 FS 存取单位 FSAU-2 的文件(FILE2)的数据移动到 FS 存取单位 FSAU-0 的空簇区域中，将文件数据汇集到 FS 存取单位 FSAU-0。由(2)来表示该处理。结果，变更为图 44 所示的数据配置，

FS 存取单位 FSAU-2 全部变为空区域，可利用第 2 方法中的 FS 存取单位的空区域取得，分配为文件数据用的空区域。

即，在本方法中，在去标志处理中，将目录区域汇集到同一 FS 存取单位内，再将不足 FS 存取单位尺寸的文件数据汇集到同一 FS 存取单位内，由此尽可能生成 FS 存取单位倍数长度的空区域。从而，能有效确保基于第 2 方法的文件数据的连续区域。另外，不必将记录媒体内用于文件数据存储等的全部区域合并到一个连续区域，将空区域整体设为连续区域，始终执行去标志处理以生成 FS 存取单位倍数长度的空区域，可缩短去标志处理所花的时间。

之后，作为第 5 方法，说明取得 FS 存取单位的剩余空区域长度的方法。图 45 是表示该方法中的剩余空区域长度取得处理过程的图。在剩余空区域长度取得处理中，首先将空 FS 存取单位数设为 0(S4501)。之后，将当前参照位置设定为数据区域开头(S4502)。之后，判定当前参照的 FS 存取单位内是否全部是空簇(S4503)。在全部是空簇的情况下，使空 FS 存取单位数加 1(S4504)。之后判定是否完成对全部区域的确认(S4505)。在未完成的情况下，将当前参照位置设定为下一 FS 存取单位，并返回 S4503 的处理(S4506)。在完成的情况下，将存储在空 FS 存取单位数中的数值换算成字节数，通知给应用程序 105，结束处理(S4507)。

这里，在剩余空区域长度取得处理中，示出将剩余空区域长度换算成字节数后通知的实例，但若能正确识别剩余空区域长度，也可换算成扇区数或簇数后通知。

图 46 是表示数据区域 3002 的数据配置状态的图，用阴影来表示使用中的簇。在构成这样的数据配置的情况下，在本方法的剩余空区域长度取得处理中，如图所示，存在 3 个空连续区域(SEE)。因此，将 FS 存取单位内的全部区域为空簇的 3 个 FS 存取单位 FSAU-1、FSAU-3、FSAU-5 判定为空区域。

在本方法中，通过如此算出 FS 存取单位长度的空区域的个数并通知给应用程序 105，应用程序 105 可识别 FS 存取单位的剩余空区域

长度。由此，在存取装置 100 对每个 FS 存取单位执行满足所需的存取性能的存取时，可利用该存取性能来仅写入或识别剩余的数据。

如上所述，实施例 2 中的存取装置 100 从半导体存储卡 111 取得关于存取性能的信息，确定最适当的存取单位，在文件系统的处理中使用该存取单位。由此，存取装置 100 可以最适当的存取方法对半导体存储卡 111 进行存取，可发挥半导体存储卡 111 的最高性能。

另外，在实施例 2 中，记载了全部由存取装置 100 的 ROM104 上的程序来实现文件系统控制部 106 以下的实例，但也可将这些功能全部或部分硬件化，附加于存取装置 100 上。例如图 47 所示，在 ROM104 内仅存在应用程序 105，硬件化文件系统控制部 106、存取条件确定部 107、卡信息取得部 108、存取控制部 109、条件存储部 110，作为半导体存储卡控制 LSI4701，附加于存取装置 100 上。图 47 所示的构成为一例，也可仅硬件化通过对半导体存储卡控制 LSI4701 设定 FS 存取单位、使以后的对半导体存储卡 111 的数据传输自动根据 FS 存取单位来进行数据发送的功能等、本实施例中说明的功能的一部分。另外，在本实施例中将 FAT 文件系统用作文件系统的一例来说明，但只要是对每个规定的管理单位尺寸进行区域管理的文件系统，则也可使用 UDF 等其它文件系统。

产业上的可利用性

本发明的半导体存储卡、存取装置和存取方法通过最佳化存取装置侧、半导体存储卡侧之一或两者的处理，可实现对半导体存储卡的高速存取。这种半导体存储卡、存取装置或方法可用于将半导体存储卡用作记录媒体的数码 AV 设备或便携电话终端、数码相机、PC 等中。另外，在用于记录传输速率高的高品质 AV 数据的记录媒体和设备中的情况下，最适当利用。

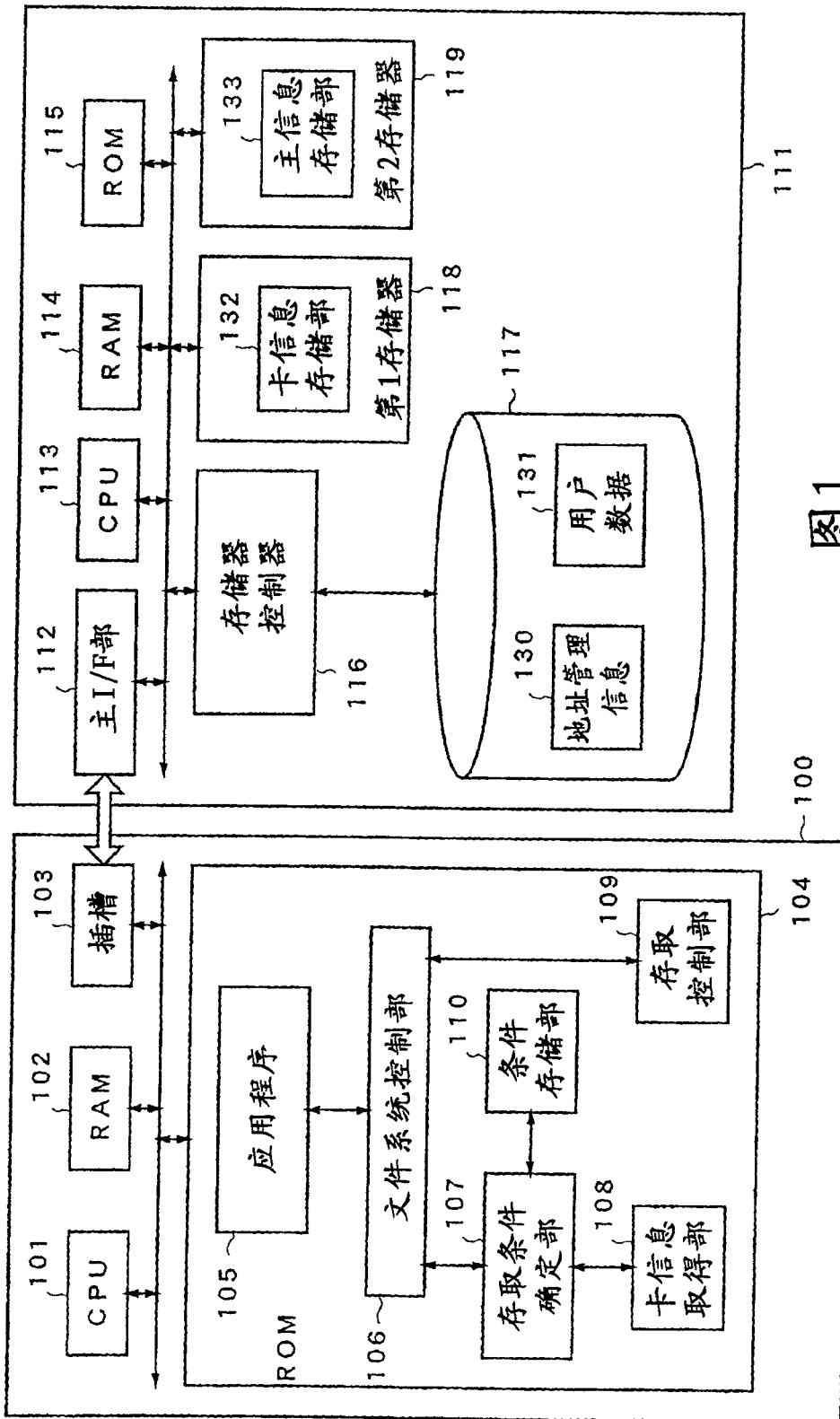


图1

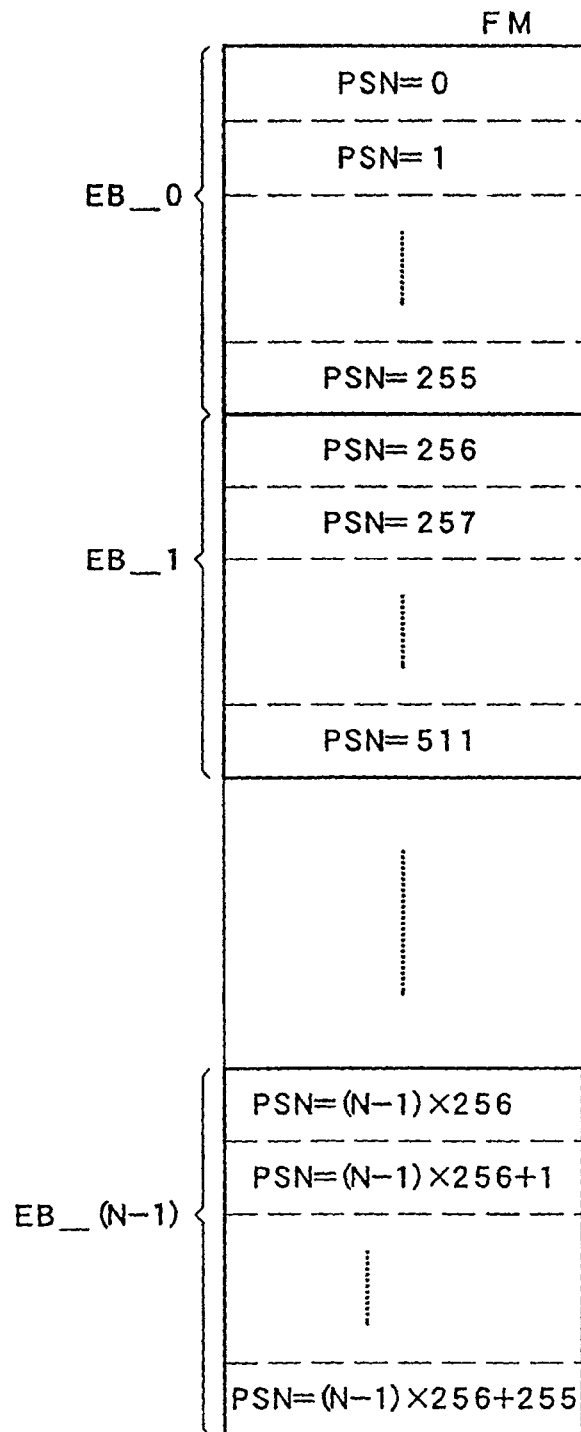


图 2

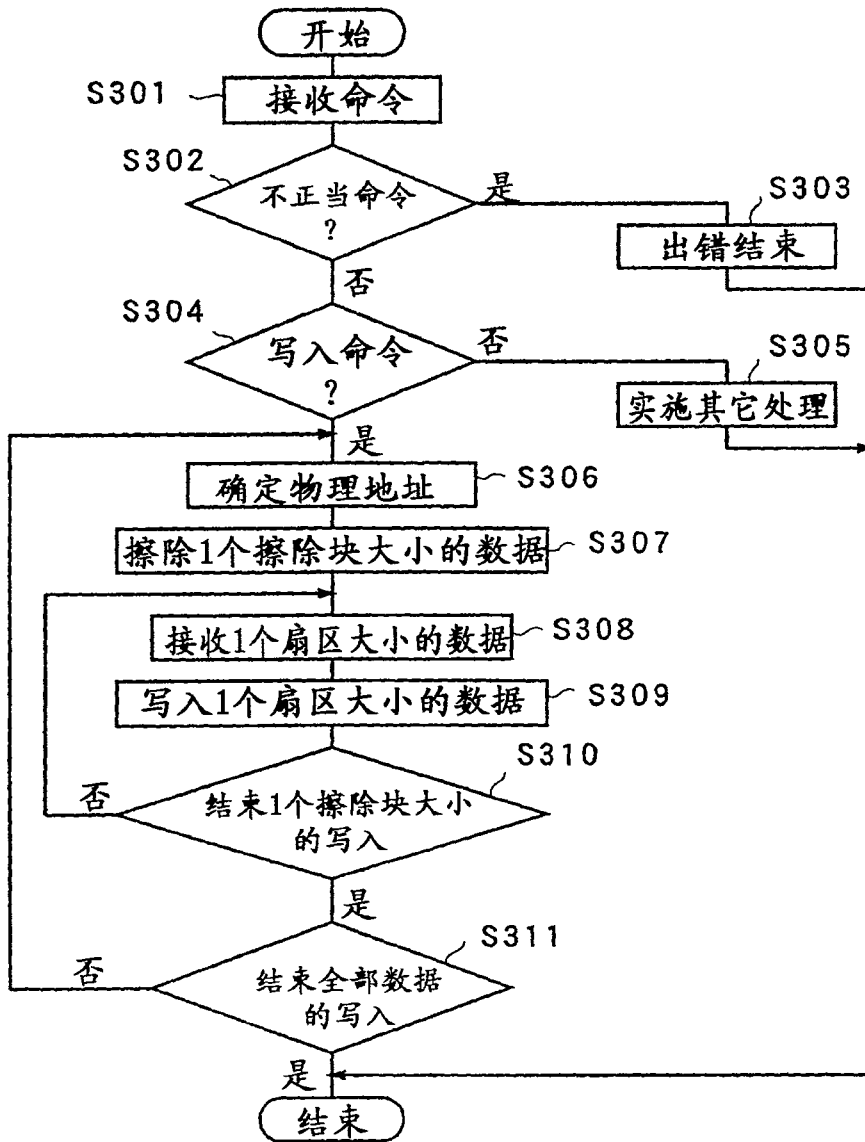


图 3

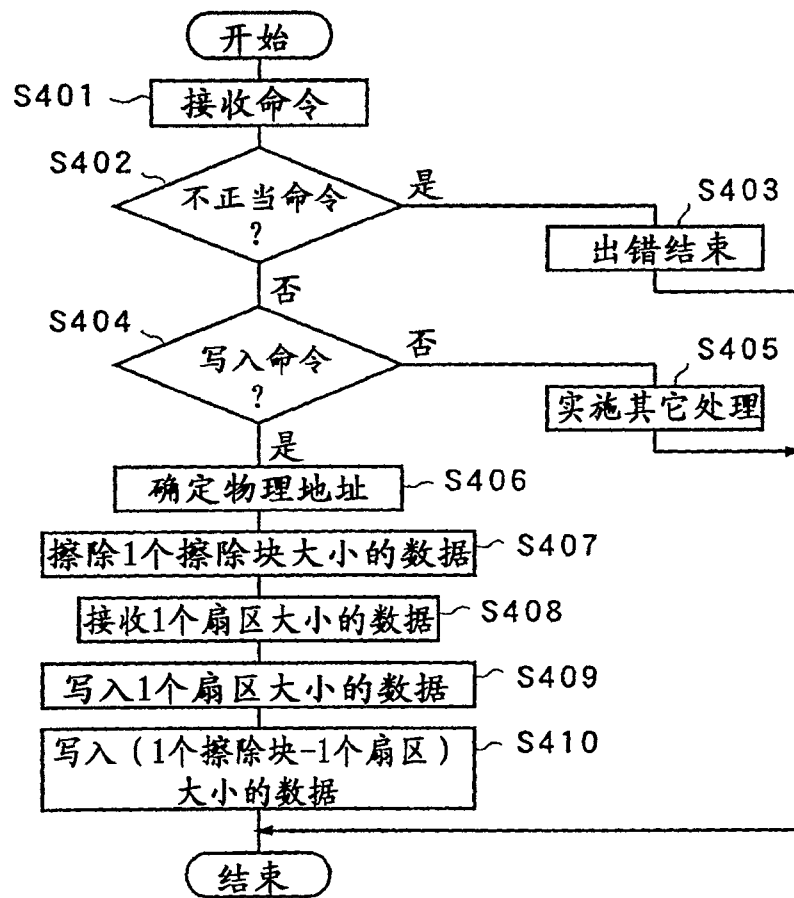


图 4

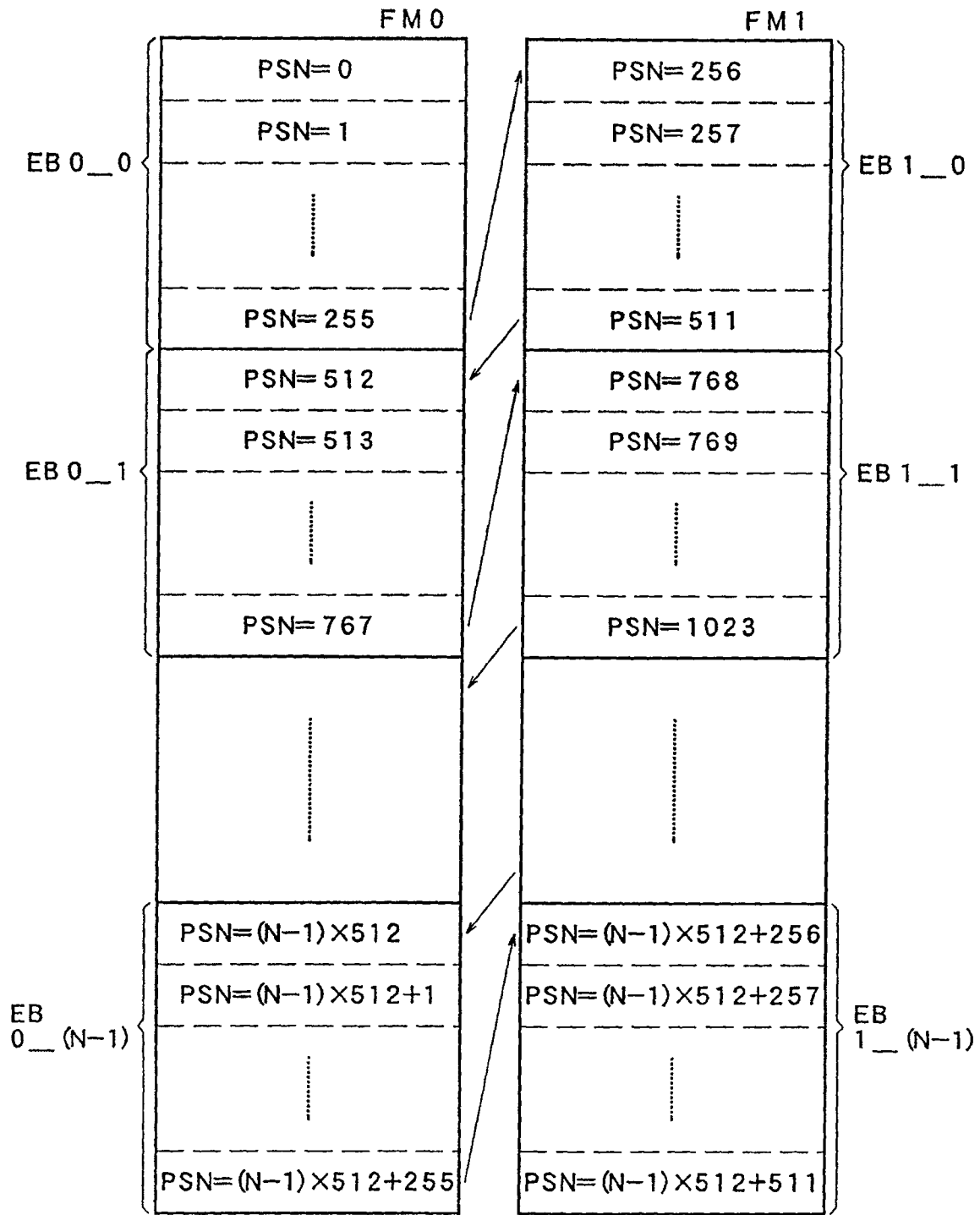


图 5

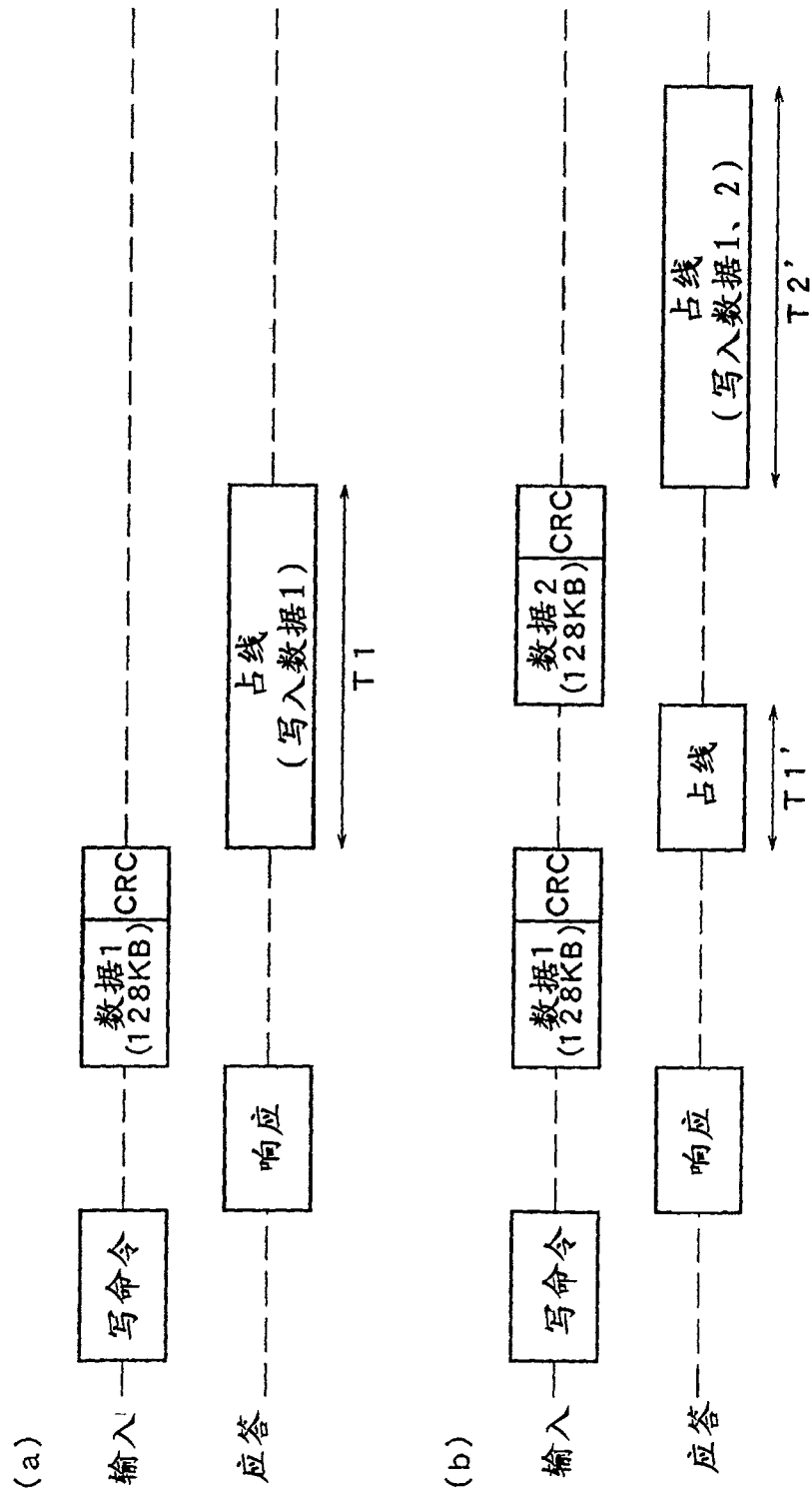


图6

种类	项目
第1信息	存储器种类
	存储器使用个数
	存储器管理方法种类
	擦除块尺寸
	管理块尺寸
	温度条件
	功耗量
	电流值
	电压值
	卡种类信息
第2信息	处理种类
	处理单位尺寸
	处理单位边界
	处理单位时间
	存取方法
	SA时的最低连续区域尺寸
	输入时钟频率
	比特宽度
第3信息	速度性能等级
	数据尺寸/单位时间
	处理时间/单位尺寸
	传输速率
	卡内部处理时间
第4信息	错误发生概率
	错误通知时间的最差值
第5信息	速度性能等级判定基准
	速度性能等级
	功耗量等级

图7

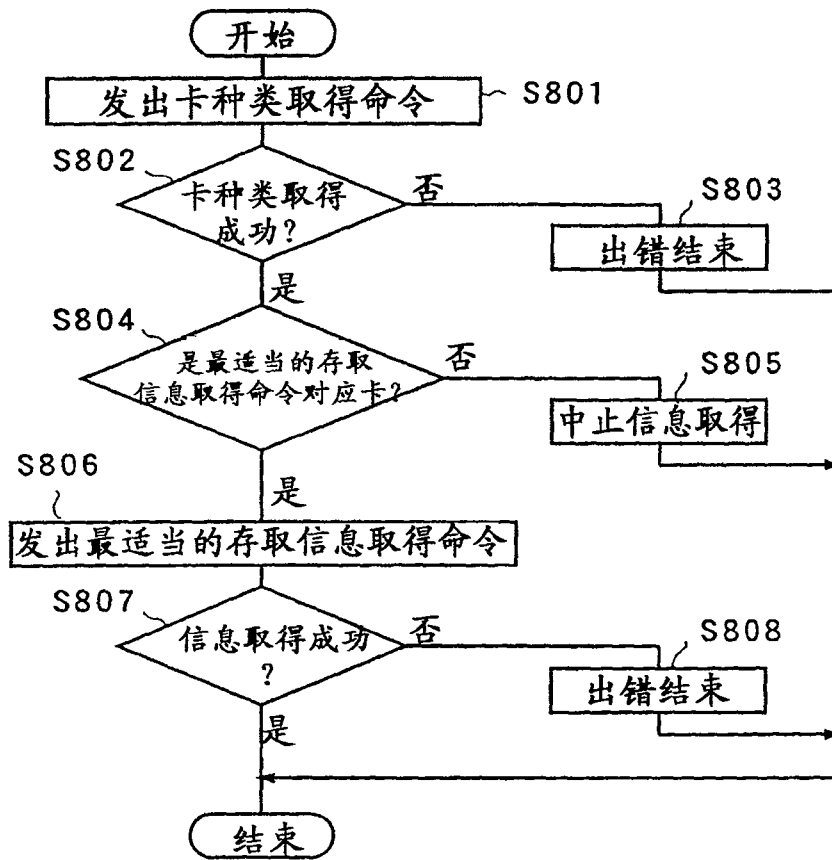


图 8

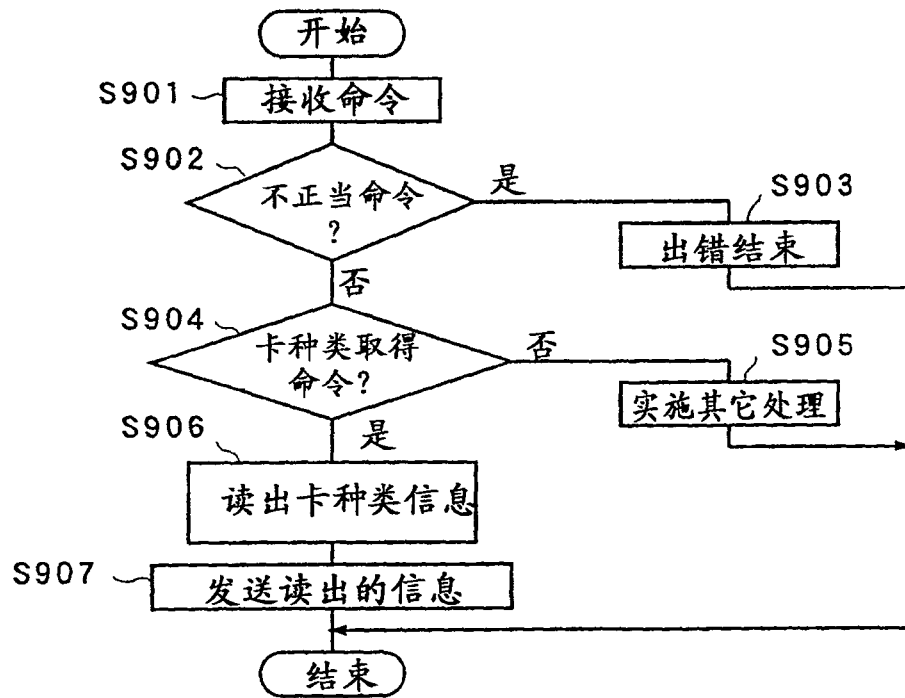


图9

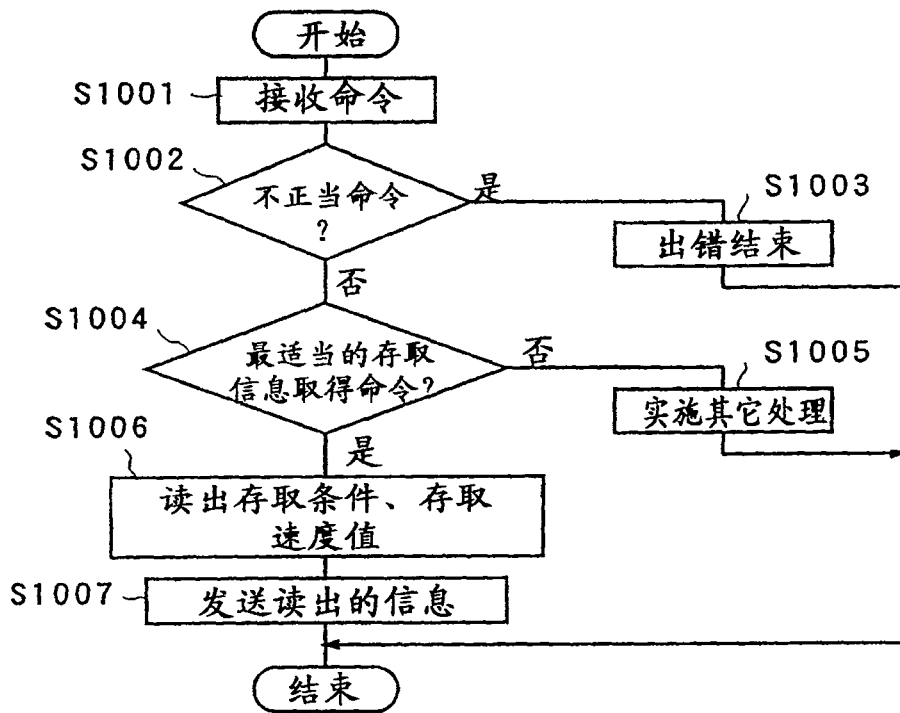


图10

(a)

项目	条件值
处理单位尺寸	128 KB的倍数长度
处理单位边界	128 KB的倍数长度
存取方法	在256 KB以上的连续区域中连续存取
输入时钟频率	25 MHz以上
比特宽度	4比特

(b)

读处理的传输速率 (平均值) = 11 MB/s
写处理的传输速率 (平均值) = 10 MB/s
擦除处理的传输速率 (平均值) = 10.3 MB/s
读处理的传输速率 (最差值) = 6 MB/s
写处理的传输速率 (最差值) = 5 MB/s
擦除处理的传输速率 (最差值) = 5.1 MB/s

图 11

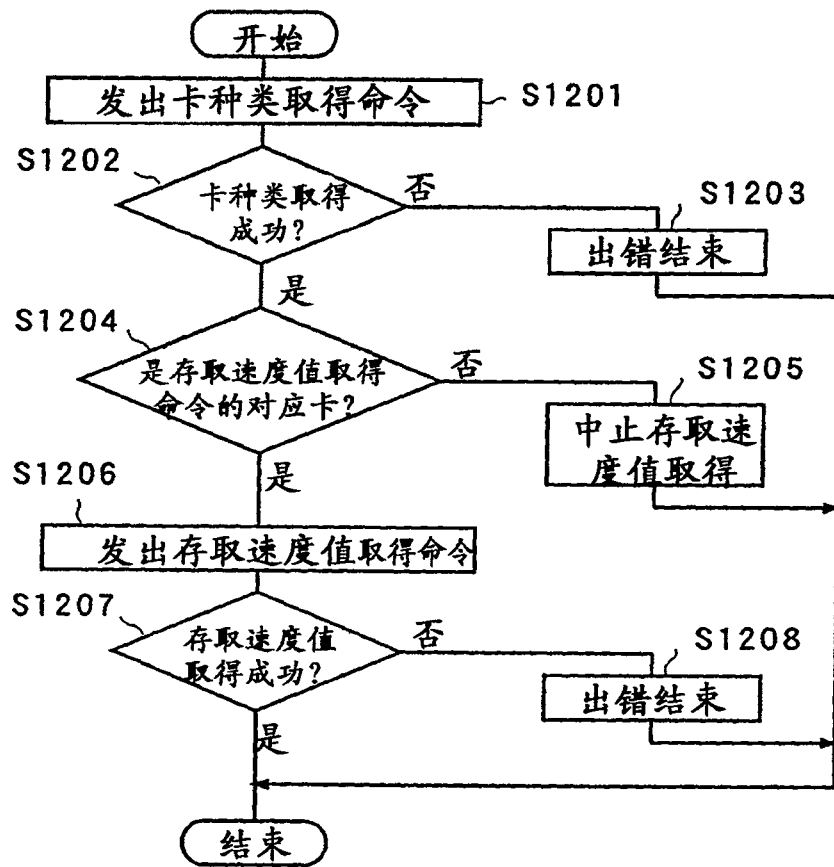


图 12

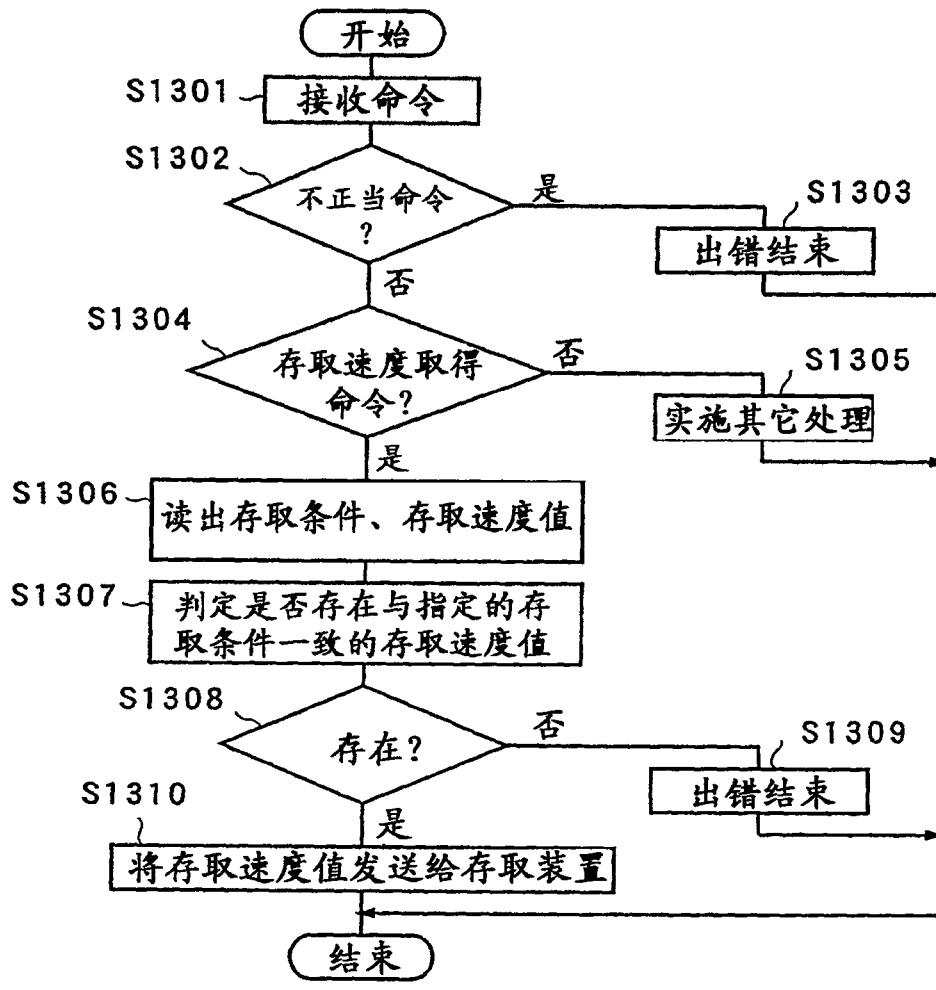


图13

(a)

项目	条件值
处理单位尺寸	128 KB
处理单位边界	128 KB
存取方法	以256KB为连续区域 进行连续存取
输入时钟频率	25 MHz以上
比特宽度	4比特

(b)

读处理的传输速率 (平均值) = 11 MB/s
写处理的传输速率 (平均值) = 10 MB/s
擦除处理的传输速率 (平均值) = 10.3 MB/s
读处理的传输速率 (最差值) = 6 MB/s
写处理的传输速率 (最差值) = 5 MB/s
擦除处理的传输速率 (最差值) = 5.1 MB/s

图14

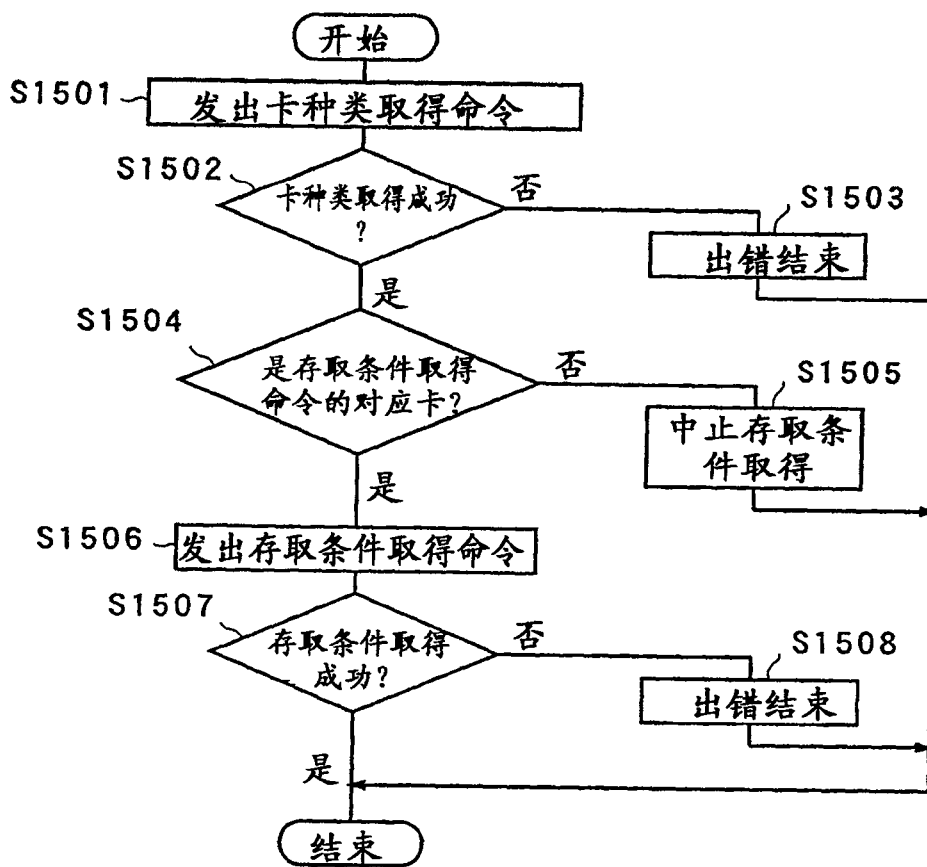


图15

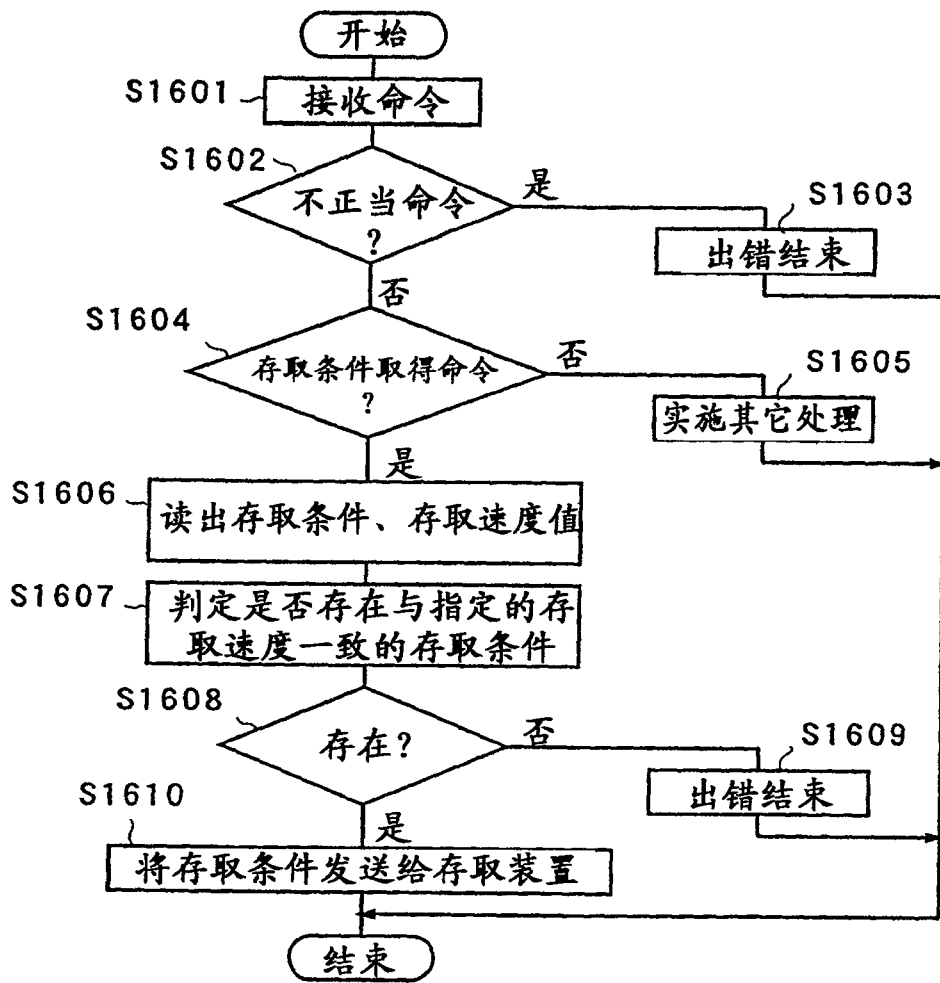


图 16

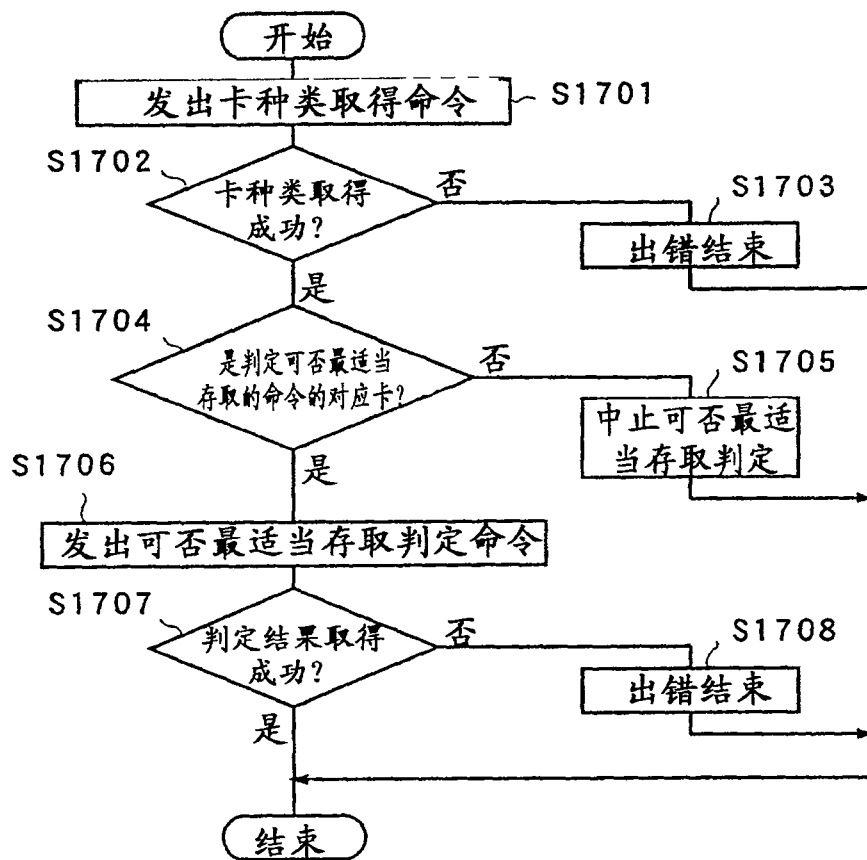


图 17

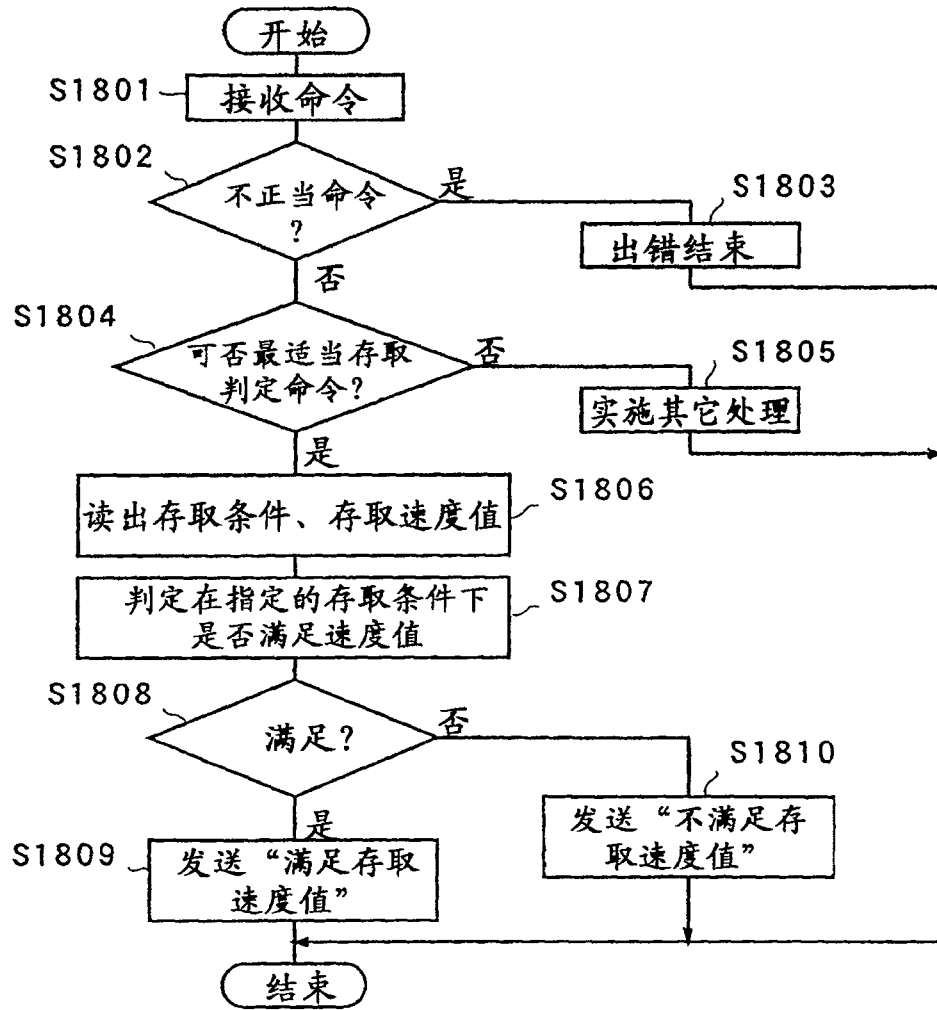


图 18

(a)

		处理内容		
		读	写	擦除
速度性能等级	高速	平均传输速率 $\geq 8.0 \text{ MB/s}$	平均传输速率 $\geq 8.0 \text{ MB/s}$	平均传输速率 $\geq 8.0 \text{ MB/s}$
	中速	$4.0 \text{ MB/s} = <$ 平均传输速率 $< 8.0 \text{ MB/s}$	$4.0 \text{ MB/s} = <$ 平均传输速率 $< 8.0 \text{ MB/s}$	$4.0 \text{ MB/s} = <$ 平均传输速率 $< 8.0 \text{ MB/s}$
	低速	平均传输速率 $< 4.0 \text{ MB/s}$	平均传输速率 $< 4.0 \text{ MB/s}$	平均传输速率 $< 4.0 \text{ MB/s}$

(b)

传输速率	速度性能等级
读处理的传输速率 (平均值) = 11 MB/s	高速
写处理的传输速率 (平均值) = 10 MB/s	高速
擦除处理的传输速率 (平均值) = 10.3 MB/s	高速
读处理的传输速率 (最差值) = 6 MB/s	高速
写处理的传输速率 (最差值) = 5 MB/s	高速
擦除处理的传输速率 (最差值) = 5.1 MB/s	高速

图19

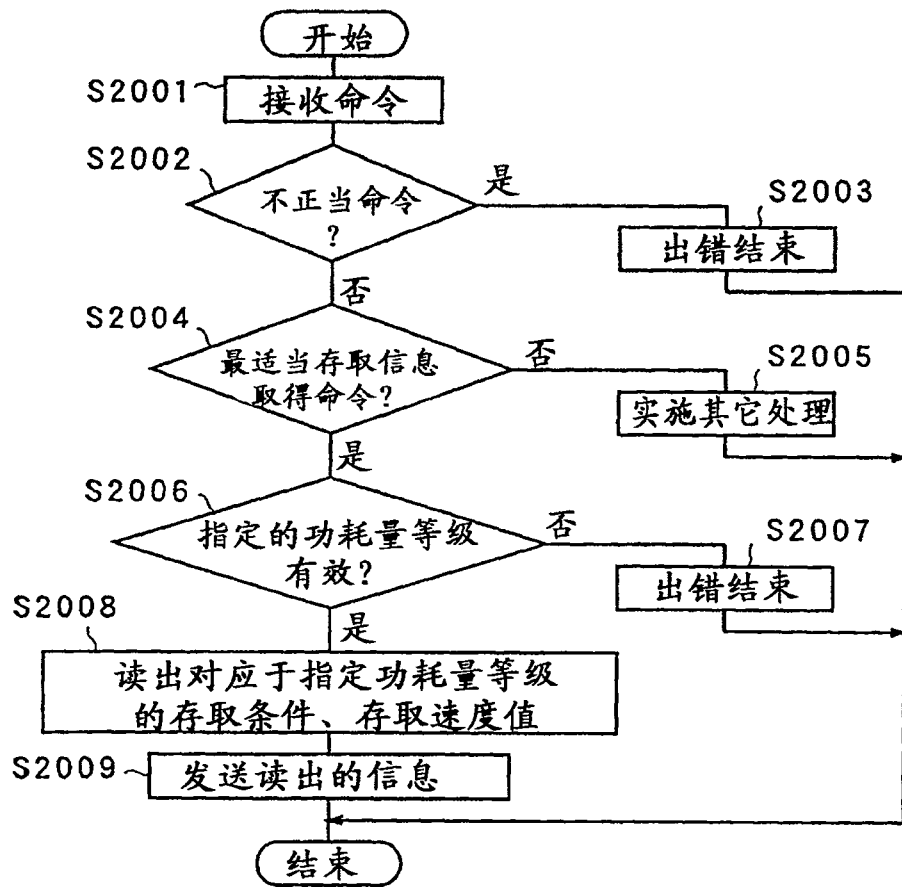


图 20

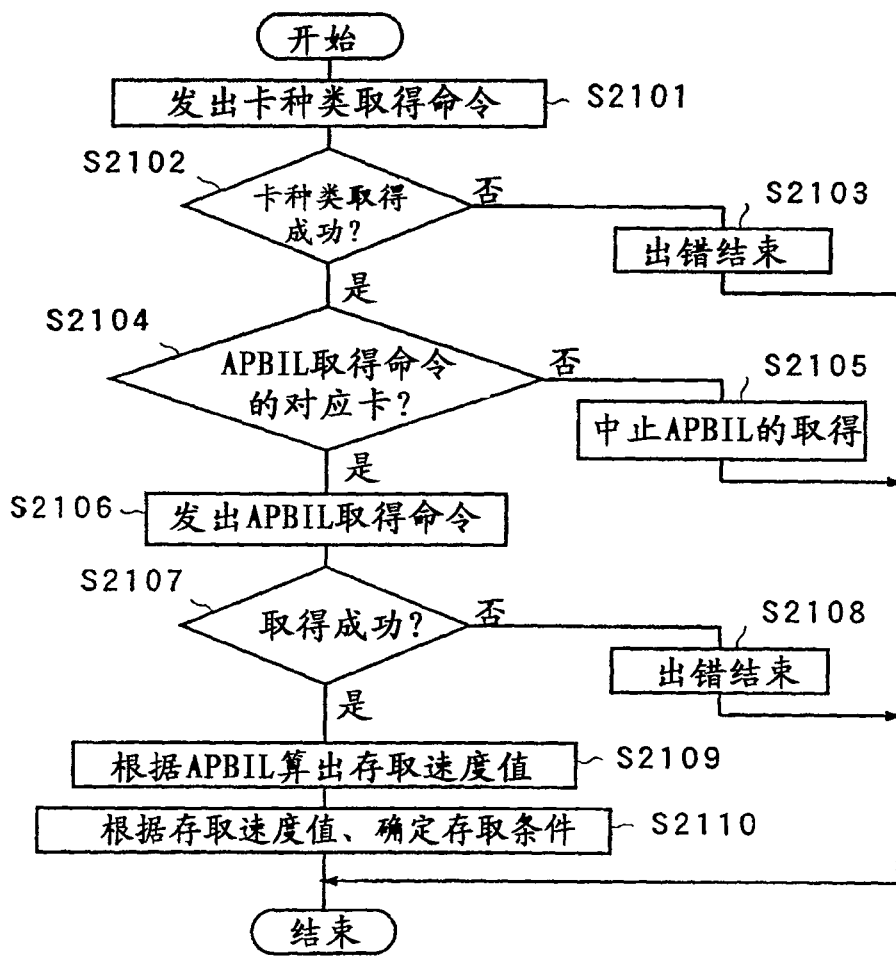


图 21

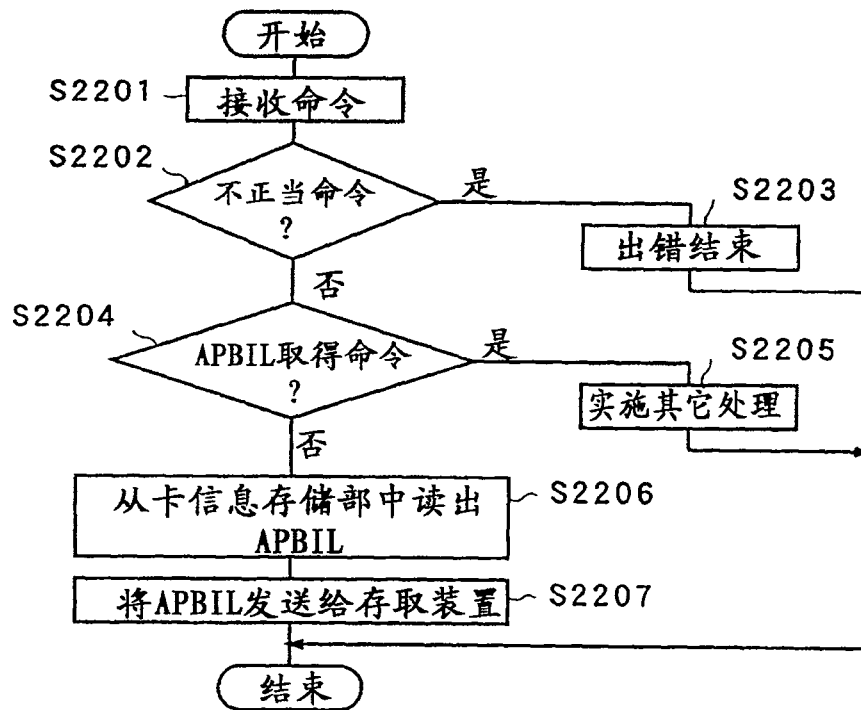


图 22

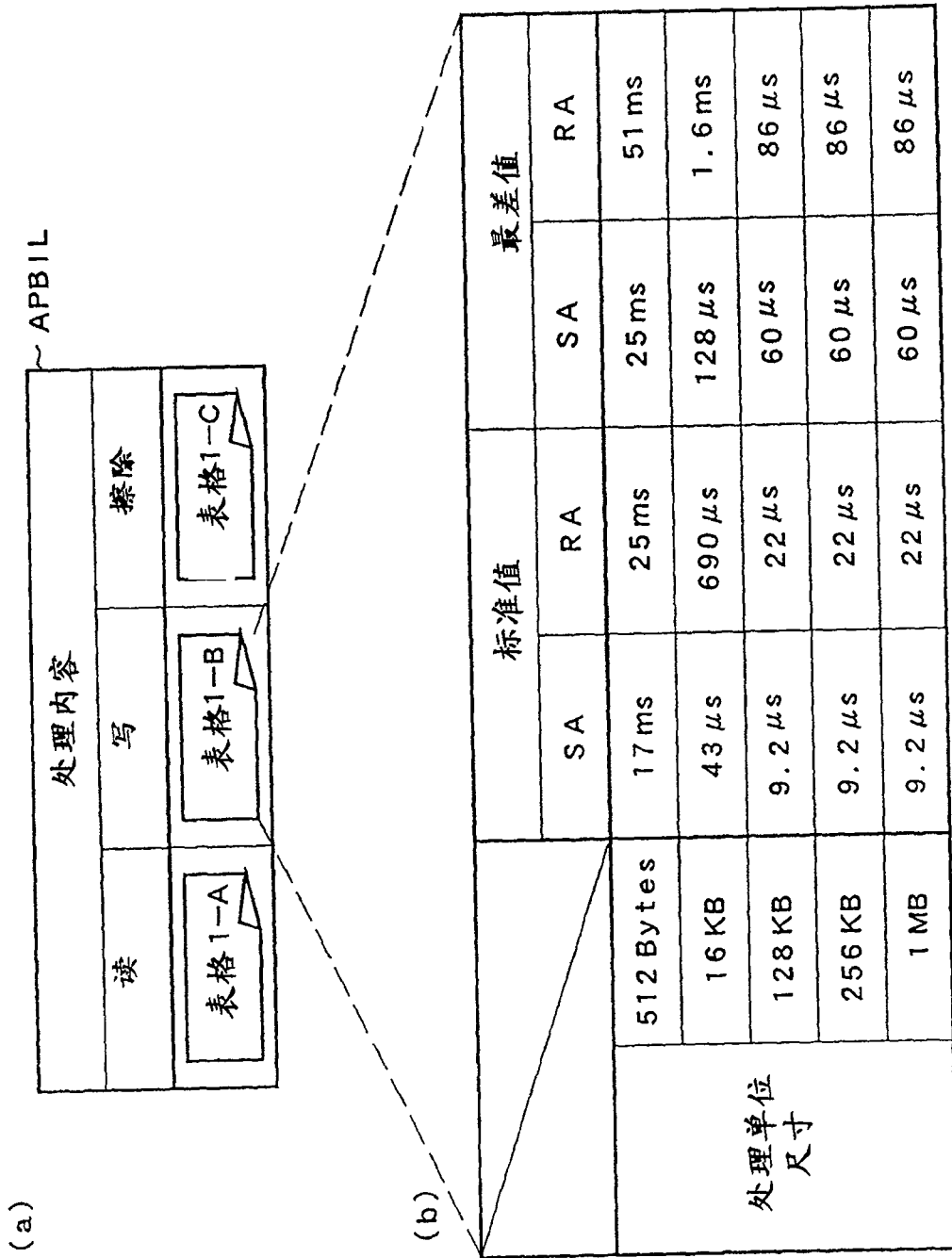


图23

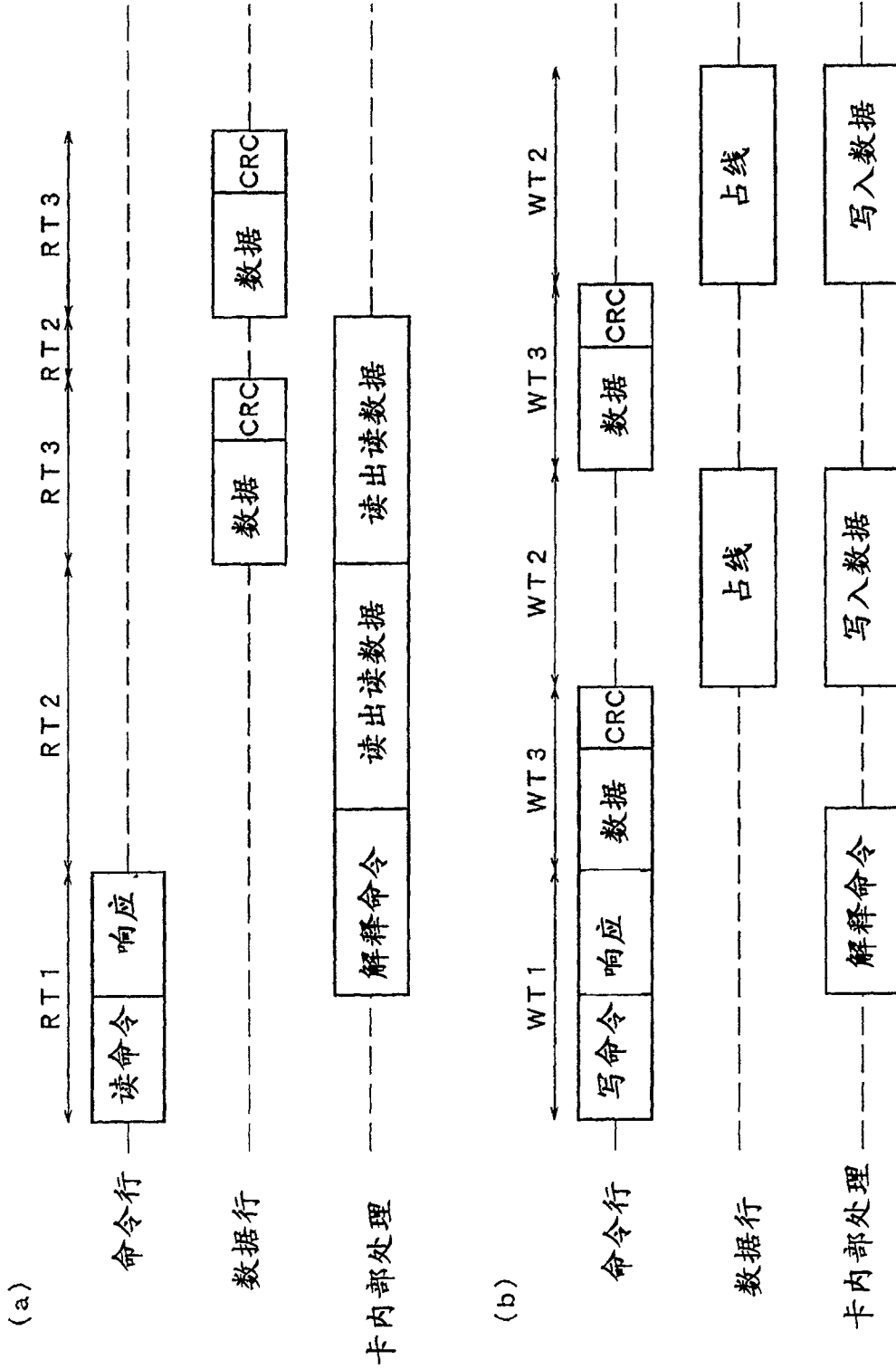


图 24

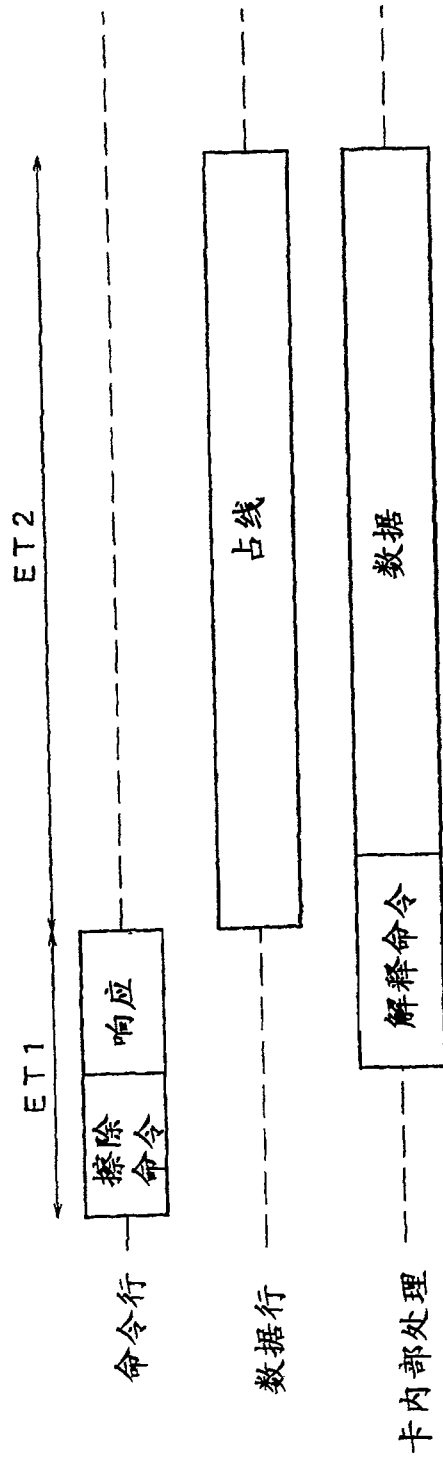


图25

	处理内容			标准值		最差值	
	读	写	擦除				
输入时钟	12.5 MHz	表格1-A	表格1-B	表格1-C	SA	RA	RA
	25 MHz	表格2-A	表格2-B	表格2-C	SA	RA	RA
	50 MHz	表格3-A	表格3-B	表格3-C	SA	RA	RA
处理单位 尺寸	512 Bytes	0.03 MB/s	0.02 MB/s	0.02 MB/s	0.03 MB/s	0.02 MB/s	0.01 MB/s
	16 KB	6 MB/s	0.7 MB/s	3 MB/s	6 MB/s	3 MB/s	0.3 MB/s
	128 KB	10 MB/s	8 MB/s	5 MB/s	10 MB/s	5 MB/s	4 MB/s
	256 KB	10 MB/s	8 MB/s	5 MB/s	10 MB/s	5 MB/s	4 MB/s
	1 MB	10 MB/s	8 MB/s	5 MB/s	10 MB/s	5 MB/s	4 MB/s

图 26

	处理内容			标准值		最差值	
	读	写	擦除	SA	RA	SA	RA
输入时钟	12.5 MHz	表格1-B	表格1-C	17 ms	26 ms	26 ms	51 ms
	25 MHz	表格2-B	表格2-C	3 ms	23 ms	5 ms	55 ms
	50 MHz	表格3-B	表格3-C	13 ms	16 ms	26 ms	33 ms
处理单位 尺寸	512 Bytes			26 ms			
	16 KB			26 ms	33 ms	52 ms	66 ms
	128 KB			105 ms	131 ms	210 ms	262 ms
	256 KB						
	1 MB						

图 27

	处理内容			标准值		最差值	
	读	写	擦除	SA	RA	SA	RA
输入时钟	12.5 MHz	表格 1-B	表格 1-C	0.03 MB/s	0.02 MB/s	0.02 MB/s	0.01 MB/s
	25 MHz	表格 2-B	表格 2-C	6 MB/s	0.7 MB/s	3 MB/s	0.3 MB/s
	50 MHz	表格 3-B	表格 3-C	10 MB/s	8 MB/s	5 MB/s	4 MB/s
处理单位尺寸	512 Bytes	表格 1-A	表格 1-C	0.03 MB/s	0.02 MB/s	0.02 MB/s	0.01 MB/s
	16 KB	表格 2-A	表格 2-C	6 MB/s	0.7 MB/s	3 MB/s	0.3 MB/s
	128 KB	表格 3-A	表格 3-C	10 MB/s	8 MB/s	5 MB/s	4 MB/s
	256 KB			10 MB/s	8 MB/s	5 MB/s	4 MB/s
				10 MB/s	8 MB/s	5 MB/s	4 MB/s

图 28

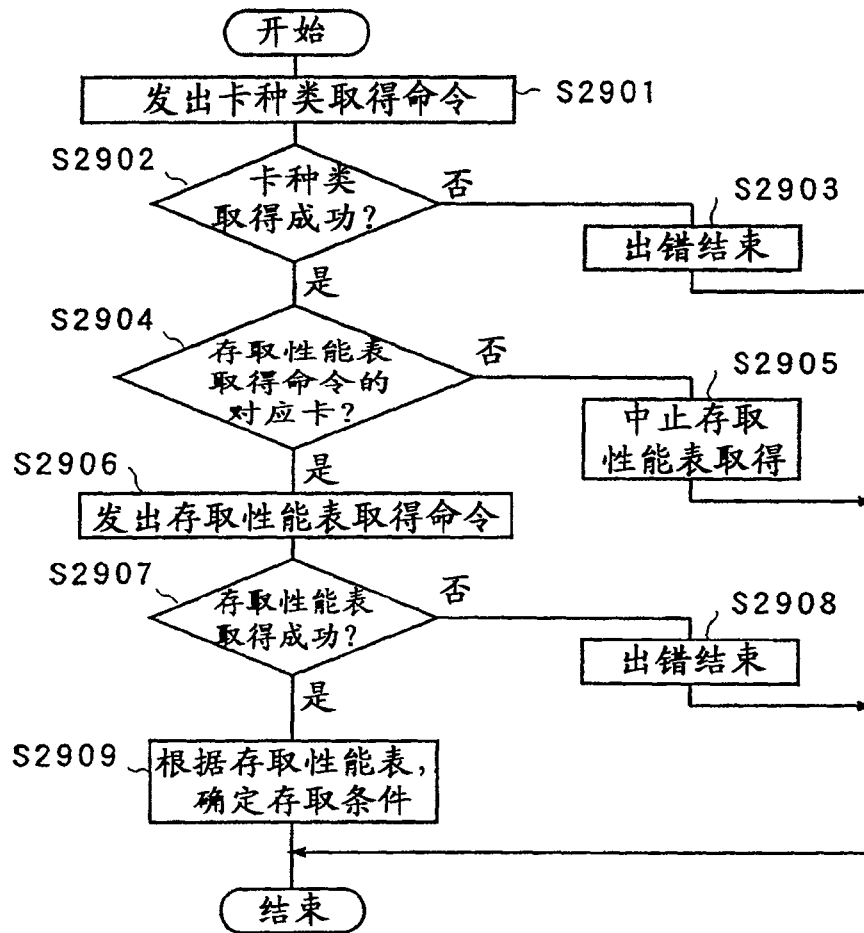


图 29

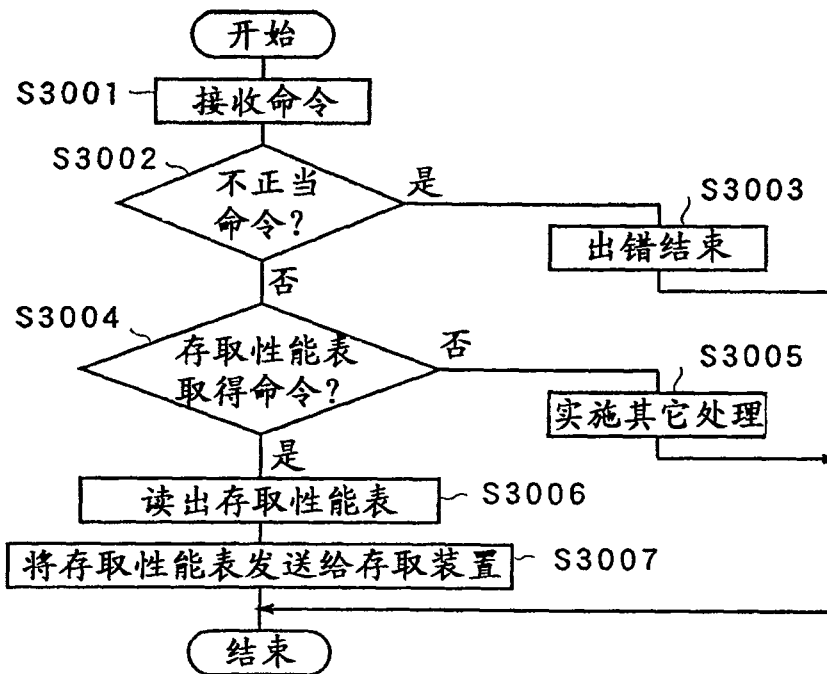


图 30

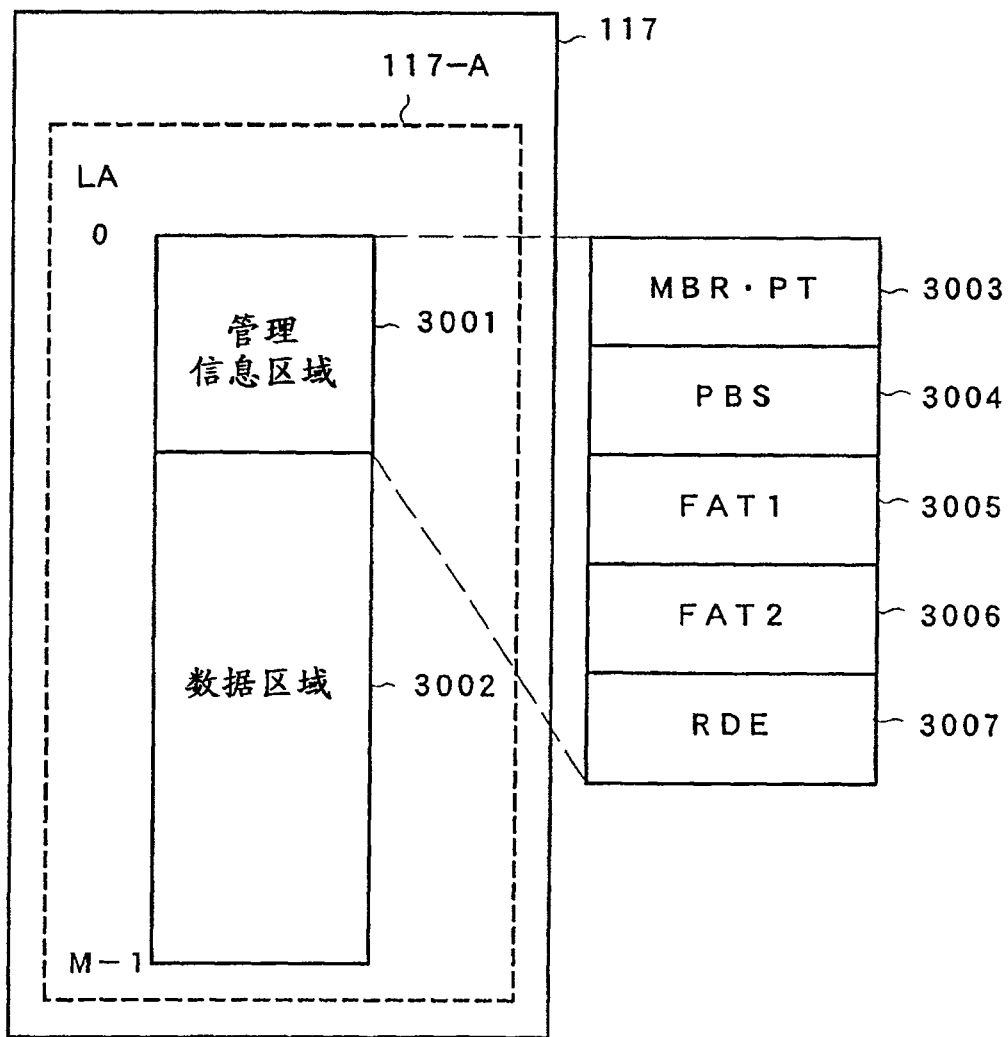


图 31

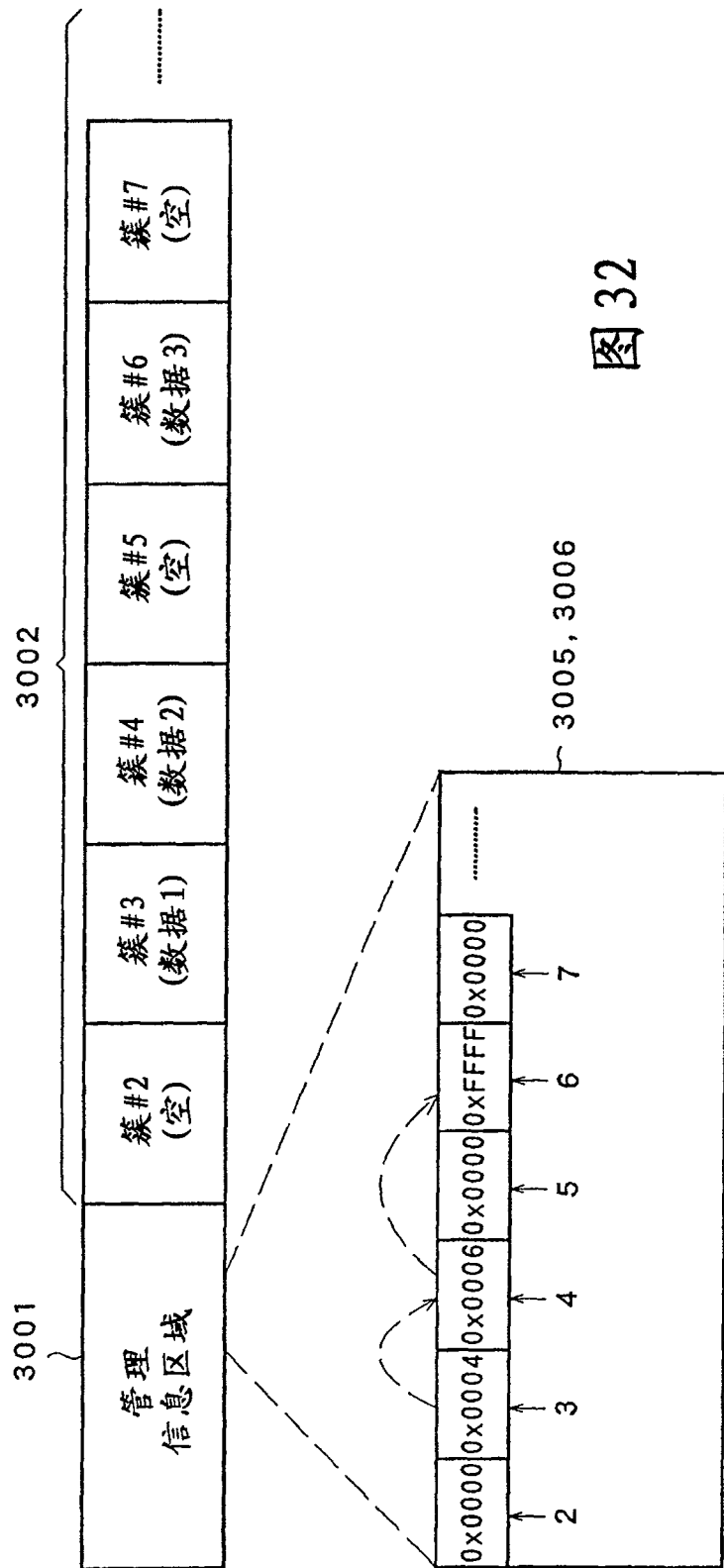


图 32

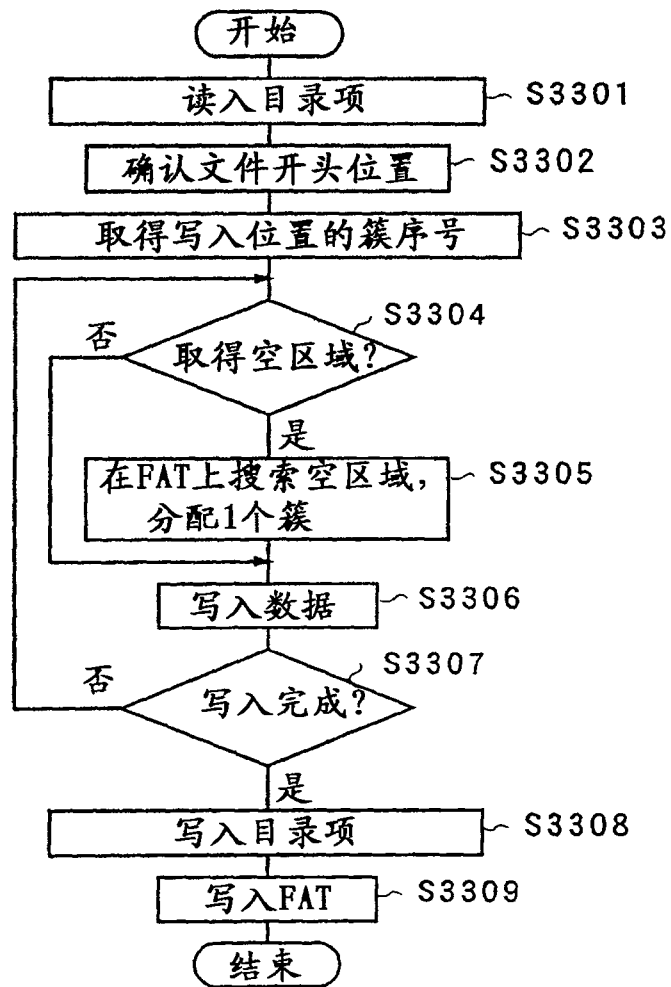


图 33

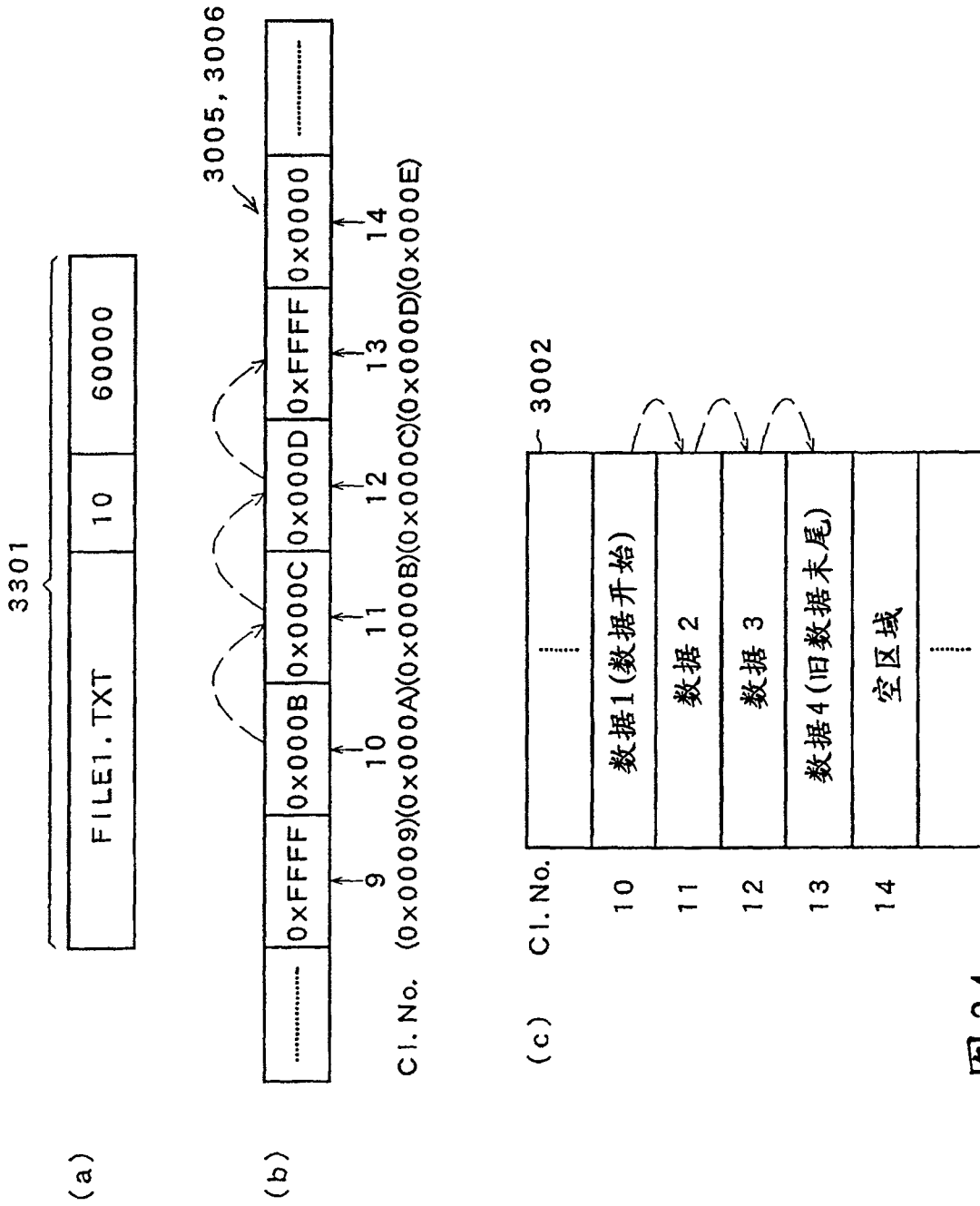


图 34

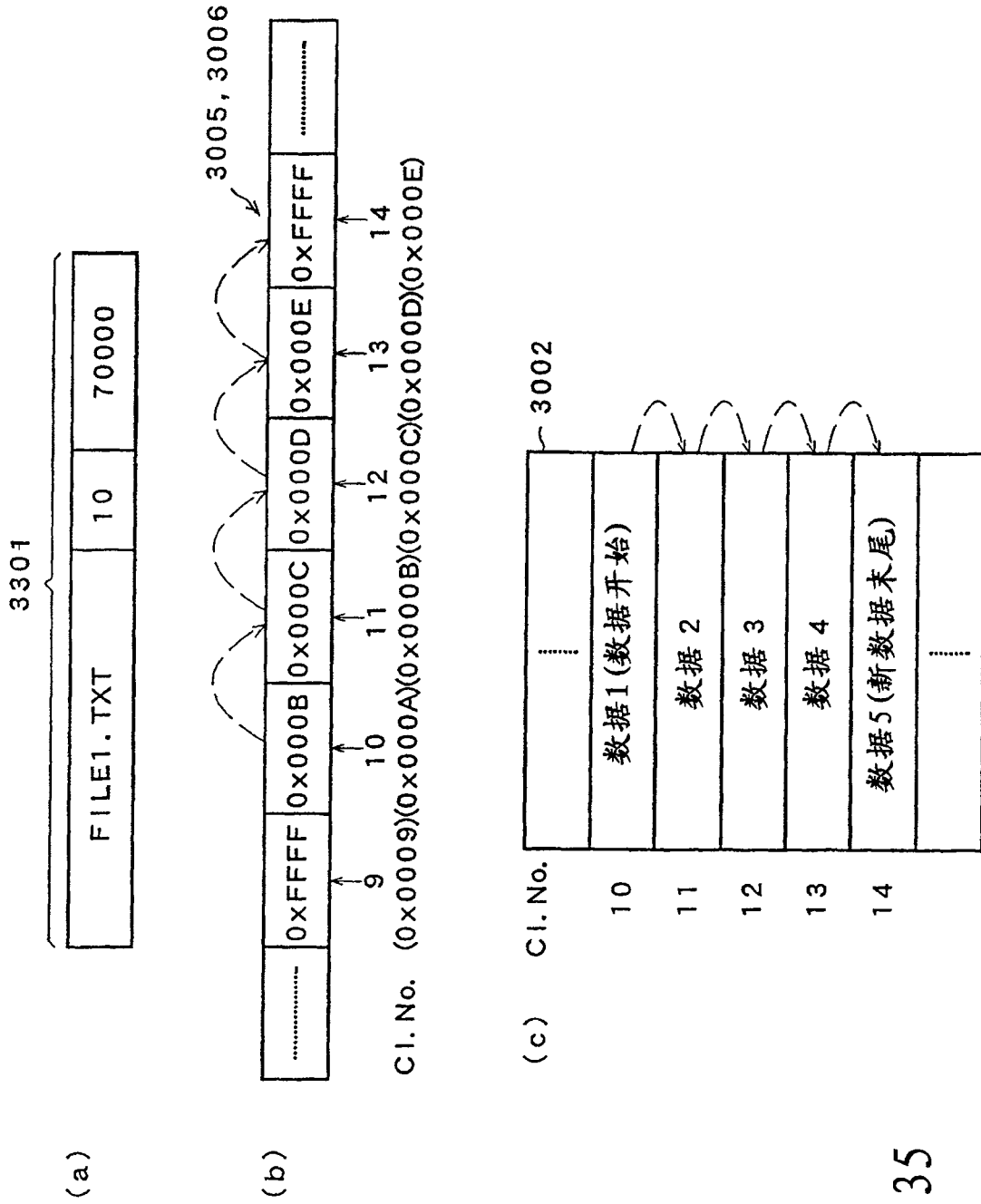


图 35

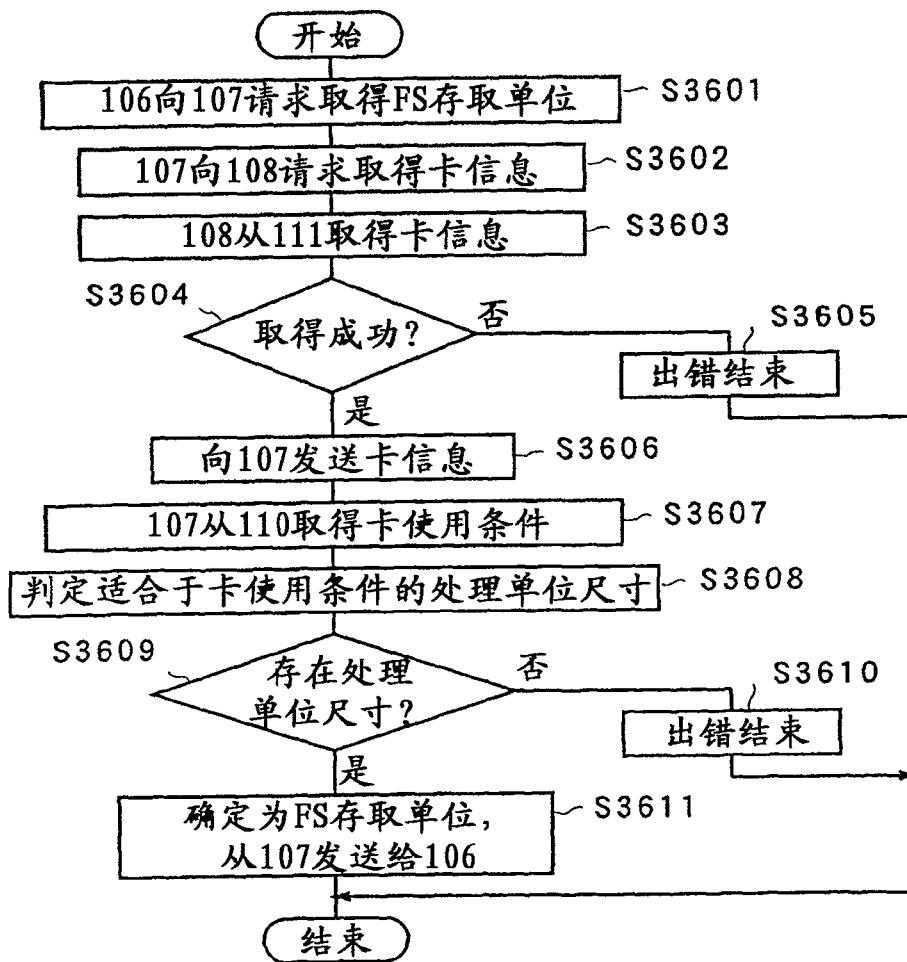


图 36

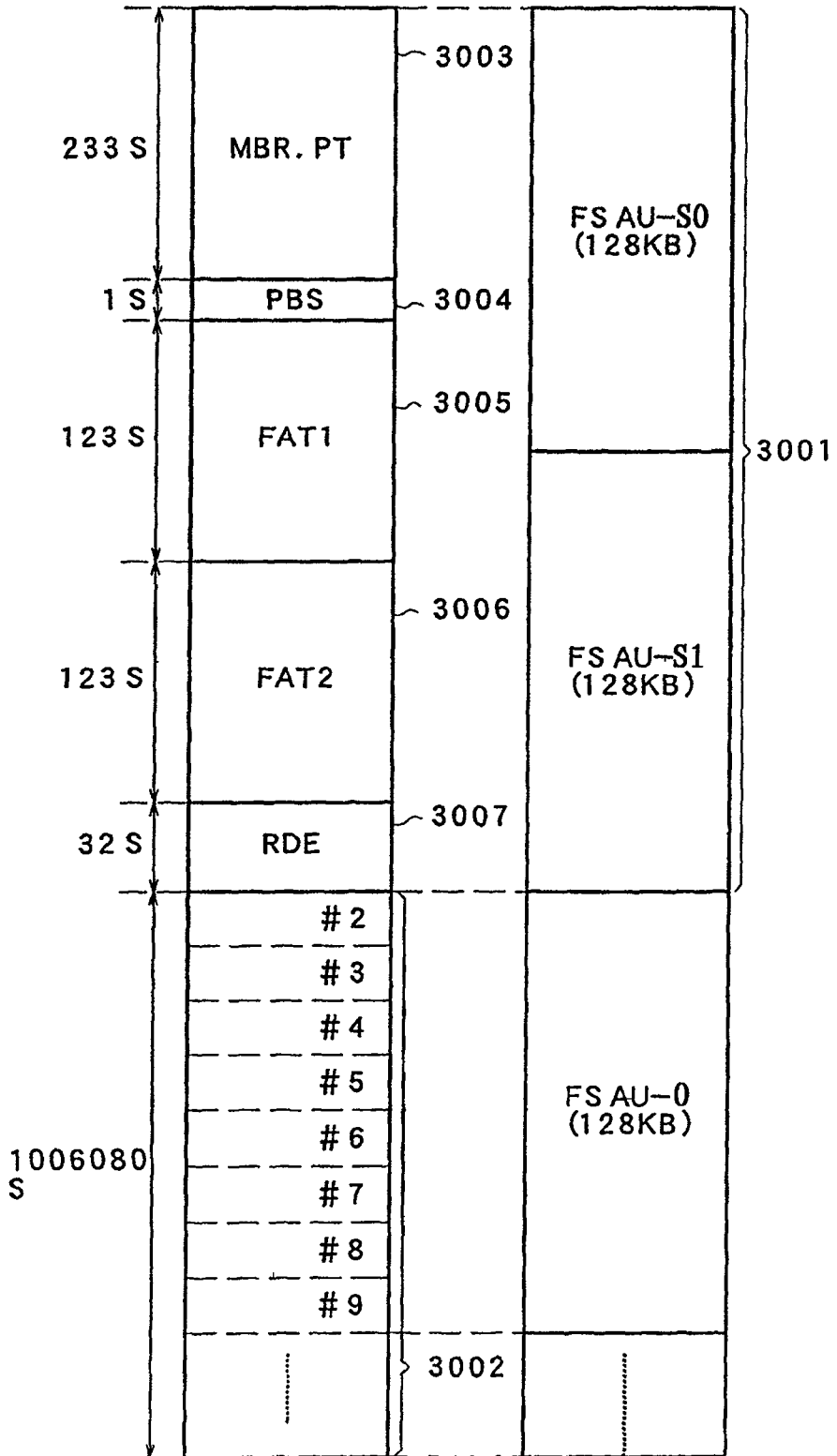


图 37

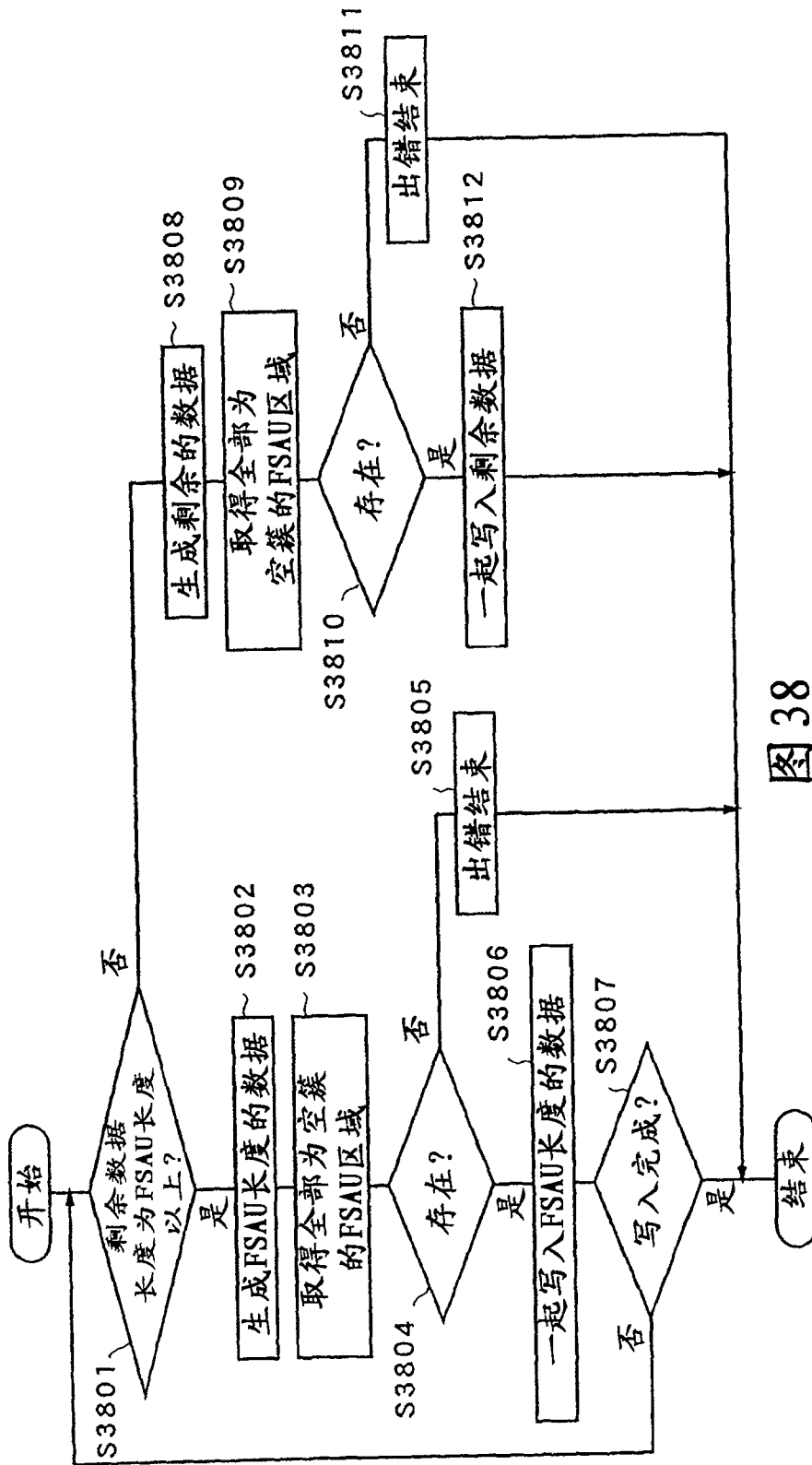


图 38

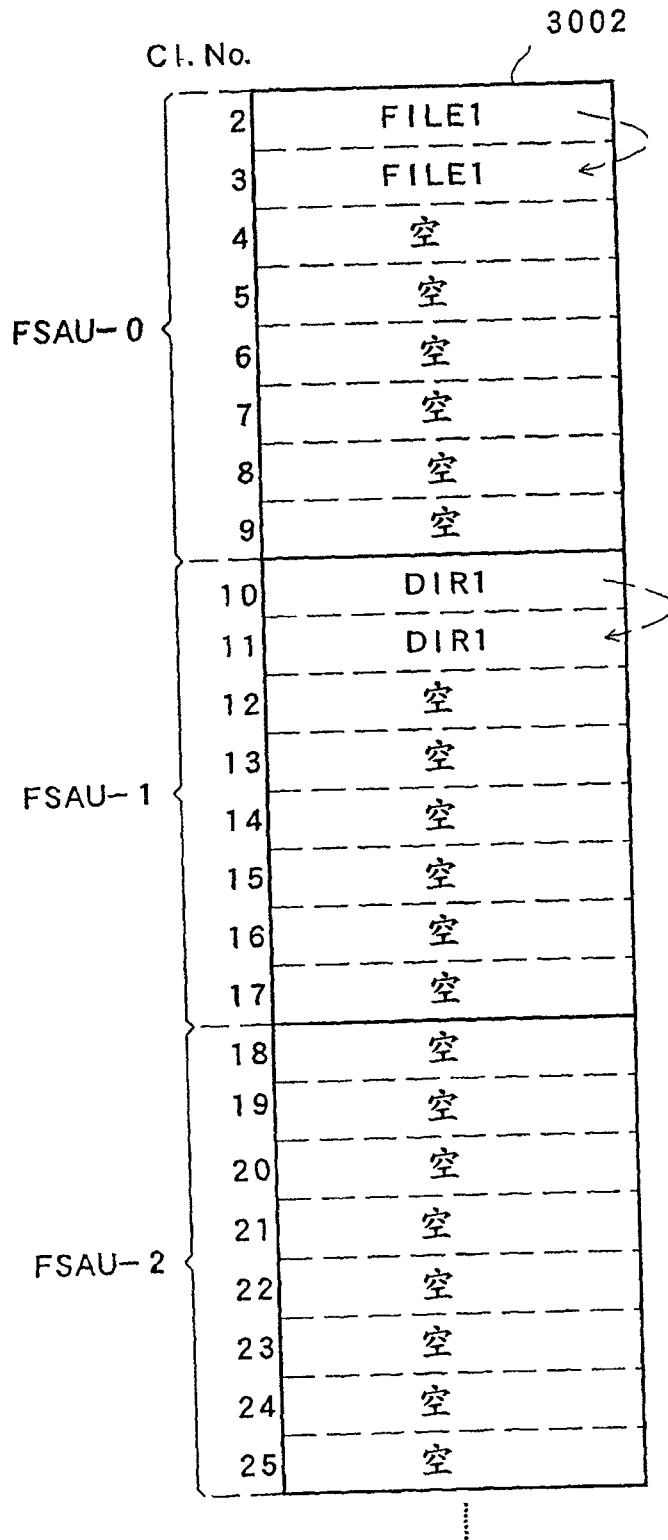


图 39

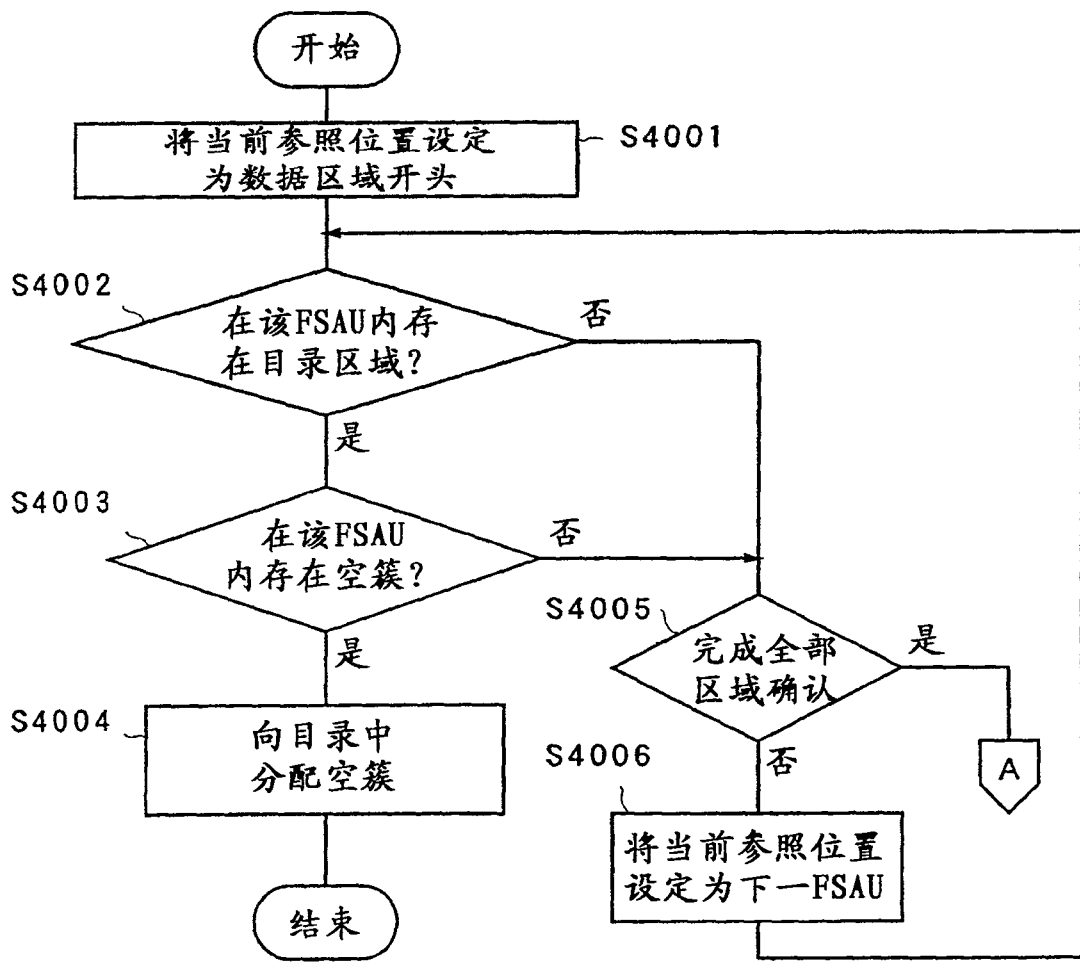


图 40

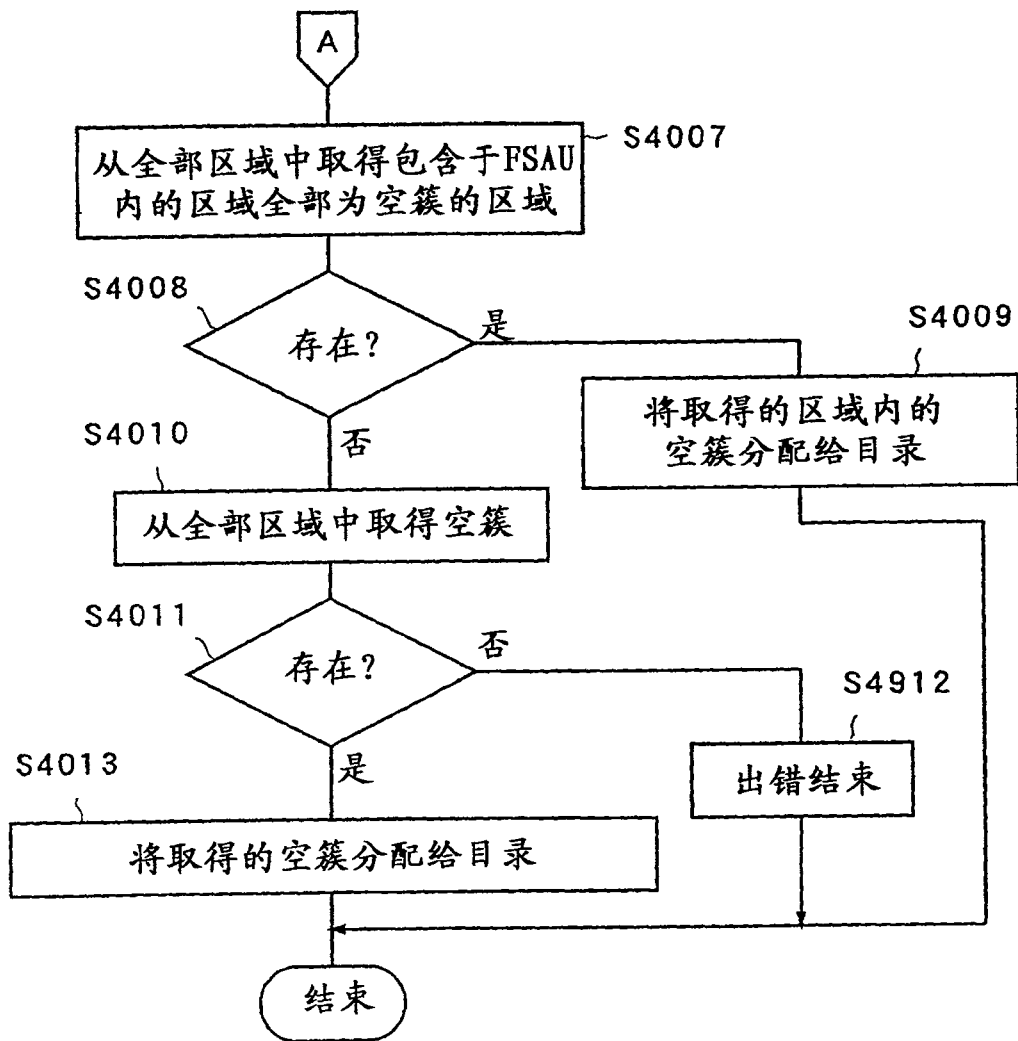


图 41

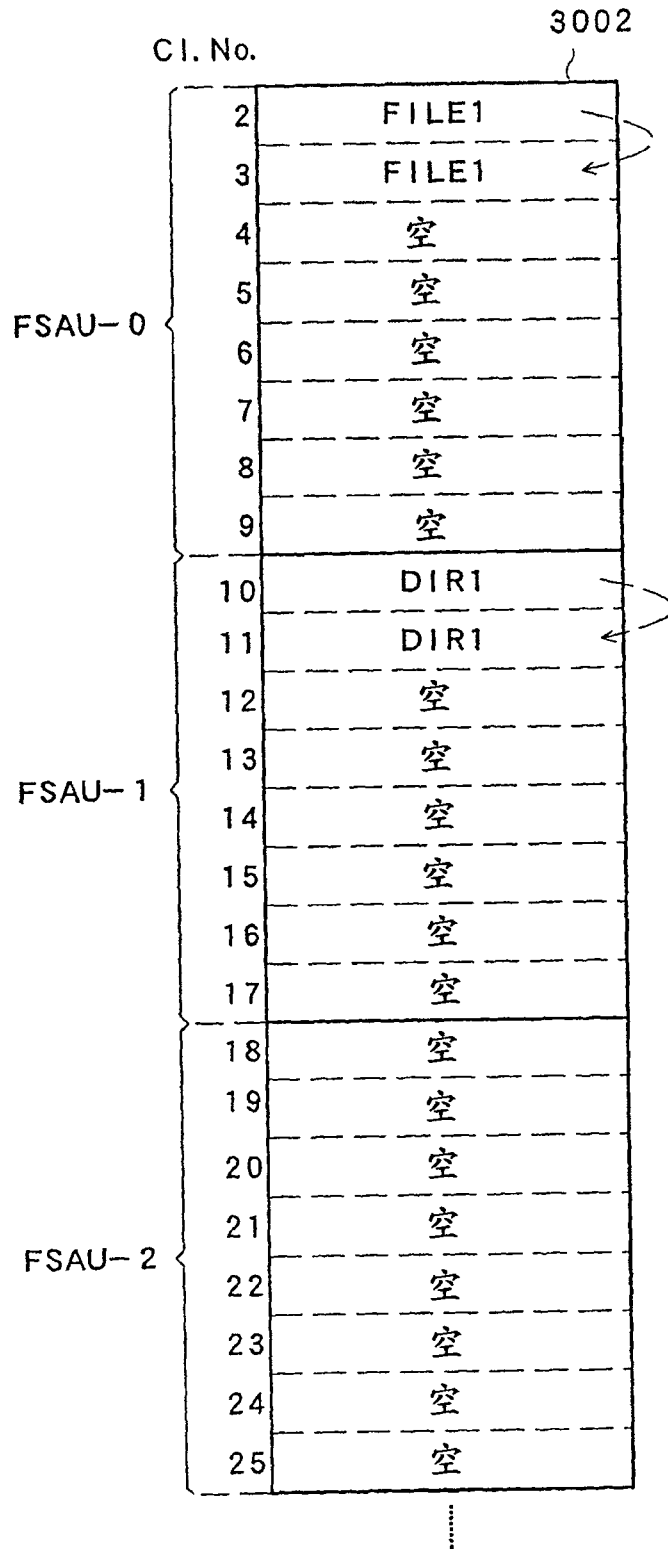


图42

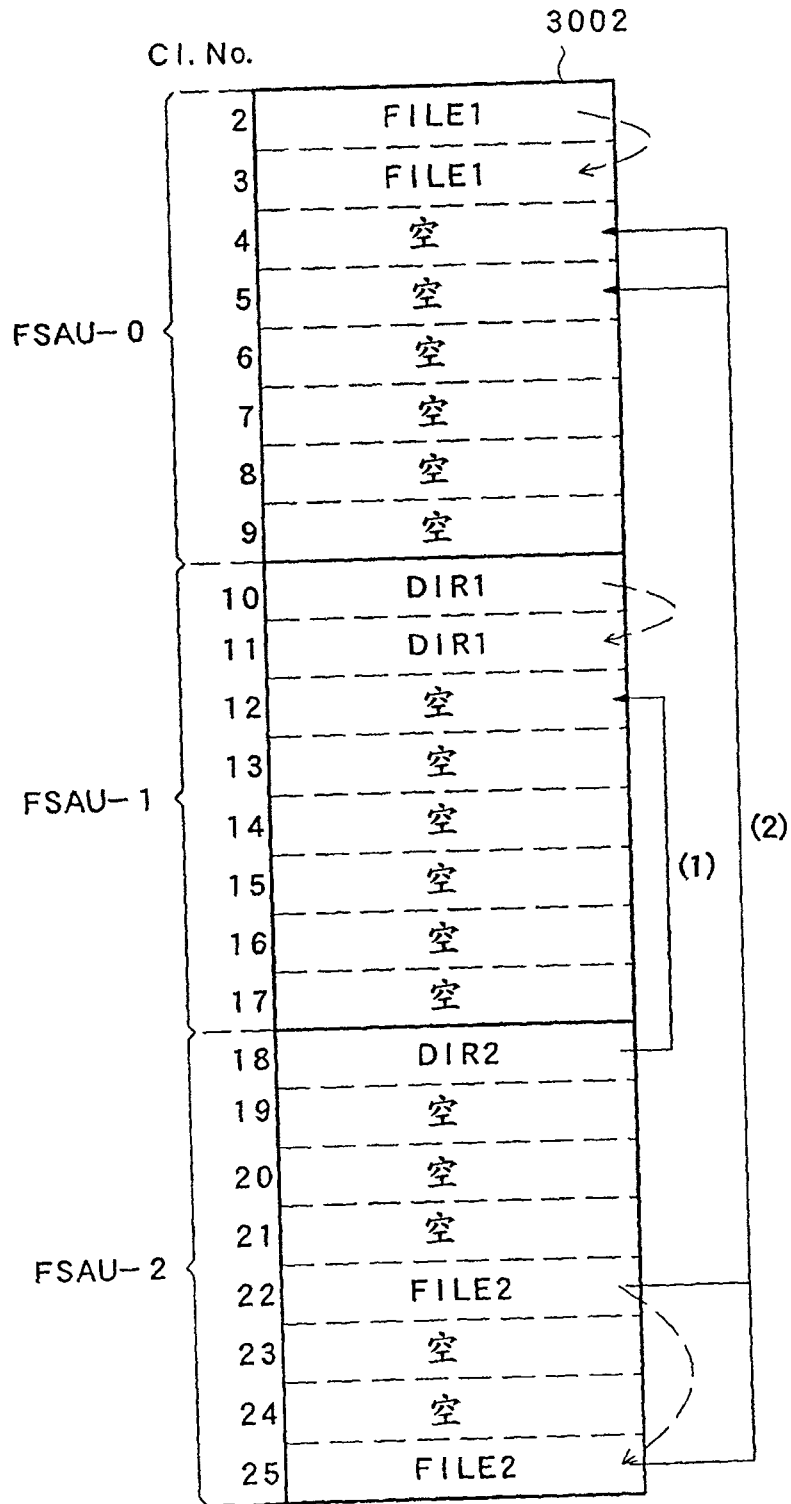


图43

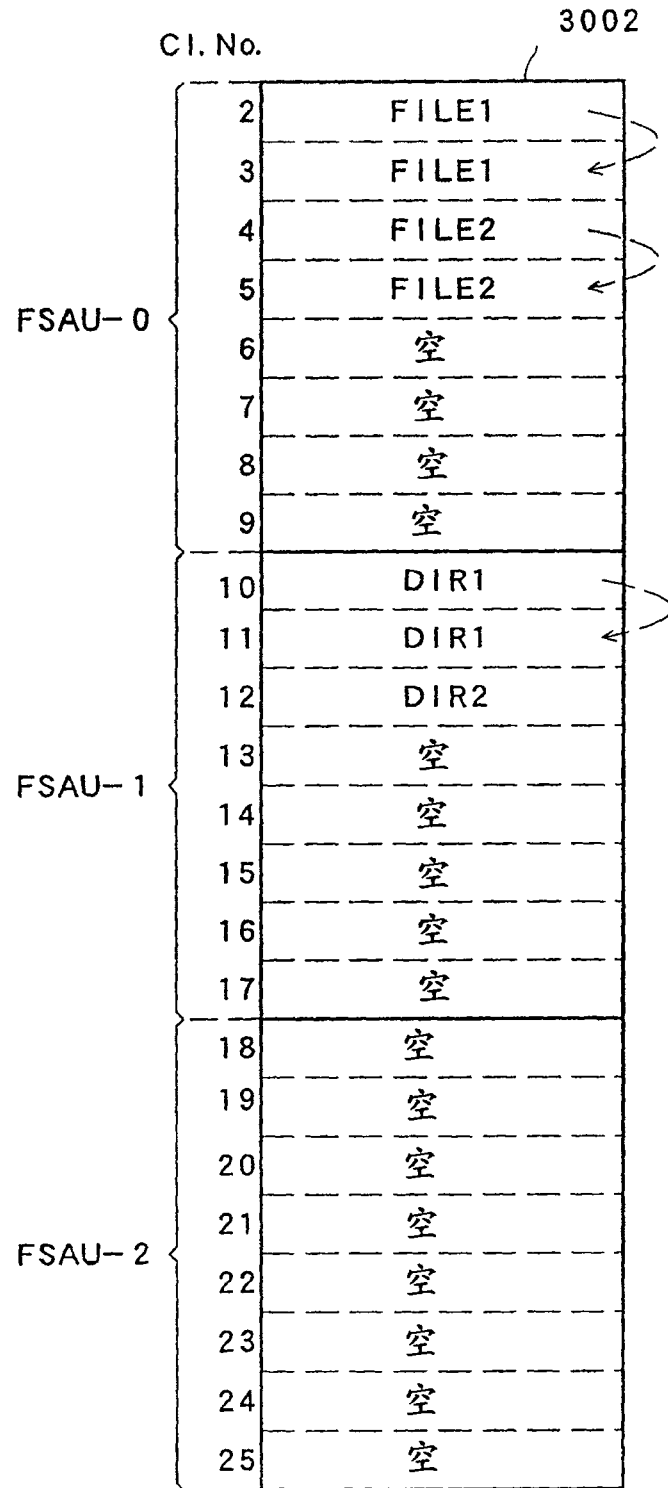


图 44

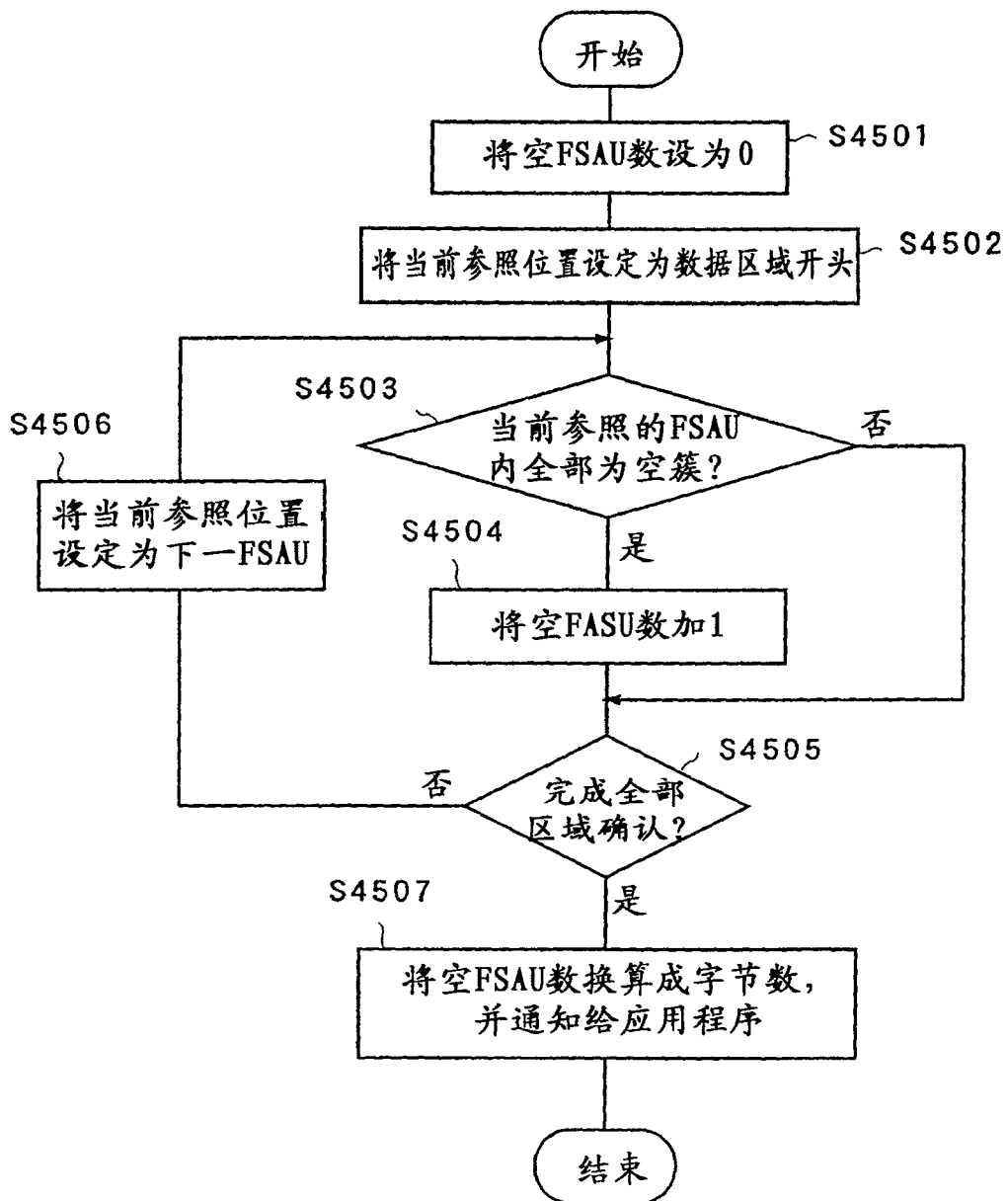


图 45

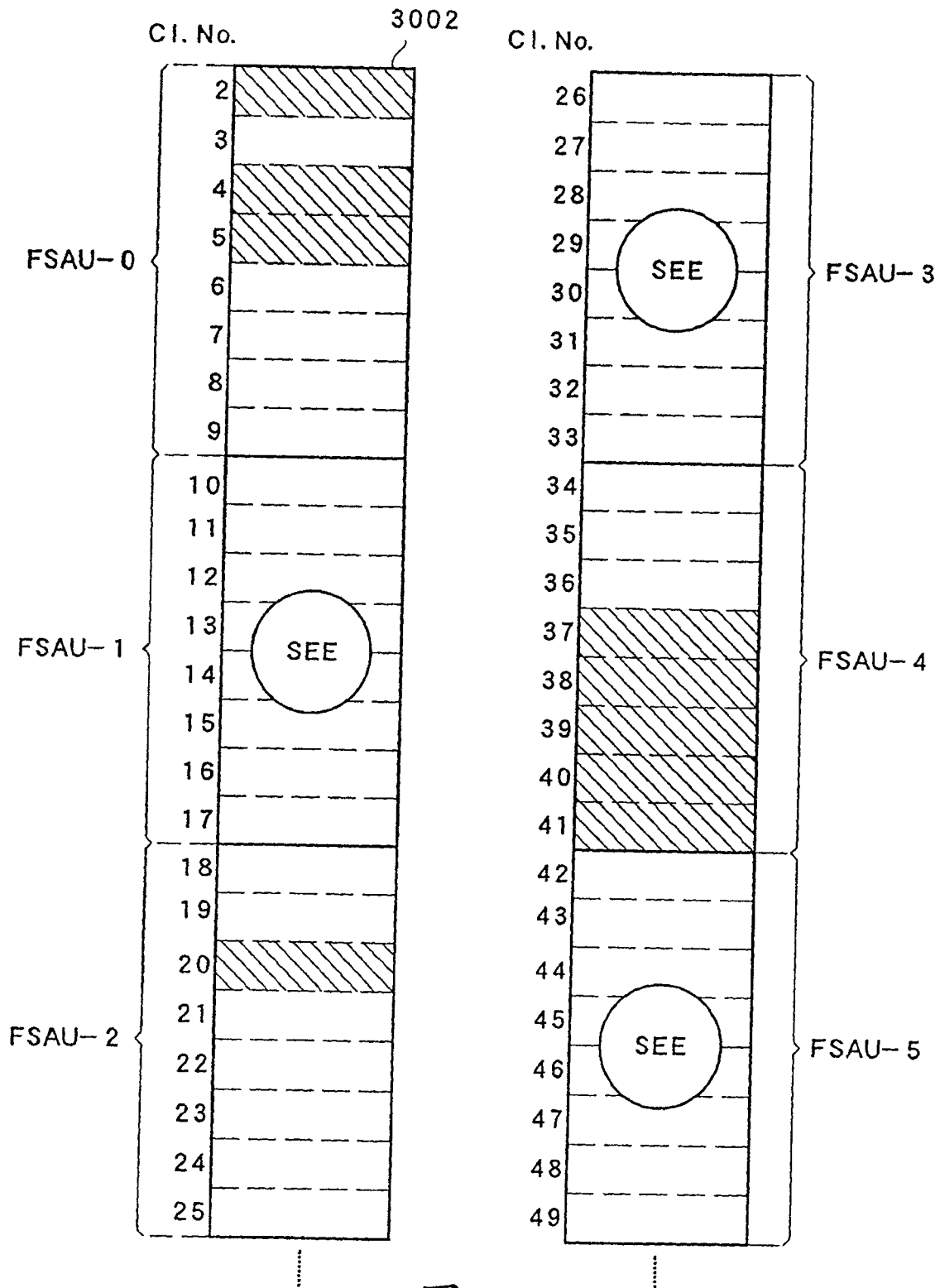


图 46

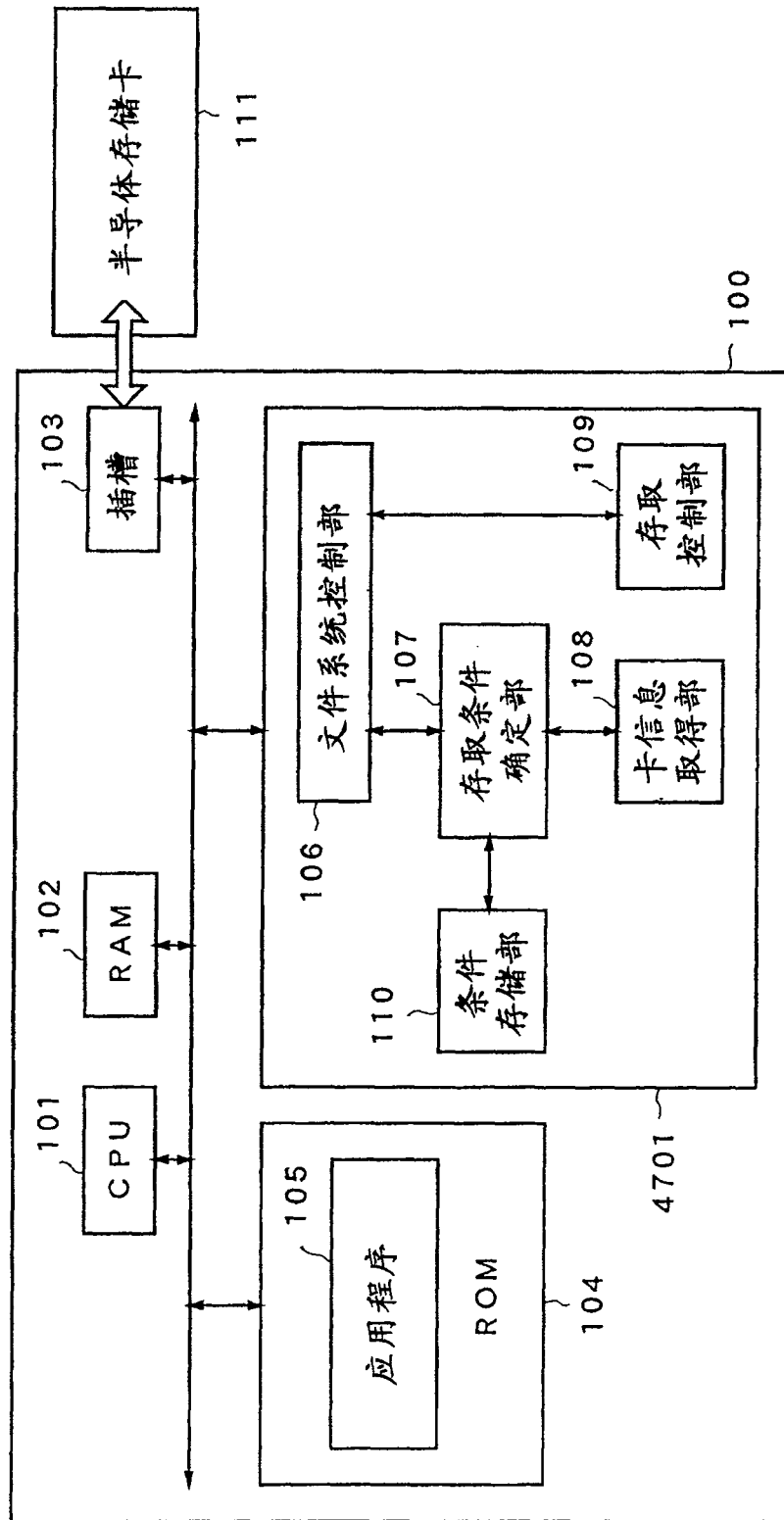


图47