

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7697013号
(P7697013)

(45)発行日 令和7年6月23日(2025.6.23)

(24)登録日 令和7年6月13日(2025.6.13)

(51)国際特許分類 F I
H 0 1 L 23/36 (2006.01) H 0 1 L 23/36 C

請求項の数 18 (全20頁)

(21)出願番号	特願2023-538108(P2023-538108)	(73)特許権者	521222316 比亞迪半導体股 ぶん 有限公司 BYD SEMICONDUCTOR C OMPANY LIMITED 中華人民共和国広東省深 せん 市大鵬 新区葵涌街道延安路1号 5 1 8 1 1 9 No. 1 Yan'an Road, Kui chong Street, Dapeng New District, Shenz hen, Guangdong 5 1 8 1 1 9, China
(86)(22)出願日	令和3年12月24日(2021.12.24)	(74)代理人	110000523 アクシス国際弁理士法人
(65)公表番号	特表2024-500176(P2024-500176 A)	(72)発明者	石守操 中華人民共和国広東省深 せん 市大鵬 最終頁に続く
(43)公表日	令和6年1月4日(2024.1.4)		
(86)国際出願番号	PCT/CN2021/141373		
(87)国際公開番号	WO2022/135595		
(87)国際公開日	令和4年6月30日(2022.6.30)		
審査請求日	令和5年6月21日(2023.6.21)		
(31)優先権主張番号	202011565454.5		
(32)優先日	令和2年12月25日(2020.12.25)		
(33)優先権主張国・地域又は機関	中国(CN)		
前置審査			

(54)【発明の名称】 パワーモジュール

(57)【特許請求の範囲】

【請求項1】

入力正電極(11)と、入力負電極(12)と、上部ブリッジ基板(9)と、下部ブリッジ基板(3)と、上部ブリッジチップ(8)と、下部ブリッジチップ(5)と、出力電極(6)と、信号伝送端子(16)と、を含み、

前記上部ブリッジ基板(9)、前記上部ブリッジチップ(8)、前記下部ブリッジチップ(5)、および、前記下部ブリッジ基板(3)は、順次に積層配置されており、

前記上部ブリッジチップ(8)のコレクタは、前記上部ブリッジ基板(9)と接続されており、前記上部ブリッジチップ(8)のエミッタおよび前記下部ブリッジチップ(5)のコレクタはそれぞれ、前記出力電極(6)と接続されており、

前記上部ブリッジチップ(8)のエミッタサンプリング、コレクタサンプリング、制御端及び前記下部ブリッジチップ(5)のエミッタサンプリング、コレクタサンプリング、制御端は、それぞれ、前記信号伝送端子(16)と接続されており、

前記入力正電極(11)は、前記上部ブリッジ基板(9)と接続されており、

前記入力負電極(12)は、前記下部ブリッジ基板(3)と接続されており、

上部ブリッジ緩衝ブロック(7)と、第3接続層(203)と、をさらに含み、前記上部ブリッジチップ(8)、前記上部ブリッジ緩衝ブロック(7)、および、前記下部ブリッジチップ(5)は、積層配置されており、

前記上部ブリッジチップ(8)は、前記第3接続層(203)によって前記上部ブリッジ緩衝ブロック(7)と接続されており、

サーミスタ(15)と、サーミスタ端子(13)と、をさらに含み、
前記サーミスタ(15)は、ボンディングワイヤ(14)によって前記サーミスタ端子(
13)と接続されている、

ことを特徴とするパワーモジュール。

【請求項2】

前記上部ブリッジチップ(8)のエミッタは、前記上部ブリッジ緩衝ブロック(7)によって前記出力電極(6)と接続されている、ことを特徴とする請求項1に記載のパワーモジュール。

【請求項3】

下部ブリッジ緩衝ブロック(4)と、第4接続層(204)と、第5接続層(205)と、をさらに含み、

10

前記上部ブリッジチップ(8)、前記上部ブリッジ緩衝ブロック(7)、前記下部ブリッジ緩衝ブロック(4)、および、前記下部ブリッジチップ(5)は、積層配置されており、

前記下部ブリッジチップ(5)のコレクタは、前記出力電極(6)と接続されており、

前記下部ブリッジチップ(5)のエミッタは、前記第4接続層(204)によって前記下部ブリッジ緩衝ブロック(4)と接続されており、

前記下部ブリッジ緩衝ブロック(4)は、前記第5接続層(205)によって前記下部ブリッジ基板(3)と接続されている、ことを特徴とする請求項2に記載のパワーモジュール。

20

【請求項4】

第2接続層(202)と、上部ブリッジ放熱底板(10)と、をさらに含み、

前記上部ブリッジ放熱底板(10)、前記上部ブリッジ基板(9)、前記上部ブリッジチップ(8)、前記上部ブリッジ緩衝ブロック(7)、前記下部ブリッジチップ(5)、前記下部ブリッジ緩衝ブロック(4)、および、前記下部ブリッジ基板(3)は、順次に積層配置されており、

前記上部ブリッジ基板(9)は、前記第2接続層(202)によって前記上部ブリッジ放熱底板(10)と接続されている、ことを特徴とする請求項3に記載のパワーモジュール。

【請求項5】

30

第6接続層(206)と、下部ブリッジ放熱底板(1)と、をさらに含み、

前記上部ブリッジ放熱底板(10)、前記上部ブリッジ基板(9)、前記上部ブリッジチップ(8)、前記上部ブリッジ緩衝ブロック(7)、前記下部ブリッジチップ(5)、前記下部ブリッジ緩衝ブロック(4)、前記下部ブリッジ基板(3)、および、前記下部ブリッジ放熱底板(1)は、順次に積層配置されており、

前記下部ブリッジ基板(3)は、前記第6接続層(206)によって前記下部ブリッジ放熱底板(1)と接続されている、ことを特徴とする請求項4に記載のパワーモジュール。

【請求項6】

前記上部ブリッジ基板(9)の裏面及び前記下部ブリッジ基板(3)の裏面は、それぞれ、前記上部ブリッジ放熱底板(10)および前記下部ブリッジ放熱底板(1)に溶着または焼結されている、ことを特徴とする請求項5に記載のパワーモジュール。

40

【請求項7】

前記上部ブリッジチップ(8)、前記出力電極(6)、および、前記下部ブリッジチップ(5)は、順次に積層配置されている、ことを特徴とする請求項1～6のいずれか1項に記載のパワーモジュール。

【請求項8】

第1接続層(201)をさらに含み、

前記上部ブリッジチップ(8)のコレクタは、前記第1接続層(201)によって前記上部ブリッジ基板(9)と接続されている、ことを特徴とする請求項1～6のいずれか1項に記載のパワーモジュール。

50

【請求項 9】

前記サーミスタ端子(13)および前記信号伝送端子(16)は、折り曲げ構造である、ことを特徴とする請求項1に記載のパワーモジュール。

【請求項 10】

前記上部ブリッジチップ(8)および前記下部ブリッジチップ(5)は、横方向に配置されている、ことを特徴とする請求項1～9のいずれか1項に記載のパワーモジュール。

【請求項 11】

前記上部ブリッジチップ(8)および前記下部ブリッジチップ(5)は、縦方向に配置されている、ことを特徴とする請求項1～9のいずれか1項に記載のパワーモジュール。

【請求項 12】

前記入力正電極(11)の取付平面および前記入力負電極(12)の取付平面は、異なる水平面に位置している、ことを特徴とする請求項5～11のいずれか1項に記載のパワーモジュール。

【請求項 13】

前記入力正電極(11)の取付平面および前記入力負電極(12)の取付平面は、異なる平面に位置しており、かついずれも水平面と90°の角度をなす、ことを特徴とする請求項5～12のいずれか1項に記載のパワーモジュール。

【請求項 14】

上部ブリッジ放熱水路(19)と、下部ブリッジ放熱水路(21)と、をさらに含み、前記上部ブリッジ放熱底板(10)は、前記上部ブリッジ放熱水路(19)とともに取り付けられており、

前記下部ブリッジ放熱底板(1)は、前記下部ブリッジ放熱水路(21)とともに取り付けられている、ことを特徴とする請求項5または6に記載のパワーモジュール。

【請求項 15】

前記上部ブリッジ放熱底板(10)は、上部ブリッジシールリング(18)によって、前記上部ブリッジ放熱水路(19)とともに取り付けられており、

前記下部ブリッジ放熱底板(1)は、下部ブリッジシールリング(20)によって、前記下部ブリッジ放熱水路(21)とともに取り付けられており、かつ、

前記上部ブリッジ放熱水路(19)及び前記下部ブリッジ放熱水路(21)は、締結部材によって締結されている、ことを特徴とする請求項14に記載のパワーモジュール。

【請求項 16】

複数の前記パワーモジュールが前記上部ブリッジチップ(8)および前記下部ブリッジチップ(5)に垂直な方向に積層配置されている場合、

隣り合う2つのパワーモジュールに対して、下方に位置するパワーモジュールにおける下部ブリッジ放熱水路(21)及び上方に位置するパワーモジュールにおける上部ブリッジ放熱水路(19)は、2in1水路(23)を形成し、

前記2in1水路(23)は、内部が上下2つの独立水路空間に仕切られた独立水路である、ことを特徴とする請求項15に記載のパワーモジュール。

【請求項 17】

駆動板(24)をさらに含み、

前記駆動板(24)は、前記上部ブリッジ放熱水路(19)および前記下部ブリッジ放熱水路(21)の側辺であって前記信号伝送端子(16)の制御端子に近い側に配置されている、ことを特徴とする請求項15または16に記載のパワーモジュール。

【請求項 18】

前記上部ブリッジチップ(8)のエミッタサンプリング、コレクタサンプリング、制御端及び前記下部ブリッジチップ(5)のエミッタサンプリング、コレクタサンプリング、制御端は、それぞれのボンディングワイヤ(14)によって前記信号伝送端子(16)と接続されている、ことを特徴とする請求項1～6のいずれか1項に記載のパワーモジュール。

【発明の詳細な説明】

10

20

30

40

50

【技術分野】**【0001】**

本開示は、2020年12月25日に中国特許局に出願された、出願番号が202011565454.5であって発明名称が「パワーモジュール」である中国特許出願の優先権を主張し、その優先権の全ての内容を本開示に援用する。

【0002】

本開示は、電子技術分野に関し、具体的に、パワーモジュールに関する。

【背景技術】**【0003】**

従来のハーフブリッジ構成パッケージは主に、単管直列接続によるハーフブリッジ構成、片面放熱ハーフブリッジ構成モジュール、および、両面放熱ハーフブリッジ構成モジュールという3つの態様がある。しかしながら、それらの構成におけるチップは、ジャンクション温度が高いので、チップの信頼性に影響を及ぼす可能性がある。

10

【発明の概要】**【0004】**

本開示は、パッケージ体積を効果的に減少するとともに、チップの温度を同時に下げることができるパワーモジュールを提供することを目的としている。本開示が提供するパワーモジュールは、パッケージ体積が減少したので、より多くのパッケージを同一のシステムに取り付けることが可能となり、それにより、システムパワーを向上させることができる。また、チップの温度が下げられたので、パワーモジュール及びシステムの信頼性を効果的に向上することができる。

20

【0005】

本開示の第1実施例によれば、パワーモジュールを提供し、当該パワーモジュールは、入力正電極と、入力負電極と、上部ブリッジ基板と、下部ブリッジ基板と、上部ブリッジチップと、下部ブリッジチップと、出力電極と、信号伝送端子と、を含み、上部ブリッジ基板、上部ブリッジチップ、下部ブリッジチップ、および、下部ブリッジ基板は、順次に積層配置されており、且つ、前記上部ブリッジチップのコレクタは、前記上部ブリッジ基板と接続されており、前記上部ブリッジチップのエミッタおよび前記下部ブリッジチップのコレクタは、それぞれ、前記出力電極と接続されており、前記上部ブリッジチップのエミッタサンプリング、コレクタサンプリング、制御端及び前記下部ブリッジチップのエミッタサンプリング、コレクタサンプリング、制御端は、それぞれ、前記信号伝送端子と接続されており、前記入力正電極は、前記上部ブリッジ基板と接続されており、前記入力負電極は前記下部ブリッジ基板と接続されている。

30

【0006】

好ましくは、当該パワーモジュールは、上部ブリッジ緩衝ブロックと、第3接続層と、をさらに含み、前記上部ブリッジチップ、前記上部ブリッジ緩衝ブロック、および、前記下部ブリッジチップは、積層配置されており、前記上部ブリッジチップは、前記第3接続層によって前記上部ブリッジ緩衝ブロックと接続されており、前記上部ブリッジチップのエミッタは、前記上部ブリッジ緩衝ブロックによって前記出力電極と接続されている。

【0007】

好ましくは、当該パワーモジュールは、下部ブリッジ緩衝ブロックと、第4接続層と、第5接続層と、をさらに含み、前記上部ブリッジチップ、前記上部ブリッジ緩衝ブロック、前記下部ブリッジ緩衝ブロック、および、前記下部ブリッジチップは、積層配置されており、前記下部ブリッジチップのコレクタは、前記出力電極と接続されており、前記下部ブリッジチップのエミッタは、前記第4接続層によって前記下部ブリッジ緩衝ブロックと接続されており、前記下部ブリッジ緩衝ブロックは、前記第5接続層によって前記下部ブリッジ基板と接続されている。

40

【0008】

好ましくは、前記パワーモジュールは、第2接続層と、上部ブリッジ放熱底板と、をさらに含み、前記上部ブリッジ放熱底板、前記上部ブリッジ基板、前記上部ブリッジチップ

50

、前記上部ブリッジ緩衝ブロック、前記下部ブリッジチップ、前記下部ブリッジ緩衝ブロック、および、前記下部ブリッジ基板は、順次に積層配置されており、前記上部ブリッジ基板は、前記第2接続層によって前記上部ブリッジ放熱基板と接続されている。

【0009】

好ましくは、前記パワーモジュールは、第6接続層と、下部ブリッジ放熱基板と、をさらに含み、前記上部ブリッジ放熱基板、前記上部ブリッジ基板、前記上部ブリッジチップ、前記上部ブリッジ緩衝ブロック、前記下部ブリッジチップ、前記下部ブリッジ緩衝ブロック、前記下部ブリッジ基板、および、前記下部ブリッジ放熱基板は、順次に積層配置されており、前記下部ブリッジ基板は、前記第6接続層によって前記下部ブリッジ放熱基板と接続されている。

10

【0010】

好ましくは、前記上部ブリッジ放熱基板および前記下部ブリッジ放熱基板は、pin放熱基板である。

【0011】

好ましくは、前記上部ブリッジ基板及び前記下部ブリッジ基板は、セラミック基板である。

【0012】

好ましくは、前記上部ブリッジチップのコレクタは、前記上部ブリッジ基板に溶着または焼結されており、前記サーミスタ、前記サーミスタ端子、前記信号伝送端子、および、前記パワーモジュールの入力正電極は、前記上部ブリッジ基板に溶着または焼結されており、前記パワーモジュールの入力負電極は、前記下部ブリッジ基板に溶着または焼結されており、前記上部ブリッジ緩衝ブロックは、前記上部ブリッジチップのエミッタに溶着または焼結されている。

20

【0013】

好ましくは、前記出力電極は、前記上部ブリッジ緩衝ブロックに溶着または焼結されており、前記下部ブリッジチップのコレクタは、前記出力電極に溶着または焼結されており、前記下部ブリッジ緩衝ブロックは、前記下部ブリッジチップのエミッタに溶着または焼結されており、前記下部ブリッジ基板は、前記下部ブリッジ緩衝ブロックに溶着または焼結されている。

【0014】

好ましくは、前記上部ブリッジ基板の裏面及び前記下部ブリッジ基板の裏面は、それぞれ、前記上部ブリッジ放熱基板および前記下部ブリッジ放熱基板に溶着または焼結されている。

30

【0015】

好ましくは、上部ブリッジチップ、出力電極、および、下部ブリッジチップは、順次に積層配置されている。

【0016】

好ましくは、パワーモジュールは、第1接続層をさらに含み、上部ブリッジチップのコレクタは、第1接続層によって上部ブリッジ基板と接続されている。

【0017】

好ましくは、当該パワーモジュールは、サーミスタと、サーミスタ端子と、をさらに含み、前記サーミスタは、そのボンディングワイヤによって前記サーミスタ端子と接続されている。

40

【0018】

好ましくは、前記サーミスタ端子および前記信号伝送端子は、折り曲げ構造である。

【0019】

好ましくは、前記上部ブリッジチップ及び前記下部ブリッジチップは、横方向に配置されており、又は、縦方向に配置されている。

【0020】

好ましくは、前記パワーモジュールの入力正電極の取付平面および前記パワーモジュール

50

ルの入力負電極の取付平面は、異なる水平面に位置している。

【0021】

好ましくは、前記パワーモジュールの入力正電極の取付平面および前記パワーモジュールの入力負電極の取付平面は、異なる平面に位置しており、かついずれも水平面と90°の角度をなす。

【0022】

好ましくは、前記パワーモジュールは、上部ブリッジ放熱水路および下部ブリッジ放熱水路をさらに含み、前記上部ブリッジ放熱底板は、前記上部ブリッジ放熱水路とともに取り付けられており、前記下部ブリッジ放熱底板は、前記下部ブリッジ放熱水路とともに取り付けられている。

10

【0023】

好ましくは、前記上部ブリッジ放熱底板は、上部ブリッジシールリングによって、前記上部ブリッジ放熱水路とともに取り付けられており、前記下部ブリッジ放熱底板は、下部ブリッジシールリングによって、前記下部ブリッジ放熱水路とともに取り付けられており、かつ、前記上部ブリッジ放熱水路及び前記下部ブリッジ放熱水路は、締結部材によって締結されている。

【0024】

好ましくは、複数の前記パワーモジュールが前記チップに垂直な方向に積層配置されている場合、隣り合う2つのパワーモジュールに対して、下方に位置する前記パワーモジュールにおける下部ブリッジ放熱水路及び上方に位置する前記パワーモジュールにおける上部ブリッジ放熱水路は、2in1水路を形成し、前記2in1水路は、内部が上下2つの独立水路空間に仕切られた独立水路である。

20

【0025】

好ましくは、前記パワーモジュールは、駆動板をさらに含み、当該駆動板は、前記上部ブリッジ放熱水路および前記下部ブリッジ放熱水路の側辺であって前記信号伝送端子の制御端子に近い側に配置されている。

【0026】

好ましくは、前記上部ブリッジチップのエミッタサンプリング、コレクタサンプリング、制御端及び前記下部ブリッジチップのエミッタサンプリング、コレクタサンプリング、制御端は、それぞれのボンディングワイヤによって前記信号伝送端子と接続されている。上記技術案が用いられたことで、上部ブリッジチップ、上部ブリッジ緩衝ブロック、および、下部ブリッジチップは、積層配置されているため、パワーモジュールのパッケージ体積が減少し、システムパワーが向上し、パワーモジュールの寄生インダクタンスが低下し（例えば、パワー出力が同じである場合に、本開示の実施例に係る垂直積層パッケージ構造の寄生インダクタンスが5nH以内となれる一方、従来のパッケージ構造のインダクタンスが10nHを超える）、パワーモジュールの過電流能力が向上し、パワーモジュールの放熱面積が増加し、それにより、チップの温度を効果的に下げると共に、パワーモジュール及びシステムの信頼性を効果的に向上することができる。

30

【0027】

本開示の他の特徴及び利点について、後述する具体的な実施形態で詳しく説明する。

40

【図面の簡単な説明】

【0028】

添付図面は、本開示に対するさらなる理解を提供するために用いられ、かつ明細書の一部を構成するものであり、以下の具体的な実施形態とともに、本開示を解釈するために用いられるが、本開示を制限するものではない。各図面は以下の通りである。

【図1】従来技術に係るハーフブリッジ構成パッケージの模式図。

【図2】本開示の一実施例に係るパワーモジュールの模式図。

【図3】上部ブリッジ基板を示す模式図。

【図4】上部ブリッジチップのコレクタと上部ブリッジ基板との接続方式を示す模式図。

【図5】サーミスタ、サーミスタ端子、信号伝送端子及びパワーモジュールの入力正電極

50

と、上部ブリッジ基板との接続方式を示す模式図。

【図 6】ボンディングワイヤを示す模式図。

【図 7】上部ブリッジ緩衝ブロックと上部ブリッジチップのエミッタとの接続方式を示す模式図。

【図 8】出力電極と上部ブリッジ緩衝ブロックとの接続方式を示す模式図。

【図 9】下部ブリッジチップのコレクタと出力電極との接続方式を示す模式図。

【図 10】下部ブリッジチップの制御線、サンプリング線と信号伝送端子との接続方式を示す模式図。

【図 11】下部ブリッジ緩衝ブロックと下部ブリッジチップのエミッタとの接続方式を示す模式図。

10

【図 12】パワーモジュールの入力負電極と下部ブリッジ基板との接続方式を示す模式図。

【図 13】下部ブリッジ基板と下部ブリッジ緩衝ブロックとの接続方式を示す模式図。

【図 14】上部ブリッジ放熱底板及び下部ブリッジ放熱底板と、上部ブリッジ基板及び下部ブリッジ基板との接続方式を示す模式図。

【図 15】モールドされたパワーモジュールを示す模式図。

【図 16】モールドされたパワーモジュールを示す別の模式図。

【図 17】本開示の一実施例に係るパワーモジュールの別の模式図。

【図 18】本開示の一実施例に係るパワーモジュールの別の模式図。

【図 19】本開示の一実施例に係るパワーモジュールの別の模式図。

【図 20】本開示の一実施例に係るパワーモジュールの別の模式図。

20

【図 21】本開示の一実施例に係るパワーモジュールの別の模式図。

【図 22】本開示の一実施例に係るパワーモジュールの別の模式図。

【発明を実施するための形態】

【0029】

以下は、添付図面を参照して、本開示の具体的な実施形態を詳しく説明する。理解すべきなのは、ここに記載の具体的な実施形態は、本開示を解釈して説明するためのものに過ぎず、本開示を制限するものではない。

【0030】

従来のハーフブリッジ構成パッケージは、主に、以下の3つの態様がある。

【0031】

30

1) 単管直列接続によるハーフブリッジ構成

単管に対して、チップの下面であるコレクタCを基板(Substrate)に溶接し、チップの上面であるエミッタEを基板にワイヤボンディング(bonding)によって電極に接続するように構造パッケージを完成し、最終的に、パッケージ工程が完了したモジュールは、さらに、直列接続されることによって、電氣的に接続されるようになり、単管直列接続によるハーフブリッジ構成を形成した。

【0032】

2) 片面放熱ハーフブリッジ構成モジュール

基板の溝を用いて、上部ブリッジアームと下部ブリッジアームにおける各電極の間を電氣的に絶縁させ、チップの下面であるコレクタCを基板に溶接し、チップの上面であるエミッタEを基板にワイヤボンディングによって電極に接続するように構造パッケージを完成すると同時に、上部ブリッジアームと下部ブリッジアームとの接続をボンディングによって完成し、片面放熱ハーフブリッジ構成を形成した。

40

【0033】

3) 両面放熱ハーフブリッジ構成モジュール

チップの下面であるコレクタCを基板に溶接し、チップの上面であるエミッタEを銅ブロックに溶接して、銅ブロックをさらに基板に溶接し、チップのゲートGをボンディングによって電極に接続するように構造パッケージを完成し、両面放熱ハーフブリッジ構成を形成した。

【0034】

50

しかし、それらのパッケージ構成における主電極は、いずれも、平面設計構造であり、即ち、図 1 に示されるように、入力電極及び出力電極と基板面とが同一の平面に位置し、上部ブリッジチップ及び下部ブリッジチップも同一の平面内にレイアウトされている。当該構造では、主に、寄生インダクタンスが高いものであり、それにより、チップのジャンクション温度が高くなり、モジュールの信頼性に影響を及ぼすという欠陥がある。

【 0 0 3 5 】

従来のモジュール放熱構造は、主に、以下の 3 種類がある。

1) 片面平板

即ち、基板と底板とが接続されて放熱器に取り付けられたことで、平面底板によって放熱するもの。

2) 片面ピンフィン (p i n f i n)

即ち、基板と p i n f i n 付き底板とが接続されて放熱器に取り付けられたことで、 p i n f i n 付き底板によって放熱するもの。

3) 底板無し両面放熱

即ち、基板が放熱器に直接に取り付けられたことで、両面基板によって放熱するもの。

【 0 0 3 6 】

上記 3 種類のパッケージは、いずれも、平面横方向接続構成によって、上部ブリッジおよび下部ブリッジが接続されハーフブリッジパッケージを形成する態様が用いられる。ただし、単管モジュールは、複数の単管が直列・並列接続されたことで、必要なハーフブリッジ又は他の回路構成を形成するものであり、集積モジュールは、基板上に複数のチップを載置して直列・並列接続することによって必要な回路構成を形成するものである。そのため、単管間の接続によってもチップ間のワイヤボンダ接続によっても、寄生インダクタンスが必ず増加し、過電流能力が低下する。同時に、上部ブリッジチップ及び下部ブリッジチップは同一の平面上にパッケージされたので、モジュールのパッケージ体積が大きく、且つ、放熱面が単一のものであり、信頼性が良くない。しかも、従来の主電極レイアウトは、モジュールの小型化設計において距離が近すぎてしまい、安全距離の面では、危険が潜んでおり、高電圧適用の要求を満足することができない。従来のモジュール放熱構造は、相対的に低いので、更に高いパワー密度や高温動作での高効率な放熱要求を満足することができない。

【 0 0 3 7 】

図 2 は本開示の一実施例に係るパワーモジュールの模式図である。図 2 に示されるように、当該パワーモジュールは、上部ブリッジチップ 8 と、上部ブリッジ緩衝ブロック 7 と、下部ブリッジチップ 5 と、出力電極 6 と、サーミスタ 1 5 と、ボンディングワイヤ 1 4 と、信号伝送端子 1 6 と、サーミスタ端子 1 3 と、を含み、ここで、上部ブリッジチップ 8、上部ブリッジ緩衝ブロック 7、および、下部ブリッジチップ 5 は、積層配置されており、上部ブリッジチップ 8 のエミッタは、上部ブリッジ緩衝ブロック 7 によって出力電極 6 に接続され、下部ブリッジチップ 5 のコレクタは、出力電極 6 に接続され、上部ブリッジチップ 8 のエミッタサンプリング、コレクタサンプリング、制御端及び下部ブリッジチップ 5 のエミッタサンプリング、コレクタサンプリング、制御端は、それぞれのボンディングワイヤ 1 4 によって信号伝送端子 1 6 と接続されており、サーミスタ 1 5 は、そのボンディングワイヤ 1 4 によってサーミスタ端子 1 3 と接続されている。ここでいう「上」と「下」は相対的なものであるが、本開示の実施例では、上部ブリッジチップ 8 の表面 (エミッタ E / ソース S) は、下部ブリッジチップ 5 の裏面 (コレクタ C / ドレイン D) とともに、同一の出力電極 6 に接続されなければならない、且つ、上部ブリッジチップ 8 および下部ブリッジチップ 5 は同一の平面に位置せず、例えば、出力電極 6 の両面にそれぞれ、配列されているものである。

【 0 0 3 8 】

ここで、信号伝送端子 1 6 は、信号の送受信のために用いられるが、その用途は、制御やサンプリングなどを含むが、それらに限らない。図 2 の実施例では、信号伝送端子 1 6 は、制御端子とサンプリング端子の集合に相当するものである。例えば、上部ブリッジチ

10

20

30

40

50

チップ 8 と下部ブリッジチップ 5 はいずれも制御端を有するので、信号伝送端子 16 には、2 つの制御端子が含まれるものとなり、他の場合も同様である。

【0039】

ここでのボンディングワイヤ 14 も全てのボンディングワイヤの集合である。例えば、上部ブリッジチップ 8 のエミッタサンプリングを信号伝送端子 16 に接続するボンディングワイヤ、下部ブリッジチップ 5 のエミッタサンプリングから引き出された信号伝送端子 16 のボンディングワイヤなどを含んでもよい。

【0040】

ここでの上部ブリッジ緩衝ブロック 7 は、電氣的に接続する機能、放熱経路の熱容量を増加して放熱効率を高める機能、ボンディングワイヤが引き出される空間を提供する機能などを発揮する。例えば、上部ブリッジ緩衝ブロック 7 は、銅ブロック、モリブデンブロックなどであってもよい。以下に説明する他の緩衝ブロックの機能は、上部ブリッジ緩衝ブロック 7 の機能と同様である。当業者であれば理解できるように、緩衝ブロックとチップは、完全に密着されたものではなく、必要な部位、例えば、電極などの位置のみにおいて接触しており、緩衝ブロックとチップとが接触していない位置では、回路のレイアウトの要求に応じて、クリアランス (clearance) を確保する必要がある。

10

【0041】

なお、本開示では、説明の便宜上、上部ブリッジチップ 8 及び下部ブリッジチップ 5 における 3 つの端子をいずれもエミッタ、コレクタ、および、制御端として説明する。ただし、当業者であれば理解できるように、上部ブリッジチップ 8 及び下部ブリッジチップ 5

20

【0042】

上記技術案が用いられたことで、上部ブリッジチップ 8、上部ブリッジ緩衝ブロック 7、および、下部ブリッジチップ 5 は積層配置されているため、パワーモジュールのパッケージ体積が減少し、システムパワーが向上し、パワーモジュールの寄生インダクタンスが低下し (例えば、パワー出力が同じである場合に、本開示の実施例に係る垂直積層パッケージ構造の寄生インダクタンスが 5 nH となれる一方、従来のパッケージ構造のインダクタンスが 10 nH を超える)、パワーモジュールの過電流能力が向上し、パワーモジュールの放熱面積が増加し、それにより、チップの温度を効果的に下げると共に、パワーモジュール及びシステムの信頼性を効果的に向上することができる。

30

【0043】

図 2 を引き続き参照して、本開示の実施例に係るパワーモジュールは、入力正電極 11 と、入力負電極 12 と、第 1 接続層 201 と、上部ブリッジ基板 9 と、第 2 接続層 202 と、上部ブリッジ放熱底板 10 と、第 3 接続層 203 と、第 4 接続層 204 と、下部ブリッジ緩衝ブロック 4 と、第 5 接続層 205 と、下部ブリッジ基板 3 と、第 6 接続層 206 と、下部ブリッジ放熱底板 1 と、をさらに含み、ここで、上部ブリッジ放熱底板 10、上部ブリッジ基板 9、上部ブリッジチップ 8、上部ブリッジ緩衝ブロック 7、下部ブリッジチップ 5、下部ブリッジ緩衝ブロック 4、下部ブリッジ基板 3 および下部ブリッジ放熱底板 1 は、チップと垂直な方向に積層配置されている。

【0044】

上部ブリッジチップ 8 のコレクタは、上部ブリッジ基板 9 と接続されており、上部ブリッジ基板 9 は、第 2 接続層 202 によって上部ブリッジ放熱底板 10 と接続されており、上部ブリッジチップ 8 は、第 3 接続層 203 によって上部ブリッジ緩衝ブロック 7 と接続されており、下部ブリッジチップ 5 のエミッタは、第 4 接続層 204 によって下部ブリッジ緩衝ブロック 4 と接続されており、下部ブリッジ緩衝ブロック 4 は、第 5 接続層 205 によって下部ブリッジ基板 3 と接続されており、下部ブリッジ基板 3 は、第 6 接続層 206 によって下部ブリッジ放熱底板 1 と接続されている。好ましくは、上部ブリッジチップ 8 のコレクタは、第 1 接続層 201 によって上部ブリッジ基板 9 と接続されている。上記第 1 ~ 第 6 接続層の各々は、例えば、放熱底板と基板の間、基板とチップの間、チップと緩衝ブロックの間、緩衝ブロックと電極の間、緩衝ブロックと基板の間における溶接又は

40

50

焼結などによる接続層 2 であり、上記各部材間の接続のために用いられるとともに、放熱に寄与するものである。

【 0 0 4 5 】

上部ブリッジ放熱底板 1 0 および下部ブリッジ放熱底板 1 は、pin fin 付き放熱底板または他の種類の放熱底板であってもよい。

【 0 0 4 6 】

上部ブリッジ基板 9 および下部ブリッジ基板 3 は、例えば、DBC (Direct Bonded Copper) セラミック基板 (例えば、窒化アルミニウム DBC セラミック基板、アルミナ DBC セラミック基板など)、活性金属ろう付けセラミック基板などのようなセラミック基板であってもよく、かつ、セラミックの上下における銅の厚さが調節可能なものである。図 3 は、上部ブリッジ基板 9 を示す模式図である。

10

【 0 0 4 7 】

図 4 に示されるように、上部ブリッジチップ 8 のコレクタは、上部ブリッジ基板 9 に溶接または焼結されている。

【 0 0 4 8 】

図 5 に示されるように、サーミスタ 1 5、サーミスタ端子 1 3、信号伝送端子 1 6 及びパワーモジュールの入力正電極 1 1 は、上部ブリッジ基板 9 に溶接または焼結されている。

【 0 0 4 9 】

図 6 は、ボンディングワイヤ 1 4 を示す模式図である。図 6 に示されるように、上部ブリッジチップ 8 のエミッタサンプリング、コレクタサンプリング、および、制御端は、それぞれのボンディングワイヤ 1 4 によって信号伝送端子 1 6 と接続されており、サーミスタ 1 5 は、そのボンディングワイヤ 1 4 によってサーミスタ端子 1 3 と接続されている。

20

【 0 0 5 0 】

図 7 に示されるように、上部ブリッジ緩衝ブロック 7 は、上部ブリッジチップ 8 のエミッタに溶接または焼結されている。そうすると、放熱面積が増加し、チップの放熱に更に有利なものとなる。

【 0 0 5 1 】

図 8 に示されるように、出力電極 6 は、上部ブリッジ緩衝ブロック 7 に溶接または焼結されている。

【 0 0 5 2 】

図 9 に示されるように、下部ブリッジチップ 5 のコレクタは、出力電極 6 に溶接または焼結され、上部ブリッジと下部ブリッジの間における垂直な通路を形成し、回路インダクタンスを著しく低下させる。図 1 0 は、下部ブリッジチップ 5 の制御端、サンプリング端と信号伝送端子 1 6 との接続方式を示す模式図であり、即ち、下部ブリッジチップ 5 の制御端、サンプリング端 (即ち、コレクタサンプリング、エミッタサンプリング) はボンディングワイヤ 1 4 によって信号伝送端子 1 6 と接続されることが示されている。

30

【 0 0 5 3 】

図 1 1 に示されるように、下部ブリッジ緩衝ブロック 4 は、下部ブリッジチップ 5 のエミッタに溶接または焼結されている。そうすると、放熱面積が増加し、チップの放熱に更に有利なものとなる。

40

【 0 0 5 4 】

図 1 2 に示されるように、パワーモジュールの入力負電極 1 2 は、下部ブリッジ基板 3 に溶接または焼結されている。

【 0 0 5 5 】

図 1 3 に示されるように、下部ブリッジ基板 3 は、下部ブリッジ緩衝ブロック 4 に溶接または焼結されている。

【 0 0 5 6 】

図 1 4 に示されるように、上部ブリッジ基板 9 の裏面及び下部ブリッジ基板 3 の裏面はそれぞれ、上部ブリッジ放熱底板 1 0 および下部ブリッジ放熱底板 1 に溶着または焼結されている。そのような両面放熱基板によれば、放熱面積が著しく増加し、放熱効率が向上

50

した。ここでいう「裏面」とは、基板における回路部品が示されていない一面のことを指し、非デバイス面とも呼ばれる。相応に、基板における回路部品が示されている一面は、基板の表面または部品面と呼ばれる。

【 0 0 5 7 】

図 1 5 はモールドされたパワーモジュールを示す模式図である。ここで、モールドケーシング 1 7 は、モジュールに対する保護及び機械的支持を実現するためのものである。モールドによる高温で動作可能である特性により、モジュールの適用環境は顕著に改善された。

【 0 0 5 8 】

以上の説明からも分かるように、従来の構造では、チップが横方向に直列に配置され、電流がチップによって垂直に伝導されてから、接続部によって横方向に流れるようになっている。本開示の実施例に係るパワーモジュールの構造は垂直に伝達される構造であるので、チップがスタック積層されて、電流が流れる経路が減少し、電流が垂直に上下に流れるため、回路寄生インダクタンスが大幅に低下するとともに、チップ、基板、緩衝ブロック、基板は積層されて構成されているので、チップは、複数の基板及び緩衝ブロックによって放熱されることができ、放熱効率が大幅に向上し、同一の動作状況では、チップの動作温度が低いので、信頼性が明らかに向上し、使用寿命も増加した。同時に、パワーモジュールの両面はともに、放熱底板であるため、適用時にその両面によって高効率な放熱を実現でき、チップの動作時の温度を著しく下げ、チップの動作上の信頼性が向上し、動作寿命も増加した。また、放熱底板の構造では、基板と放熱底板とが溶接または焼結して接続されているので、基板と放熱底板の間における熱抵抗が明らかに小さくなり、且つ、パワーモジュールの両面には、ともに放熱構造を追加したので、放熱効率が更に向上し、パッケージモジュールの小型化のための放熱機能を提供する。

【 0 0 5 9 】

図 1 6 は、モールドされたパワーモジュールを示す別の模式図である。図 1 6 に示されるように、当該構造では、サーミスタ端子 1 3 および信号伝送端子 1 6 は折り曲げ構造である。例えば、90°で折り曲げられてもよいが、折り曲げ方向について限定されていない。そうすると、放熱水路及び適用環境に応じて、実用性のマッチングを行うことが可能となる。即ち、サーミスタ端子 1 3 および信号伝送端子 1 6 は、例えば、放熱水路の外形にマッチングした形状となるように折り曲げられてもよい。そうすると、組み立ての場合、サーミスタ端子 1 3 および信号伝送端子 1 6 の折り曲げ構成は、放熱水路におけるサーミスタ端子 1 3 および信号伝送端子 1 6 の折り曲げ構成に接触した領域と、形状マッチングを行うことが可能となり、取付けの空間が節約された。

【 0 0 6 0 】

図 1 7 は本開示の一実施例に係るパワーモジュールの別の模式図である。図 1 7 に示されるように、上部ブリッジチップ 8 及び下部ブリッジチップ 5 は、縦方向に配置されている。上述した実施例では、上部ブリッジチップ 8 及び下部ブリッジチップ 5 は、横方向に配置されている。本開示では、横方向とは、図 1 7 中のパワーモジュールの左右方向を指し、縦方向とは、その前後方向を指す。縦方向に配置されたことによって、パッケージ体積が変化せず、より多くの上部ブリッジチップ 8 及び下部ブリッジチップ 5 を左右方向に配置することが可能となり、そのため、出力能力の向上にも可能性を与える。

【 0 0 6 1 】

図 1 8 は本開示の一実施例に係るパワーモジュールの別の模式図である。図 1 8 に示されるように、パワーモジュールの入力正電極 1 1 の取付平面およびパワーモジュールの入力負電極 1 2 の取付平面は、異なる水平面に位置している。入力正電極 1 1 の取付平面および入力負電極 1 2 の取付平面は同一の水平面に位置していれば、入力正電極 1 1 と入力負電極 1 2 の間の間隔が小さくなるが、入力正電極 1 1 の取付平面および入力負電極 1 2 の取付平面は異なる水平面に配置されると、入力正電極 1 1 と入力負電極 1 2 の間の距離が大幅に大きくなり、安全距離も相応に増加し、パワーモジュールの電圧安全レベルも大幅に向上した。しかも、電圧安全レベルが高いほど、電圧適用プラットフォームの範囲が

10

20

30

40

50

広くなり、そうすると、本開示の実施例に係るパワーモジュールは、更に多くの適用場面に適用できるようになる。本開示では、安全距離とは、入力正電極 1 1 と入力負電極 1 2 の間の空中距離のことを指す。

【 0 0 6 2 】

図 1 9 は本開示の一実施例に係るパワーモジュールの別の模式図である。図 1 9 は、図 1 8 とほぼ同様であるが、入力正電極 1 1 の取付平面および入力負電極 1 2 の取付平面は異なる平面に位置しており、かついずれも水平面と 9 0 ° の角度をなす点で相違する。即ち、図 1 9 に示されるように、入力正電極 1 1 の取付平面および入力負電極 1 2 の取付平面は縦方向に沿って延びている。それにより、入力正電極 1 1 と入力負電極の間の安全距離が増加し、パワーモジュールの電圧安全レベルが向上し、電圧適用プラットフォームの範囲が広がる。

10

【 0 0 6 3 】

図 2 0 は本開示の一実施例に係るパワーモジュールの別の模式図である。図 2 0 に示されるように、本開示の実施例に係るパワーモジュールは、上部ブリッジ放熱水路 1 9 と、下部ブリッジ放熱水路 2 1 と、をさらに含み、上部ブリッジ放熱底板 1 0 は、上部ブリッジ放熱水路 1 9 とともに取り付けられており、下部ブリッジ放熱底板 1 は、下部ブリッジ放熱水路 2 1 とともに取り付けられている。一実施例では、上部ブリッジ放熱底板 1 0 は、上部ブリッジシールリング 1 8 によって、上部ブリッジ放熱水路 1 9 に取り付けられており、下部ブリッジ放熱底板 1 は、下部ブリッジシールリング 2 0 によって、下部ブリッジ放熱水路 2 1 に取り付けられており、上部ブリッジ放熱水路 1 9 及び下部ブリッジ放熱水路 2 1 は、締結部材（例えば、ネジ）によって締結されてもよい。放熱水路により、放熱機能を発揮することができる。しかも、そのように配置されたことによって、放熱底板における *pin fin* は、放熱水路における冷却媒体と直接に接触することができ、放熱効率がより高くなる。

20

【 0 0 6 4 】

図 2 1 は本開示の一実施例に係るパワーモジュールの別の模式図である。図 2 1 は、図 2 0 と比べて、複数のパワーモジュールが積層配置されている点で相違する。図 2 1 には、複数のパワーモジュールは、チップに垂直な方向に積層配置されている。その場合に、隣り合う 2 つのパワーモジュールに対して、下方に位置するパワーモジュールにおける下部ブリッジ放熱水路 2 1 及び上方に位置するパワーモジュールにおける上部ブリッジ放熱水路 1 9 は、2 i n 1 水路 2 3 を形成し、当該 2 i n 1 水路 2 3 は、内部が上下 2 つの独立水路空間に仕切られた独立水路であり、その 2 つの独立水路空間は、それぞれの両側における放熱底板を放熱するために用いられてもよく、且つ、その 2 つの独立水路空間は互いの放熱機能に影響を与えないものである。このように配置することにより、パワーモジュール及び放熱水路の取付け体積が著しく減少し、パワー密度が向上し、システムの体積密度が増加した。また、本開示に記載の各放熱水路は、同一の入水口及び同一の排水口を共用していてもよいが、各放熱水路の内部空間はそれぞれ、独立したものである。勿論、入水口及び排水口は、共有されたものでなくてもよい。

30

【 0 0 6 5 】

図 2 2 は本開示の一実施例に係るパワーモジュールの別の模式図である。図 2 2 に示されるように、本開示の実施例に係るパワーモジュールは、駆動板 2 4 をさらに含む。当該駆動板 2 4 は、パワーモジュールの 3 相ブリッジアームチップのオン・オフを駆動するためのものである。駆動板 2 4 は、信号伝送端子 1 6 の制御端子側に配置されている。しかも、駆動板 2 4 は、制御端子を駆動板 2 4 に接続できるように、制御端子の位置において接続口を予め設置するとともに、接続線を引き出せるように、出力電極 6 の位置を避ける必要がある。駆動板 2 4 は、上記記載の上部ブリッジ放熱水路 1 9 および下部ブリッジ放熱水路 2 1 の側辺に配置されてもよい。そうすると、駆動板 2 4 は、パワーモジュールのシステム全体と一体化されることができ、パワーモジュールの体積が増加しない。

40

【 0 0 6 6 】

以上では、添付図面を参照して、本開示の好適な実施形態を詳しく説明したが、本開示

50

は、上記実施形態における具体的な説明によって限定されたものではない。本開示の技術的思想の範囲内において、本開示の技術案に対して種々の簡単な変形を与えることができ、これらの簡単な変形はいずれも、本開示の保護範囲に該当するものである。

【0067】

なお、上述した具体的な実施形態に説明された各具体的な技術的特徴は、相互に矛盾しない限り、任意の適切な方式によって組み合わせられてもよい。不要な重複が避けられるように、本開示では、様々な可能な組合せ態様を別途で説明しない。

【0068】

また、本開示における種々の異なる実施形態は、任意に組み合わせられてもよい。本開示の思想に違反しない限り、本願により開示された内容と同様に見なすべきである。

【符号の説明】

【0069】

1 下部ブリッジ放熱底板、2 放熱底板と基板の間、基板とチップの間、チップと緩衝ブロックの間、緩衝ブロックと電極の間、緩衝ブロックと基板の間における溶接又は焼結などによる接続層、3 下部ブリッジ基板、4 下部ブリッジ緩衝ブロック、5 下部ブリッジチップ、6 出力電極、7 上部ブリッジ緩衝ブロック、8 上部ブリッジチップ、9 上部ブリッジ基板、10 上部ブリッジ放熱底板、11 入力正電極、12 入力負電極、13 サーミスタ端子、14 ボンディングワイヤ、15 サーミスタ、16 信号伝送端子、17 モールドケーシング、18 上部ブリッジシールリング、19 上部ブリッジ放熱水路、20 下部ブリッジシールリング、21 下部ブリッジ放熱水路、23 2 in 1 水路、24 駆動板。

10

20

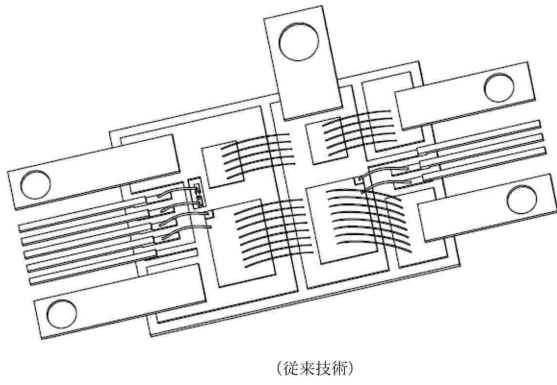
30

40

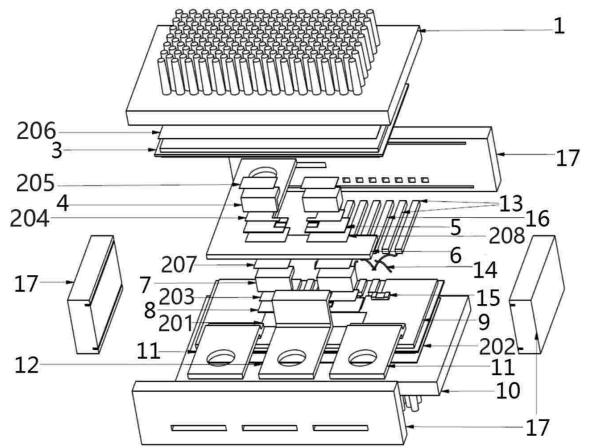
50

【図面】

【図 1】

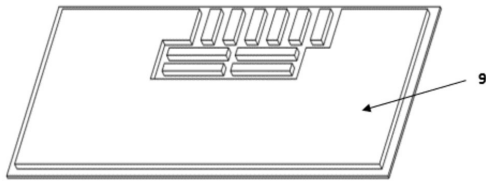


【図 2】

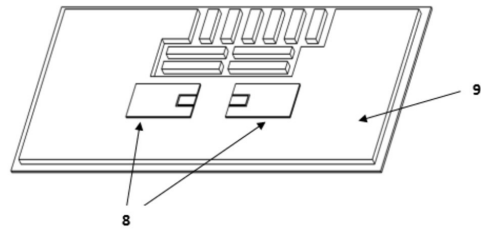


10

【図 3】



【図 4】



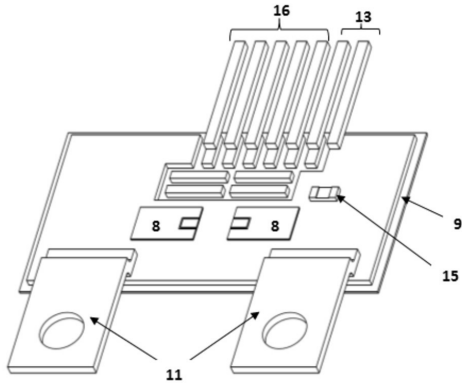
20

30

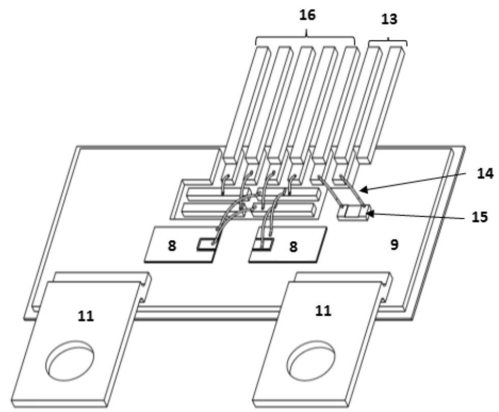
40

50

【図 5】

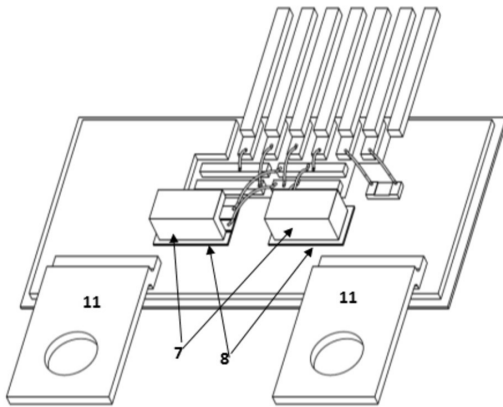


【図 6】

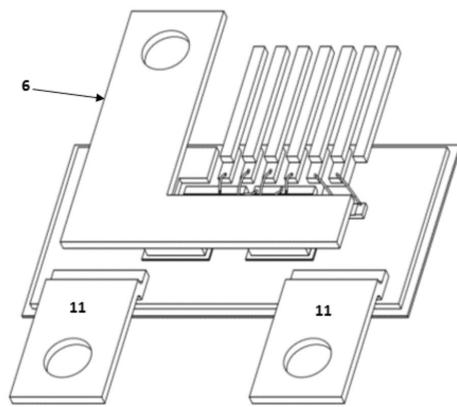


10

【図 7】



【図 8】



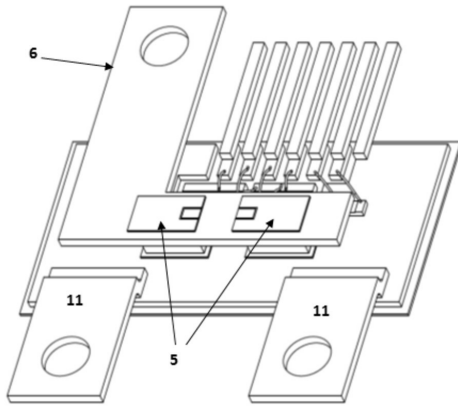
20

30

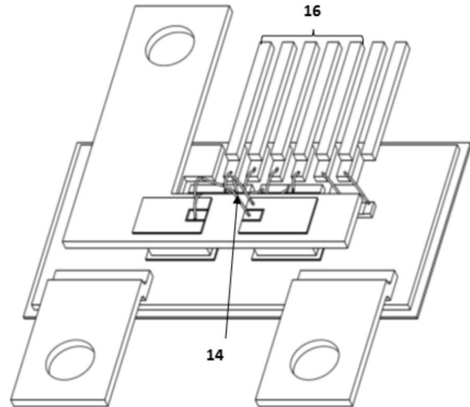
40

50

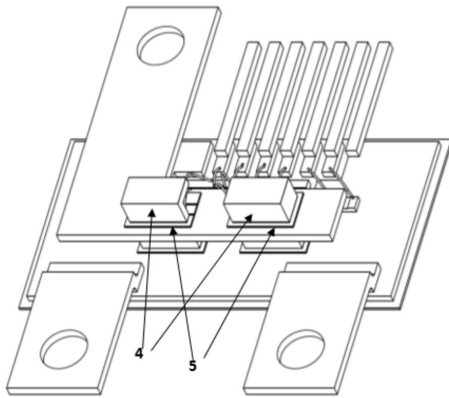
【図 9】



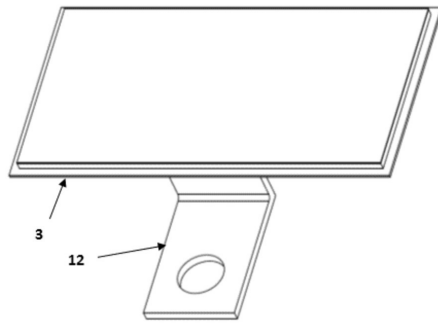
【図 10】



【図 11】



【図 12】



10

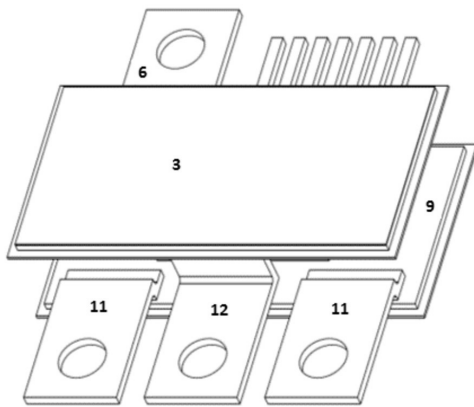
20

30

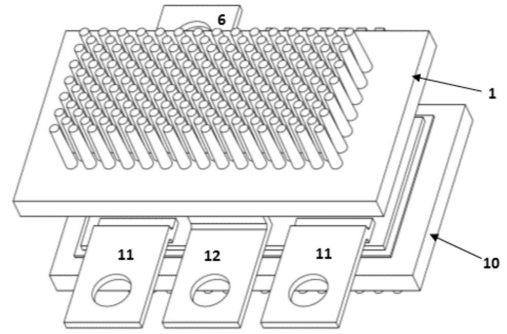
40

50

【図 13】

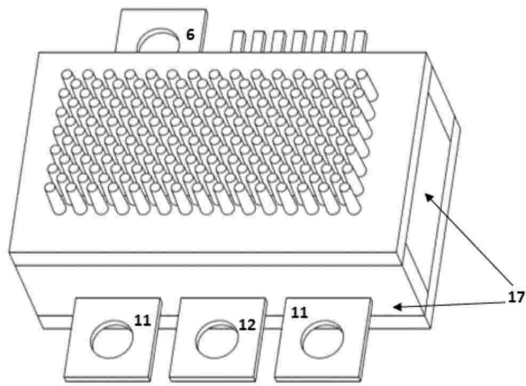


【図 14】

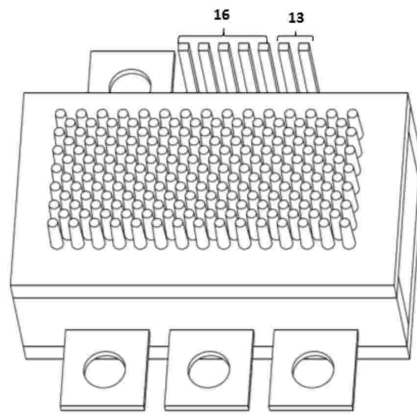


10

【図 15】



【図 16】



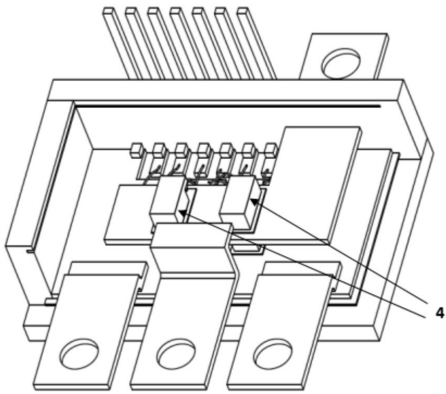
20

30

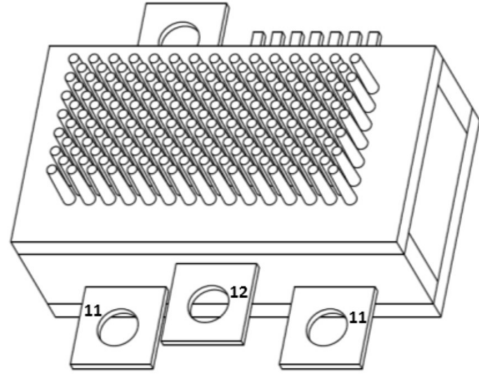
40

50

【図 17】

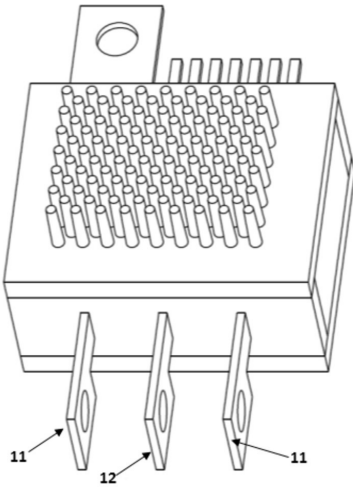


【図 18】



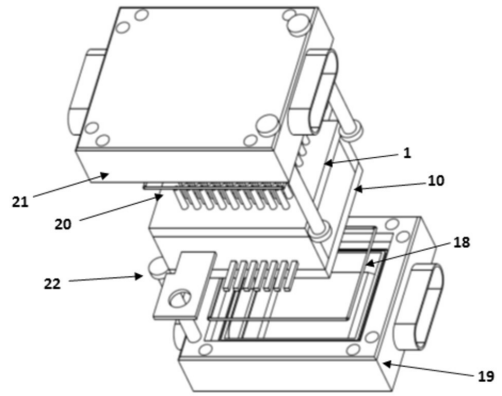
10

【図 19】



20

【図 20】

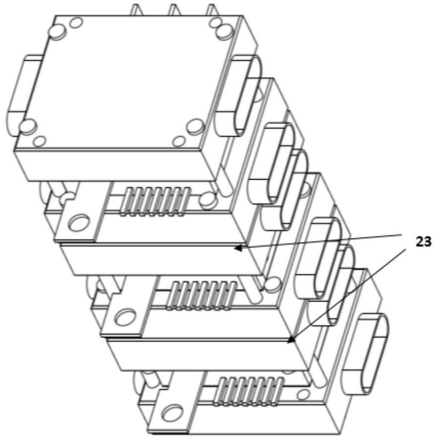


30

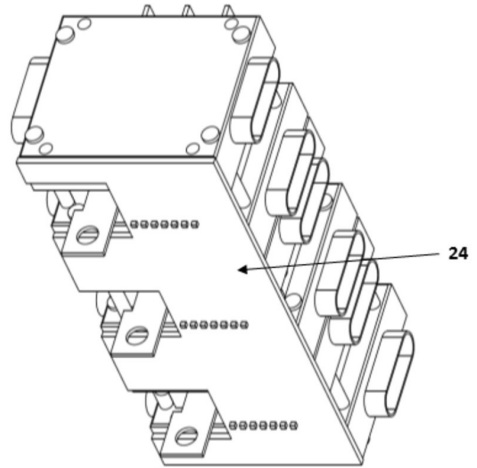
40

50

【 図 2 1 】



【 図 2 2 】



10

20

30

40

50

フロントページの続き

- 新区葵涌街道延安路1号 518119
- (72)発明者 曾秋蓮
中華人民共和国広東省深 せん 市大鵬新区葵涌街道延安路1号 518119
- (72)発明者 駱伝名
中華人民共和国広東省深 せん 市大鵬新区葵涌街道延安路1号 518119
- (72)発明者 呉海平
中華人民共和国広東省深 せん 市大鵬新区葵涌街道延安路1号 518119
- 審査官 花田 尚樹
- (56)参考文献 欧州特許出願公開第03621106(E P, A1)
特開2020-170826(J P, A)
特開2019-125721(J P, A)
特開2013-021878(J P, A)
特開2011-114176(J P, A)
- (58)調査した分野 (Int.Cl., D B名)
H 0 1 L 2 3 / 3 6