



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2021-0109717
(43) 공개일자 2021년09월07일

(51) 국제특허분류(Int. Cl.)
C09D 11/52 (2014.01) H01L 51/00 (2006.01)
H01L 51/05 (2006.01)
(52) CPC특허분류
C09D 11/52 (2013.01)
H01L 51/0005 (2013.01)
(21) 출원번호 10-2020-0024478
(22) 출원일자 2020년02월27일
심사청구일자 2020년02월27일

(71) 출원인
인하대학교 산학협력단
인천광역시 미추홀구 인하로 100(용현동, 인하대학교)
충남대학교산학협력단
대전광역시 유성구 대학로 99 (궁동, 충남대학교)
(72) 발명자
이근형
인천광역시 남구 노적산로 43 (학익동, 인천학익두산위브) 101동 1301호
홍기현
경기도 부천시 경인로412번길 21 (소사본동)
조경국
경기도 부천시 범안로 220 (옥길동, 옥길호반베르디움) 114동 901호
(74) 대리인
이원희

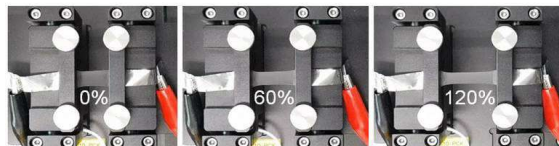
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 신축성 전극 잉크 조성물, 이를 이용한 신축성 전극 및 박막 트랜지스터의 제조방법

(57) 요약

본 발명은 신축성 전극 잉크 조성물, 이를 이용한 신축성 전극 및 박막 트랜지스터의 제조방법에 관한 것으로, 상세하게는 전도성 나노 소재, 고분자 재료 및 이온성 액체를 포함하는 신축성 전극 잉크 조성물, 이를 이용한 신축성 전극 및 박막 트랜지스터의 제조방법에 관한 것이다.

대표도 - 도1



(52) CPC특허분류

H01L 51/0508 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1415163504
부처명	산업통상자원부
과제관리(전문)기관명	한국에너지기술평가원
연구사업명	에너지인력양성(전력기금)(R&D)
연구과제명	차세대 고분자전해질연료전지 부품소재 핵심기술 고급트랙 (4차년도)
기 여 율	50/100
과제수행기관명	인하대학교 산학협력단
연구기간	2020.01.01 ~ 2020.12.31

이 발명을 지원한 국가연구개발사업

과제고유번호	NRF-2018M3C1B9089123
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	미래선도기술개발사업
연구과제명	체내 삼입형 i-PDT용 생체 적합 전력 공급원 개발
기 여 율	50/100
과제수행기관명	인하대학교 산학협력단
연구기간	2018.12.03 ~ 2020.04.02

명세서

청구범위

청구항 1

전도성 나노 소재, 고분자 재료 및 이온성 액체를 포함하는
신축성 전극 잉크 조성물.

청구항 2

제 1 항에 있어서,

상기 전도성 나노 소재, 고분자 재료 및 이온성 액체는 1:1:0.5 내지 1:1:1.5의 중량비로 포함하는 신축성 전극 잉크 조성물.

청구항 3

제 1 항에 있어서,

상기 전도성 나노 소재는 탄소나노튜브, 그래핀, 금속 나노선 및 전도성 고분자 중 적어도 하나인 신축성 전극 잉크 조성물.

청구항 4

제 1 항에 있어서,

상기 고분자 재료는 호모폴리머, 공중합체, 다중 공중합체 및 이들의 혼합물 중 적어도 하나인 신축성 전극 잉크 조성물.

청구항 5

제 1 항에 있어서,

상기 이온성 액체는 1-에틸-3-메틸이미다졸륨 비스(트리플루오로메틸설포닐)이미드([EMI][TFSI]), 1-부틸-3-메틸이미다졸륨 비스(트리플루오로메틸설포닐)이미드 ([BMI][TFSI]), 1-부틸-3-메틸이미다졸륨 헥사플루오로포스페이트 ([BMI][PF₆]), 1-부틸-3-메틸이미다졸륨 테트라플루오로보레이트(BMI)[BF₄]), 1-부틸-1-메틸피롤리디늄 비스(트리플루오로메틸설포닐)이미드 [BMPYR][TFSI], 1-부틸-1-메틸피롤리디늄 트리스(펜타플루오로에틸)트리플루오로포스페이트([BMPYR][FAP]), 1-에틸-3-메틸이미다졸륨 트리스(펜타플루오로에틸)트리플루오로포스페이트 [EMI][FAP], 1-에틸-3-메틸이미다졸륨 비스(플루오로설포닐)이미드([EMI][FSI]) 및 에틸-디메틸-프로필암모늄 비스(트리플루오로메틸설포닐)이미드([EDMPA][TFSI])로 이루어진 군으로부터 선택되는 1종 이상인 신축성 전극 잉크 조성물.

청구항 6

용매에 제 1 항의 신축성 전극 잉크 조성물을 용해시켜 전극 잉크를 제조하는 단계; 및

상기 전극 잉크를 기판상에 인쇄하는 단계;를 포함하는 신축성 전극의 제조방법.

청구항 7

제 6 항에 있어서,

상기 전극 잉크를 제조하는 단계는 50 내지 200℃의 온도에서 수행하는 신축성 전극의 제조방법.

청구항 8

제 1 항의 신축성 전극 잉크 조성물을 포함하는 전극 잉크를 이용하여 기판상에 서로 이격 배치되도록 소스 전극 및 드레인 전극을 인쇄하는 단계;

반도체 잉크를 이용하여 상기 기판상에 상기 소스 전극 및 드레인 전극을 연결하는 반도체층을 인쇄하는 단계;

이온 젤 잉크를 이용하여 상기 반도체층 상에 유전체층을 인쇄하는 단계; 및

전도성 잉크를 이용하여 상기 유전체층 상에 게이트 전극을 인쇄하는 단계;를 포함하는 박막 트랜지스터의 제조 방법.

청구항 9

제 1 항의 신축성 전극 잉크 조성물을 이용하여 기판상에 서로 이격 배치되도록 게이트 전극, 소스 전극 및 드레인 전극을 인쇄하는 단계;

반도체 잉크를 이용하여 상기 기판상에 상기 소스 전극 및 드레인 전극을 연결하는 반도체층을 인쇄하는 단계; 및

이온 젤 잉크를 이용하여 상기 반도체층 상에 유전체층을 인쇄하는 단계;를 포함하는 박막 트랜지스터의 제조 방법.

청구항 10

제 8 항 또는 제 9 항에 있어서,

상기 반도체 잉크는 폴리(3-헥실티오펜)(P3HT), 폴리(2-헥실티오펜), 폴리(3,3' '-디도데실퀴터티오펜)(PQT-12), 폴리(9,9' -다이옥틸 플로오렌-코-비티오펜)(F8T2) 및 이들의 혼합물로 이루어진 군으로부터 선택되는 어느 하나를 포함하는 박막 트랜지스터의 제조방법.

청구항 11

제 8 항 또는 제 9 항에 있어서,

상기 이온 젤 잉크는 고분자 재료 및 이온성 액체를 포함하는 박막 트랜지스터의 제조방법.

청구항 12

제 8 항 또는 제 9 항에 있어서,

상기 소스 전극 및 드레인 전극을 인쇄하기 전, 상기 기판을 100 내지 130℃의 온도로 유지하는 단계;를 더 포함하는 박막 트랜지스터의 제조방법.

청구항 13

제 8 항 또는 제 9 항에 있어서,

상기 소스 전극 및 드레인 전극을 인쇄하기 전, 패턴을 갖는 마스크를 형성하는 단계를 더 포함하는 박막 트랜지스터의 제조방법.

청구항 14

제 8 항 또는 제 9 항에 있어서,

상기 신축성 전극 잉크, 반도체 잉크 및 이온 젤 잉크 중 적어도 하나를 건조시키는 단계;를 더 포함하는 박막 트랜지스터의 제조방법.

청구항 15

용매에 다중벽 탄소나노튜브, 고분자 재료 및 이온성 액체를 용해시켜 인버터 저항 잉크를 제조하는 단계;

상기 저항 잉크를 신축성 기판상에 인쇄하여 인버터 저항을 형성하는 단계; 및

상기 인버터 저항과 상기 제 9 항의 제조방법으로 제조된 박막 트랜지스터를 전기적으로 연결하는 단계;를 포함하는 신축성 인버터의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 신축성 전극 잉크 조성물, 이를 이용한 신축성 전극 및 박막 트랜지스터의 제조방법에 관한 것이다.

배경 기술

[0003] 구부릴 수 있고 늘릴 수 있는 특성을 갖는 신축성 전자 기기는 기존의 무기물 기반 반도체 전자소자의 한계를 극복하고, 최근 주목 받고 있는 사람의 피부 또는 굴곡진 부분에 부착하거나 휴대가 간편한 디스플레이, 에너지 저장 장치, 웨어러블 센서 등을 포함하는 응용을 가능하게 하여 관련 소재 및 소자의 기술개발 필요성이 증대되고 있다.

[0005] 이러한 신축성 전자소자를 구현하기 위해 최근 외부에서 작용하는 힘과 소자에 가해지는 스트레인에 호환되면서 소자의 성능을 유지할 수 있도록 소자의 구성요소를 새롭게 디자인하는 다양한 방법들이 연구되고 있다.

[0006] 이와 관련하여 대한민국 등록특허 제10-1394506호에서는 신축성 있는 기판, 그래핀 전극들, 주름이 형성된 무기 산화물 절연막 및 탄소나노튜브 채널을 구비하여 신축성을 갖는 박막 트랜지스터가 개시된 바 있으나, 최종 신축성 전자 기기의 성능이 전극 물질 즉, 그래핀의 신축 성능에 제한되는 문제가 있다. 이에 최종 신축성 전자 기기가 우수한 유연성 및 신축성을 갖도록 하기 위해서는 전극의 유연성 및 신축성을 향상시킬 필요가 있어, 이에 대한 연구 개발이 요구되고 있다.

[0008] 한편 신축성 전극은 기계적 변형에도 일정한 전기 전도성을 유지하면서 움직이는 부분 및 임의의 표면에 부착될 수 있는 장점을 지니고 있기 때문에 디스플레이, 웨어러블 전자소자 등의 분야에 응용 가능하며, 기계적 변형에 일정한 전도성 유지를 요하는 응용 분야 이외에 기계적 변형에 전기 저항이 바뀌는 특성을 이용하여 촉각 감지 필름으로의 응용이 가능하여 인공 전자 피부, 촉각 센서, 인공 보철, 로봇틱스 분야에 응용될 수 있다.

[0010] 이러한 신축성 전극을 제조하기 위한 방법으로, 강성 재료의 기하학적 구조를 변형하여 신축성을 갖도록 하는 방법 및 본질적으로 탄성인 유기물질을 활용하여 신축성을 갖도록 제조하는 방법이 있다.

[0011] 그 중 강성(rigid) 재료의 기하학적 구조를 변형하여 신축성 전극을 제조하는 종래의 기술로, Nano Lett. 2014,

14, 682-686에서는 신장된 고무 필름상에 전도성 필름을 형성한 후 인장력을 제거하여 수축시킴으로써 형성된 주름구조를 갖는 신축성 전극을 개시한 바 있다. 하지만, 이러한 방법은 일반적으로 다단계 제조 공정이 요구되고, 또한, 정밀한 구조를 설계하는데 사용되기 어려운 문제가 있다.

[0013] 또한, 유기물질을 활용하여 신축성을 갖도록 제조하는 방법으로, 금속 나노입자 또는 탄소 나노입자와 같은 전기 전도도를 가진 전도성 필러와 신축성을 갖는 고무의 복합화를 통해 신축성 전극을 제조하는 방법으로, T. Someya, Y. Kato, T. Sekitani, S. Iba, Y. Noguchi, Y. Murase, H. Kawaguchi, T. Sakurai, Proc. Natl. Acad. Sci. USA, 102, 12321-12325 (2005)에서는 탄소 나노입자를 전도성 필러로 사용하여 제조한 신축성 전극을 제조하는 방법이 개시된 바 있다.

[0015] 이러한, 유기물질을 활용하여 신축성을 부여하는 방법은 다이렉트 프린팅 및 roll-to-roll 공정 등으로 용이하게 제작할 수 있어 저비용으로 제조할 수 있고, 대규모 제조에 보다 적합할 수 있으나, 종래의 경우, 신축성이 우수할 경우 전도성이 낮거나 또는 전도성을 높이기 위해 전도성 필터의 양등을 증가시키는 경우 신축성이 저하되는 문제가 있어 이를 해결하기 위한 연구가 필요한 상황이다.

선행기술문헌

특허문헌

[0017] (특허문헌 0001) 대한민국 등록특허 제10-1394506호

비특허문헌

[0018] (비특허문헌 0001) Nano Lett. 2014, 14, 682-686

(비특허문헌 0002) T. Someya, Y. Kato, T. Sekitani, S. Iba, Y. Noguchi, Y. Murase, H. Kawaguchi, T. Sakurai, Proc. Natl. Acad. Sci. USA, 102, 12321-12325 (2005)

발명의 내용

해결하려는 과제

[0019] 본 발명의 목적은 신축성 전극 잉크 조성물, 이를 이용한 신축성 전극 및 박막 트랜지스터의 제조방법을 제공하는 데 있다.

과제의 해결 수단

[0021] 상기 목적을 달성하기 위하여,

[0022] 본 발명의 일 측면에서는

[0023] 전도성 나노 소재, 고분자 재료 및 이온성 액체를 포함하는

[0024] 신축성 전극 잉크 조성물이 제공된다.

[0026] 또한, 본 발명의 다른 일 측면에서는

[0027] 용매에 상기 신축성 전극 잉크 조성물을 용해시켜 전극 잉크를 제조하는 단계; 및

- [0028] 상기 전극 잉크를 기판상에 인쇄하는 단계;를 포함하는 신축성 전극의 제조방법이 제공된다.
- [0030] 나아가, 본 발명의 또 다른 일 측면에서는
- [0031] 상기 신축성 전극 잉크 조성물을 포함하는 전극 잉크를 이용하여 기판상에 서로 이격 배치되도록 소스 전극 및 드레인 전극을 인쇄하는 단계;
- [0032] 반도체 잉크를 이용하여 상기 기판상에 상기 소스 전극 및 드레인 전극을 연결하는 반도체층을 인쇄하는 단계;
- [0033] 이온 젤 잉크를 이용하여 상기 반도체층 상에 유전체층을 인쇄하는 단계; 및
- [0034] 전도성 잉크를 이용하여 상기 유전체층 상에 게이트 전극을 인쇄하는 단계;를 포함하는 박막 트랜지스터의 제조방법이 제공된다.
- [0036] 더 나아가, 본 발명의 또 다른 일 측면에서는
- [0037] 상기 신축성 전극 잉크 조성물을 이용하여 기판상에 서로 이격 배치되도록 게이트 전극, 소스 전극 및 드레인 전극을 인쇄하는 단계;
- [0038] 반도체 잉크를 이용하여 상기 기판상에 상기 소스 전극 및 드레인 전극을 연결하는 반도체층을 인쇄하는 단계; 및
- [0039] 이온 젤 잉크를 이용하여 상기 반도체층 상에 유전체층을 인쇄하는 단계;를 포함하는 박막 트랜지스터의 제조방법이 제공된다.
- [0041] 더 나아가, 본 발명의 또 다른 일 측면에서는
- [0042] 용매에 다중벽 탄소나노튜브, 고분자 재료 및 이온성 액체를 용해시켜 인버터 저항 잉크를 제조하는 단계;
- [0043] 상기 저항 잉크를 기판상에 인쇄하여 인버터 저항을 형성하는 단계; 및
- [0044] 상기 인버터 저항과 상기 제조방법으로 제조된 박막 트랜지스터를 전기적으로 연결하는 단계;를 포함하는 신축성 인버터의 제조방법이 제공된다.

발명의 효과

- [0046] 본 발명의 신축성 전극 잉크 조성물은 신장 및 수축에 따라 저항변화가 작은 신축성 전극을 제조할 수 있다.
- [0047] 또한, 본 발명의 제조방법으로 제조되는 박막 트랜지스터 및 인버터는 낮은 작동 전압에서 작동되고, 신축 또는 유연 변화에 대한 소자 안정성이 우수한 신축성 소자 또는 유연성 소자일 수 있다.

도면의 간단한 설명

- [0049] 도 1은 본 발명의 실시 예에 따라 제조된 신축성 전극의 인장 변형률 0%, 60% 120%일 때의 상태를 나타내는 사진이고,
- 도 2는 본 발명의 실시 예 1 및 비교예 1에 따라 제조된 신축성 전극의 인장 변형률에 따른 저항 변화($\Delta R/R_0$) 값을 나타내는 그래프이고,
- 도 3은 본 발명의 실시 예에 따라 제조된 신축성 전극의 인장 변형률 0%, 60% 120%일 때의 상태를 주사전자현미경(SEM)으로 관찰한 사진이고,
- 도 4는 본 발명의 실시 예 및 비교예에 따라 제조된 신축성 전극의 조성비에 따른 저항값을 비교한 그래프이고,
- 도 5는 본 발명의 실시 예에 따라 제조된 전극 잉크, 반도체 잉크, 이온젤 잉크 및 게이트 전극 잉크를 나타내

는 사진이고,

도 6은 본 발명의 실시 예에 따른 박막 트랜지스터를 인쇄 공정으로 제조되는 과정을 나타내는 모식도이고,

도 7은 본 발명의 실시 예에 따른 탑 게이트 형태의 유연 박막 트랜지스터를 나타내는 모식도이고,

도 8은 본 발명의 실시 예에 따라 PET, PI 및 종이에 제조된 유연 박막 트랜지스터를 나타내는 사진이고,

도 9 내지 도 11은 본 발명의 실시 예 4에 따라 제조된 탑 게이트 형태의 유연 박막 트랜지스터의 특성을 측정한 결과 그래프이고,

도 12는 본 발명의 실시 예 5에 따라 제조된 유연 박막 트랜지스터의 소자 특성을 측정한 결과 그래프이고,

도 13은 본 발명의 실시 예 6에 따라 제조된 유연 박막 트랜지스터의 소자 특성을 측정한 결과 그래프이고,

도 14는 본 발명의 박막 트랜지스터의 유연 안정성을 평가하기 위해 곡률을 갖는 기재상에 박막 트랜지스터를 형성한 모습을 나타낸 사진이고,

도 15 내지 도 17 각각은 도 14와 같이 형성한 유연 박막 트랜지스터의 다양한 굽힘 반지름(r)에서의 $I_{DS}-V_{GS}$ 특성, 굽힘 사이클에 따른 홀 이동도(μ), 문턱 전압(V_{th}), I_{DS} 를 및 온-오프 전류비(I_{on}/I_{off})를 측정한 그래프이고,

도 18은 본 발명의 실시 예 7에 따른 사이드 게이트된 형태의 박막 트랜지스터를 나타내는 모식도이고,

도 19 내지 도 22는 본 발명의 실시 예 7에 따라 제조된 사이드 게이트된 형태의 박막 트랜지스터의 특성을 측정한 결과 그래프이고,

도 23 및 24는 본 발명의 실시 예 8에 따라 제조된 신축성 인버터의 특성을 측정한 결과 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0050] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시 형태들을 다음과 같이 설명한다. 그러나, 본 발명의 실시 형태는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 이하 설명하는 실시 형태로 한정되는 것은 아니다. 또한, 본 발명의 실시 형태는 당해 기술분야에서 평균적인 지식을 가진 자에게 본 발명을 더욱 완전하게 설명하기 위해서 제공되는 것이다. 따라서, 도면에서의 요소들의 형상 및 크기 등은 보다 명확한 설명을 위해 과장될 수 있으며, 도면 상의 동일한 부호로 표시되는 요소는 동일한 요소이다. 또한, 유사한 기능 및 작용을 하는 부분에 대해서는 도면 전체에 걸쳐 동일한 부호를 사용한다. 덧붙여, 명세서 전체에서 어떤 구성요소를 "포함"한다는 것은 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있다는 것을 의미한다.
- [0052] 본 발명의 일 측면에서는
- [0053] 전도성 나노 소재, 고분자 재료 및 이온성 액체를 포함하는
- [0054] 신축성 전극 잉크 조성물이 제공된다.
- [0056] 이하, 본 발명의 실시 예에 따른 신축성 전극 잉크 조성물을 상세히 설명한다.
- [0058] 상기 신축성 전극 잉크 조성물은 전도성 나노 소재를 포함할 수 있다.
- [0060] 상기 전도성 나노 소재는 탄소나노튜브, 그래핀, 금속 나노선 및 전도성 고분자 중 적어도 하나일 수 있고, 바람직하게는 저항값이 보다 낮은 단일벽탄소나노튜브(Single walled carbon nanotubes, SWCNTs)일 수 있다.
- [0061] 이에 상기 신축성 전극 잉크 조성물은 단일벽 탄소나노튜브 및 이온젤을 포함할 수 있고, 상기 이온젤에 의해 상기 단일벽 탄소나노튜브의 분산성이 상대적으로 증가하여 전극으로서의 특성을 보다 향상시킬 수 있다.

- [0063] 또한, 상기 신축성 전극 잉크 조성물은 이온성 액체(ionic liquid)를 포함할 수 있다. 상기 이온성 액체는 유기 양이온 및 유기 또는 무기 음이온으로 구성된 물질로 전기화학적 안정성이 우수하고 높은 전기용량 및 이온 전도도를 나타내는 물질일 수 있다.
- [0064] 상기 이온성 액체는 1-에틸-3-메틸이미다졸륨 비스(트리플루오로메틸설포닐)이미드([EMI][TFSI]), 1-부틸-3-메틸이미다졸륨 비스(트리플루오로메틸설포닐)이미드 ([BMI][TFSI]), 1-부틸-3-메틸이미다졸륨 헥사플루오로포스페이트 ([BMI][PF₆]), 1-부틸-3-메틸이미다졸륨 테트라플루오로보레이트(BMI)[BF₄]), 1-부틸-1-메틸피롤리디늄 비스(트리플루오로메틸설포닐)이미드 [BMPYR][TFSI], 1-부틸-1-메틸피롤리디늄 트리스(펜타플루오로에틸)트리플루오로포스페이트([BMPYR][FAP]), 1-에틸-3-메틸이미다졸륨 트리스(펜타플루오로에틸)트리플루오로포스페이트 [EMI][FAP], 1-에틸-3-메틸이미다졸륨 비스(플루오로설포닐)이미드([EMI][FSI]) 및 에틸-디메틸-프로필암모늄 비스(트리플루오로메틸설포닐)이미드([EDMPA][TFSI])로 이루어진 군으로부터 선택되는 1종 이상일 수 있고, 바람직하게는 1-에틸-3-메틸이미다졸륨 비스(트리플루오르 메틸 설포닐)이미드([EMI][TFSI])일 수 있다.
- [0066] 한편, 상기 이온성 액체는 상기 고분자 재료에 의해 지지되어 고체상태의 이온 젤을 형성할 수 있다. 상기 이온 젤은 상기 이온성 액체에 고분자 재료의 기계적 특성을 부여한 것으로, 이온성 액체에 의해 우수한 열적, 화학적, 전기화학적 안정성을 나타내는 동시에 고분자 재료에 의해 우수한 기계적 특성을 나타낼 수 있다.
- [0067] 이때, 상기 고분자 재료는 호모폴리머, 공중합체, 다중 공중합체 및 이들의 혼합물 중 적어도 하나일 수 있다.
- [0068] 이에, 상기 고분자 재료는 폴리 비닐리덴 플루오라이드(PVDF), 폴리비닐 플루오라이드 (PVF), 폴리비닐 클로라이드(PVC), 폴리비닐 알코올(PVA), 폴리에틸렌(PE), 폴리프로필렌(PP), 및 폴리스티렌(PS)로 이루어진 군으로부터 선택되는 호모 폴리머 또는 이를 포함하는 공중합체일 수 있으나, 박막 트랜지스터의 유전체층으로 사용할 경우 고용량 특성을 나타내는 폴리비닐리덴 플루오라이드(PVDF) 공중합체인 것이 바람직할 수 있고, 폴리 (비닐리덴 플루오라이드-코-헥사플루오 프로필렌(P(VDF-HFP)))인 것이 보다 바람직할 수 있다.
- [0070] 이에 상기 이온 젤은 바람직하게는 상기 이온성 액체 및 P(VDF-HFP)을 포함할 수 있다.
- [0072] 한편, 상기 신축성 전극 잉크 조성물은 상기 전도성 나노 소재, 고분자 재료 및 이온성 액체의 조성비에 따라 저항값이 달라질 수 있고, 보다 낮은 저항값을 갖기 위해 상기 전도성 나노 소재, 고분자 재료 및 이온성 액체는 1:1:0.3 내지 1:1:4의 중량비로 포함할 수 있고, 바람직하게는 1:1:0.5 내지 1:1:2.5의 중량비로 포함할 수 있고 보다 바람직하게는 1:1:0.5 내지 1:1:1.5의 중량비로 포함할 수 있다. 또한, 상기 전도성 나노 소재 및 상기 이온젤을 1:1.5 내지 1:3.5의 중량비로 포함할 수 있고, 바람직하게는 1:1.5 내지 1:2.5의 중량비로 포함할 수 있다.
- [0074] 본 발명의 실시 예에 따른 신축성 전극 잉크 조성물은 젤(gel)형태의 신축성 전극을 제조하기 위한 전극 잉크 조성물일 수 있다. 또한, 상기 신축성 전극 잉크 조성물은 인쇄 공정으로 박막트랜지스터의 소스 전극, 드레인 전극 및 게이트 전극 중 적어도 하나를 형성하기 위해 사용될 수 있다. 이때, 상기 신축성 전극 잉크 조성물에 의해 제조된 전극은 구부림뿐 아니라 이완 및 수축에 따른 저항 변화가 매우 작을 수 있다. 즉, 신축 스트레스에 따른 안정성이 현저히 우수할 수 있다.
- [0076] 한편, 본 발명의 다른 일 측면에서는
- [0077] 용매에 상기 신축성 전극 잉크 조성물을 용해시켜 전극 잉크를 제조하는 단계; 및
- [0078] 상기 전극 잉크를 기판상에 인쇄하는 단계;를 포함하는 신축성 전극의 제조방법이 제공된다.
- [0080] 이하, 본 발명의 실시 예에 따른 신축성 전극의 제조방법을 각 단계별로 상세히 설명한다.

- [0081] 본 발명의 실시 예에 따른 신축성 전극의 제조방법은 용매에 상기 신축성 전극 잉크 조성물을 용해시켜 전극 잉크를 제조하는 단계를 포함할 수 있다.
- [0082] 상기 전극 잉크를 제조하는 단계는, 본 발명의 실시 예에 따른 신축성 전극 잉크 조성물을 용매에 용해시키는 단계일 수 있다.
- [0083] 이때, 상기 용매는 상기 고분자 재료 및 이온성 액체를 용해시키는 용매이면 특별히 제한되지 않으며, 바람직하게는 디메틸포름아미드(DMF)가 사용될 수 있다.
- [0085] 상기 전극 잉크를 제조하는 단계는 30 내지 70℃에서 교반하는 단계를 더 포함할 수 있다. 이는, 상기 용매 내 상기 전도성 나노 소재, 고분자 재료 및 이온성 액체를 용해 및 균일하게 분산시키기 위한 것으로, 만약, 상기 온도가 30℃ 미만이거나 70℃를 초과하는 경우 균일하게 분산하기 어려운 문제가 발생할 수 있다. 또한, 상기 교반하는 단계는 상기 잉크를 초음파처리하여 상기 전도성 나노 소재, 고분자 재료 및 이온성 액체를 보다 균일하게 분산시킬 수 있다.
- [0087] 다음, 본 발명의 실시 예에 따른 신축성 전극의 제조방법은 상기 전극 잉크를 기판상에 인쇄하는 단계를 포함할 수 있다.
- [0088] 이때, 상기 기판은 신축성 및 유연성 중 적어도 하나의 특성을 갖는 것이 바람직할 수 있다.
- [0089] 상기 기판은 유연성을 갖는 기판으로, 폴리에틸렌테레프탈레이트(PET, polyethyleneterephthalate), 폴리이미드(PI, polyimide), 폴리에테르술폰(PES, polyethersulphone), 폴리아크릴레이트(PAR, polyacrylate), 폴리에테르 이미드(PET, polyetherimide), 폴리에틸렌 나프탈레이트(PEN, polyethylenenapthalate), 폴리페닐렌 설파이드(PPS, polyphenylene sulfide), 폴리아릴레이트(polyallylate), 폴리카보네이트(PC), 셀룰로오스 트리아세테이트(TAC) 및 셀룰로오스 아세테이트 프로피오네이트(CAP: cellulose acetate propionate)로 이루어진 군으로부터 선택되는 1종 이상일 수 있으나 이에 제한된 것은 아니며 유연성을 갖는 다양한 물질이 사용될 수 있다.
- [0090] 또한, 상기 기판은 신축성을 갖는 고분자 기판으로, 에코-플렉스(ECO-FLEX), 폴리디메틸실록세인(PDMS, polydimethylsiloxane), 폴리우레탄(PU, polyurethane) 폴리이소프렌(polyisoprene), 폴리부타디엔(polybutadiene), 아크릴로니트릴-부타디엔 러버(NBR, acrylonitrile butadiene rubber) 및 스티렌-부타디엔 러버(SBR, styrene-butadiene rubber)로 이루어진 군으로부터 선택되는 1종 이상이 사용될 수 있으나 이에 제한된 것은 아니며 신축성을 갖는 다양한 물질이 사용될 수 있다.
- [0092] 상기 기판의 온도는 원활한 용매 제거를 위하여 상온보다 높은 온도를 유지하는 것이 바람직할 수 있다. 이에, 상기 기판의 온도는 30℃ 내지 220℃를 유지할 수 있고, 바람직하게는 50℃ 내지 200℃를 유지할 수 있고, 바람직하게는 100 내지 160℃를 유지할 수 있고, 보다 바람직하게는 130℃의 온도를 유지할 수 있다.
- [0093] 이는 상기 기판으로, 유연 기판 또는 신축성을 갖는 고분자 기판을 사용하기 위한 것이고 또한, 상기 기판상에 인쇄된 잉크에 포함된 용매를 빠르게 제거하기 위한 것일 수 있다.
- [0095] 본 발명의 박막 트랜지스터의 제조방법은 전 공정을 130℃ 이하의 온도에서 수행할 수 있어, 저온 공정이 요구되는 다양한 기판을 활용할 수 있다.
- [0097] 또한, 상기 인쇄는 스핀 코팅, 스프레이 코팅, 잉크젯 인쇄 및 스크린 프린팅, 플렉소, 그라비아 및 롤투롤에서 선택되는 하나의 방법으로 수행할 수 있으나 바람직하게는 스프레이 코팅 방법으로 수행될 수 있다.
- [0098] 일 예로, 상기 신축성 전극은 상기 전극 잉크를 130℃의 상기 기판에 대기 상태 및 1.0bar 내지 2.0bar의 가스 압력으로 스프레이 코팅하여 형성될 수 있다.

- [0100] 본 발명의 실시 예에 따른 신축성 전극의 제조방법은 상기 인쇄하는 단계 이후, 인쇄된 잉크를 건조시키는 단계를 더 포함할 수 있다.
- [0101] 이는 상기 잉크 내 용매를 완전히 제거하기 위한 단계로, 130℃ 이하의 온도에서 수행될 수 있고, 25℃ 내지 130℃의 온도에서 수행될 수 있고 50℃ 내지 100℃의 온도에서 수행될 수 있다.
- [0103] 본 발명의 실시 예에 따라 제조된 신축성 전극은 젤(gel)형태의 전극으로, 전기적 특성 및 기계적 안정성이 우수하며, 이완 및 수축하는 등의 신축 스트레스에 대한 안정성이 우수하여 유연 전자소자, 웨어러블 전자소자, 스마트 센서등의 전극에 사용될 수 있다.
- [0105] 한편, 본 발명의 다른 일 측면에서는
- [0106] 상기 신축성 전극 잉크 조성물을 이용하여 기판상에 서로 이격 배치되도록 소스 전극 및 드레인 전극을 인쇄하는 단계;
- [0107] 반도체 잉크를 이용하여 상기 기판상에 상기 소스 전극 및 드레인 전극을 연결하는 반도체층을 인쇄하는 단계;
- [0108] 이온 젤 잉크를 이용하여 상기 반도체층 상에 유전체층을 인쇄하는 단계; 및
- [0109] 전도성 잉크를 이용하여 상기 유전체층 상에 게이트 전극을 인쇄하는 단계;를 포함하는 박막 트랜지스터의 제조방법이 제공된다.
- [0111] 상기 박막 트랜지스터의 제조방법은 적층 인쇄 방법으로, 탑 게이트 형태(Top-gate type)의 전해질을 게이트 절연체로 사용하는 트랜지스터(Electrolyte Gated Transistor, EGT)를 제조하는 방법일 수 있다.
- [0112] 상기 탑 게이트 형태의 박막 트랜지스터는 도 7에서와 같은 기판(110)상에 소스 전극(120) 및 드레인 전극(130)이 이격 배치되고, 상기 소스 전극(120) 및 드레인 전극(130)을 연결하는 반도체층(140)이 배치되고, 상기 반도체층(140)상에 유전체층(150)이 형성되고, 상기 유전체층(150)상에 게이트 전극(160)이 형성된 형태일 수 있다.
- [0113] 또한, 상기 인쇄는 스핀 코팅, 스프레이 코팅, 잉크젯 인쇄 및 스크린 프린팅, 플렉소, 그라비아 및 롤투롤에서 선택되는 어느 하나의 방법으로 수행할 수 있으며, 모든 단계에서 동일한 방법이 사용될 수 있으나 이에 제한된 것은 아니다.
- [0115] 이하, 본 발명의 실시 예에 따른 박막 트랜지스터의 제조방법을 각 단계별로 상세히 설명한다.
- [0117] 본 발명의 실시 예에 따른 박막 트랜지스터의 제조방법은 상기 신축성 전극 잉크 조성물을 포함하는 전극 잉크를 이용하여 기판상에 서로 이격 배치되도록 소스 전극 및 드레인 전극을 인쇄하는 단계를 포함할 수 있다.
- [0118] 상기 단계는 상기 기판상에 신축성이 우수한 젤(gel)형태의 소스 전극 및 드레인 전극을 형성하기 위한 단계이다.
- [0119] 이때, 상기 기판은 유연 기판 또는 신축성 기판일 수 있고, 유연 기판을 사용할 경우 유연 박막 트랜지스터를 제조할 수 있고, 신축성 기판을 사용할 경우 신축성 박막 트랜지스터를 제조할 수 있다.
- [0120] 이때, 상기 전도성 잉크 조성물은 전도성 나노 소재, 고분자 재료 및 이온성 액체를 포함할 수 있고, 상기 전도성 나노 소재는 탄소나노튜브, 그래핀, 금속 나노선 및 전도성 고분자 중 적어도 하나일 수 있고, 바람직하게는 저항값이 보다 낮은 단일벽탄소나노튜브(Single walled carbon nanotubes, SWCNTs)일 수 있다.
- [0122] 이때 상기 기판의 온도는 원활한 용매 제거를 위하여 상온보다 높은 온도를 유지하는 것이 바람직할 수 있다. 이에, 상기 기판의 온도는 30℃ 내지 220℃를 유지할 수 있고, 바람직하게는 50℃ 내지 200℃를 유지할 수

있고, 바람직하게는 100 내지 160℃를 유지할 수 있고, 보다 바람직하게는 130℃의 온도를 유지할 수 있다.

- [0124] 상기 기관상에 마스크를 형성한 후, 상기 전극 잉크를 인쇄함으로써 소스 전극 및 드레인 전극이 이격 형성되도록 할 수 있다.
- [0125] 이때, 패틴이 형성된 마스크를 이용하여 기관상에 복수의 트랜지스터를 동시에 형성할 수 있다.
- [0127] 또한, 상기 소스 전극 및 드레인 전극을 인쇄하는 단계는 상기 전극 잉크 조성물을 인쇄한 후 이를 건조시키는 단계를 더 포함할 수 있다. 이는 상기 전극 잉크 내 용매를 완전히 제거하기 위한 단계로, 130℃이하의 온도에서 수행될 수 있고, 25℃ 내지 130℃의 온도에서 수행될 수 있고 50℃ 내지 100℃의 온도에서 수행될 수 있다.
- [0129] 본 발명의 실시 예에 따른 박막 트랜지스터의 제조방법은 반도체 잉크를 이용하여 상기 기관상에 상기 소스 전극 및 드레인 전극을 연결하는 반도체층을 인쇄하는 단계를 포함할 수 있다.
- [0130] 상기 반도체층을 인쇄하는 단계는 상기 반도체 잉크를 제조하는 단계를 더 포함할 수 있고, 상기 반도체 잉크는 용매에 유기 반도체를 용해시켜 제조할 수 있다.
- [0131] 상기 유기 반도체는 바람직하게는 티오펜 계열의 고분자 반도체로 반도체 잉크는 폴리(3-헥실티오펜)(P3HT), 폴리(2-헥실티오펜), 폴리(3,3' '-디도데실퀴터티오펜)(PQT-12), 폴리(9,9' -다이옥틸 플루오렌-코-비티오펜)(F8T2) 및 이들의 혼합물로 이루어진 군으로부터 선택되는 어느 하나를 포함할 수 있고, 바람직하게는 규칙적 P3HT(regioregular P3HT)일 수 있다.
- [0132] 또한, 상기 용매는 상기 유기 반도체를 용해시키는 용매이면 특별히 제한되지 않으며, 구체적으로는 클로로포름일 수 있다.
- [0134] 상기 소스 전극 및 드레인 전극이 형성된 기관상에 마스크를 형성한 후, 상기 반도체 잉크를 인쇄함으로써 소스 전극 및 드레인 전극을 연결하는 반도체층을 형성할 수 있다.
- [0135] 또한, 상기 반도체층을 인쇄하는 단계는 상기 반도체 잉크를 인쇄한 후 이를 건조시키는 단계를 더 포함할 수 있다.
- [0137] 본 발명의 실시 예에 따른 박막 트랜지스터의 제조방법은 이온 젤 잉크를 이용하여 상기 반도체층 상에 유전체층을 인쇄하는 단계를 포함할 수 있다.
- [0139] 상기 유전체층을 인쇄하는 단계는 상기 이온 젤 잉크를 제조하는 단계를 더 포함할 수 있고, 상기 이온 젤 잉크는 용매에 이온 젤을 용해시켜 제조할 수 있다.
- [0140] 이때, 상기 이온 젤은 이온성 액체가 고분자 재료에 의해 지지된 형태의 물질로, 이온성 액체 및 고분자 재료를 포함하며 이를 통해 우수한 열적, 화학적, 전기화학적 안정성을 나타내는 동시에 우수한 기계적 특성을 나타낼 수 있다.
- [0141] 또한, 상기 이온젤은 증기 압력이 낮아 공정 중에 기화하지 않으므로 기화에 따른 손실을 최소화할 수 있고 온도 안정성이 현저히 우수한 장점이 있다.
- [0142]
- [0143] 상기 이온성 액체는 비스(트리플루오로메틸설포닐)이미드([EMI][TFSI]), 1-부틸-3-메틸이미다졸륨 비스(트리플루오로메틸설포닐)이미드 ([BMI][TFSI]), 1-부틸-3-메틸이미다졸륨 헥사플루오로포스페이트 ([BMI][PF₆]), 1-부틸-3-메틸이미다졸륨 테트라플루오로보레이트(BMI)[BF₄]), 1-부틸-1-메틸피롤리디늄 비스(트리플루오로메틸설포닐)이미드 [BMPYR][TFSI], 1-부틸-1-메틸피롤리디늄 트리스(펜타플루오로에틸)트리플루오로포스페이트

([BMPYR][FAP]), 1-에틸-3-메틸이미다졸륨 트리스(펜타플루오로에틸)트리플루오로포스페이트 [EMI][FAP], 1-에틸-3-메틸이미다졸륨 비스(플루오로설포닐)이미드([EMI][FSI]) 및 에틸-디메틸-프로필암모늄 비스(트리플루오로메틸설포닐)이미드([EDMPA][TFSI])로 이루어진 군으로부터 선택되는 1종 이상일 수 있고, 바람직하게는 1-에틸-3-메틸이미다졸륨 비스(트리플루오르 메틸 설포닐)이미드([EMI][TFSI])일 수 있다.

- [0145] 또한, 상기 고분자 재료는 호모폴리머, 공중합체, 다중 공중합체 및 이들의 혼합물 중 적어도 하나일 수 있다.
- [0146] 이에, 상기 고분자 재료는 폴리 비닐리덴 플루오라이드(PVDF), 폴리비닐 플루오라이드 (PVF), 폴리비닐 클로라이드(PVC), 폴리비닐 알코올(PVA), 폴리에틸렌(PE), 폴리프로필렌(PP), 및 폴리스티렌(PS)로 이루어진 군으로부터 선택되는 호모 폴리머 또는 이를 포함하는 공중합체일 수 있으나, 고용량 특성을 나타내는 유전체층을 형성하기 위해 폴리비닐리덴 플루오라이드(PVDF) 공중합체인 것이 바람직할 수 있고, 폴리 (비닐리덴 플루오라이드-코-헥사플루오 프로필렌(P(VDF-HFP)))인 것이 보다 바람직할 수 있다. 이에 상기 이온 젤은 바람직하게는 상기 이온성 액체 및 P(VDF-HFP)을 포함할 수 있다.
- [0148] 또한, 상기 용매는 상기 이온 젤을 용해시키는 용매이면 특별히 제한되지 않으며, 구체적으로는 아세톤일 수 있다.
- [0149] 상기 유전체층을 인쇄하는 단계는 상기 이온 젤 잉크를 인쇄한 후 이를 건조시키는 단계를 더 포함할 수 있다.
- [0151] 상기 단계를 통해 형성된 유전체층은 이온젤로 구성됨으로써 상기 제조방법으로 제조된 박막 트랜지스터는 매우 높은 비정전용량을 가질 수 있으며, 이로 인해 소자의 구동이 낮은 전압에서 가능하며, 전력소모량이 매우 작아 휴대용 디바이스에 적용하기 유리할 수 있다.
- [0153] 본 발명의 실시 예에 따른 박막 트랜지스터의 제조방법은 전도성 잉크를 이용하여 상기 유전체층 상에 게이트 전극을 인쇄하는 단계를 포함할 수 있다.
- [0155] 상기 게이트 전극을 인쇄하는 단계는 상기 전도성 잉크를 제조하는 단계를 더 포함할 수 있다.
- [0156] 이때, 상기 전도성 잉크는 상기 소스 전극 및 드레인 전극을 형성하는 데 사용한 전극 잉크와 동일할 수 있으나 바람직하게는 전도성 고분자를 포함할 수 있고, 더욱 바람직하게는 투명 전극으로 사용되는 PEDOT:PSS를 포함할 수 있다.
- [0158] 한편, 상기 전도성 잉크를 인쇄할 때 용매를 원활하게 제거하기 위하여 기판의 온도를 25℃ 내지 100℃로 유지할 수 있고, 40 내지 90℃로 유지할 수 있고, 바람직하게는 70 내지 90℃로 유지할 수 있다.
- [0159] 또한, 상기 게이트 전극을 인쇄하는 단계는 상기 전도성 잉크를 인쇄한 후 이를 건조시키는 단계를 더 포함할 수 있다.
- [0161] 본 발명의 실시 예에 따른 박막 트랜지스터의 제조방법은 트랜지스터의 전 구성을 인쇄 공정으로 제조하는 적층 인쇄가 가능하여 낮은 비용으로 제조할 수 있고, 제조가 용이하며, 연속 공정이 가능하여 대면적 및 대량 생산에 더욱 용이할 수 있다.
- [0162] 또한, 본 발명의 실시 예에 따라 제조된 박막 트랜지스터는 1V 이하의 낮은 작동 전압에서 작동할 수 있고, 높은 출력전류를 나타내며, 온-오프 전류비(on/off current ratio)가 우수하고, 더욱이 신축 스트레스에 대한 안정성이 우수해 차세대 플렉서블 디바이스 또는 웨어러블 디바이스에 활용될 수 있다.
- [0164] 한편, 본 발명의 다른 일 측면에서는

- [0165] 상기 신축성 전극 잉크 조성물을 이용하여 기관상에 서로 이격 배치되도록 게이트 전극, 소스 전극 및 드레인 전극을 인쇄하는 단계;
- [0166] 반도체 잉크를 이용하여 상기 기관상에 상기 소스 전극 및 드레인 전극을 연결하는 반도체층을 인쇄하는 단계; 및
- [0167] 이온 젤 잉크를 이용하여 상기 반도체층 상에 유전체층을 인쇄하는 단계;를 포함하는 박막 트랜지스터의 제조방법이 제공된다.
- [0169] 상기 박막 트랜지스터의 제조방법은 적층 인쇄 방법으로, 사이드 게이트된 형태(side-gated type)의 전해질을 게이트 절연체로 사용하는 트랜지스터(Electrolyte Gated Transistor, EGT)를 제조하는 방법일 수 있다.
- [0170] 상기 사이드 게이트된 형태의 박막 트랜지스터(200)는 도 18에서와 같이, 기관(210)상에 게이트 전극(260), 소스 전극(220) 및 드레인 전극(230)이 이격 배치되고, 상기 소스 전극(220) 및 드레인 전극(230)을 연결하는 반도체층(240)이 배치되고, 상기 반도체층(240)상에 유전체층(250)이 형성된 형태일 수 있다.
- [0171] 상기 제조방법은 기관상에 상기 전극 잉크 조성물을 포함하는 전극 잉크를 이용하여 게이트 전극, 소스 전극 및 드레인 전극을 동시에 인쇄하는 것을 제외하고, 반도체층 및 유전체층을 형성하는 방법은 전술한 탑 게이트 형태의 제조방법과 동일할 수 있다.
- [0173] 한편, 본 발명의 다른 일 측면에서는
- [0174] 용매에 다중벽 탄소나노튜브, 고분자 재료 및 이온성 액체를 용해시켜 인버터 저항 잉크를 제조하는 단계;
- [0175] 상기 저항 잉크를 신축성 기관상에 인쇄하여 인버터 저항을 형성하는 단계; 및
- [0176] 상기 인버터 저항과 상기 제조방법으로 제조된 박막 트랜지스터를 전기적으로 연결하는 단계;를 포함하는 신축성 인버터의 제조방법이 된다.
- [0178] 본 발명의 실시 예에 따른 인버터는 다중벽 탄소나노튜브를 포함하는 저항을 상기 박막 트랜지스터에 연결한 것으로, 1V 이하의 낮은 작동 전압에서 전압 전달 성능이 우수하고, 신축 변형에 대한 변화값이 적어, 신축성 소자로서의 성능이 현저히 우수한 신축성 인버터이다.
- [0180] 이하, 본 발명의 실시 예에 따른 신축성 인버터의 제조방법을 각 단계별로 상세히 설명한다.
- [0181] 본 발명의 실시 예에 따른 신축성 인버터의 제조방법은 용매에 다중벽 탄소나노튜브, 고분자 재료 및 이온성 액체를 용해시켜 인버터 저항 잉크를 제조하는 단계를 포함할 수 있다.
- [0182] 이때 상기 저항 잉크는 다중벽 탄소나노튜브, 고분자 재료 및 이온성 액체를 포함할 수 있다.
- [0183] 이때, 상기 고분자 재료는 호모폴리머, 공중합체, 다중 공중합체 및 이들의 혼합물 중 적어도 하나일 수 있다. 이에, 상기 고분자 재료는 폴리 비닐리덴 플루오라이드(PVDF), 폴리비닐 플루오라이드 (PVF), 폴리비닐 클로라이드(PVC), 폴리비닐 알코올(PVA), 폴리에틸렌(PE), 폴리프로필렌(PP), 및 폴리스티렌(PS)로 이루어진 군으로부터 선택되는 호모 폴리머 또는 이를 포함하는 공중합체일 수 있으나, 박막 트랜지스터의 유전체층으로 사용할 경우 고용량 특성을 나타내는 폴리비닐리덴 플루오라이드(PVDF) 공중합체인 것이 바람직할 수 있고, 폴리 (비닐리덴 플루오라이드-코-헥사플루오 프로필렌(P(VDF-HFP)))인 것이 보다 바람직할 수 있다.
- [0185] 또한, 상기 이온성 액체는 1-에틸-3-메틸이미다졸륨 비스(트리플루오로메틸설포닐)이미드([EMI][TFSI]), 1-부틸-3-메틸이미다졸륨 비스(트리플루오로메틸설포닐)이미드 ([BMI][TFSI]), 1-부틸-3-메틸이미다졸륨 헥사플루오로포스페이트 ([BMI][PF₆]), 1-부틸-3-메틸이미다졸륨 테트라플루오로보레이트(BMI)[BF₄]), 1-부틸-1-메틸피롤리디늄 비스(트리플루오로메틸설포닐)이미드 [BMPYR][TFSI], 1-부틸-1-메틸피롤리디늄 트리스(펜타플루오로에틸)트리플루오로포스페이트([BMPYR][FAP]), 1-에틸-3-메틸이미다졸륨 트리스(펜타플루오로에틸)트리플루오로포스페

이트 [EMI][FAP], 1-에틸-3-메틸이미다졸륨 비스(플루오로설포닐)이미드([EMI][FSI]) 및 에틸-디메틸-프로필암모늄 비스(트리플루오로메틸설포닐)이미드([EDMPA][TFSI])로 이루어진 군으로부터 선택되는 1종 이상일 수 있고, 바람직하게는 1-에틸-3-메틸이미다졸륨 비스(트리플루오르 메틸 설포닐)이미드([EMI][TFSI])일 수 있다.

[0187] 한편, 상기 저항 잉크는 상기 다중벽 탄소나노튜브, 고분자 재료 및 이온성 액체의 조성비에 따라 저항값이 달라질 수 있고, 바람직하게는 1:1:0.3 내지 1:1:4의 중량비로 포함할 수 있고, 보다 바람직하게는 1:1:0.5 내지 1:1:2.5의 중량비로 포함할 수 있고 보다 바람직하게는 1:1:0.5 내지 1:1:1.5의 중량비로 포함할 수 있다.

[0189] 또한, 본 발명의 실시 예에 따른 신축성 인버터의 제조방법은 상기 저항 잉크를 신축성 기판상에 인쇄하여 인터버 저항을 형성하는 단계를 포함할 수 있다.

[0190] 상기 인쇄방법은 상기 박막 트랜지스터의 인쇄방법과 동일한 방법으로 수행될 수 있으나 이에 제한된 것은 아니며, 다양한 인쇄 방법이 사용될 수 있다.

[0191] 상기 인쇄를 통해 젤(gel)형태의 인버터 저항을 제조할 수 있으며, 상기 젤(gel)형태의 인버터 저항은 구부림뿐 아니라 이완 및 수축에 따른 저항 변화가 매우 작을 수 있다. 즉, 신축 스트레스에 따른 안정성이 현저히 우수할 수 있다.

[0193] 또한, 본 발명의 실시 예에 따른 신축성 인버터의 제조방법은 상기 인버터 저항과 상기 제조방법으로 제조된 박막 트랜지스터를 전기적으로 연결하는 단계를 포함할 수 있다.

[0194] 본 발명의 실시 예에 따른 신축성 인버터의 제조방법은 인버터를 구성하는 전 구성을 인쇄 공정으로 제조 가능하여 낮은 비용으로 제조할 수 있고, 제조가 용이하며, 연속 공정이 가능하여 대면적 및 대량 생산에 더욱 용이할 수 있다.

[0195]

[0196] 이하, 실시 예 및 실험 예를 통하여 본 발명을 상세하게 설명한다.

[0197] 단, 하기 실시 예 및 실험 예는 본 발명을 예시하는 것일 뿐, 본 발명의 내용이 하기의 실시 예에 의해 한정되는 것은 아니다.

[0199] <실시 예 1> 신축성 전극

[0200] 단계 1: 단일벽 탄소나노튜브(SWCNT), P(VDF-HFP) 및 [EMI][TFSI]를 각각 8mg씩 15mL의 디메틸포름아미드(dimethylformamide, DMF)에 용해시켜 단일벽 탄소나노튜브, [EMI][TFSI] 및 P(VDF-HFP)이 1:1:1로 구성된 전극 잉크를 제조하였다. 상기 단일벽 탄소나노튜브(SWCNT), P(VDF-HFP) 및 [EMI][TFSI]의 균일한 분산을 위해 50℃에서 한시간 동안 교반한 후, 한시간 동안 bar-sonicate처리하였다.

[0201] 단계 2: 상기 전극 잉크를 ECO-FLEX 신축성 기판위에 스프레이 인쇄하여 길이 1200μm, 두께 3μm 및 넓이 200μm의 신축성 전극을 형성하였다.

[0203] <실시 예 2> 신축성 전극

[0204] 상기 실시 예 1의 단계 1에서, 단일벽 탄소나노튜브, P(VDF-HFP) 및 [EMI][TFSI]를 1:1:2으로 포함하는 전극 잉크를 제조하는 것으로 달리하는 것을 제외하고 실시 예 1과 동일한 방법을 수행하여 신축성 전극을 형성하였다.

[0206] <실시 예 3> 신축성 전극

[0207] 상기 실시 예 1의 단계 1에서, 단일벽 탄소나노튜브, P(VDF-HFP) 및 [EMI][TFSI]를 1:1:3으로 포함하는 전극 잉크를 제조하는 것으로 달리하는 것을 제외하고 실시 예 1과 동일한 방법을 수행하여 신축성 전극을 형성하였다.

- [0209] <실시 예 4> 탑 게이트 형태의 유연 박막 트랜지스터
- [0210] 단계 1: 도 5와 같이, 단일벽 탄소나노튜브, P(VDF-HFP) 및 [EMI][TFSI]을 각각 8mg씩 15mL의 디메틸포름아미드(DMF)에 용해시켜 전극 잉크를 제조하고, 위치 규칙적 폴리(3-헥실티오펜)(regioregular P3HT) 1mg을 클로로포름 1 mL에 용해시켜 반도체 잉크를 제조하고, P(VDF-HFP), [EMI][TFSI] 및 아세톤을 1:9:40의 비율로 혼합하여 이온 젤 잉크를 제조하고, 에틸렌 글리콜 0.1 mL, PEDOT:PSS 1 mL 및 DI-water 0.5 mL를 혼합해 게이트 전극 잉크를 제조하였다.
- [0211] 단계 2: 도 6에서와 같이, PET(polyethylene terephthalate) 유연 기판상에 30개의 트랜지스터 소자가 형성되도록 패턴된 stencil masks를 배치한 후, 250 μ m 노즐 사이즈의 에어브러쉬를 이용하여 상기 stencil masks가 배치된 PET 기판에 2mL의 전극 잉크(10)를 스프레이 인쇄하여 소스 및 드레인 전극을 형성하였다. 이때 기판의 온도를 130℃로 유지하였다. 이후 인쇄된 전극의 용매를 제거하기 위해 진공 및 130℃ 조건에서 2시간동안 건조시켰다.
- [0212] 단계 3: 이후, 상기 에어브러쉬를 이용하여 동일한 방법으로 stencil masks를 배치한 후 상기 소스 및 드레인 전극상에 0.4 mL의 반도체 잉크(20) 및 0.8 mL의 이온젤 잉크(30)를 스프레이 인쇄하여 반도체층 및 유전체층을 형성하였다. 이때 기판의 온도는 50℃로 유지하였다.
- [0213] 단계 4: 이후, 상기 에어브러쉬를 이용하여 동일한 방법으로 stencil masks를 배치한 후 0.8 mL의 게이트 전극 잉크(40)를 스프레이 인쇄하여 게이트 전극을 형성하였다. 이때 기판의 온도를 80℃로 유지 하였다.
- [0214] 상기 모든 스프레이 인쇄 공정은 기판의 온도가 130℃이하인 상태에서 대기중에서 수행하였으며, 1.5bar의 가스 압력으로 수행하였다.
- [0215] 단계 5: 이후 잔여 용매를 제거를 위해 진공 및 50℃ 조건에서 24시간동안 건조시켜 PET기판상에 도 7 형태의 탑 게이트 박막 트랜지스터 30개를 인쇄하였다.
- [0217] <실시 예 5> 탑 게이트 형태의 유연 박막 트랜지스터
- [0218] 상기 실시 예 4의 단계 2에서 유연 기판을 PI(polyimide)로 달리 사용하는 것을 제외하고 실시 예 4와 동일한 방법을 수행하여 유연 박막 트랜지스터를 제조하였다.
- [0220] <실시 예 6> 탑 게이트 형태의 유연 박막 트랜지스터
- [0221] 상기 실시 예 4의 단계 2에서 유연 기판을 종이(paper)로 달리 사용하는 것을 제외하고 실시 예 4와 동일한 방법을 수행하여 유연 박막 트랜지스터를 제조하였다.
- [0223] <실시 예 7> 사이드 게이트된 신축성 박막 트랜지스터
- [0224] 상기 실시 예 4와 동일한 조성의 전극 잉크, 반도체 잉크 및 잉크 젤 잉크를 사용하고, 이하의 방법을 수행하여 에코 플렉스(ECO-FLEX) 신축성 기판상에 도 18과 같은 사이드 게이트된 신축성 박막 트랜지스터를 인쇄하였다.
- [0225] 단계 1: 에코 플렉스(ECO-FLEX) 신축성 기판상에 패턴된 stencil masks를 배치한 후, 250 μ m 노즐 사이즈의 에어브러쉬를 이용하여 상기 stencil masks가 배치된 에코 플렉스(ECO-FLEX) 기판에 2mL의 전극 잉크를 스프레이 인쇄하여 게이트, 소스 및 드레인 전극이 이격하도록 형성하였다. 이때 상기 스프레이 공정은 대기중에서 수행하였으며, 기판의 온도는 130℃ 이하로 유지하였다. 이후 인쇄된 전극의 용매를 제거하기 위해 진공 및 130℃ 조건에서 2시간동안 건조시켰다.
- [0226] 단계 2: 이후, 상기 에어브러쉬를 이용하여 동일한 방법으로 stencil masks를 배치한 후 상기 게이트, 소스 및 드레인 전극상에 0.4 mL의 반도체 잉크 및 0.8 mL의 이온젤 잉크를 스프레이 인쇄하여 반도체층 및 유전체층을 형성하였다. 이때 반도체 잉크 및 이온젤 잉크의 스프레이 공정은 대기중에서 수행하였으며, 기판의 온도는 50℃로 유지하였다.

- [0227] 단계 3: 이후 잔여 용매를 제거를 위해 진공 및 50℃ 조건에서 24시간동안 건조시켰다.
- [0229] <실시 예 8> 신축성 인버터
- [0230] 단계 1: 다중벽 탄소나노튜브(Multi walled carbon nanotube, MWCNT), P(VDF-HFP) 및 [EMI][TFSI]을 1:1:1 비율로 아세톤에 용해한 인버터 저항 잉크를 제조하고, 상기 다중벽 탄소나노튜브(Multi walled carbon nanotube, MWCNT), P(VDF-HFP) 및 [EMI][TFSI]의 균일한 분산을 위해 50 ℃에서 한시간 동안 교반한 후, 한시간 동안 bar-sonicate처리하였다.
- [0231] 단계 2: 상기 실시 예 7의 사이드 게이트된 평면형 박막 트랜지스터의 드레인 전극과 이격 배치되도록 상기 단계 1에서 제조한 인버터 저항 잉크를 스프레이 인쇄하여 다중벽 탄소나노튜브(Multi walled carbon nanotube, MWCNT) 기반 인버터 저항을 형성하여 신축성 인버터를 제조하였다.
- [0233] <비교예 1> 신축성 전극
- [0234] 단일벽 탄소나노튜브를 ECO-FLEX 신축성 기판위에 스프레이 코팅하여 신축성 전극을 형성하였다.
- [0236] <비교예 2> 신축성 전극
- [0237] 상기 실시 예 1의 단계 1에서, 단일벽 탄소나노튜브, [P(VDF-HFP) 및 [EMI][TFSI]을 1:1:0으로 포함하는 전극 잉크를 제조하는 것으로 달리하는 것을 제외하고 실시 예 1과 동일한 방법을 수행하여 신축성 전극을 형성하였다.
- [0239] <실험 예 1> 신축성 전극의 신축에 따른 저항변화 측정
- [0240] 본 발명의 실시 예에 따른 신축성 전극의 신축에 따른 저항 변화($\Delta R/R_0$)를 확인하기 위해 상기 실시 예 1 및 비교예 1에서 제조한 신축성 전극의 길이를 늘려 도 1에 나타난 바와 같이, 0%, 60% 및 120%의 인장 변형률 상태로 형성한 후, 상기 각각의 인장률 상태에서의 저항 변화($\Delta R/R_0$)를 측정하고 그 결과를 도 2에 나타내었다.
- [0242] 도 2에 나타난 바와 같이, 동일한 인장 변형률에서 실시 예 1의 전극은 비교예 1의 전극보다 저항 변화가 작은 것을 알 수 있다. 즉, 비교예 1의 전극의 경우 인장 변형률 60%에서 2 이상의 저항 변화가 나타나고, 인장 변형률 120%에서 10 이상의 저항변화가 나타난 반면, 실시 예 1의 전극의 경우 인장 변형률 60%에서 약 0.2의 저항 변화만 나타나고, 인장 변형률 120%에서도 저항 변화가 약 1로 인장 변형률에 대한 저항 변화가 현저히 작은 것을 알 수 있고, 이를 통해 비교예 1 대비 실시 예 1의 전극은 신축성 전극으로서의 성능이 보다 우수한 것을 알 수 있다.
- [0244] 또한, 도 3은 0%, 60% 및 120%의 인장 변형률 상태에서의 실시 예 1의 전극의 표면을 주사전자현미경(SEM)으로 관찰한 사진으로, 인장 변형률 0%인 상태에서의 전극은 약 100 μm 이하의 다수 마이크로 도메인으로 구성되어 있는 것을 알 수 있고, 인장 변형률 60%인 상태에서는 수 마이크로 크기의 측면 균열이 발생하는 것을 알 수 있고, 인장 변형률 120%인 상태에서는 상기 균열이 보다 커진 것을 알 수 있다. 상기와 같은 표면 변화에도 불구하고 인장 변형률이 120%인 상태까지 저항 변화가 작은 것은 상기 전극에 균열이 발생하더라도 전기적으로 연결된 상태가 유지되기 때문인 것으로 볼 수 있다.
- [0246] <실험 예 2> 신축성 전극 조성물의 조성비에 따른 저항값 측정
- [0247] 본 발명의 실시 예에 따라 제조된 신축성 전극의 조성비에 따른 저항값을 확인하기 위해 실시 예 1 내지 3 및 비교예 2의 전극에 대해 저항 측정기를 이용하여 저항값을 측정하였으며, 그 결과를 도 4에 나타내었다.

- [0248] 도 4에 나타난 바와 같이, 실시 예 1에서 가장 작은 저항값을 나타내는 것을 알 수 있다.
- [0250] <실험 예 3> 탑 게이트 형태의 유연 박막트랜지스터 형태 확인
- [0251] 본 발명의 실시 예에 따른 제조된 박막트랜지스터를 확인하기 위해 실시 예 4 내지 6에 의해 제조된 박막 트랜지스터를 확인한 결과, 도 8에서와 같이 전 공정을 스프레이 공정으로 수행하여 PET, PI 및 종이 기판상에 박막 트랜지스터가 잘 인쇄되었음을 알 수 있다.
- [0253] <실험 예 4> 탑 게이트 형태의 유연 박막 트랜지스터의 특성 평가
- [0254] 실시 예 4에 의해 제조된 탑 게이트 형태의 유연 박막 트랜지스터의 소자 특성을 확인하기 위해, 소자 특성 테스트를 수행하였으며 그 결과를 도 9 내지 도 11에 나타내었다.
- [0255] 도 9는 게이트 전압(V_{GS})을 -0.1 내지 -0.7V로 인가할 때의 소스 드레인 전극의 전류(I_{DS}) 전압(V_{DS}) 그래프로, 도 9에 나타난 바와 같이, 매우 작은 전류 히스테리시스(I_{DS} hysteresis)가 나타나는 것을 알 수 있고, 저전압에서 알맞은 선형(linear) 영역 및 포화(saturation) 영역이 나타남을 알 수 있다.
- [0256] 또한, 도 10은 V_{DS} 가 -0.1V인 선형(linear) 영역에서의 전이 특성 곡선(transfer curve)을 나타낸 것으로, 도 10에 나타난 바와 같이, 실시 예 4의 박막 트랜지스터는 1V 이하의 저전압에서 우수한 스위칭 특성이 나타나는 것을 알 수 있고, 작은 히스테리시스 및 높은 10^4 이상의 높은 온-오프 전류비(on/off current ratio)가 나타나는 것을 알 수 있다. 또한, 상기 V_{DS} 가 -0.1V인 선형(linear) 영역에서의 홀 이동도(μ) 및 문턱 전압(V_{th})은 각각 $0.32 \text{ cm}^2/\text{Vs}$ 및 0.4 V로 계산되었다.
- [0257] 한편, 도 11에 나타나 바와 같이, V_{DS} 가 -0.7V인 포화(saturation)에서 $I_{DS}^{1/2}$ 와 V_{DS} 사이에서 선형 특성이 나타났으며, 홀 이동도(μ)가 $0.62 \text{ cm}^2/\text{Vs}$ 로 계산되었다. 또한, 실시 예 4에 의해 제조된 30개의 소자의 선형(linear) 영역에서의 평균적인 온/오프 전류비, 홀 이동도(μ) 및 문턱 전압(V_{th})을 계산한 결과, 온/오프 전류비는 $1.02 \pm 0.19 \times 10^4$ 이고, 홀 이동도(μ)는 $0.23 \pm 0.07 \text{ cm}^2/\text{Vs}$ 이고 문턱 전압(V_{th})은 $0.37 \pm 0.05 \text{ V}$ 으로 계산되었다.
- [0259] <실험 예 5> PI 및 종이(paper) 기판상에 형성된 유연 박막 트랜지스터의 특성 평가
- [0260] 상기 실험 예 4와 동일한 방법으로 실시 예 5 및 6의 유연 박막 트랜지스터의 특성을 평가하였으며, 그 결과를 도 12 및 도 13에 나타내었다.
- [0261] 도 12 및 13에 나타난 바와 같이, PI 및 종이(paper) 기판상에 형성된 실시 예 5 및 6의 유연 박막 트랜지스터 또한, PET 기판상에 형성한 실시 예 4의 유연 박막 트랜지스터와 같이 우수한 스위칭 특성이 나타나는 것을 알 수 있다.
- [0263] <실험 예 6> 유연 안정성 평가
- [0264] 본 발명의 실시 예에 따라 제조된 유연 박막 트랜지스터의 유연 안정성을 평가하기 위해, 실시 예 4의 유연 박막 트랜지스터에 대해 도 14에서와 같이 소자가 다양한 굽힘 반지름(r)을 갖도록 형성한 후, 굽힘 반지름(r)이 ∞ , 12, 7, 및 2 mm인 상태에서 V_{DS} 가 -0.1V인 선형(linear) 영역에서의 전이 특성을 측정하고 그 결과를 도 15에 나타내었으며, 1mm의 굽힘 반지름에서 5000사이클의 반복 굽힘 테스트를 수행하여, 홀 이동도(μ) 및 문턱 전압(V_{th})을 측정한 결과를 도 16에 나타내었고, 문턱 전압(V_{th}), 온-전류(I_{on}), 오프-전류(I_{off}) 및 온/오프 전류비를 측정한 결과를 도 17에 나타내었다.
- [0265] 도 15에 나타난 바와 같이, 굽힘 반지름(r)이 ∞ , 12, 7, 및 2 mm인 상태에서 유사한 I_{DS} - V_{GS} 곡선이 나타남을 알

수 있다. 굽힘 반지름(r)이 ∞ , 12, 7, 및 2 mm인 상태에서 인장 변형률은 $\epsilon = t/2r$ (t 는 기판의 두께, r 은 굽힘 반지름)의 식을 이용하여 계산한 결과, 굽힘 반지름(r)이 ∞ , 12, 7, 및 2 mm인 상태에서 각각 0, 0.42, 0.71 및 2.5%이었다.

[0266] 이를 통해, 본발명의 실시 예에 따른 박막 트랜지스터는 기계적으로 변형된 상태에서도 동일한 특성이 나타나는 것을 알 수 있으며, 이는 유연 소자로서의 특성이 우수한 것으로 볼 수 있다.

[0267] 또한, 도 16 및 17을 통해 1mm의 굽힘 반지름에서 5000사이클 굽힘 테스트를 진행하더라도, 성능이 거의 일정하게 유지되는 것을 알 수 있으며, 이를 통해 본발명의 실시 예 4에 따른 박막 트랜지스터는 변형에 따른 안정성이 우수한 것을 알 수 있다.

[0269] <실험 예 7> 사이드 게이트된 신축성 박막 트랜지스터의 특성 평가

[0270] 실시 예 7에 의해 제조된 사이드 게이트된 신축성 박막 트랜지스터의 소자 특성을 확인하기 위해, 소자 특성 테스트를 수행하였으며 그 결과를 도 19 내지 도 22에 나타내었다.

[0271] 도 19는 실시 예 7의 트랜지스터 소자에 대해 V_{DS} 가 -0.3V인 선형(linear) 영역에서의 전이 특성 곡선(transfer curve)을 나타낸 것으로, 실시 예 8의 트랜지스터 소자를 0%, 20%, 40%, 60%, 80% 및 100%의 인장 변형률로 변형한 후 처음 상태(변형률 0%)로 회복한 후 각각에 대해 측정하였다.

[0272] 도 19에 나타난 바와 같이, 실시 예 7의 사이드 게이트된 신축성 박막 트랜지스터 또한 1 V이하의 낮은 전압에서 작동되는 것을 알 수 있고, 소자의 전이 특성은 0%, 20%, 40%, 60%, 80% 및 100%의 인장 변형률로 변형한 후 처음 상태(변형률 0%)로 회복하더라도 유사한 특성이 나타나는 것을 알 수 있다. 이를 통해, 실시 예 8의 사이드 게이트된 신축성 박막 트랜지스터는 저전압에서 우수한 스위칭 특성이 나타나며, 유연 안정성 또한 우수한 것을 알 수 있다.

[0273] 도 20은 성능을 정량화 하기 위해, 수직 및 수평방향으로의 인장 변형률(0%, 20%, 40%, 60%, 80% 및 100%)에 따른 정상화된 이동도(normalized mobility, μ/μ_0)의 변화를 계산하여 나타낸 그래프로, 정상화된 이동도의 변화는 수평 및 수직 방향에서 모두 20% 늘어났을때 약 90%가 유지되었고 40% 늘어났을때 약 70% 유지되었다.

[0274] 도 21은 인장 변형률(0%, 20%, 40%, 60%, 80% 및 100%)에 따른 문턱 전압(V_{th})값을 나타낸 그래프로, 문턱 전압(V_{th})값은 인장 변형률이 커짐에 따라 보다 (-)값으로 이동하지만 100% 늘어났을때, 약 0.11 V로 매우 작은 양으로 이동하는 것을 알 수 있다.

[0275] 도 22는 실시 예 7의 박막 트랜지스터를 20% 인장 변형률로 변형한 후 처음 상태(변형률 0%)로 회복하는 것을 5000 사이클 반복 수행하여 정상화된 이동도(normalized mobility, μ/μ_0)의 안정성을 특정한 것으로, 도 22에 나타난 바와 같이, 5000 회 수행하더라도 80%의 성능을 유지되는 것을 알 수 있다. 이를 통해 실시 예 7에 따른 박막 트랜지스터는 변형에 따른 안정성이 우수한 것을 알 수 있다.

[0277] <실험 예 8> 신축성 인버터의 특성 평가

[0278] 실시 예 8에 의해 제조된 신축성 인버터의 특성을 확인하기 위해, 이하와 같은 실험을 수행하였으며 그 결과를 도 23 내지 도 24에 나타내었다.

[0279] 도 23은 실시 예 8의 의해 제조된 인버터가 0%, 20%, 40% 및 60% 인장 변형률 에서의 입력 전압(V_{in})에 대한 출력 전압(V_{out})을 나타낸 그래프이고 도 24는 입력 전압(V_{in})에 대한 게인(gain)값을 나타낸 그래프로, 이때 공급 전압(V_{DD})는 0.6V로 하였다. 한편, 도 23 도면에 삽입된 회로도도 실시 예 8의 신축성 인버터의 등가 회로도도 나타낸 것이고, 상기 인장 변형률에 따른 측정은 0%, 20%, 40% 및 60%의 인장 변형률로 변형한 후 처음 상태(변형률 0%)로 회복한 후 측정하였다.

[0281] 도 23 및 도 24에 나타난 바와 같이, 0%, 20%, 40% 및 60% 인장 변형률 모두에서 실시 예 8의 인버터는 0.6V의 매우 낮은 전압에서도 우수한 전압 전달(voltage transfer) 특성 및 게인(gain)이 나타나는 것을 알 수 있고,

전압 게인($\partial V_{out} / \partial V_{in}$)은 0%, 20%, 40% 및 60% 인장 변형률에서 5.1, 4.9, 4.5 및 3.8로 측정되었다. 또한, 도 24 내부에 삽입된 도면은 0%, 20%, 40% 및 60% 인장 변형률 각각에서 최대 게인(gain)값을 나타낼 때의 입력 전압값($V_{inversion}$)을 나타낸 것으로, 상기 $V_{inversion}$ 값의 변화는 인장 변형률이 달라져도 약 0.1V 이하로 매우 낮은 것을 알 수 있다.

[0282] 이에, 실시 예 8에 의해 제조된 신축성 인버터는 낮은 작동 전압에서 전압 전달 성능이 우수하며, 신축 변형에 대한 변화값이 없어, 신축성 소자로서의 성능이 우수한 것을 알 수 있다.

부호의 설명

[0284]

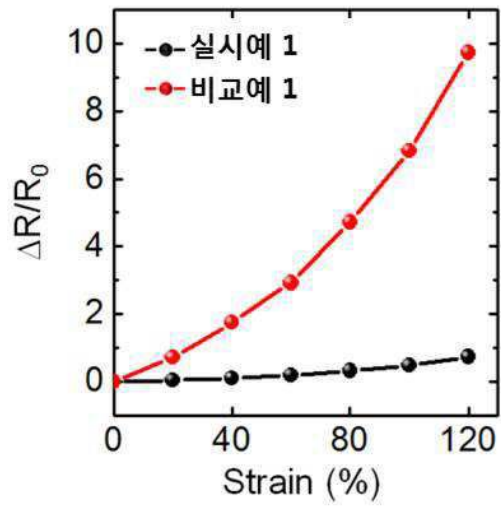
- 10: 전극 잉크
- 20: 반도체 잉크
- 30: 이온젤 잉크
- 40: 게이트 전극 잉크
- 100: 탑 게이트 형태의 유연 박막 트랜지스터
- 110: 유연 기판
- 120: 소스 전극
- 130: 드레인 전극
- 140: 반도체층
- 150: 유전체층
- 160: 게이트 전극
- 200: 사이드 게이트된 박막 트랜지스터
- 210: 기판
- 220: 소스 전극
- 230: 드레인 전극
- 240: 반도체층
- 250: 유전체층
- 260: 게이트 전극

도면

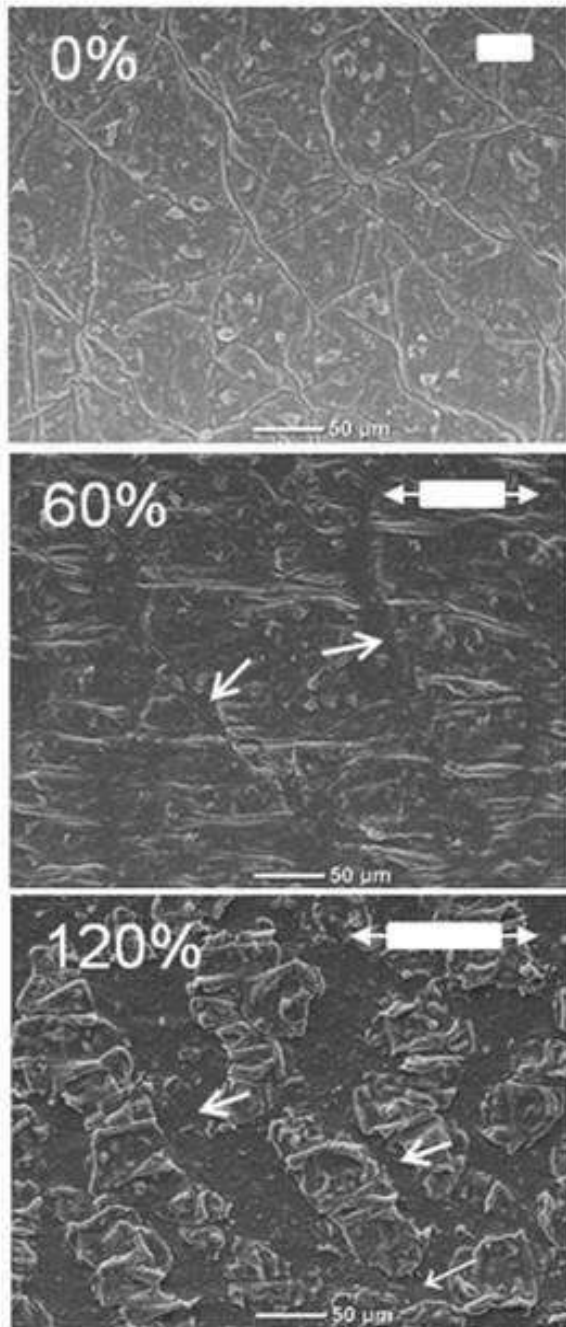
도면1



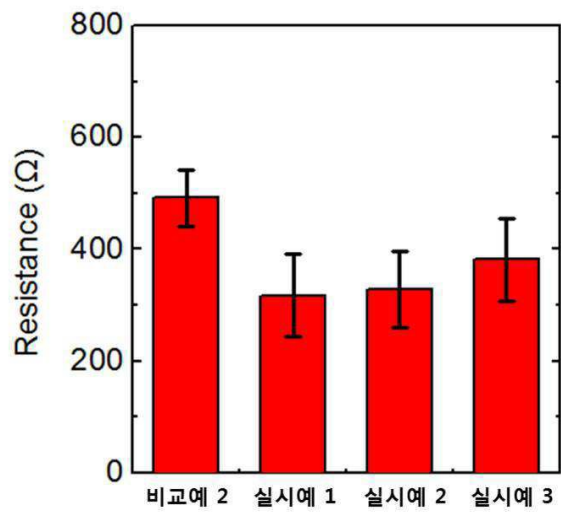
도면2



도면3



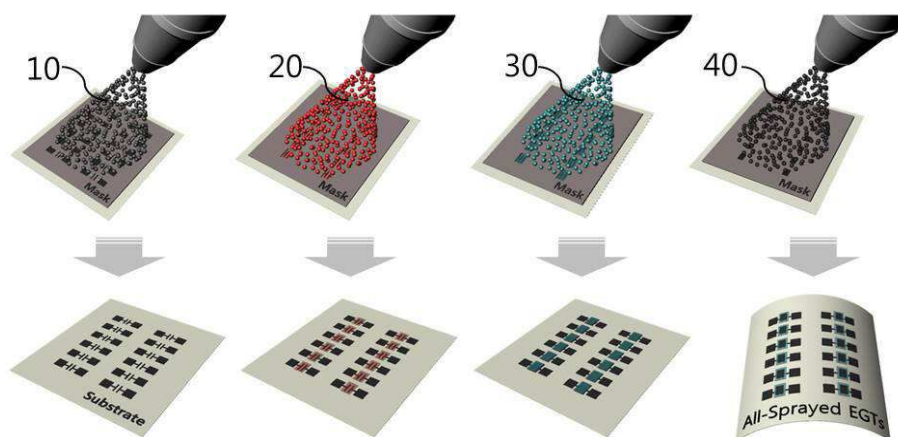
도면4



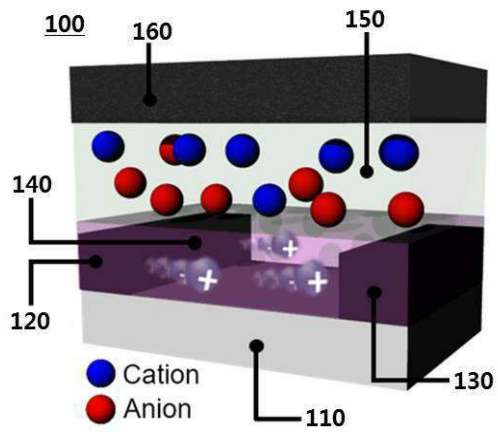
도면5



도면6



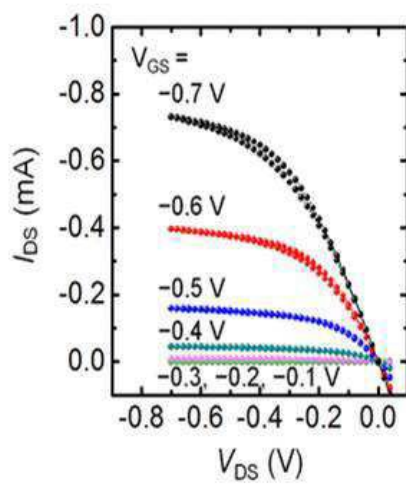
도면7



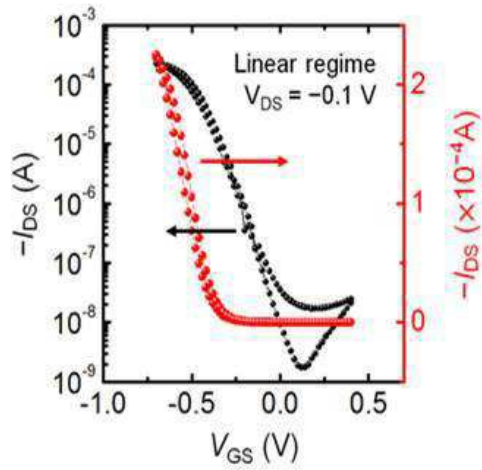
도면8



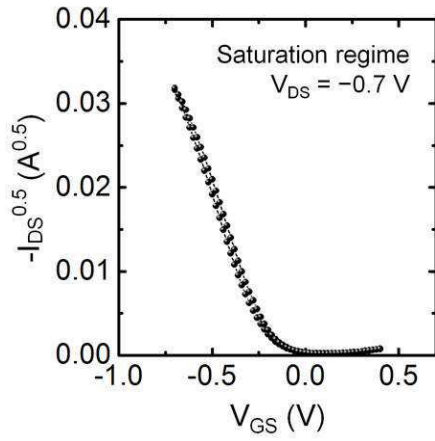
도면9



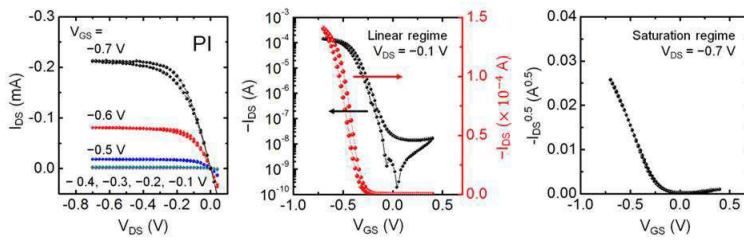
도면10



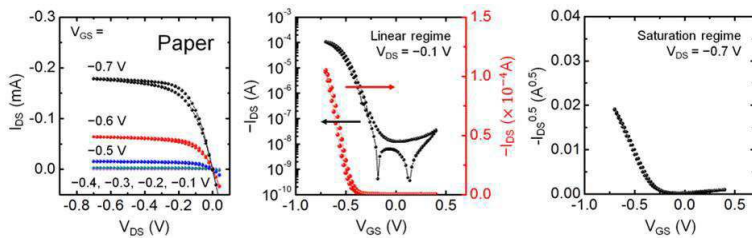
도면11



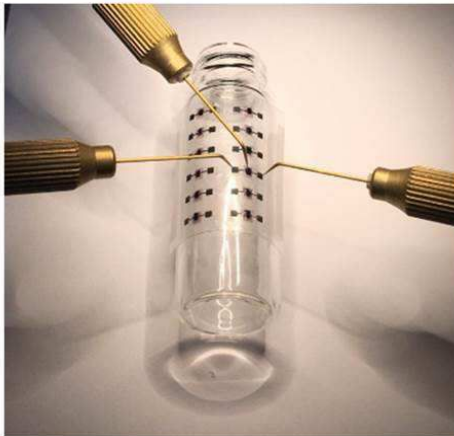
도면12



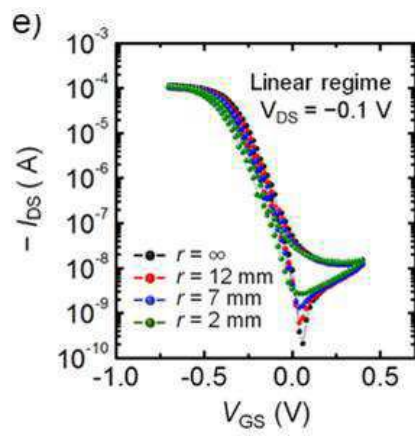
도면13



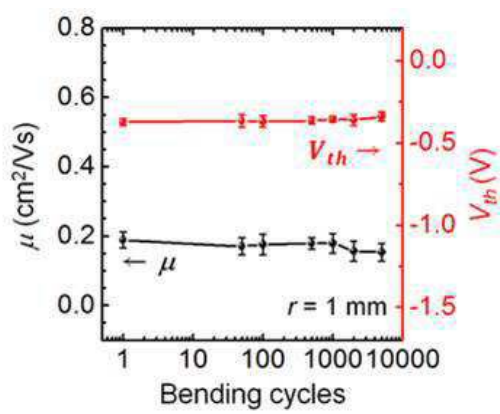
도면14



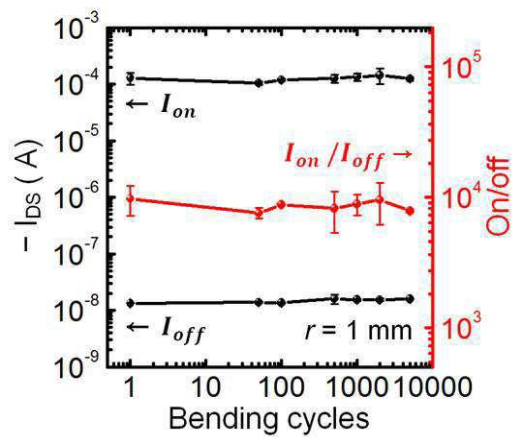
도면15



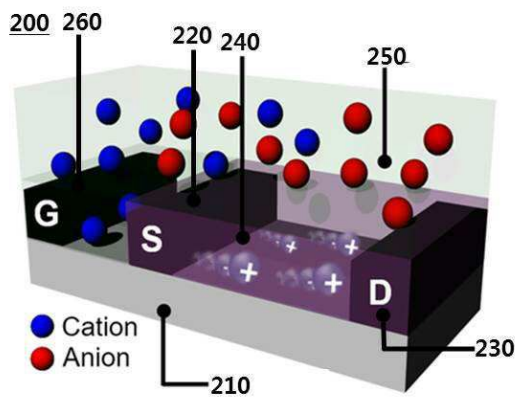
도면16



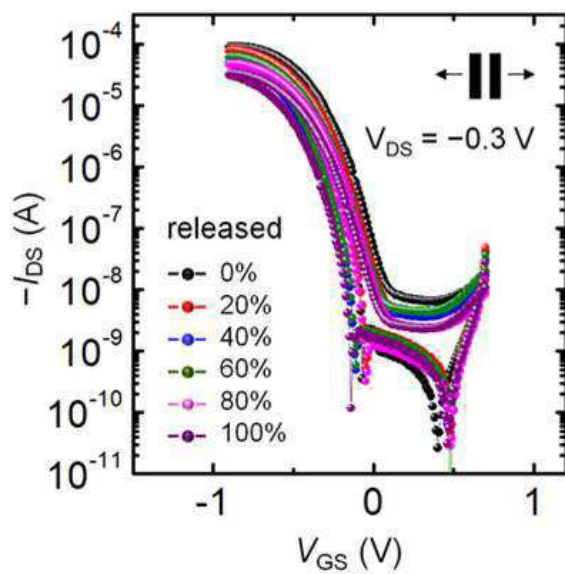
도면17



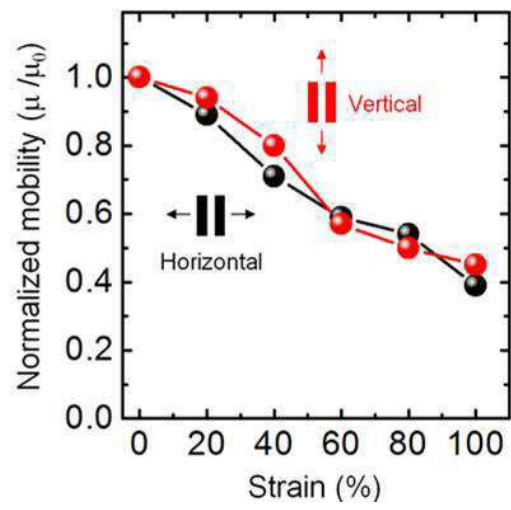
도면18



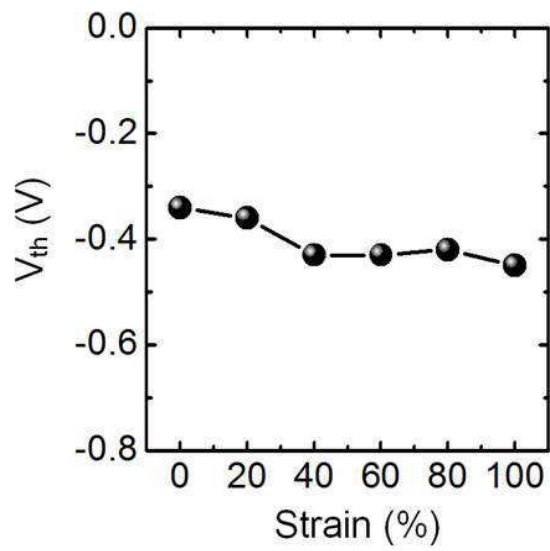
도면19



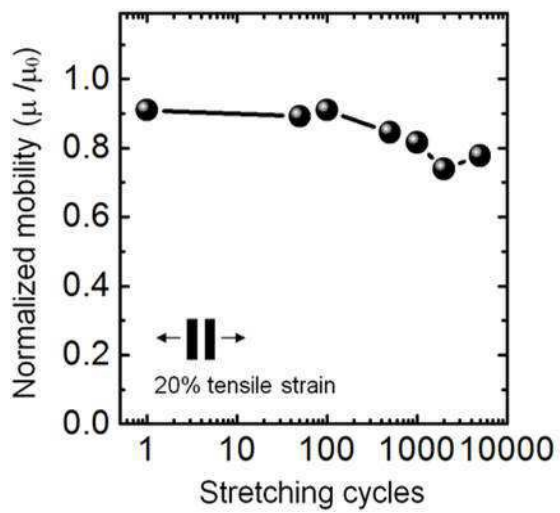
도면20



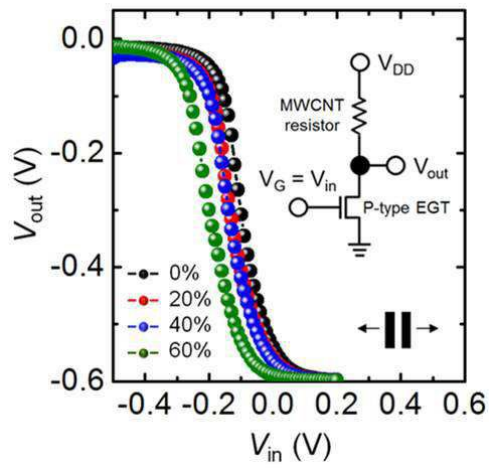
도면21



도면22



도면23



도면24

