

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2025 年 1 月 2 日 (02.01.2025)



(10) 国际公布号
WO 2025/001638 A1

(51) 国际专利分类号:
G09G 3/32 (2016.01)

(21) 国际申请号: PCT/CN2024/094512

(22) 国际申请日: 2024 年 5 月 21 日 (21.05.2024)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202310747576.3 2023年6月25日 (25.06.2023) CN

(71) 申请人: 京东方科技集团股份有限公司(BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。成都京东方光电科技有限公司(CHENGDU BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国四川省成都市高新区(西区)合作路 1188 号, Sichuan 611731 (CN)。

(72) 发明人: 曹席磊(CAO, Xilei); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。邱远游(QIU, Yuanyou); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 北京同达信恒知识产权代理有限公司(TDIP & PARTNERS); 中国北京市西城区裕民路 18 号北环中心 A 座 2002, Beijing 100029 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

(54) Title: PIXEL DRIVING CIRCUIT, DISPLAY APPARATUS, AND DRIVING METHOD

(54) 发明名称: 一种像素驱动电路、显示装置及驱动方法

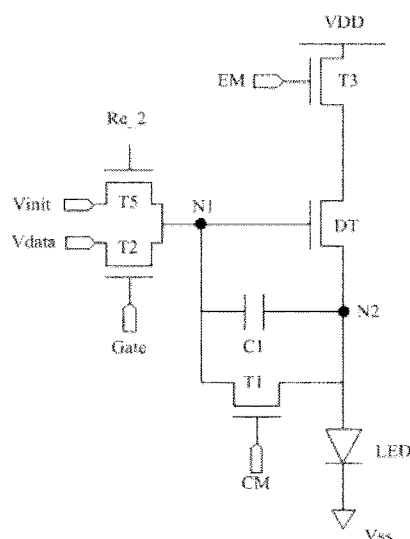


图 2

(57) Abstract: A pixel driving circuit, a display apparatus, and a driving method. The pixel driving circuit comprises: a driving transistor (DT), which is configured to generate a driving current according to a data voltage and a threshold voltage of the driving transistor (DT); a data writing sub-circuit (001), which is coupled to a gate electrode of the driving transistor (DT) and is configured to input, in response to a signal from a scanning signal end (Gate), a data voltage of a data signal end (Vdata) into the gate electrode of the driving transistor (DT); a threshold compensation sub-circuit (002), which is coupled to the driving transistor (DT) and is configured to provide, in response to a signal from a compensation signal end (CM), the threshold voltage of the driving transistor (DT) to the gate electrode of the driving transistor (DT); and a first light emission control sub-circuit (003), which is coupled to the driving transistor (DT) and is configured to provide, in response to a signal from a control signal end (EM), the driving current generated by the driving transistor (DT) to a light-emitting device (LED). By means of providing a pixel driving circuit, the influence of oxide characteristics on currents of a pixel circuit can be eliminated, thereby improving the light emission stability of a light-emitting device (LED) in the pixel circuit.



本国际公布：
— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 一种像素驱动电路、显示装置及驱动方法, 像素驱动电路包括: 驱动晶体管(DT), 被配置为根据数据电压和驱动晶体管(DT)的阈值电压产生驱动电流, 数据写入子电路(001)与驱动晶体管(DT)的栅极耦接, 被配置为响应于扫描信号端(Gate)的信号, 将数据信号端(Vdata)的数据电压输入驱动晶体管(DT)的栅极, 阈值补偿子电路(002)与驱动晶体管(DT)耦接, 被配置为响应于补偿信号端(CM)的信号, 将驱动晶体管(DT)的阈值电压提供给驱动晶体管(DT)的栅极, 第一发光控制子电路(003)与驱动晶体管(DT)耦接, 被配置为响应于控制信号端(EM)的信号, 将驱动晶体管(DT)产生的驱动电流提供给发光器件(LED), 像素驱动电路的设置能够消除氧化物特性对像素电路的电流的影响, 提升了像素电路中发光器件(LED)的发光稳定性。

一种像素驱动电路、显示装置及驱动方法

相关申请的交叉引用

本申请要求 2023 年 06 月 25 日提交中国国家知识产权局、申请号为 202310747576.3、申请名称为“一种像素驱动电路、显示装置及驱动方法”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本公开涉及显示技术领域，提供了一种像素驱动电路、显示装置及驱动方法。

背景技术

对于全氧化物类型的驱动晶体管组成的像素电路而言，驱动晶体管对氧化物特性（光照、水、氧气等）敏感，会导致其阈值电压发生变化，阈值电压的变化会导致驱动晶体管在发光过程中的电流不稳定，像素电路中的发光器件会出现闪烁等的现象。

发明内容

本公开实施例提供一种像素驱动电路、显示装置及驱动方法，用以降低阈值电压变化导致的发光器件发光不稳定的影响。

本公开提供的具体技术方案如下：

第一方面，一种像素驱动电路，包括：驱动晶体管、发光器件、数据写入子电路、阈值补偿子电路和第一发光控制子电路；

驱动晶体管，被配置为根据数据电压和驱动晶体管的阈值电压产生驱动电流；

数据写入子电路与驱动晶体管的栅极耦接，被配置为响应于扫描信号端的信号，将数据信号端的数据电压输入驱动晶体管的栅极；

阈值补偿子电路与驱动晶体管耦接，被配置为响应于补偿信号端的信号，将驱动晶体管的阈值电压提供给驱动晶体管的栅极；

第一发光控制子电路与驱动晶体管耦接，被配置为响应于控制信号端的信号，将驱动晶体管产生的驱动电流提供给发光器件。

5 可选地，阈值补偿子电路包括第一开关晶体管和第一电容；

第一开关晶体管的控制端与补偿信号端耦接，第一开关晶体管的第一端与驱动晶体管的栅极耦接，第一开关晶体管的第二端与驱动晶体管的第二极耦接；

10 第一电容的第一端与驱动晶体管的栅极耦接，第一电容的第二端与驱动晶体管的第二极耦接。

可选地，数据写入子电路包括第二开关晶体管；

第二开关晶体管的控制端与扫描信号端耦接，第二开关晶体管的第一端与数据信号端耦接，第二开关晶体管的第二端与驱动晶体管的栅极耦接。

可选地，第一发光控制子电路包括第三开关晶体管；

15 第三开关晶体管的控制端与控制信号端耦接，第三开关晶体管的第一端与第一电源端耦接，第三开关晶体管的第二端与驱动晶体管的第一极耦接。

可选地，还包括第一复位子电路，第一复位子电路与驱动晶体管的第一极耦接，响应于第一复位信号端的信号，将参考信号端的信号提供给驱动晶体管的第一极。

20 可选地，第一复位子电路包括第四开关晶体管；

第四开关晶体管的控制端与第一复位信号端耦接，第四开关晶体管的第一端与参考信号端耦接，第四开关晶体管的第二端与驱动晶体管的第一极耦接。

25 可选地，还包括第二复位电路，第二复位电路与驱动晶体管的栅极耦接，第二复位电路被配置为响应于第二复位信号端的信号，将初始化信号端的初始化信号提供给驱动晶体管的栅极。

可选地，第二复位电路包括第五开关晶体管；

第五开关晶体管的控制端与第二复位信号端耦接，第五开关晶体管的第一端与初始化信号端耦接，第五开关晶体管的第二端与驱动晶体管的栅极耦接。

可选地，驱动晶体管的第二极与发光器件以及阈值补偿子电路耦接。

5 可选地，还包括第二发光控制子电路，驱动晶体管的第二极通过第二发光控制子电路与发光器件以及阈值补偿子电路耦接；

第二发光控制子电路，被配置为响应于控制信号端的信号，将驱动晶体管的第二极与发光器件导通。

可选地，第二发光控制子电路包括第六开关晶体管；

10 第六开关晶体管的控制端与控制信号端耦接，第六开关晶体管的第一端与驱动晶体管的第二极耦接，第六开关晶体管的第二端与发光器件耦接。

可选地，还包括第二电容，第二电容的第一极与驱动晶体管的第二极耦接，第二电容的第二极与固定电压信号端耦接，固定电压信号端为第一电源端或者第二电源端。

15 可选地，驱动晶体管为单栅型晶体管或者双栅型晶体管；

当驱动晶体管为双栅型晶体管时，驱动晶体管的第一栅极与数据写入子电路耦接，驱动晶体管的第二栅极与第二电源端耦接。

可选地，第一开关晶体管、第二开关晶体管、第三开关晶体管、第四开关晶体管和第五开关晶体管的极性为 N 型。

20 第二方面，一种显示装置，包括上述任一项的像素驱动电路。

第三方面，一种如上述任一项的像素驱动电路的驱动方法，包括：

第二复位子电路经第五开关晶体管和第一开关晶体管对发光器件的阳极进行复位；

25 数据写入子电路响应于扫描信号端的信号，将数据信号端的数据电压输入驱动晶体管的栅极；

阈值补偿子电路响应于补偿信号端的信号，将驱动晶体管的阈值电压提供给驱动晶体管的栅极；

驱动晶体管根据数据电压和驱动晶体管的阈值电压产生驱动电流;

第一发光控制子电路响应于控制信号端的信号, 将驱动晶体管产生的驱动电流提供给发光器件。

本公开有益效果如下:

5 综上所述, 本公开实施例中提供了一种像素驱动电路、显示装置及驱动方法, 该像素驱动电路包括: 驱动晶体管、发光器件、数据写入子电路、阈值补偿子电路和第一发光控制子电路, 实施过程中, 驱动晶体管, 被配置为根据数据电压和驱动晶体管的阈值电压产生驱动电流, 数据写入子电路与驱动晶体管的栅极耦接, 被配置为响应于扫描信号端的信号, 将数据信号端的数据电压输入驱动晶体管的栅极, 阈值补偿子电路与驱动晶体管耦接, 被配置为响应于补偿信号端的信号, 将驱动晶体管的阈值电压提供给驱动晶体管的栅极, 第一发光控制子电路与驱动晶体管耦接, 被配置为响应于控制信号端的信号, 将驱动晶体管产生的驱动电流提供给发光器件, 上述像素驱动电路的设置能够消除氧化物特性对像素电路的电流的影响, 提升了像素电路中
10 发光器件的发光稳定性。
15

本公开的其它特征和优点将在随后的说明书中阐述, 并且, 部分地从说明书中变得显而易见, 或者通过实施本公开而了解。本公开的目的和其他优点可通过在所写的说明书、权利要求书、以及附图中所特别指出的结构来实现和获得。

附图说明

20 此处所说明的附图用来提供对本公开的进一步理解, 构成本公开的一部分, 本公开的示意性实施例及其说明用于解释本公开, 并不构成对本公开的不当限定。在附图中:

25 图 1 为本公开实施例中的一种像素驱动电路的连接示意图;

图 2 为本公开实施例中的第一种像素驱动电路的电路连接图;

图 3 为本公开实施例中的另一种像素驱动电路的连接示意图;

图 4 为本公开实施例中的第二种像素驱动电路的电路连接图；

图 5 为本公开实施例中的第三种像素驱动电路的电路连接图；

图 6 为本公开实施例中的第四种像素驱动电路的电路连接图；

图 7 为本公开实施例中的第五种像素驱动电路的电路连接图；

5 图 8 为本公开实施例中的第六种像素驱动电路的电路连接图；

图 9 为本公开实施例中的第二种像素驱动电路对应的时序图；

图 10 为本公开实施例中一种像素驱动电路的驱动方法的流程图。

具体实施方式

10 为使本公开实施例的目的、技术方案和优点更加清楚，下面将结合本公开实施例中的附图，对本公开的技术方案进行清楚、完整地描述，显然，所描述的实施例是本公开技术方案的一部分实施例，而不是全部的实施例。基于本公开文件中记载的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本公开技术方案保护的范围。

15 本发明的说明书和权利要求书及上述附图中的术语“第一”、“第二”等是用于区别类似的对象，而不必用于描述特定的顺序或先后次序。应该理解这样使用的数据在适当情况下可以互换，以便这里描述的本发明的实施例能够使用除了在这里图示或描述的那些以外的顺序实施。

20 相关技术中，驱动晶体管对氧化物特性（光照、水、氧气等）敏感，会导致其阈值电压发生变化，阈值电压的变化会导致驱动晶体管在发光过程中的电流不稳定，像素电路中的发光器件会出现闪烁等的现象。

下面结合附图对本公开优选的实施方式进行详细说明。

25 参阅图 1 所示，本公开实施例中提供一种像素驱动电路，包括：驱动晶体管 DT、发光器件 LED、数据写入子电路 001、阈值补偿子电路 002 和第一发光控制子电路 003。

实施过程中，上述驱动晶体管 DT，被配置为根据数据电压和驱动晶体管 DT 的阈值电压产生驱动电流。

上述数据写入子电路 001 与驱动晶体管 DT 的栅极耦接,被配置为响应于扫描信号端 Gate 的信号,将数据信号端 Vdata 的数据电压输入驱动晶体管 DT 的栅极。

上述阈值补偿子电路 002 与驱动晶体管 DT 耦接,被配置为响应于补偿信号端 CM 的信号,将驱动晶体管 DT 的阈值电压提供给驱动晶体管 DT 的栅极。

上述第一发光控制子电路 003 与驱动晶体管 DT 耦接,被配置为响应于控制信号端 EM 的信号,将驱动晶体管 DT 产生的驱动电流提供给发光器件 LED。

参阅图 2 所示,上述阈值补偿子电路 002 包括第一开关晶体管 T1 和第一电容 C1。

第一开关晶体管 T1 与图 2 中其他元器件之间的连接关系为:第一开关晶体管 T1 的控制端与补偿信号端 CM 耦接,第一开关晶体管 T1 的第一端与驱动晶体管 DT 的栅极耦接,第一开关晶体管 T1 的第二端与驱动晶体管 DT 的第二极耦接。

实施过程中,当补偿信号端 CM 的信号为高电压时,第一开关晶体管 T1 导通。

第一电容 C1 与图 2 中其他元器件之间的连接关系为:第一电容 C1 的第一端与驱动晶体管 DT 的栅极耦接,第一电容 C1 的第二端与驱动晶体管 DT 的第二极耦接。

实施过程中,第一电容 C1 用于存储驱动晶体管 DT 的阈值电压。

参阅图 2 所示,数据写入子电路 001 包括第二开关晶体管 T2。

第二开关晶体管 T2 与图 2 中其他元器件之间的连接关系为:第二开关晶体管 T2 的控制端与扫描信号端 Gate 耦接,第二开关晶体管 T2 的第一端与数据信号端 Vdata 耦接,第二开关晶体管 T2 的第二端与驱动晶体管 DT 的栅极耦接。

实施过程中,当扫描信号端 Gate 的信号为高电压时,第二开关晶体管 T2 导通,数据信号端 Vdata 的信号经导通的第二开关晶体管 T2 到达第一节点。

参阅图 2 所示,第一发光控制子电路 003 包括第三开关晶体管 T3。

第三开关晶体管 T3 与图 2 中其他元器件之间的连接关系为：第三开关晶体管 T3 的控制端与控制信号端 EM 耦接，第三开关晶体管 T3 的第一端与第一电源端 Vdd 耦接，第三开关晶体管 T3 的第二端与驱动晶体管 DT 的第一极耦接。

5 实施过程中，当控制信号端 EM 的信号为高电压时，第三开关晶体管 T3 导通，第一电源端 Vdd 的信号经导通的第三开关晶体管 T3 到达驱动晶体管 DT。

参阅图 3 所示，上述像素驱动电路还包括第一复位子电路 004，第一复位子电路 004 与驱动晶体管 DT 的第一极耦接，响应于第一复位信号端 Re_1 的信号，将参考信号端 Vref 的信号提供给驱动晶体管 DT 的第一极。
10

实施过程中，上述第一复位子电路 004 主要用于为驱动晶体管 DT 的第三节点进行复位。

参阅图 4 所示，上述第一复位子电路 004 包括第四开关晶体管 T4。

第四开关晶体管 T4 与图 4 中其他元器件之间的连接关系为：第四开关晶体管 T4 的控制端与第一复位信号端 Re_1 耦接，第四开关晶体管 T4 的第一端与参考信号端 Vref 耦接，第四开关晶体管 T4 的第二端与驱动晶体管 DT 的第一极耦接。
15

实施过程中，第一复位信号端 Re_1 的信号为高电压时，第四开关晶体管 T4 导通，参考信号端 Vref 的信号经导通的第四开关晶体管 T4 到达第三节点。

参阅图 4 所示，上述像素驱动电路还包括第二复位电路，第二复位电路与驱动晶体管 DT 的栅极耦接，第二复位电路被配置为响应于第二复位信号端 Re_2 的信号，将初始化信号端 Vinit 的初始化信号提供给驱动晶体管 DT 的栅极。
20

实施过程中，上述第二复位子电路 005 主要用于为驱动晶体管 DT 的第一节点进行复位。
25

参阅图 4 所示，第二复位电路包括第五开关晶体管 T5。

第五开关晶体管 T5 与图 4 中其他元器件之间的连接关系为：第五开关晶

晶体管 T5 的控制端与第二复位信号端 Re_2 耦接, 第五开关晶体管 T5 的第一端与初始化信号端 Vinit 耦接, 第五开关晶体管 T5 的第二端与驱动晶体管 DT 的栅极耦接。

实施过程中, 当第二复位信号端 Re_2 的信号为高电压时, 第五开关晶体管 T5 导通, 初始化信号端 Vinit 的信号经导通的第五开关晶体管 T5 到达第一节点。

参阅图 4 所示, 驱动晶体管 DT 的第二极与发光器件 LED 以及阈值补偿子电路 002 耦接。

参阅图 4 所示, 上述像素驱动电路还包括第二发光控制子电路 006, 驱动晶体管 DT 的第二极通过第二发光控制子电路 006 与发光器件 LED 以及阈值补偿子电路 002 耦接。

实施过程中, 第二发光控制子电路 006, 被配置为响应于控制信号端 EM 的信号, 将驱动晶体管 DT 的第二极与发光器件 LED 导通。

参阅图 5 所示, 第二发光控制子电路 006 包括第六开关晶体管 T6。

第六开关晶体管 T6 与图 5 中其他元器件之间的连接关系为: 第六开关晶体管 T6 的控制端与控制信号端 EM 耦接, 第六开关晶体管 T6 的第一端与驱动晶体管 DT 的第二极耦接, 第六开关晶体管 T6 的第二端与发光器件 LED 耦接。

实施过程中, 在控制信号端 EM 的信号为高电压时, 第六开关晶体管 T6 导通, 第一电源端 Vdd 的信号经驱动晶体管 DT、导通的第六开关晶体管 T6 到达发光器件 LED。上述第六开关晶体管 T6 可按照预设的 PWM 波形进行打开和关闭, 从而通过第六开关晶体管 T6 来进一步控制发光器件 LED 的打开和关闭。即为了使发光器件 LED 的发光电流更加细腻, 可将上述第六开关晶体管 T6 设置为 PWM 波形。

参阅图 6 和图 7 所示, 上述像素驱动电路还包括第二电容 C2, 第二电容 C2 的第一极与驱动晶体管 DT 的第二极耦接, 第二电容 C2 的第二极与固定电压信号端耦接, 固定电压信号端为第一电源端 Vdd 或者第二电源端 Vss。

发光器件 LED 原有的发光电流是数据信号端 Vdata 的数据电压经第一电容 C1 和驱动晶体管 DT 产生的，设置了上述第二电容 C2 后，发光器件 LED 的发光电流是数据信号端 Vdata 的数据电压经第一电容 C1、第二电容 C2 和驱动晶体管 DT 产生的，这样能使发光器件 LED 在发光阶段的发光电流更加细腻。

为了使电路的连接更加灵活，在另一些实施例中，上述驱动晶体管 DT 为单栅型晶体管或者双栅型晶体管。

当驱动晶体管 DT 为单栅型晶体管时，其在上述像素驱动电路中的连接方式如图 2、图 4、图 5、图 6 或者图 7 中的任意一个图所示。

当驱动晶体管 DT 为双栅型晶体管时，参阅图 8 所示，驱动晶体管 DT 的第一栅极与数据写入子电路 001 耦接，驱动晶体管 DT 的第二栅极与第二电源端 Vss 耦接。

当驱动晶体管 DT 的第二栅极与第二电源端 Vss 耦接后，能对驱动晶体管 DT 起到挡光的作用。

需要补充说明的是，上述第一开关晶体管、第二开关晶体管、第三开关晶体管、第四开关晶体管和第五开关晶体管的极性为 N 型。

参阅图 9 所示，在介绍完上述像素驱动电路的电路连接情况后，下面结合时序图详细介绍下上述像素驱动电路的工作过程。

时序 t1 阶段：Re_1=1，Re_2=1，CM=1，EM=0，Gate=0

当第一复位信号端 Re_1 为高电压时，第四开关晶体管导通，参考信号端 Vref 的信号经导通的第四开关晶体管到达第三节点 N3，第三节点 N3 的电压为 Vref，当第二复位信号端 Re_2 为高电压时，第五开关晶体管导通，初始化信号端的 Vinit 信号经导通的第五开关晶体管到达第一节点 N1，同时，补偿信号端 CM 的信号为高电压，第一开关晶体管导通，初始化信号端的 Vinit 信号经第一节点 N1 和导通的第一开关晶体管到达第二节点 N2。由于，Vinit 大于 Vref，驱动晶体管 DT 的栅源电压为 $V_{gs}=V_{init}-V_{ref}$ ，并且， V_{gs} 大于 V_{th} ，驱动晶体管 DT 导通。

时序 t2 阶段: $Re\_1=1$, $Re\_2=1$, $CM=0$, $EM=0$, $Gate=0$

当第一复位信号端 Re_1 为高电压时, 第四开关晶体管导通, 参考信号端的信号经导通的第四开关晶体管到达第三节点 $N3$, 第三节点 $N3$ 的电压为 V_{ref} , 当第二复位信号端 Re_2 为高电压时, 第五开关晶体管导通, 初始化信号端的 V_{init} 信号经导通的第五开关晶体管到达第一节点 $N1$, 同时, 补偿信号端 CM 的信号为低电压, 第一开关晶体管截止。参考信号端 V_{ref} 的信号经导通的第四开关晶体管、导通的驱动晶体管到达第二节点 $N2$, 第二节点 $N2$ 的电压为 V_{ref} 。

时序 t3 阶段: $Re\_1=0$, $Re\_2=1$, $CM=0$, $EM=1$, $Gate=0$

当第一复位信号端 Re_1 为低电压时, 第四开关晶体管截止, 当第二复位信号端 Re_2 为高电压时, 第五开关晶体管导通, 补偿信号端 CM 的信号为低电压, 第一开关晶体管截止, 控制信号端 EM 的信号为高电压, 第三开关晶体管导通, 第一电源端 V_{dd} 的信号经导通的第三开关晶体管和驱动晶体管到达第二节点 $N2$, 在第二节点 $N2$ 的电压变化到 V_{DD} 的过程中, 具体的, 第二节点 $N2$ 的电压变化到 $V_{init}-V_{th}$ 时, 驱动晶体管截止, 驱动晶体管的栅源电压重置, 驱动晶体管的阈值电压 V_{th} 写入到第一节点 $N1$ 中。

时序 t4 阶段: $Re\_1=0$, $Re\_2=0$, $CM=0$, $EM=0$, $Gate=1$

当第一复位信号端 Re_1 为低电压时, 第四开关晶体管截止, 当第二复位信号端 Re_2 为低电压时, 第五开关晶体管截止, 补偿信号端 CM 的信号为低电压, 第一开关晶体管截止, 控制信号端 EM 的信号为低电压时, 第三开关晶体管截止, 扫描信号端 $Gate$ 的信号为高电压时, 第二开关晶体管导通, 数据信号端 V_{data} 的数据电压输入驱动晶体管的栅极。

时序 t5 阶段: $Re\_1=0$, $Re\_2=0$, $CM=0$, $EM=1$, $Gate=0$

当第一复位信号端 Re_1 为低电压时, 第四开关晶体管截止, 当第二复位信号端 Re_2 为低电压时, 第五开关晶体管截止, 补偿信号端 CM 的信号为低电压, 第一开关晶体管截止, 控制信号端 EM 的信号为高电压时, 第三开关晶体管导通, 驱动晶体管在第一电源端 V_{dd} 的作用下导通, 驱动晶体管的栅

极的数据电压经导通的驱动晶体管使发光器件 LED 发光，扫描信号端 Gate 的信号为低电压时，第二开关晶体管截止。

上述发光器件 LED 的发光电流 $I = 1 / 2k(V_{gs} - V_{th})^2$ 公式(1)

上述公式(1)中，k 为常数， V_{gs} 为驱动晶体管的栅源电压， V_{th} 为驱动晶体管的阈值电压。

驱动晶体管的栅源电压 $V_{gs} = (V_{data} - V_{init}) * (C_{oled} / C1 + C_{oled}) + V_{th}$ 公式(2)

上述公式(2)中， V_{data} 为数据信号端的数据电压， V_{init} 为初始化信号端的初始化信号， C_{oled} 为发光器件的电容值， $C1$ 为第一电容的电容值， V_{th} 为驱动晶体管的阈值电压。

将公式(2)代入到公式(1)中，简化发光电流的公式 $I = 1 / 2k[(V_{data} - V_{init}) * (C_{oled} / C1 + C_{oled}) + V_{th} - V_{th}]^2$
 $= 1 / 2k[(V_{data} - V_{init}) * (C_{oled} / C1 + C_{oled})]^2$

即得到发光电流的公式(3)

$I = 1 / 2k[(V_{data} - V_{init}) * (C_{oled} / C1 + C_{oled})]^2$ 公式(3)

由上述公式(3)可知，通过上述像素驱动电路的设置，发光器件的发光电流与驱动晶体管的阈值电压 V_{th} 无关。

上述公式(3)中，k 为常数， V_{data} 为数据信号端的数据电压， V_{init} 为初始化信号端的初始化信号， C_{oled} 为发光器件的电容值， $C1$ 为第一电容的电容值。

进一步的，在加入上述第二电容后，发光器件的发光电流为 $I = 1 / 2k[(V_{data} - V_{init}) * (C_{oled} + C2 / C1 + C_{oled} + C2)]^2$
 公式(4)。

上述公式(4)中，k 为常数， V_{data} 为数据信号端的数据电压， V_{init} 为初始化信号端的初始化信号， C_{oled} 为发光器件的电容值， $C1$ 为第一电容的电容值， $C2$ 为第二电容的电容值。

基于同一发明构思，本公开实施例中提供了一种显示装置，包括上述任一项的像素驱动电路。

在本发明实施例中，显示装置可以为：手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。对于该显示装置的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的，在此不做赘述，也不应作为对本发明的限制。

基于同一发明构思，本公开实施例中提供了一种像素驱动电路的驱动方法，参阅图 10 所示，包括：

步骤 200：第二复位子电路经第五开关晶体管和第一开关晶体管对发光器件的阳极进行复位。

步骤 201：数据写入子电路响应于扫描信号端的信号，将数据信号端的数据电压输入驱动晶体管的栅极。

实施过程中，在扫描信号端的信号为高电平时，第二开关晶体管导通，数据信号端的数据电压经过第二开关晶体管和第一节点输入到驱动晶体管的栅极。

步骤 202：阈值补偿子电路响应于补偿信号端的信号，将驱动晶体管的阈值电压提供给驱动晶体管的栅极。

实施过程中，在补偿信号端的信号为高电平时，第一开关晶体管导通，驱动晶体管的阈值电压经导通的第一开关晶体管提供给驱动晶体管的栅极。

步骤 203：驱动晶体管根据数据电压和驱动晶体管的阈值电压产生驱动电流。

实施过程中，在发光阶段，驱动晶体管根据既定的电流公式数据电压和驱动晶体管的阈值电压产生驱动电流。

步骤 204：第一发光控制子电路响应于控制信号端的信号，将驱动晶体管产生的驱动电流提供给发光器件。

在发光阶段，控制信号端的信号为高电平时，第三开关晶体管导通，驱动晶体管产生的驱动电流提供给发光器件。

综上所述，本公开实施例中提供的一种像素驱动电路、显示装置及驱动方法，该像素驱动电路包括：驱动晶体管、发光器件、数据写入子电路、阈值补偿子电路和第一发光控制子电路，实施过程中，驱动晶体管，被配置为根据数据电压和驱动晶体管的阈值电压产生驱动电流，数据写入子电路与驱动晶体管的栅极耦接，被配置为响应于扫描信号端的信号，将数据信号端的数据电压输入驱动晶体管的栅极，阈值补偿子电路与驱动晶体管耦接，被配置为响应于补偿信号端的信号，将驱动晶体管的阈值电压提供给驱动晶体管的栅极，第一发光控制子电路与驱动晶体管耦接，被配置为响应于控制信号端的信号，将驱动晶体管产生的驱动电流提供给发光器件，上述像素驱动电路的设置能够消除氧化物特性对像素电路的电流的影响，提升了像素电路中发光器件的发光稳定性。

本领域内的技术人员应明白，本公开的实施例可提供为方法、系统、或计算机程序产品系统。因此，本公开可采用完全硬件实施例、完全软件实施例、或结合软件和硬件方面的实施例的形式。而且，本公开可采用在一个或多个其中包含有计算机可用程序代码的计算机可用存储介质（包括但不限于磁盘存储器、CD-ROM、光学存储器等）上实施的计算机程序产品系统的形式。

本公开是参照根据本公开的方法、设备（系统）、和计算机程序产品系统的流程图和/或方框图来描述的。应理解可由计算机程序指令实现流程图和/或方框图中的每一流程和/或方框、以及流程图和/或方框图中的流程和/或方框的结合。可提供这些计算机程序指令到通用计算机、专用计算机、嵌入式处理机或其他可编程数据处理设备的处理器以产生一个机器，使得通过计算机或其他可编程数据处理设备的处理器执行的指令产生用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的装置。

这些计算机程序指令也可存储在能引导计算机或其他可编程数据处理设备以特定方式工作的计算机可读存储器中，使得存储在该计算机可读存储器

中的指令产生包括指令装置的制造品，该指令装置实现在流程图一个流程或多个流程和 / 或方框图一个方框或多个方框中指定的功能。

5 这些计算机程序指令也可装载到计算机或其他可编程数据处理设备上，使得在计算机或其他可编程设备上执行一系列操作步骤以产生计算机实现的处理，从而在计算机或其他可编程设备上执行的指令提供用于实现在流程图一个流程或多个流程和 / 或方框图一个方框或多个方框中指定的功能的步骤。显然，本领域的技术人员可以对本公开进行各种改动和变型而不脱离本公开的精神和范围。这样，倘若本公开的这些修改和变型属于本公开权利要求及其等同技术的范围之内，则本公开也意图包含这些改动和变型在内。

权 利 要 求

1、一种像素驱动电路，其中，包括：驱动晶体管、发光器件、数据写入子电路、阈值补偿子电路和第一发光控制子电路；

5 所述驱动晶体管，被配置为根据数据电压和所述驱动晶体管的阈值电压产生驱动电流；

所述数据写入子电路与所述驱动晶体管的栅极耦接，被配置为响应于扫描信号端的信号，将数据信号端的数据电压输入所述驱动晶体管的栅极；

所述阈值补偿子电路与所述驱动晶体管耦接，被配置为响应于补偿信号端的信号，将所述驱动晶体管的所述阈值电压提供给所述驱动晶体管的栅极；

10 所述第一发光控制子电路与所述驱动晶体管耦接，被配置为响应于控制信号端的信号，将所述驱动晶体管产生的所述驱动电流提供给所述发光器件。

2、如权利要求 1 所述的像素驱动电路，其中，所述阈值补偿子电路包括第一开关晶体管和第一电容；

15 所述第一开关晶体管的控制端与所述补偿信号端耦接，所述第一开关晶体管的所述第一端与所述驱动晶体管的栅极耦接，所述第一开关晶体管的第二端与所述驱动晶体管的第二极耦接；

所述第一电容的第一端与所述驱动晶体管的栅极耦接，所述第一电容的第二端与所述驱动晶体管的第二极耦接。

20 3、如权利要求 1 所述的像素驱动电路，其中，所述数据写入子电路包括第二开关晶体管；

所述第二开关晶体管的控制端与所述扫描信号端耦接，所述第二开关晶体管的所述第一端与所述数据信号端耦接，所述第二开关晶体管的第二端与所述驱动晶体管的栅极耦接。

25 4、如权利要求 1 所述的像素驱动电路，其中，所述第一发光控制子电路包括第三开关晶体管；

所述第三开关晶体管的控制端与所述控制信号端耦接，所述第三开关晶

体管的第一端与第一电源端耦接，所述第三开关晶体管的第二端与所述驱动晶体管的第二极耦接。

5 5、如权利要求 1-4 任一项所述的像素驱动电路，其中，还包括第一复位子电路，所述第一复位子电路与所述驱动晶体管的第二极耦接，响应于第一复位信号端的信号，将参考信号端的信号提供给所述驱动晶体管的第二极。

6、如权利要求 5 所述的像素驱动电路，其中，所述第一复位子电路包括第四开关晶体管；

10 所述第四开关晶体管的控制端与所述第一复位信号端耦接，所述第四开关晶体管的第一端与所述参考信号端耦接，所述第四开关晶体管的第二端与所述驱动晶体管的第二极耦接。

7、如权利要求 1-4 任一项所述的像素驱动电路，其中，还包括第二复位子电路，所述第二复位子电路与所述驱动晶体管的栅极耦接，所述第二复位子电路被配置为响应于第二复位信号端的信号，将初始化信号端的初始化信号提供给所述驱动晶体管的栅极。

15 8、如权利要求 7 所述的像素驱动电路，其中，所述第二复位子电路包括第五开关晶体管；

所述第五开关晶体管的控制端与所述第二复位信号端耦接，所述第五开关晶体管的第一端与所述初始化信号端耦接，所述第五开关晶体管的第二端与所述驱动晶体管的栅极耦接。

20 9、如权利要求 1-4 任一项所述的像素驱动电路，其中，所述驱动晶体管的第二极与所述发光器件以及所述阈值补偿子电路耦接。

10、如权利要求 1-4 任一项所述的像素驱动电路，其中，还包括第二发光控制子电路，所述驱动晶体管的第二极通过所述第二发光控制子电路与所述发光器件以及所述阈值补偿子电路耦接；

25 所述第二发光控制子电路，被配置为响应于所述控制信号端的信号，将所述驱动晶体管的第二极与所述发光器件导通。

11、如权利要求 9 所述的像素驱动电路，其中，所述第二发光控制子电

路包括第六开关晶体管；

所述第六开关晶体管的控制端与所述控制信号端耦接，所述第六开关晶体管的所述第一端与所述驱动晶体管的第二极耦接，所述第六开关晶体管的第二端与所述发光器件耦接。

5 12、如权利要求 1-4 任一项所述的像素驱动电路，其中，还包括第二电容，所述第二电容的第一极与所述驱动晶体管的第二极耦接，所述第二电容的第二极与固定电压信号端耦接，所述固定电压信号端为所述第一电源端或者所述第二电源端。

10 13、如权利要求 1-11 任一项所述的像素驱动电路，其中，所述驱动晶体管为单栅型晶体管或者双栅型晶体管；

当所述驱动晶体管为双栅型晶体管时，所述驱动晶体管的第一栅极与所述数据写入子电路耦接，所述驱动晶体管的第二栅极与所述第二电源端耦接。

15 14、如权利要求 1-11 任一项所述的像素驱动电路，其中，所述第一开关晶体管、所述第二开关晶体管、所述第三开关晶体管、所述第四开关晶体管和所述第五开关晶体管的极性为 N 型。

15、一种显示装置，其中，包括如权利要求 1-14 任一项所述的像素驱动电路。

16、一种如权利要求 1-14 任一项所述的像素驱动电路的驱动方法，其中，包括：

20 第二复位子电路经第五开关晶体管和第一开关晶体管对发光器件的阳极进行复位；

数据写入子电路响应于扫描信号端的信号，将数据信号端的数据电压输入所述驱动晶体管的栅极；

25 阈值补偿子电路响应于补偿信号端的信号，将所述驱动晶体管的所述阈值电压提供给所述驱动晶体管的栅极；

驱动晶体管根据数据电压和所述驱动晶体管的阈值电压产生驱动电流；

第一发光控制子电路响应于控制信号端的信号，将所述驱动晶体管产生

的所述驱动电流提供给所述发光器件。

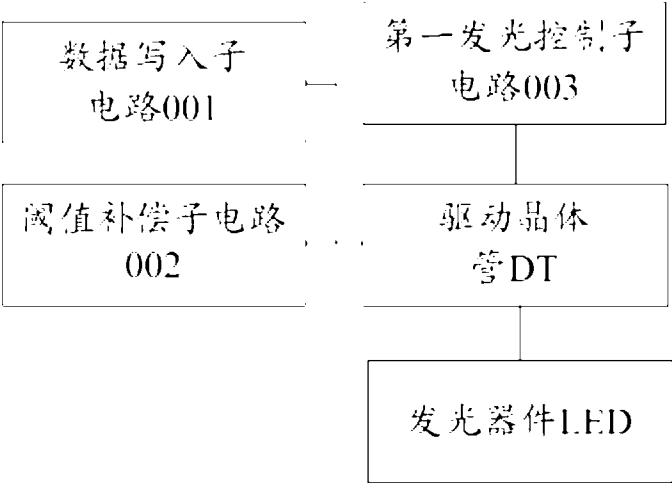


图 1

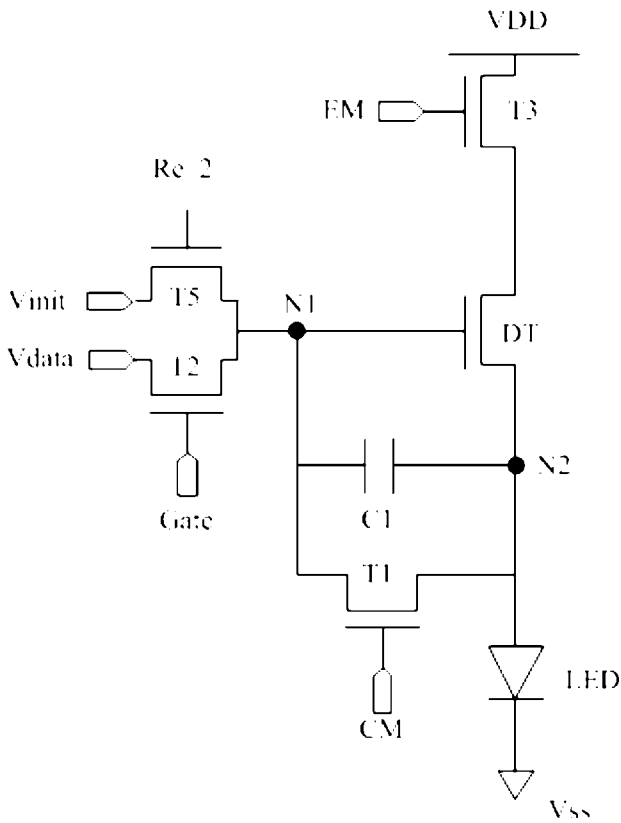


图 2

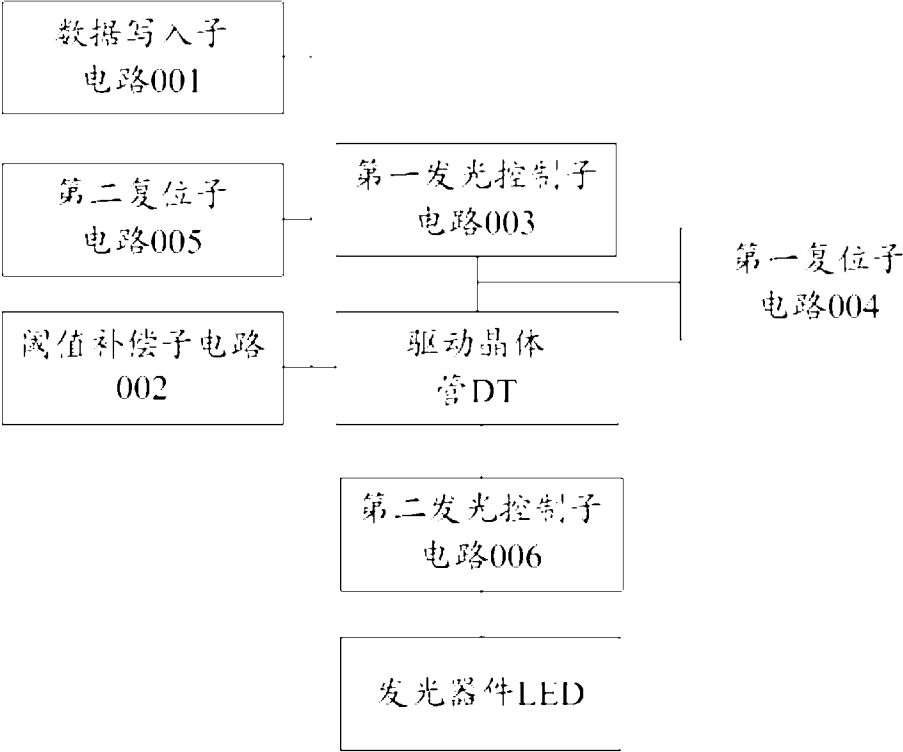


图 3

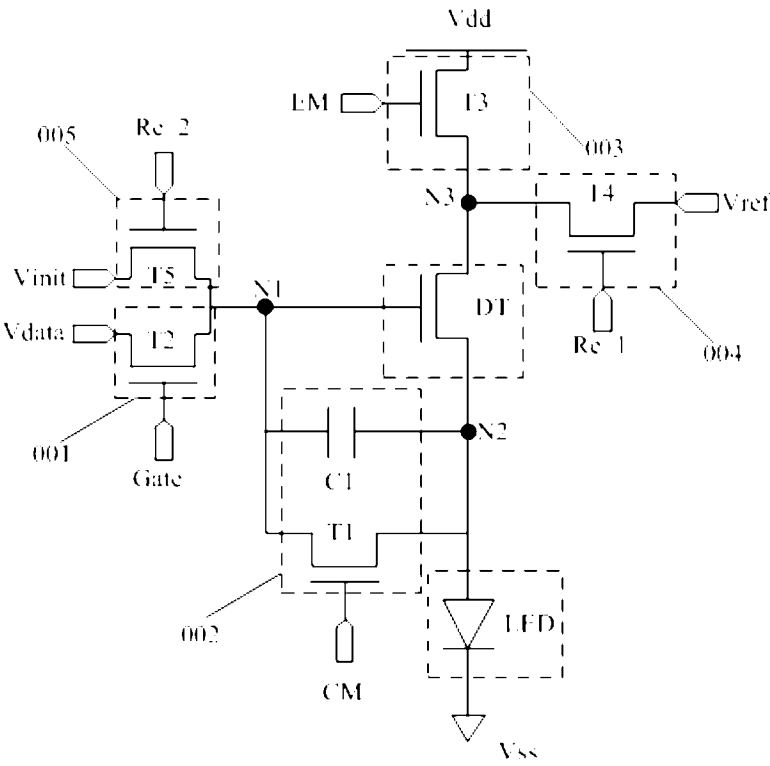


图 4

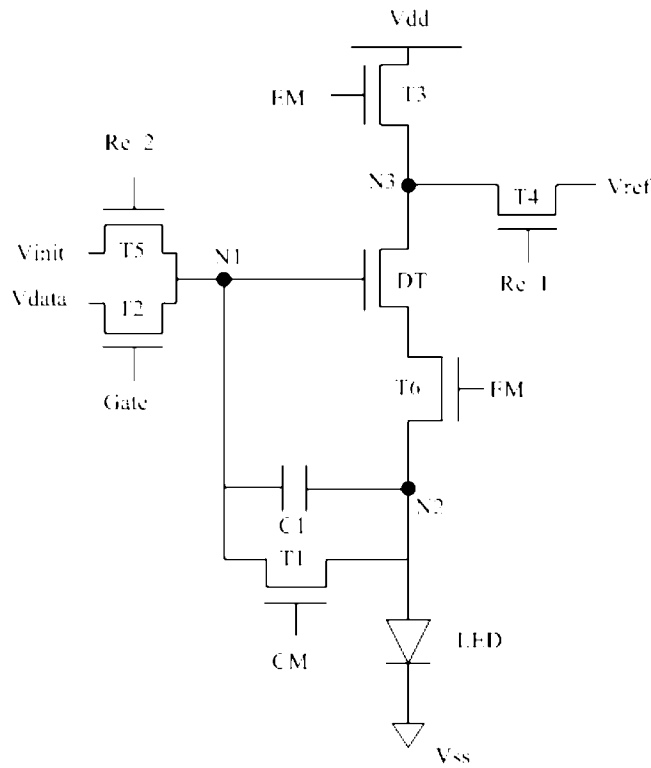


图 5

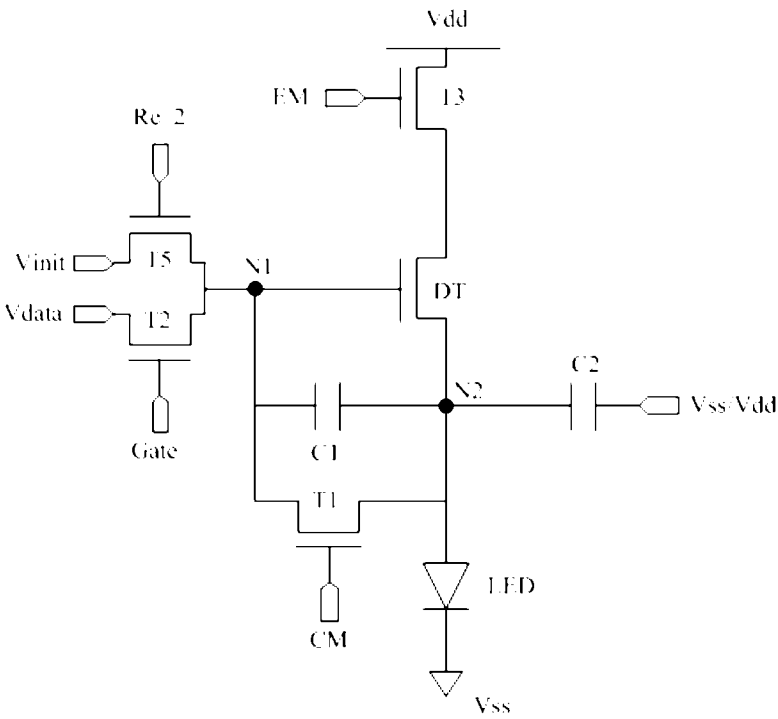


图 6

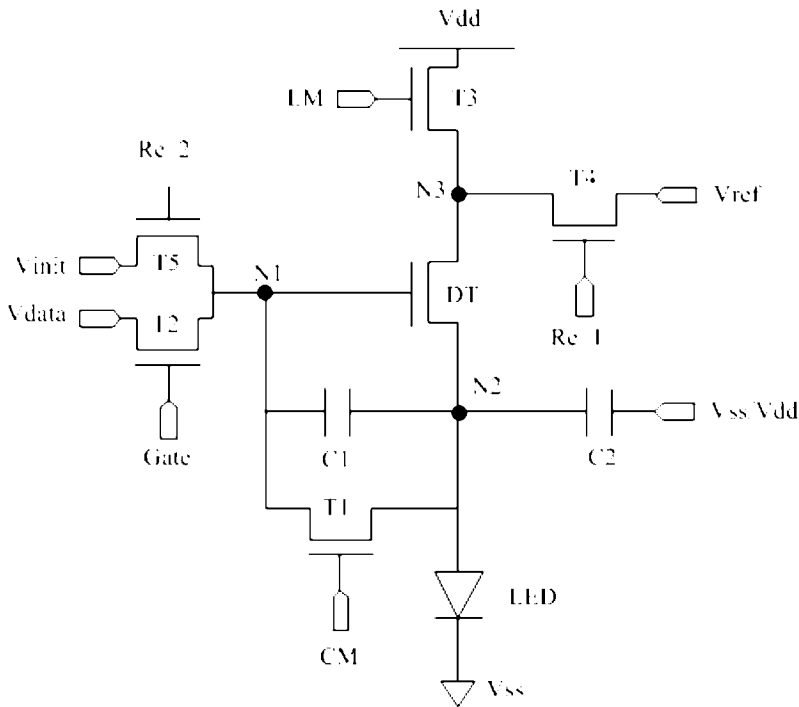


图 7

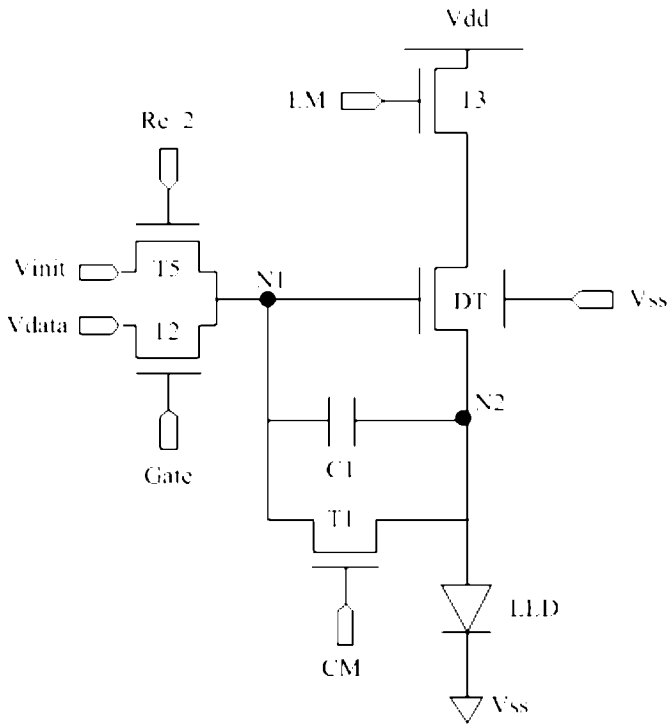


图 8

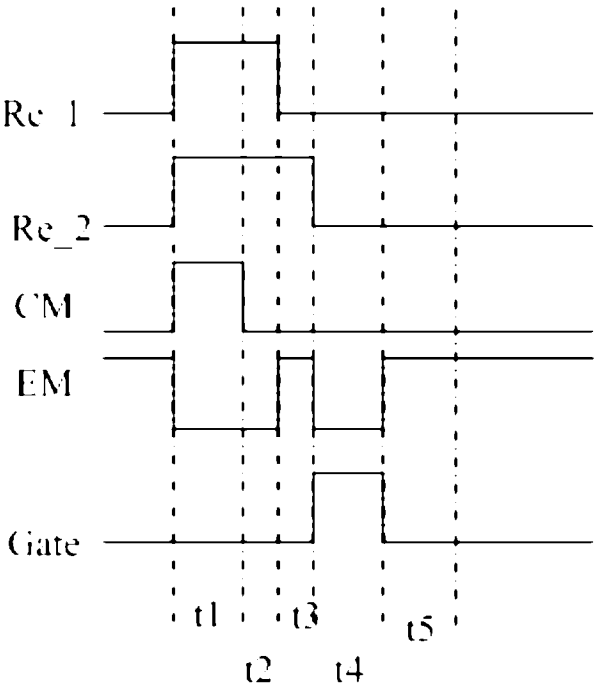


图 9

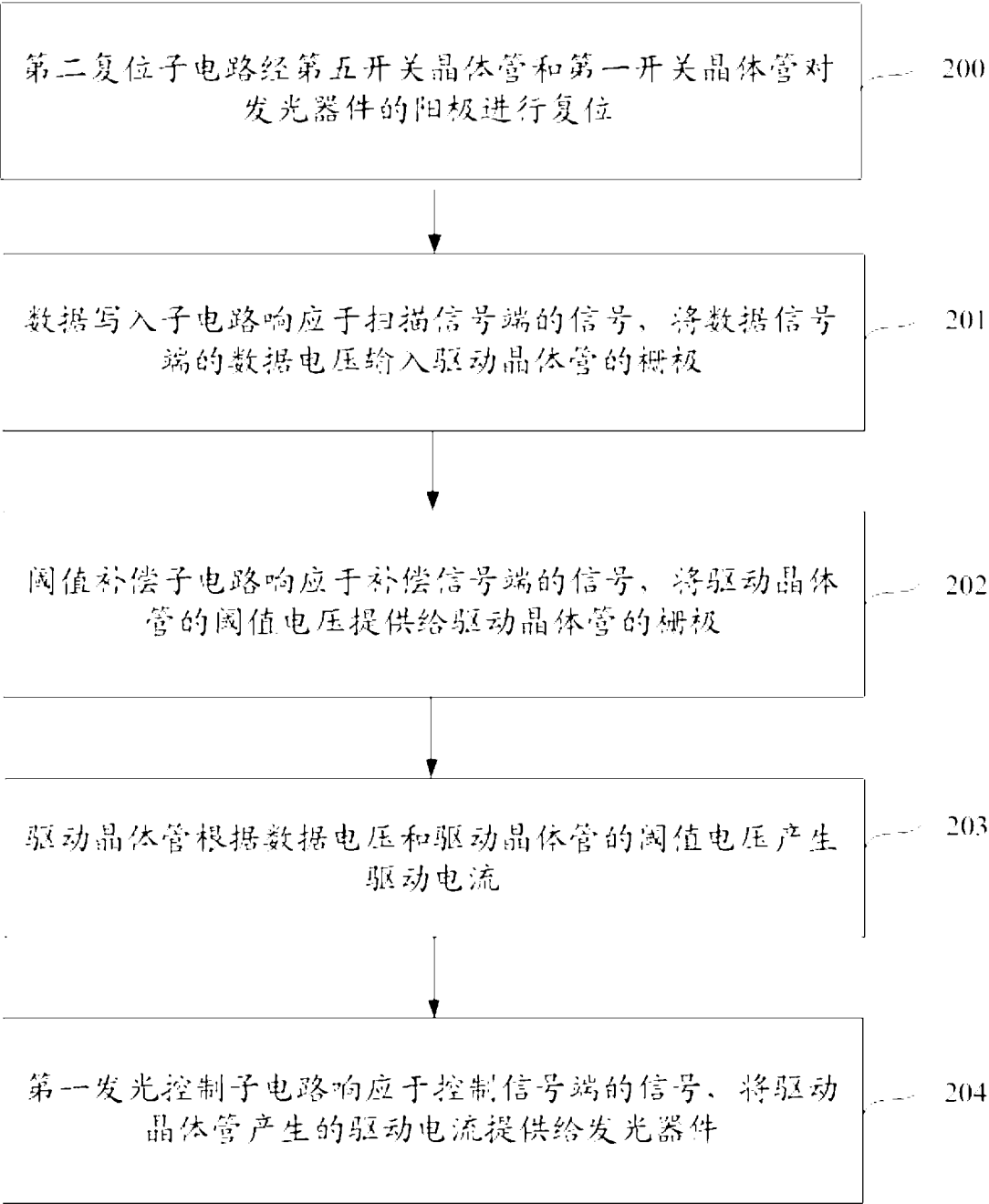


图 10

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2024/094512

A. CLASSIFICATION OF SUBJECT MATTER G09G3/32(2016.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC: G09G3 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNABS, CNTXT, VEN, ENTXTC, ENTXT, USTXT: 发光, 二极管, LED, 驱动, 像素, 开关, 晶体管, 栅极, 阈值, 控制, 数据, 补偿, emit+, light, diode, driv+, pixel, tft, transistor, gate, threshold, control, data, compensat+		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 116665585 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 29 August 2023 (2023-08-29) description, paragraphs 57-131, and figures 1-10	1-16
X	CN 108597450 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 28 September 2018 (2018-09-28) description, paragraphs 41-121, and figures 2-12	1-16
X	CN 105427792 A (BOE TECHNOLOGY GROUP CO., LTD.) 23 March 2016 (2016-03-23) description, paragraphs 41-105, and figures 1-6	1-16
X	CN 111462698 A (HEFEI BOE OPTOELECTRONICS TECHNOLOGY CO., LTD. et al.) 28 July 2020 (2020-07-28) description, paragraphs 41-79, and figures 2-9	1-16
X	CN 112509518 A (HEFEI VISIONOX TECHNOLOGY CO., LTD.) 16 March 2021 (2021-03-16) description, paragraphs 57-97, and figures 1-10	1-16
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 13 July 2024		Date of mailing of the international search report 22 July 2024
Name and mailing address of the ISA/CN China National Intellectual Property Administration (ISA/CN) China No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2024/094512

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 115188333 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 14 October 2022 (2022-10-14) description, paragraphs 57-115, and figures 3-13	1-16
A	US 2021035502 A1 (LG DISPLAY CO., LTD.) 04 February 2021 (2021-02-04) entire document	1-16

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2024/094512

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	116665585	A	29 August 2023	None			
CN	108597450	A	28 September 2018	US	2021327347	A1	21 October 2021
				US	11881164	B2	23 January 2024
				WO	2019205898	A1	31 October 2019
CN	105427792	A	23 March 2016	US	2017193879	A1	06 July 2017
CN	111462698	A	28 July 2020	None			
CN	112509518	A	16 March 2021	None			
CN	115188333	A	14 October 2022	None			
US	2021035502	A1	04 February 2021	US	11114034	B2	07 September 2021
				KR	20210014011	A	08 February 2021
				KR	102653575	B1	03 April 2024

A. 主题的分类

G09G3/32(2016.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: G09G3

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS,CNXTXT,VEN,ENTXTC,ENTXT,USTXT: 发光, 二极管, LED, 驱动, 像素, 开关, 晶体管, 栅极, 阈值, 控制, 数据, 补偿, emit+, light, diode, driv+, pixel, tft, transistor, gate, threshold, control, data, compensat+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 116665585 A (京东方科技集团股份有限公司等) 2023年8月29日 (2023 - 08 - 29) 说明书第57-131段, 图1-10	1-16
X	CN 108597450 A (京东方科技集团股份有限公司等) 2018年9月28日 (2018 - 09 - 28) 说明书第41-121段, 图2-12	1-16
X	CN 105427792 A (京东方科技集团股份有限公司) 2016年3月23日 (2016 - 03 - 23) 说明书第41-105段, 图1-6	1-16
X	CN 111462698 A (合肥京东方光电科技有限公司等) 2020年7月28日 (2020 - 07 - 28) 说明书第41-79段, 图2-9	1-16
X	CN 112509518 A (合肥维信诺科技有限公司) 2021年3月16日 (2021 - 03 - 16) 说明书第57-97段, 图1-10	1-16
X	CN 115188333 A (京东方科技集团股份有限公司等) 2022年10月14日 (2022 - 10 - 14) 说明书第57-115段, 图3-13	1-16
A	US 2021035502 A1 (LG DISPLAY CO LTD) 2021年2月4日 (2021 - 02 - 04) 全文	1-16

☐ 其余文件在C栏的续页中列出。

☒ 见同族专利附件。

★ 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“D” 申请人在国际申请中引证的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“p” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2024年7月13日

国际检索报告邮寄日期

2024年7月22日

ISA/CN的名称和邮寄地址

中国国家知识产权局
中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

刘士奎

电话号码 (+86) 010-62085842

PCT/ISA/210 表(第2页) (2022年7月)

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2024/094512

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	116665585	A	2023年8月29日	无			
CN	108597450	A	2018年9月28日	US	2021327347	A1	2021年10月21日
				US	11881164	B2	2024年1月23日
				WO	2019205898	A1	2019年10月31日
CN	105427792	A	2016年3月23日	US	2017193879	A1	2017年7月6日
CN	111462698	A	2020年7月28日	无			
CN	112509518	A	2021年3月16日	无			
CN	115188333	A	2022年10月14日	无			
US	2021035502	A1	2021年2月4日	US	11114034	B2	2021年9月7日
				KR	20210014011	A	2021年2月8日
				KR	102653575	B1	2024年4月3日