

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年1月2日(02.01.2025)



(10) 国際公開番号
WO 2025/004199 A1

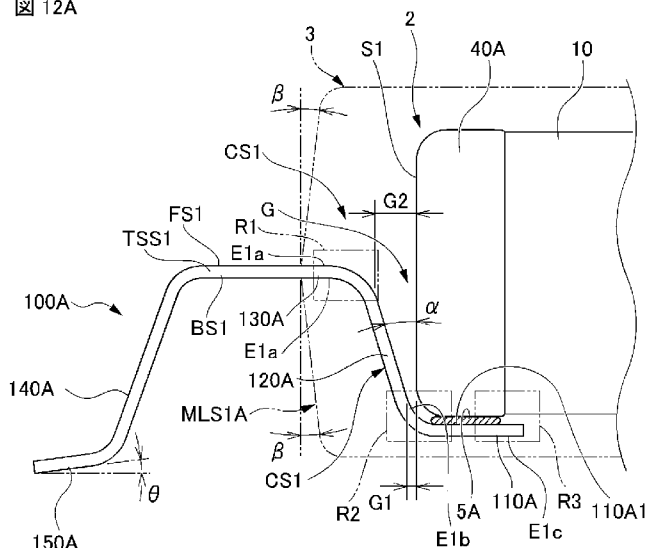
- (51) 国際特許分類:
H01G 4/228 (2006.01) *H01G 4/30* (2006.01)
- (21) 国際出願番号: PCT/JP2023/023868
- (22) 国際出願日: 2023年6月27日(27.06.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (72) 発明者: 宮内 聡(MIYAUCHI Satoshi); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 加藤 竜太, 外 (KATO Ryuta et al.); 〒1000005 東京都千代田区丸の内1-7-12 サピアタワー Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,

(54) Title: MULTILAYER CERAMIC ELECTRONIC COMPONENT

(54) 発明の名称: 積層セラミック電子部品

[図12A]

図 12A



(57) Abstract: Provided is a multilayer ceramic electronic component wherein excessive outflow of a joining material can be appropriately suppressed and the occurrence of solder splashing can be suppressed. A multilayer ceramic capacitor 1 comprises: a multilayer ceramic capacitor body 2; metal terminals (100A, 100B) that are connected to external electrodes (40A, 40B) via a bonding material 5; and an outer packaging material 3 that covers the multilayer ceramic capacitor body 2, etc. The metal terminals (100A, 100B) have bonding surfaces (110A1, 110B1) that bond to the bonding material 5, and



WO 2025/004199 A1

MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

contact surfaces (CS1, CS2) that are in contact with the exterior material 3. The contact surfaces (CS1, CS2) comprise the surfaces of outermost surface plating films (100Ab2, 100Bb2) and the surfaces of intermetallic compounds (100Ab3, 100Bb3), which are less wettable than the aforementioned surfaces.

(57) 要約 : 接合材の過剰な流れ出しを適切に抑制し、はんだスプラッシュの発生を抑制することが可能な積層セラミック電子部品を提供すること。積層セラミックコンデンサ1は、積層セラミックコンデンサ本体2と、接合材5を介して外部電極(40A、40B)に接続される金属端子(100A、100B)と、積層セラミックコンデンサ本体2等を覆う外装材3と、を備え、金属端子(100A、100B)は、接合材5と接合する接合面(110A1、110B1)と、外装材3と接触する接触面(CS1、CS2)と、を有し、接触面(CS1、CS2)は、最外表面めっき膜(100Ab2、100Bb2)の表面と、それよりもぬれ性の低い金属間化合物(100Ab3、100Bb3)の表面と、を備える。

明 細 書

発明の名称：積層セラミック電子部品

技術分野

[0001] 本発明は、積層セラミック電子部品に関する。

背景技術

[0002] 従来、外装材としての樹脂に覆われている積層セラミック電子部品が知られている。このような積層セラミック電子部品は、外装材の外部に引き出される金属端子と、積層セラミック電子部品本体の表面に配置される外部電極とが、外装材の内部において、はんだなどの金属を含む接合材により接合されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2019-145767号公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献1には、金属端子としてのフレームの表面に、めっき膜が形成されている積層セラミック電子部品が開示されている。金属端子にめっき膜が形成されていることにより、接合材による接合性を高めることができる。しかしながら、金属端子の表面の全体にぬれ性の高いめっき膜が形成されると、接合材が、金属端子を伝わって過剰に流れ出してしまう場合がある。この場合、接合材が外装材の表面に近づいた状態となりやすく、基板実装時のリフロー中に接合材が再溶融して接合材の体積が膨張した際に、外装材と金属端子の界面からはんだ成分が噴出するはんだスプラッシュという現象が生じてしまう可能性がある。

[0005] 本発明は、接合材の過剰な流れ出しを適切に抑制し、はんだスプラッシュの発生を抑制することが可能な積層セラミック電子部品を提供することを目的とする。

課題を解決するための手段

[0006] 本発明に係る積層セラミック電子部品は、積層された複数のセラミック層と積層された複数の内部導体層とを含み、高さ方向に相対する第1の主面および第2の主面と、高さ方向に直交する幅方向に相対する第1の側面および第2の側面と、高さ方向および幅方向に直交する長さ方向に相対する第1の端面および第2の端面と、を含む積層体と、前記第1の端面側に配置される第1の外部電極と、前記第2の端面側に配置される第2の外部電極と、を有する積層セラミック電子部品本体と、接合材を介して前記第1の外部電極に接続される第1の金属端子と、接合材を介して前記第2の外部電極に接続される第2の金属端子と、前記積層セラミック電子部品本体と、前記第1の金属端子の一部と、前記第2の金属端子の一部と、を覆う外装材と、を備える、積層セラミック電子部品であって、前記第1の金属端子は、前記接合材と接合している第1の接合面と、前記外装材と接触している第1の接触面と、を有し、前記第2の金属端子は、前記接合材と接合している第2の接合面と、前記外装材と接触している第2の接触面と、を有し、前記外装材と接触している第1の接触面は、第1の最外表面金属膜の表面と、前記第1の最外表面金属膜の表面よりもぬれ性の低い第1の金属間化合物の表面と、を備え、前記外装材と接触している第2の接触面は、第2の最外表面金属膜の表面と、前記第2の最外表面金属膜の表面よりもぬれ性の低い第2の金属間化合物の表面と、を備える。

発明の効果

[0007] 本発明によれば、接合材の過剰な流れ出しを適切に抑制し、はんだスプラッシュの発生を抑制することが可能な積層セラミック電子部品を提供できる。

図面の簡単な説明

[0008] [図1]本実施形態の積層セラミックコンデンサの外観斜視図である。
[図2]図1の積層セラミックコンデンサを矢印IIの方向から見たときの矢視図である。

[図3]図2の積層セラミックコンデンサを矢印ⅠⅠⅠの方向から見たときの矢視図である。

[図4]図2の積層セラミックコンデンサを矢印ⅠⅤの方向から見たときの矢視図である。

[図5]図1に対応する図であり、積層セラミックコンデンサの内部の構造を説明するための仮想的な斜視図である。

[図6]図5の積層セラミックコンデンサを矢印ⅤⅠの方向から見たときの仮想的な矢視図である。

[図7]外装材に覆われる前であって、金属端子が取り付けられる前の、積層セラミックコンデンサ本体の外観を示す外観斜視図である。

[図8]図7の積層セラミックコンデンサ本体のⅤⅠⅠⅠ－ⅤⅠⅠⅠ線に沿った断面図である。

[図9]図8の積層セラミックコンデンサ本体のⅠⅩ－ⅠⅩ線に沿った断面図である。

[図10]図8の積層セラミックコンデンサ本体のⅩ－Ⅹ線に沿った断面図である。

[図11]図4に対応する図であって、外装材および積層セラミックコンデンサ本体を除外した際の、金属端子を示す図である。

[図12A]図6に示す積層セラミックコンデンサのⅩⅠⅠA部拡大図である。

[図12B]図6に示す積層セラミックコンデンサのⅩⅠⅠB部拡大図である。

[図12C]第1の金属端子の部分外観斜視図である。

[図12D]図12Aに示す積層セラミックコンデンサのR1部の拡大図である。

[図12E]図12Aに示す積層セラミックコンデンサのR2部の拡大図である。

[図12F]図12Aに示す積層セラミックコンデンサのR3部の拡大図である。

[図13A]金属間化合物の表面を含む断面のSEM画像を図面化したものである。

[図13B]図13AのSEM画像に基づくSEM-EDXの元素マッピング画像である。

[図13C]図13Aの測定ポイントP1の位置における特性X線スペクトル表示を示す図である。

[図14A]折り曲げられる前の金属端子の正面を示す図である。

[図14B]折り曲げられる前の金属端子の反対面を示す図である。

[図15]第1の金属端子における金属間化合物の表面に形成される複数の凸部の一例を示す断面図である。

[図16A]本実施形態の積層セラミックコンデンサが実装基板に実装された実装構造を示す外観斜視図である。

[図16B]図6に対応する図であって、図16Aの積層セラミックコンデンサの実装構造を矢印XVIBの方向から見たときの仮想的な矢視図である。

[図17A]本実施形態の積層セラミックコンデンサの変形例を示す図であり、図2に対応する図である。

[図17B]図17Aの積層セラミックコンデンサを矢印XVIIIBの方向から見たときの矢視図である。

[図18A]2連構造の積層セラミックコンデンサを示す図である。

[図18B]3連構造の積層セラミックコンデンサを示す図である。

[図18C]4連構造の積層セラミックコンデンサを示す図である。

発明を実施するための形態

[0009] 以下、本発明の実施形態に係る積層セラミック電子部品としての積層セラミックコンデンサ1について説明する。図1は、積層セラミックコンデンサ1の外観斜視図である。図2は図1の積層セラミックコンデンサ1を矢印IIIの方向から見たときの矢視図である。図3は図2の積層セラミックコンデンサ1を矢印IIIの方向から見たときの矢視図である。図4は図2の積層セラミックコンデンサ1を矢印IVの方向から見たときの矢視図である。図5は、図1に対応する図であり、積層セラミックコンデンサ1の内部の構造を説明するための仮想的な斜視図である。図6は、積層セラミックコンデンサ1の内部の構造を説明するための仮想的な図であり、図5の積層セラミックコンデンサ1を矢印VIIの方向から見たときの仮想的な矢視図である。

- [0010] 積層セラミックコンデンサ1は、積層セラミック電子部品本体としての積層セラミックコンデンサ本体2と、金属端子100と、外装材3と、を有する。積層セラミックコンデンサ本体2は、外装材3によって覆われているため、図1～図4には図示されていない。図5および図6に、積層セラミックコンデンサ本体2が示されている。
- [0011] 図5、図6に加えて、図7～図10を用いて、積層セラミックコンデンサ本体2について説明する。図7は、外装材3に覆われる前であって、金属端子100が取り付けられる前の、積層セラミックコンデンサ本体2の外観を示す外観斜視図である。図8は、図7の積層セラミックコンデンサ本体2のV | | | - V | | |線に沿った断面図である。図9は、図8の積層セラミックコンデンサ本体2の | X - | X線に沿った断面図である。図10は、図8の積層セラミックコンデンサ本体2の X - X線に沿った断面図である。
- [0012] 積層セラミックコンデンサ本体2は、積層体10と、外部電極40と、を有する。
- [0013] 図5～図10には、XYZ直交座標系が示されている。図5、図7に示すように、積層セラミックコンデンサ本体2および積層体10の長さ方向Lは、X方向と対応している。積層セラミックコンデンサ本体2および積層体10の幅方向Wは、Y方向と対応している。積層セラミックコンデンサ本体2および積層体10の高さ方向Tは、Z方向と対応している。ここで、図8に示す断面はLT断面とも称される。図9に示す断面はWT断面とも称される。図10に示す断面はLW断面とも称される。なお、図1～図4、図11、図16A～図17Bにおいても、同様のXYZ直交座標系が示されている。
- [0014] 図5～図10に示すように、積層体10は、高さ方向Tに相対する第1の主面TS1および第2の主面TS2と、高さ方向Tに直交する幅方向Wに相対する第1の側面WS1および第2の側面WS2と、高さ方向Tおよび幅方向Wに直交する長さ方向Lに相対する第1の端面LS1および第2の端面LS2と、を含む。
- [0015] 図7に示すように、積層体10は、略直方体形状を有している。なお、積

層体10の長さ方向Lの寸法は、幅方向Wの寸法よりも必ずしも長いとは限らない。積層体10の角部および稜線部には、丸みがつけられていることが好ましい。角部は、積層体の3面が交わる部分であり、稜線部は、積層体の2面が交わる部分である。なお、積層体10を構成する表面の一部または全部に凹凸などが形成されていてもよい。

[0016] 積層体10の寸法は、特に限定されないが、積層体10の長さ方向Lの寸法をL寸法とすると、L寸法は、0.2mm以上10mm以下であることが好ましい。また、積層体10の高さ方向Tの寸法をT寸法とすると、T寸法は、0.1mm以上10mm以下であることが好ましい。また、積層体10の幅方向Wの寸法をW寸法とすると、W寸法は、0.1mm以上10mm以下であることが好ましい。

[0017] 図8および図9に示すように、積層体10は、内層部11と、高さ方向Tにおいて内層部11を挟み込むように配置された第1の主面側外層部12および第2の主面側外層部13と、を有する。なお、内層部11は、有効層部ともいう。

[0018] 内層部11は、複数のセラミック層としての複数の誘電体層20と、複数の内部導体層としての複数の内部電極層30と、を含む。内層部11は、高さ方向Tにおいて、最も第1の主面TS1側に位置する内部電極層30から最も第2の主面TS2側に位置する内部電極層30までを含む。内層部11では、複数の内部電極層30が誘電体層20を介して対向して配置されている。内層部11は、静電容量を発生させ実質的にコンデンサとして機能する部分である。

[0019] 複数の誘電体層20は、誘電体材料により構成される。誘電体材料は、例えば、 $BaTiO_3$ 、 $CaTiO_3$ 、 $SrTiO_3$ 、または $CaZrO_3$ などの成分を含む誘電体セラミックであってもよい。また、誘電体材料は、これらの主成分にMn化合物、Fe化合物、Cr化合物、Co化合物、Ni化合物などの副成分を添加したものであってもよい。

[0020] 誘電体層20の厚みは、0.5 μm 以上72 μm 以下であることが好まし

い。積層される誘電体層 20 の枚数は、10 枚以上 700 枚以下であることが好ましい。なお、この誘電体層 20 の枚数は、内層部 11 の誘電体層の枚数と第 1 の主面側外層部 12 および第 2 の主面側外層部 13 の誘電体層の枚数との総数である。

[0021] 複数の内部電極層 30（内部導体層 30）は、複数の第 1 の内部電極層 31（第 1 の内部導体層 31）および複数の第 2 の内部電極層 32（第 2 の内部導体層 32）を有する。複数の第 1 の内部電極層 31 は、複数の誘電体層 20 上に配置されている。複数の第 2 の内部電極層 32 は、複数の誘電体層 20 上に配置されている。複数の第 1 の内部電極層 31 および複数の第 2 の内部電極層 32 は、積層体 10 の高さ方向 T に誘電体層 20 を介して交互に配置されている。第 1 の内部電極層 31 および第 2 の内部電極層 32 は、誘電体層 20 を挟むようにして配置されている。

[0022] 第 1 の内部電極層 31 は、第 2 の内部電極層 32 に対向する第 1 の対向部 31A と、第 1 の対向部 31A から第 1 の端面 LS1 に引き出される第 1 の引き出し部 31B とを有している。第 1 の引き出し部 31B は、第 1 の端面 LS1 に露出している。

[0023] 第 2 の内部電極層 32 は、第 1 の内部電極層 31 に対向する第 2 の対向部 32A と、第 2 の対向部 32A から第 2 の端面 LS2 に引き出される第 2 の引き出し部 32B とを有している。第 2 の引き出し部 32B は、第 2 の端面 LS2 に露出している。

[0024] 本実施形態では、第 1 の対向部 31A と第 2 の対向部 32A が誘電体層 20 を介して対向することにより容量が形成され、コンデンサの特性が発現する。

[0025] 第 1 の対向部 31A および第 2 の対向部 32A の形状は、特に限定されないが、矩形形状であることが好ましい。もっとも、矩形形状のコーナー部が丸められていてもよいし、矩形形状のコーナー部が斜めに形成されていてもよい。第 1 の引き出し部 31B および第 2 の引き出し部 32B の形状は、特に限定されないが、矩形形状であることが好ましい。もっとも、矩形形状のコ

一ナ一部が丸められていてもよいし、矩形形状のコーナ一部が斜めに形成されていてもよい。

[0026] 第1の対向部31Aの幅方向Wの寸法と第1の引き出し部31Bの幅方向Wの寸法は、同じ寸法で形成されていてもよく、どちらか一方の寸法が小さく形成されていてもよい。第2の対向部32Aの幅方向Wの寸法と第2の引き出し部32Bの幅方向Wの寸法は、同じ寸法で形成されていてもよく、どちらか一方の寸法が狭く形成されていてもよい。

[0027] 第1の内部電極層31および第2の内部電極層32は、例えば、Ni、Cu、Ag、Pd、Auなどの金属や、これらの金属の少なくとも一種を含む合金などの適宜の導電材料により構成される。合金を用いる場合、第1の内部電極層31および第2の内部電極層32は、例えばAg-Pd合金等により構成されてもよい。

[0028] 第1の内部電極層31および第2の内部電極層32のそれぞれの厚みは、例えば、 $0.2\mu\text{m}$ 以上 $3.0\mu\text{m}$ 以下程度であることが好ましい。第1の内部電極層31および第2の内部電極層32の枚数は、合わせて5枚以上350枚以下であることが好ましい。

[0029] 第1の主面側外層部12は、積層体10の第1の主面TS1側に位置する。第1の主面側外層部12は、第1の主面TS1と最も第1の主面TS1に近い内部電極層30との間に位置する複数のセラミック層としての誘電体層20の集合体である。すなわち、第1の主面側外層部12は、第1の主面TS1と、複数の内部電極層30のうち最も第1の主面TS1側に位置する内部電極層30との間に位置する複数の誘電体層20から形成されている。第1の主面側外層部12で用いられる誘電体層20は、内層部11で用いられる誘電体層20と同じものであってもよい。

[0030] 第2の主面側外層部13は、積層体10の第2の主面TS2側に位置する。第2の主面側外層部13は、第2の主面TS2と最も第2の主面TS2に近い内部電極層30との間に位置する複数のセラミック層としての誘電体層20の集合体である。すなわち、第2の主面側外層部13は、第2の主面T

S 2 と、複数の内部電極層 3 0 のうち最も第 2 の主面 T S 2 側に位置する内部電極層 3 0 との間に位置する複数の誘電体層 2 0 から形成されている。第 2 の主面側外層部 1 3 で用いられる誘電体層 2 0 は、内層部 1 1 で用いられる誘電体層 2 0 と同じものであってもよい。

[0031] 以上のように、積層体 1 0 は、積層された複数の誘電体層 2 0 と、誘電体層 2 0 上に積層された複数の内部電極層 3 0 と、を有する。すなわち、積層セラミックコンデンサ 1 は、誘電体層 2 0 と内部電極層 3 0 とが交互に積層された積層体 1 0 を有する。

[0032] なお、積層体 1 0 は、対向電極部 1 1 E を有する。対向電極部 1 1 E は、第 1 の内部電極層 3 1 の第 1 の対向部 3 1 A と第 2 の内部電極層 3 2 の第 2 の対向部 3 2 A が対向する部分である。対向電極部 1 1 E は、内層部 1 1 の一部として構成されている。図 8 には、対向電極部 1 1 E の長さ方向 L の範囲が示されている。図 9 には、対向電極部 1 1 E の幅方向 W の範囲が示されている。図 1 0 には、対向電極部 1 1 E の幅方向 W および長さ方向 L の範囲が示されている。なお、対向電極部 1 1 E は、コンデンサ有効部ともいう。

[0033] なお、積層体 1 0 は、側面側外層部を有する。側面側外層部は、第 1 の側面側外層部 W G 1 と、第 2 の側面側外層部 W G 2 を有する。第 1 の側面側外層部 W G 1 は、対向電極部 1 1 E と第 1 の側面 W S 1 との間に位置する誘電体層 2 0 を含む部分である。第 2 の側面側外層部 W G 2 は、対向電極部 1 1 E と第 2 の側面 W S 2 との間に位置する誘電体層 2 0 を含む部分である。図 9 および図 1 0 には、第 1 の側面側外層部 W G 1 および第 2 の側面側外層部 W G 2 の幅方向 W の範囲が示されている。なお、第 1 の側面側外層部 W G 1 および第 2 の側面側外層部 W G 2 は、W ギャップまたはサイドギャップともいう。

[0034] なお、積層体 1 0 は、端面側外層部を有する。端面側外層部は、第 1 の端面側外層部 L G 1 と、第 2 の端面側外層部 L G 2 を有する。第 1 の端面側外層部 L G 1 は、対向電極部 1 1 E と第 1 の端面 L S 1 との間に位置する誘電体層 2 0 および第 1 の引き出し部 3 1 B を含む部分である。第 2 の端面側外

層部L G 2は、対向電極部1 1 Eと第2の端面L S 2との間に位置する誘電体層2 0および第2の引き出し部3 2 Bを含む部分である。図8および図1 0には、第1の端面側外層部L G 1および第2の端面側外層部L G 2の長さ方向Lの範囲が示されている。なお、第1の端面側外層部L G 1および第2の端面側外層部L G 2は、Lギャップまたはエンドギャップともいう。

[0035] 外部電極4 0は、第1の端面L S 1側に配置された第1の外部電極4 0 Aと、第2の端面L S 2側に配置された第2の外部電極4 0 Bと、を有する。

[0036] 第1の外部電極4 0 Aは、少なくとも第1の主面T S 1上の第1の端面L S 1側に配置されている。第1の外部電極4 0 Aは、少なくとも、第1の端面L S 1上と、第1の主面T S 1上の一部と、に配置されていることが好ましい。本実施形態においては、第1の外部電極4 0 Aは、第1の端面L S 1上と、第1の主面T S 1上の一部と、第2の主面T S 2上の一部と、第1の側面W S 1上の一部と、第2の側面W S 2上の一部と、に配置されている。また、本実施形態においては、第1の外部電極4 0 Aは、第1の端面L S 1上において、第1の内部電極層3 1に接続されている。なお、第1の外部電極4 0 Aは、例えば、第1の端面L S 1から第1の主面T S 1の一部まで延びて配置されていてもよい。言い換えれば、第1の外部電極4 0 Aの断面形状がL字状（不図示）であってもよい。第1の外部電極4 0 Aのうち、第1の主面T S 1上に配置されている部分は、接合材を介して、後述の第1の金属端子1 0 0 Aと接続される。

[0037] なお、第1の主面T S 1に設けられた第1の外部電極4 0 Aの長さ方向Lの長さL 1は、積層体のL寸法の1 0 %以上4 0 %以下（例えば、2 0 μ m以上4 0 0 0 μ m以下）であることが好ましい。第2の主面T S 2、第1の側面W S 1、および第2の側面W S 2にも第1の外部電極4 0 Aを設ける場合には、これらの面に設けられた第1の外部電極4 0 Aの長さ方向Lの長さL 1も、積層体のL寸法の1 0 %以上4 0 %以下（例えば、2 0 μ m以上4 0 0 0 μ m以下）であることが好ましい。

[0038] また、第1の主面T S 1に設けられた第1の外部電極4 0 Aの幅方向Wの

長さ W_1 は、積層体10の W 寸法と略等しい寸法（例えば、 0.1 mm 以上 10 mm 以下）であることが好ましい。第2の主面 TS_2 にも第1の外部電極40Aを設ける場合には、第2の主面 TS_2 に設けられた第1の外部電極40Aの幅方向 W の長さ W_1 は、積層体10の W 寸法と略等しい寸法（例えば、 0.1 mm 以上 10 mm 以下）であることが好ましい。また、第1の側面 WS_1 または第2の側面 WS_2 の少なくとも一方の面に第1の外部電極40Aを設ける場合には、この部分に設けられた第1の外部電極40Aの高さ方向 T の長さ T_1 は、積層体10の T 寸法と略等しい寸法（例えば、 0.1 mm 以上 10 mm 以下）であることが好ましい。

[0039] 第2の外部電極40Bは、少なくとも第1の主面 TS_1 上の第2の端面 LS_2 側に配置されている。第2の外部電極40Bは、少なくとも、第2の端面 LS_2 上と、第1の主面 TS_1 上の一部と、に配置されていることが好ましい。本実施形態においては、第2の外部電極40Bは、第2の端面 LS_2 上と、第1の主面 TS_1 上の一部と、第2の主面 TS_2 上の一部と、第1の側面 WS_1 上の一部と、第2の側面 WS_2 上の一部と、に配置されている。また、本実施形態においては、第2の外部電極40Bは、第2の端面 LS_2 上において、第2の内部電極層32に接続されている。なお、第2の外部電極40Bは、例えば、第2の端面 LS_2 から第1の主面 TS_1 の一部まで延びて配置されていてもよい。言い換えれば、第2の外部電極40Bの断面形状がL字状（不図示）であってもよい。第2の外部電極40Bのうち、第1の主面 TS_1 上に配置されている部分は、接合材を介して、後述の第2の金属端子100Bと接続される。

[0040] なお、第1の主面 TS_1 に設けられた第2の外部電極40Bの長さ方向 L の長さ L_2 は、積層体の L 寸法の 10% 以上 40% 以下（例えば、 $20\text{ }\mu\text{ m}$ 以上 $4000\text{ }\mu\text{ m}$ 以下）であることが好ましい。第2の主面 TS_2 、第1の側面 WS_1 、および第2の側面 WS_2 にも第2の外部電極40Bを設ける場合には、これらの面に設けられた第2の外部電極40Bの長さ方向 L の長さ L_2 も、積層体の L 寸法の 10% 以上 40% 以下（例えば、 $20\text{ }\mu\text{ m}$ 以上 4

000 μm 以下)であることが好ましい。

[0041] また、第1の主面TS1に設けられた第2の外部電極40Bの幅方向Wの長さW1は、積層体10のW寸法と略等しい寸法(例えば、0.1mm以上10mm以下)であることが好ましい。第2の主面TS2にも第2の外部電極40Bを設ける場合には、第2の主面TS2に設けられた第2の外部電極40Bの幅方向Wの長さW1は、積層体10のW寸法と略等しい寸法(例えば、0.1mm以上10mm以下)であることが好ましい。また、第1の側面WS1または第2の側面WS2の少なくとも一方の面に第2の外部電極40Bを設ける場合には、この部分に設けられた第2の外部電極40Bの高さ方向Tの長さT1は、積層体10のT寸法と略等しい寸法(例えば、0.1mm以上10mm以下)であることが好ましい。

[0042] なお、図7に示すように、本実施形態においては、積層体10の表面のうち、外部電極40から露出している部分の長さ方向Lの長さL3は、積層体のL寸法の20%以上80%以下(例えば、40 μm 以上8000 μm 以下)であることが好ましい。言い換えると、第1の外部電極40Aと、第2の外部電極40Bの離間距離L3は、積層体のL寸法の20%以上80%以下(例えば、40 μm 以上8000 μm 以下)であることが好ましい。

[0043] 前述のとおり、積層体10内においては、第1の内部電極層31の第1の対向部31Aと第2の内部電極層32の第2の対向部32Aとが誘電体層20を介して対向することにより容量が形成されている。そのため、第1の内部電極層31が接続された第1の外部電極40Aと第2の内部電極層32が接続された第2の外部電極40Bとの間でコンデンサの特性が発現する。

[0044] 第1の外部電極40Aは、第1の下地電極層50Aと、第1の下地電極層50A上に配置された第1のめっき層60Aと、を有する。

[0045] 第2の外部電極40Bは、第2の下地電極層50Bと、第2の下地電極層50B上に配置された第2のめっき層60Bと、を有する。

[0046] 第1の下地電極層50Aは、第1の端面LS1上に配置されている。第1の下地電極層50Aは、第1の内部電極層31に接続されている。本実施形

態においては、第1の下地電極層50Aは、第1の端面LS1上から第1の主面TS1の一部および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にまで延びて形成されている。

[0047] 第2の下地電極層50Bは、第2の端面LS2上に配置されている。第2の下地電極層50Bは、第2の内部電極層32に接続されている。本実施形態においては、第2の下地電極層50Bは、第2の端面LS2上から第1の主面TS1の一部および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にまで延びて形成されている。

[0048] 本実施形態の第1の下地電極層50Aおよび第2の下地電極層50Bは、焼き付け層である。焼き付け層は、金属成分と、ガラス成分もしくはセラミック成分のどちらか一方を含んでいるか、その両方を含んでいることが好ましい。金属成分は、例えば、Cu、Ni、Ag、Pd、Ag-Pd合金、Au等から選ばれる少なくとも1つを含む。ガラス成分は、例えば、B、Si、Ba、Mg、Al、Li等から選ばれる少なくとも1つを含む。セラミック成分は、誘電体層20と同種のセラミック材料を用いてもよいし、異なる種のセラミック材料を用いてもよい。セラミック成分は、例えば、BaTiO₃、CaTiO₃、(Ba, Ca)TiO₃、SrTiO₃、CaZrO₃等から選ばれる少なくとも1つを含む。

[0049] 焼き付け層は、例えば、ガラスおよび金属を含む導電性ペーストを積層体に塗布して焼き付けたものである。焼き付け層は、内部電極層および誘電体層を有する積層チップと積層チップに塗布した導電性ペーストとを同時焼成したものでもよく、内部電極層および誘電体層を有する積層チップを焼成して積層体を得た後に積層体に導電性ペーストを塗布して焼き付けたものでもよい。なお、内部電極層および誘電体層を有する積層チップと積層チップに塗布した導電性ペーストとを同時に焼成する場合には、焼き付け層は、ガラス成分の代わりにセラミック材料を添加したものを焼き付けて形成することが好ましい。この場合、添加するセラミック材料として、誘電体層20と同種のセラミック材料を用いることが特に好ましい。焼き付け層は、複数層であ

ってもよい。

- [0050] 第1の端面LS1に位置する第1の下地電極層50Aの長さ方向の厚みは、第1の下地電極層50Aの高さ方向Tおよび幅方向Wの中央部において、例えば、 $10\mu\text{m}$ 以上 $200\mu\text{m}$ 以下程度であることが好ましい。
- [0051] 第2の端面LS2に位置する第2の下地電極層50Bの長さ方向の厚みは、第2の下地電極層50Bの高さ方向Tおよび幅方向Wの中央部において、例えば、 $10\mu\text{m}$ 以上 $200\mu\text{m}$ 以下程度であることが好ましい。
- [0052] 第1の主面TS1または第2の主面TS2の少なくとも一方の面の一部にも第1の下地電極層50Aを設ける場合には、この部分に設けられた第1の下地電極層50Aの高さ方向の厚みは、この部分に設けられた第1の下地電極層50Aの長さ方向Lおよび幅方向Wの中央部において、例えば、 $5\mu\text{m}$ 以上 $40\mu\text{m}$ 以下程度であることが好ましい。
- [0053] 第1の側面WS1または第2の側面WS2の少なくとも一方の面の一部にも第1の下地電極層50Aを設ける場合には、この部分に設けられた第1の下地電極層50Aの幅方向の厚みは、この部分に設けられた第1の下地電極層50Aの長さ方向Lおよび高さ方向Tの中央部において、例えば、 $5\mu\text{m}$ 以上 $40\mu\text{m}$ 以下程度であることが好ましい。
- [0054] 第1の主面TS1または第2の主面TS2の少なくとも一方の面の一部にも第2の下地電極層50Bを設ける場合には、この部分に設けられた第2の下地電極層50Bの高さ方向の厚みは、この部分に設けられた第2の下地電極層50Bの長さ方向Lおよび幅方向Wの中央部において、例えば、 $5\mu\text{m}$ 以上 $40\mu\text{m}$ 以下程度であることが好ましい。
- [0055] 第1の側面WS1または第2の側面WS2の少なくとも一方の面の一部にも第2の下地電極層50Bを設ける場合には、この部分に設けられた第2の下地電極層50Bの幅方向の厚みは、この部分に設けられた第2の下地電極層50Bの長さ方向Lおよび高さ方向Tの中央部において、例えば、 $5\mu\text{m}$ 以上 $40\mu\text{m}$ 以下程度であることが好ましい。
- [0056] なお、第1の下地電極層50Aおよび第2の下地電極層50Bは、焼き付

け層に限らず、薄膜層であってもよい。薄膜層は、スパッタリング法または蒸着法等の薄膜形成法により形成された、金属粒子が堆積された層である。薄膜層は、例えば、Mg、Al、Ti、W、Cr、Cu、Ni、Ag、Co、MoおよびVからなる群より選ばれる少なくとも1種の金属を含むことが好ましい。これにより、積層体10に対する外部電極40の固着力を高めることができる。薄膜層は、単層であってもよいし、複数層によって形成されていてもよい。例えば、NiCrの層と、NiCuの層の2層構造によって形成されていてもよい。

[0057] 下地電極としての薄膜層を、スパッタリング法によるスパッタ電極により形成する場合、このスパッタ電極は、積層体10の第1の主面TS1の一部および第2の主面TS2の一部に形成されることが好ましい。スパッタ電極は、例えば、Ni、Cr、Cu等から選ばれる少なくとも1種の金属を含むことが好ましい。スパッタ電極の厚みは50nm以上400nm以下であることが好ましく、50nm以上130nm以下であることがさらに好ましい。

[0058] 下地電極層として、積層体10の第1の主面TS1の一部および第2の主面TS2の一部にスパッタ電極を形成し、その一方、第1の端面LS1上および第2の端面LS2上には焼き付け層を形成してもよい。あるいは、第1の端面LS1上および第2の端面LS2上には下地電極層を形成せずに、後述するめっき層を積層体10に直接形成してもよい。なお、第1の端面LS1上および第2の端面LS2上に焼き付け層を形成する場合、焼き付け層は、第1の端面LS1および第2の端面LS2だけでなく、第1の主面TS1の一部および第2の主面TS2の一部にも延びて配置されていてもよい。この場合、スパッタ電極は、焼き付け層上にオーバーラップするように配置されてもよい。

[0059] 第1のめっき層60Aは、第1の下地電極層50Aを覆うように配置されている。

[0060] 第2のめっき層60Bは、第2の下地電極層50Bを覆うように配置され

ている。

- [0061] 第1のめっき層60Aおよび第2のめっき層60Bは、例えば、Cu、Ni、Sn、Ag、Pd、Ag-Pd合金、Au等から選ばれる少なくとも1つを含んでいてもよい。第1のめっき層60Aおよび第2のめっき層60Bは、それぞれ複数層により形成されていてもよい。第1のめっき層60Aおよび第2のめっき層60Bは、Niめっき層の上にSnめっき層が形成された2層構造が好ましい。
- [0062] 第1のめっき層60Aは、第1の下地電極層50Aを覆うように配置されている。本実施形態においては、第1のめっき層60Aは、第1のNiめっき層61Aと、第1のNiめっき層61A上に位置する第1のSnめっき層62Aと、を有する。
- [0063] 第2のめっき層60Bは、第2の下地電極層50Bを覆うように配置されている。本実施形態においては、第2のめっき層60Bは、第2のNiめっき層61Bと、第2のNiめっき層61B上に位置する第2のSnめっき層62Bと、を有する。
- [0064] Niめっき層は、第1の下地電極層50Aおよび第2の下地電極層50Bが、積層セラミックコンデンサ本体2と金属端子100とを接合する接合材5としてののはんだによって侵食されることを防止する。また、Snめっき層は、積層セラミックコンデンサ本体2と金属端子100とを接合する接合材5としてののはんだのぬれ性を向上させる。これにより、積層セラミックコンデンサ本体2と金属端子100の接合を容易にする。第1のめっき層60Aおよび第2のめっき層60BのそれぞれをNiめっき層とSnめっき層との2層構造とする場合、Niめっき層とSnめっき層それぞれの厚みは、1 μ m以上15 μ m以下であることが好ましい。
- [0065] なお、本実施形態の第1の外部電極40Aおよび第2の外部電極40Bは、例えば導電性粒子と熱硬化性樹脂を含む導電性樹脂層を有していてもよい。下地電極層（第1の下地電極層50A、第2の下地電極層50B）として導電性樹脂層を設ける場合、導電性樹脂層は、焼き付け層を覆うように配置

されてもよいし、焼き付け層を設けずに積層体10上に直接配置されてもよい。導電性樹脂層が焼き付け層を覆うように配置される場合、導電性樹脂層は、焼き付け層とめっき層（第1のめっき層60A、第2のめっき層60B）との間に配置される。導電性樹脂層は、焼き付け層上を完全に覆っていてもよいし、焼き付け層の一部を覆っていてもよい。

[0066] 熱硬化性樹脂を含む導電性樹脂層は、例えばめっき膜や導電性ペーストの焼成物からなる導電層よりも柔軟性に富んでいる。このため、積層セラミックコンデンサ1に物理的な衝撃や熱サイクルに起因する衝撃が加わった場合であっても、導電性樹脂層は、緩衝層として機能する。よって、導電性樹脂層は、積層セラミックコンデンサ1のクラック発生を抑制する。

[0067] 導電性粒子を構成する金属は、Ag、Cu、Ni、Sn、Biまたは、それらを含む合金であってもよい。導電性粒子は、好ましくはAgを含む。導電性粒子は、例えばAgの金属粉である。Agは、金属の中でもっとも比抵抗が低いため、電極材料に適している。また、Agは貴金属であるため、酸化しにくく、対候性が高い。よって、Agの金属粉は、導電性粒子として好適である。

[0068] また、導電性粒子は、金属粉の表面にAgコーティングされた金属粉であってもよい。金属粉の表面にAgコーティングされたものを使用する際には、金属粉は、Cu、Ni、Sn、Biまたはそれらの合金粉であることが好ましい。Agの特性は保ちつつ、母材の金属を安価なものにするために、Agコーティングされた金属粉を用いることが好ましい。

[0069] さらに、導電性粒子は、Cu、Niに酸化防止処理を施したものであってもよい。また、導電性粒子は、金属粉の表面にSn、Ni、Cuをコーティングした金属粉であってもよい。金属粉の表面にSn、Ni、Cuをコーティングされたものを使用する際には、金属粉は、Ag、Cu、Ni、Sn、Biまたはそれらの合金粉であることが好ましい。

[0070] 導電性粒子の形状は、特に限定されない。導電性粒子は、球形状、扁平状などのものを用いることができるが、球形状金属粉と扁平状金属粉とを混合

して用いることが好ましい。

[0071] 導電性樹脂層に含まれる導電性粒子は、主に導電性樹脂層の通電性を確保する役割を担う。具体的には、複数の導電性粒子どうしが接触することにより、導電性樹脂層内部に通電経路が形成される。

[0072] 導電性樹脂層を構成する樹脂は、例えば、エポキシ樹脂、フェノール樹脂、ウレタン樹脂、シリコン樹脂、ポリイミド樹脂などの公知の種々の熱硬化性樹脂から選ばれる少なくとも1つを含んでいてもよい。その中でも、耐熱性、耐湿性、密着性などに優れたエポキシ樹脂は、最も適切な樹脂のひとつである。また、導電性樹脂層の樹脂は、熱硬化性樹脂とともに、硬化剤を含むことが好ましい。ベース樹脂としてエポキシ樹脂を用いる場合、エポキシ樹脂の硬化剤は、フェノール系、アミン系、酸無水物系、イミダゾール系、活性エステル系、アミドイミド系など公知の種々の化合物であってもよい。

[0073] なお、導電性樹脂層は、複数層で形成されていてもよい。導電性樹脂層の最も厚い部分の厚みは、10 μm 以上150 μm 以下であることが好ましい。

[0074] なお、第1の下地電極層50Aおよび第2の下地電極層50Bを設けずに、積層体10上に後述の第1のめっき層60Aおよび第2のめっき層60Bが直接配置される構成であってもよい。すなわち、積層セラミックコンデンサ1は、第1の内部電極層31と、第2の内部電極層32とに、直接電氣的に接続されるめっき層を含む構成であってもよい。このような場合、前処理として積層体10の表面に触媒を配設した後で、めっき層が形成されてもよい。

[0075] この場合においても、めっき層は、複数層であることが好ましい。下層めっき層および上層めっき層はそれぞれ、例えば、Cu、Ni、Sn、Pb、Au、Ag、Pd、BiまたはZnなどから選ばれる少なくとも1種の金属またはこれらの金属を含む合金を含むことが好ましい。下層めっき層は、はんだバリア性能を有するNiを用いて形成されることがより好ましい。上層

めっき層は、はんだ濡れ性が良好なSnまたはAuを用いて形成されることがより好ましい。なお、例えば、第1の内部電極層31および第2の内部電極層32がNiを用いて形成される場合は、下層めっき層は、Niと接合性のよいCuを用いて形成されることが好ましい。なお、上層めっき層は必要に応じて形成されればよく、外部電極40は、下層めっき層のみで構成されてもよい。また、めっき層は、上層めっき層を最外層としてもよいし、上層めっき層の表面にさらに他のめっき層を形成してもよい。

[0076] 下地電極層を設けずに配置するめっき層の1層あたりの厚みは、 $2\mu\text{m}$ 以上 $10\mu\text{m}$ 以下であることが好ましい。なお、めっき層は、ガラスを含まないことが好ましい。めっき層の単位体積あたりの金属割合は、99体積%以上であることが好ましい。

[0077] なお、めっき層を積層体10上に直接形成する場合は、下地電極層の厚みを削減することができる。よって、下地電極層の厚みを削減した分、積層セラミックコンデンサ本体2の高さ方向Tの寸法を低減させて、積層セラミックコンデンサ本体2の低背化を図ることができる。あるいは、下地電極層の厚みを削減した分、第1の内部電極層31および第2の内部電極層32の間に挟まれる誘電体層20の厚みを厚くし、素体厚みの向上を図ることができる。このように、めっき層を積層体10上に直接形成することで、積層セラミックコンデンサの設計自由度を向上させることができる。

[0078] なお、積層体10と外部電極40を含む積層セラミックコンデンサ本体2の長さ方向の寸法をL寸法とすると、L寸法は、 0.2mm 以上 10mm 以下であることが好ましい。また、積層セラミックコンデンサ本体2の高さ方向の寸法をT寸法とすると、T寸法は、 0.1mm 以上 10mm 以下であることが好ましい。また、積層セラミックコンデンサ本体2の幅方向の寸法をW寸法とすると、W寸法は、 0.1mm 以上 10mm 以下であることが好ましい。

[0079] なお、本実施形態においては、積層セラミックコンデンサ本体2の第1の端面LS1側の第1の表面S1は、第1の端面LS1上に配置された第1の

外部電極40Aの表面によって構成されている。積層セラミックコンデンサ本体2の第2の端面LS2側の第2の表面S2は、第2の端面LS2上に配置された第2の外部電極40Bの表面によって構成されている。

[0080] 図1～図6に加えて、図11を用いて、金属端子100について説明する。図11は、図4に対応する図であって、第2の主面TS2から第1の主面TS1に向かって高さ方向に見たときの矢視図であり、外装材3および積層セラミックコンデンサ本体2を除外した際の、金属端子100を示す図である。なお、図11においては、積層セラミックコンデンサ本体2の積層体10および外部電極40の輪郭形状が二点鎖線で示されている。

[0081] 金属端子100は、第1の金属端子100Aと、第2の金属端子100Bと、を有する。

[0082] 第1の金属端子100Aおよび第2の金属端子100Bは、積層セラミックコンデンサ1が実装されるべき後述の実装基板（図16Aおよび図16Bの実装基板310を参照）の実装面に実装される金属端子である。第1の金属端子100Aおよび第2の金属端子100Bは、例えば板状のリードフレームである。なお、本実施形態においては、積層体10の第1の主面TS1は、積層セラミックコンデンサ1が実装されるべき実装基板の実装面と対向する面である。

[0083] 第1の金属端子100Aは、第1の主面TS1と対向し、第1の外部電極40Aに接続される第1の接合部110Aと、第1の接合部110Aに接続され、実装基板の実装面から遠ざかるように延び、第1の端面LS1と対向する第1の立ち上がり部120Aと、第1の立ち上がり部120Aに接続され、積層セラミックコンデンサ本体2から遠ざかるように長さ方向Lに延びる第1の延長部130Aと、第1の延長部130Aに接続され、実装基板の実装面側に向かって延びる第1の立ち下がり部140Aと、第1の立ち下がり部140Aに接続され、実装基板の実装面に沿う方向に延びる第1の実装部150Aと、を有する。図6に示すように、第1の立ち上がり部120Aと、積層セラミックコンデンサ本体2の第1の端面LS1側の第1の表面S

1との間には、隙間部Gが存在している。第1の金属端子100Aについての詳細は、後述する。

[0084] 第2の金属端子100Bは、第1の主面TS1と対向し、第2の外部電極40Bに接続される第2の接合部110Bと、第2の接合部110Bに接続され、実装基板の実装面から遠ざかるように延び、第2の端面LS2と対向する第2の立ち上がり部120Bと、第2の立ち上がり部120Bに接続され、積層セラミックコンデンサ本体2から遠ざかるように長さ方向Lに延びる第2の延長部130Bと、第2の延長部130Bに接続され、実装基板の実装面側に向かって延びる第2の立ち下がり部140Bと、第2の立ち下がり部140Bに接続され、実装基板の実装面に沿う方向に延びる第2の実装部150Bと、を有する。図6に示すように、第2の立ち上がり部120Bと、積層セラミックコンデンサ本体2の第2の端面LS2側の第2の表面S2との間には、隙間部Gが存在している。第2の金属端子100Bについての詳細は、後述する。

[0085] なお、第1の立ち下がり部140Aおよび第2の立ち下がり部140Bは、積層セラミックコンデンサ1の外装材3と実装基板の実装面との間に隙間を設けることが可能な程度に、装基板の実装面に向かって延びていることが好ましい。

[0086] なお、このような第1の金属端子100Aおよび第2の金属端子100Bを採用することにより、実装基板と積層セラミック電子部品本体2との距離を長くすることができ、実装基板からの応力を緩和する効果が得られる。また、実装基板側に設けられる外装材3の厚みを厚くすることができ、絶縁性を確保することができる。

[0087] なお、図11に示すように、第1の金属端子100Aの第1の実装部150Aと第2の金属端子100Bの第2の実装部150Bとの離間距離L4は、積層セラミックコンデンサ本体2の第1の外部電極40Aと第2の外部電極40Bとの離間距離L3よりも長い。

[0088] 接合材5は、積層セラミックコンデンサ本体2と、金属端子100とを接

合する。接合材5は、第1の接合材5Aと、第2の接合材5Bと、を有する。

[0089] 図6に示すように、第1の金属端子100Aは、第1の接合材5Aを介して第1の外部電極40Aに接続される。第2の金属端子100Bは、第2の接合材5Bを介して第2の外部電極40Bに接続される。

[0090] 接合材5は、はんだであることが好ましい。例えば、Pbフリーはんだであってもよい。Pbフリーはんだとしては、例えばSn-Sb系、Sn-Ag-Cu系、Sn-Cu系、Sn-Bi系などの鉛フリーはんだが好ましい。例えば、Sn-10Sb~Sn-15Sbはんだを用いることができる。

[0091] 図1~図6を用いて、外装材3について説明する。

[0092] 外装材3は、高さ方向Tに相対する第1の主面MTS1および第2の主面MTS2と、高さ方向Tに直交する幅方向Wに相対する第1の側面MWS1および第2の側面MWS2と、高さ方向Tおよび幅方向Wに直交する長さ方向Lに相対する第1の端面MLS1および第2の端面MLS2と、を含む。外装材3の第1の端面MLS1は、外装材3の表面における、積層体10の第1の端面LS1側の表面である。外装材3の第2の端面MLS2は、外装材3の表面における、積層体10の第2の端面LS2側の表面である。

[0093] 外装材3の第1の側面MWS1、第2の側面MWS2、第1の端面MLS1、および第2の端面MLS2には、高さ方向Tの中央部に、パーティングラインPLを有する。パーティングラインPLは、外装材3を成型する際に用いられる金型の分割面に対応するラインである。外装材3の表面には、パーティングラインPLを境界にした抜き勾配が設けられている。

[0094] 外装材3の第1の側面MWS1は、第1の主面側の表面MWS1Aと、第2の主面側の表面MWS1Bと、を有する。外装材3の第2の側面MWS2は、第1の主面側の表面MWS2Aと、第2の主面側の表面MWS2Bと、を有する。外装材3の第1の端面MLS1は、第1の主面側の表面MLS1Aと、第2の主面側の表面MLS1Bと、を有する。外装材3の第2の端面MLS2は、第1の主面側の表面MLS2Aと、第2の主面側の表面MLS

2 Bと、を有する。これらの第1の主面側の表面と第2の主面側の表面は、パーティングラインPLを境界として分かれて配置されている。

[0095] 第1の主面側の表面MWS 1 A、MWS 2 A、MLS 1 A、MLS 2 Aそれぞれは、パーティングラインPLから第1の主面TS 1に近づくについで、外装材3のLW断面の断面積が小さくなるような抜き勾配が設けられている。第2の主面側の表面MWS 1 B、MWS 2 B、MLS 1 B、MLS 2 Bそれぞれは、パーティングラインPLをから第2の主面TS 2に近づくについで、外装材3のLW断面の断面積が小さくなるような抜き勾配が設けられている。

[0096] 外装材3は、積層セラミックコンデンサ本体2と、積層セラミックコンデンサ本体2と金属端子100とを接続する接合材5と、金属端子100の一部と、を覆う。具体的には、外装材3は、積層セラミックコンデンサ本体2の全体と、第1の接合材5 Aおよび第2の接合材5 Bの全体と、第1の金属端子100 Aの一部と、第2の金属端子100 Bの一部と、を覆うように配置されている。

[0097] 例えば、外装材3は、第1の金属端子100 Aのうち、第1の接合部110 Aの全体と、第1の立ち上がり部120 Aの全体と、第1の延長部130 Aの少なくとも一部と、を覆うように配置されている。また、外装材3は、第2の金属端子100 Bのうち、第2の接合部110 Bの全体と、第2の立ち上がり部120 Bの全体と、第2の延長部130 Bの少なくとも一部と、を覆うように配置されている。

[0098] なお、本実施形態においては、第1の金属端子100 Aの第1の延長部130 Aは、外装材3の第1の端面MLS 1から突出して一部が露出している。第2の金属端子100 Bの第2の延長部130 Bは、外装材3の第2の端面MLS 2から突出して一部が露出している。より具体的には、第1の金属端子100 Aの第1の延長部130 Aは、外装材3の第1の端面MLS 1のパーティングラインPLから突出して一部が露出している。第2の金属端子100 Bの第2の延長部130 Bは、外装材3の第2の端面MLS 2のパー

ティングラインPLから突出して一部が露出している。

[0099] 外装材3の第2の主面MTS2は所定の平坦度を有する平面状に構成されていることが好ましい。これにより、実装基板に積層セラミックコンデンサ1を搭載する際に用いる実装機のマウンターの吸着不良を防止することができる。よって、確実に実装基板に積層セラミックコンデンサ1を搭載することが可能となる。その結果、実装不良の発生を抑制することが可能となる。

[0100] 外装材3の第2の主面MTS2から積層セラミックコンデンサ本体2の表面までの最小距離は、 $100\mu\text{m}$ 以上 $4000\mu\text{m}$ 以下であることが好ましい。外装材3の第1の主面MTS1から第1の金属端子100Aの第1の接合部110Aまでの最小距離は、 $100\mu\text{m}$ 以上 $4000\mu\text{m}$ 以下であることが好ましい。外装材3の第1の側面MWS1から積層セラミックコンデンサ本体2の表面までの最小距離は、 $100\mu\text{m}$ 以上 $4000\mu\text{m}$ 以下であることが好ましい。外装材3の第2の側面MWS2から積層セラミックコンデンサ本体2の表面までの最小距離は、 $100\mu\text{m}$ 以上 $4000\mu\text{m}$ 以下であることが好ましい。外装材3の第1の端面MLS1から積層セラミックコンデンサ本体2の表面までの最小距離は、 $300\mu\text{m}$ 以上 $5000\mu\text{m}$ 以下であることが好ましい。外装材3の第2の端面MLS2から積層セラミックコンデンサ本体2の表面までの最小距離は、 $300\mu\text{m}$ 以上 $5000\mu\text{m}$ 以下であることが好ましい。外装材3の第1の端面MLS1の第1の主面側の表面MLS1Aから第1の金属端子100Aの第1の立ち上がり部120Aまでの長さ方向Lの平均距離は、 $200\mu\text{m}$ 以上 $4900\mu\text{m}$ 以下であることが好ましい。外装材3の第2の端面MLS2の第1の主面側の表面MLS2Aから第2の金属端子100Bの第2の立ち上がり部120Bまでの長さ方向Lの平均距離は、 $200\mu\text{m}$ 以上 $4900\mu\text{m}$ 以下であることが好ましい。

[0101] 外装材3は、樹脂により形成されることが好ましい。例えば、トランスファーモールド法やインジェクションモールド法等によってエンジニアリングプラスチックがモールドされることにより、外装材3が形成されてもよい。

特に、外装材3の材料は、熱硬化型エポキシ樹脂からなることが好ましい。これにより、外装材3と、積層セラミックコンデンサ本体2および金属端子100との密着性を確保し、耐電圧および耐湿性能の向上効果を得ることができる。外装材3は、例えば、液状や粉状のシリコン系やエポキシ系などの樹脂が塗装されることにより形成されてもよい。

[0102] このように、外装材3が、外部電極40および金属端子100といった導体金属部分を広い範囲で覆うことにより、導体間の絶縁表面距離（沿面距離）を確保することができる。また、外装材3によって導体金属部分を広い範囲で覆うことにより、表面放電リスクを回避することができる。

[0103] なお、外装材3の形状は特に限定されない。例えば、角錐台等の切頭錐体であってもよい。なお、外装材3の角部の形状は、特に限定されることなく、丸められていてもよい。

[0104] 図5、図6、図11に加えて、図12A～図12Fを用いて、積層セラミックコンデンサ本体2の外部電極40と金属端子100の接合部の周辺の構成および、金属端子100の詳細を説明する。

[0105] 図12Aは、図6に示す積層セラミックコンデンサ1のX11A部拡大図であって、第1の外部電極40Aと第1の金属端子100Aとの接合部の周辺の構成および、第1の金属端子100Aの詳細を説明するための図である。図12Bは、図6に示す積層セラミックコンデンサ1のX11B部拡大図であって、第2の外部電極40Bと第2の金属端子100Bとの接合部の周辺の構成および、第2の金属端子100Bの詳細を説明するための図である。図12Cは、第1の金属端子100Aの部分外観斜視図である。

[0106] 図12Aに示すように、第1の金属端子100Aの第1の立ち上がり部120Aと、積層セラミックコンデンサ本体2の第1の端面LS1側の第1の表面S1との間には、隙間部Gが存在し、隙間部G内には外装材3が充填されている。本実施形態においては、第1の表面S1は、第1の端面LS1上に配置された第1の外部電極40Aの表面により形成されている。すなわち、本実施形態においては、第1の立ち上がり部120Aと、第1の端面LS

1上に配置された第1の外部電極40Aの第1の表面S1との間に、隙間部Gが存在し、隙間部G内には外装材3が充填されている。この隙間部Gの長さ方向Lの平均距離は、 $50\mu\text{m}$ 以上 $1500\mu\text{m}$ 以下であることが好ましい。これにより、積層セラミックコンデンサ1の寸法を大きくすることなく、第1の外部電極40Aと第1の立ち上がり部120Aとの接触を確実に防止することができる。また、隙間部G内に適切に外装材3を充填することができ、基板実装時のリフロー中に、はんだスプラッシュ等の問題が発生することを抑制することができる。

[0107] 第1の立ち上がり部120Aは、第1の接合部110Aとの接続部から、第1の延長部130Aとの接続部に向かうにつれて、積層セラミックコンデンサ本体2の第1の端面LS1側の第1の表面S1から離れるように傾斜している。これにより、隙間部Gの長さ方向Lの距離は、実装基板の実装面に近い位置から遠い位置に向かうにつれて長くなっている。すなわち、隙間部Gの実装面から遠い位置における長さ方向Lの距離G2は、隙間部Gの実装面に近い位置における長さ方向Lの距離G1よりも長い。なお、第1の立ち上がり部120Aと、積層セラミックコンデンサ本体2の第1の端面LS1側の第1の表面S1とのなす角 α は、 1° 以上 40° 以下であることが好ましい。

[0108] ここで、外装材3の第1の端面MLS1を形成する表面であって、第1の延長部130Aが突出している部分よりも実装面側の第1の主面側の表面MLS1Aは、外装材3の第1の傾斜面を構成する。第1の傾斜面MLS1Aは、実装面に近い位置から遠い位置に向かうにつれて、積層セラミックコンデンサ本体2の第1の表面S1から離れるように傾斜している。この第1の傾斜面MLS1Aの抜き勾配角度 β は、 1° 以上 20° 以下であることが好ましい。そして、第1の立ち上がり部120Aと、第1の傾斜面MLS1Aとのなす角は 30° 以内であることが好ましい。このように、第1の立ち上がり部120Aと第1の傾斜面MLS1Aが同じ方向に傾斜し、かつ両者の傾き角度の差を小さくすることにより、外装材3の第1の傾斜面MLS1A

から第1の金属端子100Aの第1の立ち上がり部120Aまでの距離を、略一定とすることができる。これにより、力のかかりやすい第1の立ち上がり部120A周辺の強度を確保することができる。

[0109] 図12Bに示すように、第2の金属端子100Bの第2の立ち上がり部120Bと、積層セラミックコンデンサ本体2の第2の端面LS2側の第2の表面S2との間には、隙間部Gが存在し、隙間部G内には外装材3が充填されている。本実施形態においては、第2の表面S2は、第2の端面LS2上に配置された第2の外部電極40Bの表面により形成されている。すなわち、本実施形態においては、第2の立ち上がり部120Bと、第2の端面LS2上に配置された第2の外部電極40Bの第2の表面S2との間に、隙間部Gが存在し、隙間部G内には外装材3が充填されている。この隙間部Gの長さ方向Lの平均距離は、 $50\mu\text{m}$ 以上 $1500\mu\text{m}$ 以下であることが好ましい。これにより、積層セラミックコンデンサ1の寸法を大きくすることなく、第2の外部電極40Bと第2の立ち上がり部120Bとの接触を確実に防止することができる。また、隙間部G内に適切に外装材3を充填することができ、基板実装時のリフロー中に、はんだスプラッシュ等の問題が発生することを抑制することができる。

[0110] 第2の立ち上がり部120Bは、第2の接合部110Bとの接続部から、第2の延長部130Bとの接続部に向かうにつれて、積層セラミックコンデンサ本体2の第2の端面LS2側の第2の表面S2から離れるように傾斜している。これにより、隙間部Gの長さ方向Lの距離は、実装基板の実装面に近い位置から遠い位置に向かうにつれて長くなっている。すなわち、隙間部Gの実装面から遠い位置における長さ方向Lの距離G2は、隙間部Gの実装面に近い位置における長さ方向Lの距離G1よりも長い。なお、第2の立ち上がり部120Bと、積層セラミックコンデンサ本体2の第2の端面LS2側の第2の表面S2とのなす角 α は、 1° 以上 40° 以下であることが好ましい。

[0111] ここで、外装材3の第2の端面MLS2を形成する表面であって、第2の

延長部130Bが突出している部分よりも実装面側の第1の主面側の表面MLS2Aは、外装材3の第2の傾斜面を構成する。第2の傾斜面MLS2Aは、実装面に近い位置から遠い位置に向かうにつれて、積層セラミックコンデンサ本体2の第2の表面S2から離れるように傾斜している。この第2の傾斜面MLS2Aの抜き勾配角度 β は、 1° 以上 20° 以下であることが好ましい。そして、第2の立ち上がり部120Bと、第2の傾斜面MLS2Aとのなす角は 30° 以内であることが好ましい。このように、第2の立ち上がり部120Bと第2の傾斜面MLS2Aが同じ方向に傾斜し、かつ両者の傾き角度の差を小さくすることにより、外装材3の第2の傾斜面MLS2Aから第2の金属端子100Bの第2の立ち上がり部120Bまでの距離を、略一定とすることができる。これにより、力のかかりやすい第2の立ち上がり部120B周辺の強度を確保することができる。

[0112] なお、外装材3の第1の端面MLS1の第1の主面側の表面MLS1Aから第1の金属端子100Aの第1の立ち上がり部120Aまでの長さ方向Lの平均距離は、隙間部Gの長さ方向Lの平均距離の0.133倍以上であることが好ましい。より好ましくは、4倍以上98倍以下である。さらに好ましくは、6倍以上98倍以下である。これにより、力のかかりやすい第1の立ち上がり部120A周辺の強度を確保することができる。また、耐湿性を向上させることができる。

[0113] なお、外装材3の第2の端面MLS2の第1の主面側の表面MLS2Aから第2の金属端子100Bの第2の立ち上がり部120Bまでの長さ方向Lの平均距離は、隙間部Gの長さ方向Lの平均距離の0.133倍以上であることが好ましい。より好ましくは、4倍以上98倍以下である。さらに好ましくは、6倍以上98倍以下である。これにより、力のかかりやすい第2の立ち上がり部120B周辺の強度を確保することができる。また、耐湿性を向上させることができる。

[0114] なお、上述の隙間部Gや外装材3の所定の部分といった測定対象部の長さ方向Lの平均距離の測定は、以下の方法により行われる。まず、積層セラミ

ックコンデンサ1をW寸法の1/2の位置程度まで断面研磨し、金属端子100の断面が確認できる特定のLT断面を露出させる。そして、研磨により露出させた積層セラミックコンデンサ1のLT断面をSEMにて観察する。次に、測定対象部において、長さ方向Lに延びる線を、高さT方向に等間隔に10本引き、この10本の線の距離の平均を、本実施形態における測定対象部の長さ方向Lの平均距離とする。

[0115] 図12Cは、金属端子100を代表して、第1の金属端子100Aの外観の一部を示す外観斜視図である。なお、第1の金属端子100Aと、第2の金属端子100Bは、積層セラミックコンデンサ1の長さ方向Lの中央のWT断面に対して概ね面対称である。よって、第2の金属端子100Bの外観斜視図（不図示）は、第1の金属端子100Aの外観斜視図と基本的に同じとなる。

[0116] 第1の金属端子100Aは、第1の切り欠き160Aと、第1の開口部170Aと、第3の切り欠き180Aと、を有する。

[0117] 第1の切り欠き160Aは、第1の接合部110Aの端部から第1の立ち上がり部120Aの途中の位置まで連続して延びる。これにより、例えば外装材3のモールド時に、外装材3を構成する樹脂が、第1の切り欠き160Aを通じて流通するため、隙間部G内に樹脂が充填されやすくなる。また、外装材3を構成する樹脂が第1の切り欠き160Aに配置されることにより、第1の金属端子100Aの第1の立ち上がり部120Aの一面側の樹脂と他面側の樹脂が第1の切り欠き160A内の樹脂により接続されるため、より構造が強固となる。なお、第1の切り欠き160Aの切りかかっている部分は第1の立ち上がり部120Aの途中の位置までとなっているため、第1の金属端子100Aの強度は確保される。なお、本実施形態の第1の立ち上がり部120Aは、前述のとおり傾斜しているため、例えば外装材3のモールド時に、外装材3を構成する樹脂が、隙間部G内に入り込み、第1の切り欠き160Aを通じて流通しやすい。

[0118] 図12Cに示すように、第1の切り欠き160Aの高さ方向Tの立ち上が

り高さT3は、第1の立ち上がり部120Aの高さ方向Tの立ち上がり高さT2の半分以下の寸法であることが好ましい。これにより、例えば外装材3のモールド時に、外装材3を構成する樹脂の流通性を確保しつつ、第1の金属端子100Aの強度を確保することができる。

[0119] なお、第1の接合部110Aは、第1の切り欠き160Aにより分断された、第1の側面WS1側の第1の接合片111Aと、第2の側面WS2側の第2の接合片112Aと、を有する。

[0120] 第1の開口部170Aは、第1の延長部130Aに配置されている。このように、第1の金属端子100Aに、前述の第1の切り欠き160Aに加えて、第1の開口部170Aを設けることにより、例えば外装材3のモールド時に、外装材3を構成する樹脂の流通性をより高めることができる。また、外装材3を構成する樹脂が第1の開口部170Aに配置されることにより、第1の金属端子100Aの第1の延長部130Aの一面側の樹脂と他面側の樹脂が第1の開口部170A内の樹脂により接続されるため、より構造が強固となる。以上の構成によって、第1の切り欠き160Aのうち、第1の立ち上がり部120Aに形成された部分と、第1の開口部170Aには、外装材3を構成する同一の材料が配置されることが好ましい。これにより、積層セラミックコンデンサ1の構造が強固となる。

[0121] 第3の切り欠き180Aは、第1の実装部150Aの端部から第1の立ち下がり部140Aの途中の位置まで連続して延びる。

[0122] 図11および図12Cに示すように、第1の金属端子100Aの第1の接合部110Aの幅方向の長さW2は、第1の立ち上がり部120Aの幅方向の長さW3よりも長い。これにより、第1の接合材5Aによる、第1の外部電極40Aと、第1の金属端子100Aの接合領域を広く確保することができる。特に、上述のように第1の切り欠き160Aを設けた場合であっても、第1の接合材5Aによる、第1の外部電極40Aと、第1の金属端子100Aの接合領域を広く確保することができる。

[0123] なお、第1の切り欠き160Aの幅方向Wの長さW4は、第1の開口部1

70Aの幅方向Wの長さW5と同程度であってもよい。第1の切り欠き160Aの高さ方向Tの立ち上がり高さT3は、第1の開口部170Aの長さ方向Lの長さL6と同程度であってもよい。例えば、第1の立ち上がり部120Aに形成されている第1の切り欠き160Aの面積は、第1の開口部170Aの面積の50%以上200%以下の範囲内であってもよい。これにより、例えば外装材3のモールド時に、外装材3を構成する樹脂がバランスよく流通する。

[0124] 第2の金属端子100Bは、第2の切り欠き160Bと、第2の開口部170Bと、第4の切り欠き180Bと、を有する。

[0125] 第2の切り欠き160Bは、第2の接合部110Bの端部から第2の立ち上がり部120Bの途中の位置まで連続して延びる。これにより、例えば外装材3のモールド時に、外装材3を構成する樹脂が、第2の切り欠き160Bを通じて流通するため、隙間部G内に樹脂が充填されやすくなる。また、外装材3を構成する樹脂が第2の切り欠き160Bに配置されることにより、第2の金属端子100Bの第2の立ち上がり部120Bの一面側の樹脂と他面側の樹脂が第2の切り欠き160B内の樹脂により接続されるため、より構造が強固となる。なお、第2の切り欠き160Bの切りかかっている部分は第2の立ち上がり部120Bの途中の位置までとなっているため、第2の金属端子100Bの強度は確保される。なお、本実施形態の第2の立ち上がり部120Bは、前述のとおり傾斜しているため、例えば外装材3のモールド時に、外装材3を構成する樹脂が、隙間部G内に入り込み、第2の切り欠き160Bを通じて流通しやすい。

[0126] 第2の切り欠き160Bの高さ方向Tの立ち上がり高さT3は、第2の立ち上がり部120Bの高さ方向Tの立ち上がり高さT2の半分以下の寸法であることが好ましい。これにより、例えば外装材3のモールド時に、外装材3を構成する樹脂の流通性を確保しつつ、第2の金属端子100Bの強度を確保することができる。

[0127] なお、第2の接合部110Bは、第2の切り欠き160Bにより分断され

た、第1の側面WS1側の第3の接合片111Bと、第2の側面WS2側の第4の接合片112Bと、を有する。

[0128] 第2の開口部170Bは、第2の延長部130Bに配置されている。このように、第2の金属端子100Bに、前述の第2の切り欠き160Bに加えて、第2の開口部170Bを設けることにより、例えば外装材3のモールド時に、外装材3を構成する樹脂の流通性をより高めることができる。また、外装材3を構成する樹脂が第2の開口部170Bに配置されることにより、第2の金属端子100Bの第2の延長部130Bの一面側の樹脂と他面側の樹脂が第2の開口部170B内の樹脂により接続されるため、より構造が強固となる。以上の構成によって、第2の切り欠き160Bのうち、第2の立ち上がり部120Bに形成された部分と、第2の開口部170Bには、外装材3を構成する同一の材料が配置されることが好ましい。これにより、積層セラミックコンデンサ1の構造が強固となる。

[0129] 第4の切り欠き180Bは、第2の実装部150Bの端部から第2の立ち下がり部140Bの途中の位置まで連続して延びる。

[0130] 図11に示すように、第2の金属端子100Bの第2の接合部110Bの幅方向の長さW2は、第2の立ち上がり部120Bの幅方向の長さW3よりも長い。これにより、第2の接合材5Bによる、第2の外部電極40Bと、第2の金属端子100Bの接合領域を広く確保することができる。特に、上述のように第2の切り欠き160Bを設けた場合であっても、第2の接合材5Bによる、第2の外部電極40Bと、第2の金属端子100Bの接合領域を広く確保することができる。

[0131] なお、第2の切り欠き160Bの幅方向Wの長さW4は、第2の開口部170Bの幅方向Wの長さW5と同程度であってもよい。第2の切り欠き160Bの高さ方向Tの立ち上がり高さT3は、第2の開口部170Bの長さ方向Lの長さL6と同程度であってもよい。例えば、第2の立ち上がり部120Bに形成されている第2の切り欠き160Bの面積は、第2の開口部170Bの面積の50%以上200%以下の範囲内であってもよい。これにより

、例えば外装材3のモールド時に、外装材3を構成する樹脂がバランスよく流通する。

[0132] なお、第1の実装部150Aは、実装面に沿って、実装面と平行に延びていてもよいが、第1の立ち下がり部140Aとの接続部に近づくにつれて、実装面から離れる方向に傾斜して延びていてもよい。第2の実装部150Bは、実装面に沿って、実装面と平行に延びていてもよいが、第2の立ち下がり部140Bとの接続部に近づくにつれて、実装面から離れる方向に傾斜して延びていてもよい。これにより、実装基板への積層セラミックコンデンサ1の実装時に接合材をこの部分によび込むことができ、取り付け強度を高めることができる。なお、この傾斜角度 θ は、 1° 以上 10° 以下であることが好ましい。

[0133] なお、外装材3および金属端子100を含む積層セラミックコンデンサ1の長さ方向の寸法をL寸法とすると、L寸法は、3.2mm以上20mm以下であることが好ましい。また、積層セラミックコンデンサ1の積層方向の寸法をT寸法とすると、T寸法は、1.0mm以上10mm以下であることが好ましい。また、積層セラミックコンデンサ1の幅方向の寸法をW寸法とすると、W寸法は、1.5mm以上20mm以下であることが好ましい。

[0134] 次に、図12A、図12Bに加えて、図12D～図12Fを用いて、金属端子100のさらなる詳細として、金属端子100の表面の状態等について説明する。

[0135] 図12Dは、図12Aに示す積層セラミックコンデンサ1の第1の金属端子100AのR1部の拡大図である。図12Eは、図12Aに示す積層セラミックコンデンサ1の第1の金属端子100AのR2部の拡大図である。図12Fは、図12Aに示す積層セラミックコンデンサ1の第1の金属端子100AのR3部の拡大図である。なお、前述のとおり、第1の金属端子100Aと、第2の金属端子100Bは、積層セラミックコンデンサ1の長さ方向Lの中央のWT断面に対して概ね面対称である。よって、第2の金属端子100Bの拡大図は、第1の金属端子100Aの拡大図と紙面左右対称の同

じ形状となる。そこで、図12D~12Fにおいて、第1の金属端子100Aの各構成に付される符号に加えて、第2の金属端子100Bにおける符号を併記し、図12D~図12Fを、第1の金属端子100Aおよび第2の金属端子100Bを説明するための拡大図として用いる。

[0136] 本実施形態の第1の金属端子100Aは、第1の接合材5Aと接合している第1の接合面110A1と、外装材3と接触している第1の接触面CS1と、を有し、外装材3と接触している第1の接触面CS1は、第1の最外表面金属膜としての第1の最外表面めっき膜100Ab2の表面と、第1の最外表面めっき膜100Ab2の表面よりもぬれ性の低い第1の金属間化合物100Ab3の表面E1a、E1b、E1cと、を備える。第2の金属端子100Bは、第2の接合材5Bと接合している第2の接合面110B1と、外装材3と接触している第2の接触面CS2と、を有し、外装材3と接触している第2の接触面CS2は、第2の最外表面金属膜としての第2の最外表面めっき膜100Bb2の表面と、第2の最外表面めっき膜100Bb2の表面よりもぬれ性の低い第2の金属間化合物100Bb3の表面E2a、E2b、E2cと、を備える。以下、その詳細について説明する。

[0137] 第1の金属端子100Aは、図12Aに示されるように、第1の外部電極40Aが接合される第1の接合面110A1側の第1の表面としての第1の正面FS1と、第1の正面FS1とは反対側の面である第1の裏面としての第1の反対面BS1と、第1の正面FS1と第1の反対面BS1とを繋ぐ第1の端子側面TSS1と、を含む板状部材である。

[0138] 第1の金属端子100Aの第1の接合部110Aは、第1の正面FS1において、第1の接合材5Aと接合している第1の接合面110A1を有する。第1の金属端子100Aの表面のうち、外装材3に埋設されている部分は、第1の接合面110A1を除き、外装材3と接触している第1の接触面CS1により構成される。このように、第1の金属端子100Aは、第1の接合材5Aと接合している第1の接合面110A1と、外装材3と接触している第1の接触面CS1と、を有する。

- [0139] 第2の金属端子100Bは、図12Bに示されるように、第2の外部電極40Bが接合される第2の接合面110B1側の第2の表面としての第2の正面FS2と、第2の正面FS2とは反対側の面である第2の裏面としての第2の反対面BS2と、第2の正面FS2と第2の反対面BS2とを繋ぐ第2の端子側面TSS2と、を含む板状部材である。
- [0140] 第2の金属端子100Bの第2の接合部110Bは、第2の正面FS2において、第2の接合材5Bと接合している第2の接合面110B1を有する。第2の金属端子100Bの表面のうち、外装材3に埋設されている部分は、第2の接合面110B1を除き、外装材3と接触している第2の接触面CS2により構成される。このように、第2の金属端子100Bは、第2の接合材5Bと接合している第2の接合面110B1と、外装材3と接触している第2の接触面CS2と、を有する。
- [0141] 第1の金属端子100Aは、図12D～12Fに示されるように、端子本体を構成する第1の母材100Aaと、第1の母材100Aaの表面に形成された第1のめっき膜100Abを含む。
- [0142] 第1の金属端子100Aの第1のめっき膜100Abは、少なくとも、第1の接合部110Aにおける、第1の接合材5Aが配置される部分と、第1の実装部150Aにおける、実装基板の実装面に対向する部分に配置されている。
- [0143] 第2の金属端子100Bは、図12D～12Fに示されるように、端子本体を構成する第2の母材100Baと、第2の母材100Baの表面に形成された第2のめっき膜100Bbを含む。
- [0144] 第2の金属端子100Bの第2のめっき膜100Bbは、少なくとも、第2の接合部110Bにおける、第2の接合材5Bが配置される部分と、第2の実装部150Bにおける、実装基板の実装面に対向する部分に配置されている。
- [0145] めっき膜は、めっき膜の最外表面に配置された上層めっき膜としての最外表面めっき膜と、最外表面めっき膜よりも下層に配置された下地めっき膜と

しての下層めっき膜と、を有していることが好ましい。例えば、めっき膜は、下層めっき膜の上に最外表面めっき膜が形成された2層構造であってもよい。

[0146] 本実施形態の第1のめっき膜100Abは、第1の最外表面金属膜を構成する第1の最外表面めっき膜100Ab2と、第1の最外表面めっき膜100Ab2の下層に配置された第1の下層めっき膜100Ab1と、を含む。具体的には、本実施形態の第1のめっき膜100Abは、第1の母材100Aaの表面を覆う下地めっき膜としての第1の下層めっき膜100Ab1と、第1の下層めっき膜100Ab1の表面を覆う上層めっき膜としての第1の最外表面めっき膜100Ab2と、を含む。言い換えると、第1の最外表面めっき膜100Ab2は、第1のめっき膜100Abの少なくとも最外表面部分を含む。

[0147] 本実施形態の第2のめっき膜100Bbは、第2の最外表面金属膜を構成する第2の最外表面めっき膜100Bb2と、第2の最外表面めっき膜100Bb2の下層に配置された第2の下層めっき膜100Bb1と、を含む。具体的には、本実施形態の第2のめっき膜100Bbは、第2の母材100Baの表面を覆う下地めっき膜としての第2の下層めっき膜100Bb1と、第2の下層めっき膜100Bb1の表面を覆う上層めっき膜としての第2の最外表面めっき膜100Bb2と、を含む。言い換えると、第2の最外表面めっき膜100Bb2は、第2のめっき膜100Bbの少なくとも最外表面部分を含む。

[0148] めっき膜の構造のうち、最外表面めっき膜は、端子本体の母材の金属の表面よりも、はんだのぬれ性が高い表面となっている。また、めっき膜の構造のうち、最外表面めっき膜は、下層めっき膜の表面よりもはんだのぬれ性が高い表面となっている。また、めっき膜の構造のうち、最外表面めっき膜は、後述の金属間化合物の表面よりもはんだのぬれ性が高い表面となっている。

[0149] 本実施形態においては、第1の金属端子100Aにおける、外装材3と接

触している第1の接触面CS1は、第1の最外表面金属膜としての第1の最外表面めっき膜100Ab2の表面と、第1の最外表面めっき膜100Ab2よりもぬれ性の低い第1の金属間化合物100Ab3の表面E1a、E1b、E1cと、を備える。

[0150] 第1の金属間化合物100Ab3は、第1の下層めっき膜100Ab1上に第1の金属間化合物層として層状に配置されていてもよい。第1の金属間化合物100Ab3は、第1の最外表面めっき膜100Ab2を構成する金属と第1の下層めっき膜100Ab1を構成する金属との金属間化合物により構成されている。

[0151] 本実施形態においては、第2の金属端子100Bにおける、外装材3と接触している第2の接触面CS2は、第2の最外表面金属膜としての第2の最外表面めっき膜100Bb2の表面と、第2の最外表面めっき膜100Bb2よりもぬれ性の低い第2の金属間化合物100Bb3の表面E2a、E2b、E2cと、を備える。

[0152] 第2の金属間化合物100Bb3は、第2の下層めっき膜100Bb1上に第2の金属間化合物層として層状に配置されていてもよい。第2の金属間化合物100Bb3は、第2の最外表面めっき膜100Bb2を構成する金属と第2の下層めっき膜100Bb1を構成する金属との金属間化合物により構成されている。

[0153] 下層めっき膜は、Ni、Fe、Cu、Ag、Crまたはこれらの金属のうち一種以上の金属を主成分として含む合金からなることが好ましい。さらに好ましくは、下層めっき膜は、Ni、Fe、Crまたはこれらの金属のうち一種以上の金属を主成分として含む合金からなる。

[0154] 下層めっき膜を、高融点のNi、Fe、Crまたはこれらの金属のうち一種以上の金属を主成分として含む合金により形成することにより、金属端の耐熱性を向上させることができる。

[0155] 本実施形態に係る第1の金属端子100Aでは、第1の下層めっき膜100Ab1は、Niめっき膜である。なお、第1の下層めっき膜100Ab1

の厚みは $0.2\mu\text{m}$ 以上 $5.0\mu\text{m}$ 以下程度であることが好ましい。本実施形態に係る第2の金属端子100Bでは、第2の下層めっき膜100Bb1は、Niめっき膜である。なお、第2の下層めっき膜100Bb1の厚みは $0.2\mu\text{m}$ 以上 $5.0\mu\text{m}$ 以下程度であることが好ましい。

[0156] 最外表面めっき膜は、Sn、Ag、Auまたはこれらの金属のうちの一つ以上の金属を主成分として含む合金からなることが好ましい。さらに好ましくは、最外表面めっき膜は、SnまたはSnを主成分として含む合金からなる。最外表面めっき膜をSnまたはSnを主成分として含む合金により形成することにより、外部電極と、金属端子とのはんだ付け性を向上させることができる。

[0157] 本実施形態に係る第1の金属端子100Aでは、第1の最外表面めっき膜100Ab2は、Snめっき膜である。なお、第1の最外表面めっき膜100Ab2の厚みは、 $1.0\mu\text{m}$ 以上 $5.0\mu\text{m}$ 以下程度であることが好ましい。本実施形態に係る第2の金属端子100Bでは、第2の最外表面めっき膜100Bb2は、Snめっき膜である。なお、第2の最外表面めっき膜100Bb2の厚みは、 $1.0\mu\text{m}$ 以上 $5.0\mu\text{m}$ 以下程度であることが好ましい。

[0158] 本実施形態においては、第1の金属間化合物100Ab3および第2の金属間化合物100Bb3は、NiとSnの金属間化合物である。すなわち、本実施形態においては、第1の最外表面めっき膜100Ab2および第2の最外表面めっき膜100Bb2はSnめっき膜であり、第1の下層めっき膜100Ab1および第2の下層めっき膜100Bb1はNiめっき膜であり、第1の金属間化合物100Ab3の表面E1a、E1b、E1cおよび第2の金属間化合物100Bb3の表面E2a、E2b、E2cは、NiとSnの金属間化合物により構成されている。NiとSnの金属間化合物は、例えば、 Ni_3Sn_4 が挙げられる。ただし、NiとSnの金属間化合物は、これに限定されない。

[0159] なお、金属間化合物は、端子本体に二層以上のめっき膜を形成後、めっき

膜に対して熱処理を施すことにより形成されてもよい。本実施形態においては、Niめっき膜とSnめっき膜の積層構造に対して、レーザー照射による熱処理が施されることにより、NiとSnの金属間化合物が形成される。レーザー照射の条件は、最外表面めっき膜としてのSnめっき膜が蒸発して除去されないよう、低い出力で調整される。

[0160] 端子本体は、Ni、Fe、Cu、Ag、Crまたはこれらの金属のうちの一つ以上の金属を主成分として含む合金からなることが好ましい。例えば、端子本体の母材の金属を、Fe-42Ni合金やFe-18Cr合金やCu-8Sn合金とすることができる。また、放熱性の観点からは、端子本体の母材の金属を、熱伝導率の高い無酸素銅やCu系合金とすることができる。このように、端子本体の材料を熱伝導の良い銅系にすることで、低ESR化や低熱抵抗化を実現することができる。また、本実施形態においては、端子本体の母材の金属を、はんだのぬれ性が低いステンレスやアルミとすることもできる。少なくとも、端子本体の母材の金属の表面は、最外表面のめっき膜よりも、はんだのぬれ性が低い表面となっている。端子本体の厚みは、0.05mm以上0.5mm以下程度であることが好ましい。

[0161] 第1の金属端子100Aは、前述のとおり、外装材3と接触している第1の接触面CS1を有する。本実施形態に係る第1の金属端子100Aの第1の接触面CS1は、外装材3に接触する表面として、第1の最外表面めっき膜100Ab2の表面と、第1の金属間化合物100Ab3の表面E1a、E1b、E1cと、第1の母材100Aaの表面と、を含む。

[0162] 図12Aには、第1の金属端子100Aの第1の金属間化合物100Ab3の配置位置の一例が示される。

[0163] 本実施形態においては、外装材3と接触している第1の接触面CS1は、第1の最外表面金属膜としての第1の最外表面めっき膜100Ab2とは異なる金属の表面としての複数の第1の金属間化合物100Ab3の表面を備える。第1の金属間化合物100Ab3の表面として、例えば金属間化合物表面E1a、金属間化合物表面E1b、金属間化合物表面E1cが備えられ

る。

[0164] 第1の接触面CS1に設けられた第1の金属間化合物100Ab3の表面E1b、E1aは、第1の正面FS1において、第1の立ち上がり部120Aの中央と第1の接合部110Aの間の表面の少なくとも一部と、第1の延長部130Aと、に離間して設けられる。また、第1の接触面CS1に設けられた第1の金属間化合物100Ab3の表面E1c、E1aは、第1の反対面BS1において、それぞれ、第1の接合部110Aと、第1の延長部130Aと、に離間して設けられる。

[0165] より具体的には、第1の接触面CS1に設けられた第1の金属間化合物100Ab3の表面E1aは、図12Dに示されるように、第1の延長部130Aの第1の正面FS1および第1の反対面BS1に設けられる。また、第1の金属間化合物100Ab3の表面E1aは、第1の延長部130Aにおいて第1の立ち上がり部120A側に設けられる。なお、本実施形態においては、第1の金属間化合物100Ab3の表面E1aは、外装材3に覆われている。すなわち、第1の金属間化合物100Ab3の表面E1aは、外装材3から露出していない。

[0166] 別の観点では、第1の接触面CS1は、第1の延長部130Aにおいて、第1の正面FS1に位置する第1の金属間化合物100Ab3の表面E1aと、第1の反対面BS1に位置する第1の金属間化合物100Ab3の表面E1aと、第1の端子側面TSS1に位置する第1の母材100Aaの表面とを含む。このように、第1の金属端子100Aの延在方向の一部において、第1の金属端子100Aの全周に亘って金属間化合物の表面および母材の表面の少なくともいずれかが形成されている部分を有することが好ましい。これにより、第1の最外表面めっき膜100Ab2が、第1の金属端子100Aの延在方向の途中で分断される。

[0167] また、第1の接触面CS1に設けられた第1の金属間化合物100Ab3の表面E1bは、図12Eに示されるように、第1の金属端子100Aの第1の立ち上がり部120Aの第1の正面FS1に設けられる。例えば、第1

の金属間化合物100Ab3の表面E1bは、第1の立ち上がり部120Aにおいて第1の接合部110Aとの接続部分側に設けられる。

[0168] 別の観点では、第1の接触面CS1は、第1の立ち上がり部120Aの中央と第1の接合部110Aの間の表面の少なくとも一部において、第1の正面FS1に位置する第1の金属間化合物100Ab3の表面E1bと、第1の反対面BS1に位置する第1の最外表面めっき膜100Ab2の表面と、第1の端子側面TSS1に位置する第1の母材100Aaの表面とを含む。

[0169] また、第1の接触面CS1に設けられた第1の金属間化合物100Ab3の表面E1cは、図12Fに示されるように、第1の接合部110Aの第1の反対面BS1に設けられる。例えば、第1の金属間化合物100Ab3の表面E1cは、第1の接合部110Aの第1の反対面BS1における第1の接触面CS1に設けられる。

[0170] 別の観点では、第1の接触面CS1は、第1の接合部110Aにおいて、第1の正面FS1に位置する第1の最外表面めっき膜100Ab2の表面と、第1の反対面BS1に位置する第1の金属間化合物100Ab3の表面E1cと、第1の端子側面TSS1に位置する第1の母材100Aaの表面を含む。

[0171] なお、第1の接触面CS1に設けられた第1の金属間化合物100Ab3の表面E1a、E1b、E1cは、第1の金属端子100Aに形成された穴または切り欠きにより、幅方向に分離されている。具体的には、第1の金属間化合物100Ab3の表面E1aは第1の開口部170Aにより、幅方向に分離されている。第1の金属間化合物100Ab3の表面E1bは第1の切り欠き160Aにより、幅方向に分離されている。第1の金属間化合物100Ab3の表面E1cは第1の切り欠き160Aにより、幅方向に分離されている。

[0172] 第2の金属端子100Bは、前述のとおり、外装材3と接触している第2の接触面CS2を有する。本実施形態に係る第2の金属端子100Bの第2の接触面CS2は、外装材3に接触する表面として、第2の最外表面めっき

膜100Bb2の表面と、第2の金属間化合物100Bb3の表面E2a、E2b、E2cと、第2の母材100Baの表面と、を含む。

[0173] 図12Bには、第2の金属端子100Bの第2の金属間化合物100Bb3の配置位置の一例が示される。

[0174] 本実施形態においては、外装材3と接触している第2の接触面CS2は、第2の最外表面金属膜としての第2の最外表面めっき膜100Bb2とは異なる金属の表面としての複数の第2の金属間化合物100Bb3の表面を備える。第2の金属間化合物100Bb3の表面として、例えば金属間化合物表面E2a、金属間化合物表面E2b、金属間化合物表面E2cが備えられる。

[0175] 第2の接触面CS2に設けられた第2の金属間化合物100Bb3の表面E2b、E2aは、第2の正面FS2において、第2の立ち上がり部120Bの中央と第2の接合部110Bの間の表面の少なくとも一部と、第2の延長部130Bと、に離間して設けられる。また、第2の接触面CS2に設けられた第2の金属間化合物100Bb3の表面E2c、E2aは、第2の反対面BS2において、それぞれ、第2の接合部110Bと、第2の延長部130Bと、に離間して設けられる。

[0176] より具体的には、第2の接触面CS2に設けられた第2の金属間化合物100Bb3の表面E2aは、図12Dに示されるように、第2の延長部130Bの第2の正面FS2および第2の反対面BS2に設けられる。また、第2の金属間化合物100Bb3の表面E2aは、第2の延長部130Bにおいて第2の立ち上がり部120B側に設けられる。なお、本実施形態においては、第2の金属間化合物100Bb3の表面E2aは、外装材3に覆われている。すなわち、第2の金属間化合物100Bb3の表面E2aは、外装材3から露出していない。

[0177] 別の観点では、第2の接触面CS2は、第2の延長部130Bにおいて、第2の正面FS2に位置する第2の金属間化合物100Bb3の表面E2aと、第2の反対面BS2に位置する第2の金属間化合物100Bb3の表面

E 2 a と、第 2 の端子側面 T S S 2 に位置する第 2 の母材 1 0 0 B a の表面とを含む。このように、第 2 の金属端子 1 0 0 B の延在方向の一部において、第 2 の金属端子 1 0 0 B の全周に亘って金属間化合物の表面および母材の表面の少なくともいずれかが形成されている部分を有することが好ましい。これにより、第 2 の最外表面めっき膜 1 0 0 B b 2 が、第 2 の金属端子 1 0 0 B の延在方向の途中で分断される。

[0178] また、第 2 の接触面 C S 2 に設けられた第 2 の金属間化合物 1 0 0 B b 3 の表面 E 2 b は、図 1 2 E に示されるように、第 2 の金属端子 1 0 0 B の第 2 の立ち上がり部 1 2 0 B の第 2 の正面 F S 2 に設けられる。例えば、第 2 の金属間化合物 1 0 0 B b 3 の表面 E 2 b は、第 2 の立ち上がり部 1 2 0 B において第 2 の接合部 1 1 0 B との接続部分側に設けられる。

[0179] 別の観点では、第 2 の接触面 C S 2 は、第 2 の立ち上がり部 1 2 0 B の中央と第 2 の接合部 1 1 0 B の間の表面の少なくとも一部において、第 2 の正面 F S 2 に位置する第 2 の金属間化合物 1 0 0 B b 3 の表面 E 2 b と、第 2 の反対面 B S 2 に位置する第 2 の最外表面めっき膜 1 0 0 B b 2 の表面と、第 2 の端子側面 T S S 2 に位置する第 2 の母材 1 0 0 B a の表面とを含む。

[0180] また、第 2 の接触面 C S 2 に設けられた第 2 の金属間化合物 1 0 0 B b 3 の表面 E 2 c は、図 1 2 F に示されるように、第 2 の接合部 1 1 0 B の第 2 の反対面 B S 2 に設けられる。例えば、第 2 の金属間化合物 1 0 0 B b 3 の表面 E 2 c は、第 2 の接合部 1 1 0 B の第 2 の反対面 B S 2 における第 2 の接触面 C S 2 に設けられる。

[0181] 別の観点では、第 2 の接触面 C S 2 は、第 2 の接合部 1 1 0 B において、第 2 の正面 F S 2 に位置する第 2 の最外表面めっき膜 1 0 0 B b 2 の表面と、第 2 の反対面 B S 2 に位置する第 2 の金属間化合物 1 0 0 B b 3 の表面 E 2 c と、第 2 の端子側面 T S S 2 に位置する第 2 の母材 1 0 0 B a の表面を含む。

[0182] なお、第 2 の接触面 C S 2 に設けられた第 2 の金属間化合物 1 0 0 B b 3 の表面 E 2 a、E 2 b、E 2 c は、第 2 の金属端子 1 0 0 B に形成された穴

または切り欠きにより、幅方向に分離されている。具体的には、第2の金属間化合物100Bb3の表面E2aは第2の開口部170Bにより、幅方向に分離されている。第2の金属間化合物100Bb3の表面E2bは第2の切り欠き160Bにより、幅方向に分離されている。第2の金属間化合物100Bb3の表面E2cは第2の切り欠き160Bにより、幅方向に分離されている。

[0183] 図13Aは、本実施形態の第1の金属端子100Aの断面（LT断面と平行な断面）の一部を走査電子顕微鏡（SEM）で観察した画像を図面化したものである。より詳細には、図13Aは、図12Aにおける、第1の金属間化合物100Ab3の表面E1aのうち第1の正面FS1側の部分を含む断面のSEM画像を図面化したものである。図13Bは、図13AのSEM画像に基づくSEM-EDXの元素マッピング画像であり、Niの分布およびSnの分布をマッピングした画像である。より詳細には、図13Bに示される左右2つの画像のうち、左側の画像がNiの分布をマッピングした画像であり、右側の画像がSnの分布をマッピングした画像である。なお、厚み方向におけるNiの分布およびSnの分布の比較のため、2つの画像の縮尺、角度および厚さ方向の位置は、合わせて示されている。図13Cは、図13Aの測定ポイントP1の位置における特性X線スペクトル表示を示す図である。

[0184] 図13AのSEM画像に示されるように、第1の金属間化合物100Ab3が形成されている部分においては、第1の母材100Aaの表面を覆うように第1の下層めっき膜100Ab1としてのNiめっき膜が形成され、第1の下層めっき膜100Ab1の表面を覆うように第1の金属間化合物100Ab3の層としてのNiとSnの金属間化合物の層が形成されている。図13Aに示される第1の金属間化合物100Ab3の層は、レーザー照射によりめっき膜を構成する金属の一部を加熱および熔融した後、冷却および固化させることにより形成されている。

[0185] 図13Bのマッピング画像に示されるように、Ni元素は、図13Aにお

ける第1の下層めっき膜100Ab1の領域に加えて、第1の下層めっき膜100Ab1よりも上層側の領域にまで広がって分布している。すなわち、第1の下層めっき膜100Ab1よりも上層側の、層状の領域（符号100Ab3で示される領域）においては、Sn元素だけではなく、Ni元素も拡散して存在している。この層状の領域は、金属間化合物100Ab3となっている。

[0186] 図13Cの特性X線スペクトル表示によると、上述の層状の領域は、Ni元素およびSn元素を多く含む。この層状の金属間化合物100Ab3の領域の組成の確認のために当該スペクトルに基づいて定量分析を行った結果を表1に示す。

[0187] [表1]

元素	ライン	Mass%	Atom%
C	K	2	13
Cr	K	1	2
Fe	K	5	7
Ni	K	27	35
Sn	L	65	42
合計		100	100

[0188] 表1に示される原子百分率（Atom%）の結果より、Ni元素とSn元素の比率は、概ね3：4であった。よって、この層状の領域の金属間化合物の組成は、Ni₃Sn₄と同定することができる。これにより、本実施形態における金属間化合物は、Ni₃Sn₄を主体とする金属間化合物であることが確認された。

[0189] 次に、本実施形態の積層セラミックコンデンサ1の製造方法について説明する。本実施形態の積層セラミックコンデンサ1は、上述した要件を満足する限り、その製造方法は限定されない。しかしながら好適な製造方法は、以下の工程を備える。まず、積層セラミックコンデンサ本体2の製造方法について説明する。

- [0190] 誘電体層 20 用の誘電体シートおよび内部電極層 30 用の導電性ペーストが準備される。誘電体シートおよび内部電極用の導電性ペーストは、バインダおよび溶剤を含む。バインダおよび溶剤は、公知のものであってもよい。
- [0191] 誘電体シート上に、内部電極層 30 用の導電性ペーストが、例えば、スクリーン印刷やグラビア印刷などにより所定のパターンで印刷される。これにより、第 1 の内部電極層 31 のパターンが形成された誘電体シートおよび、第 2 の内部電極層 32 のパターンが形成された誘電体シートが準備される。
- [0192] 内部電極層のパターンが印刷されていない誘電体シートが所定枚数積層されることにより、第 1 の主面 T S 1 側の第 1 の主面側外層部 12 となる部分が形成される。その上に、第 1 の内部電極層 31 のパターンが印刷された誘電体シートおよび第 2 の内部電極層 32 のパターンが印刷された誘電体シートが順次積層されることにより、内層部 11 となる部分が形成される。この内層部 11 となる部分の上に、内部電極層のパターンが印刷されていない誘電体シートが所定枚数積層されることにより、第 2 の主面 T S 2 側の第 2 の主面側外層部 13 となる部分が形成される。これにより、積層シートが作製される。
- [0193] 積層シートが静水圧プレスなどの手段により積層方向にプレスされることにより、積層ブロックが作製される。
- [0194] 積層ブロックが所定のサイズにカットされることにより、積層チップが切り出される。このとき、バレル研磨などにより積層チップの角部および稜線部に丸みがつけられてもよい。
- [0195] 積層チップが焼成されることにより、積層体 10 が作製される。焼成温度は、誘電体層 20 や内部電極層 30 の材料にもよるが、900℃以上1400℃以下であることが好ましい。
- [0196] 積層体 10 の両端面に第 1 の下地電極層 50 A および第 2 の下地電極層 50 B となる導電性ペーストが塗布される。本実施形態においては、第 1 の下地電極層 50 A および第 2 の下地電極層 50 B は、焼き付け層である。ガラス成分と金属とを含む導電性ペーストが、例えばディッピングなどの方法に

より、積層体10に塗布される。その後、焼き付け処理が行われ、第1の下地電極層50Aおよび第2の下地電極層50Bが形成される。この時の焼き付け処理の温度は、700℃以上900℃以下であることが好ましい。

[0197] なお、焼成前の積層チップと、積層チップに塗布した導電性ペーストとを同時に焼成する場合には、焼付け層は、ガラス成分の代わりにセラミック材料を添加したものを焼き付けて形成することが好ましい。このとき、添加するセラミック材料として、誘電体層20と同種のセラミック材料を用いることが特に好ましい。この場合は、焼成前の積層チップに対して、導電性ペーストを塗布し、積層チップと積層チップに塗布した導電性ペーストを同時に焼き付けて、焼き付け層が形成された積層体10を形成する。

[0198] なお、第1の下地電極層50Aおよび第2の下地電極層50Bとして薄膜層を形成する場合は、積層体10の第1の主面TS1上の一部および第2の主面TS2上の一部に、薄膜層を形成してもよい。薄膜層は、例えば、スパッタリング法によりスパッタ電極であってもよい。第1の下地電極層50Aおよび第2の下地電極層50Bとして、積層体10の第1の主面TS1の一部および第2の主面TS2の一部にスパッタ電極を形成する場合は、第1の端面LS1上および第2の端面LS2上には焼き付け層を形成してもよい。あるいは、第1の端面LS1上および第2の端面LS2上には下地電極層を形成せずに、後述するめっき層を積層体10に直接形成してもよい。

[0199] その後、第1の下地電極層50Aの表面に、第1のめっき層60Aが形成される。また、第2の下地電極層50Bの表面に、第2のめっき層60Bが形成される。本実施形態では、めっき層として、Niめっき層およびSnめっき層が形成される。Niめっき層およびSnめっき層は、例えばバレルめっき法により、順次形成される。

[0200] このような製造工程により、積層セラミックコンデンサ本体2が製造される。

[0201] 次に、第1の金属端子100Aおよび第2の金属端子100Bの製造方法について、図14A、14Bを参照しながら説明する。図14Aは、折り曲

げられる前の金属端子の正面を示す図である。図14Bは、折り曲げられる前の金属端子の反対面を示す図である。

[0202] 第1の金属端子100Aおよび第2の金属端子100Bを構成する端子本体にめっき膜が施される。本実施形態では、めっき膜として、Niめっき膜およびSnめっき膜が形成される。端子本体の母材の表面にめっき膜が施された後、打ち抜き金型等を用いて、せん断加工によって金属端子の形状に沿ってカットされる。これにより、金属端子本体の側面に、端子本体の母材の表面が露出する露出面が形成される。

[0203] その後、図14Aに示すように金属端子の表面（第1の正面FS1および第2の正面FS2）の所望の領域について、はんだのぬれ性が低い表面として第1の金属間化合物の表面E1a、E1b、E2a、E2bが形成される。さらに、図14Bに示すように金属端子の裏面（第1の反対面BS1および第2の反対面BS2）の所望の領域について、はんだのぬれ性が低い表面として第2の金属間化合物の表面E1a、E1c、E2a、E2cが形成される。

[0204] 金属間化合物の表面の形成の加工は、めっき膜に対する熱処理により行われる。本実施形態においては、Niめっき膜とSnめっき膜の積層構造に対して、レーザー照射による熱処理が施されることにより、NiとSnの金属間化合物が形成される。レーザー照射の条件は、最外表面めっき膜としてのSnめっき膜が蒸発して除去されないよう、低い出力で調整される。レーザーとしては、出力の調整が容易なパルスレーザーを用いることが好ましい。

[0205] 次に、積層セラミックコンデンサ本体2と、第1の金属端子100Aおよび第2の金属端子100Bとを接合する工程について説明する。

[0206] 第1の外部電極40Aと第1の金属端子100Aは、第1の接合材5Aによって接合される。第2の外部電極40Bと第2の金属端子100Bは、第2の接合材5Bによって接合される。本実施形態においては、第1の接合材5Aおよび第2の接合材5Bは、はんだである。例えば、リフローによるはんだ付けで接合される場合、第1の接合材5Aおよび第2の接合材5Bは、

例えば270℃以上290℃以下の温度で30秒以上加熱される。

[0207] このリフロー時の加熱により、第1の接合材5Aおよび第2の接合材5Bが溶融する。このとき、金属間化合物の表面E1bが、第1の金属端子100Aの第1の立ち上がり部120Aにおける、積層セラミック電子部品本体2の第1の表面S1と対向する面に配置されているため、第1の接合材5Aが、第1の金属端子100Aの立ち上がり部120Aを伝わってぬれ上がりにくい。また、金属間化合物の表面E2bが、第2の金属端子100Bの第2の立ち上がり部120Bにおける、積層セラミック電子部品本体2の第2の表面S2と対向する面に配置されているため、第2の接合材5Bが、第2の金属端子100Bの立ち上がり部120Bを伝わってぬれ上がりにくい。金属間化合物の表面E1a、金属間化合物の表面E2aも同様に、リフロー時のはんだのぬれ広がりを防止する機能を有する。金属間化合物の表面E1c、金属間化合物の表面E2cも同様に、リフロー時のはんだのぬれ広がりを防止する機能を有する。第1の端子側面TSS1に位置する第1の母材100Aaの表面および、第2の端子側面TSS2に位置する第2の母材100Baの表面も同様に、リフロー時のはんだのぬれ広がりを防止する機能を有する。

[0208] 加熱後、第1の金属端子100Aの第1の立ち上がり部120Aと、積層セラミックコンデンサ本体2の第1の端面LS1側の第1の表面S1との間には、隙間部Gが残存した状態で、第1の接合材5Aが固化し、積層セラミックコンデンサ本体2と、第1の金属端子100Aとが接合される。また、第2の金属端子100Bの第2の立ち上がり部120Bと、積層セラミックコンデンサ本体2の第2の端面LS2側の第2の表面S2との間には、隙間部Gが残存した状態で、第2の接合材5Bが固化し、積層セラミックコンデンサ本体2と、第2の金属端子100Bとが接合される。これにより、その後の工程において、より確実に、隙間部Gに外装材3を充填することができる。

[0209] 次に、積層セラミックコンデンサ本体2と、第1の接合材5Aおよび第2

の接合材5 Bと、第1の金属端子100 Aの一部と、第2の金属端子100 Bの一部とを、外装材3で覆う工程について説明する。

- [0210] 外装材3は、例えば、トランスファーモールド工法によって形成される。具体的には、外装材3で覆う前の積層セラミックコンデンサ、すなわち、接合材5を介して金属端子100が接合された積層セラミックコンデンサ本体2を金型内に配置し、その後、金型内に外装材3の樹脂を充填し、樹脂を硬化させる。これにより、積層セラミックコンデンサ本体2と、第1の接合材5 Aおよび第2の接合材5 Bと、第1の金属端子100 Aの一部と、第2の金属端子100 Bの一部とを覆うように、外装材3が設けられる。このとき、隙間部Gにも外装材3を充填することができる。
- [0211] 最後に、金属端子100に不要部分がある場合、打ち抜き金型等を用いて、不要部分がカットされる。そして、曲げ金型等を用いて、金属端子100が所望の形状に折り曲げられる。このように、金属端子100は、曲げ加工により形成されていてもよい。すなわち、屈曲形成されている金属端子100の各接続部は、曲げ加工により形成されていてもよい。なお、一部の曲げ加工は、外装材3のモールド前に行われる。
- [0212] 以上の製造方法により、本実施形態の積層セラミックコンデンサ1が製造される。
- [0213] 図16 Aおよび図16 Bに、積層セラミックコンデンサ1の実装構造300を示す。図16 Aは、本実施形態の積層セラミックコンデンサ1が実装基板310に実装された実装構造300を示す外観斜視図である。図16 Bは、図6に対応する図であって、図16 Aの積層セラミックコンデンサ1の実装構造300を矢印X V I Bの方向から見たときの仮想的な矢視図である。
- [0214] 外装材3に覆われて完成品となった積層セラミックコンデンサ1は、その後、部品として、基板実装用接合材320を介して、実装基板310にリフロー実装される。
- [0215] 具体的には、第1の金属端子100 Aおよび第2の金属端子100 Bは、実装基板310の実装面311に配置されている配線部材312に対して、

基板実装用接合材 320 を介して接合される。第 2 の金属端子 100B は、実装基板 310 の実装面 311 に配置されている配線部材 312 に対して、基板実装用接合材 320 を介して接合される。

[0216] このとき、接合材 5 が溶融して、接合材 5 の体積が膨張するおそれがあるが、本実施形態に示される複数の金属間化合物の表面 E1a、E1b、E1c、E2a、E2b、E2c を備える構成により、はんだスプラッシュ等の問題の発生を抑制することができる。

[0217] なお、金属間化合物の表面（第 1 の金属間化合物 100Ab3 の表面 E1a～E1c および第 2 の金属間化合物 100Bb3 の表面 E2a～E2c）には、図 15 に示されるように複数の凸部 U が形成されてもよい。また、複数の凸部 U は、アンダカット形状を有してもよい。ここで、アンダカット形状とは、本明細書において、表面（例えば、金属端子の接触面）を、表面と直交する方向で見たときに、表面に形成された凸部の一部によって隠れて見えなくなる空間を有する凸部形状をいう。

[0218] 換言すると、このアンダカット形状においては、金属間化合物の表面と直交する方向で金属間化合物の表面を見た場合に、凸部 U のうちの立ち上がり形状部の一部が、凸部 U 自体によって見えない。例えば、凸部 U は、第 1 の金属間化合物の表面 E1a、E1b、E1c、第 2 の金属間化合物の表面 E2a、E2b、E2c の表面において、それぞれの表面に直交する方向で見た場合に、凸部 U を構成する一部により凸部 U を構成する他の一部が隠れて見えなくなるように形成されていてもよい。以下に本実施形態に係る凸部 U のアンダカット形状の一例について図 15 を用いて説明する。図 15 は、第 1 の金属端子における金属間化合物の表面に形成される複数の凸部の一例を示す断面図である。なお、第 2 の金属端子における金属間化合物の表面に形成される複数の凸部は、第 1 の金属端子におけるものと同様であるため、説明を省略する。

[0219] また、図 15 において、図の上下方向が金属間化合物の表面に直交する方向に相当する。また、図 15 における仮想線 V1 は、図の上下方向に平行で

あり、隣接する凸部Uの間の境目の点を通過する。また、図15における仮想線V2は、図の上下方向に平行であり、凸部Uの頂点を通過する。

[0220] 本実施形態においては、凸部Uのアンダカット形状は、図15に示されるように、その断面形状において、表面（例えば、金属端子の第1の金属間化合物の表面および第2の金属間化合物の表面）と略平行かつ基準線となる第1の辺u1と、第1の辺u1から直角を超える立ち上がり角度で延びる第2の辺u2と、第2の辺u2から第1の辺u1に接続するように延びる第3の辺u3と、を有するように形成される。すなわち、凸部Uの断面形状は、表面の基準線となる第1の辺u1と、凸部Uの立ち上がり部の一方を形成する第2の辺u2との間の角度 ϕ が鈍角となる略鈍角三角形である。なお、ここでいう略鈍角三角形とは、正確な鈍角三角形である必要はなく、例えば、第2の辺u2が、基準線である第1の辺u1に近づくにつれて次第に第1の辺u1と平行に近い角度となるような裾野状となっている形状も含まれる。

[0221] このため、図15に記載の例においては、金属間化合物の表面に直交する方向から金属間化合物の表面を見た場合に、隣接する凸部Uのうち図の右側の凸部Uでは、仮想線V2よりも図の左側に位置する一部が図の左側の凸部Uの一部に遮られて見ることができない。

[0222] 別の観点では、図15に記載の例において、金属間化合物の表面に直交する方向から金属間化合物の表面を見た場合に、隣接する凸部Uのうち図の右側の凸部Uにおける仮想線V1およびV2に囲われた一部H2は、隣接する凸部Uのうち図の左側の凸部Uにおける仮想線V1およびV2に囲われた一部H1によって隠れて見ることができないように構成されていてもよい。

[0223] これにより、金属端子の金属間化合物の表面に形成された複数の凸部と外装材との間でアンカー効果が発生し、金属端子と外装材の密着力が高まる。具体的には、外装材を構成するモールド樹脂が、アンダカット形状における凸部の陰となる空間に入り込むことにより、高いアンカー効果が得られる。

[0224] また、金属端子の金属間化合物の表面には、複数の凸部が連続して多数配置されている。好ましくは、複数の凸部のうち少なくとも一部は、規則的に

配置された多数の凸部により構成されている。例えば、複数の凸部は、加工目ごとに規則的に配置される。

[0225] 複数の凸部Uを有する金属間化合物の表面（第1の金属間化合物の表面E1a、E1b、E1c、第2の金属間化合物の表面E2a、E2b、E2c）の算術平均高さSaは、 $0.5\mu\text{m}$ 以上であることが好ましい。これにより、金属端子と外装材の密着力がより高まる。

[0226] また、複数の凸部Uを有する金属間化合物の表面のスキューネスSskは、正の値であることが好ましい。これにより、金属端子と外装材の密着力がより高まる。

[0227] 第1の方向（レーザーの走査方向）の粗さ曲線におけるRSmに対して、第1の方向と直交する第2の方向の粗さ曲線におけるRSmは2倍以上であってもよい。第1の方向（レーザーの走査方向）の粗さ曲線におけるRSmは、例えば、 $3\mu\text{m}$ 以上 $10\mu\text{m}$ 以下であってもよい。

[0228] <粗さパラメータの測定方法>

金属端子の表面の表面粗さパラメータの測定方法は以下のとおりである。まず、外装材を溶剤により溶かして、金属端子の表面を露出させる。外装材がエポキシ樹脂の場合、溶剤としては、例えば炭化水素系剥離剤が用いられる。露出した金属端子の表面の金属間化合物の表面の表面粗さパラメータを、レーザー顕微鏡を用いて測定する。

[0229] RSm等の線粗さに関する粗さパラメータ測定時は、JIS B0601-2001（2013）に準拠した測定方法により測定される。Sa、Ssk等の面粗さに関する粗さパラメータ測定時は、ISO 25178に準拠した測定方法により測定される。なお、面粗さ測定時の算術平均高さSa等は、算術平均高さRa（線の算術平均高さ）等を面に拡張したものである。なお、5か所で測定された粗さパラメータの平均値を、本実施形態の粗さパラメータの測定値とする。

・レーザー顕微鏡：形状解析レーザー顕微鏡VK-X100（株式会社キーンズ社製）

- ・ピッチ：0.08 μm
- ・視野範囲：150 μm × 150 μm
- ・線粗さ測定時の基準長さ：VK-Xでの標準基準長さ
- ・カットオフ：無し

[0230] なお、金属間化合物において図15のような凸形状を形成したい場合は、さらに、レーザーの照射角度の調整、レーザー出力等の条件の調整を行うことにより、アンダカット形状を有する複数の凸部が形成された金属間化合物の表面（第1の金属間化合物100Ab3の表面E1a、E1b、E1c、第2の金属間化合物Bb3の表面E2a、E2b、E2c）を形成することができる。

[0231] また、複数の凸部Uのうち少なくとも一部を、規則的に配置された多数の凸部Uにより構成するために、レーザーの照射条件を適切に決定してもよい。例えば、レーザーのスポット間隔が3 μm 以上10 μm 以下となるようにレーザーを照射してもよい。この場合、連続して多数配置されている複数の凸部Uは、3 μm 以上10 μm 以下の間隔で規則的に配置される。

[0232] 以下、本実施形態の積層セラミックコンデンサ1の変形例について説明する。なお、以下の説明において、上記実施形態と同じ構成については、同じ符号を付し、また詳細な説明を省略する。図17Aは、本実施形態の積層セラミックコンデンサ1の変形例を示す図であり、図2に対応する図である。図17Bは、図17Aの積層セラミックコンデンサ1を矢印XVIIIBの方向から見たときの矢視図であり、図4に対応する図である。

[0233] 本変形例においては、金属端子の構成が、上記実施形態とは異なる。本変形例の金属端子は、第1の金属端子200Aと、第2の金属端子200Bと、を有する。

[0234] 第1の金属端子200Aのうち、外装材3の内部に配置されている部分の構成は、上記実施形態の第1の金属端子100Aの構成と同じである。第2の金属端子200Bのうち、外装材3の内部に配置されている部分の構成は、上記実施形態の第2の金属端子100Bの構成と同じである。

- [0235] 第1の金属端子200Aは、第1の延長部230Aと、第1の立ち下がり部240Aと、第1の実装部250Aと、を有する。第1の延長部230Aは、外装材3の第1の端面LS1側の表面MLS1から突出してすぐに、第1の立ち下がり部240Aに接続されている。第1の延長部230Aと第1の立ち下がり部240Aの接続部は、略直角に曲げられることにより形成されている。第1の立ち下がり部240Aは、実装面に向かって、実装面に略直交する方向に延びる。第1の実装部250Aは、積層セラミックコンデンサ1の長さ方向Lの中央側に向かって、実装面に沿って延びる。
- [0236] 第2の金属端子200Bは、第2の延長部230Bと、第2の立ち下がり部240Bと、第2の実装部250Bと、を有する。第2の延長部230Bは、外装材3の第2の端面LS2側の表面MLS2から突出してすぐに、第2の立ち下がり部240Bに接続されている。第2の延長部230Bと第2の立ち下がり部240Bの接続部は、略直角に曲げられることにより形成されている。第2の立ち下がり部240Bは、実装面に向かって、実装面に略直交する方向に延びる。第2の実装部250Bは、積層セラミックコンデンサ1の長さ方向Lの中央側に向かって、実装面に沿って延びる。
- [0237] これにより、第1の金属端子200Aおよび第2の金属端子200Bを含む積層セラミックコンデンサ1の長さ方向の寸法L8を短くすることができる。よって、積層セラミックコンデンサ1を実装基板に実装する際に必要となる実装面積を小さくすることができる。
- [0238] なお、この場合においても、第1の金属端子200Aの第1の実装部250Aの端部と第2の金属端子200Bの第2の実装部250Bの端部との離間距離L7は、図7に示される積層セラミックコンデンサ本体2の第1の外部電極40Aと第2の外部電極40Bとの離間距離L3よりも長いことが好ましい。
- [0239] なお、第1の実装部250Aは、実装面に沿って、実装面と平行に延びていてもよいが、積層セラミックコンデンサ1の長さ方向Lの中央側に向かうにつれて、実装面から離れるように傾斜して延びていてもよい。第2の実装

部250Bは、実装面に沿って、実装面と平行に延びていてもよいが、積層セラミックコンデンサ1の長さ方向Lの中央側に向かうにつれて、実装面から離れるように傾斜して延びていてもよい。これにより、実装基板への積層セラミックコンデンサ1の実装時に接合材をこの部分によび込むことができ、取り付け強度を高めることができる。また、積層セラミックコンデンサ1を実装基板の実装面に安定して配置することができる。なお、この傾斜角度 θ は、 1° 以上 40° 以下であることが好ましい。

[0240] なお、金属端子は、第1の実施形態とは異なる位置にさらに金属間化合物の表面を有していてもよい。図17Aには、第1の金属端子200Aの追加の金属間化合物の表面ES3の配置位置および、第2の金属端子200Bの追加の金属間化合物の表面ES4の配置位置の一例が示される。

[0241] 追加の金属間化合物の表面ES3は、第1の金属端子200Aの第1の立ち下がり部240Aにおける、積層セラミック電子部品1の外装材3の第1の傾斜面MLS1Aと対向する面に配置される。また、追加の金属間化合物の表面ES3は、第1の実装部250Aにおける、実装面と反対側の面、すなわち、外装材3の第1の主面MTS1と対向する面にも配置されていてもよい。

[0242] 追加の金属間化合物の表面ES4は、第2の金属端子200Bの第3の立ち下がり部240Bにおける、積層セラミックコンデンサ1の外装材3の第2の傾斜面MLS2Aと対向する面に配置される。また、追加の金属間化合物の表面ES4は、第2の実装部250Bにおける、実装面と反対側の面、すなわち、外装材3の第1の主面MTS1と対向する面にも配置されていてもよい。

[0243] 本実施形態でも、このリフロー時の加熱により、第1の接合材5Aおよび第2の接合材5Bが溶融しても、金属間化合物の表面E1bが、第1の金属端子100Aの第1の立ち上がり部120Aにおける、積層セラミック電子部品本体2の第1の表面S1と対向する面に配置されているため、第1の接合材5Aが、第1の金属端子100Aの立ち上がり部120Aを伝わってぬ

れ上がりにくい。また、金属間化合物の表面E 2 bが、第2の金属端子1 0 0 Bの第2の立ち上がり部1 2 0 Bにおける、積層セラミック電子部品本体2の第2の表面S 2と対向する面に配置されているため、第2の接合材5 Bが、第2の金属端子1 0 0 Bの立ち上がり部1 2 0 Bを伝わってぬれ上がりにくい。金属間化合物の表面E 1 a、金属間化合物の表面E 2 aも同様に、リフロー時のはんだのぬれ広がりを防止する機能を有する。金属間化合物の表面E 1 c、金属間化合物の表面E 2 cも同様に、リフロー時のはんだのぬれ広がりを防止する機能を有する。第1の端子側面T S S 1に位置する第1の母材1 0 0 A aの表面および、第2の端子側面T S S 2に位置する第2の母材1 0 0 B aの表面も同様に、リフロー時のはんだのぬれ広がりを防止する機能を有する。

[0244] さらに、積層セラミックコンデンサ1の実装時において、はんだが第1の金属端子2 0 0 Aと外装材3の間および、第2の金属端子2 0 0 Bと外装材3の間に入り込むのを防止することができる。

[0245] なお、本実施形態の積層セラミックコンデンサ本体2は、複数の第1の内部電極層3 1および複数の第2の内部電極層3 2が、積層体1 0の高さ方向Tに交互に配置されていたが、積層セラミックコンデンサ本体2の構成は、これに限らない。複数の第1の内部電極層3 1および複数の第2の内部電極層3 2は、積層体1 0の幅方向Wに交互に配置されていてもよい。

[0246] この場合、第1の内部電極層3 1の第1の引き出し部を、第1の端面L S 1側の第1の主面T S 1に引き出し、第1の外部電極4 0 Aを、第1の主面T S 1上の第1の端面L S 1側のみに配置してもよい。すなわち、第1の端面L S 1には、第1の外部電極4 0 Aを設けなくてもよい。この場合、積層セラミックコンデンサ本体2の第1の端面L S 1側の第1の表面S 1は、積層体1 0の第1の端面L S 1によって構成される。また、第2の内部電極層3 2の第2の引き出し部を、第2の端面L S 2側の第1の主面T S 1に引き出し、第2の外部電極4 0 Bを、第1の主面T S 1上の第2の端面L S 2側のみに配置してもよい。すなわち、第2の端面L S 2には、第2の外部電極

40Bを設けなくてもよい。この場合、積層セラミックコンデンサ本体2の第2の端面LS2側の第1の表面S1は、積層体10の第2の端面LS2によって構成される。この場合、隙間部G内を、接合材5が、よりぬれ上がりにくくなる。

[0247] なお、本実施形態においては、1つの積層セラミックコンデンサ本体2が外装材3に覆われて、積層セラミックコンデンサ1が構成されている例を説明したが、これに限らない。複数の積層セラミック電子部品本体としての積層セラミックコンデンサ本体2が外装材3に覆われて、積層セラミック電子部品としての積層セラミックコンデンサ1が構成されていてもよい。例えば、並列に配置された複数の積層セラミックコンデンサ本体2が外装材3に覆われて、積層セラミックコンデンサ1が構成されていてもよい。例えば、2段以上積み重ねられた積層セラミックコンデンサ本体2が外装材3に覆われて、積層セラミックコンデンサ1が構成されていてもよい。

[0248] なお、積層セラミックコンデンサ本体の構成は、図7～図10に示す構成に限定されない。例えば、積層セラミックコンデンサ本体は、図18A、図18B、図18Cに示すような、2連構造、3連構造、4連構造の積層セラミックコンデンサであってもよい。

[0249] 図18Aに示す積層セラミックコンデンサ本体2は、2連構造の積層セラミックコンデンサ本体2であり、内部電極層30として、第1の内部電極層33および第2の内部電極層34に加えて、第1の端面LS1および第2の端面LS2のどちらにも引き出されない浮き内部電極層35を備える。図18Bに示す積層セラミックコンデンサ本体2は、浮き内部電極層35として、第1の浮き内部電極層35Aおよび第2の浮き内部電極層35Bを備えた、3連構造の積層セラミックコンデンサ本体2である。図18Cに示す積層セラミックコンデンサ本体2は、浮き内部電極層35として、第1の浮き内部電極層35A、第2の浮き内部電極層35Bおよび第3の浮き内部電極層35Cを備えた、4連構造の積層セラミックコンデンサ本体2である。このように、内部電極層30として、浮き内部電極層35を設けることにより、

積層セラミックコンデンサ本体 2 は、対向電極部が複数に分割された構造となる。これにより、対向する内部電極層 30 間において複数のコンデンサ成分が形成され、これらのコンデンサ成分が直列に接続された構成となる。よって、それぞれのコンデンサ成分に印加される電圧が低くなり、積層セラミックコンデンサ本体 2 の高耐圧化を図ることができる。なお、本実施形態の積層セラミックコンデンサ本体 2 は、4 連以上の多連構造であってもよいことはいうまでもない。

[0250] なお、積層セラミックコンデンサ本体 2 は、2 個の外部電極を備える 2 端子型のものであってもよいし、多数の外部電極を備える多端子型のものであってもよい。

[0251] ここで、はんだスプラッシュの発生を抑制するために、レーザートリミングによりめっき膜を完全に除去して、金属端子の母材を部分的に露出させることなども考えられる。しかしながら、例えばレーザートリミングによりめっき膜を完全に除去するためには、長時間のレーザートリミング加工が必要となるため、これを量産工程に組み込むと、この工程がネックとなって設備全体の生産性が落ちてしまうという問題があった。また、高出力のレーザーによりレーザートリミング加工を行うことによって、めっき膜を完全に除去することも考えられるが、この場合、高価な、より高い能力のレーザー加工機を導入する必要性が生じてしまう。その結果、設備価格が高くなり、加工費が上昇するという問題がある。また、最外表面めっき膜としての例えば Sn めっき膜を完全に除去する場合においても、同様の問題があった。本実施形態であれば、生産性を高めつつ、はんだの過剰な流れ出しを適切に抑制し、はんだスプラッシュの発生を抑制することができる。

[0252] 本実施形態の積層セラミックコンデンサ 1 によれば、以下の効果を奏する。

[0253] (1) 本発明の一実施形態に係る積層セラミックコンデンサ 1 (積層セラミック電子部品 1) は、積層された複数の誘電体層 20 (セラミック層 20) と積層された複数の内部電極層 30 (内部導体層 30) とを含み、高さ方

向Tに相対する第1の主面TS1および第2の主面TS2と、高さ方向Tに直交する幅方向Wに相対する第1の側面WS1および第2の側面WS2と、高さ方向Tおよび幅方向Wに直交する長さ方向Lに相対する第1の端面LS1および第2の端面LS2と、を含む積層体10と、第1の端面LS1側に配置される第1の外部電極40Aと、第2の端面LS2側に配置される第2の外部電極40Bと、を有する積層セラミックコンデンサ本体2（積層セラミック電子部品本体2）と、接合材5（第1の接合材5A）を介して第1の外部電極40Aに接続される第1の金属端子100Aと、接合材5（第2の接合材5B）を介して第2の外部電極40Bに接続される第2の金属端子100Bと、積層セラミックコンデンサ本体2と、第1の金属端子100Aの一部と、第2の金属端子100Bの一部と、を覆う外装材3と、を備える、積層セラミックコンデンサ1であって、第1の金属端子100Aは、接合材5（第1の接合材5A）と接合している第1の接合面110A1と、外装材3と接触している第1の接触面CS1と、を有し、第2の金属端子100Bは、接合材5（第2の接合材5B）と接合している第2の接合面110B1と、外装材3と接触している第2の接触面CS2と、を有し、外装材3と接触している第1の接触面CS1は、第1の最外表面めっき膜100Ab2（第1の最外表面金属膜100Ab2）の表面と、第1の最外表面めっき膜100Ab2の表面よりもぬれ性の低い第1の金属間化合物の表面E1a、E1b、E1cと、を備え、外装材3と接触している第2の接触面CS2は、第2の最外表面めっき膜100Bb2（第2の最外表面金属膜100Bb2）の表面と、第2の最外表面めっき膜100Bb2の表面よりもぬれ性の低い第2の金属間化合物の表面E2a、E2b、E2cと、を備える。これにより、接合材の過剰な流れ出しを適切に抑制し、はんだスプラッシュの発生を抑制することが可能な積層セラミック電子部品を提供できる。さらに、レーザートリミングによりめっき膜を完全に除去するよりも、短い時間でぬれ性の低い金属間化合物を形成することが可能であるため、設備全体の生産性を向上させることができる。また、レーザー照射処理に必要なレーザーの出

力を抑えることができるため、生産コストも低減することができる。

[0254] (2) 本発明の一実施形態に係る積層セラミックコンデンサ1においては、第1の金属端子100Aは、第1の母材100Aaと、第1の母材100Aaの表面に形成された第1のめっき膜100Abを含み、第2の金属端子100Bは、第2の母材100Baと、第2の母材100Baの表面に形成された第2のめっき膜100Bbを含み、第1のめっき膜100Abは、第1の最外表面めっき膜100Ab2と、第1の最外表面めっき膜100Ab2の下層に配置された第1の下層めっき膜100Ab1と、を含み、第2のめっき膜100Bbは、第2の最外表面めっき膜100Bb2と、第2の最外表面めっき膜100Bb2の下層に配置された第2の下層めっき膜100Bb1と、を含み、第1の金属間化合物の表面E1a、E1b、E1cは、第1の最外表面めっき膜100Ab2を構成する金属と第1の下層めっき膜100Ab1を構成する金属との金属間化合物により構成され、第2の金属間化合物の表面E2a、E2b、E2cは、第2の最外表面めっき膜100Bb2を構成する金属と第2の下層めっき膜100Bb1を構成する金属との金属間化合物により構成されている。これにより、必要な部分のはんだのぬれ性を確保しつつ、はんだの過剰な流れ出しを適切に抑制し、はんだスプラッシュの発生を抑制することが可能な積層セラミック電子部品を提供できる。

[0255] (3) 本発明の一実施形態に係る積層セラミックコンデンサ1においては、第1の最外表面めっき膜100Ab2および第2の最外表面めっき膜100Bb2はSnめっき膜であり、第1の下層めっき膜100Ab1および第2の下層めっき膜100Bb1はNiめっき膜であり、第1の金属間化合物の表面E1a、E1b、E1cおよび第2の金属間化合物の表面E2a、E2b、E2cは、NiとSnの金属間化合物により構成されている。これにより、はんだの流れ出しを適切に抑制し、はんだスプラッシュの発生を抑制することが可能な積層セラミック電子部品を提供できる。

[0256] (4) 本発明の一実施形態に係る積層セラミックコンデンサ1においては

、第1の金属端子100Aおよび第2の金属端子100Bは、積層セラミックコンデンサ1が実装されるべき実装基板310の実装面311に実装される金属端子であり、積層体10の第1の主面TS1は、実装面311と対向する面であり、第1の外部電極40Aは、少なくとも第1の主面TS1上の第1の端面LS1側に配置され、第2の外部電極40Bは、少なくとも第1の主面TS1上の第2の端面LS2側に配置され、第1の金属端子100Aは、第1の主面TS1と対向し、第1の外部電極40Aに接続される第1の接合部110Aと、第1の接合部110Aに接続され、実装面311から遠ざかるように延びる第1の立ち上がり部120Aと、第1の立ち上がり部120Aに接続され、積層セラミックコンデンサ本体2から遠ざかるように延びる第1の延長部130Aと、を含み、第2の金属端子100Bは、第1の主面TS1と対向し、第2の外部電極40Bに接続される第2の接合部110Bと、第2の接合部110Bに接続され、実装面311から遠ざかるように延びる第2の立ち上がり部120Bと、第2の立ち上がり部120Bに接続され、積層セラミックコンデンサ本体2から遠ざかるように延びる第2の延長部130Bと、を含む。これにより、はんだのぬれ上がりの経路を長くすることができ、不必要なはんだの流れ出しを適切に防止することができる。

[0257] (5) 本発明の一実施形態に係る積層セラミックコンデンサ1においては、第1の金属端子100Aは、第1の外部電極40Aが接合される第1の接合面110A1側の第1の正面FS1と、第1の正面FS1とは反対側の面である第1の反対面BS1と、第1の正面FS1と第1の反対面BS1とを繋ぐ第1の端子側面TSS1と、を含む板状部材であり、第2の金属端子100Bは、第2の外部電極40Bが接合される第2の接合面110B1側の第2の正面FS2と、第2の正面FS2とは反対側の面である第2の反対面BS2と、第2の正面FS2と第2の反対面BS2とを繋ぐ第2の端子側面TSS2と、を含む板状部材である。これにより、金属間化合物の表面を容易に形成することが可能となる。例えばレーザー照射処理等による加工によ

り容易に金属間化合物の表面を形成することができる。

[0258] (6) 本発明の一実施形態に係る積層セラミックコンデンサ1においては、第1の接触面CS1に設けられた第1の金属間化合物の表面E1a、E1bは、第1の正面FS1において、第1の立ち上がり部120Aの中央と第1の接合部110Aの間の表面の少なくとも一部と、第1の延長部130Aと、に離間して設けられ、第2の接触面CS2に設けられた第2の金属間化合物の表面E2a、E2bは、第2の正面FS2において、第2の立ち上がり部120Bの中央と第2の接合部110Bの間の表面の少なくとも一部と、第2の延長部130Bと、に離間して設けられている。これにより、例えばレーザー照射処理等の加工により金属間化合物の表面を形成する場合において、金属間化合物の表面を形成する加工量を減らしつつ、接合材の過剰な流れ出しを適切に抑制し、はんだスプラッシュの発生を抑制することができる。

[0259] (7) 本発明の一実施形態に係る積層セラミックコンデンサ1においては、第1の接触面CS1に設けられた第1の金属間化合物の表面E1aは、第1の延長部130Aの第1の正面FS1におよび第1の反対面BS1に設けられ、第2の接触面CS2に設けられた第2の金属間化合物の表面E2aは、第2の延長部130Bの第2の正面FS2におよび第2の反対面BS2に設けられている。これにより、接合材の過剰な流れ出しを適切に抑制し、はんだスプラッシュの発生を抑制することができる。

[0260] (8) 本発明の一実施形態に係る積層セラミックコンデンサ1においては、第1の接合部110Aの第1の反対面BS1に、第1の接触面CS1に設けられた第1の金属間化合物の表面E1cが設けられ、第2の接合部110Bの第2の反対面BS2に、第2の接触面CS2に設けられた第2の金属間化合物の表面E2cが設けられている。これにより、接合材の過剰な流れ出しを適切に抑制し、はんだスプラッシュの発生を抑制することができる。

[0261] (9) 本発明の一実施形態に係る積層セラミックコンデンサ1においては、第1の接触面CS1は、外装材3に接触する表面として、第1の最外表面

めっき膜100Ab2の表面と、第1の金属間化合物の表面E1a、E1b、E1cと、第1の母材100Aaの表面と、を含み、第2の接触面CS2は、外装材3に接触する表面として、第2の最外表面めっき膜100Bb2の表面と、第2の金属間化合物の表面E2a、E2b、E2cと、第2の母材100Baの表面と、を含む。これにより、はんだぬれ性等を確保しつつ、接合材の過剰な流れ出しを適切に抑制し、はんだスプラッシュの発生を抑制することができる。

[0262] (10) 本発明の一実施形態に係る積層セラミックコンデンサ1においては、第1の接触面CS1は、第1の接合部110Aにおいて、第1の正面FS1に位置する第1の最外表面めっき膜100Ab2の表面と、第1の反対面BS1に位置する第1の金属間化合物の表面E1cと、側面に位置する第1の母材100Aaの表面と、を含み、第2の接触面CS2は、第2の接合部110Bにおいて、第2の正面FS2に位置する第2の最外表面めっき膜100Bb2の表面と、第2の反対面BS2に位置する第2の金属間化合物の表面E2cと、側面に位置する第2の母材100Baの表面と、を含む。これにより、はんだぬれ性等を確保しつつ、接合材の過剰な流れ出しを適切に抑制し、はんだスプラッシュの発生を抑制することができる。

[0263] (11) 本発明の一実施形態に係る積層セラミックコンデンサ1においては、第1の接触面CS1は、第1の立ち上がり部120Aの中央と第1の接合部110Aの間の表面の少なくとも一部において、第1の正面FS1に位置する第1の金属間化合物の表面E1bと、第1の反対面BS1に位置する第1の最外表面めっき膜100Ab2の表面と、側面に位置する第1の母材100Aaの表面と、を含み、第2の接触面CS2は、第2の立ち上がり部120Bの中央と第2の接合部110Bの間の表面の少なくとも一部において、第2の正面FS2に位置する第2の金属間化合物の表面E2bと、第2の反対面BS2に位置する第2の最外表面めっき膜100Bb2の表面と、側面に位置する第2の母材100Baの表面と、を含む。これにより、はんだぬれ性等を確保しつつ、接合材の過剰な流れ出しを適切に抑制し、はんだ

スプラッシュの発生を抑制することができる。

[0264] (12) 本発明の一実施形態に係る積層セラミックコンデンサ1は、第1の接触面CS1に設けられた第1の金属間化合物の表面E1a、E1b、E1cは、第1の金属端子100Aに形成された穴または切り欠きにより、幅方向に分離され、第2の接触面CS2に設けられた第2の金属間化合物の表面E2a、E2b、E2cは、第2の金属端子100Bに形成された穴または切り欠きにより、幅方向に分離されている。これにより、例えばレーザー照射処理等の加工により金属間化合物の表面を形成する場合において、金属間化合物の表面を形成する加工量を少なくしつつ、効果的にはんだの流れ出しを抑制することができる。

[0265] なお、上述した実施形態では、積層セラミック電子部品として、誘電体セラミックを用いた積層セラミックコンデンサを例示したが、本発明の積層セラミック電子部品はこれに限定されず、圧電体セラミックを用いた圧電部品、半導体セラミックを用いたサーミスタ、磁性体セラミックを用いたインダクタ等の種々の積層セラミック電子部品にも適用可能である。圧電体セラミックとしてはPZT（チタン酸ジルコン酸鉛）系セラミック等が挙げられ、半導体セラミックとしてはスピネル系セラミック等が挙げられ、磁性体セラミックとしてはフェライト等が挙げられる。

[0266] 本発明は、上記実施形態の構成に限定されるものではなく、本発明の要旨を変更しない範囲において適宜変更して適用することができる。なお、上記実施形態において記載する個々の望ましい構成を2つ以上組み合わせたものもまた本発明である。

[0267] <実験例>

以下に、実験例について説明する。本実験例においては、以下の実施例、比較例、参考例の試料をそれぞれ、80個ずつ作製した。

[0268] 上記実施形態に記載された製造方法に従って作製した積層セラミックコンデンサを、実施例の試料として準備した。実施例の試料は、金属端子における外装材と接触している接触面の一部において、最外表面金属膜としてのS

nめっき膜よりもぬれ性の低い金属間化合物としてのNi₃Sn₄の表面を備える。金属間化合物の表面が配置されている位置については、実施形態で説明したとおりである。実施例においては、レーザー照射処理を行うことにより、金属間化合物の表面を形成した。

[0269] 上述のレーザー照射処理を行わずに作製した積層セラミックコンデンサを、比較例の試料として準備した。比較例の試料は、金属端子における外装材と接触している接触面の全面が、最外表面金属膜としてのSnめっき膜の表面により形成されている。

[0270] 上述のレーザー照射処理の出力を上げて、最外表面金属膜としてのSnめっきを除去するレーザートリミング加工を行って作製した積層セラミックコンデンサを、参考例の試料として準備した。参考例の試料は、金属端子における外装材と接触している接触面の一部において、最外表面金属膜としてのSnめっき膜よりもぬれ性の低い下層めっき膜としてのNiめっき膜の表面を備える。レーザートリミング加工によりSnめっき膜が除去されてNiめっき膜の表面が露出している位置については、実施例における金属間化合物の表面が露出している位置と同じである。

[0271] その後、準備した実施例、比較例、参考例の試料を用いて、MSL試験を行った。

[0272] <MSL試験>

J E D E C J - S T D - 0 3 3で規定されているMSL (Moisture Sensitivity Level) に基づき、MSL試験を行った。MSLは、リフローはんだ付け時に、部品が吸湿した水分が膨張して起こる損傷に対する感受性を示す評価水準である。本実験例においては、MSL 2、MSL 2 a、MSL 3、MSL 4の4水準で試験を行った。実施例、比較例、参考例の試料をそれぞれ、4水準×20個準備し、MSL試験後、はんだスプラッシュの発生の有無を確認して、はんだスプラッシュの発生した試料の個数をカウントした。

[0273] 表2に、MSL試験の試験結果と、生産性の評価を示す。生産性の評価の

欄については、「A」は生産性が非常に高いことを示し、「B」は生産性が高いことを示し、「C」は生産性が低いことを示す。

[0274] [表2]

	実施例	比較例	参考例
MS L 2	0/20	20/20	0/20
MS L 2 a	0/20	20/20	0/20
MS L 3	0/20	20/20	0/20
MS L 4	0/20	10/20	0/20
生産性	B (高い)	A (非常に高い)	C (低い)

[0275] 表1に示すように、実施例の試料については、MS L 4水準のいずれの場合においても、はんだスプラッシュの発生した試料数は0であった。実施例の構成であれば、はんだの過剰な流れ出しを適切に抑制し、はんだスプラッシュの発生を抑制することが可能であることが確認できた。実施例の構成は生産性についても良好であり、最外表面めっき膜を完全に除去する必要がないため、短い加工時間での対応が可能であり、設備全体の生産性を向上させることが可能である。また、レーザー照射処理に必要なレーザーの出力を抑えることができるため、生産コストを低減することができる。

[0276] 一方、比較例においては、MS L 4水準のいずれの場合においても、はんだスプラッシュが発生した。特にMS L 2、MS L 2 a、MS L 3においては、全数の試料において、はんだスプラッシュが確認された。比較例の構成は、レーザー照射処理が不要であるため生産性は非常に高いが、水分の吸湿後のリフローはんだ付けに対する性能が不十分であった。

[0277] 参考例においては、MS L 4水準のいずれの場合においても、はんだスプラッシュの発生した試料数は0であった。参考例においても、はんだの過剰な流れ出しを適切に抑制し、はんだスプラッシュの発生を抑制することが可能であることが確認された。しかしながら、参考例の構成は生産性が低い。例えばレーザートリミング加工により最外表面めっき膜を除去するためには、長時間のレーザートリミング加工が必要となるため、これを量産工程に組み込むと、この工程がネックとなって設備全体の生産性が落ちてしまう。ま

た、高出力のレーザーによりレーザートリミング加工を行うことによって、最外表面めっき膜を完全に除去することも考えられるが、この場合、高価な、より高い能力のレーザー加工機を導入する必要性が生じてしまう。その結果、設備価格が高くなり、加工費が上昇する。

符号の説明

- [0278]
- 1 積層セラミックコンデンサ（積層セラミック電子部品）
 - 2 積層セラミックコンデンサ本体（積層セラミック電子部品本体）
 - 3 外装材
 - 5 接合材
 - 5 A 接合材
 - 5 B 接合材
 - 1 0 積層体
 - 2 0 誘電体層（セラミック層）
 - 3 0 内部電極層（内部導体層）
 - 1 0 0 A 第1の金属端子
 - 1 1 0 A 1 第1の接合面
 - 1 0 0 A b 2 第1の最外表面めっき膜（第1の最外表面金属膜）
 - 1 0 0 B 第2の金属端子
 - 1 1 0 B 1 第2の接合面
 - 1 0 0 B b 2 第2の最外表面めっき膜（第2の最外表面金属膜）
 - E 1 a 金属間化合物の表面（第1の金属間化合物の表面）
 - E 1 b 金属間化合物の表面（第1の金属間化合物の表面）
 - E 1 c 金属間化合物の表面（第1の金属間化合物の表面）
 - E 2 a 金属間化合物の表面（第2の金属間化合物の表面）
 - E 2 b 金属間化合物の表面（第2の金属間化合物の表面）
 - E 2 c 金属間化合物の表面（第2の金属間化合物の表面）
 - C S 1 第1の接触面
 - C S 2 第2の接触面

L 長さ方向

LS 1 第1の端面

LS 2 第2の端面

T 高さ方向

TS 1 第1の主面

TS 2 第2の主面

U 凸部

W 幅方向

WS 1 第1の側面

WS 2 第2の側面

請求の範囲

[請求項1]

積層された複数のセラミック層と積層された複数の内部導体層とを含み、高さ方向に相対する第1の主面および第2の主面と、高さ方向に直交する幅方向に相対する第1の側面および第2の側面と、高さ方向および幅方向に直交する長さ方向に相対する第1の端面および第2の端面と、を含む積層体と、前記第1の端面側に配置される第1の外部電極と、前記第2の端面側に配置される第2の外部電極と、を有する積層セラミック電子部品本体と、

接合材を介して前記第1の外部電極に接続される第1の金属端子と

、

接合材を介して前記第2の外部電極に接続される第2の金属端子と

、

前記積層セラミック電子部品本体と、前記第1の金属端子の一部と、前記第2の金属端子の一部と、を覆う外装材と、を備える、積層セラミック電子部品であって、

前記第1の金属端子は、

前記接合材と接合している第1の接合面と、

前記外装材と接触している第1の接触面と、を有し、

前記第2の金属端子は、

前記接合材と接合している第2の接合面と、

前記外装材と接触している第2の接触面と、を有し、

前記外装材と接触している第1の接触面は、第1の最外表面金属膜の表面と、前記第1の最外表面金属膜の表面よりもぬれ性の低い第1の金属間化合物の表面と、を備え、

前記外装材と接触している第2の接触面は、第2の最外表面金属膜の表面と、前記第2の最外表面金属膜の表面よりもぬれ性の低い第2の金属間化合物の表面と、を備える、積層セラミック電子部品。

[請求項2]

前記第1の金属端子は、第1の母材と、前記第1の母材の表面に形

成された第1のめっき膜を含み、

前記第2の金属端子は、第2の母材と、前記第2の母材の表面に形成された第2のめっき膜を含み、

第1のめっき膜は、前記第1の最外表面金属膜を構成する第1の最外表面めっき膜と、前記第1の最外表面めっき膜の下層に配置された第1の下層めっき膜と、を含み、

第2のめっき膜は、前記第2の最外表面金属膜を構成する第2の最外表面めっき膜と、前記第2の最外表面めっき膜の下層に配置された第2の下層めっき膜と、を含み、

前記第1の金属間化合物は、前記第1の最外表面めっき膜を構成する金属と前記第1の下層めっき膜を構成する金属との金属間化合物により構成され、

前記第2の金属間化合物は、前記第2の最外表面めっき膜を構成する金属と前記第2の下層めっき膜を構成する金属との金属間化合物により構成されている、請求項1に記載の積層セラミック電子部品。

[請求項3]

前記第1の最外表面めっき膜および前記第2の最外表面めっき膜はSnめっき膜であり、

前記第1の下層めっき膜および前記第2の下層めっき膜はNiめっき膜であり、

前記第1の金属間化合物および前記第2の金属間化合物は、NiとSnの金属間化合物により構成されている、請求項2に記載の積層セラミック電子部品。

[請求項4]

前記第1の金属端子および前記第2の金属端子は、前記積層セラミック電子部品が実装されるべき実装基板の実装面に実装される金属端子であり、

前記積層体の前記第1の主面は、前記実装面と対向する面であり、

前記第1の外部電極は、少なくとも前記第1の主面上の前記第1の端面側に配置され、

前記第2の外部電極は、少なくとも前記第1の主面上の前記第2の端面側に配置され、

前記第1の金属端子は、

前記第1の主面と対向し、前記第1の外部電極に接続される第1の接合部と、

前記第1の接合部に接続され、前記実装面から遠ざかるように延びる第1の立ち上がり部と、

前記第1の立ち上がり部に接続され、前記積層セラミック電子部品本体から遠ざかるように延びる第1の延長部と、を含み、

前記第2の金属端子は、

前記第1の主面と対向し、前記第2の外部電極に接続される第2の接合部と、

前記第2の接合部に接続され、前記実装面から遠ざかるように延びる第2の立ち上がり部と、

前記第2の立ち上がり部に接続され、前記積層セラミック電子部品本体から遠ざかるように延びる第2の延長部と、を含む、請求項2または請求項3に記載の積層セラミック電子部品。

[請求項5]

前記第1の金属端子は、前記第1の外部電極が接合される前記第1の接合面側の第1の正面と、前記第1の正面とは反対側の面である第1の反対面と、前記第1の正面と前記第1の反対面とを繋ぐ第1の端子側面と、を含む板状部材であり、

前記第2の金属端子は、前記第2の外部電極が接合される前記第2の接合面側の第2の正面と、前記第2の正面とは反対側の面である第2の反対面と、前記第2の正面と前記第2の反対面とを繋ぐ第2の端子側面と、を含む板状部材である、請求項4に記載の積層セラミック電子部品。

[請求項6]

前記第1の接触面に設けられた前記第1の金属間化合物の表面は、前記第1の正面において、前記第1の立ち上がり部の中央と前記第1

の接合部の間の表面の少なくとも一部と、前記第1の延長部と、に離間して設けられ、

前記第2の接触面に設けられた前記第2の金属間化合物の表面は、前記第2の正面において、前記第2の立ち上がり部の中央と前記第2の接合部の間の表面の少なくとも一部と、前記第2の延長部と、に離間して設けられている、請求項5に記載の積層セラミック電子部品。

[請求項7]

前記第1の接触面に設けられた前記第1の金属間化合物の表面は、前記第1の延長部の前記第1の正面におよび前記第1の反対面に設けられ、

前記第2の接触面に設けられた前記第2の金属間化合物の表面は、前記第2の延長部の前記第2の正面におよび前記第2の反対面に設けられている、請求項5または請求項6に記載の積層セラミック電子部品。

[請求項8]

前記第1の接合部の前記第1の反対面に、前記第1の接触面に設けられた前記第1の金属間化合物の表面が設けられ、

前記第2の接合部の前記第2の反対面に、前記第2の接触面に設けられた前記第2の金属間化合物の表面が設けられている、請求項5～7のいずれか1項に記載の積層セラミック電子部品。

[請求項9]

前記第1の接触面は、前記外装材に接触する表面として、前記第1の最外表面金属膜の表面と、前記第1の金属間化合物の表面と、前記第1の母材の表面と、を含み、

前記第2の接触面は、前記外装材に接触する表面として、前記第2の最外表面金属膜の表面と、前記第2の金属間化合物の表面と、前記第2の母材の表面と、を含む、請求項5に記載の積層セラミック電子部品。

[請求項10]

前記第1の接触面は、前記第1の接合部において、前記第1の正面に位置する前記第1の最外表面金属膜の表面と、前記第1の反対面に位置する前記第1の金属間化合物の表面と、側面に位置する前記第1

の母材の表面と、を含み、

前記第2の接触面は、前記第2の接合部において、前記第2の正面に位置する前記第2の最外表面金属膜の表面と、前記第2の反対面に位置する前記第2の金属間化合物の表面と、側面に位置する前記第2の母材の表面と、を含む、請求項9に記載の積層セラミック電子部品。

[請求項11]

前記第1の接触面は、前記第1の立ち上がり部の中央と前記第1の接合部の間の表面の少なくとも一部において、前記第1の正面に位置する前記第1の金属間化合物の表面と、前記第1の反対面に位置する前記第1の最外表面金属膜の表面と、側面に位置する前記第1の母材の表面と、を含み、

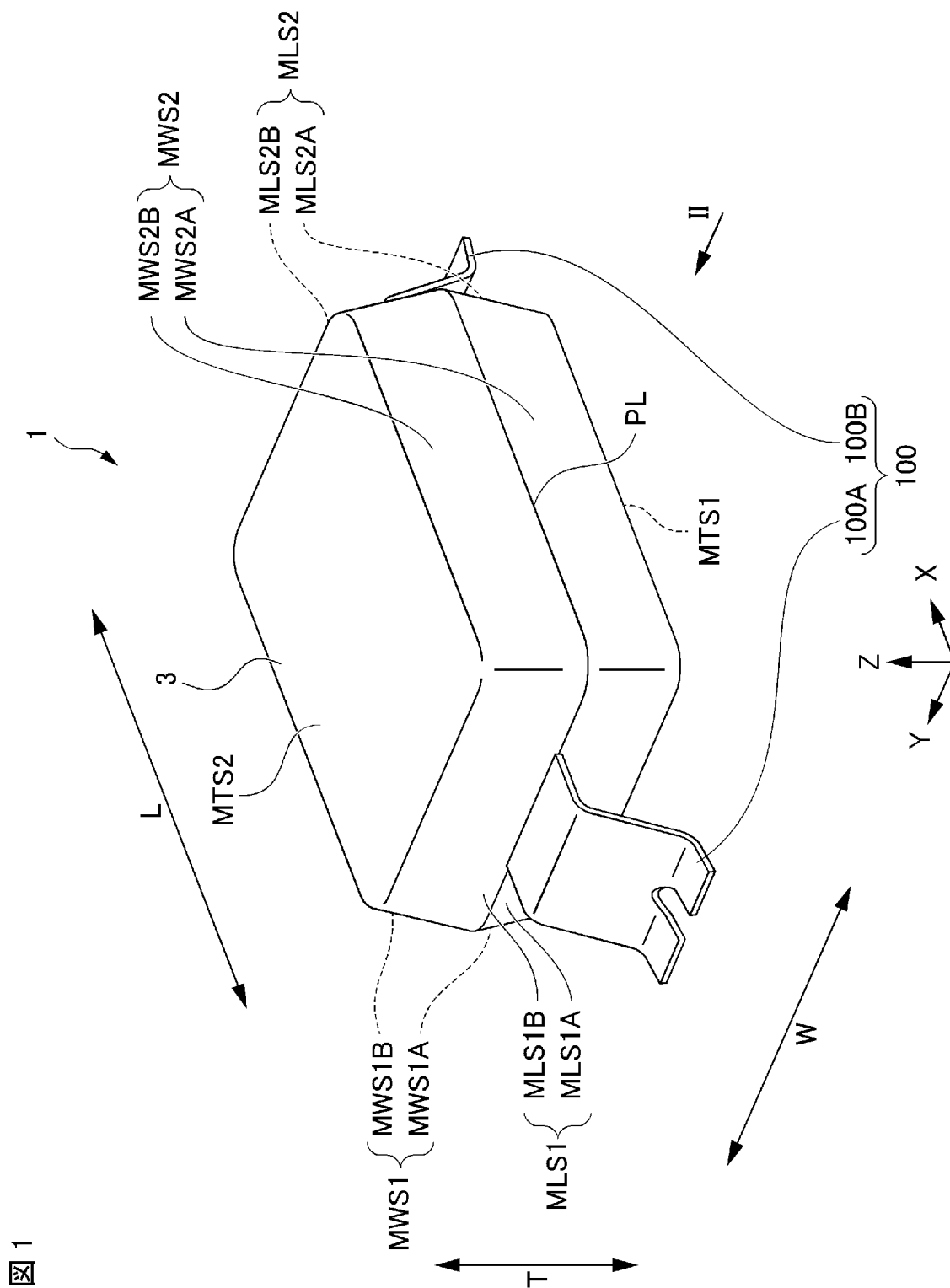
前記第2の接触面は、前記第2の立ち上がり部の中央と前記第2の接合部の間の表面の少なくとも一部において、前記第2の正面に位置する前記第2の金属間化合物の表面と、前記第2の反対面に位置する前記第2の最外表面金属膜の表面と、側面に位置する前記第2の母材の表面と、を含む、請求項10に記載の積層セラミック電子部品。

[請求項12]

前記第1の接触面に設けられた前記第1の金属間化合物の表面は、前記第1の金属端子に形成された穴または切り欠きにより、前記幅方向に分離され、

前記第2の接触面に設けられた前記第2の金属間化合物の表面は、前記第2の金属端子に形成された穴または切り欠きにより、前記幅方向に分離されている、請求項1～11のいずれか1項に記載の積層セラミック電子部品。

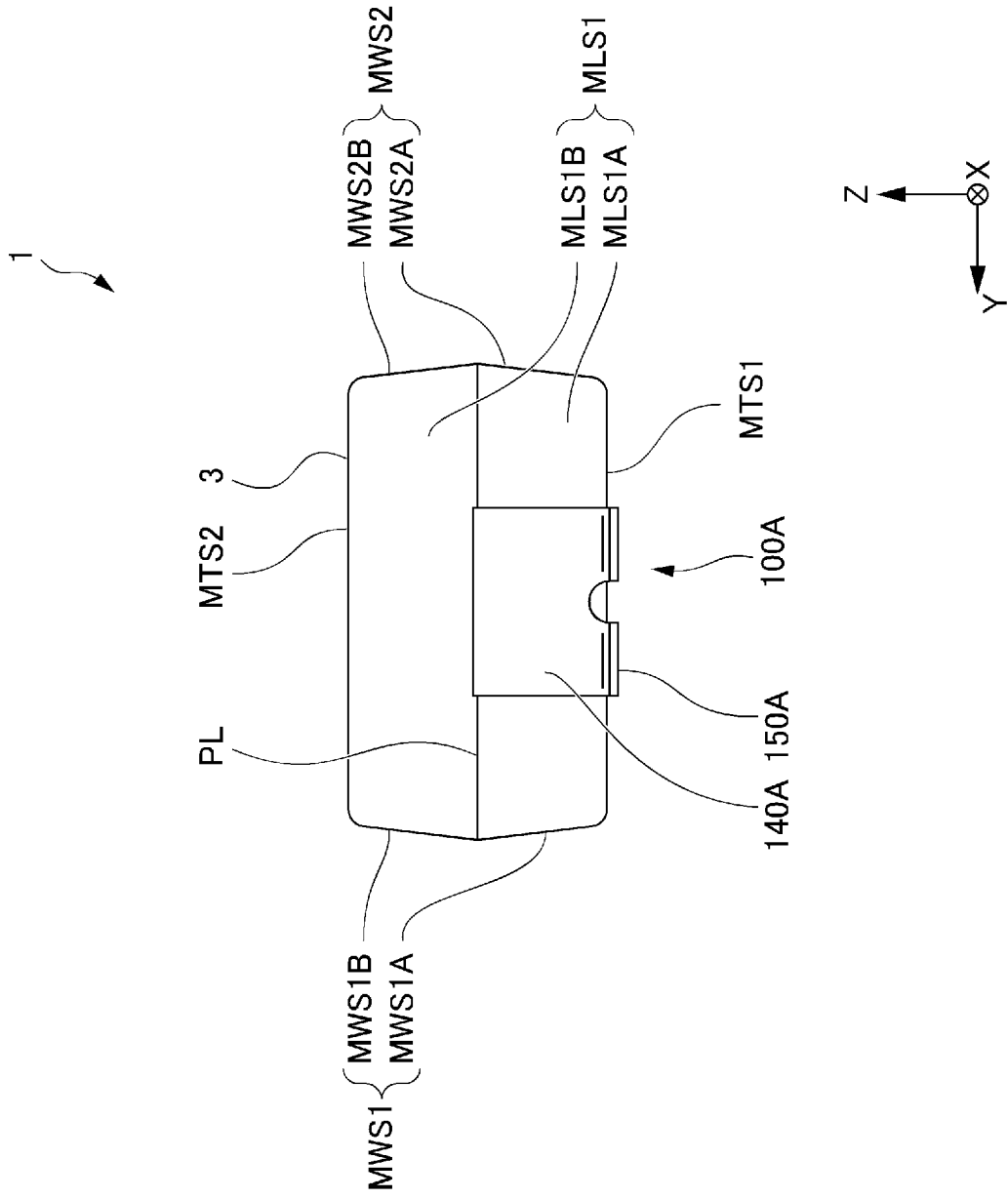
[図1]



[図1]

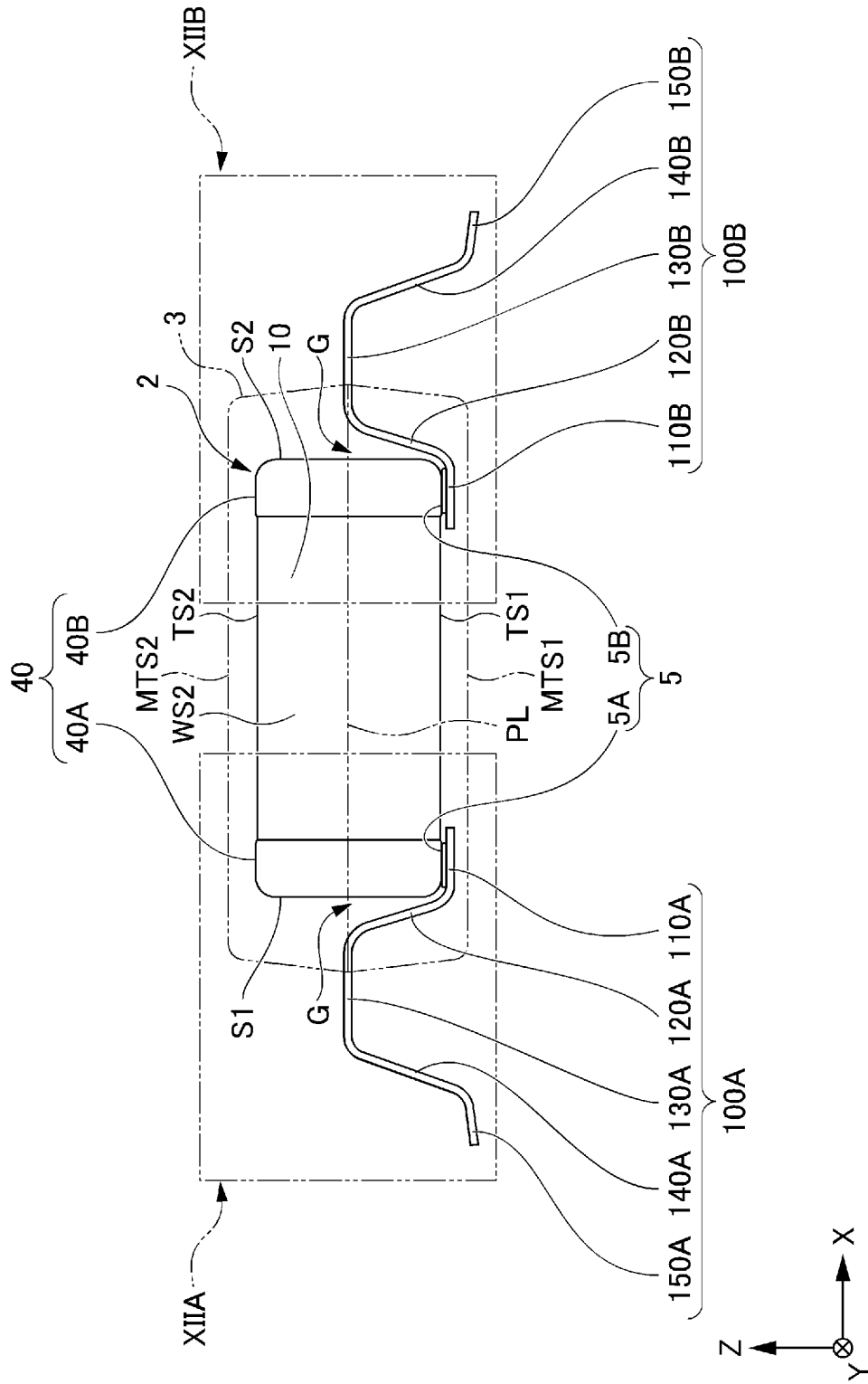
[3]

[3]

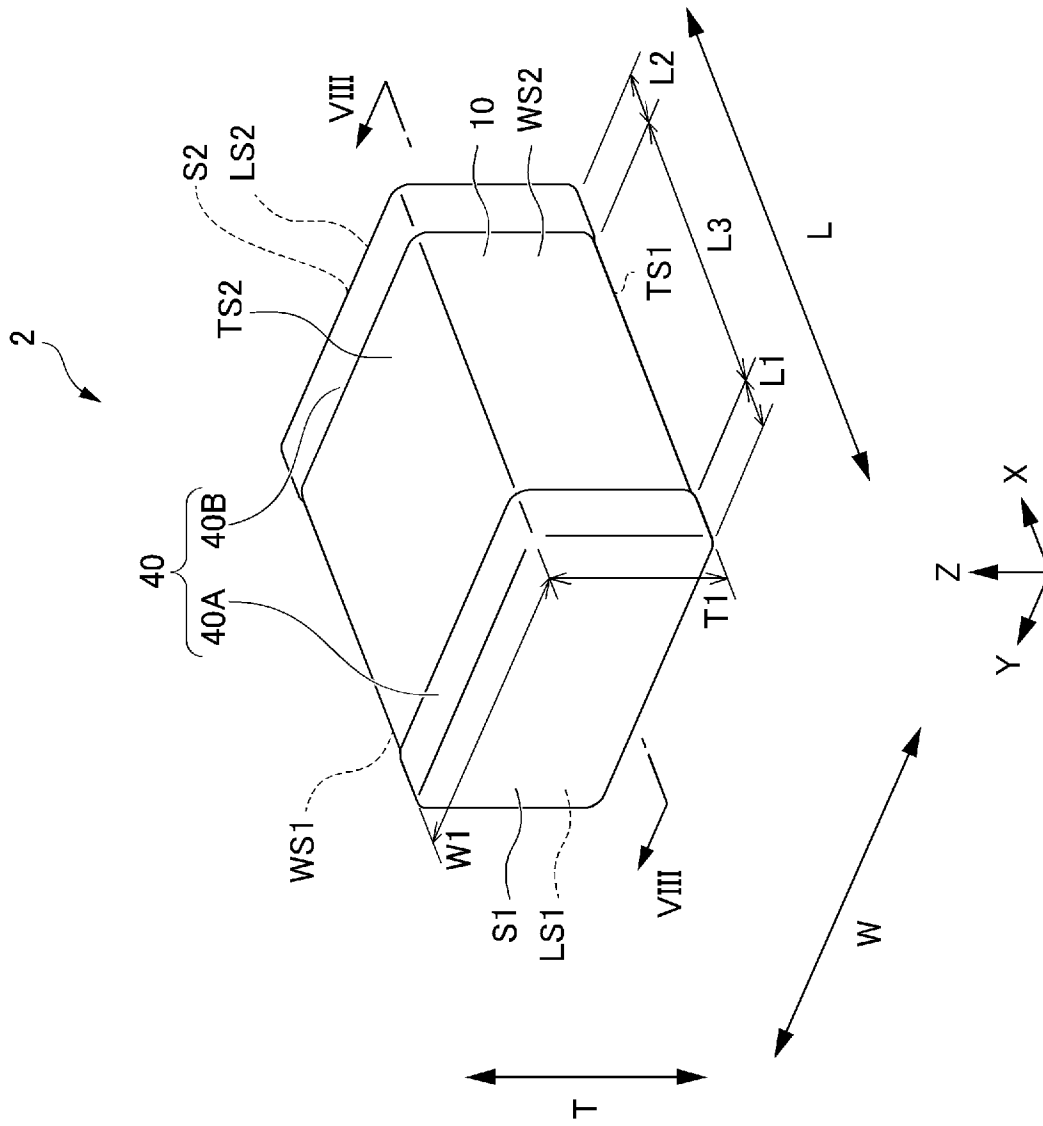


[圖6]

圖 6



[図7]



[図7]

[圖8]

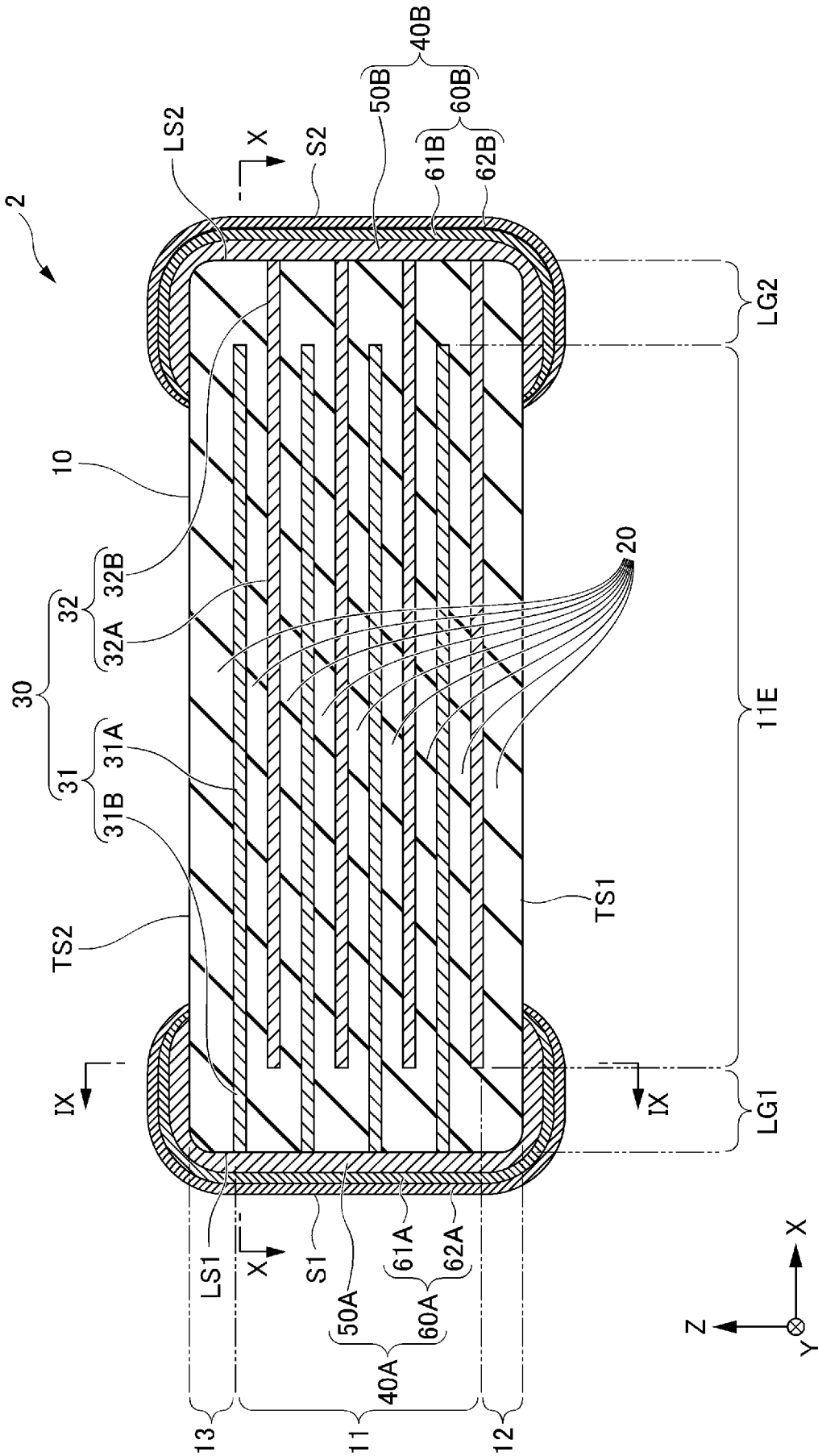
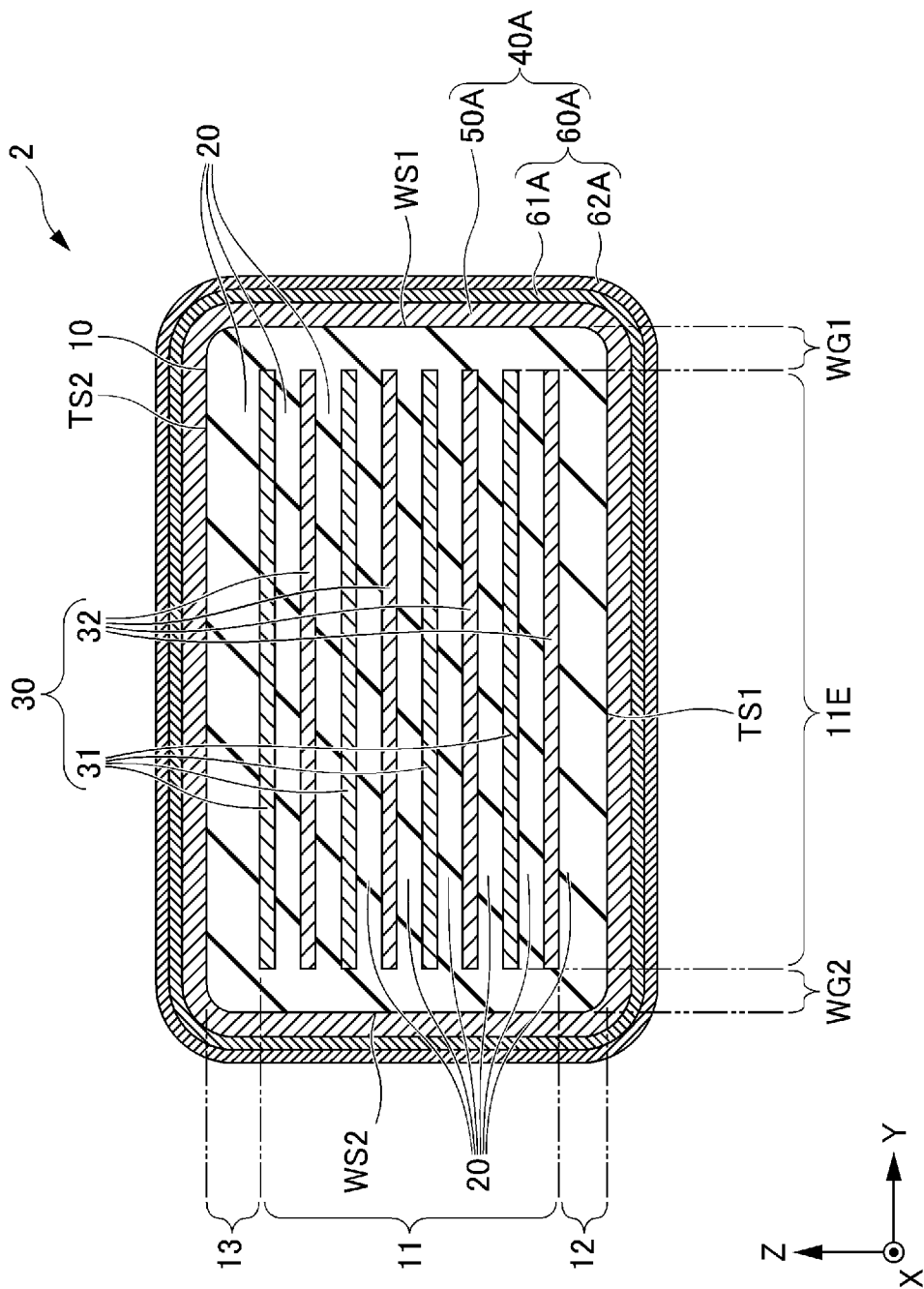


圖 8

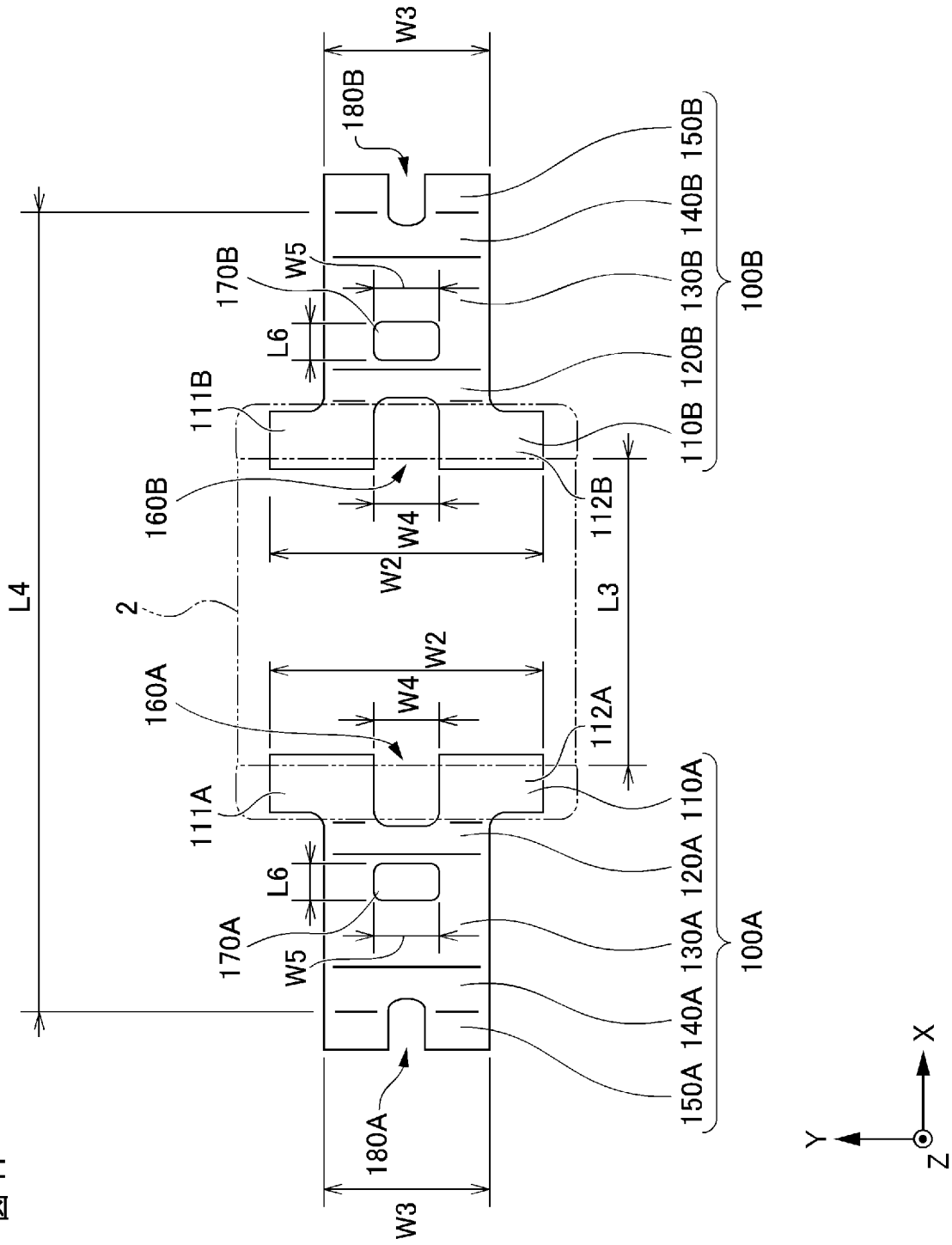
[9]



9

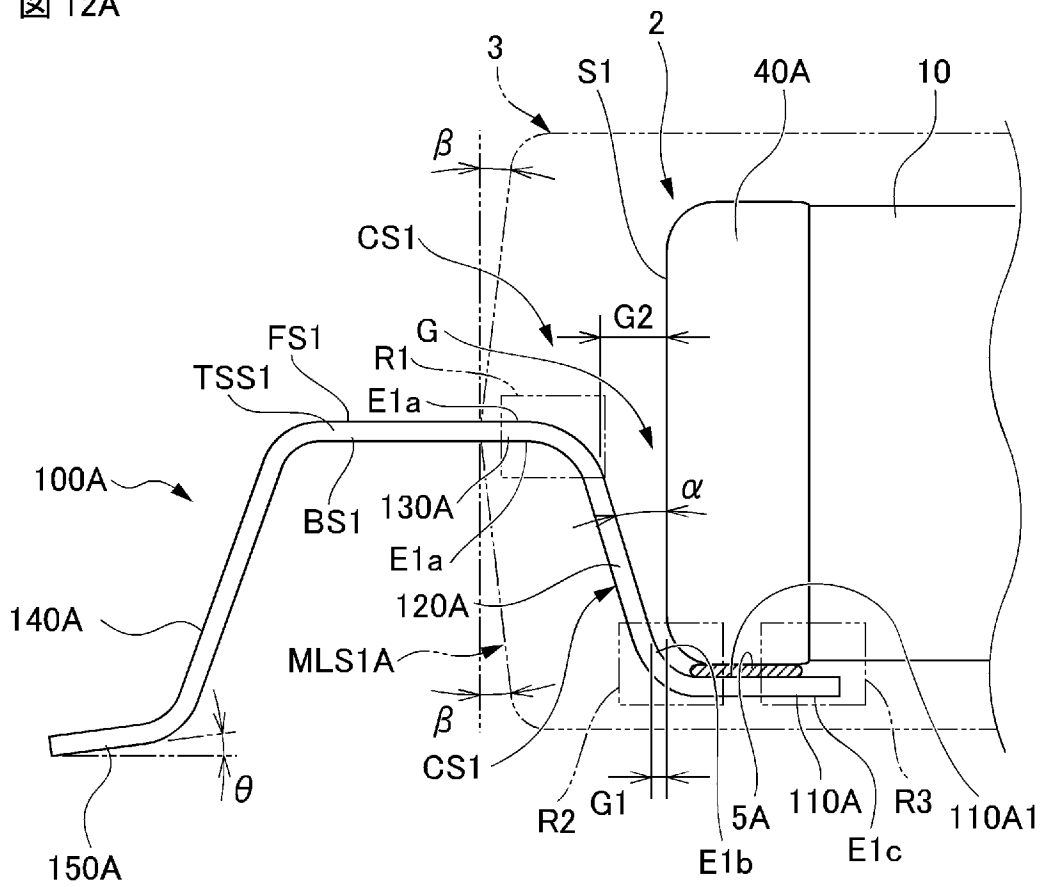
[11]

11



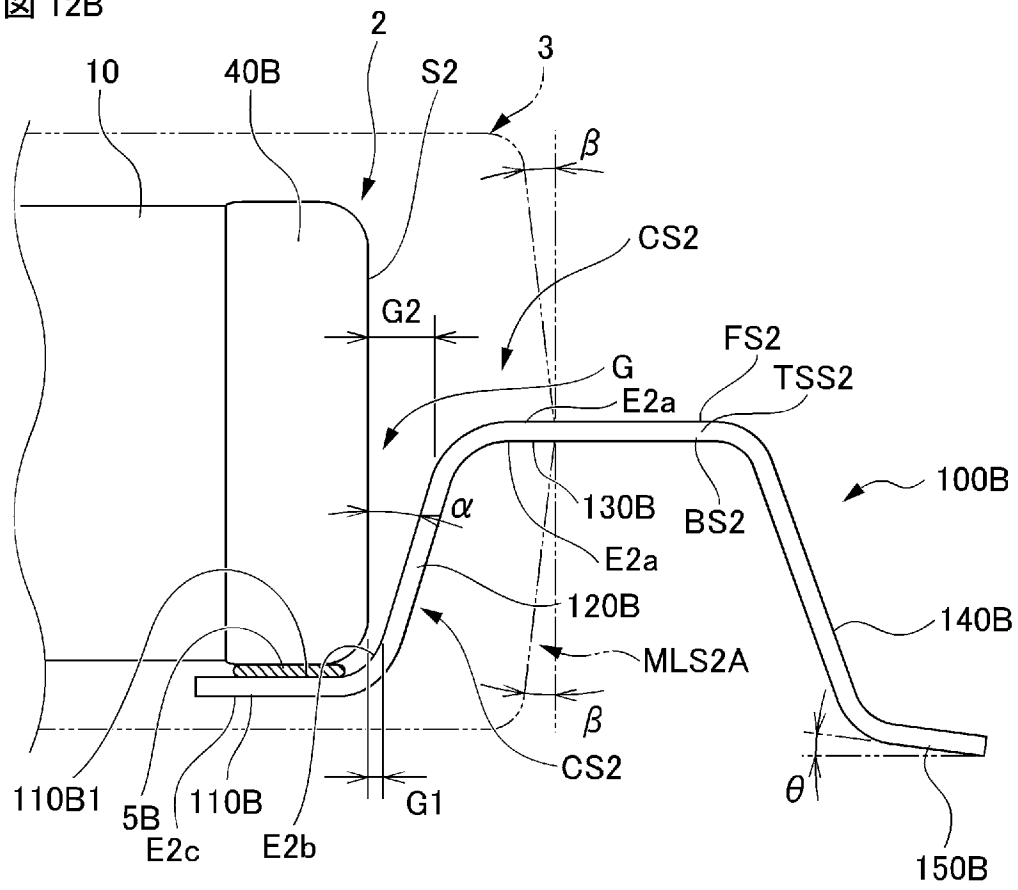
[図12A]

図 12A



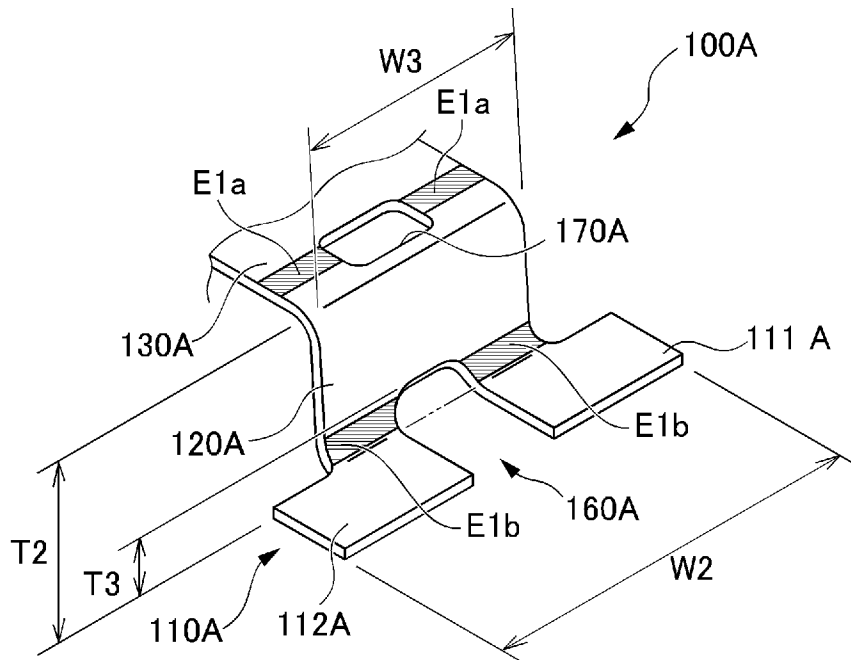
[図12B]

図 12B



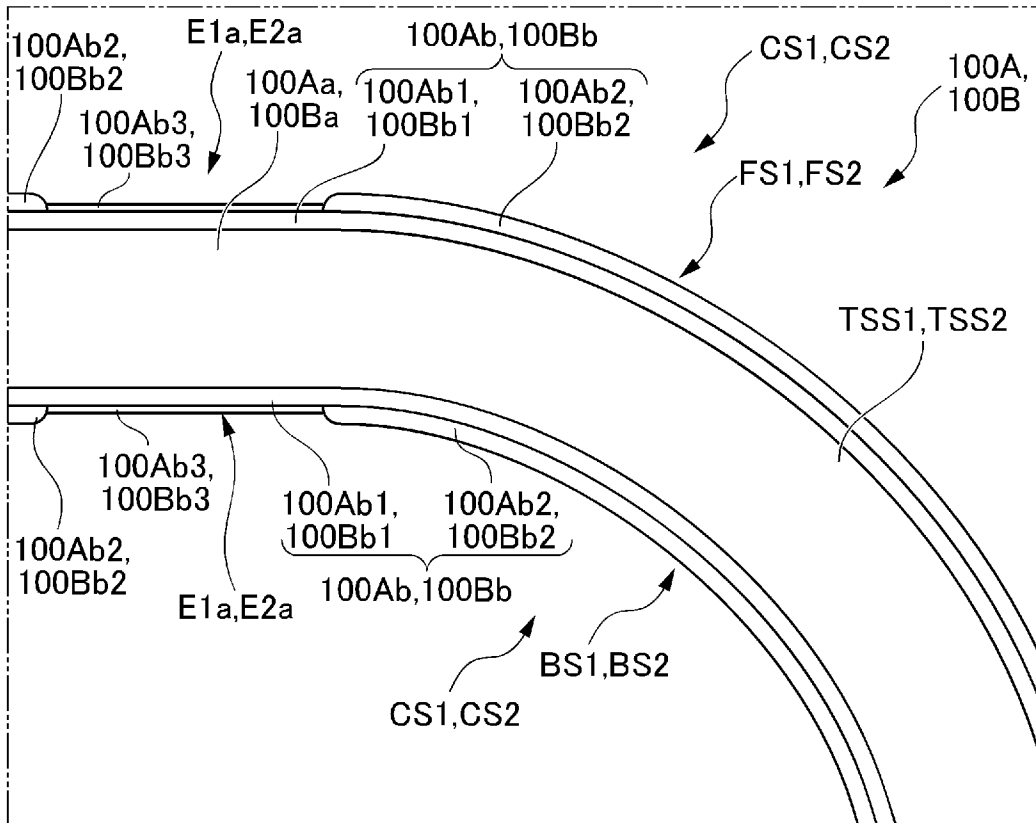
[図12C]

図 12C



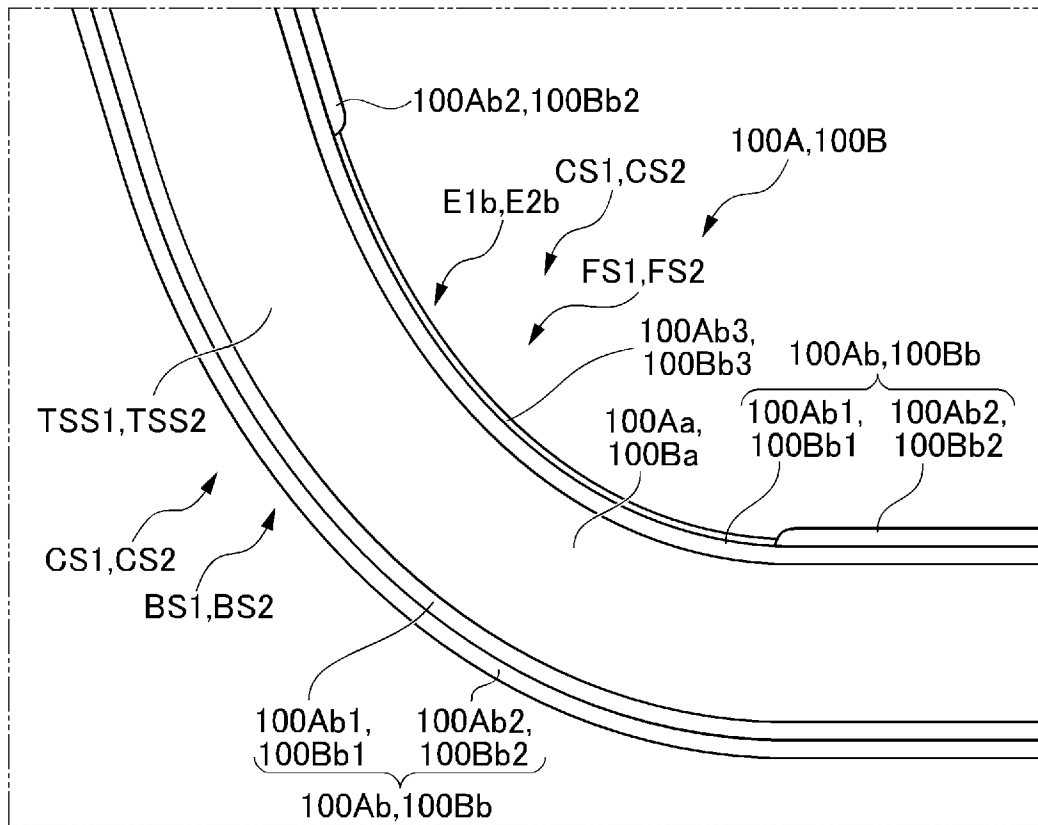
[図12D]

図 12D



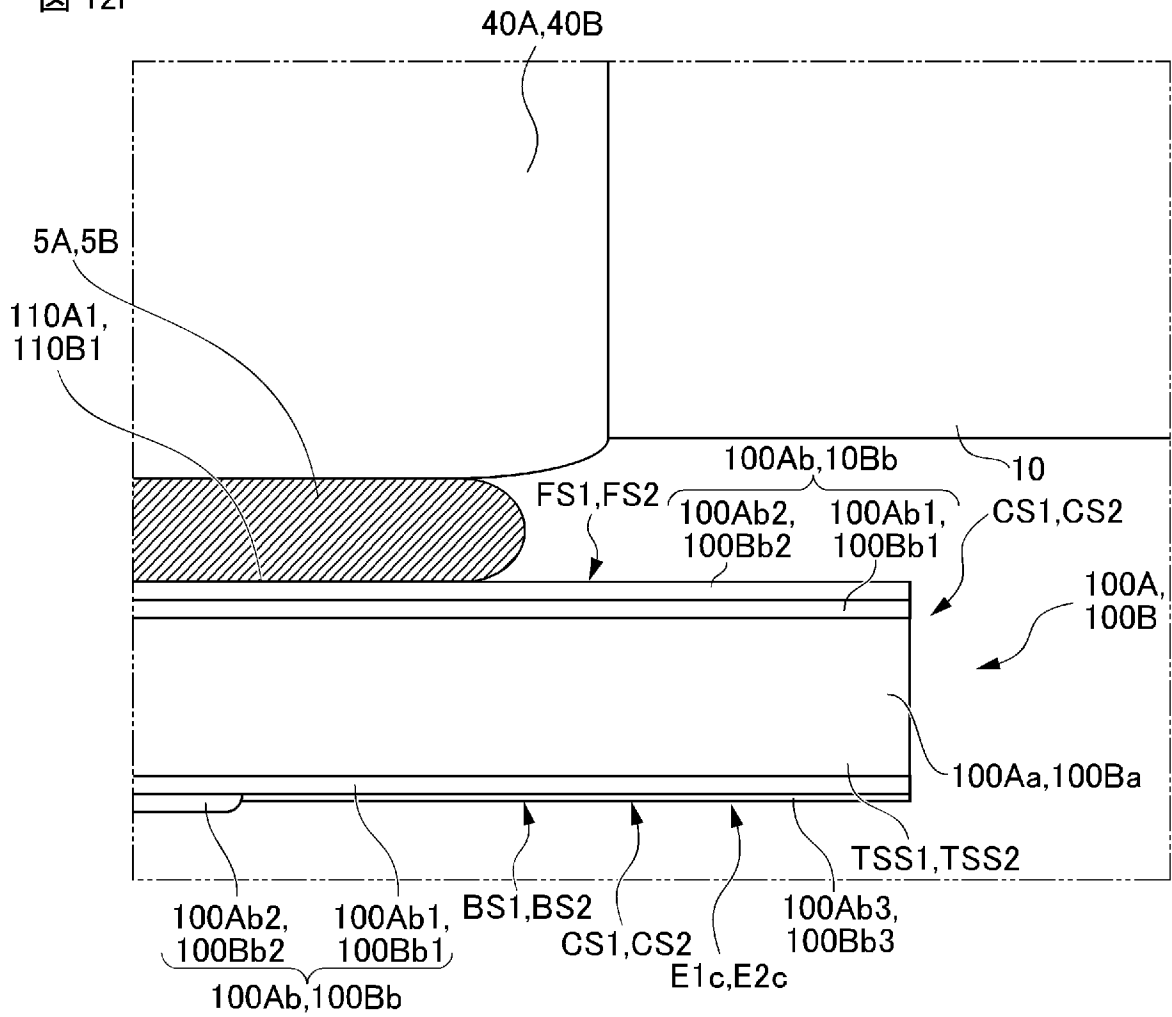
[図12E]

図 12E



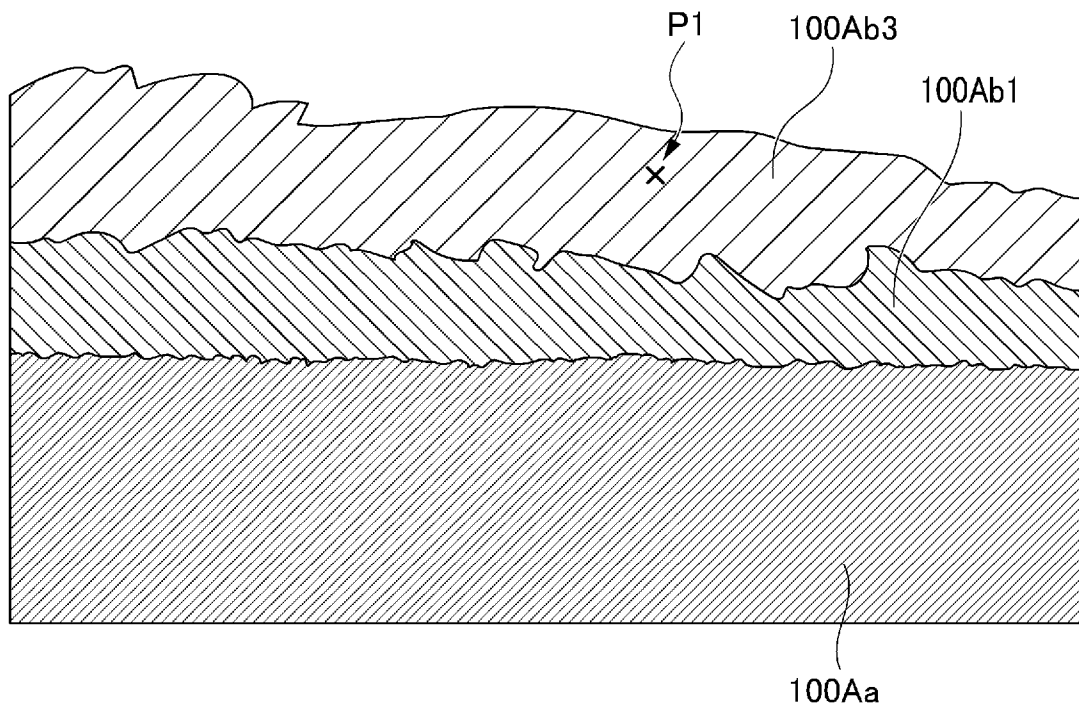
[図12F]


図 12F



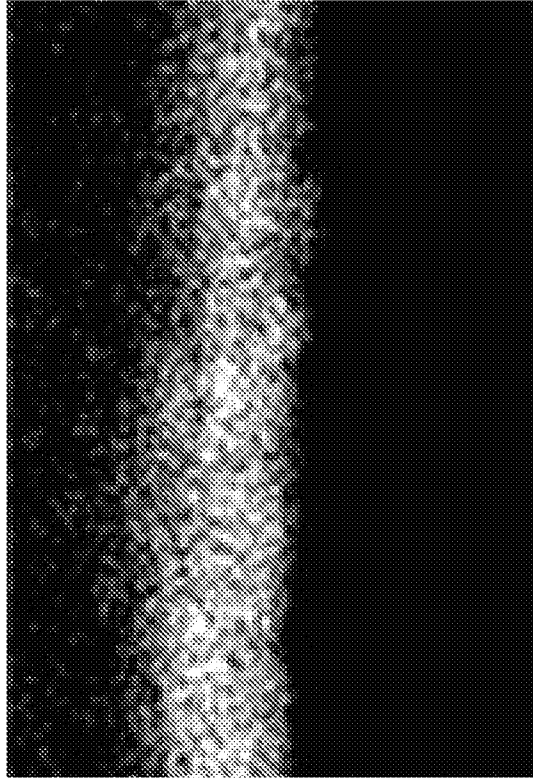
[図13A]

図 13A

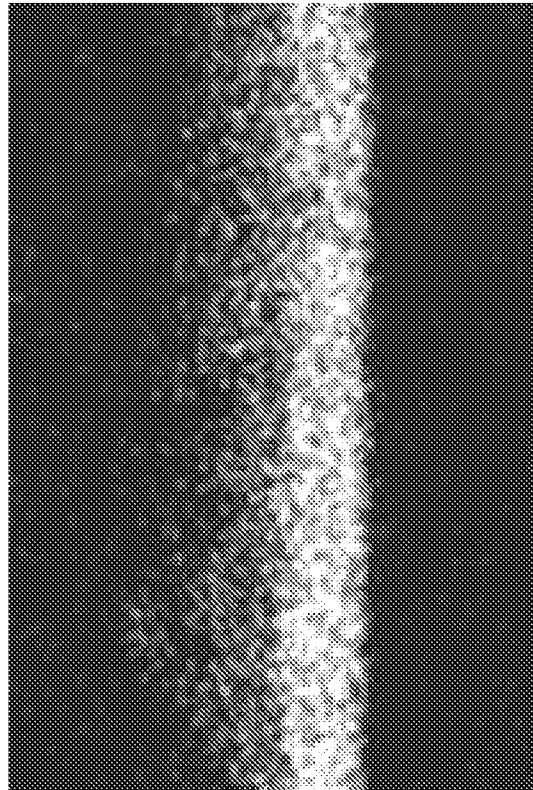


[13B]

Sn



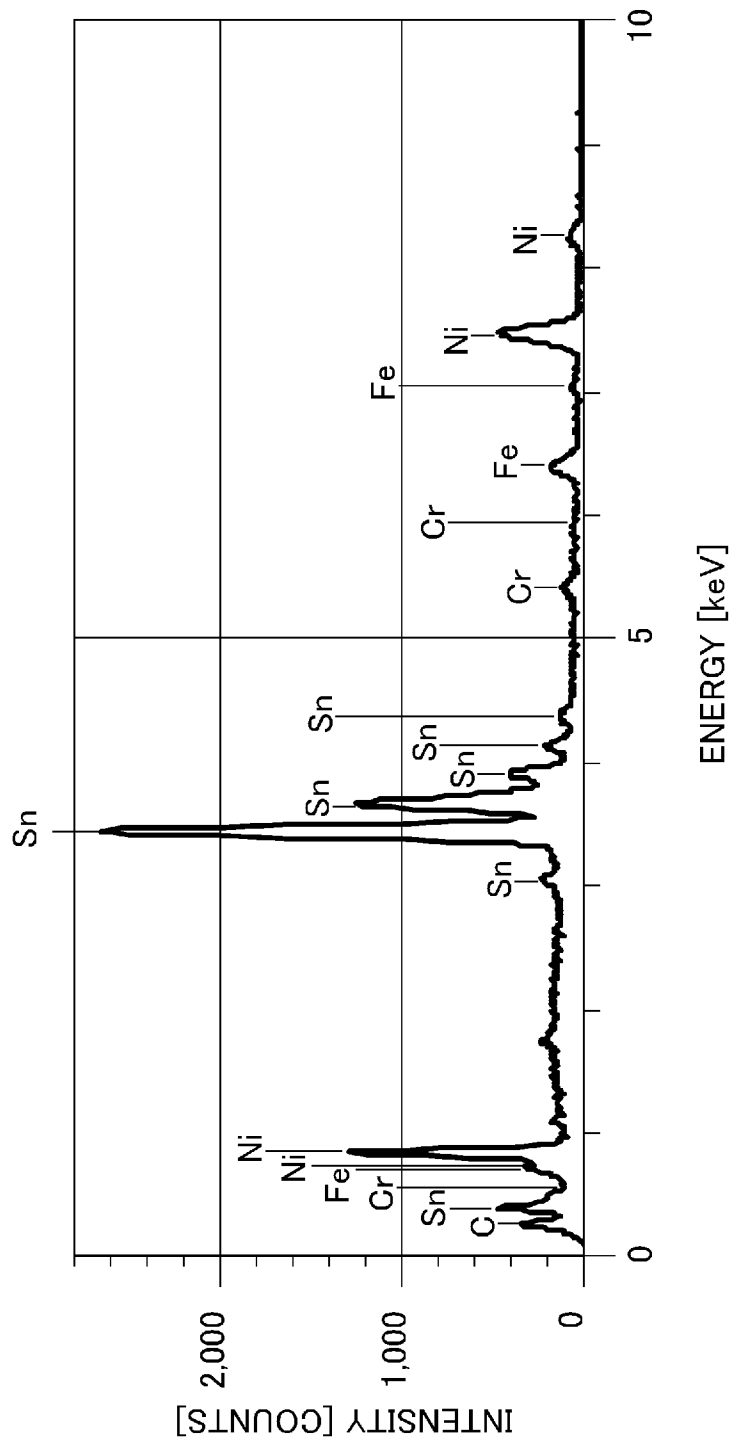
Ni



[13B]

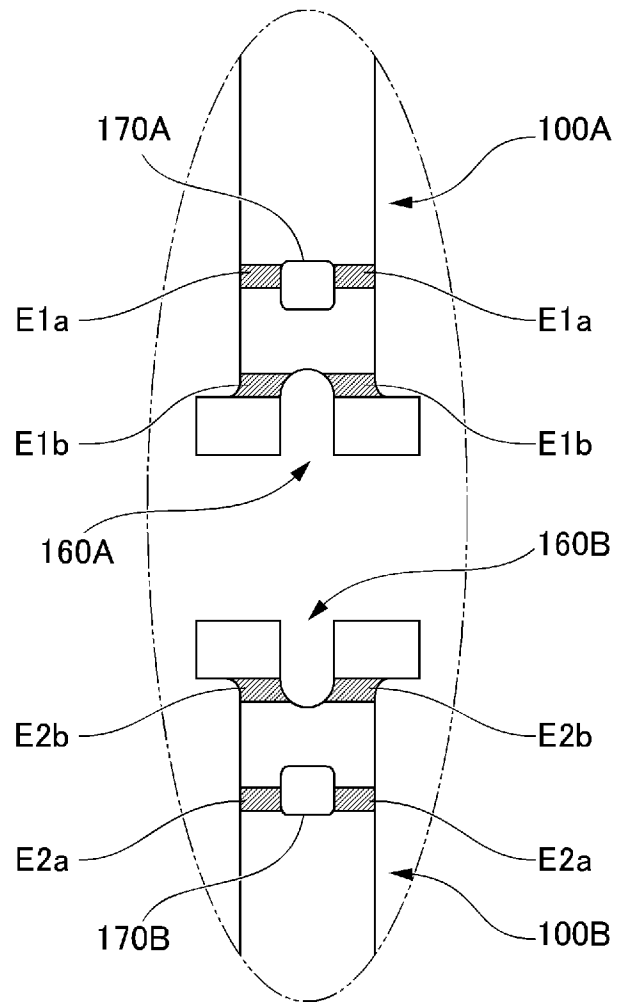
[13C]

[13C]



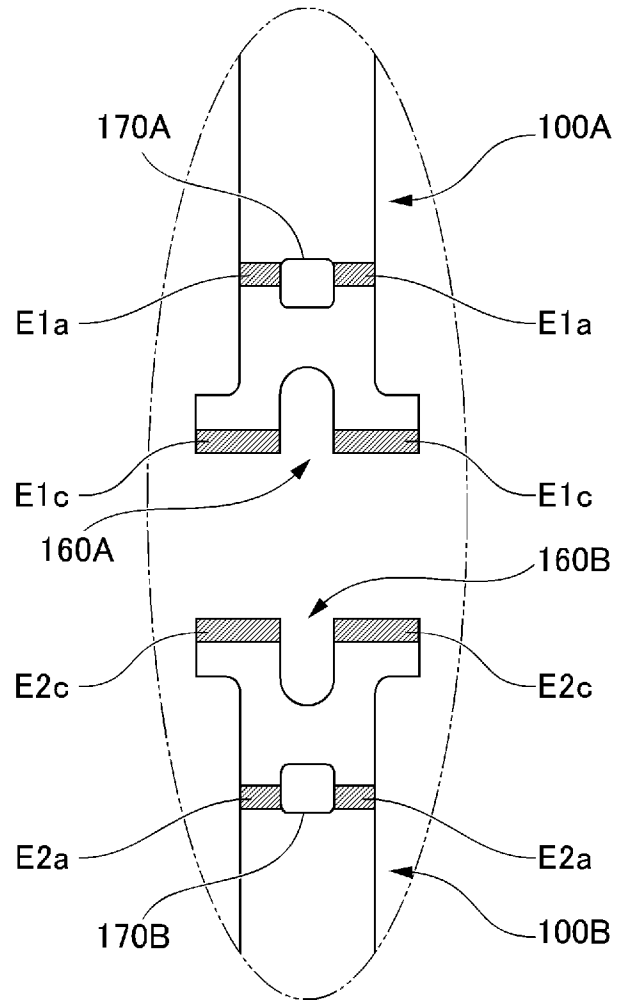
[図14A]

図 14A



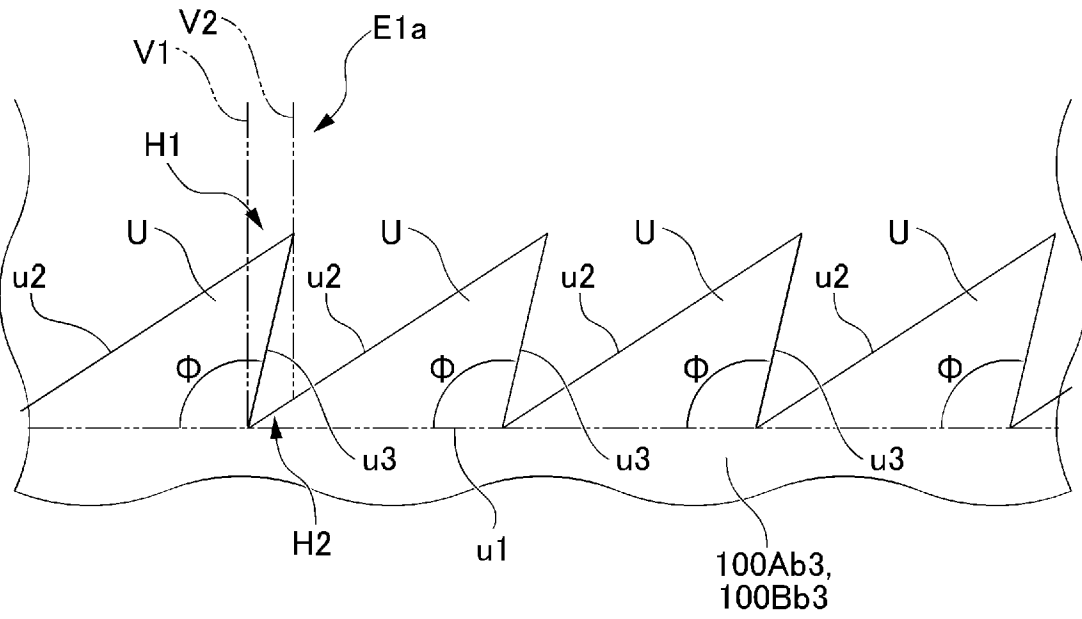
[図14B]

図 14B



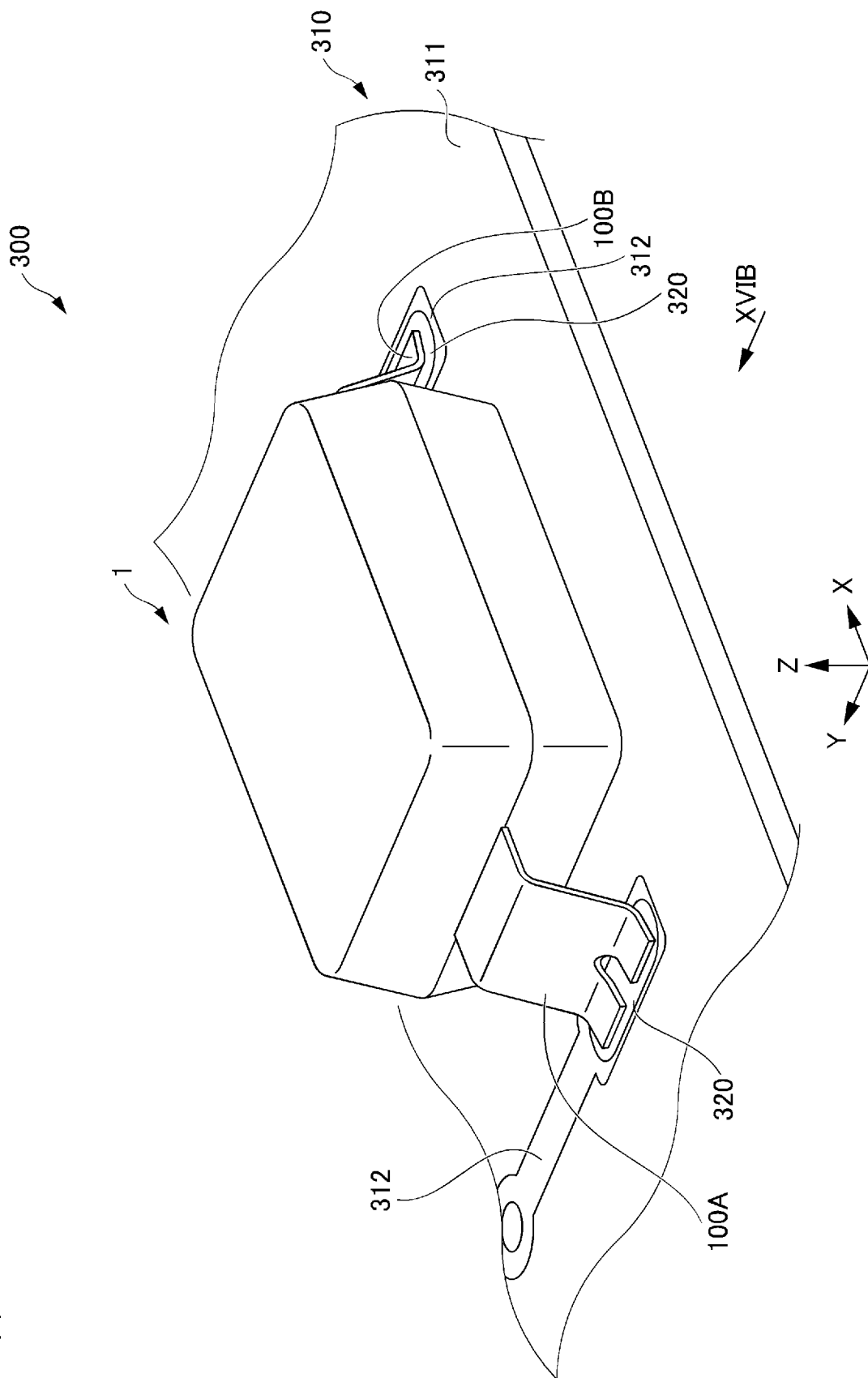
[図15]

図 15



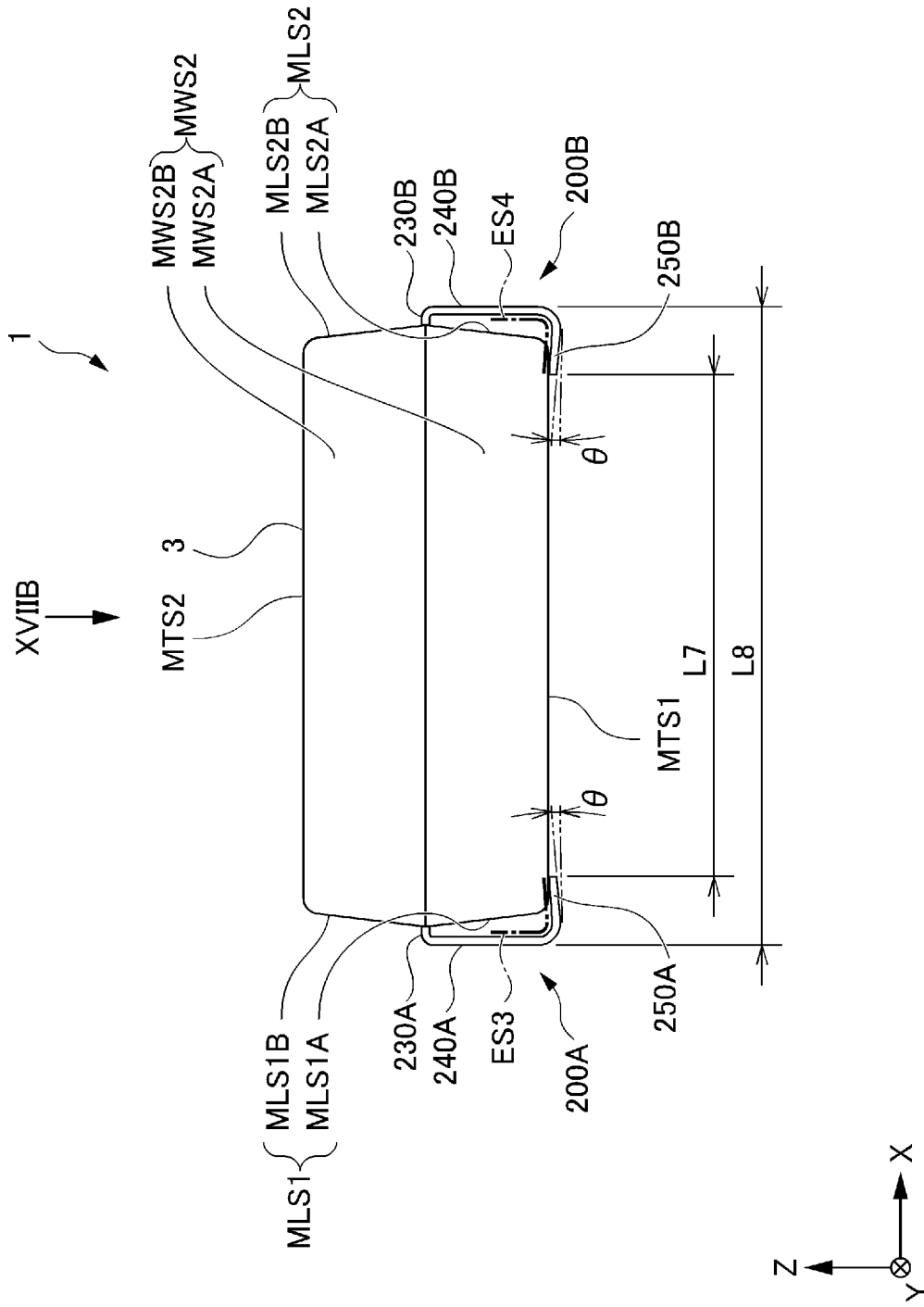
[16A]


16A

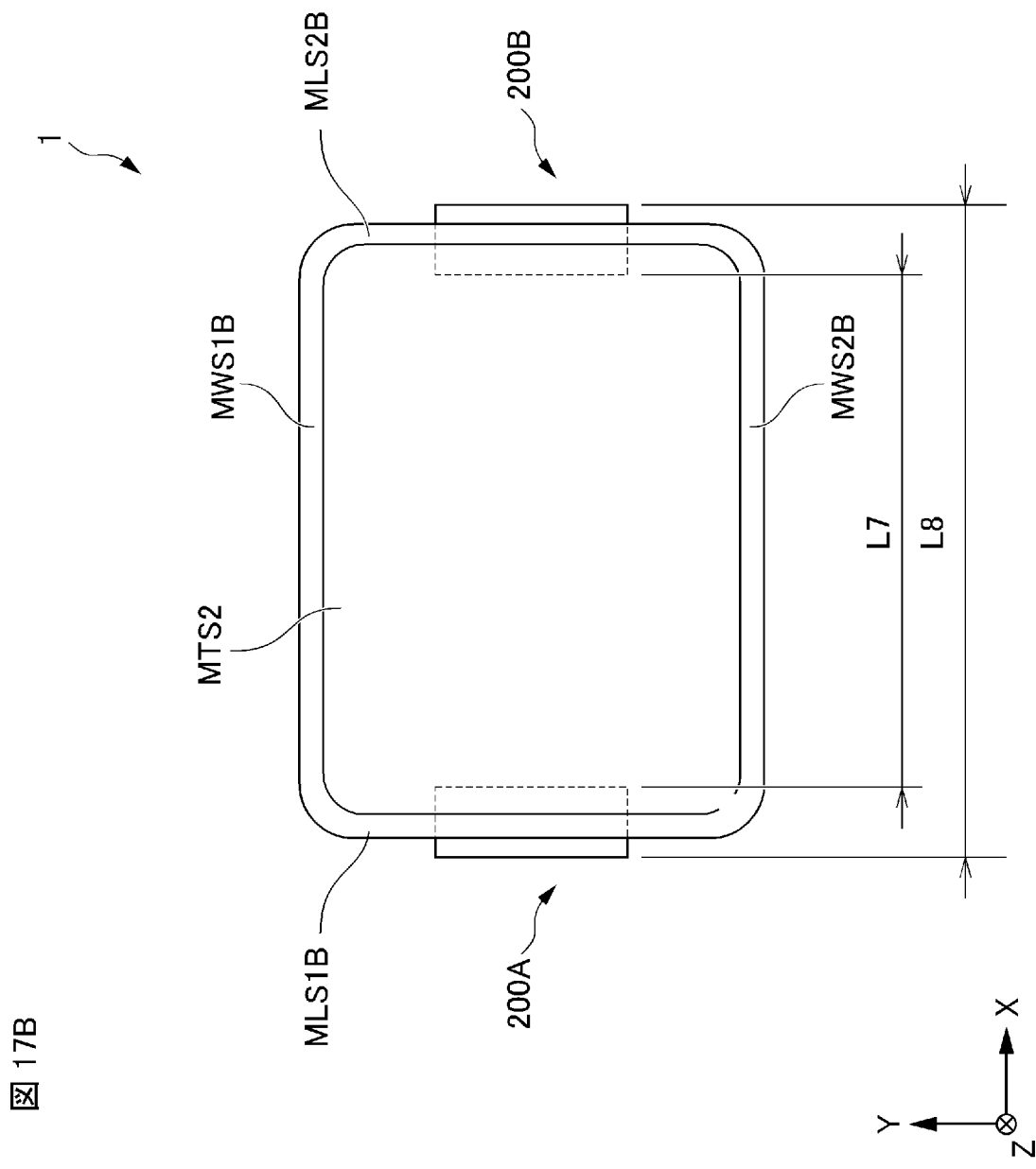


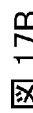
[17A]

17A



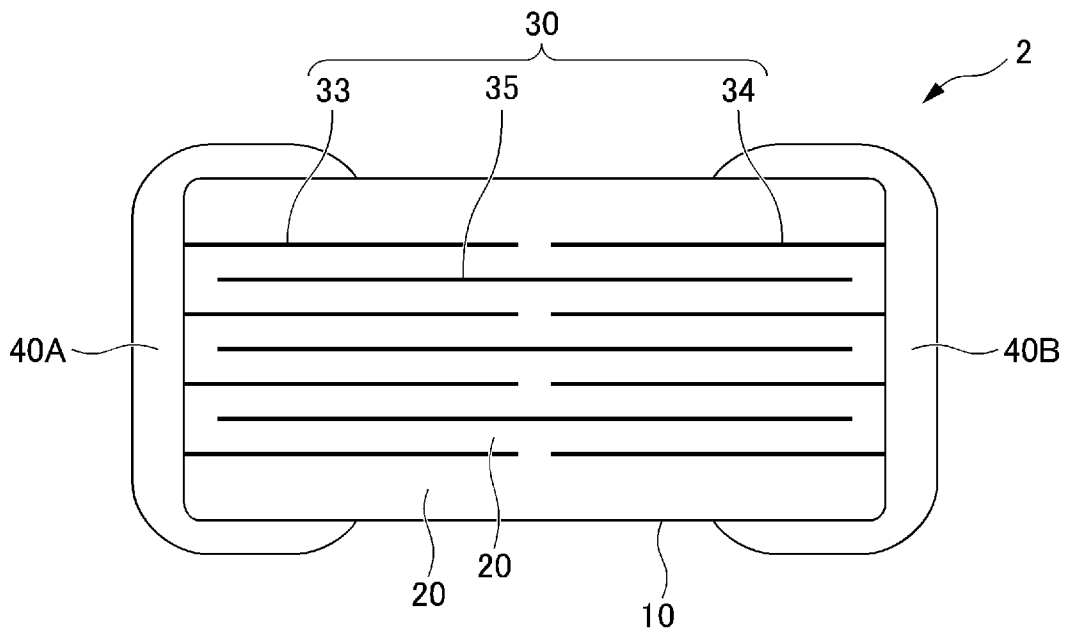
[ 17B]



 17B

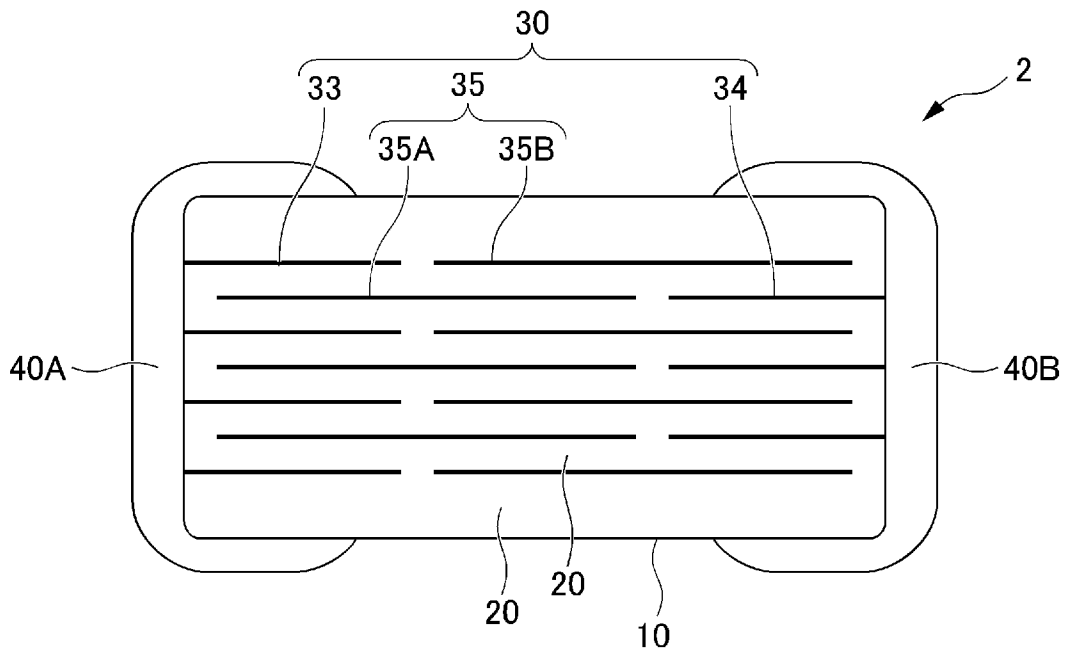
[図18A]

図 18A



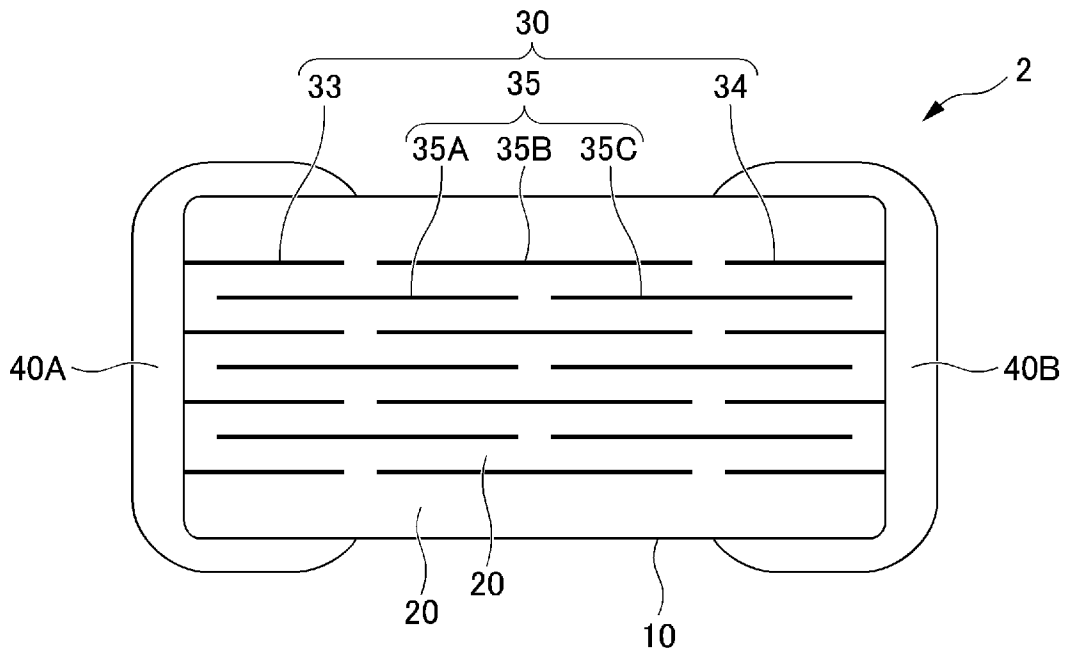
[図18B]

図 18B



[図18C]

図 18C



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/023868

A. CLASSIFICATION OF SUBJECT MATTER		
H01G 4/228 (2006.01)i; H01G 4/30 (2006.01)i FI: H01G4/228 F; H01G4/30 201H		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01G4/228; H01G4/30		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2023 Registered utility model specifications of Japan 1996-2023 Published registered utility model applications of Japan 1994-2023		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2023-004261 A (MURATA MANUFACTURING CO., LTD.) 17 January 2023 (2023-01-17) paragraphs [0082], [0106], [0109], [0115]-[0117], [0133]-[0143], fig. 12A, 12B, 12C, 13A, 13B	1
A		2-12
Y	WO 2019/207996 A1 (HITACHI POWER SEMICONDUCTOR DEVICE, LTD.) 31 October 2019 (2019-10-31) paragraphs [0040], [0051], [0054], fig. 1, 3	1
A		2-12
A	US 6577012 B1 (AMKOR TECHNOLOGY, INC.) 10 June 2003 (2003-06-10) column 3, line 46 to column 4, line 16, column 6, line 14 to column 7, line 20, column 7, lines 35-39, column 8, lines 10-31, fig. 2A, 2B, 4B, 7	1-12
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 19 July 2023		Date of mailing of the international search report 01 August 2023
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/023868

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2023-004261 A	17 January 2023	(Family: none)	
WO 2019/207996 A1	31 October 2019	JP 2019-192739 A paragraphs [0040], [0051], [0054], fig. 1, 3	
US 6577012 B1	10 June 2003	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01G 4/228(2006.01)i; H01G 4/30(2006.01)i FI: H01G4/228 F; H01G4/30 201H		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01G4/228; H01G4/30 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2023-004261 A (株式会社村田製作所) 17.01.2023 (2023 - 01 - 17) [0082], [0106], [0109], [0115]-[0117], [0133]-[0143], 図12A, 図12B, 図12C, 図13A, 図13B	1 2-12
Y A	WO 2019/207996 A1 (株式会社日立パワーデバイス) 31.10.2019 (2019 - 10 - 31) [0040], [0051], [0054], 図1, 図3	1 2-12
A	US 6577012 B1 (Amkor Technology, Inc.) 10.06.2003 (2003 - 06 - 10) 第3欄第46行-第4欄第16行, 第6欄第14行-第7欄第20行, 第7欄第35-39行, 第8欄第10-31行, FIG. 2A, FIG. 2B, FIG. 4B, FIG. 7	1-12
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 19.07.2023	国際調査報告の発送日 01.08.2023	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 清水 稔 5D 8525 電話番号 03-3581-1101 内線 3551	

国際調査報告
特許ファミリーに関する情報

国際出願番号

PCT/JP2023/023868

引用文献	公表日	特許ファミリー文献	公表日
JP 2023-004261 A	17.01.2023	(ファミリーなし)	
WO 2019/207996 A1	31.10.2019	JP 2019-192739 A [0040], [0051], [0054], 図1, 図3	
US 6577012 B1	10.06.2003	(ファミリーなし)	