

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
2. Juli 2009 (02.07.2009)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2009/079969 A1

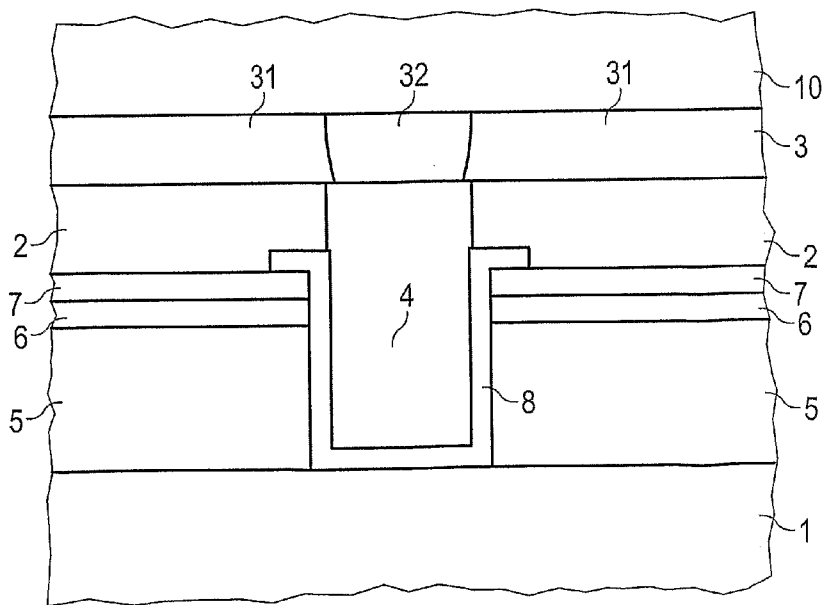
- (51) Internationale Patentklassifikation:
H01L 33/00 (2006.01)
- (21) Internationales Aktenzeichen: PCT/DE2008/001940
- (22) Internationales Anmeldedatum:
21. November 2008 (21.11.2008)
- (25) Einreichungssprache: Deutsch
- (26) Veröffentlichungssprache: Deutsch
- (30) Angaben zur Priorität:
10 2007 061 471.5
20. Dezember 2007 (20.12.2007) DE
10 2008 026 839.9 5. Juni 2008 (05.06.2008) DE
- (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): **OSRAM OPTO SEMICONDUCTORS GMBH** [DE/DE]; Leibnizstr. 4, 93055 Regensburg (DE).
- (72) Erfinder; und
- (75) Erfinder/Anmelder (nur für US): **GROLIER, Vincent** [FR/DE]; Von-der-Tann-Strasse 24, 93047 Regensburg (DE). **PLÖSSL, Andreas** [DE/DE]; Johann-Igl-Weg 24, 93051 Regensburg (DE).
- (74) Anwalt: **EPPING HERMANN FISCHER PATENTANWALTSGESELLSCHAFT MBH**; Ridlerstrasse 55, 80339 München (DE).
- (81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ,

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD FOR THE PRODUCTION OF AN OPTOELECTRONIC COMPONENT USING THIN-FILM TECHNOLOGY

(54) Bezeichnung: VERFAHREN ZUM HERSTELLEN EINES OPTOELEKTRONISCHEN BAUELEMENTES IN DÜNNSCICHTTECHNIK

FIG 2



(57) Abstract: A thin-film layer structure (5, 6, 7) that is used for light emitting diodes or other optoelectronic components is produced on an epitaxial substrate (1) and is provided with a first connecting layer (2) which comprises one or more solder materials. A second connecting layer (3) is applied to the entire surface of a support (10) and is permanently connected to the first connecting layer (2) by means of a soldering process.

[Fortsetzung auf der nächsten Seite]

WO 2009/079969 A1



TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV,

Veröffentlicht:

- mit internationalem Recherchenbericht
- vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen

(57) Zusammenfassung: Auf einem Epitaxiesubstrat (1) wird eine für Leuchtdioden oder andere optoelektronische Bauelemente in Dünnschichttechnik vorgesehene Schichtstruktur (5, 6, 7) hergestellt und mit einer ersten Verbindungsschicht (2), die ein oder mehrere Lotmaterialien umfasst, versehen. Auf einem Träger (10) wird eine zweite Verbindungsschicht (3) ganzflächig aufgebracht und mit der ersten Verbindungsschicht (2) durch einen Lötprozess dauerhaft verbunden.

Beschreibung

Verfahren zum Herstellen eines optoelektronischen Bauelementes in Dünnschichttechnik

Diese Patentanmeldung beansprucht die Priorität der deutschen Patentanmeldungen 10 2007 061 471.5 und 10 2008 026 839.9, deren Offenbarungsgehalt hiermit durch Rückbezug aufgenommen wird.

Die vorliegende Erfindung betrifft ein Verfahren zum Übertragen einer Dünnschichtstruktur eines optoelektronischen Bauelementes, insbesondere einer Dünnschicht-LED-Struktur, von einem Epitaxiesubstrat auf einen Träger.

Bei der Herstellung von Dünnschicht-LEDs (lichtemittierenden Dioden oder Leuchtdioden in Dünnschichttechnik) wird die dafür vorgesehene Schichtstruktur epitaktisch auf einem Epitaxiesubstrat hergestellt. Das Epitaxiesubstrat ist zum Beispiel Saphir, kann aber auch GaN, SiC, Silizium, AlN oder Entsprechendes (für das Aufwachsen von AlGaInN-Schichtstrukturen), GaAs, Ge oder Entsprechendes (für das Aufwachsen von AlGaInP-Schichtstrukturen oder AlGaAs-Schichtstrukturen) oder InP (für das Aufwachsen von InGaAsP-Schichtstrukturen) sein. Die Dünnschicht-LED-Struktur wird auf einen Träger, z. B. aus Germanium, übertragen, indem Anschlusskontaktflächen der LED-Struktur, die üblicherweise durch eine Schicht aus Ti/Pt/Au gebildet sind, auf einer entsprechenden Kontaktfläche des Trägers aufgelötet werden. Das Epitaxiesubstrat kann anschließend entfernt werden. Die Dünnschicht-LED ist dann auf dem Träger dauerhaft befestigt und bildet damit ein Bauelement, das in einer vorgesehenen Weise z. B. in einem Gehäuse montiert werden kann.

Auf dem Epitaxiesubstrat wird eine Vielzahl einzelner LEDs hergestellt. Die Schichtstruktur der Dünnschicht-LEDs muss daher in die einzelnen LEDs unterteilt werden. Zu diesem Zweck werden Gräben in die Epitaxieschichten geätzt, so dass so genannte Mesas stehen bleiben, die jeweils einer herzustellenden LED zugeordnet sind. Zur Verbindung der Anschlusskontaktflächen dieser Mesas mit der Oberseite des Trägers wird üblicherweise eine Lotschicht ganzflächig auf den Träger aufgebracht. Bei einem derartigen Lötprozess kann Lotmaterial grundsätzlich auf beide miteinander zu verbindende Kontaktflächen aufgebracht werden.

Während des Lötens werden der Träger und das Epitaxiesubstrat mit den einander zugewandten Kontaktflächen aufeinander gepresst. Dabei dringt Lot in unerwünschter Weise in den Graben zwischen den Mesas ein und bildet dort unregelmäßige Wülste. Diese Unregelmäßigkeiten bei der Herstellung verursachen Einbußen in der Ausbeute funktionsfähiger Bauelemente und einen erhöhten Aufwand bei der Kontrolle der Massenfertigung, was die Herstellungskosten erhöht. Diese Schwierigkeiten können z. B. dadurch vermieden werden, dass die Mesas erst nach der Verbindung mit dem Träger geätzt werden. Es ist statt dessen auch möglich, den Träger entsprechend den LED-Mesas zu strukturieren und auf diese Weise den Graben zwischen den Mesas lotfrei zu halten; das erfordert jedoch eine genaue Justage des Trägers auf dem Epitaxiesubstrat.

Materialien und Verfahren der isothermen Erstarrung, die für das Löten elektronischer Komponenten geeignet sind, werden in dem Artikel von Rainer Schmid-Fetzer: „Fundamentals of Bonding by Isothermal Solidification for High Temperature Semiconductor Applications“ in R. Y. Lin et al. (eds.):

„Design Fundamentals of High Temperature Composites, Intermetallics, and Metal-Ceramics Systems“, The Minerals, Metals & Materials Society, 1995, Seiten 75 bis 98, ausführlich beschrieben.

In der DE 10 2007 030 129 ist ein Verfahren zur Herstellung einer Mehrzahl optoelektronischer Bauelemente angegeben. Es umfasst das Bereitstellen eines Anschlusssträgerverbunds, der eine Mehrzahl von Bauelementbereichen aufweist, in denen jeweils zumindest ein elektrischer Anschlussbereich vorgesehen ist, sowie eines Halbleiterkörperträgers, auf dem eine Mehrzahl gesonderter und mit dem Halbleiterkörperträger verbundener Halbleiterkörper angeordnet ist, wobei die Halbleiterkörper jeweils eine Halbleiterschichtenfolge mit einem aktiven Bereich aufweisen. Der Anschlusssträgerverbund und der Halbleiterkörperträger werden relativ zueinander derart ausgerichtet, dass die Halbleiterkörper den Bauelementbereichen zugewandt sind. Eine Mehrzahl von Halbleiterkörpern werden mit dem Anschlusssträgerverbund in einem Montagebereich eines dem jeweiligen Halbleiterkörper zugeordneten Bauelementbereichs mechanisch verbunden, und der jeweilige Halbleiterkörper wird mit dem Anschlussbereich des dem Halbleiterkörper zugeordneten Bauelementbereichs elektrisch leitend verbunden. Der mit dem Anschlusssträgerverbund verbundene Halbleiterkörper wird vom Halbleiterkörperträger getrennt, und der Anschlusssträgerverbund wird in eine Mehrzahl von gesonderten optoelektronischen Bauelementen aufgeteilt, die jeweils einen Anschlussträger, der den Bauelementbereich aufweist, und einen auf dem Anschlussträger angeordneten und mit dem Anschlussbereich elektrisch leitend verbundenen Halbleiterkörper aufweisen.

Aufgabe der vorliegenden Erfindung ist es, ein verbessertes Verfahren zum Übertragen der für Dünnschicht-LEDs oder andere in Dünnschichttechnik hergestellte optoelektronische Bau-

elemente vorgesehenen Epitaxieschichten auf einen Träger anzugeben.

Diese Aufgabe wird mit dem Verfahren mit den Merkmalen des Anspruchs 1 gelöst. Ausgestaltungen ergeben sich aus den abhängigen Ansprüchen.

Bei diesem Herstellungsverfahren wird ein Lot aus einem oder mehreren Lotmaterialien auf der Mesastruktur der Bauelemente, zum Beispiel der LEDs, aufgebracht und eine Kontaktbeschichtung auf einem Träger aufgebracht. Nach dem Herstellen einer Lotverbindung zwischen dem Lotmaterial und dem Material der Kontaktbeschichtung ist die Mesastruktur dauerhaft und gegebenenfalls elektrisch leitend auf der Anschlusskontaktfläche des Trägers befestigt, so dass die Bauelemente auf den Träger übertragen worden sind. Hierbei ist unter einem Lotmaterial ein Material zu verstehen, das unterhalb einer oberen Grenztemperatur, die für das Halbleitermaterial noch zulässig ist, geschmolzen und in ein höher (d. h., bei einer höheren Temperatur) schmelzendes Kontaktmaterial einlegiert werden kann.

In dem Lötprozess werden eine niedrig schmelzende Komponente als Lotmaterial und eine hoch schmelzende Komponente als Kontaktbeschichtung eingesetzt. Das Löten kann eutektisches Bonden ohne Erhöhung des Schmelzpunktes nach dem Fügeprozess oder eine isotherme Erstarrung sein. Nach dem Löten mittels isothermer Erstarrung weist die so hergestellte Legierung einen höheren Schmelzpunkt auf als die Komponenten der Lotverbindung. Als niedrig schmelzende Komponente kommen zum Beispiel reines Zinn, reines Indium oder reines Gallium in Frage, aber auch eutektische Mischungen wie zum Beispiel Gold und Zinn im Verhältnis von 80:20 Gewichtsprozenten. Mit einer eutektischen Zusammensetzung der Materialien wird eine deut-

liche Absenkung der Schmelztemperatur erreicht, so dass die Prozesstemperatur möglichst weit unterhalb der Schmelztemperaturen der einzelnen Komponenten bleiben kann.

Aufdampfen des Lotmaterials (PVD, physical vapor deposition) erlaubt die Anwendung eines Lift-Off-Prozesses zur Strukturierung der Lotschicht auf den Mesas der LEDs, ohne die Löslichkeit eines verwendeten Lacks durch zu hohe Prozesstemperaturen zu beeinträchtigen. Somit können auch platinhaltige Schichten in guter Qualität strukturiert werden. Als Lotmaterial kann statt einer homogenen Legierung vorzugsweise eine Schichtfolge aufgebracht werden, die während des Lotprozesses eine Mischung der Materialien bildet.

Es folgt eine genauere Beschreibung von Beispielen des Verfahrens anhand der beigefügten Figuren.

Figur 1 zeigt eine Anordnung eines Epitaxiesubstrats und eines Trägers mit darauf aufgetragenen Schichten im Querschnitt.

Figur 2 zeigt die Anordnung gemäß Figur 1 im Querschnitt nach dem Zusammenfügen der Komponenten.

Figur 3 zeigt eine Anordnung gemäß der Figur 1 für ein weiteres Ausführungsbeispiel im Querschnitt.

Figur 4 zeigt einen Querschnitt gemäß der Figur 3 nach dem Ablösen eines Teils der aufgelöteten Bauelemente.

Figur 5 zeigt einen Querschnitt gemäß der Figur 4 mit einer Anordnung eines weiteren Trägers.

Die Figur 1 zeigt im Querschnitt ein Substrat 1 mit einer darauf hergestellten, insbesondere epitaktisch aufgewachsenen Schicht eines in Dünnschichttechnik hergestellten optoelektronischen Halbleiterbauelementes wie zum Beispiel einer Dünnschicht-LED, Dünnschicht-IRED oder Dünnschicht-Laserdiode, weshalb das Substrat 1 im Folgenden zur Unterscheidung von dem Träger als Epitaxiesubstrat bezeichnet wird. Das Epitaxiesubstrat 1 ist z. B. Saphir, GaN, SiC, Silizium, AlN, GaAs, Ge oder InP. Darauf befindet sich eine Halbleiterschicht 5, die den wesentlichen Halbleiteranteil des Bauelementes bildet und z. B. GaN ist, das insbesondere für blau strahlende Dünnschicht-LEDs verwendet wird. Eine Spiegelschicht 6 wird üblicherweise vorgesehen, um das erzeugte Licht in die für die Auskopplung vorgesehene Richtung zu reflektieren, und kann metallisch sein (und zum Beispiel Ag, Al oder Au umfassen), dielektrisch sein (zum Beispiel SiO_x , SiN_x oder dergleichen), metallisch und dielektrisch sein (kombiniert und zum Beispiel mit einer lateralen Strukturierung versehen) oder auch mit TCO (transparent conductive oxide) hergestellt werden. Darauf sollte eine Sperrschicht 7 aufgebracht sein, die eine vertikale Durchmischung des Schichtstapels verhindert und zum Beispiel Ti/Pt/Au sein kann oder Molybdän, TiN, TiW(N) oder dergleichen umfassen kann. Diese Schichtstruktur ist durch Gräben in eine Vielzahl von Mesas strukturiert, von denen jede ein Bauelement, in diesem Beispiel eine Dünnschicht-LED, bildet. In der Figur 1 sind links und rechts Anteile zweier Mesas dargestellt. Zwischen den Mesas sind Zwischenräume 4 vorhanden, die durch die geätzten Gräben gebildet werden. Die Flanken der Mesas können mit einer Passivierungsschicht 8, z. B. aus SiN_x , versehen sein.

Auf diese Struktur wird eine erste Verbindungsschicht 2 aufgebracht, die bei dem erfindungsgemäßen Verfahren ein oder mehrere Lotmaterialien umfasst. Ein Träger 10, der z. B. Germanium sein kann, wird ganzflächig mit einer zweiten Verbindungsschicht 3 versehen. Diese zweite Verbindungsschicht 3 ist als Lotkontaktbeschichtung vorgesehen und kann z. B. Ti/Pt/Au sein. Das Epitaxiesubstrat 1 und der Träger 10 werden in der dargestellten Weise so zueinander ausgerichtet, dass die erste Verbindungsschicht 2 und die zweite Verbindungsschicht 3 einander gegenüberliegend angeordnet sind. Die Verbindungsschichten werden dann aufeinander gepresst und durch Herstellen der Lotverbindung dauerhaft und gegebenenfalls elektrisch leitend miteinander verbunden. Die Materialien der Verbindungsschichten können zu diesem Zweck elektrisch leitfähig gewählt werden; außerdem sollen die Materialien vorzugsweise thermisch leitfähig sein.

Die Figur 2 zeigt die Anordnung gemäß der Figur 1 nach der Verbindung der ersten Verbindungsschicht 2 und der zweiten Verbindungsschicht 3. Aus dem Lotmaterial der ersten Verbindungsschicht 2 und dem Kontaktmaterial der zweiten Verbindungsschicht 3 wird in den Bereichen oberhalb der Mesas jeweils eine dritte Verbindungsschicht 31 gebildet, während über den Zwischenräumen 4 ein Restanteil 32 der zweiten Verbindungsschicht 3 übrig bleibt. In der dritten Verbindungsschicht 31 ist das Lotmaterial der ersten Verbindungsschicht 2 in das Kontaktmaterial der zweiten Verbindungsschicht 3 einlegiert. Das Epitaxiesubstrat 1 kann dann entfernt werden, und die LEDs können vereinzelt und in der üblichen Weise weiterverarbeitet werden.

Es folgen weitere Beschreibungen einer Reihe von Ausführungsbeispielen.

Eine Ausführungsform der ersten Verbindungsschicht 2 sieht eine Schichtfolge vor, die auf der Sperrschicht aufeinander folgend die Materialien Titan, Platin, Zinn, Titan und Gold umfasst. Die zweite Verbindungsschicht 3 ist in diesem Beispiel Ti/Pt/Au. Vorzugsweise werden die Anteile an Gold und Zinn so gewählt, dass beim Lötprozess ein 80/20-Eutektikum aus ζ -(Au₅Sn) + δ -AuSn gebildet wird (Au und Sn etwa im Verhältnis von 80:20 Gewichtsprozenten). Zu diesem Zweck können z. B. auf die Sperrschicht 7 der LED 50 nm Titan, 100 nm Platin, 1000 nm Zinn, 10 nm Titan und abschließend 100 nm Gold aufgebracht und durch Ätzen oder in Abhebetechnik (lift-off) entsprechend den LED-Mesas strukturiert werden. Bei dieser Ausführungsform wird daher etwa der in Figur 1 schraffiert eingezeichnete Anteil 9 der ersten Verbindungsschicht 2 entfernt. Als zweite Verbindungsschicht 3 auf dem Träger 10 werden z. B. 100 nm Titan, 100 nm Platin und abschließend 1400 nm Gold aufgebracht. Die hauptsächlichen Anteile dieses Beispiels, nämlich das Zinn auf der LED-Struktur und das Gold auf dem Träger, bilden im Lötprozess das vorgesehene Eutektikum, das einen wesentlich niedrigeren Schmelzpunkt aufweist als dessen Komponenten. Statt einer (vorzugsweise eutektischen) Mischung aus Gold und Zinn kann auch eine Mischung aus Blei und Zinn, Wismut und Zinn, Indium und Zinn oder anderen Metallen zusammen mit Zinn vorgesehen werden.

Um eine hinreichend gute Sperre zwischen den Metallen der Spiegelschicht 6 und der ersten Verbindungsschicht 2 zu erreichen, kann z. B. in der Sperrschicht 7 zusätzlich Molybdän vorgesehen werden, das mit Gold und Zinn ein ternäres Phasengleichgewicht bildet. Statt dessen kann in der Sperrschicht 7 eine Sperre aus Ti:N, TiW:N oder dergleichen

vorgesehen werden. Bei dem beschriebenen Ausführungsbeispiel wird als wesentlicher Bestandteil des Lotmaterials Zinn verwendet. Die Erfindung ist aber nicht auf die Verwendung einer zinnhaltigen Verbindungsschicht beschränkt, wie die nachfolgend beschriebenen Ausführungsbeispiele zeigen.

Ein weiteres Ausführungsbeispiel verwendet als erste Verbindungsschicht 2 eine Wismut-Schicht, die mit einer dünnen Ti/Au-Schicht oder Au-Schicht abgedeckt wird. Das Wismut kann durch Ätzen mit heißer Schwefelsäure oder 5%-iger Silbernitratlösung strukturiert werden. Ein möglicher Schichtaufbau ist beispielsweise 100 nm Titan / 1000 nm Wismut / 100 nm Gold als erste Verbindungsschicht 2 und 50 nm Platin / 200 nm TiW:N / 1000 nm Gold als zweite Verbindungsschicht 3.

In einem weiteren Ausführungsbeispiel wird eine ausreichend dicke erste Verbindungsschicht 2 aus Gold aufgebracht und zur Ausbildung eines Gold-Germanium-Eutektikums ein Träger 10 aus Germanium mit einer dünnen zweiten Verbindungsschicht 3 aus Gold verwendet. Der Träger 10 kann ein Germanium-Wafer sein oder auch nur eine Schicht aus Germanium umfassen. Statt Germanium kann Silizium verwendet werden. Auch hierbei ist es möglich, einen Silizium-Wafer als Träger 10 zu verwenden oder einen Träger mit einer ausreichend dicken Siliziumschicht. Bei Verwendung von Germanium würde als erste Verbindungsschicht 2 beispielsweise eine Schichtfolge aus 100 nm Titan, 100 nm Platin und 1000 nm Gold aufgebracht. Die zweite Verbindungsschicht 3 auf dem Träger wäre z. B. eine Schicht von 50 nm Gold. Im Falle eines Siliziumträgers würde man beispielsweise etwa 100 nm Gold auf dem Silizium als zweite Verbindungsschicht 3 aufbringen und als erste Verbindungsschicht 2 eine Schichtfolge aus 100 nm Titan, 100 nm Platin und 2000 nm Gold herstellen.

Auf eine Abhebetchnik zur Strukturierung der ersten Verbindungsschicht 2 entsprechenden den LED-Mesas kann verzichtet werden, wenn das Verfahren z. B. wie folgt abgewandelt wird. Als Sperrschicht 7 könnte z. B. eine Schichtfolge aus TiW:N, Platin und Gold vorgesehen werden. Darauf kann vorzugsweise eine geeignete Benetzungsschicht aufgebracht werden, die z. B. 50 nm Platin und darauf 50 nm Gold umfasst. Dann werden die Zwischenräume 4 als Gräben geätzt, um die Mesas der LEDs auszubilden. Die Mesaflanken werden mit einer Passivierungsschicht 8, z. B. aus SiN_x , versehen.

Dann wird die erste Verbindungsschicht 2 ausgebildet, indem ganzflächig Zinn in einer Dicke von typisch etwa 800 nm aufgebracht wird. Diese Schicht wird abgedeckt mit 10 nm Titan und darauf 100 nm Gold als Schutz vor einer Diffusion und einer Oxidation des Zinns. Der Träger kann z. B. Germanium sein, das vorzugsweise oberseitig mit einer Sperrschicht versehen ist. Als zweite Verbindungsschicht 3 wird Gold aufgebracht, z. B. in einer typischen Dicke von etwa 1060 nm.

Beim Löten schmilzt die Zinnschicht und zieht sich von den Oberflächen der Passivierungsschicht 8 auf die Au/Pt-haltigen Schichten zurück oder bildet auf der Passivierungsschicht 8 Perlen, die später z. B. mit FeCl_3 -Lösung oder mit $\text{HNO}_3/\text{C}_2\text{H}_5\text{OH}(1:49)$ weggeätzt werden können. Damit wird eine Art Selbstjustage der ersten Verbindungsschicht 2 auf der Sperrschicht 7 bewirkt, so dass das Entfernen der in der Figur 1 schraffiert hervorgehobenen Anteile 9 entfallen kann.

Als Passivierungsschicht 8 kommen auch andere siliziumhaltige Verbindungen in Frage, wie z. B. SiO_x , SiNO_x , SiC oder ähnliche. Das Material der Passivierungsschicht 8 wird für

dieses Ausführungsbeispiel so gewählt, dass es von Zinn oder einer zinnhaltigen Schmelze nicht benetzt wird. Ein reaktiver Lötprozess, wie in dem Beispiel mit Zinn, Gold und Platin, ermöglicht es, die sich auf der Passivierungsschicht 8 bildenden Lotperlen selektiv bezüglich des Lotmaterials, das chemisch reagiert hat, wegzuätzen.

Die angegebenen Verhältnisse der Komponenten des Lotmaterials und der Schichtdicken können im Rahmen der Erfindung variiert werden. Insbesondere kann die Bildung eines binären Eutektikums variiert werden, so z. B. im System von Gold und Zinn, indem z. B. die ζ - (Au_5Sn) -Phase als Hauptbestandteil des Lots vorgesehen wird. In diesem Ausführungsbeispiel würde man ein größeres Au:Sn-Verhältnis wählen und die Dicke der Goldschicht auf dem Träger z. B. typisch etwa 2900 nm wählen.

Es ist nicht notwendig, gleich alle vorhandenen Mesas mit Lotmaterial für eine erste Verbindungsschicht zu versehen. Statt dessen ist es auch möglich, schrittweise jeweils nur eine Auswahl der Mesas durch Löten auf einen Träger zu übertragen, zum Beispiel in jeder Reihe von Mesas nur jede zweite Mesa. Die Schichten der betreffenden Bauelemente werden nach dem Unterteilen des Trägers von dem Epitaxiesubstrat abgelöst, während die restlichen Bauelemente noch als Mesas aus Epitaxieschichten auf dem Epitaxiesubstrat bleiben. Dann wird ein weiterer Träger mit einer weiteren zweiten Verbindungsschicht verwendet und nochmals ein Lötprozess durchgeführt, so dass eine weitere Auswahl von Bauelementen, zum Beispiel bereits alle übrigen Bauelemente, von dem Epitaxiesubstrat auf einen Träger übertragen werden. Der Prozess des Übertragens kann gegebenenfalls in mehreren Schritten unter Verwendung mehrerer Träger durchgeführt werden, wobei immer nur ein bestimmter Anteil der Bauelemente

übertragen wird. Das Ablösen der Mesas von dem Epitaxie-substrat kann zum Beispiel mittels Laserstrahlung erfolgen, die insbesondere bei der Herstellung von GaN-Dioden ein lokal begrenztes Ablösen einer GaN-Schicht vom Epitaxiesubstrat ermöglicht. Bei diesem Verfahrensschritt können die eingangs angegebenen Herstellungsverfahren aus dem Stand der Technik analog eingesetzt werden.

Ein Ausführungsbeispiel eines solchen Verfahrens wird anhand der Figuren 3 bis 5 beschrieben, in denen jeweils abgewandelte Anordnungen gemäß den Figuren 1 und 2 im Querschnitt dargestellt sind. In der Figur 3 ist eine Anordnung einer durch Zwischenräume 4 in Mesas unterteilten Halbleiterschicht 5 auf einem Epitaxiesubstrat 1 dargestellt. Jede zweite Mesa der in dem Querschnitt sichtbaren Reihe von Mesas ist mit einer ersten Verbindungsschicht 2 aus einem oder mehreren Lotmaterialien versehen worden. Diese Mesas werden mit einer zweiten Verbindungsschicht 3 auf einem Träger verlötet. Die Halbleiterschicht 5 kann zum Beispiel zur Herstellung von UV-Lumineszenzdioden (UV-LEDs) vorgesehen und AlGaN sein, epitaktisch aufgewachsen auf einem Substrat 1 aus AlN. Nach dem Applizieren einer elektrischen Kontakt- und optischen Spiegelbeschichtung wird eine Sperrschicht aufgebracht, was wie bei herkömmlichen Verfahren geschehen kann und in der Figur 3 nicht dargestellt ist. Die Unterteilung der Mesas kann photolithographisch geschehen; die Zwischenräume 4 können durch eine Grabenätzung hergestellt werden. Die relativ niedrig schmelzende erste Verbindungsschicht 2 kann hier beispielsweise 50 nm Ti / 2000 nm Bi / 150 nm Au sein, und die zweite Verbindungsschicht 3 aus dem höher schmelzenden Kontaktmaterial kann ganzflächig beispielsweise 400 nm TiW / 2000 nm Au sein. Nach dem Löten wird der Träger 10 an den in der Figur 3 durch die strichpunktierten Schnittlinien 11 markierten

Stellen unterteilt, und die verlöteten Bauelemente werden von dem Epitaxiesubstrat 1 abgelöst. Das kann mittels eines selektiven Laser-Lift-off-Verfahrens geschehen, mit dem die Halbleiterschicht 5 der betreffenden Bauelemente jeweils von dem Epitaxiesubstrat 1 abgehoben wird.

Die Figur 4 zeigt die Anordnung nach dem Abheben der verlöteten Bauelemente 12. Es ist in diesem Querschnitt erkennbar, dass die noch nicht verlöteten Bauelemente als Mesas auf dem Epitaxiesubstrat 1 bleiben und so im Verbund mit dem Epitaxiesubstrat 1 gehalten werden. Die restlichen Mesas können in weiteren Verfahrensschritten ebenfalls auf Träger übertragen werden.

Die Figur 5 zeigt eine Anordnung aus dem Epitaxiesubstrat 1 mit den verbliebenen Anteilen der Halbleiterschicht 5, die jetzt mit einer weiteren ersten Verbindungsschicht 2 aus relativ niedrig schmelzendem Lotmaterial versehen worden sind. Um auch diese Bauelemente zu übertragen, wird ein weiterer Träger 10a mit einer weiteren zweiten Verbindungsschicht 3a aus einem höher schmelzenden Kontaktmaterial verwendet. Die übrigen Verfahrensschritte entsprechen von hier ab dem zuvor beschriebenen Ausführungsbeispiel.

Patentansprüche

1. Verfahren zum Herstellen eines optoelektronischen Bauelementes in Dünnschichttechnik, bei dem
 - eine für ein optoelektronisches Bauelement vorgesehene Schichtstruktur (5, 6, 7) auf einem Epitaxiesubstrat (1) hergestellt wird,
 - die Schichtstruktur (5, 6, 7) entsprechend einer vorgesehenen Aufteilung in einzelne Bauelemente zu Mesas strukturiert wird,
 - eine erste Verbindungsschicht (2) auf Oberseiten der Mesas aufgebracht wird,
 - eine zweite Verbindungsschicht (3) auf einem Träger (10) aufgebracht wird,
 - die erste Verbindungsschicht (2) und die zweite Verbindungsschicht (3) miteinander in Kontakt gebracht und dauerhaft miteinander verbunden werden und
 - das Epitaxiesubstrat (1) entfernt wird, dadurch gekennzeichnet, dass
 - die erste Verbindungsschicht (2) ein Lotmaterial oder mehrere Lotmaterialien umfasst.
2. Verfahren nach Anspruch 1, bei dem die zweite Verbindungsschicht (3) ein im Vergleich zu dem Lotmaterial höher schmelzendes Material umfasst.
3. Verfahren nach Anspruch 1 oder 2, bei dem das Lotmaterial eine eutektische Mischung ist.
4. Verfahren nach einem der Ansprüche 1 bis 3, bei dem die erste Verbindungsschicht (2) mittels einer Abhebetechnik entsprechend den Mesas strukturiert wird.

5. Verfahren nach einem der Ansprüche 1 bis 4, bei dem die erste Verbindungsschicht (2) Zinn umfasst.
6. Verfahren nach Anspruch 5, bei dem die erste Verbindungsschicht (2) Gold und Zinn umfasst.
7. Verfahren nach einem der Ansprüche 1 bis 4, bei dem die erste Verbindungsschicht (2) Gold und Wismut umfasst.
8. Verfahren nach einem der Ansprüche 1 bis 4, bei dem der Träger (10) Germanium ist und die erste Verbindungsschicht (2) und die zweite Verbindungsschicht (3) Gold umfassen.
9. Verfahren nach einem der Ansprüche 1 bis 4, bei dem der Träger (10) Silizium ist und die erste Verbindungsschicht (2) und die zweite Verbindungsschicht (3) Gold umfassen.
10. Verfahren nach einem der Ansprüche 1 bis 9, bei dem die erste Verbindungsschicht (2) auf einer Sperrschicht (7) aufgebracht wird und die Sperrschicht (7) Ti oder TiW enthält.
11. Verfahren nach einem der Ansprüche 1 bis 10, bei dem die zweite Verbindungsschicht (3) Ti/Pt/Au umfasst.
12. Verfahren nach einem der Ansprüche 1 bis 11, bei dem Flanken der Mesas mit einer siliziumhaltigen Passivierungsschicht (8) abgedeckt werden.

13. Verfahren nach einem der Ansprüche 1 bis 12, bei dem die erste Verbindungsschicht (2) nur auf einer Auswahl der Mesas hergestellt wird und nach der Verbindung der ersten Verbindungsschicht (2) und der zweiten Verbindungsschicht (3) miteinander nur die so verbundenen Mesas von dem Epitaxiesubstrat (1) entfernt werden.
14. Verfahren nach Anspruch 13, bei dem die Gesamtheit der auf dem Epitaxiesubstrat (1) verbliebenen Mesas oder eine weitere Auswahl der auf dem Epitaxiesubstrat (1) verbliebenen Mesas nachträglich mit der ersten Verbindungsschicht (2) versehen wird und auf einen mit einer weiteren zweiten Verbindungsschicht (3a) versehenen weiteren Träger (10a) übertragen wird.
15. Verfahren nach Anspruch 13 oder 14, bei dem die auf einen Träger (10, 10a) übertragenen Mesas mittels eines Laser-Lift-off-Verfahrens von dem Epitaxiesubstrat (1) abgelöst werden.

FIG 1

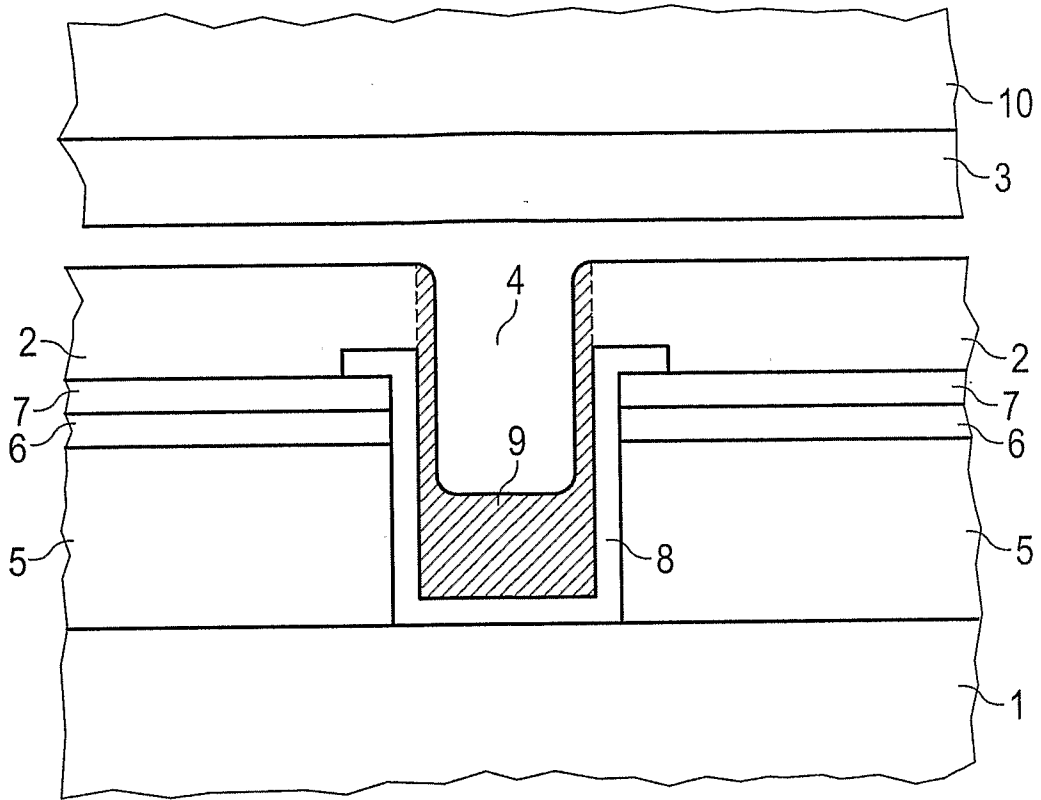


FIG 2

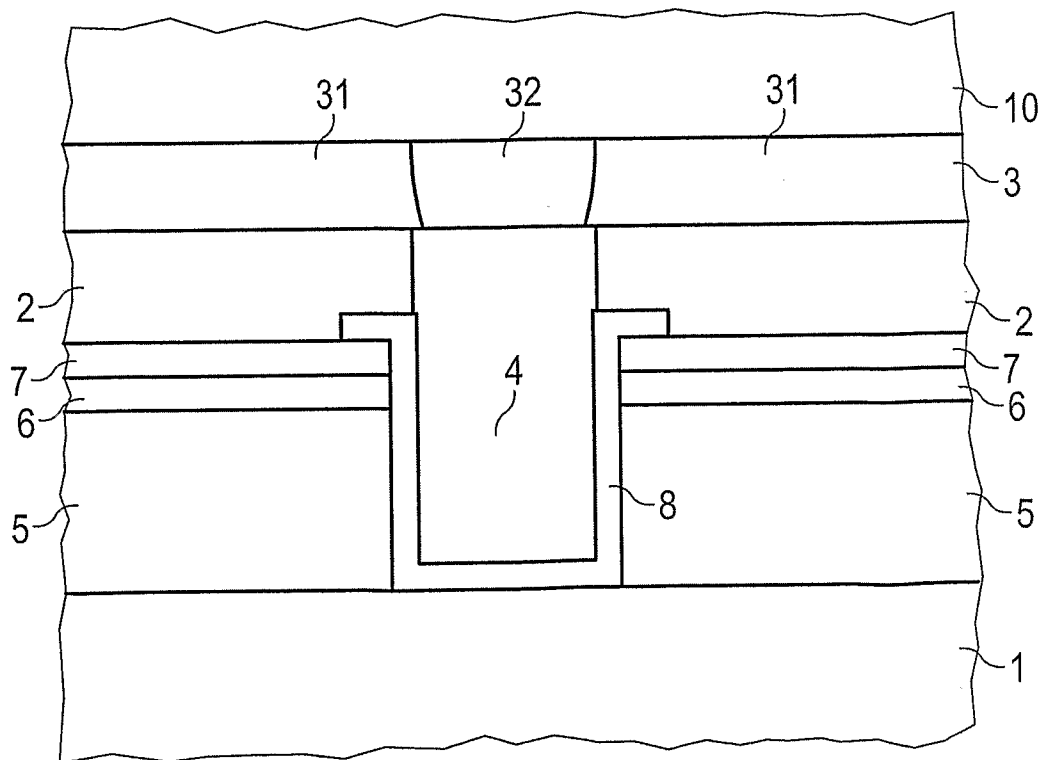


FIG 3

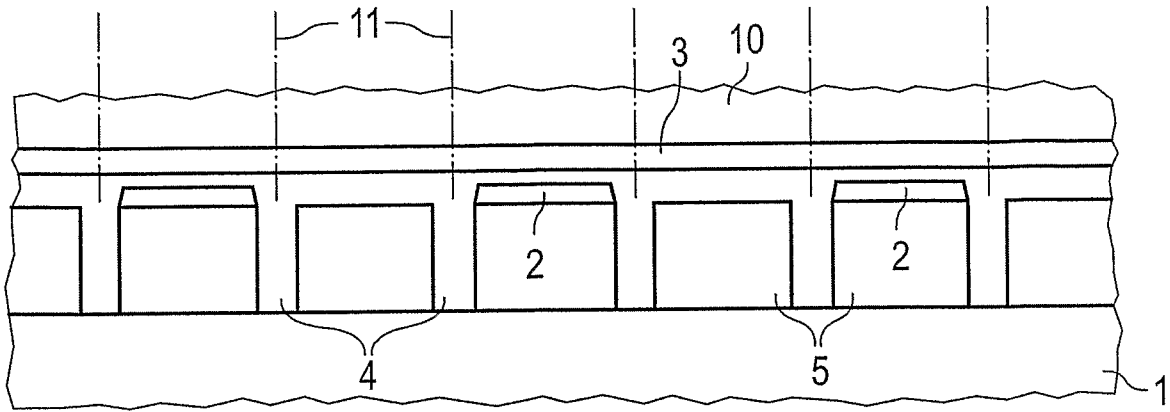


FIG 4

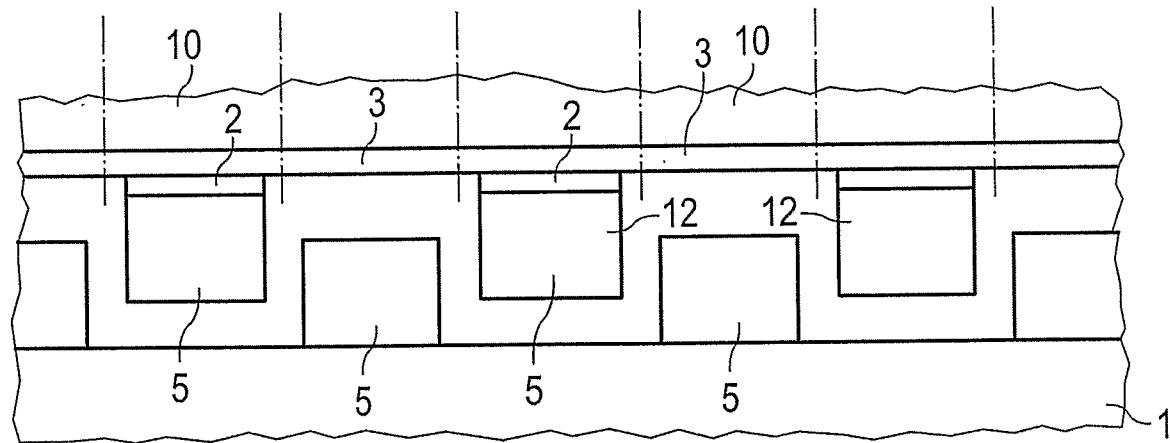
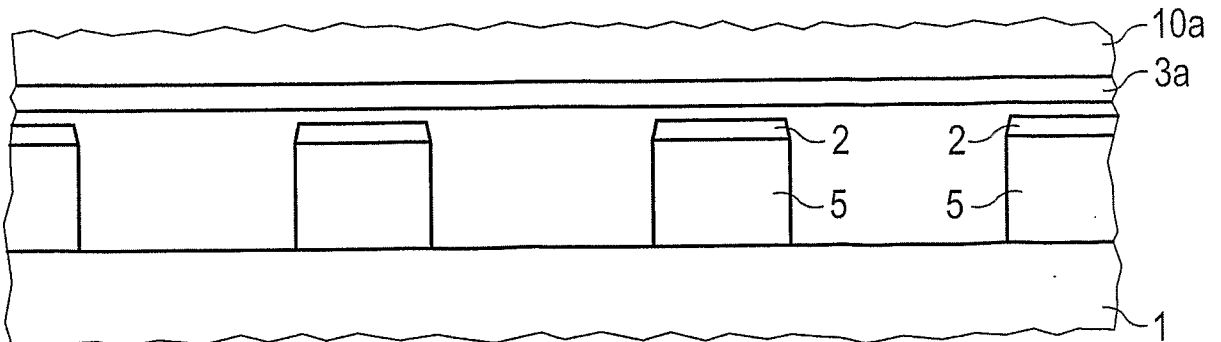


FIG 5



INTERNATIONAL SEARCH REPORT

International application No
PCT/DE2008/001940

A. CLASSIFICATION OF SUBJECT MATTER
INV. H01L33/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	EP 0 905 797 A (SIEMENS AG [DE] OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 31 March 1999 (1999-03-31) paragraphs [0017], [0024], [0073], [0095] - [0107]; figures 1,4	1-12,15
Y	WO 2004/068567 A (OSRAM OPTO SEMICONDUCTORS GMBH [DE]; STAUSS PETER [DE]; PLOESSL ANDREA) 12 August 2004 (2004-08-12) page 5, line 22 - page 6, line 34	1-12,15
Y	US 2007/096130 A1 (SCHIAFFINO STEFANO [US] ET AL) 3 May 2007 (2007-05-03) paragraphs [0044], [0046], [0051]	4-6,10, 12
	-/--	

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents :

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- *Z* document member of the same patent family

Date of the actual completion of the international search

7 Mai 2009

Date of mailing of the international search report

05/06/2009

Name and mailing address of the ISA/
European Patent Office, P.B. 5816 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Meacher, David

INTERNATIONAL SEARCH REPORT

International application No
PCT/DE2008/001940

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	EP 1 768 193 A (NICHIA CORP [JP]) 28 March 2007 (2007-03-28) paragraph [0047]	7
Y	US 2006/289875 A1 (SHIEH YUH-REN [TW] ET AL) 28 December 2006 (2006-12-28) paragraphs [0026] - [0028]	11

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No PCT/DE2008/001940

Patent document cited in search report	A	Publication date	US	Patent family member(s)	Publication date
EP 0905797	A	31-03-1999	US	6111272 A	29-08-2000
WO 2004068567	A	12-08-2004	CN	1745458 A	08-03-2006
			EP	1588409 A1	26-10-2005
			JP	2006518102 T	03-08-2006
			KR	20050122200 A	28-12-2005
			TW	237909 B	11-08-2005
			US	2006180804 A1	17-08-2006
US 2007096130	A1	03-05-2007	WO	2008072204 A1	19-06-2008
EP 1768193	A	28-03-2007	JP	2007095722 A	12-04-2007
			US	2007096114 A1	03-05-2007
US 2006289875	A1	28-12-2006	TW	285969 B	21-08-2007

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE2008/001940

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES INV. H01L33/00		
Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC		
B. RECHERCHIERTE GEBIETE		
Recherchiertes Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole) H01L		
Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen		
Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe) EPO-Internal, WPI Data		
C. ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
Y	EP 0 905 797 A (SIEMENS AG [DE] OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 31. März 1999 (1999-03-31) Absätze [0017], [0024], [0073], [0095] - [0107]; Abbildungen 1,4	1-12,15
Y	WO 2004/068567 A (OSRAM OPTO SEMICONDUCTORS GMBH [DE]; STAUSS PETER [DE]; PLOESSL ANDREA) 12. August 2004 (2004-08-12) Seite 5, Zeile 22 - Seite 6, Zeile 34	1-12,15
Y	US 2007/096130 A1 (SCHIAFFINO STEFANO [US] ET AL) 3. Mai 2007 (2007-05-03) Absätze [0044], [0046], [0051]	4-6,10,12
	-/--	
<input checked="" type="checkbox"/> Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen <input checked="" type="checkbox"/> Siehe Anhang Patentfamilie		
* Besondere Kategorien von angegebenen Veröffentlichungen : *A* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist *E* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist *L* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt) *O* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht *P* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist *T* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist *X* Veröffentlichung von besonderer Bedeutung, die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden *Y* Veröffentlichung von besonderer Bedeutung, die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist *&* Veröffentlichung, die Mitglied derselben Patentfamilie ist		
Datum des Abschlusses der internationalen Recherche 7. Mai 2009		Absenddatum des internationalen Recherchenberichts 05/06/2009
Name und Postanschrift der internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Bevollmächtigter Bediensteter Meacher, David

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen
PCT/DE2008/001940

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
Y	EP 1 768 193 A (NICHIA CORP [JP]) 28. März 2007 (2007-03-28) Absatz [0047]	7
Y	US 2006/289875 A1 (SHIEH YUH-REN [TW] ET AL) 28. Dezember 2006 (2006-12-28) Absätze [0026] - [0028]	11

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE2008/001940

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung		Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
EP 0905797	A	31-03-1999	US	6111272 A	29-08-2000
WO 2004068567	A	12-08-2004	CN	1745458 A	08-03-2006
			EP	1588409 A1	26-10-2005
			JP	2006518102 T	03-08-2006
			KR	20050122200 A	28-12-2005
			TW	237909 B	11-08-2005
			US	2006180804 A1	17-08-2006
US 2007096130	A1	03-05-2007	WO	2008072204 A1	19-06-2008
EP 1768193	A	28-03-2007	JP	2007095722 A	12-04-2007
			US	2007096114 A1	03-05-2007
US 2006289875	A1	28-12-2006	TW	285969 B	21-08-2007