

도 3은 종래 플라즈마 디스플레이 패널의 구동 파형도이다.

도 4는 종래기술에 따른 스위치의 구동회로를 나타낸 것이다.

도 5는 본 발명의 실시예에 따른 플라즈마 디스플레이 패널을 나타내는 도면이다.

도 6은 본 발명의 실시예에 따른 구동 파형도이다.

도 7은 본 발명의 실시예에 따른 플라즈마 디스플레이 패널의 구동파형을 형성하는 X, Y 전극 구동부의 상세 회로도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 플라즈마 디스플레이 패널(plasma display panel; PDP)의 구동방법에 관한 것으로, 특히 유지방전의 효율을 향상시키기 위한 플라즈마 디스플레이 패널의 구동방법에 관한 것이다.

최근 액정표시장치(liquid crystal display; LCD), 전계 방출 표시장치(field emission display; FED), PDP 등의 평면 표시 장치가 활발히 개발되고 있다. 이들 평면 표시 장치 중에서 PDP는 다른 평면 표시 장치에 비해 휘도 및 발광효율이 높으며 시야각이 넓다는 장점이 있다. 따라서, PDP가 40인치 이상의 대형 표시 장치에서 종래의 CRT(cathode ray tube)를 대체할 표시 장치로서 각광받고 있다.

PDP는 기체 방전에 의해 생성된 플라즈마를 이용하여 문자 또는 영상을 표시하는 평면 표시 장치로서, 그 크기에 따라 수십에서 수백 만개 이상의 픽셀(pixel)이 매트릭스(matrix)형태로 배열되어 있다. 이러한 PDP는 인가되는 구동 전압 파형의 형태와 방전 셀의 구조에 따라 직류형(DC형)과 교류형(AC형)으로 구분된다.

직류형 PDP는 전극이 방전 공간에 그대로 노출되어 있어서 전압이 인가되는 동안 전류가 방전공간에 그대로 흐르게 되며, 이를 위해 전류제한을 위한 저항을 만들어 주어야 하는 단점이 있다. 반면 교류형 PDP에서는 전극을 유전체층이 덮고 있어 자연스러운 커패시턴스 성분의 형성으로 전류가 제한되며 방전시 이온의 충격으로부터 전극이 보호되므로 직류형에 비해 수명이 길다는 장점이 있다.

도 1은 AC형 플라즈마 디스플레이 패널의 일부 사시도이다.

도 1에 도시한 바와 같이, 제1유리기판(1) 위에는 유전체층(2) 및 보호막(3)으로 덮인 주사전극(4)과 유지전극(5)이 쌍을 이루어 평행하게 설치된다. 제2유리기판(6) 위에는 절연체층(7)으로 덮인 복수의 어드레스전극(8)이 설치된다. 어드레스전극(8)들 사이에 있는 절연체층(7) 위에는 어드레스 전극(8)과 평행하게 격벽(9)이 형성되어 있다. 또한, 절연체층(7)의 표면 및 격벽(9)의 양측면에 형광체(10)가 형성되어 있다. 제1유리기판(1)과 제2유리기판(6)은 주사전극(4)과 어드레스전극(8) 및 유지전극(5)과 어드레스전극(8)이 직교하도록 방전공간(11)을 사이에 두고 대향하여 배치되어 있다. 어드레스전극(8)과, 쌍을 이루는 주사전극(4)과 유지전극(5)과의 교차부에 있는 방전공간이 방전셀(12)을 형성한다.

도 2는 플라즈마 디스플레이 패널의 전극 배열도를 나타낸다.

도 2에 도시한 바와 같이, PDP 전극은 $m \times n$ 의 매트릭스 구성을 가지고 있으며, 구체적으로 열 방향으로 어드레스전극(A1~Am)이 배열되어 있고 행 방향으로 n행의 주사전극(Y1~Yn) 및 유지전극(X1~Xn)이 지그재그로 배열되어 있다. 이하에서는 주사전극을 "Y 전극", 유지전극을 "X 전극"이라 칭한다. 도 2에 도시된 방전셀(12)은 도 1에 도시된 방전셀(12)에 대응한다.

도 3은 종래 기술에 의한 플라즈마 디스플레이 패널의 구동 파형도를 나타낸 도면이다.

도 3에 도시한 바와 같이, 종래의 PDP의 구동방법에 따르면 하나의 프레임을 구성하는 다수의 서브필드는 각각 리셋구간, 어드레스 구간, 유지구간으로 구성된다.

리셋구간은 이전의 유지 방전의 벽전하 상태를 소거하고, 다음의 어드레스 방전을 안정적으로 수행하기 위해 벽전하를 셋업(setup) 하는 역할을 한다. 어드레스 구간은 패널에서 켜지는 셀과 켜지지 않는 셀을 선택하여 켜지는 셀(어드레싱된 셀)에 벽전하를 쌓아두는 동작을 수행하는 구간이다. 유지 구간은 X 전극과 Y 전극에 교대로 유지방전 펄스(Vs)를 인가하여 어드레싱된 셀에 실제로 화상을 표시하기 위한 방전을 수행하는 구간이다.

이때, 벽전하란 각 전극에 가깝게 방전 셀의 벽(예를 들어, 유전체층)에 형성되어 전극에 축적되는 전하를 말한다. 이러한 벽전하는 실제로 전극 자체에 접촉되지는 않지만, 여기서는 벽전하가 전극에 "형성됨", "축적됨" 또는 "쌓임"과 같이 설명된다. 또한 벽전압은 벽전하에 의해서 방전 셀의 벽에 형성되는 전위차를 말한다.

한편, 프레임 단위로 동영상 구현할 때, 영상의 종류 등의 원인으로 영상부로부터 입력되는 신호의 프레임별 주기가 일정하지 않기 때문에 가장 짧은 시간의 프레임을 기준으로 구동과형을 설계한다. 따라서, 도 3에 도시된 바와 같이 프레임과 프레임 사이에는 휴지기가 존재한다.

또한, 일반적으로 플라즈마 디스플레이 패널은 그 구동 특성상 소비전력이 높으므로 표시될 프레임의 부하율에 따라 소비전력을 제어하는 장치가 필요하며, 이러한 소비 전력을 제어하는 방법으로서 자동전력제어(Auto power control, APC)를 하여 소비전력을 제한하는 방법이 사용되고 있다. 즉, 밝은 화면을 표시할 때는 유지 방전 회수를 감소시키고, 어두운 화면을 표시할 때에는 유지방전 회수를 증가시킨다. 따라서, 밝은 화면을 표시한 프레임과 다음 프레임 사이의 휴지기는 길어진다.

그런데, 휴지기는 이전 프레임의 마지막 서브필드의 유지구간과 다음 프레임의 첫 번째 서브필드의 리셋 구간 사이 또는 한 프레임의 마지막 서브필드의 유지구간에 포함되기 때문에, 휴지기에 X 전극과 Y 전극의 전압은 유지방전의 마지막 상태를 그대로 유지한다. 즉, X, Y 전극 중 하나의 전극은 유지방전 전압인 높은 레벨의 전압을 유지하며, 나머지 한 전극은 낮은 전압을 유지한다. 도 3의 예에서, 휴지기에 X 전극은 0V를, Y 전극은 전압(Vs)을 유지한다.

한편, 종래의 구동과형을 생성하는 플라즈마 디스플레이 패널의 구동회로는 리셋 구간에 서서히 상승 및 하강하는 파형을 형성하는 리셋 구동부, 어드레스 구간에 Y 전극에 주사 펄스를 인가하는 주사 구동부 및 유지 구간에 유지 펄스를 생성하는 유지 구동부를 포함한다.

이러한 구동회로의 각 부에는 스위치로서 다수의 트랜지스터가 형성되어 있으며, 리셋 구동부와 주사 구동부에는 소정 전압을 미리 충전하였다가 전압을 공급하는 커패시터(Cset, Csc)를 포함한다. 커패시터(Cset, Csc)는 리셋 구동부와 주사 구동부의 스위치를 통하여 소정 전압을 충전하며, Y 전극에 유지방전 전압이 인가될 때 서서히 방전된다.

또한, 각 부의 스위치(FET)를 구동하는 회로의 전원단에는 안정적인 전원을 공급하기 위하여 부트스트랩(bootstrap) 커패시터가 형성되어 있다.

도 4는 종래기술에 따른 스위치(FET)의 구동회로를 나타낸 것이다.

도 4에 도시된 바와 같이, 스위치(FET)를 구동하기 위해서는 게이트 제어 전원(Vg)에 부트스트랩 커패시터(Cboot) 및 트랜지스터(Q1, Q2)를 연결한 푸쉬풀 회로를 이용하여 트랜지스터(Q1, Q2)를 온/오프 시킴으로써 스위치(FET)를 구동한다. 부트스트랩 커패시터(Cboot)는 스위치(FET)의 소스 전압이 낮을 때 전압(Vcc=15V)을 충전하며, 이 전압을 이용하여 스위치(FET)를 구동한다. 여기서, 전원(Vg)은 트랜지스터(Q1, Q2)의 바이어스 전원이다.

앞서 언급한 바와 같이 휴지기에는 Y 전극에 전압(Vs)이 인가된다. 따라서, 휴지기가 길어지면 스위치(FET)의 소스에 전압(Vs)이 계속 인가되기 때문에 부트스트랩 커패시터(Cboot)가 방전된다??따라서, 다음 프레임이 시작될 때 트랜지스터를 정상 구동할 수 없게 되며, 트랜지스터가 정상적으로 작동하지 않기 때문에 이후에 커패시터(Cset, Csc)의 충전 전압도 낮아진다.

그러므로, 정상적인 리셋 전압이나 주사 전압을 공급할 수 없게 되며, 이러한 문제점을 해결하기 위해서는 용량이 큰 커패시터를 사용해서 방전 시간을 증가시켜야 한다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 방전 이상 및 회로의 이상동작을 방지하기 위한 플라즈마 디스플레이 패널의 구동 방법을 제공하는 것이다.

발명의 구성 및 작용

이러한 기술적 과제를 달성하기 위한 본 발명의 특징에 따른 플라즈마 디스플레이 패널의 구동방법은 복수의 제1 전극 및 제2 전극을 포함하는 플라즈마 디스플레이 패널의 구동방법으로서,

a) 리셋 구간에, 방전셀을 초기화하는 파형을 인가하는 단계; b) 어드레스 구간에, 상기 방전셀 중 방전이 일어날 셀을 선택하는 파형을 인가하는 단계; c) 유지방전 구간에, 상기 선택된 방전셀에 방전을 일으키도록 하는 파형을 인가하는 단계; 및 d) 휴지기에, 상기 리셋 구간 또는 상기 어드레스 구간에 인가된 전압 중 가장 낮은 전압을 상기 제1 전극에 인가하는 단계를 포함한다.

상기 a) 단계는 상기 리셋 구간에 상기 제1 전극에 제1 전압에서 제2 전압까지 하강하는 파형을 인가하며, 상기 d) 단계에서 상기 제1 전극에 인가되는 전압은 상기 제2 전압인 것이 바람직하다.

또한, 상기 b) 단계는 상기 어드레스 구간에 상기 제1 전극에 제3 전압 레벨에서 제4 전압 레벨로 바뀌는 주사 펄스를 순차적으로 인가하며, 상기 d) 단계에서 상기 제1 전극에 인가되는 전압은 상기 제4 전압인 것이 바람직하다.

이때, 상기 제2 전압과 상기 제4 전압은 동일한 크기의 전압일 수 있다.

본 발명의 특징에 따른 플라즈마 디스플레이 패널의 구동장치는 제1 전극 및 제2 전극과, 상기 제1 전극 및 제2 전극 사이에 형성되는 패널 커패시터에 전압을 인가하는 플라즈마 디스플레이 패널의 구동장치에 있어서,

상기 제1 전극에 유지방전 전압을 인가하는 유지 구동부; 제1 전원으로부터 공급되는 제1 전압과 제2 전원으로부터 공급되며 상기 제1 전압보다 낮은 제2 전압을 상기 제1 전극에 선택적으로 인가하는 스캔부; 상기 제2 전원과 상기 제1 전원 사이에 전기적으로 연결되는 제1 스위치; 상기 스캔부를 통하여 상기 제1 전극에 연결되는 메인 경로; 상기 메인 경로와 유지방전을 위한 전압인 제3 전압을 공급하는 제3 전원 사이에 전기적으로 연결되는 제2 스위치; 및 상기 메인 경로와 제4 전압을 공급하는 제4 전원 사이에 전기적으로 연결되는 제3 스위치를 포함하며,

휴지기 동안에,

상기 제1 스위치를 턴 온하여 상기 제1 전극에 상기 제2 전압을 인가한다.

상기 제1 전원은 제1 커패시터를 포함하며, 상기 제1 스위치가 턴 온되어 상기 제1 커패시터가 충전된다.

또한, 상기 제2 및 제3 스위치의 접점과 상기 스캔부 사이에 연결되며, 제5 전압을 충전하는 제2 커패시터와 상기 제1 전극에 서서히 증가하는 리셋 파형을 인가하는 제4 스위치를 포함하는 리셋 구동부를 더 포함하며,

상기 휴지기 동안에 상기 제3 스위치를 턴 온하여 상기 제2 커패시터를 충전한다.

또한, 상기 메인 경로상에 위치하는 제5 스위치를 더 포함할 수 있으며,

상기 휴지기 동안에 상기 제5 스위치를 턴 오프하여 상기 메인 경로를 차단한다.

아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다.

먼저, 본 발명의 실시예에 따른 플라즈마 디스플레이 패널 장치의 개략적인 구조에 대해서 도 5를 참조하여 자세하게 설명한다.

도 5는 본 발명의 실시예에 따른 플라즈마 디스플레이 패널(PDP)을 나타내는 도면이다.

도 5에 도시한 바와 같이, 본 발명의 실시예에 따른 PDP는 플라즈마 패널(100), 어드레스 구동부(200), Y 전극 구동부(320), X 전극 구동부(340) 및 제어부(400)를 포함한다.

플라즈마 패널(100)은 열 방향으로 배열되어 있는 다수의 어드레스 전극(A1~Am), 행 방향으로 배열되어 있는 제1 유지 전극(Y1~Yn) 및 제2 유지전극(X1~Xn)을 포함한다.

어드레스 구동부(200)는 제어부(200)로부터 어드레스 구동 제어 신호(SA)를 수신하여 표시하고자 하는 방전 셀을 선택하기 위한 표시 데이터 신호를 각 어드레스 전극에 인가한다.

Y 전극 구동부(320) 및 X 전극 구동부(340)는 제어부(200)로부터 각각 Y 전극 구동신호(SY)와 X 전극 구동신호(SX)를 수신하여 X 전극과 Y전극에 인가한다.

제어부(400)는 외부로부터 영상신호를 수신하여, 어드레스 구동제어신호(SA), Y 전극 구동신호(SY) 및 X 전극 구동신호(SX)를 생성하여 각각 어드레스 구동부(200), Y 전극 구동부(320) 및 X 전극 구동부(340)에 전달한다.

아래에서는 본 발명의 실시예에 따른 플라즈마 디스플레이 패널의 구동 파형 및 구동회로의 동작에 대해서 도 6과 도 7을 참조하여 자세하게 설명한다.

도 6은 본 발명의 실시예에 따른 구동 파형이고, 도 7은 본 발명의 실시예에 따른 구동회로도이다.

본 발명의 실시예에 따른 플라즈마 디스플레이 패널은 휴지기가 길어지더라도 회로가 정상적으로 동작하도록 하기 위하여 휴지기에 구동회로의 부트스트랩 커패시터가 충전되도록 한다. 부트스트랩 커패시터는 구동회로의 각 부에 가장 낮은 전압이 인가될 때 충전되므로, 본 발명에서는 휴지기에 구동회로의 각 부에 가장 낮은 전압이 인가되도록 한다.

즉, 도 6에 도시한 바와 같이, 본 발명의 실시예에 따른 플라즈마 디스플레이 패널의 구동 파형에 따르면 휴지기에 Y 전극에는 주사 전압(VscL)을 인가하고, X 전극에는 0V의 전압을 인가한다.

도 7은 본 발명의 실시예에 따른 플라즈마 디스플레이 패널의 구동파형을 형성하는 X, Y 전극 구동부의 상세 회로도이다.

도 7에 도시된 바와 같이, 본 발명의 실시예에 따른 플라즈마 디스플레이 패널의 구동회로는 X 전극 구동부(340)와 Y 전극 구동부(320)를 포함한다. 또한, Y 전극 구동부(320)는 리셋 구동부(321), 주사 구동부(322) 및 유지 구동부(323)를 포함한다.

리셋 구동부(321)는 리셋 구간에서 상승하는 리셋 파형을 생성하는 상승 램프부로서 전압(Vset-Vs)을 공급하는 전원(Vset-Vs), 플로팅 전원으로 동작하는 커패시터(Cset), 램프 스위치(Yrr) 및 전류의 역류를 방지하기 위하여 유지 구동부(323)에서 생성된 유지전압이 상기 패널 커패시터로 인가되는 메인 패스에 형성되는 스위치(Ypp)를 포함하며, 하강하는 리셋 파형을 생성하는 하강 램프부로서 전원(VscL)에 연결된 램프 스위치(Yfr), 전류의 역류를 방지하기 위하여 패널 커패시터(Cp)에 방전 전압이 인가되는 메인 패스에 형성되는 스위치(Ypn)를 포함한다.

리셋 기간 이전에 커패시터(Cset)는 스위치(Yg)가 턴온시에 (Vset-Vs) 전압을 공급하는 전원(Vset-Vs)에 의해 (Vset-Vs) 전압으로 충전된다. 리셋 기간 초기에 스위치(Ys)가 턴온되어 Y 전극에 전압(Vs)이 인가된 후, 스위치(Yrr)가 턴온되면 커패시터(Cset)에 충전된 전압에 의해 패널 커패시터(Cp)의 전압이 전압(Vset)까지 점진적으로 상승한다.

이후, 스위치(Ys)가 턴 온된 상태에서 스위치(Yrr)가 턴 오프되어 Y 전극에 전압(Vs)이 인가되고, 스위치(Ys)가 턴 오프되고 스위치(Yfr)가 턴 온되면 Y 전극에 충전된 전압은 전압(VscL)까지 점진적으로 감소한다.

주사 구동부(322)는 어드레스 구간에서 주사펄스를 생성하며, 전원(VscH-VscL, VscL), 커패시터(Csc), 스위치(YscL) 및 스캔 IC를 포함한다. 스캔 IC는 스위치(SCH, SCL)를 포함한다. 스위치(Sch)의 소스와 스위치(ScI)의 드레인은 패널 커패시터(Cp)의 Y 전극에 연결되어 있다.

어드레스 구간, 스위치(YscL)는 항상 턴 온된 상태를 유지하며, 선택되는 Y 전극에는 스위치(SCL)가 턴 온되어 전압(VscL)이 인가되며, 선택되지 않은 Y 전극에는 전원(VscH-VscL)에 의하여 커패시터(Csc)에 충전된 전압이 스위치(SCH)를 통하여 인가된다.

유지 구동부(323)는 유지 구간에서 유지방전 펄스를 생성하며, 전원(Vs)과 접지(GND) 사이에 연결된 스위치(Ys, Yg), 전력 회수용 커패시터(Cyr)와 스위치(Yr, Yf), 인덕터(Ly) 및 다이오드(YDr, YDf, YDCH, YDCL)를 포함한다.

유지 구간 이전에 커패시터(Cyr)에는 전압(Vs/2)이 충전되어 있으며, 유지 구간에 스위치(Yr)가 턴 온되면 인덕터(Ly)와 패널 커패시터(Cp) 사이에 공진이 발생하여 패널 커패시터(Cp)가 충전되고, 이후 스위치(Ys)를 통하여 패널 커패시터(Cp)에 전압(Vs)이 계속 공급된다. 또한, 스위치(Yf)가 턴 온되면 인덕터(Ly)와 패널 커패시터(Cp) 사이에 공진이 발생하여 패널 커패시터(Cp)가 방전되고, 이후 스위치(Yg)를 통하여 패널 커패시터(Cp)의 전압을 0V로 유지한다.

이때, 다이오드(YDr, YDf)는 스위치(Yr, Yf)의 바디 다이오드로 인해 형성될 수 있는 전류를 차단하기 위해 스위치(Yr, Yf)의 바디 다이오드와 반대 방향으로 형성되며, 다이오드(YDCH, YDCL)는 전원(Vs)과 인덕터(Ly)의 제2 단 전위를 클램핑한다.

또한, X 구동부(340)는 리셋 구간에 X 전극에 인가되는 소거 펄스를 생성하는 전원(Vb)과 스위치(Xb), 유지 구간에 유지방전 펄스를 생성하며 전원(Vs)과 접지(GND) 사이에 연결된 스위치(Xs, Xg), 전력 회수용 커패시터(Cxr)와 스위치(Xr, Xf), 인덕터(Lx) 및 다이오드(XDr, XDf, XDCH, XDCL)를 포함한다.

X 구동부(340)의 스위치(Xs, Xg), 커패시터(Cxr)와 스위치(Xr, Xf), 인덕터(Lx) 및 다이오드(XDr, XDf, XDCH, XDCL)는 각각 Y 전극의 유지 구동부(323)의 스위치(Ys, Yg), 커패시터(Cyr)와 스위치(Yr, Yf), 인덕터(Ly) 및 다이오드(YDr, YDf, YDCH, YDCL)와 동일한 작용을 하므로 설명을 생략한다.

여기서, 패널 커패시터(Cp)는 X 전극과 Y 전극 사이의 커패시턴스 성분을 증가적으로 나타낸 것이다.

또한, 도 7에서 각 부의 스위치는 n 채널형 MOSFET로 표시하였으며, 각각의 스위치는 바디 다이오드를 포함할 수 있다.

이러한 구성을 가지는 본 발명의 실시예에 따른 구동회로에 의해 휴지기에 X, Y 전극에 도 6의 파형을 인가하는 과정을 설명하면 다음과 같다.

도 6에 도시된 바와 같이, 휴지기에 X 전극에는 0V의 전압이 인가되어야 하므로 도 7의 X 구동부(340)에서 스위치(Xg)만 턴 온하고 나머지 스위치는 모두 턴 오프시킨다.

또한, 휴지기에 Y 전극에는 전압(VscL)이 인가되어야 하므로 스위치(Ypn)는 턴 오프된 상태에서 주사 구동부(322)의 스위치(YscL)와 스캔 IC의 스위치(SCL)를 턴 온한다. 그러면 스위치(SCL)-스위치(YscL)의 경로를 통하여 Y 전극에는 전압(VscL)이 인가되고, 스위치(Ypn)의 소스전압도 전압(VscL)이 된다. 따라서, 휴지기에 커패시터(Csc)에는 전압(VscH)이 충전된다.

또한, 스위치(Ypp)가 턴 온된 상태에서 스위치(Yg)를 턴 온하여 유지 구동부(323)와 리셋 구동부(321)에 가장 낮은 전압(0V)이 인가되도록 함으로써 유지 구동부(323)와 리셋 구동부(321)를 휴지기 상태로 만들어 준다.

따라서, 휴지기에 커패시터(Cset)에는 전압(Vset)이 충전된다. 또한, 휴지기에 스위치(Ys, Ypp, Yrr, Ypn)의 소스 전압이 0V 또는 전압(VscL)의 낮은 전압을 유지하기 때문에 도 4에 도시된 스위치 구동회로에서 부트스트랩 커패시터(Cboot)가 충전된다.

그러므로, 휴지기가 종료되고 다음 프레임을 구동하려 할 때에도 구동회로의 스위치가 정상 동작할 수 있으며 커패시터(Cset, Csc)에도 충분한 전압이 충전되어 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

이와 같이 본 발명에 의하면, 휴지기에서 플라즈마 디스플레이 패널의 구동 보드의 각 회로부에 가장 낮은 전압을 인가하여 스위치 구동회로의 부트스트랩 커패시터가 충전될 수 있는 상태로 만들어줌으로써 각 회로부의 부트스트랩 커패시터의 용량을 작게 하면서도 비정상적인 영상이 입력될 때에 방전 이상이나 회로의 이상동작을 효과적으로 방지할 수 있다.

(57) 청구의 범위

청구항 1.

복수의 제1 전극 및 복수의 제2 전극을 포함하는 플라즈마 디스플레이 패널의 구동방법에 있어서,

리셋 구간 동안, 상기 복수의 제1 전극의 전압을 제1 전압에서 음의 제2 전압까지 점진적으로 감소시키는 단계,

어드레스 구간 동안, 상기 복수의 제1 전극에 선택적으로 음의 제3 전압을 인가하는 단계,

유지방진 구간 동안, 상기 복수의 제1 전극에 제4 전압과 상기 제4 전압보다 낮으며 상기 제2 및 제3 전압보다 높은 제5 전압을 교대로 인가하는 단계, 그리고

휴지기 동안, 상기 제2 전압과 상기 제3 전압 중 낮은 전압을 상기 복수의 제1 전극에 인가하는 단계

를 포함하는 플라즈마 디스플레이 패널의 구동방법.

청구항 2.

제1항에 있어서,

상기 휴지기 동안 상기 제2 전압을 상기 복수의 제1 전극에 인가하는 플라즈마 디스플레이 패널의 구동방법.

청구항 3.

제1항에 있어서,

상기 휴지기 동안 상기 제3 전압을 상기 복수의 제1 전극에 인가하는 플라즈마 디스플레이 패널의 구동방법.

청구항 4.

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 제2 전압과 상기 제3 전압은 동일한 플라즈마 디스플레이 패널의 구동방법.

청구항 5.

복수의 제1 전극 및 복수의 제2 전극을 포함하는 플라즈마 디스플레이 패널의 구동장치에 있어서,

상기 복수의 제1 전극에 연결되어 있으며, 어드레스 구간 동안 제1단을 통해 전달되는 제1 전원으로부터의 제1 전압과 제2단을 통해 전달되는 제2 전원으로부터의 음의 제2 전압을 상기 복수의 제1 전극에 선택적으로 인가하는 스캔부,

상기 제2 전원과 상기 스캔부의 제2단 사이에 전기적으로 연결되어 있는 제1 스위치,

상기 스캔부의 제2단과 유지방전을 위한 제3 전압을 공급하는 제3 전원 사이에 전기적으로 연결되어 있는 제2 스위치, 그리고

상기 스캔부의 제2단과 유지방전을 위한 제4 전압을 공급하는 제4 전원 사이에 전기적으로 연결되어 있는 제3 스위치를 포함하며,

휴지기 동안에, 상기 제1 스위치를 턴 온하여 상기 복수의 제1 전극에 상기 제2 전압을 인가하는 플라즈마 디스플레이 패널의 구동장치.

청구항 6.

제5항에 있어서,

상기 제1 전원은 제1 커패시터를 포함하며,

상기 제1 스위치가 턴 온되어 상기 제1 커패시터가 충전되는

플라즈마 디스플레이 패널의 구동장치.

청구항 7.

제5항에 있어서,

상기 제2 및 제3 스위치의 접점과 상기 스캔부의 제2단 사이에 연결되어 있으며, 제5 전압을 충전하는 제2 커패시터와 상기 제1 전극에 서서히 증가하는 리셋 과형을 인가하는 제4 스위치를 포함하는 리셋 구동부를 더 포함하며,

상기 휴지기 동안에, 상기 제3 스위치를 턴 온하여 상기 제2 커패시터를 충전하는 플라즈마 디스플레이 패널의 구동장치.

청구항 8.

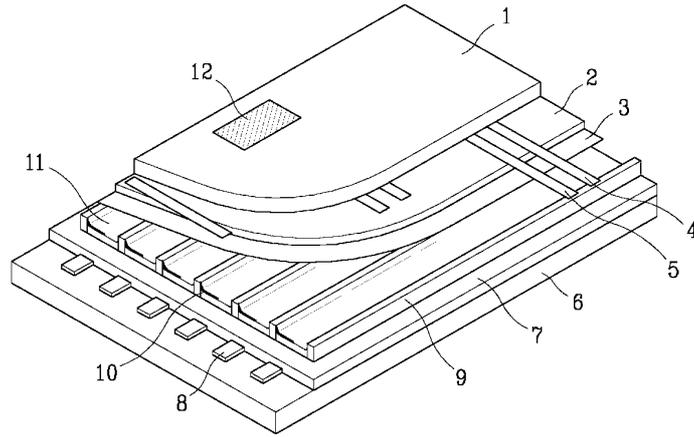
제5항 내지 제7항 중 어느 한 항에 있어서,

상기 스캔부의 제2단과 상기 제2 및 제3 스위치의 접점 사이에 연결되어 있는 제5 스위치를 더 포함하며,

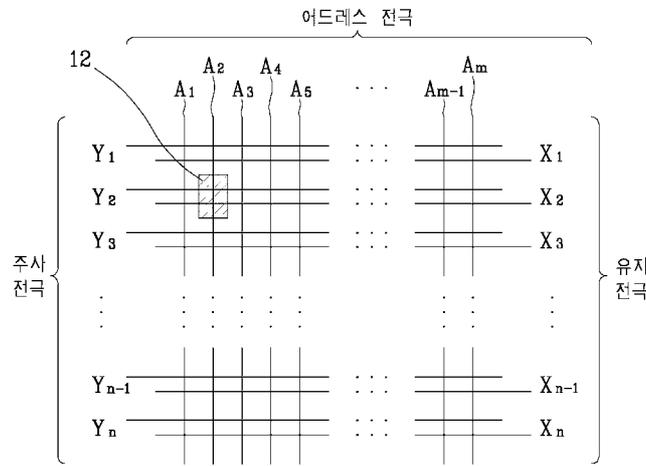
상기 휴지기 동안에, 상기 제5 스위치를 턴 오프하는 플라즈마 디스플레이 패널의 구동장치.

도면

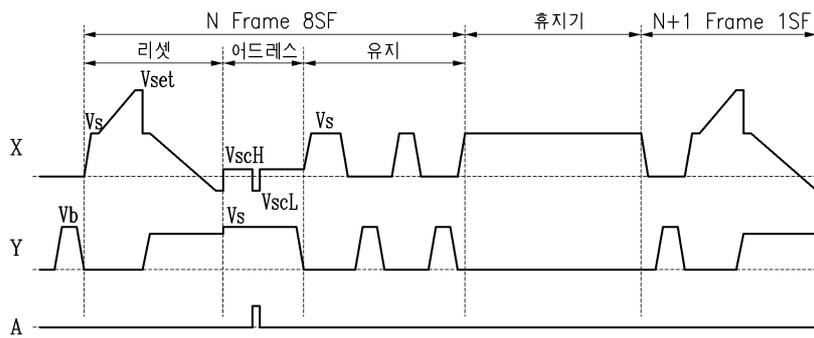
도면1



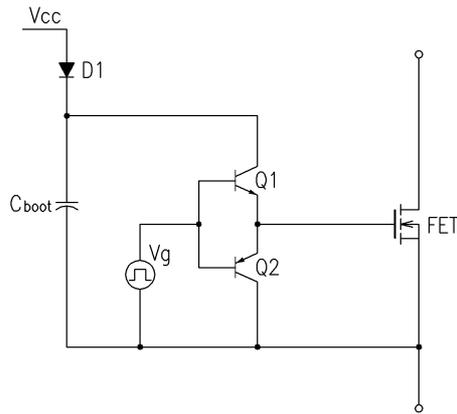
도면2



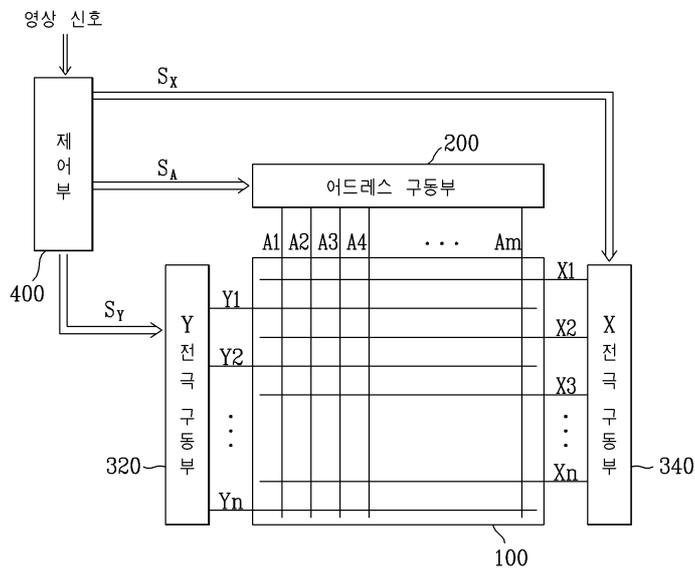
도면3



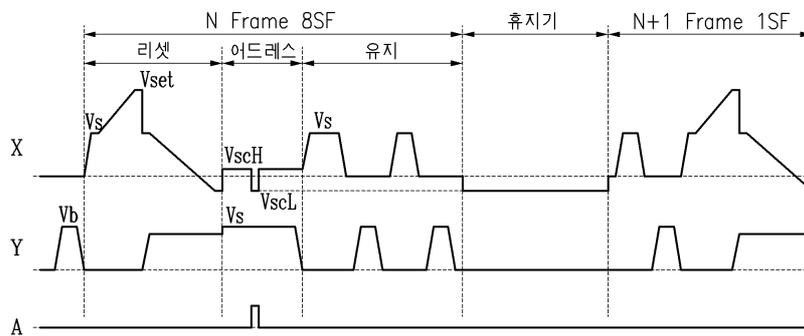
도면4



도면5



도면6



도면7

