

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年9月26日(26.09.2019)



(10) 国際公開番号

WO 2019/181852 A1

(51) 国際特許分類:

H01L 29/861 (2006.01) H01L 29/12 (2006.01)
H01L 21/322 (2006.01) H01L 29/739 (2006.01)
H01L 21/329 (2006.01) H01L 29/78 (2006.01)
H01L 21/336 (2006.01) H01L 29/868 (2006.01)
H01L 29/06 (2006.01)

(21) 国際出願番号: PCT/JP2019/011180

(22) 国際出願日: 2019年3月18日(18.03.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2018-051655 2018年3月19日(19.03.2018) JP

(71) 出願人: 富士電機株式会社 (FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 Kanagawa (JP).

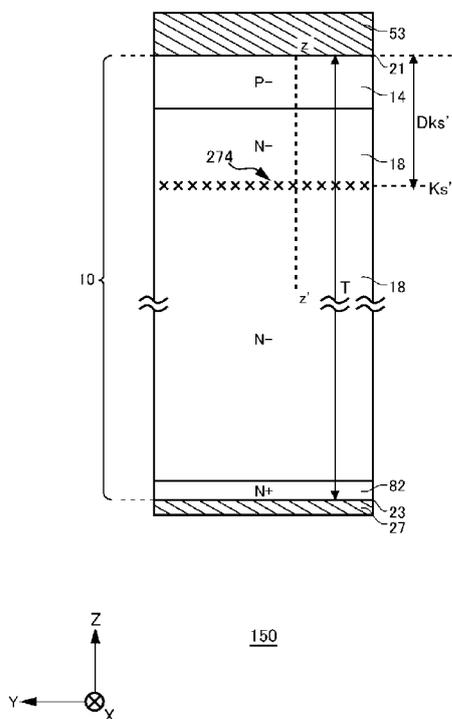
(72) 発明者: 吉村 尚 (YOSHIMURA Takashi); 〒2109530 神奈川県川崎市川崎区田辺新田1

番1号 富士電機株式会社内 Kanagawa (JP). 小野澤 勇一 (ONOZAWA Yuichi); 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP). 瀧下博 (TAKISHITA Hiroshi); 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP). 目黒美佐稀 (MEGURO Misaki); 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP). 窪内源宜 (KUBOUCHI Motoyoshi); 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP). 兒玉奈緒子 (KODAMA Naoko); 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP).

(74) 代理人: 龍華国際特許業務法人 (RYUKA IP LAW FIRM); 〒1631522 東京都新宿区西新宿1-6-1 新宿エルタワー22階 Tokyo (JP).

(54) Title: SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置および半導体装置の製造方法



(57) Abstract: Provided is a semiconductor device provided with: a semiconductor substrate; a hydrogen donor that is provided inside the semiconductor substrate in the depth direction, that has a doping concentration higher than that of a dopant of the semiconductor substrate, that has a peak doping concentration distribution at a first position separated from one main surface of the semiconductor substrate by a predetermined distance in the depth direction of the semiconductor substrate, and that has a bottom doping concentration distribution where the doping concentration is lower than in the peak, at a position closer to the main surface side than the first position; and a crystal defect region that has a center peak of a crystal defect density at a position shallower than the first position in the depth direction of the semiconductor substrate.

(57) 要約: 半導体基板と、半導体基板の深さ方向の内部に設けられ、半導体基板のドーパントのドーピング濃度よりも高いドーピング濃度を有し、半導体基板の一方の主面から半導体基板の深さ方向に予め定められた距離離れた第1位置にドーピング濃度分布のピークを有し、第1位置よりも一方の主面側に、ピークよりもドーピング濃度が小さいドーピング濃度分布の裾を有する水素ドナーと、半導体基板の深さ方向に、第1位置よりも浅い位置に結晶欠陥密度のセンターピークを有する結晶欠陥領域とを備える半導体装置を提供する。



WO 2019/181852 A1

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 国際調査報告 (条約第21条(3))
- 補正された請求の範囲 (条約第19条(1))

明 細 書

発明の名称：半導体装置および半導体装置の製造方法

技術分野

[0001] 本発明は、半導体装置および半導体装置の製造方法に関する。

背景技術

[0002] 従来、絶縁ゲート型バイポーラトランジスタ（IGBT）等の半導体装置が知られている（例えば、特許文献1参照）。

特許文献1 米国特許出願公開第2005/0116249号明細書

解決しようとする課題

[0003] 半導体装置においては、キャリアライフタイムを制御することが好ましい。

一般的開示

[0004] 本発明の第1の態様においては、半導体基板を備える半導体装置を提供する。半導体装置は、水素ドナーを備えてよい。水素ドナーは、半導体基板の深さ方向の内部に設けられ、半導体基板のドーパントのドーピング濃度よりも高いドーピング濃度を有してよい。水素ドナーは、半導体基板の一方の主面から半導体基板の深さ方向に予め定められた距離離間した第1位置にドーピング濃度分布のピークを有してよい。水素ドナーは、第1位置よりも一方の主面側に、ピークよりもドーピング濃度が小さいドーピング濃度分布の裾を有してよい。半導体装置は、半導体基板の深さ方向に、第1位置よりも一方の主面側に結晶欠陥密度のセンターピークを有する結晶欠陥領域を備えてよい。

[0005] 半導体基板は、第1位置を含んで設けられた第1導電型のドリフト領域を有してよい。半導体基板は、ドリフト領域と、半導体基板の一方の主面との間に設けられた第2導電型のアノード領域を有してよい。

[0006] 半導体基板は、ドリフト領域と、半導体基板の他方の主面との間に、ドリフト領域よりもドーピング濃度の高い第1導電型のバッファ領域を有してよ

い。

- [0007] 水素ドナーのドーピング濃度分布は、バッファ領域において複数の位置にドナーピークを有してよい。結晶欠陥領域は、半導体基板の深さ方向において、水素ドナーの複数のドナーピークの間、結晶欠陥密度のセンターピークを有してよい。
- [0008] 水素ドナーのドーピング濃度分布は、バッファ領域において複数の位置にドナーピークを有してよい。結晶欠陥領域は、半導体基板の深さ方向において、水素ドナーの複数のドナーピークよりも、半導体基板の他方の主面側に、結晶欠陥密度のセンターピークを有してよい。
- [0009] 半導体基板の深さ方向において、結晶欠陥領域は、センターピークから一方の主面まで設けられてよい。
- [0010] 水素ドナーの濃度分布の第1位置におけるドーピング濃度が、 1×10^{14} ($/\text{cm}^3$) 以上 1×10^{15} ($/\text{cm}^3$) 以下であってよい。
- [0011] 半導体装置は、半導体基板の他方の主面と接する領域に第2導電型のコレクタ領域が設けられたトランジスタ部を備えてよい。半導体装置は、半導体基板の他方の主面と接する領域にドリフト領域よりもドーピング濃度の高い第1導電型のカソード領域が設けられたダイオード部を備えてよい。ダイオード部は、結晶欠陥領域を含んでよい。トランジスタ部は、結晶欠陥領域を含んでよい。トランジスタ部は、ダイオード部と接する領域に結晶欠陥領域を含んでよい。半導体装置は、半導体基板の上面において、トランジスタ部およびダイオード部が設けられた活性部と、半導体基板の外周端との間に配置されたエッジ終端構造部を備えてよい。エッジ終端構造部は、結晶欠陥領域を含んでよい。
- [0012] 結晶欠陥密度の分布は、センターピークから半導体基板の一方の主面に向かって裾を有してよい。アノード領域の結晶欠陥密度は、センターピークにおける結晶欠陥密度の半分以下であってよい。
- [0013] アノード領域の結晶欠陥密度は、ドリフト領域における結晶欠陥密度の最小値と同一であってよい。

- [0014] 本発明の第2の態様においては、半導体装置の製造方法を提供する。製造方法は、半導体基板の一方の主面から半導体基板の深さ方向に水素イオンを注入するステップを備えてよい。製造方法は、半導体基板を第1温度でアニールするステップを備えてよい。アニールするステップは、水素イオンの注入の最大水素濃度の位置に生成した結晶欠陥を低減させてよい。アニールするステップは、水素イオンの注入で形成された結晶欠陥の欠陥密度が最大値となる位置を、最大水素濃度の位置よりも、一方の主面側に形成してよい。
- [0015] 製造方法は、半導体基板の一方の主面から半導体基板の深さ方向に水素イオンを注入するステップの前に、半導体基板の他方の主面から半導体基板の深さ方向に水素イオンを注入するステップを備えてよい。製造方法は、半導体基板の一方の主面から半導体基板の深さ方向に水素イオンを注入するステップの前に、水素イオンが他方の主面から注入された半導体基板を、第1温度よりも高い第2温度でアニールするステップを備えてよい。
- [0016] 半導体基板の他方の主面から半導体基板の深さ方向に水素イオンを注入するステップは、半導体基板の深さ方向に、水素イオンの濃度分布のピークの位置が異なるように、水素イオンを複数回注入するステップを含んでよい。
- [0017] 製造方法は、第1温度でアニールするステップの後に、半導体基板をチップ化するステップを備えてよい。チップ化された半導体基板を、回路基板に第3温度ではんだ付けするはんだステップを備えてよい。第3温度は第1温度よりも低くてよい。
- [0018] 水素イオンを注入するステップにおいて、半導体基板の一方の主面からの飛程が $8\ \mu\text{m}$ 以上となる加速エネルギーで、水素イオンを注入してよい。
- [0019] 水素イオンを注入するステップにおける加速エネルギーが、 $1.0\ \text{MeV}$ 以上であってよい。加速エネルギーが、 $1.5\ \text{MeV}$ 以上であってよい。水素イオンを注入するステップにおける加速エネルギーが、 $11.0\ \text{MeV}$ 以下であってよい。加速エネルギーが、 $5.0\ \text{MeV}$ 以下であってよい。加速エネルギーが、 $2.0\ \text{MeV}$ 以下であってよい。
- [0020] 水素イオンを注入するステップにおける水素イオンのドーズ量が、 1.0

$\times 10^{12}/\text{cm}^2$ 以上であってよい。水素イオンを注入するステップにおける水素イオンのドーズ量が、 $1.0 \times 10^{15}/\text{cm}^2$ 以下であってよい。

[0021] なお、上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではない。また、これらの特徴群のサブコンビネーションもまた、発明となりうる。

図面の簡単な説明

[0022] [図1A]本発明の一つの実施形態に係る半導体装置100の一例を示す上面図である。

[図1B]本実施形態に係る半導体装置100の断面の一例を示す図である。

[図2]比較例の半導体装置150の断面を示す図である。

[図3]図1Bに示す実施例に係る半導体装置100におけるa-a'線、および、比較例に係る半導体装置150におけるz-z'線に沿ったネットドーピング濃度(A)、水素濃度およびヘリウム濃度(B)、結晶欠陥密度(C)、キャリアライフタイム(D)キャリア移動度(E)およびキャリア濃度(F)の各分布図を示す。

[図4]本実施形態に係る半導体装置100の断面の他の一例を示す図である。

[図5]本実施形態に係る半導体装置100の断面の他の一例を示す図である。

[図6]本実施形態に係る半導体装置100の断面の他の一例を示す図である。

[図7A]図5に示す実施例に係る半導体装置100におけるc-c'線に沿ったネットドーピング濃度(A)、水素濃度(B)、結晶欠陥密度(C)、キャリアライフタイム(D)、キャリア移動度(E)およびキャリア濃度(F)の各分布図を示す。

[図7B]下面23側の結晶欠陥領域19-2を、ヘリウムイオンを注入して形成した場合の、ネットドーピング濃度(A)、水素濃度(B)、結晶欠陥密度(C)、キャリアライフタイム(D)、キャリア移動度(E)およびキャリア濃度(F)の各分布図を示す。

[図7C]ネットドーピング濃度(A)、水素濃度(B)、結晶欠陥密度(C)、キャリアライフタイム(D)、キャリア移動度(E)およびキャリア濃度

(F) の各分布図の他の例を示す。

[図7D] ネットドーピング濃度 (A)、水素濃度 (B)、結晶欠陥密度 (C)、キャリアライフタイム (D)、キャリア移動度 (E) およびキャリア濃度 (F) の各分布図の他の例を示す。

[図8A] 本実施形態に係る半導体装置 200 の上面の一例を部分的に示す図である。

[図8B] 半導体装置 200 の上面の他の例を部分的に示す図である。

[図8C] 半導体装置 200 の上面の他の例を部分的に示す図である。

[図8D] 半導体装置 200 の上面の他の例を部分的に示す図である。

[図9A] 図 8 A における d - d' 断面の一例を示す図である。

[図9B] 図 8 B における d - d' 断面の一例を示す図である。

[図9C] 図 8 C における d - d' 断面の一例を示す図である。

[図10A] 本実施形態に係る半導体装置の製造方法の概要の一例を示す図である。

[図10B] 半導体装置の製造方法の他の例を示す図である。

[図11] 本実施形態に係る半導体装置の製造方法の一例を示す図である。

[図12] 図 1 1 における h - h' 線に沿った、水素濃度 (B)、結晶欠陥密度 (C) およびキャリア濃度 (F) の各分布を示す図である。

[図13] 本実施形態に係る半導体装置の製造方法の他の一例を示す図である。

[図14] 本実施形態に係る半導体装置の製造方法の他の一例を示す図である。

[図15] 本実施形態に係る半導体装置の製造方法の概要の一例を示す図である。

[図16] 半導体基板 10 の上面 21 側から水素イオン (本例ではプロトン) を注入して、結晶欠陥領域 19 および高濃度領域 26 を形成するステップを説明する図である。

[図17] 半導体基板 10 の下面 23 側から水素イオン (本例ではプロトン) を注入して、結晶欠陥領域 19 および高濃度領域 26 を形成するステップを説明する図である。

[図18]図 17 に示す半導体装置 100 における、ネットドーピング濃度 (A)、水素濃度 (B)、結晶欠陥密度 (C)、キャリアライフタイム (D) キャリア移動度 (E) およびキャリア濃度 (F) の深さ方向の分布図を示す。

発明を実施するための形態

[0023] 以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は請求の範囲にかかる発明を限定するものではない。また、実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

[0024] 本明細書においては半導体基板の深さ方向と平行な方向における一方の側を「上」、他方の側を「下」と称する。基板、層またはその他の部材の2つの主面のうち、一方の面を上面、他方の面を下面と称する。「上」、「下」の方向は重力方向、または、半導体装置の実装時における基板等への取り付け方向に限定されない。

[0025] 本明細書では、X軸、Y軸およびZ軸の直交座標軸を用いて技術的事項を説明する場合がある。本明細書では、半導体基板の上面と平行な面をXY面とし、半導体基板の上面と垂直な深さ方向をZ軸とする。

[0026] 各実施例においては、第1導電型をN型、第2導電型をP型とした例を示しているが、第1導電型をP型、第2導電型をN型としてもよい。この場合、各実施例における基板、層、領域等の導電型は、それぞれ逆の極性となる。また、本明細書においてP+型（またはN+型）と記載した場合、P型（またはN型）よりもドーピング濃度が高いことを意味し、P-型（またはN-型）と記載した場合、P型（またはN型）よりもドーピング濃度が低いことを意味する。

[0027] 本明細書においてドーピング濃度とは、ドナーまたはアクセプタ化した不純物の濃度を指す。本明細書において、ドナーおよびアクセプタの濃度差（すなわちネットドーピング濃度）をドーピング濃度とする場合がある。また、ドーピング領域におけるドーピング濃度分布のピーク値を、当該ドーピング領域におけるドーピング濃度とする場合がある。

[0028] 図1Aは、本発明の一つの実施形態に係る半導体装置100の一例を示す上面図である。半導体装置100は、半導体基板10を備える。半導体基板10は、シリコン基板であってよく、炭化シリコン基板であってよく、窒化ガリウム等の窒化物半導体基板等であってもよく、ダイヤモンド半導体基板であってよく、酸化ガリウム等の酸化物半導体基板であってもよい。本例の半導体基板10はシリコン基板である。図1Aにおいては、半導体基板10の外周の端部を外周端140とする。

[0029] 半導体装置100は、活性部120およびエッジ終端構造部92を備える。活性部120は、半導体装置100をオン状態に制御した場合に半導体基板10の上面と下面との間で主電流が流れる領域である。即ち、半導体基板10の上面から下面、または下面から上面に、半導体基板10の内部を深さ方向に電流が流れる領域である。活性部120の上方には、後述する層間絶縁膜およびエミッタ電極等が設けられるが、図1Aでは省略している。エミッタ電極により覆われる領域を活性部120としてよい。

[0030] 活性部120には、トランジスタ部70およびダイオード部80の少なくとも一方が設けられている。トランジスタ部70は、絶縁ゲート型バイポーラトランジスタ（IGBT）等のトランジスタを含む。ダイオード部80は、還流ダイオード（FWD）等のダイオードを含む。図1Aの例では、トランジスタ部70およびダイオード部80が、所定の配列方向（Y軸方向）に沿って並んで配置されている。トランジスタ部70およびダイオード部80は、配列方向に沿って交互に接して配置されてよい。活性部120において、Y軸方向における両端には、トランジスタ部70が設けられてよい。他の例では、活性部120にはダイオード部80が設けられ、トランジスタ部70が設けられていなくてもよい。

[0031] それぞれのダイオード部80には、半導体基板10の下面に接する領域にN+型のカソード領域が設けられている。図1Aにおいて、実線で示すダイオード部80は、半導体基板10の下面23にカソード領域82が設けられた領域である。本例の半導体装置100において、半導体基板10の下面に

接する領域のうち、カソード領域 82 以外の領域には、コレクタ領域 22 が設けられる。

[0032] ダイオード部 80 は、カソード領域 82 を Z 軸方向に投影した領域である。トランジスタ部 70 は、半導体基板 10 の下面にコレクタ領域 22 が設けられ、且つ、半導体基板 10 の上面に、後述するエミッタ領域およびゲートトレンチ部を含む単位構造が周期的に設けられた領域である。カソード領域 82 を投影した領域を、X 軸方向に活性部 120 の端部またはゲートランナー 48 まで伸ばした延長領域 81（図 1A において、ダイオード部 80 を延長した破線で示される部分）も、ダイオード部 80 に含めてよい。

[0033] 本例の半導体装置 100 は、ゲート金属層 50 およびゲートランナー 48 を更に備えている。また半導体装置 100 は、ゲートパッド 116 およびエミッタパッド 118 等の各パッドを有してよい。ゲートパッド 116 は、ゲート金属層 50 およびゲートランナー 48 と電氣的に接続されている。エミッタパッド 118 は、エミッタ電極 52 と電氣的に接続されている。

[0034] ゲート金属層 50 は、半導体基板 10 の上面視で活性部 120 を囲うように設けられてよい。ゲートパッド 116 およびエミッタパッド 118 は、ゲート金属層 50 に囲まれた領域内に配置されてよい。ゲート金属層 50 は、アルミニウム、または、アルミニウムシリコン合金等の金属材料で形成されてよい。ゲート金属層 50 は、層間絶縁膜により半導体基板 10 と絶縁されている。また、ゲート金属層 50 は、エミッタ電極とは分離して設けられている。ゲート金属層 50 は、ゲートパッド 116 に印加されたゲート電圧をトランジスタ部 70 に伝達する。

[0035] ゲートランナー 48 は、ゲート金属層 50 と、トランジスタ部 70 とを接続する。ゲートランナー 48 は、不純物がドーピングされたポリシリコン等の半導体材料で形成されてよい。ゲートランナー 48 の一部は、活性部 120 の上方に設けられてよい。図 1A に示すゲートランナー 48 は、活性部 120 を X 軸方向に横切って設けられている。これにより、ゲート金属層 50 から離れた活性部 120 の内側においても、ゲート電圧の低下および遅延を抑制

できる。ゲートランナー４８の一部は、ゲート金属層５０に沿って、活性部１２０を囲んで配置されていてもよい。ゲートランナー４８は、活性部１２０の端部において、トランジスタ部７０と接続されてよい。

[0036] エッジ終端構造部９２は、半導体基板１０の上面において、活性部１２０と半導体基板１０の外周端１４０との間に設けられる。本例では、エッジ終端構造部９２と活性部１２０との間に、ゲート金属層５０が配置されている。エッジ終端構造部９２は、半導体基板１０の上面において活性部１２０を囲むように環状に配置されてよい。本例のエッジ終端構造部９２は、半導体基板１０の外周端１４０に沿って配置されている。エッジ終端構造部９２は、半導体基板１０の上面側の電界集中を緩和する。エッジ終端構造部９２は、例えばガードリング、フィールドプレート、リサーフおよびこれらを組み合わせた構造を有する。

[0037] 図１Ｂは、半導体装置１００の部分的なＹＺ断面の一例を示す図である。本例では、図１Ａにおいて説明したダイオード部８０の部分的なＹＺ断面を示している。上述したように、半導体装置１００は、活性部１２０に図１Ｂに示すダイオード部８０が設けられ、トランジスタ部７０が設けられていないチップであってもよく、活性部１２０にダイオード部８０およびトランジスタ部７０が設けられたチップであってもよい。いずれのチップであっても、ダイオード部８０は、図１Ｂから図７Ｄにおいて説明する半導体装置１００と同一の構造を有してよい。また、ダイオード部８０は、図９Ａから図９Ｃ、図１６、図１７において説明する半導体装置１００と同様に、ダミートレンチ部３０を備えていてもよい。本例の図１Ｂでは、ダミートレンチ部３０は省略している。なお、ダイオード部８０において、ダミートレンチ部３０は無くてもよい。本例の半導体装置１００は、半導体基板１０、上面側電極５３および下面側電極２７を有する。上面側電極５３は、半導体基板１０の上面２１に設けられる。下面側電極２７は、半導体基板１０の下面２３に設けられる。上面側電極５３および下面側電極２７は、金属等の導電材料で形成される。上面２１および下面２３は、半導体基板１０の主面である。

- [0038] 半導体基板10は、第1導電型のドリフト領域18を有する。本例のドリフト領域18はN型である。ドリフト領域18は、半導体基板10において、他のドーピング領域が設けられずに残存した領域であってよい。半導体基板10のドーパントは、リンまたはアンチモンなどN型のドナーであってよい。一例として、本例の半導体基板10のドーパントはリンである。ドーパントの化学濃度に対するドナー濃度の割合を、ドナー化率と称する。半導体基板10におけるドーパントのドナー化率は、ドーパントの化学濃度の90%以上、100%以下であってよい。本例のリンまたはアンチモンのドナー化率は、95%以上、100%以下であってよい。
- [0039] ドリフト領域18のドーピング濃度は、半導体基板10のドーピング濃度と一致してよい。ドリフト領域18のドーピング濃度が半導体基板10のドーピング濃度と一致する場合は、ドリフト領域18のドーパントは半導体基板10のドーパントと一致してよい。あるいは、ドリフト領域18のドーピング濃度は、半導体基板10のドーパントよりも2倍以上高くてよい。この場合、ドリフト領域18のドーパントは半導体基板10のドーパントと異なってよい。一例として、ドリフト領域18のドーパントは水素であり、半導体基板10のドーパントはリンまたはアンチモンである。
- [0040] 半導体基板10の単結晶ウェハは、チョクラルスキー法（CZ法）、磁場印加チョクラルスキー法（MCZ法）、フロートゾーン法（FZ法）などで形成されたインゴットから製造してよい。一例として、半導体基板10の単結晶ウェハは、磁場印加チョクラルスキー法（MCZ法）で製造されたウェハである。
- [0041] ドリフト領域18の上方には、第1導電型のアノード領域14が設けられる。本例のアノード領域14は、一例としてP型である。アノード領域14は、Z軸方向においてドリフト領域18と上面21との間に設けられてよい。本例においては、アノード領域14の上面は、上面21に接して設けられる。また、本例においては、アノード領域14は、ドリフト領域18に接して設けられる。

- [0042] ドリフト領域 18 の下方には、ドリフト領域 18 よりもドーピング濃度の高い第 1 導電型のカソード領域 82 が設けられる。本例のカソード領域 82 は、一例として N+型である。カソード領域 82 は、下面 23 に接して設けられる。また、本例においては、カソード領域 82 とドリフト領域 18 は、接して設けられる。カソード領域 82 は、半導体基板 10 の下面 23 からリン等のイオンを注入してアニールすることで形成してよい。
- [0043] 本例の半導体装置 100 は、半導体基板 10 の内部に高濃度領域 26 が設けられる。高濃度領域 26 は、水素イオンを上面 21 から注入して形成してよい。水素イオンはプロトン、デュトロン、トリトンであってよい。本例ではプロトンである。半導体基板 10 の深さ方向における水素の濃度分布は、半導体基板 10 の一方の主面（本例では上面 21）から、半導体基板 10 の深さ方向に予め定められた距離 D_p 離れた第 1 位置 P_s に、濃度分布のピークを有する。図 1 B において、第 1 位置 P_s における水素の濃度分布のピークを、「×」の記号（マーカー）にて示している。第 1 位置 P_s は、半導体基板の厚さ T の $1/2$ よりも上面 21 側に配置されてよい。
- [0044] 半導体基板 10 の深さ方向における水素の濃度分布は、第 1 位置 P_s よりも上面 21 側に、当該ピークよりも濃度の小さい、濃度分布の裾を有する。なお、水素の濃度分布および濃度分布の裾については、後述する。
- [0045] 高濃度領域 26 は、第 1 位置 P_s を含む範囲に設けられる。高濃度領域 26 は、水素ドナーを含む。高濃度領域 26 は、水素ドナーとして、水素（H）、酸素（O）、空孔（V）がそれぞれ 1 つ以上クラスター状に結合した、VOH 複合欠陥を含んでよい。VOH 複合欠陥は N 型のドナーとなる場合がある。本明細書では、VOH 複合欠陥を単に水素ドナーと称することがある。また、水素の化学濃度を、水素濃度と称することがある。本例の高濃度領域 26 は、一例として N+型である。
- [0046] 半導体基板 10 の酸素は、意図的に導入されてよく、意図せずに導入されてもよい。半導体基板 10 の酸素は、半導体基板 10 の主面に形成された酸化膜から導入されてもよい。半導体基板 10 の酸素の濃度は、 1×10^{16} （

cm^3) 以上 1×10^{18} (cm^3) 以下であってよく、 5×10^{16} (cm^3) 以上 5×10^{17} (cm^3) 以下であってよい。

[0047] 水素ドナーは、半導体基板 10 の主面（本例では上面 21）から水素イオンを注入したあとに形成される。水素イオンの注入後に、半導体基板 10 を熱的にアニールすることにより、水素ドナーのドナー化率を増加させてよい。水素イオンを注入することで、水素が最大濃度で存在する領域（すなわち水素イオンの飛程 R_p に対応する領域）では水素ドナーが形成される。さらに半導体基板 10 をアニールすることにより、VOH 複合欠陥の形成が促進され、水素ドナーの濃度が増加する。これにより、ドリフト領域 18 よりもドーピング濃度の高い高濃度領域 26 が形成される。高濃度領域 26 は、Z 軸方向（半導体基板 10 の主面に垂直な深さ方向）においてドリフト領域 18 に挟まれるように形成されてよい。なお、高濃度領域 26 の形成方法については、後述する。

[0048] 第 1 位置 P_s は、高濃度領域 26 のドーピング濃度の Z 軸方向におけるピーク位置であってよい。本明細書では、第 1 位置 P_s における水素ドナー濃度のピークを、ドナーピークと呼ぶことがある。高濃度領域 26 の第 1 位置 P_s におけるドーピング濃度は、 1×10^{13} (cm^3) 以上 1×10^{17} (cm^3) 以下であってよく、 1×10^{14} (cm^3) 以上 1×10^{16} (cm^3) 以下であってよく、 1×10^{14} (cm^3) 以上 1×10^{15} (cm^3) 以下であってよい。

[0049] 高濃度領域 26 の上方には、結晶欠陥領域 19-1 が設けられる。結晶欠陥領域 19-1 は、上面 21 から水素イオンを注入することにより形成される結晶欠陥を含む領域であってよい。図 1B において、結晶欠陥領域 19-1 が設けられる Z 軸方向の範囲を、両矢印にて示している。

[0050] 結晶欠陥領域 19-1 は、上面 21 から Z 軸方向に距離 D_{ks} 離間した位置 K_s に、結晶欠陥密度のピークを有する。結晶欠陥領域 19-1 は、位置 K_s から上面 21 まで設けられてよい。結晶欠陥は、キャリアの再結合中心（センター）となる欠陥であってよく、空孔（V）や複空孔（VV）を主体

としてよい。結晶欠陥密度とは、再結合中心の密度であってよい。一般的にはドナーやアクセプタなどのドーパントも結晶欠陥に含まれるが、本明細書では、結晶欠陥を、再結合中心としてキャリアの再結合に主に機能する欠陥とする。

[0051] 本例において、結晶欠陥領域 19-1 における結晶欠陥密度の Z 軸方向におけるピークを、センターピークと称する。センターピークの Z 軸方向における位置を位置 K_s とする。位置 K_s は、上面 21 を基準として、高濃度領域 26 のドーピング濃度のピーク位置である第 1 位置 P_s よりも浅い位置に設けられる。即ち、距離 D_{k_s} は距離 D_{p_s} よりも小さい。図 1 B において、位置 K_s における結晶欠陥密度のセンターピークを、「+」の記号（マーカー）で示している。

[0052] 本例の半導体装置 100 においては、水素イオン注入により生成した結晶欠陥でキャリアライフタイムを制御する。本例では、ライフタイムを制御（低下）させる領域は、水素イオンが停止して水素が最も多く存在する水素濃度の最大値の位置（飛程、 R_p ）とは、Z 軸方向における位置が異なる領域に設けられる。本例でライフタイムを低下させる領域は、水素濃度の最大値の位置よりも上面 21 側に浅い領域、つまり水素イオンの通過領域である。水素イオンが半導体基板 10 を通過中に、半導体の原子（本例ではシリコン）に衝突してエネルギーが減衰し、結晶にダメージを与えることで、水素イオンの飛程 R_p よりも浅い領域（通過領域）に結晶欠陥を多く形成する。これにより、水素イオンの通過領域に結晶欠陥領域を形成し、ライフタイムを制御する。

[0053] 一方、水素濃度が最大となる位置の近傍では、水素が多量に存在することで、空孔や複空孔に存在するダングリング・ボンドを、水素が終端する。これにより、水素濃度が最大となる位置の近傍では、再結合中心の密度は通過領域よりも極めて少なくなり、キャリアの再結合への寄与が、通過領域と比べてほとんど無いといえる。

[0054] 結晶欠陥領域 19-1 における結晶欠陥密度のセンターピークを、上面側

ライフタイム制御領域74としてよい。上面側ライフタイム制御領域74は、半導体基板10の他の領域に比べて、結晶欠陥密度が高い。本例におけるライフタイム制御領域の形成範囲については、後述する。

[0055] 図2は、比較例の半導体装置150の断面を示す図である。比較例の半導体装置150は、図1Bに示す本例の半導体装置100において、上面側ライフタイム制御領域74の代わりに上面側ライフタイム制御領域274が設けられる点と、高濃度領域26が設けられない点で、図1Bに示す半導体装置100と異なる。上面側ライフタイム制御領域274は、ヘリウムを上面21から注入することにより形成される。

[0056] 比較例の半導体装置150において、上面側ライフタイム制御領域274は、Z軸方向における位置 Ks' に設けられる。上面21から位置 Ks' までのZ軸方向における距離 Dks' は、図1Bに示す半導体装置100における距離 Dks よりも小さい。

[0057] ヘリウムイオンと水素イオンを、半導体基板10の上面21から同じ加速エネルギーで注入すると、ヘリウムイオンよりも水素イオンの方が、上面21から半導体基板10の深さ方向に深くまで注入される。このため、距離 Dks は距離 Dks' よりも大きい。

[0058] 比較例の半導体装置150においては、半導体基板10の内部に注入されたヘリウムは、アニールしても、水素と比べてほとんどドナー化しない。このため、比較例の半導体装置150においては、高濃度領域26が設けられない。さらに、本例の半導体装置100と異なり、比較例の半導体装置150では、空孔や複空孔に存在するダングリング・ボンドを終端する水素が存在しない（または水素濃度が非常に低い）ので、再結合中心である結晶欠陥密度が最大となるピーク位置は、半導体基板10内でヘリウムが最も多く存在するヘリウム濃度のピーク位置と重なる。このため、キャリアの再結合が最も頻繁に行われる位置は、ヘリウム濃度のピーク位置である。

[0059] 図3は、図1Bに示す実施例に係る半導体装置100における $a-a'$ 線、および、比較例に係る半導体装置150における $z-z'$ 線に沿ったネットド

ーピング濃度 (A)、水素濃度およびヘリウム濃度 (B)、結晶欠陥密度 (C)、キャリアライフタイム (D) キャリア移動度 (E) およびキャリア濃度 (F) の各分布図を示す。上述したように、半導体装置 100 においては水素イオンを半導体基板 10 に注入することで上面側ライフタイム制御領域 74 を形成しており、半導体装置 150 においてはヘリウムイオンを半導体基板 10 に注入することで上面側ライフタイム制御領域 274 を形成している。ただしネットドーピング濃度 (A) は、半導体装置 100 の例だけを示している。図 3 においては、半導体装置 100 における各分布図を実線で示しており、半導体装置 150 における各分布図を破線で示している。

[0060] 分布図 (A)、(B)、(C)、(D)、(F) の縦軸は対数 (log) スケール表示であり、分布図 (E) の縦軸は線形 (linear) スケール表示である。図 3 において縦軸が対数スケール表示の分布図は、横軸との交差する点での縦軸の値は 0 ではなく 0 以上の所定の値である。各分布図において横軸は線形スケール表示である。図 3 における各分布図の横軸は、半導体基板 10 の上面 21 からの深さを示している。

[0061] 分布図 (A) は、電氣的に活性化したドナーおよびアクセプタの正味のドーピング濃度分布 (すなわち、ドナー濃度およびアクセプタ濃度の差分の分布) を示している。図 1 B に示したように、位置 P s においてネットドーピング濃度はピーク (ドナーピーク) を有する。本例では、位置 P s を含み、且つ、ドリフト領域 18 よりもネットドーピング濃度が高い領域を高濃度領域 26 としている。高濃度領域 26 は、ネットドーピング濃度が、位置 P s におけるネットドーピング濃度の半値より大きい領域であってもよい。高濃度領域 26 の位置 P s におけるネットドーピング濃度のピーク濃度を、 N_p と称する。

[0062] 分布図 (A) においては、半導体基板 10 のドーピング濃度 N_0 よりドーピング濃度が高い N 型の領域を、N+型としている。本例では、高濃度領域 26 よりも深い位置に設けられたドリフト領域 18 のドーピング濃度が、ドーピング濃度 N_0 と一致している。アノード領域 14 と高濃度領域 26 との間に

設けられたドリフト領域18は、半導体基板10の上面21から注入された水素イオンが通過する。当該ドリフト領域18のドーピング濃度は、残留した水素ドナーにより、半導体基板10のドーピング濃度 N_0 よりも高くなっていてもよい。当該ドリフト領域18のドーピング濃度の平均値は、半導体基板10のドーピング濃度 N_0 の3倍以下であってよい。

[0063] なお、アノード領域14とドリフト領域18の間に、ドリフト領域18よりも高濃度でN型の蓄積領域16を備えてよい。蓄積領域16は、ドナーのドーパントがドリフト領域18よりも高い濃度で蓄積した部分である。蓄積領域16は、深さ方向に2つ以上備えられてよい。2つ以上の蓄積領域16は、ドーピング濃度のピークが2つ以上であってよい。隣り合う2つのピークの間は、N型であってよい。2つ以上の蓄積領域16は、キック状の形状であってよい。

[0064] 分布図(B)は、注入された水素またはヘリウムの化学的な濃度を示している。半導体装置100においては水素濃度を示しており、半導体装置150においてはヘリウム濃度を示している。一例として原子の化学的な濃度は、二次イオン質量分析法(SIMS)で測定できる。ヘリウムおよび水素の濃度は、注入されたヘリウムイオンおよび水素イオンが、アニールにより拡散した分布となっている。拡散の度合は、アニール時間、アニール温度等に応じて制御できる。水素濃度は、位置 P_s においてピークを有している。ヘリウム濃度は、位置 $D_k s'$ においてピークを有している。

[0065] 水素濃度は水素の化学濃度であり、水素濃度が最も高いピークの位置 P_s での濃度を H_p と称する。水素濃度のピーク濃度 H_p は、位置 P_s におけるネットドーピング濃度のピーク濃度 N_p よりも高い。水素ドナーのドナー化率を α とすると、 $H_p = \alpha N_p$ であり、 α は0.001~0.5であってよい。すなわち、水素濃度は、ドナー濃度よりも1桁程度高い場合があり、2桁以上高い場合がある。

[0066] 上述したように水素の濃度分布は、ピークの位置 P_s から一方の主面(本例では上面21)に向かう裾 S を有する。裾 S は、ピーク位置 P_s より浅い

領域における水素の濃度分布と、ピーク位置 P_s より深い領域における水素の濃度分布とを比べた場合に、変化が緩やかな方の濃度分布を指している。つまり、水素の濃度分布は、水素イオンが注入された方の主面に向かって裾 S を引いている。裾 S は、上面 21 まで達してよく、上面 21 までは達していなくともよい。また、分布図 (A) に示したように、高濃度領域 26 よりも浅い側のドリフト領域 18 の平均ドーピング濃度と、深い側のドリフト領域 18 の平均ドーピング濃度とを比較して、平均ドーピング濃度が高い側に、水素の濃度分布の裾 S が存在していると判別してもよい。

[0067] 分布図 (C) は、半導体基板 10 に水素イオンまたはヘリウムイオンを注入した後に、所定の条件でアニールした後の結晶欠陥密度を示している。ヘリウムイオンを注入した半導体装置 150 においては、結晶欠陥密度の分布と、ヘリウム濃度の分布とは同様の形状を有する。例えば、ヘリウム濃度のピークの位置 $D_{k_s'}$ と、結晶欠陥密度のピークの位置 $K_{s'}$ は一致している。

[0068] 高濃度領域 26 のネットドーピング濃度が、位置 P_s よりも下面 23 側で半導体基板 10 のドーピング濃度 N_0 と略一致する位置を位置 Z_0 とする。位置 Z_0 よりも下面 23 側において、結晶欠陥密度は十分小さい値 N_{r_0} となつてよい。結晶欠陥密度が十分小さい値 N_{r_0} であるとは、キャリアのライフタイムが以下に述べる τ_0 よりも小さくならない程度に、結晶欠陥密度が低い値を有することである。一例として、空孔または複空孔の濃度を N_{r_0} とし、温度が 300 K において N_{r_0} が $1 \times 10^{12} \text{ atoms/cm}^3$ かそれより小さくてよく、 $1 \times 10^{11} \text{ atoms/cm}^3$ 以下であってもよく、 $1 \times 10^{10} \text{ atoms/cm}^3$ 以下であってもよい。アノード領域 14 と、ドリフト領域 18 または蓄積領域 16 との p n 接合の位置 J_0 において、結晶欠陥密度が、 N_{r_0} より高くてよい。

[0069] ヘリウムイオンを注入したことにより生じる空孔および複空孔等の結晶欠陥の密度は、ヘリウムイオンが最も多く注入される位置 $D_{k_s'}$ 近傍で最も高くなる。上述したように、半導体装置 150 においては基板中に水素がほと

んど存在しないので、アニールしても結晶欠陥はほとんど低減しない。このため、アニール前後で結晶欠陥密度の分布は維持される。

[0070] これに対して、水素イオンを注入した半導体装置100においては、水素により結晶欠陥が終端されるので、結晶欠陥密度の分布と、水素濃度の分布とは、異なる形状を有する。例えば、水素濃度のピークの位置 P_s と、結晶欠陥密度のピークの位置 K_s は一致していない。本例の結晶欠陥密度のピークの位置 K_s は、水素濃度のピーク位置 P_s よりも、半導体基板10の上面21側に配置されている。結晶欠陥密度は、位置 K_s よりも上面21側において単調に減少してよい。結晶欠陥密度は、位置 K_s よりも下面23側において、上面21側よりも急峻に、単調に減少してよい。

[0071] 水素濃度のピーク位置 P_s 近傍では、多量の水素が空孔および複空孔等のダングリング・ボンドを終端する。このため、水素濃度のピーク位置 P_s 近傍における結晶欠陥密度は、結晶欠陥密度のピーク位置 K_s における結晶欠陥密度よりも、非常に小さくなる。本明細書では、ピーク濃度(H_p)の1%より大きい濃度を示す分布の幅を1%全幅または、FW1%Mと称する。ピーク位置 P_s の近傍とは、ピーク位置 P_s を中心とした1%全幅の範囲内の領域を指してよい。結晶欠陥密度のピークの位置 K_s は、ピーク位置 P_s を中心とした1%全幅の範囲よりも浅い位置に設けられてよい。

[0072] ただし、結晶欠陥密度のピーク位置 K_s と、水素濃度のピーク位置 P_s との距離 D は、アニールにより水素が半導体基板10内を拡散する距離に応じて定まる。距離 D は、40 μm 以下であってよく、20 μm 以下であってよく、10 μm 以下であってよい。距離 D は、1 μm 以上であってよく3 μm 以上であってよく、5 μm 以上であってよい。距離 D は、水素濃度の1%全幅以上かそれより大きくてよい。距離 D は、位置 P_s におけるネットドーピング濃度の1%全幅以上かそれより大きくてよい。この場合、ネットドーピング濃度の1%全幅は、0.01 N_p におけるピークの幅である。距離 D の値の範囲は、前記の上限値および下限値の組み合わせであってよい。結晶欠陥密度分布は、一例として、陽電子消滅法により空孔・複空孔の密度分

布を測定することで観測することができる。

- [0073] 分布図 (D) は、半導体基板 10 に水素イオンまたはヘリウムイオンを注入した後に、所定の条件でアニールした後のキャリアライフタイム分布を示している。ヘリウムイオンを注入した半導体装置 150 においては、キャリアライフタイム分布は、結晶欠陥密度布の縦軸を反転させた形状になっている。例えば、キャリアライフタイムが最小値となる位置は、結晶欠陥密度のセンターピーク位置 K_s' と一致している。
- [0074] 水素イオンを注入した半導体装置 100 においても同様に、キャリアライフタイム分布は、結晶欠陥密度分布の縦軸を反転させた形状になっている。例えば、キャリアライフタイムが最小値となる位置は、結晶欠陥密度のセンターピーク位置 K_s と一致している。なお、水素濃度のピーク位置 P_s を中心とした $FW1\%M$ の範囲内の領域では、半導体装置 100 のキャリアライフタイムは、最大値 τ_0 となっていてよい。最大値 τ_0 は、水素濃度のピーク位置 P_s よりも下面 23 側のドリフト領域 18 におけるキャリアライフタイムであってよい。
- [0075] 位置 Z_0 よりも下面 23 側において、キャリアライフタイムが十分大きい値 τ_0 であってよい。キャリアライフタイムが十分大きい値 τ_0 であるとは、ライフタイムキラーまたは空孔や複空孔を主体とする欠陥を、半導体基板 10 に意図的に導入させていない場合のキャリアライフタイムであってよい。温度が 300K において、 τ_0 は $10\ \mu s$ 以上あってよく、 $30\ \mu s$ 以上であってよい。一例として、 τ_0 は $10\ \mu s$ である。アノード領域 14 と、ドリフト領域 18 または蓄積領域 16 との p n 接合の位置 J_0 において、キャリアライフタイムが τ_0 より小さくてよい。
- [0076] 分布図 (E) は、半導体基板 10 に水素イオンまたはヘリウムイオンを注入した後に、所定の条件でアニールした後の、キャリアの移動度の分布を示している。位置 Z_0 よりも下面 23 側において、キャリアの移動度が、理想的な結晶構造の場合の移動度 μ_0 であってよい。移動度 μ_0 は、一例として温度が 300K のシリコンの場合、電子が $1360\ cm^2 / (Vs)$ 、正孔が 49

$5 \text{ cm}^2 / (\text{V s})$ である。アノード領域 14 と、ドリフト領域 18 または蓄積領域 16 との p n 接合の位置 J_0 において、キャリアの移動度が μ_0 より小さくてよい。

[0077] 分布図 (F) は、半導体基板 10 に水素イオンまたはヘリウムイオンを注入した後に、所定の条件でアニールした後の、キャリア濃度の分布を示している。キャリア濃度は、一例として拡がり抵抗測定法 (SR 測定法) で測定できる。

[0078] SR 測定法では、拡がり抵抗を比抵抗に換算して、比抵抗からキャリア濃度を算出する。比抵抗を ρ ($\Omega \cdot \text{cm}$)、移動度を μ ($\text{cm}^2 / (\text{V} \cdot \text{s})$)、電荷素量を q (C)、キャリア濃度を N ($/\text{cm}^3$) とすると、 $N = 1 / (\mu q \rho)$ であらわされる。

[0079] SR 測定法においては、キャリアの移動度として、半導体基板 10 の結晶状態が理想的な状態の値を用いる。しかしイオン注入により半導体基板 10 にダメージが残ると、半導体基板 10 の結晶状態が崩れディスオーダー状態になり、実際には移動度は低下している。本来は、SR 測定における移動度として、低下した移動度を用いるべきであるが、低下した移動度の値を測定することは困難である。このため分布図 (F) の例の SR 測定においては、移動度として理想的な値を用いている。このため、上述したキャリア濃度の式の分母が大きくなり、移動度は低下する。つまり分布図 (F) において、水素イオンが通過した領域 (半導体基板 10 のアノード領域 14 の下端から高濃度領域 26 までの領域) においては、測定されたキャリア濃度が全体的に下がっている。ただし、水素イオンの飛程 R_p 近傍の高濃度領域 26 においては、水素濃度が高いので水素終端効果によりディスオーダー状態が緩和され、移動度が結晶状態の値に近づく。さらに水素ドナーも形成される。このため、半導体基板 10 のキャリア濃度 N_0 よりもキャリア濃度が高くなっている。

[0080] ヘリウムイオンを注入した半導体装置 150 においては、ヘリウム濃度のピーク位置 K_s' 近傍 (すなわち、結晶欠陥密度のピーク位置近傍) の狭い領

域において、キャリア濃度が小さくなっている。なお、半導体基板10にヘリウムイオンを注入して結晶欠陥を形成する場合、ヘリウム濃度のピーク位置、キャリア濃度が極小を示す位置、結晶欠陥密度のピーク位置およびキャリアライフタイムが極小を示す位置は、全て位置 K_s' で一致する。

[0081] 半導体基板10に水素イオンを注入して結晶欠陥を形成する場合も、アニール前においては、水素濃度のピーク位置 P_s と、結晶欠陥密度のピーク位置とは一致する場合が多い。しかし、水素イオン注入後にアニールすると、水素濃度のピーク位置から半導体基板10の上面21に向けて水素が拡散して、空孔・複空孔に含まれるダングリング・ボンドを水素が終端する。このため、アニール後の結晶欠陥密度は、水素濃度のピーク位置 P_s の前後において減少する。このため、水素濃度がピークとなる位置 P_s 近傍のキャリアライフタイムは増加し、ほぼ τ_0 になる。

[0082] ライフタイム制御領域（本例では上面側ライフタイム制御領域74）は、分布図（B）のように水素濃度がピークから裾を示す主面側（本例では上面21側）において、分布図（F）のようにキャリア濃度が半導体基板10のキャリア濃度 N_0 よりも低くなっている領域であってよい。また、分布図（C）のように空孔・複空孔の密度分布を測定し、ピーク位置 P_s よりも上面21側において、下面23側よりも空孔・複空孔密度が高い領域を、ライフタイム制御領域としてもよい。あるいは、空孔・複空孔密度分布が、最大値の位置 K_s を挟んで最大値の1%となる2つの位置の幅（FW1%M）の領域を、ライフタイム制御領域としてもよい。さらにまた、簡単に、上述のように結晶欠陥密度がピークとなる位置 K_s をライフタイム制御領域としてもよい。

[0083] 図4は、本実施形態に係る半導体装置100の断面の他の一例を示す図である。本例の半導体装置100は、水素イオンを下面23側から注入し、高濃度領域26が下面23側に設けられ、結晶欠陥領域19-2が下面23側に設けられる点で、図1Bに示す半導体装置100と異なる。下面23側とは、半導体基板10のZ軸方向における中央よりも、下面23側の領域を指

す。

[0084] 本例の半導体装置100において、半導体基板10の深さ方向における水素の濃度分布は、半導体基板10の一方の主面（本例では下面23）から、半導体基板10の深さ方向に予め定められた距離 D_{pb} 離間した第1位置 P_b に、濃度分布のピークを有する。図4において、第1位置 P_b における水素の濃度分布のピークを、「×」の記号（マーカー）にて示している。第1位置 P_b は、半導体基板の厚さ T の $1/2$ よりも下面23側に配置されてよい。

[0085] 半導体基板10の深さ方向における水素の濃度分布は、第1位置 P_b よりも下面23側に、当該ピークよりも濃度の小さい、濃度分布の裾 S （図3参照）を有する。Z軸方向において、第1位置 P_b は第1位置 P_s よりも下方に配置されてよい。

[0086] 本例の半導体装置100において、半導体基板10は、ドリフト領域18と、半導体基板10の下面23との間において、ドリフト領域18よりもドーピング濃度の高い高濃度領域26を有してよい。高濃度領域26は、第1位置 P_b を含んで設けられる。本例の高濃度領域26は、下面23から水素イオンを注入した半導体基板10をアニールすることにより形成される領域であってよい。水素イオンを注入した後に半導体基板10をアニールすることにより、水素がドナー化し、ドリフト領域18よりもドーピング濃度の高い高濃度領域26が形成される。

[0087] 本例の半導体装置100は、高濃度領域26は、Z軸方向においてドリフト領域18に挟まれるように設けられる。高濃度領域26は、ドリフト領域18よりもドーピング濃度が高いため、アノード領域14の下面側から広がる空乏層がカソード領域82へ到達することを防ぐことができる。

[0088] 高濃度領域26の下方には、結晶欠陥領域19-2が設けられる。結晶欠陥領域19-2は、下面23から水素イオンを注入することにより形成される結晶欠陥を含む領域であってよい。図4において、結晶欠陥領域19-2が設けられるZ軸方向の範囲を、両矢印にて示している。

- [0089] 結晶欠陥領域 19-2 は、下面 23 から Z 軸方向に距離 D_{kb} 離間した位置 K_b に、結晶欠陥密度のセンターピークを有する。結晶欠陥領域 19-2 は、位置 K_b から下面 23 まで設けられてよい。
- [0090] 本例において、結晶欠陥領域 19-2 における結晶欠陥密度の Z 軸方向におけるピークをセンターピークとする。センターピークの Z 軸方向における位置を位置 K_b とする。図 3 において説明したように、水素イオンを注入して結晶欠陥を形成した場合、水素濃度のピーク位置に比べて、結晶欠陥密度のピーク位置は、水素イオンを注入した主面（本例では下面 23）側に配置される。このため位置 K_b は、下面 23 を基準として、高濃度領域 26 のドーピング濃度のピーク位置である第 1 位置 P_b よりも浅い位置に設けられる。即ち、距離 D_{kb} は距離 D_{pb} よりも小さい。図 4 において、位置 K_b における結晶欠陥密度のセンターピークを、「+」の記号（マーカー）で示している。
- [0091] 本例の半導体装置 100 においては、水素イオン注入により生成した結晶欠陥でキャリアライフタイムを制御する。本例の半導体装置 100 において、結晶欠陥領域 19-2 における結晶欠陥密度のセンターピークを、下面側ライフタイム制御領域 78 としてよい。下面側ライフタイム制御領域 78 は、半導体基板 10 の他の領域に比べて、結晶欠陥密度が高い。
- [0092] 図 5 は、本実施形態に係る半導体装置 100 の断面の他の一例を示す図である。本例の半導体装置 100 においては、図 1 B に示した半導体装置 100 の構成に加えて、ドリフト領域 18 の下方に、ドリフト領域 18 よりもドーピング濃度の高い第 1 導電型のバッファ領域 20 が設けられる。本例のバッファ領域 20 は、一例として N+ 型である。バッファ領域 20 は、Z 軸方向においてドリフト領域 18 と下面 23 との間に設けられてよい。本例においては、バッファ領域 20 は、ドリフト領域 18 に接して設けられる。バッファ領域 20 は、アノード領域 14 の下面側から広がる空乏層がカソード領域 82 に到達することを防ぐ、フィールドストップ領域として機能することができる。

- [0093] 本例の半導体装置100は、バッファ領域20において、水素の濃度分布が複数の位置に濃度分布のピークを有する。即ち、バッファ領域20の上面側から下面側に向かって、位置Pb4、位置Pb3、位置Pb2および位置Pb1の4箇所、濃度分布のピークを有する。図5において、Z軸方向の複数の位置における水素の濃度分布のピークを、「×」の記号（マーカー）にて示している。本例のバッファ領域20は、半導体基板10に下面23から位置Pb4、位置Pb3、位置Pb2および位置Pb1に水素イオンを注入した後に、半導体基板10をアニールすることにより形成される領域であってよい。
- [0094] 本例の半導体装置100には、複数の結晶欠陥領域19が設けられる。半導体基板10の上面21側には結晶欠陥領域19-1が設けられ、下面23側には、結晶欠陥領域19-2が設けられる。
- [0095] 結晶欠陥領域19-1は、上面21から水素イオンを注入することにより形成される結晶欠陥を含む領域である。結晶欠陥領域19-1は、図1Bに示した結晶欠陥領域19-1と同様である。結晶欠陥領域19-2は、下面23から水素イオンまたはヘリウムイオンを注入することにより形成される結晶欠陥を含む領域である。結晶欠陥領域19-2は必須な構成ではなく、必要に応じて備えてもよい領域である。結晶欠陥領域19-2は、バッファ領域20の内部に設けられてよい。図5において、結晶欠陥領域19-1が設けられるZ軸方向の範囲を、それぞれ両矢印にて示している。
- [0096] 結晶欠陥領域19-2は、半導体基板10の深さ方向において、水素濃度の複数のピークの間、結晶欠陥密度のセンターピークを有してよい。即ち、結晶欠陥領域19-2は、Z軸方向において、バッファ領域20の水素濃度のピーク位置である位置Pb1と位置Pb2との間、位置Pb2と位置Pb3との間、位置Pb3と位置Pb4との間のいずれかに、結晶欠陥密度のセンターピークを有してよい。また、結晶欠陥領域19-2の全体が、水素濃度のいずれかのピーク位置の間に設けられてよい。本例の結晶欠陥領域19-2は、位置Pb1と位置Pb2との間の位置Kbに、結晶欠陥密度のセ

ンターピークを有する一例を示している。図5において、位置P b 1と位置P b 2との間における結晶欠陥密度のセンターピークを、「+」の記号（マーカー）で示している。

[0097] 本例の半導体装置100においては、水素イオン注入により生成した結晶欠陥でキャリアライフタイムを制御する。本例の半導体装置100において、結晶欠陥領域19-2における結晶欠陥密度のセンターピークを、下面側ライフタイム制御領域78とする。

[0098] 本例の結晶欠陥領域19-2は、下面23から位置P b 2に水素イオンまたはヘリウムイオンを注入したときに形成された結晶欠陥を含む。図3において説明したように、水素イオンを注入して結晶欠陥を形成した場合、水素濃度のピーク位置に比べて、結晶欠陥密度のピーク位置は、水素イオンを注入した主面側に配置される。

[0099] 図6は、本実施形態に係る半導体装置100の断面の他の一例を示す図である。図6に示す半導体装置100は、下面側ライフタイム制御領域78が、Z軸方向において位置P b 1よりも下方に設けられる点で、図5に示す半導体装置100と異なる。結晶欠陥領域19-2は、半導体基板10の下面23まで設けられてよい。

[0100] 下面側ライフタイム制御領域78のZ軸方向における位置は、Z軸方向における複数の位置への水素イオンの注入ステップ（工程）と、水素イオンを注入した半導体基板10のアニールステップの順番を調整することにより、調整することができる。水素イオンの注入ステップおよびアニールステップは、後述する。

[0101] 図7Aは、図5に示す実施例に係る半導体装置100におけるc-c'線に沿ったネットドーピング濃度（A）、水素濃度（B）、結晶欠陥密度（C）、キャリアライフタイム（D）、キャリア移動度（E）およびキャリア濃度（F）の各分布図を示す。各分布図における縦軸および横軸は、図3に示した対応する各分布図と同様である。

[0102] 分布図（A）は、電氣的に活性化したドナーおよびアクセプタの正味のド

ーピング濃度分布を示している。図5に示したように、バッファ領域20は、複数の位置Pb4、Pb3、Pb2、Pb1に、ドーピング濃度のピーク（ドナーピーク）を有する。また、高濃度領域26は、位置Psにドーピング濃度のピーク（ドナーピーク）を有する。それぞれのドナーピークの間ドーピング濃度は、半導体基板10のドーピング濃度 N_0 より高くてもよく、同一の濃度であってもよい。本例では、位置Psと位置Pb4との間の少なくとも一部の領域のドーピング濃度が、ドーピング濃度 N_0 となっている。半導体基板10のドーパントは、リン等であってもよい。ドーピング濃度 N_0 は、図3の分布図(A)にて説明した N_0 であってもよい。

[0103] 分布図(A)においては、ドリフト領域18のドーピング濃度よりドーピング濃度が高いN型の領域を、N+型としている。位置Psと位置Pb4との間のドリフト領域18の少なくとも一部の領域のドーピング濃度は、位置Psよりも上面21側のドリフト領域18のドーピング濃度より低くてもよい。上面21側のドリフト領域18は、半導体基板10の上面21から注入された水素イオンが通過する。このため、当該ドリフト領域18のドーピング濃度は、残留した水素ドナーにより、半導体基板10のドーピング濃度 N_0 よりも高くなっていてもよい。上面21側のドリフト領域18のドーピング濃度の平均値は、半導体基板10のドーピング濃度 N_0 の3倍以下であってもよい。

[0104] 位置Pb4、Pb3、Pb2、Pb1には、半導体基板10の下面23から水素イオンが注入されている。このため、位置Pb4よりも下面23側の領域のドーピング濃度は、全体として半導体基板10のドーピング濃度 N_0 よりも高くなっていてよい。すなわち、2つの水素ドナーのピーク（本例では位置Psと位置Pb4それぞれの水素ドナーのピーク）に、深さ方向で挟まれた領域のドリフト領域18のドーピング濃度（本例ではドナー濃度）が最も低い。この2つの水素ドナーのピークに挟まれた領域のドーピング濃度（本例ではドナー濃度）は、半導体基板10のドーピング濃度 N_0 であり、ドーピング濃度分布は略平坦であってもよい。そして2つの水素ドナーで、位置P

sから上面21側、および位置P b 4から下面23側のドーピング濃度は、半導体基板10のドーピング濃度 N_0 より高くなっていてよい。なお、本例におけるカソード領域82は、リンを注入して拡散することで形成されている。

- [0105] 分布図(B)は、注入された水素の化学的な濃度を示している。水素濃度のそれぞれのピークは、水素イオンが注入された主面側に裾を有している。本例では、位置P sにおける水素濃度のピークは上面21側に裾Sを有している。即ち、本例の水素の濃度分布は、上面21側において、第1位置P sから上面21まで、緩やかに単調減少する。裾Sは、ドリフト領域18およびアノード領域14にわたって設けられてよい。
- [0106] 本例の水素の濃度分布は、第1位置P sから下面23側においては、裾Sよりも濃度分布の変化が急峻な裾を有する。即ち、水素の分布は、第1位置P sよりも上面21側および下面23側において、非対称の分布を示す。
- [0107] また、位置P b 4、P b 3、P b 2、P b 1におけるそれぞれの水素濃度のピークは下面23側に裾S'を有している。位置P b 4、P b 3、P b 2、P b 1におけるそれぞれの水素濃度のピークは、上面21側に、裾S'よりも濃度分布の変化が急峻な裾を有する。即ち、位置P b 4、P b 3、P b 2、P b 1における水素濃度の各ピークは、位置P b 1よりも上面21側および下面23側において、非対称の分布を示す。
- [0108] なお、上面21側から水素イオンを注入した位置のうち最も下面23側の位置(本例では位置P s)と、下面23側から水素イオンを注入した位置のうち最も上面21側の位置(本例では位置P b 4)との間において、水素濃度は最小値となってよい。位置P sに注入された水素が拡散する分布と、位置P b 4に注入された水素が拡散する分布との和が最小になる位置が、水素濃度が最小値となる位置である。あるいは、水素濃度が最小値となる位置は、2つの水素ドナーのピーク(本例では位置P sと位置P b 4)に挟まれ、かつドーピング濃度が半導体基板10のドーピング濃度 N_0 を示す略平坦なドーピング濃度分布の領域にあってよい。

- [0109] 分布図 (C) は、半導体基板 10 に水素イオンを注入した後に、所定の条件でアニールした後の結晶欠陥密度を示している。位置 P s よりも上面 2 1 側における結晶欠陥密度の分布は、図 3 の分布図 (C) に示した半導体装置 100 の結晶欠陥密度の分布と同様である。結晶欠陥濃度 N_{r_0} は、図 3 の分布図 (C) にて説明した N_{r_0} であってよい。位置 P s よりも上面 2 1 側における位置 K s において、結晶欠陥密度はピークを有する。結晶欠陥密度は、位置 K s よりも上面 2 1 側において単調に減少してよい。結晶欠陥密度は、位置 K s よりも下面 2 3 側において、上面 2 1 側よりも急峻に、単調に減少してよい。
- [0110] 水素濃度のピーク位置 P s 近傍における結晶欠陥密度は、結晶欠陥密度のピーク位置 K s における結晶欠陥密度よりも、非常に小さくなる。結晶欠陥密度のピークの位置 K s は、ピーク位置 P s を中心とした 1 % 全幅の範囲よりも浅い位置に設けられてよい。結晶欠陥密度のピーク位置 K s と、水素濃度のピーク位置 P s との距離 D は、40 nm 以下であってよく、20 nm 以下であってもよい。距離 D は、5 μ m 以上 10 μ m 以下であってもよい。距離 D は、水素濃度の 1 % 全幅以上かそれより大きくてよい。距離 D は、位置 P s におけるネットドーピング濃度の 1 % 全幅以上かそれより大きくてよい。この場合、ネットドーピング濃度の 1 % 全幅は、0.01 N p におけるピークの幅である。
- [0111] 本例では、位置 P b 2 と位置 P b 1 との間の位置 K b に、結晶欠陥密度のピークが配置されている。位置 K b における結晶欠陥密度のピークは、下面 2 3 から位置 P b 2 に水素イオンを注入したときに形成された結晶欠陥を主に含む。本例では、位置 P b 4 より下面 2 3 側には、位置 K b 以外に結晶欠陥密度のピークが設けられていない。
- [0112] 例えば、位置 P b 4、P b 3、P b 1 に水素イオンを注入して、半導体基板 10 を第 1 の条件でアニールする。これにより、位置 P b 4、P b 3、P b 1 に水素濃度分布のピークが形成される。その後、位置 P s および位置 P b 2 に水素イオンを注入して、半導体基板 10 を第 2 の条件でアニールする

。第2の条件は、第1の条件よりもアニール温度が低い。位置P b 4、P b 3、P b 1に水素イオンを注入したことにより生じた結晶欠陥は、比較的に高温のアニールにより、ほとんどが終端される。これに対して、位置P sおよび位置P b 2に水素イオンを注入したことにより生じた結晶欠陥は、比較的に低温のアニールにより、位置P sおよび位置P b 2の近傍における結晶欠陥が終端される。位置P b 1の近傍にも水素が多く存在するので、位置P b 2に水素イオンを注入したことにより生じた結晶欠陥は、位置P b 1の近傍においても終端される割合が多い。このため、結晶欠陥密度は、位置P b 2と位置P b 1との間においてピークを有する。

[0113] 本例では、位置P sにおける水素濃度のピークは、水素イオンが注入された側（本例では上面2 1側）に、他の水素濃度のピークが設けられていない。一方で、P b 2における水素濃度のピークは、水素イオンが注入された側（本例では下面2 3側）に、他の水素濃度のピーク（位置P b 1）が設けられている。位置P sよりも上面2 1側における結晶欠陥密度の積分値は、位置P b 2よりも下面2 3側における結晶欠陥密度の積分値よりも大きくてよい。

[0114] 分布図（D）は、半導体基板1 0に水素イオンを注入した後に、所定の条件でアニールした後のキャリアライフタイム分布を示している。キャリアライフタイム分布は、結晶欠陥密度分布の縦軸を反転させた形状になっている。キャリアライフタイム τ_0 は、図3の分布図（D）にて説明した τ_0 であってよい。例えば、キャリアライフタイムが最小値となる位置は、結晶欠陥密度のセンターピーク位置K sと一致している。また、キャリアライフタイムが極小値となる位置は、結晶欠陥密度のセンターピーク位置K bと一致している。図3の分布図（D）と同様に、水素濃度の各ピーク位置P s、P b 4、P b 3、P b 2、P b 1を中心としたFW1 %Mの範囲内の領域では、半導体装置1 0 0のキャリアライフタイムは、最大値 τ_0 となっていてよい。

[0115] 分布図（E）は、半導体基板1 0に水素イオンを注入した後に、所定の条件でアニールした後の、キャリアの移動度の分布を示している。キャリアの

移動度 μ_0 は、図3の分布図(E)にて説明した μ_0 であってよい。例えば、キャリアの移動度が最小値となる位置は、結晶欠陥密度のセンターピーク位置 K_s と一致している。また、キャリアの移動度が極小値となる位置は、結晶欠陥密度のセンターピーク位置 K_b と一致している。図3の分布図(E)と同様に、水素濃度の各ピーク位置 P_s 、 P_{b4} 、 P_{b3} 、 P_{b2} 、 P_{b1} を中心としたFW1%Mの範囲内の領域では、半導体装置100のキャリアの移動度は、最大値 μ_0 となっていてよい。

[0116] 分布図(F)は、半導体基板10に水素イオンを注入した後に、所定の条件でアニールした後の、キャリア濃度の分布を示している。図3における分布図(F)と同様に、水素イオンが通過した領域(半導体基板10のアノード領域14の下端から位置 P_s 近傍までの領域)においては、測定されたキャリア濃度が全体的に下がっている。ただし、位置 P_{b4} よりも下面23側の領域は、全体的に水素濃度が高いため、キャリア濃度は基板濃度 N_0 よりも高い。

[0117] 本例の半導体装置100は、アニール後の結晶欠陥密度は、水素濃度のピーク位置 P_s の前後において減少する。このため、水素濃度がピークとなる位置 P_s 近傍のキャリアライフタイムは増加し、ほぼ τ_0 になる。

[0118] 図7Bは、下面23側の結晶欠陥領域19-2を、ヘリウムイオンを注入して形成した場合の、ネットドーピング濃度(A)、水素濃度(B)、結晶欠陥密度(C)、キャリアライフタイム(D)、キャリア移動度(E)およびキャリア濃度(F)の各分布図を示す。下面23側の結晶欠陥領域19-2を、ヘリウムイオンを注入して形成した以外は、図7Aの例と同様である。ネットドーピング濃度(A)およびキャリア濃度(F)の分布は、図7Aの例と同様である。

[0119] 分布図(B)は、化学的な水素濃度およびヘリウム濃度の分布を示している。水素濃度の分布は、図7Aにおける水素濃度の分布と同一である。ただし本例では、バッファ領域20の内部にヘリウムが分布している。本例においてヘリウム濃度のピークは、位置 P_{b1} よりも下面23側に配置されてい

る。

[0120] ヘリウム濃度のピークは、隣り合う水素濃度のピークの間位置してもよい。すなわち、ヘリウム濃度のピークは、P b 4とP b 3の間位置してもよいし、P b 3とP b 2の間位置してもよいし、P b 2とP b 1の間位置してもよい。一例として、分布図(B)の破線で示すヘリウム濃度のピークは、P b 2とP b 1の間位置する。ヘリウムは、P b 1より下面23側にピークを有する実線分布と、P b 2とP b 1の間にピークを有する破線分布のどちらか一方のみの分布で導入されてよいし、両方の分布で導入されてもよい。

[0121] 分布図(C)は、半導体基板10に水素イオンおよびヘリウムイオンを注入した後に、所定の条件でアニールした後の結晶欠陥密度を示している。水素イオンを注入して形成された結晶欠陥領域19-1における結晶欠陥密度分布は、図7Aの分布図(C)における結晶欠陥領域19-1の結晶欠陥密度分布と同一である。また、分布図(C)において破線で示した結晶欠陥領域19-2aは、分布図(B)において実線で示した位置にヘリウムを注入した場合の結晶欠陥領域である。結晶欠陥領域19-2bは、分布図(B)において破線で示した位置にヘリウムを注入した場合の結晶欠陥領域である。なお分布図(D)、(E)においても、結晶欠陥領域19-aに対応する分布を実線で示し、結晶欠陥領域19-bに対応する分布を破線で示している。ヘリウムイオンを注入して形成された結晶欠陥領域19-2aおよび19-2bの結晶欠陥密度分布は、ヘリウム濃度の分布と同様の形状を有している。例えば、結晶欠陥密度のピーク位置と、ヘリウム濃度のピーク位置とは一致している。

[0122] 分布図(D)は、半導体基板10に水素イオンおよびヘリウムイオンを注入した後に、所定の条件でアニールした後のキャリアライフタイム分布を示している。キャリアライフタイム分布は、結晶欠陥密度分布の縦軸を反転させた形状になっている。

[0123] 分布図(E)は、半導体基板10に水素イオンおよびヘリウムイオンを注

入した後に、所定の条件でアニールした後の、キャリアの移動度の分布を示している。

[0124] 半導体基板 10 において、バッファ領域 20 およびバッファ領域 20 よりも下面 23 側の領域には水素が多く存在する。このため、ダングリング・ボンドが終端されやすく、結晶欠陥領域 19 を形成しづらい場合がある。これに対して、結晶欠陥領域 19-2 を、水素イオンよりも質量の大きいヘリウムイオンを注入して形成することで、空孔、複空孔等の結晶欠陥を形成しやすくなる。これにより、アニールにより結晶欠陥が終端されても、バッファ領域 20 およびバッファ領域 20 よりも下面 23 側に、ある程度の密度の結晶欠陥を残すことができる。バッファ領域 20 等に結晶欠陥領域 19 を設けることで、例えば半導体装置 100 のターンオフまたは逆回復等のスイッチングの終了期間において、テール電流を精度よく制御できる。

[0125] 図 7 C は、ネットドーピング濃度 (A)、水素濃度 (B)、結晶欠陥密度 (C)、キャリアライフタイム (D)、キャリア移動度 (E) およびキャリア濃度 (F) の各分布図の他の例を示す。各分布図における縦軸および横軸は、図 3 に示した対応する各分布図と同様である。本例においては、アノード領域 14 (後述するトランジスタ部 70 においてはチャネルが形成されるベース領域 17) および結晶欠陥領域 19-1 における、結晶欠陥密度 (C)、キャリアライフタイム (D)、キャリア移動度 (E) およびキャリア濃度 (F) が、図 7 A および図 7 B の例と異なる。他の位置における各分布は、図 7 A および図 7 B のいずれかの例と同一である。

[0126] 本例においては、結晶欠陥密度 (C)、キャリアライフタイム (D)、キャリア移動度 (E) およびキャリア濃度 (F) の各分布は、結晶欠陥領域 19-1 においてピークを有する。結晶欠陥密度分布のピークは、センターピーク位置 K_s よりも上面 21 側に裾 S_{V1} を有し、下面 23 側に、裾 S_{V1} より急峻な裾 S_{V2} を有する。キャリアライフタイム分布のピークは、センターピーク位置 K_s よりも上面 21 側に裾 $S_{\tau 1}$ を有し、下面 23 側に、裾 $S_{\tau 1}$ より急峻な裾 $S_{\tau 2}$ を有する。キャリア移動度分布のピークは、セン

ターピーク位置 K_s よりも上面21側に裾 $S_{\mu 1}$ を有し、下面23側に、裾 $S_{\mu 1}$ より急峻な裾 $S_{\mu 2}$ を有する。キャリア濃度分布のピークは、センターピーク位置 K_s よりも上面21側に裾 $S_{N 1}$ を有し、下面23側に、裾 $S_{N 1}$ より急峻な裾 $S_{N 2}$ を有する。

[0127] それぞれの裾は、各分布において、ピークにおける頂点から、所定の基準値と同一になるまでの部分であってよい。基準値は、結晶欠陥密度においてはドリフト領域18における最小値 N_{r0} 、キャリアライフタイムにおいてはドリフト領域における最大値 τ_0 、キャリア移動度においてはドリフト領域18における最大値 μ_0 、キャリア濃度においては水素濃度のピーク位置 P_s からバッファ領域20までの間における最小値 N_0 を用いてよい。本明細書において同一とは10%以内の誤差を有する場合を含めてよい。

[0128] 本例の裾 $S_{V 1}$ 、 $S_{\tau 1}$ 、 $S_{\mu 1}$ および $S_{N 1}$ は、いずれもアノード領域14（トランジスタ部70においてはベース領域17）に到達しない。つまりアノード領域14およびベース領域17の、結晶欠陥密度、キャリアライフタイム、キャリア移動度およびキャリア濃度は、上述した基準値 N_{r0} 、 τ_0 、 μ_0 、 N_0 と同一である。これにより、結晶欠陥を形成したことによるアノード領域14およびベース領域17への影響を低減できる。特に、ゲート閾値の変動が抑えられる。ゲート閾値は、ベース領域17のピーク濃度の位置で決まる。ベース領域17のピーク位置において結晶欠陥密度が N_{r0} よりも高いと、ゲート閾値に影響する界面準位等が増加し、ゲート閾値が変化する可能性がある。ベース領域17のピーク位置において結晶欠陥密度を N_{r0} にすることで、ゲート閾値への影響を極小に抑えることができる。なお、例えば水素イオンの注入位置、水素イオン注入後のアニール条件を調整することで、各裾がアノード領域14およびベース領域17に到達しないように制御できる。

[0129] 図7Dは、ネットドーピング濃度（A）、水素濃度（B）、結晶欠陥密度（C）、キャリアライフタイム（D）、キャリア移動度（E）およびキャリア濃度（F）の各分布図の他の例を示す。各分布図における縦軸および横軸

は、図3に示した対応する各分布図と同様である。本例においては、アノード領域14（トランジスタ部70においてはベース領域17）および結晶欠陥領域19-1における、結晶欠陥密度（C）、キャリアライフタイム（D）、キャリア移動度（E）およびキャリア濃度（F）が、図7Cの例と異なる。他の位置における各分布は、図7Cの例と同一である。

[0130] 本例においては、裾SV1、 $S_{\tau 1}$ 、 $S_{\mu 1}$ およびSN1の少なくとも一つが、アノード領域14またはベース領域17に到達している。ただし、アノード領域14およびベース領域17における結晶欠陥密度、キャリアライフタイム、キャリア移動度およびキャリア濃度は、上述した基準値 N_{r0} 、 τ_0 、 μ_0 、 N_0 に十分近い。

[0131] 本例では、センターピーク位置 K_s における結晶欠陥密度、キャリアライフタイム、キャリア移動度およびキャリア濃度を、 N_{rp} 、 τ_p 、 μ_p 、 N_p とする。また、アノード領域14またはベース領域17における結晶欠陥密度、キャリアライフタイム、キャリア移動度およびキャリア濃度を、 N_{rb} 、 τ_b 、 μ_b 、 N_b とする。結晶欠陥密度 N_{rb} 、キャリアライフタイム τ_b 、キャリア移動度 μ_b およびキャリア濃度 N_b は、アノード領域14またはベース領域17と、ドリフト領域18等のN型領域とのPN接合の位置における値を用いてよい。なおキャリア濃度 N_b については、当該PN接合と接するN型領域におけるキャリア濃度の極大値を用いてよい。

[0132] 結晶欠陥密度 N_{rb} 、キャリアライフタイム τ_b 、キャリア移動度 μ_b およびキャリア濃度 N_b は、センターピーク位置 K_s における結晶欠陥密度 N_{rp} 、キャリアライフタイム τ_p 、キャリア移動度 μ_p およびキャリア濃度 N_p の半分以下であってよく、 $1/4$ 以下であってよく、 $1/10$ 以下であってよく、 $1/100$ 以下であってよい。これにより、結晶欠陥を形成したことによるアノード領域14およびベース領域17への影響を低減できる。

[0133] 図8Aは、本実施形態に係る半導体装置200の上面の一例を部分的に示す図である。本例の半導体装置200は、トランジスタ部70およびトラン

ジスタ部 70 に隣接して設けられたダイオード部 80 を備える半導体チップである。半導体装置 200 の上面は、図 1 A に示した半導体装置 100 の上面と同一であってよい。トランジスタ部 70 は、IGBT 等のトランジスタを含む。境界部 90 は、トランジスタ部 70 のうちダイオード部 80 に隣接する領域である。ダイオード部 80 は、半導体基板 10 の上面において FWD (Free Wheel Diode) 等のダイオードを含む。図 8 A においては、チップ端部周辺のチップ上面を示しており、他の領域を省略している。

[0134] また、図 8 A においては、半導体装置 200 における半導体基板 10 の活性領域を示すが、半導体装置 200 は、活性領域を囲んでエッジ終端構造部を有してよい。活性領域は、半導体装置 200 をオン状態に制御した場合に電流が流れる領域を指す。エッジ終端構造部は、半導体基板 10 の上面 21 側の電界集中を緩和する。エッジ終端構造部は、例えばガードリング、フィールドプレート、リサーフおよびこれらを組み合わせた構造を有する。

[0135] 本例の半導体装置 200 は、半導体基板 10 の内部に設けられ、且つ、半導体基板 10 の上面に露出するゲートトレンチ部 40、ダミートレンチ部 30、ウェル領域 11、エミッタ領域 12、ベース領域 17 およびコンタクト領域 15 を備える。また、本例の半導体装置 200 は、半導体基板 10 の上面 21 の上方に設けられたエミッタ電極 52 およびゲート金属層 50 を備える。エミッタ電極 52 およびゲート金属層 50 は、互いに分離して設けられる。

[0136] エミッタ電極 52 およびゲート金属層 50 と、半導体基板 10 の上面 21 との間には層間絶縁膜が設けられるが、図 8 A では省略している。本例の層間絶縁膜には、コンタクトホール 56、コンタクトホール 49 およびコンタクトホール 54 が、当該層間絶縁膜を貫通して設けられる。

[0137] また、エミッタ電極 52 は、コンタクトホール 56 を通って、ダミートレンチ部 30 内のダミー導電部と接続される。エミッタ電極 52 とダミー導電部との間には、不純物がドーパされたポリシリコン等の、導電性を有する材

料で形成された接続部 25 が設けられてよい。接続部 25 と半導体基板 10 の上面 21 との間には、酸化膜等の絶縁膜が設けられる。

- [0138] ゲート金属層 50 は、コンタクトホール 49 を通って、ゲートランナー 48 と接触する。ゲートランナー 48 は、不純物がドーパされたポリシリコン等で形成される。ゲートランナー 48 は、半導体基板 10 の上面 21 において、ゲートトレンチ部 40 内のゲート導電部と接続される。ゲートランナー 48 は、ダミートレンチ部 30 内のダミー導電部とは接続されない。
- [0139] 本例のゲートランナー 48 は、コンタクトホール 49 の下方から、ゲートトレンチ部 40 の先端部まで形成される。ゲートランナー 48 と半導体基板 10 の上面 21 との間には、酸化膜等の絶縁膜が形成される。
- [0140] ゲートトレンチ部 40 の先端部において、ゲート導電部は半導体基板 10 の上面 21 に露出している。ゲートトレンチ部 40 は、ゲート導電部の当該露出した部分にて、ゲートランナー 48 と接触する。
- [0141] エミッタ電極 52 およびゲート金属層 50 は、金属を含む材料で形成される。エミッタ電極 52 の少なくとも一部の領域は、アルミニウムまたはアルミニウム - シリコン合金で形成されてよい。
- [0142] ゲート金属層 50 の少なくとも一部の領域は、アルミニウムまたはアルミニウム - シリコン合金で形成されてよい。エミッタ電極 52 およびゲート金属層 50 は、アルミニウム等で形成された領域の下層にチタンやチタン化合物等で形成されたバリアメタルを有してよい。また、エミッタ電極 52 およびゲート金属層 50 は、コンタクトホール内においてタングステン等で形成されたプラグを有してもよい。
- [0143] 1 つ以上のゲートトレンチ部 40 および 1 つ以上のダミートレンチ部 30 は、所定の配列方向（本例では Y 軸方向）に沿って所定の間隔で配列される。本例のゲートトレンチ部 40 は、半導体基板 10 の上面 21 に平行であって配列方向と垂直な延伸方向（本例では X 軸方向）に沿って延伸する 2 つの延伸部分 39 と、2 つの延伸部分 39 を接続する接続部分 41 を有してよい。接続部分 41 の少なくとも一部は、曲線状に形成されることが好ましい。

ゲートトレンチ部40の2つの延伸部分39の端部を接続することで、延伸部分39の端部における電界集中を緩和することができる。本明細書では、ゲートトレンチ部40のそれぞれの延伸部分39を、一つのゲートトレンチ部40として扱う場合がある。ゲートランナー48は、ゲートトレンチ部40の接続部分41において、ゲート導電部と接続してよい。

[0144] 本例のダミートレンチ部30は、ゲートトレンチ部40と同様に、半導体基板10の上面21においてU字形状を有してよい。即ち、本例のダミートレンチ部30は、延伸方向に沿って延伸する2つの延伸部分29と、2つの延伸部分29を接続する接続部分31を有してよい。

[0145] エミッタ電極52は、ゲートトレンチ部40、ダミートレンチ部30、ウェル領域11、エミッタ領域12、ベース領域17およびコンタクト領域15の上方に形成される。ウェル領域11は第2導電型である。ウェル領域11は、一例としてP+型である。ウェル領域11は、ゲート金属層50が設けられる側の活性領域の端部から、予め定められた範囲で形成される。ウェル領域11の拡散深さは、ゲートトレンチ部40およびダミートレンチ部30の深さよりも深くてよい。ゲートトレンチ部40およびダミートレンチ部30の、ゲート金属層50側の一部の領域は、ウェル領域11に形成される。ゲートトレンチ部40およびダミートレンチ部30の延伸方向の端の底は、ウェル領域11に覆われてよい。

[0146] 半導体基板10の上面21と平行な面内において、Y軸方向には各トレンチ部に隣接してメサ部が設けられる。メサ部とは、隣り合う2つのトレンチ部に挟まれた半導体基板の部分である。メサ部は、半導体基板10の上面21から、各トレンチ部の最も深い底部の深さまでの部分であってよい。隣り合う2つのトレンチ部の延伸部分に挟まれる領域をメサ部としてよい。

[0147] トランジスタ部70においては、各トレンチ部に隣接して第1メサ部60が設けられる。トランジスタ部70におけるダイオード部80との境界である境界部90においては、隣り合うダミートレンチ部30に挟まれた領域に第2メサ部62が設けられる。ダイオード部80においては、隣り合うダミ

ートレンチ部30に挟まれた領域に第3メサ部64が設けられる。

[0148] 第1メサ部60、第2メサ部62および第3メサ部64のX軸方向における両端部には、一例として、半導体基板10の上面21に露出して、第2導電型のベース領域17が設けられる。本例のベース領域17は、一例としてP型である。なお、図8Aは、当該ベース領域17のX軸方向の一方の端部のみを示している。

[0149] 第1メサ部60の上面には、ゲートレンチ部40と接してエミッタ領域12が設けられる。エミッタ領域12は、第1メサ部60を挟んでX軸方向に延伸する2本のレンチ部の一方から他方まで、Y軸方向に設けられてよい。エミッタ領域12は、コンタクトホール54の下方にも設けられている。

[0150] エミッタ領域12は、ダミートレンチ部30と接してよく、接しなくてもよい。本例においては、エミッタ領域12がダミートレンチ部30と接して設けられる。本例のエミッタ領域12は第1導電型である。本例のエミッタ領域12は、一例としてN+型である。

[0151] 第1メサ部60の上面には、ベース領域17よりもドーピング濃度の高い第2導電型のコンタクト領域15が設けられる。本例のコンタクト領域15は、一例としてP+型である。第1メサ部60において、エミッタ領域12およびコンタクト領域15は、ゲートレンチ部40の延伸方向に交互に設けられてよい。コンタクト領域15は、第1メサ部60を挟んでX軸方向に延伸する2本のレンチ部の一方から他方まで、Y軸方向に設けられてよい。コンタクト領域15は、コンタクトホール54の下方にも設けられている。

[0152] コンタクト領域15は、ゲートレンチ部40と接してよく、接しなくてもよい。また、コンタクト領域15は、ダミートレンチ部30と接してよく、接しなくてもよい。本例においては、コンタクト領域15が、ダミートレンチ部30およびゲートレンチ部40と接して設けられる。

[0153] 第2メサ部62の上面には、コンタクト領域15が設けられる。一つの第

2メサ部62の上面に設けられるコンタクト領域15の面積は、一つの第1メサ部60の上面に設けられるコンタクト領域15の面積よりも大きい。一つの第2メサ部62の上面に設けられるコンタクト領域15の面積は、一つの第3メサ部64の上面に設けられるコンタクト領域15の面積よりも大きくてよい。第2メサ部62において、コンタクト領域15はコンタクトホール54の下方にも設けられている。

[0154] 第2メサ部62の上面におけるコンタクト領域15は、第2メサ部62のX軸方向における両端部に設けられるベース領域17に挟まれる領域全体に設けられてよい。第2メサ部62では、第1メサ部60と比べてターンオフ時のキャリアの引き抜きを効果的に行う。

[0155] 第3メサ部64の上面には、X軸方向における両端部にコンタクト領域15が設けられる。また、第3メサ部64の上面において、第3メサ部64のX軸方向における両端部に設けられるコンタクト領域15に挟まれる領域には、ベース領域17が設けられる。ベース領域17は、X軸方向において当該コンタクト領域15に挟まれる領域全体に設けられてよい。第3メサ部64において、ベース領域17は、コンタクトホール54の下方にも設けられている。コンタクト領域15は、コンタクトホール54の下方にも設けられてよい。

[0156] 第3メサ部64には、コンタクト領域15およびベース領域17が、第3メサ部64を挟む一方のダミートレンチ部30から、他方のダミートレンチ部30に渡って形成される。即ち、半導体基板の上面において、第3メサ部64のY軸方向の幅と、第3メサ部64に設けられたコンタクト領域15またはベース領域17のY軸方向の幅は、等しい。

[0157] 第3メサ部64には、エミッタ領域12が形成されなくてよく、形成されてもよい。本例においては、第3メサ部64にエミッタ領域12が形成されない。

[0158] 本例の半導体装置200は、ダイオード部80において、ダミートレンチ部30が設けられる。隣接するダミートレンチ部30のそれぞれの直線状の

延伸部分 29 は、接続部分 31 で接続されてよい。第 3 メサ部 64 は、それぞれのダミートレンチ部 30 に挟まれる領域である。

[0159] ダイオード部 80 は、半導体基板 10 の下面 23 側において、第 1 導電型のカソード領域 82 を有する。本例のカソード領域 82 は、一例として N+ 型である。図 8 A に、半導体基板 10 の上面視でカソード領域 82 が設けられる領域を一点鎖線部で示している。ダイオード部 80 は、カソード領域 82 を半導体基板 10 の上面 21 に投影した領域であってよい。また、カソード領域 82 が部分的に設けられた第 3 メサ部 64 全体と、当該第 3 メサ部 64 に隣接するダミートレンチ部 30 とをダイオード部 80 に含めてもよい。カソード領域 82 を半導体基板 10 の上面 21 に投影した領域は、コンタクト領域 15 から X 軸方向正側に離れていてよい。

[0160] 半導体基板 10 の下面 23 においてカソード領域 82 が形成されていない領域には、第 2 導電型のコレクタ領域が形成されてよい。本例のコレクタ領域は、一例として P+ 型である。ダイオード部 80 におけるコンタクトホール 54 の X 軸方向負側の端部を半導体基板 10 の下面 23 に投影した位置には、コレクタ領域が形成されてよい。

[0161] 境界部 90 を除くトランジスタ部 70 において、コンタクトホール 54 は、コンタクト領域 15 およびエミッタ領域 12 の各領域の上方に形成される。境界部 90 に隣接する第 1 メサ部 60 を除く第 1 メサ部 60 において、コンタクトホール 54 は、図 8 A の上面視で、X 軸方向に延伸するゲートレンチ部 40 およびダミートレンチ部 30 と重ならないように設けられてよい。コンタクトホール 54 の Y 軸方向の幅は、エミッタ領域 12 およびコンタクト領域 15 の Y 軸方向の幅よりも小さくてよい。

[0162] 境界部 90 を除くトランジスタ部 70 において、コンタクトホール 54 は、図 8 A に示す半導体基板 10 の上面視で、第 1 メサ部 60 の X 軸方向最も負側に設けられるコンタクト領域 15 の上方から、X 軸方向の最も正側に設けられるコンタクト領域 15 の上方まで、連続して設けられてよい。コンタクトホール 54 は、図 8 A に示す半導体基板 10 の上面視で、第 1 メサ部 6

0のX軸方向最も負側に設けられるコンタクト領域15の少なくとも一部と重なるように設けられてよい。コンタクトホール54は、図8Aに示す半導体基板10の上面視で、第1メサ部60のX軸方向最も正側に設けられるコンタクト領域15の少なくとも一部と重なるように設けられてよい。

[0163] 境界部90において、コンタクトホール54は、コンタクト領域15の上方に形成される。第2メサ部62において、コンタクトホール54は、図8Aに示す半導体基板10の上面視で、X軸方向に延伸するダミートレンチ部30と重ならないように設けられてよい。コンタクトホール54のY軸方向の幅は、コンタクト領域15のY軸方向の幅よりも小さくてよい。

[0164] 境界部90において、コンタクトホール54は、図8Aに示す上面視で、第2メサ部62に設けられるコンタクト領域15の上方に、X軸方向に連続して設けられてよい。コンタクトホール54は、図8Aに示す上面視で、第2メサ部62に設けられるコンタクト領域15の少なくとも一部と重なるように設けられてよい。

[0165] ダイオード部80において、コンタクトホール54は、ベース領域17およびコンタクト領域15の上方に形成される。第3メサ部64において、コンタクトホール54は、図8Aに示す上面視で、X軸方向に延伸するダミートレンチ部30と重ならないように設けられてよい。コンタクトホール54のY軸方向の幅は、ベース領域17およびコンタクト領域15のY軸方向の幅よりも小さくてよい。

[0166] ダイオード部80において、コンタクトホール54は、図8Aに示す上面視で、第3メサ部64のX軸方向最も負側に設けられるコンタクト領域15の上方から、X軸方向の最も正側に設けられるコンタクト領域15の上方まで、連続して設けられてよい。コンタクトホール54は、図8Aに示す上面視で、第3メサ部64のX軸方向負側に設けられるコンタクト領域15の少なくとも一部と重なるように設けられてよい。コンタクトホール54は、図8Aに示す上面視で、第3メサ部64のX軸方向正側に設けられるコンタクト領域15の少なくとも一部と重なるように設けられてよい。

- [0167] トランジスタ部70においては、ベース領域17の下方に第1導電型の蓄積領域16が設けられてよい。本例の蓄積領域16は、一例としてN+型である。図8Aにおいて、蓄積領域16が形成される範囲を破線で示している。蓄積領域16は、半導体基板の上面視で、-X軸方向の端のコンタクト領域15とコンタクトホール54とが重なる領域から、+X軸方向側に形成されてよい。なお、ダイオード部80においては、蓄積領域16は設けられなくてよいが、設けられてもよい。
- [0168] 本例の半導体装置200は、半導体基板10の内部に結晶欠陥領域19を有する。半導体装置200は、図1Aから図6に示したように、上面21側の結晶欠陥領域19-1と、下面23側の結晶欠陥領域19-2の一方を有してよく、両方を有してもよい。本例の半導体装置200は、結晶欠陥領域19-1および19-2の両方を有している。結晶欠陥領域19-2は、トランジスタ部70およびダイオード部80の全体に設けられてよい。結晶欠陥領域19-1は、ダイオード部80の全体と、トランジスタ部70の一部に設けられてよい。
- [0169] 図8Aにおいては、結晶欠陥領域19-1が設けられる領域を一点鎖線と矢印で示している。本例では、結晶欠陥領域19-1は、XY面におけるダイオード部80の全体と、トランジスタ部70においてゲートトレンチ部40と重ならない領域に配置されている。結晶欠陥領域19-1は、ダイオード部80から、トランジスタ部70においてダイオード部80に最も近いゲートトレンチ部40に隣接する第1メサ部60まで、Y軸方向に連続して設けられていてよい。他の例では、結晶欠陥領域19-1は、トランジスタ部70において、それぞれのゲートトレンチ部40と重ならないように、Y軸方向において離散的に配置されていてもよい。
- [0170] 図8Bは、半導体装置200の上面の他の例を部分的に示す図である。本例の半導体装置200は、結晶欠陥領域19-1の配置が、図8Aの例と異なる。他の構造は、図8Aの例と同一である。
- [0171] 本例の半導体装置200は、結晶欠陥領域19-1が、トランジスタ部7

0のゲートトレンチ部40と重なって配置されている。より具体的には、トランジスタ部70のゲートトレンチ部40のうち、ダイオード部80に最も近く配置された1つ以上のゲートトレンチ部40と、結晶欠陥領域19-1とが重なって配置されている。結晶欠陥領域19-1は、それぞれのトランジスタ部70のゲートトレンチ部40のうち、少なくともY軸方向における中央に配置された第1メサ部60とは重ならないように配置されてよい。

[0172] 図8Cは、半導体装置200の上面の他の例を部分的に示す図である。本例の半導体装置200は、結晶欠陥領域19-1およびカソード領域82の配置が、図8Aの例と異なる。他の構造は、図8Aの例と同一である。

[0173] 結晶欠陥領域19-1は、X軸方向およびY軸方向において、カソード領域82よりも広い範囲に設けられてよい。図8Cでは、Y軸方向において、結晶欠陥領域19-1が境界部90およびダイオード部80に配置され、境界部90以外のトランジスタ部70には配置されていない。境界部90の一つの第2メサ部62の上面に露出するコンタクト領域15の面積は、トランジスタ部70の一つの第1メサ部60の上面に露出するコンタクト領域15の面積よりも大きい。第2メサ部62は、第1メサ部60におけるエミッタ領域12をコンタクト領域15に置き換えた構成を有してよい。カソード領域82は、Y軸方向においてダイオード部80の少なくとも一部に設けられている。本例では、X軸方向において、トランジスタ部70に挟まれた領域をダイオード部80とする。図8Cのカソード領域82は、ダイオード部80において境界部90に最も近い1つ以上の第3メサ部64には設けられていない。図8Cのカソード領域82は、ダイオード部80において、コンタクト領域15からX軸方向に離れて設けられている。

[0174] また、結晶欠陥領域19-1のX軸方向における端部は、カソード領域82のX軸方向における端部と、ゲート金属層50との間に配置されている。結晶欠陥領域19-1のX軸方向における端部は、コンタクトホール54と、ゲート金属層50との間に配置されてよい（図8Cにおける、結晶欠陥領域19-1a）。他の例では、結晶欠陥領域19-1のX軸方向における端

部は、ダミートレンチ部30と、ゲート金属層50との間に配置されてもよい（図8Cにおける結晶欠陥領域19-1b）。

[0175] 結晶欠陥領域19-1のX軸方向における端部は、上面視でウェル領域11の内部に位置してよい（図8Cにおける結晶欠陥領域19-1b）。P型のウェル領域11は、P型のアノード領域14またはベース領域17よりもドーピング濃度が高い。結晶欠陥領域19-1がウェル領域11にも設けられることで、ウェル領域11からカソード領域82に向かう正孔の注入を抑えることができる。

[0176] 結晶欠陥領域19-1のY軸方向における端部は、トランジスタ部70のゲートトレンチ部40の中で、最もダイオード部80側に設けられたゲートトレンチ部40よりもダイオード部80側の第1メサ部60またはダミートレンチ部30に位置してもよい（図8Cにおける結晶欠陥領域19-1c）。これにより、ゲート閾値に影響を与えずに、トランジスタ部70からカソード領域82に向かう正孔の注入を抑えることができる。

[0177] 結晶欠陥領域19-1は、Y軸方向においてゲートランナー48またはゲート金属層50まで延伸してもよい。結晶欠陥領域19-1のY軸方向における端部は、ゲートランナー48にあってよいし、ゲート金属層50にあってよいし、ゲート金属層50を超えて位置してもよい。これにより、ゲートランナー48またはゲート金属層50に残留するキャリアを低減し、スイッチング動作への影響を抑えることができる。

[0178] ゲートランナー48またはゲート金属層50の下面23側にはゲート絶縁膜が形成されているが、反転層チャネルは形成されない領域でもある。結晶欠陥領域19-1の形成のためのイオン注入時には、ゲートランナー48またはゲート金属層50の下面23側のゲート絶縁膜にも注入されたイオンが導入されるか、または通過する。そのため、ゲート絶縁膜にもイオン注入時のダメージが形成されることがある。しかしながら、ゲートランナー48またはゲート金属層50の下面23側には反転層チャネルは形成されないので、ゲート閾値への影響は十分小さい。

- [0179] 第2メサ部62の上面におけるコンタクト領域15は、第2メサ部62のX軸方向における両端部に設けられるベース領域17に挟まれる領域全体に設けられなくてもよい。具体的には、第2メサ部62上面におけるコンタクト領域15は、コンタクトホール54の両端を覆うだけで、当該コンタクト領域15に挟まれる第2メサ部62上面はベース領域17が露出してよい。第2メサ部62上面において、当該露出するベース領域17の面積は、コンタクトホール54の両端を覆うコンタクト領域15の面積より大きくてよく、10倍以上であってよい。また、ダイオード部80の構成と同一であってよい。
- [0180] 図8Dは、半導体装置200の上面の他の例を部分的に示す図である。本例の半導体装置200は、カソード領域82のY軸方向における配置が、図8Cの例と異なる。他の構造は、図8Cの例と同一である。結晶欠陥領域19-1のY軸方向における端部の位置は、図8Cの例と同一であってよい。
- [0181] 本例のカソード領域82は、Y軸方向においてダイオード部80の全体に設けられている。またY軸方向において、結晶欠陥領域19-1は、トランジスタ部70のうちダイオード部80に接する一部の領域に設けられている。結晶欠陥領域19-1は、境界部90以外の第1メサ部60にも設けられてよい。ただし結晶欠陥領域19-1は、トランジスタ部70のY軸方向における中央を含む所定の範囲には設けられていない。このような構成により、カソード領域82から、トランジスタ部70の上面側にキャリアが流れることを抑制できる。
- [0182] 図9Aは、図8Aにおけるd-d'断面の一例を示す図である。d-d'断面は、トランジスタ部70およびダイオード部80において、エミッタ領域12およびコンタクト領域15を通過するYZ面である。本例の半導体装置200は、d-d'断面において、半導体基板10、層間絶縁膜38、エミッタ電極52およびコレクタ電極24を有する。エミッタ電極52は、半導体基板10の上面21および層間絶縁膜38の上面に設けられる。
- [0183] なお、領域Aは、図5に示す半導体装置100に対応する。ただし、図5

に示す半導体装置 100 においては、図 9 A におけるダミートレンチ部 30 および層間絶縁膜 38 が設けられていない。また、図 9 A におけるエミッタ電極 52 は、図 5 における上面側電極 53 に対応する。

[0184] コレクタ電極 24 は、半導体基板 10 の下面 23 に設けられる。エミッタ電極 52 およびコレクタ電極 24 は、金属等の導電材料で形成される。

[0185] 半導体基板 10 は、シリコン基板であってよく、炭化シリコン基板であってよく、窒化ガリウム等の窒化物半導体基板等であってもよい。本例の半導体基板 10 はシリコン基板である。

[0186] 半導体基板 10 は、第 1 導電型のドリフト領域 18 を備える。本例のドリフト領域 18 は N-型である。ドリフト領域 18 は、半導体基板 10 において、他のドーピング領域が設けられずに残存した領域であってよい。

[0187] 半導体基板 10 の上面 21 には、1 つ以上のゲートレンチ部 40 および 1 つ以上のダミートレンチ部 30 が設けられる。各レンチ部は、上面 21 から、ベース領域 17 を貫通して、ドリフト領域 18 に到達して設けられている。

[0188] ゲートレンチ部 40 は、上面 21 に設けられたゲートレンチ、並びにゲートレンチ内に設けられたゲート絶縁膜 42 およびゲート導電部 44 を有する。ゲート絶縁膜 42 は、ゲートレンチの内壁を覆って設けられる。ゲート絶縁膜 42 は、ゲートレンチの内壁の半導体を酸化または窒化して形成してよい。ゲート導電部 44 は、ゲートレンチの内部においてゲート絶縁膜 42 よりも内側に設けられる。即ち、ゲート絶縁膜 42 は、ゲート導電部 44 と半導体基板 10 とを絶縁する。ゲート導電部 44 は、ポリシリコン等の導電材料で形成される。

[0189] ゲート導電部 44 は、ゲートレンチ部 40 の内部において、ゲート絶縁膜 42 に囲まれて設けられる。ゲート導電部 44 は、深さ方向において、ゲート絶縁膜 42 を挟んで、少なくとも隣接するベース領域 17 と対向する領域を含む。当該断面におけるゲートレンチ部 40 は、上面 21 において層間絶縁膜 38 により覆われる。ゲート導電部 44 に所定の電圧が印加される

と、ベース領域 17 のうちゲートトレンチに接する界面の表層に電子の反転層によるチャンネルが形成される。

[0190] ダミートレンチ部 30 は、当該断面において、ゲートトレンチ部 40 と同一の構造を有してよい。ダミートレンチ部 30 は、上面 21 側に設けられたダミートレンチ、並びにダミートレンチ内に設けられたダミー絶縁膜 32 およびダミー導電部 34 を有する。ダミートレンチの上端は、Z 軸方向において上面 21 と同じ位置であってよい。ダミー絶縁膜 32 は、ダミートレンチの内壁を覆って設けられる。ダミー導電部 34 は、ダミートレンチ部 30 の内部において、ダミー絶縁膜 32 に囲まれて設けられる。ダミー絶縁膜 32 は、ダミー導電部 34 と半導体基板 10 とを絶縁する。

[0191] ダミー導電部 34 は、ゲート導電部 44 と同一の材料で形成されてよい。例えば、ダミー導電部 34 は、ポリシリコン等の導電材料で形成される。ダミー導電部 34 は、深さ方向においてゲート導電部 44 と同一の長さを有してよい。なお、ダミートレンチ部 30 およびゲートトレンチ部 40 の底部は下方側に凸の曲面状（断面においては曲線状）であってよい。

[0192] 第 1 メサ部 60 において、ドリフト領域 18 の上方には、ゲートトレンチ部 40 に接して蓄積領域 16 が設けられる。蓄積領域 16 が複数設けられる場合、それぞれの蓄積領域 16 は Z 軸方向に並んで配置される。蓄積領域 16 は、一例として N+ 型である。蓄積領域 16 のドーピング濃度は、ドリフト領域 18 のドーピング濃度よりも高く、ドーパントがドリフト領域 18 よりも高濃度に蓄積している。蓄積領域 16 を設けることで、キャリア注入促進効果（IE 効果）を高めて、オン電圧を低減することができる。

[0193] 蓄積領域 16 は、第 1 メサ部 60 において、ダミートレンチ部 30 に接していてもよいが、離れていてもよい。図 9A は、蓄積領域 16 がダミートレンチ部 30 と接して設けられる一例を示している。

[0194] 第 1 メサ部 60 において、蓄積領域 16 の上方には、ゲートトレンチ部 40 に接して第 2 導電型のベース領域 17 が設けられる。ベース領域 17 は、一例として N- 型である。第 1 メサ部 60 において、ベース領域 17 は、ダ

ミートレンチ部30に接して設けられてよい。

- [0195] 境界部90の第2メサ部62において、ドリフト領域18の上方には、ダミートレンチ部30に接して第2導電型のベース領域17が設けられる。ダイオード部80の第3メサ部64において、ドリフト領域18の上方には、ダミートレンチ部30に接して第2導電型のアノード領域14が設けられる。アノード領域14は上面21に接して設けられる。
- [0196] 第1メサ部60には、 $d-d'$ 断面において、上面21に接して、且つ、ゲートレンチ部40と接してエミッタ領域12が設けられる。エミッタ領域12のドーピング濃度は、ドリフト領域18のドーピング濃度よりも高い。第1メサ部60には、当該 $d-d'$ 断面のX軸方向正側および負側に、上面21に接して、且つ、ゲートレンチ部40と接してコンタクト領域15が設けられる。
- [0197] 第2メサ部62において、上面21にはダミートレンチ部30と隣接してコンタクト領域15が設けられる。コンタクト領域15は、ダミートレンチ部30と接していてもよいが、離れていてもよい。図9Aは、コンタクト領域15がダミートレンチ部30と接して設けられる一例を示している。
- [0198] トランジスタ部70において、ドリフト領域18の下方には、第2導電型のコレクタ領域22が設けられる。本例のコレクタ領域22は、一例としてP+型である。コレクタ領域22は、下面23に接して設けられる。ダイオード部80において、ドリフト領域18の下方には、ドリフト領域18よりもドーピング濃度の高い第1導電型のカソード領域82が設けられる。本例のカソード領域82は、一例としてN+型である。カソード領域82は、下面23に接して設けられる。
- [0199] 本例の半導体装置200において、半導体基板10は、ドリフト領域18と、半導体基板10の下面23との間において、ドリフト領域18よりもドーピング濃度の高い第1導電型のバッファ領域20を有してよい。バッファ領域20は、第1位置 P_s' を含んで設けられる。本例のバッファ領域は、一例としてN+型である。本例においては、バッファ領域20は、ドリフト領

域 18 に接して設けられる。

[0200] 本例の半導体装置 200 は、半導体基板 10 の内部に水素を含む領域が設けられる。本例の半導体装置 200 において、半導体基板 10 の深さ方向における水素の濃度分布は、半導体基板 10 の一方の主面、即ち上面 21 から、半導体基板 10 の深さ方向に予め定められた距離 D_p 離れた第 1 位置 P_s に、濃度分布のピークを有する。

[0201] 図 9A において、第 1 位置 P_s における水素の濃度分布のピークを、「×」の記号（マーカー）にて示している。第 1 位置 P_s は、半導体基板 10 の厚さ T の $1/2$ よりも上面 21 側に配置されている。半導体基板 10 には、第 1 位置 P_s に注入された水素を含む領域として、高濃度領域 26 が設けられている。XY 面において、図 8A に示した結晶欠陥領域 19-1 と同一の範囲に設けられている。つまり、高濃度領域 26 は、XY 面において、ダイオード部 80 の全体と、トランジスタ部 70 におけるゲートトレンチ部 40 と重ならない領域の少なくとも一部とに設けられている。

[0202] 本例の半導体装置 200 は、バッファ領域 20 において、水素の濃度分布が複数の位置にピークを有する。即ち、バッファ領域 20 の上面側から下面側にわたり、位置 P_b4 、位置 P_b3 、位置 P_b2 および位置 P_b1 の 4 箇所、濃度分布のピークを有する。図 9A において、Z 軸方向の複数の位置における水素の濃度分布のピークを、「×」の記号（マーカー）にて示している。

[0203] 本例のバッファ領域 20 は、半導体基板 10 に下面 23 から位置 P_b4 、位置 P_b3 、位置 P_b2 および位置 P_b1 に注入された水素を、アニールすることにより形成される領域であってよい。水素を注入した半導体基板 10 をアニールすることにより、水素がドナー化し、ドリフト領域 18 よりもドーピング濃度の高いバッファ領域 20 が形成される。なお、バッファ領域 20 の形成については、後述する。

[0204] 第 1 位置 P_s は、水素を注入した半導体基板 10 をアニールした後における高濃度領域 26 のドーピング濃度のピーク位置であってよい。アニール後

において、第1位置P_sにおけるドーピング濃度は、 1×10^{14} (／cm³)以上 1×10^{15} (／cm³)以下であってよい。

- [0205] 本例の半導体装置200において、バッファ領域20は、ドリフト領域18よりもドーピング濃度が高い。このため、バッファ領域20は、アノード領域14およびベース領域17の下面側から広がる空乏層が、カソード領域82およびコレクタ領域22へ到達することを防ぐ、フィールドストップ領域として機能することができる。
- [0206] 本例の半導体装置200には、結晶欠陥領域19-1および19-2が設けられる。図8Aに示したように、結晶欠陥領域19-1は、ダイオード部80の全体と、トランジスタ部70におけるゲートトレンチ部40と重ならない領域の少なくとも一部とに設けられている。結晶欠陥領域19-2は、XY面においてダイオード部80の全体と、トランジスタ部70の全体とに設けられてよい。
- [0207] 図9Bは、図8Bにおけるd-d'断面の一例を示す図である。本例の半導体装置200は、図9Aに示した半導体装置200に対して、結晶欠陥領域19-1および高濃度領域26が設けられるXY面における範囲が異なる。他の構造は、図9Aに示した例と同一である。
- [0208] 本例では、結晶欠陥領域19-1および高濃度領域26は、XY面においてダイオード部80の全体と、トランジスタ部70の一部に設けられている。トランジスタ部70においては、ダイオード部80に接する領域であって、1つ以上のゲートトレンチ部40と重なる領域に、結晶欠陥領域19-1および高濃度領域26が設けられている。
- [0209] 図9Cは、図8Cにおけるd-d'断面の一例を示す図である。本例の半導体装置200は、図9Aに示した半導体装置200に対して、結晶欠陥領域19-1cおよび高濃度領域26が設けられるXY面における範囲、およびコレクタ領域22とカソード領域82の境界位置が異なる。他の構造は、図9Aに示した例と同一である。
- [0210] 図10Aは、本実施形態に係る半導体装置の製造方法の概要の一例を示す

図である。本例では、上面21側の結晶欠陥領域19-1を水素イオン（本例ではプロトン）の注入により形成し、下面23側の結晶欠陥領域19-2をヘリウムイオンの注入により形成する。本例の半導体装置の製造方法は、一例として、図10Aに示すように、ステップS1006以降においてプロトンを注入する前に、ステップS1002における下面23へのイオン注入、および、ステップS1004における下面23のレーザーアニールを実施する。

[0211] ステップS1002において下面23へ注入するイオンは、一例としてB（ボロン）およびP（リン）である。ステップS1002においては、ボロンおよびリンを一例として、それぞれを下面23においてP型とする領域およびN型とする領域に注入する。

[0212] ステップS1004において、ステップS1002で注入したボロンおよびリンをレーザーアニールする。ステップS1004により、ボロンが注入された領域にコレクタ領域22が、リンが注入された領域にカソード領域82が、それぞれ形成される。

[0213] 続いて、ステップS1006において下面23からプロトンを注入する。ステップS1006におけるプロトン注入は、ステップS1006-1、ステップS1006-2、ステップS1006-3およびステップS1006-4に示すように、複数回実施してよい。本例は、ステップS1006において、プロトン注入を4回実施する例を示している。ステップS1006においては、バッファ領域20を形成すべき領域にプロトンを注入している。

[0214] ステップS1008において、プロトンが注入された半導体基板10を第2の温度でアニールする。本例において、第2の温度は330℃以上450℃以下であってよく、一例として370℃であってよい。さらに第2の温度は、350℃以上420℃以下であってよく、370℃以上400℃以下であってよい。ステップS1008におけるアニール時間は、30分以上10時間以下であってよく、本例では5時間である。さらに、ステップS1008におけるアニール時間は、1時間以上7時間以下であってよい。

- [0215] 続いて、ステップS1010において下面23からヘリウムイオンを注入する。また、上面21からプロトンを注入する。ヘリウムイオンは、結晶欠陥領域19-2の欠陥密度ピークを形成すべき深さに注入する。プロトンは、結晶欠陥領域19-1の欠陥密度ピークを形成すべき領域よりも深い位置に注入する。プロトンは、高濃度領域26を形成すべき深さに注入してよい。ヘリウムイオンの注入と、プロトンの注入とは、いずれが先であってもよい。
- [0216] ステップS1012において、プロトンおよびヘリウムイオンが注入された半導体基板10を第1の温度でアニールする。第1の温度は、第2の温度より低い。本例において、第1の温度は360℃であってよい。
- [0217] ステップS1012における第1の温度は、ステップS1010で注入した水素イオンのピーク位置 P_s とその近傍（例えばFW1%の領域）で、水素が空孔・複空孔に含まれるダングリング・ボンドを終端する温度であってよい。第1の温度は、例えば300℃以上420℃以下であってよく、本例では360℃である。さらに第1の温度は、330℃以上400℃以下であってよく、350℃以上380℃以下であってよい。また、第1の温度は、370℃未満であってよく、360℃以下であってもよい。
- [0218] ステップS1012におけるアニール時間は、ステップS1008におけるアニール時間より短くてよい。ステップS1012におけるアニール時間は、30分以上8時間以下であってよく、本例では1時間である。さらに、ステップS1012におけるアニール時間は、1時間以上5時間以下であってもよい。ステップS1012におけるアニール温度またはアニール時間の少なくとも一方を、ステップS1008におけるアニール温度またはアニール時間より小さくすることで、プロトンおよびヘリウムイオンを注入することで生じた結晶欠陥を残存させることが容易になる。このような工程で、図7Bに示したような半導体装置を形成できる。
- [0219] さらに、ステップS1012の後に、図示しない下面23への電極形成ステップを行ってよい。電極形成ステップは、1つ以上の金属膜の成膜ステッ

プを含む。金属膜の成膜ステップの後に、電極アニールステップを行ってよい。電極アニールステップの温度は、第1の温度より低い。一例として、140℃以上330℃以下であってよい。電極アニールステップの温度は、220℃以上であってよい。

[0220] また、半導体装置は、ダイシングにより半導体基板がチップ化された後に、DCB (Direct Copper Bond) 基板等の回路基板にはんだ付けされる場合がある。このときのはんだ付け温度を第3の温度とする。ステップS1012におけるアニールの第1の温度は、はんだ付け時における第3の温度より高い。一例として、はんだ付けの温度は、280℃以上、400℃以下であってよい。なお、第3の温度は、第1の温度よりも低ければ、電極アニールステップの温度より低くてよく、同じであってよく、高くてもよい。

[0221] また、はんだ付けの時間は、100秒以上、500秒以下であってよい。ステップS1012におけるアニールの時間は、はんだ付けの時間より長くてよい。このような条件により、はんだ付け時に、結晶欠陥が水素で終端されることを抑制できる。ステップS1012におけるアニールの時間は、10分以上であってよく、30分以上であってよい。当該アニールの時間は、2時間以下であってよく、1時間以下であってよい。以上より、第2の温度T2、第1の温度T1、第3の温度T3とすると、 $T2 > T1 > T3$ であることが好ましい。

[0222] 図10Bは、半導体装置の製造方法の他の例を示す図である。本例では、上面21側の結晶欠陥領域19-1および下面23側の結晶欠陥領域19-2をプロトン注入により形成する。本例のステップS1002およびS1004は、図10Aに示したステップS1002および1004と同様である。

[0223] ステップS1006において、下面23からプロトンを注入する。ステップS1006におけるプロトン注入は、ステップS1006-1、ステップS1006-2およびステップS1006-3に示すように、複数回実施し

てよい。ステップS1006においては、バッファ領域20に形成すべき複数の水素ピークのうち、1つの水素ピークを除いた水素ピークの位置にプロトンを注入する。本例は、ステップS1006において、プロトン注入を3回実施する例を示している。

[0224] ステップS1008において、プロトンが注入された半導体基板10を第2の温度でアニールする。本例において、第2の温度は370℃であってよい。アニール時間は5時間であってよい。

[0225] 続いて、ステップS1011において上面21および下面23からプロトンを注入する。下面23からは、バッファ領域20に形成すべき複数の水素ピークのうち、ステップS1006においてプロトンを注入しなかった水素ピークの位置に、プロトンを注入する。上面21からは、結晶欠陥領域19-1の欠陥密度ピークを形成すべき領域よりも深い位置にプロトンを注入する。上面21からのプロトンの注入と、下面23からのプロトンの注入とは、いずれが先であってもよい。

[0226] ステップS1012において、プロトンおよびヘリウムイオンが注入された半導体基板10を第1の温度でアニールする。ステップS1012は、図10Aに示したステップS1012と同一である。このような工程で、図7Aに示したような半導体装置を形成できる。

[0227] 図11は、本実施形態に係る半導体装置の製造方法の一例を示す図である。図11は、図10Aに示すステップS1010およびステップS1012を詳細に示す図である。図11に示すように、ステップS1010において、半導体基板10の一方の主面、即ち上面21から、半導体基板10の深さ方向にプロトンを注入する。本例においては、半導体基板10の深さ方向に、上面21から距離 D_{ps} 離間した第1位置 P_s の深さに、プロトンを注入する。図11において、第1位置 P_s の深さに注入されたプロトンを、「×」にて示している。ステップS1010において、プロトンの注入量は、 1×10^{12} ($/\text{cm}^2$) 以上 1×10^{13} ($/\text{cm}^2$) 以下であってよい。

[0228] 上面21からのプロトンの注入により、半導体基板10上面21から第1

位置P_sまで結晶欠陥が生じる。また、上面21からのプロトンの注入により、水素濃度は第1位置P_sをピークとして、半導体基板10の深さ方向に分布する。またステップS1010においては、下面23から半導体基板10の深さ方向にヘリウムイオンを注入する。本例では、位置K_bに、ヘリウムイオンを注入する。

[0229] 続いて、ステップS1012において、プロトンおよびヘリウムイオンを注入した半導体基板10を第1の温度でアニールする。第1の温度は、360℃であってよい。アニール時間は、1時間であってよい。ステップS1012により、プロトンおよびヘリウムイオンの注入により生じた結晶欠陥を水素により終端させる。これにより、位置K_sおよび位置K_bに結晶欠陥密度のピークを形成する。また、当該アニールにより、第1位置P_sに注入した水素をドナー化させる。

[0230] 本例の半導体装置は、位置K_sを濃度分布のピークとして、半導体装置の深さ方向に分布する結晶欠陥領域19-1を、上面側ライフタイム制御領域74として用いる。また、本例の半導体装置は、水素がドナー化された、第1位置P_sを含む領域を、高濃度領域26として用いる。

[0231] 図12は、図11におけるh-h'線に沿った、水素濃度(B)、結晶欠陥密度(C)およびキャリア濃度(F)の各分布を示す図である。図12において、図11のステップS1010におけるアニール前における分布を破線で示し、ステップS1012におけるアニール後の分布を実線で示している。

[0232] 分布図(B)に示すように、水素濃度は、アニール前において第1位置P_sをピークとして分布する。アニールにより水素が拡散することで、水素の濃度分布はZ軸方向に広がる。アニール後の水素濃度の分布は、第1位置P_sよりも上面21側には、濃度分布の裾Sを有する。水素の濃度は、第1位置P_sよりも下面23側よりも上面21側の方が、緩やかに分布する。

[0233] 分布図(C)に示すように、アニール前の結晶欠陥密度の分布は、アニール前の水素濃度分布の形状と同様である。例えば、アニール前の結晶欠陥密

度のピーク位置は、アニール前の水素濃度のピーク位置 P s と同一である。半導体基板 10 をアニールすることで、水素が Z 軸方向に拡散するとともに、ダングリング・ボンドを終端する。上述したように、水素濃度のピーク近傍においては多量の水素が存在するので、ピーク位置 P s の近傍においては結晶欠陥はほとんど終端される。

[0234] 分布図 (F) は、アニール後のキャリア濃度の分布を示している。分布図 (F) は、図 7 B における分布図 (F) の一部と同一である。分布図 (B) および (C) に示したように、水素イオンを上面 21 側から注入してアニールすることで、高濃度領域 26 と、高濃度領域 26 よりも上面 21 側に結晶欠陥領域 19-1 が形成される。

[0235] 図 13 は、本実施形態に係る半導体装置の製造方法の他の一例を示す図である。図 13 は、図 10 B に示すステップ S 1006、ステップ S 1008、ステップ S 1011、並びにステップ S 1012 を詳細に示す図である。

[0236] 図 13 に示すように、本例の半導体装置の製造方法は、半導体基板 10 の深さ方向に、水素の濃度分布のピークの位置が異なるように、プロトンを複数回注入するステップを含む。即ち、ステップ S 1006 において、半導体基板 10 の他方の主面、即ち下面 23 から、半導体基板 10 の深さ方向にプロトンを注入する。ステップ S 1006 においては、バッファ領域 20 に形成すべき複数の水素ピークのうち、1つの水素ピークを除いた水素ピーク的位置にプロトンを注入する。本例では、ステップ S 1006 において、位置 P b 4、P b 3、P b 1 に順次プロトンを注入している。ステップ S 1006 においてプロトンを注入した後、ステップ S 1008 において半導体基板 10 をアニールする。一例として、アニール温度は 370℃、アニール時間は 5 時間である。

[0237] 続いて、ステップ S 1011 において、下面 23 から、位置 p b 2 に、プロトンを注入する。また、上面 21 から、位置 P s にプロトンを注入する。

[0238] 続いて、ステップ S 1012 において、半導体基板 10 をアニールする。一例としてアニール温度は 360℃、アニール時間は、1 時間である。ステ

ップS1012により、結晶欠陥領域19-1、結晶欠陥領域19-2および高濃度領域26を形成する。

[0239] 図14は、本実施形態に係る半導体装置の製造方法の他の一例を示す図である。図14に示す半導体装置の製造方法は、図13に示すステップS1006において位置Pb1に代えて位置Pb2にプロトンを注入する点、および、ステップS1011において位置Pb1にプロトンを注入する点で、図13に示す半導体装置の製造方法と異なる。本例においては、結晶欠陥領域19-2の結晶欠陥密度のピーク位置Kbは、位置Pb1よりも下面23側に配置される。このように、ステップS1006およびステップS1011においてプロトンを注入する位置を調整することで、結晶欠陥密度のピーク位置Kbを調整できる。

[0240] 図15は、本実施形態に係る半導体装置の製造方法の概要の他の一例を示す図である。本例の半導体装置の製造方法は、図10Bに示したステップS1011における上面21からのプロトン注入ステップと、下面23からのプロトン注入ステップとの間にアニールステップを有する点で図10Bの例と異なる。ステップS1002からS1008は、図10Bに示した例と同一である。

[0241] 本例ではステップS1011-1において、下面23からプロトンを注入する。ステップS1011-1の後、ステップS1012-1においてアニールを行う。ステップS1012-1におけるアニール温度は、ステップS1008におけるアニール温度より低い。ステップS1012-1におけるアニール時間は、ステップS1008におけるアニール時間より短くてよい。当該アニールは、例えば360℃、1時間である。

[0242] 次にステップS1011-2において、上面21からプロトンを注入する。ステップS1011-2の後、ステップS1012-2においてアニールを行う。ステップS1012-2におけるアニール温度は、ステップS1012-1におけるアニール温度より低い。ただしステップS1012-2におけるアニール温度は、チップはんだ付け工程におけるはんだ付け温度より

高いことが好ましい。なお、ステップS1011-1およびステップS1011-2は順番を入れ替えてもよい。

[0243] 図16は、半導体基板10の上面21側から水素イオン（本例ではプロトン）を注入して、結晶欠陥領域19および高濃度領域26を形成するステップを説明する図である。プロトンを注入しない領域は、フォトレジスト等のマスク110で覆われている。マスク110は、エミッタ電極52上に設けられてよい。マスク110の厚みT110は、プロトンを半導体基板10に注入する深さ（飛程）に比べて十分大きい。例えばプロトンの飛程が $8\mu\text{m}$ の場合、厚みT110は $33\mu\text{m}$ 以上である。

[0244] プロトンを注入するステップにおいて、半導体基板10の上面21からの飛程が $8\mu\text{m}$ 以上となる加速エネルギーで、水素イオンを注入してよい。これにより、各トレンチ部の下端よりも下方に、結晶欠陥領域19を形成できる。プロトンの加速エネルギーは、 600keV 以上であってよく、 1.0MeV 以上であってよく、 1.5MeV 以上であってよい。これにより、プロトンの飛程を $8\mu\text{m}$ 以上にできる。 1.0MeV の加速エネルギーの場合、プロトンの飛程は例えば $16\mu\text{m}$ 程度である。 1.5MeV の加速エネルギーの場合、プロトンの飛程は例えば $30\mu\text{m}$ 程度である。

[0245] プロトンの加速エネルギーは、 5.0MeV 以上であっても、 5.0MeV の加速エネルギーの場合、プロトンの飛程は例えば $215\mu\text{m}$ 程度である。この場合、より深い位置にプロトンを注入できる。また、半導体基板10の下面23側からプロトンを注入しても、トレンチ部の下端近傍にプロトンを注入できる。また、半導体基板10の下面23を研削して薄化する工程の前であっても、半導体基板10の下面23側からプロトンを注入して、トレンチ部の下端近傍にプロトンを注入できる。半導体基板10の下面23からプロトンを注入した後に、半導体基板10の下面23を研削してもよい。

[0246] プロトンの加速エネルギーは、 11.0MeV 以下であってよく、 5.0MeV 以下であってよい。これにより、プロトンが深すぎる位置に注入されることを抑制できる。また、プロトンが半導体基板10を貫通することを

抑制できる。プロトンの加速エネルギーは、2.0 MeV以下であってもよい。2.0 MeVの加速エネルギーの場合、プロトンの飛程は例えば47 μ m程度である。

[0247] また、プロトンのドーズ量は、 $1.0 \times 10^{12} / \text{cm}^2$ 以上であってよい。これにより、十分な密度の欠陥を形成できる。また、プロトンのドーズ量は、 $1.0 \times 10^{15} / \text{cm}^2$ 以下であってよい。これにより、例えば8 μ mの飛程で上面21からプロトンを注入しても、結晶欠陥密度がアノード領域14またはベース領域17に与える影響を抑制できる。

[0248] 図17は、半導体基板10の下面23側から水素イオン（本例ではプロトン）を注入して、結晶欠陥領域19および高濃度領域26を形成するステップを説明する図である。プロトンを注入しない領域は、フォトリジスト等のマスク110で覆われている。マスク110は、コレクタ電極24上に設けられてよい。マスク110の厚みT110は、プロトンを半導体基板10に注入する深さ（飛程）に比べて十分大きい。

[0249] マスク110がフォトリジスト等の有機膜の場合、マスク110の厚みT110の下限值Y1 (μ m)は、水素イオンの注入深さをX1 (μ m)とすると、X1 (μ m)に対して、以下の関係式（数1）であらわされる下限値Y1 (μ m)であってよい。

（数1）

$$Y1 = 5.52317 \times (X1)^{0.79538}$$

これにより、マスク110で覆われた領域は、水素イオンを十分遮蔽することができる。マスク110がフォトリジスト等の有機膜の場合、マスク110の厚みT110の下限值をY2 (μ m)は、水素イオンをイオン注入するときの加速エネルギーをE1 (eV)とすると、E1 (eV)に対して、以下の関係式（数2）であらわされる下限値Y2 (μ m)であってよい。以上により、マスク110で覆われた領域は、水素イオンを十分遮蔽することができる。

（数2）

$$Y2 = 1.07515 \times 10^{-11} \times (E1)^2 + 3.83637 \times 10^{-5} \times (E1)$$

以上により、マスク110で覆われた領域は、水素イオンを十分遮蔽することができる。

[0250] プロトンを注入するステップにおいて、プロトンの注入位置と、半導体基板10の上面21との距離が8 μ m以上となる加速エネルギーで、水素イオンを注入してよい。プロトンの加速エネルギーは、2.0MeV以上であってよく、3.0MeV以上であってよく、4.0MeV以上であってもよい。加速エネルギーを調整することで、半導体基板10の上面21側に、高濃度領域26を形成できる。蓄積領域16の位置に、高濃度領域26を形成してもよい。

[0251] 図18は、図17に示す半導体装置100における、ネットドーピング濃度(A)、水素濃度(B)、結晶欠陥密度(C)、キャリアライフタイム(D)キャリア移動度(E)およびキャリア濃度(F)の深さ方向の分布図を示す。上述したように、本例においては水素イオンを半導体基板10の下面23から注入することで高濃度領域26を形成している。

[0252] 分布図(A)に示すように、ネットドーピング濃度は、位置Pb4よりも上面21側の位置Pfまで、濃度N₀よりも濃度の高い領域を備えてよい。下面23側から位置Psまで水素イオンが半導体基板10を通過し、空孔および複空孔を主体とする結晶欠陥が形成される。位置Pb4から位置Pfは水素濃度が十分高いため、結晶欠陥のダングリング・ボンドが水素で終端され、水素ドナーが形成される。

[0253] 分布図(B)に示すように、水素濃度は、位置Psにおいてピークを有している。本例の水素の濃度分布は、ピークの位置Psから一方の主面(本例では下面23)に向かう裾Sを有する。位置Psと、位置Pb4との間における水素濃度は、アノード領域14における水素濃度よりも高くてよい。

[0254] 分布図(C)に示すように、結晶欠陥密度分布は、位置Ksにおいてピークを有している。結晶欠陥密度分布は、位置Ksから下面23に向かう裾S

V₁と、上面21に向かう裾S_{V2}を有する。本例の裾S_{V1}は、裾S_{V2}よりもなだらかである。結晶欠陥密度が濃度N_{r0}より高い領域は、位置P_rから位置P_fまでの領域である。

[0255] 分布図(D)に示すように、キャリアライフタイム分布は、位置K_sにおいてピークを有している。キャリアライフタイム分布は、位置K_sから下面23に向かう裾S_{τ1}と、上面21に向かう裾S_{τ2}を有する。本例の裾S_{τ1}は、裾S_{τ2}よりもなだらかである。キャリアライフタイムがτ₀より低い領域は、位置P_rから位置P_fまでの領域である。

[0256] 分布図(E)に示すように、キャリア移動度分布は、位置K_sにおいてピークを有している。キャリア移動度分布は、位置K_sから下面23に向かう裾S_{μ1}と、上面21に向かう裾S_{μ2}を有する。本例の裾S_{μ1}は、裾S_{μ2}よりもなだらかである。キャリア移動度がμ₀より低い領域は、位置P_rから位置P_fまでの領域である。

[0257] 分布図(F)に示すように、キャリア濃度分布は、位置K_sにおいてピークを有している。キャリア濃度分布は、位置K_sから下面23に向かう裾S_{N1}と、上面21に向かう裾S_{N2}を有する。本例の裾S_{N1}は、裾S_{N2}よりもなだらかである。本例の裾S_{V1}、S_{τ1}、S_{μ1}およびS_{N1}は、バッファ領域20に到達してよく、到達していなくてもよい。

[0258] 以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、請求の範囲の記載から明らかである。

[0259] 請求の範囲、明細書、および図面中において示した装置、システム、プログラム、および方法における動作、手順、ステップ、および段階等の各処理の実行順序は、特段「より前に」、「先立って」等と明示しておらず、また、前の処理の出力を後の処理で用いるのでない限り、任意の順序で実現しうることに留意すべきである。請求の範囲、明細書、および図面中の動作フロ

一に関して、便宜上「まず、」、「次に、」等を用いて説明したとしても、この順で実施することが必須であることを意味するものではない。

符号の説明

[0260] 10・・・半導体基板、11・・・ウェル領域、12・・・エミッタ領域、14・・・アノード領域、15・・・コンタクト領域、16・・・蓄積領域、17・・・ベース領域、18・・・ドリフト領域、19・・・結晶欠陥領域、19-1・・・結晶欠陥領域、19-2・・・結晶欠陥領域、20・・・バッファ領域、21・・・上面、22・・・コレクタ領域、23・・・下面、24・・・コレクタ電極、26・・・高濃度領域、27・・・下面側電極、29・・・延伸部分、30・・・ダミートレンチ部、31・・・接続部分、32・・・ダミー絶縁膜、34・・・ダミー導電部、38・・・層間絶縁膜、39・・・延伸部分、40・・・ゲートレンチ部、41・・・接続部分、42・・・ゲート絶縁膜、44・・・ゲート導電部、48・・・ゲートランナー、49・・・コンタクトホール、50・・・ゲート金属層、52・・・エミッタ電極、53・・・上面側電極、54・・・コンタクトホール、56・・・コンタクトホール、58・・・バリアメタル、60・・・第1メサ部、62・・・第2メサ部、64・・・第3メサ部、70・・・トランジスタ部、74・・・上面側ライフタイム制御領域、78・・・下面側ライフタイム制御領域、80・・・ダイオード部、81・・・延長領域、82・・・カソード領域、90・・・境界部、92・・・エッジ終端構造部、100・・・半導体装置、110・・・マスク、116・・・ゲートパッド、118・・・エミッタパッド、120・・・活性部、140・・・外周端、150・・・半導体装置、200・・・半導体装置、274・・・上面側ライフタイム制御領域

請求の範囲

- [請求項1] 半導体基板と、
前記半導体基板の深さ方向の内部に設けられ、前記半導体基板のドーパントのドーピング濃度よりも高いドーピング濃度を有し、前記半導体基板の一方の主面から前記半導体基板の深さ方向に予め定められた距離離間した第1位置にドーピング濃度分布のピークを有し、前記第1位置よりも前記一方の主面側に、前記ピークよりもドーピング濃度が小さいドーピング濃度分布の裾を有する水素ドナーと、
前記半導体基板の深さ方向に、前記第1位置よりも前記一方の主面側に結晶欠陥密度のセンターピークを有する結晶欠陥領域と
を備える半導体装置。
- [請求項2] 前記半導体基板は、
前記第1位置を含んで設けられた第1導電型のドリフト領域と、
前記ドリフト領域と、前記半導体基板の前記一方の主面との間に設けられた第2導電型のアノード領域と、
を有する、請求項1に記載の半導体装置。
- [請求項3] 前記半導体基板は、前記ドリフト領域と、前記半導体基板の他方の主面との間に、前記ドリフト領域よりもドーピング濃度の高い第1導電型のバッファ領域を有する、請求項2に記載の半導体装置。
- [請求項4] 前記水素ドナーのドーピング濃度分布は、前記バッファ領域において複数の位置にドナーピークを有し、
前記結晶欠陥領域は、前記半導体基板の深さ方向において、前記水素ドナーの複数のドナーピークの間、結晶欠陥密度のセンターピークを有する
請求項3に記載の半導体装置。
- [請求項5] 前記水素ドナーのドーピング濃度分布は、前記バッファ領域において複数の位置にドナーピークを有し、
前記結晶欠陥領域は、前記半導体基板の深さ方向において、前記水

素ドナーの複数のドナーピークよりも、前記半導体基板の他方の主面側に、結晶欠陥密度のセンターピークを有する、

請求項 3 に記載の半導体装置。

[請求項6] 前記半導体基板の深さ方向において、前記結晶欠陥領域は、前記センターピークから前記一方の主面まで設けられた、請求項 4 に記載の半導体装置。

[請求項7] 前記水素ドナーの濃度分布の前記第 1 位置におけるドーピング濃度が、 1×10^{14} ($/\text{cm}^3$) 以上 1×10^{15} ($/\text{cm}^3$) 以下である、請求項 1 から 6 のいずれか一項に記載の半導体装置。

[請求項8] 前記半導体基板の他方の主面と接する領域に第 2 導電型のコレクタ領域が設けられたトランジスタ部と、

前記半導体基板の他方の主面と接する領域に前記ドリフト領域よりもドーピング濃度の高い第 1 導電型のカソード領域が設けられたダイオード部と

を備え、

前記ダイオード部は、前記結晶欠陥領域を含む

請求項 2 または 3 に記載の半導体装置。

[請求項9] 前記トランジスタ部は、前記結晶欠陥領域を含む

請求項 8 に記載の半導体装置。

[請求項10] 前記トランジスタ部は、前記ダイオード部と接する領域に前記結晶欠陥領域を含む

請求項 9 に記載の半導体装置。

[請求項11] 前記半導体基板の上面において、前記トランジスタ部および前記ダイオード部が設けられた活性部と、前記半導体基板の外周端との間に配置されたエッジ終端構造部を更に備え、

前記エッジ終端構造部は、前記結晶欠陥領域を含む

請求項 8 から 10 のいずれか一項に記載の半導体装置。

[請求項12] 前記結晶欠陥密度の分布は、前記センターピークから前記半導体基

板の前記一方の主面に向かって裾を有しており、

前記アノード領域の前記結晶欠陥密度は、前記センターピークにおける前記結晶欠陥密度の半分以下である

請求項 2 または 3 に記載の半導体装置。

[請求項13]

前記アノード領域の前記結晶欠陥密度は、前記ドリフト領域における前記結晶欠陥密度の最小値と同一である

請求項 1 2 に記載の半導体装置。

[請求項14]

半導体基板の一方の主面から前記半導体基板の深さ方向に水素イオンを注入するステップと、

前記半導体基板を第 1 温度でアニールして、前記水素イオンの注入の最大水素濃度の位置に生成した結晶欠陥を低減させ、前記水素イオンの注入で形成された結晶欠陥の欠陥密度が最大値となる位置を、前記最大水素濃度の位置よりも、前記一方の主面側に形成するステップと、

を備える、半導体装置の製造方法。

[請求項15]

前記半導体基板の一方の主面から前記半導体基板の深さ方向に水素イオンを注入する前記ステップの前に、

前記半導体基板の他方の主面から前記半導体基板の深さ方向に水素イオンを注入するステップと、

前記水素イオンが前記他方の主面から注入された前記半導体基板を、前記第 1 温度よりも高い第 2 温度でアニールするステップと、

をさらに備える、請求項 1 4 に記載の半導体装置の製造方法。

[請求項16]

前記半導体基板の他方の主面から前記半導体基板の深さ方向に水素イオンを注入するステップは、前記半導体基板の深さ方向に、前記水素イオンの濃度分布のピークの位置が異なるように、前記水素イオンを複数回注入するステップを含む、請求項 1 5 に記載の半導体装置の製造方法。

[請求項17]

前記第 1 温度でアニールするステップの後に、前記半導体基板をチ

ップ化するステップと、

チップ化された前記半導体基板を、回路基板に第3温度ではんだ付けするはんだステップと

をさらに備え、

前記第3温度は前記第1温度よりも低い

請求項14から16のいずれか一項に記載の半導体装置の製造方法

。

[請求項18] 前記水素イオンを注入するステップにおいて、前記半導体基板の前記一方の主面からの飛程が $8\ \mu\text{m}$ 以上となる加速エネルギーで、前記水素イオンを注入する

請求項14から17のいずれか一項に記載の半導体装置の製造方法

。

[請求項19] 前記水素イオンを注入するステップにおける加速エネルギーが、 $1.0\ \text{MeV}$ 以上である

請求項14から18のいずれか一項に記載の半導体装置の製造方法

。

[請求項20] 前記加速エネルギーが、 $1.5\ \text{MeV}$ 以上である

請求項19に記載の半導体装置の製造方法。

[請求項21] 前記水素イオンを注入するステップにおける加速エネルギーが、 $1.0\ \text{MeV}$ 以下である

請求項14から18のいずれか一項に記載の半導体装置の製造方法

。

[請求項22] 前記加速エネルギーが、 $5.0\ \text{MeV}$ 以下である

請求項21に記載の半導体装置の製造方法。

[請求項23] 前記加速エネルギーが、 $2.0\ \text{MeV}$ 以下である

請求項21に記載の半導体装置の製造方法。

[請求項24] 前記水素イオンを注入するステップにおける前記水素イオンのドーズ量が、 $1.0 \times 10^{12} / \text{cm}^2$ 以上である

請求項 1 4 から 2 3 のいずれか一項に記載の半導体装置の製造方法

。

[請求項25]

前記水素イオンを注入するステップにおける前記水素イオンのドー
ズ量が、 $1.0 \times 10^{15} / \text{cm}^2$ 以下である

請求項 1 4 から 2 4 のいずれか一項に記載の半導体装置の製造方法

。

補正された請求の範囲
[2019年8月2日(02.08.2019)国際事務局受理]

[請求項1] (補正後)

第1導電型のドーパントを備えた半導体基板と、
前記半導体基板のドーパントの濃度よりも高いドーピング濃度を有し、前記半導体基板の深さ方向における水素濃度分布が第1位置においてピークを有する高濃度領域と、
前記高濃度領域よりも、前記半導体基板の一方の主面側に設けられ、前記第1位置よりも前記一方の主面側の第2位置において、結晶欠陥密度が最も高いセンターピークを有する第1結晶欠陥領域と
を備え、
前記半導体基板の前記深さ方向における前記水素濃度分布は、
前記第1位置よりも前記一方の主面側に設けられ、前記第1位置から前記一方の主面に向かって水素濃度が減少する第1の裾と、
前記第1位置よりも前記半導体基板の他方の主面側に設けられ、前記第1位置から前記他方の主面に向かって、前記第1の裾よりも急峻に前記水素濃度が減少する第2の裾と
を有し、
前記深さ方向における前記ドーピング濃度の分布は、前記第1位置において、水素濃度よりも低濃度の第1ドナーピークを有する
半導体装置。

[請求項2] (補正後)

前記第1結晶欠陥領域の結晶欠陥密度分布は、前記センターピークから前記一方の主面に向かって、前記第1の裾の領域において減少する第3の裾を有する
請求項1に記載の半導体装置。

[請求項3] (補正後)

前記半導体基板は、

前記第1ドナーピークを含んで設けられた第1導電型のドリフト領域と、

前記半導体基板の前記一方の主面と前記ドリフト領域との間に設けられた第2導電型のアノード領域と、

を備え、

前記第1結晶欠陥領域は前記アノード領域を含む

請求項1または2に記載の半導体装置。

[請求項4] (補正後)

前記アノード領域の前記結晶欠陥密度は、前記センターピークにおける前記結晶欠陥密度の半分以下である

請求項3に記載の半導体装置。

[請求項5] (補正後)

前記アノード領域の前記結晶欠陥密度は、前記ドリフト領域における前記結晶欠陥密度の最小値と同一である

請求項4に記載の半導体装置。

[請求項6] (補正後)

前記深さ方向におけるキャリア移動度分布は、キャリア移動度が最小となる移動度センターピークを前記第2位置に有する

請求項1から5のいずれか一項に記載の半導体装置。

[請求項7] (補正後)

前記深さ方向におけるキャリア移動度分布は、キャリア移動度が最小となる移動度センターピークを前記第2位置に有し、

前記移動度センターピークにおける前記キャリア移動度は、前記第1ドナーピークにおける前記キャリア移動度よりも小さく、且つ、前記第1ドナーピークよりも前記他方の主面側の前記ドリフト領域の前記キャリア移動度よりも小さい

請求項3から5のいずれか一項に記載の半導体装置。

[請求項8] (補正後)

前記半導体基板は、前記第1ドナーピークを含んで設けられた第1導電型のドリフト領域を有し、

前記高濃度領域よりも前記一方の主面側の前記ドリフト領域におけるドーピング濃度は、前記高濃度領域よりも前記他方の主面側のドリフト領域におけるドーピング濃度よりも高い

請求項1から7のいずれか一項に記載の半導体装置。

[請求項9] (補正後)

前記第1結晶欠陥領域において、拡がり抵抗測定法で測定されるキャリア濃度は前記ドーピング濃度よりも小さい

請求項1から8のいずれか一項に記載の半導体装置。

[請求項10] (補正後)

前記半導体基板は、前記ドリフト領域と、前記半導体基板の前記他方の主面との間に、前記ドリフト領域よりもドーピング濃度の高い第1導電型のバッファ領域を有する、請求項3から5のいずれか一項に記載の半導体装置。

[請求項11] (補正後)

前記バッファ領域の前記深さ方向のドーピング濃度分布は、複数のドーピング濃度ピークを有し、

前記深さ方向に沿って前記バッファ領域内の隣り合う2つのドーピング濃度ピークの間、前記結晶欠陥密度のセンターピークを有する第2結晶欠陥領域をさらに備える

請求項10に記載の半導体装置。

[請求項12] (補正後)

前記バッファ領域のドーピング濃度分布は、複数のドーピング濃度ピークを有し、

前記バッファ領域の複数のドーピング濃度ピークのうち最も前記他方の主面側に位置するドーピング濃度ピークよりも、前記半導体基板

の他方の主面側に、結晶欠陥密度のセンターピークを有する第2結晶欠陥領域をさらに備える

請求項10に記載の半導体装置。

[請求項13] (補正後)

前記第1結晶欠陥領域は、前記第1結晶欠陥領域の前記センターピークから前記一方の主面まで設けられた

請求項1から12のいずれか一項に記載の半導体装置。

[請求項14] (補正後)

前記第1位置における前記ドーピング濃度が、 1×10^{14} ($/\text{cm}^3$)以上 1×10^{15} ($/\text{cm}^3$)以下である、請求項1から13のいずれか一項に記載の半導体装置。

[請求項15] (補正後)

前記半導体基板の前記他方の主面と接する領域に第2導電型のコレクタ領域が設けられたトランジスタ部と、

前記半導体基板の前記他方の主面と接する領域に、前記半導体基板のドーパントの濃度よりもドーピング濃度の高い第1導電型のカソード領域が設けられたダイオード部と

を備え、

前記ダイオード部は、前記第1結晶欠陥領域を含む

請求項1から14のいずれか一項に記載の半導体装置。

[請求項16] (補正後)

前記トランジスタ部は、前記第1結晶欠陥領域を含む

請求項15に記載の半導体装置。

[請求項17] (補正後)

前記トランジスタ部は、前記ダイオード部と接する領域に前記第1結晶欠陥領域を含む

請求項16に記載の半導体装置。

[請求項18] (補正後)

前記半導体基板の上面において、前記トランジスタ部および前記ダイオード部が設けられた活性部と、前記半導体基板の外周端との間に配置されたエッジ終端構造部を更に備え、

前記エッジ終端構造部は、前記第1結晶欠陥領域を含む

請求項15から17のいずれか一項に記載の半導体装置。

[請求項19] (補正後)

前記水素濃度分布の前記ピークと、前記第1結晶欠陥領域の前記センターピークとの距離は、20 μm 以下である

請求項1から18のいずれか一項に記載の半導体装置。

[請求項20] (補正後)

半導体基板の一方の主面から前記半導体基板の深さ方向に水素イオンを注入するステップと、

前記半導体基板を第1温度でアニールして、前記水素イオンの注入の最大水素濃度の位置に生成した結晶欠陥を低減させ、前記水素イオンの注入で形成された結晶欠陥の欠陥密度が最大値となる位置を、前記最大水素濃度の位置よりも、前記一方の主面側に形成するステップと、

を備える、半導体装置の製造方法。

[請求項21] (補正後)

前記半導体基板の一方の主面から前記半導体基板の深さ方向に水素イオンを注入する前記ステップの前に、

前記半導体基板の他方の主面から前記半導体基板の深さ方向に水素イオンを注入するステップと、

前記水素イオンが前記他方の主面から注入された前記半導体基板を、前記第1温度よりも高い第2温度でアニールするステップと、

をさらに備える、請求項20に記載の半導体装置の製造方法。

[請求項22] (補正後)

前記半導体基板の他方の主面から前記半導体基板の深さ方向に水素イオンを注入するステップは、前記半導体基板の深さ方向に、前記水素イオンの濃度分布のピークの位置が異なるように、前記水素イオンを複数回注入するステップを含む、請求項21に記載の半導体装置の製造方法。

[請求項23] (補正後)

前記第1温度でアニールするステップの後に、前記半導体基板をチップ化するステップと、

チップ化された前記半導体基板を、回路基板に第3温度ではんだ付けするはんだステップと

をさらに備え、

前記第3温度は前記第1温度よりも低い

請求項20から22のいずれか一項に記載の半導体装置の製造方法。

[請求項24] (補正後)

前記水素イオンを注入するステップにおいて、前記半導体基板の前記一方の主面からの飛程が $8\mu\text{m}$ 以上となる加速エネルギーで、前記水素イオンを注入する

請求項20から23のいずれか一項に記載の半導体装置の製造方法。

[請求項25] (補正後)

前記水素イオンを注入するステップにおける加速エネルギーが、 1.0MeV 以上である

請求項20から24のいずれか一項に記載の半導体装置の製造方法。

[請求項26] (追加)

前記加速エネルギーが、 1.5MeV 以上である

請求項25に記載の半導体装置の製造方法。

[請求項27] (追加)

前記水素イオンを注入するステップにおける加速エネルギーが、 1

1. 0 MeV以下である

請求項20から24のいずれか一項に記載の半導体装置の製造方法。

[請求項28] (追加)

前記加速エネルギーが、5.0 MeV以下である

請求項27に記載の半導体装置の製造方法。

[請求項29] (追加)

前記加速エネルギーが、2.0 MeV以下である

請求項27に記載の半導体装置の製造方法。

[請求項30] (追加)

前記水素イオンを注入するステップにおける前記水素イオンのドー
ズ量が、 $1.0 \times 10^{12} / \text{cm}^2$ 以上である

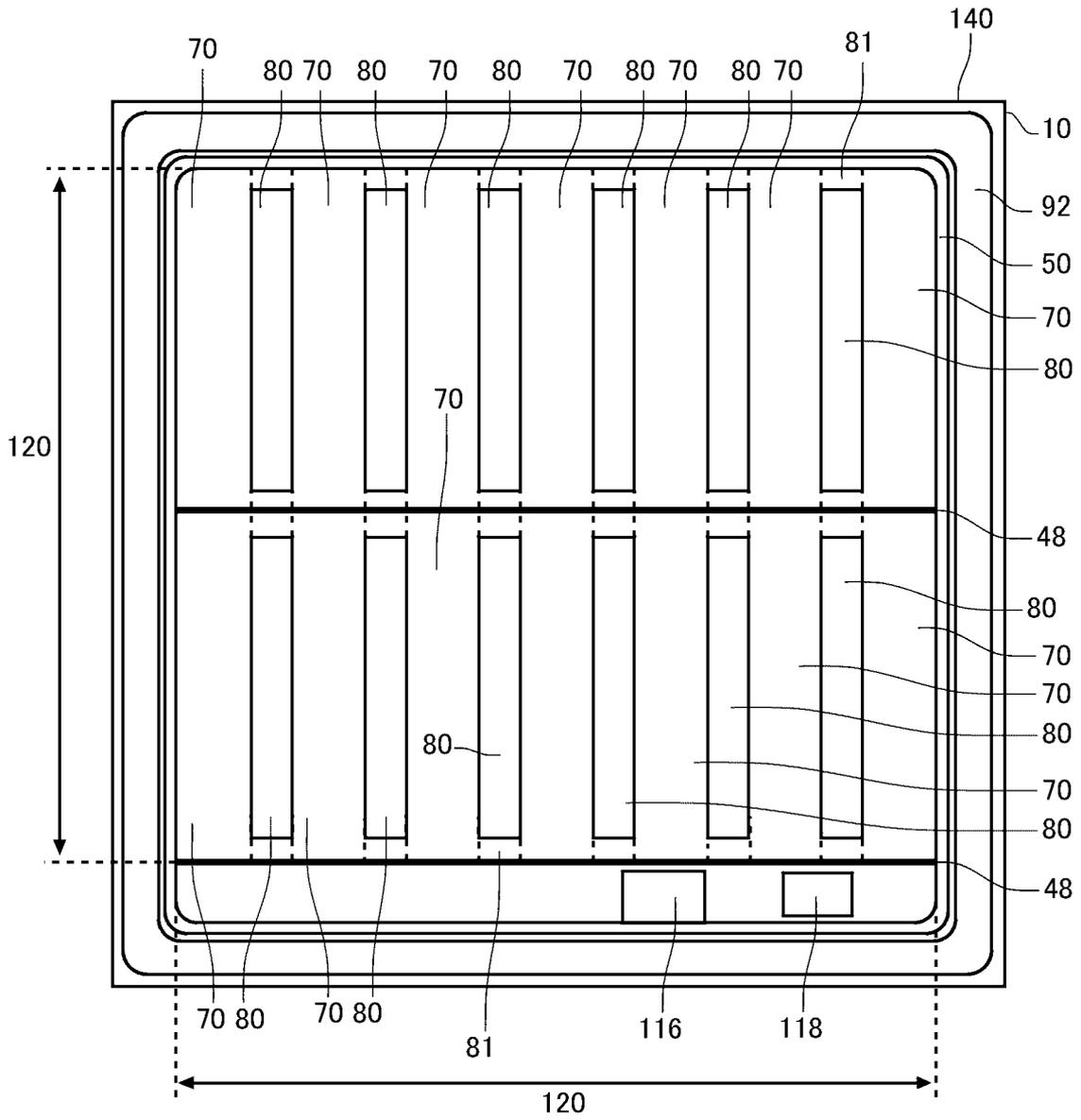
請求項20から29のいずれか一項に記載の半導体装置の製造方法。

[請求項31] (追加)

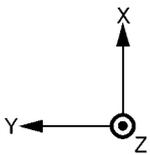
前記水素イオンを注入するステップにおける前記水素イオンのドー
ズ量が、 $1.0 \times 10^{15} / \text{cm}^2$ 以下である

請求項20から30のいずれか一項に記載の半導体装置の製造方法。

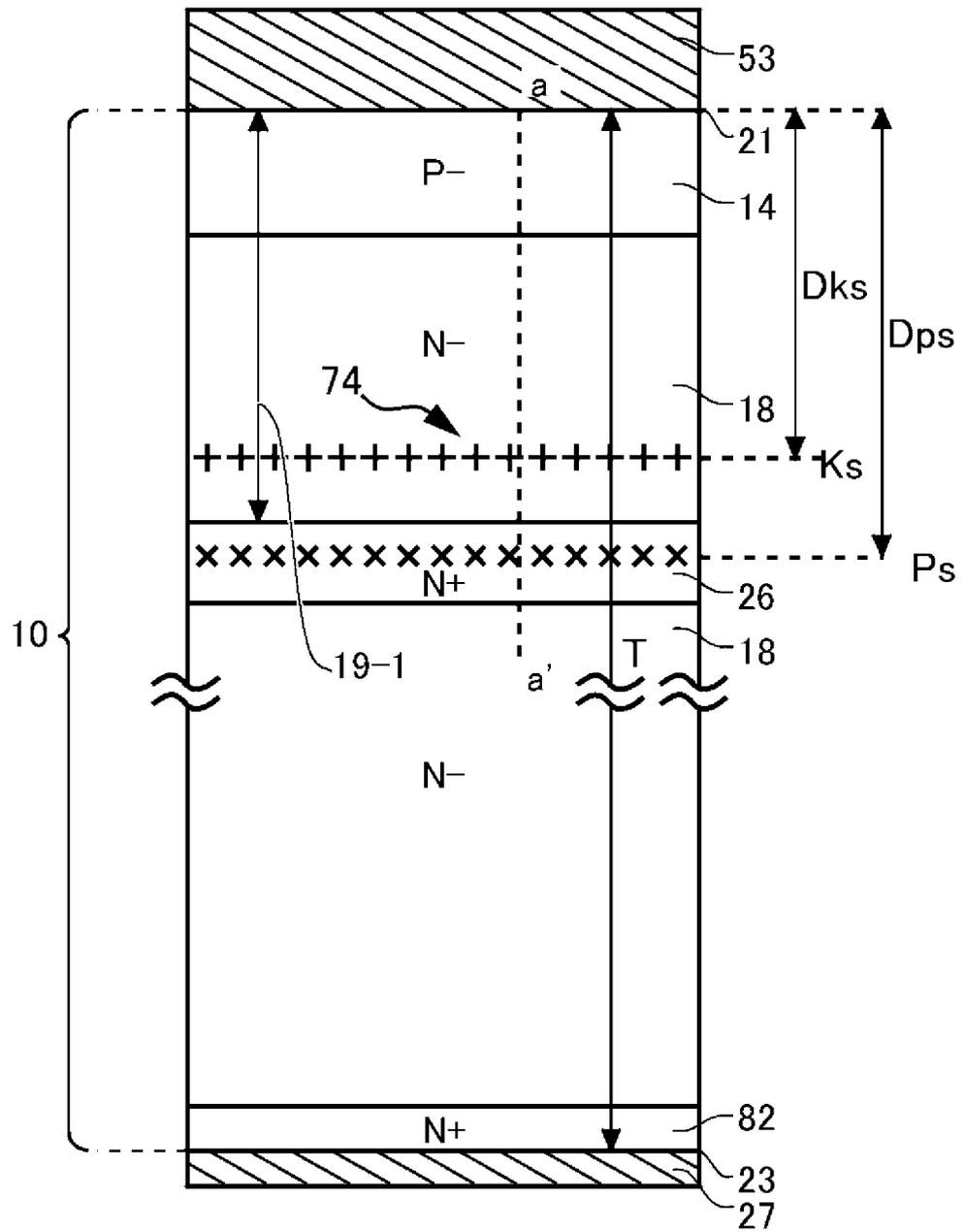
[図1A]



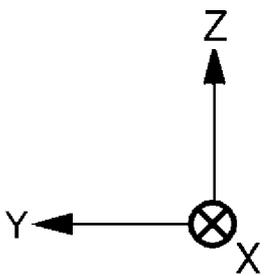
100



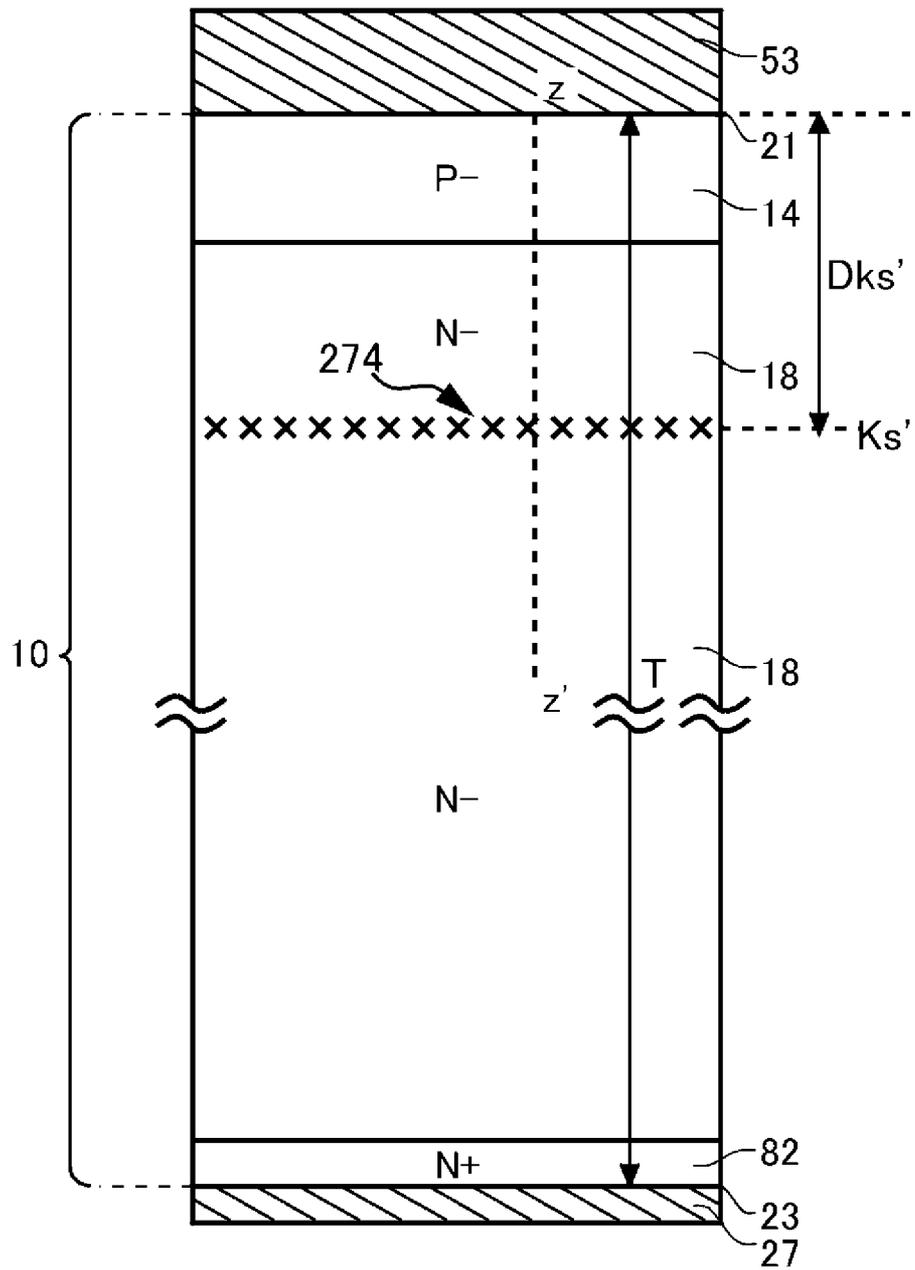
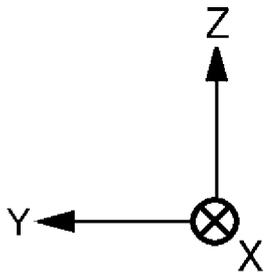
[図1B]



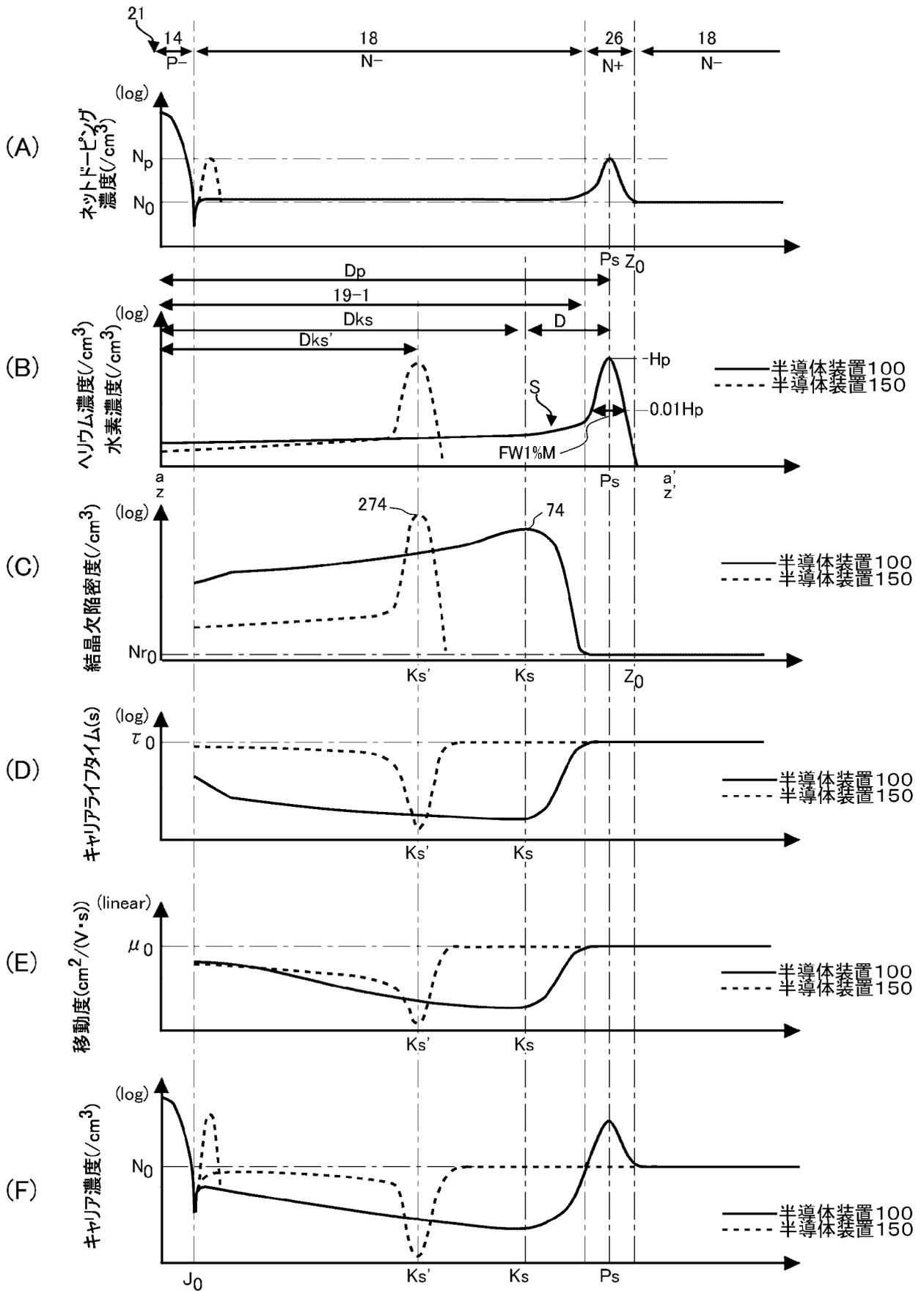
100



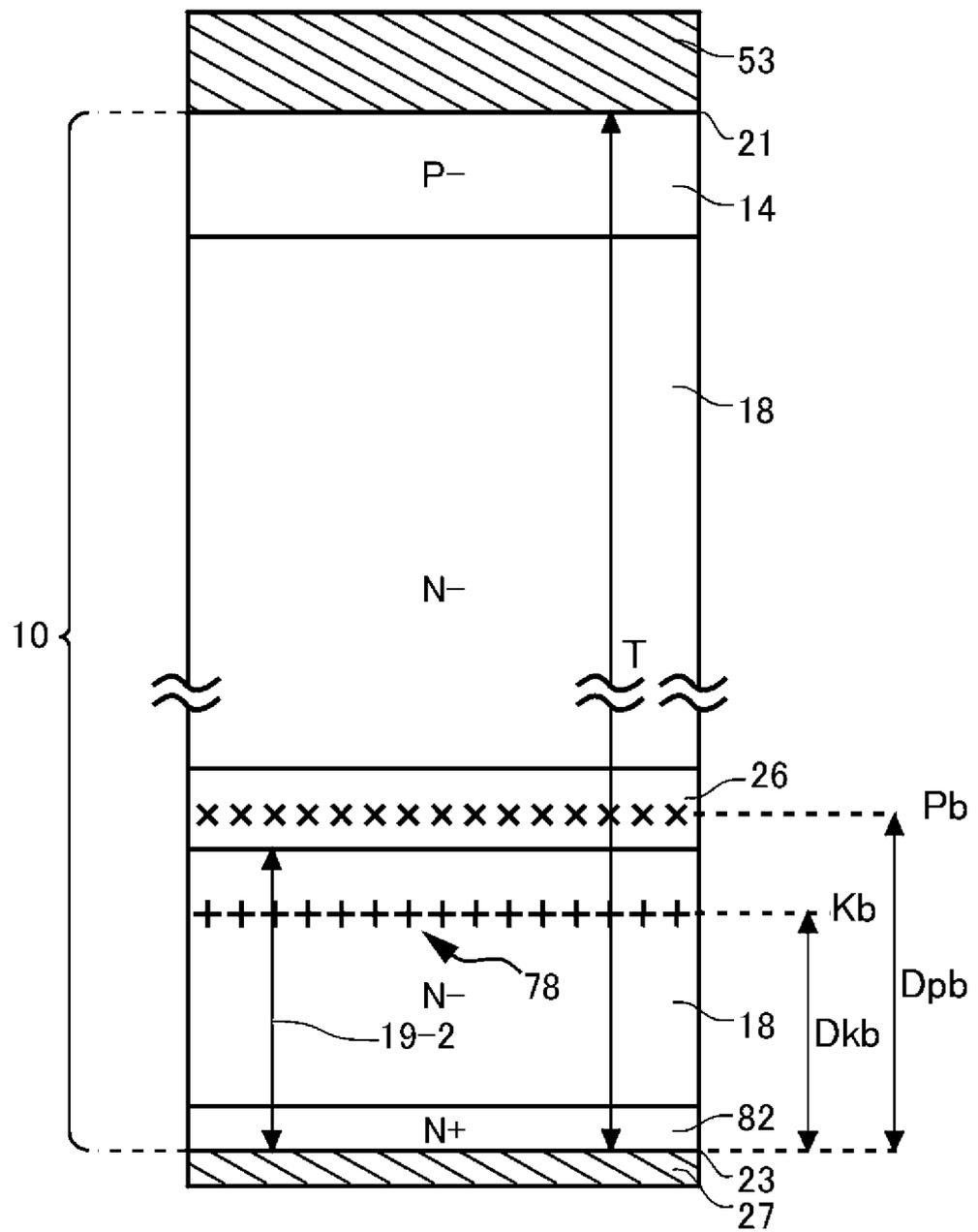
[図2]

150

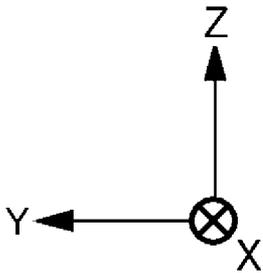
[図3]



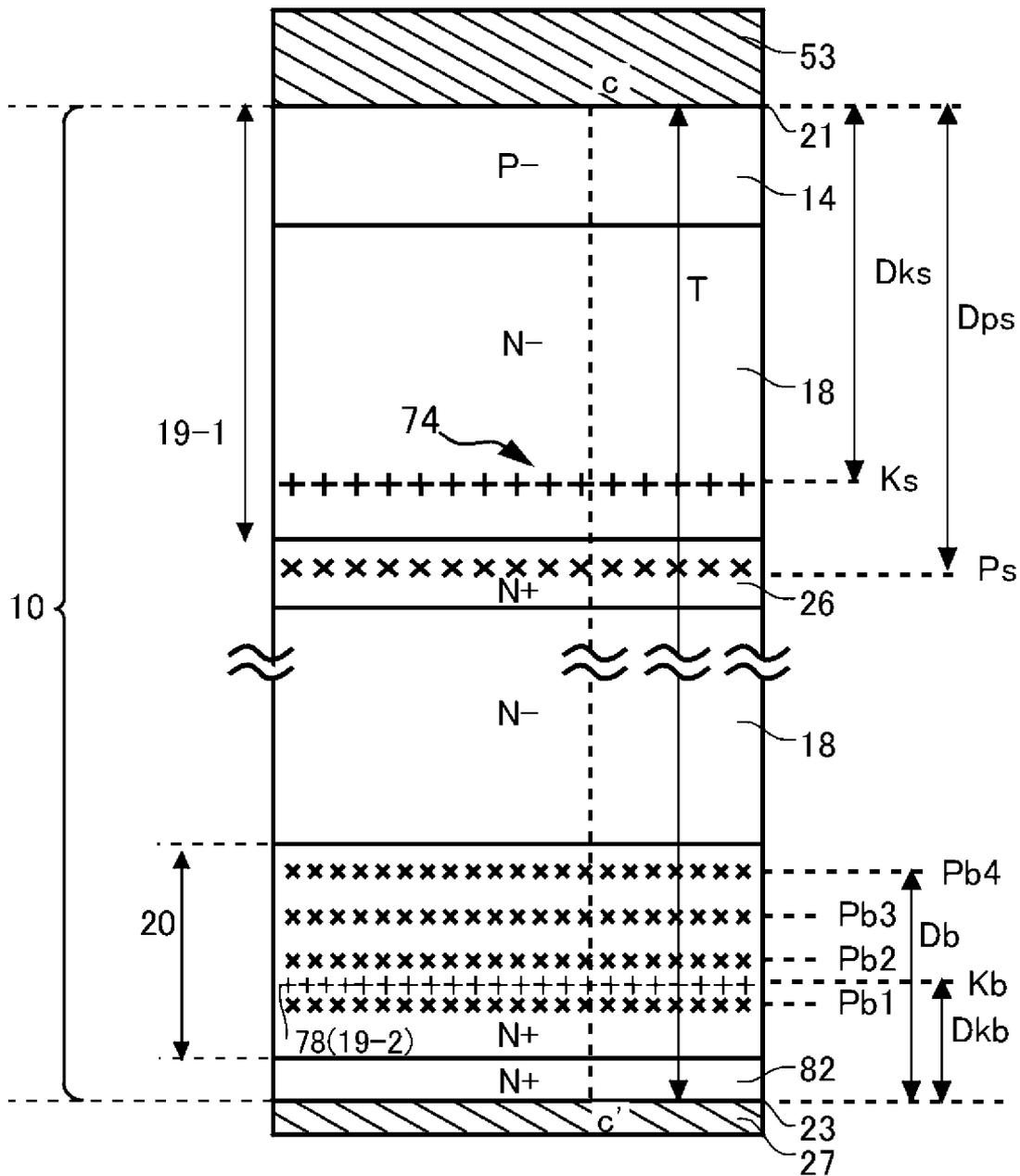
[図4]



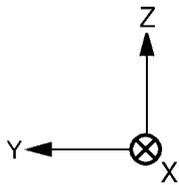
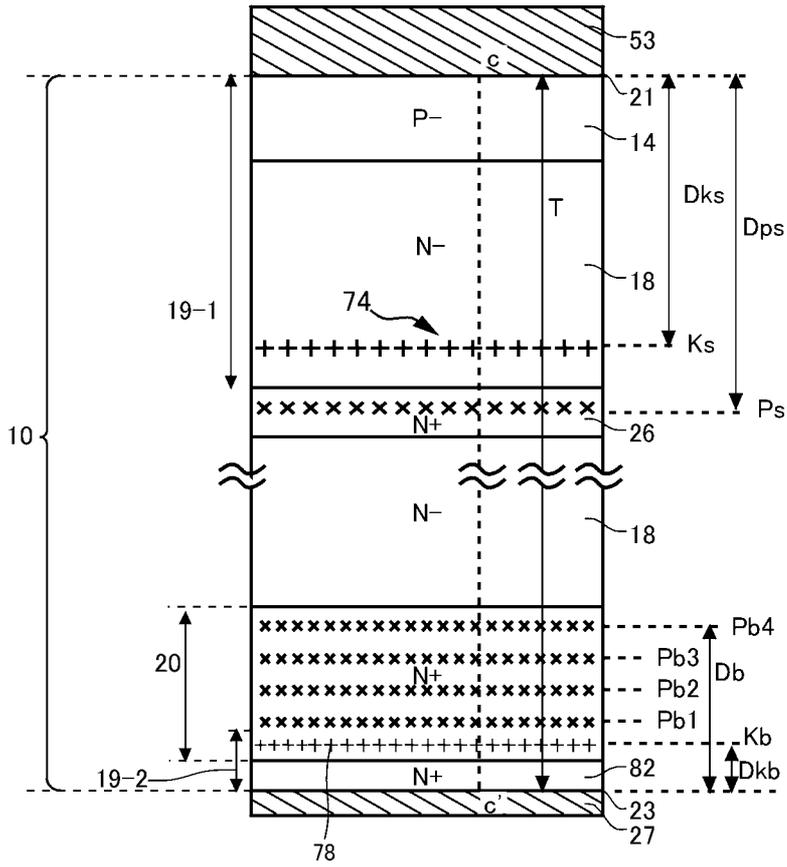
100



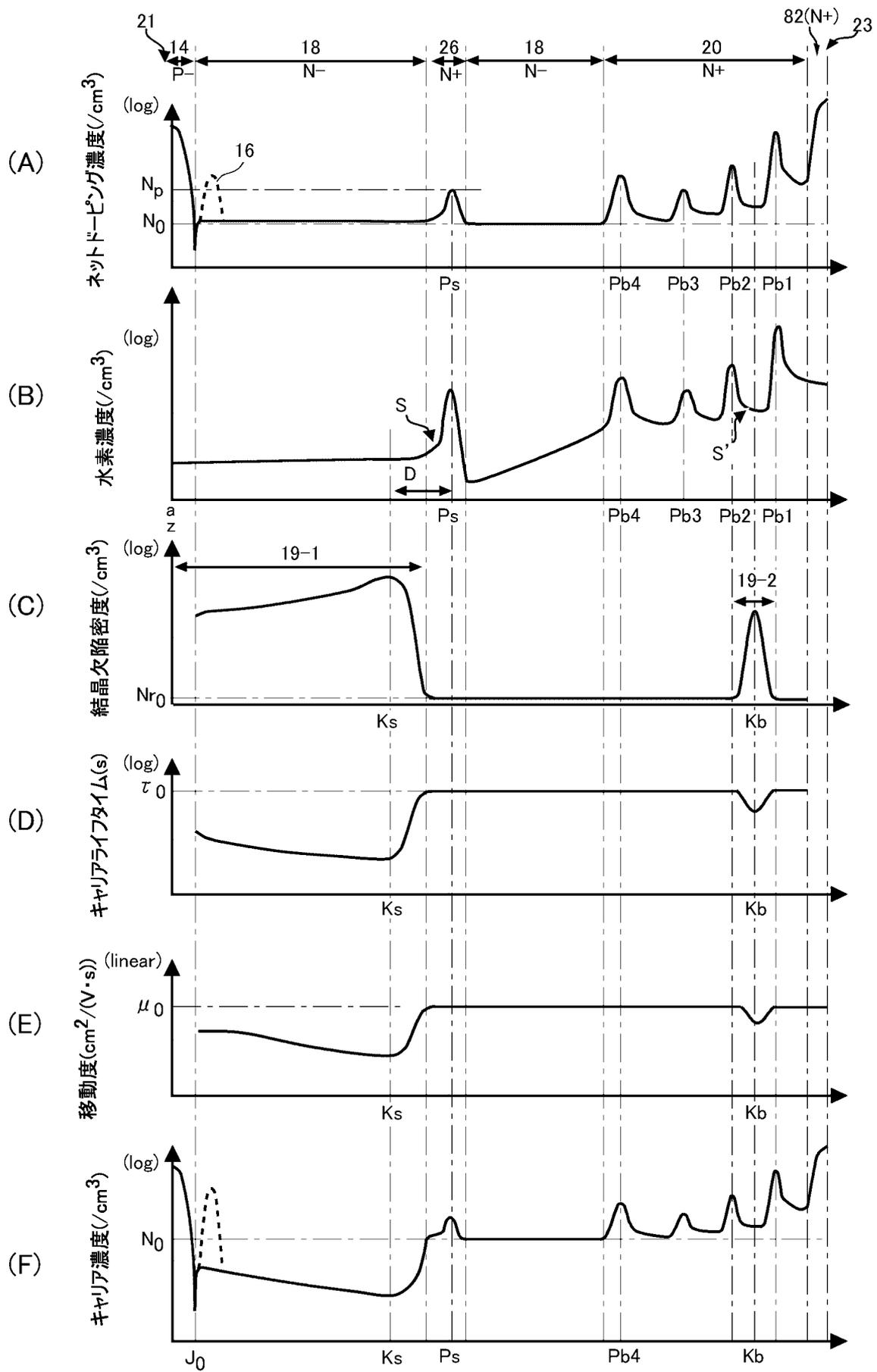
[図5]



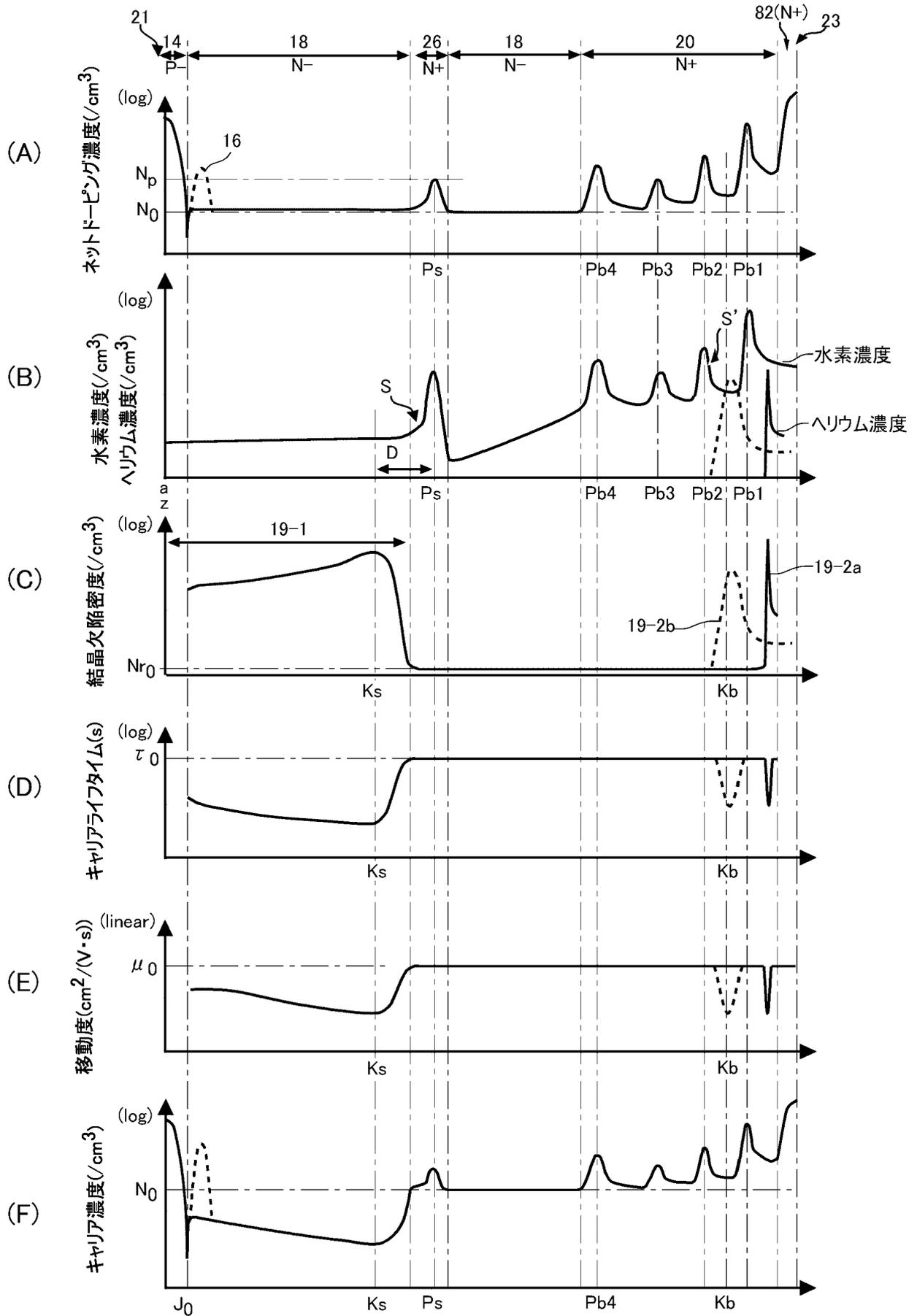
[図6]



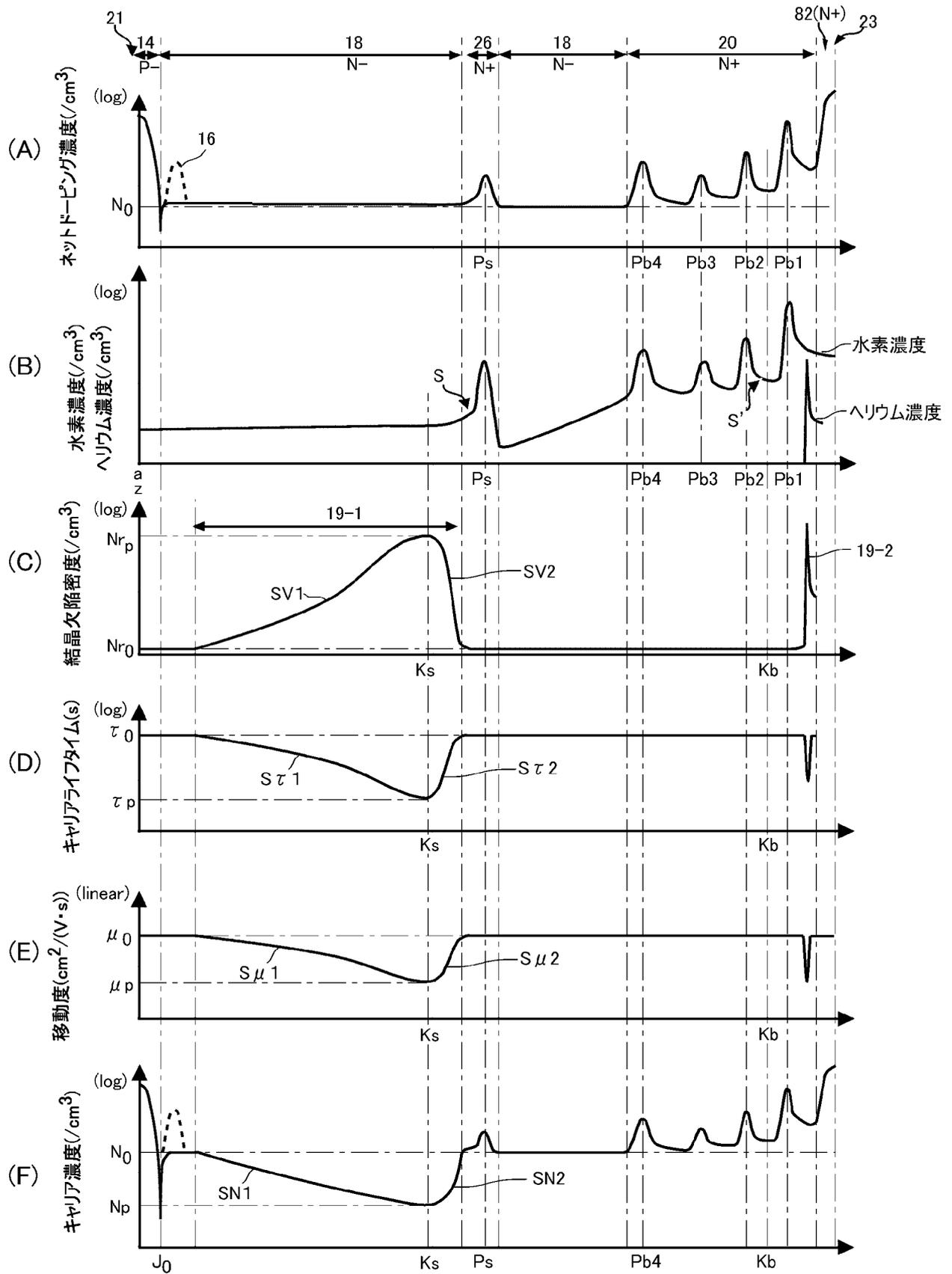
[図7A]



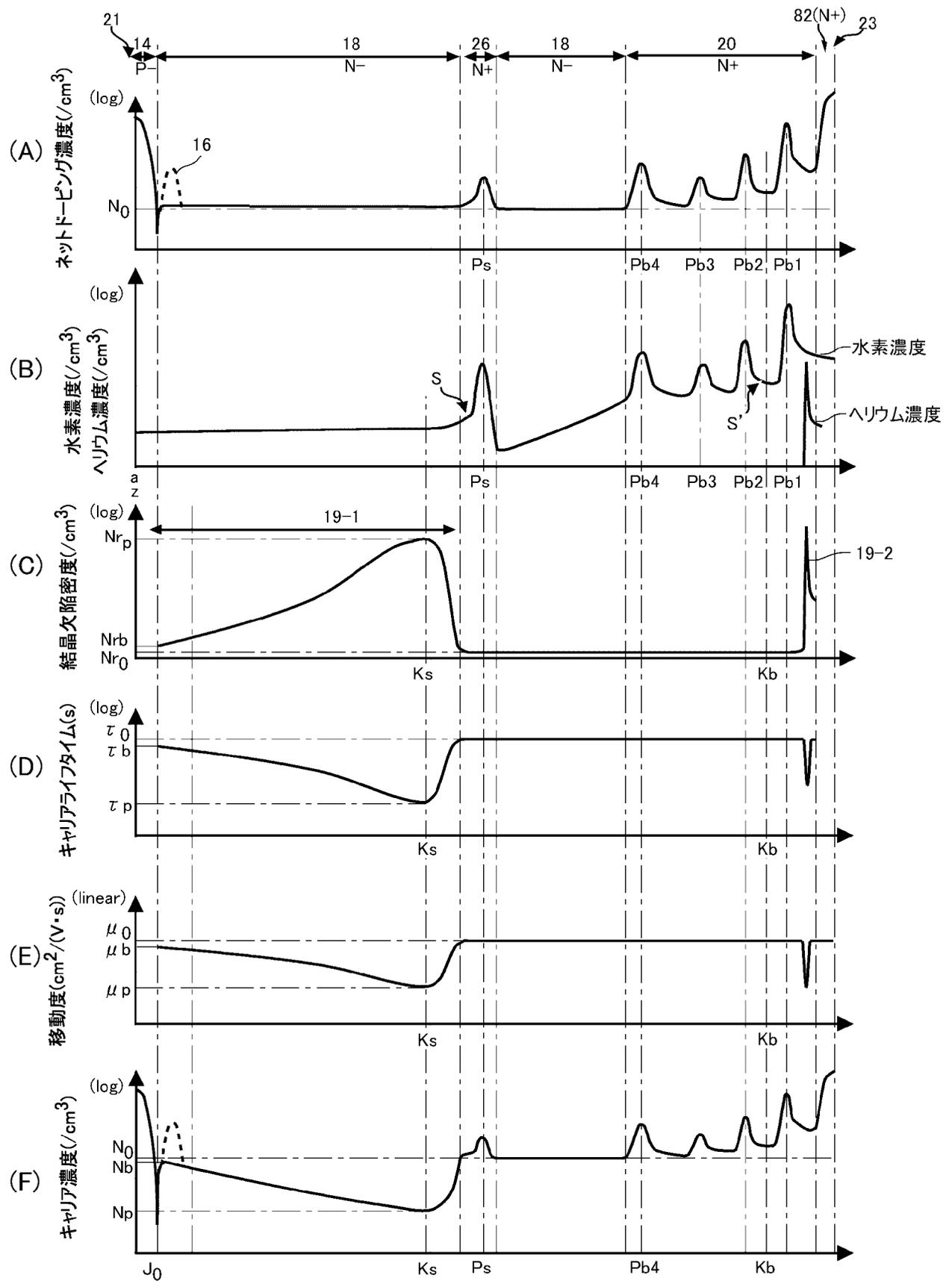
[図7B]



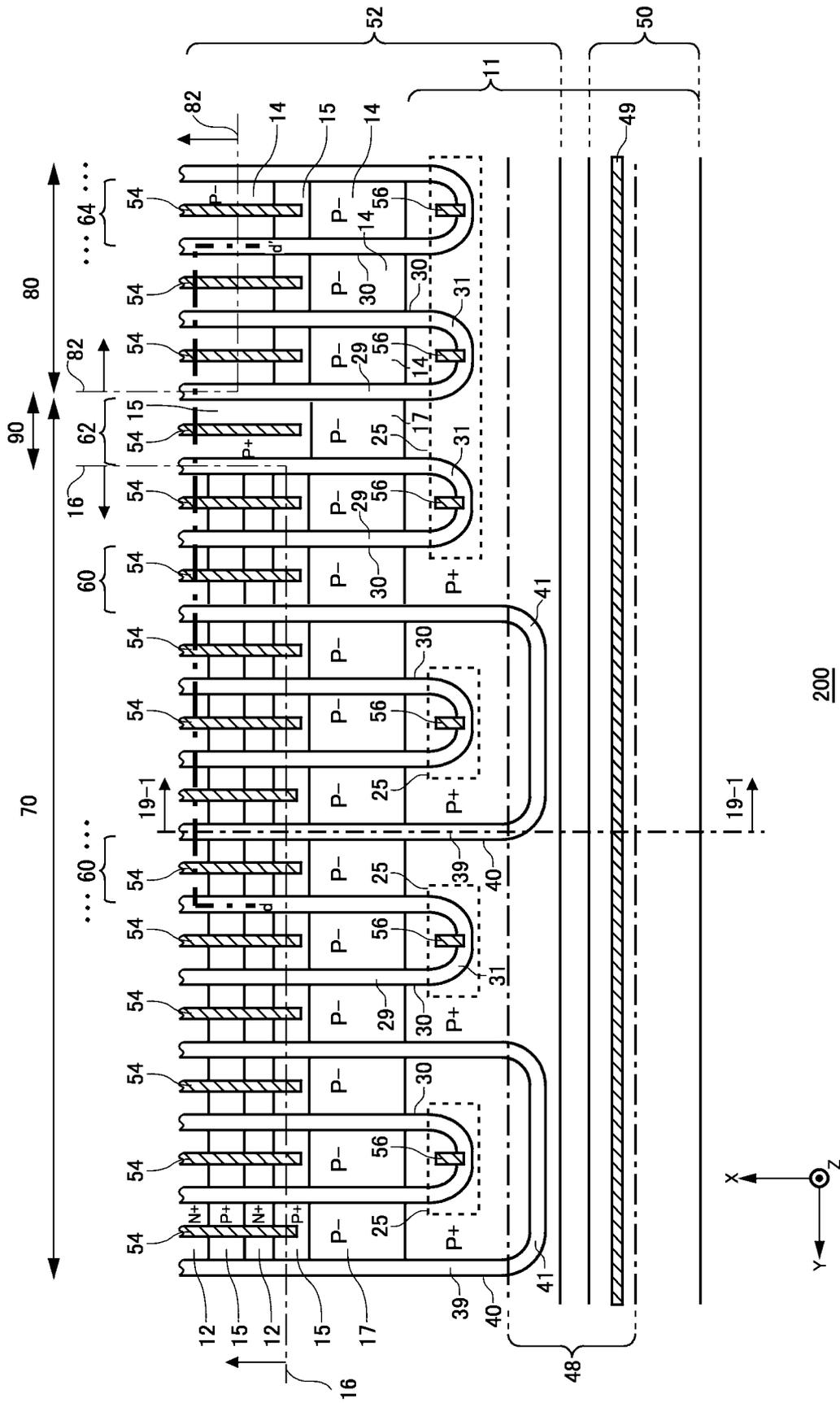
[図7C]



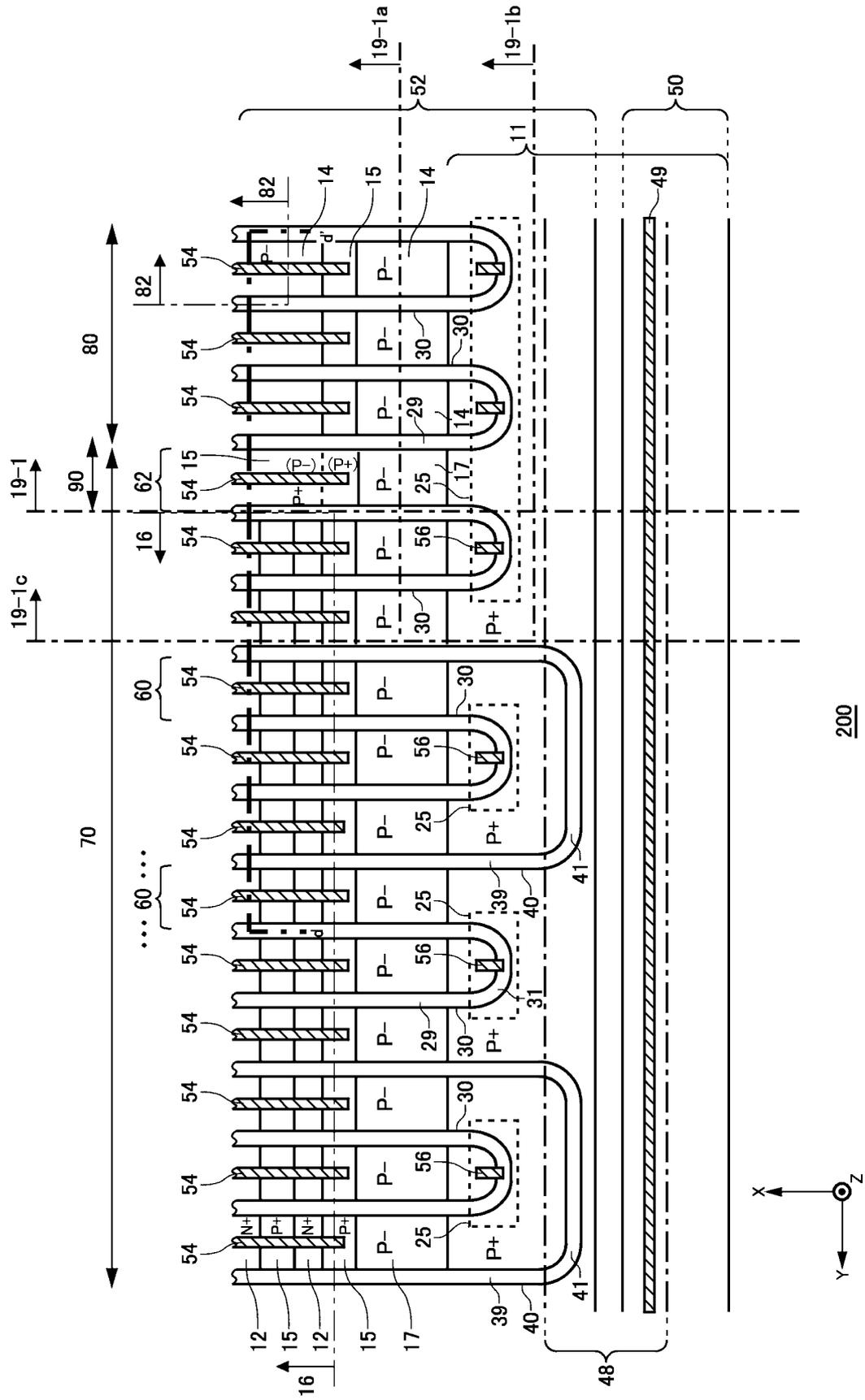
[図7D]



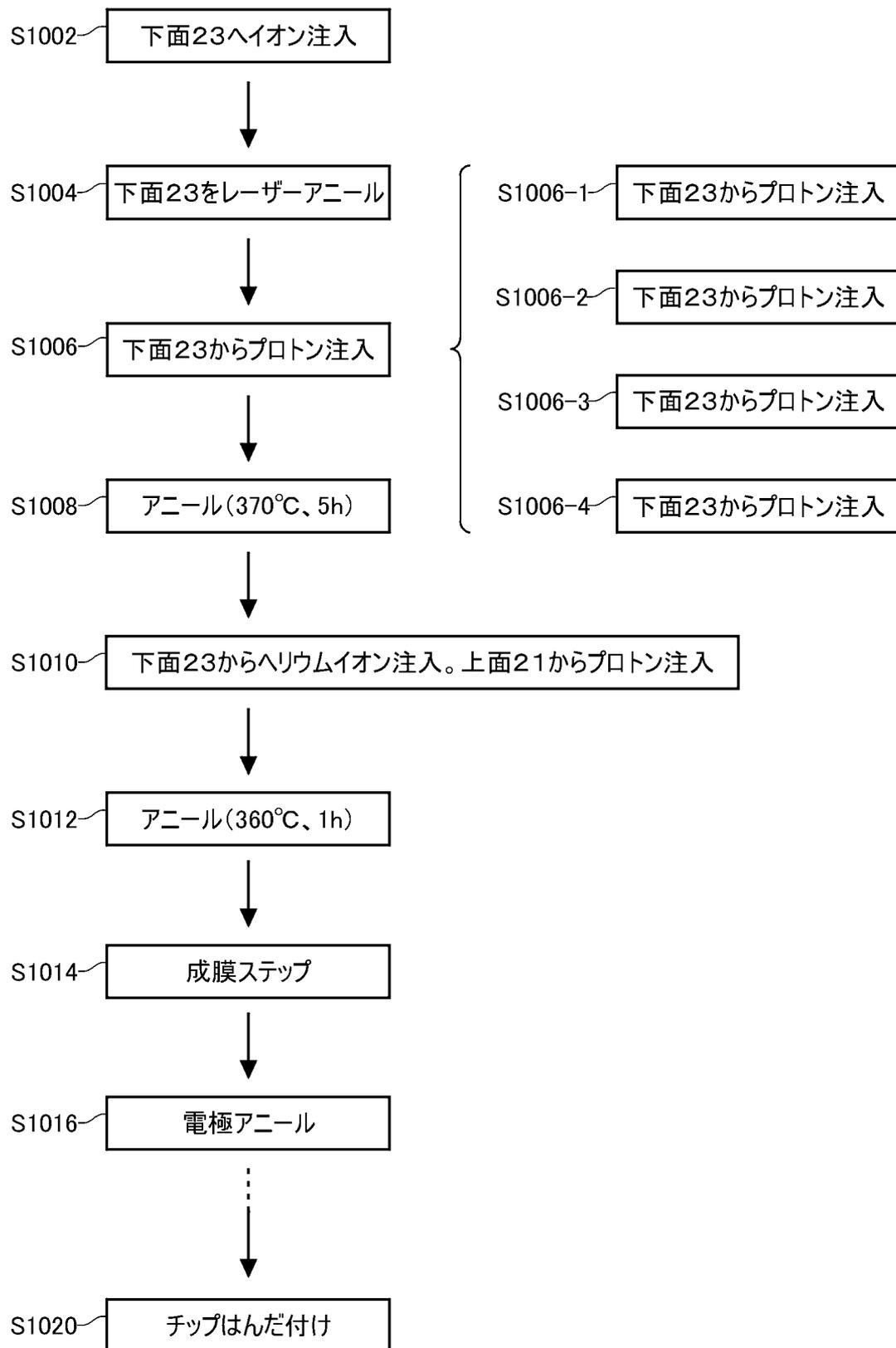
[8B]



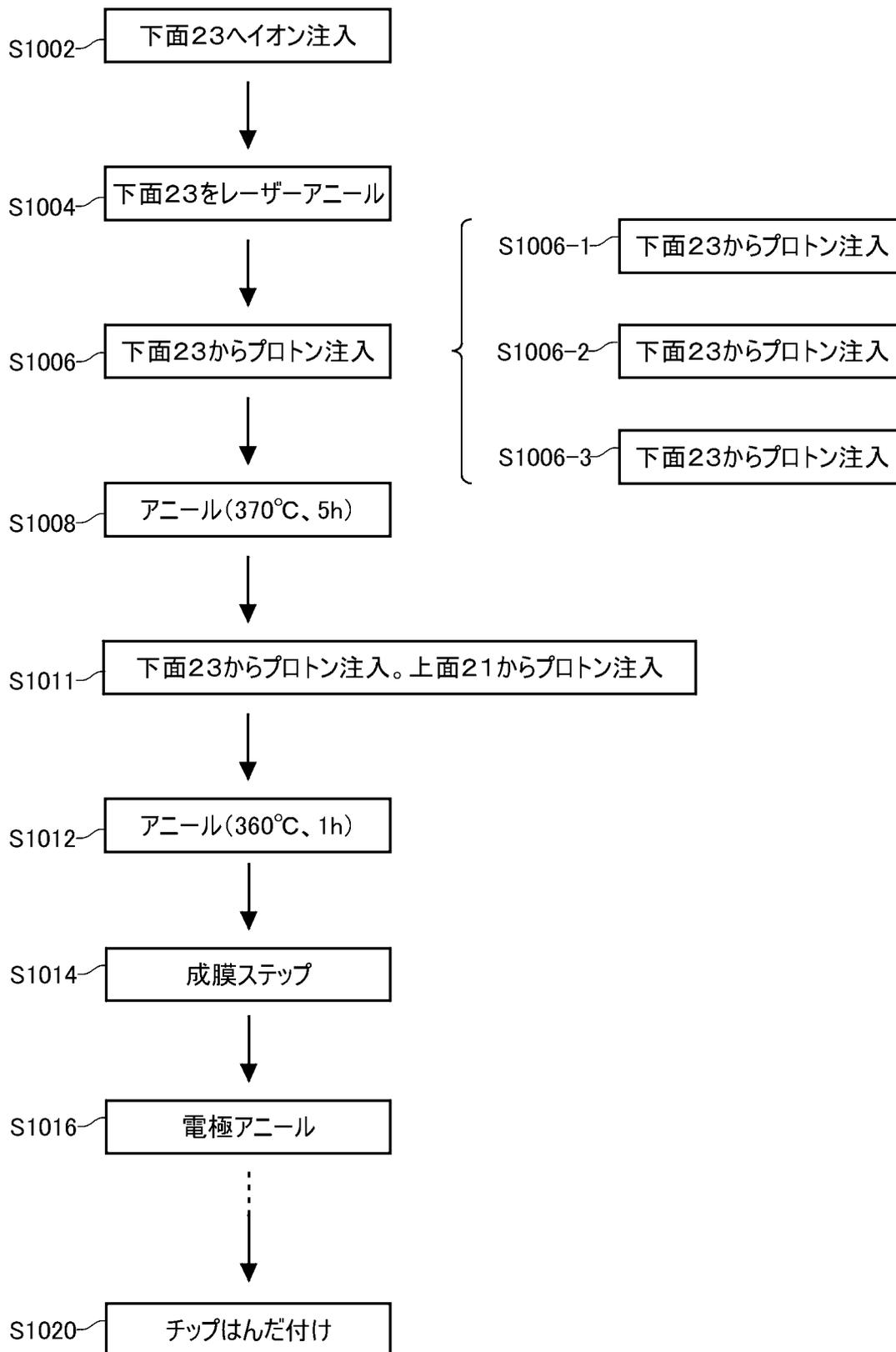
[8C]



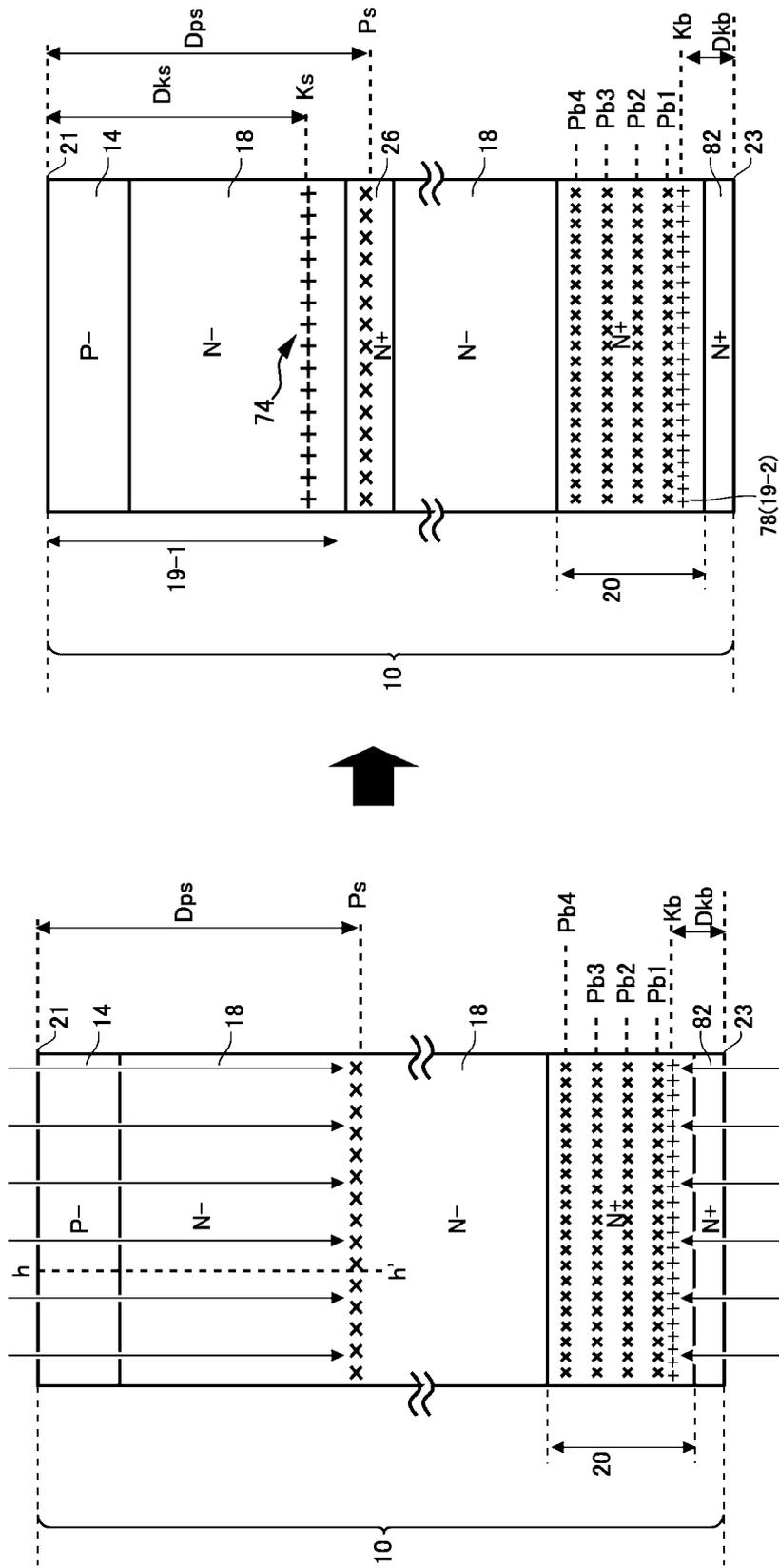
[図10A]



[図10B]



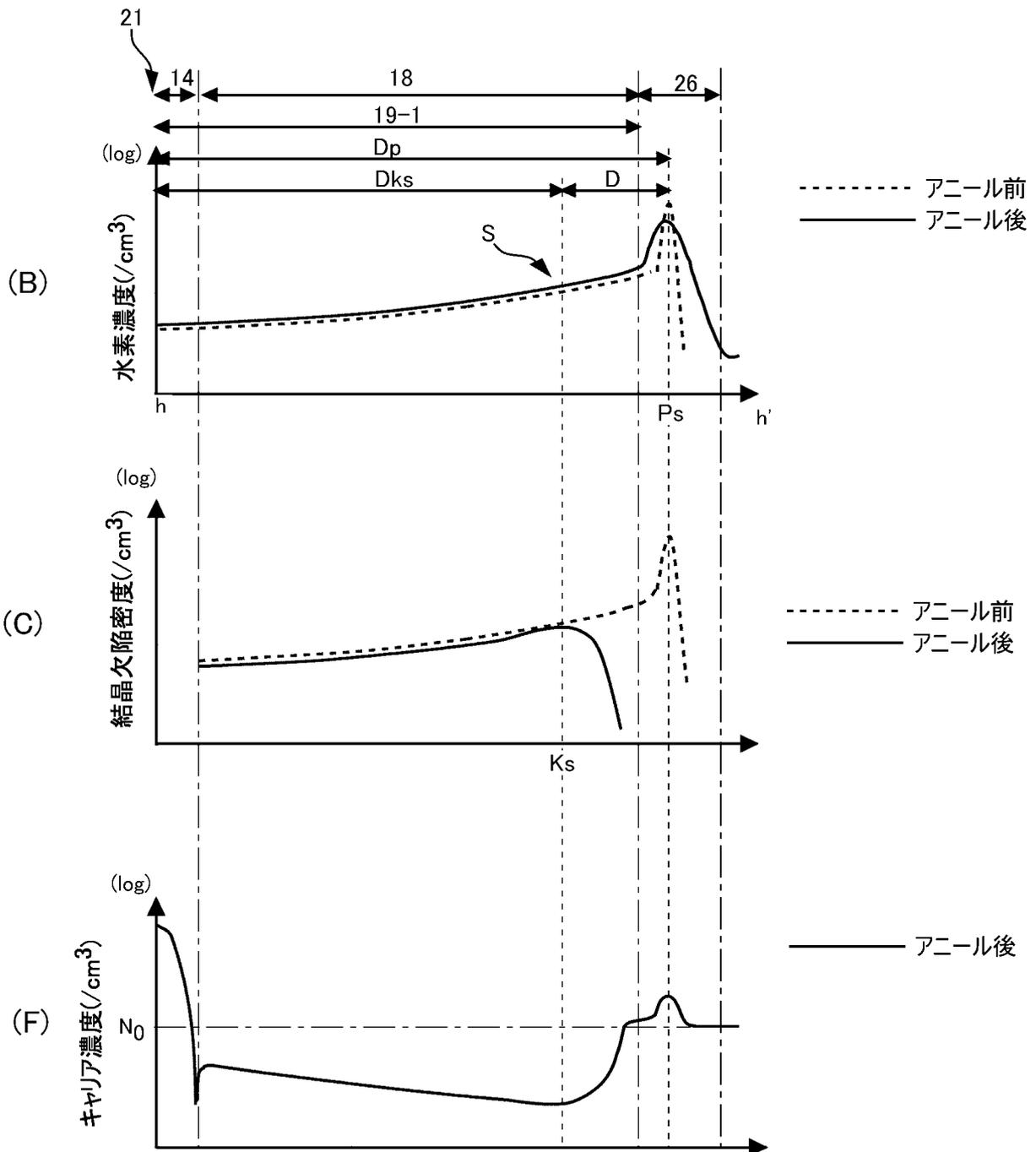
[図11]



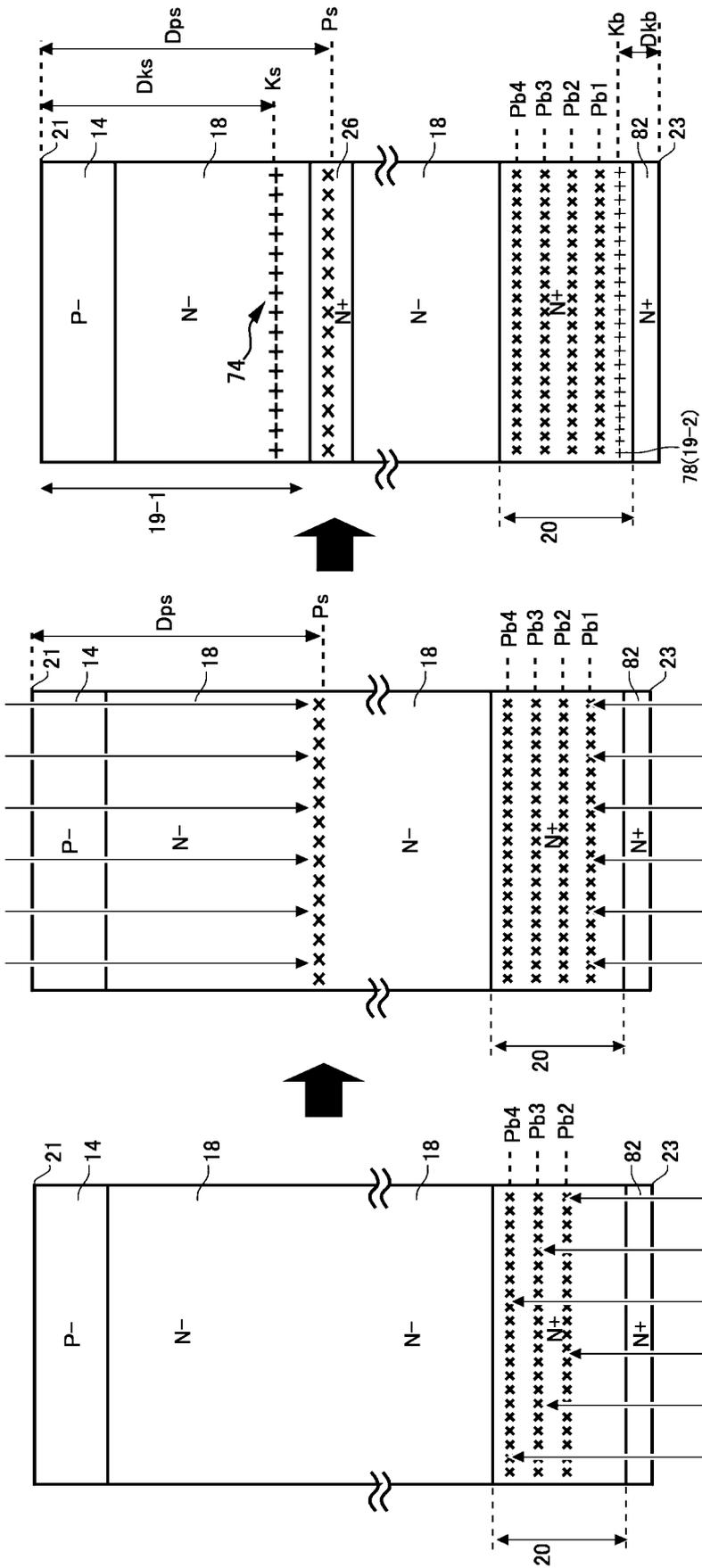
(S1012)アニール(360°C、1h)

(S1010)ヘリウムイオン、プロトン注入

[図12]



[図14]

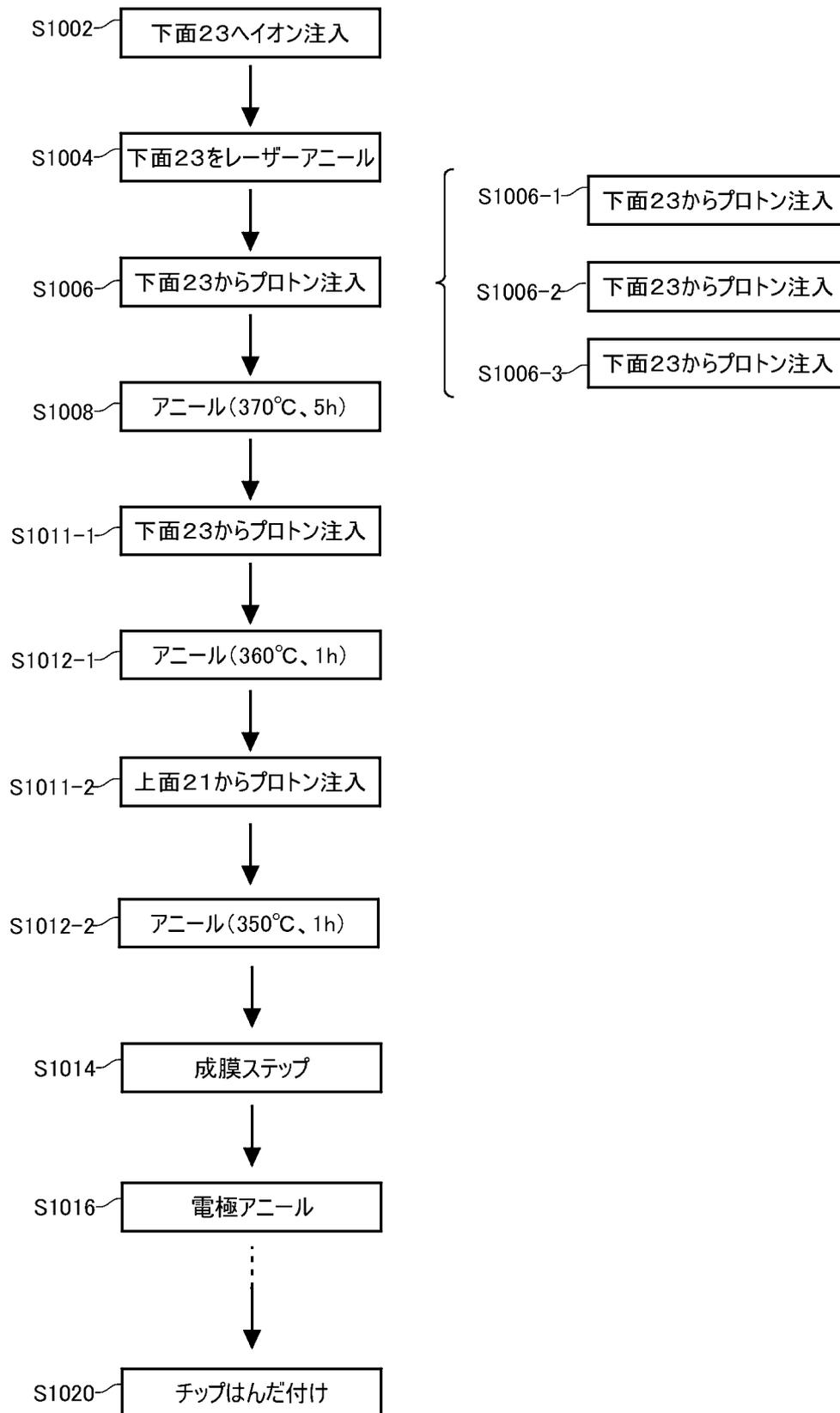


(S1012)アニール(360°C、1h)

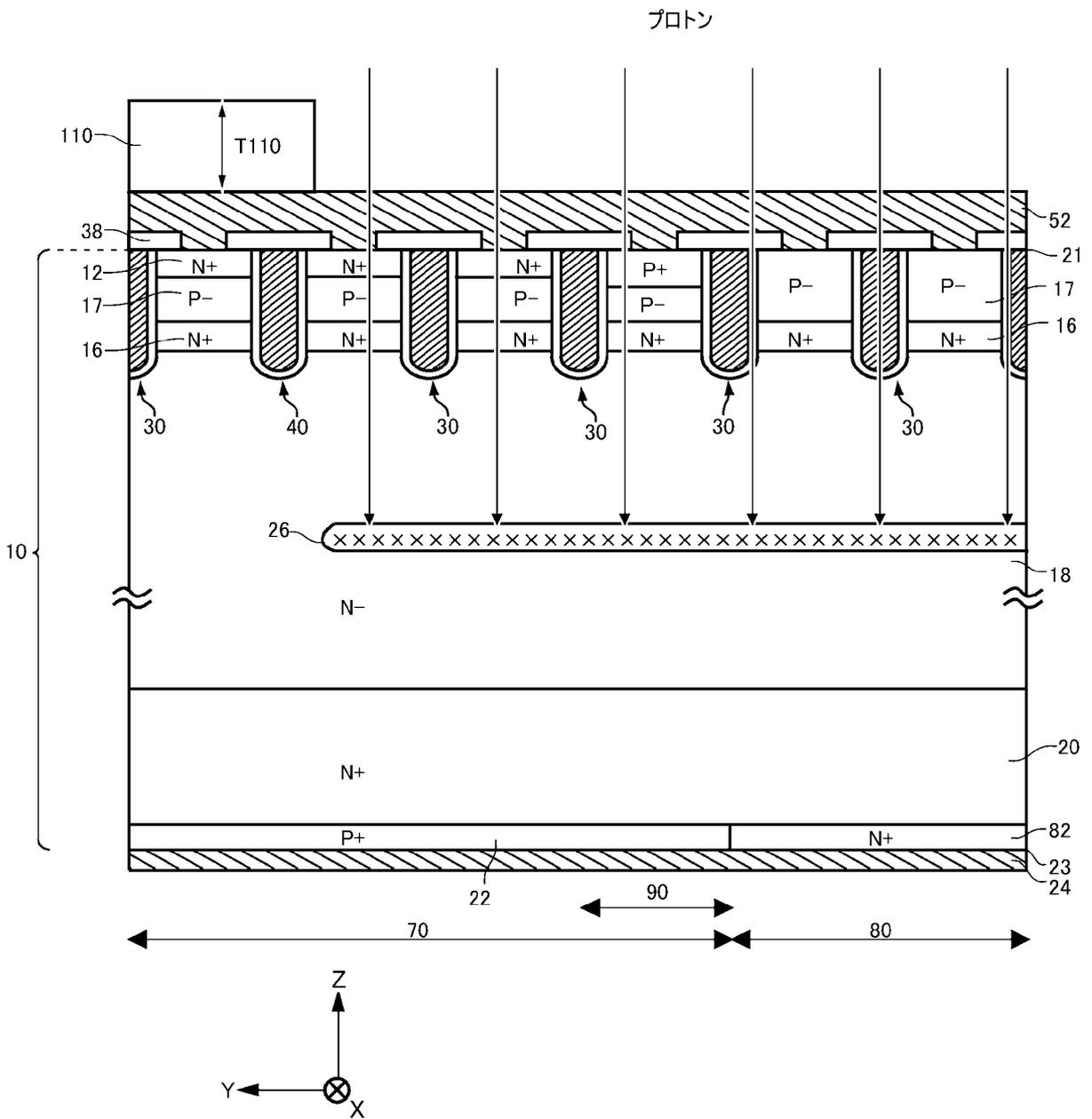
(S1011)プロトン注入

(S1006)プロトン注入
(S1008)アニール(370°C、5h)

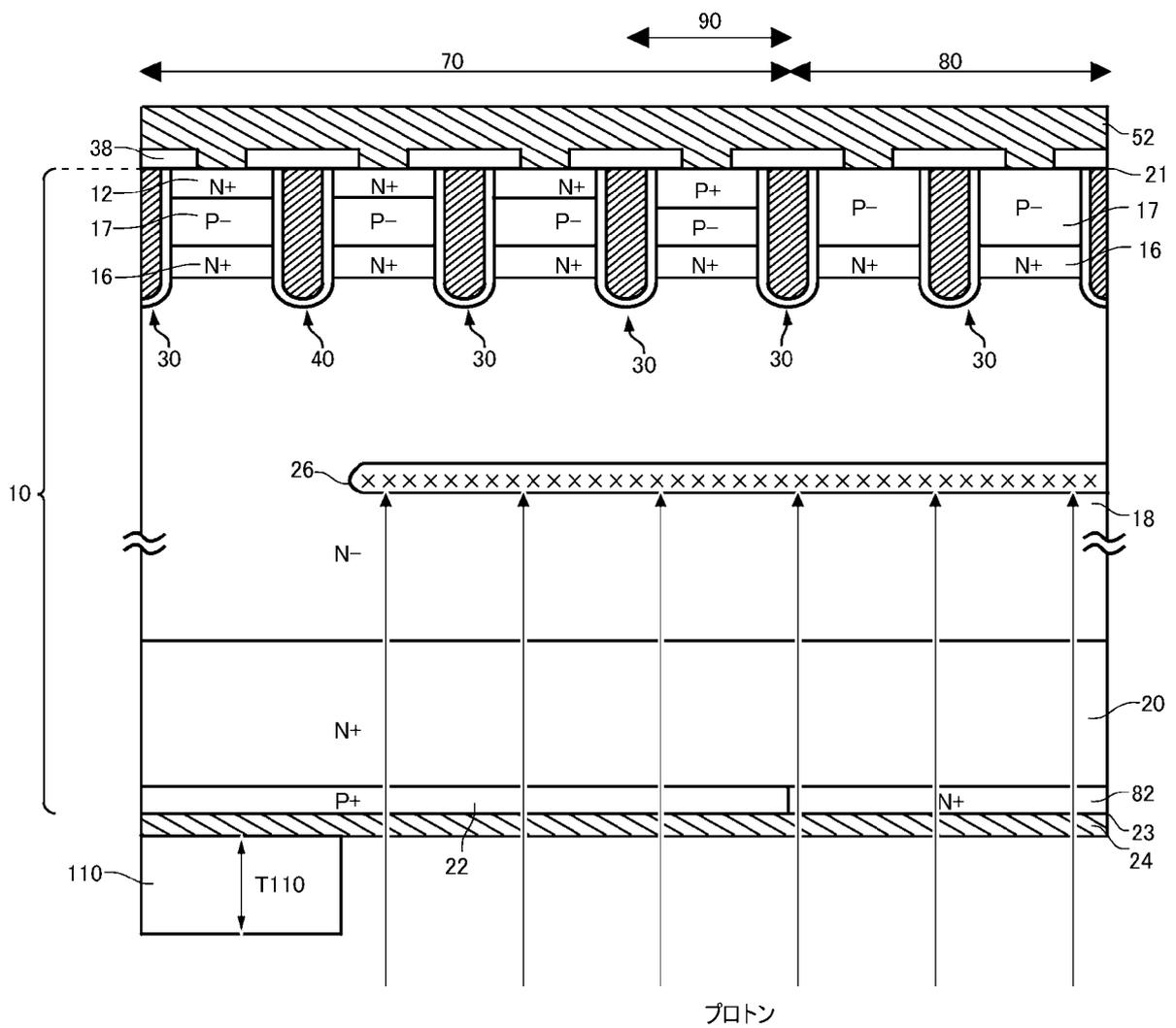
[図15]



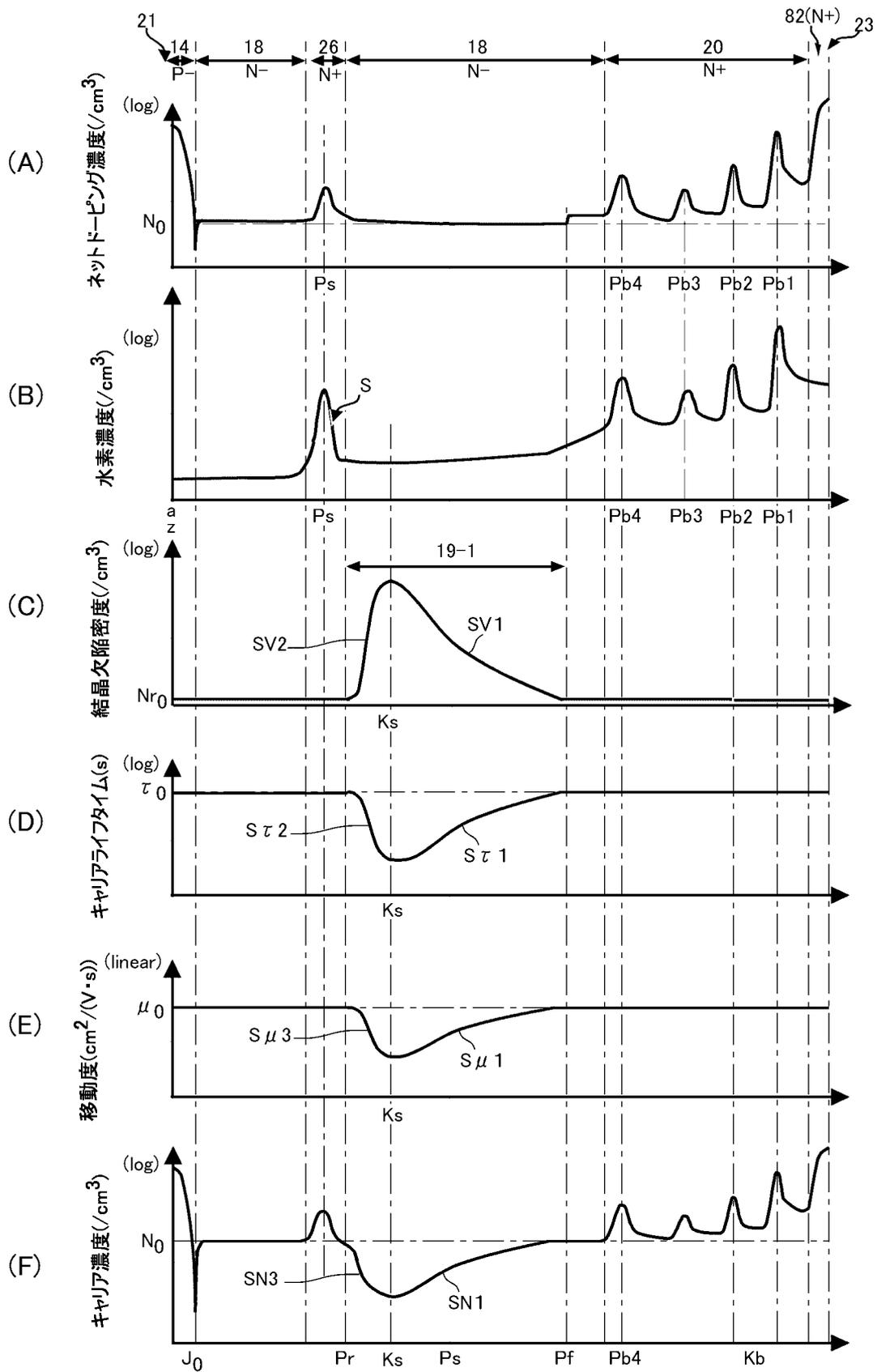
[図16]



[図17]



[図18]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/011180

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl. H01L29/861 (2006.01) i, H01L21/322 (2006.01) i, H01L21/329 (2006.01) i, H01L21/336 (2006.01) i, H01L29/06 (2006.01) i, H01L29/12 (2006.01) i, H01L29/739 (2006.01) i, H01L29/78 (2006.01) i, H01L29/868 (2006.01) i According to International Patent Classification (IPC) or to both national classification and IPC													
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl. H01L29/861, H01L21/322, H01L21/329, H01L21/336, H01L29/06, H01L29/12, H01L29/739, H01L29/78, H01L29/868 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2019 Registered utility model specifications of Japan 1996-2019 Published registered utility model applications of Japan 1994-2019 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)													
C. DOCUMENTS CONSIDERED TO BE RELEVANT													
<table border="1" style="width:100%; border-collapse: collapse;"> <thead> <tr> <th style="width:15%;">Category*</th> <th style="width:65%;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="width:20%;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td style="vertical-align: top; padding: 5px;">X YA</td> <td style="vertical-align: top; padding: 5px;">WO 2016/051973 A1 (FUJI ELECTRIC CO., LTD.) 07 April 2016, paragraphs [0067]-[0090], fig. 21, 24 & JP 2018-125537 A & US 2016/0276446 A1, paragraphs [0126]-[0149], fig. 21, 24 & DE 112015000206 T5 & CN 105814694 A</td> <td style="vertical-align: top; padding: 5px;">1-3, 8-13 4-7 14-25</td> </tr> <tr> <td style="vertical-align: top; padding: 5px;">Y A</td> <td style="vertical-align: top; padding: 5px;">WO 2017/146148 A1 (FUJI ELECTRIC CO., LTD.) 31 August 2017, paragraphs [0018]-[0046], [0074], [0075], fig. 1-4, 10 & US 2018/0166279 A1, paragraphs [0036]-[0064], [0091], [0092], fig. 1-4, 10 & DE 112017000064 T5 & CN 107851584 A</td> <td style="vertical-align: top; padding: 5px;">4-7 1-3, 14-25</td> </tr> <tr> <td style="vertical-align: top; padding: 5px;">X A</td> <td style="vertical-align: top; padding: 5px;">WO 2018/030444 A1 (FUJI ELECTRIC CO., LTD.) 15 February 2018, paragraphs [0036]-[0060], fig. 2, 3 & US 2018/0350962 A1, paragraphs [0018]-[0074], fig. 2, 3 & CN 108604602 A</td> <td style="vertical-align: top; padding: 5px;">1, 2, 12, 13 3-11, 14-25</td> </tr> </tbody> </table>	Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	X YA	WO 2016/051973 A1 (FUJI ELECTRIC CO., LTD.) 07 April 2016, paragraphs [0067]-[0090], fig. 21, 24 & JP 2018-125537 A & US 2016/0276446 A1, paragraphs [0126]-[0149], fig. 21, 24 & DE 112015000206 T5 & CN 105814694 A	1-3, 8-13 4-7 14-25	Y A	WO 2017/146148 A1 (FUJI ELECTRIC CO., LTD.) 31 August 2017, paragraphs [0018]-[0046], [0074], [0075], fig. 1-4, 10 & US 2018/0166279 A1, paragraphs [0036]-[0064], [0091], [0092], fig. 1-4, 10 & DE 112017000064 T5 & CN 107851584 A	4-7 1-3, 14-25	X A	WO 2018/030444 A1 (FUJI ELECTRIC CO., LTD.) 15 February 2018, paragraphs [0036]-[0060], fig. 2, 3 & US 2018/0350962 A1, paragraphs [0018]-[0074], fig. 2, 3 & CN 108604602 A	1, 2, 12, 13 3-11, 14-25	<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.											
X YA	WO 2016/051973 A1 (FUJI ELECTRIC CO., LTD.) 07 April 2016, paragraphs [0067]-[0090], fig. 21, 24 & JP 2018-125537 A & US 2016/0276446 A1, paragraphs [0126]-[0149], fig. 21, 24 & DE 112015000206 T5 & CN 105814694 A	1-3, 8-13 4-7 14-25											
Y A	WO 2017/146148 A1 (FUJI ELECTRIC CO., LTD.) 31 August 2017, paragraphs [0018]-[0046], [0074], [0075], fig. 1-4, 10 & US 2018/0166279 A1, paragraphs [0036]-[0064], [0091], [0092], fig. 1-4, 10 & DE 112017000064 T5 & CN 107851584 A	4-7 1-3, 14-25											
X A	WO 2018/030444 A1 (FUJI ELECTRIC CO., LTD.) 15 February 2018, paragraphs [0036]-[0060], fig. 2, 3 & US 2018/0350962 A1, paragraphs [0018]-[0074], fig. 2, 3 & CN 108604602 A	1, 2, 12, 13 3-11, 14-25											
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family												
Date of the actual completion of the international search 22 May 2019 (22.05.2019)	Date of mailing of the international search report 04 June 2019 (04.06.2019)												
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.												

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L29/861(2006.01)i, H01L21/322(2006.01)i, H01L21/329(2006.01)i, H01L21/336(2006.01)i, H01L29/06(2006.01)i, H01L29/12(2006.01)i, H01L29/739(2006.01)i, H01L29/78(2006.01)i, H01L29/868(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L29/861, H01L21/322, H01L21/329, H01L21/336, H01L29/06, H01L29/12, H01L29/739, H01L29/78, H01L29/868

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A	WO 2016/051973 A1 (富士電機株式会社) 2016.04.07, 0067 段落ないし 0090 段落、図 21 及び図 24 & JP 2018-125537 A & US 2016/0276446 A1, 0126 段落ないし 0149 段落、図 21 及び図 24 & DE 112015000206 T5 & CN 105814694 A	1-3, 8-13 4-7 14-25
Y A	WO 2017/146148 A1 (富士電機株式会社) 2017.08.31, 0018 段落ないし 0046 段落、0074 段落、0075 段落、図 1 ないし図 4 及び図 10 & US 2018/0166279 A1, 0036 段落ないし 0064 段落、0091 段落、0092 段落、図 1 ないし図 4 及び図 10 & DE 112017000064 T5 & CN 107851584 A	4-7 1-3, 14-25

☑ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日

22.05.2019

国際調査報告の発送日

04.06.2019

国際調査機関の名称及びあて先
 日本国特許庁 (ISA/J P)
 郵便番号 100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

棚田 一也

5 F

9361

電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	WO 2018/030444 A1 (富士電機株式会社) 2018.02.15, 0036 段落ないし 0060 段落、図 2 及び図 3 & US 2018/0350962 A1, 0018 段落ないし 0074 段落、図 2 及び図 3 & CN 108604602 A	1, 2, 12, 13 3-11, 14-25