(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第5206418号
(P5206418)

(45)発行日　平成25年6月12日(2013.6.12)　(24)登録日　平成25年3月1日(2013.3.1)

(51)Int.Cl.			F I		
G09G	3/291	(2013.01)	G09G	3/28	H
G09G	3/20	(2006.01)	G09G	3/20	622C
			G09G	3/20	622D
			G09G	3/20	641E

請求項の数 3　(全 27 頁)

(21)出願番号　特願2008-550580 (P2008-550580)
(86)(22)出願日　平成20年6月12日 (2008.6.12)
(86)国際出願番号　PCT/JP2008/001499
(87)国際公開番号　WO2008/152808
(87)国際公開日　平成20年12月18日 (2008.12.18)
審査請求日　平成20年11月7日 (2008.11.7)
(31)優先権主張番号　特願2007-156021 (P2007-156021)
(32)優先日　平成19年6月13日 (2007.6.13)
(33)優先権主張国　日本国(JP)

前置審査

(73)特許権者　000005821
パナソニック株式会社
大阪府門真市大字門真１００６番地
(74)代理人　100109667
弁理士　内藤　浩樹
(74)代理人　100120156
弁理士　藤井　兼太郎
(74)代理人　100137202
弁理士　寺内　伊久郎
(72)発明者　橋本　伸一郎
大阪府門真市大字門真１００６番地　パナソニック株式会社内
(72)発明者　小川　兼司
大阪府門真市大字門真１００６番地　パナソニック株式会社内

最終頁に続く

(54)【発明の名称】プラズマディスプレイ装置およびプラズマディスプレイパネルの駆動方法

(57)【特許請求の範囲】

【請求項１】

初期化期間と書込み期間と維持期間とを有するサブフィールドを１フィールド内に複数設けて階調表示するサブフィールド法で駆動し、走査電極と維持電極とからなる表示電極対を有する放電セルを複数備えるプラズマディスプレイパネルと、

前記表示電極対の電極間容量とインダクタとを共振させて前記維持期間に輝度重みに応じた回数の放電を前記放電セルで発生させる維持パルスを発生し、前記維持期間において前記維持電極に印加する維持パルス発生回路を有する維持電極駆動回路と、

前記初期化期間に前記走査電極に緩やかに上昇する正電位の第１の傾斜電圧を発生する第１の傾斜電圧発生回路と、前記維持期間の最後に、前記走査電極のみに前記維持パルスの立ち上がりよりは緩やかな勾配であってかつ前記第１の傾斜電圧よりは急峻な勾配で上昇する正電位の第２の傾斜電圧を発生する第２の傾斜電圧発生回路と、前記第２の傾斜電圧が所定電位に到達したら直ちに前記第２の傾斜電圧発生回路の動作を停止するスイッチング回路と、前記走査電極に印加するための前記維持パルスを発生する維持パルス発生回路とを有する走査電極駆動回路とを備え、

前記１フィールドの少なくとも１つの前記維持期間では、前記維持電極駆動回路の維持パルス発生回路および前記走査電極駆動回路の維持パルス発生回路は前記維持パルスを発生せず、前記走査電極駆動回路が発生した前記第２の傾斜電圧だけを前記走査電極に印加することを特徴とするプラズマディスプレイ装置。

【請求項２】

前記走査電極駆動回路は、１フィールドの少なくとも１つのサブフィールドの初期化期間において前記第１の傾斜電圧を発生し、他のサブフィールドの初期化期間においては下降する傾斜電圧を発生して前記走査電極に印加し、１フィールドの全てのサブフィールドにおいて前記維持期間の最後に前記第２の傾斜電圧を発生して前記走査電極に印加することを特徴とする請求項１に記載のプラズマディスプレイ装置。

【請求項３】

走査電極と維持電極とからなる表示電極対を有する放電セルを複数備えるプラズマディスプレイパネルを、初期化期間と書込み期間と維持期間とを有するサブフィールドを１フィールド内に複数設けて階調表示するサブフィールド法により駆動するとともに、

前記表示電極対の電極間容量とインダクタとを共振させて前記維持期間に輝度重みに応じた回数の放電を前記放電セルで発生させる維持パルスを発生し、前記維持期間において前記表示電極対の前記走査電極と前記維持電極とに交互に印加するプラズマディスプレイパネルの駆動方法であって、

前記初期化期間に緩やかに上昇する正電位の第１の傾斜電圧を発生して前記走査電極に印加し、前記維持期間の最後に前記維持パルスの立ち上がりよりは緩やかな勾配であってかつ前記第１の傾斜電圧よりは急峻な勾配で上昇し上昇する電圧が所定電位に到達したら直ちに降下する正電位の第２の傾斜電圧を発生して前記走査電極のみに印加し、前記１フィールドの少なくとも１つの前記維持期間では、前記維持パルスを発生せず、前記第２の傾斜電圧だけを発生することを特徴とするプラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、壁掛けテレビや大型モニターに用いられるプラズマディスプレイ装置およびプラズマディスプレイパネルの駆動方法に関する。

【背景技術】

【０００２】

プラズマディスプレイパネル（以下、「パネル」と略記する）として代表的な交流面放電型パネルは、対向配置された前面板と背面板との間に多数の放電セルが形成されている。前面板は、１対の走査電極と維持電極とからなる表示電極対が前面ガラス基板上に互いに平行に複数対形成され、それら表示電極対を覆うように誘電体層および保護層が形成されている。背面板は、背面ガラス基板上に複数の平行なデータ電極と、それらを覆うように誘電体層と、さらにその上にデータ電極と平行に複数の隔壁とがそれぞれ形成され、誘電体層の表面と隔壁の側面とに蛍光体層が形成されている。そして、表示電極対とデータ電極とが立体交差するように前面板と背面板とが対向配置されて密封され、内部の放電空間には、例えば分圧比で５％のキセノンを含む放電ガスが封入されている。ここで表示電極対とデータ電極とが対向する部分に放電セルが形成される。このような構成のパネルにおいて、各放電セル内でガス放電により紫外線を発生させ、この紫外線で赤色（Ｒ）、緑色（Ｇ）および青色（Ｂ）の各色の蛍光体を励起発光させてカラー表示を行っている。

【０００３】

パネルを駆動する方法としては、サブフィールド法、すなわち、１フィールドを複数のサブフィールドに分割した上で、発光させるサブフィールドの組み合わせによって階調表示を行う方法が一般に用いられている。

【０００４】

各サブフィールドは、初期化期間、書込み期間および維持期間を有する。初期化期間では初期化放電を発生し、続く書込み動作に必要な壁電荷を各電極上に形成するとともに、書込み放電を安定して発生させるためのプライミング粒子（放電のための起爆剤＝励起粒子）を発生させる。書込み期間では、表示を行うべき放電セルに選択的に書込みパルス電圧を印加して書込み放電を発生させ壁電荷を形成する（以下、この動作を「書込み」とも記す）。そして維持期間では、走査電極と維持電極とからなる表示電極対に交互に維持パルス電圧を印加し、書込み放電を起こした放電セルで維持放電を発生させ、対応する放電

セルの蛍光体層を発光させることにより画像表示を行う。

【０００５】

また、サブフィールド法の中でも、緩やかに変化する電圧を用いて初期化放電を行い、さらに維持放電を行った放電セルに対して選択的に初期化放電を行うことで、階調表示に関係しない発光を極力減らしコントラスト比を向上させた駆動方法が開示されている。

【０００６】

具体的には、複数のサブフィールドのうち、１つのサブフィールドの初期化期間においては全ての放電セルに初期化放電を発生させる全セル初期化動作を行い、他のサブフィールドの初期化期間においては直前の維持期間で維持放電を行った放電セルにのみ初期化放電を発生させる選択初期化動作を行う。このように駆動することによって、画像の表示に関係のない発光に依存して変化する黒表示領域の輝度（以下、「黒輝度」と略記する）は全セル初期化動作における微弱発光だけとなり、コントラストの高い画像表示が可能となる（例えば、特許文献１参照）。

【０００７】

また、上述の特許文献１には、維持期間における最後の維持パルスのパルス幅を他の維持パルスのパルス幅よりも短くし、表示電極対間の壁電荷による電位差を緩和する、いわゆる細幅消去放電についても記載されている。この細幅消去放電によって、続くサブフィールドの書込み期間における書込み動作を安定させ、コントラスト比の高いプラズマディスプレイ装置を実現することができる。

【０００８】

また、維持期間において表示電極対への維持パルスの印加が終了した後に、上昇する傾斜電圧を維持電極に印加して放電セル内の壁電荷を消去する技術が開示されている（例えば、特許文献２参照）。

【０００９】

また、維持期間において表示電極対への維持パルスの印加が終了した後に、所定の電圧まで上昇した後その電圧を一定期間維持する傾斜電圧を走査電極に印加し、その後上昇する傾斜電圧を維持電極に印加して放電セル内の壁電荷を消去する技術が開示されている（例えば、特許文献３参照）。

【００１０】

また、維持期間において表示電極対への維持パルスの印加が終了した後に、上昇する傾斜電圧を走査電極に印加するとともにその傾斜を表示画像の平均輝度に応じて変更することで放電セル内の壁電荷を消去する技術が開示されている（例えば、特許文献４参照）。

【００１１】

ただし、特許文献２、特許文献３に記載された技術においては、維持電極に印加する傾斜電圧を発生させるための回路が必要となり、また、特許文献４に記載された技術においては傾斜電圧の傾斜を変更させるための回路が必要となるため、いずれにおいても回路の規模が増大する。

【００１２】

近年、パネルの高精細化にともない放電セルのさらなる微細化が進んでいる。この微細化された放電セルでは、壁電荷が失われる「電荷抜け」と呼ばれる現象が生じやすいことが確認されており、この電荷抜けが発生すると、放電不良が発生して画像表示品質を劣化させたり、あるいは、放電の発生に必要な印加電圧が上昇する等の問題が生じる。

【００１３】

電荷抜けが発生する主な原因の１つに書込み動作時の放電ばらつきがある。例えば、書込み動作時の放電ばらつきが大きく、書込み放電が強く発生してしまうと、発光させる放電セルと非発光の放電セルとが隣接したところで、発光させる放電セルが非発光の放電セルから壁電荷を奪ってしまうことがあり、電荷抜けが発生する。

【００１４】

したがって、書込み放電をできるだけ安定に発生させることが、電荷抜けを防止するためには重要である。

【００１５】
一方、近年ではパネルのさらなる大画面化、高精細化が進められており、それにともないパネルの駆動インピーダンスは増大する傾向にある。そして、駆動インピーダンスが増大すると、パネルの駆動回路から発生される駆動波形にリンギング等の波形歪が生じやすくなる。上述の細幅消去放電は、続くサブフィールドの書込み動作を安定させることを目的としたものであるが、例えば、この細幅消去放電を発生させるための駆動波形に波形歪が生じると、細幅消去放電そのものが強く発生してしまう恐れがあり、そのような場合には、続く書込み放電を安定に発生させることは難しいといった課題があった。
【００１６】
また、近年では、パネルの大型化、高輝度化、高精細化にともない、プラズマディスプレイ装置におけるさらなる画像表示品質の向上が望まれている。
【特許文献１】特開２０００－２４２２２４号公報
【特許文献２】特開２００４－３４８１４０号公報
【特許文献３】特開２００５－１４１２２４号公報
【特許文献４】特開２００３－５７００号公報
【発明の開示】
【００１７】
本発明のプラズマディスプレイ装置は、初期化期間と書込み期間と維持期間とを有するサブフィールドを１フィールド内に複数設けて階調表示するサブフィールド法で駆動し、走査電極と維持電極とからなる表示電極対を有する放電セルを複数備えるパネルと、表示電極対の電極間容量とインダクタとを共振させて維持期間に輝度重みに応じた回数の放電を放電セルで発生させる維持パルスを発生し、維持期間において表示電極対の走査電極と維持電極とに交互に印加する維持パルス発生回路と、初期化期間において走査電極に緩やかに上昇する第１の傾斜電圧を発生する第１の傾斜電圧発生回路と、維持期間の最後に、走査電極に維持パルスの立ち上がりよりは緩やかな勾配であってかつ第１の傾斜電圧よりは急峻な勾配で上昇する第２の傾斜電圧を発生する第２の傾斜電圧発生回路と、第２の傾斜電圧が所定電位に到達したら直ちに第２の傾斜電圧発生回路の動作を停止するスイッチング回路とを有する傾斜電圧発生回路とを備え、１フィールドの少なくとも１つの維持期間では、維持パルス発生回路は維持パルスを発生させず、傾斜電圧発生回路が第２の傾斜電圧を発生することを特徴とする。
【００１８】
これにより、維持期間の最後に走査電極に印加する消去放電用の上り傾斜電圧である第２の傾斜電圧を、上昇する電圧が所定電位である電圧Ｖｅｒｓに到達した後、直ちに降下させているので、大画面化、高精細化されたパネルであっても、放電セルにおける異常放電の発生を防止して、放電セル内の壁電圧を続く書込み動作が安定に行えるように最適に調整することができる。したがって、書込み放電を発生させるために必要な印加電圧を高くすることなく、書込み放電を安定に発生させ、書込み時の動作不良の発生を低減させることができる。さらに、消去放電を、維持放電よりは弱く、全セル初期化動作における初期化放電よりは強い放電強度で発生させることができるので、維持パルスを発生させず、第２の傾斜電圧だけを発生させる維持期間を有するサブフィールドを１フィールドに少なくとも１つ設けることで、表示画像の階調性を向上させることができ、パネルの画像表示品質を向上させることができる。
【発明を実施するための最良の形態】
【００１９】
以下、本発明の実施の形態におけるプラズマディスプレイ装置について、図面を用いて説明する。
【００２０】
（実施の形態）
図１は、本発明の実施の形態におけるパネル１０の構造を示す分解斜視図である。ガラス製の前面板２１上には、走査電極２２と維持電極２３とからなる表示電極対２４が複数

形成されている。そして走査電極２２と維持電極２３とを覆うように誘電体層２５が形成され、その誘電体層２５上に保護層２６が形成されている。

【００２１】

また、保護層２６は、放電セルにおける放電開始電圧を下げるために、パネルの材料として使用実績があり、ネオン（Ｎｅ）およびキセノン（Ｘｅ）ガスを封入した場合に２次電子放出係数が大きく耐久性に優れたＭｇＯを主成分とする材料から形成されている。

【００２２】

背面板３１上にはデータ電極３２が複数形成され、データ電極３２を覆うように誘電体層３３が形成され、さらにその上に井桁状の隔壁３４が形成されている。そして、隔壁３４の側面および誘電体層３３上には赤色（Ｒ）、緑色（Ｇ）および青色（Ｂ）の各色に発光する蛍光体層３５が設けられている。

【００２３】

これら前面板２１と背面板３１とは、微小な放電空間を挟んで表示電極対２４とデータ電極３２とが交差するように対向配置され、その外周部をガラスフリット等の封着材によって封着されている。そして、内部の放電空間には、ネオンとキセノンの混合ガスが放電ガスとして封入されている。なお、本実施の形態では、発光効率を向上させるためにキセノン分圧を約１０％とした放電ガスが用いられている。放電空間は隔壁３４によって複数の区画に仕切られており、表示電極対２４とデータ電極３２とが交差する部分に放電セルが形成されている。そしてこれらの放電セルが放電、発光することにより画像が表示される。

【００２４】

なお、パネル１０の構造は上述したものに限られるわけではなく、例えばストライプ状の隔壁を備えたものであってもよい。また、放電ガスの混合比率も上述した数値に限られるわけではなく、その他の混合比率であってもよい。

【００２５】

図２は、本発明の実施の形態におけるパネル１０の電極配列図である。パネル１０には、行方向に長いｎ本の走査電極ＳＣ１～走査電極ＳＣｎ（図１の走査電極２２）およびｎ本の維持電極ＳＵ１～維持電極ＳＵｎ（図１の維持電極２３）が配列され、列方向に長いｍ本のデータ電極Ｄ１～データ電極Ｄｍ（図１のデータ電極３２）が配列されている。そして、１対の走査電極ＳＣｉ（ｉ＝１～ｎ）および維持電極ＳＵｉと１つのデータ電極Ｄｊ（ｊ＝１～ｍ）とが交差した部分に放電セルが形成され、放電セルは放電空間内にｍ×ｎ個形成されている。なお、図１、図２に示したように、走査電極ＳＣｉと維持電極ＳＵｉとは互いに平行に対をなして形成されているために、走査電極ＳＣ１～走査電極ＳＣｎと維持電極ＳＵ１～維持電極ＳＵｎとの間に大きな電極間容量Ｃｐが存在する。

【００２６】

次に、パネル１０を駆動するための駆動電圧波形とその動作の概要について説明する。

【００２７】

本実施の形態におけるプラズマディスプレイ装置は、サブフィールド法、すなわち１フィールドを複数のサブフィールドに分割し、サブフィールド毎に各放電セルの発光・非発光を制御することによって階調表示を行う。それぞれのサブフィールドは、初期化期間、書込み期間および維持期間を有する。

【００２８】

各サブフィールドにおいて、初期化期間では初期化放電を発生し、続く書込み放電に必要な壁電荷を各電極上に形成する。加えて、放電遅れを小さくし書込み放電を安定して発生させるためのプライミング粒子（放電のための起爆剤＝励起粒子）を発生させるという働きを持つ。このときの初期化動作には、全ての放電セルで初期化放電を発生させる全セル初期化動作と、直前のサブフィールドで維持放電を行った放電セルだけで選択的に初期化放電を発生させる選択初期化動作とがある。

【００２９】

書込み期間では、後に続く維持期間において発光させるべき放電セルで選択的に書込み

放電を発生し壁電荷を形成する。そして維持期間では、輝度重みに比例した数の維持パルスを表示電極対２４に交互に印加して、書込み放電を発生した放電セルで維持放電を発生させて発光させる。このときの比例定数を「輝度倍率」と呼ぶ。

【００３０】

そして、本実施の形態では、維持期間の最後に傾斜電圧を発生させており、これにより、続くサブフィールドの書込み期間における書込み動作を安定させている。

【００３１】

また、本実施の形態では、１フィールドを１１のサブフィールド（第１ＳＦ、第２ＳＦ、・・・、第１１ＳＦ）で構成し、各サブフィールドはそれぞれ、例えば（０．５、１、２、３、６、１１、１８、３０、４４、６０、８０）の輝度重みを持つものとする。なお、本実施の形態では、走査電極ＳＣ１～走査電極ＳＣｎに正方向の電圧を印加して発生させる１回の維持放電または維持電極ＳＵ１～維持電極ＳＵｎに正方向の電圧を印加して発生させる１回の維持放電により発生する発光輝度を輝度重み１としており、第１ＳＦの輝度重み０．５とは、１回の維持放電で発生する発光よりも微弱な発光を生じさせることを表す。そして、詳細については後述するが、本実施の形態において、輝度重み０．５の維持期間では、維持放電は発生させず、上述の傾斜電圧の印加による放電だけを発生させるものとする。これにより、第１ＳＦの画像表示に関与する輝度を、１回の維持放電で発生させる発光輝度よりも低くできるので、より細やかな階調の表示が可能となり、滑らかな画像を表示することが可能となる。

【００３２】

また、第２ＳＦの初期化期間では全セル初期化動作を行い（以下、全セル初期化動作を行うサブフィールドを「全セル初期化サブフィールド」と呼称する）、第１ＳＦ、第３ＳＦ～第１１ＳＦの初期化期間では選択初期化動作を行う（以下、選択初期化動作を行うサブフィールドを「選択初期化サブフィールド」と呼称する）ものとする。これにより、画像の表示に関係のない発光は第２ＳＦにおける全セル初期化動作の放電にともなう発光のみとなり、維持放電を発生させない黒表示領域の輝度である黒輝度は全セル初期化動作における微弱発光だけとなって、コントラストの高い画像表示が可能となる。また、各サブフィールドの維持期間においては、それぞれのサブフィールドの輝度重みに所定の輝度倍率を乗じた数の維持パルスを表示電極対２４のそれぞれに印加する。

【００３３】

以下、駆動電圧波形の概要について説明し、続いて駆動回路の構成について説明する。

【００３４】

図３は、本発明の実施の形態におけるパネル１０の各電極に印加する駆動電圧波形図である。図３には、２つのサブフィールドの駆動電圧波形、すなわち選択初期化サブフィールドである第１ＳＦと、全セル初期化サブフィールドである第２ＳＦの２つのサブフィールドの駆動電圧波形を示している。しかし、本実施の形態は、サブフィールド構成や、サブフィールド数、各サブフィールドの輝度重み等が上記内容に限定されるものではなく、また、画像信号等にもとづいてサブフィールド構成を切換える構成であってもよい。また、以下における走査電極ＳＣｉ、維持電極ＳＵｉ、データ電極Ｄｋは、各電極の中から画像データにもとづき選択された電極を表す。

【００３５】

まず、１フィールドの最後のサブフィールド（第１１ＳＦ）の維持期間では、輝度重みに応じた回数の維持パルスを表示電極対２４に交互に印加し終わった後、図３に示すように、データ電極Ｄ１～データ電極Ｄｍおよび維持電極ＳＵ１～維持電極ＳＵｎを０（Ｖ）に保持したまま、後述する第２の傾斜電圧を走査電極ＳＣ１～走査電極ＳＣｎに印加する。こうして、走査電極ＳＣ１～走査電極ＳＣｎと維持電極ＳＵ１～維持電極ＳＵｎとの間に微弱な放電を持続して発生させ、データ電極Ｄｋ上の正の壁電圧を残したまま、走査電極ＳＣｉおよび維持電極ＳＵｉ上の壁電圧の一部または全部を消去する。なお、この電極上部の壁電圧とは、電極を覆う誘電体層上、保護層上、蛍光体層上等に蓄積された壁電荷により生じる電圧を表す。

【００３６】
続くフィールドの第１ＳＦは、選択初期化サブフィールドである。選択初期化動作を行う初期化期間では、データ電極Ｄ１～データ電極Ｄｍは０（Ｖ）に保持したまま、維持電極ＳＵ１～維持電極ＳＵｎには正の電圧Ｖｅ１を印加し、走査電極ＳＣ１～走査電極ＳＣｎには、維持電極ＳＵ１～維持電極ＳＵｎに対して放電開始電圧以下となる電圧（例えば、接地電位）から放電開始電圧を超える電圧Ｖｉ４に向かって緩やかに下降する傾斜電圧（以下、「下りランプ電圧」と呼称する）を印加する。これにより、直前のサブフィールドの維持期間で放電を起こした放電セルでは、走査電極ＳＣｉと維持電極ＳＵｉとの間、および走査電極ＳＣｉとデータ電極Ｄｋとの間でそれぞれ微弱な初期化放電が発生し、走査電極ＳＣｉ上部および維持電極ＳＵｉ上部の壁電圧が弱められ、データ電極Ｄ１～データ電極Ｄｍ上部の正の壁電圧は書込み動作に適した値に調整される。一方、前のサブフィールドの維持期間で放電を起こさなかった放電セルについては放電することはなく、前のサブフィールドの初期化期間終了時における壁電荷がそのまま保たれる。
【００３７】
続く書込み期間では、まず維持電極ＳＵ１～維持電極ＳＵｎに電圧Ｖｅ２を、走査電極ＳＣ１～走査電極ＳＣｎに電圧Ｖｃを印加する。
【００３８】
そして、１行目の走査電極ＳＣ１に負の走査パルス電圧Ｖａを印加するとともに、データ電極Ｄ１～データ電極Ｄｍのうち１行目に発光させるべき放電セルのデータ電極Ｄｋ（ｋ＝１～ｍ）に正の書込みパルス電圧Ｖｄを印加する。このときデータ電極Ｄｋ上と走査電極ＳＣ１上との交差部の電圧差は、外部印加電圧の差（Ｖｄ－Ｖａ）にデータ電極Ｄｋ上の壁電圧と走査電極ＳＣ１上の壁電圧との差が加算されたものとなり放電開始電圧を超える。これにより、データ電極Ｄｋと走査電極ＳＣ１との間に放電が発生する。また、維持電極ＳＵ１～維持電極ＳＵｎに電圧Ｖｅ２を印加しているため、維持電極ＳＵ１上と走査電極ＳＣ１上との電圧差は、外部印加電圧の差である（Ｖｅ２－Ｖａ）に維持電極ＳＵ１上の壁電圧と走査電極ＳＣ１上の壁電圧との差が加算されたものとなる。このとき、電圧Ｖｅ２を、放電開始電圧をやや下回る程度の電圧値に設定することで、維持電極ＳＵ１と走査電極ＳＣ１との間を、放電には至らないが放電が発生しやすい状態とすることができる。これにより、データ電極Ｄｋと走査電極ＳＣ１との間に発生する放電を引き金にして、データ電極Ｄｋと交差する領域にある維持電極ＳＵ１と走査電極ＳＣ１との間に放電を発生させることができる。こうして、発光させるべき放電セルに書込み放電が起こり、走査電極ＳＣ１上に正の壁電圧が蓄積され、維持電極ＳＵ１上に負の壁電圧が蓄積され、データ電極Ｄｋ上にも負の壁電圧が蓄積される。
【００３９】
このようにして、１行目に発光させるべき放電セルで書込み放電を起こして各電極上に壁電圧を蓄積する書込み動作が行われる。一方、書込みパルス電圧Ｖｄを印加しなかったデータ電極Ｄ１～データ電極Ｄｍと走査電極ＳＣ１との交差部の電圧は放電開始電圧を超えないので、書込み放電は発生しない。以上の書込み動作をｎ行目の放電セルに至るまで行い、書込み期間が終了する。
【００４０】
続く維持期間では、上述したように第１ＳＦの輝度重みを０．５としているので、第２の傾斜電圧（以下、「消去ランプ電圧」と呼称する）を表示電極対２４の一方（ここでは、走査電極ＳＣ１～走査電極ＳＣｎ）に印加することによる持続した微弱な放電だけを発生させる。また、この放電により、データ電極Ｄｋ上の正の壁電圧を残したまま、走査電極ＳＣｉおよび維持電極ＳＵｉ上の壁電圧の一部または全部を消去している。
【００４１】
具体的には、データ電極Ｄ１～データ電極Ｄｍおよび維持電極ＳＵ１～維持電極ＳＵｎを０（Ｖ）に保持したまま、ベース電位となる０（Ｖ）から放電開始電圧を超える電圧Ｖｅｒｓに向かって上昇する第２の傾斜電圧である消去ランプ電圧を、後述する第１の傾斜電圧よりも急峻な勾配、例えば、約１０Ｖ／μｓｅｃの勾配で発生させ、走査電極ＳＣ１

～走査電極ＳＣｎに印加する。すると、書込み放電を起こした放電セルでは、走査電極ＳＣｉ上と維持電極ＳＵｉ上との電圧差は、走査電極ＳＣｉ上の壁電圧と維持電極ＳＵｉ上の壁電圧との差に消去ランプ電圧が加算されたものとなり、消去ランプ電圧の上昇途中で放電開始電圧を超え、走査電極ＳＣｉと維持電極ＳＵｉとの間に微弱な放電が起こる。この微弱な放電は、消去ランプ電圧が上昇する期間、持続して発生する。そして、上昇する電圧が所定電位である電圧Ｖｅｒｓに到達したら走査電極ＳＣ１～走査電極ＳＣｎに印加する電圧をベース電位となる０（Ｖ）まで降下させる。

【００４２】

この放電で発生した荷電粒子は、維持電極ＳＵｉと走査電極ＳＣｉとの間の電圧差を緩和するように、維持電極ＳＵｉ上および走査電極ＳＣｉ上に壁電荷となって蓄積されていく。これにより、データ電極Ｄｋ上の正の壁電荷を残したまま、走査電極ＳＣ１～走査電極ＳＣｎ上と維持電極ＳＵ１～維持電極ＳＵｎ上との間の壁電圧は、走査電極ＳＣｉに印加した電圧と放電開始電圧の差、すなわち（電圧Ｖｅｒｓ－放電開始電圧）の程度まで弱められる。以下、この消去ランプ電圧によって発生させる維持期間の最後の放電を「消去放電」と呼称する。

【００４３】

なお、本実施の形態では、消去ランプ電圧の勾配を全セル初期化動作における第１の傾斜電圧よりも急峻な勾配（例えば、約１０Ｖ／μｓｅｃ）で発生させているが、これは、消去放電が安定に発生し壁電圧を調整する働きが適切となるように、かつ駆動波形が定められた維持期間内に収まるようにするためである。一方、消去ランプ電圧の勾配を、維持パルスの立ち上がりよりも緩やかに、かつ第１の傾斜電圧よりも急峻にすることで、消去放電を、維持放電よりは弱く、しかし全セル初期化動作における初期化放電よりは強い放電強度で発生させることができる。したがって、維持期間に発生させる放電をこの消去ランプ電圧による消去放電だけとすることで、維持放電を１回発生させるよりも低い輝度で放電セルを発光させることができる。これにより、本実施の形態では、第１ＳＦの輝度重み０．５を実現し、第１ＳＦの画像表示に関与する輝度を低くして、細やかな階調の表示を可能としている。

【００４４】

なお、本実施の形態で用いている輝度重み０．５は、１回の維持放電による発光輝度の２分の１の発光輝度であることを表すのではなく、輝度重み１よりも小さいという意味で用いているに過ぎない。本実施の形態において、輝度重み０．５のサブフィールドにおける発光輝度は、１回の維持放電で発生する発光輝度よりも小さければよく、例えば、１回の維持放電による発光輝度に対して０．３や０．４あるいは０．６や０．７といった輝度であってもかまわない。

【００４５】

また、本実施の形態では、走査電極ＳＣ１～走査電極ＳＣｎに印加する電圧が電圧Ｖｅｒｓに到達したら、直ちにベース電位となる０（Ｖ）まで降下させる構成としている。これは、上昇する電圧が電圧Ｖｅｒｓに到達した後、その電圧を維持したままにすると、次の３つの条件にあてはまる放電セルで異常放電が発生しやすいことを実験的に確認したためである。この３つの条件とは、すなわち、

１．自身が非発光の放電セル（そのサブフィールドで書込みがなされていない放電セル）である。

２．隣接セルが発光させる放電セル（そのサブフィールドで書込みがなされた放電セル）である。

３．自身が直前のサブフィールドで維持放電を発生した。

である。

【００４６】

この異常放電は、次の書込み期間での誤放電を誘発するため、できるだけ発生させないようにすることが望ましい。

【００４７】

本実施の形態では、消去ランプ電圧を発生させる際に、走査電極ＳＣ１～走査電極ＳＣｎに印加する電圧が電圧Ｖｅｒｓに到達した後、直ちにベース電位となる０（Ｖ）まで降下させる構成としている。したがって、消去放電で発生したプライミング粒子を直ちに収束させる（放電空間内に形成されたプライミング粒子を放電セル内に壁電化として定着させる）ことができる。一方、走査電極ＳＣ１～走査電極ＳＣｎに印加する電圧が電圧Ｖｅｒｓに到達した後、その電圧を一定期間維持する構成では、消去放電で発生したプライミング粒子が収束するまでに、時間的な間隔が空く。すなわち、本実施の形態では、そのよう構成と比較して、壁電化をより安定な状態とすることができ、その後の初期化放電、特に下りランプ電圧による選択初期化動作よる初期化放電を安定に発生させることができる。したがって、初期化動作時における異常放電の発生を防止しつつ、放電セル内の壁電圧を続く書込み動作が安定に行えるように最適に調整することが可能である。

【００４８】

なお、本実施の形態では、電圧Ｖｅｒｓの電圧値を維持パルス電圧Ｖｓ＋３（Ｖ）、例えば、約２１３（Ｖ）に設定しているが、ここでは電圧Ｖｅｒｓの電圧値を、維持パルス電圧Ｖｓ－１０（Ｖ）以上かつ維持パルス電圧Ｖｓ＋１０（Ｖ）以下の電圧範囲に設定することが望ましい。電圧Ｖｅｒｓの電圧値をこの上限値よりも大きくすると壁電圧の調整が過剰となり、また、下限値よりも小さくすると壁電圧の調整が不足して、それぞれ続く書込み動作を安定に行えないおそれがあるためである。

【００４９】

また、本実施の形態では、消去ランプ電圧の勾配を約１０Ｖ／μｓｅｃにする構成を説明したが、この勾配は、２Ｖ／μｓｅｃ以上２０Ｖ／μｓｅｃ以下に設定することが望ましい。勾配をこの上限値よりも急峻にすると壁電圧を調整するための放電が微弱な放電とならず、また、勾配をこの下限値よりも緩やかにすると放電そのものが微弱になりすぎてしまい、それぞれ壁電圧の調整がうまく行えないおそれがあるためである。

【００５０】

なお、書込み期間において書込み放電が起きなかった放電セルでは消去放電は発生せず、初期化期間の終了時における壁電圧が保たれる。

【００５１】

続く第２ＳＦは、全セル初期化動作を行うサブフィールドである。第２ＳＦの初期化期間前半部では、データ電極Ｄ１～データ電極Ｄｍ、維持電極ＳＵ１～維持電極ＳＵｎにそれぞれ０（Ｖ）を印加し、走査電極ＳＣ１～走査電極ＳＣｎには、維持電極ＳＵ１～維持電極ＳＵｎに対して放電開始電圧以下の電圧Ｖｉ１から、放電開始電圧を超える電圧Ｖｉ２に向かって緩やかに上昇する第１の傾斜電圧（以下、「上りランプ電圧」と呼称する）を印加する。この上りランプ電圧は、走査電極ＳＣ１～走査電極ＳＣｎと維持電極ＳＵ１～維持電極ＳＵｎとの電圧差が放電開始電圧以下となる電圧Ｖｉ１から、放電開始電圧を超える電圧Ｖｉ２に向かって緩やかに上昇する電圧である。

【００５２】

この上りランプ電圧が上昇する間に、走査電極ＳＣ１～走査電極ＳＣｎと維持電極ＳＵ１～維持電極ＳＵｎとの間、および走査電極ＳＣ１～走査電極ＳＣｎとデータ電極Ｄ１～データ電極Ｄｍとの間でそれぞれ微弱な初期化放電が持続して起こる。そして、走査電極ＳＣ１～走査電極ＳＣｎ上部に負の壁電圧が蓄積されるとともに、データ電極Ｄ１～データ電極Ｄｍ上部および維持電極ＳＵ１～維持電極ＳＵｎ上部には正の壁電圧が蓄積される。

【００５３】

なお、本実施の形態では、全セル初期化動作により生じる発光が黒輝度を上昇させないように、かつ初期化放電が安定して発生するように、この上りランプ電圧を約１．３Ｖ／μｓｅｃの勾配にして発生させている。

【００５４】

初期化期間後半部では、維持電極ＳＵ１～維持電極ＳＵｎには正の電圧Ｖｅ１を印加し、データ電極Ｄ１～データ電極Ｄｍには０（Ｖ）を印加し、走査電極ＳＣ１～走査電極Ｓ

Ｃｎには、維持電極ＳＵ１～維持電極ＳＵｎに対して放電開始電圧以下となる電圧Ｖｉ３から放電開始電圧を超える電圧Ｖｉ４に向かって緩やかに下降する下りランプ電圧を印加する。この下りランプ電圧は、走査電極ＳＣ１～走査電極ＳＣｎと維持電極ＳＵ１～維持電極ＳＵｎとの電圧差が放電開始電圧以下となる電圧Ｖｉ３から、放電開始電圧を超える電圧Ｖｉ４に向かって緩やかに下降する電圧である。この間に、走査電極ＳＣ１～走査電極ＳＣｎと維持電極ＳＵ１～維持電極ＳＵｎとの間、および走査電極ＳＣ１～走査電極ＳＣｎとデータ電極Ｄ１～データ電極Ｄｍとの間でそれぞれ微弱な初期化放電が持続して起こる。そして、走査電極ＳＣ１～走査電極ＳＣｎ上部の負の壁電圧および維持電極ＳＵ１～維持電極ＳＵｎ上部の正の壁電圧が弱められ、データ電極Ｄ１～データ電極Ｄｍ上部の正の壁電圧は書込み動作に適した値に調整される。

【００５５】

以上により、全ての放電セルに対して初期化放電を行う全セル初期化動作が終了する。なお、本実施の形態では、直前の消去放電により放電セル内の壁電圧が十分に緩和されているので、そうでない場合と比べて、弱い初期化放電とすることができる。これにより、初期化放電時に発生する不要な発光を抑えて、黒輝度の上昇を抑えることができる。

【００５６】

なお、上述したように、本実施の形態では、第３ＳＦ～第１１ＳＦを第１ＳＦと同様の選択初期化サブフィールドとしており、第３ＳＦ～第１１ＳＦでは、図３の第１ＳＦの初期化期間に示したように、第２ＳＦの初期化期間の前半部を省略した駆動電圧波形、すなわち、維持電極ＳＵ１～維持電極ＳＵｎに電圧Ｖｅ１を、データ電極Ｄ１～データ電極Ｄｍに０（Ｖ）をそれぞれ印加し、走査電極ＳＣ１～走査電極ＳＣｎに放電開始電圧以下となる電圧（例えば、接地電位）から電圧Ｖｉ４に向かって緩やかに下降する下りランプ電圧を印加する。これにより直前のサブフィールドの維持期間で維持放電を起こした放電セルでは微弱な初期化放電が発生し、走査電極ＳＣ１～走査電極ＳＣｎ上部の負の壁電圧および維持電極ＳＵ１～維持電極ＳＵｎ上部の正の壁電圧が弱められる。また、直前の維持放電によってデータ電極Ｄｋ（ｋ＝１～ｍ）上部に十分な正の壁電圧が蓄積されている放電セルでは、この壁電圧の過剰な部分が放電され書込み動作に適した壁電圧に調整される。直前のサブフィールドで維持放電を起こさなかった放電セルについては放電することはなく、前のサブフィールドの初期化期間終了時における壁電荷がそのまま保たれる。

【００５７】

続く書込み期間の動作は第１ＳＦの書込み期間の動作と同様であるため説明を省略する。

【００５８】

続く維持期間では、まず走査電極ＳＣ１～走査電極ＳＣｎに正の維持パルス電圧Ｖｓを印加するとともに維持電極ＳＵ１～維持電極ＳＵｎにベース電位となる接地電位、すなわち０（Ｖ）を印加する。すると書込み放電を起こした放電セルでは、走査電極ＳＣｉ上と維持電極ＳＵｉ上との電圧差が維持パルス電圧Ｖｓに走査電極ＳＣｉ上の壁電圧と維持電極ＳＵｉ上の壁電圧との差が加算されたものとなり放電開始電圧を超える。

【００５９】

そして、走査電極ＳＣｉと維持電極ＳＵｉとの間に維持放電が起こり、このとき発生した紫外線により蛍光体層３５が発光する。そして走査電極ＳＣｉ上に負の壁電圧が蓄積され、維持電極ＳＵｉ上に正の壁電圧が蓄積される。さらにデータ電極Ｄｋ上にも正の壁電圧が蓄積される。書込み期間において書込み放電が起きなかった放電セルでは維持放電は発生せず、初期化期間の終了時における壁電圧が保たれる。

【００６０】

続いて、走査電極ＳＣ１～走査電極ＳＣｎにはベース電位となる０（Ｖ）を、維持電極ＳＵ１～維持電極ＳＵｎには維持パルス電圧Ｖｓをそれぞれ印加する。すると、維持放電を起こした放電セルでは、維持電極ＳＵｉ上と走査電極ＳＣｉ上との電圧差が放電開始電圧を超えるので再び維持電極ＳＵｉと走査電極ＳＣｉとの間に維持放電が起こり、維持電極ＳＵｉ上に負の壁電圧が蓄積され走査電極ＳＣｉ上に正の壁電圧が蓄積される。以降同

様に、走査電極ＳＣ１～走査電極ＳＣｎと維持電極ＳＵ１～維持電極ＳＵｎとに交互に輝度重みに輝度倍率を乗じた数の維持パルスを印加し、表示電極対２４の電極間に電位差を与えることにより、書込み期間において書込み放電を起こした放電セルで維持放電が継続して行われる。

【００６１】

そして、維持期間の最後には、データ電極Ｄ１～データ電極Ｄｍおよび維持電極ＳＵ１～維持電極ＳＵｎを０（Ｖ）に保持したまま、消去ランプ電圧を走査電極ＳＣ１～走査電極ＳＣｎに印加して、走査電極ＳＣ１～走査電極ＳＣｎと維持電極ＳＵ１～維持電極ＳＵｎとの間に微弱な放電を持続して発生させ、データ電極Ｄｋ上の正の壁電圧を残したまま、走査電極ＳＣｉおよび維持電極ＳＵｉ上の壁電圧の一部または全部を消去する。

【００６２】

なお、この第２ＳＦにおける消去放電と上述した第１１ＳＦ、第１ＳＦにおける消去放電とは同じ働きを有するものである。また、以降のサブフィールドの動作は、維持期間の維持パルスの数を除いて上述の動作と実質的に同等であるので、説明を省略する。以上が、本実施の形態におけるパネル１０の各電極に印加する駆動電圧波形の概要である。

【００６３】

次に、本実施の形態におけるプラズマディスプレイ装置の構成について説明する。図４は、本発明の実施の形態におけるプラズマディスプレイ装置の回路ブロック図である。プラズマディスプレイ装置１は、パネル１０、画像信号処理回路４１、データ電極駆動回路４２、走査電極駆動回路４３、維持電極駆動回路４４、タイミング発生回路４５および各回路ブロックに必要な電源を供給する電源回路（図示せず）を備えている。

【００６４】

画像信号処理回路４１は、入力された画像信号ｓｉｇをサブフィールド毎の発光・非発光を示す画像データに変換する。データ電極駆動回路４２はサブフィールド毎の画像データを各データ電極Ｄ１～データ電極Ｄｍに対応する信号に変換し各データ電極Ｄ１～データ電極Ｄｍを駆動する。

【００６５】

タイミング発生回路４５は水平同期信号Ｈおよび垂直同期信号Ｖからの出力をもとにして各回路ブロックの動作を制御する各種のタイミング信号を発生し、それぞれの回路ブロックへ供給する。そして、上述したように、本実施の形態においては、維持期間の最後において消去ランプ電圧を発生させる構成としており、それに応じたタイミング信号を走査電極駆動回路４３および維持電極駆動回路４４に出力する。これにより、安定した初期化放電を実現し、書込み動作を安定化させる。

【００６６】

走査電極駆動回路４３は、初期化期間において走査電極ＳＣ１～走査電極ＳＣｎに印加する初期化電圧を発生するための傾斜電圧発生回路、維持期間において走査電極ＳＣ１～走査電極ＳＣｎに印加する維持パルスを発生するための維持パルス発生回路（図示せず）、書込み期間において走査電極ＳＣ１～走査電極ＳＣｎに印加する走査パルス電圧を発生するための走査パルス発生回路（図示せず）を有し、タイミング信号にもとづいて各走査電極ＳＣ１～走査電極ＳＣｎをそれぞれ駆動する。維持電極駆動回路４４は、維持パルス発生回路（図示せず）および電圧Ｖｅ１、電圧Ｖｅ２を発生するための回路を備え、タイミング信号にもとづいて維持電極ＳＵ１～維持電極ＳＵｎを駆動する。

【００６７】

次に、走査電極駆動回路４３について説明する。図５は、本発明の実施の形態における走査電極駆動回路４３の回路図である。走査電極駆動回路４３は、維持期間に走査電極ＳＣ１～走査電極ＳＣｎに印加する維持パルスを発生させる維持パルス発生回路５０、初期化期間に走査電極ＳＣ１～走査電極ＳＣｎに印加する初期化波形を発生させる傾斜電圧発生回路５３、書込み期間に走査電極ＳＣ１～走査電極ＳＣｎに印加する走査パルスを発生させる走査パルス発生回路５４を備えている。なお、図５には、傾斜電圧発生回路５３を動作させるときに維持パルス発生回路の電源電圧Ｖｓと傾斜電圧発生回路５３とを電気的

に分離するためのスイッチング素子Ｑ１２を用いた分離回路、および走査パルスを発生させるときに傾斜電圧発生回路５３と走査パルス発生回路５４とを電気的に分離するためのスイッチング素子Ｑ１３を用いた分離回路を示している。また、以下の説明においてスイッチング素子を導通させる動作を「オン」、遮断させる動作を「オフ」と表記し、スイッチング素子をオンさせる信号を「Ｈｉ」、オフさせる信号を「Ｌｏ」と表記する。

【００６８】

維持パルス発生回路５０は、電力回収回路５１とクランプ回路５２とを備えている。電力回収回路５１は、電力回収用のコンデンサＣ１、スイッチング素子Ｑ１、スイッチング素子Ｑ２、逆流防止用のダイオードＤ１、逆流防止用のダイオードＤ２、共振用のインダクタＬ１を有している。なお、電力回収用のコンデンサＣ１は電極間容量Ｃｐに比べて十分に大きい容量を持ち、電力回収回路５１の電源として働くように、電圧値Ｖｓの半分の約Ｖｓ／２に充電されている。クランプ回路５２は、走査電極ＳＣ１～走査電極ＳＣｎを電圧Ｖｓにクランプするためのスイッチング素子Ｑ３、走査電極ＳＣ１～走査電極ＳＣｎをベース電位である０（Ｖ）にクランプするためのスイッチング素子Ｑ４を有している。そして、タイミング発生回路４５から出力されるタイミング信号にもとづき各スイッチング素子を切換えて維持パルス電圧Ｖｓを発生させる。

【００６９】

維持パルス発生回路５０において、例えば、維持パルスを立ち上げる際には、スイッチング素子Ｑ１をオンにして電極間容量ＣｐとインダクタＬ１とを共振させ、電力回収用のコンデンサＣ１からスイッチング素子Ｑ１、ダイオードＤ１、インダクタＬ１を通して走査電極ＳＣ１～走査電極ＳＣｎに電力を供給する。そして、走査電極ＳＣ１～走査電極ＳＣｎの電圧が電圧Ｖｓに近づいた時点で、スイッチング素子Ｑ３をオンにして、走査電極ＳＣ１～走査電極ＳＣｎを電圧Ｖｓにクランプする。なお、スイッチング素子Ｑ１２がオフであっても、ＭＯＳＦＥＴには、スイッチング動作を行う部分に対してボディダイオードと呼ばれる寄生ダイオードが逆並列（スイッチング動作を行う部分に対して並列に、かつスイッチング動作により電流が流れる方向とは逆方向が順方向となるよう）に生成されるため、スイッチング素子Ｑ３をオンにすれば、このボディダイオードを介して走査電極ＳＣ１～走査電極ＳＣｎを電圧Ｖｓにクランプすることができる。

【００７０】

逆に、維持パルスを立ち下げる際には、スイッチング素子Ｑ２をオンにして電極間容量ＣｐとインダクタＬ１とを共振させ、電極間容量ＣｐからインダクタＬ１、ダイオードＤ２、スイッチング素子Ｑ２を通して電力回収用のコンデンサＣ１に電力を回収する。そして、走査電極ＳＣ１～走査電極ＳＣｎの電圧が０（Ｖ）に近づいた時点で、スイッチング素子Ｑ４をオンにして、走査電極ＳＣ１～走査電極ＳＣｎをベース電位である０（Ｖ）にクランプする。

【００７１】

また、本実施の形態においては、初期化動作時の上りランプ電圧を発生させるための第１の傾斜電圧発生回路とは別に、消去ランプ電圧を発生させるための第２の傾斜電圧発生回路を設けた構成としている。具体的には、傾斜電圧発生回路５３は、スイッチング素子Ｑ１１とコンデンサＣ１０と抵抗Ｒ１０とを有し電圧Ｖｉ２までランプ状に緩やかに上昇する上りランプ電圧を発生する第１の傾斜電圧発生回路である第１のミラー積分回路５５、スイッチング素子Ｑ１５とコンデンサＣ１１と抵抗Ｒ１２とを有し維持パルスの立ち上がりよりは緩やかな勾配であってかつ第１の傾斜電圧よりは急峻な勾配で電圧Ｖｅｒｓまで上昇する消去ランプ電圧を発生する第２の傾斜電圧発生回路である第２のミラー積分回路５６、スイッチング素子Ｑ１４とコンデンサＣ１２と抵抗Ｒ１１とを有し電圧Ｖｉ４までランプ状に緩やかに下降する下りランプ電圧を発生する第３の傾斜電圧発生回路である第３のミラー積分回路５７を備えている。なお、図５には、ミラー積分回路のそれぞれの入力端子を入力端子ＩＮａ、入力端子ＩＮｂ、入力端子ＩＮｃとして示している。

【００７２】

また、本実施の形態では、消去ランプ電圧発生時における電圧の上昇を電圧Ｖｅｒｓで

精度よく停止させるために、消去ランプ電圧とあらかじめ定められた所定電位とを比較し、消去ランプ電圧が所定電位に到達したら直ちに消去ランプ電圧を発生させる第２のミラー積分回路の動作を停止させるスイッチング回路を有する。具体的には、逆流防止用のダイオードＤ１３、電圧Ｖｅｒｓの電圧値を調整するための抵抗Ｒ１３、傾斜電圧発生回路５３から出力される電圧が電圧Ｖｅｒｓに到達したら第２のミラー積分回路５６の入力端子ＩＮｃを「Ｌｏ」にするためのスイッチング素子Ｑ１６、保護用のダイオードＤ１２、抵抗Ｒ１４を備えている。

【００７３】

スイッチング素子Ｑ１６は、一般に用いられているＮＰＮ型のトランジスタからなり、ベースを傾斜電圧発生回路５３の出力に接続している。また、コレクタを第２のミラー積分回路５６の入力端子ＩＮｃに接続している。また、エミッタを、直列に接続された抵抗Ｒ１３、ダイオードＤ１３を介して電圧Ｖｓに接続している。抵抗Ｒ１３は、傾斜電圧発生回路５３から出力される電圧が電圧Ｖｅｒｓに到達したらスイッチング素子Ｑ１６がオンするようにその抵抗値が設定されている。そのため、傾斜電圧発生回路５３から出力される電圧が電圧Ｖｅｒｓに到達したらスイッチング素子Ｑ１６はオンする。すると、第２のミラー積分回路５６を動作させるために入力端子ＩＮｃに入力される電流はスイッチング素子Ｑ１６に引き抜かれるため第２のミラー積分回路５６は動作を停止する。

【００７４】

一般的にミラー積分回路は、発生させるランプ電圧の勾配に、自身の回路を構成する素子のばらつきの影響を受けやすい。そのため、単にミラー積分回路の動作期間を制御するだけでランプ電圧を生成すると、ランプ電圧の最大電圧値がばらつきやすい。一方、本実施の形態では、消去ランプ電圧の最大電圧値を目標電圧値に対して±３（Ｖ）に収めるのが望ましいことが確認されている。そして、本実施の形態における構成を用いることで、消去ランプ電圧の最大電圧値を目標電圧値に対して±１（Ｖ）程度の範囲に収めることができ、消去ランプ電圧を精度よく発生させることが可能となる。

【００７５】

なお、電圧Ｖｅｒｓ’は電圧Ｖｅｒｓよりも高い電圧値に設定することが望ましく、本実施の形態では、電圧Ｖｅｒｓ’を電圧Ｖｓ＋３０（Ｖ）に設定している。また、本実施の形態では、電圧Ｖｅｒｓが電圧Ｖｓ＋３（Ｖ）になるように抵抗Ｒ１３の抵抗値を設定している。具体的には抵抗Ｒ１３を１００Ω、電圧Ｖｓを２１０（Ｖ）、抵抗Ｒ１４を１ｋΩに設定している。ただし、これらの値は表示電極対数１０８０の４２インチのパネルにもとづき設定した値に過ぎず、パネルの特性やプラズマディスプレイ装置の仕様に応じて最適に設定すればよい。

【００７６】

そして、傾斜電圧発生回路５３は、タイミング発生回路４５から出力されるタイミング信号にもとづき上述した傾斜電圧、または消去ランプ電圧を発生させる。

【００７７】

例えば、初期化波形における上りランプ電圧を発生させる場合には、入力端子ＩＮａに所定の定電流を入力して、入力端子ＩＮａを「Ｈｉ」にする。これにより抵抗Ｒ１０からコンデンサＣ１０に向かって一定の電流が流れ、スイッチング素子Ｑ１１のソース電圧がランプ状に上昇し、走査電極駆動回路４３の出力電圧もランプ状に上昇し始める。

【００７８】

また、全セル初期化動作および選択初期化動作の初期化波形における下りランプ電圧を発生させる場合には、入力端子ＩＮｂに所定の定電流を入力して、入力端子ＩＮｂを「Ｈｉ」にする。すると、抵抗Ｒ１１からコンデンサＣ１２に向かって一定の電流が流れ、スイッチング素子Ｑ１４のドレイン電圧がランプ状に下降し、走査電極駆動回路４３の出力電圧もランプ状に下降し始める。

【００７９】

また、維持期間の最後において消去ランプ電圧を発生させる場合には、入力端子ＩＮｃに所定の定電流を入力して、入力端子ＩＮｃを「Ｈｉ」にする。これにより抵抗Ｒ１２か

らコンデンサＣ１１に向かって一定の電流が流れ、スイッチング素子Ｑ１５のソース電圧がランプ状に上昇し、走査電極駆動回路４３の出力電圧もランプ状に上昇し始める。なお、本実施の形態では、抵抗Ｒ１２の抵抗値を抵抗Ｒ１０の抵抗値よりも小さくしており、これにより、第２の傾斜電圧である消去ランプ電圧を、第１の傾斜電圧である上りランプ電圧よりも勾配を急峻にして発生させている。

【００８０】

そして、傾斜電圧発生回路５３から出力される駆動電圧が徐々に上昇して電圧Ｖｅｒｓよりも高くなると、スイッチング素子Ｑ１６がオンして入力端子ＩＮｃに入力される定電流はスイッチング素子Ｑ１６に引き抜かれ、第２のミラー積分回路５６は動作を停止する。これにより、傾斜電圧発生回路５３から出力される駆動電圧は直ちにベース電位となる０（Ｖ）まで降下する。こうして、本実施の形態では、消去ランプ電圧発生時における電圧の上昇を所定電位である電圧Ｖｅｒｓで精度よく停止させ、その後、直ちにベース電位となる０（Ｖ）まで降下させている。

【００８１】

走査パルス発生回路５４は、走査電極ＳＣ１～走査電極ＳＣｎのそれぞれに走査パルス電圧を出力するスイッチ回路ＯＵＴ１～スイッチ回路ＯＵＴｎと、スイッチ回路ＯＵＴ１～スイッチ回路ＯＵＴｎの低電圧側を電圧Ｖａにクランプするためのスイッチング素子Ｑ２１と、スイッチ回路ＯＵＴ１～スイッチ回路ＯＵＴｎを制御するための制御回路ＩＣ１～ＩＣｎと、電圧Ｖａに電圧Ｖｓｃｎを重畳した電圧Ｖｃをスイッチ回路ＯＵＴ１～スイッチ回路ＯＵＴｎの高電圧側に印加するためのダイオードＤ２１およびコンデンサＣ２１とを備えている。そしてスイッチ回路ＯＵＴ１～スイッチ回路ＯＵＴｎのそれぞれは、電圧Ｖｃを出力するためのスイッチング素子ＱＨ１～スイッチング素子ＱＨｎと電圧Ｖａを出力するためのスイッチング素子ＱＬ１～スイッチング素子ＱＬｎとを備えている。そして、タイミング発生回路４５から出力されるタイミング信号にもとづき、書込み期間において走査電極ＳＣ１～走査電極ＳＣｎに印加する走査パルス電圧Ｖａを順次発生させる。なお、走査パルス発生回路５４は、初期化期間では傾斜電圧発生回路５３の電圧波形を、維持期間では維持パルス発生回路５０の電圧波形をそのまま出力する。

【００８２】

なお、スイッチング素子Ｑ３、スイッチング素子Ｑ４、スイッチング素子Ｑ１２、スイッチング素子Ｑ１３には非常に大きな電流が流れるため、これらのスイッチング素子にはＦＥＴ、ＩＧＢＴ等を複数並列接続して用いインピーダンスを低下させている。

【００８３】

また、走査パルス発生回路５４は、論理積演算を行うアンドゲートＡＧと、２つの入力端子に入力される入力信号の大小を比較する比較器ＣＰとを備える。比較器ＣＰは、電圧Ｖａに電圧Ｖｓｅｔ２が重畳された電圧（Ｖａ＋Ｖｓｅｔ２）と駆動電圧とを比較し、駆動電圧の方が電圧（Ｖａ＋Ｖｓｅｔ２）よりも高い場合には「０」を、それ以外では「１」を出力する。アンドゲートＡＧには、２つの入力信号、すなわち比較器ＣＰの出力信号ＣＥＬ１と切換え信号ＣＥＬ２とが入力される。切換え信号ＣＥＬ２としては、例えば、タイミング発生回路４５から出力されるタイミング信号を用いることができる。そして、アンドゲートＡＧは、いずれの入力信号も「１」の場合には「１」を出力し、それ以外の場合には「０」を出力する。アンドゲートＡＧの出力は制御回路ＩＣ１～制御回路ＩＣｎに入力され、アンドゲートＡＧの出力が「０」であればスイッチング素子ＱＬ１～スイッチング素子ＱＬｎを介して駆動電圧を、アンドゲートＡＧの出力が「１」であればスイッチング素子ＱＨ１～スイッチング素子ＱＨｎを介して電圧Ｖａに電圧Ｖｓｃｎが重畳された電圧Ｖｃを出力する。

【００８４】

なお、本実施の形態では、第１の傾斜電圧発生回路、第２の傾斜電圧発生回路、第３の傾斜電圧発生回路に、実用的であり比較的構成が簡単なＦＥＴを用いたミラー積分回路を採用しているが、傾斜電圧発生回路は何らこの構成に限定されるものではなく、上りランプ電圧および下りランプ電圧を発生することができる回路であればどのような回路であっ

てもよい。

【００８５】

次に、維持電極駆動回路４４について説明する。図６は、本発明の実施の形態における維持電極駆動回路４４の回路図である。なお、図６にはパネル１０の電極間容量をＣｐとして示している。

【００８６】

維持電極駆動回路４４の維持パルス発生回路６０は、走査電極駆動回路４３の維持パルス発生回路５０とほぼ同様の構成である。すなわち、維持パルス発生回路６０は、維持電極ＳＵ１～維持電極ＳＵｎを駆動するときの電力を回収して再利用するための電力回収回路６１と、維持電極ＳＵ１～維持電極ＳＵｎを電圧Ｖｓおよび０（Ｖ）にクランプするためのクランプ回路６２とを備えている。そして、維持パルス発生回路６０は、パネル１０の電極間容量Ｃｐの一端である維持電極ＳＵ１～維持電極ＳＵｎに接続されている。

【００８７】

電力回収回路６１は、電力回収用のコンデンサＣ３０、スイッチング素子Ｑ３１、スイッチング素子Ｑ３２、逆流防止用のダイオードＤ３１、逆流防止用のダイオードＤ３２、共振用のインダクタＬ３０を有している。そして、電極間容量ＣｐとインダクタＬ３０とをＬＣ共振させて維持パルスの立ち上がりおよび立ち下がりを行う。クランプ回路６２は、維持電極ＳＵ１～維持電極ＳＵｎを電圧Ｖｓにクランプするためのスイッチング素子Ｑ３３、維持電極ＳＵ１～維持電極ＳＵｎをベース電位である０（Ｖ）にクランプするためのスイッチング素子Ｑ３４を有している。そして、スイッチング素子Ｑ３３を介して維持電極ＳＵ１～維持電極ＳＵｎを電源ＶＳに接続して電圧Ｖｓにクランプし、スイッチング素子Ｑ３４を介して維持電極ＳＵ１～維持電極ＳＵｎを接地して０（Ｖ）にクランプする。

【００８８】

また、維持電極駆動回路４４は、電圧Ｖｅ１を発生する電源ＶＥ１、電圧Ｖｅ１を維持電極ＳＵ１～維持電極ＳＵｎに印加するためのスイッチング素子Ｑ３６、スイッチング素子Ｑ３７、電圧ΔＶｅを発生する電源ΔＶＥ、逆流防止用のダイオードＤ３３、電圧Ｖｅ１に電圧ΔＶｅを積み上げるためのチャージポンプ用のコンデンサＣ３１、電圧Ｖｅ１に電圧ΔＶｅを積み上げて電圧Ｖｅ２とするためのスイッチング素子Ｑ３８、スイッチング素子Ｑ３９を備えている。

【００８９】

例えば、図３に示した電圧Ｖｅ１を印加するタイミングでは、スイッチング素子Ｑ３６、スイッチング素子Ｑ３７を導通させて、維持電極ＳＵ１～維持電極ＳＵｎにダイオードＤ３３、スイッチング素子Ｑ３６、スイッチング素子Ｑ３７を介して正の電圧Ｖｅ１を印加する。

【００９０】

なお、このとき、スイッチング素子Ｑ３８を導通させ、コンデンサＣ３１の電圧が電圧Ｖｅ１になるように充電しておく。また、図３に示した電圧Ｖｅ２を印加するタイミングでは、スイッチング素子Ｑ３６、スイッチング素子Ｑ３７は導通させたまま、スイッチング素子Ｑ３８を遮断させる。それとともにスイッチング素子Ｑ３９を導通させてコンデンサＣ３１の電圧に電圧ΔＶｅを重畳し、維持電極ＳＵ１～維持電極ＳＵｎに電圧（Ｖｅ１＋ΔＶｅ）、すなわち電圧Ｖｅ２を印加する。このとき、逆流防止用のダイオードＤ３３の働きにより、コンデンサＣ３１から電源ＶＥ１への電流は遮断される。

【００９１】

なお、電力回収回路５１のインダクタＬ１とパネル１０の電極間容量ＣｐとのＬＣ共振の共振周期、および電力回収回路６１のインダクタＬ３０と同電極間容量ＣｐとのＬＣ共振の共振周期は、インダクタＬ１、インダクタＬ３０のインダクタンスをそれぞれＬとすれば、計算式「２π√（ＬＣｐ）」によって求めることができる。そして、本実施の形態では、電力回収回路５１、電力回収回路６１における共振周期が約１５００ｎｓｅｃになるようにインダクタＬ１、インダクタＬ３０を設定しているが、この数値は単なる一例に

過ぎず、パネルの特性やプラズマディスプレイ装置の仕様等に応じて最適に設定すればよい。

【００９２】

次に、維持期間における駆動電圧波形の詳細について説明する。図７は、本発明の実施の形態における走査電極駆動回路４３および維持電極駆動回路４４の動作の一例を説明するためのタイミングチャートである。

【００９３】

ここでは、まず、維持パルスの繰り返し周期の１周期分をＴ１～Ｔ６で示した６つの期間に分割し、それぞれの期間について説明する。この繰り返し周期とは、維持期間において表示電極対に繰り返し印加される維持パルスの間隔のことであり、例えば、期間Ｔ１～期間Ｔ６によって繰り返される周期のことを表す。なお、図７では、正極の波形を用いて説明をするが、本発明はこれに限られるものではない。例えば、負極の波形における実施の形態例は省略するが、以下の説明の正極の波形において「立ち上がり」と表現しているものを、負極の波形においては「立ち下がり」に、正極の波形において「立ち下がり」と表現しているものを、負極の波形においては「立ち上がり」に読みかえることで、負極の波形であっても同様の効果を得ることができるものである。また、図面にはスイッチング素子をオンさせる信号を「ＯＮ」、オフさせる信号を「ＯＦＦ」と表記する。

【００９４】

（期間Ｔ１）

時刻ｔ１でスイッチング素子Ｑ２をオンにする。すると走査電極ＳＣ１～走査電極ＳＣｎ側の電荷はインダクタＬ１、ダイオードＤ２、スイッチング素子Ｑ２を通してコンデンサＣ１に流れ始め、走査電極ＳＣ１～走査電極ＳＣｎの電圧が下がり始める。インダクタＬ１と電極間容量Ｃｐとは共振回路を形成しているので、共振周期の１／２の時間経過後の時刻ｔ２において走査電極ＳＣ１～走査電極ＳＣｎの電圧は０（Ｖ）付近まで低下する。しかし共振回路の抵抗成分等による電力損失のため、走査電極ＳＣ１～走査電極ＳＣｎの電圧は０（Ｖ）までは下がらない。なお、この間、スイッチング素子Ｑ３４はオンに保持する。

【００９５】

（期間Ｔ２）

そして時刻ｔ２でスイッチング素子Ｑ４をオンにする。すると走査電極ＳＣ１～走査電極ＳＣｎはスイッチング素子Ｑ４を通して直接に接地されるため、走査電極ＳＣ１～走査電極ＳＣｎの電圧は強制的に０（Ｖ）に低下する。

【００９６】

さらに、時刻ｔ２でスイッチング素子Ｑ３１をオンにする。すると、電力回収用のコンデンサＣ３０からスイッチング素子Ｑ３１、ダイオードＤ３１、インダクタＬ３０を通して電流が流れ始め、維持電極ＳＵ１～維持電極ＳＵｎの電圧が上がり始める。インダクタＬ３０と電極間容量Ｃｐとは共振回路を形成しているので、共振周期の１／２の時間経過後の時刻ｔ３において維持電極ＳＵ１～維持電極ＳＵｎの電圧は電圧Ｖｓ付近まで上昇するが、共振回路の抵抗成分等による電力損失のため、維持電極ＳＵ１～維持電極ＳＵｎの電圧は電圧Ｖｓまでは上がらない。

【００９７】

（期間Ｔ３）

そして時刻ｔ３でスイッチング素子Ｑ３３をオンにする。すると維持電極ＳＵ１～維持電極ＳＵｎはスイッチング素子Ｑ３３を通して直接に電源ＶＳへ接続されるため、維持電極ＳＵ１～維持電極ＳＵｎの電圧は強制的に電圧Ｖｓまで上昇する。すると、書込み放電を起こした放電セルでは走査電極ＳＣｉ－維持電極ＳＵｉ間の電圧が放電開始電圧を超え維持放電が発生する。

【００９８】

（期間Ｔ４～期間Ｔ６）

走査電極ＳＣ１～走査電極ＳＣｎに印加される維持パルスと維持電極ＳＵ１～維持電極

ＳＵｎに印加される維持パルスとは同じ波形であり、期間Ｔ４から期間Ｔ６までの動作は、期間Ｔ１から期間Ｔ３までの動作を走査電極ＳＣ１～走査電極ＳＣｎと維持電極ＳＵ１～維持電極ＳＵｎとを入れ替えて駆動する動作に等しいので説明を省略する。

【００９９】

なお、スイッチング素子Ｑ２は時刻ｔ２以降、時刻ｔ５までにオフすればよく、スイッチング素子Ｑ３１は時刻ｔ３以降、時刻ｔ４までにオフすればよい。また、スイッチング素子Ｑ３２は時刻ｔ５以降、次の時刻ｔ２までにオフすればよく、スイッチング素子Ｑ１は時刻ｔ６以降、次の時刻ｔ１までにオフすればよい。また、維持パルス発生回路５０、維持パルス発生回路６０の出力インピーダンスを下げるために、スイッチング素子Ｑ３４は時刻ｔ２直前に、スイッチング素子Ｑ３は時刻ｔ１直前にオフにすることが望ましく、スイッチング素子Ｑ４は時刻ｔ５直前に、スイッチング素子Ｑ３３は時刻ｔ４直前にオフにすることが望ましい。

【００１００】

維持期間においては、以上の期間Ｔ１～期間Ｔ６の動作を、必要なパルス数に応じて繰り返す。このようにして、ベース電位となる０（Ｖ）から維持放電を発生させる電位である電圧Ｖｓに変位する維持パルス電圧を発生させ、表示電極対２４のそれぞれに交互に印加して放電セルを維持放電させる。

【００１０１】

次に、消去ランプ電圧を維持期間の最後に発生させる際の動作について説明する。

【００１０２】

（期間Ｔ７）

この期間は、維持電極ＳＵ１～維持電極ＳＵｎに印加された維持パルスの立ち下がりであり、期間Ｔ４と同じである。すなわち、時刻ｔ７直前にスイッチング素子Ｑ３３をオフにし時刻ｔ７でスイッチング素子Ｑ３２をオンにすることにより、維持電極ＳＵ１～維持電極ＳＵｎ側の電荷はインダクタＬ３０、ダイオードＤ３２、スイッチング素子Ｑ３２を通してコンデンサＣ３０に流れ始め、維持電極ＳＵ１～維持電極ＳＵｎの電圧が下がり始める。また、消去ランプ電圧の印加開始（時刻ｔ８）まではスイッチング素子Ｑ４はオンに保持したままとし、走査電極ＳＣ１～走査電極ＳＣｎをベース電位である０（Ｖ）に維持する。

【００１０３】

（期間Ｔ８）

時刻ｔ８でスイッチング素子Ｑ３４をオンにして、維持電極ＳＵ１～維持電極ＳＵｎの電圧を強制的に０（Ｖ）に低下させる。

【００１０４】

また、時刻ｔ８直前にスイッチング素子Ｑ４をオフにし、時刻ｔ８で入力端子ＩＮｃを「Ｈｉ」にする。これにより、抵抗Ｒ１２からコンデンサＣ１１に向かって一定の電流が流れ、スイッチング素子Ｑ１５のソース電圧がランプ状に上昇し、走査電極駆動回路４３の出力電圧は、上りランプ電圧よりも急峻な勾配でランプ状に上昇し始める。こうして、ベース電位となる０（Ｖ）から電圧Ｖｅｒｓに向かって上昇する第２の傾斜電圧である消去ランプ電圧を発生させる。そして、この消去ランプ電圧が上昇する間に走査電極ＳＣｉと維持電極ＳＵｉとの間の電圧差は放電開始電圧を超える。このとき、本実施の形態では、走査電極ＳＣｉと維持電極ＳＵｉとの間でのみ放電が発生するように各数値を設定しており、例えば、維持パルス電圧Ｖｓを約２１０（Ｖ）とし、電圧Ｖｅｒｓを約２１３（Ｖ）とし、消去ランプ電圧の勾配を約１０Ｖ／μｓｅｃとしている。これにより、走査電極ＳＣｉと維持電極ＳＵｉとの間に微弱な放電を発生させることができ、この微弱な放電を消去ランプ電圧が上昇する期間、継続させることができる。

【００１０５】

このとき、急激な電圧変化による瞬間的な強い放電を発生させてしまうと、強い放電で発生した大量の荷電粒子は、その急激な電圧変化を緩和するように大きな壁電荷を形成し、直前の維持放電で形成された壁電圧を過剰に消去してしまう。また、大画面化、高精細

化され、駆動インピーダンスが増大したパネルでは、駆動回路から発生される駆動波形にリンギング等の波形歪が生じやすくなるため、上述した細幅消去放電を発生させる駆動波形では、波形歪による強い放電が発生する恐れがある。

【０１０６】

しかし、本実施の形態では、印加電圧を徐々に上昇させる消去ランプ電圧により走査電極ＳＣｉと維持電極ＳＵｉとの間に微弱な消去放電を継続して発生させる構成としているので、たとえ大画面化、高精細化され、駆動インピーダンスが増大したパネルであっても、消去放電を安定に発生させることができ、走査電極ＳＣｉ上および維持電極ＳＵｉ上の壁電圧を、続く書込み放電を安定に発生させるに最適な状態に調整することができる。

【０１０７】

なお、図面には示していないが、このときデータ電極Ｄ１～データ電極Ｄｍは０（Ｖ）に保持されているので、データ電極Ｄ１～データ電極Ｄｍ上には正の壁電圧が形成される。

【０１０８】

（期間Ｔ９）

時刻ｔ９で、傾斜電圧発生回路５３から出力される駆動電圧が電圧Ｖｅｒｓに到達すると、スイッチング素子Ｑ１６がオンし、第２のミラー積分回路５６を動作させるために入力端子ＩＮｃに入力される電流はスイッチング素子Ｑ１６に引き抜かれて第２のミラー積分回路５６は動作を停止する。

【０１０９】

なお、上述したように、走査電極ＳＣ１～走査電極ＳＣｎに印加する電圧が電圧Ｖｅｒｓに到達した後、その電圧を維持したままにすると、続く書込み期間での誤放電を誘発する異常放電が発生する恐れがある。しかし、本実施の形態では、走査電極ＳＣ１～走査電極ＳＣｎに印加する電圧が電圧Ｖｅｒｓに到達した後、直ちにベース電位となる０（Ｖ）まで降下させる構成としているので、消去放電で発生したプライミング粒子を直ちに収束させることができる。したがって、走査電極ＳＣ１～走査電極ＳＣｎに印加する電圧が電圧Ｖｅｒｓに到達した後、その電圧を一定期間維持する構成と比較して、壁電化をより安定な状態とすることができ、その後の初期化放電、特に下りランプ電圧による選択初期化動作における初期化放電を安定に発生させることができる。すなわち、初期化動作において、この異常放電の発生を防止することができる。

【０１１０】

そして、次のサブフィールドの初期化期間となる時刻ｔ１０以降では、続くサブフィールドの初期化動作、例えば、続くサブフィールドが選択初期化サブフィールドであれば、走査電極ＳＣ１～走査電極ＳＣｎには下りランプ電圧を印加し、維持電極には電圧Ｖｅ１を印加して選択初期化動作を開始する。

【０１１１】

次に、初期化期間における駆動電圧の詳細について説明する。図８は、本発明の実施の形態における全セル初期化期間の走査電極駆動回路４３の動作の一例を説明するためのタイミングチャートである。なお、この図面では全セル初期化動作時の駆動波形を例にして説明するが、選択初期化動作においても、同様の制御により下りランプ電圧を発生させることができる。

【０１１２】

また、図８では、全セル初期化動作を行う駆動電圧を期間Ｔ１０～期間Ｔ１４で示した５つの期間に分割し、それぞれの期間について説明する。また、電圧Ｖｉ１、電圧Ｖｉ３は電圧Ｖｓに等しいものとし、電圧Ｖｉ２は電圧Ｖｒに等しいものとし、電圧Ｖｉ４は負の電圧Ｖａに電圧Ｖｓｅｔ２を重畳させた電圧（Ｖａ＋Ｖｓｅｔ２）に等しいものとして説明する。また、図面には、アンドゲートＡＧへの入力信号ＣＥＬ１、ＣＥＬ２も同様に、「１」を「Ｈｉ」、「０」を「Ｌｏ」と表記する。

【０１１３】

また、図８には、消去ランプ電圧の発生と上りランプ電圧の発生との違いを示すため、

消去ランプ電圧を発生させる期間Ｔ８～期間Ｔ９の動作もあわせて示す。

【０１１４】

なお、ここでは、電圧Ｖｉ４を負の電圧Ｖａに電圧Ｖｓｅｔ２を重畳させた電圧（Ｖａ＋Ｖｓｅｔ２）にするために、期間Ｔ１０～期間Ｔ１４において、切換え信号ＣＥＬ２は「１」に維持する。また、図示はしていないが、期間Ｔ１０～期間Ｔ１４において、スイッチング素子Ｑ２１はオフに維持する。また、図示はしていないが、分離回路を構成するスイッチング素子Ｑ１２には、入力端子ＩＮａに入力する信号とは逆極性の信号を入力し、分離回路を構成するスイッチング素子Ｑ１３には、入力端子ＩＮｂに入力する信号とは逆極性の信号を入力するように構成している。

【０１１５】

（期間Ｔ８）

期間Ｔ８では、入力端子ＩＮｃを「Ｈｉ」にする。これにより、抵抗Ｒ１２からコンデンサＣ１１に向かって一定の電流が流れ、スイッチング素子Ｑ１５のソース電圧がランプ状に上昇し、走査電極駆動回路４３の出力電圧は、上りランプ電圧よりも急峻な勾配でランプ状に上昇し始める。

【０１１６】

（期間Ｔ９）

傾斜電圧発生回路５３から出力される駆動電圧が電圧Ｖｅｒｓに到達すると、スイッチング素子Ｑ１６がオンし、第２のミラー積分回路５６を動作させるために入力端子ＩＮｃに入力される電流はスイッチング素子Ｑ１６に引き抜かれて第２のミラー積分回路５６は動作を停止する。

【０１１７】

こうして、ベース電位となる０（Ｖ）から電圧Ｖｅｒｓに向かって上昇する第２の傾斜電圧である消去ランプ電圧が発生する。

【０１１８】

（期間Ｔ１０）

そして、維持パルス発生回路５０のスイッチング素子Ｑ１をオンにする。すると、電極間容量ＣｐとインダクタＬ１とが共振し、電力回収用のコンデンサＣ１からスイッチング素子Ｑ１、ダイオードＤ１、インダクタＬ１を通して走査電極ＳＣ１～走査電極ＳＣｎの電圧が上がり始める。

【０１１９】

（期間Ｔ１１）

次に、維持パルス発生回路５０のスイッチング素子Ｑ３をオンにする。するとスイッチング素子Ｑ３およびスイッチング素子Ｑ１２を介して走査電極ＳＣ１～走査電極ＳＣｎに電圧Ｖｓが印加され、走査電極ＳＣ１～走査電極ＳＣｎの電位は電圧Ｖｓ（本実施の形態では、電圧Ｖｉ１と等しい）となる。

【０１２０】

（期間Ｔ１２）

次に、上りランプ電圧を発生するミラー積分回路の入力端子ＩＮａを「Ｈｉ」にする。具体的には入力端子ＩＮａに、所定の定電流を入力する。すると、抵抗Ｒ１０からコンデンサＣ１０に向かって一定の電流が流れ、スイッチング素子Ｑ１１のソース電圧がランプ状に上昇し、走査電極駆動回路４３の出力電圧もランプ状に上昇し始める。そしてこの電圧上昇は、入力端子ＩＮａが「Ｈｉ」の間継続する。

【０１２１】

この出力電圧が電圧Ｖｒ（本実施の形態では、電圧Ｖｉ２と等しい）まで上昇したら、その後、入力端子ＩＮａを「Ｌｏ」にする。具体的には入力端子ＩＮａに、例えば０（Ｖ）を印加する。

【０１２２】

このようにして、放電開始電圧以下となる電圧Ｖｓ（本実施の形態では、電圧Ｖｉ１と等しい）から、放電開始電圧を超える電圧Ｖｒ（本実施の形態では、電圧Ｖｉ２と等しい

）に向かって緩やかに上昇する上りランプ電圧を走査電極ＳＣ１～走査電極ＳＣｎに印加する。

【０１２３】

（期間Ｔ１３）

入力端子ＩＮａを「Ｌｏ」にすると走査電極ＳＣ１～走査電極ＳＣｎの電圧が電圧Ｖｓ（本実施の形態では、電圧Ｖｉ３と等しい）まで低下する。そしてその後、スイッチング素子Ｑ３をオフにする。

【０１２４】

（期間Ｔ１４）

次に、下りランプ電圧を発生するミラー積分回路の入力端子ＩＮｂを「Ｈｉ」にする。具体的には入力端子ＩＮｂに、所定の定電流を入力する。すると、抵抗Ｒ１１からコンデンサＣ１２に向かって一定の電流が流れ、スイッチング素子Ｑ１４のドレイン電圧がランプ状に下降し、走査電極駆動回路４３の出力電圧もランプ状に下降し始める。そして、初期化期間が終了する直前に、入力端子ＩＮｂを「Ｌｏ」とする。具体的には入力端子ＩＮｂに、例えば０（Ｖ）を印加する。

【０１２５】

なお、期間Ｔ１４ではスイッチング素子Ｑ１３はオフとなるが、下りランプ電圧を発生するミラー積分回路は、スイッチング素子Ｑ１３のボディダイオードを介して走査電極駆動回路４３の出力電圧を下降させることができる。

【０１２６】

また、比較器ＣＰでは、この下りランプ電圧と、電圧Ｖａに電圧Ｖｓｅｔ２が加えられた電圧（Ｖａ＋Ｖｓｅｔ２）とが比較されており、比較器ＣＰからの出力信号は、下りランプ電圧が電圧（Ｖａ＋Ｖｓｅｔ２）以下となった時刻ｔ１４において「０」から「１」に切換わる。切換え信号ＣＥＬ２は「１」であるため、これにより、アンドゲートＡＧの入力はともに「１」となってアンドゲートＡＧから「１」が出力され、走査パルス発生回路５４からは、負の電圧Ｖａに電圧Ｖｓｃｎが重畳された電圧Ｖｃが出力される。したがって、走査パルス発生回路５４からは、電圧Ｖｉ４を電圧（Ｖａ＋Ｖｓｅｔ２）にした下りランプ電圧が出力される。

【０１２７】

以上のようにして、走査電極駆動回路４３は、放電開始電圧以下となる電圧Ｖｉ１から放電開始電圧を超える電圧Ｖｉ２に向かって緩やかに上昇する第１の傾斜電圧である上りランプ電圧を発生させて走査電極ＳＣ１～走査電極ＳＣｎに印加する。そして、その後、電圧Ｖｉ３から電圧Ｖｉ４に向かって緩やかに下降する下りランプ電圧を発生させて走査電極ＳＣ１～走査電極ＳＣｎに印加する。

【０１２８】

なお、図示はしていないが、初期化期間終了後、続く書込み期間では、スイッチング素子Ｑ２１をオンに維持する。これにより、比較器ＣＰの一方の端子に入力される電圧は負の電圧Ｖａとなり、比較器ＣＰからの出力信号ＣＥＬ１は「１」に維持される。これにより、アンドゲートＡＧからの出力は「１」に維持され、走査パルス発生回路５４からは、負の電圧Ｖａに電圧Ｖｓｃｎが重畳された電圧Ｖｃが出力される。そして、負の走査パルス電圧を発生させるタイミングで切換え信号ＣＥＬ２を「０」にすることで、アンドゲートＡＧの出力信号は「０」となり、走査パルス発生回路５４からは負の電圧Ｖａが出力される。このようにして、書込み期間における負の走査パルス電圧を発生させることができる。

【０１２９】

以上、説明したように、本実施の形態においては、維持期間の最後において、すなわち、維持パルスを表示電極対に印加し終わった後に、上りランプ電圧よりも勾配を急峻にした消去ランプ電圧を走査電極ＳＣ１～走査電極ＳＣｎに印加して微弱な消去放電を持続して発生させる。さらに、上昇する電圧が電圧Ｖｅｒｓに到達した後、直ちにベース電位となる０（Ｖ）まで降下させる。このような構成により、消去放電で発生したプライミング

粒子を直ちに収束させて、壁電化をより安定な状態とすることができ、その後の初期化放電、特に下りランプ電圧による選択初期化動作における初期化放電を安定に発生させることができる。したがって、大画面化、高精細化されたパネルにおいても、書込み放電を発生させるために必要な電圧を高くすることなく安定な書込み放電を発生させることができるので、書込み時の動作不良の発生を低減することが可能となる。さらに、本実施の形態においては、維持パルスの立ち上がりよりは緩やかな勾配であってかつ第１の傾斜電圧である上りランプ電圧よりは急峻な勾配で上昇する第２の傾斜電圧、すなわち消去ランプ電圧を発生させることで、消去放電を維持放電よりは弱く、全セル初期化動作における初期化放電よりは強い放電強度で発生させることができる。したがって、維持パルスを発生させず、消去ランプ電圧だけを発生させる維持期間を有するサブフィールドを１フィールド内に設けることで、そのサブフィールドにおける輝度重みを半分にし、輝度重み１よりも小さい輝度重みにすることができる。これにより、表示画像における階調性を向上させてより滑らかな画像を表示させることが可能となり、プラズマディスプレイ装置１における画像表示品質を向上させることが可能となる。

【０１３０】

なお、本実施の形態では、消去ランプ電圧において、上昇する電圧が電圧Ｖｅｒｓに到達したら、直ちにベース電位となる０（Ｖ）まで降下させる構成を説明した。しかし、上述した異常放電を防止するためには、消去ランプ電圧を降下させたときに到達させる電位を電圧Ｖｅｒｓの７０％以下に設定することが望ましい。図９は、本発明の実施の形態における駆動電圧波形の他の例を示した図である。例えばこの図面に示すように、消去ランプ電圧が電圧Ｖｅｒｓに到達した後、直ちに電圧Ｖｂ（電圧Ｖｂは、電圧Ｖｅｒｓ×０．７以下の電圧）まで降下させるように構成する。こうすれば、たとえ、その後、電圧Ｖｂを一定期間維持したとしても、上述した異常放電を防止しつつ、上述した効果を得ることが可能である。また、本実施の形態では、消去ランプ電圧を降下させたときに到達させる電位の下限電圧値をベース電位となる０（Ｖ）に設定しているが、この下限電圧値は、続く下りランプ電圧による選択初期化動作を円滑に行えるようにするために設定した値に過ぎない。本実施の形態は、この下限電圧値が何ら上述した値に限定されるものではなく、消去動作に続く動作が円滑に行える範囲で最適に設定すればよい。

【０１３１】

なお、本実施の形態では、初期化動作時の上りランプ電圧を発生させるための第１の傾斜電圧発生回路と、消去ランプ電圧を発生させるための第２の傾斜電圧発生回路とを互いに独立して設ける構成を説明したが、本発明は、何らこの構成に限定されるものではない。本発明においては、上りランプ電圧、消去ランプ電圧の双方とも走査電極ＳＣ１～走査電極ＳＣｎに印加する。したがって、発生させる傾斜電圧の勾配および最大電圧値をスイッチング素子等を用いて変更できるように１つの傾斜電圧発生回路（ミラー積分回路等）を構成することで、第１の傾斜電圧発生回路と第２の傾斜電圧発生回路とを共通の回路で構成することも可能である。

【０１３２】

なお、本実施の形態において、図５、図６に示した走査電極駆動回路４３、維持電極駆動回路４４は単なる一構成例を示したものに過ぎず、同様の動作を実現できるものであれば、どのような回路構成であってもかまわない。例えば、電圧Ｖｅ１、電圧Ｖｅ２を印加する回路については、図６に示した回路に限定されるものではなく、例えば、電圧Ｖｅ１を発生させる電源と電圧Ｖｅ２を発生させる電源とそれぞれの電圧を維持電極ＳＵ１～維持電極ＳＵｎに印加するための複数のスイッチング素子とを用いて、それぞれの電圧を必要なタイミングで維持電極ＳＵ１～維持電極ＳＵｎに印加する構成とすることもできる。また、図５に示した消去ランプ電圧を発生させるための回路も単なる一構成例を示したものに過ぎず、同様の動作を実現できる他の回路に置き換えることができる。

【０１３３】

なお、本実施の形態は、いわゆる２層駆動によるパネルの駆動方法にも適用させることができる。この２層駆動とは、例えば、次のような駆動方法である。まず、走査電極ＳＣ

１～走査電極ＳＣｎを第１の走査電極群と第２の走査電極群とに分割し、書込み期間を、第１の走査電極群に属する走査電極のそれぞれに走査パルスを順次印加する第１の書込み期間と、第２の走査電極群に属する走査電極のそれぞれに走査パルスを順次印加する第２の書込み期間とで構成する。そして、第１の書込み期間および第２の書込み期間の少なくとも一方において、走査パルスを印加する走査電極群に属する走査電極には、走査パルス電圧よりも高い第２の電圧から走査パルス電圧に遷移し再び第２の電圧に遷移する走査パルスを順次印加する。また、走査パルスを印加しない走査電極群に属する走査電極には、走査パルス電圧より高い第３の電圧と、第２の電圧および第３の電圧より高い第４の電圧とのいずれかの電圧を印加し、少なくとも隣接する走査電極に走査パルス電圧が印加されている間は第３の電圧を印加する。このようなパネルの駆動方法であっても、本実施の形態を適用させることで、上述と同様の効果を得ることができる。

【０１３４】

なお、本発明は、消去ランプ電圧を走査電極ＳＣ１～走査電極ＳＣｎに印加する構成としているが、一方で、最後の維持パルスを印加する電極を走査電極ＳＣ１～走査電極ＳＣｎとし、消去ランプ電圧を維持電極ＳＵ１～維持電極ＳＵｎに印加するという従来技術がある。しかしながら、１つの維持期間において発生させる維持パルスの数を、奇数にするよりも偶数にする方が、表示画像の階調を高め画質をより良くできることが確認された。１つの維持期間において発生させる維持パルスの数を偶数にすると、維持期間の最後に発生させる維持パルスは維持電極ＳＵ１～維持電極ＳＵｎに印加されることとなる。すなわち、本発明は、このような画質的な観点においても、より望ましい効果を得ることができる。また、消去ランプ電圧を維持電極ＳＵ１～維持電極ＳＵｎに印加するという従来技術では、消去ランプ電圧の発生後に、本実施の形態で示した全セル初期化動作と同様の波形形状、すなわち上りランプ電圧を有する初期化波形を走査電極ＳＣ１～走査電極ＳＣｎに印加しなければならない。それに対し、本発明では、消去ランプ電圧を走査電極ＳＣ１～走査電極ＳＣｎに印加しているので、選択初期化サブフィールドにおいては、上述した下りランプ電圧を走査電極ＳＣ１～走査電極ＳＣｎに印加することで初期化動作を行うことができる。したがって、初期化動作に要する時間の点においても、より望ましい効果を得ることができる。

【０１３５】

なお、本実施の形態では、電力回収回路５１、電力回収回路６１において、維持パルスの立ち上がりと立ち下がりとで１つのインダクタを共通に用いる構成を説明したが、複数のインダクタを用い、維持パルスの立ち上がりと立ち下がりとで異なるインダクタを使用する構成としてもかまわない。また、その場合に、立ち上がりに用いるインダクタと立ち下がりに用いるインダクタとが異なる共振周期になるように、例えば、立ち上がりに用いるインダクタは共振周期が約１２００ｎｓｅｃとなるように、立ち下がりに用いるインダクタは共振周期が約１５００ｎｓｅｃとなるように設定してもよい。

【０１３６】

なお、本実施の形態では、第１ＳＦの輝度重みが半分になるように維持期間に消去放電のみを発生させるサブフィールドを第１ＳＦにし、かつ、第２ＳＦを全セル初期化サブフィールドにし第１ＳＦ、第３ＳＦ～第１１ＳＦを選択初期化サブフィールドにする構成を説明したが、このサブフィールド構成は単に実施の形態の一例を示したものに過ぎない。本発明は、何らこのサブフィールド構成に限定されるものではなく、パネルの特性やプラズマディスプレイ装置の仕様等に応じて最適なサブフィールド構成とすることが望ましい。

【０１３７】

なお、本実施の形態では、維持期間に維持パルスを発生させず第２の傾斜電圧である消去ランプ電圧だけを発生させるサブフィールドを１フィールドに１つ設ける構成を説明したが、本発明は何らこの構成に限定されるものではなく、同様のサブフィールドを１フィールドに２つ以上設ける構成としてもよい。

【０１３８】

なお、本実施の形態において示した具体的な各数値、例えば電圧Ｖｅｒｓの電圧値や消去パルス電圧の勾配等は、実験に用いた表示電極対数１０８０の４２インチのパネルの特性にもとづき設定したものであって、単に実施の形態の一例を示したものに過ぎない。本発明はこれらの数値に何ら限定されるものではなく、パネルの特性やプラズマディスプレイ装置の仕様等に応じて最適な値に設定することが望ましい。また、これらの各数値は、上述した効果を得られる範囲でのばらつきを許容するものとする。

【産業上の利用可能性】

【０１３９】

本発明は、維持期間の最後に走査電極に印加する消去放電用の上り傾斜電圧である消去ランプ電圧を、上昇する電圧が電圧Ｖｅｒｓに到達した後、直ちに降下させているので、大画面化、高精細化されたパネルであっても、書込み放電を発生させるために必要な印加電圧を高くすることなく、書込み放電を安定に発生させ、書込み時の動作不良の発生を低減させることが可能である。また、消去放電を、維持放電よりは弱く、全セル初期化動作における初期化放電よりは強い放電強度で発生させることができるので、維持パルスを発生させず、第２の傾斜電圧だけを発生させる維持期間を有するサブフィールドを１フィールドに少なくとも１つ設けることで、表示画像の階調性を向上させることができる。すなわち、本発明は、画像表示品質のよいプラズマディスプレイ装置およびパネルの駆動方法として有用である。

【図面の簡単な説明】

【０１４０】

【図１】本発明の実施の形態におけるパネルの構造を示す分解斜視図

【図２】同パネルの電極配列図

【図３】同パネルの各電極に印加する駆動電圧波形図

【図４】本発明の実施の形態におけるプラズマディスプレイ装置の回路ブロック図

【図５】本発明の実施の形態における走査電極駆動回路の回路図

【図６】本発明の実施の形態における維持電極駆動回路の回路図

【図７】本発明の実施の形態における走査電極駆動回路および維持電極駆動回路の動作の一例を説明するためのタイミングチャート

【図８】本発明の実施の形態における全セル初期化期間の走査電極駆動回路の動作の一例を説明するためのタイミングチャート

【図９】本発明の実施の形態における駆動電圧波形の他の例を示した図

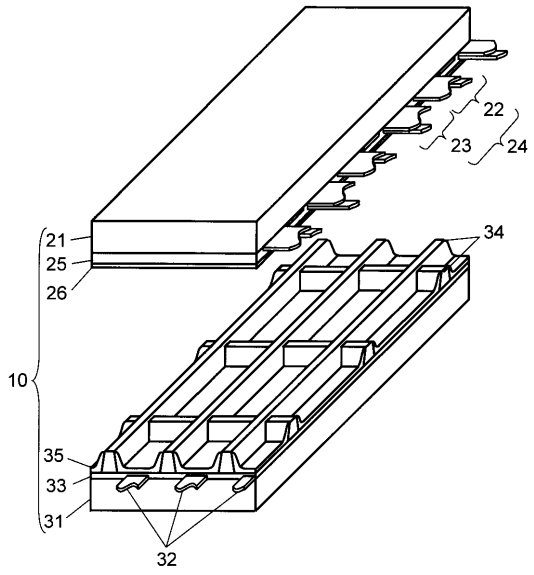
【符号の説明】

【０１４１】

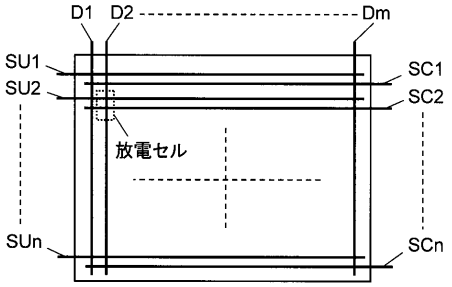
１　プラズマディスプレイ装置
１０　パネル
２１　前面板
２２　走査電極
２３　維持電極
２４　表示電極対
２５，３３　誘電体層
２６　保護層
３１　背面板
３２　データ電極
３４　隔壁
３５　蛍光体層
４１　画像信号処理回路
４２　データ電極駆動回路
４３　走査電極駆動回路
４４　維持電極駆動回路
４５　タイミング発生回路

５０，６０　維持パルス発生回路
５１，６１　電力回収回路
５２，６２　クランプ回路
５３　傾斜電圧発生回路
５４　走査パルス発生回路
５５　第１のミラー積分回路
５６　第２のミラー積分回路
５７　第３のミラー積分回路
Ｑ１，Ｑ２，Ｑ３，Ｑ４，Ｑ１１，Ｑ１２，Ｑ１３，Ｑ１４，Ｑ１５，Ｑ１６，Ｑ２１，Ｑ３１，Ｑ３２，Ｑ３３，Ｑ３４，Ｑ３６，Ｑ３７，Ｑ３８，Ｑ３９，ＱＨ１～ＱＨｎ，ＱＬ１～ＱＬｎ　スイッチング素子
Ｃ１，Ｃ１０，Ｃ１１，Ｃ１２，Ｃ２１，Ｃ３０，Ｃ３１　コンデンサ
Ｌ１，Ｌ３０　インダクタ
Ｄ１，Ｄ２，Ｄ１２，Ｄ１３，Ｄ２１，Ｄ３１，Ｄ３２，Ｄ３３　ダイオード
ＡＧ　アンドゲート
ＣＰ　比較器
Ｒ１０，Ｒ１１，Ｒ１２，Ｒ１３，Ｒ１４　抵抗

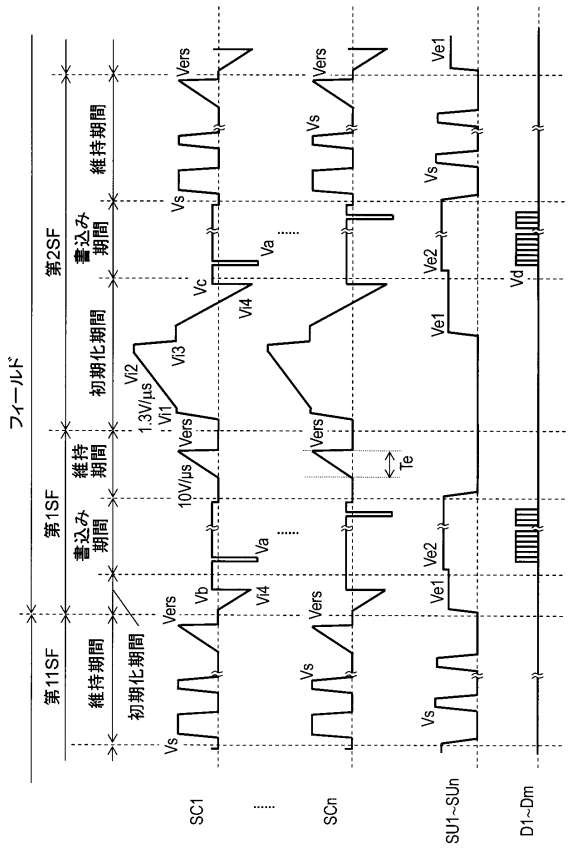
【図１】



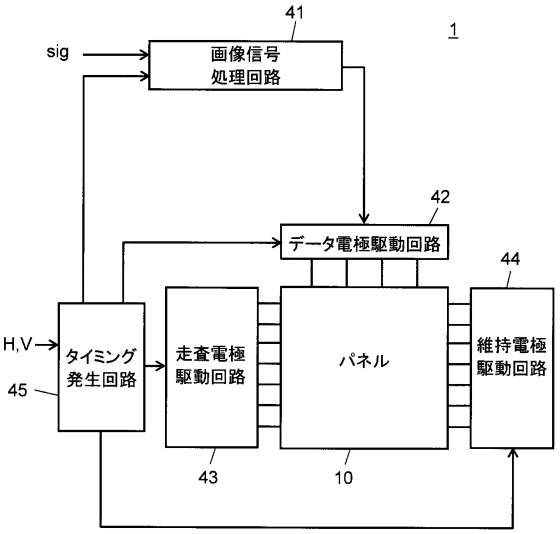
【図２】



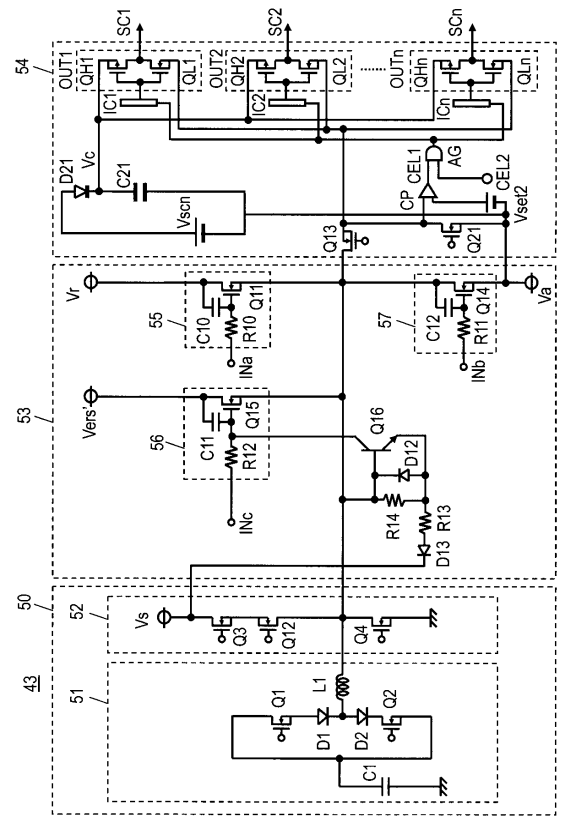
【図３】


フィールド
第11SF
第1SF
第2SF
維持期間
初期化期間
書込み期間
維持期間
初期化期間
書込み期間
維持期間
Vers
Vs
Va
Vb
Vc
Vi1
Vi2
Vi3
Vi4
Ve1
Ve2
Vd
1.3V/μs
10V/μs
Te
SC1
SCn
SU1~SUn
D1~Dm

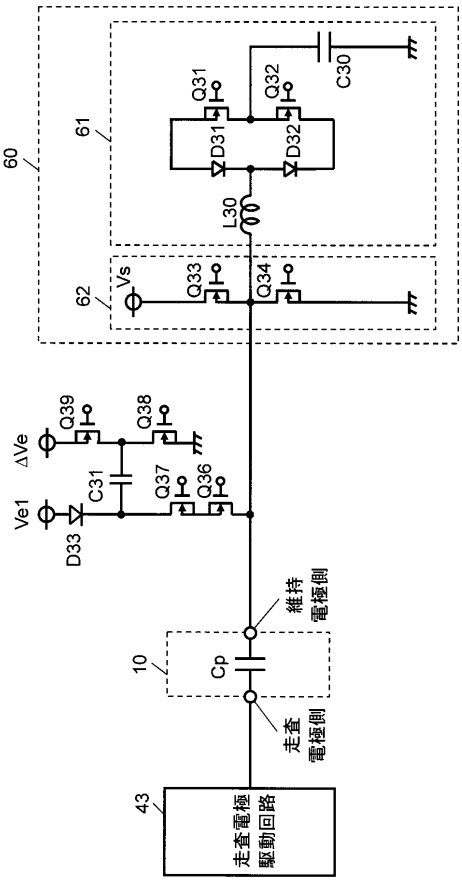
【図４】


1
41
sig
画像信号処理回路
42
データ電極駆動回路
44
H,V
タイミング発生回路
45
走査電極駆動回路
パネル
維持電極駆動回路
43
10

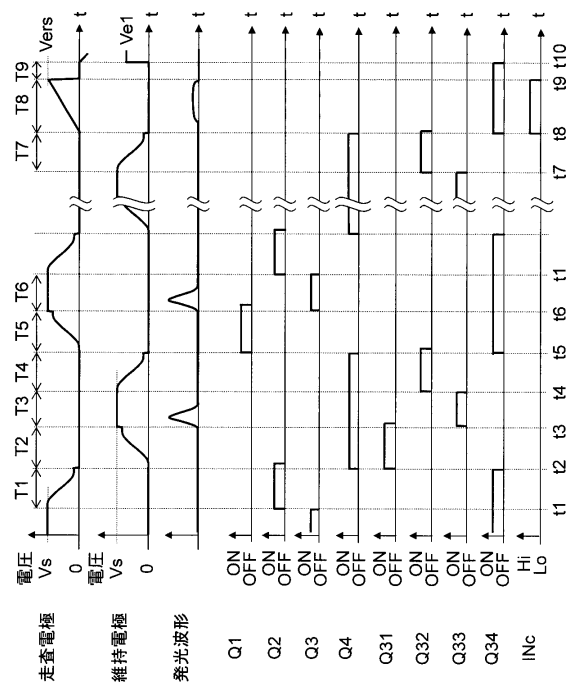
【図５】


54
SC1
SC2
SCn
OUT1
QH1
QL1
OUT2
QH2
QL2
OUTn
QHn
QLn
IC1
IC2
ICn
D21
Vc
C21
Vscn
CP
CEL1
AG
CEL2
Vsel2
Q13
Q21
Vr
Va
55
C10
R10
Q11
INa
57
C12
R11
Q14
INb
53
Vers
56
C11
R12
Q15
INc
Q16
D12
R14
R13
D13
50
52
Vs
Q3
Q12
Q4
43
51
Q1
L1
Q2
D1
D2
C1

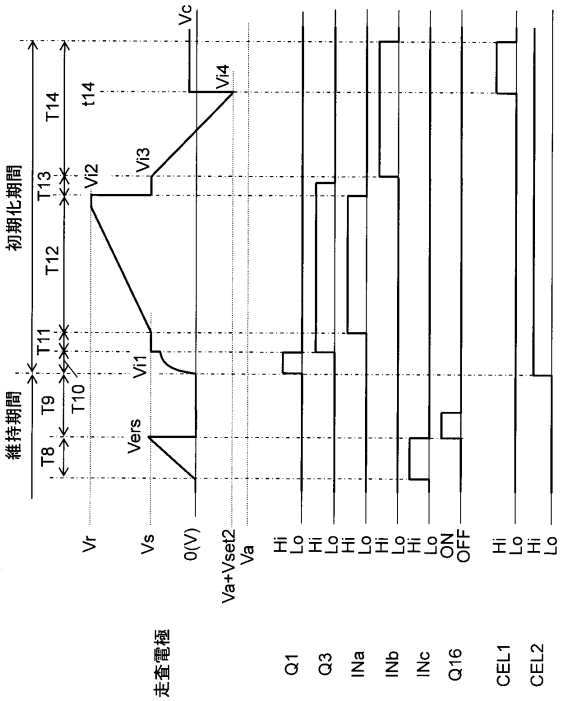
【図６】


60
61
Q31
Q32
C30
D31
D32
L30
62
Vs
Q33
Q34
ΔVe
Q39
Q38
Ve1
C31
Q37
Q36
D33
維持電極側
10
Cp
走査電極側
43
走査電極駆動回路

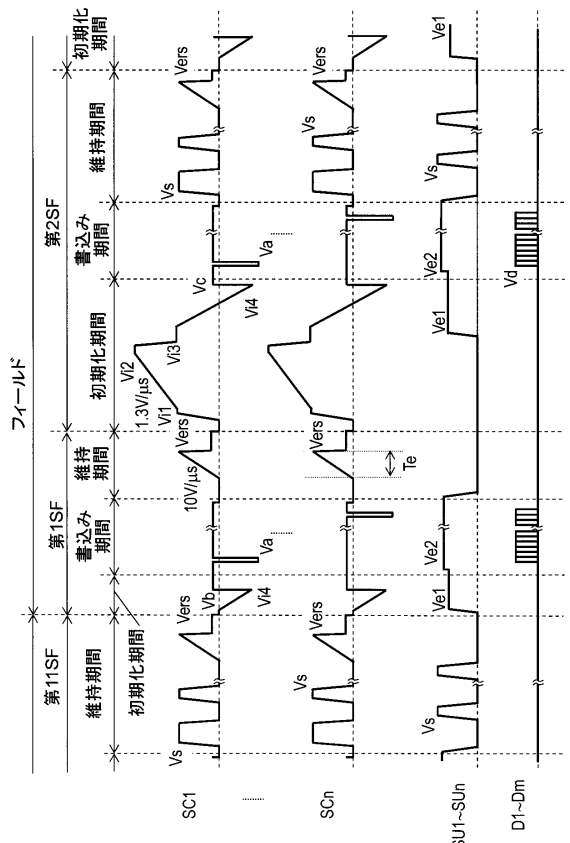
【図７】


走査電極
維持電極
発光波形
電圧
Vs
0
Vers
Ve1
T1
T2
T3
T4
T5
T6
T7
T8
T9
t1
t2
t3
t4
t5
t6
t7
t8
t9
t10
Q1
Q2
Q3
Q4
Q31
Q32
Q33
Q34
INc
ON
OFF
Hi
Lo

【図８】


維持期間
初期化期間
T8
T9
T10
T11
T12
T13
T14
t14
Vc
Vers
Vi1
Vi2
Vi3
Vi4
Vr
Vs
0(V)
Va+Vset2
Va
走査電極
Q1
Q3
INa
INb
INc
Q16
CEL1
CEL2
Hi
Lo
ON
OFF

【図９】


フィールド
第11SF
第1SF
第2SF
維持期間
書込み期間
初期化期間
初期化期間
維持期間
書込み期間
維持期間
初期化期間
Vs
Vers
Vb
Va
Vi4
Vc
Vi3
Vi2
Vi1
1.3V/μs
10V/μs
Te
Ve1
Ve2
Vd
SC1
SCn
SU1~SUn
D1~Dm

フロントページの続き

(72)発明者　川合　俊輔
大阪府門真市大字門真１００６番地　パナソニック株式会社内

審査官　佐野　潤一

(56)参考文献　特開２００６－０１１４５９（ＪＰ，Ａ）
特開２００２－３０４１５３（ＪＰ，Ａ）
特開２０００－２６７６２５（ＪＰ，Ａ）
特開２０００－３０５５１０（ＪＰ，Ａ）
特開２００３－２６３１２７（ＪＰ，Ａ）
特開２００５－１４１２２４（ＪＰ，Ａ）
特開２００５－２２２０２０（ＪＰ，Ａ）
特開２００６－１８４４８６（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｇ０９Ｇ　　３／２０