

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年3月7日(07.03.2024)



(10) 国際公開番号

WO 2024/048009 A1

(51) 国際特許分類:
H02M 3/155 (2006.01) *H01F 37/00* (2006.01)

(21) 国際出願番号: PCT/JP2023/022214

(22) 国際出願日: 2023年6月15日(15.06.2023)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2022-135466 2022年8月29日(29.08.2022) JP

(71) 出願人: 株式会社日立製作所(HITACHI, LTD.)
[JP/JP]; 〒1008280 東京都千代田区丸の内
一丁目6番6号 Tokyo (JP).

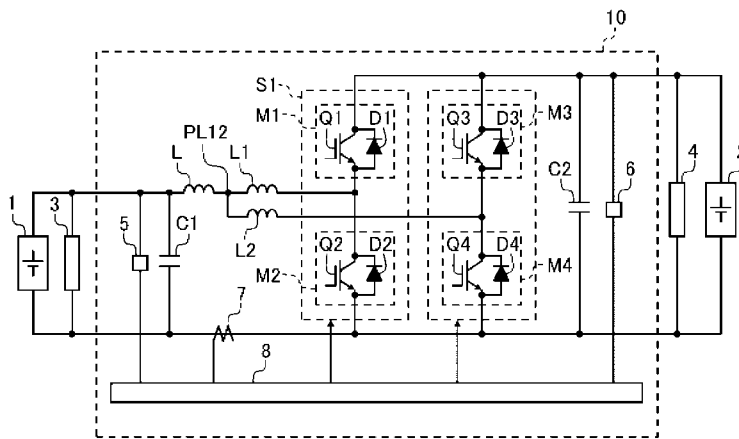
(72) 発明者: 嶋田 尊衛(SHIMADA Takae); 〒1008280
東京都千代田区丸の内一丁目6番6号 株
式会社日立製作所内 Tokyo (JP).

(74) 代理人: 弁理士法人開知 (KAICHI IP);
〒1030022 東京都中央区日本橋室町四丁
目3番16号 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

(54) Title: POWER CONVERSION DEVICE

(54) 発明の名称: 電力変換装置



(57) Abstract: This power conversion device comprises: a first leg in which a first upper arm and a first lower arm are connected in series; a second leg in which a second upper arm and a second lower arm are connected in series; a smoothing capacitor connected in parallel with the first leg and the second leg; a first auxiliary inductor, one end of which is connected to the connection point between the first upper arm and the first lower arm; a second auxiliary inductor, one end of which is connected to the connection point between the second upper arm and the second lower arm; and a smoothing inductor, one end of which is connected to the other end of the first auxiliary inductor and the other end of the second auxiliary inductor. The power conversion device performs power conversion between a power supply system connected between the other end of the smoothing inductor and one end of the smoothing capacitor and a power supply system connected between both ends of the smoothing capacitor. This makes it possible to reduce switching loss while reducing the size of the smoothing inductor, thereby enabling to achieve a reduction in size and an increase in efficiency.



(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 第1上アームと第1下アームを直列接続した第1レッグと、第2上アームと第2下アームを直列接続した第2レッグと、第1レッグと第2レッグに並列接続された平滑コンデンサと、第1上アームと第1下アームの接続点に一端が接続された第1補助インダクタと、第2上アームと第2下アームの接続点に一端が接続された第2補助インダクタと、第1補助インダクタの他端と第2補助インダクタの他端に一端が接続された平滑インダクタと、を備え、平滑インダクタの他端と平滑コンデンサの一端との間に接続された電源系統と、平滑コンデンサの両端間に接続された電源系統との間で電力を変換する。これにより、平滑インダクタを小型化しつつスイッチング損失を低減することができ、小型化及び高効率化を実現することができる。

明 細 書

発明の名称：電力変換装置

技術分野

[0001] 本発明は、電力変換装置に関する。

背景技術

[0002] 電力変換装置にはエネルギー消費量削減のための高効率化、省スペース化のための小型化が期待されている。このような電力変換装置には、種々のものが知られているが、半導体のスイッチング素子を用いた電力変換に係る技術としては、例えば、特許文献1，2に記載のものが知られている。

[0003] 特許文献1には、直流電源の出力電圧をリアクトル、逆流素子用ダイオード及びチョッピング用スイッチング素子を利用して昇圧するようにしたスイッチングレギュレータ方式の電源装置において、昇圧比を n 倍（ n は2以上の整数）に設定する場合に、並列接続された n 個のリアクトルとこれらリアクトルとそれぞれ対応された n 個のチョッピング用スイッチング素子を設け、前記 n 個のチョッピング用スイッチング素子を、 $2\pi/n$ ずつ位相がずれた状態でスイッチング動作させる制御手段を設けたスイッチング電源装置が開示されている。

[0004] また、特許文献2には、入力端子と出力端子との間に、リアクトルと半導体素子とを接続し、前記半導体素子を構成するスイッチング素子をオンオフ制御することによる前記リアクトルの充放電動作を利用して前記入力端子と前記出力端子との間で直流電圧の変換を行うDC/DCコンバータにおいて、前記半導体素子を互いに並列に接続された n 個（ n は2以上の整数）の半導体素子で構成し、前記リアクトルに印加される電圧の周波数が前記スイッチング素子のスイッチング周波数の n 倍となるよう、前記 n 個の前記スイッチング素子のオンオフ制御を、前記スイッチング素子のスイッチング周期の $1/n$ だけ互いに位相をずらして行うようにしたDC/DCコンバータが開示されている。

先行技術文献

特許文献

[0005] 特許文献1：特開平 1 0－1 2 7 0 5 0 号公報

特許文献2：特開 2 0 1 5－2 1 3 4 0 2 号公報

発明の概要

発明が解決しようとする課題

[0006] 上記従来技術のようにスイッチング素子を用いた電力変換装置の高効率化を図るためには、スイッチング素子で損失するエネルギーを削減する必要がある。スイッチング素子における損失としては、オン状態のスイッチング素子に電流が流れることにより発生する導通損失と、スイッチング素子をオン状態とオフ状態の間で切り替える際に発生するスイッチング損失とが知られている。

[0007] 上記特許文献 1 に記載の従来技術においては、複数のリアクトルに対応する複数のスイッチング素子を異なる位相で動作させて入力電流の脈動（リップル）を抑制することにより、平滑用コンデンサとして必要な容量の低減、すなわち、小型化を図っている。しかしながら、この技術においては、平滑用コンデンサについては小型化することができるものの、複数のリアクトルを用いる必要があり、電源装置全体を小型化することは困難である。

[0008] また、上記特許文献 2 に記載の従来技術においては、並列に接続した複数のスイッチング素子を順次オンオフさせることで、各スイッチング素子の周波数を上げずにリアクトルに印加される電圧の周波数を高めることにより、リアクトルの小型化を図っている。しかしながら、この技術においては、リアクトルの小型化は可能であるものの、スイッチング損失が低減されないため、DC/DC コンバータとしての高効率化は困難である。

[0009] 本発明は上記に鑑みてなされたものであり、平滑インダクタを小型化しつつスイッチング損失を低減することができ、小型化及び高効率化を実現することができる電力変換装置を提供することを目的とする。

課題を解決するための手段

[0010] 本願は上記課題を解決する手段を複数含んでいるが、その一例を挙げるならば、第1上アームと第1下アームを直列接続した第1レッグと、第2上アームと第2下アームを直列接続した第2レッグと、前記第1レッグと前記第2レッグに並列接続された平滑コンデンサと、前記第1上アームと前記第1下アームの接続点に一端が接続された第1補助インダクタと、前記第2上アームと前記第2下アームの接続点に一端が接続された第2補助インダクタと、前記第1補助インダクタの他端と前記第2補助インダクタの他端に一端が接続された平滑インダクタと、を備え、前記平滑インダクタの他端と前記平滑コンデンサの一端との間に接続された第1直流電源と、前記平滑コンデンサの両端間に接続された第2直流電源および／または第2直流負荷との間、または、前記平滑インダクタの他端と前記平滑コンデンサの一端との間に接続された第1直流負荷と、前記平滑コンデンサの両端間に接続された第2直流電源との間で電力を変換するものとする。

発明の効果

[0011] 本発明によれば、平滑インダクタを小型化しつつスイッチング損失を低減することができ、小型化及び高効率化を実現することができる。

図面の簡単な説明

[0012] [図1]第1の実施の形態に係る電力変換装置の回路構成を関連構成とともに示す図である。

[図2]昇圧動作時の各部の電圧・電流波形を示す図である。

[図3]昇圧動作におけるモードA1の回路動作を模式的に示す図である。

[図4]昇圧動作におけるモードA2の回路動作を模式的に示す図である。

[図5]昇圧動作におけるモードA3の回路動作を模式的に示す図である。

[図6]昇圧動作におけるモードA4の回路動作を模式的に示す図である。

[図7]昇圧動作におけるモードA5の回路動作を模式的に示す図である。

[図8]昇圧動作におけるモードA6の回路動作を模式的に示す図である。

[図9]降圧動作時の各部の電圧・電流波形を示す図である。

[図10]降圧動作におけるモードB 1の回路動作を模式的に示す図である。

[図11]降圧動作におけるモードB 2の回路動作を模式的に示す図である。

[図12]降圧動作におけるモードB 3の回路動作を模式的に示す図である。

[図13]降圧動作におけるモードB 4の回路動作を模式的に示す図である。

[図14]降圧動作におけるモードB 5の回路動作を模式的に示す図である。

[図15]降圧動作におけるモードB 6の回路動作を模式的に示す図である。

[図16]第2の実施の形態に係る電力変換装置の回路構成を関連構成とともに示す図である。

発明を実施するための形態

[0013] 以下、本発明の実施の形態を図面を参照しつつ説明する。

[0014] <第1の実施の形態>

本発明の第1の実施の形態を図1～図15を参照しつつ説明する。

[0015] 図1は、本実施の形態に係る電力変換装置の回路構成を関連構成とともに示す図である。

[0016] 図1に示す本実施の形態においては、直流電源1と直流負荷3とで代表して示す電力系統と直流電源2と直流負荷4とで代表して示す電力系統との間に電力変換装置10を接続し、直流電源1側から入力された電力を電力変換装置10で変換して直流電源2や直流負荷4に供給したり、直流電源2側から入力された電力を電力変換装置10で変換して直流電源1や直流負荷3に供給したりする場合を例示している。

[0017] 図1において、電力変換装置10は、上アームM1と下アームM2とを直列接続したレッグS1と、上アームM3と下アームM4とを直列接続したレッグS2と、レッグS1及びレッグS2に並列接続された平滑コンデンサC2と、上アームM1と下アームM2の接続点に一端が接続された補助インダクタL1と、上アームM3と下アームM4の接続点と補助インダクタL1の他端との間に接続された補助インダクタL2と、補助インダクタL1の他端と補助インダクタL2との接続点に一端が接続された平滑インダクタLと、平滑インダクタLの他端と平滑コンデンサC2の一端（負極側）との間に接

続された平滑コンデンサC 1 とを備えている。すなわち、平滑コンデンサC 1 と平滑コンデンサC 2 とはそれぞれの負極側で接続されている。また、電力変換装置10は、平滑コンデンサC 1, C 2の電圧を検出する電圧センサ5, 6と、平滑インダクタLの電流を検出する電流センサ7と、電力変換装置10の全体の動作を制御する制御部8とを備えている。なお、図示は省略するが、電力変換装置10の各素子の負極側の電位（GND電位）と制御部8の検出系のGND電位とは共通である。

[0018] 上アームM1は、スイッチング素子Q1と、スイッチング素子Q1に逆並列接続されたダイオードD1とで構成されている。下アームM2は、スイッチング素子Q2と、スイッチング素子Q2に逆並列接続されたダイオードD2とで構成されている。上アームM3は、スイッチング素子Q3と、スイッチング素子Q3に逆並列接続されたダイオードD3とで構成されている。下アームM4は、スイッチング素子Q4と、スイッチング素子Q4に逆並列接続されたダイオードD4とで構成されている。

[0019] 直流電源1及び直流負荷3は、電力変換装置の平滑コンデンサC1の両端間に接続されている。また、直流電源2及び直流負荷4は、平滑コンデンサC2の両端間に接続されている。以下、平滑コンデンサC1の両端間から入力した電力を平滑コンデンサC2の両端間に出力する動作を昇圧動作と称し、平滑コンデンサC2の両端間から入力した電力を平滑コンデンサC1の両端間に出力する動作を降圧動作と称する。

[0020] 制御部8は、電圧センサ5, 6で検出された電圧（平滑コンデンサC1, C2に印加される電圧）および電流センサ7で検出された電流（平滑インダクタLの電流）に基づいて、スイッチング素子Q1, Q2, Q3, Q4のオン／オフを制御することで、昇圧動作や高圧動作を行う。

[0021] 続いて、図2～図5を用いて電力変換装置10の動作について説明する。

[0022] なお、以下の説明において、平滑コンデンサC1, C2の負極側を基準とした場合に、補助インダクタL1と補助インダクタL2の接続点PL12の電圧をインダクタ接続点電圧と呼称する。また、スイッチング素子Q1～Q

4 を流れる電流がおよそ 0（ゼロ）の状態、スイッチング素子 Q 1 ～ Q 4 をそれぞれターンオンすることをゼロ電流スイッチングと称する。ゼロ電流スイッチングには、ターンオンに伴うスイッチング損失を低減する効果がある。

[0023] まず、図 2 ～図 8 を用いて昇圧動作について説明する。

[0024] 図 2 は、昇圧動作時の各部の電圧・電流波形を示す図である。また、図 3 ～図 8 は、昇圧動作における各モードの回路動作を模式的に示す図である。

[0025] 図 2 において、 V_{g1} 、 V_{g2} 、 V_{g3} 、 V_{g4} は、スイッチング素子 Q 1 ～ Q 4 のゲート信号をそれぞれ表しており、High がオン状態を、Low がオフ状態を表している。また、 I_1 、 I_2 は、補助インダクタ L 1、L 2 の電流をそれぞれ表しており、平滑インダクタ L から流れ込む向きを正とする。また、 I_L は、平滑インダクタ L の電流を表しており、平滑コンデンサ C 1 から流れ込む向きを正とする。また、期間 A 1、A 2、A 3、A 4、A 5、A 6 は、図 3 ～図 8 に示すモード A 1、A 2、A 3、A 4、A 5、A 6 にそれぞれ対応している。

[0026] 図 3 ～図 8 は、昇圧動作におけるモード A 1 ～ A 6 のそれぞれの回路動作を示している。本実施の形態において、昇圧動作時には、スイッチング素子 Q 1、Q 3 はオフ状態に固定する。

[0027] （モード A 1：図 3）

スイッチング素子 Q 2 をオン状態、スイッチング素子 Q 4 をオフ状態に制御する。このとき、平滑コンデンサ C 1 から平滑インダクタ L、補助インダクタ L 1 及びスイッチング素子 Q 2 を経由して負極側に電流が流れる。また、平滑インダクタ L の電流 I_L は時間の経過とともに徐々に増加する。

[0028] （モード A 2：図 4）

モード A 1 において予め定めた時間（期間 A 1）が経過した状態でスイッチング素子 Q 2 をターンオフする（オフ状態に制御する）と、モード A 1 においてスイッチング素子 Q 2 に流れていた電流はダイオード D 1 へ転流する。すなわち、平滑コンデンサ C 1 から平滑インダクタ L に流れた電流は、補

助インダクタ L_1 及びダイオード D_1 を経由して、平滑コンデンサ C_2 に流れる。また、平滑インダクタ L の電流 I_L は時間の経過とともに徐々に減少する。

[0029] モードA2では、平滑コンデンサ C_1 と平滑コンデンサ C_2 の電圧の差が、平滑インダクタ L と補助インダクタ L_1 とで分圧されるため、インダクタ接続点電圧（接続点 PL_{12} の電圧）は平滑コンデンサ C_2 の電圧よりも低くなる。したがって、ダイオード D_3 には逆方向電圧が印加されることとなり、補助インダクタ L_2 とダイオード D_3 には電流が流れない。

[0030] （モードA3：図5）

モードA2において予め定めた時間（期間A2）が経過した状態でスイッチング素子 Q_4 をターンオンする（オン状態に制御する）と、モードA2において平滑コンデンサ C_1 から平滑インダクタ L 、補助インダクタ L_1 及びダイオード D_1 を経由して平滑コンデンサ C_2 に流れていた電流の一部が、平滑コンデンサ C_1 から平滑インダクタ L 、補助インダクタ L_2 及びスイッチング素子 Q_4 を経由して負極側に流れる。すなわち、補助インダクタ L_1 の電流 I_1 は時間の経過とともに徐々に減少し、補助インダクタ L_2 の電流 I_2 及びスイッチング素子 Q_4 の電流は時間の経過とともに徐々に増加する。ここで、スイッチング素子 Q_4 をターンオンするタイミングでは、補助インダクタ L_2 とダイオード D_3 には電流が流れておらず、かつスイッチング素子 Q_4 をターンオンした後にスイッチング素子 Q_4 の電流が0（ゼロ）の状態から時間の経過とともに徐々に増加するので、モードA2からモードA3への切り換えにおけるスイッチング素子 Q_4 のターンオンはゼロ電流スイッチングである。

[0031] （モードA4：図6）

モードA3において十分な時間（期間A3）が経過し、補助インダクタ L_1 の電流 I_1 が0（ゼロ）になるまで減少すると、ダイオード D_1 が逆電流を阻止し、平滑コンデンサ C_1 から平滑インダクタ L 、補助インダクタ L_2 及びスイッチング素子 Q_4 を経由して負極側に電流が流れる。このとき、平

滑インダクタ L の電流 I_L は時間の経過とともに徐々に増加する。なお、モードA4においては、ダイオードD1の逆回復電流や、スイッチング素子Q1、Q2、ダイオードD1、D2の出力容量成分等に起因して、補助インダクタ L_1 に逆向き（負）の電流が流れ、補助インダクタ L_2 、スイッチング素子Q4及びダイオードD2を通る経路で循環電流が流れる場合がある。

[0032] （モードA5：図7）

モードA4において予め定めた時間（期間A4）が経過した状態でスイッチング素子Q4をターンオフする（オフ状態に制御する）と、モードA4においてスイッチング素子Q4に流れていた電流はダイオードD3へ転流する。すなわち、平滑コンデンサC1から平滑インダクタ L に流れた電流は、補助インダクタ L_2 及びダイオードD3を経由し、平滑コンデンサC2に流れる。このとき、平滑インダクタ L の電流 I_L は時間の経過とともに徐々に減少する。

[0033] モードA5では、平滑コンデンサC1と平滑コンデンサC2の電圧の差が、平滑インダクタ L と補助インダクタ L_2 とで分圧されるため、インダクタ接続点電圧（接続点 P_{L12} の電圧）は平滑コンデンサC2の電圧よりも低くなる。したがって、ダイオードD1には逆方向電圧が印加されることとなり、補助インダクタ L_1 とダイオードD1には電流が流れない。

[0034] （モードA6：図8）

モードA5において予め定めた時間（期間A5）が経過した状態でスイッチング素子Q2をターンオンする（オン状態に制御する）と、補助インダクタ L_2 の電流 I_2 は時間の経過とともに徐々に減少し、また、補助インダクタ L_1 の電流 I_1 及びスイッチング素子Q2の電流は時間の経過とともに徐々に増加する。ここで、スイッチング素子Q2をターンオンするタイミングでは、補助インダクタ L_1 とダイオードD1には電流が流れておらず、かつスイッチング素子Q2をターンオンした後にスイッチング素子Q2の電流が0（ゼロ）の状態から時間の経過とともに徐々に増加するので、モードA5からモードA6への切り換えにおけるスイッチング素子Q2のターンオンは

ゼロ電流スイッチングである。

[0035] (モードA 6 → A 1 : 図3)

モードA 6において十分な時間(期間A 6)が経過し、補助インダクタL 2の電流I 2が0(ゼロ)になるまで減少すると、ダイオードD 3が逆電流を阻止し、モードA 1の状態に戻る。すなわち、平滑コンデンサC 1から平滑インダクタL、補助インダクタL 1及びスイッチング素子Q 2を経由して負極側に電流が流れる。また、平滑インダクタLの電流I Lは時間の経過とともに徐々に増加する。なお、モードA 6から切り換えられたモードA 1においては、ダイオードD 3の逆回復電流や、スイッチング素子Q 3、Q 4、ダイオードD 3、D 4の出力容量成分等に起因して、補助インダクタL 2に逆向き(負)の電流が流れ、補助インダクタL 1、スイッチング素子Q 2及びダイオードD 4を通る経路で循環電流が流れる場合がある。

[0036] 昇圧動作においては、モードA 1～A 6の動作を順に繰り返す。

[0037] このように、昇圧動作では、スイッチング素子Q 2とスイッチング素子Q 4をとともにオフする期間を設けて交互にオン状態にして動作させる。なお、本実施の形態においては、スイッチング素子Q 2のオン期間とスイッチング素子Q 4のオン期間を同程度とする場合を例示しており、例えば、スイッチング素子Q 2のオン期間を長くする場合には、併せてスイッチング素子Q 4のオン期間も長くする。

[0038] このように、本実施の形態の昇圧動作においては、補助インダクタL 1、L 2の働きにより、スイッチング素子Q 2、Q 4のターンオンについてゼロ電流スイッチングを実現することができ、ターンオン時のスイッチング損失を低減することができる。また、平滑インダクタLに作用する周波数は、スイッチング素子Q 2やスイッチング素子Q 4のスイッチング周波数の2倍となるため、平滑インダクタLに必要なインダクタンス値を削減することができる。平滑インダクタLの部品を小型化することができる。

[0039] 次に、図9～図15を用いて降圧動作について説明する。

[0040] 図9は、降圧動作時の各部の電圧・電流波形を示す図である。また、図1

0～図15は、降圧動作における各モードの回路動作を模式的に示す図である。

[0041] 図9において、 V_{g1} 、 V_{g2} 、 V_{g3} 、 V_{g4} は、スイッチング素子 $Q1$ ～ $Q4$ のゲート信号をそれぞれ表しており、 $High$ がオン状態を、 Low がオフ状態をそれぞれ表している。また、 I_1 、 I_2 は、補助インダクタ $L1$ 、 $L2$ の電流をそれぞれ表しており、平滑インダクタ L へ流れる向きを正とする。また、 I_L は、平滑インダクタ L の電流を表しており、平滑コンデンサ $C1$ へ流れる向きを正とする。また、期間 $B1$ 、 $B2$ 、 $B3$ 、 $B4$ 、 $B5$ 、 $B6$ は、図10～図15に示すモード $B1$ 、 $B2$ 、 $B3$ 、 $B4$ 、 $B5$ 、 $B6$ にそれぞれ対応している。

[0042] 図10～図15は、降圧動作におけるモード $B1$ ～ $B6$ のそれぞれの回路動作を示している。本実施の形態において、降圧動作時には、スイッチング素子 $Q2$ 、 $Q4$ はオフ状態に固定する。

[0043] (モード $B1$ ：図10)

スイッチング素子 $Q1$ をオン状態、スイッチング素子 $Q3$ をオフ状態に制御する。このとき、平滑コンデンサ $C2$ からスイッチング素子 $Q2$ 、補助インダクタ $L1$ 及び平滑インダクタ L を経由して平滑コンデンサ $C1$ に電流が流れる。また、平滑インダクタ L の電流 I_L は時間の経過とともに徐々に増加する。

[0044] (モード $B2$ ：図11)

モード $B1$ において予め定めた時間（期間 $B1$ ）が経過した状態でスイッチング素子 $Q1$ をターンオフする（オフ状態に制御する）と、モード $B2$ においてスイッチング素子 $Q1$ に流れていた電流はダイオード $D2$ へ転流する。すなわち、ダイオード $D2$ 、補助インダクタ $L1$ 及び平滑インダクタ L を経由した電流が平滑コンデンサ $C1$ へ流れる。また、平滑インダクタ L の電流 I_L は時間の経過とともに徐々に減少する。

[0045] モード $B2$ では、平滑コンデンサ $C1$ の電圧が、平滑インダクタ L と補助インダクタ $L1$ とで分圧されるため、インダクタ接続点電圧（接続点 $PL1$

2の電圧)は正の値となる。したがって、ダイオードD4には逆方向電圧が印加されることとなり、補助インダクタL2とダイオードD4には電流が流れない。

[0046] (モードB3 : 図12)

モードB2において予め定めた時間(期間B2)が経過した状態でスイッチング素子Q3をターンオンする(オン状態に制御する)と、モードB2においてダイオードD2、補助インダクタL1及び平滑インダクタLを経由して平滑コンデンサC1に流れていた電流の一部が、平滑コンデンサC2からスイッチング素子Q3、補助インダクタL2及び平滑インダクタLを経由して平滑コンデンサC1に流れる電流に代わる。すなわち、補助インダクタL1の電流I1は時間の経過とともに徐々に減少し、補助インダクタL2及びスイッチング素子Q3の電流は時間の経過とともに徐々に増加する。ここで、スイッチング素子Q3をターンオンするタイミングでは、補助インダクタL2とダイオードD4には電流が流れておらず、かつスイッチング素子Q3をターンオンした後にスイッチング素子Q3の電流が0(ゼロ)の状態から徐々に増加するので、モードB2からモードB3への切り換えにおけるスイッチング素子Q3のターンオンはゼロ電流スイッチングである。

[0047] (モードB4 : 図13)

モードB3において十分な時間(期間B3)が経過し、補助インダクタL1の電流I1が0(ゼロ)になるまで減少すると、ダイオードD2が逆電流を阻止し、平滑コンデンサC2からスイッチング素子Q3、補助インダクタL2及び平滑インダクタLを経由して平滑コンデンサC1に電流が流れる。このとき、平滑インダクタLの電流ILは時間の経過とともに徐々に増加する。なお、モードB4においては、ダイオードD2の逆回復電流や、スイッチング素子Q1、Q2、ダイオードD1、D2の出力容量成分等に起因して、補助インダクタL1に逆向き(負)の電流が流れ、ダイオードD1、スイッチング素子Q3及び補助インダクタL2を通る経路で循環電流が流れる場合がある。

[0048] (モードB5 : 図14)

モードB4において予め定めた時間(期間B4)が経過した状態でスイッチング素子Q3をターンオフする(オフ状態に制御する)と、スイッチング素子Q3に流れていた電流はダイオードD4へ転流する。すなわち、ダイオードD4、補助インダクタL2及び平滑インダクタLを経由した電流が平滑コンデンサC1へ流れる。また、平滑インダクタLの電流 I_L は時間の経過とともに徐々に減少する。

[0049] モードB5では、平滑コンデンサC1の電圧が、平滑インダクタLと補助インダクタL2とで分圧されるため、インダクタ接続点電圧(接続点PL12の電圧)は正の値となる。したがって、ダイオードD2には逆方向電圧が印加されることとなり、補助インダクタL1とダイオードD2には電流が流れない。

[0050] (モードB6 : 図15)

モードB5において予め定めた時間(期間B5)が経過した状態でスイッチング素子Q1をターンオンする(オン状態に制御する)と、補助インダクタL2の電流 I_2 は時間の経過とともに徐々に減少し、補助インダクタL1の電流 I_1 及びスイッチング素子Q1の電流は時間の経過とともに徐々に増加する。ここで、スイッチング素子Q1をターンオンするタイミングでは、補助インダクタL1とダイオードD2には電流が流れておらず、かつスイッチング素子Q1をターンオンした後にスイッチング素子Q1の電流が0(ゼロ)の状態から徐々に増加するので、モードB5からモードB6への切り換えにおけるスイッチング素子Q1のターンオンはゼロ電流スイッチングである。

[0051] (モードB6→B1 : 図3)

モードB6において十分な時間(期間B6)が経過し、補助インダクタL2の電流 I_2 が0(ゼロ)になるまで減少すると、ダイオードD4が逆電流を阻止し、モードB1の状態に戻る。すなわち、平滑コンデンサC2からスイッチング素子Q2、補助インダクタL1及び平滑インダクタLを経由して

平滑コンデンサC 1に電流が流れる。また、平滑インダクタLの電流I Lは時間の経過とともに徐々に増加する。なお、モードB 6から切り換えられたモードB 1においては、ダイオードD 4の逆回復電流や、スイッチング素子Q 3、Q 4、ダイオードD 3、D 4の出力容量成分等に起因して、補助インダクタL 2に逆向き（負）の電流が流れ、ダイオードD 3、スイッチング素子Q 1及び補助インダクタL 1を通る経路で循環電流が流れる場合がある。

[0052] 降圧動作においては、モードB 1～B 6の動作を順に繰り返す。

[0053] このように、降圧動作では、スイッチング素子Q 1とスイッチング素子Q 3とともにオフする期間を設けて交互にオン状態にして動作させる。なお、本実施の形態においては、スイッチング素子Q 1のオン期間とスイッチング素子Q 3のオン期間を同程度とする場合を例示しており、例えば、スイッチング素子Q 1のオン期間を長くする場合には、スイッチング素子Q 3のオン期間も長くする。

[0054] このように、本実施の形態の降圧動作においては、補助インダクタL 1、L 2の働きにより、スイッチング素子Q 1、Q 3のターンオンについてゼロ電流スイッチングを実現することができ、ターンオン時のスイッチング損失を低減することができる。また、平滑インダクタLに作用する周波数は、スイッチング素子Q 1やスイッチング素子Q 3のスイッチング周波数の2倍となるため、平滑インダクタLに必要なインダクタンス値を削減することができる。また、平滑インダクタLの部品を小型化することができる。

[0055] 以上のように、本実施の形態においては、第1上アーム（例えば、上アームM 1）と第1下アーム（例えば、下アームM 2）を直列接続した第1レッグ（例えば、レッグS 1）と、第2上アーム（例えば、上アームM 3）と第2下アーム（例えば、M 4）を直列接続した第2レッグ（例えば、レッグS 2）と、第1レッグと第2レッグに並列接続された平滑コンデンサ（例えば、平滑コンデンサC 2）と、第1上アームと第1下アームの接続点に一端が接続された第1補助インダクタ（例えば、補助インダクタL 1）と、第2上アームと第2下アームの接続点に一端が接続された第2補助インダクタ（例

例えば、補助インダクタ L_2)と、第1補助インダクタの他端と第2補助インダクタの他端に一端が接続された平滑インダクタ(例えば、平滑インダクタ L)と、を備え、平滑インダクタの他端と平滑コンデンサの一端との間に接続された第1直流電源(例えば、直流電源1)と、平滑コンデンサの両端間に接続された第2直流電源(例えば、直流電源2)および/または第2直流負荷(直流負荷4)との間、または、平滑インダクタの他端と平滑コンデンサの一端との間に接続された第1直流負荷と、平滑コンデンサの両端間に接続された第2直流電源との間で電力を変換するように構成した。これにより、スイッチング素子 $Q_1 \sim Q_4$ のターンオンについてゼロ電流スイッチングを実現することでターンオン時のスイッチング損失を低減することができ、また、平滑インダクタ L に必要なインダクタンス値を削減することで平滑インダクタ L の部品サイズを小型化することができる。すなわち、平滑インダクタを小型化しつつスイッチング損失を低減することができ、小型化及び高効率化を実現することができる。

[0056] <第2の実施の形態>

本発明の第2の実施の形態を図16を参照しつつ説明する。

[0057] 本実施の形態は、第1の実施の形態で示した補助インダクタ L_1 、 L_2 の機能を結合インダクタ L_0 で実現するものである。なお、本実施の形態において、第1の実施の形態と同様の部材や機能などには同じ符号を付し、説明を適宜省略する。

[0058] 図16は、本実施の形態に係る電力変換装置の回路構成を関連構成とともに示す図である。

[0059] 図16に示す本実施の形態においては、第1の実施の形態と同様に、直流電源1と直流負荷3とで代表して示す電力系統と直流電源2と直流負荷4とで代表して示す電力系統との間に電力変換装置10Aを接続し、直流電源1側から入力された電力を電力変換装置10Aで変換して直流電源2や直流負荷4に供給したり、直流電源2側から入力された電力を電力変換装置10で変換して直流電源1や直流負荷3に供給したりする場合を例示している。

[0060] 図16において、電力変換装置10Aは、磁性材料で構成された磁気回路に第1の実施の形態における補助インダクタL1に相当する巻線N1と補助インダクタL2に相当する巻線N2とを巻回した結合インダクタL0を有し、上アームM1と下アームM2とを直列接続したレッグS1と、上アームM3と下アームM4とを直列接続したレッグS2と、レッグS1及びレッグS2に並列接続された平滑コンデンサC2と、上アームM1と下アームM2の接続点に一端が接続された巻線N1と、上アームM3と下アームM4の接続点と巻線N1の他端との間に接続された巻線N2と、巻線N1の他端と巻線N2との接続点に一端が接続された平滑インダクタLと、平滑インダクタLの他端と平滑コンデンサC2の一端（負極側）との間に接続された平滑コンデンサC1とを備えている。

[0061] その他の構成は第1の実施の形態と同様である。

[0062] 以上のように構成した本実施の形態においても第1の実施の形態と同様の効果を得ることができる。

[0063] また、第1の実施の形態における2つの補助インダクタL1、L2の機能を1つの結合インダクタL0で置き換えて構成したので、部品点数を削減することができるとともに、部品の小型化によって電力変換装置を更に小型化することができる。

[0064] また、電力変換装置10Aの動作に際して生じる可能性のある循環電流を抑制することができる。

[0065] <付記>

なお、本発明は上記の実施の形態に限定されるものではなく、その要旨を逸脱しない範囲内の様々な変形例や組み合わせが含まれる。また、本発明は、上記の実施の形態で説明した全ての構成を備えるものに限定されず、その構成の一部を削除したものも含まれる。

[0066] 上記の実施の形態においては、昇圧動作と降圧動作の両方が可能である場合、すなわち、双方向の電力変換が可能である電力変換装置の構成を例示して説明したが、これに限られず、例えば、単方向の電力変換ができればよい

場合には構成を簡略化することができる。例えば、降圧動作が不要で昇圧動作のみが必要な場合には、スイッチング素子 Q 1, Q 2 を省略し、昇圧チョッパ型の回路構成にすればよい。また、昇圧動作が不要で降圧動作のみが必要な場合には、スイッチング素子 Q 3, Q 4 を省略し、降圧チョッパ型の回路構成にしてもよい。

[0067] また、上記の各構成、機能等は、それらの一部又は全部を、例えば集積回路で設計する等により実現してもよい。また、上記の各構成、機能等は、プロセッサがそれぞれの機能を実現するプログラムを解釈し、実行することによりソフトウェアで実現してもよい。

符号の説明

[0068] 1…直流電源、2…直流電源、3…直流負荷、4…直流負荷、5…電圧センサ、6…電圧センサ、7…電流センサ、8…制御部、10, 10A…電力変換装置、C1, C2…平滑コンデンサ、D1～D4…ダイオード、I1, I2, IL…電流、L…平滑インダクタ、L0…結合インダクタ、L1, L2…補助インダクタ、M1…上アーム、M2…下アーム、M3…上アーム、M4…下アーム、N1, N2…巻線、PL12…接続点、Q1～Q4…スイッチング素子、S1, S2…レッグ

請求の範囲

- [請求項1] 第1上アームと第1下アームを直列接続した第1レッグと、
第2上アームと第2下アームを直列接続した第2レッグと、
前記第1レッグと前記第2レッグに並列接続された平滑コンデンサと、
前記第1上アームと前記第1下アームの接続点に一端が接続された第1補助インダクタと、
前記第2上アームと前記第2下アームの接続点に一端が接続された第2補助インダクタと、
前記第1補助インダクタの他端と前記第2補助インダクタの他端に一端が接続された平滑インダクタと、を備え、
前記平滑インダクタの他端と前記平滑コンデンサの一端との間に接続された第1直流電源と、前記平滑コンデンサの両端間に接続された第2直流電源および／または第2直流負荷との間、または、前記平滑インダクタの他端と前記平滑コンデンサの一端との間に接続された第1直流負荷と、前記平滑コンデンサの両端間に接続された第2直流電源との間で電力を変換することを特徴とする電力変換装置。
- [請求項2] 請求項1に記載の電力変換装置において、
前記第1下アームに設けられた第1スイッチング素子と、
前記第2下アームに設けられた第2スイッチング素子と、
前記第1下アームの第1スイッチング素子と前記第2下アームの第2スイッチング素子とを両方ともにオフする期間を設けつつ交互にオン状態にする制御部と
を備えたことを特徴とする電力変換装置。
- [請求項3] 請求項2に記載の電力変換装置において、
前記制御部は、前記第1下アームの第1スイッチング素子がオン状態である期間の増減に伴って、前記第2下アームの第2スイッチング素子がオン状態である期間を増減させることを特徴とする電力変換装

置。

[請求項4]

請求項1に記載の電力変換装置において、
前記第1上アームに設けられた第3スイッチング素子と、
前記第2上アームに設けられた第4スイッチング素子と、
前記第1上アームの第3スイッチング素子と前記第2上アームの第4スイッチング素子とをともにオフする期間を設けて交互にオン状態に制御する制御部と
を備えたことを特徴とする電力変換装置。

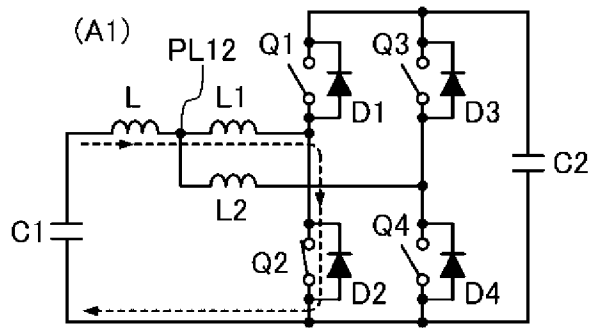
[請求項5]

請求項4に記載の電力変換装置において、
前記制御部は、前記第1上アームの第3スイッチング素子がオン状態である期間の増減に伴って、前記第2上アームの第4スイッチング素子がオン状態である期間を増減させることを特徴とする電力変換装置。

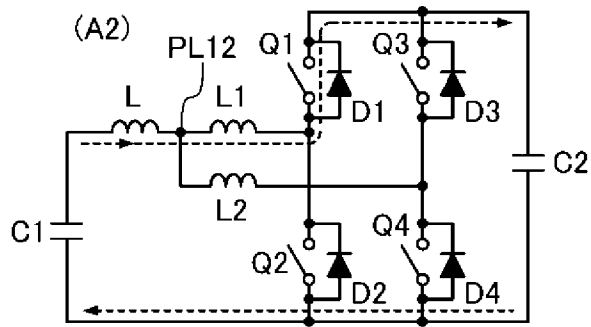
[請求項6]

請求項1に記載の電力変換装置において、
前記第1補助インダクタと前記第2補助インダクタは、磁性材料で構成された磁気回路に前記第1補助インダクタを構成する第1巻線と前記第2補助インダクタを構成する第2巻線とを巻回した結合インダクタを構成することを特徴とする電力変換装置。

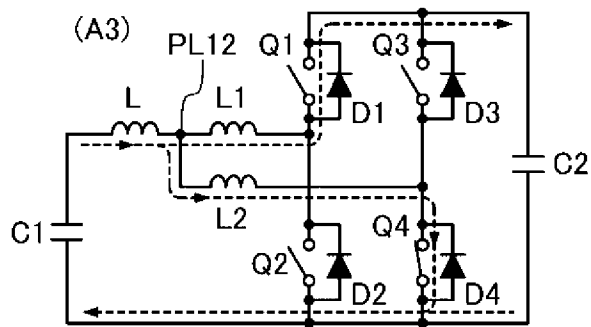
[図3]



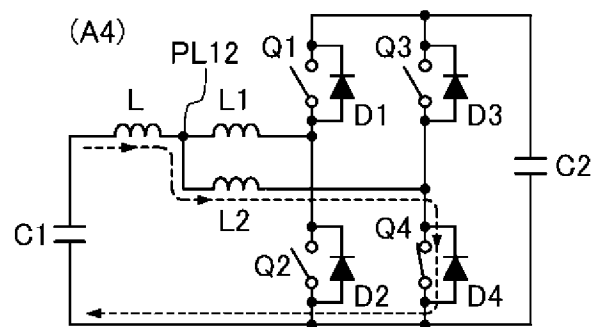
[図4]



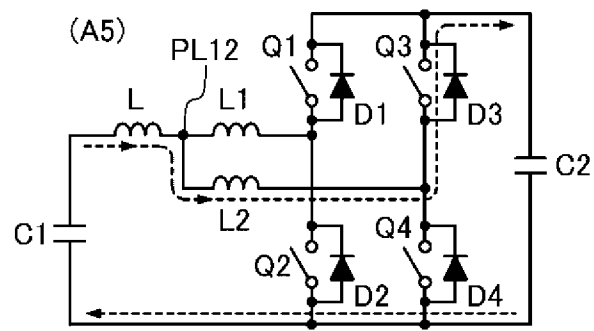
[図5]



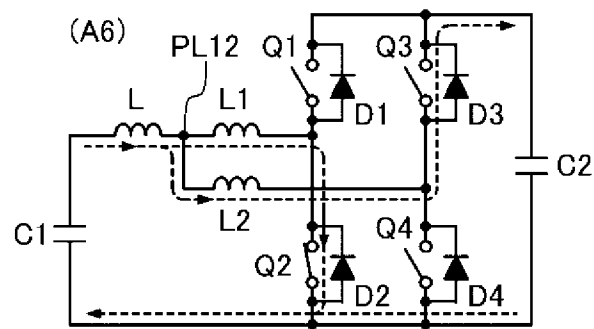
[図6]



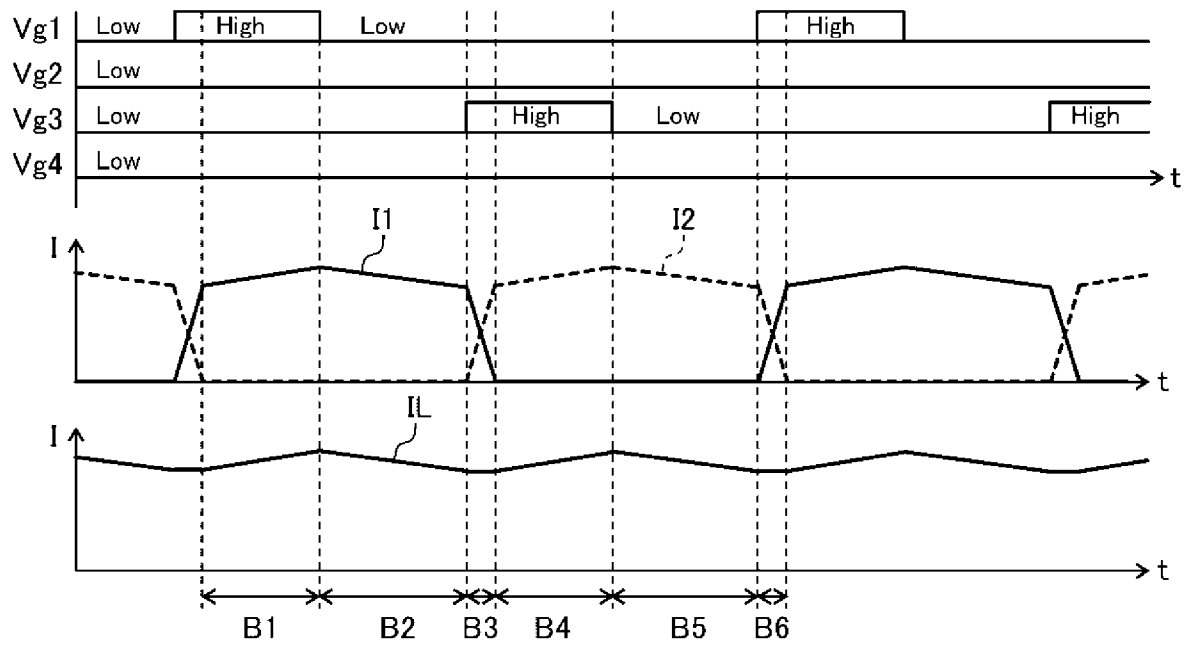
[図7]



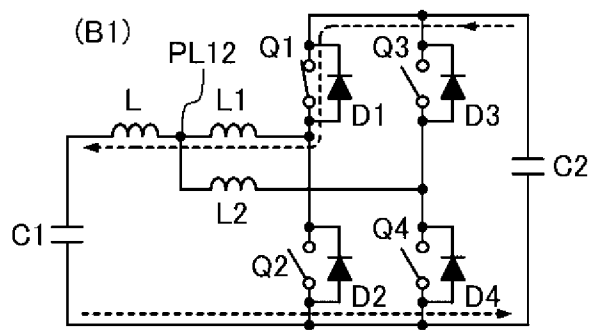
[図8]



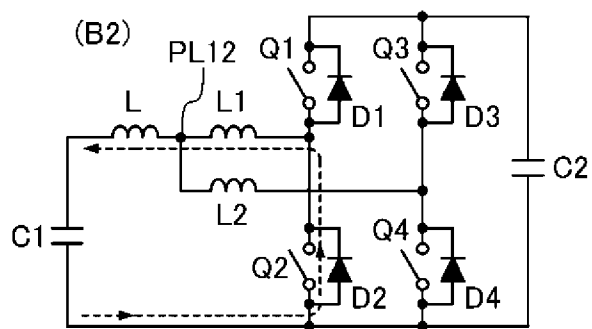
[図9]



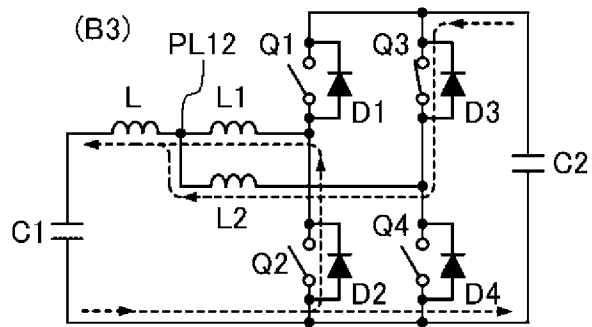
[図10]



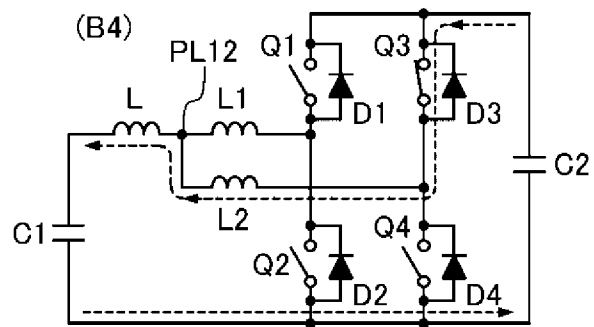
[図11]



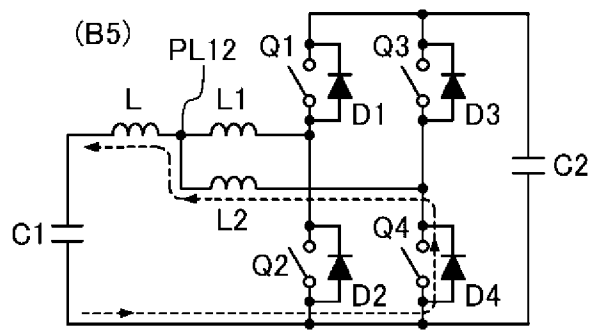
[図12]



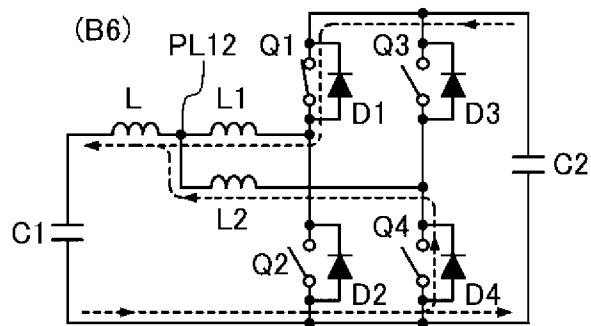
[図13]



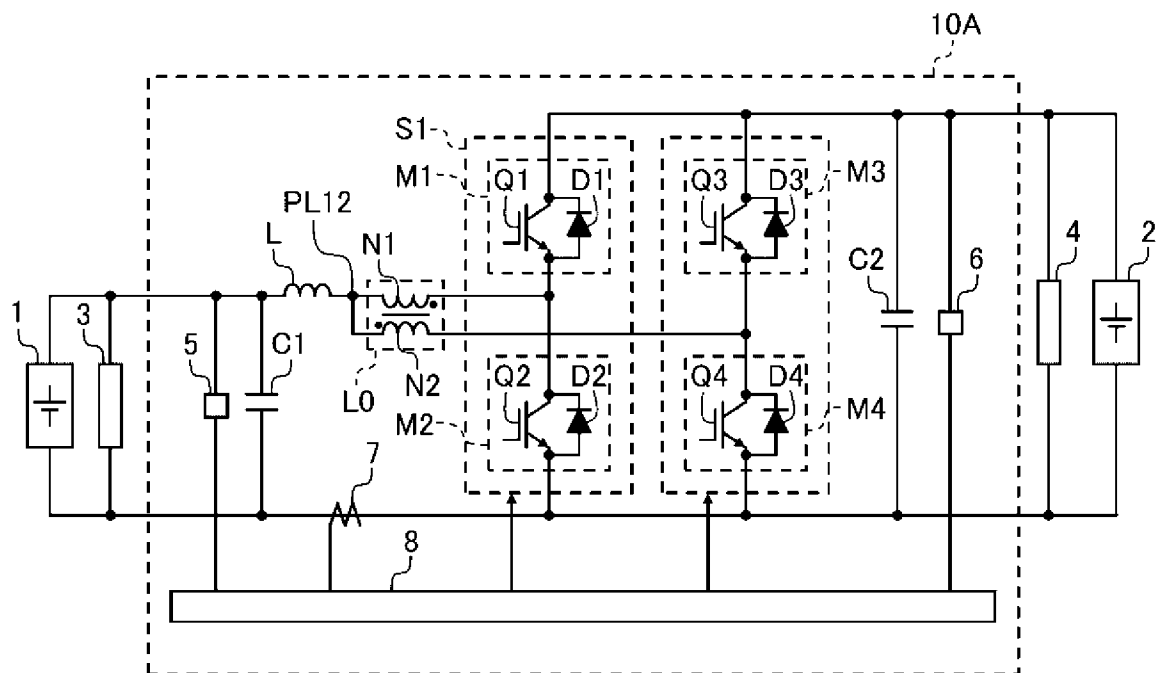
[図14]



[図15]



[図16]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/022214

A. CLASSIFICATION OF SUBJECT MATTER**H02M 3/155**(2006.01)i; **H01F 37/00**(2006.01)i

FI: H02M3/155 W; H02M3/155 H; H01F37/00 A; H01F37/00 C

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M3/155; H01F37/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2023
 Registered utility model specifications of Japan 1996-2023
 Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2020/095432 A1 (MITSUBISHI ELECTRIC CORP.) 14 May 2020 (2020-05-14) paragraphs [0014]-[0022], [0051]-[0063], fig. 1-3	1-3, 6
Y	paragraphs [0014]-[0022], [0051]-[0063], fig. 1-3	1, 4-5
Y	WO 2019/225397 A1 (AUTONETWORKS TECHNOLOGIES, LTD.) 28 November 2019 (2019-11-28) paragraphs [0013]-[0015], fig. 1	1
Y	JP 2018-191412 A (MURATA MFG. CO., LTD.) 29 November 2018 (2018-11-29) paragraphs [0012], [0013], fig. 1	1
Y	JP 2015-213402 A (MITSUBISHI ELECTRIC CORP.) 26 November 2015 (2015-11-26) paragraphs [0015]-[0017], [0031], [0032], fig. 2-4	4-5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

07 August 2023

Date of mailing of the international search report

22 August 2023

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/022214

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO	2020/095432	A1	14 May 2020	(Family: none)	
WO	2019/225397	A1	28 November 2019	US 2021/0203234 A1 paragraphs [0020]-[0023], fig. 1	
JP	2018-191412	A	29 November 2018	(Family: none)	
JP	2015-213402	A	26 November 2015	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H02M 3/155(2006.01)i; H01F 37/00(2006.01)i FI: H02M3/155 W; H02M3/155 H; H01F37/00 A; H01F37/00 C		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H02M3/155; H01F37/00 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2020/095432 A1（三菱電機株式会社）14.05.2020（2020-05-14） 段落[0014]-[0022], [0051]-[0063], 図1-3	1-3, 6
Y	段落[0014]-[0022], [0051]-[0063], 図1-3	1, 4-5
Y	WO 2019/225397 A1（株式会社オートネットワーク技術研究所）28.11.2019（2019-11-28） 段落[0013]-[0015], 図1	1
Y	JP 2018-191412 A（株式会社村田製作所）29.11.2018（2018-11-29） 段落[0012]-[0013], 図1	1
Y	JP 2015-213402 A（三菱電機株式会社）26.11.2015（2015-11-26） 段落[0015]-[0017], [0031]-[0032], 図2-4	4-5
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 07.08.2023		国際調査報告の発送日 22.08.2023
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 町田 舞 5G 1158 電話番号 03-3581-1101 内線 3526

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2023/022214

引用文献			公表日	パテントファミリー文献	公表日
WO	2020/095432	A1	14.05.2020	(ファミリーなし)	
WO	2019/225397	A1	28.11.2019	US 2021/0203234 A1 段落[0020]-[0023], 図1	
JP	2018-191412	A	29.11.2018	(ファミリーなし)	
JP	2015-213402	A	26.11.2015	(ファミリーなし)	