

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年12月19日(19.12.2024)



(10) 国際公開番号

WO 2024/257585 A1

- (51) 国際特許分類:
H04N 23/60 (2023.01) *H04N 1/195* (2006.01)
G06T 7/11 (2017.01)
- (21) 国際出願番号: PCT/JP2024/019229
- (22) 国際出願日: 2024年5月24日(24.05.2024)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2023-097461 2023年6月14日(14.06.2023) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).
- (72) 発明者: 猿田 貴志 (SARUTA, Takashi); 〒2430014 神奈川県厚木市旭町四丁目14

番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

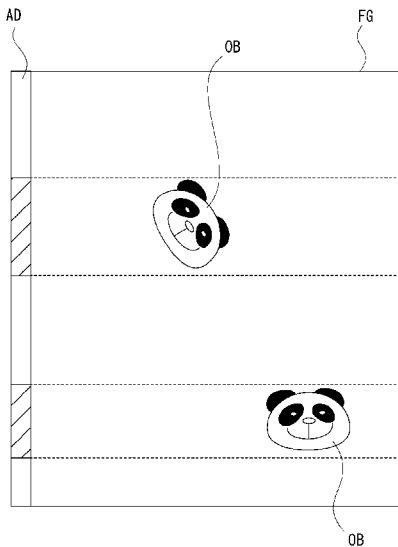
(74) 代理人: 弁理士法人テクノピア国際特許事務所 (TECHNOPEER PATENTS & TRADEMARKS); 〒1030001 東京都中央区日本橋小伝馬町1番3号7階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(54) Title: SENSOR DEVICE, DATA STRUCTURE, AND INFORMATION PROCESSING DEVICE

(54) 発明の名称: センサ装置、データ構造、情報処理装置

[図5]



(57) Abstract: A sensor device according to the present invention is provided with: a pixel array unit in which pixels are two-dimensionally arranged; a determination processing unit that determines whether or not each line data output from the pixel array unit is effective line data to be processed in subsequent image processing; an additional information generation unit that generates additional information on the basis of the result of the determination by the determination processing unit; an output data generation unit that generates output data for each line by using the line data and the additional information; and an output unit that outputs the output data.

(57) 要約: センサ装置は、画素が2次元配列された画素アレイ部と、前記画素アレイ部から出力されるラインデータごとに後段の画像処理の処理対象とされる有効ラインデータであるか否かを判定する判定処理部と、前記判定処理部による前記判定の結果に基づいて付加情報を生成する付加情報生成部と、前記ラインデータと前記付加情報とを用いてラインごとの出力データを生成する出力データ生成部と、前記出力データを出力する出力部と、を備える。

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

明 細 書

発明の名称： センサ装置、データ構造、情報処理装置

技術分野

[0001] 本技術は、画素アレイ部から出力されるラインごとのデータについてのセンサ装置、データ構造、情報処理装置の技術に関する。

背景技術

[0002] 画像データに対する画像処理を行うことにより被写体検出や欠陥検出などを行うシステムが知られている。このようなシステムでは、画像処理を効率よく行うことが必要とされる場合がある。

例えば、下記特許文献1においては、画像データに画像のシフト方向を示すフラグを付加する技術が開示されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2000-004404号公報

発明の概要

発明が解決しようとする課題

[0004] ところで、30fpsや60fpsを超える高速なイメージセンサが普及してきている。このような高速出力される画像データとしてのフレーム画像に対して画像処理を行う場合には、画像処理における演算量を減らすことが望ましい。

[0005] 本技術はこのような問題に鑑みて為されたものであり、フレーム画像に対する画像処理の処理負担軽減を図ることを目的とする。

課題を解決するための手段

[0006] 本技術に係るセンサ装置は、画素が2次元配列された画素アレイ部と、前記画素アレイ部から出力されるラインデータごとに後段の画像処理の処理対象とされる有効ラインデータであるか否かを判定する判定処理部と、前記判定処理部による前記判定の結果に基づいて付加情報を生成する付加情報生成

部と、前記ラインデータと前記付加情報とを用いてラインごとの出力データを生成する出力データ生成部と、前記出力データを出力する出力部と、を備えたものである。

これにより、後段の情報処理装置においてラインデータごとに画像処理を行うか否かを決定することができる。

[0007] 本技術に係るデータ構造は、画素が2次元配列された画素アレイ部を有するセンサ装置から出力される出力データのデータ構造であって、前記画素アレイ部から出力されるラインデータと、前記ラインデータごとに後段の画像処理の処理対象とされる有効ラインデータであるか否かの判定結果を示す付加情報と、に基づいて生成されるものである。

[0008] 本技術に係る情報処理装置は、画素が2次元配列された画素アレイ部から出力されるラインデータと、前記ラインデータごとに後段の画像処理の処理対象とされる有効ラインデータであるか否かの判定結果を示す付加情報と、に基づいて生成される出力データをセンサ装置から受信する受信処理部と、前記受信処理部によって受信した前記出力データに含まれる前記付加情報に基づいて、前記ラインデータに対する所定の画像処理の実行可否を決定する判定処理部と、前記判定処理部の判定結果に基づいて前記ラインデータに対する前記所定の画像処理を実行する画像処理部15（15A、15B）と、を備えたものである。

図面の簡単な説明

[0009] [図1]本技術についての検出システムの構成例を示した図であり第1及び第2の実施の形態についての検出システムの構成を示すブロック図である。

[図2]検出システムの概要を示す図である。

[図3]画素ブロック領域ごとに対象被写体が撮像されているか否かを判定する例を示す図である。

[図4]対象被写体が撮像された画素ブロック領域におけるフレーム間の平均輝度値の変化を説明するための図である。

[図5]ラインごとの付加情報の一例を示す図である。

[図6]出力データのデータ構造の一例を示す図である。

[図7]S L V S - E Cの規格に準拠したパケットデータのデータ構造を示す図である。

[図8]パケットデータにおけるペイロード領域に複数の画素データが格納されることを説明するための図である。

[図9]対象被写体の検出と付加情報の生成等に関して検出システムが実行する処理の一例を示すフローチャートである。

[図10]センサ外処理部が実行する処理の一例を示すフローチャートである。

[図11]処理対象の領域の特定や画像処理に関して検出システムが実行する処理の一例を示すフローチャートである。

[図12]有効ラインデータにおいて更に有効範囲と無効範囲を設定する例を説明するための図である。

[図13]有効範囲と無効範囲を区別するために出力される信号の一例を示す図である。

[図14]後段の画像処理における処理対象の範囲とされた処理対象領域を説明するための図である。

[図15]第3の実施の形態についての検出システムの構成を示すブロック図である。

発明を実施するための形態

[0010] 以下、添付図面を参照し、本技術に係る実施の形態を次の順序で説明する。

<1. 第1の実施の形態>

<1-1. システム構成>

<1-2. 付加情報の生成過程>

<1-3. 出力データについて>

<1-4. 処理フロー>

<2. 第2の実施の形態>

<3. 第3の実施の形態>

< 4. 変形例 >

< 5. まとめ >

< 6. 本技術 >

[0011] < 1. 第 1 の実施の形態 >

本技術のセンサ装置 1 についての第 1 の実施の形態について説明する。

センサ装置 1 はカメラ装置 2 に含まれ、後段の情報処理装置 3 と共に検出システム S を構成する。

[0012] < 1 - 1. システム構成 >

検出システム S は、撮像により得られた撮像画像について検出対象の被写体を検出し、後段の画像処理の処理対象の領域を決定する処理と、被写体の検出結果と決定された領域に基づいてフレーム画像 F G における一部の領域に対する画像処理を行うものである。

検出システム S は、例えば、製品の不具合を検出するシステムや、被写体に貼付された 1 次元コードや 2 次元コードなどを読み取るシステムなどに適用される。

[0013] 第 1 の実施の形態における検出システム S の構成例を図 1 に示す。

[0014] 検出システム S は、カメラ装置 2 と情報処理装置 3 とを備える（図 1 及び図 2 参照）。

[0015] カメラ装置 2 は、センサ装置 1 と後段のセンサ外処理部 4 とを備えている。

[0016] センサ装置 1 は、例えば C C D (Charge Coupled Device) 型や C M O S (Complementary Metal Oxide Semiconductor) 型のイメージセンサとして構成されており、撮像部 5 と、検出処理部 6 と、付加情報生成部 7 と、出力データ生成部 8 と、出力部 9 とを備えている。

[0017] 撮像部 5 は、フォトダイオード等の受光部としての光電変換素子を有する画素が二次元に配列された画素アレイ部 5 a と、画素アレイ部 5 a が備えるそれぞれの画素から光電変換によって得られた電気信号を読み出す読み出し回路とを備えており、該電気信号を R A W データとしての撮像データとして

出力することが可能とされている。

[0018] 撮像部5から出力される撮像データは、例えば、同一行（ライン）に含まれる複数の画素データをまとめたラインごとのデータとされる。このラインごとのデータを「ラインデータLD」と記載する。なお、ラインデータLDに含まれる一つの画素についてのデータを「画素データ」と記載することもある。

[0019] なお、画素アレイ部5aから出力されるラインデータLDは、カラー画像やモノクロ画像などのデータだけでなく、距離画像やEVSデータやヒートマップ画像や分光画像や偏光画像など画素ごとの値を有する二次元データであればよい。

[0020] 例えば、カラー画像やモノクロ画像などの撮像データに基づいて後段の画像処理部では商品の品質を検査するための画像処理が可能とされる。また、距離画像としての撮像データに基づいて後段の画像処理部では商品の形状についての欠陥（穴や欠けなど）を検出するための画像処理が可能とされる。更に、ヒートマップ画像としての撮像データに基づいて後段の画像処理部では商品としての食品の火の通り具合などを検出するための画像処理を行うことが可能となる。

[0021] 他にも、分光画像や偏光画像などの撮像データに基づいて後段の画像処理部では商品の色についての不具合を検出するための画像処理を行うことが可能となる。

これらはあくまで一例であり、それ以外にも種々の目的に応じた画像処理が可能とされる。

[0022] なお、本実施の形態における後段の画像処理部は、カメラ装置2の外部に設けられた情報処理装置3が備えている。

[0023] 画素アレイ部5aが備える読み出し回路では、光電変換により得られた電気信号について、例えばCDS(Correlated Double Sampling)処理、AGC(Automatic Gain Control)処理などを実行し、更にA/D(Analog/Digital)変換処理を行う。

- [0024] A/D変換処理後の撮像データは、検出処理部6に出力される。
- [0025] なお、検出処理部6に供される撮像データは、撮像部5から出力されるA/D変換処理後のデジタルデータ（RAWデータ）とされる。また、RAWデータに対して前処理等を施したデータが検出処理部6に供されてもよい。
- [0026] 前処理では、撮像データに対してR、G、Bの黒レベルを所定のレベルにクランプするクランプ処理や、R、G、Bの色チャンネル間の補正処理等を行う。
- [0027] 検出処理部6は、ラインデータLDごとに後段の画像処理の対象とされた対象被写体OBを検出する処理を行う。
- [0028] 検出処理部6による検出手法は種々考えられ、例えば、ラインデータLDごとに検出してもよい。或いは、後述するように、検出処理部6は、各ラインデータLDを集めて1フレーム分の画像としたデータ（RAWデータとしてのフレーム画像FG）を画素ブロック領域Arに分割し、画素ブロック領域Arごとに対象被写体OBを検出してもよい。
- [0029] 付加情報生成部7は、検出処理部6の検出結果に基づいて、対象被写体OBが含まれているか否かを示す付加情報ADをラインデータLDごとに生成する。
- 付加情報ADとしての判定結果は、1ビットのフラグ情報で表現することが可能である。
- [0030] 出力データ生成部8は、ラインデータLDと付加情報ADを用いて後段の処理部に出力する出力データODを生成する。生成される出力データODは、例えば、SLVS（Scalable Low Voltage Signaling）の規格（SLVS-EC（SLVS with Embedded Clock）も含む）に準拠したデータであってもよいし、MIPI（Mobile Industry Processor Interface）の規格に準じたデータであってもよいし、それ以外の構成を有するデータであってもよい。
- [0031] 出力部9は、出力データ生成部8によって生成された出力データODを後段の処理部、具体的には、センサ外処理部4に出力する。出力部9からセン

サ装置 1 の外部に出力される出力データ OD は、1 ライン分のラインデータ LD とその付加情報 AD が含まれたデータとされる。即ち、出力部 9 は、1 フレームの撮像についてラインデータ LD の数だけ出力データ OD を出力する。

[0032] センサ外処理部 4 は、センサ画像受信部 10 と、カメラ信号処理部 11 と、カメラ画像送信部 12 とを備えて構成されている。

[0033] センサ画像受信部 10 は、センサ装置 1 から出力されるセンサ画像としての出力データ OD を受信し、後段のカメラ信号処理部 11 に供給する。

[0034] カメラ信号処理部 11 は、センサ装置 1 から出力されるセンサ画像に対して、前述した前処理や同時化処理や YC 生成処理などを含む現像処理を施す。また、必要に応じて現像処理に解像度変換処理やコーデック処理等が含まれていてもよい。

[0035] 同時化処理では、各画素についての撮像データが、R、G、B 全ての色成分を有するようにする色分離処理を施す。例えば、ベイヤー配列のカラーフィルタを用いた撮像素子の場合は、色分離処理としてデモザイク処理が行われる。YC 生成処理では、R、G、B の撮像データから、輝度 (Y) 信号及び色 (C) 信号を生成 (分離) する。解像度変換処理では、各種の信号処理が施された撮像データに対して、解像度変換処理を実行する。

[0036] コーデック処理では、上記の各種処理が施された撮像データについて、例えば記録用や通信用の符号化処理、ファイル生成を行う。コーデック処理では、動画のファイル形式として、例えば M P E G - 2 (M P E G : Moving Picture Experts Group) や H. 2 6 4 などの形式によるファイル生成を行うことが可能とされる。また静止画ファイルとして J P E G (Joint Photographic Experts Group)、T I F F (Tagged Image File Format)、G I F (Graphics Interchange Format) 等の形式のファイル生成を行うことも考えられる。

[0037] カメラ画像送信部 12 は、カメラ信号処理部 11 の処理によって得られた画像データ (カメラ画像データ) をカメラ装置 2 の外部の装置へ送信する処

理を行う。本例では、カメラ画像送信部 12 は、検出システム S が備える情報処理装置 3 に対してカメラ画像データを送信する。

[0038] 続いて、情報処理装置 3 の構成例について図 1 を参照して説明する。

情報処理装置 3 は、カメラ装置 2 から受信したカメラ画像データに対して所定の画像処理を行う。このとき、情報処理装置 3 は、カメラ画像データの一部を選択して画像処理を行う。

[0039] 情報処理装置 3 は、受信処理部 13 と判定処理部 14 と画像処理部 15 と記憶処理部 16 と表示処理部 17 とを備えている。

[0040] 受信処理部 13 は、カメラ装置 2 からカメラ画像データを受信する。受信したカメラ画像データは、記憶処理部 16 に供給されることにより図示しない記憶部に記憶される。

[0041] また、受信したカメラ画像データは、判定処理部 14 にも供給される。

[0042] 判定処理部 14 は、供給されたカメラ画像データに関するラインデータ L D ごとの付加情報 A D を用いて、画像処理対象のラインを判定する。即ち、判定処理部 14 は、カメラ画像データにおけるラインデータ L D ごとに画像処理の実行可否を判定する。

[0043] 判定結果はカメラ画像データと共に画像処理部 15 に供給される。

[0044] 画像処理部 15 は、判定処理部 14 の判定結果に基づいてカメラ画像データにおける処理対象の領域（ライン）に対する画像処理を行う。

画像処理部 15 が実行する画像処理は、上述したように、対象被写体 O B を検出して欠陥等の不具合の有無を判定する処理や、対象被写体 O B としての二次元コードを検出して読み取る処理などである。

[0045] より具体的には、画像処理部 15 は、付加情報 A D に基づいて画像処理の対象とすべきと判定されたラインデータ L D についての画像処理を行う。換言すれば、画像処理部 15 は、付加情報 A D に基づいて画像処理の対象とすべきでないと判定されたラインデータ L D についての画像処理は行わない。

[0046] 画像処理部 15 による処理結果は、記憶処理部 16 に供給されることにより図示しない記憶部に記憶される。

[0047] また、画像処理部 15 は、画像処理の結果を表示処理部 17 に供給する。
これにより、検出システム S を使用しているユーザに対して画像処理の結果を提示することが可能となる。

[0048] < 1 - 2. 付加情報の生成過程 >

付加情報 A D を生成するまでの過程について、図 3 等を参照して説明する。
。

[0049] 図 3 は、図 2 に示すカメラ装置 2 でベルトコンベア上を流れてくる対象被写体 O B を撮像した画像であり、撮像部 5 から出力される 1 フレーム分のラインデータ L D により生成されたフレーム画像 F G を示したものである。

[0050] 検出処理部 6 は、フレーム画像 F G を複数の画素ブロック領域 A r に分割し、画素ブロック領域 A r ごとに対象被写体 O B を検出する。検出処理部 6 は、対象被写体 O B が撮像された画素ブロック領域 A r を「有効ブロック B v」とし、対象被写体 O B が撮像されていない画素ブロック領域 A r を「無効ブロック B i」とする。

[0051] 検出処理部 6 は、画素ブロック領域 A r ごとに算出した平均輝度値を用いて有効ブロック B v と無効ブロック B i を判定する。

一つの画素ブロック領域 A r は、例えば、縦横それぞれ 8 画素から成る合計 64 画素の領域とされている。

[0052] 検出処理部 6 では、1 フレーム分のラインデータ L D を撮像部 5 から受け取ったタイミングで、或いは、画素ブロック領域 A r に対する処理が可能な分のラインデータ L D を撮像部 5 から受け取ったタイミングで、対象被写体 O B を検出する。即ち、図 3 に示す例では、フレーム画像 F G に含まれる全てのラインデータ L D を受信するたびに検出処理が実行されてもよいし、ラインデータ L D を 8 個受信するたびに検出処理が実行されてもよい。

[0053] 検出処理部 6 は、画素ブロック領域 A r について算出された平均輝度値と閾値を比較し、平均輝度値と基準値の乖離が所定以上とされた場合に、対象被写体 O B を検出したものとして当該画素ブロック領域 A r を有効ブロック B v として決定する。

[0054] 平均輝度値との比較に用いられる基準値は、例えば本例であれば、ベルトコンベアのみが写っている画素ブロック領域 A_r の平均輝度値を採用することが考えられる。また、基準値は、画素ブロック領域 A_r ごとに異なってもよい。

例えば、ベルトコンベアに商品や製品を流していない状態で撮像したフレーム画像 F_G を用いて画素ブロック領域 A_r ごとに基準値を設定してもよい。

[0055] 一つの有効ブロック B_v の一部が含まれるラインデータ L_D は、本例では8個のラインデータ L_D とされる。この8個のラインデータ L_D は後段の画像処理の対象となるラインデータ L_D とされる「有効ラインデータ L_{D_v} 」とされる。

付加情報生成部7は、これらの有効ラインデータ L_{D_v} それぞれの付加情報 A_D として有効フラグ F_v を設定する。

[0056] なお、検出処理部6による有効ブロック B_v と無効ブロック B_i の決定方法は他にも考えられる。

例えば、前回のフレーム画像 F_G と今回のフレーム画像 F_G との平均輝度値の変化に基づいて有効ブロック B_v を決定してもよい。

[0057] 一例を図4に示す。図4は今回のフレーム画像 F_G を示したものであり、一つ前のフレーム画像 F_G における対象被写体 O_B の位置を破線で示している。

[0058] 二つの画素ブロック領域 A_{r1} 、 A_{r2} に着目する。画素ブロック領域 A_{r1} は、前回のフレーム画像において対象被写体 O_B の一部が撮像されていた画素ブロック領域 A_r のうちのひとつとされている。また、画素ブロック領域 A_{r2} は、今回のフレーム画像 F_G において対象被写体 O_B の一部が撮像されていた画素ブロック領域 A_r のうちのひとつとされている。

[0059] このとき、画素ブロック領域 A_{r1} と画素ブロック領域 A_{r2} は共に平均輝度値が変化した画素ブロック領域 A_r である。従って、検出処理部6は、画素ブロック領域 A_{r1} 、 A_{r2} の双方を有効ブロック B_v と決定してもよ

い。

[0060] 或いは、検出処理部6は平均輝度値の変化の方向に基づいて有効ブロックB_vを決定してもよい。

例えば、対象被写体OBが黒よりも輝度値が大きい被写体である場合にについて考える。このとき、ベルトコンベアの色を黒にすることで、対象被写体OBが写り込んでいない状態から写り込んだ状態へと変化した画素ブロック領域A_{r2}は、平均輝度値の変化がプラス方向とされる。

[0061] 一方、対象被写体OBが写り込んだ状態から写り込んでいない状態へと変化した画素ブロック領域A_{r1}は、平均輝度値の変化がマイナス方向とされる。

従って、平均輝度値がプラス方向に変化した画素ブロック領域A_rを有効ブロックB_vとして判定することで、対象被写体OBが撮像されたラインデータLDのみを処理対象の有効ラインデータLD_vとして決定することが可能となる。

[0062] 一方、対象被写体OBが黒に近い色である場合には、ベルトコンベアの色を白で構成し、平均輝度値がマイナス方向に変化した画素ブロック領域A_rを有効ブロックB_vとして決定することで、適切な付加情報ADを設定することが可能となる。

[0063] また、検出処理部6に用いられるフレーム画像FGは同時化処理前のRAWデータである。従って、対象被写体OBの色が赤色である場合には、画素ブロック領域A_rにおける赤色についての平均輝度値の変化を算出することで、有効ブロックB_vを適切に決定することが可能である。このとき、ベルトコンベアを撮像した場合の赤色についての輝度値と対象被写体OBを撮像した場合の赤色の輝度値が異なるようにベルトコンベアの色を設定することが望ましい。

[0064] <1-3. 出力データについて>

ラインデータLDごとの対象被写体OBの検出結果は付加情報ADとしてラインデータLDに付加される。付加情報ADは検出の有無を示す情報であ

り1ビットのフラグ情報で表現することが可能である。

[0065] 付加情報ADの一例を図5に示す。ハッチングされた行は有効ラインデータLD_vであることを示す「1」が付加情報ADとして設定された行である。

また、ハッチングされていない行は無効ラインデータLD_iであることを示す「0」が付加情報ADとして設定された行である。

[0066] このような1ビットのフラグ情報とされた付加情報ADは、ラインデータLDを送信するためのパケットデータに含ませることで、当該ラインデータLDを画像処理の対象とするか否かを後段の処理部に伝達することができる。

[0067] ラインデータLDと付加情報ADを用いて生成される出力データの一例について図6を参照して説明する。

各種のパケットデータのフォーマットでは、パケットごとにパケットヘッダPHとペイロード領域とパケットフッタPFが設けられている。

[0068] 一つのパケットにおけるペイロード領域には、例えば一つのラインデータLDが含まれている。

[0069] パケットヘッダPHの構成は仕様によって様々である。例えば、SLVS-ECの規格であれば、「Frame Start」、「Frame End」、「Line Valid」、「Line Number」、「EBD Line」、「Data ID」、「Header Info Type」、「Reserved」、「Line Length」、「Reserved」、「ECC」などがパケットヘッダPHに設けられている（図7参照）。

[0070] これらの各項目のうち、未使用領域や拡張領域、具体的には「Reserved」とされた領域等に付加情報ADを格納することで、パケットヘッダPHのサイズを変えずにラインデータLDと付加情報ADをパケットデータに含ませることができる。

[0071] また、MIP1の仕様であれば、パケットヘッダPHに設けられた「Da

t a I D」、「Word Count」、「ECC」のうち、例えば、「Data I D」に格納されるチャンネル情報やデータタイプの情報に含めることが可能である。

また、例えば、「Word Count」などの領域に付加情報 A D を格納してもよい。「Word Count」の情報は画素アレイ部 5 a のサイズが既知であれば一つのラインデータ L D を送信する際の packetsize も既知であり不要な情報となるため、代わりに付加情報 A D を格納することが可能である。

[0072] 以上のように、1 ビットのフラグ情報とされた付加情報 A D はパケットデータにおけるラインデータ L D とは別の領域に格納することが可能である。

これ以外の方法として、付加情報 A D をラインデータ L D に含める方法も考えられる。

[0073] 例えば、画素アレイ部 5 a における水平方向のサイズが n 画素であれば、ラインデータ L D には n 個の画素データが含まれている（図 8 参照）。図中の画素データ (0) は、1 番目（先頭）の画素データであることを示しており、画素データ ($n - 1$) は、 n 番目（最後尾）の画素データであることを示している。

[0074] ここで、ラインデータ L D における両端の画素データを付加情報 A D に置き換えることが考えられる。また、より好ましくは、ラインデータ L D における先頭の画素データを付加情報 A D に置き換える。

[0075] 同一行に配置された画素のうち、先頭画素（水平方向左端の画素）や最後尾画素（水平方向右端の画素）は、カメラ装置 2 の画角が適切に設定されていれば対象被写体が写り込んでいる可能性が低い画素である。従って、ラインデータ L D に含まれる画素データのうち、そのような端画素の画素データを付加情報 A D に置き換えることで、後段の画像処理の有効性を保ちつつ packetsize を変えずにラインデータ L D と付加情報 A D の双方を送信することが可能となる。

[0076] なお、先頭画素や最後尾画素の画素データにおける 1 ビットを付加情報 A

Dとして扱ってもよい。その場合には、画素データにおけるLSBを付加情報ADに割り当ててもよい。これにより、先頭画素や最後尾画素の画素データへの影響を最小限に留めることができ、当該画素データを本来の画素データとして扱うことも可能となる。

[0077] <1-4. 処理フロー>

カメラ装置2におけるセンサ装置1が実行する処理の一例を図9に、カメラ装置2におけるセンサ外処理部4が実行する処理の一例を図10に示す。

また、カメラ装置2の後段の装置である情報処理装置3が実行する処理の一例を図11に示す。

[0078] なお、図9及び図10に示す各処理は検出システムSの可動開始から可動停止に亘って繰り返されるフレーム画像FGの撮像ごとに実行される処理である。また、図11は、検出システムSの稼働開始から可動停止に亘って繰り返される処理であり、フレーム画像FGの撮像に対してラインデータLDの数だけ複数回実行される処理である。

[0079] カメラ装置2のセンサ装置1の撮像部5は、図9のステップS101において、撮像処理を行う。

[0080] 撮像処理を終えた後、センサ装置1の検出処理部6は、対象被写体検出処理をステップS102で行う。対象被写体OBを検出する処理は、例えば、上述したように平均輝度値に基づいて画素ブロック領域Arごとに行われる。

[0081] センサ装置1の付加情報生成部7は、ステップS103で付加情報ADを生成する処理を行う。

[0082] センサ装置1の出力データ生成部8はステップS104で、ラインデータLDと付加情報ADを用いて出力データ（パケットデータでありセンサ画像のデータ）を生成する。

[0083] センサ装置1の出力部9は、ステップS105で出力データを後段のセンサ外処理部4へ出力する。

[0084] 続いて、カメラ装置2のセンサ外処理部4のセンサ画像受信部10は、図

10のステップS201でセンサ画像を受信する。

[0085] センサ外処理部4のカメラ信号処理部11は、ステップS202で信号処理を行う。この信号処理は、上述した同時化処理やYC生成処理などとされる。

[0086] センサ外処理部4のカメラ画像送信部12は、ステップS203でカメラ画像を後段の装置とされた情報処理装置3へ送信する。

[0087] 情報処理装置3の受信処理部13は、図11のステップS301でこのカメラ画像を受信する処理を行う。具体的には、カメラ画像における一つのラインデータLDを含むデータを受信する。

[0088] 情報処理装置3の判定処理部14は、ステップS302で受信したラインデータLDに対応する付加情報ADを取り出し、受信したラインデータLDが有効ラインデータLDvであるか否かを判定する。

[0089] 情報処理装置3は、ステップS303で付加情報ADの判定結果に基づいた分岐処理を行う。具体的に、付加情報ADが有効ラインデータLDvを示すものであった場合には、情報処理装置3の画像処理部15は、ステップS304で画像処理を行う。この画像処理は、上述したように、対象被写体OBを検出して欠陥等の不具合の有無を判定する処理や、対象被写体OBとしての二次元コードを検出して読み取る処理などである。

[0090] なお、ステップS304の処理は、例えば、一続きの画素データが溜まるまで待機した後に実行されてもよい。

例えば、図5に示すフレーム画像FGを例に挙げると、フレーム画像FGに二つの対象被写体OBが撮像されている場合には、一つの対象被写体OBが撮像された複数のラインデータLDを受信した後に当該複数のラインデータLDによる領域を対象としてステップS304の画像処理が行われる。そして、もう一方の被写体OBが撮像された複数のラインデータLDを受信した後に当該複数のラインデータLDによる領域を対象としたステップS304の画像処理が再度行われる。

[0091] また、1枚のフレーム画像FGにおける全ての有効ラインデータLDvを

受信した後に、ステップS 3 0 4の画像処理を行ってもよい。

[0092] 続いて、情報処理装置3の記憶処理部16は、ステップS 3 0 5で、画像処理の結果を記憶する処理を行う。

そして、情報処理装置3の表示処理部17は、ステップS 3 0 6で画像処理の結果やフレーム画像F Gの表示処理を行う。

[0093] 一方、ステップS 3 0 3において付加情報A Dが無効ラインデータL D iを示すものであった場合は、情報処理装置3は、ステップS 3 0 7で受信したラインデータL Dの破棄、或いは、有効ラインデータL D vに対して実行されるステップS 3 0 5の画像処理において補完情報として利用するための処理を行う。

補完情報として利用するための処理とは、例えば、受信した無効ラインデータL D iを記憶部に記憶する処理などである。

[0094] <2. 第2の実施の形態>

第2の実施の形態における検出システムS Aのカメラ装置2 Aの構成は、図1に示すカメラ装置2と同様である。従って、相違部分だけ説明することにより重複説明を避ける。

[0095] カメラ装置2 Aは、センサ装置1 Aとセンサ外処理部4 Aとを備えている。

[0096] センサ装置1 Aの検出処理部6 Aは、ラインデータL Dごとに後段の画像処理の対象とされた対象被写体O Bが撮像された画素データが含まれているか否かを特定するだけでなく、ラインデータL Dにおいて画像処理の対象とされる範囲を有効範囲R vとし画像処理の対象外とされる範囲を無効範囲R iとして特定する。

[0097] 具体的には、例えば図12に示すように、ラインデータL Dごとに有効ラインデータL D vと無効ラインデータL D iを区別するための付加情報A Dが付加情報生成部7によって生成される。

また、検出処理部6 Aによって、有効ラインデータL D vにおける対象被写体O Bが撮像された画素範囲が有効範囲R vとして、対象被写体O Bが撮

像されていない画素範囲が無効範囲 R_i として設定される。

[0098] 有効範囲 R_v と無効範囲 R_i は、ラインデータ LD ごとに異なる。また、無効ラインデータ LD_i については有効範囲 R_v が設定されない。

[0099] また、有効範囲 R_v と無効範囲 R_i の設定は、上述した画素ブロック領域 Ar ごとに行われてもよい。

[0100] センサ装置 1 A からセンサ外処理部 4 A に対しては、ラインデータ LD と付加情報 AD と共に有効範囲 R_v と無効範囲 R_i を特定するための情報が出力される。有効範囲 R_v と無効範囲 R_i を特定するための情報とは、例えば、有効範囲 R_v と無効範囲 R_i の境目の画素を特定する情報であってもよいし、有効範囲 R_v (或いは無効範囲 R_i) に属する画素ブロック領域 Ar を示す情報であってもよいし、有効範囲 R_v の開始画素と有効範囲 R_v に含まれる画素数を示す情報であってもよい。

[0101] ここで一例を挙げる。

センサ装置 1 A からセンサ外処理部 4 A に対しては、ラインデータ LD の送信に同期させた同期信号が供給される。

[0102] センサ外処理部 4 A は、受信した同期信号に基づいてラインデータ LD における有効範囲 R_v と無効範囲 R_i を判定することが可能とされる。

[0103] 具体的に図 13 を参照して説明する。

センサ装置 1 A の出力部 9 は、センサ外処理部 4 A に対して、ピクセルクロック信号 S_clk と、パケットデータと、画素データイネーブル信号 S_data_en と、有効データ信号 S_data_val を出力する。図 13 は、パケットデータのうちの画素データを送信している期間を示したタイミングチャートである。

[0104] ラインデータ LD に含まれる画素データは n 個とされている。各画素データは図中において $Pix(0)$ から $Pix(n-1)$ として示されている。

[0105] また、ラインデータ LD における有効範囲 R_v は、 $Pix(f+1)$ から $Pix(g)$ とされた範囲と、 $Pix(h+1)$ から $Pix(m)$ とされた範囲とされている。

即ち、無効範囲 R_i は、 $P_{ix}(0)$ から $P_{ix}(f)$ とされた範囲と、 $P_{ix}(g+1)$ から $P_{ix}(h)$ とされた範囲と、 $P_{ix}(m+1)$ から $P_{ix}(n-1)$ とされた範囲とされている。

[0106] パケットデータにおけるペイロード領域に格納されたラインデータ LD の送信中において、画素データイネーブル信号 S_data_en は 1 (High) とされ、それ以外は 0 (Low) とされている。

[0107] また、有効範囲 R_v の画素データの送信中において、有効データ信号 S_data_vld は 1 (High) とされ、無効範囲 R_i の画素データの送信中において、有効データ信号 S_data_vld は 0 (Low) とされている。

[0108] センサ外処理部 4 A のセンサ画像受信部 10 は、パケットデータと共にピクセルクロック信号 S_clk と画素データイネーブル信号 S_data_en と有効データ信号 S_data_vld とを受信し、ラインデータ LD と付加情報 AD を得る。ここで得られたラインデータ LD と付加情報 AD は、カメラ画像送信部 12 A を介して情報処理装置 3 A に提供される。

[0109] 情報処理装置 3 A の受信処理部 13 A は、受信したラインデータ LD と付加情報 AD を 記憶処理部 16 に提供し、更にラインデータ LD 中の有効範囲 R_v についての情報を記憶処理部 16 に提供する。

[0110] また、受信処理部 13 A からは、ラインデータ LD と付加情報 AD と有効範囲 R_v を特定する情報が判定処理部 14 A に供給される。

[0111] 判定処理部 14 A は、供給されたカメラ画像データに関するラインデータ LD ごとの付加情報 AD を用いて画像処理対象のラインを判定する。更に、判定処理部 14 A は、有効ラインデータ LD_v のうち有効範囲 R_v を判定する。

即ち、判定処理部 14 A は、後段の画像処理の対象とされた矩形状の処理対象領域 ArT を特定する処理を行う (図 14 参照)。

[0112] 画像処理部 15 A は、判定処理部 14 A によって特定された処理対象領域 ArT を対象とした画像処理を行うことにより所望の結果を得る。換言すれ

ば、画像処理部 15 A は、無効ラインデータ LD_i を対象とした画像処理や、有効ラインデータ LD_v における無効範囲 R_i を対象とした画像処理は行わない。

[0113] 画像処理によって得られた結果は、記憶処理部 16 や表示処理部 17 に提供されることにより、記憶されたりユーザに提示されたりする。

[0114] <3. 第3の実施の形態>

上述した例では、所定の画像処理を行う画像処理部 15 がカメラ装置 2 (2 A) の後段の情報処理装置 3 (3 A) に設けられていた。本実施の形態における検出システム S B では、カメラ装置 2 B が画像処理部 15 B を備えている。

検出システム S B の構成例を図 15 に示す。なお、第 1 及び第 2 の実施の形態と同様の構成については同じ符号を付し適宜説明を省略する。

[0115] 検出システム S B は、カメラ装置 2 B と情報処理装置 3 B とを備える。情報処理装置 3 B は、画像処理結果をユーザに提示するための装置とされている。

[0116] カメラ装置 2 B は、センサ装置 1 とセンサ外処理部 4 B とを備えている。

[0117] センサ装置 1 は、撮像部 5 と検出処理部 6 と付加情報生成部 7 と出力データ生成部 8 と出力部 9 とを備えている。各部の態様は第 1 の実施の形態と同様である。即ち、センサ装置 1 からは、所定の規格に準拠したデータであってラインデータ LD と付加情報 AD が含まれた出力データ OD (センサ画像のデータ) が出力される。

[0118] センサ外処理部 4 B は、センサ画像受信部 10 B と判定処理部 14 B と画像処理部 15 B と情報送信部 18 とを備える。

[0119] センサ画像受信部 10 B は、センサ装置 1 から出力される出力データ OD を受信し、後段の判定処理部 14 B に供給する。

[0120] 判定処理部 14 B は、供給されたセンサ画像に関するラインデータ LD などの付加情報 AD を用いて画像処理対象とされた有効ラインデータ LD_v を判定する。

判定処理部 14 B は、後段の画像処理部 15 B に対して有効ラインデータ L D v の情報を供給することにより有効ラインデータ L D v に対する画像処理を促す。

[0121] 画像処理部 15 B は、判定処理部 14 B によって特定された有効ラインデータ L D v を対象とした画像処理を行うことにより所望の結果を得る。また、画像処理部 15 B は、無効ラインデータ L D i を対象とした画像処理を回避する。

なお、画像処理の対象とされない無効ラインデータ L D i については、判定処理部 14 B などによって破棄されてもよいし、有効ラインデータ L D v の画像処理の補完データとして利用されてもよい。

[0122] 画像処理部 15 B による処理結果や処理対象とされた有効ラインデータ L D v についての部分的な画像データは、情報送信部 18 に送信される。

[0123] 情報送信部 18 は、画像処理部 15 B から受信した情報を情報処理装置 3 B に送信する。なお、情報送信部 18 は、当該フレームに関するセンサ画像全体を情報処理装置 3 B に送信してもよい。

[0124] 情報処理装置 3 B は、受信処理部 13 と記憶処理部 16 と表示処理部 17 とを備えている。

受信処理部 13 は、カメラ装置 2 B から受信した有効ラインデータ L D v についての部分的な画像データや画像処理の結果の情報を記憶処理部 16 に供給することにより記憶部に記憶させる。また、受信処理部 13 は、カメラ装置 2 B から受信した情報を表示処理部 17 に供給することにより、ユーザに対する提示処理を実現させる。

[0125] 第 3 の実施の形態における処理の流れについて説明する。カメラ装置 2 B のセンサ装置 1 は、図 9 に示すステップ S 101 からステップ S 105 の各処理を実行することにより、対象被写体 O B の検出や付加情報 A D の生成や出力データ O D の生成などを行う。

[0126] また、カメラ装置 2 B のセンサ外処理部 4 B が図 11 に示すステップ S 301、S 302、S 303、S 304、S 307 の各処理を行うことにより

、フレーム画像F Gにおける一部領域に対する画像処理を行う。

[0127] 更に、情報処理装置3 Bが図1 1に示すステップS 3 0 5、S 3 0 6の各処理を時刻することにより、情報の記憶処理やユーザへの提示処理を行う。

[0128] <4. 変形例>

上述した例における検出システムS (S A、S B)は、センサ装置1 (1 A)の内部で処理対象の領域を決定する処理を行うものである。従って、センサ装置1 (1 A)から出力されるデータは、フレーム画像F Gのうち有効ラインデータL D vや有効範囲R vとして決定された範囲の画素データのみとされてもよい。

これにより、画素データの送受信に掛かる通信量が削減され、処理負担の軽減や通信帯域の有効利用を図ることができる。

[0129] また、第1の実施の形態では、カメラ装置2と情報処理装置3を別体の装置として記載したがこれ以外の態様も考えられる。

例えば、カメラ装置2がセンサ装置1とセンサ外処理部4を備えたカメラモジュールとして構成され、情報処理装置3がカメラモジュールの外部に設けられたモジュール外処理部として構成され、カメラモジュールとモジュール外処理部が一つの装置内に設けられていてもよい。

[0130] <5. まとめ>

上述した各例で説明したように、センサ装置1 (1 A)は、画素が2次元配列された画素アレイ部5 aと、画素アレイ部5 aから出力されるラインデータL Dごとに後段の画像処理の処理対象とされる有効ラインデータL D vであるか否かを判定する検出処理部6 (6 A)と、判定処理部(検出処理部6、6 A)による判定の結果に基づいて付加情報A Dを生成する付加情報生成部7と、ラインデータL Dと付加情報A Dとを用いてラインごとの出力データO Dを生成する出力データ生成部8と、出力データO Dを出力する出力部9と、を備えている。

これにより、後段の画像処理部1 5 (1 5 A、1 5 B)においてラインデータL Dごとに画像処理を行うか否かを決定することができる。

従って、無効ラインデータLD_iについての画像処理を回避することができる。また、有効ラインデータLD_vについてのみ画像処理を行うことで高フレームレートの出力に対応することが容易となり、高速で動く被写体（対象被写体OB）についての好適な画像処理を実現することができる。

なお、上述したセンサ装置1（1A）を備えるカメラ装置2（2A、2B）を本技術のセンサ装置として見なすことも可能である。

[0131] 図5から図8の各図を参照して説明したように、センサ装置1（1A）において、付加情報ADは、ラインデータLDごとのフラグ情報とされてもよい。

これにより、付加情報ADのデータ量が最小限とされる。従って、出力データODのデータ量の増大を抑制することができ、後段の画像処理部15（15A、15B）における処理負担の軽減を図ることができる。

[0132] 図5から図7の各図を参照して説明したように、センサ装置1（1A）における出力データ生成部8は、ラインデータLDが格納される領域（例えばペイロード領域）とは別の領域（例えばパケットヘッダ領域）に付加情報ADを格納して出力データODを生成してもよい。

これにより、ラインデータLDと付加情報ADを分けて送信することができる。従って、ラインデータLDの一部を欠くことなく後段の画像処理で用いることができる。

[0133] 図5から図7の各図を参照して説明したように、センサ装置1（1A）における出力データ生成部8は、付加情報ADが格納される前記別の領域としてヘッダ領域（パケットデータのヘッダ領域）を採用してもよい。

これにより、ラインデータLDが格納されるペイロード領域のサイズを増やすことなく付加情報ADを送信することができる。

また、付加情報ADをヘッダ領域における未使用領域や拡張領域に格納することで、ヘッダサイズも変える必要がなくパケットデータのデータサイズの増加を抑制することができる。

[0134] 図8等を参照して説明したように、センサ装置1（1A）における出力データ生成部8は、ラインデータLDの一部に付加情報ADを含ませて出力データODを生成してもよい。

これにより、ヘッダの構成やペイロード領域の構成を変更せずにラインデータLDと付加情報ADの双方を送信することができる。

[0135] 図8等を参照して説明したように、センサ装置1（1A）における出力データ生成部8は、ラインデータLDにおける先頭画素の画素データに付加情報ADを含ませてもよい。

ラインデータLDに含まれる各画素データのうち、先頭画素の画素データは、対象被写体OBが撮像されていない可能性が高い画素データである。このような画素データに付加情報ADを含ませることで、後段の画像処理に対する影響を最小限にしつつ、付加情報ADをパケットデータに含めることが可能となる。

また、付加情報ADを含ませることによるパケットデータのサイズの大型化を防止することができる。

なお、ラインデータLDにおける最後尾画素の画素データに付加情報ADを含めてもよい。

但し、先頭画素の画素データに付加情報ADを含めることにより、ラインデータLDの先頭部分を読んだ段階で当該ラインデータLDの残りのデータが不要であるか否かを判定することができる。

従って、ラインデータLDの解析処理に係る処理負担の軽減を図ることができる。

また、特に付加情報ADが1ビットから成るフラグ情報とされることにより画素データのうち1ビットの情報のみがフラグ情報として利用されるため、画像に対する影響を低減させることができる。そして、先頭画素におけるLSB（Least Significant Bit）に付加情報ADを埋め込むことにより、画像情報の欠落を最小限にとどめることができる。

[0136] 図12から図14等を参照して説明したように、センサ装置1（1A）に

おける判定処理部（検出処理部 6、6 A）は、有効ラインデータ LD_v と判定されたラインデータ LD における有効範囲 R_v と無効範囲 R_i を判定し、出力部 9 は、出力データ OD におけるラインデータ LD と同期した第 1 同期信号（画素データイネーブル信号 S_data_en ）と、有効範囲 R_v と無効範囲 R_i のデータの出力タイミングに同期した第 2 同期信号（有効データ信号 S_data_vld ）と、を出力してもよい。

これにより、後段の画像処理部 15（15 A、15 B）においては、入力された第 2 同期信号（有効データ信号 S_data_vld ）に基づいてラインデータ LD における有効範囲 R_v と無効範囲 R_i を特定することができる。

従って、より効率的に画像処理を行うことができる。

[0137] 図 3 及び図 4 等を参照して説明したように、センサ装置 1（1 A）における判定処理部（検出処理部 6、6 A）は、行方向及び列方向それぞれ複数の画素から成る画素ブロック領域 A_r ごとに後段の画像処理の処理対象とされる有効ブロック B_v であるか否かを判定し、有効ブロック B_v の一部が含まれるラインデータ LD を有効ラインデータ LD_v として判定してもよい。

これにより、有効と無効の判定について、ラインごとに行うよりも高精度で行うことが可能となる。従って、後段の画像処理部 15（15 A、15 B）で不要な画像処理を行ってしまう可能性を低減させることが可能となり、処理負担の軽減を図ることができる。

[0138] 図 3 及び図 4 等を参照して説明したように、センサ装置 1（1 A）における判定処理部（検出処理部 6、6 A）は、画素ブロック領域 A_r の平均輝度値を算出して有効ブロック B_v についての判定を行ってもよい。

例えば、ベルトコンベア上を製品が流れてくるような状況において欠陥品を検出するようなシステムを考えた場合に、製品が写り込んだ画素ブロック領域 A_r についての平均輝度値は、ベルトコンベアのみが写された画素ブロック領域 A_r についての平均輝度値と異なる。

従って、処理対象の画素ブロック領域 A_r を簡易な処理で判定しわけら

とが可能となる。これにより、センサ装置における処理負担の増大を抑制しつつ後段の画像処理部 15（15 A、15 B）での効率的な画像処理を行うことが可能となる。

[0139] 図 3 及び図 4 等を参照して説明したように、センサ装置 1（1 A）における判定処理部（検出処理部 6、6 A）は、平均輝度値のフレーム間の変化を算出して有効ブロック B_vについての判定を行ってもよい。

これにより、平均輝度値が変化した画素ブロック領域 A_rについて有効ブロック B_vと判定される。

従って、有効ブロック B_vの効率的な検出を実現することができる。

[0140] 図 3 及び図 4 等を参照して説明したように、センサ装置 1（1 A）における判定処理部（検出処理部 6、6 A）は、算出したフレーム間の平均輝度値の変化が所定方向の変化であった場合に画素ブロック領域 A_rを有効ブロック B_vとして判定してもよい。

変化の方向とは、輝度値が増加するプラス方向と減少するマイナス方向とが考えられる。例えば、黒色とされたベルトコンベア上を黒以外の製品が流れてくる状況を考えると、製品が新たに写り込んだ画素ブロック領域 A_rについての変化方向は輝度値が増加するプラス方向とされ、製品が通り過ぎてベルトコンベアのみを写す状態へと変化した画素ブロック領域 A_rについての変換方向は輝度値が減少するマイナス方向とされる。

このような場合に、後段の画像処理部 15（15 A、15 B）の画像処理の対象となる有効ブロック B_vは輝度値が増加するプラス方向の変化が観測された画素ブロック領域 A_rである。

従って、フレーム間の変化が所定方向の変化であった場合に有効ブロック B_vとして判定することで、後段の画像処理の対象とされた画素ブロック領域 A_rを少なくすることができ、処理負担の軽減を図ることが可能となる。

なお、白色とされたベルトコンベア上を黒っぽい製品が流れてくる場合には、平均輝度値の変化方向がマイナス方向とされた画素ブロック領域 A_rを有効領域とすることで同様の効果を得ることができる。

[0141] 図12から図14等を参照して説明したように、センサ装置1（1A）における判定処理部（検出処理部6、6A）は、有効ラインデータLD_vと判定されたラインデータLDにおける有効範囲R_vと無効範囲R_iを判定し、有効ラインデータLD_vのうち、有効ブロックB_vに含まれる範囲を有効範囲R_vとして判定してもよい。

これにより、有効とされる画素範囲や無効とされる画素範囲についての判定の粒度をラインごとに行うよりも細かくしつつ、後段の画像処理部15（15A、15B）においてラインデータLDにおける処理対象とすべき有効範囲R_vとそれ以外の範囲を識別することが可能とされる。従って、後段の画像処理の対処とされた範囲を狭くすることができ、処理負担の軽減を図ることができる。

[0142] 本技術のデータ構造は、画素が2次元配列された画素アレイ部5aを有するセンサ装置1（1A）から出力される出力データODのデータ構造であって、画素アレイ部5aから出力されるラインデータLDと、ラインデータLDごとに後段の画像処理の処理対象とされる有効ラインデータLD_vであるか否かの判定結果を示す付加情報ADと、に基づいて生成される。

このようなデータ構造を用いることにより、受信した情報処理装置において処理対象とすべきラインデータLDとそうでないラインデータLDを区別することが可能となる。

従って、後段の画像処理の負担軽減を図ることが可能となると共に、処理時間の短縮化を図ることができる。

[0143] 図1、図15等を参照して説明したように、本技術の情報処理装置3（3A）或いは情報処理装置としてのセンサ外処理部4Bは、画素が2次元配列された画素アレイ部5aから出力されるラインデータLDと、ラインデータLDごとに後段の画像処理の処理対象とされる有効ラインデータLD_vであるか否かの判定結果を示す付加情報ADと、に基づいて生成される出力データODをセンサ装置1（1A）から受信する受信処理部13、13A（或いはセンサ画像受信部10B）と、受信処理部13、13A（或いはセンサ画

像受信部 10B) によって受信した出力データ OD に含まれる付加情報 AD に基づいて、ラインデータ LD に対する所定の画像処理の実行可否を決定する判定処理部 14 (14A、14B) と、判定処理部 14 (14A、14B) の判定結果に基づいてラインデータ LD に対する所定の画像処理を実行する実行処理部 (画像処理部 15、15A、15B) と、を備えている。

これにより、情報処理装置 3 (3A) 或いは情報処理装置としてのセンサ外処理部 4B において画像処理対象のラインデータ LD を見分けることが可能となる。

従って、必要な画像処理を確実に実行することが可能となる。

[0144] 図 1、図 15 等を参照して説明したように、本技術の情報処理装置 3 (3A) 或いは情報処理装置としてのセンサ外処理部 4B における実行処理部 (画像処理部 15、15A、15B) は、ラインデータ LD に対応する付加情報 AD に基づいてラインデータ LD が有効ラインデータ LD_v でないと判定された場合にラインデータ LD に対する所定の画像処理を実行しなくてもよい。

これにより、画像処理の対象とされたデータを一部に限定することができるため、情報処理装置の処理負担軽減を図ることが可能となる。

また、有効ラインデータ LD_v についてのみ画像処理を行うことで高フレームレート of 出力に対応することが容易となり、高速で動く被写体についての好適な画像処理を実現することができる。

[0145] 図 11、図 15 等を参照して説明したように、本技術の情報処理装置 3 (3A) 或いは情報処理装置としてのセンサ外処理部 4B の判定処理部 14 (14A、14B) は、ラインデータ LD に対応する付加情報 AD に基づいてラインデータ LD が有効ラインデータ LD_v でないと判定した場合にラインデータ LD を破棄させてもよい。

これにより、ラインデータ LD のうちの一部のみを記憶すればよいため、記憶領域の有効利用を図ることができる。

[0146] なお、本明細書に記載された効果はあくまでも例示であって限定されるも

のではなく、また他の効果があってもよい。

[0147] また、上述した各例はいかように組み合わせてもよく、各種の組み合わせを用いた場合であっても上述した種々の作用効果を得ることが可能である。

[0148] <6. 本技術>

本技術は以下のような構成を採ることも可能である。

(1)

画素が2次元配列された画素アレイ部と、

前記画素アレイ部から出力されるラインデータごとに後段の画像処理の処理対象とされる有効ラインデータであるか否かを判定する判定処理部と、

前記判定処理部による前記判定の結果に基づいて付加情報を生成する付加情報生成部と、

前記ラインデータと前記付加情報とを用いてラインごとの出力データを生成する出力データ生成部と、

前記出力データを出力する出力部と、を備えた
センサ装置。

(2)

前記付加情報は、前記ラインデータごとのフラグ情報とされた
上記(1)に記載のセンサ装置。

(3)

前記出力データ生成部は、前記ラインデータが格納される領域とは別の領域に前記付加情報を格納して前記出力データを生成する

上記(1)から上記(2)の何れかに記載のセンサ装置。

(4)

前記出力データ生成部は、前記別の領域はヘッダ領域とされた
上記(3)に記載のセンサ装置。

(5)

前記出力データ生成部は、前記ラインデータの一部に前記付加情報を含ませて前記出力データを生成する

上記（１）から上記（２）の何れかに記載のセンサ装置。

（６）

前記出力データ生成部は、前記ラインデータにおける先頭画素の画素データに前記付加情報を含ませる

上記（５）に記載のセンサ装置。

（７）

前記判定処理部は、前記有効ラインデータと判定された前記ラインデータにおける有効範囲と無効範囲を判定し、

前記出力部は、前記出力データにおける前記ラインデータと同期した第１同期信号と、前記有効範囲と前記無効範囲のデータの出力タイミングに同期した第２同期信号と、を出力する

上記（１）から上記（６）の何れかに記載のセンサ装置。

（８）

前記判定処理部は、行方向及び列方向それぞれ複数の画素から成る画素ブロック領域ごとに前記後段の画像処理の処理対象とされる有効ブロックであるか否かを判定し、前記有効ブロックの一部が含まれる前記ラインデータを前記有効ラインデータとして判定する

上記（１）から上記（７）の何れかに記載のセンサ装置。

（９）

前記判定処理部は、前記画素ブロック領域の平均輝度値を算出して前記有効ブロックについての判定を行う

上記（８）に記載のセンサ装置。

（１０）

前記判定処理部は、前記平均輝度値のフレーム間の変化を算出して前記有効ブロックについての判定を行う

上記（９）に記載のセンサ装置。

（１１）

前記判定処理部は、算出した前記フレーム間の変化が所定方向の変化であ

った場合に前記画素ブロック領域を前記有効ブロックとして判定する

上記（１０）に記載のセンサ装置。

（１２）

前記判定処理部は、

前記有効ラインデータと判定された前記ラインデータにおける有効範囲と無効範囲を判定し、

前記有効ラインデータのうち、前記有効ブロックに含まれる範囲を前記有効範囲として判定する

上記（１１）に記載のセンサ装置。

（１３）

画素が２次元配列された画素アレイ部を有するセンサ装置から出力される出力データのデータ構造であって、

前記画素アレイ部から出力されるラインデータと、前記ラインデータごとに後段の画像処理の処理対象とされる有効ラインデータであるか否かの判定結果を示す付加情報と、に基づいて生成される

データ構造。

（１４）

画素が２次元配列された画素アレイ部から出力されるラインデータと、前記ラインデータごとに後段の画像処理の処理対象とされる有効ラインデータであるか否かの判定結果を示す付加情報と、に基づいて生成される出力データをセンサ装置から受信する受信処理部と、

前記受信処理部によって受信した前記出力データに含まれる前記付加情報に基づいて、前記ラインデータに対する所定の画像処理の実行可否を決定する判定処理部と、

前記判定処理部の判定結果に基づいて前記ラインデータに対する前記所定の画像処理を実行する画像処理部と、を備えた

情報処理装置。

（１５）

前記画像処理部は、前記ラインデータに対応する前記付加情報に基づいて前記ラインデータが有効ラインデータでないと判定された場合に前記ラインデータに対する前記所定の画像処理を実行しない

上記（１４）に記載の情報処理装置。

（１６）

前記判定処理部は、前記ラインデータに対応する前記付加情報に基づいて前記ラインデータが有効ラインデータでないと判定した場合に前記ラインデータを破棄させる

上記（１４）から上記（１５）の何れかに記載の情報処理装置。

符号の説明

- [0149] １、１Ａ センサ装置
３、３Ａ 情報処理装置
４Ｂ センサ外処理部（情報処理装置）
５ａ 画素アレイ部
６、６Ａ 検出処理部
７ 付加情報生成部
８ 出力データ生成部
９ 出力部
１０Ｂ センサ画像受信部（受信処理部）
１３、１３Ａ 受信処理部
１４、１４Ａ、１４Ｂ 判定処理部
１５、１５Ａ、１５Ｂ 画像処理部（実行処理部）
ＬＤ ラインデータ
ＬＤｖ 有効ラインデータ
Ａｒ、Ａｒ１、Ａｒ２ 画素ブロック領域
ＡＤ 付加情報
ＯＤ 出力データ
Ｂｖ 有効ブロック

R v 有効範囲

R i 無効範囲

請求の範囲

- [請求項1] 画素が2次元配列された画素アレイ部と、
前記画素アレイ部から出力されるラインデータごとに後段の画像処理の処理対象とされる有効ラインデータであるか否かを判定する判定処理部と、
前記判定処理部による前記判定の結果に基づいて付加情報を生成する付加情報生成部と、
前記ラインデータと前記付加情報とを用いてラインごとの出力データを生成する出力データ生成部と、
前記出力データを出力する出力部と、を備えたセンサ装置。
- [請求項2] 前記付加情報は、前記ラインデータごとのフラグ情報とされた請求項1に記載のセンサ装置。
- [請求項3] 前記出力データ生成部は、前記ラインデータが格納される領域とは別の領域に前記付加情報を格納して前記出力データを生成する請求項1に記載のセンサ装置。
- [請求項4] 前記出力データ生成部は、前記別の領域はヘッダ領域とされた請求項3に記載のセンサ装置。
- [請求項5] 前記出力データ生成部は、前記ラインデータの一部に前記付加情報を含ませて前記出力データを生成する請求項1に記載のセンサ装置。
- [請求項6] 前記出力データ生成部は、前記ラインデータにおける先頭画素の画素データに前記付加情報を含ませる請求項5に記載のセンサ装置。
- [請求項7] 前記判定処理部は、前記有効ラインデータと判定された前記ラインデータにおける有効範囲と無効範囲を判定し、
前記出力部は、前記出力データにおける前記ラインデータと同期した第1同期信号と、前記有効範囲と前記無効範囲のデータの出力タイ

ミングに同期した第2同期信号と、を出力する

請求項1に記載のセンサ装置。

[請求項8] 前記判定処理部は、行方向及び列方向それぞれ複数の画素から成る画素ブロック領域ごとに前記後段の画像処理の処理対象とされる有効ブロックであるか否かを判定し、前記有効ブロックの一部が含まれる前記ラインデータを前記有効ラインデータとして判定する

請求項1に記載のセンサ装置。

[請求項9] 前記判定処理部は、前記画素ブロック領域の平均輝度値を算出して前記有効ブロックについての判定を行う

請求項8に記載のセンサ装置。

[請求項10] 前記判定処理部は、前記平均輝度値のフレーム間の変化を算出して前記有効ブロックについての判定を行う

請求項9に記載のセンサ装置。

[請求項11] 前記判定処理部は、算出した前記フレーム間の変化が所定方向の変化であった場合に前記画素ブロック領域を前記有効ブロックとして判定する

請求項10に記載のセンサ装置。

[請求項12] 前記判定処理部は、
前記有効ラインデータと判定された前記ラインデータにおける有効範囲と無効範囲を判定し、

前記有効ラインデータのうち、前記有効ブロックに含まれる範囲を前記有効範囲として判定する

請求項11に記載のセンサ装置。

[請求項13] 画素が2次元配列された画素アレイ部を有するセンサ装置から出力される出力データのデータ構造であって、

前記画素アレイ部から出力されるラインデータと、前記ラインデータごとに後段の画像処理の処理対象とされる有効ラインデータであるか否かの判定結果を示す付加情報と、に基づいて生成される

データ構造。

[請求項14] 画素が2次元配列された画素アレイ部から出力されるラインデータと、前記ラインデータごとに後段の画像処理の処理対象とされる有効ラインデータであるか否かの判定結果を示す付加情報と、に基づいて生成される出力データをセンサ装置から受信する受信処理部と、

前記受信処理部によって受信した前記出力データに含まれる前記付加情報に基づいて、前記ラインデータに対する所定の画像処理の実行可否を決定する判定処理部と、

前記判定処理部の判定結果に基づいて前記ラインデータに対する前記所定の画像処理を実行する画像処理部と、を備えた

情報処理装置。

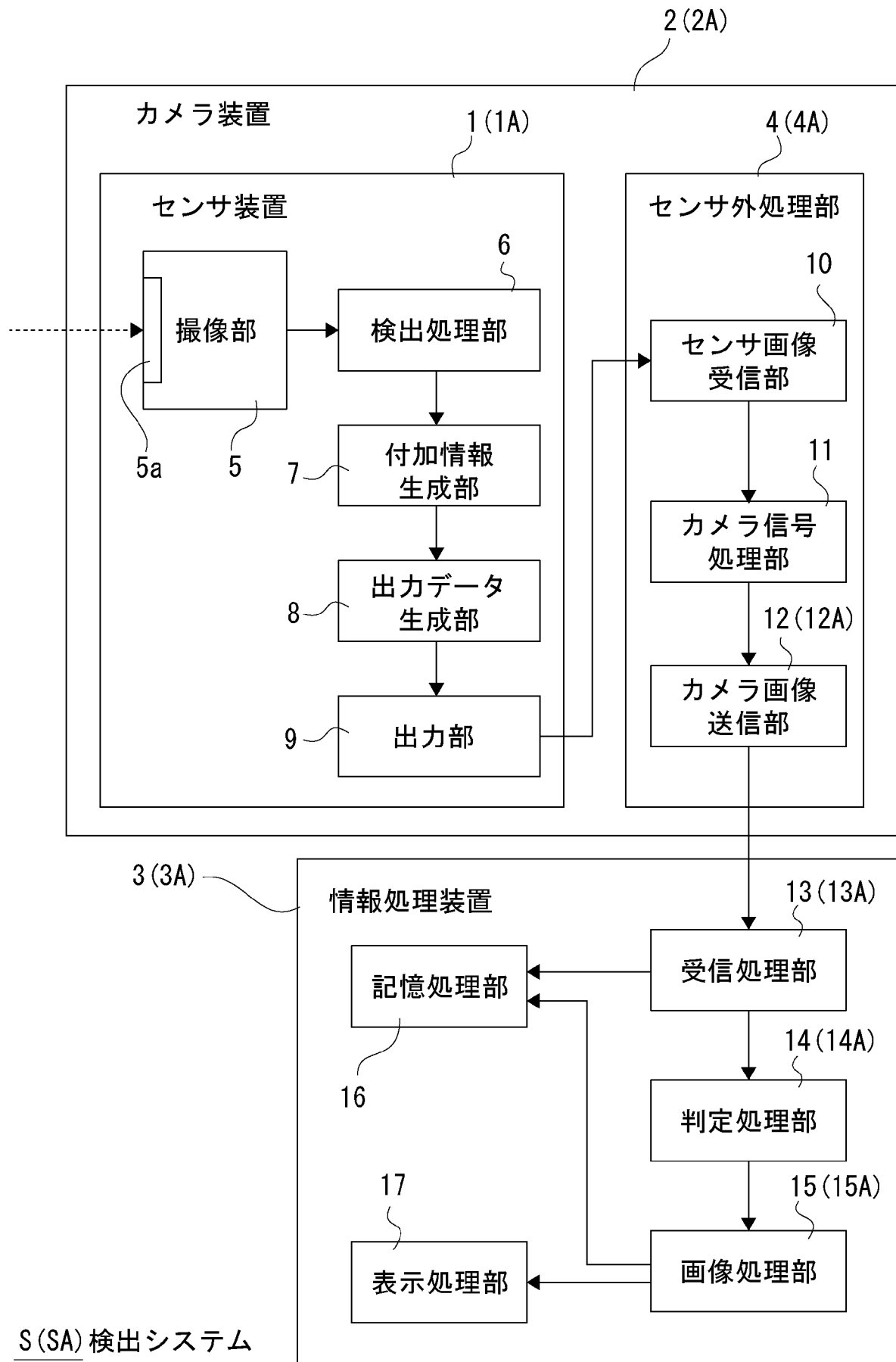
[請求項15] 前記画像処理部は、前記ラインデータに対応する前記付加情報に基づいて前記ラインデータが前記有効ラインデータでないと判定された場合に前記ラインデータに対する前記所定の画像処理を実行しない

請求項14に記載の情報処理装置。

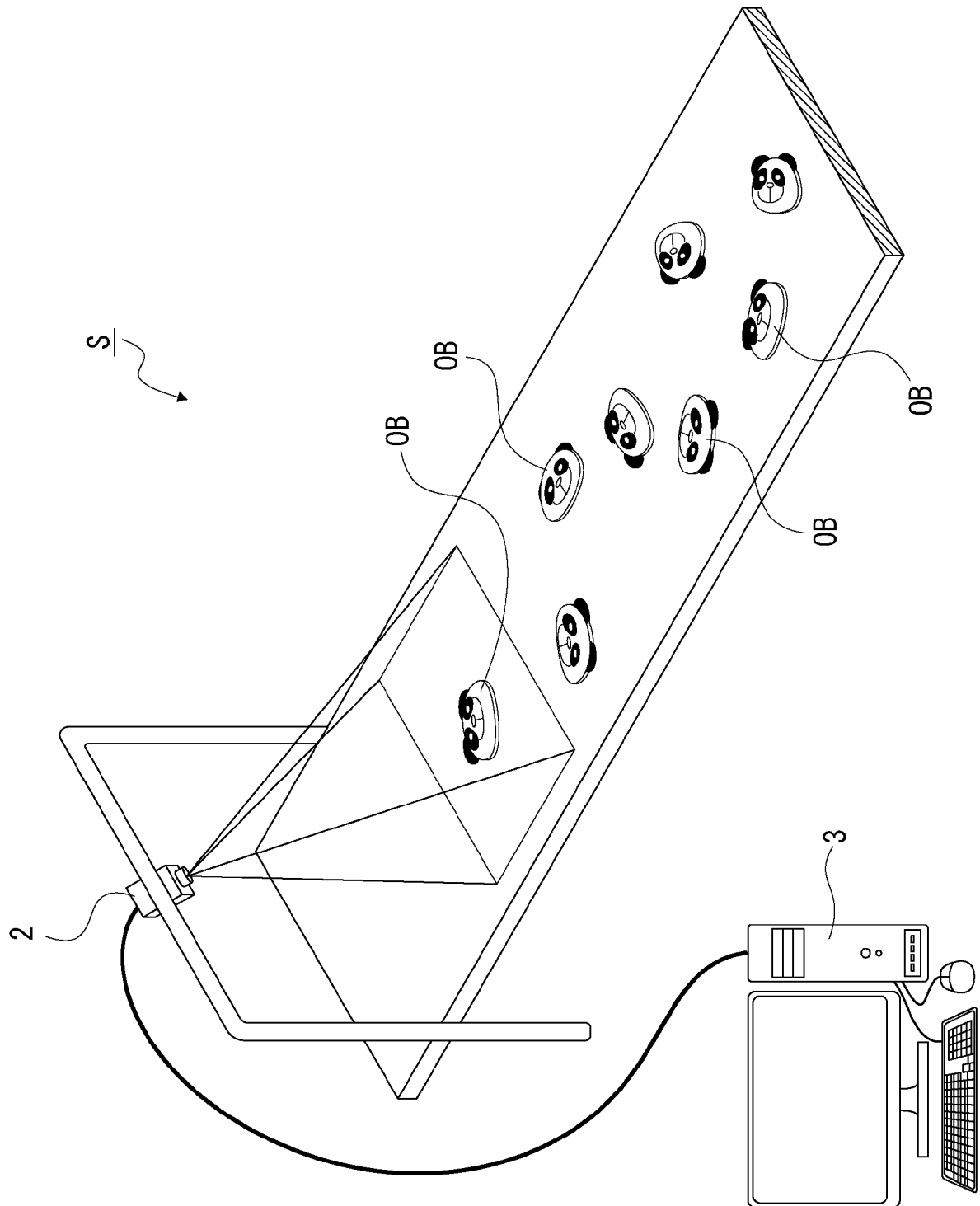
[請求項16] 前記判定処理部は、前記ラインデータに対応する前記付加情報に基づいて前記ラインデータが前記有効ラインデータでないと判定した場合に前記ラインデータを破棄させる

請求項14に記載の情報処理装置。

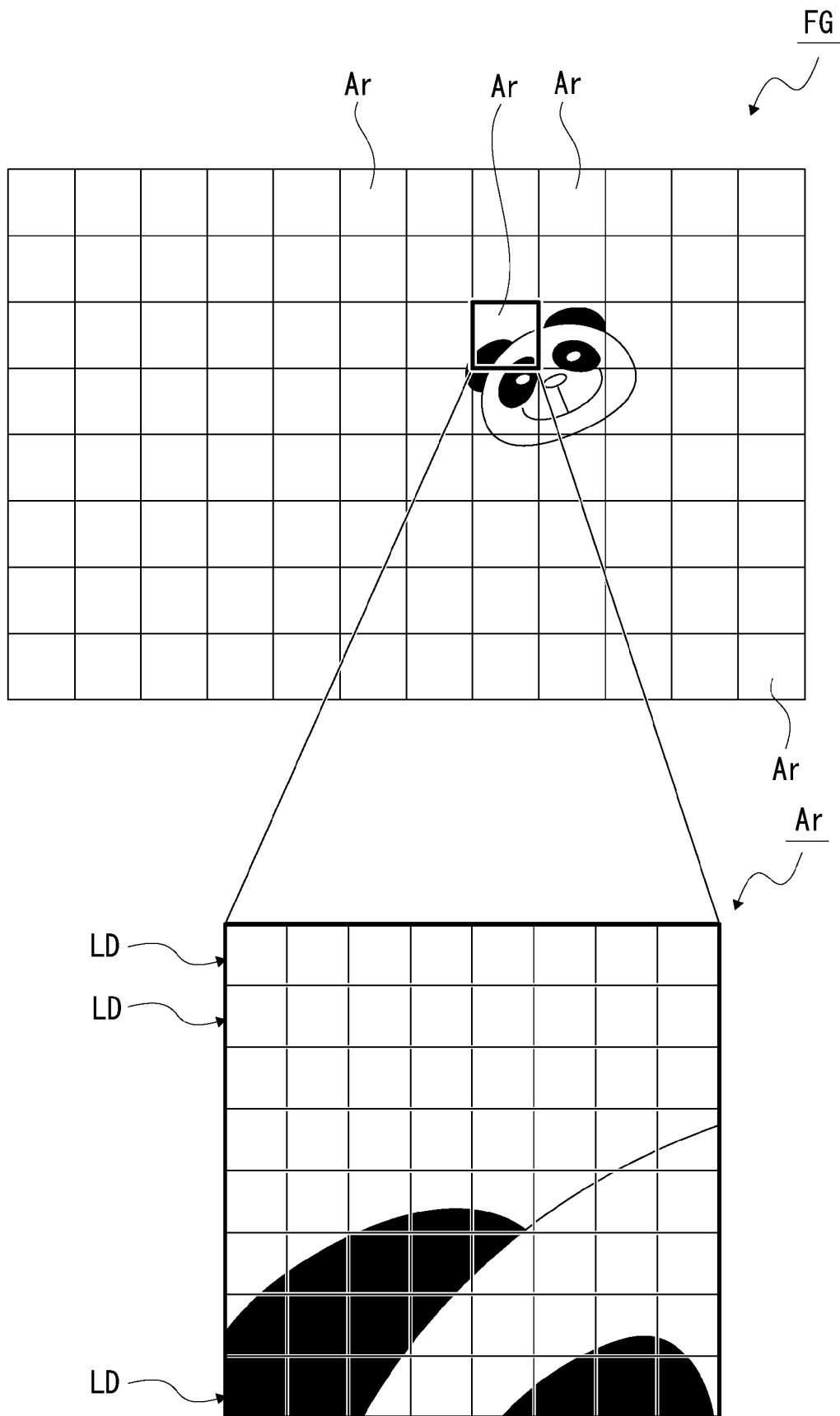
[図1]



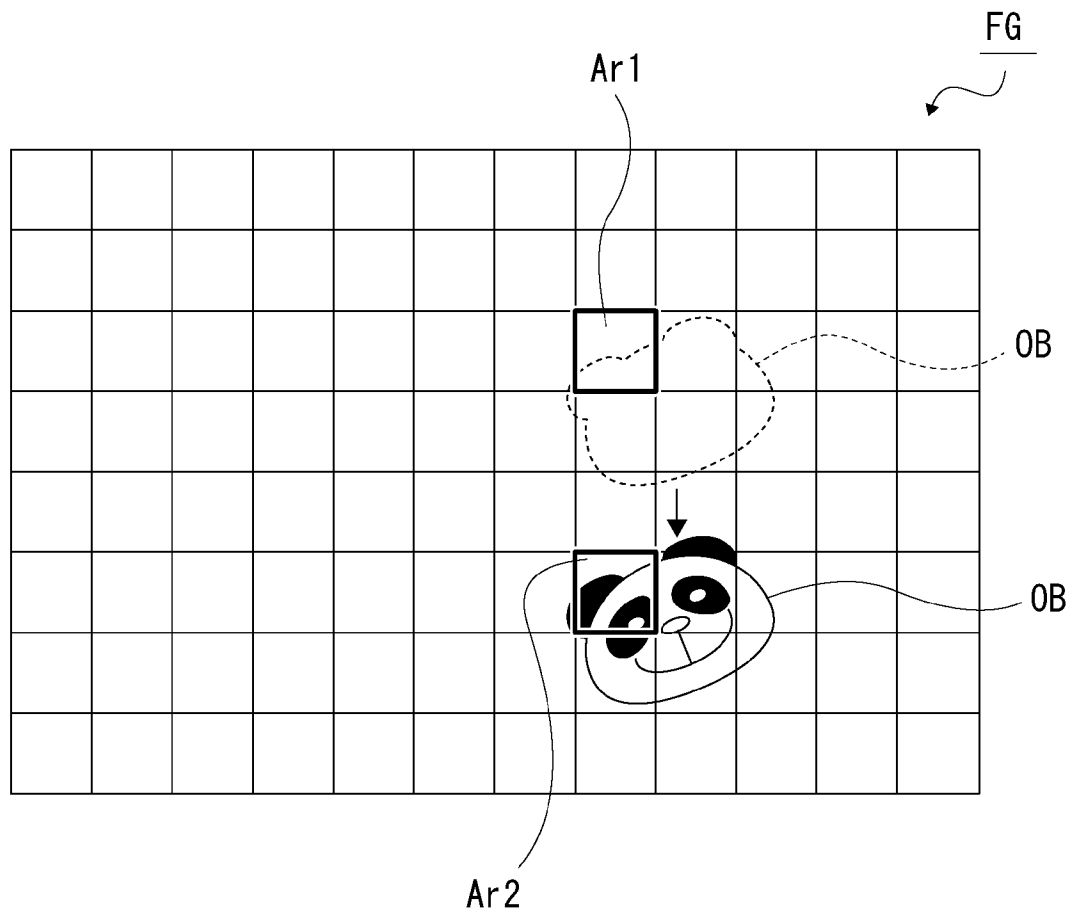
[図2]



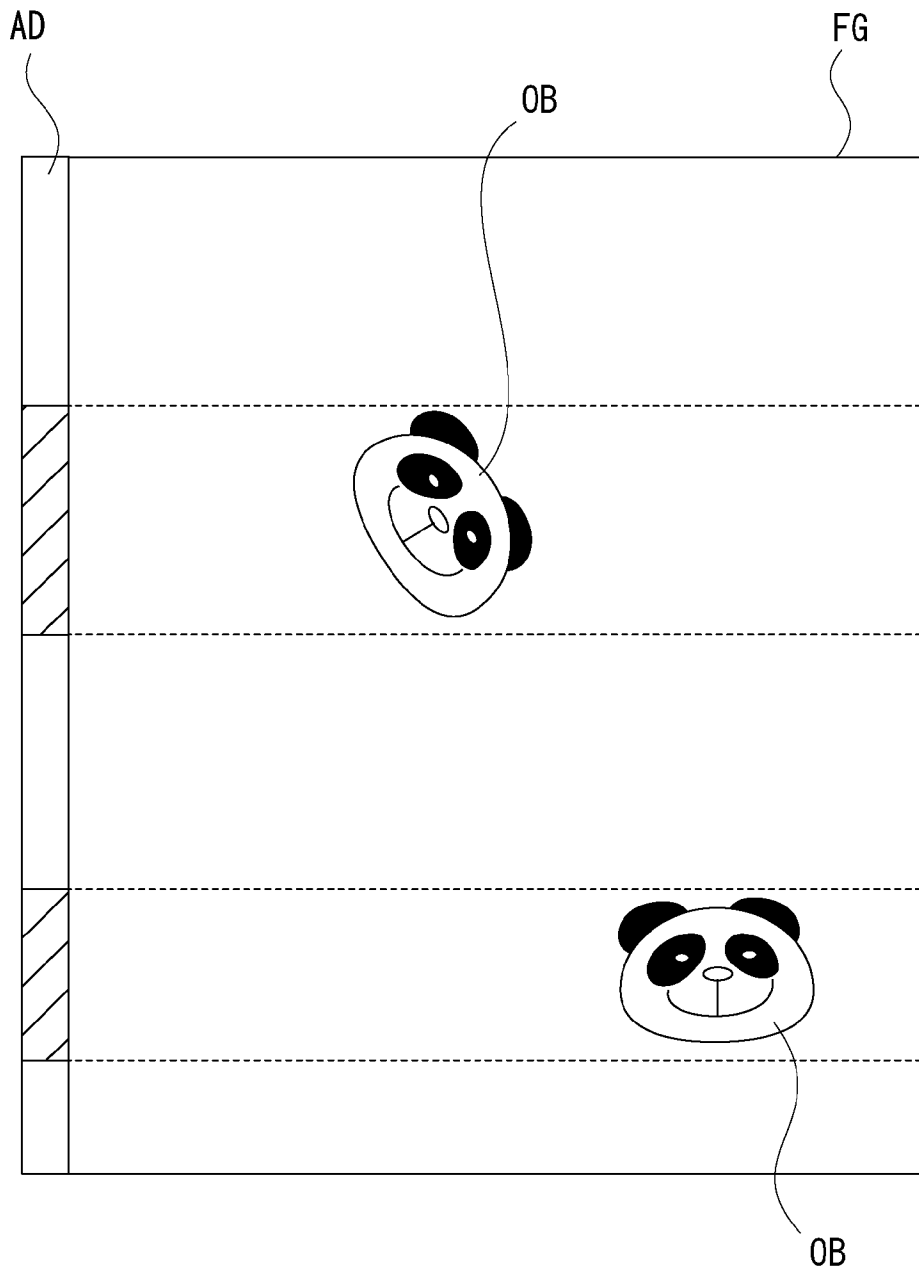
[図3]



[図4]



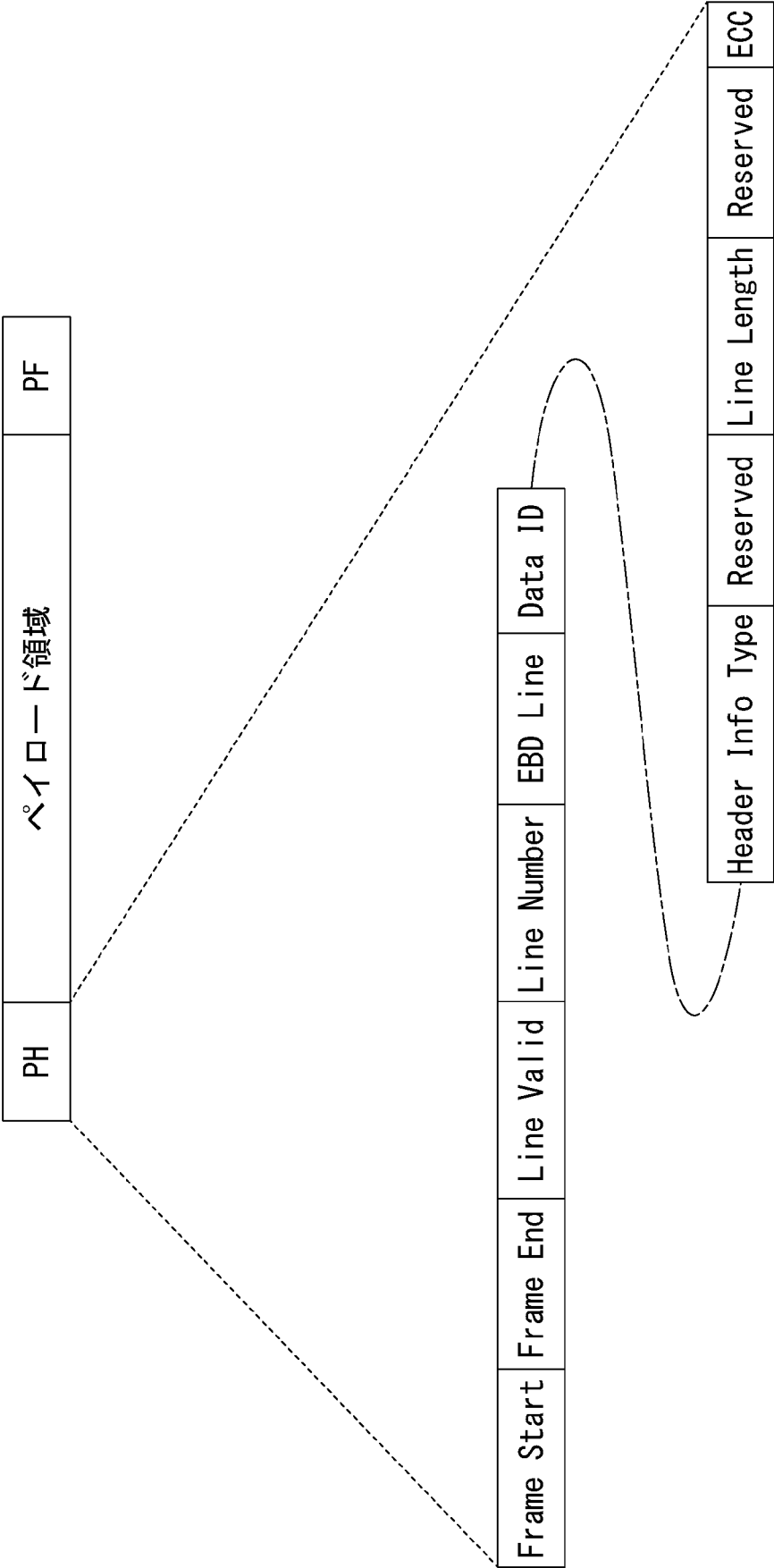
[図5]



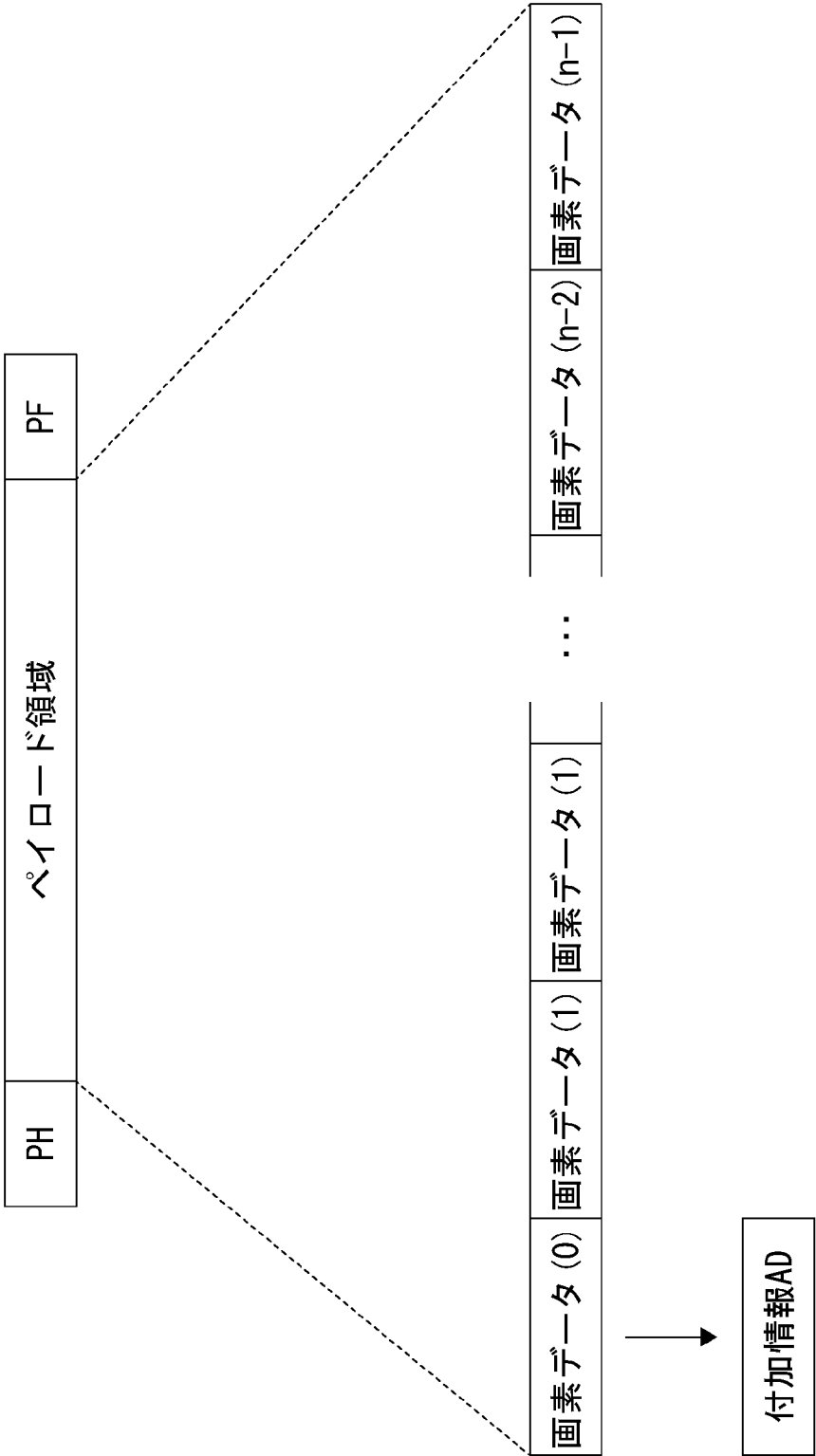
[図6]

PH	ペイロード領域	PF
PH	ペイロード領域	PF
PH	ペイロード領域	PF
⋮		
PH	ペイロード領域	PF
PH	ペイロード領域	PF
PH	ペイロード領域	PF

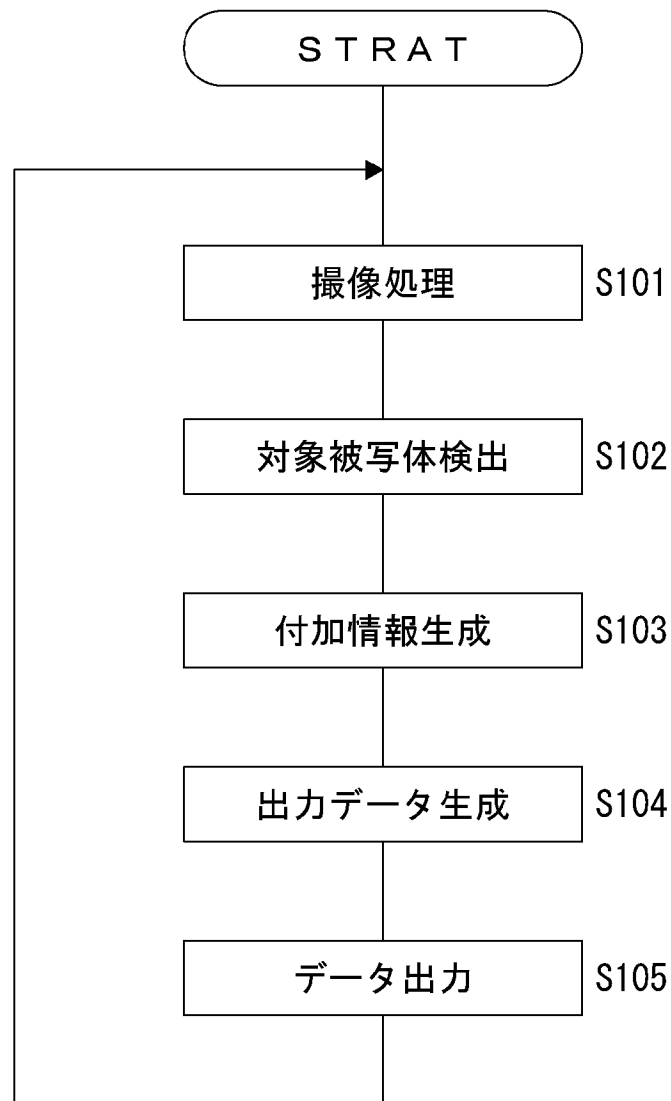
[図7]



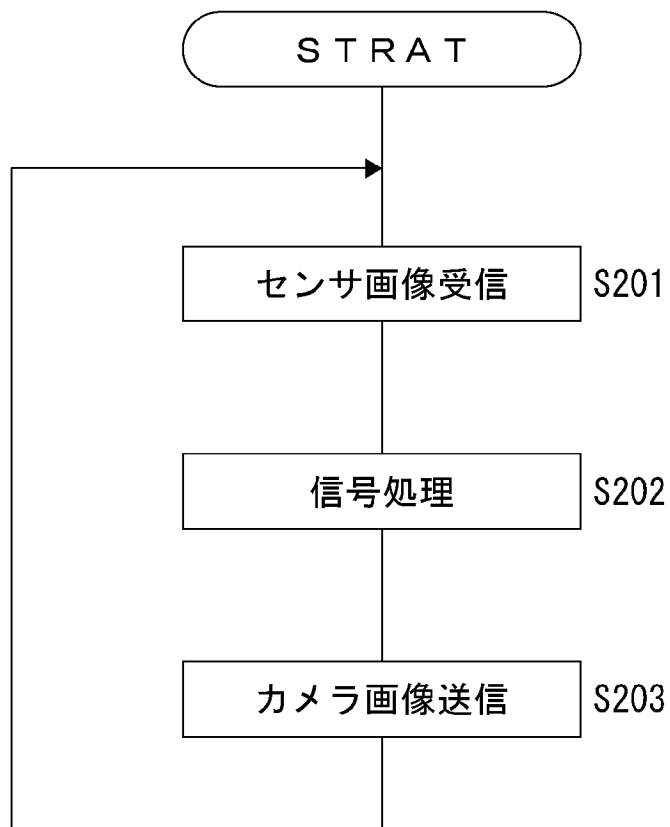
[図8]



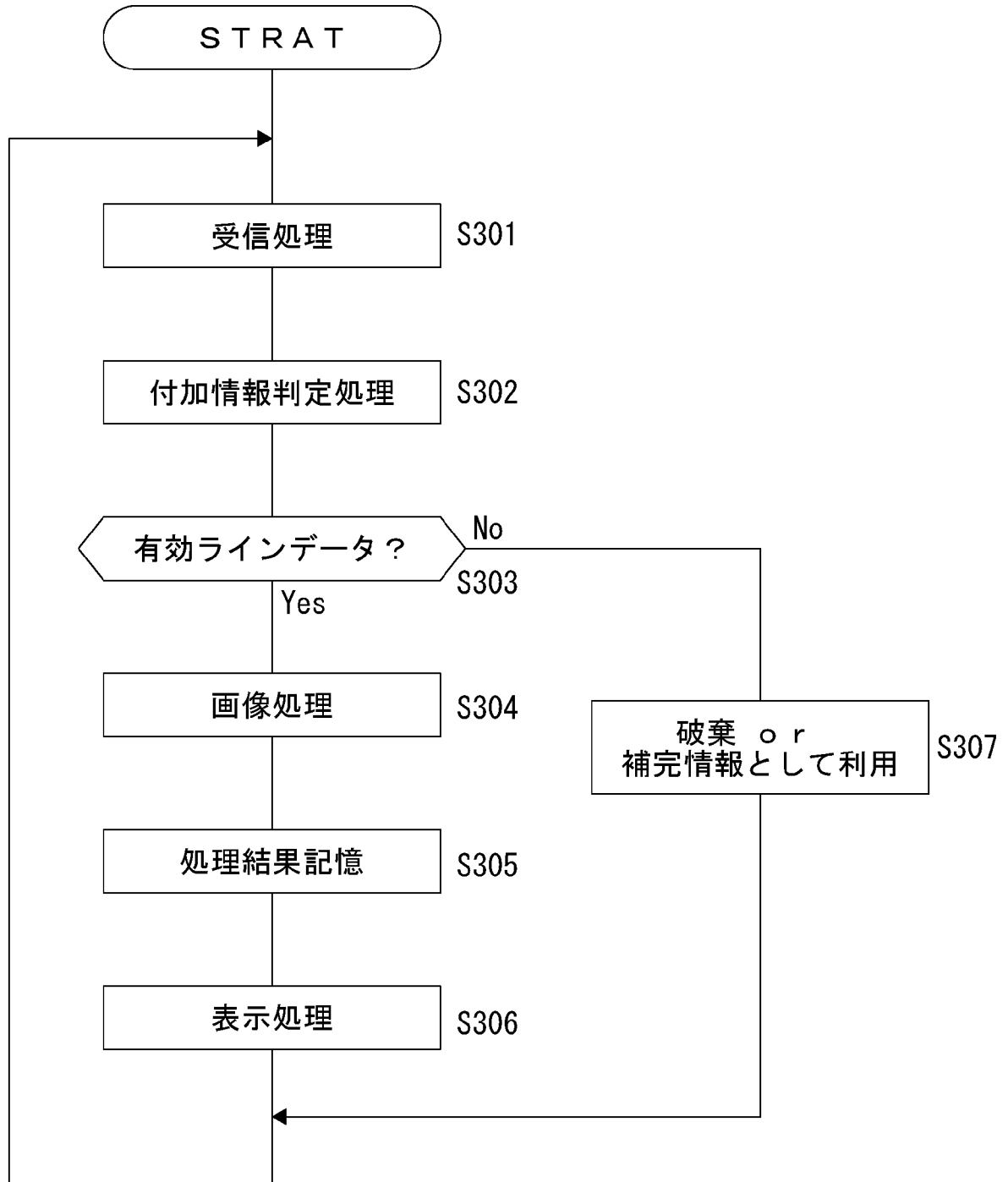
[図9]



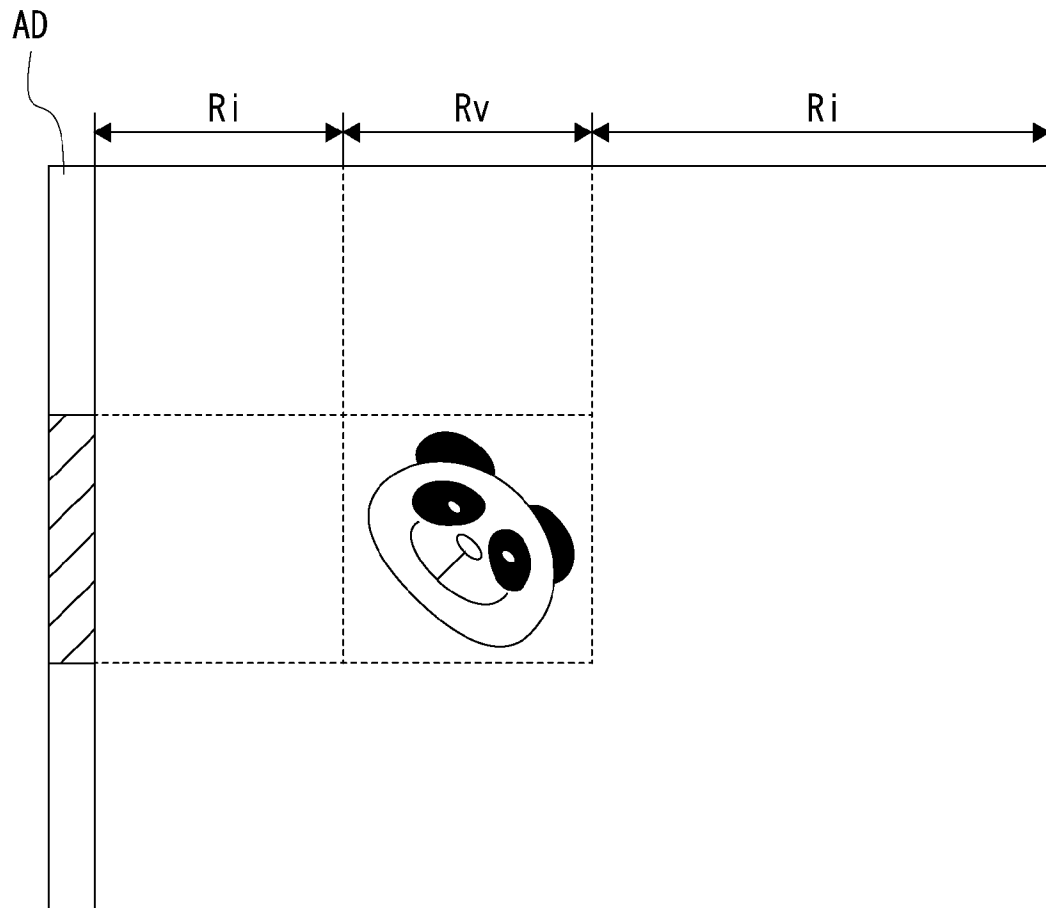
[図10]



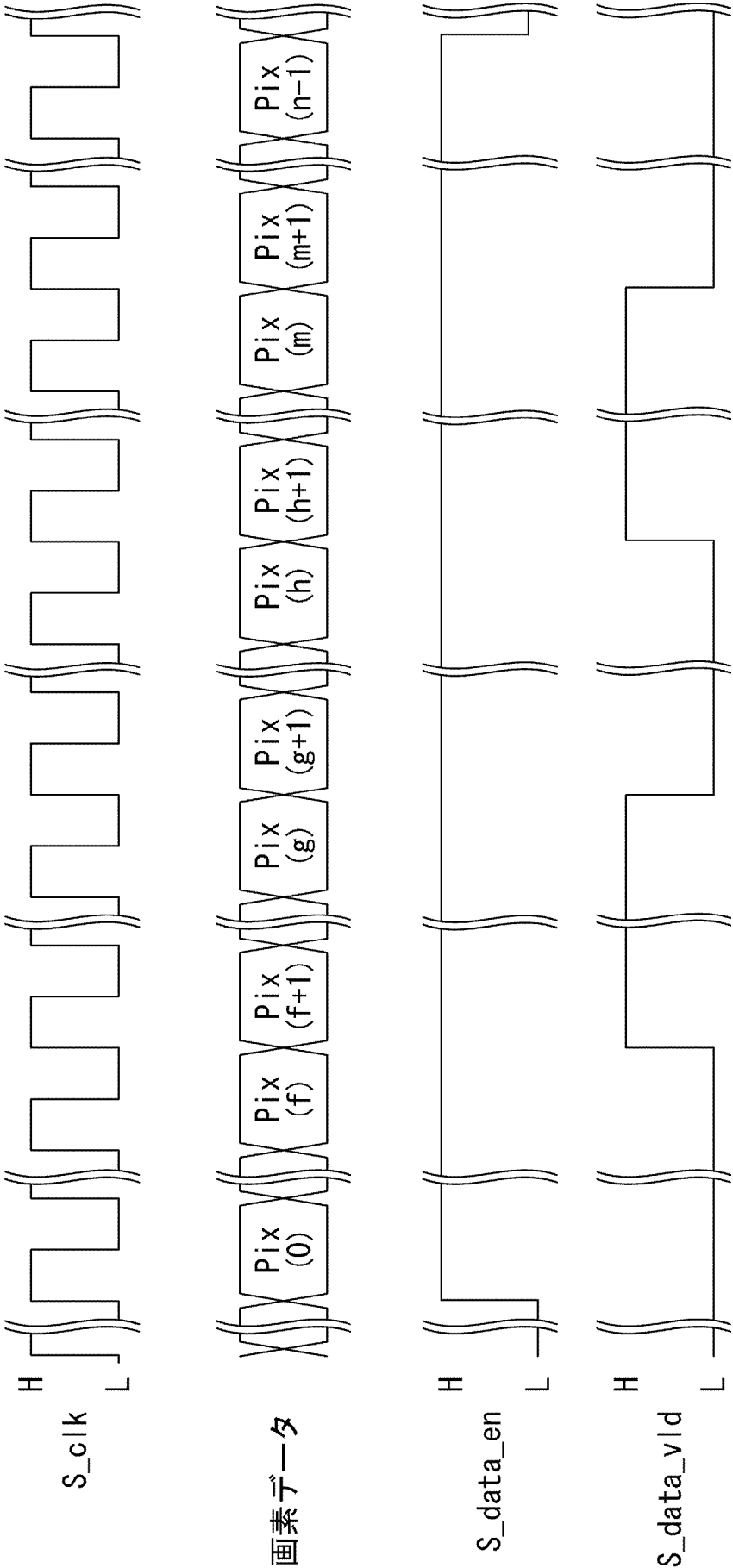
[図11]



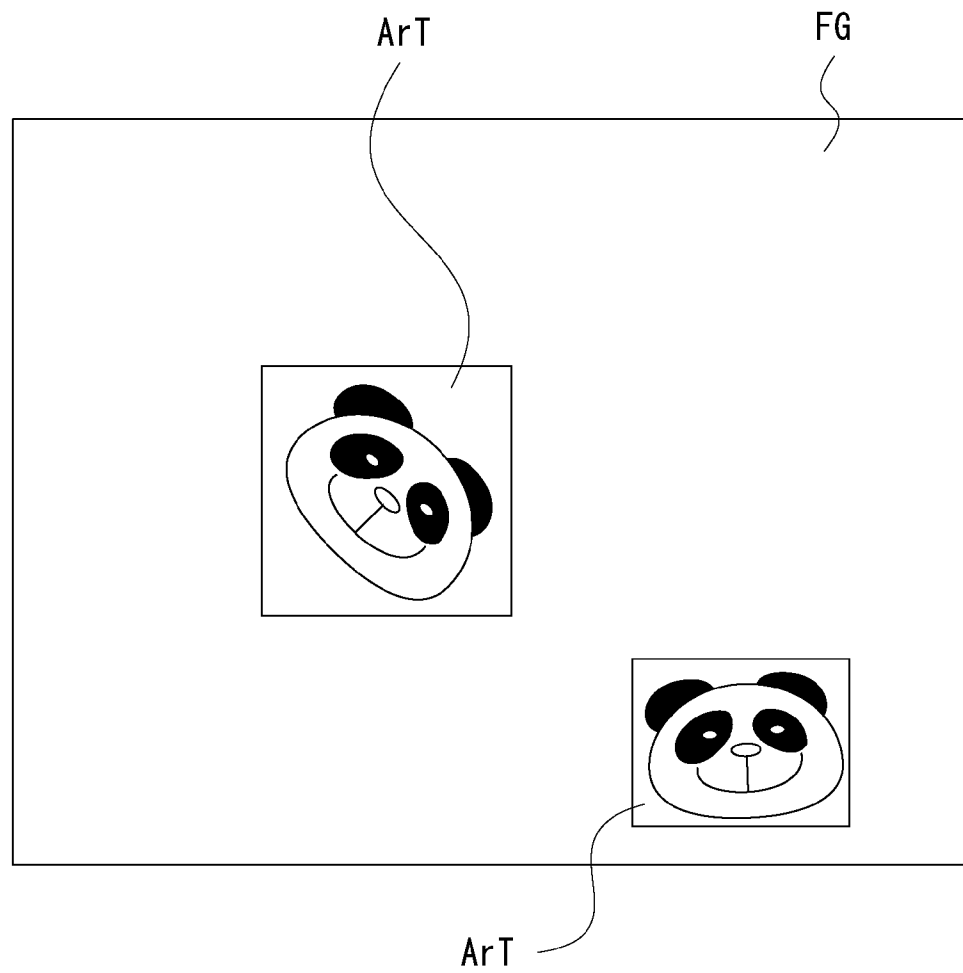
[図12]



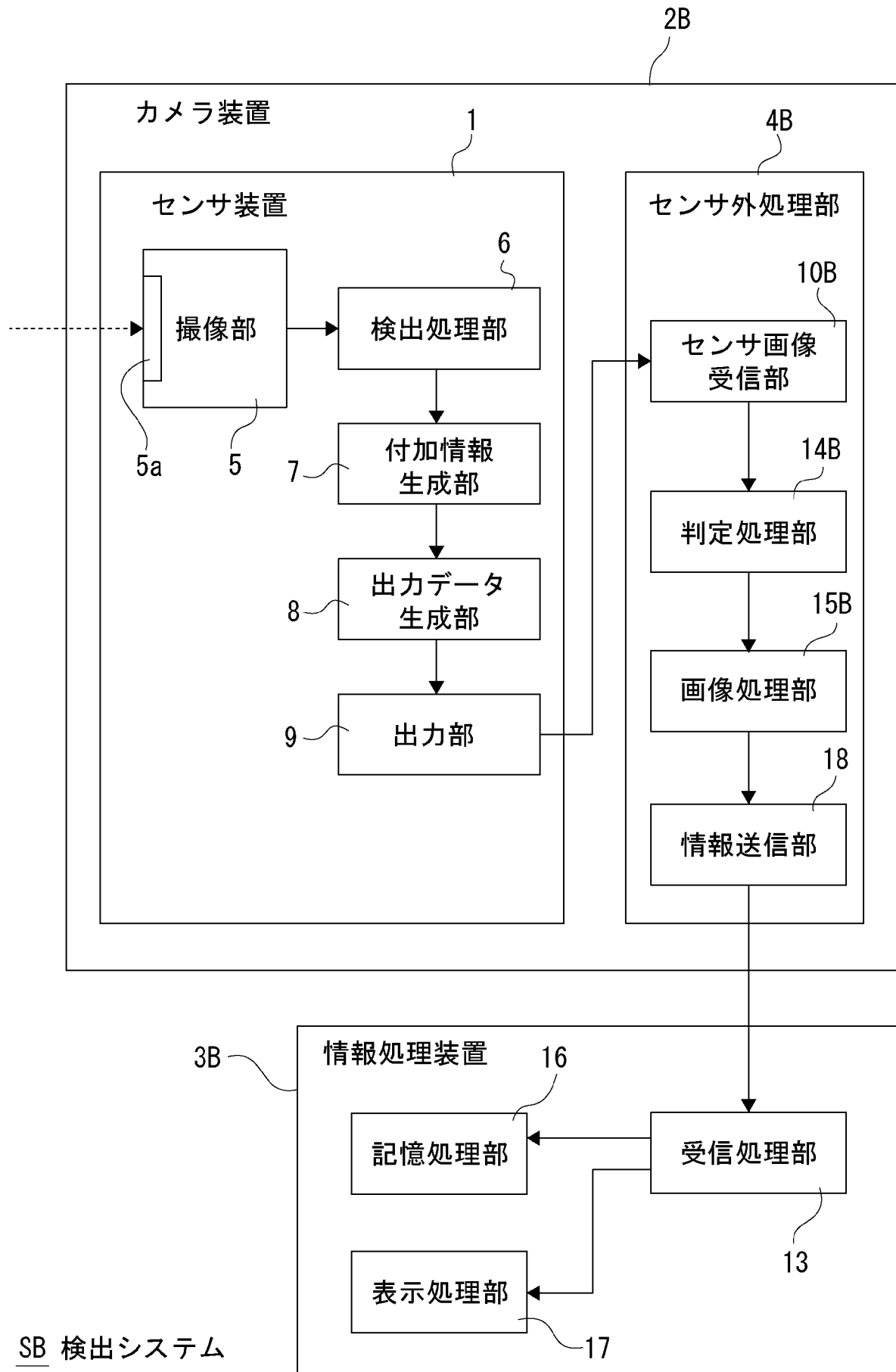
[図13]



[図14]



[図15]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/019229

A. CLASSIFICATION OF SUBJECT MATTER H04N 23/60 (2023.01)i; G06T 7/11 (2017.01)i; H04N 1/195 (2006.01)i FI: H04N23/60; H04N23/60 300; H04N1/195; G06T7/11 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H04N23/60; G06T7/11; H04N1/195 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2020/255799 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP.) 24 December 2020 (2020-12-24) paragraphs [0013]-[0116], fig. 1-14	1-5, 13-15
Y		1-5, 7-16
A		6
Y	JP 2002-511718 A (LYNX SYSTEM DEVELOPERS INC.) 16 April 2002 (2002-04-16) paragraphs [0015]-[0034], fig. 1-4	1-5, 7-16
A		6
Y	WO 2021/181868 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP.) 16 September 2021 (2021-09-16) paragraph [0033], fig. 1-5	7, 12
A		6
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 14 June 2024		Date of mailing of the international search report 09 July 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2017-200129 A (OLYMPUS CORPORATION) 02 November 2017 (2017-11-02)	7
A	paragraph [0084], fig. 7	6
Y	WO 2023/058671 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP.) 13 April 2023 (2023-04-13)	11-12
A	paragraphs [0141], [0148]	6

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/019229

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO	2020/255799	A1	24 December 2020	US 2022/0239827 A1 paragraphs [0027]-[0136], fig. 1-14	
JP	2002-511718	A	16 April 2002	US 6545705 B1 fourth column, line 55 to tenth column, line 66, fig. 1-4	
WO	2021/181868	A1	16 September 2021	(Family: none)	
JP	2017-200129	A	02 November 2017	(Family: none)	
WO	2023/058671	A1	13 April 2023	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC））

H04N 23/60(2023.01)i; G06T 7/11(2017.01)i; H04N 1/195(2006.01)i

FI: H04N23/60; H04N23/60 300; H04N1/195; G06T7/11

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

H04N23/60; G06T7/11; H04N1/195

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報

1922 - 1996年

日本国公開実用新案公報

1971 - 2024年

日本国実用新案登録公報

1996 - 2024年

日本国登録実用新案公報

1994 - 2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2020/255799 A1（ソニーセミコンダクタソリューションズ株式会社）24.12.2020 (2020 - 12 - 24) [0013] - [0116]、図1 - 14	1-5, 13-15
Y		1-5, 7-16
A		6
Y	JP 2002-511718 A（リンクス システム デベロッパーズ インコーポレイテッド） 16.04.2002 (2002 - 04 - 16) [0015] - [0034]、図1 - 4	1-5, 7-16
A		6
Y	WO 2021/181868 A1（ソニーセミコンダクタソリューションズ株式会社）16.09.2021 (2021 - 09 - 16) [0033]、図1 - 5	7, 12
A		6

☒ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的技術水準を示すもの

“D” 国際出願で出願人が先行技術文献として記載した文献

“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

“O” 口頭による開示、使用、展示等に言及する文献

“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの

“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

“&” 同一パテントファミリー文献

国際調査を完了した日

14.06.2024

国際調査報告の発送日

09.07.2024

名称及びあて先

日本国特許庁(ISA/JP)

〒100-8915

日本国

東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

眞岩 久恵 2V 4067

電話番号 03-3581-1101 内線 3271

様式 PCT/ISA/210（第2ページ）（2022年7月）

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2017-200129 A (オリンパス株式会社) 02.11.2017 (2017 - 11 - 02) [0 0 8 4]、図 7	7
A		6
Y	WO 2023/058671 A1 (ソニーセミコンダクタソリューションズ株式会社) 13.04.2023 (2023 - 04 - 13) [0 1 4 1]、[0 1 4 8]	11-12
A		6

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2024/019229

引用文献			公表日	パテントファミリー文献	公表日
WO	2020/255799	A1	24.12.2020	US 2022/0239827 A1 [0 0 2 7] - [0 1 3 6]、図 1 - 1 4	
JP	2002-511718	A	16.04.2002	US 6545705 B1 第 4 欄第 5 5 - 第 1 0 欄第 6 6 行、図 1 - 4	
WO	2021/181868	A1	16.09.2021	(ファミリーなし)	
JP	2017-200129	A	02.11.2017	(ファミリーなし)	
WO	2023/058671	A1	13.04.2023	(ファミリーなし)	