(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[6]
H01L 21/76

(11) 공개번호 특1998-0006065
(43) 공개일자 1998년03월30일

(21) 출원번호 특1996-0024548
(22) 출원일자 1996년06월27일

(71) 출원인 현대전자산업 주식회사 김주용
경기도 이천시 부발읍 아미리 산 136-1
(72) 발명자 구본성
경기도 평택시 세교동 163-1
(74) 대리인 최홍순

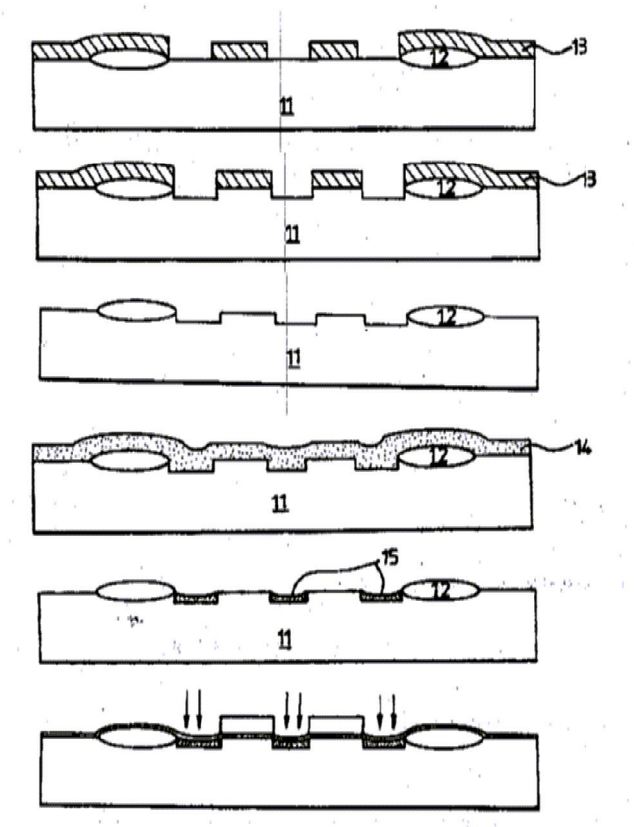
심사청구 : 없음

(54) 반도체 소자의 접합 영역 형성방법

요약

본 발명은 누설 전류를 방지할 수 있는 접합 영역 형성방법이 개시된다. 개시된 본 발명은 본 발명에 의하면, 반도체 기판의 접합 영역 예정부위를 소정 깊이만큼 식각하고, 식각된 접합 영역 예정 부위에 폴리실리콘막을 매립시킨후, 접합 영역 사이에 게이트 전극을 형성하고, 매립된 폴리실리콘막에 불순물을 이온 주입하므로써, 접합 영역의 깊이를 정확히 조절하며, 폴리실리콘으로 형성된 접합 영역에 접합 영역이 형성되므로, 직접적인 P-N 접합 역바이어스 인가시 누설 전류를 감소시킬 수 있다.

대표도



명세서

[발명의 명칭]

반도체 소자의 접합 영역 형성방법

[도면의 간단한 설명]

제2a도 내지 제2f도는 본 발명의 반도체 소자의 접합 영역 형성방법을 설명하기 위한 각 공정 순서별 단면도.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

필드산화막이 구비된 제1 전도형의 반도체 기판을 제공하는 단계; 상기 반도체 기판의 접합 영역 예정 부위를 접합 영역을 형성하고자 하는 두께만큼 식각하는 단계; 상기 식각이 이루어진 접합 영역 예정 부위에 접합 영역 형성용 물질로 매립시키는 단계; 접합 영역 형성용 물질이 매립된 접합 영역 사이에 게이트 전극을 형성하는 단계; 상기 게이트 전극을 이온 주입 마스크로 하여, 매립된 접합 영역형성용 물질에 제2 전도형의 불순물을 이온 주입하는 단계를 포함하는 것을 특징으로 하는 반도체 소자의 접합 영역 형성방법.

청구항 2

제1항에 있어서, 상기 접합 영역 형성용 물질은 폴리실리콘막인 것을 특징으로 하는 반도체 소자의 접합 영역 형성방법.

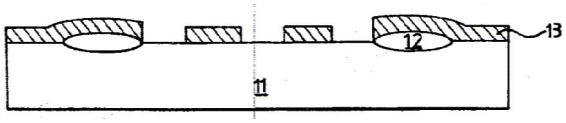
청구항 3

제1항에 있어서, 상기 접합 영역 형성용 물질은 반도체 기판의 식각이 이루어진 부위에 매립시키기는 방법은, 접합 영역 형성용 물질은 반도체 기판의 식각이이루어진 부위가 충분히 매립될 만큼의 두께로 증착하는 단계; 상기 접합 영역 형성용 물질은 반도체 기판 표면 및 필드 산화막 상부가 노출되도록 블랭킷 식각하는 단계를 포함하는 것을 특징으로 하는 반도체 소자의 접합 영역 형성방법.

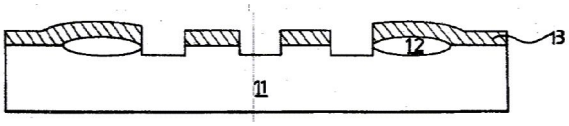
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

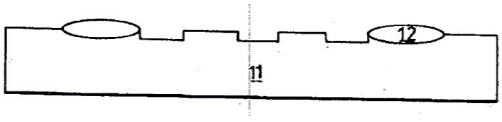
도면2a



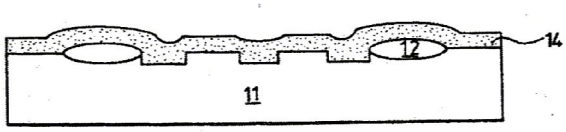
도면2b



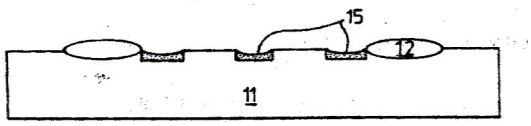
도면2c



도면2d



도면2e



도면2f

