



(12) 发明专利

(10) 授权公告号 CN 102664158 B

(45) 授权公告日 2015. 12. 16

(21) 申请号 201110351996. 7

(22) 申请日 2011. 11. 09

(30) 优先权数据

2010-250909 2010. 11. 09 JP

(73) 专利权人 东京毅力科创株式会社

地址 日本东京都

(72) 发明人 早川诚 富田浩 吉田达平

(74) 专利代理机构 北京尚诚知识产权代理有限公司 11322

代理人 龙淳

(51) Int. Cl.

H01L 21/677(2006. 01)

H01L 21/66(2006. 01)

(56) 对比文件

JP 特开 2002-252263 A, 2002. 09. 06,

CN 101432863 A, 2009. 05. 13,

审查员 冯月华

权利要求书2页 说明书10页 附图11页

(54) 发明名称

基板处理装置、程序、计算机存储介质和基板的输送方法

(57) 摘要

本发明提供一种即时地判断处理部有无异常并防止产生有大量的次品晶片的涂敷显影处理装置,其包括:晶片输送机构;缺陷检查部;控制晶片的输送的输送控制单元(200);基于缺陷的状态进行该缺陷的缺陷分类单元(203);存储晶片被处理单元处理时的晶片输送机构的晶片的输送路径的存储单元(202);和缺陷处理指定单元(204),其基于由缺陷分类单元(203)分类的缺陷的种类和存储在存储单元(202)的基板的输送路径,指定产生有该被分类的缺陷的处理单元,并判定该被指定的处理部有无异常,输送控制单元(200)以绕过被缺陷处理指定单元(204)判定为异常的处理单元输送晶片的方式来进行晶片输送机构的控制。

晶片序号	处理单元控制部							
	晶片输送单元 40	晶片缺陷判定 单元41	缺陷判定单元 42	缺陷判定单元 43	缺陷判定单元 44	缺陷判定单元 45	缺陷判定单元 46	缺陷判定单元 47
1	A	F1	A	A	F2	A	C	F3
2	B	F2	B	B	F3	B	D	F4
3	A	F3	C	A	F1	C	G	F2
4	B	F1	D	B	F2	D	D	F3
5	A	F2	A	A	F3	A	C	F1
6	B	F3	B	B	F1	B	D	F2
7	A	F1	C	A	F2	C	C	F3
8	B	F2	D	B	F3	D	D	F1
9	A	F3	A	A	F1	A	C	F2
10	B	F1	B	B	F2	B	D	F3
11	A	F2	C	A	F3	C	C	F1
12	A	F1	A	A	F2	A	C	F3
13	B	F2	B	B	F3	B	D	F1
14	A	F3	C	A	F1	C	G	F2
15	B	F1	D	B	F2	D	D	F3
16	A	F2	A	A	F3	A	C	F1
17	B	F3	B	B	F1	B	D	F2
18	A	F1	C	A	F2	C	C	F3
19	B	F2	D	B	F3	D	D	F1
20	A	F3	A	A	F1	A	C	F2
21	B	F1	B	B	F2	B	D	F3
22	A	F2	C	A	F3	C	C	F1
23	A	F1	A	A	F2	A	C	F3
24	B	F2	B	B	F3	B	D	F1
25	A	F3	C	A	F1	C	G	F2
26	B	F1	D	B	F2	D	D	F3
27	A	F2	A	A	F3	A	C	F1
28	B	F3	B	B	F1	B	D	F2
29	A	F1	C	A	F2	C	C	F3
30	B	F2	D	B	F3	D	D	F1
31	A	F3	A	A	F1	A	C	F2
32	B	F1	B	B	F2	B	D	F3
33	A	F2	C	A	F3	C	C	F1
34	A	F1	A	A	F2	A	C	F3
35	B	F2	B	B	F3	B	D	F1
36	A	F3	C	A	F1	C	G	F2
37	B	F1	D	B	F2	D	D	F3
38	A	F2	A	A	F3	A	C	F1
39	B	F3	B	B	F1	B	D	F2
40	A	F1	C	A	F2	C	C	F3
41	B	F2	D	B	F3	D	D	F1
42	A	F3	A	A	F1	A	C	F2
43	B	F1	B	B	F2	B	D	F3
44	A	F2	C	A	F3	C	C	F1
45	A	F1	A	A	F2	A	C	F3
46	B	F2	B	B	F3	B	D	F1
47	A	F3	C	A	F1	C	G	F2
48	B	F1	D	B	F2	D	D	F3
49	A	F2	A	A	F3	A	C	F1
50	B	F3	B	B	F1	B	D	F2
51	A	F1	C	A	F2	C	C	F3
52	B	F2	D	B	F3	D	D	F1
53	A	F3	A	A	F1	A	C	F2
54	B	F1	B	B	F2	B	D	F3
55	A	F2	C	A	F3	C	C	F1
56	A	F1	A	A	F2	A	C	F3
57	B	F2	B	B	F3	B	D	F1
58	A	F3	C	A	F1	C	G	F2
59	B	F1	D	B	F2	D	D	F3
60	A	F2	A	A	F3	A	C	F1
61	B	F3	B	B	F1	B	D	F2
62	A	F1	C	A	F2	C	C	F3
63	B	F2	D	B	F3	D	D	F1
64	A	F3	A	A	F1	A	C	F2
65	B	F1	B	B	F2	B	D	F3
66	A	F2	C	A	F3	C	C	F1
67	A	F1	A	A	F2	A	C	F3
68	B	F2	B	B	F3	B	D	F1
69	A	F3	C	A	F1	C	G	F2
70	B	F1	D	B	F2	D	D	F3
71	A	F2	A	A	F3	A	C	F1
72	B	F3	B	B	F1	B	D	F2
73	A	F1	C	A	F2	C	C	F3
74	B	F2	D	B	F3	D	D	F1
75	A	F3	A	A	F1	A	C	F2
76	B	F1	B	B	F2	B	D	F3
77	A	F2	C	A	F3	C	C	F1
78	A	F1	A	A	F2	A	C	F3
79	B	F2	B	B	F3	B	D	F1
80	A	F3	C	A	F1	C	G	F2
81	B	F1	D	B	F2	D	D	F3
82	A	F2	A	A	F3	A	C	F1
83	B	F3	B	B	F1	B	D	F2
84	A	F1	C	A	F2	C	C	F3
85	B	F2	D	B	F3	D	D	F1
86	A	F3	A	A	F1	A	C	F2
87	B	F1	B	B	F2	B	D	F3
88	A	F2	C	A	F3	C	C	F1
89	A	F1	A	A	F2	A	C	F3
90	B	F2	B	B	F3	B	D	F1
91	A	F3	C	A	F1	C	G	F2
92	B	F1	D	B	F2	D	D	F3
93	A	F2	A	A	F3	A	C	F1
94	B	F3	B	B	F1	B	D	F2
95	A	F1	C	A	F2	C	C	F3
96	B	F2	D	B	F3	D	D	F1
97	A	F3	A	A	F1	A	C	F2
98	B	F1	B	B	F2	B	D	F3
99	A	F2	C	A	F3	C	C	F1
100	A	F1	A	A	F2	A	C	F3

1. 一种基板处理装置,其包括:处理基板的多个处理部;输送基板的基板输送机构;检查基板处理已结束的基板表面的缺陷的缺陷检查部;和控制所述基板处理输送机构的基板的输送的输送控制单元,该基板处理装置的特征在于,还包括:

基于缺陷的检查结果进行缺陷的分类的缺陷分类单元;

存储所述处理部进行基板处理时的所述基板输送机构的基板的输送路径的存储单元;
和

缺陷处理指定单元,对于在所述存储单元存储有输送路径的基板处理已结束的每一个基板,生成使由所述缺陷分类单元分类的缺陷的种类和有可能成为该缺陷的产生原因的处理部的种类相对应的异常模块判定表,根据该异常模块判定表,从所述有可能成为缺陷的产生原因的处理部的种类之中,指定已成为缺陷的产生原因的处理部,

在有可能成为缺陷的产生原因的处理部中连续产生缺陷时,所述缺陷处理指定单元将该有可能成为缺陷的产生原因的处理部作为已成为缺陷的产生原因的处理部加以指定,

所述输送控制单元以绕过被所述缺陷处理指定单元指定为缺陷的产生原因的处理部而输送基板的方式来进行所述基板输送机构的控制。

2. 一种基板处理装置,其包括:处理基板的多个处理部;输送基板的基板输送机构;检查基板处理已结束的基板表面的缺陷的缺陷检查部;和控制所述基板处理输送机构的基板的输送的输送控制单元,该基板处理装置的特征在于,还包括:

基于缺陷的检查结果进行缺陷的分类的缺陷分类单元;

存储所述处理部进行基板处理时的所述基板输送机构的基板的输送路径的存储单元;
和

缺陷处理指定单元,对于在所述存储单元存储有输送路径的基板处理已结束的每一个基板,生成使由所述缺陷分类单元分类的缺陷的种类和有可能成为该缺陷的产生原因的处理部的种类相对应的异常模块判定表,根据该异常模块判定表,从所述有可能成为缺陷的产生原因的处理部的种类之中,指定已成为缺陷的产生原因的处理部,

在所述有可能成为缺陷的产生原因的处理部中,缺陷的产生比率超过预先设定的比率时,所述缺陷处理指定单元将该有可能成为缺陷的产生原因的处理部作为已成为缺陷的产生原因的处理部加以指定,

所述输送控制单元以绕过被所述缺陷处理指定单元指定为缺陷的产生原因的处理部而输送基板的方式来进行所述基板输送机构的控制。

3. 一种基板的输送方法,其用于基板处理装置,所述基板处理装置包括:处理基板的多个处理部;输送基板的基板输送机构;和检查基板处理已结束的基板表面有无缺陷的缺陷检查部,所述基板的输送方法特征在于:

基于缺陷检查部的检查结果进行缺陷的分类,

存储所述处理部进行基板处理时的所述基板输送机构的基板的输送路径,

对于输送路径已被存储的基板处理已结束的每一个基板,生成使所述被分类的缺陷的种类和有可能成为该缺陷的产生原因的处理部的种类相对应的异常模块判定表,根据该异常模块判定表,在有可能成为缺陷的产生原因的处理部中连续产生缺陷时,将该有可能成为缺陷的产生原因的处理部作为已成为缺陷的产生原因的处理部加以指定,

之后,以绕过被指定为缺陷的产生原因的处理部的方式进行所述基板的输送。

4. 一种基板的输送方法,其用于基板处理装置,所述基板处理装置包括:处理基板的多个处理部;输送基板的基板输送机构;和检查基板处理已结束的基板表面有无缺陷的缺陷检查部,所述基板的输送方法特征在于:

基于缺陷检查部的检查结果进行缺陷的分类,

存储所述处理部进行基板处理时的所述基板输送机构的基板的输送路径,

对于输送路径已被存储的基板处理已结束的每一个基板,生成使所述被分类的缺陷的种类和有可能成为该缺陷的产生原因的处理部的种类相对应的异常模块判定表,根据该异常模块判定表,在有可能成为缺陷的产生原因的处理部中,当缺陷的产生比率在预先设定的比率以上时,将该有可能成为缺陷的产生原因的处理部作为已成为缺陷的产生原因的处理部加以指定,

之后,以绕过被指定为缺陷的产生原因的处理部的方式进行所述基板的输送。

基板处理装置、程序、计算机存储介质和基板的输送方法

技术领域

[0001] 本发明涉及进行基板处理的基板处理装置、程序、计算机存储介质和基板的输送方法。

背景技术

[0002] 例如在半导体装置的制造工序的光刻工序中,在晶片上依次进行涂敷抗蚀剂液形成抗蚀剂膜的抗蚀剂涂敷处理、将抗蚀剂膜曝光为规定的图案的曝光处理、对被曝光的抗蚀剂膜进行显影的显影处理等的一系列的处理,在晶片上形成规定的抗蚀剂图案。这些一系列的処理在搭载有处理晶片的各种处理部和输送晶片的输送机构等的基板处理装置即涂敷显影处理装置中进行。

[0003] 但是,在上述的涂敷显影处理装置中,为了连续地输送多个晶片并对其进行処理,例如当在该涂敷显影处理装置产生有异常时,需要提前发现装置的异常。作为检测该装置异常的检查之一,例如有检查晶片表面的缺陷的表面缺陷检查。专利文献 1 提案有搭载有进行该表面缺陷检查的例如检测宏观缺陷等的表面缺陷检查装置的涂敷显影处理装置。

[0004] 结束了一系列的处理的晶片,利用表面缺陷检查装置进行检查且使用该检查结果和作为设置于涂敷显影处理装置的外部的存储部的服务器所具有的功能即异常要因分析功能进行评价。而且,当检查结果异常即被判断为在基板产生有缺陷时,例如停止涂敷显影处理装置的运行等进行应对。

[0005] 此外,当在涂敷显影处理装置产生异常而使装置停止时,停止的时间越长生产性越降低。因此,从生产性的观点出发,为了使得涂敷显影处理装置的停止时间变短,优选迅速地指定异常产生的原因并去除其原因。因此,例如在专利文献 2 提案有:合成无缺陷的教学用图像和缺陷模板制作缺陷模型,通过比较该缺陷模型和被摄影的基板的缺陷的特征,对基板的缺陷进行分类并进行指定。

[0006] 现有技术文献

[0007] 专利文献 1:日本特开 2009-64934 号公报

[0008] 专利文献 2:日本特开 2009-238992 号公报

发明内容

[0009] 发明想要解决的问题

[0010] 然而,为了进行上述的异常要因分析,需要多批的检查结果。因此,即使在收集多批的检查结果期间产生异常,也不能适当地判断是否在处理部产生异常。在该情况下,直到判断为异常为止继续进行晶片处理,在其间产生有大量的次品的晶片。

[0011] 本发明是基于上述情况而提出的,其目的在于即时地判断处理部有无异常并防止大量产生次品晶片。

[0012] 用于解决课题的方法

[0013] 为了达成上述目的,本发明是一种基板处理装置,其包括:处理基板的多个处理

部;输送基板的基板输送机构;检查基板处理已结束的基板表面的缺陷的缺陷检查部;和控制所述基板处理输送机构的基板的输送的输送控制单元,该基板处理装置的特征在于,还包括:基于缺陷的检查结果进行缺陷的缺陷分类单元;存储所述处理部进行基板处理时的所述基板输送机构的基板的输送路径的存储单元;和缺陷处理指定单元,其根据由所述缺陷分类单元分类的缺陷的种类和存储于所述存储单元的基板的输送路径,指定成为该被分类的缺陷产生原因的处理部,进而,判定该被指定的处理部有无异常,所述输送控制单元以绕过被所述缺陷处理指定单元判定为异常的处理单元而输送基板的方式来进行所述基板输送机构的控制。

[0014] 根据本发明,存储进行基板处理时的基板输送结构的晶片 W 的输送路径,并基于该被存储的输送路径和由缺陷分离单元分类的缺陷的种类,能够指定在哪个处理部产生了异常。而且,绕过被指定的处理部输送基板,因此能够防止在其后面的晶片处理中大量产生次品。

[0015] 上述缺陷处理指定单元可以在成为缺陷的产生原因的处理部中连续产生有缺陷时,将成为该缺陷的产生原因的处理部判定为异常。

[0016] 上述缺陷处理指定单元可以在成为缺陷的产生原因的处理部中,缺陷的产生比率超过预先设定的比率时,将成为该缺陷的产生原因的处理部判断为异常。

[0017] 本发明的另一方面是一种用于基板处理装置中的基板的输送方法,上述基板处理装置包括:处理基板的多个处理部;输送基板的基板输送机构;和检查基板处理已结束的基板表面有无缺陷的缺陷检查部,上述基板的输送方法特征在于:存储所述处理部进行基板处理时的所述基板输送机构的基板的输送路径;根据由所述缺陷分类单元分类的缺陷的种类和所述存储的基板的输送路径,指定成为该分类的缺陷产生原因的处理部,进而,判定该被指定的处理部有无异常,之后,以绕过被判定为异常的处理部的方式进行所述基板的输送。

[0018] 可以在被指定为缺陷的产生原因的处理部中连续产生有缺陷时,判定该处理部为异常。

[0019] 此外,可以在被指定为缺陷的产生原因的处理部中,当缺陷的产生比率在预先设定的比率以上时,判定该处理部为异常。

[0020] 根据本发明的另一方面,提供有一种程序,在控制该基板处理装置的控制装置的计算机上运行,以通过上述基板装置实行上述基板的输送方法。

[0021] 此外,根据本发明的另一方面,提供存储有上述程序的可读取的计算机存储介质。

[0022] 根据本发明,能够即时地判断处理部有无异常并防止大量产生次品晶片。

附图说明

[0023] 图 1 是表示本实施方式涉及的涂敷显影处理装置的内部结构的概略的俯视图。

[0024] 图 2 是表示本实施方式涉及的涂敷显影处理装置的内部结构的概略的侧视图。

[0025] 图 3 是表示本实施方式涉及的涂敷显影处理装置的内部结构的概略的侧视图。

[0026] 图 4 是表示缺陷检查装置的结构概略的横截面图。

[0027] 图 5 是表示缺陷检查装置的结构概略的纵截面图。

[0028] 图 6 是表示控制部 150 的结构概略的说明图。

- [0029] 图 7 是例示输送路径表的说明图。
- [0030] 图 8 是例示缺陷的分类的说明图, (a) 是产生有飞溅形 (splatters) 时的说明图, (b) 是表示产生有切楔形 (wedging) 时的说明图, (c) 是产生有环形 (rings) 时的说明图。
- [0031] 图 9 是例示缺陷分类表的说明图。
- [0032] 图 10 是例示异常模块判定表的说明图。
- [0033] 图 11 是例示异常模块判定表的说明图。
- [0034] 图 12 是例示异常模块判定表的说明图。
- [0035] 图 13 是例示缺陷分类表的说明图。
- [0036] 符号说明
- [0037] 1 涂敷显影处理系统
- [0038] 2 盒站
- [0039] 3 处理站
- [0040] 4 曝光装置
- [0041] 5 接口站
- [0042] 10 盒搬入部
- [0043] 11 晶片输送部
- [0044] 12 盒载置台
- [0045] 13 盒载置板
- [0046] 20 输送路
- [0047] 21 晶片输送机构
- [0048] 30 显影处理单元
- [0049] 31 下部反射防止膜形成单元
- [0050] 32 抗蚀剂涂敷单元
- [0051] 33 上部反射防止膜形成单元
- [0052] 40 ~ 46 热处理单元
- [0053] 50 ~ 56 交接单元
- [0054] 60 ~ 62 交接单元
- [0055] 70 ~ 73 晶片输送机构
- [0056] 80 往复输送机构
- [0057] 90 晶片输送机构
- [0058] 91 晶片输送机构
- [0059] 100 缺陷检查部
- [0060] 101 壳体
- [0061] 120 载置台
- [0062] 121 旋转驱动部
- [0063] 122 导轨
- [0064] 123 驱动装置
- [0065] 130 摄像装置
- [0066] 131 半反射镜

- [0067] 132 照射装置
- [0068] 150 控制部
- [0069] 200 输送控制单元
- [0070] 201 晶片处理控制单元
- [0071] 202 存储单元
- [0072] 203 缺陷分类单元
- [0073] 204 缺陷处理指定单元
- [0074] 205 输送路径表
- [0075] 206 缺陷分类表
- [0076] 210 异常模块判定表
- [0077] W 晶片
- [0078] F1 ~ F3 杯具
- [0079] D 晶片输送区域
- [0080] C 盒

具体实施方式

[0081] 以下,对本发明的实施方式进行说明。图 1 是表示本实施方式涉及的作为基板处理装置的涂敷显影处理装置 1 的内部结构的概略的说明图。图 2 和图 3 是表示涂敷显影处理装置 1 的内部结构的概略的侧视图。

[0082] 如图 1 所示,涂敷显影处理装置 1 构成为一体地连接有:在与外部之间搬入搬出收纳有一批的多个晶片的盒 C 的盒站 2;具有多个在光蚀刻处理中作为单个地实施规定处理的处理部的各种处理单元的处理站 3;和在与处理站 3 相邻的曝光装置 4 之间进行晶片 W 的交接的接口站 5。此外,涂敷显影处理装置 1 具有控制各种处理单元等的控制部 150。

[0083] 盒站 2 例如被分为盒搬入搬出部 10 和晶片输送部 11。例如盒搬入搬出部 10 被设置于涂敷显影处理装置 1 的 Y 方向中的负方向(图 1 的左方向)一侧的端部。在盒搬入搬出部 10 设置有盒载置台 12。在盒载置台 12 上设有多个例如 4 个载置板 13。载置板 13 沿水平方向的 X 方向(图 1 中的上下方向)排成一系列地设置。当相对于涂敷显影处理装置 1 的外部搬入搬出盒 C 时,能够将盒 C 载置在这些载置板 13 上。

[0084] 如图 1 所示,在晶片输送部 11 设置有在沿 X 方向延伸的输送路 20 上自由移动的晶片输送机构 21。晶片输送机构 21 也可以在上下方向以及围绕垂直轴轴(θ 方向)自由移动,能够在各载置板 13 上的盒 C 与后述的处理站 3 的第三块 G3 的交接装置之间输送晶片 W。

[0085] 在与盒站 2 相邻的处理站 3 设置有具有各种单元的多个例如 4 个块 G1、G2、G3、G4。在处理站 3 的正面一侧(图 1 的 X 方向的负方向侧)设置有第一块 G1,在处理站 3 的背面一侧(图 1 的 X 方向的正方向侧)设置有第二块 G2。此外,在处理站 3 的盒站 2 一侧(图 1 的 Y 方向的负方向侧)设置有第三块 G3,在处理站 3 的接口站 5 一侧(图 1 的 Y 方向的正方向侧)设置有第四块 G4。

[0086] 例如如图 2 所示,在第一块 G1 从下方开始依次 4 层重叠有多个液处理单元例如对晶片 W 进行显影处理的显影处理单元 30、在晶片 W 的抗蚀剂膜的下层形成反射防止膜(以

下称为“下部发射防止膜”)的下部反射防止膜形成单元 31、对晶片 W 涂敷抗蚀剂液形成抗蚀剂膜的抗蚀剂涂敷单元 32、和在晶片 W 的抗蚀剂膜的上层形成反射防止膜(以下称为“上部发射防止膜”)的上部反射防止膜形成单元 33。

[0087] 例如如图 2 所示,第一块 G1 的各单元 30 ~ 33 按照水平方向的从左到右的顺序具有容纳晶片的例如三台杯具 F1、F2、F3,能够同时进行多个晶片 W 的处理。

[0088] 例如如图 3 所示,在第二块 G2 设置有进行晶片 W 的加热和冷却的热处理的多个热处理单元 40 ~ 46。各热处理单元 40 ~ 46 从下方开始以热处理单元 40 ~ 46 的顺序叠层设置。如图 3 所示叠层设置的热处理单元 40 ~ 46,沿水平方向从左侧向右侧以该顺序被分割为热处理模块 A、热处理模块 B、热处理模块 C 和热处理模块 D,在各热处理模块 A ~ D 中能够独立进行热处理。

[0089] 例如在第三块 G3 从下方开始依次设置有多多个交接单元 50、51、52、53、54、55、56。

[0090] 例如在第四块 G4 从下方开始依次设置有多多个交接单元 60、61、62 以及缺陷检查部 100、100。

[0091] 如图 1 所示,在第一块 G1 ~ 第四块 G4 所包围的区域形成有晶片输送区域 D。例如如图 3 所示,在晶片输送区域 D 从下方开始依次设置有晶片输送机构 70、71、72、73。晶片输送机构 70、71、72、73 例如能够对各块 G1 ~ G4 的同等程度的高度的规定的单元输送晶片 W。

[0092] 此外,在晶片输送区域 D 设置有在第三块 G3 与第四块 G4 之间直线地输送晶片 W 往复输送装置 80。

[0093] 往复输送装置 80 例如在图 3 的 Y 方向上直线地自由移动。往复输送装置 80 在支撑晶片 W 的状态下沿 Y 方向移动,能够在第三块 G3 的交接单元 52 与第四块 G4 的交接单元 62 之间输送晶片 W。

[0094] 如图 1 所示,在第三块 G3 的 X 方向中的正方向一侧设置有晶片输送结构 90。晶片输送结构 90 具有例如在前后反向、 θ 方向以及上下方向上自由移动的输送臂。晶片输送结构 90 在支撑晶片 W 的状态下能够上下移动,能够向第三块 G3 内的各交接单元输送晶片 W。

[0095] 在接口站 5 设置有晶片输送结构 91。晶片输送结构 91 具有例如在前后反向、 θ 方向以及上下方向上自由移动的输送臂。晶片输送结构 91 例如能够由输送臂支撑晶片 W,向第四块 G4 内的各交接单元、曝光装置 4 输送晶片 W。

[0096] 接着,对缺陷检查部 100 的结构进行说明。

[0097] 如图 4 所示,缺陷检查部 100 具有壳体 101。在壳体 101 内如图 5 所示设置有载置晶片 W 的载置台 120。该载置台 120 通过电动机等的旋转驱动部 121 而自由旋转、停止。在壳体 101 的底面设置有从壳体 101 内的一端侧(图 5 中的 X 方向的负方向一侧)延伸至另一端侧(图 5 中的 X 方向的正方向一侧)的导轨 122。载置台 120 和旋转驱动部 121 被设置于导轨 122 上,通过驱动装置 123 能够沿导轨 122 移动。

[0098] 在壳体 101 内的另一端侧(图 5 中的 X 方向的正方向一侧)的侧面设置有摄像装置 130。摄像装置 130 例如使用广角型的 CCD 照相机。在壳体 101 的顶部中央附近设置有半反射镜 131。半反射镜 131 设置于与摄像装置 130 相对的位置,以从铅直方向开始倾斜 45 度的方式设置。在半反射镜 131 的上方设置有照明装置 132,半反射镜 131 和照明装置 132

被固定于壳体 101 的上表面。来自照明装置 132 的照明通过半反射镜 131 向下方照射。因此,由位于照明装置 132 的下方的物体反射的光,进一步被半反射镜 131 反射,进入摄像装置 130。即,摄像装置 130 能够对照明装置 132 的照射区域中存在的物体进行摄像。而且,拍摄的晶片 W 的检查对象图像被输出到控制部 150。

[0099] 如图 6 所示,控制部 150 包括:控制晶片输送机构的动作的输送控制单元 200;控制各种处理单元的动作的晶片处理控制单元 201;存储单元 202,其存储在各处理单元中处理晶片时由各晶片输送机构输送晶片 W 的路径,换言之,存储由哪个处理单元处理晶片 W 的经历;预先存储的晶片 W 的缺陷模型,根据该缺陷模型与由缺陷检查部 100 摄像的晶片 W 的检查对象的关系而进行缺陷的分类的缺陷分类单元 203;和指定成为缺陷产生的原因的处理单元的缺陷处理指定单元 204。

[0100] 在存储单元 202 中将涂敷显影处理装置 1 处理的晶片 W 的输送路径例如作为如图 7 所示那样的输送路径表 205 进行存储,在图 7 所示的输送路径表 205 的横列例如记载有从左侧向右侧进行晶片 W 的处理的处理单元的种类,在纵行以从上到下的顺序记载有进行完处理的晶片 W 的序号。另外,在图 7 所示的输送路径表中记录有,作为晶片 W 的输送路径按照热处理单元 40、下部反射防止膜形成单元 31、热处理单元 41、热处理单元 42、抗蚀剂涂敷单元 32、热处理单元 43、热处理单元 44、上部反射防止膜形成单元 33、热处理单元 45 的顺序进行输送的情况,但晶片 W 的输送路径并不限于本实施方式的内容,能够任意设定。

[0101] 输送路径表 205 的表格中的部分表示在各处理单元中进行完晶片 W 的处理的模块。在此,模块例如在显影处理单元 30 中为各杯具 F1 ~ F3。此外,模块在热处理单元 40 ~ 45 中为各热处理模块 A ~ D。

[0102] 例如如图 8 所示,在缺陷分类单元 203 预先存储有在晶片 W 的外周缘部放射状地产生缺陷 P 的飞溅形(图 8(a))、仅在晶片 W 的单侧产生缺陷 P 的切楔形(图 8(b))、在晶片 W 的外周缘部产生有环状的缺陷 P 的环形(图 8(c))等的缺陷模型。该缺陷模型通过合成模拟的晶片 W 的缺陷的模板的图像和无缺陷的晶片 W 的图像而生成。缺陷分类单元 203 对该缺陷模型和由缺陷检查部 100 拍摄的晶片 W 的检查对象图像进行比较。而且,将与晶片 W 的检查对象图像最类似的缺陷模型作为该晶片 W 的缺陷进行分类。当晶片 W 的检查对象图像与任何缺陷都不类似时,被判断为在该晶片 W 没有产生缺陷。

[0103] 通过缺陷分类单元 203 进行缺陷的分类时,由缺陷处理指定单元 204 指定成为缺陷产生的原因的处理单元。对于缺陷处理指定单元 204 的处理单元的指定进行说明。

[0104] 在缺陷处理指定单元 204 预先存储有例如如图 9 所示的缺陷分类表 206,该缺陷分类表 206 显示被缺陷分类单元 203 分类的缺陷与成为该缺陷的产生原因的处理单元的关系。以缺陷的种类为图 8(a) 所示的飞溅形的情况为例时,作为成为该飞溅形缺陷的原因的处理单元列举有下部反射防止膜形成单元 31、抗蚀剂涂敷单元 32 以及上部反射防止膜形成单元 33。而且,在缺陷分类表中,这些处理单元作为对应飞溅形缺陷的处理单元预先被赋予关联。另外,在图 9 中,这些涂敷处理系统的单元一并作为“COT”表示。另外,分别以“OVEN”表示进行各种热处理的热处理单元 40 ~ 46,“DEV”表示进行显影处理的显影处理单元 30。

[0105] 图 9 中作为存储与缺陷分类表 206 的缺陷的分类,除了上述的飞溅形、切楔形以及环形之外,还表示色彩不良、彗星形(comet)、集中模式(center mode)、涂敷不足、EBR 移

位、EBR 切除宽度以及 WEE 切除宽度,但“缺陷分类”以及“缺陷产生单元”的项目能够任意追加。另外,色彩不良是指由于任何的理由未在晶片 W 涂有涂敷液的情况。彗星形是指由于异物等产生有未涂敷涂敷膜的位置的情况。集中模式是指晶片 W 的中心部的涂敷量不均匀的情况。涂敷不足是指在晶片 W 整体涂敷液的涂敷量不均匀的情况。EBR 移位是指晶片 W 外周缘部的膜除去宽度(EBR 宽度)向任意方向移位的情况。EBR 切除宽度是指晶片 W 外周缘部的膜除去宽度(EBR 宽度)在晶片 W 的全周异常的情况。WEE 切除宽度是指晶片 W 外周缘部的膜曝光宽度(EBR 宽度)在晶片 W 的全周异常的情况。另外,图 9 记载的“EBR”表示进行晶片 W 的外周缘部的洗涤的边缘洗涤单元,“WEE”是晶片 W 的周缘曝光单元。

[0106] 另外,缺陷处理指定单元 204 根据缺陷分类单元 203 的缺陷的分类结果、缺陷分类表 206 的信息以及输送路径表 205 的信息,生成图 10 所示的异常模块判定表 210。对该异常模块判定表 210 的生成方法进行说明。

[0107] 关于生成异常模块判定表 210,首先,对在输送路径表 205 存储有输送路径的各晶片 W,确认基于缺陷分类单元 203 的缺陷的分类。当被分类为任一种缺陷时,在“合格与否判定”的栏表示为 NG,并从缺陷分类表 206 读出与缺陷的分类对应的处理单元的信息。而且,在“NG 判定工序”的栏表示成为该缺陷的产生原因的处理单元的种类。当无缺陷时,在异常模块判定表 210 的“合格与否判定”的栏表示为 OK。在图 10 所示的例中,描述晶片序号为 1 号和 2 号的晶片 W 的处理以及缺陷的分类完成的状态,例如晶片序号为 1 号的晶片 W 无缺陷,2 号的晶片有缺陷,则在“NG 判定工序”的栏中,作为成为该缺陷的产生原因的处理单元表示为 COT。

[0108] 接着,缺陷处理指定单元 204 从存储单元 202 读出输送路径表 205 的信息,例如如图 11 所示,例如以斜线显示对应 COT 的处理单元即下方反射防止膜形成单元 31、抗蚀剂涂敷单元 32 以及上部反射防止膜形成单元 33 的栏。而且,通过对各晶片 W 依次进行该作业,依次生成异常模块判定表 210。

[0109] 依次生成异常模块判定表 210 时,缺陷处理指定单元 204 在斜线表示的模块中的相同的模块连续规定的次数显示为斜线的情况下,判定为在该模块产生有异常。具体而言,例如如图 12 所示,在下部反射防止膜形成单元 31 的杯具 F1、抗蚀剂涂敷单元 32 的杯具 F2 以及上部反射防止膜形成单元 33 的杯具 F3 中,例如连续三次产生有缺陷时,判定为在这些单元产生有某些异常。

[0110] 另外,在本实施方式的异常模块判定表 210 中,描述了表示在上部反射防止膜形成后直到进行热处理为止的输送路径的例子,但在异常模块判定表 210 所示的路径可以任意设定。另外,在本实施方式中,例如当连续三次产生有缺陷时将模块被判定为异常,但对于判定为异常的缺陷的产生次数并不限于本实施方式,可以任意决定。

[0111] 而且,如上述判定为异常的时,输送控制单元 201 以绕过被判定为异常的模块,在该情况为下部反射防止膜形成单元 31 的杯具 F1、抗蚀剂涂敷单元 32 的杯具 F2 以及上部反射防止膜形成单元 33 的杯具 F3 进行晶片 W 的处理的方式,控制各晶片输送单元。另外,当被指定为产生了异常的模块时,也可以不通过输送控制单元 201 自动地绕过该被指定的模块,而是例如可以仅发出警报通知产生异常。这种情况下,作业员确认产生异常之后,判断是绕过该模块继续晶片 W 的处理,还是停止涂敷显影处理装置 1 进行异常位置的修复作业。

[0112] 另外,上述的控制部 150 通过例如具有 CPU 或存储器等的计算机构成,通过例如执

行存储于存储器的程序来实现涂敷处理装置 1 中的涂敷处理。另外,用于实现涂敷处理装置 1 中的涂敷处理的各种程序,例如被存储在计算机可读取的硬盘 (HD)、软盘 (FD)、光盘 (CD)、磁盘 (MO) 存储卡等的存储介质 H,从该存储介质 H 被安装到控制部 150 而被使用。

[0113] 接着,对在如上方式构成的显影涂敷处理装置 1 进行的晶片 W 的输送方法,并同时说明在涂敷显影处理装置 1 整体进行的晶片处理的工序。另外,在以下的说明中,以沿图 7 所示的晶片序号为 1 号的晶片 W 的输送路径进行晶片 W 的处理的情况为例进行说明。

[0114] 对于晶片 W 的处理,首先,将收纳有多个晶片 W 的盒 C 载置于盒站 10 的规定的盒载置板 13。然后,通过基板搬状装置 21 依次取出盒 C 内的各晶片 W,并输送到处理站 11 的第三处理装置组 G3 的例如交接装置 53。

[0115] 接着,晶片 W 被晶片输送机构 71 输送到第二块 G2 的热处理单元 40 进行温度调节处理。然后,通过输送机构 71 将晶片 W 输送到例如第一块 G1 的下部反射防止膜形成单元 31,在晶片 W 上形成下部反射防止膜。然后,晶片 W 被输送到第二块 G2 的热处理单元 41,进行加热处理。然后,晶片 W 返回到第三块 G3 的交接单元 53。

[0116] 接着,晶片 W 被晶片输送机构 90 同样输送到第三块 G3 的交接单元 54。然后,晶片 W 被晶片输送机构 72 输送到第二块 G2 的热处理单元 42,进行温度调节处理。然后,晶片 W 被晶片输送机构 72 输送到第一块 G1 的抗蚀剂涂敷单元 32,在晶片 W 上形成抗蚀剂膜。然后,晶片 W 被晶片输送机构 72 输送到热处理单元 43,进行预焙干处理。然后,晶片 W 被晶片输送机构 72 送回到第三块 G3 的交接单元 55。

[0117] 接着,晶片 W 被晶片输送机构 90 同样输送到第三块 G3 的交接单元 54。然后,晶片 W 被晶片输送机构 73 输送到第二块 G2 的热处理单元 44,进行温度调节处理。然后,晶片 W 被晶片输送机构 73 输送到第一块 G1 的上部反射防止膜形成装置 33,在晶片 W 上形成上部反射防止膜。然后,晶片 W 被输送到第二块 G2 的热处理单元 45,进行加热处理。然后,晶片 W 被晶片输送机构 73 送回到第三块 G3 的交接单元 56。

[0118] 接着,晶片 W 被晶片输送机构 90 输送到交接单元 52,并被往复输送装置 80 输送到第四块 G4 的交接单元 62。然后,晶片 W 被接口站 7 的晶片输送机构 91 输送到曝光装置 6,进行曝光处理。

[0119] 接着,晶片 W 被晶片输送机构 91 输送到第四块 G4 的交接单元 60。然后,晶片 W 被晶片输送机构 70 输送到热处理单元 46,进行曝光后的焙干处理。接着,晶片 W 由热处理单元 45 进行温度调节处理,然后,被晶片输送机构 70 输送到县涌处理单元 30 进行显影。在显影结束之后,晶片 W 被晶片输送机构 70 输送到热处理单元 44,进行预焙干处理。然后,晶片 W 由热处理单元 43 进行温度调节,一系列的光蚀刻工序完成。另外,在此期间,该晶片 W 的输送路径在图 7 所示的输送路径表 205 中作为晶片序号为 1 号的晶片 W 的输送路径被存储单元 202 存储。

[0120] 然后,晶片 W 被晶片输送机构 70 输送到第四块 G4 的交接单元 62。而且,晶片 W 被晶片输送机构 91 输送到缺陷检查部 100,进行晶片 W 的检查。然后,晶片 W 被晶片输送机构 91 输送到交接单元 62,经由晶片输送机构 70、晶片输送机构 21 被输送到规定的盒载置板 13 的盒 C。

[0121] 而且,该一系列的光蚀刻工序以及基于缺陷检查部 100 的晶片 W 的检查连续反复地进行。由此,异常模块判定表 210 依次被更新。而且,例如如图 12 所示,依次进行晶片处

理以及缺陷检查直到 10 号的晶片 W, 当被判定为该时刻在下部反射防止膜形成单元 31 的杯具 F1、抗蚀剂涂敷单元 32 的杯具 F2 以及上部反射防止膜形成单元 33 的杯具 F3 的任一个中产生有异常时, 例如绕过该被判定为异常的模块继续进行晶片 W 的处理。

[0122] 根据以上的实施方式, 存储由各处理单元进行晶片 W 的处理时的各晶片输送结构的晶片 W 的输送路径, 并基于该存储的输送路径和由缺陷分类单元 203 分类的缺陷的种类, 由缺陷处理指定单元 204 生成异常模块判定表 210。而且, 使用该异常模块判定表 210 来指定产生有异常的处理单元或模块, 能够绕过该被指定的模块进行晶片 W 的处理, 因此, 能够防止在之后的晶片处理中大量产生次品。

[0123] 另外, 根据以上的实施方式, 基于异常模块判定表 210 能够简单地指定产生了异常的模块, 因此能够以更短的时间进行恢复作业。

[0124] 另外, 产生了异常的处理单元和模块的指定, 通过设置于涂敷显影处理装置 1 的内部的控制部 150 具有的功能而进行, 因此不需要在外部设置专用的服务器, 因此在费用方面也是有利的。

[0125] 另外, 在以上的实施方式中, 生成异常模块判定表 210, 当由指定的模块处理过的晶片 W 中连续产生有缺陷时判定该模块为异常, 但该异常判定方法并不限于本实施方式。例如也可以由缺陷处理指定单元 204 算出各处理单元的各模块中的缺陷产生的比率, 当缺陷产生的比率超过预先设定的比率时判定该模块具有异常。对于算出缺陷产生的比率, 例如可以使用异常模块判定表 210 中表示的全部的晶片作为比率算出时的分母。另外, 设定规定的晶片的数目, 并按该被设定的晶片的数目来算出缺陷产生的比率。另外, 当通过指定的模块而产生缺陷的晶片 W 的累计数目超过预先设定的数目时, 也可以推定该模块的异常。

[0126] 在以上的实施方式中, 基于通过指定的模块产生缺陷的晶片 W 的数目进行异常判定, 但也可以不指定模块, 当在检查过的晶片 W 中连续规定的数目产生有缺陷时判定为异常。在该情况下, 推测有与各模块的共有部分相关的异常原因, 因此, 通过绕过该共有部分进行晶片 W 的输送, 能够抑制次品的产生。

[0127] 另外, 除缺陷分类表 206 之外, 还可以基于晶片 W 的检查对象图像的其他的特征量, 更加详细地指定异常模块。例如基于检查对象图像的颜色信息, 能够判别异常模块是下部反射防止膜形成单元 31 或者是上部反射防止膜形成单元 33。

[0128] 在以上的实施方式中, 当作成异常模块判定表 210 时, 基于由缺陷分类表 206 表示的全部的缺陷的分类来指定“NG 判定工序”, 但对于缺陷分类表 206 表示的缺陷分类中的规定的分类, 也可以不用于异常模块判定表 210 的作成。在这种情况下, 例如在图 13 由“ON/OFF”所示的方式, 按缺陷分类表 206 表示的各缺陷的分类, 设置有设定是否用于异常模块判定表 210 的作成功能。

[0129] 另外, 也可以设定为绕过被推定为异常的模块或进行警报的发出的功能的有效、无效的选择。

[0130] 以上, 参照附图对本发明的优选的实施方式进行了说明, 但本发明并不限于涉及到的例子。若为本领域技术人员, 在专利申请的范围内记载的思想的范围内, 可以想到各种变更例或修正例的情况, 对于这些例子当然也属于本发明的技术范围。本发明并不限于该例, 也可以采用各种方式。本发明也能够适用于基板是晶片以外的 FPD (平板显示器)、光掩

膜用的中间掩膜等的其他的基板的情况。

[0131] 工业上的可利用性

[0132] 本发明例如在对半导体晶片等的基板进行处理时是有用的。

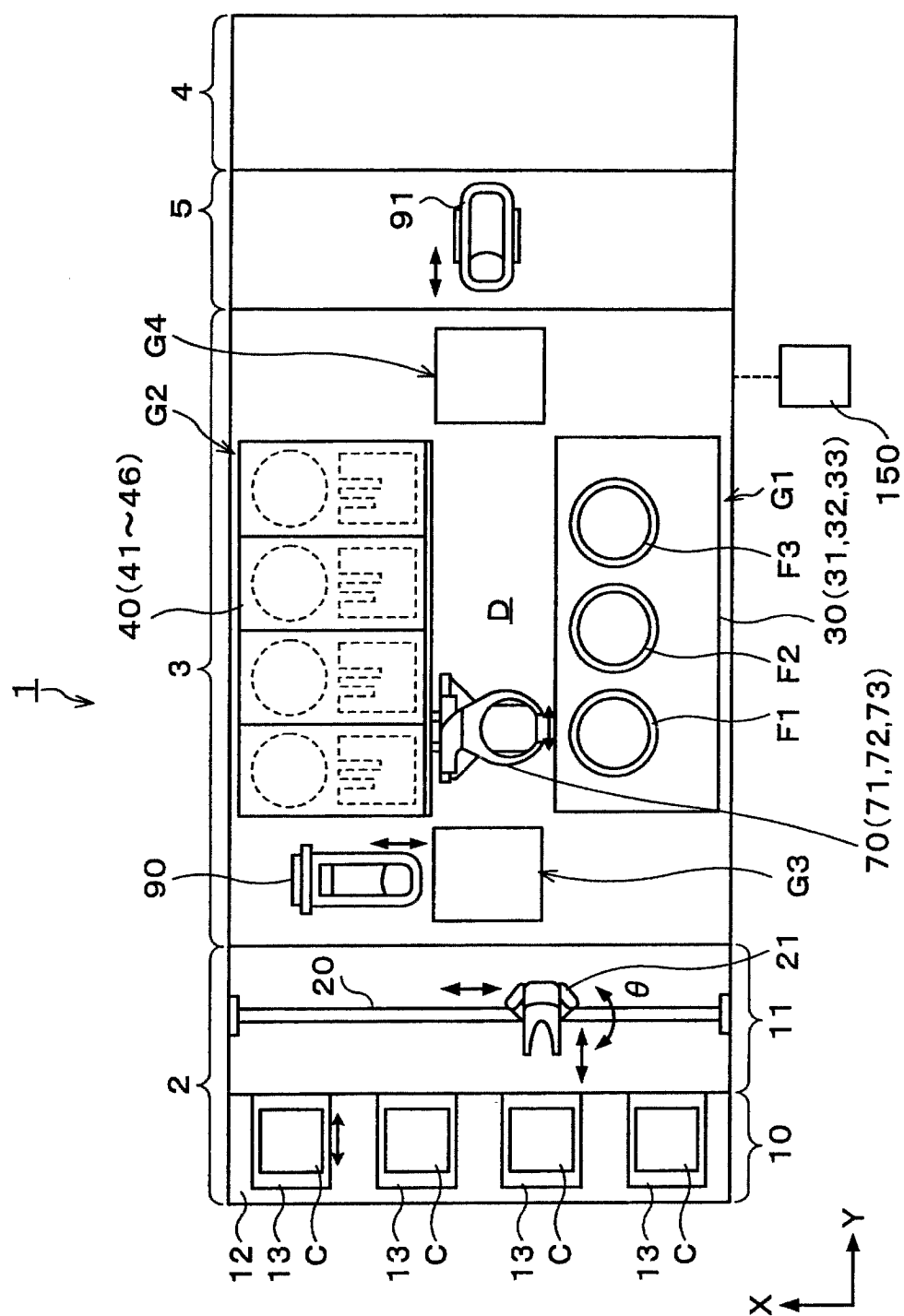


图 1

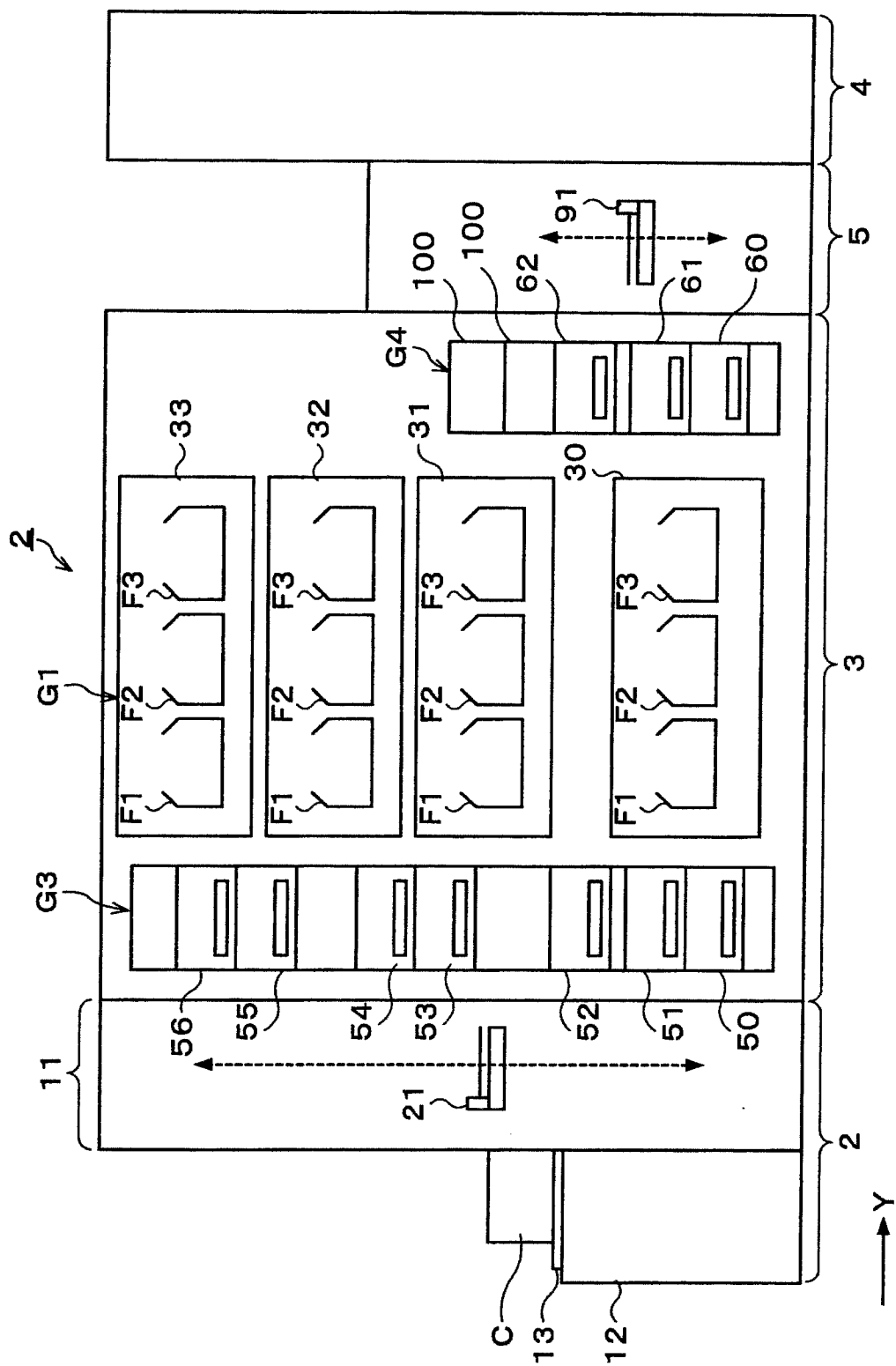


图 2

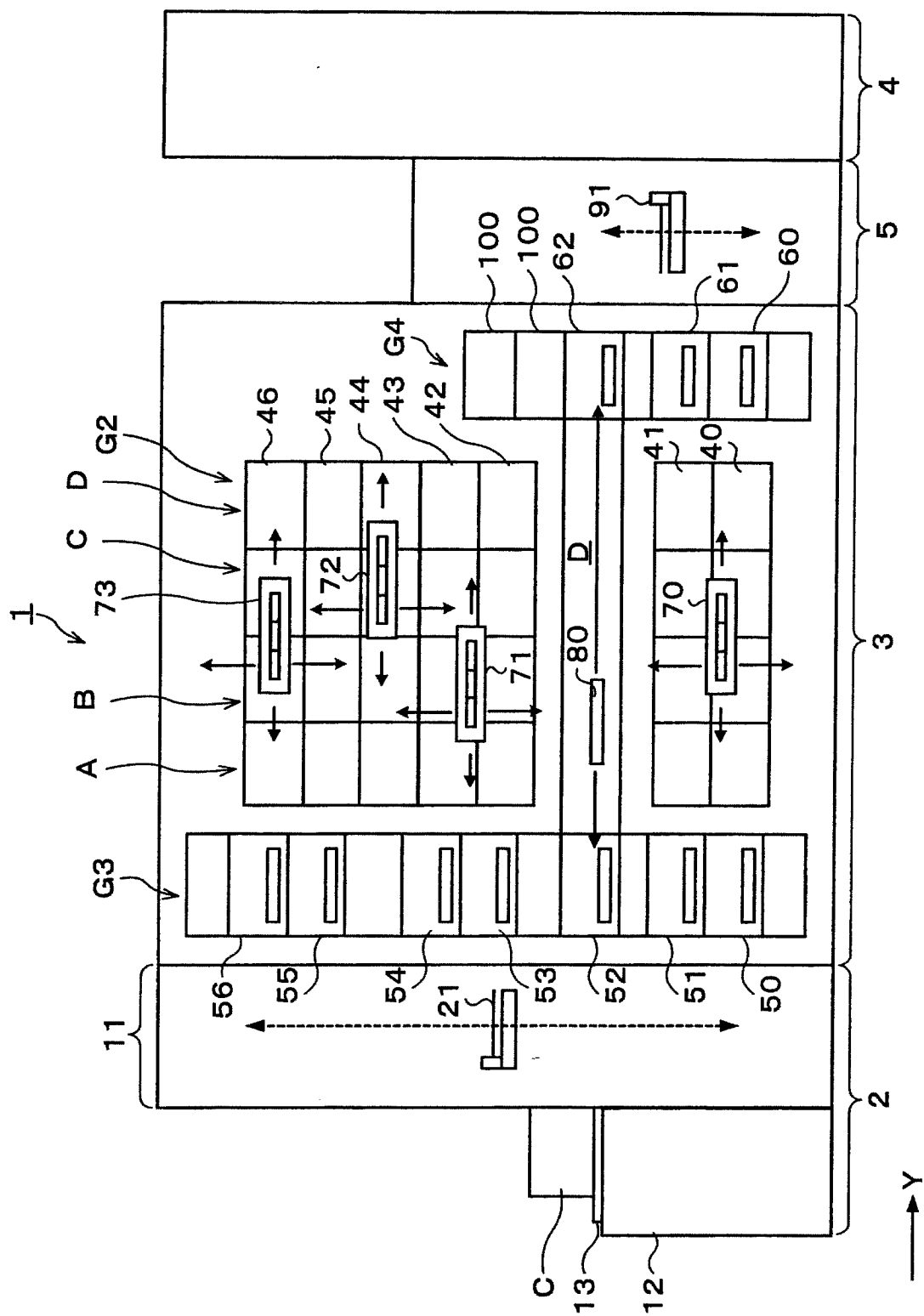


图 3

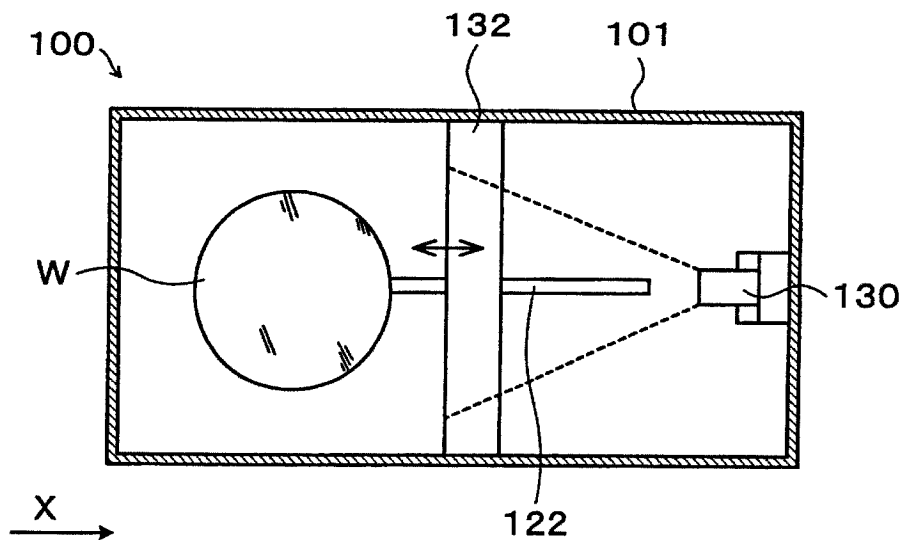


图 4

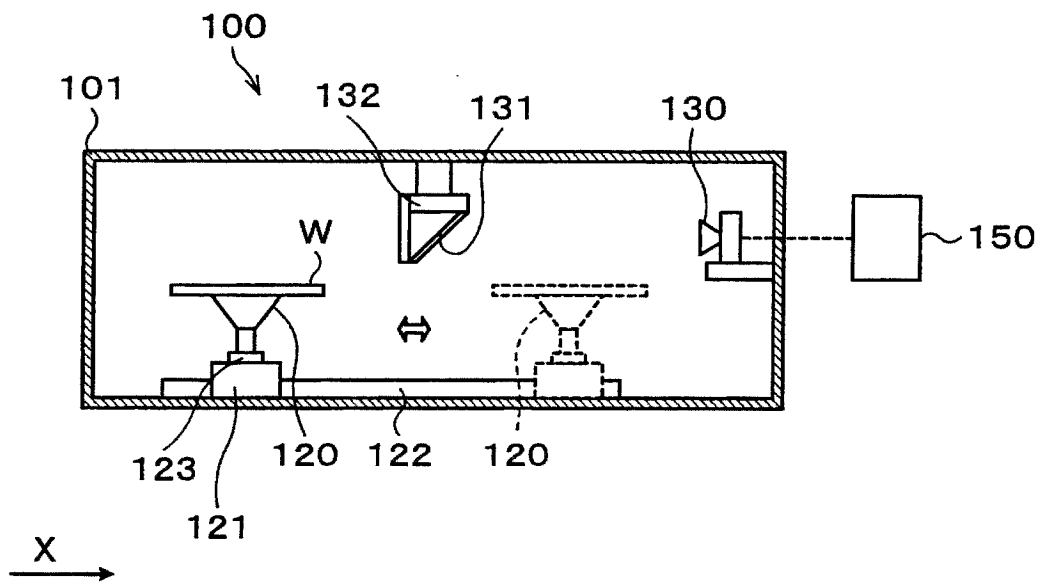


图 5

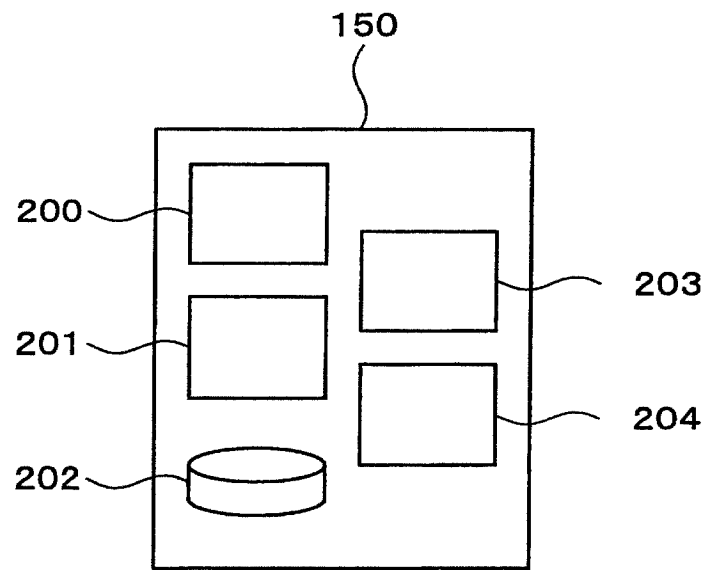
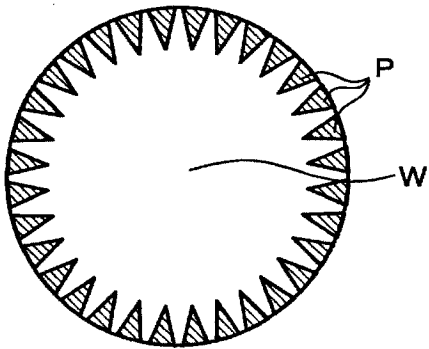


图 6

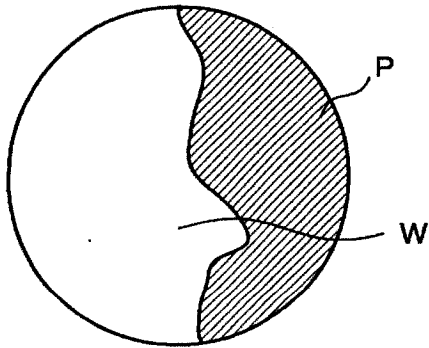
[illegible]

205

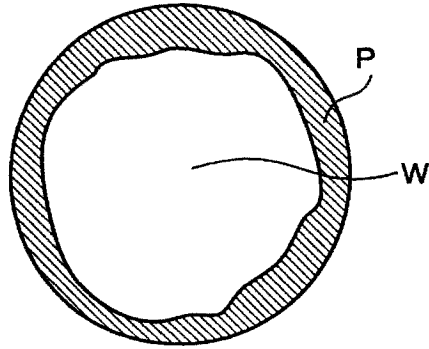
图 7



(a)



(b)



(c)

图 8

缺陷分类	缺陷产生单元
飞溅形	COT
环形	COT
切楔形	OVEN
色彩不良	COT、DEV
彗星形	COT
集中模式	COT
涂敷不足	COT
ERB移位	COT、EBR
ERB切除宽度	COT、EBR
WEE切除宽度	WEE
.	.
.	.
.	.
.	.

206

图 9

[illegible]

210

图 10

[illegible]

210

图 12

缺陷分类	缺陷产生单元	ON/OFF
飞溅形	COT	ON
环形	COT	OFF
切楔形	OVEN	ON
色彩不良	COT、DEV	ON
彗星形	COT	ON
集中模式	COT	ON
涂敷不足	COT	OFF
ERB移位	COT、EBR	ON
ERB切除宽度	COT、EBR	ON
WEE切除宽度	WEE	ON
.	.	.
.	.	.
.	.	.
.	.	.

206

图 13