

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(10) 国際公開番号

WO 2010/041730 A1

(43) 国際公開日

2010年4月15日(15.04.2010)

PCT

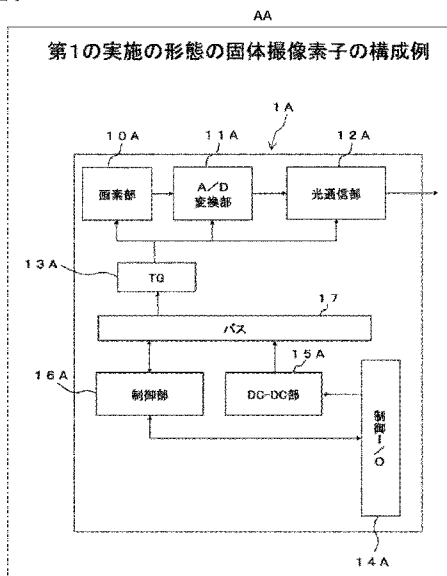
- (51) 国際特許分類:
H04N 5/335 (2006.01) H04N 5/225 (2006.01)
- (21) 国際出願番号: PCT/JP2009/067599
- (22) 国際出願日: 2009年10月9日(09.10.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2008-264574 2008年10月10日(10.10.2008) JP
- (71) 出願人 (米国を除く全ての指定国について): ソニー株式会社(SONY CORPORATION) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 小笠原 英彦(OGASAWARA Hidehiko) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP). 関矢 俊之(SEKIYA Toshiyuki) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP).
- (74) 代理人: 稲本 義雄 (INAMOTO Yoshio); 〒1600023 東京都新宿区西新宿7丁目11番18号 711ビルディング4階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ,

[続葉有]

(54) Title: SOLID-STATE IMAGING SENSOR, OPTICAL DEVICE, SIGNAL PROCESSING DEVICE, AND SIGNAL PROCESSING SYSTEM

(54) 発明の名称: 固体撮像素子、光学装置、信号処理装置及び信号処理システム

[図1]



AA CONFIGURATION EXAMPLE OF SOLID-STATE IMAGING SENSOR IN MODE OF FIRST EMBODIMENT
 10A PIXEL SECTION
 11A A/D CONVERSION SECTION
 12A OPTICAL COMMUNICATION SECTION
 13A TG
 14A CONTROL I/O
 15A DC-DC SECTION
 16A CONTROL SECTION
 17 BUS

(57) Abstract: A solid-state imaging sensor which allows a pixel signal read from a pixel section to be transmitted at high speed in the form of an optical signal, an optical device, a signal processing device, and a signal processing system. The solid-state imaging sensor (1A) is provided with the pixel section (10A) which converts light to an electric signal; an A/D conversion section (11A) which converts a signal read from the pixel section (10A) to a digital signal; an optical communication section (12A) which converts the signal digitized by the A/D conversion section (11A) to the optical signal and outputs thereof; a timing generator (13A) which generates a drive clock for synchronizing input and output of the signals by the pixel section (10A), the A/D conversion section (11A), and the optical communication section (12A); and a control section (16A) which controls reading of the signal.

(57) 要約: 本発明は、画素部から読み出される画素信号を、光信号により高速伝送を可能とした固体撮像素子を提供することができる固体撮像素子、光学装置、信号処理装置及び信号処理システムに関する。固体撮像素子1Aは、光を電気信号に変換する画素部10Aと、画素部10Aから読み出される信号をデジタル信号に変換するA/D変換部11Aと、A/D変換部11Aでデジタル化された信号を、光信号に変換して出力する光通信部12Aと、画素部10AとA/D変換部11Aと光通信部12Aで、信号の入出力を同期させる駆動クロックを生成するタイミングジェネレータ13Aと、信号の読み出しを制御する制御部16Aを備える。



WO 2010/041730 A1

CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, 添付公開書類:
TD, TG).

— 國際調查報告 (條約第 21 條(3))

明 細 書

発明の名称：

固体撮像素子、光学装置、信号処理装置及び信号処理システム

技術分野

[0001] 本発明は、固体撮像素子、固体撮像素子を備えた光学装置、光学装置が接続される信号処理装置、光学装置と信号処理装置を備えた信号処理システムに関する。詳しくは、固体撮像素子から読み出される画素信号を、光信号で出力できるようにしたものである。

背景技術

[0002] 回路基板の高速化、高集積化が進み、信号遅延、EMIの発生等の問題への対応が急務になってきている。電気配線により問題になっていた信号遅延、信号劣化、及び配線から放射される電磁干渉ノイズについて解決され、かつ高速伝送が可能である光配線技術が注目されている。

[0003] 基板内の光による高速信号伝送の技術については、光インターコネクションと称される技術が提案されている（例えば、特許文献1参照）。特許文献1では、二次元光導波路層と、発振モードを切り替えられる半導体レーザと、半導体レーザからの出射光の光路を切り替える光路交換構造体を有する。

[0004] 光路交換構造体は、半導体レーザの発振モードの切り替えに応じて、光導波路層における放射角を変化させ、出射光が光導波路層を伝播するように配置される。これにより、二次元光導波路層における光伝送信号において、伝播状態を選択することが可能になり、発光素子、受光素子の配置の自由度を大きくし、柔軟に光信号伝送の再構成を実現している。

[0005] このような光インターコネクションの技術を、特に平面ディスプレイの駆動等に用いるTF Tへ応用した技術としては、大型化、大容量表示化にともなう信号の遅延に、光を信号伝送に用いる技術が検討されている。

[0006] 一方、カメラ本体部に着脱可能に構成されたレンズに固体撮像素子を備えると共に、固体撮像素子から出力される信号を光でカメラ本体部に伝達でき

るようにした技術が提案されている（例えば、特許文献2参照）。

先行技術文献

特許文献

[0007] 特許文献1：特開2004-219882号公報

特許文献2：特開2006-196972号公報

発明の概要

発明が解決しようとする課題

[0008] しかし、特許文献2に記載の技術では、撮像素子が実装されている基板に発光素子が実装される構成が開示されるのみで、信号の高速伝送に対応できるようにした課題が解決されていない。

[0009] 本発明は、このような課題を解決するためになされたもので、画素部から読み出される画素信号を、光信号により高速伝送を可能とした固体撮像素子、固体撮像素子を備えた光学装置、光学装置が接続される信号処理装置、光学装置と信号処理装置を備えた信号処理システムを提供することを目的とする。

課題を解決するための手段

[0010] 上述した課題を解決するため、本発明の固体撮像素子は、光を電気信号に変換する画素部と、画素部から読み出される信号をデジタル信号に変換するA/D変換部と、A/D変換部でデジタル化された信号を、光信号に変換して出力する光通信部と、画素部とA/D変換部と光通信部で、信号の入出力を同期させる同期信号を生成するタイミング発生部と、信号の読み出しを制御する制御部を備えたものである。

[0011] 本発明の光学装置は、入射された光を電気信号に変換する固体撮像素子と、固体撮像素子に光を入射させる光学素子を備え、固体撮像素子は、光を電気信号に変換する画素部と、画素部から読み出される信号をデジタル信号に変換するA/D変換部と、A/D変換部でデジタル化された信号を、光信号に変換して出力する光通信部と、画素部とA/D変換部と光通信部で、

信号の入出力を同期させる同期信号を生成するタイミング発生部と、信号の読み出しを制御する制御部を備え、画素部、A/D変換部、光通信部、タイミング発生部及び制御部が単一の基板に集積形成され、1チップ化されるものである。

[0012] 本発明の信号処理装置は、入射された光を電気信号に変換する固体撮像素子及び固体撮像素子に光を入射させる光学素子を有し、固体撮像素子は、光を電気信号に変換する画素部と、画素部から読み出される信号をデジタル信号に変換するA/D変換部と、A/D変換部でデジタル化された信号を、光信号に変換して出力する光通信部と、画素部とA/D変換部と光通信部で、信号の入出力を同期させる同期信号を生成するタイミング発生部と、信号の読み出しを制御する制御部とを有した光学装置が接続され、固体撮像素子の光通信部から出力される光信号が入力される光通信部と、固体撮像素子に画素部からの信号の読み出しを制御する読み出し制御部と、画素部から読み出されて固体撮像素子から光通信で入力される信号に処理を行う信号処理部とを備えたものである。

[0013] 本発明の信号処理システムは、入射された光を電気信号に変換する固体撮像素子及び固体撮像素子に光を入射させる光学素子を有した光学装置と、光学装置が接続される信号処理装置を備え、固体撮像素子は、光を電気信号に変換する画素部と、画素部から読み出される信号をデジタル信号に変換するA/D変換部と、A/D変換部でデジタル化された信号を、光信号に変換して出力する光通信部と、画素部とA/D変換部と光通信部で、信号の入出力を同期させる同期信号を生成するタイミング発生部と、信号の読み出しを制御する制御部とを備え、信号処理装置は、固体撮像素子の光通信部から出力される光信号が入力される光通信部と、固体撮像素子に画素部からの信号の読み出しを制御する読み出し制御部と、画素部から読み出されて固体撮像素子から光通信で入力される信号に処理を行う信号処理部とを備えたものである。

[0014] 本発明では、固体撮像素子に光が入射することで光電変換された電気信号

は、タイミング発生部で生成した同期信号に同期させて画素部から読み出され、A/D変換部に入力される。A/D変換部に入力された信号はデジタル信号に変換され、タイミング発生部で生成した同期信号に同期させて出力されて、光通信部に入力される。光通信部に入力されたデジタル信号は光信号に変換され、タイミング発生部で生成した同期信号に同期させて出力される。

発明の効果

- [0015] 本発明の固体撮像素子によれば、信号の入出力を同期信号で同期させて、光が入射されることで光電変換された電気信号を光信号に変換して出力できる。これにより、固体撮像素子から読み出される信号の高速伝送が可能となる。また、各要素を1チップ化すれば、省スペース化が実現できる。また、設計が容易となり、電気による信号の伝送経路を短くできることから高速伝送がより容易に実現できる。
- [0016] 本発明の光学装置によれば、上述した固体撮像素子を備えることで、固体撮像素子で撮像された光の像を、高速伝送で出力できる。本発明の信号処理装置によれば、上述した光学装置が接続されることで、固体撮像素子で撮像された光の像が高速伝送で入力され、大容量のデータを取得できる。
- [0017] 本発明の信号処理システムによれば、上述した光学装置と信号処理装置を備えることで、固体撮像素子で撮像された光の像が高速伝送可能となり、固体撮像素子の画素数の増大、フレームレートの増大に伴う転送データの大容量化に対応することができる。

図面の簡単な説明

- [0018] [図1]第1の実施の形態の固体撮像素子の概要を示す機能ブロック図である。
[図2]光学装置と信号処理装置を備えた信号処理システムの概要を示す機能ブロック図である。
[図3]電源オン時の処理の流れを示すフローチャートである。
[図4]電源オフ時の処理の流れを示すフローチャートである。
[図5]第1の実施の形態の固体撮像素子の具体例を示す機能ブロック図である

。

[図6]画素アレイの具体例を示す回路構成図である。

[図7]各画素の構造モデル例を示す断面構造図である。

[図8]第1の実施の形態の信号処理システムの具体例を示す機能ブロック図である。

[図9]カメラシステムで実行される動作モードの一例を示す状態遷移図である。

。

[図10]ドラフトモードにおけるデータの流れを示すデータフロー図である。

[図11]ドラフトモードにおける固体撮像素子での処理の一例を示すフローチャートである。

[図12]静止画モードにおけるデータの流れを示すデータフロー図である。

[図13]静止画モードにおけるカメラ本体部での処理の一例を示すフローチャートである。

[図14]静止画モードにおける固体撮像素子での処理の一例を示すフローチャートである。

[図15]ドラフトモードと静止画モードにおける各信号のタイミングチャートである。

[図16]ドラフトモードにおける各信号のタイミングチャートである。

[図17]静止画モードにおける各信号のタイミングチャートである。

[図18]画素データの読み出しの同期タイミングを確保する第1の方法例を示すタイミングチャートである。

[図19]画素データの読み出しの同期タイミングを確保する第2の方法例を示すタイミングチャートである。

[図20]画素データの読み出しの同期タイミングを確保する第3の方法例を示すタイミングチャートである。

[図21]画素データの読み出しの同期タイミングを確保する構成例を示す固体撮像素子の機能ブロック図である。

[図22]シリアルインタフェースを備えた固体撮像素子の一例を示す機能ブロ

ック図である。

[図23] シリアルインタフェースを備えた固体撮像素子におけるデータの流れを示すデータフロー図である。

[図24] 画素データをシリアル化して光通信する固体撮像素子と信号処理装置における光通信部の一例を示す機能ブロック図である。

[図25] 画素データをシリアル化して光通信する固体撮像素子と信号処理装置での信号処理例を示すタイミングチャートである。

[図26] 複数の光変調部で画素データの読み出しの同期タイミングを確保する構成例を示す固体撮像素子の機能ブロック図である。

[図27] 画素データをシリアル化して光通信する固体撮像素子と信号処理装置における光通信部の他の例を示す機能ブロック図である。

[図28] 固体撮像素子と信号処理装置との間でシリアル化して光通信される信号のタイミングチャートである。

[図29] エンコード部の一例を示す機能ブロック図である。

[図30] シリアル／パラレル変換部におけるクロック再生部の一例を示す機能ブロック図である。

[図31] デコード部の一例を示す機能ブロック図である。

[図32] 固体撮像素子でエンコード部に入力されるデータの生成例を示す動作説明図である。

[図33] 信号処理装置でデコード部から出力されるデータの生成例を示す動作説明図である。

[図34] 信号処理装置でデコード部から出力されるデータの生成例を示す動作説明図である。

[図35] 信号処理装置でデコード部から出力されるデータの生成例を示す動作説明図である。

[図36] 光通信部の具体例を示す信号処理システムの機能ブロック図である。

[図37] 発光部の一例を示す構成図である。

[図38] 受光部の一例を示す機能ブロック図である。

[図39] 第 1 の実施の形態の信号処理システムの応用例を示す機能ブロック図である。

[図40] 第 1 の実施の形態の信号処理システムの応用例を示す機能ブロック図である。

[図41] 第 1 の実施の形態の信号処理システムの応用例を示す機能ブロック図である。

発明を実施するための形態

[0019] 以下、図面を参照して本発明の固体撮像素子、固体撮像素子を備えた光学装置、光学装置が接続される信号処理装置、光学装置と信号処理装置を備えた信号処理システムの実施の形態について説明する。

[0020] <第 1 の実施の形態の固体撮像素子の概要>

図 1 は、第 1 の実施の形態の固体撮像素子の概要を示す機能ブロック図である。第 1 の実施の形態の固体撮像素子 1 A は、CMOS (Complementary Metal Oxide Semiconductor) イメージセンサ、または CCD (Charge Coupled Device) イメージセンサで構成される。固体撮像素子 1 A は、光を電気信号に変換して出力する画素部 10 A と、画素部 10 A から出力される電気信号をデジタル信号に変換する A/D 変換部 11 A を備える。画素部 10 A は、光を電気に変換する画素が 2 次元または 1 次元に配列され、入射された光の強度に応じた電気信号が出力される。

[0021] 固体撮像素子 1 A は、A/D 変換部 11 A でデジタル化された電気信号を、光信号に変換して出力する光通信部 12 A を備える。光通信部 12 A は、発光部としてレーザダイオード (LD) 等の発光素子を有し、A/D 変換部 11 A から出力される電気信号に基づき変調した光信号を出力する。

[0022] 固体撮像素子 1 A は、動作モードに応じた駆動クロック (CLK) を生成し、画素部 10 A、A/D 変換部 11 A 及び光通信部 12 A の各機能ブロックに供給するタイミングジェネレータ (TG) 13 A を備える。また、固体撮像素子 1 A は、制御信号等の入出力が行われる制御 I/O 14 A と、電源を供給する DC-DC 部 15 A と、画素データの読み出しを制御する制御部

16Aを備える。制御部16AとDC-DC部15Aとタイミングジェネレータ13Aは、バス17に接続されて、制御信号やデータの送受が行われる。固体撮像素子1Aは、画素信号を光通信で伝送するため、画素信号を電気信号で外部へ伝送するための電極は不要となる。このため、制御I/O14Aに接続される図示しない電極は、少なくとも電源線とGND線と制御線の3本で構成することが可能である。

[0023] 制御部16Aは、DC-DC部15Aを制御して、固体撮像素子1Aの電源のオンとオフを切り替える。また、制御部16Aは、駆動クロックをタイミングジェネレータ13Aで生成して画素部10AとA/D変換部11Aと光通信部12Aに供給し、駆動クロックに同期させて画素部10AとA/D変換部11Aと光通信部12Aを動作させる。

[0024] 画素部10AとA/D変換部11Aと光通信部12Aは、タイミングジェネレータ13Aから供給される駆動クロックで、信号の入出力を同期させる。画素部10Aでは、入射される光の像に応じた画素データが、電気信号として読み出される。A/D変換部11Aでは、画素部10Aから読み出された画素データが入力され、デジタル信号に変換されて出力される。光通信部12Aでは、A/D変換部11Aでデジタル化された画素データが入力され、光信号に変換されて出力される。

[0025] <第1の実施の形態の光学装置の概要>

図2は、光学装置と信号処理装置を備えた信号処理システムの概要を示す機能ブロック図で、まず、固体撮像素子を備えた光学装置の概要について説明する。第1の実施の形態の光学装置2Aは、上述した固体撮像素子1Aと、レンズ部20と、固体撮像素子1Aとレンズ部20等が実装されるハウジング21を備える。レンズ部20は光学素子の一例で、1枚のレンズまたは複数枚のレンズを組み合わせて構成される。

[0026] 光学装置2Aは、固体撮像素子1Aの画素部10Aが、レンズ部20の焦点位置に合うように構成され、レンズ部20から入射した光の像が、固体撮像素子1Aの画素部10Aに結像される。

- [0027] 光学装置 2 A は、撮像対象物との距離によらず、レンズ部 2 0 の焦点位置を固体撮像素子 1 A の画素部 1 0 A に合わせるため、例えば、固体撮像素子 1 A に対してレンズ部 2 0 を光軸方向に移動させる焦点合わせ機構を備えている。
- [0028] <第 1 の実施の形態の信号処理装置の概要>
次に、図 2 を参照して信号処理装置の概要について説明する。第 1 の実施の形態の信号処理装置 3 A は、光信号を電気信号に変換する光通信部 3 0 A と、制御信号等の入出力が行われる制御 I / O 3 1 A を備え、上述した光学装置 2 A と接続される。信号処理装置 3 A は、光学装置 2 A が接続されると、光通信部 3 0 A が固体撮像素子 1 A の光通信部 1 2 A と光学的に結合される。また、制御 I / O 3 1 A が固体撮像素子 1 A の制御 I / O 1 4 A と接続される。
- [0029] 信号処理装置 3 A は、ユーザによる操作を受ける操作部 3 2 A と、操作部 3 2 A での操作に基づいて、光学装置 2 A の固体撮像素子 1 A に画素データの読み出しを指示する読み出し制御部 3 3 A を備える。
- [0030] 信号処理装置 3 A は、制御 I / O 3 1 A から光学装置 2 A の固体撮像素子 1 A に画素データの読み出しを指示し、自機の光通信部 3 0 A と固体撮像素子 1 A の光通信部 1 2 A との間で光通信を行って、固体撮像素子 1 A から画素データを取得する。
- [0031] 光通信部 3 0 A は、受光部としてフォトダイオード (P D) 等の受光素子を有し、固体撮像素子 1 A の光通信部 1 2 A から出力される光信号が入力されて、光信号で入力される画素データを電気信号に変換して出力する。
- [0032] 信号処理装置 3 A は、固体撮像素子 1 A と光通信を行って取得した画素データに所定の信号処理を行い、画像データを生成する信号処理部 3 4 A を備える。また、信号処理装置 3 A は、固体撮像素子 1 A から取得した画素データを保持するデータ保持部 3 5 A と、信号処理部 3 4 A で生成された画像データから画像を表示する表示部 3 6 A を備える。
- [0033] 信号処理装置 3 A は、自機及び光学装置 2 A に電源を供給する電源 3 7 A

と、電源の供給を制御する電源制御部 38 A を備える。電源制御部 38 A は、信号処理装置 3 A の電源をオンとする操作、及び電源をオフとする操作に基づき、信号処理装置 3 A に対する電源の供給の有無と、光学装置 2 A に対する電源の供給の有無を、所定の順番で切り替える電源供給制御を行う。

[0034] <第 1 の実施の形態の信号処理システムの概要>

次に、図 2 を参照して信号処理システムの概要について説明する。第 1 の実施の形態の信号処理システム 4 A は、上述した光学装置 2 A と信号処理装置 3 A を備え、例えば、光学装置 2 A が信号処理装置 3 A に対して着脱可能で交換できるように構成される。

[0035] 信号処理システム 4 A は、信号処理装置 3 A に光学装置 2 A が接続されると、信号処理装置 3 A の光通信部 30 A と、光学装置 2 A を構成する固体撮像素子 1 A の光通信部 12 A が光学的に結合される。また、信号処理装置 3 A の制御 I/O 31 A と、固体撮像素子 1 A の制御 I/O 14 A が接続される。

[0036] これにより、信号処理システム 4 A は、固体撮像素子 1 A の光通信部 12 A と、信号処理装置 3 A の光通信部 30 A によって、光学装置 2 A と信号処理装置 3 A との間でデータが光信号で入出力される。

[0037] また、信号処理システム 4 A は、信号処理装置 3 A の制御 I/O 31 A と、固体撮像素子 1 A の制御 I/O 14 A によって、信号処理装置 3 A と光学装置 2 A との間で制御信号が入出力される。

[0038] 信号処理システム 4 A は、信号処理装置 3 A の操作部 32 A でユーザの操作を受け、操作部 32 A での操作に基づいて、信号処理装置 3 A の読み出し制御部 33 A が、画素データの読み出しを指示する制御信号を出力する。

[0039] 信号処理システム 4 A は、信号処理装置 3 A の制御 I/O 31 A と、光学装置 2 A の制御 I/O 14 A によって、画素データの読み出しを指示する制御信号が光学装置 2 A の固体撮像素子 1 A に入力される。

[0040] 信号処理システム 4 A は、画素データの読み出しを指示する制御信号が光学装置 2 A の固体撮像素子 1 A に入力されると、固体撮像素子 1 A の制御部

16Aが、タイミングジェネレータ13Aで駆動クロックを生成する。

[0041] タイミングジェネレータ13Aで生成された駆動クロックは、画素部10AとA/D変換部11Aと光通信部12Aに供給され、画素部10Aでは画素データが電気信号として読み出される。A/D変換部11Aでは、画素部10Aから読み出された画素データが入力され、デジタル信号に変換されて出力される。光通信部12Aでは、A/D変換部11Aでデジタル化された画素データが入力され、光信号に変換されて出力される。

[0042] 信号処理システム4Aは、固体撮像素子1Aの光通信部12Aと、信号処理装置3Aの光通信部30Aによって、固体撮像素子1Aで読み出された画素データが、光通信で信号処理装置3Aに入力される。

[0043] 信号処理システム4Aは、固体撮像素子1Aで読み出された画素データが、光通信で信号処理装置3Aに入力されると、信号処理装置3Aの光通信部30Aが、光信号で入力される画素データを電気信号に変換して出力する。

[0044] 信号処理システム4Aは、信号処理装置3Aの光通信部30Aで電気信号に変換された画素データに、信号処理装置3Aの信号処理部34Aが所定の信号処理を行って画像データを生成し、例えば表示部36Aに画像を表示する。

[0045] <第1の実施の形態の信号処理システムの電源供給制御例>

図3は、電源オン時の処理の流れを示すフローチャート、図4は、電源オフ時の処理の流れを示すフローチャートで、次に、電源オン時及び電源オフ時の電源供給制御例について説明する。

[0046] まず、電源オン時の処理について、各図を参照して説明する。信号処理システム4Aでは、電源オン時に信号処理装置3Aから光学装置2Aの固体撮像素子1Aの順で電源が入れられ、受光側である光通信部30Aから、発光側である光通信部12Aの順で電源が入られるように電源供給制御が行われる。

[0047] すなわち、図示しない電源のスイッチで、信号処理システム4Aの電源をオンにする操作が行われると、図3のステップSA1の処理で、信号処理装

置 3 A に電源が供給される。信号処理装置 3 A に電源が供給されると、信号処理装置 3 A の電源制御部 3 8 A は、図 3 のステップ S A 2 の処理で、信号処理装置 3 A の光通信部 3 0 A に電源を供給する。

[0048] 信号処理装置 3 A の電源制御部 3 8 A は、自機の光通信部 3 0 A への電源の供給を開始した後、図 3 のステップ S A 3 の処理で、光学装置 2 A の固体撮像素子 1 A に電源を供給する。

[0049] 図 2 に示す構成の信号処理システム 4 A では、電源 3 7 A が信号処理装置 3 A に備えられており、信号処理装置 3 A の制御 I/O 3 1 A と、固体撮像素子 1 A の制御 I/O 1 4 A によって、信号処理装置 3 A から光学装置 2 A への電源の供給が行われる。

[0050] 固体撮像素子 1 A の DC-DC 部 1 5 A は、信号処理装置 3 A から電源の供給を受けると、図 3 のステップ S A 4 の処理で、固体撮像素子 1 A の光通信部 1 2 A に電源を供給する。詳細には、光通信部 1 2 A の後述する駆動部に電源が供給され、その後に、後述する発光部に電源が入る。これにより、光通信部 1 2 A の駆動部の出力段が不定の状態が発光部に電源が供給されることによる出力段の故障及び過剰電流による発光部の故障や破壊を防ぐことができる。その後、図 3 のステップ S A 5 の処理で、画素部 1 0 A をはじめとする撮像動作に関わる機能ブロックに電源を供給する。固体撮像素子 1 A の電源投入時にこの順番を守ることで、光通信部 1 2 A が駆動可能な状態となる前に光通信部 1 2 A に画素データが入力されることで発生する、光通信部 1 2 A の駆動部の入力段の故障や破壊を防ぐことができる。

[0051] これにより、受光側である信号処理装置 3 A の光通信部 3 0 A から、発光側である固体撮像素子 1 A の光通信部 1 2 A の順で電源が入れられる。

[0052] 上述したように、受光部側から発光部側の順で電源が入れられると、信号処理装置 3 A の読み出し制御部 3 3 A は、図 3 のステップ S A 6 の処理で、画素データの読み出しを指示する制御信号を出力して、固体撮像素子 1 A からの画素データの読み出しを開始する。

[0053] 次に、電源オフ時の処理について、各図を参照して説明する。信号処理シ

ステム 4 A では、電源オフ時に光学装置 2 A の固体撮像素子 1 A から信号処理装置 3 A の順で電源の供給が停止され、発光側である光通信部 1 2 A から、受光側である光通信部 3 0 A の順で電源の供給が停止されるように電源供給制御が行われる。

[0054] すなわち、図示しない電源のスイッチで、信号処理システム 4 A の電源をオフにする操作が行われると、信号処理装置 3 A の電源制御部 3 8 A は、光学装置 2 A に固体撮像素子 1 A の電源供給停止処理を行う制御信号を出力する。固体撮像素子 1 A の DC-DC 部 1 5 A は、電源供給停止処理の制御信号により、図 4 のステップ S B 1 の処理で、固体撮像素子 1 A の画素部 1 0 A 等、撮像動作に関わる機能ブロックへの電源供給を停止する。画素部 1 0 A 等への電源供給を停止した後、ステップ S B 2 の処理で、固体撮像素子 1 A の光通信部 1 2 A への電源供給を停止する。固体撮像素子 1 A の電源供給停止時にこの順番を守ることで、光通信部 1 2 A が駆動されない状態となつてから光通信部 1 2 A に画素データが入力されることで発生する、光通信部 1 2 A の駆動部の入力段の故障や破壊を防ぐことができる。光通信部 1 2 A では、発光部への電源供給を停止した後に、駆動部への電源供給が停止される。これにより、電源投入時と同様に、光通信部 1 2 A の駆動部の出力段が不定の状態が発光部に電源が供給され続けることによる出力段の故障及び過剰電流による発光部の故障や破壊を防ぐことができる。

[0055] 信号処理装置 3 A の電源制御部 3 8 A は、固体撮像素子 1 A の光通信部 1 2 A への電源供給を停止させた後、図 4 のステップ S B 3 の処理で、固体撮像素子 1 A への電源供給を停止する。

[0056] 信号処理装置 3 A の電源制御部 3 8 A は、固体撮像素子 1 A への電源供給を停止した後、図 4 のステップ S B 4 の処理で、信号処理装置 3 A の光通信部 3 0 A への電源供給を停止する。

[0057] これにより、発光側である固体撮像素子 1 A の光通信部 1 2 A から、受光側である信号処理装置 3 A の光通信部 3 0 A の順で電源供給が停止される。

[0058] 上述したように、発光部側から受光部側の順で電源供給が停止されると、

信号処理装置 3 A の電源制御部 3 8 A は、図 4 のステップ S B 5 の処理で、信号処理装置 3 A への電源供給を停止する。

[0059] <第 1 の実施の形態の形態の固体撮像素子の具体例>

図 5 は、第 1 の実施の形態の形態の固体撮像素子の具体例を示す機能ブロック図である。以下の説明では、固体撮像素子 1 A は、CMOS イメージセンサで構成される。

[0060] CMOS イメージセンサを構成する固体撮像素子 1 A の画素部 1 0 A は、画素 1 0 0 が 2 次元配列される画素アレイ 1 0 1 と、画素データを読み出す画素 1 0 0 を X Y アドレス方式で選択する垂直走査回路 1 0 2 及び水平走査回路 1 0 3 を備える。

[0061] 垂直走査回路 (Row Decoder/Driver) 1 0 2 は、画素アレイ 1 0 1 の行方向において画素データを読み出す画素 1 0 0 を選択する。また、動作モード毎に行の選択パターンを生成して、生成された選択パターンに基づき画素データを読み出す画素 1 0 0 を選択する。

[0062] 水平走査回路 (Column Decoder/Driver) 1 0 3 は、画素アレイ 1 0 1 の列方向において画素データを読み出す画素 1 0 0 を選択する。また、動作モード毎に列の選択パターンを生成して、生成された選択パターンに基づき画素データを読み出す画素 1 0 0 を選択する。更に、水平方向の画素加算等の演算を行って、各画素 1 0 0 から出力された信号の並びを並列直列変換する。

[0063] 固体撮像素子 1 A は、画素データからノイズを除去するカラム (Column) CDS 回路 1 0 4 を備える。CDS (Correlated Double Sampling : 相関 2 重サンプリング) 回路とは、信号の中に含まれる基準 (リセット) レベルと信号レベルをサンプリングし、減算を行って差分を算出する動作を行う回路である。カラム CDS 回路 1 0 4 は、画素アレイ 1 0 1 から画素データを出力する列信号線 1 0 5 に接続された CDS 回路で、画素 1 0 0 毎に増幅等のばらつきを除去する。カラム CDS 回路 1 0 4 では、回路内部でアナログ信号のまま処理が行われる。

[0064] 固体撮像素子 1 A は、画素部 1 0 A の上述した垂直走査回路 1 0 2 と水平

走査回路 103 がバス 17 に接続される。また、上述した A/D 変換部 11 A と、光通信部 12 A と、タイミングジェネレータ 13 A と、DC-DC 部 15 A と、制御部 16 A がバス 17 に接続される。

[0065] そして、タイミングジェネレータ 13 A で生成される駆動クロック ϕ_h が水平走査回路 103 とカラム CDS 回路 104 に供給される。また、駆動クロック ϕ_{ADC} が A/D 変換部 11 A に供給される。更に、駆動クロック ϕ_{Opt} が光通信部 12 A に供給される。

[0066] 固体撮像素子 1 A は、画素部 10 A と、A/D 変換部 11 A と、光通信部 12 A と、タイミングジェネレータ 13 A と、DC-DC 部 15 A と、制御部 16 A が、シリコン等の基板 18 上に集積形成される。固体撮像素子 1 A は、半導体の製造プロセスを利用してこれら構成要素が集積形成されて 1 チップ化されている。また、固体撮像素子 1 A では、基板 18 の表面または裏面に、図 1 で説明した制御 I/O 14 A と接続される図示しない電極が形成される。

[0067] 図 6 及び図 7 では、各画素の構成と画素信号の読み出し構成を示し、図 6 は、画素アレイの具体例を示す回路構成図、図 7 は、各画素の構造モデル例を示す断面構造図である。画素 100 は、光を電気（信号電荷）に変換するフォトダイオード（PD）106 と、電気信号を増幅する FD アンプ 107 と、行選択スイッチを構成する行選択トランジスタ（Tr）108 を備える。各画素 100 は、垂直走査回路 102 により行選択線 109 で行選択トランジスタ 108 のオンとオフが切り替えられ、FD アンプ 107 で増幅された電気信号が列信号線 105 に出力される。

[0068] FD アンプ 107 は、電荷検出部（FD）110 と、リセットトランジスタ 111 と、増幅トランジスタ 112 を備え、蓄積期間の間に光電変換された電荷の増幅機能を持つ。

[0069] すなわち、FD アンプ 107 は、蓄積期間が完了すると、信号を出力する前に電荷検出部 110 がリセットゲート（Rst）を構成するリセット線 113 でリセットされる。リセットされた電荷検出部 110 の電圧が、増幅ト

ランジスタ 112 のゲートに接続されているので、信号の無い状態であるリセットレベルが、増幅トランジスタ 112 のソースから列信号線 105 に出力される。

[0070] その直後にフォトダイオード 106 から読み出しゲート (Rd) を構成する行読み出し線 114 により電荷検出部 110 に信号電荷が読み出され、転送を終えてから行読み出し線 114 が閉じられると、電荷検出部 110 の電圧が、フォトダイオード 106 に入射した光の強さに相当する分変化するので、信号のある状態である信号レベルが、増幅トランジスタ 112 から列信号線 105 に出力される。

[0071] なお、図 7 に示すフォトダイオード 106 は、N 層領域 106 a の表面に P 層領域 106 b が形成される埋め込みフォトダイオードと称される構成で、P 層領域 106 b が暗電流の発生を抑制し、暗電流による FPN (Fixed Pattern Noise) が改善されている。

[0072] <第 1 の実施の形態の信号処理システムの具体例>

図 8 は、第 1 の実施の形態の信号処理システムの具体例を示す機能ブロック図である。固体撮像素子 1A として CMOS イメージセンサが用いられる信号処理システム 4A として、カメラシステム 401A が構成される。

[0073] カメラシステム 401A は、図 2 で説明した光学装置 2A としてレンズユニット 402A を備えると共に、信号処理装置 3A としてカメラ本体部 403A を備える。カメラ本体部 403A は、図 2 で説明した構成に加えて、撮像を行うシャッタ 404 と、測光及び測距を行う AE/AF 検出部 405 と、補助光を出射するストロボ 406 と、ストロボ制御部 407 を備える。カメラシステム 401A は、カメラ本体部 403A の信号処理部 34A でデモザイク処理及びカメラ信号処理が行われる。

[0074] <カメラシステムにおける画素信号の読み出し動作>

次に、カメラシステム 401A における画素信号の読み出し動作について、各図を参照して説明する。

[0075] (1) レンズユニット 402A に入射した光の像は、レンズ部 20 により

結像されて、固体撮像素子 1 A の画素部 1 0 A に入射する。

(2) 画素部 1 0 A の画素 1 0 0 に光が入射されることで光電変換が行われ、電荷の蓄積が開始される。

(3) 電子シャッタまたはメカニカルシャッタによる露光制御の時間に応じて、蓄積時間の制御が行われ、電荷の蓄積期間が完了する。

(4) 垂直走査回路 1 0 2 によって信号を読み出す行選択線 1 0 9 を選択する。

(5) 電荷検出部 1 1 0 をリセット線 1 1 3 でリセットして、リセットレベルを読み出す。読み出されたリセットレベルは F D アンプ 1 0 7 で増幅される。

(6) リセットレベルをカラム C D S 回路 1 0 4 に保持する。

(7) フォトダイオード 1 0 6 から行読み出し線 1 1 4 により電荷検出部 1 1 0 に信号電荷を読み出す。読み出された信号電荷は F D アンプ 1 0 7 で増幅される。

(8) 信号レベルをカラム C D S 回路 1 0 4 に保持する。

(9) カラム C D S 回路 1 0 4 において、信号レベルとリセットレベルを減算する。

(10) 水平走査回路 1 0 3 により列選択を順次行うことで、カラム C D S 回路 1 0 4 から列毎の画素信号を得る。

(11) 得られた画素信号を A / D 変換部 1 1 A で A / D 変換し、固体撮像素子 1 A の光通信部 1 2 A に転送する。

(12) 固体撮像素子 1 A の光通信部 1 2 A では、入力されたデジタル信号に従って光の変調を行う。

[0076] 上述した (4) ~ (12) の手順を、垂直走査回路 1 0 2 により行毎に順次行うことで、固体撮像素子 1 A に入射された光の像から、画像 (静止画) が得られる。

[0077] <カメラシステムにおける動作モード例>

図 9 は、カメラシステムで実行される動作モードの一例を示す状態遷移図

である。カメラシステム401Aで実行される動作モードには、後述するドラフトモードや静止画モードの他に、例えば、隣接数画素間での演算をする画素演算モードがある。画素演算モードは、微分や積分の他、特徴量抽出、重心抽出、計数、計測等にも利用できる。更に、動作モードには、間引き選択の代替としての画素加算モード、フレーム加算モード、顔認識等に代表される認識パラメータを算出する認識モード等もある。次に、カメラシステム401Aで実行される動作モードについて、ここではドラフトモードと静止画モードを例に説明する。カメラシステム401Aは、低解像度で動画を出力するドラフトモードM1と、高解像度で静止画を出力する静止画モードM2が実行される。カメラシステム401Aは、撮像前の構図を決める動作等では、ドラフトモードM1を実行し、シャッタが押されることによるシャッタトリガで、静止画モードM2を実行し、ドラフトモードM1から静止画モードM2に遷移する。静止画モードM2で撮像が行われ、静止画の取り込みが終了すると、ドラフトモードM1を実行し、静止画モードM2からドラフトモードM1に遷移する。

[0078] <ドラフトモードの動作例>

図10は、ドラフトモードにおけるデータの流れを示すデータフロー図、図11は、ドラフトモードにおける固体撮像素子での処理の一例を示すフローチャートであり、次に、ドラフトモードの詳細について説明する。

[0079] まず、ドラフトモードにおけるデータの流れについて説明すると、カメラシステム401Aは、全画素の中から所定の画素を選択して画素データの読み出しを指示し、固体撮像素子1Aでは、レンズ部20から入射した光の像が画素部10Aで光電変換される。読み出しが指示された画素から読み出された信号電荷はFDアンプ107で増幅され、カラムCDS回路104でノイズ除去される。画素部10Aから読み出された画素データは、A/D変換部11AでA/D変換され、光通信部12Aで光信号に変換されて出力される。

[0080] 固体撮像素子1Aとカメラ本体部403Aとの間では、光通信部12Aと

光通信部 30A によってデータの光通信が行われ、固体撮像素子 1A の光通信部 12A から出力された光信号は、カメラ本体部 403A の光通信部 30A に入力される。

[0081] カメラ本体部 403A の光通信部 30A に入力された画素データの光信号は、電気信号に変換され、信号処理部 34A でデモザイク処理及びカメラ信号処理が行われて、表示部 36A に表示される。

[0082] 次に、ドラフトモードを実行する固体撮像素子 1A での処理について説明すると、固体撮像素子 1A は、図 11 のステップ SC1 の処理で、カメラ本体部 403A の読み出し制御部 33A により、ドラフトモードでの画素読み出しの指示を受ける。

[0083] 固体撮像素子 1A の制御部 16A は、図 11 のステップ SC2 の処理で、タイミングジェネレータ 13A に指定された画素読み出しのタイミングを指示する。制御部 16A は、図 11 のステップ SC3 の処理で、垂直走査回路 102 にドラフトモードの設定を行う。また、制御部 16A は、図 11 のステップ SC4 の処理で、水平走査回路 103 にドラフトモードの設定を行う。

[0084] ステップ SC3, SC4 の処理では、画素の間引き、画素の加算等の設定が行われ、垂直走査回路 102 では、ドラフトモードで読み出される行の選択パターンが生成され、生成された選択パターンに基づき画素データを読み出す画素が選択される。水平走査回路 103 では、ドラフトモードで読み出される列の選択パターンが生成され、生成された選択パターンに基づき画素データを読み出す画素が選択される。

[0085] 制御部 16A は、図 11 のステップ SC5 の処理で、光通信部 12A にドラフトモードに応じた駆動を設定する。固体撮像素子 1A では、ドラフトモードの設定により、読み出し総画素数の減少の程度が大きく変わるので、水平走査のタイミングで、出力されるデータのビットレートを逐次制御する必要がある。このため、逐次制御されるビットレートに応じて光通信部 12A の駆動設定が行われる。

[0086] <静止画モードの動作例>

図 1 2 は、静止画モードにおけるデータの流れを示すデータフロー図である。また、図 1 3 は、静止画モードにおけるカメラ本体部での処理の一例を示すフローチャート、図 1 4 は、静止画モードにおける固体撮像素子での処理の一例を示すフローチャートであり、次に、静止画モードの詳細について説明する。

[0087] まず、静止画モードにおけるデータの流れについて説明すると、カメラシステム 4 0 1 A は、全画素を所定の順番で選択して画素データの読み出しを指示し、固体撮像素子 1 A では、レンズ部 2 0 から入射した光の像が画素部 1 0 A で光電変換される。読み出しが指示された画素から読み出された信号電荷は F D アンプ 1 0 7 で増幅され、カラム C D S 回路 1 0 4 でノイズ除去される。画素部 1 0 A から読み出された画素データは、A / D 変換部 1 1 A で A / D 変換され、光通信部 1 2 A で光信号に変換されて出力される。

[0088] 固体撮像素子 1 A の光通信部 1 2 A から出力された光信号は、カメラ本体部 4 0 3 A の光通信部 3 0 A に入力され、光通信部 3 0 A で電気信号に変換されて、データ保持部 3 5 で保持される。データ保持部 3 5 で保持された 1 画面分の画素データは、信号処理部 3 4 A でデモザイク処理及びカメラ信号処理が行われて、表示部 3 6 A に表示される。

[0089] 次に、静止画モードを実行するカメラ本体部 4 0 3 A での処理について説明すると、カメラ本体部 4 0 3 A は、図 1 3 のステップ S D 1 の処理で、読み出し制御部 3 3 A がシャッター 4 0 4 の押下を取得する。ここで、カメラ本体部 4 0 3 A は、シャッター 4 0 4 が半押しと称される状態で、A E / A F 検出部 4 0 5 が測光及び測距を行って、撮影時のカメラパラメータの設定及び制御が行われる。そして、シャッタータイミングに応じて露光を制御して、全画素の読出しが開始される。

[0090] カメラ本体部 4 0 3 A は、図 1 3 のステップ S D 2 の処理で、測光結果に基づきストロボ制御部 4 0 7 がストロボ 4 0 6 の駆動を行う。なお、ストロボ 4 0 6 の発光を禁止する設定では、ステップ S D 2 の処理は行われない。

- [0091] カメラ本体部403Aは、図13のステップSD3の処理で、読み出し制御部33Aが固体撮像素子1Aの制御部16Aに静止画モードを実行して全画素の読み出しを指示する。カメラ本体部403Aは、図13のステップSD4の処理で、読み出し制御部33Aが固体撮像素子1Aの制御部16Aから全画素の読み出し完了通知を受ける。カメラ本体部403Aは、固体撮像素子1Aから全画素の読み出し完了通知を受けると、図13のステップSD5の処理で、読み出し制御部33Aが固体撮像素子1Aの制御部16Aにドラフトモードの実行を指示する。
- [0092] 次に、静止画モードを実行する固体撮像素子1Aでの処理について説明する。固体撮像素子1Aは、カメラ本体部403Aの読み出し制御部33Aにおける図13のステップSD3の処理に従い、図14のステップSE1の処理で、静止画モードでの全画素読み出しの指示を受ける。
- [0093] 固体撮像素子1Aの制御部16Aは、図14のステップSE2の処理で、タイミングジェネレータ13Aに全画素読み出しのタイミングを指示する。制御部16Aは、図14のステップSE3の処理で、垂直走査回路102に全画素読み出しの設定を行う。また、制御部16Aは、図14のステップSE4の処理で、水平走査回路103に全画素読み出しの設定を行う。
- [0094] 制御部16Aは、図14のステップSE5の処理で、光通信部12Aに全画素読み出しに応じた駆動の設定を行う。これにより、固体撮像素子1Aでは、画素部10Aにおいて所定の順番で各画素から画素データの読み出しが行われ、図14のステップSE6の処理で、全画素の読み出しが終了する。
- [0095] 固体撮像素子1Aで全画素の読み出しが終了すると、図13のステップSD4の処理で、カメラ本体部403Aの読み出し制御部33Aに全画素の読み出し完了が通知され、図13のステップSD5の処理で、ドラフトモードの実行が指示される。
- [0096] 固体撮像素子1Aは、カメラ本体部403Aの読み出し制御部33Aにおける図13のステップSD5の処理に従い、図14のステップSE7の処理で、ドラフトモードでの画素読み出しの指示を受ける。

[0097] 固体撮像素子 1 A の制御部 1 6 A は、図 1 4 のステップ S E 8 の処理で、タイミングジェネレータ 1 3 A に指定された画素読み出しのタイミングを指示する。制御部 1 6 A は、図 1 4 のステップ S E 9 の処理で、垂直走査回路 1 0 2 にドラフトモードの設定を行う。また、制御部 1 6 A は、図 1 4 のステップ S E 1 0 の処理で、水平走査回路 1 0 3 にドラフトモードの設定を行う。更に、制御部 1 6 A は、図 1 4 のステップ S E 1 1 の処理で、光通信部 1 2 A にドラフトモードに応じた駆動の設定を行う。

[0098] <各動作モードにおける信号の具体例>

図 1 5 は、ドラフトモードと静止画モードにおける各信号のタイミングチャート、図 1 6 は、ドラフトモードにおける各信号のタイミングチャート、図 1 7 は、静止画モードにおける各信号のタイミングチャートである。

[0099] ドラフトモード M 1 では、制御部 1 6 A がタイミングジェネレータ 1 3 A にドラフトモードのタイミングを指示する。これにより、タイミングジェネレータ 1 3 A により、図 1 5 の (a) に示す垂直同期信号と図 1 5 の (b) に示す水平同期信号が生成される。更に、制御部 1 6 A は、垂直走査回路 1 0 2 及び水平走査回路 1 0 3 にそれぞれドラフトモードの設定を行うことで、図 1 5 の (c) に示す番号で、信号を読み出す画素が選択される。

[0100] そして、図 1 5 の (d) に示すシャッタートリガが入力されると、測光及び測距が行われ、ドラフトモード M 1 での 1 画面分の読み出しが終了すると静止画モード M 2 を実行する。静止画モード M 2 では、制御部 1 6 A がタイミングジェネレータ 1 3 A に全画素読み出しのタイミングを指示する。これにより、タイミングジェネレータ 1 3 A により、図 1 5 の (a) に示す垂直同期信号と図 1 5 の (b) に示す水平同期信号が生成される。更に制御部 1 6 A は、垂直走査回路 1 0 2 と水平走査回路 1 0 3 にそれぞれ全画素読み出しの設定を行う。

[0101] ドラフトモード M 1 において、ある水平走査期間 H 1 に注目すると、図 1 6 の (a) に示す水平同期信号に対して、駆動クロックとして図 1 6 の (b) に示す水平走査クロック ϕ_h が生成される。また、図 1 6 の (c) に示す

番号で、信号を読み出す画素が選択される。これにより、図16の(d)に示すデータDが読み出され、図16の(e)に示すシリアルデータが得られる。

[0102] 静止画モードM2において、ある水平走査期間H2に注目すると、図17の(a)に示す水平同期信号に対して、駆動クロックとして図17の(b)に示す水平走査クロック ϕ_h が生成される。また、図17の(c)に示す番号で、信号を読み出す画素が選択される。これにより、図17の(d)に示すデータDが読み出され、図17の(e)に示すシリアルデータが得られる。なお、データのシリアル化については後述する。

[0103] <画素データの読み出しの同期タイミングを確保する方法例>

次に、光通信部と、画素部及びA/D変換部等の電気動作部で、画素データの読み出しの同期タイミングを確保する方法について説明する。

[0104] 固体撮像素子1Aは、図5に示すように、動作モードに応じてタイミングジェネレータ13Aで生成された駆動クロックが、画素部10AとA/D変換部11Aと光通信部12Aに供給される。画素部10AとA/D変換部11Aと光通信部12Aは、タイミングジェネレータ13Aから供給される駆動クロックで、信号の入出力を同期させている。

[0105] 図18は、画素データの読み出しの同期タイミングを確保する第1の方法例を示すタイミングチャートである。同期タイミングを確保する第1の方法では、A/D変換部11Aの出力のタイミングで、光通信部12Aを駆動する。

[0106] 図18の(a)に示すA/D変換部11Aに入力される駆動クロック ϕ_{ADC} に対して、図18の(b)に示すように、A/D変換部11Aから出力される信号は遅延している。A/D変換部11Aでの処理の遅延は、回路構成によって遅延量が固定されている。そこで、図18の(c)に示すように、A/D変換部11Aでの固定遅延量に基づき予め位相をずらした駆動クロック ϕ_{Opt} をタイミングジェネレータ13Aで生成し、光通信部12Aに供給する。

- [0107] 図19は、画素データの読み出しの同期タイミングを確保する第2の方法例を示すタイミングチャートである。同期タイミングを確保する第2の方法では、水平走査回路103での水平走査でデータが出力されるタイミングで、A/D変換部11Aは入力信号をラッチする。
- [0108] 図19の(a)に示す水平走査回路103に入力される駆動クロック ϕ_h に対して、水平走査回路103から出力される信号は遅延している。そこで、図19の(b)に示すように、水平走査回路103で列の値が出力されるタイミングと一致させた駆動クロック ϕ_{ADC} をタイミングジェネレータ13Aで生成し、A/D変換部11Aに供給する。
- [0109] 図20は、画素データの読み出しの同期タイミングを確保する第3の方法例を示すタイミングチャートである。同期タイミングを確保する第3の方法では、上述した第1の方法と第2の方法を組み合わせる最適化したものである。
- [0110] 図20の(a)に示す水平走査回路103に入力される駆動クロック ϕ_h に対して、図20の(b)に示すように、水平走査回路103の出力とタイミングを一致させた駆動クロック ϕ_{ADC} をタイミングジェネレータ13Aで生成し、A/D変換部11Aに供給する。また、図20の(c)に示すように、A/D変換部11Aに入力される駆動クロック ϕ_{ADC} に対して、A/D変換部11Aでの固定遅延量に基づき予め位相をずらした駆動クロック ϕ_{opt} をタイミングジェネレータ13Aで生成し、光通信部12Aに供給する。
- [0111] 同期タイミングを確保する第3の方法では、画素部10Aでの遅延とA/D変換部11Aでの遅延をそれぞれ考慮して、光通信部12Aに供給される駆動クロック ϕ_{opt} が生成されるので、光通信による高速変調での同期タイミングを、確実に守ることができる。
- [0112] <画素データの読み出しの同期タイミングを確保する構成例>
- 図21は、画素データの読み出しの同期タイミングを確保する構成例を示す固体撮像素子の機能ブロック図である。上述した図18~図20の方法で

生成した駆動クロックを、画素部 10A と A/D 変換部 11A と光通信部 12A の各機能ブロックで、遅延を生じさせずに供給するためには、配線長を等しくすれば良い。

[0113] 配線 130H は、タイミングジェネレータ 13A から水平走査回路 103 に駆動クロック ϕ_h を供給する配線である。配線 130AD は、タイミングジェネレータ 13A から A/D 変換部 11A に駆動クロック ϕ_{ADC} を供給する配線である。配線 130OP は、タイミングジェネレータ 13A から光通信部 12A に駆動クロック ϕ_{opt} を供給する配線である。これら配線 130H、配線 130AD 及び配線 130OP を等長配線とすることで、配線長の差に伴う駆動クロックの遅延を防ぐ。

[0114] <光通信される画素データをシリアル化する構成例>

図 22 は、シリアルインタフェースを備えた固体撮像素子の一例を示す機能ブロック図、図 23 は、シリアルインタフェースを備えた固体撮像素子におけるデータの流れを示すデータフロー図である。

[0115] 固体撮像素子 1A から光通信で画素データを出力する際に、データをシリアル化することで、多ビットのデータを 1 つの伝送チャネル、または、データのビット数より少ない数の伝送チャネルで伝送可能となる。このため、光通信部 12A は、シリアルインタフェース (I/F) 120 と発光部 121 を備える。

[0116] 固体撮像素子 1A は、レンズ部 20 から入射した光の像が画素部 10A で光電変換される。読み出しが指示された画素から読み出された信号電荷は FD アンプ 107 で増幅され、カラム CDS 回路 104 でノイズ除去される。画素部 10A から読み出された画素データは、A/D 変換部 11A で A/D 変換され、シリアルインタフェース 120 でシリアルデータ化されて、発光部 121 で光信号に変換されて出力される。

[0117] 図 24 は、画素データをシリアル化して光通信する固体撮像素子と信号処理装置における光通信部の一例を示す機能ブロック図、図 25 は、画素データをシリアル化して光通信する固体撮像素子と信号処理装置での信号処理例

を示すタイミングチャートである。図24の例では、シリアル化した画素データと、クロック信号を別の伝送チャンネルで伝送する例を示す。

- [0118] 固体撮像素子1Aの光通信部12Aは、シリアルインタフェースとして、A/D変換部11AでA/D変換された画素データDATA_TXをシリアルデータに変換するパラレル/シリアル変換部120Aを備える。
- [0119] また、光通信部12Aは、シリアル化された画素データSDATA_TXを、光信号に変換して出力する発光部121Sと、クロック信号 ϕ SCLK_TXを、光信号に変換して出力する発光部121CLを備える。固体撮像素子1Aの光通信部12Aと、信号処理装置3Aまたはカメラ本体部403Aの光通信部30Aは、シリアル化された画素データが光通信により伝送されるデータ線L_sDと、クロック信号が光通信により伝送されるクロック線L_sCLで接続される。データ線L_sDとクロック線L_sCLは、本例では光ファイバや導波路を用いない空間伝送である。
- [0120] 信号処理装置3A及びカメラ本体部403Aの光通信部30Aは、シリアル化され光信号に変換された画素データSDATA_TXが入力され、入力された光信号をシリアル化された電気信号としての画素データSDATA_RXに変換する光受信部300Sを備える。また、光通信部30Aは、光信号に変換されたクロック信号 ϕ SCLK_TXが入力され、入力された光信号を電気信号としてのクロック信号 ϕ SCLK_RXに変換する光受信部300CLを備える。
- [0121] 更に、光通信部30Aは、光受信部300CLで電気信号に変換されたクロック信号 ϕ SCLK_RXで、光受信部300Sで電気信号に変換された画素データSDATA_RXから画素データDATA_RXを検出するシリアル/パラレル変換部301Aを備える。
- [0122] 固体撮像素子1Aは、A/D変換部11AでA/D変換された画素データDATA_TXと、タイミングジェネレータ13Aで生成されるクロック信号CLK_TXである駆動クロック ϕ Optが、パラレル/シリアル変換部120Aに入力される。
- [0123] パラレル/シリアル変換部120Aは、タイミングジェネレータ13Aか

ら入力される図25の(a)に示す駆動クロック ϕ_{Opt} で、A/D変換部11Aから入力される図25の(b)に示す画素データDATA_TXをシリアル化する。パラレル/シリアル変換部120Aは、図25の(c)に示すクロック信号 ϕ_{SCLK_TX} と、図25の(d)に示すシリアル化された画素データSDATA_TXを出力する。

[0124] パラレル/シリアル変換部120Aは、シリアル化された画素データSDATA_TXを発光部121Sに出力すると共に、クロック信号 ϕ_{SCLK_TX} を発光部121CLに出力する。シリアル化された画素データSDATA_TXは、発光部121Sで光信号に変換されて出力される。また、クロック信号 ϕ_{SCLK_TX} は、発光部121CLで光信号に変換されて出力される。

[0125] 固体撮像素子1Aの発光部121Sから出力された光信号は、信号処理装置3Aの光受信部300Sに入力され、光受信部300Sで電気信号に変換されてシリアル化されている画素データSDATA_RXが出力される。固体撮像素子1Aの発光部121CLから出力された光信号は、信号処理装置3Aの光受信部300CLに入力され、光受信部300CLで電気信号に変換されてクロック信号 ϕ_{SCLK_RX} が出力される。

[0126] 信号処理装置3Aは、図25の(e)に示すクロック信号 ϕ_{SCLK_RX} と、図25の(f)に示す画素データSDATA_RXが、シリアル/パラレル変換部301Aに入力される。

[0127] シリアル/パラレル変換部301Aは、光受信部300Aから入力される画素データSDATA_RXから、光受信部300Bから入力されるクロック信号 ϕ_{SCLK_RX} で画素データを検出し、図25の(g)に示すクロック信号 ϕ_{CLK_RX} と、図25の(h)に示す画素データDATA_RXを出力する。

[0128] <複数の光変調部で画素データの読み出しの同期タイミングを確保する構成例>

図26は、複数の光変調部で画素データの読み出しの同期タイミングを確保する構成例を示す固体撮像素子の機能ブロック図である。配線130Hは、タイミングジェネレータ13Aから水平走査回路103に駆動クロック ϕ

hを供給する配線である。配線130ADは、タイミングジェネレータ13AからA/D変換部11Aに駆動クロック ϕ ADCを供給する配線である。配線130OPは、タイミングジェネレータ13Aから光通信部12Aの平行/シリアル変換部120Aに駆動クロック ϕ Optを供給する配線である。これら配線130H、配線130AD及び配線130OPを等長配線とすることで、配線長の差に伴う駆動クロックの遅延を防ぐ。

[0129] また、平行/シリアル変換部120Aと発光部121Sとの間の配線122Aと、発光部121CLとの間の配線122Bを等長配線とする。更に、A/D変換部11Aと平行/シリアル変換部120Aとの間の配線123を等長配線とする。

[0130] 図27は、画素データをシリアル化して光通信する固体撮像素子と信号処理装置における光通信部の他の例を示す機能ブロック図、図28は、固体撮像素子と信号処理装置との間でシリアル化して光通信される信号のタイミングチャートである。図27の例では、シリアル化した画素データに同期信号を重畳して、1つの伝送チャンネルで伝送する例を示す。

[0131] 固体撮像素子1Aの光通信部12Aは、A/D変換部11AでA/D変換された画素データDATAと、タイミングジェネレータ13Aで生成された同期信号を重畳するエンコード部124を備える。

[0132] また、光通信部12Aは、同期信号が重畳された画素データをスクランブルするデータスクランブル部125と、同期信号が重畳されてスクランブルされた画素データをシリアルデータに変換する平行/シリアル変換部126を備える。更に、光通信部12Aは、シリアル化された画素データと同期信号を光信号に変換して出力する発光部121を備える。

[0133] 信号処理装置3A及びカメラ本体部403Aの光通信部30Aは、シリアル化された画素データと同期信号が光信号として入力され、入力された光信号を電気信号に変換する光受信部302を備える。

[0134] また、光通信部30Aは、シリアル化された画素データと同期信号からクロックを再生し、画素データを検出するシリアル/平行変換部303を

備える。更に、光通信部 30A は、同期信号が重畳された画素データをデスクランブルするデスクランブル部 304 と、同期信号を検出するデコード部 305 を備える。

[0135] 固体撮像素子 1A は、タイミングジェネレータ 13A で図 28 の (a) に示す垂直同期信号 ϕV が生成される。また、タイミングジェネレータ 13A で図 28 の (b) に示す水平同期信号 ϕH が生成される。

[0136] ある水平走査期間 H_1 に注目すると、図 28 の (c) に示す水平同期信号 ϕH に対して、図 28 の (d) に示す水平走査クロック ϕh が生成される。また、図 28 の (e) に示す番号で、信号を読み出す画素が選択される。これにより、図 28 の (f) に示すデータ D が読み出される。

[0137] 固体撮像素子 1A は、A/D 変換部 11A で A/D 変換された画素データがエンコード部 124 に入力される。また、タイミングジェネレータ 13A で生成された垂直同期信号 ϕV と、タイミングジェネレータ 13A で生成された水平同期信号 ϕH と、フィールドを選択するフィールド信号 F がエンコード部 124 に入力される。

[0138] エンコード部 124 は、図 28 の (g), 図 28 の (h) に示すように、画素データが無い区間 E に、フィールド信号 F 、垂直同期信号 ϕV 、水平同期信号 ϕH を示すデータを含める。

[0139] 図 29 は、エンコード部の一例を示す機能ブロック図である。エンコード部 124 は、例えば 8b/10b 方式を採用する。8b/10b 方式は、8ビットのデータを変換テーブルに従って 10ビットに変換し、シリアルデータの中にクロックを重畳させる。

[0140] 図 30 は、シリアル/パラレル変換部におけるクロック再生部の一例を示す機能ブロック図である。クロック再生部 303A は、例えば位相同期回路 (PLL; Phase-locked loop) で構成され、入力されたシリアルデータ D_1 のエッジを利用して、クロック CLK を再生する。

[0141] クロック再生部 303A は、入力された 2つの信号の位相差を電圧に変換して出力する位相比較器 306 と、位相補償を行うループフィルタ 307 を

備える。また、クロック再生部 303A は、入力された電圧によって出力パルスの周波数を制御する発振器 (VCO; voltage controlled oscillator) 308 と、入力された周波数を N 分割して出力する分周器 309 を備える。

[0142] 図 31 は、デコード部の一例を示す機能ブロック図である。デコード部 305 は、エンコード部 124 に対応して 10b/8b 方式を採用する。10b/8b 方式は、10ビットのデータを変換テーブルに従って変換して、元の 8ビットのデータを得る。

[0143] 図 32 は、固体撮像素子でエンコード部に入力されるデータの生成例を示す動作説明図であり、次に、エンコード部 124 に 8b/10b 方式を用いる場合、A/D 変換部 11A の出力から 8ビットのデータを生成する方法について説明する。A/D 変換部 11A から出力されるデータが 8ビット以上の場合、図 32 の例では、12ビットのデータ D0~D11 を、8ビットと 4ビットのデータに分けて出力する。

[0144] 図 33~35 は、信号処理装置でデコード部から出力されるデータの生成例を示す動作説明図であり、次に、エンコード部 124 に 8b/10b 方式を用いる場合、デコード部 305 から 12ビットのデータを生成する方法について説明する。固体撮像素子からは、例えば本来 12ビットであるデータが、8ビットに分割されて送信される。このため、デコード部 305 は、元々の 12ビットの平行信号として、バスに出力する必要がある。図 33~図 35 の例では、デコード部 305 から出力されるデータが、8ビット以上の場合、8ビットもしくは、4ビット分のデータをバッファ 305A で保持し、12ビット分揃ったら出力する。図 33 では、データ 1 のうち、[11-4] ビットの受信が終了したので、デコード部 305 でバッファ 305A に保持する。図 34 では、次の 8ビットを受信することで、データ 1 の残りの [3-0] ビットを受信するので、バッファ 305A に格納してあったデータと合わせて、データ 1 の 12ビットを出力する。同時に、データ 2 の [11-8] ビットを受信するので、その 4ビット分をバッファ 305A に格納する。図 35 では、更に次の 8ビットを受信することで、データ 2 の残

りの [7-0] ビットを受信するので、バッファ 305 A に格納してあったデータと合わせて、データ 2 の 12 ビットを出力する。この時点で、バッファ 305 A で保持するデータはなくなる。

[0145] <光通信部の具体例>

図 36 は、光通信部の具体例を示す信号処理システムの機能ブロック図である。固体撮像素子 1 A の光通信部 12 A は、シリアルインタフェース 120 と、駆動部 121 a と、発光部 121 を備える。発光部 121 は駆動部 121 a に駆動され、画素部 10 A から読み出され、シリアルインタフェース 120 でシリアル化された画素データで変調された信号光を出力する。信号処理装置 3 A の光通信部 30 A は、光受信部を構成する受光部 310 と、シリアル/パラレル変換部を構成するパラレルインタフェース 311 を備える。

[0146] 図 37 は、発光部の一例を示す構成図である。発光部 121 は、例えば面発光型半導体レーザ (VCSEL) 128 A が用いられる。面発光型半導体レーザ 128 A は、p 型電極 128 a と n 型電極 128 b の間に、上方ブラック反射ミラー (DBR ミラー) 128 c と、活性層 128 d と、下方ブラック反射ミラー (DBR ミラー) 128 e と、n 型半導体基板 129 f が積層される。面発光型半導体レーザ 128 A は、活性層 128 d の上下に、誘電体多層膜で構成された上方ブラック反射ミラー 128 c と下方ブラック反射ミラー 128 e が形成されることで、ミラー間で共振器が構成される。

[0147] 次に、面発光型半導体レーザ 128 A の動作原理について説明する。

(1) p 型電極 128 a と n 型電極 128 b に電圧を印加し外部から電流を流すことにより、活性層 128 d におけるエネルギー準位において、反転分布状態を生じさせる。

(2) 活性層 128 d において、エネルギーギャップに対応するエネルギーを持つ光子が自然放出し、そのホトンが誘導放出を引き起こすことにより、光を増幅する。

(3) 活性層 128 d の上下のミラーにより光は反射され、その一部は再

び活性層 1 2 8 d 内へ導かれ、誘導放出により増幅される。

(4) 増幅された光の一部が p 型電極 1 2 8 a 側の端面を通過して外部に出射される。

[0148] これにより、A/D変換部 1 1 A から出力されるデジタル信号の 1 と 0 を、電圧のオンとオフに対応付けることで光のオンとオフとなり、変調が実現される。なお、発光部 1 2 1 としては、端面発光型の半導体レーザでも良い。

[0149] 半導体レーザで構成される発光部 1 2 1 は、過大電流が入力すると、ミラー近傍の溶解や破壊が発生する。また、例えば、半導体レーザの駆動のために電流を吸い込むタイプの駆動部 1 2 1 a においては、半導体レーザだけに先に電源が入ることで、意図しない電流が流れると、破損する可能性がある。このため、図 3 及び図 4 のフローチャートで説明した処理で電源のオンとオフを制御する。

[0150] 図 3 8 は、受光部の一例を示す機能ブロック図である。受光部 3 1 0 は、フォトダイオード 3 1 0 a と、トランスインピーダンスアンプ 3 1 0 b と、リミッティングアンプ 3 1 0 c を備える。フォトダイオード 3 1 0 a は電圧（逆バイアス電圧）が印加され、入射した光に応じた電流を出力する。トランスインピーダンスアンプ 3 1 0 b は、フォトダイオード 3 1 0 a から入力される微弱な電流信号を増幅し、電圧信号に変換する。リミッティングアンプ 3 1 0 c は、トランスインピーダンスアンプ 3 1 0 b からの微小信号を、その大きさによらず一定の電圧振幅になるように増幅して出力する。

[0151] 一般に、フォトダイオード 3 1 0 a の直後に使用されるトランスインピーダンスアンプ 3 1 0 b は、高速、高感度のため、入力段に保護回路が無い。一方、リミッティングアンプ 3 1 0 c は、電圧入力であるので静電対策が施されている。

[0152] これにより、フォトダイオードに意図しない強度の光が入力すると、増幅器が破壊する可能性がある。また、想定された規格を超える電圧が印加されると、フォトダイオードが破壊する可能性がある。このため、図 3 及び図 4

のフローチャートで説明した処理で電源のオンとオフを制御する。

[0153] 図3及び図4の処理では、電源オン時には、信号処理装置3Aから固体撮像素子1Aの順で電源が入る。また、信号処理装置3Aでは、読み出し制御部33A等の制御系の電源が入れられてから、光通信部30Aの電源が入れられる。更に、固体撮像素子1Aでは、制御部16A等の電源が入れられてから、光通信部12Aの電源が入れられる。光通信部12Aでは、駆動部121aの電源が入れられた後、発光部121の電源が入れられる。その後、撮像動作に関わる画素部10Aをはじめとする機能ブロックの電源が入れられる。

[0154] 図3及び図4の処理では、電源オフ時には、固体撮像素子1Aから信号処理装置3Aの順で電源が切られる。また、信号処理装置3Aでは、光通信部30Aの電源が切られてから、読み出し制御部33A等の電源が切られる。更に、固体撮像素子1Aでは、撮像動作に関わる画素部10A等の機能ブロックの電源が切れ、その後、光通信部12Aの電源が切られる。光通信部12Aでは、発光部121の電源が切られてから、駆動部121aの電源が切られる。そして、光通信部12Aの電源が切られてから、制御部16A等の電源が切られる。

[0155] これにより、信号処理装置3Aでは、光通信部30Aを制御できる状態であれば、光通信部30Aに電源が供給されない。また、受光側の光通信部30Aで光を受信できる状態であれば、発光側の光通信部12Aは駆動されない。更に、固体撮像素子1Aでは、光通信部12Aを制御できる状態であれば、発光部121に電源が供給されない。

[0156] 従って、固体撮像素子1Aの光通信部12Aにおいて、半導体レーザだけに先に電源が入ることで意図しない電流が流れて、破壊することを防ぐことができる。また、信号処理装置3Aの光通信部30Aにおいて、フォトダイオードに意図しない強度の光が入力して、増幅器が破壊することを防ぐことができる。更に、想定された規格を超える電圧が印加されて、フォトダイオードが破壊することを防ぐことができる。

[0157] <光通信部を発光部で構成した固体撮像素子の効果例>

光通信部を発光部で構成した固体撮像素子では、外部からの光を受けて出力する機構が不要であり、受発光部間での位置合わせが容易に行なえる。また、固体撮像素子の１チップ化により、駆動回路と発光部を集積化して、シンプルな構成を実現できる。これにより、低コスト化、低電力化、低ノイズを実現できる。更に、発光部を並列するアレイ化も容易に行なえる。

[0158] また、固体撮像素子１Ａの能力に応じた最適な光源を選択できる。更に、固体撮像素子１Ａ内に発光部を有することで、伝送路による信号劣化、電磁波によるノイズの発生を抑え、更に高速信号の伝送が可能になる。

[0159] また、光信号が入力される信号処理装置側で受光部の選択の自由度が広がる。例えば、読み出し速度に応じた高速型、変調光量に応じた受光素子や増幅器の選択が可能であり、最適な構成を実現しやすくなる。更に、受光部の配置や、固体撮像素子１Ａとの配置が自由になる。例えば、遠隔地にある固体撮像素子の発光部から出力された光を、別の遠隔地にある受光部で読み出すことができる。更に、別の遠隔地にある受光部で読み出しても良い等、自由な配置が可能となる。

[0160] <信号処理システムの応用例>

図３９～図４１は、第１の実施の形態の信号処理システムの応用例を示す機能ブロック図である。図３９では、信号処理システムとして測距装置４０１Ｂが構成される。測距装置４０１Ｂは、光学装置２０Ａに、測距対象物を照射する発光部４１０と、発光制御部４１１と、データ比較演算部４１２を備える。また、信号処理装置３Ａに、距離データ算出部４１３を備える。

[0161] 測距装置４０１Ｂは、発光部４１０で測距対象物を照射した光の反射光が画素部１０Ａに入射され、画素部１０Ａから読み出された電気信号で、距離の変化に伴う位相の変化がデータ比較演算部４１２で求められる。データ比較演算部４１２での演算結果が光通信で固体撮像素子１Ａから信号処理装置３Ａに送られ、距離データ算出部４１３で距離が求められる。

[0162] 図４０では、信号処理システムとして画像形成装置４０１Ｃが構成される

。画像形成装置401Cは、コピー機、スキャナ、ファクシミリ装置、あるいはこれら機能を併せ持つ複合機、更にはネットワークに接続されるネットワーク複合機等である。

[0163] 画像形成装置401Cは、光学装置2Aに画素部としてラインセンサ414を備える。ラインセンサ414は、画素が1次元に配列されたものである。また、図示しない感光ドラムを露光する露光ライト415と、発光制御部416を備える。

[0164] 図41では、信号処理システムとして監視カメラ401Dが構成される。監視カメラ401Dは、信号処理装置3Aに、固体撮像素子1Aから送られる画像を認識する認識部417と、外部に情報を報知するネットワークI/F部418を備える。

産業上の利用可能性

[0165] 本発明は、固体撮像素子を備えた光学装置に適用される。

符号の説明

[0166] 1A・・・固体撮像素子、10A・・・画素部、11A・・・A/D変換部、12A・・・光通信部、13A・・・タイミングジェネレータ、14A・・・制御I/O、15A・・・DC-DC部、16A・・・制御部、17・・・バス、2A・・・光学装置、20A・・・レンズ部、21・・・ハウジング、3A・・・信号処理装置、30A・・・光通信部、31A・・・制御I/O、32A・・・操作部、33A・・・読み出し制御部、34A・・・信号処理部、35A・・・データ保持部、36A・・・表示部、37A・・・電源、38A・・・電源制御部、4A・・・信号処理システム、100・・・画素、101・・・画素アレイ、102・・・垂直走査回路、103・・・水平走査回路、104・・・カラムCDS回路、105・・・列信号線、106・・・フォトダイオード、107・・・FDアンプ、108・・・行選択トランジスタ、109・・・行選択線、110・・・電荷検出部、111・・・リセットトランジスタ、112・・・増幅トランジスタ、113・・・リセット線、114・・・行読み出し線、120・・・シリアルイ

インタフェース、120A・・・パラレル／シリアル変換部、121、121S、121CL・・・発光部、122A、122B・・・配線、123・・・配線、124・・・エンコード部、125・・・データスクランブル部、126・・・パラレル／シリアル変換部、128A・・・面発光型半導体レーザ、130H、130AD、130OP・・・配線、300S、300CL・・・光受信部、301A・・・シリアル／パラレル変換部、302・・・光受信部、303・・・シリアル／パラレル変換部、304・・・デスクランブル部、305・・・デコード部、306・・・受光部、307・・・パラレルインタフェース、401A・・・カメラシステム、402A・・・レンズユニット、403A・・・カメラ本体部、404・・・シャッタ、405・・・AE／AF検出部、406・・・ストロボ、407・・・ストロボ制御部

請求の範囲

- [請求項1] 光を電気信号に変換する画素部と、
前記画素部から読み出される信号をデジタル信号に変換するA/D変換部と、
前記A/D変換部でデジタル化された信号を、光信号に変換して出力する光通信部と、
前記画素部と前記A/D変換部と前記光通信部で、信号の入出力を同期させる同期信号を生成するタイミング発生部と、
信号の読み出しを制御する制御部を備えた
固体撮像素子。
- [請求項2] 前記画素部、前記A/D変換部、前記光通信部、前記タイミング発生部及び前記制御部が単一の基板に集積形成され、1チップ化される
請求項1記載の固体撮像素子。
- [請求項3] 前記タイミング発生部から前記画素部に同期信号を供給する配線と、
前記タイミング発生部から前記A/D変換部に同期信号を供給する配線と、
前記タイミング発生部から前記光通信部に同期信号を供給する配線を、等長配線とした
請求項2記載の固体撮像素子。
- [請求項4] 前記画素部は、光電変換が行われる画素が配列され、前記各画素から読み出された信号が非圧縮で光信号に変換される
請求項2記載の固体撮像素子。
- [請求項5] 前記制御部は、電源のオン時には、前記光通信部の駆動部に電源の供給を開始してから、前記駆動部に駆動される前記光通信部の発光部に電源を供給して、前記光通信部に電源を供給した後、前記画素部に電源を供給し、
電源のオフ時には、前記画素部への電源の供給を停止した後、前記発光部への電源の供給を停止してから、前記駆動部への電源の供給を停止して、前記光通信部への電源の供給を停止する電源供給制御を行

う

請求項 2 記載の固体撮像素子。

[請求項6] 前記制御部は、前記画素部の全画素の中から所定の画素を選択して信号を読み出す動作モードと、前記画素部の全画素を所定の順番で選択して信号を読み出す動作モードが切り替えられる

請求項 2 記載の固体撮像素子。

[請求項7] 前記画素部から読み出され、前記 A/D 変換部でデジタル化された信号を、シリアルデータに変換するシリアルインタフェースを備えた

請求項 2 記載の固体撮像素子。

[請求項8] 前記画素部は、各画素から読み出された信号のノイズ成分を除去するノイズ除去部を備えた

請求項 2 記載の固体撮像素子。

[請求項9] 入射された光を電気信号に変換する固体撮像素子と、
前記固体撮像素子に光を入射させる光学素子を備え、
前記固体撮像素子は、
光を電気信号に変換する画素部と、
前記画素部から読み出される信号をデジタル信号に変換する A/D 変換部と、

前記 A/D 変換部でデジタル化された信号を、光信号に変換して出力する光通信部と、

前記画素部と前記 A/D 変換部と前記光通信部で、信号の入出力を同期させる同期信号を生成するタイミング発生部と、

信号の読み出しを制御する制御部を備え、

前記画素部、前記 A/D 変換部、前記光通信部、前記タイミング発生部及び前記制御部が単一の基板に集積形成され、1チップ化される光学装置。

[請求項10] 入射された光を電気信号に変換する固体撮像素子及び前記固体撮像

素子に光を入射させる光学素子を有し、

前記固体撮像素子は、

光を電気信号に変換する画素部と、

前記画素部から読み出される信号をデジタル信号に変換するA/D変換部と、

前記A/D変換部でデジタル化された信号を、光信号に変換して出力する光通信部と、

前記画素部と前記A/D変換部と前記光通信部で、信号の入出力を同期させる同期信号を生成するタイミング発生部と、

信号の読み出しを制御する制御部とを有した光学装置が接続され、

前記固体撮像素子の前記光通信部から出力される光信号が入力される光通信部と、

前記固体撮像素子に前記画素部からの信号の読み出しを制御する読み出し制御部と、

前記画素部から読み出されて前記固体撮像素子から光通信で入力される信号に処理を行う信号処理部と

を備えた信号処理装置。

[請求項11]

入射された光を電気信号に変換する固体撮像素子及び前記固体撮像素子に光を入射させる光学素子を有した光学装置と、

前記光学装置が接続される信号処理装置を備え、

前記固体撮像素子は、

光を電気信号に変換する画素部と、

前記画素部から読み出される信号をデジタル信号に変換するA/D変換部と、

前記A/D変換部でデジタル化された信号を、光信号に変換して出力する光通信部と、

前記画素部と前記A/D変換部と前記光通信部で、信号の入出力を同期させる同期信号を生成するタイミング発生部と、

信号の読み出しを制御する制御部とを備え、
前記信号処理装置は、
前記固体撮像素子の前記光通信部から出力される光信号が入力される光通信部と、
前記固体撮像素子に前記画素部からの信号の読み出しを制御する読み出し制御部と、
前記画素部から読み出されて前記固体撮像素子から光通信で入力される信号に処理を行う信号処理部とを備えた
信号処理システム。

[請求項12] 前記信号処理装置で電源がオンにされると、前記信号処理装置の前記光通信部に電源を供給した後、前記固体撮像素子に電源を供給し、前記固体撮像素子の前記光通信部に電源を供給してから前記画素部に電源を供給し、

前記信号処理装置で電源がオフにされると、前記固体撮像素子の前記画素部への電源の供給を停止してから前記固体撮像素子の前記光通信部への電源の供給を停止し、前記固体撮像素子への電源の供給を停止した後、前記信号処理装置の前記光通信部への電源の供給を停止する電源供給制御を行う

請求項11記載の信号処理システム。

[請求項13] 前記固体撮像素子は、前記画素部の全画素の中から所定の画素を選択して信号を読み出す動作モードと、前記画素部の全画素を所定の順番で選択して信号を読み出す動作モードが切り替えられ、

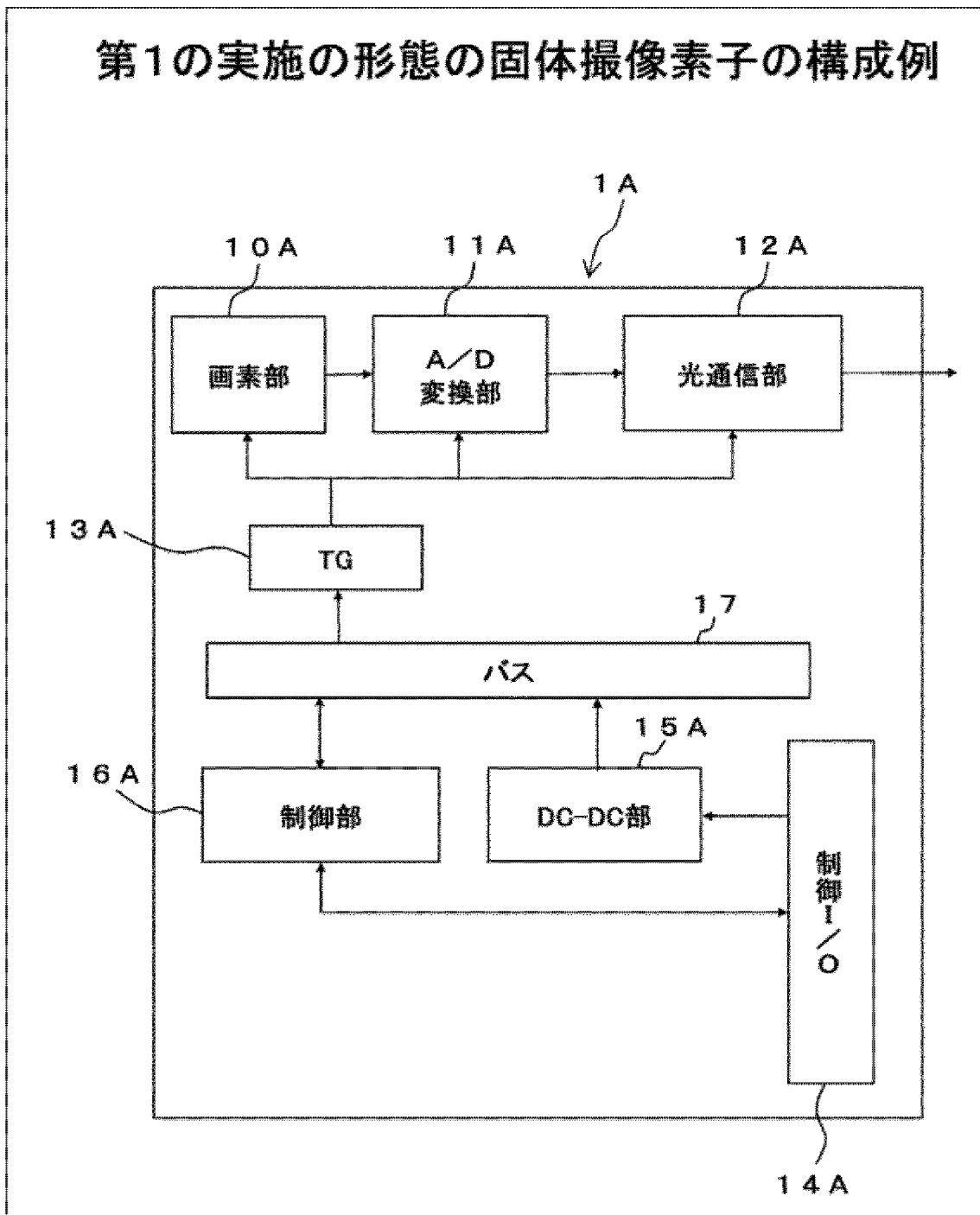
前記信号処理装置は、操作部での操作に基づき前記固体撮像素子で実行される動作モードを切り替える指示を出力する。

請求項11記載の信号処理システム。

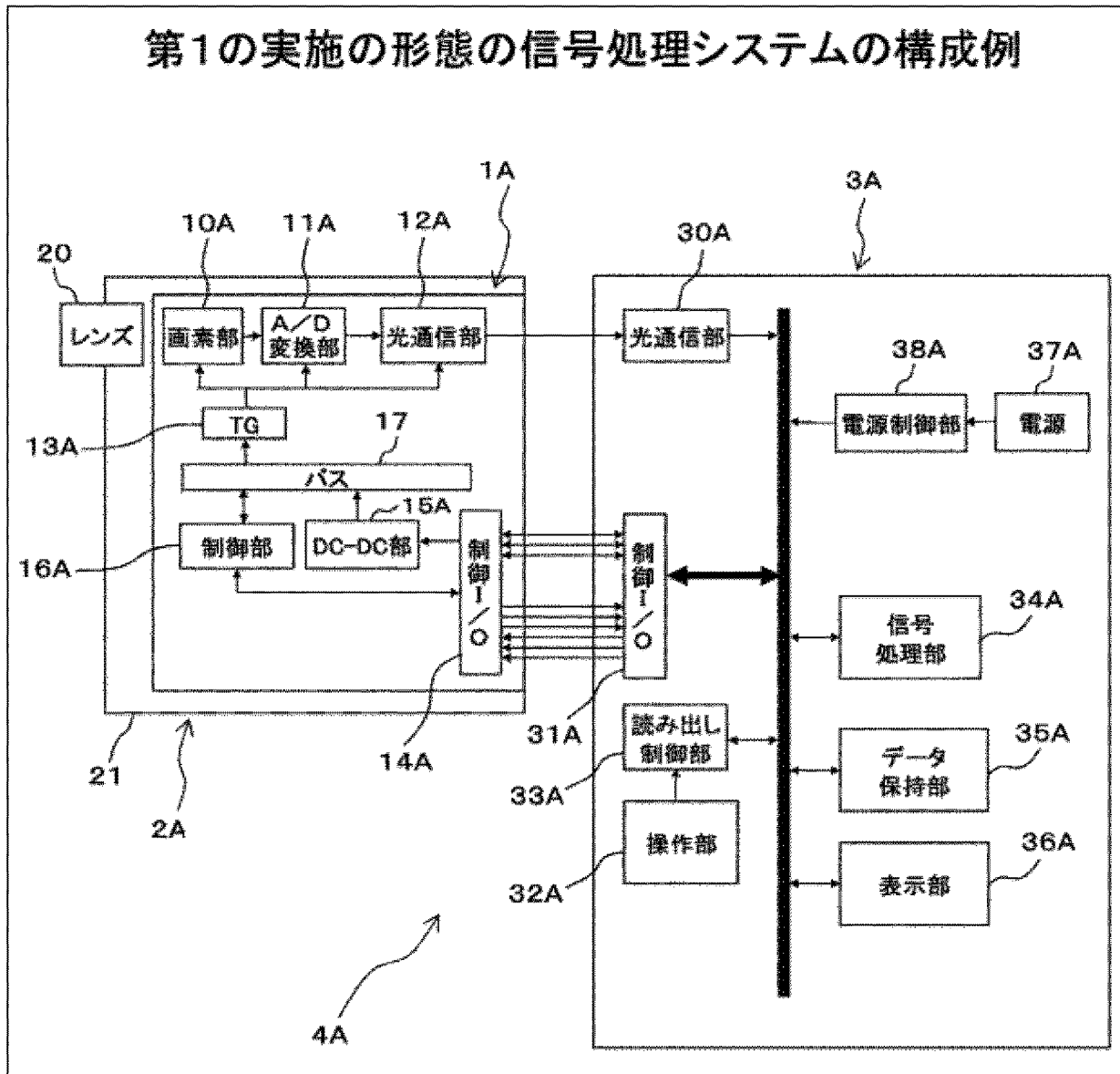
[請求項14] 前記固体撮像素子は、前記画素部から読み出され、前記A/D変換部でデジタル化された信号を、シリアルデータに変換するシリアルインタフェースを備え、

前記信号処理装置は、前記固体撮像素子から入力されたシリアルデータを
変換するパラレルインタフェースを備えた
請求項 1 1 記載の信号処理システム。

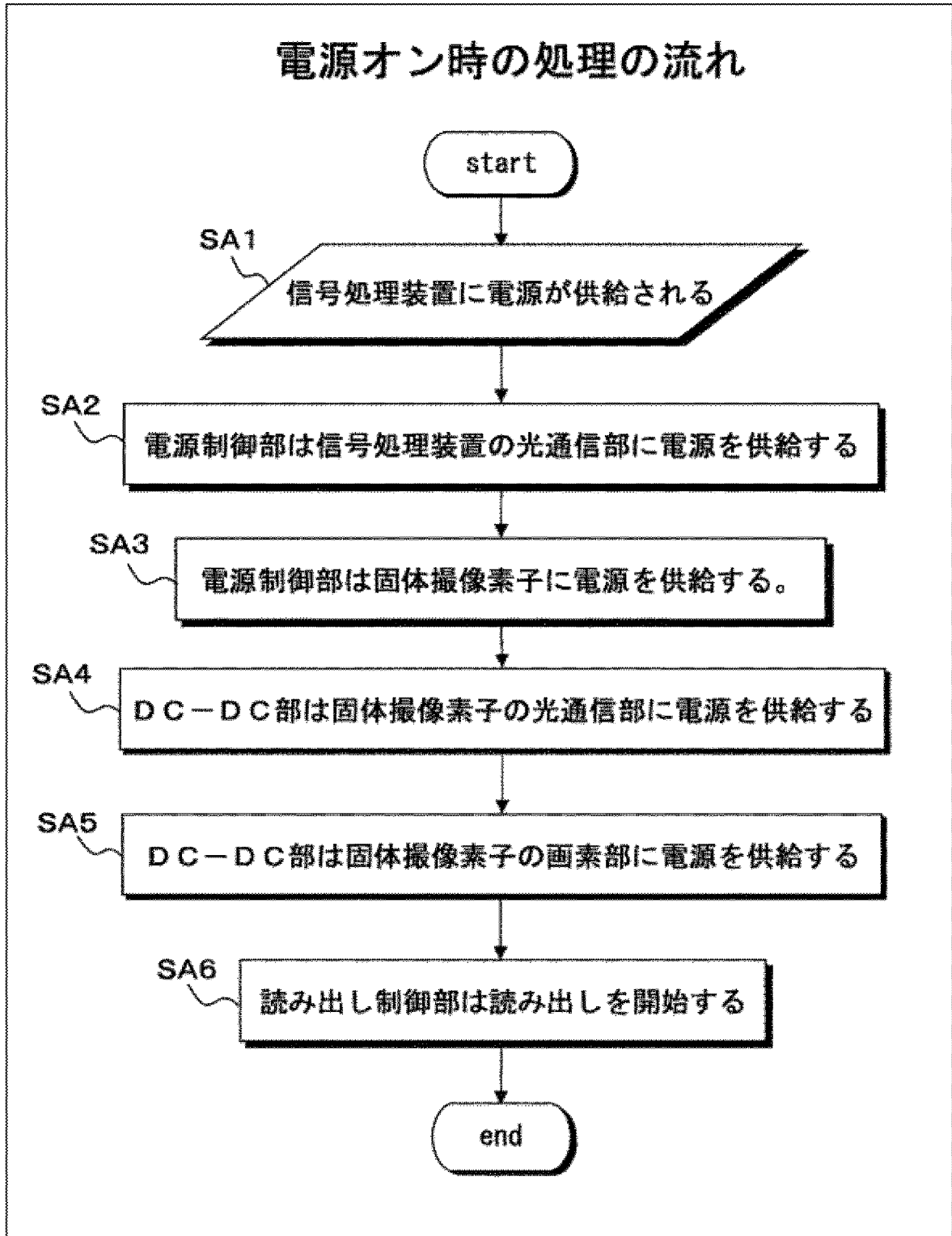
[図1]



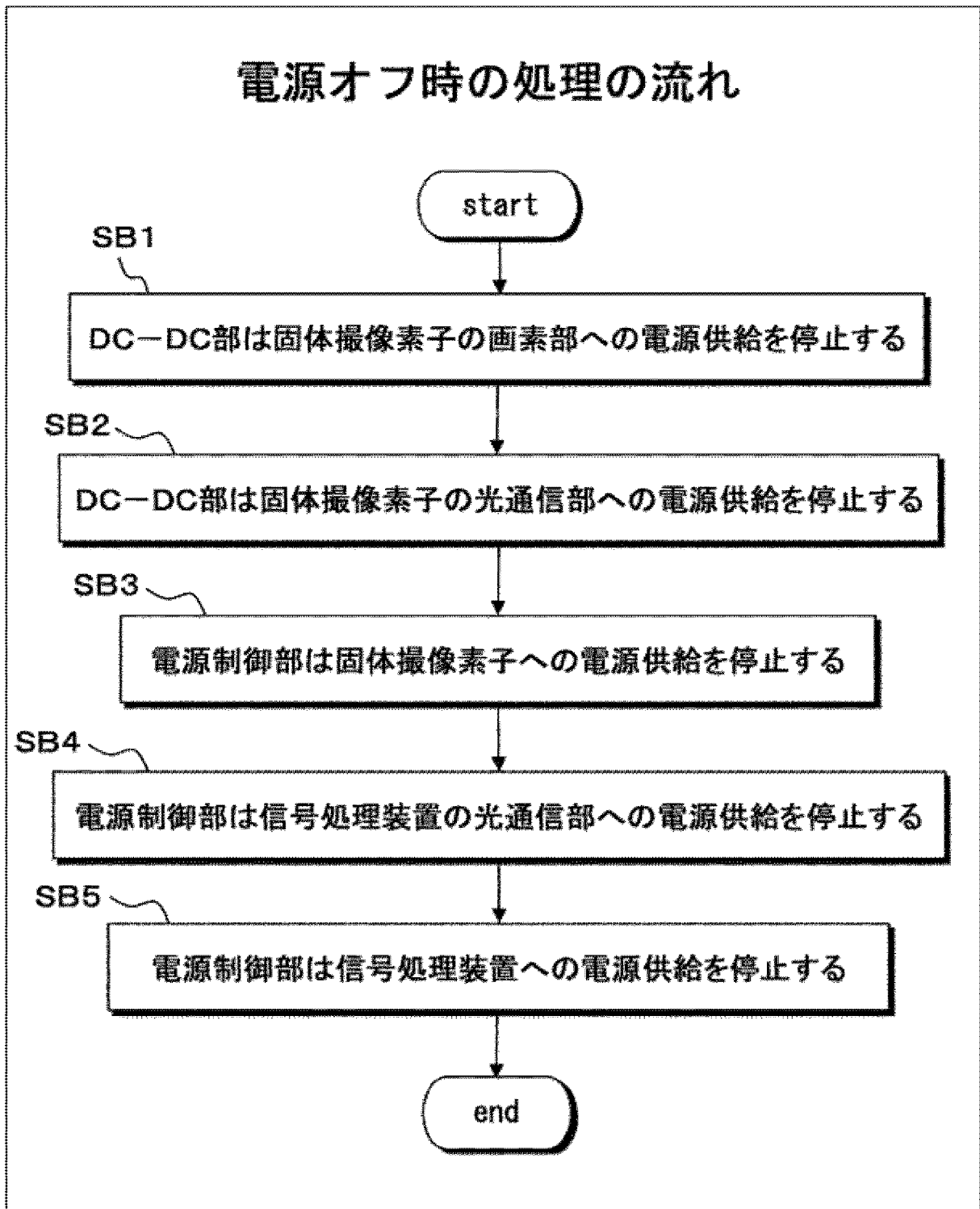
[図2]



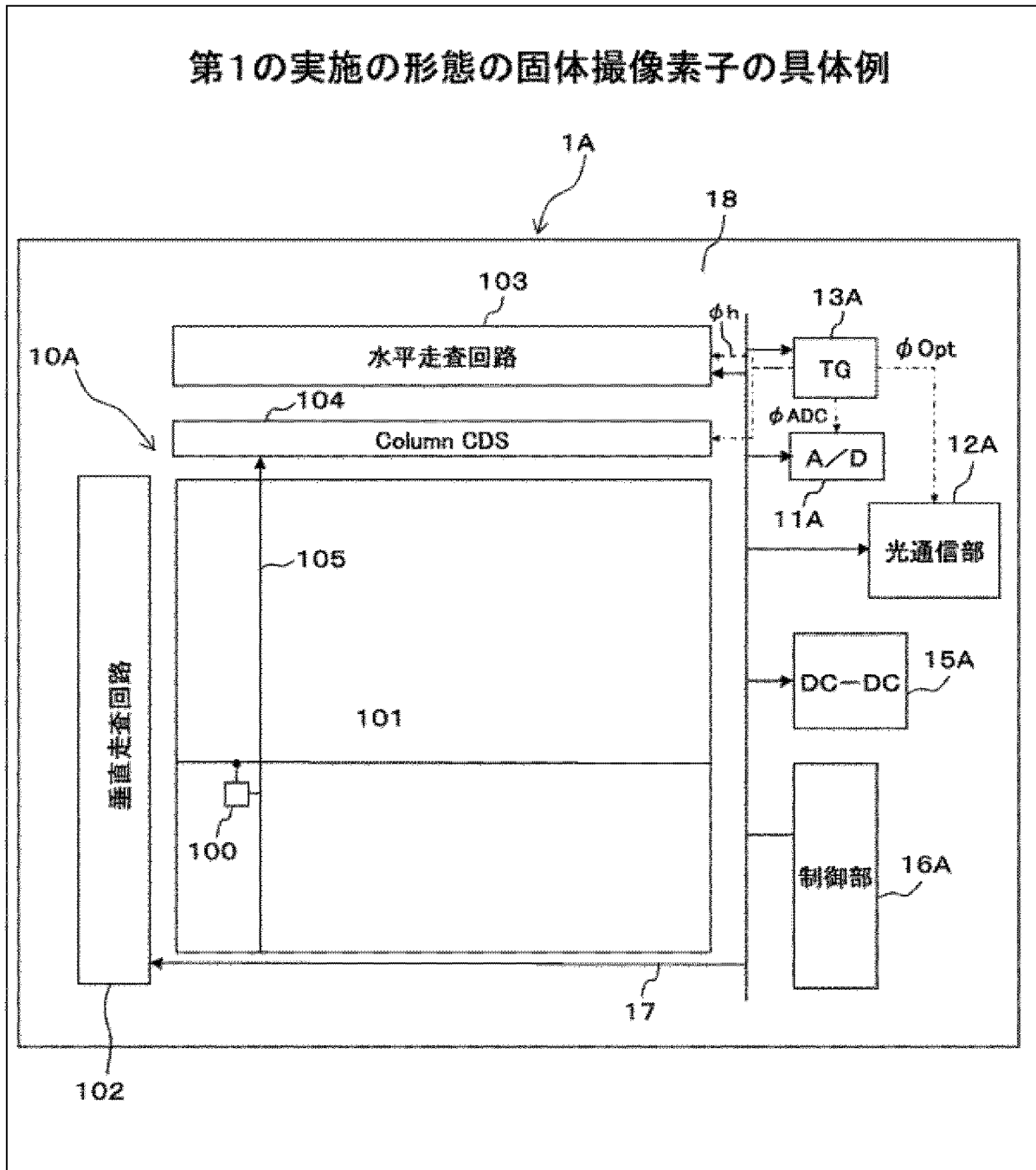
[図3]



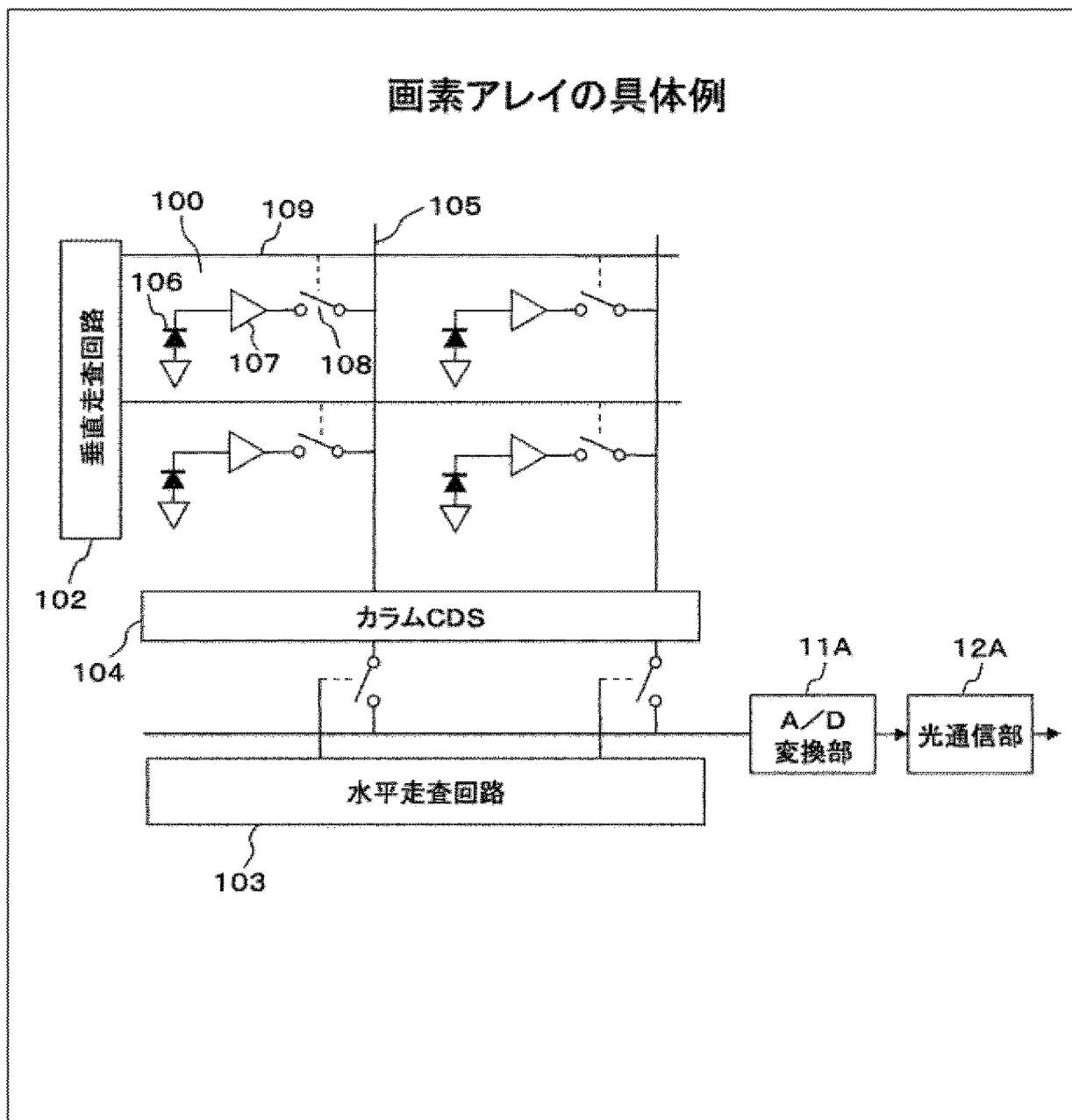
[図4]



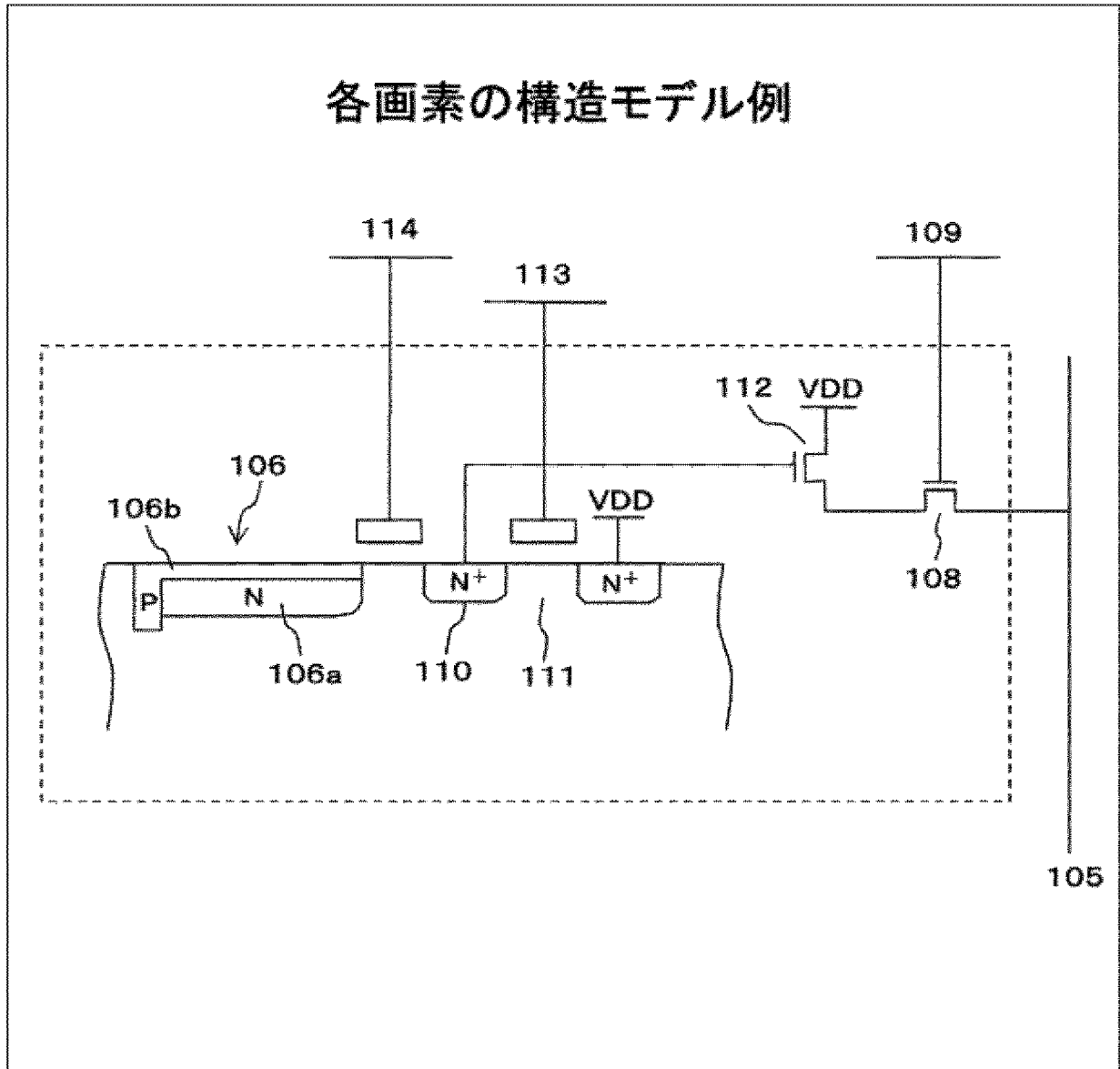
[図5]



[図6]

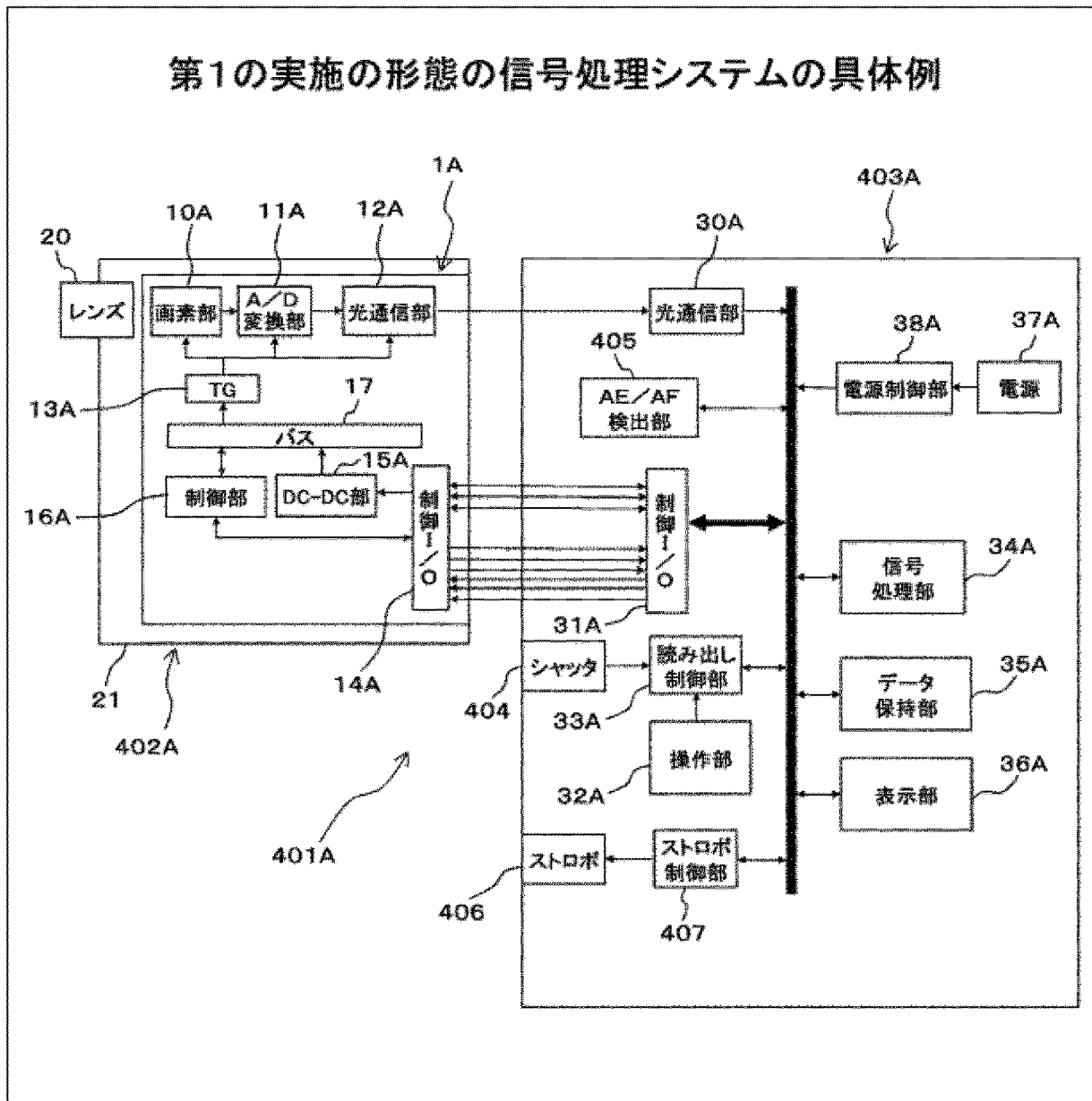


[図7]

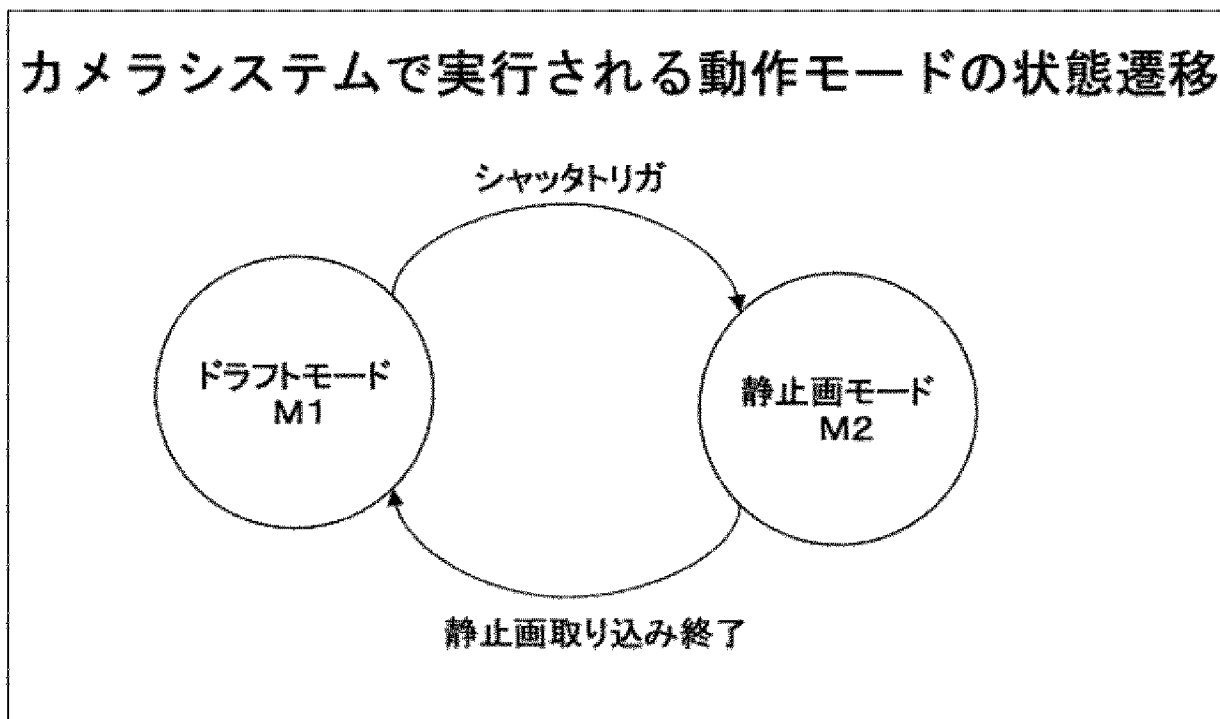


[図8]

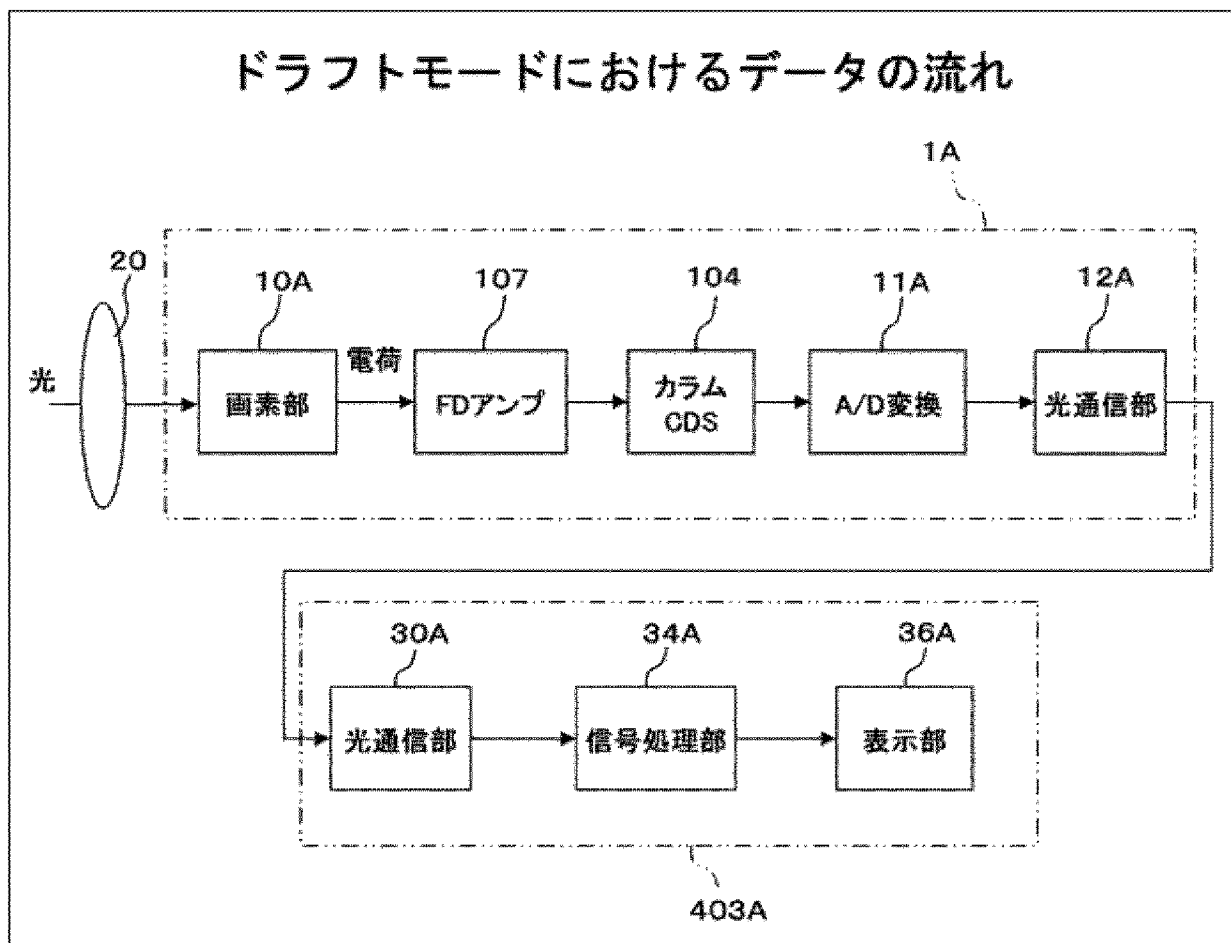
第1の実施の形態の信号処理システムの具体例



[図9]

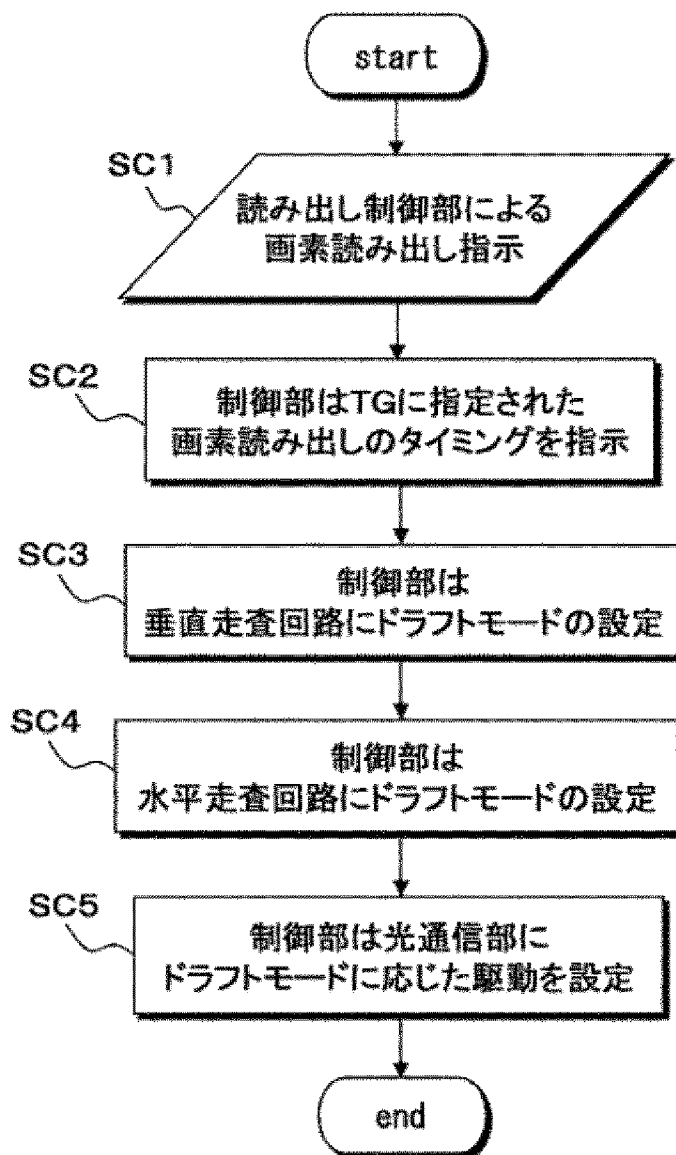


[図10]

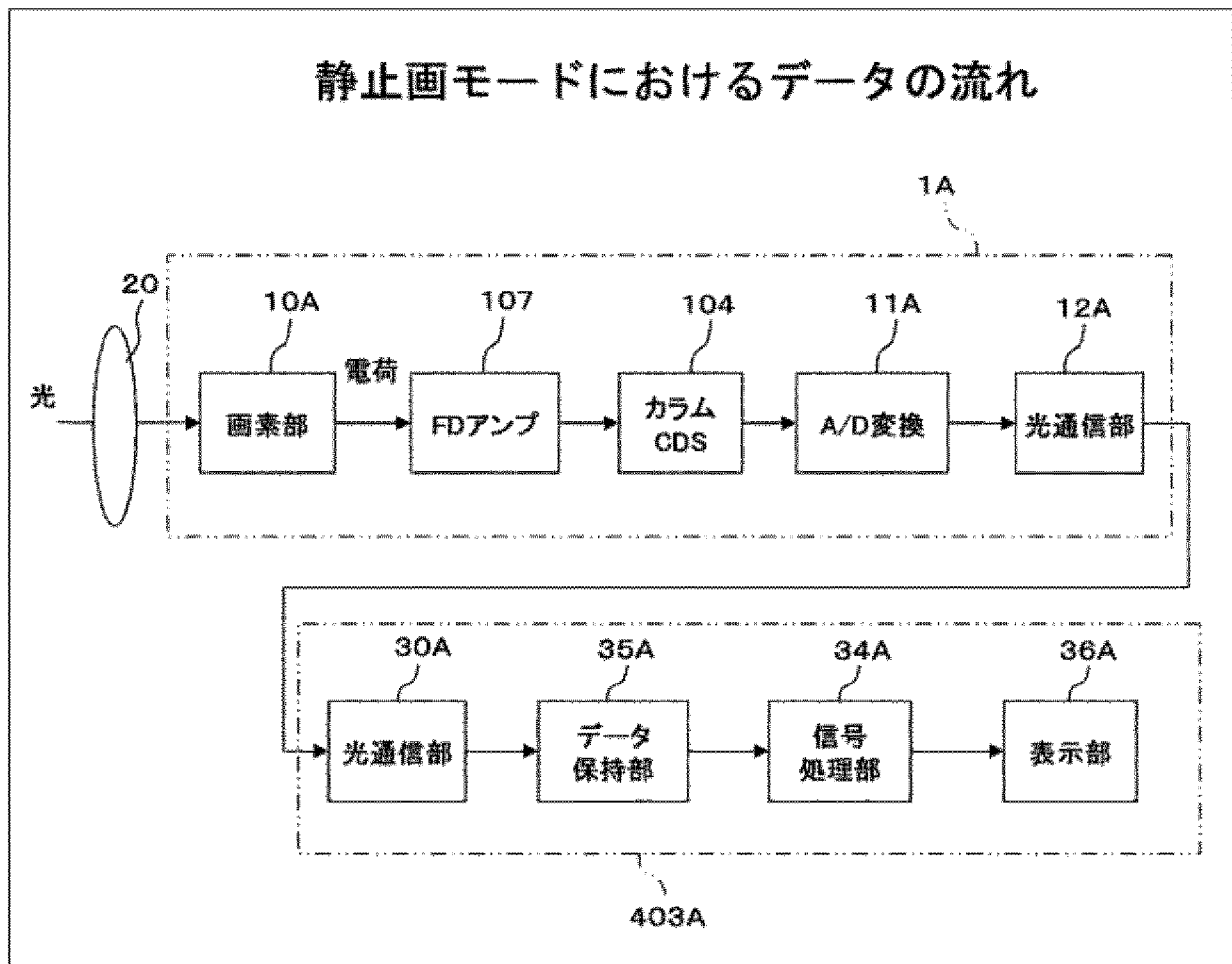


[図11]

ドラフトモードにおける固体撮像素子での処理の一例

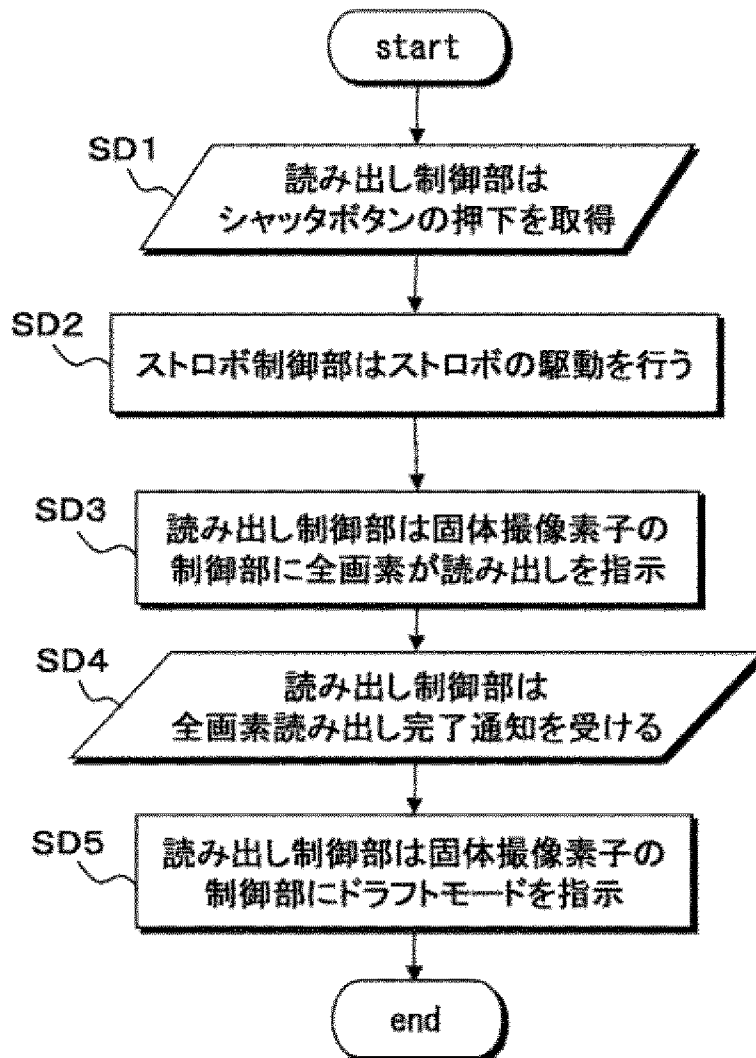


[図12]

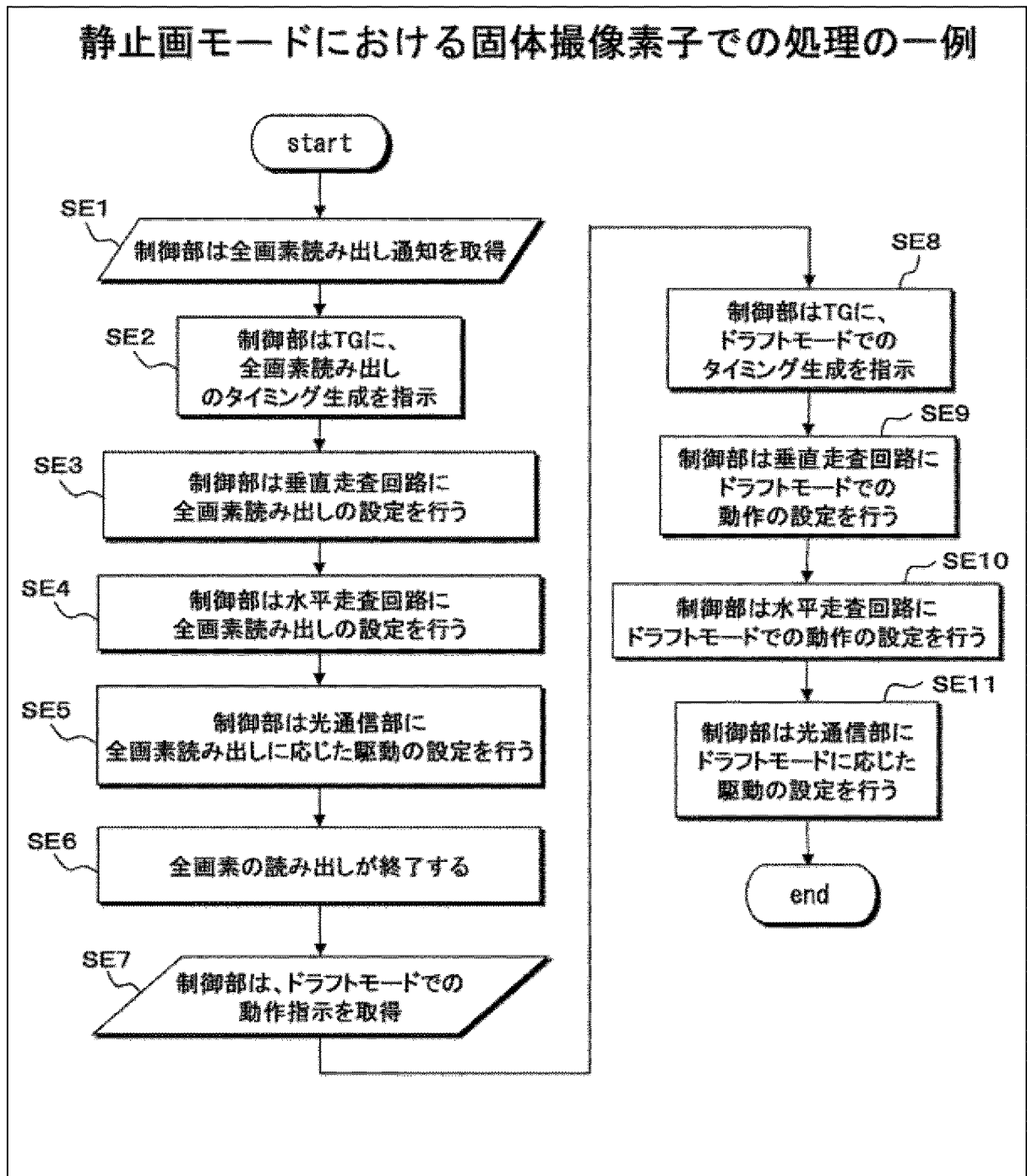


[図13]

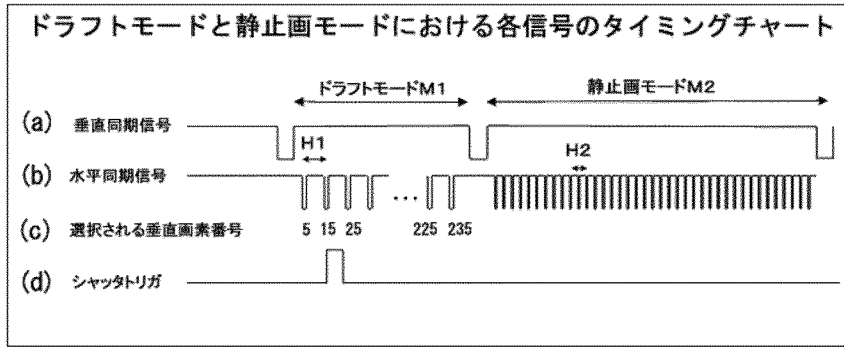
静止画モードにおけるカメラ本体部での処理の一例



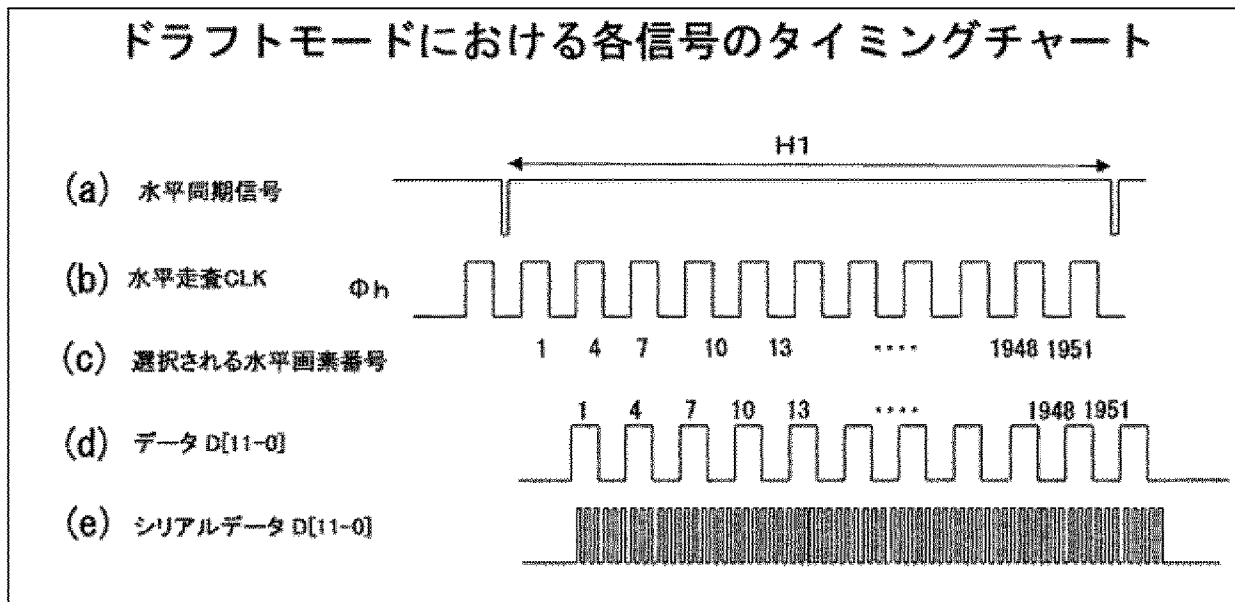
[図14]



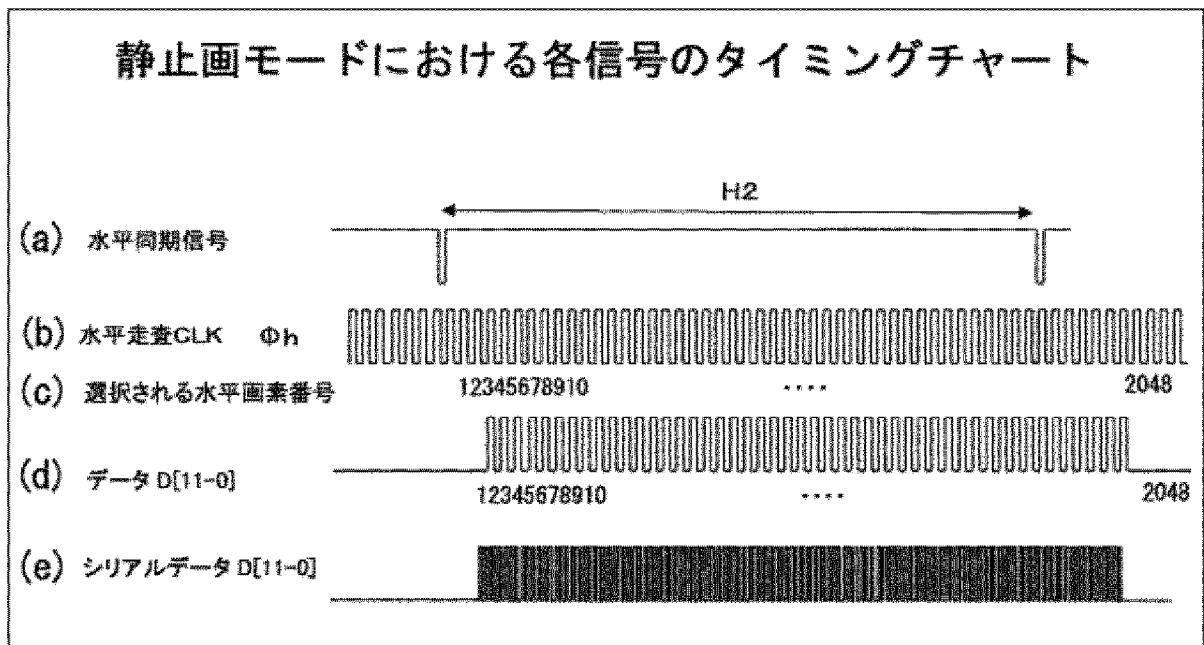
[図15]



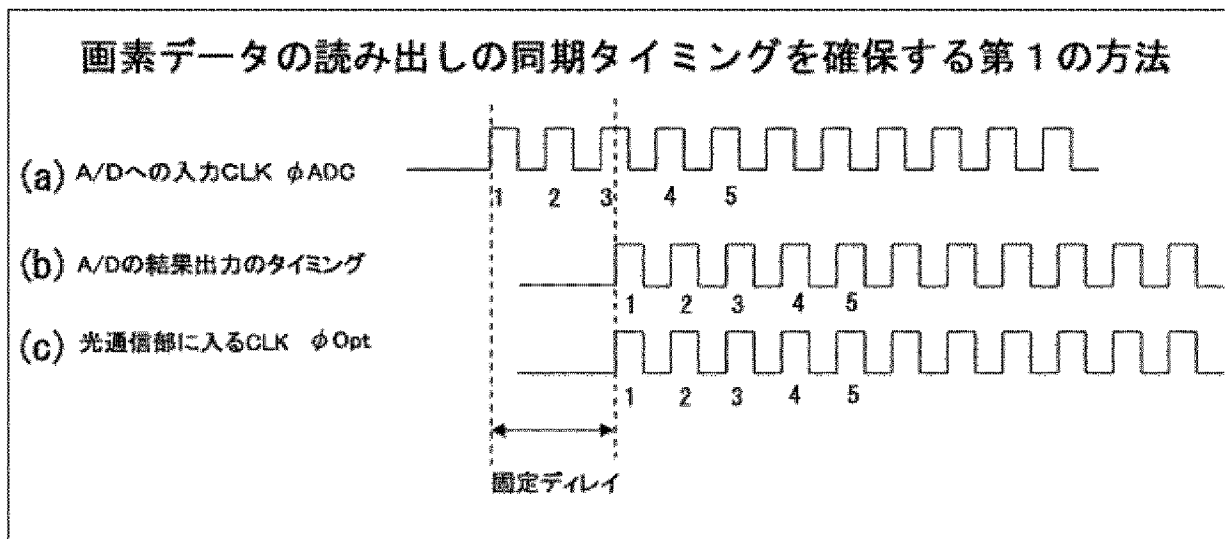
[図16]



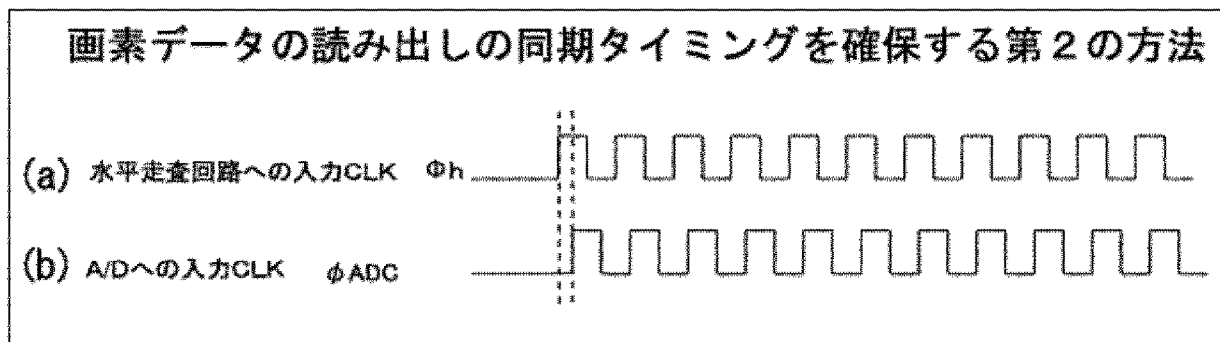
[図17]



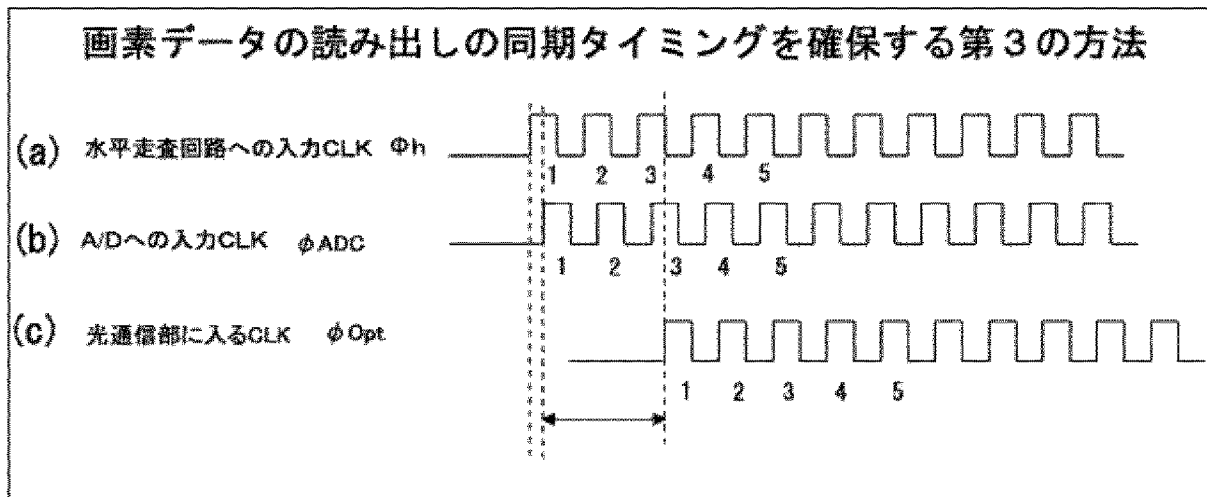
[図18]



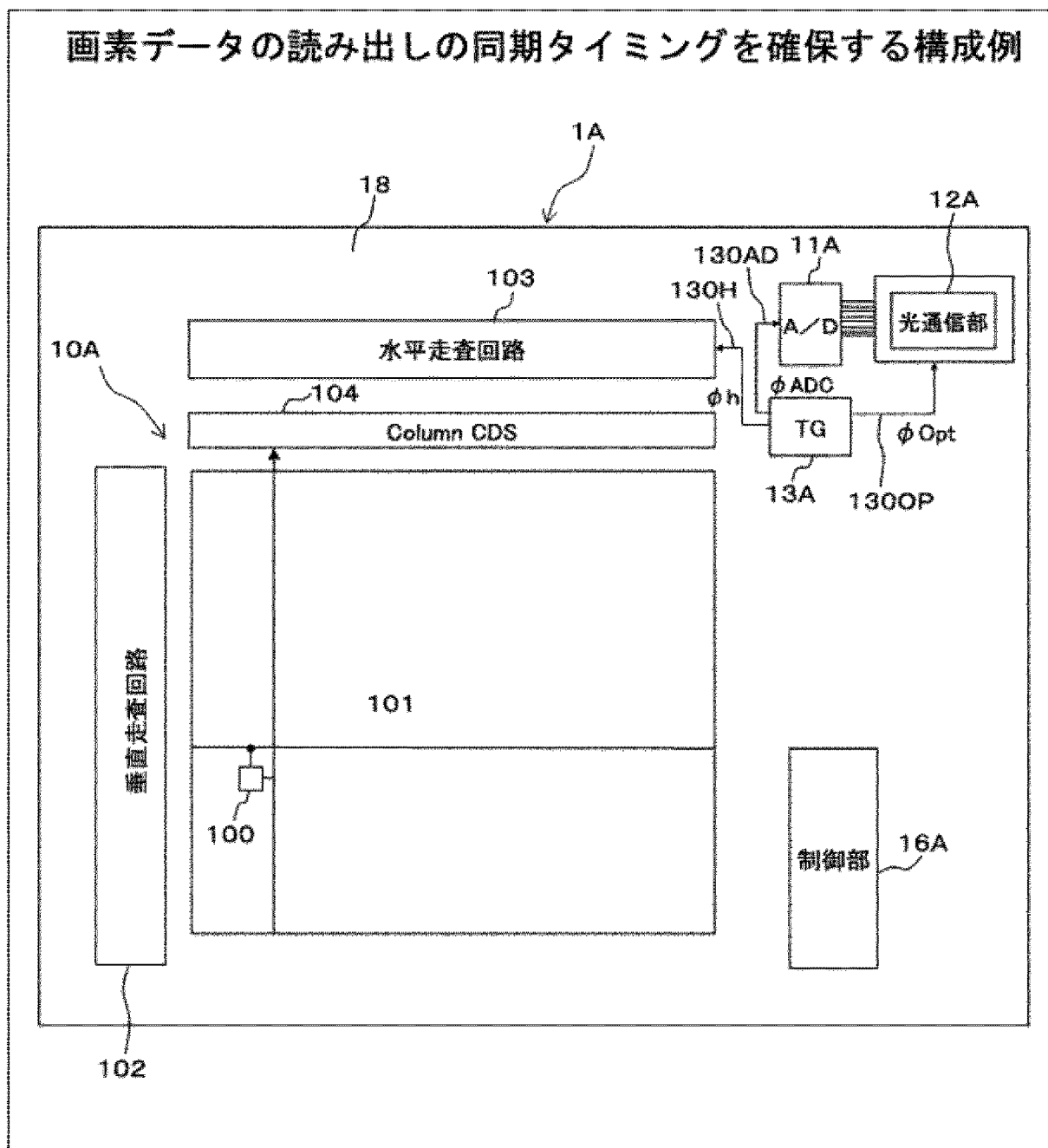
[図19]



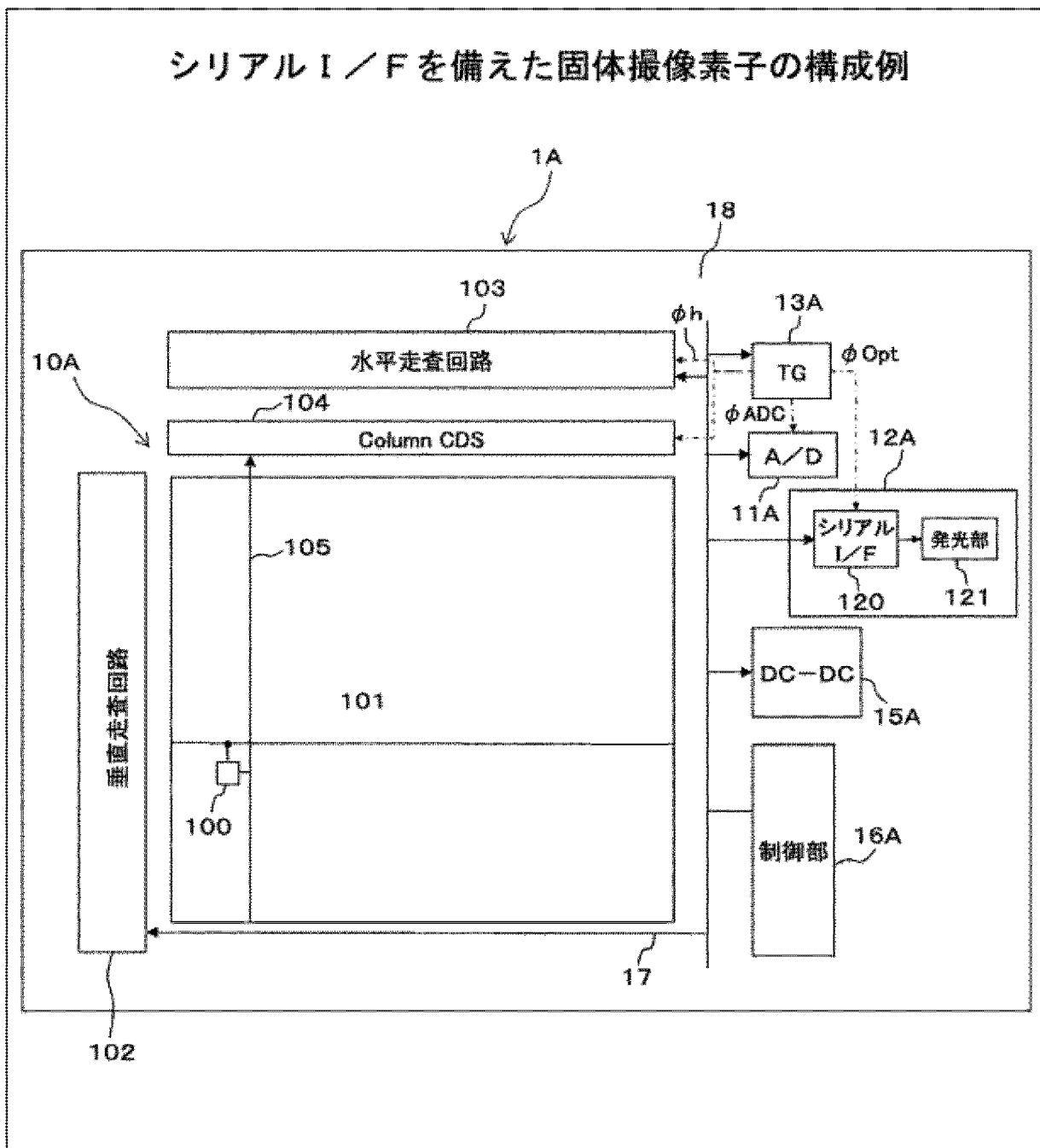
[図20]



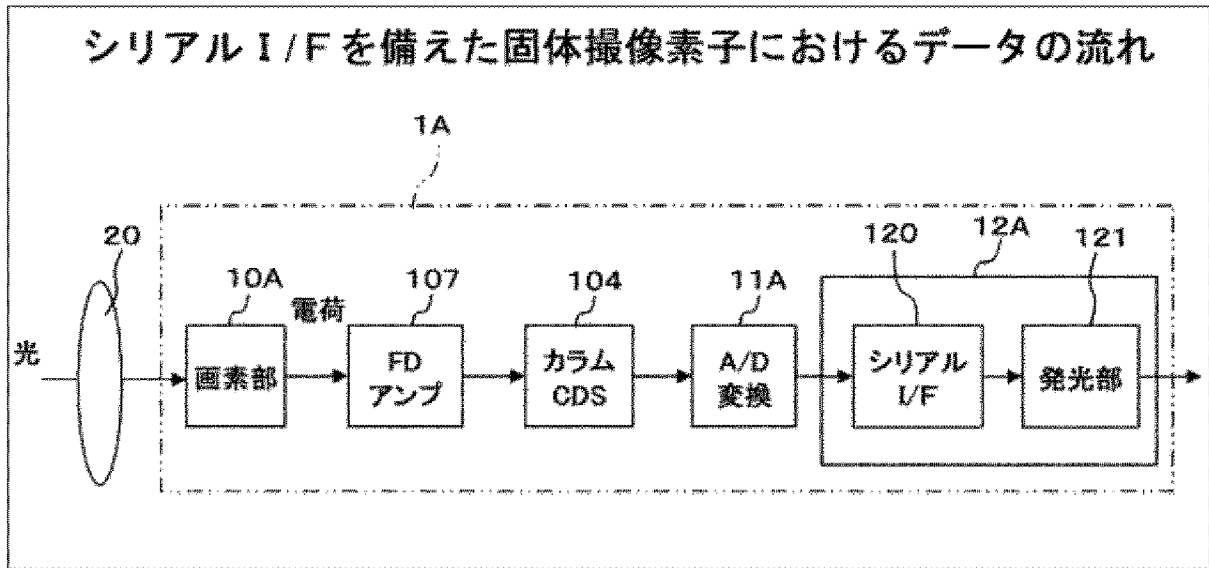
[図21]



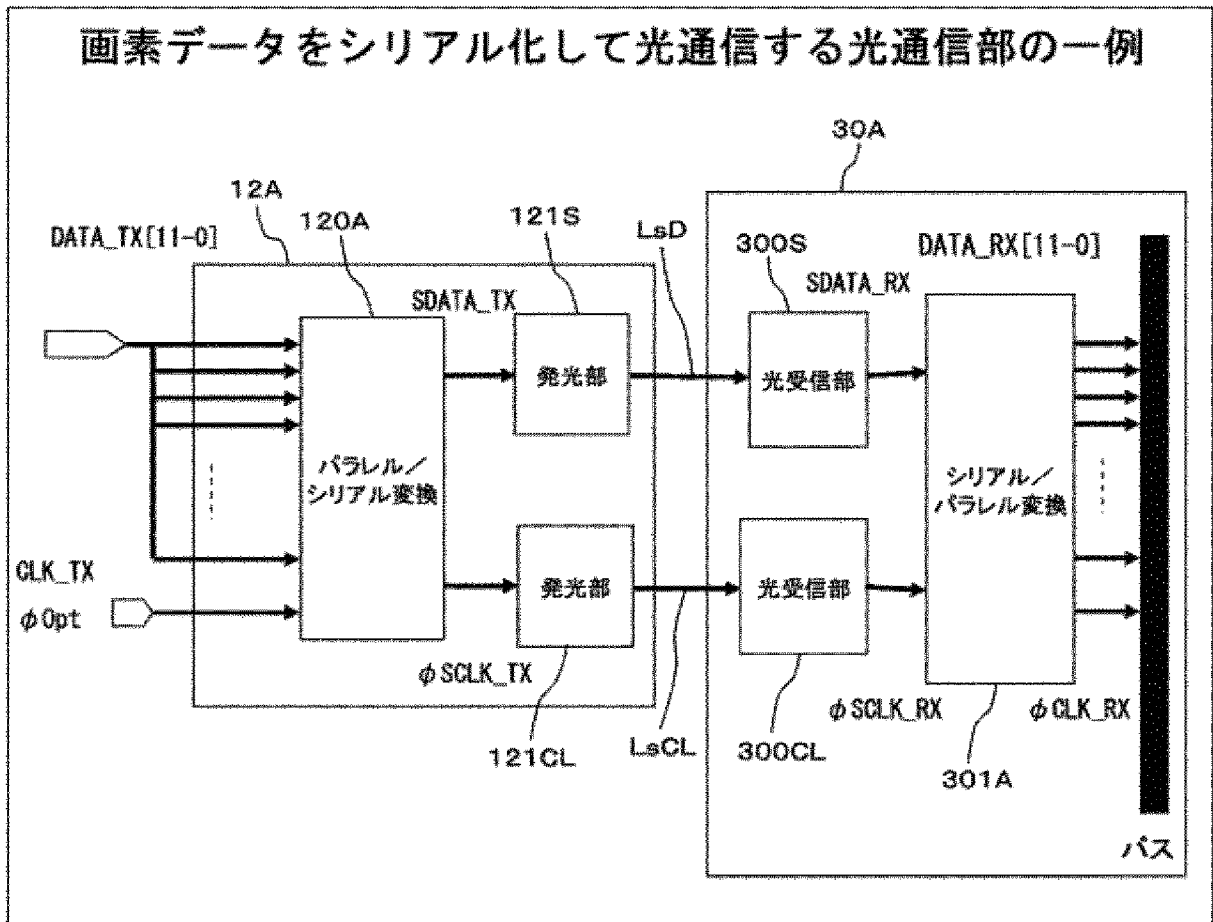
[図22]



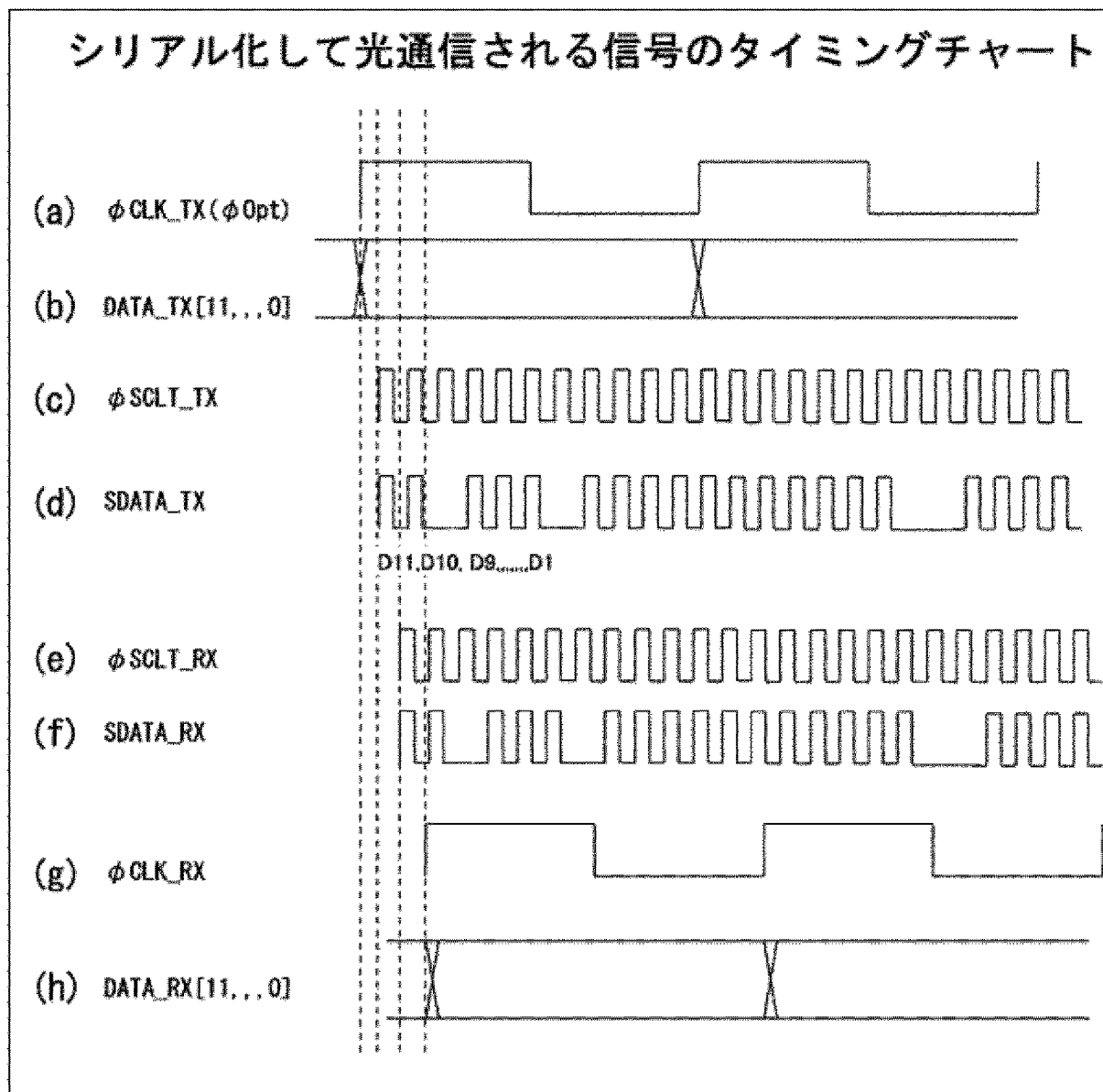
[図23]



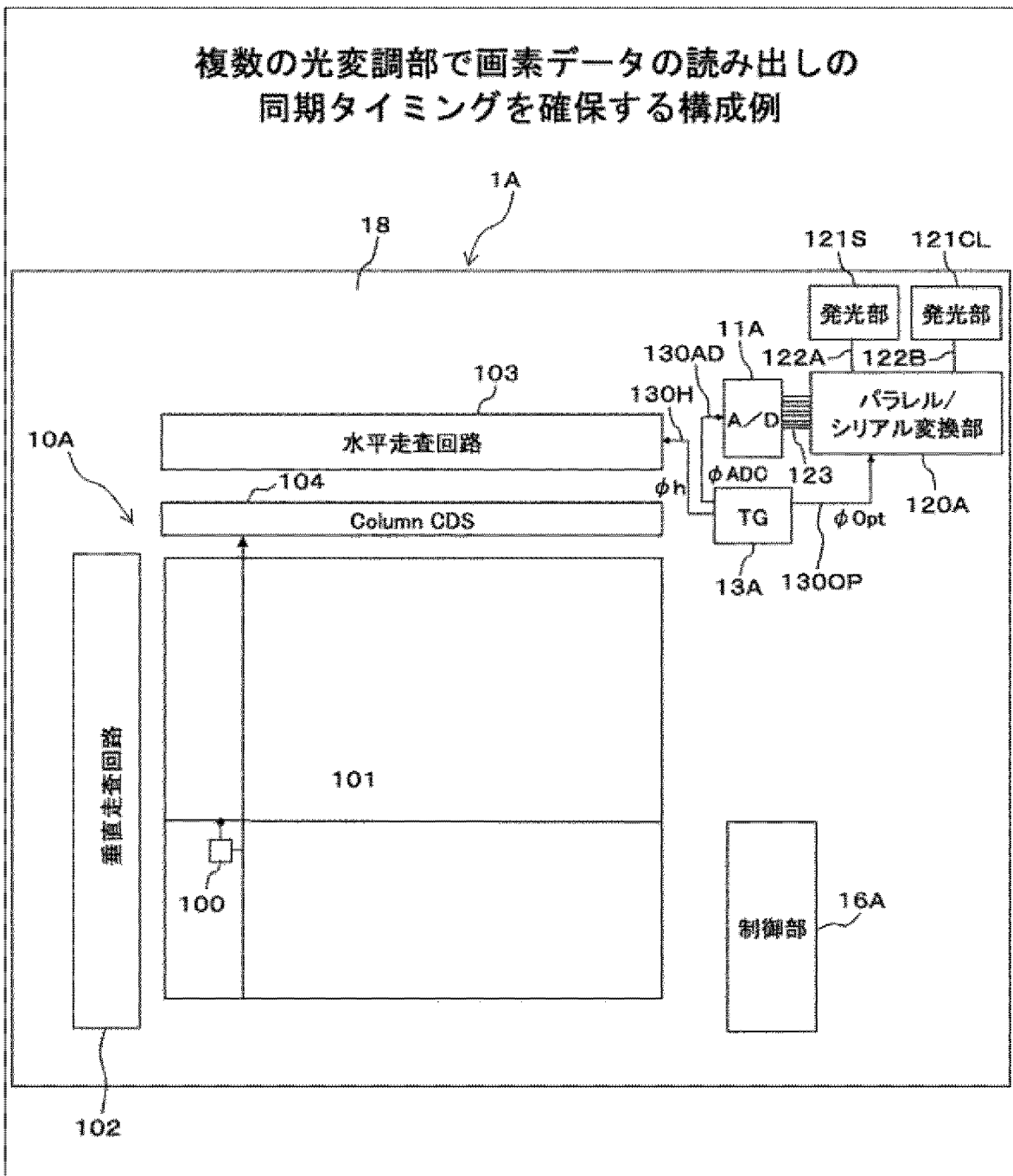
[図24]



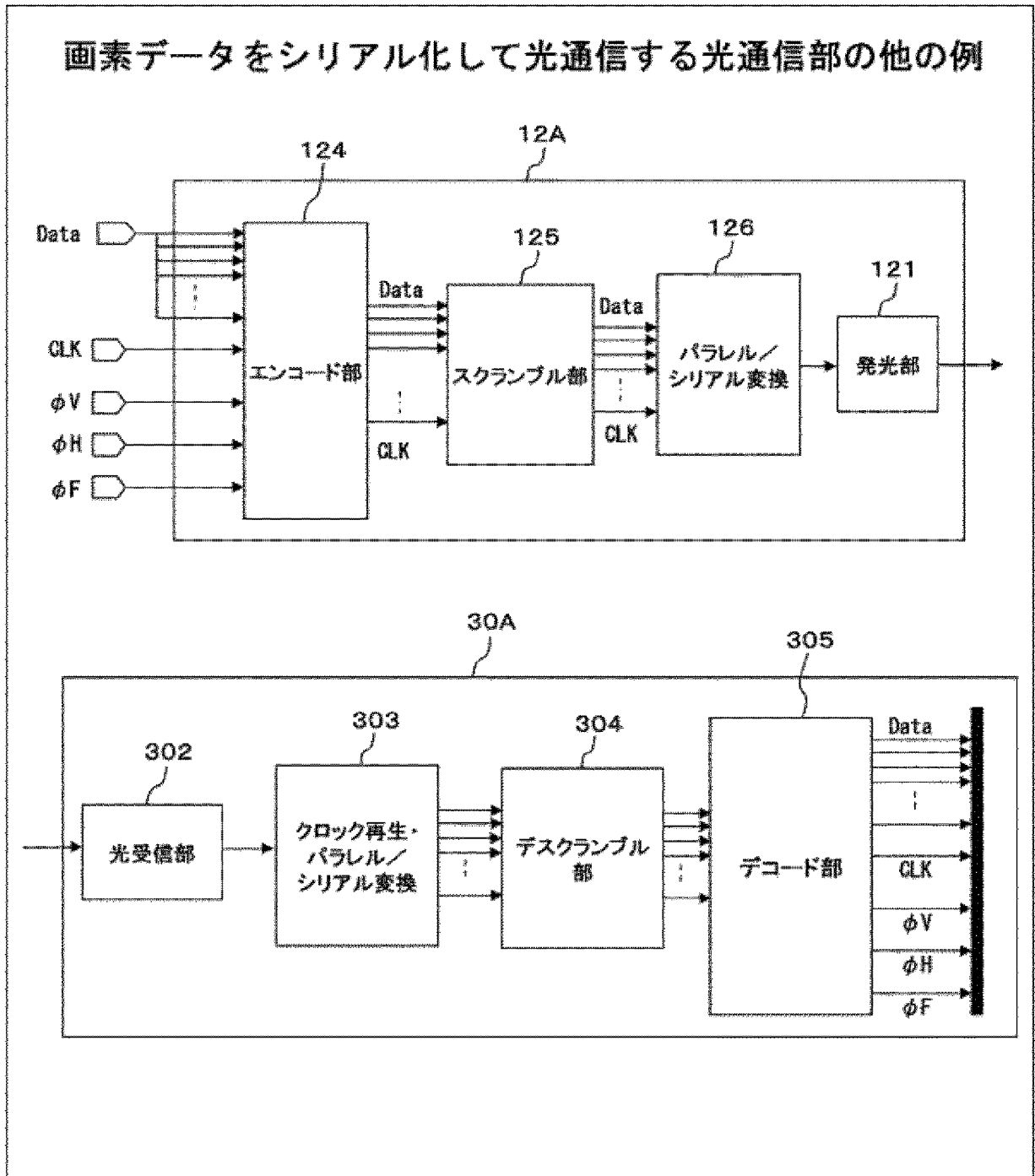
[図25]



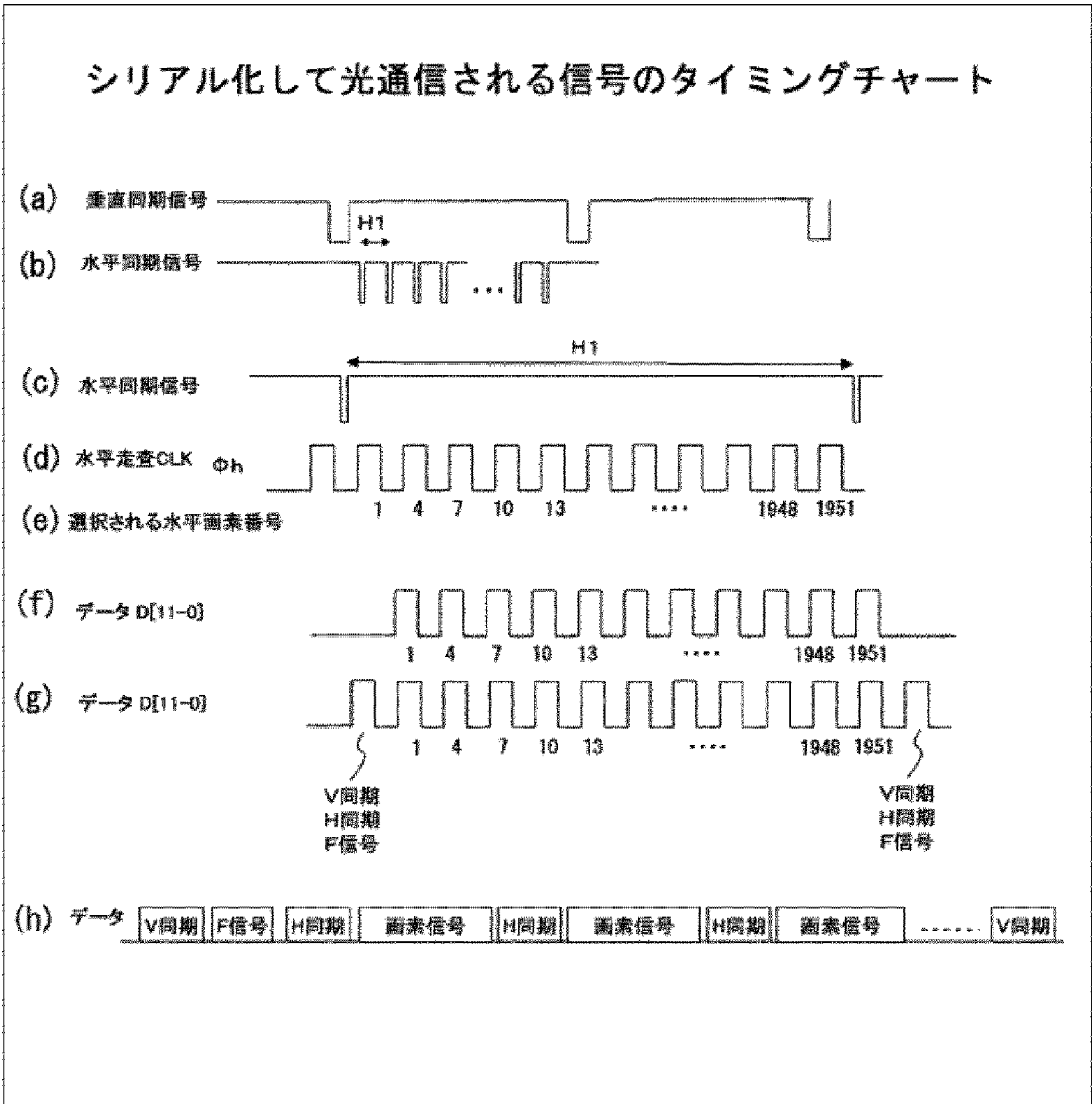
[図26]



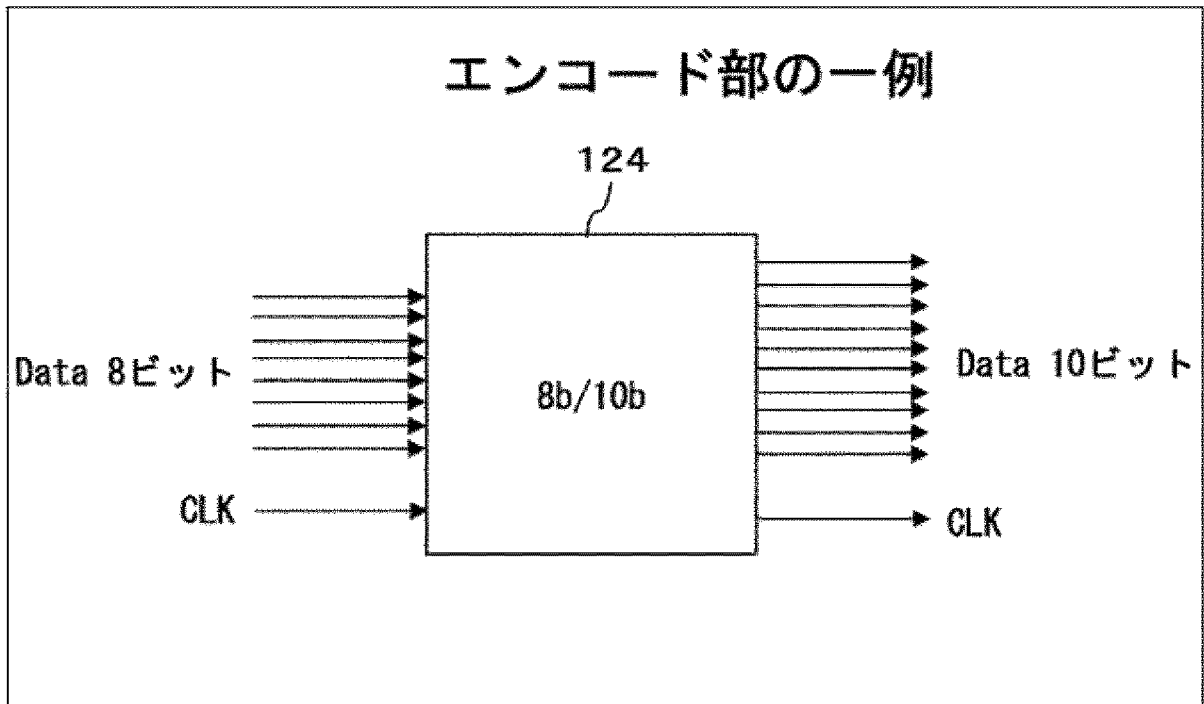
[図27]



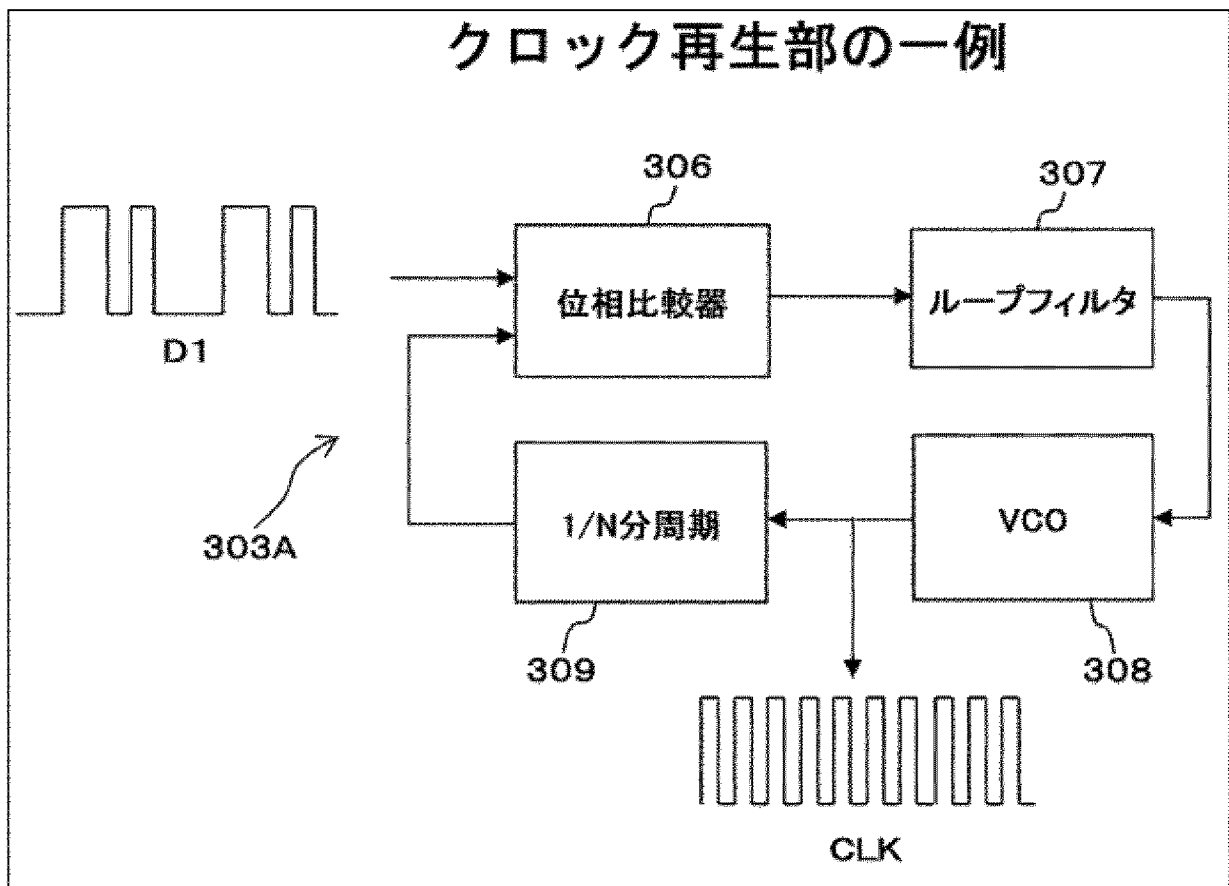
[図28]



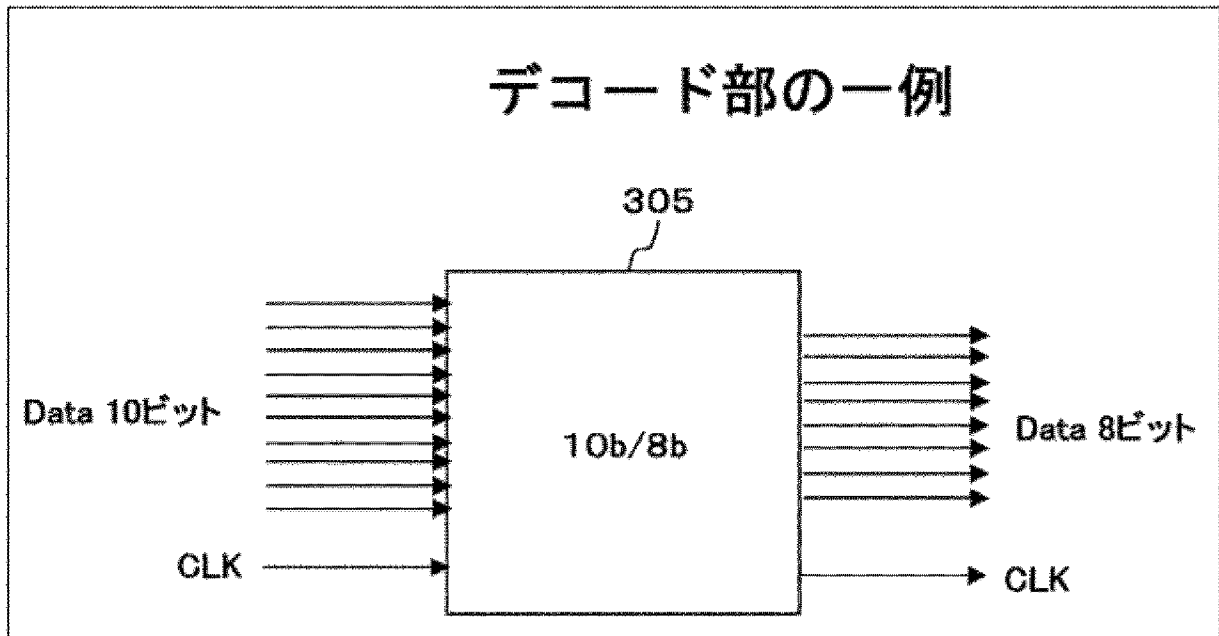
[図29]



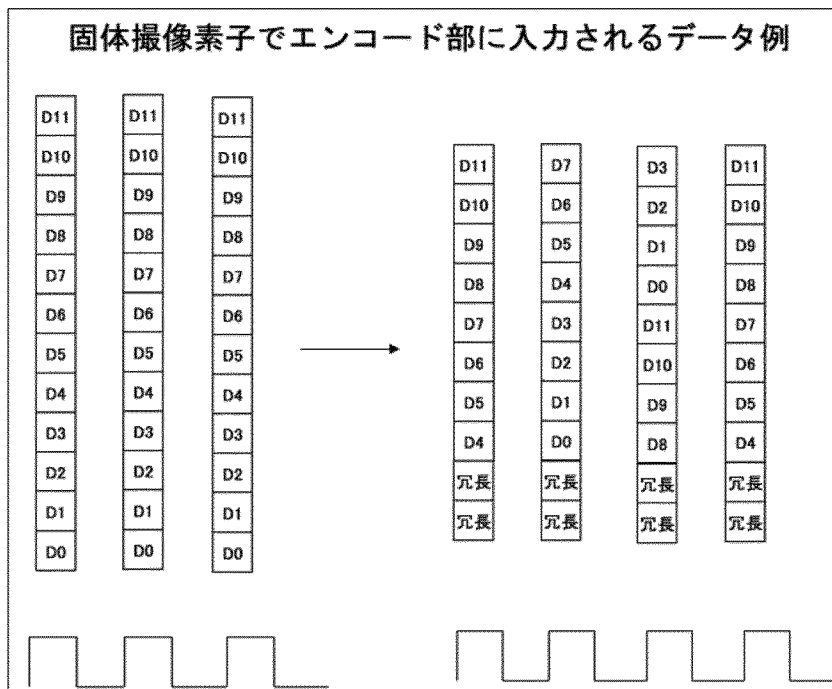
[図30]



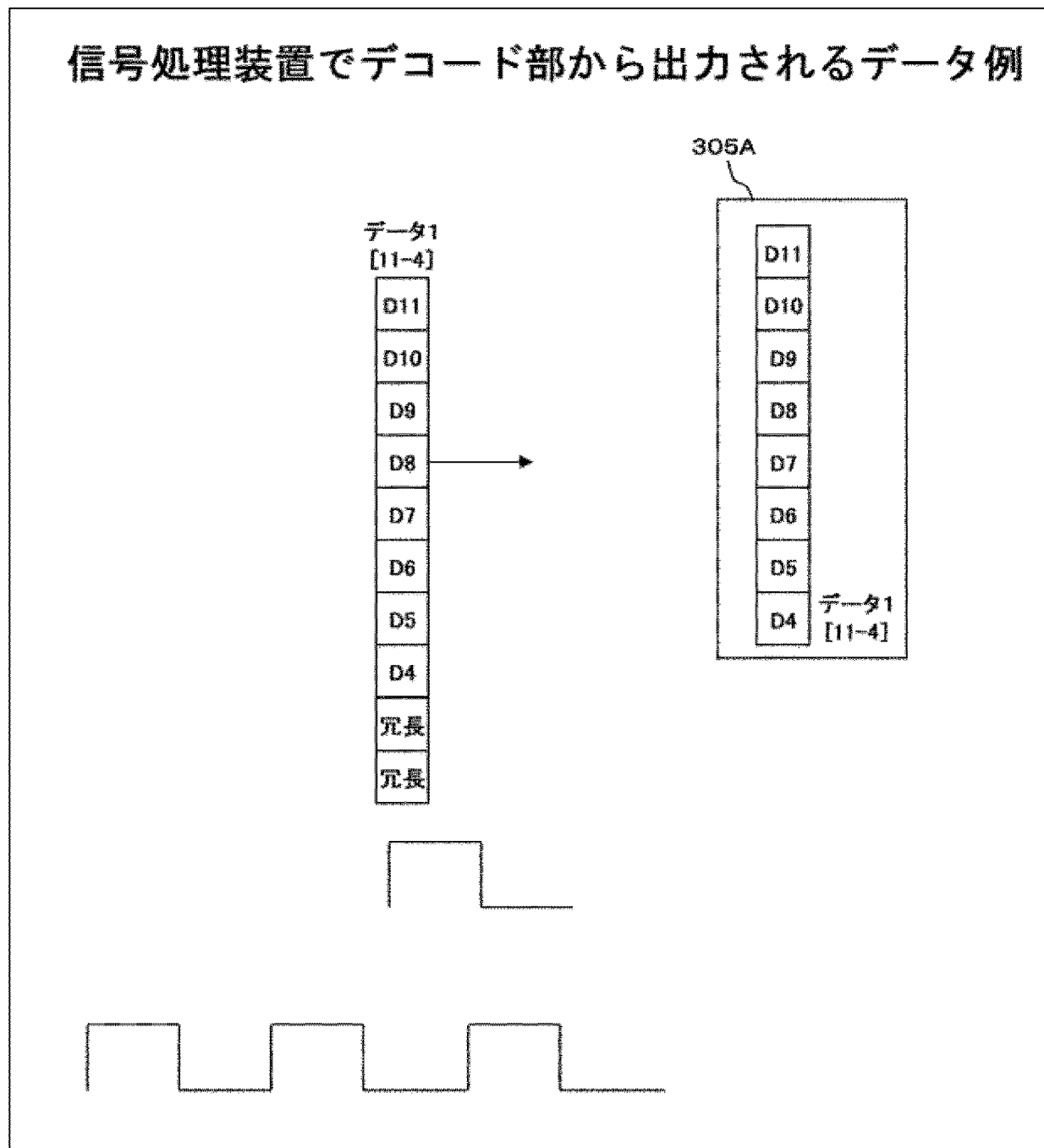
[図31]



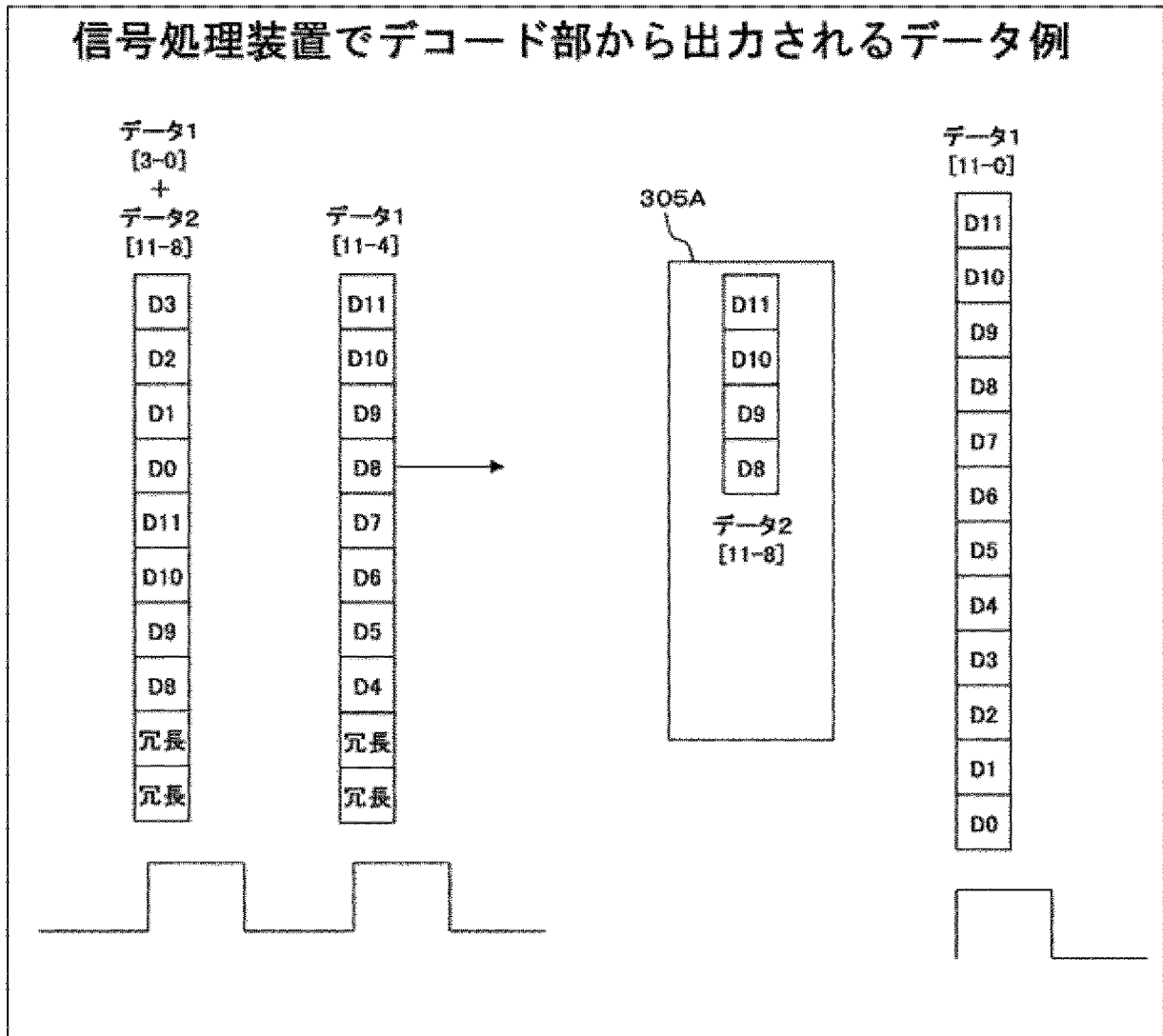
[図32]



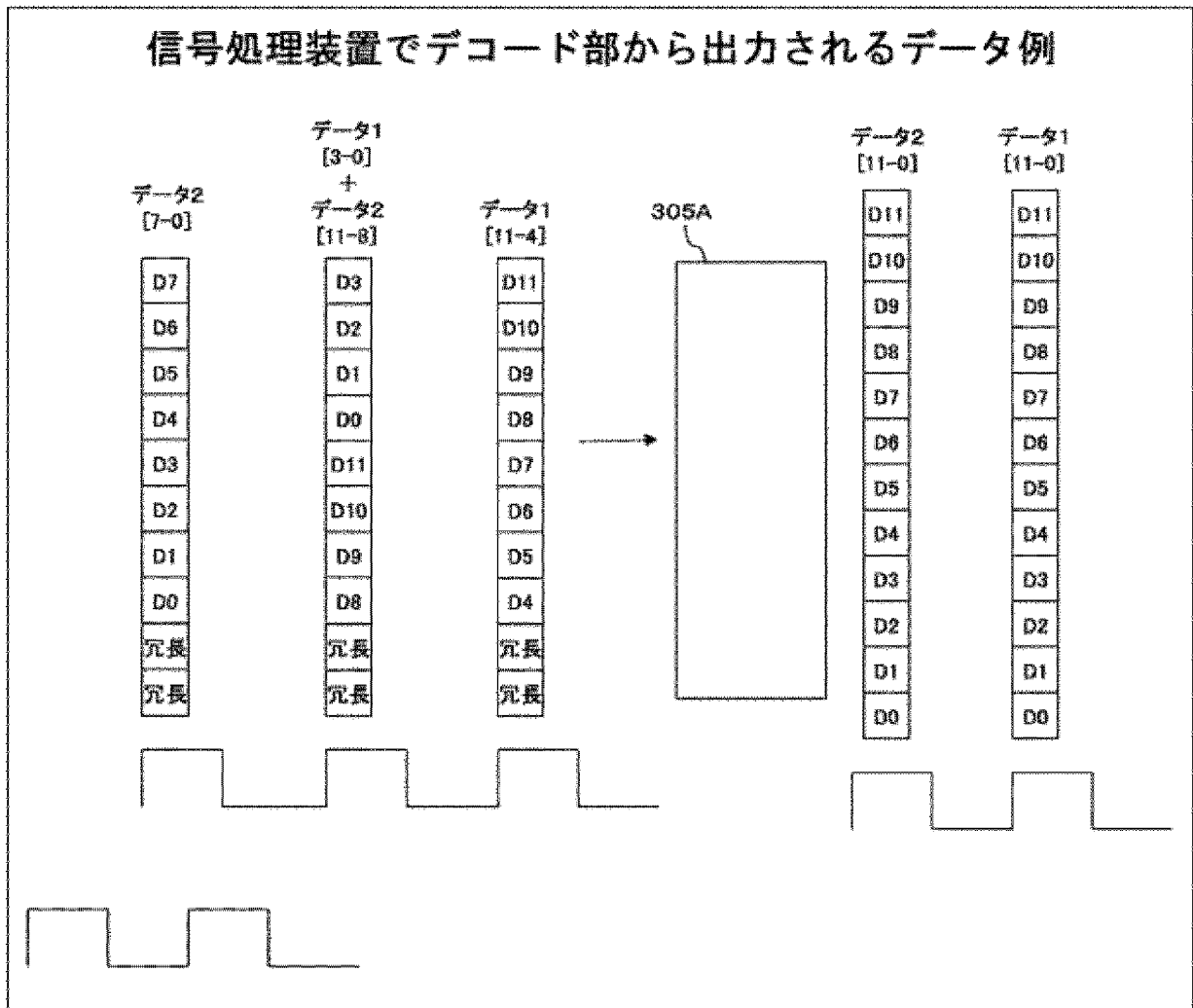
[図33]



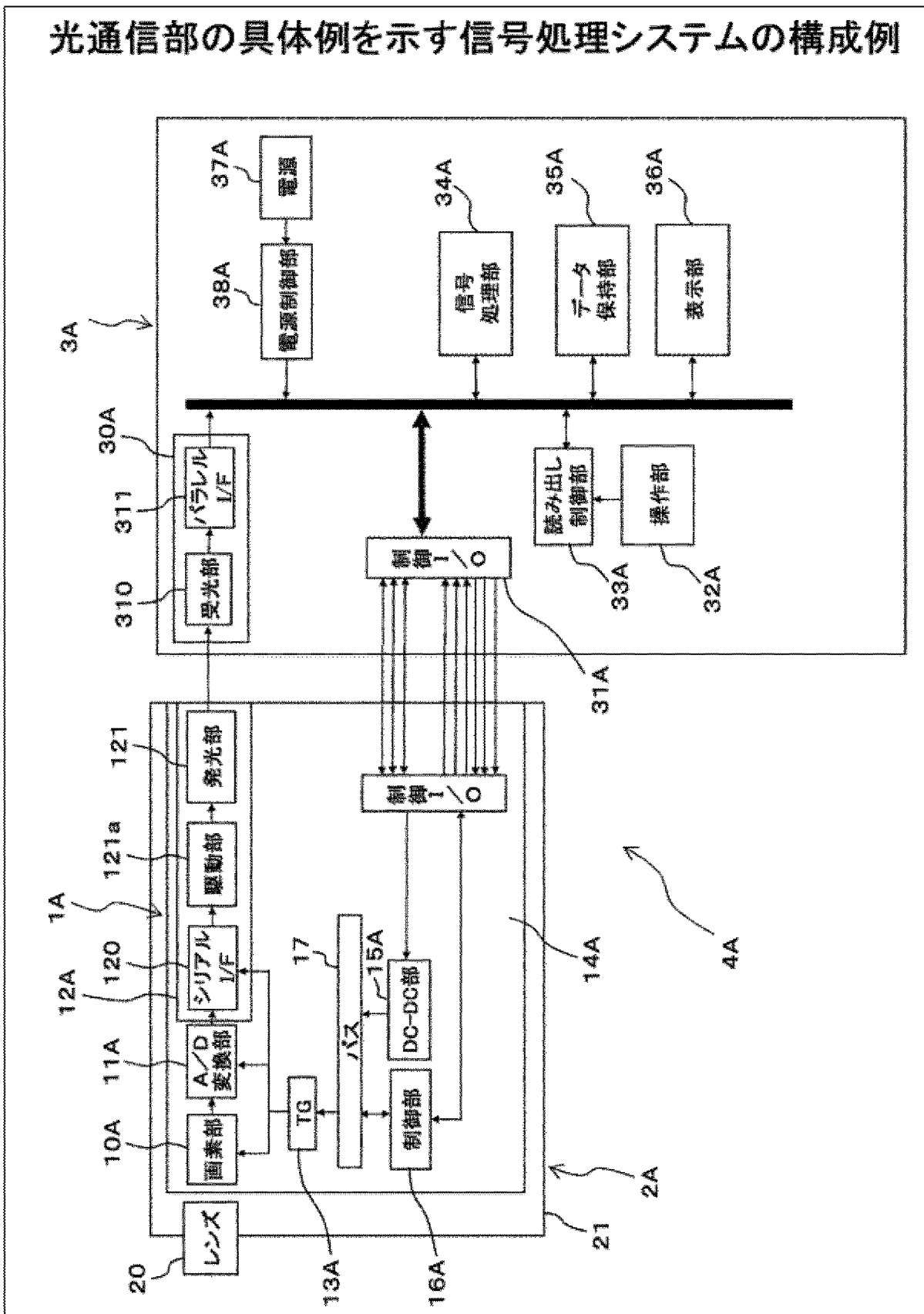
[図34]



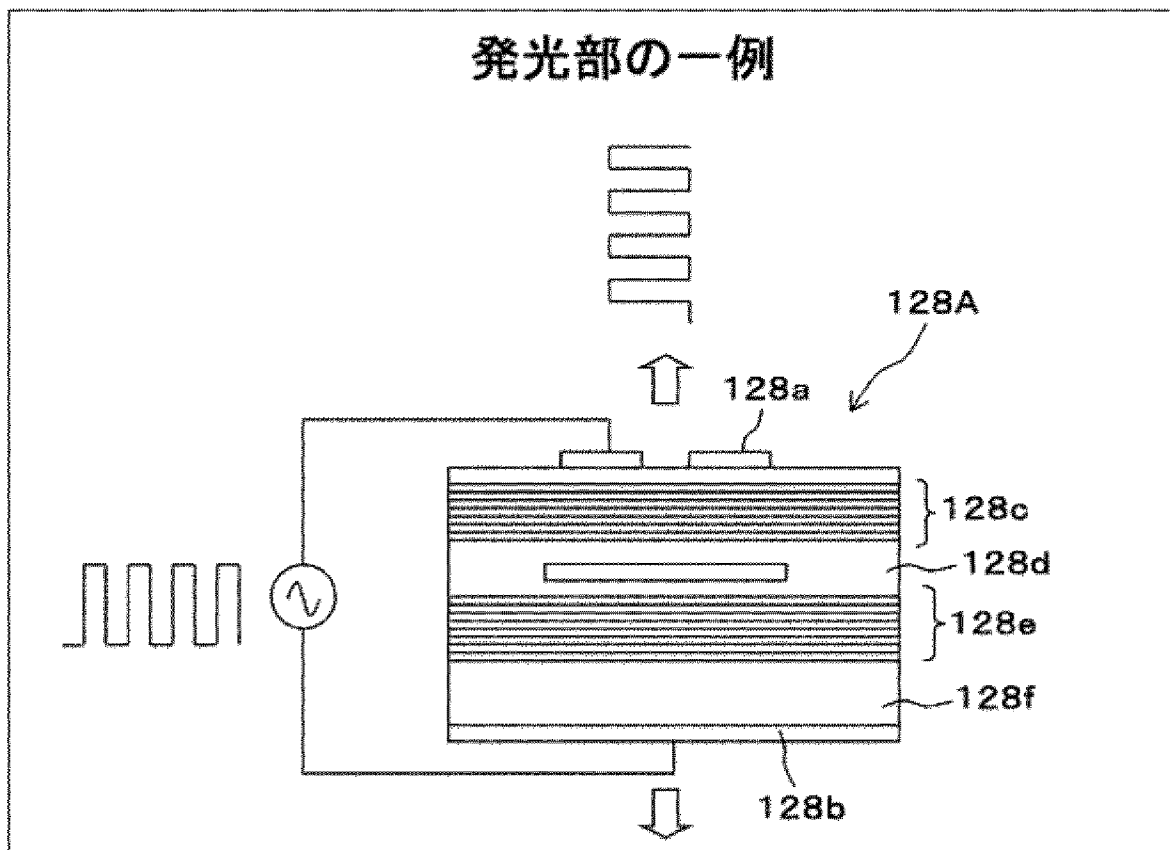
[図35]



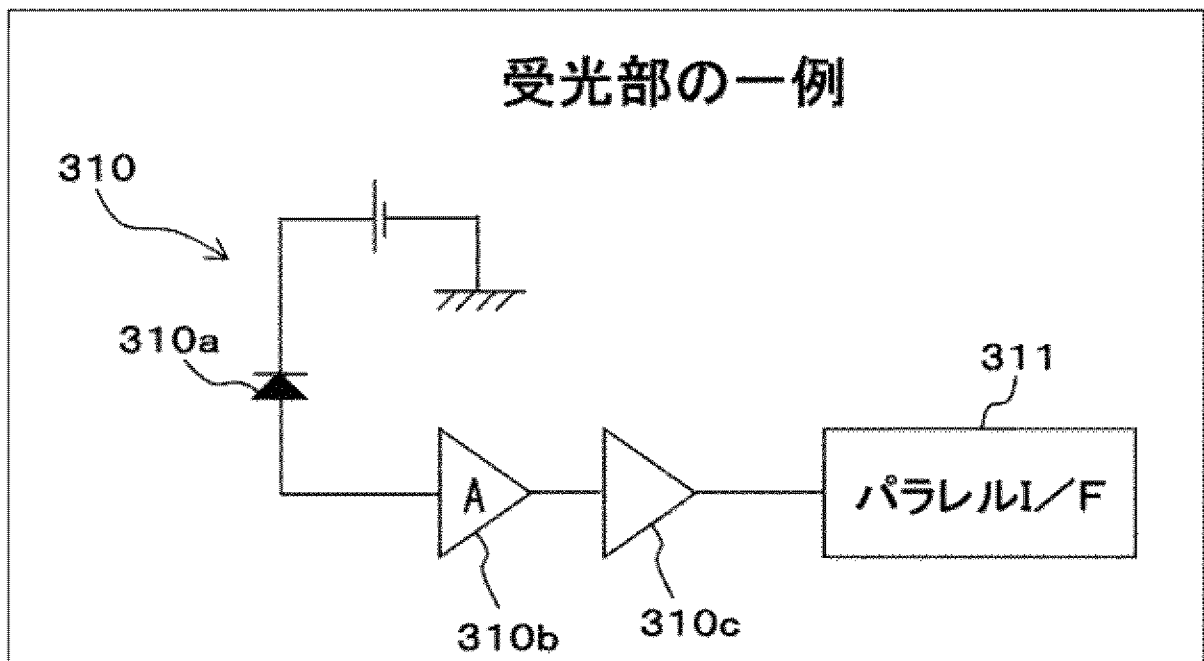
[図36]



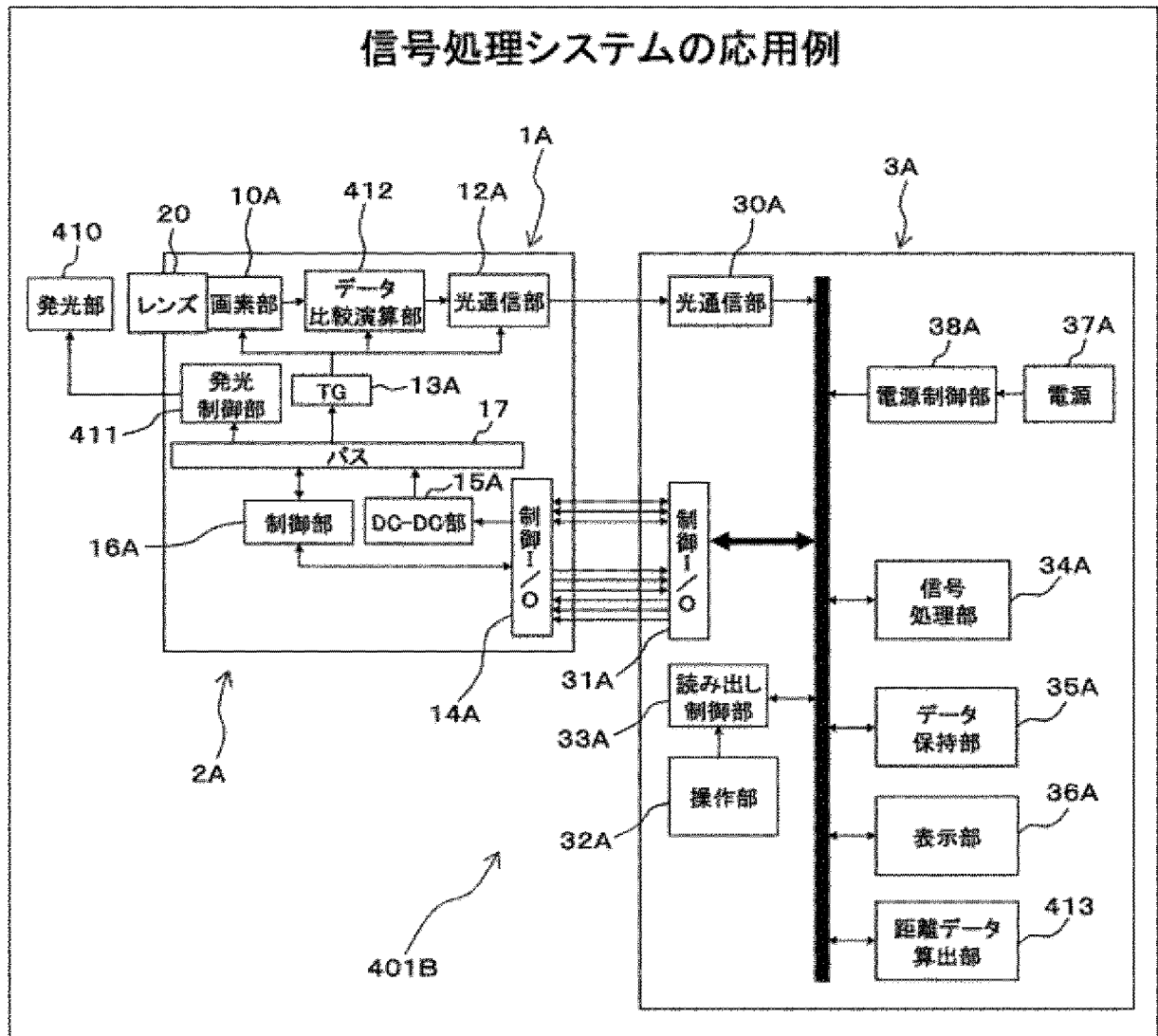
[図37]



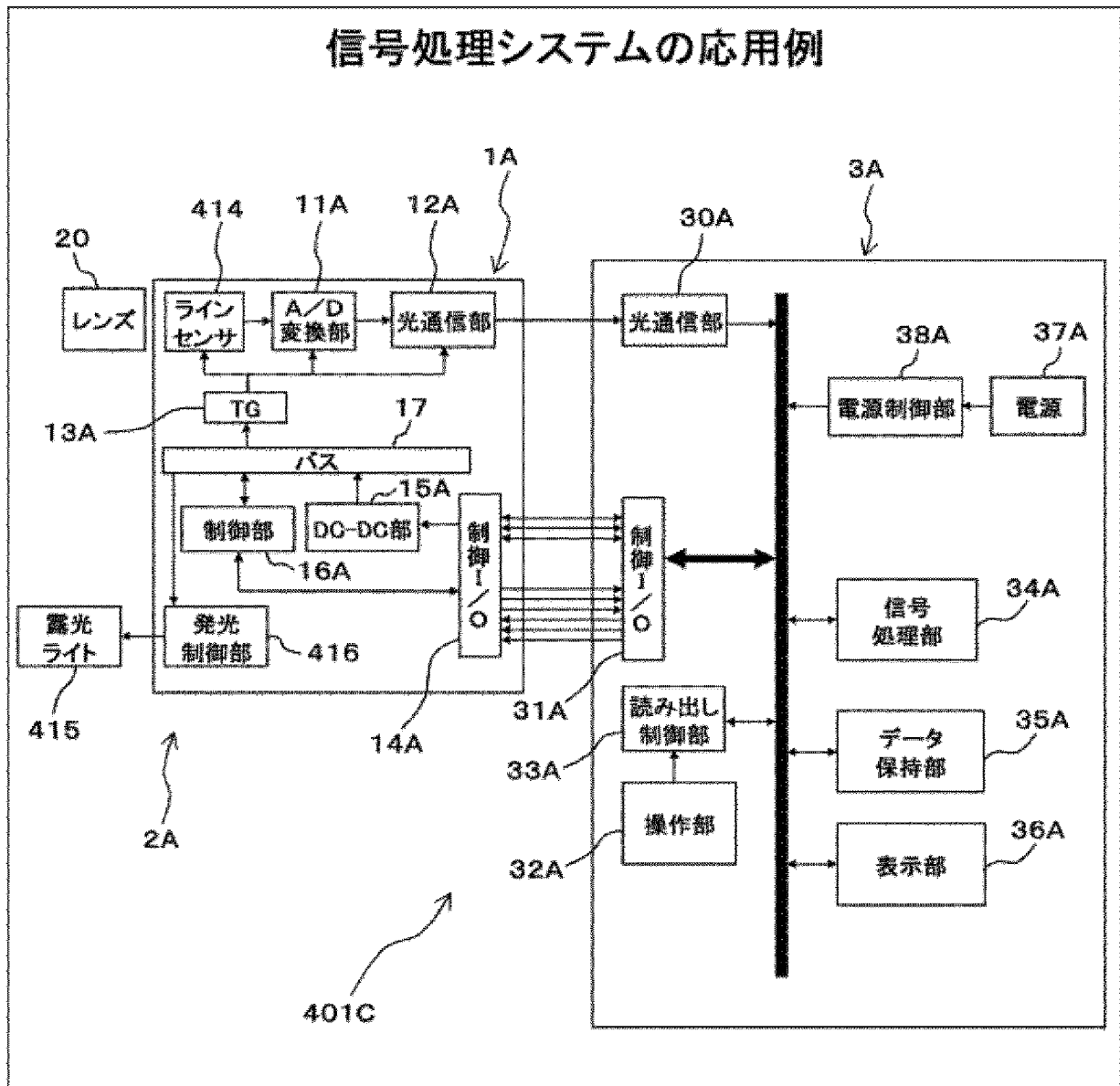
[図38]



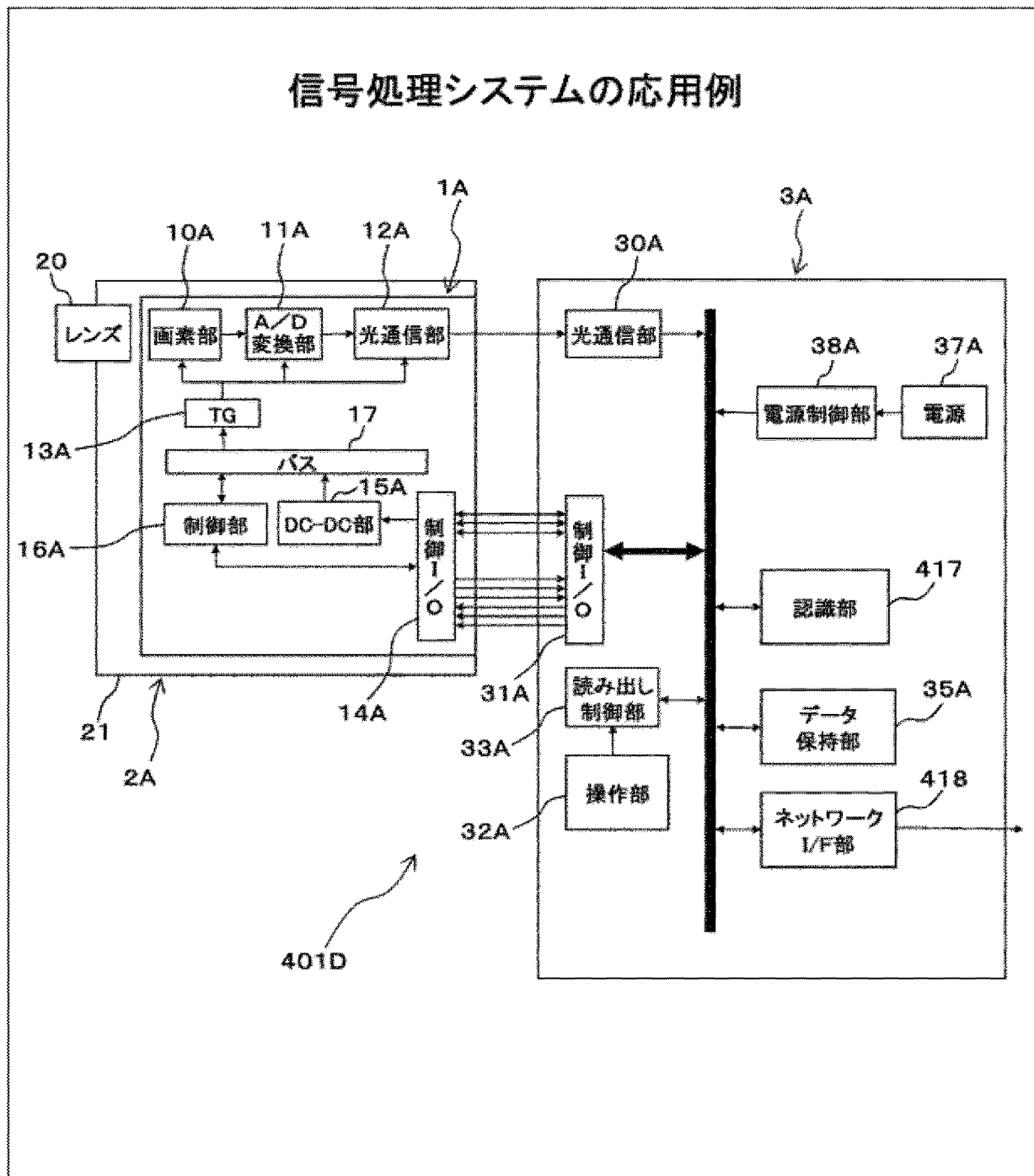
[図39]



[図40]



[図41]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2009/067599

A. CLASSIFICATION OF SUBJECT MATTER
H04N5/335(2006.01)i, H04N5/225(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H04N5/335, H04N5/225

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2008-005142 A (Sony Corp.), 10 January 2008 (10.01.2008), paragraphs [0011] to [0031]; fig. 1, 2 (Family: none)	1, 2, 4, 8-11 6, 7, 13, 14
Y	JP 2004-222128 A (Sony Corp.), 05 August 2004 (05.08.2004), paragraphs [0003] to [0006] (Family: none)	6, 13
Y	JP 2003-111060 A (Sony Corp.), 11 April 2003 (11.04.2003), paragraphs [0026] to [0030] (Family: none)	7, 14

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 26 October, 2009 (26.10.09)	Date of mailing of the international search report 02 November, 2009 (02.11.09)
--	--

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/067599

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-261830 A (Seiko Epson Corp.), 28 September 2006 (28.09.2006), entire text; all drawings (Family: none)	1-14

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H04N5/335(2006.01)i, H04N5/225(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H04N5/335, H04N5/225

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2009年
日本国実用新案登録公報	1996-2009年
日本国登録実用新案公報	1994-2009年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2008-005142 A (ソニー株式会社) 2008.01.10, 段落【0011】-【0031】, 図1, 図2 (ファミリーなし)	1, 2, 4, 8-11
Y		6, 7, 13, 14
Y	JP 2004-222128 A (ソニー株式会社) 2004.08.05, 段落【0003】-【0006】 (ファミリーなし)	6, 13

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的な技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日

26.10.2009

国際調査報告の発送日

02.11.2009

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

堀 洋介

電話番号 03-3581-1101 内線 3591

5Q

3996

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2003-111060 A (ソニー株式会社) 2003. 04. 11, 段落【0026】 - 【0030】 (ファミリーなし)	7, 14
A	JP 2006-261830 A (セイコーエプソン株式会社) 2006. 09. 28, 全文, 全図 (ファミリーなし)	1 - 14