



(12) 등록특허공보(B1)

(24) 등록일자 2025년05월16일

- (73) 특허권자  
가부시키가이샤 한도오따이 에네루기 켄큐쇼  
일본국 가나가와켄 아쓰기시 하세 398
- (72) 발명자  
야마자키 순페이  
일본 243-0036 가나가와켄 아쓰기시 하세 398 가  
부시키가이샤 한도오따이 에네루기 켄큐쇼 내
- 키무라 하지메  
일본 243-0036 가나가와켄 아쓰기시 하세 398 가  
부시키가이샤 한도오따이 에네루기 켄큐쇼 내
- (74) 대리인  
장훈

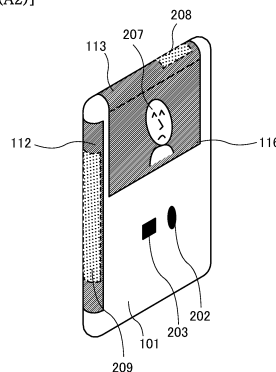
심사관 : 한현명

(57) 요약

다양한 디스플레이를 할 수 있는 전자 기기를 제공한다. 다양한 방법으로 동작될 수 있는 전자 기기를 제공한다. 전자 기기는 표시 장치 및 제 1 내지 제 3 면들을 포함한다. 제 1 면은 제 2 면과 접촉하는 영역을 포함하고, 제 2 면은 제 3 면과 접촉하는 면을 포함하고, 상기 제 1 면은 상기 제 3 면과 마주하는 영역을 포함한다. 표시 장치는 제 1 내지 제 3 표시 영역들을 포함한다. 제 1 표시 영역은 제 1 면과 중첩하는 영역을 포함하고, 제 2 표시 영역은 제 2 면과 중첩하는 영역을 포함하고, 제 3 표시 영역은 제 3 면과 중첩하는 영역을 포함한다. 제 1 표시 영역은 제 3 표시 영역보다 큰 면적을 갖는다.

대표도

[ 17(A2)]



(52) CPC특허분류

*H04N 23/63* (2023.01)

---

## 명세서

### 청구범위

#### 청구항 1

전자 기기로서,

제 1 표시 영역을 포함하는 제 1 표시 패널;

제 2 표시 영역을 포함하는 제 2 표시 패널;

상기 제 1 표시 영역을 둘러싸는 비-표시 영역;

제 1 이미지 센서;

제 2 이미지 센서;

제 1 지지체;

상기 제 1 지지체에서 떨어진 제 2 지지체; 및

상기 제 1 지지체와 상기 제 2 지지체 사이에 위치하는 영역을 포함하는 제 3 지지체를 포함하고,

상기 제 1 표시 영역 및 상기 제 1 이미지 센서는 상기 전자 기기의 제 1 면측에 위치하고,

상기 제 2 표시 영역 및 상기 제 2 이미지 센서는 상기 전자 기기의 제 2 면측에 위치하고,

상기 제 1 지지체 및 상기 비-표시 영역의 제 1 부분은 서로 중첩되고,

상기 제 2 지지체 및 상기 비-표시 영역의 제 2 부분은 서로 중첩되고,

상기 제 3 지지체 및 상기 비-표시 영역의 제 3 부분은 서로 중첩되고,

상기 제 3 지지체는 상기 제 1 표시 패널보다 가요성이 낮고,

상기 제 3 지지체는 상기 제 1 지지체 및 상기 제 2 지지체보다 가요성이 높고,

상기 제 1 표시 영역은 상기 제 3 부분과 인접한 제 4 부분을 포함하고,

상기 제 1 표시 패널은 상기 제 3 및 제 4 부분들에서 접힐 수 있고,

상기 제 1 이미지 센서는 물체의 이미지를 촬영하고,

상기 제 1 표시 영역은 상기 제 1 이미지 센서가 상기 물체의 이미지를 촬영할 때 조명용 이미지를 표시하고,

상기 전자 기기는 주위 환경의 광에 따라 상기 조명용 이미지의 광을 제어하는, 전자 기기.

#### 청구항 2

전자 기기로서,

제 1 표시 영역을 포함하는 제 1 표시 패널;

제 2 표시 영역을 포함하는 제 2 표시 패널;

상기 제 1 표시 영역을 둘러싸는 비-표시 영역;

제 1 이미지 센서;

제 2 이미지 센서;

제 1 지지체;

상기 제 1 지지체에서 떨어진 제 2 지지체; 및

상기 제 1 지지체와 상기 제 2 지지체 사이에 위치하는 영역을 포함하는 제 3 지지체를 포함하고,

상기 제 1 표시 영역 및 상기 제 1 이미지 센서는 상기 전자 기기의 제 1 면측에 위치하고,  
 상기 제 2 표시 영역 및 상기 제 2 이미지 센서는 상기 전자 기기의 제 2 면측에 위치하고,  
 상기 제 1 지지체 및 상기 비-표시 영역의 제 1 부분은 서로 중첩되고,  
 상기 제 2 지지체 및 상기 비-표시 영역의 제 2 부분은 서로 중첩되고,  
 상기 제 3 지지체 및 상기 비-표시 영역의 제 3 부분은 서로 중첩되고,  
 상기 제 3 지지체는 상기 제 1 표시 패널보다 가요성이 낮고,  
 상기 제 3 지지체는 상기 제 1 지지체 및 상기 제 2 지지체 가요성이 높고,  
 상기 제 1 표시 영역은 상기 제 3 부분과 인접한 제 4 부분을 포함하고,  
 상기 제 1 표시 패널은 상기 제 3 및 제 4 부분들에서 접힐 수 있고,  
 상기 제 1 이미지 센서는 물체의 이미지를 촬영하고,  
 상기 제 1 표시 영역은 상기 제 1 이미지 센서가 상기 물체의 이미지를 촬영할 때 조명용 이미지를 표시하고,  
 상기 전자 기기는 주위 환경의 광의 색에 따라 상기 조명용 이미지의 광을 제어하는, 전자 기기.

### 청구항 3

전자 기기로서,  
 제 1 표시 영역을 포함하는 제 1 표시 패널;  
 제 2 표시 영역을 포함하는 제 2 표시 패널;  
 상기 제 1 표시 영역을 둘러싸는 비-표시 영역;  
 제 1 이미지 센서;  
 제 2 이미지 센서;  
 제 1 지지체;  
 상기 제 1 지지체에서 떨어진 제 2 지지체; 및  
 상기 제 1 지지체와 상기 제 2 지지체 사이에 위치하는 영역을 포함하는 제 3 지지체를 포함하고,  
 상기 제 1 표시 영역 및 상기 제 1 이미지 센서는 상기 전자 기기의 제 1 면측에 위치하고,  
 상기 제 2 표시 영역 및 상기 제 2 이미지 센서는 상기 전자 기기의 제 2 면측에 위치하고,  
 상기 제 1 지지체 및 상기 비-표시 영역의 제 1 부분은 서로 중첩되고,  
 상기 제 2 지지체 및 상기 비-표시 영역의 제 2 부분은 서로 중첩되고,  
 상기 제 3 지지체 및 상기 비-표시 영역의 제 3 부분은 서로 중첩되고,  
 상기 제 3 지지체는 상기 제 1 표시 패널 가요성이 낮고,  
 상기 제 3 지지체는 상기 제 1 지지체 및 상기 제 2 지지체 가요성이 높고,  
 상기 제 1 표시 영역은 상기 제 3 부분과 인접한 제 4 부분을 포함하고,  
 상기 제 1 표시 패널은 상기 제 3 및 제 4 부분들에서 접힐 수 있고,  
 상기 제 1 이미지 센서는 물체의 이미지를 촬영하고,  
 상기 제 1 표시 영역은 상기 제 1 이미지 센서가 상기 물체의 이미지를 촬영할 때 조명용 이미지를 표시하고,  
 상기 전자 기기는 상기 조명용 이미지의 방출 색을 제어하는, 전자 기기.

### 청구항 4

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,  
상기 전자 기기는 셔터 버튼으로서 작용하는 아이콘을 표시하고,  
상기 물체의 이미지는 상기 아이콘을 터치함으로써 촬영되는, 전자 기기.

#### 청구항 5

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,  
상기 제 1 표시 영역을 포함하는 표시 패널은 접혀지는, 전자 기기.

#### 청구항 6

삭제

#### 청구항 7

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,  
상기 제 1 표시 영역 및 상기 제 2 표시 영역은 연속적으로 배열되는, 전자 기기.

### 발명의 설명

#### 기술 분야

[0001] 본 발명의 한 실시예는 곡면 상에 디스플레이를 가능하게 하는 표시 장치에 관한 것이다. 본 발명의 다른 실시예는 상이한 면 상에 디스플레이를 가능하게 하는 표시 장치에 관한 것이다. 본 발명의 다른 실시예는 곡면 상에 디스플레이를 가능하게 하는 표시 장치를 포함하는, 전자 기기, 발광 장치 또는 조명 장치, 또는 그 제조 방법에 관한 것이다. 본 발명의 다른 실시예는 상이한 면 상에 디스플레이를 가능하게 하는 전자 기기, 발광 장치 또는 조명 장치 또는 그 제조 방법에 관한 것이다.

[0002] 본 발명의 한 실시예는 상기한 기술 분야에 한정되지 않는다. 본 명세서 등에 개시된 본 발명의 한 실시예의 기술 분야는 물건(object), 방법 또는 제조 방법에 관한 것이다. 또한, 본 발명의 한 실시예는 공정(process), 머신(machine), 제품(manufacture), 또는 조성물(composition of matter)에 관한 것이다. 특히, 본 명세서에 개시된 본 발명의 한 실시예의 기술 분야의 예들은 반도체 장치, 표시 장치, 발광 장치, 액정 표시 장치, 전력 저장 장치, 메모리 장치, 이들의 임의의 것을 구동하는 방법, 및 이들의 임의의 것을 제조하는 방법을 포함한다.

#### 배경 기술

[0003] 최근의 표시 장치는 다양한 사용에 적용되고 다양화될 것으로 기대되고 있다. 예를 들면, 스마트폰 또는 터치패널을 포함하는 태블릿 단말과 같은 휴대용 정보 단말의 두께 감소, 성능 향상 및 다중 기능화가 진행되고 있다.

[0004] 특허 문서 1은 가요성 능동 매트릭스 발광 장치를 개시하며, 유기 EL 소자 및 스위칭 소자로서 작용하는 트랜지스터가 막 기판 상에 제공된다.

### 선행기술문헌

#### 특허문헌

[0005] (특허문헌 0001) 일본 공개 특허 공보 제2003-174153호

### 발명의 내용

#### 해결하려는 과제

[0006] 본 발명의 한 실시예의 목적은 새로운 전자 기기를 제공하는 것이다. 본 발명의 한 실시예의 다른 목적은 다양

한 디스플레이를 할 수 있는 전자 기기를 제공하는 것이다. 본 발명의 한 실시예의 다른 목적은 다양한 방법들로 동작될 수 있는 전자 기기를 제공하는 것이다. 본 발명의 한 실시예의 다른 목적은 그러한 전자 기기에 사용될 수 있는 표시 장치(표시 패널)를 제공하는 것이다. 본 발명의 한 실시예의 다른 목적은 새로운 표시 장치 등을 제공하는 것이다.

[0007] 본 발명의 한 실시예의 다른 목적은 적절한 이미지가 촬영될 수 있는 전자 기기 등을 제공하는 것이다. 본 발명의 한 실시예의 다른 목적은 물체에 광을 방출할 수 있는 전자 기기 등을 제공하는 것이다. 본 발명의 한 실시예의 다른 목적은 배터리가 용이하게 교체될 수 있는 전자 기기 등을 제공하는 것이다. 본 발명의 한 실시예의 다른 목적은 용이하게 동작될 수 있는 전자 기기 등을 제공하는 것이다. 본 발명의 한 실시예의 다른 목적은 촬영 조건이 촬영의 대상에 의해 확인될 수 있는 전자 기기 등을 제공하는 것이다. 본 발명의 한 실시예의 다른 목적은 무선 통신을 용이하게 수행할 수 있는 전자 기기 등을 제공하는 것이다. 본 발명의 한 실시예의 다른 목적은 양호한 품질의 사운드를 생성할 수 있는 전자 기기 등을 제공하는 것이다. 본 발명의 한 실시예의 다른 목적은 굽혀지거나(bent) 펼쳐질 수 있는(opened) 전자 기기 등을 제공하는 것이다.

[0008] 상기한 목적들의 기재는 다른 목적들의 존재를 배제하지 않는다. 본 발명의 한 실시예에 있어서, 상기한 모든 목적들을 달성할 필요는 없다. 상기한 목적들과는 다른 목적들은 본 명세서 등의 기재로부터 명백할 것이며 그로부터 추론될 수 있다.

### 과제의 해결 수단

[0009] 본 발명의 한 실시예는 표시 장치 및 제 1 내지 제 3 면들을 포함하는 전자 기기다. 상기 제 1 면은 상기 제 2 면과 접촉하는 영역을 포함한다. 상기 제 2 면은 상기 제 3 면과 접촉하는 면을 포함한다. 상기 제 1 면은 상기 제 3 면과 상대하는 영역을 포함한다. 상기 표시 장치는 제 1 내지 제 3 표시 영역들을 포함한다. 상기 제 1 표시 영역은 상기 제 1 면과 중첩하는 영역을 포함한다. 상기 제 2 표시 영역은 상기 제 2 면과 중첩하는 영역을 포함한다. 상기 제 3 표시 영역은 상기 제 3 면과 중첩하는 영역을 포함한다. 상기 제 1 표시 영역은 상기 제 3 표시 영역보다 큰 면적을 갖는다.

[0010] 본 발명의 다른 실시예는 표시 장치, 입력 장치 및 제 1 내지 제 3 면들을 포함하는 전자 기기다. 상기 제 1 면은 상기 제 2 면과 접촉하는 영역을 포함한다. 상기 제 2 면은 상기 제 3 면과 접촉하는 면을 포함한다. 상기 제 1 면은 상기 제 3 면과 상대하는 영역을 포함한다. 상기 표시 장치는 제 1 내지 제 3 표시 영역들을 포함한다. 상기 제 1 표시 영역은 상기 제 1 면과 중첩하는 영역을 포함한다. 상기 제 2 표시 영역은 상기 제 2 면과 중첩하는 영역을 포함한다. 상기 제 3 표시 영역은 상기 제 3 면과 중첩하는 영역을 포함한다. 상기 입력 장치는 상기 제 1 표시 영역과 중첩하는 영역, 상기 제 2 표시 영역과 중첩하는 영역 및 상기 제 3 표시 영역과 중첩하는 영역을 포함한다. 상기 제 1 표시 영역은 상기 제 3 표시 영역보다 큰 면적을 갖는다.

[0011] 본 발명의 다른 실시예는 표시 장치 및 제 1 내지 제 3 면들을 포함하는 전자 기기다. 상기 제 1 면은 상기 제 2 면과 접촉하는 영역을 포함한다. 상기 제 2 면은 상기 제 3 면과 접촉하는 면을 포함한다. 상기 제 1 면은 상기 제 3 면과 상대하는 영역을 포함한다. 상기 표시 장치는 제 1 내지 제 3 표시 영역들을 포함한다. 상기 제 1 표시 영역은 상기 제 1 면과 중첩하는 영역을 포함한다. 상기 제 2 표시 영역은 상기 제 2 면과 중첩하는 영역을 포함한다. 상기 제 3 표시 영역은 상기 제 3 면과 중첩하는 영역을 포함한다. 상기 표시 장치는 상기 제 1 내지 제 3 표시 영역들 내의 터치 센서로서 기능한다. 상기 제 1 표시 영역은 상기 제 3 표시 영역보다 큰 면적을 갖는다.

[0012] 본 발명의 다른 실시예는 표시 장치, 이미지 센서 및 제 1 내지 제 3 면들을 포함하는 전자 기기다. 상기 제 1 면은 상기 제 2 면과 접촉하는 영역을 포함한다. 상기 제 2 면은 상기 제 3 면과 접촉하는 면을 포함한다. 상기 제 1 면은 상기 제 3 면과 상대하는 영역을 포함한다. 상기 표시 장치는 제 1 내지 제 3 표시 영역들을 포함한다. 상기 제 1 표시 영역은 상기 제 1 면과 중첩하는 영역을 포함한다. 상기 제 2 표시 영역은 상기 제 2 면과 중첩하는 영역을 포함한다. 상기 제 3 표시 영역은 상기 제 3 면과 중첩하는 영역을 포함한다. 상기 표시 장치는 상기 제 1 표시 영역들 내의 이미지 센서에 의해 얻어진 제 1 이미지를 디스플레이하는 기능을 갖는다. 상기 표시 장치는 상기 제 2 표시 영역들 내의 이미지 센서에 의해 얻어진 제 2 이미지를 디스플레이하는 기능을 갖는다.

[0013] 본 발명의 다른 실시예는 상기한 구성을 가지며 상기 제 2 면이 측면인 전자 기기다.

[0014] 본 발명의 다른 실시예는 표시 장치, 이미지 센서 및 제 1 내지 제 3 면들을 포함하는 전자 기기를 구동하는 방법이다. 상기 제 1 면은 상기 제 2 면과 접촉하는 영역을 포함한다. 상기 제 2 면은 상기 제 3 면과 접촉하는

영역을 포함한다. 상기 제 1 면은 상기 제 3 면과 상대하는 영역을 포함한다. 상기 표시 장치는 제 1 내지 제 3 표시 영역들을 포함한다. 상기 제 1 표시 영역은 상기 제 1 면과 중첩하는 영역을 포함한다. 상기 제 2 표시 영역은 상기 제 2 면과 중첩하는 영역을 포함한다. 상기 제 3 표시 영역은 상기 제 3 면과 중첩하는 영역을 포함한다. 상기 전자 기기를 구동하는 방법은 상기 제 1 표시 영역 내의 이미지 센서에 의해 얻어진 제 1 이미지를 디스플레이하는 단계 및 상기 제 2 표시 영역들 내의 이미지 센서에 의해 얻어진 제 2 이미지를 디스플레이하는 단계를 포함한다.

[0015] 본 발명의 다른 실시예에는 상기한 구성을 가지며 상기 제 2 면이 측면인 전자 기기를 구동하는 방법이다.

[0016] 본 명세서에서, 상기 표시 장치는 그 카테고리에 다음의 모듈들의 임의의 것을 포함할 수 있다: 가요성 인쇄 회로(FPC) 또는 테이프 캐리어 패키지(TCP)와 같은 커넥터가 표시 패널(표시 장치)에 부착되는 모듈; 그 말단에 인쇄 배선 기판이 제공된 TCP를 갖는 모듈; 및 표시 소자가 위에 형성된 기판 위에 칩 온 글라스(COG: chip on glass) 방식에 의해 직접 장착된 집적 회로(IC)를 갖는 모듈.

### 발명의 효과

[0017] 본 발명의 한 실시예에 따라, 새로운 전자 기기가 제공될 수 있다. 본 발명의 한 실시예에 따라, 다양한 디스플레이가 가능한 전자 기기가 제공될 수 있다. 본 발명의 한 실시예에 따라, 다양한 방식으로 동작될 수 있는 전자 기기가 제공될 수 있다. 본 발명의 한 실시예에 따라, 그러한 전자 기기에 사용될 수 있는 표시 장치(표시 패널)가 제공될 수 있다. 본 발명의 한 실시예에 따라, 새로운 표시 장치 등이 제공될 수 있다.

[0018] 본 발명의 한 실시예에 따라, 적절한 이미지를 촬영할 수 있는 전자 기기 등이 제공될 수 있다. 본 발명의 한 실시예에 따라, 물체에 광을 방출할 수 있는 전자 기기 등이 제공될 수 있다. 본 발명의 한 실시예에 따라, 배터리가 용이하게 교체될 수 있는 전자 기기 등이 제공될 수 있다. 본 발명의 한 실시예에 따라, 동작될 수 있는 전자 기기 등이 제공될 수 있다. 본 발명의 한 실시예에 따라, 촬영의 대상에 의해 촬영 조건을 확인할 수 있는 전자 기기 등이 제공될 수 있다. 본 발명의 한 실시예에 따라, 무선 통신을 용이하게 수행할 수 있는 전자 기기 등이 제공될 수 있다. 본 발명의 한 실시예에 따라, 양호한 품질의 사운드를 생성할 수 있는 전자 기기 등이 제공될 수 있다. 본 발명의 한 실시예에 따라, 굽혀지거나 펼쳐질 수 있는 전자 기기 등이 제공될 수 있다.

[0019] 이들 효과들의 기재는 다른 효과들의 존재를 방해하지 않는다. 본 발명의 한 실시예에는 상기 나열된 모든 목적들을 달성할 필요는 없다. 다른 효과들은 명세서, 도면, 청구범위 등의 기재로부터 명백할 것이며, 그로부터 추론될 수 있다.

### 도면의 간단한 설명

[0020] 첨부된 도면에서,

도 1의 (A1), (A2), (B1), 및 (B2)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 2의 (A1), (A2), (B1), 및 (B2)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 3의 (A1), (A2), (B1), 및 (B2)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 4의 (A1), (A2), (B1), 및 (B2)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 5의 (A) 내지 (C)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 6의 (A) 내지 (C)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 7의 (A) 및 (B)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 8의 (A1), (A2), (B1), 및 (B2)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 9의 (A1), (A2), (B1), 및 (B2)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 10의 (A1), (A2), (B1), 및 (B2)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 11의 (A1), (A2), (B1), 및 (B2)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 12의 (A1) 및 (A2)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 13의 (A1), (A2), 및 (B)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 14의 (A1), (A2), 및 (B)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 15의 (A) 및 (B)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 16의 (A1), (A2), (B1), 및 (B2)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 17의 (A1) 및 (A2)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 18의 (A1), (A2), (B1), 및 (B2)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 19의 (A1), (A2), (B1) 및 (B2)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 20은 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 21은 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 22은 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 23의 (A) 내지 (C)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 24의 (A) 내지 (E)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 25의 (A) 내지 (C)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 26의 (A) 내지 (D)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 27의 (A) 내지 (C)는 한 실시예의 전자 기기의 구조적 예를 도시한 것이다.

도 28의 (A) 내지 (C)는 한 실시예의 발광 패널의 구조적 예를 도시한 것이다.

도 29의 (A) 내지 (C)는 한 실시예의 발광 패널의 구조적 예를 도시한 것이다.

도 30의 (A) 내지 (C)는 한 실시예의 발광 패널의 구조적 예를 도시한 것이다.

도 31의 (A) 내지 (C)는 산화물 반도체의 단면 TEM 이미지 및 로컬 푸리에 변환 이미지를 도시한 것이다.

도 32의 (A) 및 (B)는 산화물 반도체 막의 나노빔 전자 회절 패턴을 도시하고, 도 32의 (C) 및 (D)는 투과 전자 회절 측정 장치의 예를 도시한 것이다.

도 33의 (A)는 투과 전자 회절 측정에 의한 구조적 분석의 예를 도시하고, 도 33의 (B) 및 (C)는 평면형 TEM 이미지를 도시하는 도면.

### 발명을 실시하기 위한 구체적인 내용

- [0021] 이하, 도면들을 참조하여 실시예들이 기재된다. 하지만, 상기 실시예들은 다양한 모드로 실시될 수 있다. 모드들과 상세부분들은 본 발명의 취지 및 범위로부터 벗어나지 않고서 다양한 방식으로 변경될 수 있다는 것을 당업자들은 용이하게 이해할 수 있을 것이다. 따라서, 본 발명은 본 실시예들의 기재에 제한되는 것으로 해석되어서는 안 된다. 하기에 기재된 본 발명의 구조에서, 동일한 부분들 또는 유사한 기능들을 갖는 부분들은 상이한 도면들에서 동일한 참조 번호들로 나타내고, 그러한 부분들에 대한 기재는 반복되지 않는다. 또한, 동일한 해치 패턴이 유사한 기능들을 갖는 부분들에 적용되며, 일부 경우에서 특히 상기 부분들은 참조 번호들에 의해 나타내지 않는다.
- [0022] 한 실시예에 기재된 내용(또는, 그 내용의 일부)은 상기 실시예에 기재된 다른 내용(또는 상기 다른 내용의 일부) 및/또는 또 다른 실시예 또는 다른 실시예들에 기재된 내용(또는 그 내용의 일부)에 적용되거나, 그와 조합되거나, 또는 그와 교체될 수 있다.
- [0023] 각각의 실시예에서, 다양한 도면들 또는 본 명세서에 기재되는 문장을 참조하여 그 내용이 기재된다.
- [0024] 한 실시예에서 설명되는 도면(또는 그 도면의 일부)을 상기 도면의 다른 부분, 상기 실시예에서 설명된 다른 도면(또는 상기 다른 도면의 일부), 및/또는 또 다른 실시예 또는 다른 실시예들에서 설명된 도면(또는 상기 도면의 부분)을 조합함으로써, 더욱 많은 도면들이 형성될 수 있다.
- [0025] 본 명세서에서 기재되는 각각의 도면에서, 각 구성요소의 크기, 층 두께 또는 영역은 일부 경우들에 있어 명료함을 위해 과장된다. 따라서, 본 발명의 실시예들은 그러한 스케일(scale)에 한정되지 않는다.



- [0026] 이러한 명세서 등에서, 구성요소들 간의 혼동을 피하기 위해 "제 1", "제 2" 등과 같은 서수사가 사용되며, 그 수를 한정하는 것은 아니다.
- [0027] (실시예 1)
- [0028] 본 실시예에서, 본 발명의 한 실시예의 전자 기기 및 상기 전자 기기에서 사용될 수 있는 표시 장치(또한, 표시 패널이라 함)가 도면들을 참조하여 기재된다.
- [0029] [전자 기기의 예들]
- [0030] 도1의 (A1)은 하기에 기재되는 전자 기기의 앞면측을 설명하는 구성적 사시도이며, 도 1의 (A2)는 그 뒷면측을 도시하는 구성적 사시도다.
- [0031] 도1의 (A1) 및 (A2)에 도시되는 전자 기기는 하우징(101)과 디스플레이를 수행하기 위해 상기 하우징(101)의 표면(앞면, 뒷면 또는 측면) 상에 제공되는 표시 패널(110)을 포함한다. 일부 경우에서, 손상과 파손을 방지하기 위해 상기 표시 패널(110) 위에 커버, 수지 등이 제공된다.
- [0032] 하우징(101)은 앞면, 뒷면, 제 1 측면, 상기 제 1 측면과 접촉하는 영역을 포함하는 제 2 측면, 상기 제 1 측면과 상대하는 영역을 포함하는 제 3 측면, 및 상기 2 측면과 상대하는 영역을 포함하는 제 4 측면을 갖는다. 대안적으로, 하우징(101)은 제 1 측면을 포함한다. 상기 제 1 측면은 앞면 및/또는 뒷면과 접촉하는 영역을 포함한다. 대안적으로 하우징(101)은 제 2 측면을 포함한다. 상기 제 2 측면은 앞면 및/또는 뒷면과 접촉하는 영역을 포함한다. 대안적으로 하우징(101)은 제 3 측면을 포함한다. 상기 제 3 측면은 앞면 및/또는 뒷면과 접촉하는 영역을 포함한다. 대안적으로 하우징(101)은 제 4 측면을 포함한다. 상기 제 4 측면은 앞면 및/또는 뒷면과 접촉하는 영역을 포함한다.
- [0033] 상기 앞면은 상기 뒷면과 마주하는 영역을 포함한다.
- [0034] 즉, 하우징(101)은 복수의 면들을 갖는다. 예를 들면, 하우징(101)은 앞면, 뒷면, 적어도 네 개의 측면들을 갖는다. 각각의 면들은 완만하게 변화할 수 있으며, 따라서 면들 간의 경계는 일부 경우에서 용이하게 결정되지 않는다. "측면"이라는 표현을 사용하여 기재되고 있지만, 일부 경우에 있어서 상기 측면은 앞면의 일부 영역 또는 뒷면의 일부 영역을 포함한다.
- [0035] 예를 들면, 측면은 측면에서 관찰될 수 있는 영역(예를 들면, 뒷면 또는 앞면이 보이지 않게 되는 방향)을 말한다. 앞면, 뒷면, 측면 등이 곡면을 갖는 경우, 일부 경우에 있어서 경계를 결정하는 것이 어렵게 된다. 이러한 경우에 있어서, 예를 들면 일부 경우에서 한 영역은 앞면(뒷면)의 일부 및 측면의 일부라고 말할 수 있다. 유사하게, 예를 들면 일부 경우에서 한 영역은 한 측면의 일부 및 또 다른 측면의 일부라고 말할 수 있다.
- [0036] 예를 들면, 측면은 앞면과 접촉하는 영역을 포함한다. 대안적으로, 측면은 뒷면과 접촉하는 영역을 포함한다. 예를 들면, 측면은 또 다른 측면과 접촉하는 측면을 포함한다.
- [0037] 여기서, 앞면 및/또는 뒷면은 예를 들면 평탄한 영역을 포함한다. 대안적으로, 앞면 및/또는 뒷면은 예를 들면 곡선의 영역을 포함한다. 측면은 예를 들면 곡선의 영역을 포함한다. 대안적으로, 측면은 예를 들면 평탄한 영역을 포함한다. 일부 경우에서 앞면과 뒷면을 구별하는 것은 어렵다. 따라서, 일부 경우에서 앞면이 뒷면으로 참조되거나 뒷면이 앞면으로 참조된다. 일부 경우에서, 앞면은 뒷면보다 큰 표시 영역을 포함한다. 측면의 면적은 예를 들면 앞면 또는 뒷면의 면적보다 작다.
- [0038] 상기한 면들 외에도 또 다른 면이 제공될 수 있다. 즉, 상기 하우징(101)은 일부 경우에 6면체가 아니고 더 많은 수의 면들을 갖는다. 대안적으로, 상기 하우징(101)은 일부 경우에 상기한 것보다 적은 수의 면을 갖는다.
- [0039] 표시 패널(110)은 하우징(101)의 앞면과 중첩하는 영역을 포함하도록 제공된 표시 영역(111)을 포함한다. 상기 표시 패널(110)은 상기 하우징(101)의 측면들 중 하나와 중첩하는 영역을 포함하도록 제공된 표시 영역(113)을 포함한다. 상기 표시 패널(110)은 상기 하우징(101)의 뒷면의 일부의 영역과 중첩하는 영역을 포함하도록 제공된 표시 영역(116)을 포함한다. 여기서, 상기 표시 영역(113)이 제공되는 측면의 측 길이는 예를 들면 상기 표시 영역(113)이 제공되지 않는 측면의 측 길이보다 짧다. 상기 표시 영역(113)이 제공되는 측면의 면적은 예를 들면 상기 표시 영역(113)이 제공되지 않는 측면의 면적보다 작다. 즉, 상기 표시 영역(113)이 제공되는 측면은 단축 방향과 평행하고 장축 방향과 수직이다.
- [0040] 상기 표시 영역(111), 상기 표시 영역(113) 및 상기 표시 영역(116) 사이의 경계들은 일부 경우에서 도면들에 점선으로 나타낸다. 상기 경계들은 상황 또는 조건에 따라 도면에서 점선으로 나타낸 것들과는 다르게 될 수 있

다.

- [0041] 상기 하우징(101)의 네 개의 측면들에서, 적어도 상기 표시 영역(110)과 중첩하는 영역을 포함하는 영역은 곡면을 갖는 것이 바람직하다. 예를 들면, 앞면과 측면 사이 또는 측면과 뒷면 사이에 모서리 부분이 없고 이들 면들이 연속하는 것이 바람직하다. 측면은 예를 들면 접선의 경사가 상기 하우징(101)의 앞면으로부터 뒷면까지 연속하도록 하는 곡면인 것이 바람직하다. 특히, 측면은 팽창이나 수축 없이 평탄한 면을 변환함으로써 얻어지는 전개 가능한 면이 되는 것이 바람직하다. 그러한 형상으로, 표시 패널(110)은 완만하게 굽혀질 수 있다. 즉, 상기 표시 패널(110)이 굽혀질 때 곡률 반경이 증가될 수 있다. 따라서, 상기 표시 패널(110)은 상기 표시 패널(110)이 굽힘에 의해 거의 영향을 받지 않을 수 있으며, 상기 표시 패널(110)의 수명이 증가될 수 있다. 또한, 그러한 형상으로, 상기 표시 패널(110) 상에 표시되는 이미지는 완만하게 변하는 것으로 보여질 수 있다. 따라서, 불편한 느낌을 줄이고 상기 이미지를 볼 수 있다. 본 발명의 한 실시예는 상기한 예들에 한정되지 않는다.
- [0042] 여기서, 예를 들면 표시 영역(111)의 면적은 표시 영역(116)의 면적보다 크다. 예를 들면, 상기 표시 영역(111)의 측면의 길이는 상기 표시 영역(116)의 측면의 길이보다 길다. 따라서, 도 1의 (B1) 및 (B2)에 도시된 바와 같이, 영역(201)은 상기 하우징(101)의 뒷면 상에 얻어질 수 있다. 즉, 상기 표시 영역(116) 및 상기 영역(201)은 상기 하우징(101)의 뒷면 상에 제공된다. 예를 들면, 상기 표시 영역(116)은 상기 영역(201) 내에는 제공되지 않는다. 따라서, 다양한 기능을 갖는 구성요소들이 상기 영역(201) 내에 제공될 수 있다.
- [0043] 예를 들면, 상기 표시 영역(116)의 면적은 상기 표시 영역(111)의 면적의 10% 이상 90% 이하이다. 바람직하게는, 상기 표시 영역(116)의 면적은 예를 들면 상기 표시 영역(111)의 면적의 30% 이상 70% 이하이다.
- [0044] 예를 들면, 상기 표시 영역(116)의 측 길이는 상기 표시 영역(111)의 측 길이의 10% 이상 90% 이하이다. 바람직하게는, 상기 표시 영역(116)의 측 길이는 예를 들면 상기 표시 영역(111)의 측 길이의 30% 이상 70% 이하이다.
- [0045] 하우징(101)의 표면(예를 들면, 앞면, 뒷면 또는 측면)상에는 상기 표시 패널(110) 외에도 하드웨어 버튼, 외부 접속 단자, 이미지 센서, 적외선 센서, 마이크로폰, 스피커 등이 제공될 수 있다.
- [0046] 도 1의 (A1) 및 (A2)는 하우징(101)의 한 측면이 표시 영역으로서 사용되지만, 상기 표시 영역은 다른 측면과 중첩될 수 있다.
- [0047] 예를 들면, 도 2의 (A1) 및 (A2)는 표시 영역(115)이 더 제공되는 구성 예를 도시한다. 상기 표시 영역(115)은 상기 표시 영역(113)과 마주하는 측면과 중첩하는 영역을 포함한다. 여기서, 도 2의 (A1)은 전자 기기의 앞면측을 도시하는 사시도이며, 도 2의 (A2)는 전자 기기의 뒷면측을 도시하는 사시도이며, 도 2의 (B1) 및 (B2)는 영역(201)이 제공되는 경우를 도시한다.
- [0048] 다른 예로서, 도 3의 (A1) 및 (A2)는 표시 패널(110)이 표시 영역(111), 표시 영역(116) 및 표시 영역(112)을 포함하는 구성 예를 도시한다. 여기서, 표시 영역(112)은 하우징(101)의 측면들 중 하나와 중첩하는 영역을 포함하도록 제공된다. 여기서, 상기 표시 영역(112)이 제공되는 측면의 측 길이는 상기 표시 영역(112)이 제공되지 않는 측면(예를 들면, 도 1의 (A1)에서 표시 영역(113)이 제공되는 측면)의 측 길이보다 길다. 예를 들면, 상기 표시 영역(112)이 제공되는 측면의 면적은 상기 표시 영역(112)이 제공되지 않는 측면의 면적보다 크다. 즉, 상기 표시 영역(112)이 제공되는 측면은 예를 들면 장축 방향과 평행하고, 단축 방향과 수직이다. 여기서, 도 3의 (A1)은 전기 기기의 앞면측을 도시하는 사시도이고, 도 3의 (A2)는 그 뒷면측을 도시하는 사시도다. 도 3의 (B1) 및 (B2)는 영역(201)이 제공되는 경우를 도시한다.
- [0049] 또한, 다른 예로서, 도 4의 (A1) 및 (A2)는 표시 영역(112)과 마주하는 측면과 중첩하는 영역을 포함하는 표시 영역(114)이 더 제공되는 경우의 구성 예를 도시한다. 여기서, 도 4의 (A1)은 전기 기기의 앞면측을 도시하는 사시도이고, 도 4의 (A2)는 그 뒷면측을 도시하는 사시도다. 도 4의 (B1) 및 (B2)는 영역(201)이 제공되는 경우를 도시한다.
- [0050] 또 다른 예로서, 도 5의 (A) 내지 (C)는 표시 패널(110)이 표시 영역(111), 표시 영역(116), 표시 영역(112), 및 표시 영역(113)을 포함하는 구성 예를 도시한다. 여기서, 표시 영역(112)은 하우징(101)의 측면들 중 하나와 중첩하는 영역을 포함하도록 제공된다. 상기 표시 영역(113)은 하우징(101)의 측면들 중 다른 하나와 중첩하는 영역을 포함하도록 제공된다. 여기서, 상기 표시 영역(112)이 제공되는 측면의 측 길이는 예를 들면 상기 표시 영역(113)이 제공되는 측면의 측 길이보다 길다. 상기 표시 영역(112)이 제공되는 측면의 면적은 예를 들면 상기 표시 영역(113)이 제공되는 측면의 면적보다 크다. 여기서, 도 5의 (A)는 전기 기기의 앞면측을 도시하는 사시도의 예를 도시하고, 도 5의 (B)는 그 뒷면측을 도시하는 사시도의 예를 도시한다. 도 5의 (C)는 도 5의 (B)

에서와는 다른 예를 도시한다. 도 6의 (A) 내지 (C)는 영역(201)이 제공되는 경우를 도시한다.

- [0051] 이러한 구성에 의해, 디스플레이는 하우징의 앞면과 평행한 면뿐만 아니라 하우징의 측면 및 뒷면에서도 수행될 수 있다. 특히, 표시 영역이 하우징의 둘 이상의 측면들을 따라 제공되므로 디스플레이의 다양성이 더 증가된다.
- [0052] 하우징(101)의 앞면을 따라 제공된 표시 영역(111), 하우징(101)의 뒷면을 따라 제공된 표시 영역(116), 및 하우징(101)의 측면들을 따라 제공된 표시 영역들은 상이한 이미지들을 디스플레이하는 표시 영역들로서 독립적으로 사용될 수 있으며, 또는 둘 이상의 표시 영역들이 하나의 이미지 등을 디스플레이할 수 있다. 예를 들면, 하우징(101)의 앞면을 따라 제공된 표시 영역(111), 하우징(101)의 측면을 따라 제공된 표시 영역(112), 하우징(101)의 뒷면들을 따라 제공된 표시 영역(116) 등 상에 연속하는 이미지가 디스플레이될 수 있다.
- [0053] 예를 들면, 텍스트 데이터, 애플리케이션 등과 연관된 복수의 아이콘 등이 하우징(101)의 앞면을 따라 제공된 표시 영역(111) 상에 제공될 수 있다. 애플리케이션 등과 연관된 아이콘 등은 표시 영역(112) 상에 표시될 수도 있다.
- [0054] 또한, 텍스트 데이터 등이 하우징(101)의 측면들을 따라 제공된 복수의 표시 영역들(예를 들면, 표시 영역(113) 및 표시 영역(112))에 걸쳐 흐르도록(이동하도록) 디스플레이가 수행될 수 있다. 대안적으로, 텍스트 데이터 등이 앞면, 측면 및 뒷면을 따라 표시 영역들에 걸쳐 흐르도록(이동하도록) 디스플레이가 수행될 수 있다. 이러한 방식으로 하우징의 둘 이상의 면들에 걸쳐 디스플레이를 수행함으로써 예를 들면 전화가 걸려올 때 전자 기기의 방향에 상관없이 사용자가 디스플레이되는 데이터를 놓치는 것을 방지할 수 있다.
- [0055] 또한, 예를 들면, 전화나 텍스트 메시지가 수신될 때, 표시 영역(111) 뿐만 아니라, 표시 영역(116), 표시 영역(112)과 같은 측면을 따라 제공된 표시 영역 등 상에 송신자 정보(예를 들면, 송신자의 이름, 전화 번호, e-메일 어드레스 등)가 디스플레이될 수 있다. 예를 들면, 텍스트 메시지가 수신될 때 송신자 정보는 표시 영역(112) 및 표시 영역(113)에 흐르도록 디스플레이될 수 있다.
- [0056] 도 7의 (A) 및 (B)는 전자 기기의 사용 상태의 예를 도시한다. 도 7의 (A)에서, 복수의 아이콘들(121)이 표시 영역(111) 상에 디스플레이되고, 슬라이드 바(125)가 표시 영역(112) 상에 디스플레이된다. 슬라이드 바를 위 또는 아래로 이동하도록 손가락(126) 등으로 슬라이드 바(125)를 터치함으로써, 표시 영역(111) 상에 디스플레이되는 아이콘들(121)과 같은 디스플레이 콘텐츠가 도 7B에 도시된 바와 같이 그에 따라 슬라이드 업 또는 다운된다. 도 7의 (A) 및 (B)는 복수의 아이콘(121) 등의 이미지들이 손가락(126)으로 슬라이드 바(125)를 아래로 슬라이딩함으로써 표시 영역(111)으로부터 표시 영역(113)으로 슬라이드 업된다.
- [0057] 여기에서는 표시 영역(111) 상에 디스플레이된 이미지가 아이콘인 경우가 도시되었지만, 본 발명의 한 실시예는 이에 한정되지 않으며, 착수되는 애플리케이션에 따라, 텍스트, 정지 화상 및 동화상과 같은 다양한 데이터가 손가락 등으로 슬라이드 바(125)를 슬라이딩함으로써 디스플레이될 수 있다. 슬라이드 바(125)의 위치는 표시 영역(112)에 한정되지 않으며, 상기 슬라이드 바(125)는 표시 영역(111), 표시 영역(113), 표시 영역(114), 표시 영역(116) 등에 제공될 수 있다.
- [0058] 전기 기기가 사용되지 않는 대기 시간 동안, 하우징(101)의 앞면을 따라 제공된 표시 영역(111) 상의 디스플레이 및/또는 그 뒷면을 따라 제공된 표시 영역(116) 상의 디스플레이가 턴-오프될 수 있으며(예를 들면, 블랙 디스플레이), 데이터는 측면을 따라 제공되는 표시 영역(112) 등에만 디스플레이될 수 있으며, 디스플레이 상태는 전환될 수 있다. 다른 표시 영역들의 것보다 큰 면적을 갖는 표시 영역(111) 또는 표시 영역(116) 상의 디스플레이가 수행되지 않으므로, 그에 따라 대기 시간의 소비 전력이 감소될 수 있다. 또한, 대조적으로, 표시 영역(111) 상에서만 디스플레이가 수행되고, 표시 영역(116) 및 측면 표시 영역과 같은 영역들 중 적어도 하나에서는 디스플레이가 수행되지 않게 되어, 그에 따라 사용시의 소비 전력이 감소될 수 있다.
- [0059] 대안적으로, 하우징(101)의 앞면을 따라 제공된 표시 영역(111), 하우징(101)의 뒷면을 따라 제공된 표시 영역(116), 및 하우징(101)의 측면들을 따라 제공된 표시 영역(112) 등의 단지 일부에 데이터의 디스플레이가 수행될 수도 있다. 예를 들면, 표시 영역(111) 및 표시 영역(116)에서 디스플레이가 수행될 수도 있고, 측면을 따라 제공된 표시 영역(112) 등의 디스플레이는 턴-오프될 수도 있다.
- [0060] 또한, 터치 센서와 같은 입력 장치는 표시 패널(110)과 중첩하는 위치, 특히 표시 영역들과 중첩하는 영역들에 포함되는 것이 바람직하다. 터치 센서로서, 예를 들면 시트형의 정전용량 터치 센서가 표시 패널(110)과 중첩하도록 제공될 수 있다. 대안적으로, 표시 패널(110) 자체가 터치 센서 기능을 갖는 소위, 인-셀 터치 센서(in-cell touch sensor)가 사용될 수 있다. 이러한 경우에 있어서, 표시 패널(110)은 디스플레이 기능뿐만 아니라

터치 센서와 같은 기능도 갖는다고 말할 수 있다. 인-셀 터치 패널로서, 정전용량 터치 센서가 사용될 수 있으며, 또는 광전 변환 소자를 사용하는 광 터치 센서가 사용될 수 있다. 대안적으로, 표시 패널(110)의 카운터 기관(트랜지스터 등이 제공되지 않는 기관) 상에 터치 센서 기능을 갖는 소위 온-셀 터치 센서가 사용될 수 있다. 또한, 이러한 경우에 있어서 표시 패널(110)은 디스플레이 기능뿐만 아니라 터치 센서 기능을 갖는다고 말할 수 있다. 대안적으로, 하우징(101)의 최외곽 면 상에 제공되고 손상 등을 방지하는 커버 또는 커버 글래스가 터치 센서 기능을 갖는 소위 커버 일체형의 터치 패널이 사용될 수 있다. 대안적으로, 표시 패널(110) 내에 포함된 광학 필름이 터치 센서 기능을 갖는 터치 센서가 사용될 수 있다.

[0061] 터치 센서와 같은 입력 장치는 예를 들면 표시 패널(110)이 디스플레이를 수행할 수 있는 전체 영역에 제공되는 것이 바람직하다. 본 발명의 한 실시예는 이에 한정되지 않는다. 예를 들면, 표시 영역(111), 표시 영역(112), 표시 영역(113), 표시 영역(114), 표시 영역(115), 및 표시 영역(116)의 각각의 전체 또는 일부는 터치 센서와 같은 입력 장치가 제공되지 않는 영역을 포함할 수 있다. 실례로, 표시 영역(116)의 전체 또는 일부는 터치 센서와 같은 입력 장치가 제공되지 않는 영역을 포함할 수 있다. 대안적으로, 표시 영역(112)의 전체 또는 일부의 영역 및 표시 영역(114)의 전체 또는 일부의 영역은 터치 센서와 같은 입력 장치가 제공되지 않는 영역을 포함할 수 있다. 터치 센서가 제공되지 않는 그러한 영역을 제공함으로써, 오동작이 방지될 수 있다. 또한, 전자 기기가 용이하게 다루어질 수 있다.

[0062] 예를 들면, 표시 영역(111), 표시 영역(112), 표시 영역(113), 표시 영역(114), 표시 영역(115), 또는 표시 영역(116) 상의 터치 조작들의 조합이 애플리케이션 동작과 연관되는 것이 바람직하다.

[0063] 표시 영역(112), 표시 영역(113), 및 표시 영역(115) 상의 터치 조작들의 조합과 애플리케이션 동작 사이의 연관의 예가 도시된다. 예를 들면, 모든 세 개의 표시 영역들이 터치될 때 전원 온/오프 동작이 수행된다. 표시 영역(112)과 표시 영역(114)이 동시에 터치될 때, 텍스트 메시지들과 연관된 애플리케이션이 개시되고, 동시에 텍스트 메시지의 콘텐츠가 디스플레이된다. 표시 영역(112)과 표시 영역(113)이 동시에 터치될 때, 전화를 걸기 위한 애플리케이션이 개시된다. 표시 영역(113)과 표시 영역(114)이 동시에 터치될 때, 웹 브라우저가 개시된다.

[0064] 상기 터치 조작과 상기 애플리케이션 사이의 상기 연관은 일레이며, 오퍼레이팅 시스템 또는 애플리케이션 소프트웨어의 개발자 또는 사용자가 연관을 적절히 결정할 수 있는 것이 바람직하다.

[0065] 표시 영역(111)이 터치되는 상태에서 다른 표시 영역들 중 임의의 하나 이상이 터치될 때 애플리케이션 동작들이 수행되고, 이 경우에 있어서 의도하지 않는 동작이 개시될 가능성이 줄어들게 된다.

[0066] 복수의 영역들 상의 터치 조작들과 애플리케이션 동작들 사이의 조합을 상기 기재된 바와 같이 연관시킴으로써, 직관적인 조작이 가능하며; 그에 따라 사용자에게 친숙한 휴먼 인터페이스가 얻어질 수 있다.

[0067] 본 발명의 한 실시예의 전자 기기는 하우징의 앞면뿐만 아니라 하나 이상의 측면들을 따라 디스플레이를 수행할 수 있으며, 디스플레이는 또한 상기 하우징의 뒷면 상에 수행될 수 있다; 그에 따라, 종래의 전자 기기와 비교하여 다양한 방식으로 디스플레이가 수행될 수 있다. 또한, 터치 센서가 표시 영역들의 각각에 제공되며; 그에 따라, 종래의 전자 기기와 비교하여 다양한 조작들이 수행될 수 있으며, 더욱 직관적인 조작이 가능한 전자 기기가 얻어질 수 있다.

[0068] 여기서는 표시 패널(110)을 사용하여 다양한 표시가 실행되는 경우의 예가 도시되었지만; 본 발명의 한 실시예는 이에 한정되지 않는다. 예를 들면, 본 발명의 한 실시예에서 데이터는 상황과 조건에 따라 반드시 디스플레이되지 않는다. 예로서, 본 발명의 한 실시예에서 전자 기기는 표시 패널(110)이 아니라 조명 장치로서 사용될 수 있다. 본 발명의 한 실시예에서, 상기 기기를 조명 장치로 사용함으로써 매력적인 디자인을 갖는 인테리어 조명으로서 사용될 수 있다. 대안적으로, 본 발명의 한 실시예에서, 상기 기기는 여러 방향들이 비춰질 수 있는 조명으로서 사용될 수 있다. 또한, 대안적으로 본 발명의 한 실시예에서, 상기 기기는 표시 패널(110)이 아니라 예를 들면 백 라이트나 프론트 라이트와 같은 광원으로서 사용될 수 있다. 즉, 본 발명의 한 실시예에서, 상기 기기는 표시 패널을 위한 조명 장치로서 사용될 수 있다.

[0069] 하우징(101)의 측면들 중 하나 이상이 표시 영역으로서 사용되는 예가 도시되었지만, 본 발명의 한 실시예는 이에 한정되지 않는다. 도 8의 (A1) 및 (A2)는 한 예를 도시한다. 여기서, 도 8의 (A1)는 전자 기기의 앞면측을 나타내는 개략적 사시도의 예를 도시하며, 도 8의 (A2)는 그 뒷면측을 나타내는 개략적 사시도의 예를 도시한다. 유사하게, 도 8의 (B1) 및 (B2)는 전자 기기의 앞면측과 뒷면측을 나타내는 개략적 사시도들의 예를 도시한다. 도 9의 (A1) 및 (A2)는 전자 기기의 앞면측과 뒷면측을 나타내는 개략적 사시도들의 예를 도시한다.



도 9의 (B1) 및 (B2)는 전자 기기의 앞면측과 뒷면측을 나타내는 개략적 사시도들의 예를 도시한다.

- [0070] 이러한 경우들에 있어서, 영역(201)이 유사하게 제공될 수 있다. 이 경우의 예로서, 도 10의 (A1) 및 (A2)는 전자 기기의 앞면측과 뒷면측을 나타내는 개략적 사시도들의 예를 도시한다. 도 10의 (B1) 및 (B2)는 전자 기기의 앞면측과 뒷면측을 나타내는 개략적 사시도들의 예를 도시한다. 도 11의 (A1) 및 (A2)는 전자 기기의 앞면측과 뒷면측을 나타내는 개략적 사시도들의 예를 도시한다. 도 11의 (B1) 및 (B2)는 전자 기기의 앞면측과 뒷면측을 나타내는 개략적 사시도들의 예를 도시한다.
- [0071] 이러한 실시예는 하나의 표시 패널(110)이 복수의 표시 영역들을 포함하는 예를 도시하고 있지만, 본 발명의 한 실시예는 이에 한정되지 않는다. 각각의 표시 영역이 복수의 표시 패널들을 사용하여 형성될 수 있다. 예를 들면, 표시 영역(111) 및 표시 영역(116)은 상이한 표시 패널들을 사용하여 형성될 수 있다. 도 12의 (A1) 및 (A2)는 이러한 경우의 예를 도시한다. 여기서, 도 12의 (A1)은 전자 기기의 앞면측을 나타내는 개략적 사시도이며, 도 12의 (A2)는 그 뒷면측을 나타내는 개략적 사시도다.
- [0072] 이러한 실시예는 기본 원리의 예를 도시한다. 따라서, 이러한 실시예의 전체 또는 일부는 다른 실시예의 전체 또는 일부와 자유롭게 조합되고 다른 실시예의 전체 또는 일부에 적용되고, 또는 다른 실시예의 전체 또는 일부와 교체될 수 있다.
- [0073] (실시예 2)
- [0074] 이러한 실시예에서, 영역(201) 내에 이미지 센서가 제공되는 예가 도시된다. 여기서, 도 1의 (B1) 및 (B2)의 영역(201) 내에 이미지 센서가 제공되는 예가 도시된다. 본 발명의 한 실시예는 이에 한정되지 않는다는 것을 유의해야 한다. 다양한 도면들, 예를 들면 도 2의 (B1) 및 (B2)에서, 다양한 소자 등이 유사하게 영역(201) 내에 제공될 수 있다.
- [0075] 먼저, 도 13의 (A1)은 전자 기기의 앞면측을 나타내는 개략적 사시도이며, 도 13의 (A2)는 그 뒷면측을 나타내는 개략적 사시도다. 이미지 센서(202)가 상기 영역(201) 내에 제공된다. 상기 이미지 센서(202)는 정지 화상을 촬영하는 기능을 갖는다. 즉, 상기 이미지 센서(202)는 카메라의 기능을 갖는다. 따라서, 상기 이미지 센서(202)는 일부 경우에서 렌즈와 같은 다양한 광학 구성요소들을 포함한다.
- [0076] 도 13의 (B)에 나타난 바와 같이, 상기 이미지 센서(202)를 피사체(205)에 향하게 설정함으로써, 정지 화상, 동화상 등이 촬영될 수 있다. 이때, 예를 들면 상기 피사체(205)의 이미지(206)가 표시 영역(111) 상에 디스플레이된다. 표시 영역(111) 상에서 상기 피사체(205)의 상태가 실시간으로 디스플레이될 수 있다. 상기 이미지(206)를 확인하면서, 상기 피사체(205)의 정지 화상 및 동화상이 촬영된다. 이때, 상기 피사체(205)의 조도가 낮은 경우에, 예를 들면 조명용 이미지(204)가 표시 영역(116) 상에 디스플레이된다. 상기 조명용 이미지(204)가 디스플레이되는 영역으로부터 상기 피사체(205)로 광이 방출된다. 결과적으로, 상기 피사체(205)의 조도가 증가될 수 있다. 따라서, 적절한 깨끗한 이미지가 촬영될 수 있다.
- [0077] 상기 조명용 이미지(204)는 예를 들면 백색 이미지인 것이 바람직하다. 본 발명의 한 실시예는 이에 한정되지 않는다는 것을 유의해야 한다. 상기 조명용 이미지(204)의 표시 색을 변경함으로써, 상기 피사체(205)로 방출되는 광의 색이 변경될 수 있다. 따라서, 다양한 상태의 상기 피사체(205)의 이미지들이 촬영될 수 있다. 예를 들면, 주위 환경의 광이 적색, 청색 또는 녹색 등을 띠고 있는 경우에, 상기 조명용 이미지(204)가 적절한 색으로 변경되며, 그에 따라 적절한 이미지가 촬영될 수 있다.
- [0078] 상기 조명용 이미지(204)의 표시 색을 변경하여, 상기 피사체(205)의 이미지가 복수회 촬영될 수 있다. 예를 들면, 이미지들은 상기 조명용 이미지(204)의 표시가 백색, 전구색 및 낮 백색(daylight white)인 것으로 촬영된다. 그리고, 이들 이미지들을 처리함으로써, 적절한 이미지가 얻어질 수 있다.
- [0079] 상기 조명용 이미지(204)는 예를 들면 전체 면 상에 동일한 색 또는 계조(gray scale)를 갖는 것이 바람직하다. 본 발명의 한 실시예는 이에 한정되지 않는다는 것을 유의해야 한다. 복수의 영역들이 제공될 수 있으며, 각각 상이한 색들을 갖는 이미지들이 상기 영역들에 사용될 수 있다.
- [0080] 다음으로, 또 다른 예로서, 도 14의 (A1) 및 (A2)는 이미지 센서(202) 및 조명 소자(203)가 상기 영역(201) 내에 제공되는 예를 도시한다.
- [0081] 여기서, 도 14의 (A1)은 전자 기기의 앞면측을 나타내는 개략적 사시도이며, 도 14의 (A2)는 그 뒷면측을 나타내는 개략적 사시도다. 도 14의 (B)에 도시된 바와 같이, 상기 이미지 센서(202) 및 상기 조명 소자(203)를 상기 피사체(205)에 향하도록 설정함으로써, 정지 화상, 동화상 등이 촬영될 수 있다. 이때, 상기 피사체(205)의

이미지(206)는 예를 들면 표시 영역(111) 상에 디스플레이된다. 상기 표시 영역(111) 상에, 상기 피사체(205)의 상태가 실시간으로 디스플레이될 수 있다. 상기 이미지(206)가 확인되면서, 상기 피사체(205)의 정지 화상 또는 동화상이 촬영된다. 이때, 상기 피사체(205)의 이미지(207)가 또한 예를 들면 상기 표시 영역(116) 상에 디스플레이된다. 결과적으로, 상기 피사체(205)는 상기 이미지(207)를 보면서 그 이미지가 어떻게 촬영되는지를 확인할 수 있다. 그에 따라, 이미지는 적절한 각도로 촬영될 수 있다.

[0082] 상기 이미지(206) 및 상기 이미지(207)는 상이한 표시 영역들 상에 디스플레이된다. 따라서, 이들은 일부 경우에서 그 크기, 해상도 등이 다르다. 상기 이미지(206) 및 상기 이미지(207)는 상이한 이미지들이라고 말할 수 있다. 상기 이미지(206) 및 상기 이미지(207)는 동일한 크기 및 동일한 해상도를 가질 수도 있다.

[0083] 상기 피사체(205)의 조도가 낮은 경우에, 조명 소자(203)로부터 상기 피사체(205)로 광이 방출된다. 결과적으로, 상기 피사체(205)의 조도가 증가될 수 있다. 그에 따라, 적절한 깨끗한 이미지가 촬영될 수 있다.

[0084] 조명 소자(203)는 예를 들면 백색광을 방출하는 것이 바람직하다. 본 발명의 한 실시예는 이에 한정되지 않는다는 것을 유의해야 한다. 상기 조명 소자(203)의 방출 색을 변경함으로써, 상기 피사체(205)로 방출되는 광의 색이 변경될 수 있다. 따라서, 다양한 상태들의 상기 피사체(205)의 이미지들이 촬영될 수 있다. 예를 들면, 주위 환경의 광이 적색, 청색 또는 녹색 등을 띠고 있는 경우에, 상기 조명 소자(203)의 방출 색이 적절한 색으로 변경되며, 그에 따라 적절한 이미지가 촬영될 수 있다.

[0085] 상기 조명 소자(203)의 방출 색을 변경하여, 상기 피사체(205)의 이미지가 복수회 촬영될 수 있다. 예를 들면, 이미지들은 상기 조명 소자(203)의 방출 색이 백색, 전구색 및 낮 백색인 것으로 촬영된다. 그리고 이들 이미지들을 처리함으로써, 적절한 이미지가 얻어질 수 있다.

[0086] 상기 조명 소자(203)는 예를 들면 동일한 색 또는 계조를 갖는 것이 바람직하다. 본 발명의 한 실시예는 이에 한정되지 않는다는 것을 유의해야 한다. 상이한 색들의 광을 방출하는 복수의 조명 소자들(203)이 제공될 수 있다.

[0087] 도 14의 (A2)에 이미지(207)가 디스플레이되고 있지만, 조명용 이미지(204)는 도 15의 (A)에 나타난 바와 같이 디스플레이될 수 있거나, 또는 환경에 따라 상기 이미지(207) 뿐만 아니라 조명용 이미지(204)가 도 15의 (B)에서 나타난 바와 같이 디스플레이될 수 있다. 조명용 이미지(204)로부터의 광과 조명 소자(203)로부터의 광을 활용함으로써, 조도는 증가될 수 있으며 또는 조명광의 색이 변경될 수 있다. 즉, 상기 조명 소자(203) 및 상기 조명용 이미지(204)는 복수의 조명 소자들로서 사용될 수 있다.

[0088] 여기서, 표시 영역(111) 및 표시 영역(116)이 도시된 예가 도시되었지만, 본 발명의 한 실시예는 이에 한정되지 않는다는 것을 유의해야 한다. 또 다른 표시 영역이 사용될 수 있다.

[0089] 예를 들면, 아이콘(208)이 표시 영역(113) 상에 디스플레이될 수 있다. 이러한 경우의 예가 도 16의 (A1) 및 (A2)에 도시된다. 도 16의 (A1)은 전자 기기의 앞면측을 나타내는 개략적 사시도이며, 도 16의 (A2)는 그 뒷면측을 나타내는 개략적 사시도다. 유사한 예가 도 16의 (B1) 및 (B2)에 도시된다. 도 16의 (B1)은 전자 기기의 앞면측을 나타내는 개략적 사시도이며, 도 16의 (B2)는 그 뒷면측을 나타내는 개략적 사시도다.

[0090] 상기 아이콘(208)은 예를 들면 셔터 버튼으로서의 기능을 갖는다. 상기 아이콘(208)을 터치함으로써 이미지가 촬영될 수 있다. 대안적으로, 상기 아이콘(208)을 터치함으로써 포커스(focus)가 조절될 수 있다.

[0091] 여기서, 상기 아이콘(208)은 셔터 버튼으로서의 기능을 갖지만, 본 발명의 한 실시예는 이에 한정되지 않는다. 예를 들면 전용 하드웨어인 셔터 버튼을 제공함으로써, 셔터 기능이 얻어질 수 있다.

[0092] 예를 들면, 아이콘(209)이 표시 영역(112) 상에 디스플레이될 수 있다. 이러한 경우의 예가 도 17의 (A1) 및 (A2)에 도시된다. 도 17의 (A1)은 전자 기기의 앞면측을 나타내는 개략적 사시도이며, 도 17의 (A2)는 그 뒷면측을 나타내는 개략적 사시도다.

[0093] 여기서, 상기 아이콘(209)은 예를 들면 슬라이더로서의 기능을 갖는다. 슬라이더를 이동함으로써, 촬영시에 이미지가 확대되거나 축소될 수 있다. 즉, 줌(zoom) 기능이 제어될 수 있다. 이 경우에, 이미지를 확대 또는 축소하는 것은 이미지 센서(202)의 렌즈를 제어함으로써 또는 디지털 이미지를 소프트웨어로 제어함으로써 광학적으로 제어될 수 있다. 따라서, 이미지가 촬영되기 전에, 상기 아이콘(209)의 바를 이동함으로써 배율이 제어될 수 있다.

[0094] 여기서, 상기 아이콘(209)을 사용함으로써 줌 기능이 얻어졌지만, 본 발명의 한 실시예는 이에 한정되지

않는다. 예를 들면 조작 버튼과 같은 전용 하드웨어를 제공함으로써, 줌 기능이 얻어질 수 있다.

- [0095] 상기 아이콘(208) 및 상기 아이콘(209)은 동일한 표시 영역(예를 들면, 표시 영역(112)) 상에 디스플레이될 수 있음을 유의해야 한다. 또한, 다양한 아이콘, 캐릭터, 이미지 등이 표시 영역들 상에 디스플레이될 수 있다.
- [0096] 상기 영역(201)이 제공되는 경우에, 상기 이미지 센서(202) 및 상기 조명 소자(203)는 넓은 영역에 제공될 수 있다. 따라서, 예를 들면 큰 렌즈가 상기 이미지 센서(202)에 제공될 수 있다. 대안적으로 큰 크기를 갖는 이미지 센서(202)가 제공될 수 있다. 그에 따라, 깨끗하고 해상도가 높은 이미지가 촬영될 수 있다.
- [0097] 여기서, 상기 이미지 센서(202) 및 상기 조명 소자(203)가 상기 영역(201) 내에 제공된 예가 도시되었지만, 본 발명의 한 실시예는 이에 한정되지 않는다. 예를 들면 상기 이미지 센서(202) 및 상기 조명 소자(203)는 상기 영역(201)과는 다른 영역 내에 제공될 수 있다. 도 18의 (A1) 및 (A2)는 이러한 경우의 예를 도시한다. 도 18의 (A1)은 전자 기기의 앞면측을 나타내는 개략적 사시도이며, 도 18의 (A2)는 그 뒷면측을 나타내는 개략적 사시도다. 유사하게, 도 18의 (B1) 및 (B2)는 다른 예를 도시한다. 도 18의 (B1)은 전자 기기의 앞면측을 나타내는 개략적 사시도이며, 도 18의 (B2)는 그 뒷면측을 나타내는 개략적 사시도다.
- [0098] 복수의 이미지 센서들(202)이 제공될 수 있다. 상기 이미지 센서들(202) 중 적어도 하나가 상기 영역(201) 내에 제공될 수 있다. 대안적으로, 상기 이미지 센서들(202) 전부가 상기 영역(201)과는 다른 영역 내에 제공될 수 있다.
- [0099] 상기 영역(201)이 제공되는 예가 도시되었지만, 본 발명의 한 실시예는 이러한 예에 한정되지 않는다. 환경 또는 조건에 따라, 상기 영역(201)은 반드시 제공되어야 하는 것은 아니다. 이러한 경우에 있어서, 상기 표시 영역(111)의 면적은 예를 들면 상기 표시 영역(116)의 면적과 실질적으로 동일하다. 도 19의 (A1) 및 (A2)는 이러한 경우의 예를 도시한다. 도 19의 (A1)은 전자 기기의 앞면측을 나타내는 개략적 사시도이며, 도 19의 (A2)는 그 뒷면측을 나타내는 개략적 사시도다. 유사하게, 도 19의 (B1) 및 (B2)는 또 다른 예를 도시한다. 도 19의 (B1)은 전자 기기의 앞면측을 나타내는 개략적 사시도이며, 도 19의 (B2)는 그 뒷면측을 나타내는 개략적 사시도다.
- [0100] 카메라 기능을 실현하는 소프트웨어가 실행될 때 또는 다른 기능을 실현하는 소프트웨어의 일부로서 그러한 촬영 작업이 수행될 수 있다. 예를 들면, 상기 촬영 작업은 비디오 폰 기능을 실현하는 소프트웨어가 실행될 때 수행될 수 있다.
- [0101] 이러한 기능들은 소프트웨어 또는 하드웨어에 의해 달성될 수 있다. 소프트웨어의 경우에 있어서, 소프트웨어는 컴퓨터로부터 상기 전자 기기로 인스톨될 수 있으며, 유무선 전기통신 회선을 통해 상기 전기 기기로 인스톨될 수 있다. 대안적으로, 소프트웨어는 애초에 상기 전자 기기 내에 포함된 메모리 장치에 포함될 수 있다.
- [0102] 본 실시예는 다른 실시예의 전체 또는 일부에 대해서 변경, 추가, 수정, 삭제, 응용, 상위 개념화 또는 하위 개념화를 수행함으로써 얻어진다. 그에 따라, 이러한 실시예의 전체 또는 일부는 다른 실시예의 전체 또는 일부와 자유롭게 조합되고 다른 실시예의 전체 또는 일부에 적용되고, 또는 다른 실시예의 전체 또는 일부와 교체될 수 있다.
- [0103] (실시예 3)
- [0104] 본 실시예는 다양한 구성요소들이 영역(201) 내에 제공되는 예를 도시한다. 다양한 구성요소들이 도 1의 (B1) 및 (B2)의 영역(201) 내에 제공되는 예가 도시되지만, 본 발명의 한 실시예는 이에 한정되지 않는다. 다양한 상이한 도면들, 예를 들면 도 2의 (B1) 및 (B2)에서, 다양한 소자 등이 유사하게 영역(201) 내에 제공될 수 있다. 실시예 2에서 기재되는 구성요소들이 상기 영역(201) 등에 제공될 수 있다.
- [0105] 먼저, 예로서, 도 20은 배터리(401)가 상기 영역(201) 내에 제공되는 예를 도시한다. 도 20은 전자 기기의 뒷면측을 나타내는 개략적 사시도다. 도 20은 뚜껑이 개방되고 배터리(401)가 하우징(101)으로부터 제거된 상태를 나타낸다. 상기 배터리(401)가 상기 하우징(101) 내에 놓여있는 경우에, 상기 배터리(401)는 뚜껑으로 덮여질 수 있어, 상기 배터리(401)는 떨어지지 않게 된다. 상기 기재하는 바와 같이 상기 영역(201) 내에 상기 배터리(401)를 제공함으로써, 상기 배터리(401)가 용이하게 교체될 수 있다.
- [0106] 도 20에서 상기 배터리(401)가 제거될 수 있지만, 본 발명의 한 실시예는 이에 한정되지 않는다. 환경 또는 조건에 따라, 뚜껑이 반드시 제공될 필요가 있는 것은 아니고 배터리(301)가 제거될 수 없을 수도 있다. 그러한 경우에, 표시 영역이 제공되지 않는 영역(201)에 상기 배터리(401)가 제공되기 때문에, 상기 배터리(401)는 큰

두께를 가질 수 있다. 그에 따라, 상기 배터리(401)의 용량이 증가될 수 있다.

- [0107] 다음으로, 다른 예로서, 도 21은 수신 유닛(402)이 상기 영역(201) 내에 제공되는 예를 도시한다. 상기 수신 유닛(402)으로서, 안테나, 코일, 전극 등이 사용될 수 있다. 도 21은 전자 기기의 뒷면측을 나타내는 개략적 사시도다. 도 21은 수신 유닛(402)이 하우징(101)의 내부에 제공되고 통신 장치(403)와 무선으로 통신하는 상태를 나타낸다. 예를 들면, 상기 수신 유닛(402)은 NFC(near field communication)용 안테나로서 사용될 수 있다. NFC에 의해, 전자 머니, 크레딧 카드 등의 기능이 달성될 수 있다. 이러한 경우에, 상기 영역(201)은 표시 영역(116)과 중첩하지 않도록 제공된다. 예를 들면, 터치 센서도 역시 상기 영역(201) 내에 제공되지 않는다. 그에 따라, 전파, 자기, 전자기파 등이 터치 센서, 표시 패널 등에 의해 방해받지 않으며, 상기 수신 유닛(402)이 효과적으로 사용될 수 있다.
- [0108] 상기 수신 유닛(402)은 송신 기능을 갖고 수신 기능을 갖지 않을 수 있다. 대안적으로, 상기 수신 유닛(402)은 송신 기능 및 수신 기능 양쪽 모두를 가질 수 있다. 예를 들면, 상기 수신 유닛(402)은 데이터, 에너지 등을 통신할 수 있는 한 제한되지 않는다.
- [0109] 상기 수신 유닛(402)은 NFC 뿐만 아니라 예를 들면 TV, 전화, 블루투스, 근거리 통신 등의 다양한 목적으로 사용될 수 있다. 또한, 상기 수신 유닛(402)은 전자 기기를 충전하기 위한 유닛으로서 사용될 수 있다. 예를 들면, 코일, 안테나 등을 사용하여 전자 기기가 무선으로 충전될 수 있다.
- [0110] 다음으로, 다른 예로서, 도 22는 스피커(404) 및 스피커(405)가 영역(201) 내에 제공되는 예를 도시한다. 도 22는 전자 기기의 뒷면측을 나타내는 개략적 사시도다. 도 22는 스피커(404) 및 스피커(405)가 하우징(101) 내에 제공되는 상태를 나타낸다. 예로서, 상기 스피커(404)는 좌측 귀를 위한 사운드를 낼 수 있고, 상기 스피커(405)는 우측 귀를 위한 사운드를 낼 수 있다. 상기 스피커(404) 및 스피커(405)는 상기 영역(201) 내에서 서로 간에 떨어져 제공될 수 있다. 그에 따라, 입체적 사운드가 생성될 수 있다.
- [0111] 이러한 실시예는 다른 실시예의 전체 또는 일부에 대해서 변경, 추가, 수정, 삭제, 응용, 상위 개념화 또는 하위 개념화를 수행함으로써 얻어진다. 그에 따라, 이러한 실시예의 전체 또는 일부는 다른 실시예의 전체 또는 일부와 자유롭게 조합되고 다른 실시예의 전체 또는 일부에 적용되고, 또는 다른 실시예의 전체 또는 일부와 교체될 수 있다.
- [0112] (실시예 4)
- [0113] 본 실시예에서는, 표시 패널(표시 장치) 또는 전자 기기가 다양한 방식으로 굽혀지거나 접혀지게 사용될 수 있는 예들이 도시된다. 도 23의 (A) 내지 (C)를 참조하여 기재된다.
- [0114] 도 23의 (A)는 표시 패널(110)이 펼쳐진 모드(제 1 모드)의 전자 기기(150)를 나타낸다. 도 23의 (C)는 표시 패널(110)이 접혀진 모드(제 2 모드)의 전자 기기(150)를 나타낸다. 도 23의 (B)는 표시 패널(110)이 굽혀진 모드의 전자 기기(150)를 나타낸다. 즉, 도 23의 (B)는, 표시 패널(110)이 펼쳐진 모드(제 1 모드)와 표시 패널(110)이 접혀진 모드(제 2 모드) 중 하나로부터 다른 모드로 변경되는 중간에서의 전자 기기(150)를 나타낸다. 도 23의 (B) 및 (C)에서, 표시 패널(110)은 그 외측이 보여지도록 굽혀져 있다. 본 발명의 한 실시예는 이에 한정되지 않는다는 것을 유의해야한다. 표시 패널(110)은 그 내측이 숨겨지도록 굽혀질 수 있다.
- [0115] 도 23의 (A) 내지 (C)에 기재되는 전자 기기(150)는 가요성(flexibility)을 갖는 표시 패널(110)을 포함한다. 전자 기기(150)는 또한 복수의 지지 패널(153a), 복수의 지지 패널(155a) 및 복수의 지지 패널(155b)을 포함한다.
- [0116] 지지 패널(153a)은 예를 들면 표시 패널(110)보다 가요성이 낮은 물질(즉, 구부리기 더 어려운 물질)을 사용하여 형성된다. 또한, 지지 패널(155a) 및 지지 패널(155b)은 예를 들면 지지 패널(153a)보다 가요성이 낮은 물질(즉, 구부리기 더 어려운 물질)을 사용하여 형성된다. 도 23의 (A) 내지 (C)에 나타난 바와 같이, 상기 지지 패널들은 상기 표시 패널(110)의 주변에 상기 표시 패널(110)의 표시부와 상대하는 면에 배열되는데, 이는 표시 패널(110)에 대해 기계적 강도를 증가시키고 파손을 어렵게 하기 때문에 바람직하다.
- [0117] 또한, 바람직하게 지지 패널(153a), 지지 패널(155a) 및 지지 패널(155b)이 차광성을 갖는 물질로 형성될 때, 표시 패널(110)의 구동 회로부에 대한 외부 광의 조사(irradiation)가 억제될 수 있다. 따라서, 상기 구동 회로부에 사용되는 트랜지스터 등의 광 열화가 억제될 수 있다.
- [0118] 도 23의 (A) 내지 (C)에는 나타나지 않았지만, 전자 기기(150)의 연산부, 메모리부, 센서부 등이 표시 패널



(110)과 지지 패널(155b) 사이에 배열될 수 있다.

- [0119] 지지 패널(153a, 155a 및 155b)은 플라스틱, 금속, 합금, 고무 등을 물질로서 사용하여 형성될 수 있다. 플라스틱, 고무 등은 가볍고 깨지기 쉽지 않은 지지 패널을 형성할 수 있기 때문에 사용하는데 바람직하다. 예를 들면, 실리콘 고무, 스테인레스 스틸 또는 알루미늄이 지지 패널(153a, 155a 및 155b)로서 사용될 수 있다.
- [0120] 또한, 전자 기기(150)에서 가요성을 갖는 표시부를 포함하는 표시 패널(110)이 안쪽으로 또는 바깥쪽으로 접힐 수 있다. 전자 기기(150)가 사용되지 않을 때, 표시 패널(110)이 내부에 있도록 접혀져, 그에 따라 표시 패널(110) 상에 상처나 얼룩이 생기는 것을 억제할 수 있다.
- [0121] 여기서, 예를 들면 도 23의 (A)에 도시된 바와 같이, 영역(201)은 표시 패널(110)의 근방에 제공된다. 따라서, 예를 들면 다른 실시예에서와 같이 상기 표시 영역(111)은 표시 영역(116)보다 큰 면적을 갖는다. 상기 영역(201)에서 다른 실시예에서와 같이 다양한 구성요소들이 제공될 수 있다.
- [0122] 여기서, 도 24의 (A) 및 (B)는 표시 패널이 도 23의 (C)에서 나타낸 바와 같이 접혀진 상태를 나타낸다. 도 24의 (A)는 앞면의 예를 도시하고 도 24의 (B)는 뒷면의 예를 도시한다. 예를 들면, 이미지 센서(202) 및 조명 소자(203)가 영역(201) 내에 제공될 수 있다. 예를 들면, 표시 영역(111) 내에서 이미지(206)가 디스플레이된다. 예를 들면, 표시 영역(116) 내에서 이미지(207)가 디스플레이된다. 도 24의 (C)는 예를 들면, 아이콘(208) 및 아이콘(209)이 표시 영역(112) 상에 디스플레이되는 경우를 도시한다. 도 24의 (C) 내지 (E)에 나타낸 바와 같이, 슬라이더를 이동함으로써 확대 및 축소와 같은 줌 기능이 제어될 수 있다.
- [0123] 도 23의 (A) 내지 (C)가 영역(201)이 제공되는 경우를 나타냈지만, 본 발명의 한 실시예는 이에 한정되지 않는다. 예를 들면, 도 25의 (A) 내지 (C)는 영역(201)이 제공되지 않는 경우를 나타낸다. 유사하게, 도 26의 (A) 및 (B)는 표시 패널이 접혀진 상태를 나타낸다. 도 26의 (B)에 나타낸 상태는 도 26의 (C) 또는 (D)에 나타낸 상태로 교체될 수 있다.
- [0124] 도 23의 (A) 내지 (C)는 접힌 부분의 수가 하나인 경우를 도시하고 있지만, 본 발명의 한 실시예는 이에 한정되지 않는다. 복수의 접힌 부분들이 제공될 수 있다. 예를 들면, 도 27의 (A)는 세 개의 접힌 부분들이 제공된 예를 도시한다. 예를 들면, 도 27의 (B)는 네 개의 접힌 부분들이 제공된 예를 도시한다. 이들 경우들에 있어서도 역시, 영역(201)은 반드시 제공될 필요는 없다. 이러한 경우의 예가 도 27의 (C)에 도시된다.
- [0125] 이러한 실시예는 다른 실시예의 전체 또는 일부에 대해서 변경, 추가, 수정, 삭제, 응용, 상위 개념화 또는 하위 개념화를 수행함으로써 얻어진다. 그에 따라, 이러한 실시예의 전체 또는 일부는 다른 실시예의 전체 또는 일부와 자유롭게 조합되고 다른 실시예의 전체 또는 일부에 적용되고, 또는 다른 실시예의 전체 또는 일부와 교체될 수 있다.
- [0126] (실시예 5)
- [0127] 본 실시예에서, 본 발명의 한 실시예의 전자 기기에서 사용될 수 있는 터치 패널의 구조가 도 28의 (A) 내지 (C)를 참조하여 기재될 것이다.
- [0128] 도 28의 (A)는 본 발명의 한 실시예의 전자 기기에서 사용될 수 있는 터치 패널의 구조를 나타내는 앞면도이다.
- [0129] 도 28의 (B)는 도 28의 (A)에서 라인 A-B 및 라인 C-D를 따라 취해진 단면도이다.
- [0130] 도 28의 (C)는 도 28의 (A)에서 라인 E-F를 따라 취해진 단면도이다.
- [0131] <앞면도>
- [0132] 본 실시예에서 예로서 기재된 터치 패널(300)은 표시부(301)를 포함한다(도 28의 (A) 참조).
- [0133] 상기 표시부(301)는 복수의 화소들(302) 및 복수의 이미징 화소들(308)을 포함한다. 상기 이미징 화소들(308)은 상기 표시부(301) 상에서의 손가락 등의 터치를 감지할 수 있다. 그에 따라, 터치 센서는 이미징 화소들(308)을 사용하여 형성될 수 있다.
- [0134] 상기 화소들(302)의 각각은 복수의 부화소들(예를 들면, 부화소(302R))을 포함한다. 또한, 상기 부화소들에, 발광 소자들 및 발광 소자들을 구동하는 전력을 공급할 수 있는 화소 회로들이 제공된다.
- [0135] 상기 화소 회로들은 선택 신호들이 공급되는 배선들 및 이미지 신호들이 공급되는 배선들에 전기적으로 접속된다.

- [0136] 또한, 터치 패널(300)에는, 선택 신호들을 상기 화소들(302)에 공급할 수 있는 주사선 구동 회로(303g(1)) 및 이미지 신호들을 상기 화소들(302)에 공급할 수 있는 이미지 신호선 구동 회로(303s(1))가 제공된다.
- [0137] 이미징 화소들(308)은 광전 변환 소자 및 광전 변환 소자를 구동하는 이미징 화소 회로들을 포함한다.
- [0138] 이미징 화소 회로들은 제어 신호가 공급되는 배선들 및 전원 전위가 공급되는 배선들에 전기적으로 접속된다.
- [0139] 제어 신호들의 예는 기록된 이미징 신호가 판독되는 이미징 화소 회로를 선택하기 위한 신호, 이미징 화소 회로를 초기화하기 위한 신호, 및 이미징 화소 회로가 광을 검출하기 위해 걸리는 시간을 결정하기 위한 신호를 포함한다.
- [0140] 터치 패널(300)에는, 제어 신호들을 상기 이미징 화소들(308)에 공급할 수 있는 이미징 화소 구동 회로(303g(2)) 및 이미징 신호들을 판독하는 이미징 신호선 구동 회로(303s(2))가 제공된다.
- [0141] < 단면도 >
- [0142] 터치 패널(300)은 기관(310) 및 기관(310)과 마주하는 상대 기관(370)을 포함한다(도 28의 (B) 참조).
- [0143] 상기 기관(310)은 가요성 기관(310b), 발광 소자들에 대한 의도하지 않은 불순물의 확산을 방지하는 배리어막(310a), 상기 배리어막(310a)을 상기 기관(310b)에 접합하는 접착층(310c)이 적층되는 적층체다.
- [0144] 상기 상대 기관(370)은 가요성 기관(370b), 발광 소자들에 대한 의도하지 않은 불순물의 확산을 방지하는 배리어막(370a), 상기 배리어막(370a)을 상기 기관(370b)에 접합하는 접착층(370c)을 포함하는 적층체다(도 28의 (B) 참조).
- [0145] 밀봉재(360)는 상기 상대 기관(370)을 상기 기관(310)에 접합한다. 또한 광학 접착층으로서 작용하는 상기 밀봉재(360)는 공기보다 큰 굴절율을 갖는다. 상기 화소 회로들 및 상기 발광 소자들(예를 들면, 발광 소자(350R))은 상기 기관(310)과 상기 상대 기관(370) 사이에 제공된다.
- [0146] << 화소의 구성 >>
- [0147] 상기 화소들(302)의 각각은 부화소(302R), 부화소(302G) 및 부화소(302B)를 포함한다(도 28의 (C) 참조). 부화소(302R)는 발광 모듈(380R)을 포함하고, 부화소(302G)는 발광 모듈(380G)을 포함하고, 부화소(302B)는 발광 모듈(380B)을 포함한다.
- [0148] 예를 들면, 부화소(302R)는 발광 소자(350R) 및 발광 소자(350R)에 전력을 공급할 수 있고 트랜지스터(302t)를 포함하는 화소 회로를 포함한다(도 28의 (B) 참조). 또한, 발광 모듈(380R)은 발광 소자(350R) 및 광학 소자(예를 들면, 착색층(367R))를 포함한다.
- [0149] 발광 소자(350R)는 하부 전극(351R), 상부 전극(352), 및 하부 전극(351R)과 상부 전극(352) 사이에 발광 유기 화합물을 포함하는 층(353)을 포함한다(도 28의 (C) 참조).
- [0150] 발광 유기 화합물을 포함하는 층(353)은 발광 유닛(353a), 발광 유닛(353b), 및 발광 유닛들(353a 및 353b) 사이의 중간층(354)을 포함한다.
- [0151] 발광 모듈(380R)은 상기 상대 기관(370) 상에 착색층(367R)을 포함한다. 착색층은 특정 파장의 광을 투과하며, 예를 들면 적색, 녹색 또는 청색의 광을 선택적으로 투과하는 층이다. 발광 소자로부터 방출된 광을 그대로 투과하는 영역도 제공될 수 있다.
- [0152] 발광 모듈(380R)은 예를 들면 발광 소자(350R)와 착색층(367R)에 접촉하는 밀봉재(360)를 포함한다.
- [0153] 착색층(367R)은 발광 소자(350R)와 중첩하는 영역에 위치된다. 따라서, 발광 소자(350R)로부터 방출된 광의 일부는 광학 접착층으로서 또한 작용하는 밀봉재(360) 및 착색층(367R)을 통과하고, 도 28의 (B) 및 (C)에서 화살표로 표시된 바와 같이 발광 모듈(380R)의 외부로 방출된다.
- [0154] 여기서는 발광 소자가 표시 소자로서 사용되는 경우가 기재되었지만, 본 발명의 한 실시예는 이에 한정되지 않는다.
- [0155] 예를 들면, 본 명세서 등에 있어서, 표시 소자, 표시 소자를 포함하는 장치인 표시 장치, 발광 소자, 및 발광 소자를 포함하는 장치인 발광 장치는 다양한 모드들을 채용할 수 있고, 다양한 소자들을 포함할 수 있다. 표시 소자, 표시 장치, 발광 소자 및 발광 장치의 예들은 EL(electroluminescent) 소자(예를 들면, 유기물 및 무기물을 포함하는 EL소자, 유기 EL 소자, 또는 무기 EL 소자), LED(예를 들면, 백색 LED, 적색 LED, 녹색 LED, 또

는 청색LED), 트랜지스터(전류에 따라 발광하는 트랜지스터), 전자 방출 소자, 액정 소자, 전자 잉크, 전기 영동 소자, 그레이팅 라이트 밸브(GLV), 플라즈마 디스플레이 패널(PDP), 마이크로 일렉트로 메카니컬 시스템(MEMS)을 사용하는 표시 소자, 디지털 마이크로미러 디바이스(DMD), 디지털 마이크로 셔터(DMS), MIRASOL(등록 상표), 인터페로메트릭 모듈레이터 디스플레이(IMOD) 소자, MEMS 셔터 표시 소자, 광 간섭 방식의 MEMS 표시 소자, 일렉트로웨팅 소자, 압전 세라믹 디스플레이, 또는 카본 나노튜브(carbon nanotube)를 포함하며, 이들은 전자기적 작용에 의해 콘트라스트, 휘도, 반사율, 투과율 등이 변경되는 표시 매체가 된다. EL 소자들을 갖는 표시 장치들의 예들은 EL 디스플레이를 포함한다. 전자 방출 소자를 포함하는 표시 장치의 예들은 전계 방출 디스플레이(FED) 및 SED 방식의 평면 패널 디스플레이(SED: surface-conduction electron-emitter display)를 포함한다. 액정 소자들을 포함하는 표시 장치들의 예들은 액정 디스플레이를 포함한다(예를 들면, 투과형 액정 디스플레이, 반투과형 액정 디스플레이, 반사형 액정 디스플레이, 직시형(direct-view) 액정 디스플레이, 또는 투사형 액정 디스플레이). 전자 잉크 또는 전기 영동 소자들을 포함하는 표시 장치들은 전자 페이퍼 등을 포함한다. 반투과형 액정 디스플레이 또는 반사형 액정 디스플레이의 경우에, 화소 전극들의 전부 또는 일부는 반사 전극들로서 기능한다. 예를 들면, 화소 전극들의 전부 또는 일부는 알루미늄, 은 등을 함유하도록 형성된다. 그러한 경우에, SRAM과 같은 메모리 회로가 반사 전극의 아래에 제공될 수 있으며, 소비 전력을 낮추게 한다.

- [0156] <<터치 패널의 구성>>
- [0157] 터치 패널(300)은 상대 기관(370) 상에 차광층(367BM)을 포함한다. 차광층(367BM)은 착색층(예를 들면, 착색층(367R))을 둘러싸도록 제공된다.
- [0158] 터치 패널(300)은 표시부(301)와 중첩하는 영역에 위치한 반사 방지층(367p)을 포함한다. 반사 방지층(367p)으로서, 예를 들면 원형 편광판이 사용될 수 있다.
- [0159] 터치 패널(300)은 절연막(321)을 포함한다. 절연막(321)은 트랜지스터(302t)를 덮고 있다. 절연막(321)은 화소 회로들에 의해 야기된 요철을 평탄화하기 위한 층으로서 사용될 수 있다. 트랜지스터(302t) 등에 대한 불순물의 확산을 방지하기 위한 층이 적층된 절연막이 절연막(321)으로서 사용될 수 있다.
- [0160] 터치 패널(300)은 절연막(321) 위에 발광 소자(예를 들면, 발광 소자(350R))를 포함한다.
- [0161] 터치 패널(300)은 절연막(321) 위에, 하부 전극(351R)의 단부와 중첩하는 격벽(328)을 포함한다(도 28의 (C) 참조). 또한, 기관(310)과 상대 기관(370) 사이의 거리를 제어하는 스페이서(329)가 격벽(328) 상에 제공된다.
- [0162] <<이미지 신호선 구동 회로의 구성>>
- [0163] 이미지 신호선 구동 회로(303s(1))는 트랜지스터(303t) 및 용량 소자(303c)를 포함한다. 상기 구동 회로는 화소 회로들과 동일한 공정으로 및 동일한 기관 위에 형성될 수 있다. 도 28의 (B)에 나타난 바와 같이, 트랜지스터(303t)는 절연막(321) 위에 제 2 게이트를 포함할 수 있다. 제 2 게이트는 트랜지스터(303t)의 게이트에 전기적으로 접속될 수 있으며, 또는 상위한 전위가 그에 공급될 수 있다. 필요하다면, 제 2 게이트는 하기 기재되는 트랜지스터(308t), 트랜지스터(302t) 등에 제공될 수 있다.
- [0164] <<이미징 화소의 구성>>
- [0165] 이미징 화소들(308)의 각각은 광전 변환 소자(308p) 및 광전 변환 소자(308p)에 의해 수신된 광을 감지하기 위한 이미징 화소 회로를 포함한다. 이미징 화소 회로는 트랜지스터(308t)를 포함한다.
- [0166] 예를 들면, PIN 포토다이오드가 광전 변환 소자(308p)로서 사용될 수 있다.
- [0167] <<다른 구성>>
- [0168] 터치 패널(300)은 신호를 공급할 수 있는 배선(311)을 포함한다. 배선(311)에는 단자(319)가 제공된다. 이미지 신호 또는 동기 신호와 같은 신호를 공급할 수 있는 FPC(309(1))가 단자(319)에 전기적으로 접속된다.
- [0169] 인쇄 배선 기관(PWB)이 FPC(309(1))에 장착될 수 있다.
- [0170] 동일 공정으로 형성된 트랜지스터들이 트랜지스터(302t), 트랜지스터(303t), 트랜지스터(308t) 등으로서 사용될 수 있다.
- [0171] 보텀-게이트형, 탑-게이트형 등의 트랜지스터들이 사용될 수 있다.
- [0172] 트랜지스터의 게이트, 소스 및 드레인, 및 터치 패널 내에 포함된 배선 또는 전극으로서, 알루미늄, 티타늄(titanium), 크롬, 니켈, 구리, 이트륨, 지르코늄(zirconium), 몰리브덴, 은, 탄탈(tantalum), 또는 텅스텐과

같은 금속들 또는 그 주성분으로서 이들 금속들의 임의의 것을 함유하는 합금을 사용하는 단층 구조 또는 적층 구조가 사용될 수 있다. 예를 들면, 실리콘을 포함하는 알루미늄 막의 단층 구조, 티탄 막 위에 알루미늄 막이 적층된 2층 구조, 텅스텐 막 위에 알루미늄 막이 적층된 2층 구조, 구리-마그네슘-알루미늄 합금막 위에 구리 막이 적층된 2층 구조, 티탄 막 위에 구리 막이 적층된 2층 구조, 텅스텐 막 위에 구리 막이 적층된 2층 구조, 티탄 막 또는 질화 티탄 막, 알루미늄 막 또는 구리 막, 및 티탄 막 또는 질화 티탄 막이 순서대로 적층된 3층 구조, 및 몰리브덴 막 또는 질화 몰리브덴 막, 알루미늄 막 또는 구리 막, 및 몰리브덴 막 또는 질화 몰리브덴 막이 순서대로 적층된 3층 구조가 주어질 수 있다. 산화 인듐, 산화 주석 또는 산화 아연을 포함하는 투명 도전 재료가 사용될 수 있다는 것을 유의해야 한다. 망간을 포함하는 구리가 사용되면 에칭에 의한 형상의 제어성이 증가되기 때문에 바람직하다.

[0173] 예를 들면, 실리콘은 트랜지스터(302t), 트랜지스터(303t), 트랜지스터(308t)와 같은 트랜지스터의 채널이 형성되는 반도체로서 사용되는 것이 바람직하다. 비정질 실리콘이 실리콘으로서 사용될 수도 있지만, 결정성을 갖는 실리콘이 특히 바람직하다. 예를 들면, 미결정 실리콘, 다결정 실리콘, 단결정 실리콘 등이 사용되는 것이 바람직하다. 특히, 다결정 실리콘은 단결정 실리콘보다 낮은 온도에서 형성될 수 있으며 비정질 실리콘보다 높은 전계 효과 이동도 및 높은 신뢰성을 갖는다. 그러한 다결정 반도체가 화소로 사용될 때, 상기 화소의 개구율이 향상될 수 있다. 화소들이 극도로 높은 선명도로 포함되는 경우에도, 게이트 구동 회로 및 소스 구동 회로가 화소들이 형성되는 기판 위에 형성될 수 있으며, 전자 기기 내에 포함된 구성요소들의 수가 줄어들 수 있게 된다.

[0174] 여기에서, 표시 패널(110)의 표시 영역들 또는 구동 회로들 내에 포함된 화소들로 사용되는 트랜지스터들과 같은 반도체 장치들에 대해 산화물 반도체가 사용되는 것이 바람직하다. 특히, 실리콘보다 넓은 밴드 갭을 갖는 산화물 반도체가 사용되는 것이 바람직하다. 실리콘보다 넓은 밴드 갭 및 낮은 캐리어 밀도를 갖는 반도체 재료가 사용되는 것은 트랜지스터의 오프-상태 전류가 감소될 수 있기 때문에 바람직하다.

[0175] 산화물 반도체는 예를 들면 적어도 인듐(In) 또는 아연(Zn)을 포함하는 것이 바람직하다. 더욱 바람직하게는, 산화물 반도체는 In-M-Zn 계 산화물(M은 Al, Ti, Ga, Ge, Y, Zr, Sn, La, Ce, 또는 Hf와 같은 금속)로 표현되는 산화물을 포함한다.

[0176] 반도체 층으로서, 복수의 결정 부분들을 포함하고 그 결정 부분들의 c-축들이 반도체 층이 형성되는 면 또는 반도체 층의 상면에 수직으로 배향되고, 인접하는 결정 부분들이 결정 입계(grain boundary)를 갖지 않는 산화물 반도체 막을 사용하는 것이 특히 바람직하다.

[0177] 그러한 산화물 반도체에는 결정 입계가 없기 때문에, 표시 패널이 굽혀질 때 응력에 의해 야기되는 산화물 반도체 막에서의 크랙 발생이 억제된다. 따라서, 그러한 산화물 반도체는 굽혀진 상태 등에서 사용되는 가요성 표시 패널에 바람직하게 사용될 수 있다.

[0178] 반도체 층에 대한 그러한 재료들의 사용은 전기 특성의 변동이 억제되는 신뢰성이 높은 트랜지스터를 제공할 수 있게 한다.

[0179] 트랜지스터를 통해 용량 소자에 축적된 전하는 트랜지스터의 낮은 오프-상태 전류로 인하여 오랜 시간 동안 유지될 수 있다. 그러한 트랜지스터가 화소에 사용되면, 각 표시 영역 상에 디스플레이되는 이미지의 그레이 스케일이 유지되는 동안 구동 회로의 동작이 정지될 수 있다. 결과적으로, 극도로 낮은 소비 전력을 갖는 전자 기기가 얻어질 수 있다.

[0180] 반도체 층에 사용될 수 있는 산화물 반도체의 바람직한 모드 및 형성 방법의 상세한 설명은 하기의 실시예에서 기재된다.

[0181] 여기서, 가요성 발광 패널을 형성하기 위한 방법이 기재된다.

[0182] 여기서, 화소 및 구동 회로를 포함하는 구성 또는 컬러 필터와 같은 광학 부재를 포함하는 구성을 편의를 위해 소자층이라고 한다. 소자층은 예를 들면 표시 소자를 포함하며, 표시 소자 외에 표시 소자에 전기적으로 접속된 배선 또는 화소나 회로에 사용된 트랜지스터와 같은 소자를 포함할 수 있다.

[0183] 여기서, 소자층이 형성된 절연 표면이 제공되는 지지체를 기재(base material)라고 부른다.

[0184] 가요성을 갖는 절연 표면이 제공된 기재 위에 소자층을 형성하기 위한 방법으로서, 소자층이 기재 위에 직접 형성되는 방법과, 소자층이 상기 기재와는 다른 강성(stiffness)을 갖는 지지 기재 위에 형성되고, 상기 소자층이 상기 지지 기재로부터 분리되어 상기 기재로 전치되는 방법이 있다.



- [0185] 기재의 재료가 소자층을 형성하는 공정에서의 가열 온도에 대해 내열성을 갖는 경우에, 소자층은 기재 위에 직접 형성되는 것이 바람직하며, 그러한 경우 제조 공정이 간략화될 수 있다. 이때, 소자층은 기재가 지지 기재에 고정되는 상태에서 형성되는 것이 바람직하며, 이러한 경우 장치 내 및 장치들 사이에서의 소자층의 전치가 용이하게 될 수 있다.
- [0186] 소자층이 지지 기재 위에 형성되고 이어서 기재로 전치되는 방법을 채용하는 경우에, 먼저, 분리층 및 절연층이 지지 기재 위에 적층되고, 이어서 소자층이 절연층 위에 형성된다. 이어서, 소자층이 지지 기재로부터 분리되고, 기재로 전치된다. 이때, 지지 기재와 분리층 사이의 인터페이스에서, 분리층과 절연층 사이의 인터페이스에서, 또는 분리층 내에서 분리가 일어나도록 재료가 선택된다.
- [0187] 예를 들면, 텅스텐과 같은 고용점 금속 재료를 포함하는 층과 금속 재료의 산화물을 포함하는 층의 적층된 층이 분리층으로서 사용되고, 질화 실리콘 층 및 산화 질화 실리콘 층과 같은 복수의 층들의 적층된 층이 분리층 위에 사용되는 것이 바람직하다. 고용점 금속 재료의 사용은 소자층을 형성하는 공정의 자유도가 증가될 수 있으므로 바람직하다.
- [0188] 상기 분리는 기계적인 힘을 적용하고, 분리층을 예칭하고, 분리 계면의 부분에 액체를 떨어뜨려 전체 분리 계면에 침투하는 등에 의해 수행될 수 있다. 대안적으로, 분리는 열 팽창 계수의 차를 활용하여 분리 계면을 가열하는 것에 의해 수행될 수 있다.
- [0189] 박리층은 지지 기재와 절연층 사이의 계면에서 박리가 일어나는 경우 반드시 제공될 필요는 없다. 예를 들면, 지지 기재로서 유리가 사용될 수 있고, 폴리이미드와 같은 유기 수지가 절연층으로서 사용될 수 있으며, 분리 트리거가 레이저 광 등에 의해 유기 수지의 일부를 국부적으로 가열함으로써 형성될 수 있고, 상기 유리와 상기 절연층 사이의 계면에 박리가 수행될 수 있다. 대안적으로, 금속층이 지지 기재와 유기 수지로 형성된 절연층 사이에 금속층이 제공될 수 있고, 상기 금속층에 전류를 공급하여 상기 금속층을 가열함으로써 상기 금속층과 상기 절연층 사이의 계면에 박리가 수행될 수 있다. 이러한 경우에, 유기 수지로 형성된 절연층이 기재로서 사용될 수 있다.
- [0190] 가요성을 갖는 그러한 기재의 예들은 폴리에틸렌 테레프탈레이트(PET) 및 폴리에틸렌 나프탈레이트(PEN)와 같은 폴리에스테르 수지, 폴리아크릴로니트릴 수지, 폴리이미드 수지, 폴리메틸 메타크릴레이트 수지, 폴리카보네이트(PC) 수지, 폴리에테르설폰(PES) 수지, 폴리아미드 수지, 시클로올레핀 수지, 폴리스티렌 수지, 폴리아미드 이미드 수지, 폴리염화비닐 수지를 포함한다. 특히, 열 팽창 계수가 낮은, 예를 들면  $30 \times 10^{-6}/K$  이하인 재료가 바람직하며, 폴리아미드 이미드 수지, 폴리이미드 수지 또는 PET가 적절히 사용될 수 있다. 섬유체에 수지가 함침된 기판(또한, 프리프레그(prepreg)라고도 함) 또는 무기 필러를 유기 수지와 혼합함으로써 열 팽창 계수가 감소된 기판이 또한 사용될 수 있다.
- [0191] 섬유체가 상기한 재료 내에 포함된 경우에, 유기 화합물 또는 무기 화합물의 고강도 섬유가 섬유체로서 사용된다. 고강도 섬유는 구체적으로 인장 탄성률이 높은 섬유 또는 영률(Young's modulus)이 높은 섬유가 된다. 그에 대한 대표적인 예들은 폴리비닐 알콜계 섬유, 폴리에스테르계 섬유, 폴리아미드계 섬유, 폴리에틸렌계 섬유, 아라미드계 섬유, 폴리파라페닐렌 벤조비스옥사졸 섬유, 유리 섬유, 및 탄소 섬유를 포함한다. 유리 섬유로서, E 클래스, S 클래스, D 클래스, Q 클래스 등을 사용하는 유리 섬유가 사용될 수 있다. 이들 섬유들은 직포(woven fabric) 또는 부직포의 상태로 사용될 수 있으며, 이러한 섬유체에 수지가 함침되어 상기 수지가 경화된 구조체가 가요성 기판으로서 사용될 수 있다. 섬유체 및 수지를 포함하는 구조체가 가요성 기판으로서 사용되는 것이 바람직하며, 그러한 경우에 국소적 압력에 기인한 판손 또는 굽힘에 대한 신뢰성이 향상될 수 있다.
- [0192] 본 발명의 한 실시예의 표시 장치에 대해, 능동 소자가 화소 내에 포함되는 액티브 매트릭스 방법 또는 능동 소자가 화소 내에 포함되지 않는 패시브 매트릭스 방법이 사용될 수 있다.
- [0193] 액티브 매트릭스 방법에서, 능동 소자(비-선형 소자)로서 트랜지스터뿐만 아니라 다양한 능동 소자들(비-선형 소자들)이 사용될 수 있다. 예를 들면, 금속 절연체 금속(MIM), 박막 다이오드(TFD) 등이 또한 사용될 수 있다. 그러한 소자는 적은 수의 제조 단계들을 갖기 때문에, 제조 비용이 감소될 수 있거나, 제조 수율이 향상될 수 있다. 또는, 상기 소자의 크기가 작기 때문에, 개구율이 향상될 수 있고, 소비 전력이 감소될 수 있거나 높은 휘도가 달성될 수 있다.
- [0194] 액티브 매트릭스 방법과는 다른 방법으로서, 능동 소자(비-선형 소자)가 사용되지 않는 패시브 매트릭스 방법이 사용될 수 있다. 능동 소자(비-선형 소자)가 사용되지 않기 때문에, 제조 단계들의 수가 적게 되어, 제조 비용이 감소될 수 있거나, 제조 수율이 향상될 수 있다. 또는, 능동 소자(비-선형 소자)가 사용되지 않기 때문에,

개구율이 향상될 수 있어, 예를 들면 소비 전력이 감소될 수 있거나 높은 휘도가 달성될 수 있다.

- [0195] 본 실시예는 다른 실시예의 전체 또는 일부에 대해서 변경, 추가, 수정, 삭제, 응용, 상위 개념화 또는 하위 개념화를 수행함으로써 얻어진다. 그에 따라, 이러한 실시예의 전체 또는 일부는 다른 실시예의 전체 또는 일부와 자유롭게 조합되고 다른 실시예의 전체 또는 일부에 적용되고, 또는 다른 실시예의 전체 또는 일부와 교체될 수 있다.
- [0196] (실시예 6)
- [0197] 본 실시예에서, 본 발명의 한 실시예의 전자 기기에서 사용될 수 있는 접이식(foldable) 터치 패널의 구성이 도 29의 (A) 내지 (C)를 참조하여 기재될 것이다.
- [0198] 도 29의 (A) 내지 (C)는 터치 패널(500)의 단면도이다.
- [0199] 터치 패널(500)은 표시부(501) 및 터치 센서(595)를 포함한다. 또한, 터치 패널(500)은 기관(510), 기관(570) 및 기관(590)을 포함한다. 기관(510), 기관(570) 및 기관(590)은 각각 가요성을 갖는다.
- [0200] 표시부(501)는 기관(510), 기관(510) 위의 복수의 화소들 및 신호들을 화소들에 공급하는 복수의 배선들(511)을 포함한다. 복수의 배선들(511)은 기관(510)의 주변부로 연결(lead)되고, 복수의 배선들(511)의 일부가 단자(519)를 형성한다. 단자(519)는 FPC(309(1))에 전기적으로 접속된다.
- [0201] <터치 센서>
- [0202] 기관(590)은 터치 센서(595) 및 터치 센서(595)에 전기적으로 접속된 복수의 배선들(598)을 포함한다. 복수의 배선들(598)은 기관(590)의 주변부에 연결되고, 복수의 배선들(598)의 일부가 단자를 형성한다. 단자는 FPC(309(2))에 전기적으로 접속된다.
- [0203] 터치 센서(595)로서, 정전 용량 터치 센서가 사용될 수 있다. 정전 용량 터치 센서의 예들은 표면형 정전 용량 터치 센서 및 투사형 정전 용량 터치 센서가 있다.
- [0204] 투사형 정전 용량 터치 센서의 예들은, 주로 구동 방식에서 차이가 있는, 자기 정전 용량 터치 센서 및 상호 정전 용량 터치 센서가 있다. 상호 정전 용량 터치 센서의 사용은 다수 접속점들이 동시에 감지될 수 있기 때문에 바람직하다.
- [0205] 투사형 정전 용량 터치 센서를 사용하는 예가 하기에 기재될 것이다.
- [0206] 손가락과 같은 감지 대상의 근접 또는 접촉을 감지할 수 있는 다양한 센서들이 사용될 수 있다.
- [0207] 투사형 정전 용량 터치 센서(595)는 전극들(591) 및 전극들(592)을 포함한다. 전극들(591)은 복수의 배선들(598)의 임의의 것에 전기적으로 접속되고, 전극들(592)은 다른 배선들(598)의 임의의 것에 전기적으로 접속된다.
- [0208] 배선(594)은 전극(592)을 사이에 개재한 두 개의 전극들(591)을 전기적으로 접속한다. 전극(592)과 배선(594)의 교차 면적은 가능한 작은 것이 바람직하다. 그러한 구조는 전극들이 제공되지 않은 영역의 면적을 감소할 수 있어, 투과율의 불균등성을 감소한다. 결과적으로, 터치 센서(595)로부터의 광의 휘도의 불균등성이 감소될 수 있다.
- [0209] 전극들(591) 및 전극들(592)의 형태들은 다양한 형태들 중 어떠한 것도 될 수 있다. 예를 들면, 전극들(591) 사이의 간격이 가능한 만큼 감소되도록 복수의 전극들(591)이 제공될 수 있으며, 복수의 전극들(592)에는 전극들(591)과 전극들(592) 사이에 샌드위치된 절연층이 제공될 수 있고, 복수의 전극들(592)은 전극들(591)과 중첩하지 않는 영역을 형성하도록 서로 간에 이격될 수 있다. 이러한 경우에, 두 개의 인접하는 전극들(592) 사이에 이들 전극들과는 전기적으로 절연된 더미 전극을 제공하여, 그에 의해 상이한 투과율을 갖는 영역의 면적이 감소될 수 있도록 하는 것이 바람직하다.
- [0210] 터치 센서(595)는 기관(590), 기관(590) 상에 스테거형 배열(staggered arrangement)로 제공된 전극들(591) 및 전극들(592), 전극들(591) 및 전극들(592)을 덮고 있는 절연층(593), 및 인접하는 전극들(591)을 서로에 대해 전기적으로 접속하는 배선(594)을 포함한다.
- [0211] 접착층(597)은 터치 센서(595)가 표시부(501)와 중첩하도록 기관(590)을 기관(570)에 접합한다.
- [0212] 전극들(591) 및 전극들(592)은 투광성 도전 재료를 사용하여 형성된다. 투광성 도전 재료로서, 산화 인듐, 인듐

주석 산화물, 인듐 아연 산화물, 산화 아연, 갈륨이 첨가된 산화 아연과 같은 도전성 산화물, 또는 그래핀(graphene)이 사용될 수 있다.

- [0213] 전극들(591) 및 전극들(592)은 스퍼터링 방식에 의해 투광성 도전 재료를 기판(590) 상에 성막한 후 포토리소그래피와 같은 다양한 패터닝 기술들 중 임의의 것으로 불필요한 부분을 제거함으로써 형성될 수 있다. 그래핀은 CVD법 외에, 산화 그래핀이 확산된 용액을 도포하여 환원하는 방식으로 형성될 수 있다.
- [0214] 절연층(593)에 대한 재료의 예들은 아크릴 또는 에폭시 수지와 같은 수지, 실록산 결합을 갖는 수지, 산화 실리콘, 산화 질화 실리콘 또는 산화 알루미늄과 같은 무기 절연 재료가 있다.
- [0215] 또한, 전극들(591)에 달하는 개구들이 절연층(593) 내에 형성되고, 배선(594)은 인접하는 전극들(591)을 전기적으로 접속한다. 투광성 도전 재료는 터치 패널의 개구율이 증가될 수 있기 때문에 배선(594)으로서 적합하게 사용될 수 있다. 또한, 전극들(591 및 592)의 도전성보다 높은 도전성을 갖는 재료는 전기 저항이 감소될 수 있기 때문에 배선(594)으로서 적합하게 사용될 수 있다.
- [0216] 하나의 전극(592)이 한 방향으로 연장되고, 복수의 전극들(592)이 스트라이프의 모양으로 제공된다.
- [0217] 배선(594)은 전극(592)과 교차한다.
- [0218] 인접하는 전극들(591)에는 그들 사이에 제공된 하나의 전극(592)이 제공된다. 배선(594)은 인접하는 전극들(591)을 전기적으로 접속한다.
- [0219] 복수의 전극들(591)이 하나의 전극(592)과 직교하는 방향으로 반드시 배열될 필요는 없으며, 90도 미만의 각도로 한 전극(592)과 교차하도록 배열될 수 있다.
- [0220] 하나의 배선(598)이 전극들(591 및 592)의 임의의 것에 전기적으로 접속될 수 있다. 배선(598)의 일부는 단자로서 기능한다. 배선(598)에 대해, 알루미늄, 금, 백금, 은, 니켈, 티탄, 텅스텐, 크롬, 몰리브덴, 철, 코발트, 구리, 또는 팔라듐과 같은 금속 재료 또는 이들 금속 재료들의 임의의 것을 포함하는 합금 재료가 사용될 수 있다.
- [0221] 절연층(593) 및 배선(594)을 덮고 있는 절연층이 터치 센서(595)를 보호하도록 제공될 수 있다.
- [0222] 또한, 접속층(599)이 배선(598)을 FPC(509(2))에 전기적으로 접속한다.
- [0223] 접속층(599)으로서, 이방성 도전막(ACF), 이방성 도전 페이스트(ACP) 등의 임의의 것이 사용될 수 있다.
- [0224] 접착층(597)은 투광성을 갖는다. 예를 들면, 열경화성 수지 또는 자외선 경화 수지가 사용될 수 있으며, 구체적으로는 아크릴 수지, 우레탄 수지, 에폭시 수지, 또는 실록산 결합을 갖는 수지가 사용될 수 있다.
- [0225] <표시부>
- [0226] 표시부(501)는 매트릭스로 배열된 복수의 화소들을 포함한다. 화소들의 각각은 표시 소자 및 표시 소자를 구동하기 위한 화소 회로를 포함한다.
- [0227] 본 실시예에서, 표시 소자로서 백색광을 방출하는 유기 EL 소자를 사용하는 예가 기재될 것이지만, 표시 소자는 그러한 소자에 한정되지 않는다. 상이한 색들에 대한 유기 EL 소자, 예를 들면 적색의 유기 EL 소자, 청색의 유기 EL 소자 및 녹색의 유기 EL 소자가 사용될 수 있다.
- [0228] 유기 EL 소자들과는 다른, 전기영동 방식, 전자분 유체 방식(electronic liquid powder method) 등에 의해 디스플레이를 수행하는 표시 소자들(전자 잉크)과 같은 다양한 표시 소자들; MEMS 셔터 표시 소자들; 및 광 간섭 방식의 MEMS 표시 소자들의 임의의 것이 사용될 수 있다. 채용된 표시 소자들에 대해 적합한 구성은 다양한 화소 회로들의 구성들 중에서 선택될 수 있다.
- [0229] 기판(510)은, 가요성 기판(510b), 발광 소자들에 대한 의도하지 않은 불순물의 확산을 방지하는 배리어막(510a), 및 배리어막(510a)을 기판(510b)에 접합하는 접착층(510c)이 적층된, 적층체다.
- [0230] 기판(570)은, 가요성 기판(570b), 발광 소자들에 대한 의도하지 않은 불순물의 확산을 방지하는 배리어막(570a), 및 배리어막(570a)을 기판(570b)에 접합하는 접착층(570c)이 적층된, 적층체다.
- [0231] 밀봉재(560)는 기판(570)을 기판(510)에 접합한다. 밀봉재(560)는 공기보다 높은 굴절률을 갖는다. 밀봉재(560)층으로 광을 추출하는 경우에는, 밀봉재(560)는 광 접합층으로서 작용한다. 화소 회로들 및 발광 소자들(예를 들면, 발광 소자(550R))이 기판(510)과 기판(570) 사이에 제공된다.

- [0232] 《화소의 구성》
- [0233] 화소는 부화소(502R)를 포함하고, 부화소(502R)는 발광 모듈(580R)을 포함한다.
- [0234] 부화소(502R)는 발광 소자(550R) 및 전력을 발광 소자(550R)에 공급할 수 있으며 트랜지스터(502t)를 포함하는 화소 회로를 포함한다. 또한, 발광 모듈(580R)은 발광 소자(550R) 및 광학 소자(예를 들면, 착색층(567R))를 포함한다.
- [0235] 발광 소자(550R)는 하부 전극, 상부 전극 및 하부 전극과 상부 전극 사이에 발광 유기 화합물을 포함하는 층을 포함한다.
- [0236] 발광 모듈(580R)은 광 추출 측 상에 착색층(567R)을 포함한다. 착색층은 특정 파장의 광을 투과하며, 예를 들면 적색, 녹색 또는 청색의 광을 선택적으로 투과하는 층이다. 다른 부화소에서, 발광 소자로부터 방출된 광을 그대로 투과하는 영역도 제공될 수 있다.
- [0237] 밀봉재(560)가 광 추출 측 상에 제공되는 경우에, 밀봉재(560)는 발광 소자(550R)와 착색층(567R)에 접촉한다.
- [0238] 착색층(567R)은 발광 소자(550R)와 중첩하는 영역에 위치된다. 따라서, 발광 소자(550R)로부터 방출된 광의 일부는 착색층(567R)을 통과하고, 도 29의 (A)에서 화살표로 표시된 바와 같이 발광 모듈(580R)의 외부로 방출된다.
- [0239] 《표시부의 구성》
- [0240] 표시부(501)는 광 추출 측 상에 차광층(567BM)을 포함한다. 차광층(567BM)은 착색층(예를 들면, 착색층(567R))을 둘러싸도록 제공된다.
- [0241] 표시부(501)는 화소들과 중첩하는 영역에 위치된 반사 방지층(567p)을 포함한다. 반사 방지층(567p)으로서, 예를 들면 원형 편광판이 사용될 수 있다.
- [0242] 표시부(501)는 절연막(521)을 포함한다. 절연막(521)은 트랜지스터(502t)를 덮고 있다. 절연막(521)은 화소 회로들에 의해 야기된 요철을 평탄화하기 위한 층으로서 사용될 수 있다. 불순물의 확산을 방지할 수 있는 층을 포함하는 적층막이 절연막(521)으로서 사용될 수 있다. 이러한 것은 트랜지스터(502t) 등의 신뢰성이 의도하지 않은 불순물의 확산에 의해 저하되는 것을 억제할 수 있다.
- [0243] 표시부(501)는 절연막(521) 위에 발광 소자들(예를 들면, 발광 소자(550R))를 포함한다.
- [0244] 표시부(501)는 절연막(521) 위에, 하부 전극의 단부와 중첩하는 격벽(528)을 포함한다. 또한, 기관(510)과 기관(570) 사이의 거리를 제어하는 스페이서가 격벽(528) 상에 제공된다.
- [0245] 《주사선 구동 회로의 구성》
- [0246] 주사선 구동 회로(503g(1))는 트랜지스터(503t) 및 용량 소자(503c)를 포함한다. 상기 구동 회로는 화소 회로들과 동일한 공정으로 및 동일한 기관 위에 형성될 수 있다.
- [0247] 《다른 구성》
- [0248] 표시부(501)는 신호를 공급할 수 있는 배선들(511)을 포함한다. 배선들(511)에는 단자(519)가 제공된다. 이미지 신호 또는 동기 신호와 같은 신호를 공급할 수 있는 FPC(509(1))가 단자(519)에 전기적으로 접속된다.
- [0249] 인쇄 배선 기관(PWB)이 FPC(509(1))에 장착될 수 있다.
- [0250] <표시부의 변형예 1>
- [0251] 다양한 종류의 트랜지스터들의 임의의 것이 표시부(501)에 사용될 수 있다.
- [0252] 도 29의 (A) 및 (B)에서 표시부(501)에 보텀-게이트형 트랜지스터들을 사용하는 경우의 구성이 도시된다.
- [0253] 예를 들면, 산화물 반도체, 비정질 실리콘 등을 포함하는 반도체 층이 도 29의 (A)에 나타난 트랜지스터(502t) 및 트랜지스터(503t)에 사용될 수 있다.
- [0254] 예를 들면, 다결정 실리콘 등을 포함하는 반도체 층이 도 29의 (B)에 나타난 트랜지스터(502t) 및 트랜지스터(503t)에 사용될 수 있다.
- [0255] 도 29의 (C)에서 표시부(501)에 탑-게이트형 트랜지스터들을 사용하는 경우의 구성이 도시된다.



- [0256] 예를 들면, 다결정 실리콘, 전사된 단결정 실리콘 막 등을 포함하는 반도체 층이 도 29의 (C)에 나타낸 트랜지스터(502t) 및 트랜지스터(503t)에 사용될 수 있다.
- [0257] 본 실시예는 다른 실시예의 전체 또는 일부에 대해서 변경, 추가, 수정, 삭제, 응용, 상위 개념화 또는 하위 개념화를 수행함으로써 얻어진다. 그에 따라, 이러한 실시예의 전체 또는 일부는 다른 실시예의 전체 또는 일부와 자유롭게 조합되고 다른 실시예의 전체 또는 일부에 적용되고, 또는 다른 실시예의 전체 또는 일부와 교체될 수 있다.
- [0258] (실시예 7)
- [0259] 본 실시예에서, 본 발명의 한 실시예의 전자 기기에서 사용될 수 있는 접이식 터치 패널의 구성이 도 30의 (A) 내지 (C)를 참조하여 기재될 것이다.
- [0260] 도 30의 (A) 내지 (C)는 터치 패널(500B)의 단면도이다.
- [0261] 본 실시예에 기재된 터치 패널(500B)은 표시부(501)가 수신된 이미지 데이터를 트랜지스터들이 제공되는 측에 디스플레이하고 터치 센서가 표시부의 기관(510) 측 상에 제공된다는 점에서 실시예 6에 기재된 터치 패널(500)과 상이하다. 상기한 구성들은 하기에 상세히 기재될 것이며, 다른 유사한 구성들에 대해서는 상기한 기재가 참조된다.
- [0262] <표시부>
- [0263] 표시부(501)는 매트릭스로 배열된 복수의 화소들을 포함한다. 화소들의 각각은 표시 소자 및 표시 소자를 구동하기 위한 화소 회로를 포함한다.
- [0264] <<화소의 구성>>
- [0265] 화소는 부화소(502R)를 포함하고, 부화소(502R)는 발광 모듈(580R)을 포함한다.
- [0266] 부화소(502R)는 발광 소자(550R) 및 전력을 발광 소자(550R)에 공급할 수 있으며 트랜지스터(502t)를 포함하는 화소 회로를 포함한다.
- [0267] 발광 모듈(580R)은 발광 소자(550R) 및 광학 소자(예를 들면, 착색층(567R))를 포함한다.
- [0268] 발광 소자(550R)는 하부 전극, 상부 전극 및 하부 전극과 상부 전극 사이에 발광 유기 화합물을 포함하는 층을 포함한다.
- [0269] 발광 모듈(580R)은 광 추출 측 상에 착색층(567R)을 포함한다. 착색층은 특정 파장의 광을 투과하며, 예를 들면 적색, 녹색 또는 청색의 광을 선택적으로 투과하는 층이다. 다른 부화소에서, 발광 소자로부터 방출된 광을 그대로 투과하는 영역도 제공될 수 있다.
- [0270] 착색층(567R)은 발광 소자(550R)와 중첩하는 영역에 위치된다. 도 30의 (A)에 나타낸 발광 소자(550R)는 트랜지스터(502t)가 제공되는 측으로 광을 방출한다. 따라서, 발광 소자(550R)로부터 방출된 광의 일부는 착색층(567R)을 통과하고, 도 30의 (A)에서 화살표로 표시된 바와 같이 발광 모듈(580R)의 외부로 방출된다.
- [0271] <<표시부의 구성>>
- [0272] 표시부(501)는 광 추출 측 상에 차광층(567BM)을 포함한다. 차광층(567BM)은 착색층(예를 들면, 착색층(567R))을 둘러싸도록 제공된다.
- [0273] 표시부(501)는 절연막(521)을 포함한다. 절연막(521)은 트랜지스터(502t)를 덮고 있다. 절연막(521)은 화소 회로들에 의해 야기된 요철을 평탄화하기 위한 층으로서 사용될 수 있다. 불순물의 확산을 방지할 수 있는 층을 포함하는 적층막이 절연막(521)으로서 사용될 수 있다. 이러한 것은 트랜지스터(502t) 등의 신뢰성이 착색층(567R)으로부터의 의도하지 않은 불순물의 확산에 의해 저하되는 것을 억제할 수 있다.
- [0274] <터치 센서>
- [0275] 터치 센서(595)는 표시부(501)의 기관(510) 측 상에 제공된다(도 30의 (A) 참조).
- [0276] 접착층(597)은 기관(510)과 기관(590) 사이에 제공되고, 터치 센서(595)를 표시부(501)에 접합한다.
- [0277] <표시부의 변형예 1>

- [0278] 다양한 종류의 트랜지스터들의 임의의 것이 표시부(501)에 사용될 수 있다.
- [0279] 도 30의 (A) 및 (B)에서 표시부(501)에 보텀-게이트형 트랜지스터들을 사용하는 경우의 구성이 도시된다.
- [0280] 예를 들면, 산화물 반도체, 비정질 실리콘 등을 포함하는 반도체 층이 도 30의 (A)에 나타낸 트랜지스터(502t) 및 트랜지스터(503t)에 사용될 수 있다.
- [0281] 예를 들면, 다결정 실리콘 등을 포함하는 반도체 층이 도 30의 (B)에 나타낸 트랜지스터(502t) 및 트랜지스터(503t)에 사용될 수 있다.
- [0282] 도 30의 (C)에서 표시부(501)에 탑-게이트형 트랜지스터들을 사용하는 경우의 구성이 도시된다.
- [0283] 예를 들면, 다결정 실리콘, 전사된 단결정 실리콘 막 등을 포함하는 반도체 층이 도 30의 (C)에 나타낸 트랜지스터(502t) 및 트랜지스터(503t)에 사용될 수 있다.
- [0284] 본 실시예는 다른 실시예의 전체 또는 일부에 대해서 변경, 추가, 수정, 삭제, 응용, 상위 개념화 또는 하위 개념화를 수행함으로써 얻어진다. 그에 따라, 이러한 실시예의 전체 또는 일부는 다른 실시예의 전체 또는 일부와 자유롭게 조합되고 다른 실시예의 전체 또는 일부에 적용되고, 또는 다른 실시예의 전체 또는 일부와 교체될 수 있다.
- [0285] (실시예 8)
- [0286] 본 발명의 한 실시예의 표시 패널에 사용될 수 있는 반도체 장치의 반도체 층에 적합한 산화물 반도체가 본 실시예에서 기재된다.
- [0287] 산화물 반도체는 3.0eV 이상의 넓은 에너지 갭을 갖는다. 산화물 반도체의 캐리어 밀도를 충분히 저감하고 적절한 조건으로 산화물 반도체를 가공하여 얻어진 산화물 반도체 막을 포함하는 트랜지스터는 실리콘을 포함하는 종래의 트랜지스터에 비하여 오프 상태에서 소스와 드레인 사이의 누설 전류(오프-상태 전류)를 상당히 낮출 수 있다.
- [0288] 적용가능한 산화물 반도체는 적어도 인듐(In) 또는 아연(Zn)을 포함하는 것이 바람직하다. 특히, In 및 Zn이 포함되는 것이 바람직하다. 또한, 산화물 반도체를 사용하여 트랜지스터의 전기적 특성의 변동 감소하기 위한 스테빌라이저(stabilizer)로서, 갈륨(Ga), 주석(Sn), hafnium(Hf), 지르코늄(Zr), 티탄(Ti), 스칸듐(Sc), 이트륨(Y), 및 란타노이드(예를 들면, 세륨(Ce), 네오디뮴(Nd), 가돌리늄(Gd))로부터 선택된 하나 이상이 포함되는 것이 바람직하다.
- [0289] 산화물 반도체로서, 예를 들면 다음의 것들 중 임의의 것이 사용될 수 있다: 산화 인듐, 산화 주석, 산화 아연, In-Zn계 산화물, Sn-Zn계 산화물, Al-Zn계 산화물, Zn-Mg계 산화물, Sn-Mg계 산화물, In-Mg계 산화물, In-Ga계 산화물, In-Ga-Zn계 산화물(또한, IGZO라고도 한다), In-Al-Zn계 산화물, In-Sn-Zn계 산화물, Sn-Ga-Zn계 산화물, Al-Ga-Zn계 산화물, Sn-Al-Zn계 산화물, In-Hf-Zn계 산화물, In-Zr-Zn계 산화물, In-Ti-Zn계 산화물, In-Sc-Zn계 산화물, In-Y-Zn계 산화물, In-La-Zn계 산화물, In-Ce-Zn계 산화물, In-Pr-Zn계 산화물, In-Nd-Zn계 산화물, In-Sm-Zn계 산화물, In-Eu-Zn계 산화물, In-Gd-Zn계 산화물, In-Tb-Zn계 산화물, In-Dy-Zn계 산화물, In-Ho-Zn계 산화물, In-Er-Zn계 산화물, In-Tm-Zn계 산화물, In-Yb-Zn계 산화물, In-Lu-Zn계 산화물, In-Sn-Ga-Zn계 산화물, In-Hf-Ga-Zn계 산화물, In-Al-Ga-Zn계 산화물, In-Sn-Al-Zn계 산화물, In-Sn-Hf-Zn계 산화물, In-Hf-Al-Zn계 산화물.
- [0290] 여기서, "In-Ga-Zn계 산화물"은 In, Ga 및 Zn을 주성분으로서 함유하는 산화물을 의미하며, In:Ga:Zn의 비율에 대한 특정의 제한은 없다. In-Ga-Zn계 산화물은 In, Ga 및 Zn과는 다른 금속 소자를 포함할 수 있다.
- [0291] 대안적으로,  $\text{InM}_3(\text{ZnO})_m$  ( $m > 0$  이 만족되고,  $m$ 은 정수가 아님)로 표기되는 재료가 산화물 반도체로서 사용될 수 있다.  $M$ 은 Ga, Fe, Mn 및 Co로부터 선택된 하나 이상의 금속 원소들, 또는 상기한 스테빌라이저로서의 원소를 나타낸다. 대안적으로, 산화물 반도체로서, 화학식  $\text{In}_2\text{SnO}_5(\text{ZnO})_n$  ( $n > 0$ ,  $n$ 은 정수)로 표기되는 재료가 사용될 수 있다.
- [0292] 예를 들면, In:Ga:Zn의 원자비 = 1:1:1, 1:3:2, 1:3:4, 1:3:6, 3:1:2, 또는 2:1:3 을 갖는 In-Ga-Zn계 산화물, 또는 상기한 조성들에 가까운 조성을 갖는 산화물이 사용될 수 있다.
- [0293] 산화물 반도체 막이 다량의 수소를 포함한다면, 수소와 산화물 반도체는 서로 간에 결합되어, 수소의 일부가 도너(donor)로서 작용하고, 캐리어인 전자의 발생을 야기한다. 결과적으로, 트랜지스터의 문턱 전압이 네가티브

방향으로 시프트된다. 따라서, 산화물 반도체 막의 형성 후에, 산화물 반도체 막이 고순도화되어 가능한 불순물을 포함하지 않도록 산화물 반도체 막으로부터 수소 또는 수분을 제거하기 위해 탈수화 처리(탈수소화 처리)가 수행되는 것이 바람직하다.

[0294] 일부 경우에 있어서, 산화물 반도체 막에서의 산소도 또한 탈수화 처리(탈수소화 처리)에 의해 감소된다. 따라서, 탈수화 처리(탈수소화 처리)에 의해 증가된 산소 결손을 메우기 위해 산화물 반도체 막에 산소가 추가되는 것이 바람직하다. 본 명세서 등에서, 산화물 반도체 막에 산소를 공급하는 것은 산소 추가 처리(oxygen adding treatment)로 표현될 수 있으며, 또는 산화물 반도체 막에 화학량론적 조성보다 산소를 많게 하는 처리는 과산소화 처리로 표현될 수 있다.

[0295] 이러한 방식으로, 탈수화 처리(탈수소화 처리)에 의해 산화물 반도체 막으로부터 수소 또는 수분이 제거되며, 그 내부의 산소 결손이 산소 추가 처리에 의해 메워지게 되어, 산화물 반도체 막은 i-형(진성) 산화물 반도체 막 또는 i-형 산화물 반도체와 극히 근접한 산화물 반도체 막(실질적인 i-형 산화물 반도체)이 될 수 있다. "실질적인 진성(substantially intrinsic)"은 산화물 반도체 막이 도너로부터 비롯되는 극히 적은(제로에 가까운) 캐리어들을 포함하는 것을 의미하며, 그 캐리어들의 밀도는  $1 \times 10^{17}/\text{cm}^3$  이하,  $1 \times 10^{16}/\text{cm}^3$  이하,  $1 \times 10^{15}/\text{cm}^3$  이하,  $1 \times 10^{14}/\text{cm}^3$  이하,  $1 \times 10^{13}/\text{cm}^3$  이하, 특히 바람직하게는  $8 \times 10^{11}/\text{cm}^3$  이하, 더욱 바람직하게는  $1 \times 10^{11}/\text{cm}^3$  이하, 더더욱 바람직하게는  $1 \times 10^{10}/\text{cm}^3$  이하이고,  $1 \times 10^{-9}/\text{cm}^3$  이상이다.

[0296] 이러한 방식으로, i-형 또는 실질적인 i-형 산화물 반도체 막을 포함하는 트랜지스터가 지극히 바람직한 오프-상태 전류 특성을 가질 수 있게 된다. 예를 들면, 산화물 반도체 막을 포함하는 트랜지스터가 실온(25℃)에서 오프-상태에 있을 때의 드레인 전류는  $1 \times 10^{-18} \text{ A}$  이하, 바람직하게는  $1 \times 10^{-21} \text{ A}$  이하, 더욱 바람직하게는  $1 \times 10^{-24} \text{ A}$  이하가 될 수 있으며; 또는, 85℃에서  $1 \times 10^{-15} \text{ A}$  이하, 바람직하게는  $1 \times 10^{-18} \text{ A}$  이하, 더욱 바람직하게는  $1 \times 10^{-21} \text{ A}$  이하가 될 수 있다. 트랜지스터의 오프 상태는 n-채널 트랜지스터에서 게이트 전압이 문턱 전압보다 낮은 상태를 칭한다. 구체적으로는, 트랜지스터는 게이트 전압이 문턱 전압보다 1V 이상, 2V 이상, 또는 3V 이상만큼 낮을 때 오프 상태가 된다. 이들 전류 값들은 소스와 드레인 사이의 전압이 예를 들면 1V, 5V, 또는 10V 일 때의 값들이 된다.

[0297] 산화물 반도체 막의 구성은 하기에 기재된다.

[0298] 산화물 반도체 막은 단결정 산화물 반도체 막 및 비-단결정 산화물 반도체 막으로 개략적으로 분류된다. 비-단결정 산화물 반도체 막은 c-축 배향의 결정성 산화물 반도체(CAAC-OS) 막, 다결정 산화물 반도체 막, 미결정 산화물 반도체 막, 비정질 산화물 반도체 막 등에서의 임의의 것을 포함한다.

[0299] 먼저, CAAC-OS 막이 기재된다. CAAC-OS는 c-축 배향의 나노결정(CANC)을 포함하는 산화물 반도체로서 칭해질 수 있다.

[0300] CAAC-OS 막은 복수의 c-축 배향의 결정 부분들을 포함하는 산화물 반도체 막이다.

[0301] CAAC-OS 막의 투과형 전자 현미경(TEM) 이미지에서, 결정 부분들 사이의 경계, 즉 명확한 결정 입계가 관찰되지 않는다. 그에 따라, CAAC-OS 막에서, 결정 입계에 기인한 전자 이동도의 감소가 일어나기 어렵다.

[0302] 시료면과 실질적으로 평행한 방향에서 관찰된 CAAC-OS 막의 TEM 이미지(단면 TEM 이미지)에 따라, 금속 원자들이 결정 부분들에서 층상으로(layered manner) 배열된다. 각각의 금속 원자층은 CAAC-OS 막이 형성된 면(이후, 그러한 면을 피형성면이라 함) 또는 CAAC-OS 막의 상면의 요철을 반영하고, CAAC-OS 막의 피형성면 또는 상면과 평행하게 배열된다.

[0303] 한편, 시료면과 실질적으로 수직인 방향에서 관찰된 CAAC-OS 막의 TEM 이미지(평면 TEM 이미지)에 따라, 금속 원자들은 결정 부분들에서 삼각형 또는 육각형 형상으로 배열된다. 하지만, 다른 결정 부분들 사이의 금속 원자들의 배열에 규칙성은 없다.

[0304] 도 31의 (A)는 CAAC-OS 막의 단면 TEM 이미지다. 도 31의 (B)는 도 31의 (A)의 이미지를 확대함으로써 얻어진 단면 TEM 이미지다. 도 31의 (B)에서는, 이해를 용이하게 하기 위해 원자 배열이 강조되어있다.

[0305] 도 31의 (C)는 도 31의 (A)에서 A와 O 사이 및 O와 A' 사이에서 원(직경이 대략 4nm)에 의해 각각 둘러 싸여진 영역들의 푸리에 변환 이미지들이다. 도 31의 (C)의 각 영역에서 C-축 배향이 관찰될 수 있다. A와 O 사이의 C-축 방향은 O와 A' 사이에서와 상이하며, 이러한 것은 A와 O 사이 영역에서의 그레인(grain)이 O와 A' 사이에서

의 것과 다르다는 것을 나타낸다. 또한, A와 O 사이에서 C-축의 각도는  $14.3^{\circ}$  에서  $16.6^{\circ}$  ,  $26.4^{\circ}$  로 연속하여 점진적으로 변화된다. 유사하게, O와 A' 사이에서 C-축의 각도는  $-18.3^{\circ}$  에서  $-17.6^{\circ}$  ,  $-15.9^{\circ}$  로 연속적으로 변화된다.

- [0306] CAAC-OS 막의 전자 회절 패턴에서, 배향성을 갖는 스폿들(luminescent spots)이 관측된다. 예컨대, 스폿들은 예를 들면 1nm 이상 및 30nm 이하의 직경을 갖는 전자빔을 사용하여 얻어진 CAAC-OS 막의 상면의 전자 회절 패턴(또한, 나노빔 전자 회절 패턴이라 함)에서 관찰된다(도 32의 (A) 참조).
- [0307] 단면 TEM 이미지 및 평면 TEM 이미지의 결과로부터, CAAC-OS 막의 결정 부분들에서 배향성이 확인됐다.
- [0308] CAAC-OS 막에 포함되는 결정 부분들의 대부분은 한 변이 100nm 미만인 입방체에 들어맞는다. 그에 따라, CAAC-OS 막에 포함되는 결정 부분은 한 변이 10nm 미만, 5nm 미만, 또는 3nm 미만인 입방체에 들어맞는 경우가 있다. 일부 경우에 있어서, CAAC-OS 막에 포함되는 복수의 결정 부분들이 서로 간에 연결될 때 하나의 큰 결정 영역이 형성된다. 예를 들면,  $2500\text{nm}^2$  이상,  $5\mu\text{m}^2$  이상, 또는  $1000\mu\text{m}^2$  이상의 면적을 갖는 결정 영역이 평면 TEM 이미지의 일부 경우에서 관찰된다.
- [0309] CAAC-OS 막에 대해 X-선 회절(XRD) 장치를 사용하여 구조 분석이 실행된다. 예를 들면, InGaZnO<sub>4</sub> 결정을 포함하는 CAAC-OS 막을 아웃-오브-플레인(out-of-plane) 방법에 의해 분석하면, 회절각( $2\theta$ )이  $31^{\circ}$  근방에 있을 때, 피크가 빈번하게 나타난다. 이러한 피크는 InGaZnO<sub>4</sub> 결정의 (009) 면으로부터 비롯되며, 이러한 것은 CAAC-OS 막에서의 결정들이 c-축 배향성을 가지며, c-축은 상기 피형성면 또는 CAAC-OS 막의 상면에 실질적으로 수직인 방향으로 정렬된다는 것을 나타낸다.
- [0310] 한편, X-선이 c-축과 실질적으로 수직인 방향으로 시료에 입사되는 인-플레인(in-plane) 방법으로 CAAC-OS 막을 분석하면,  $2\theta$ 가  $56^{\circ}$  근방에 있을 때, 피크가 빈번하게 나타난다. 이러한 피크는 InGaZnO<sub>4</sub> 결정의 (110) 면으로부터 비롯된다. 여기서,  $2\theta$ 를  $56^{\circ}$  근방에 고정하고 시료면의 법선 벡터를 축( $\phi$  축)으로서 그 둘레에서 시료를 회전시키는 조건하에서 분석( $\phi$ 스캔)이 수행된다. 시료가 InGaZnO<sub>4</sub>의 단결정 산화물 반도체 막인 경우, 여섯 개의 피크들이 나타난다. 이러한 여섯 피크들은 (110) 면과 등가인 결정면들로부터 비롯된다. 이에 대하여, CAAC-OS 막의 경우에,  $2\theta$ 를  $56^{\circ}$  근방에 고정하여  $\phi$ 스캔이 수행되는 때에도 피크는 명확히 관찰되지 않는다.
- [0311] 상기한 결과로부터, c-축 배향성을 갖는 CAAC-OS 막에서는, a-축들과 b-축들의 방향들이 결정 부분들 사이에서 다르게 되지만, c-축들은 피형성면의 법선 벡터 또는 상면의 법선 벡터에 평행한 방향으로 정렬된다. 그에 따라, 층상으로 배열되고 단면 TEM 이미지에서 관찰되는 각각의 금속 원자층은 상기 결정의 a-b 면에 평행한 면에 대응한다.
- [0312] 결정 부분은 CAAC-OS 막의 성막과 동시에 형성되거나, 가열 처리와 같은 결정화 처리를 통해 형성된다. 상기한 바와 같이, 결정의 c-축은 피형성면의 법선 벡터 또는 CAAC-OS 막의 상면의 법선 벡터와 평행한 방향으로 정렬된다. 그에 따라, 예를 들면, CAAC-OS 막의 형상이 에칭 등에 의해 변화되는 경우에, c-축은 피형성면의 법선 벡터 또는 CAAC-OS 막의 상면의 법선 벡터와 반드시 평행할 필요가 없을 수도 있다.
- [0313] 또한, CAAC-OS 막에서 c-축 배향된 결정 부분들의 분포는 반드시 균일할 필요는 없다. 예를 들면, CAAC-OS 막의 결정 부분들에 이르게 하는 결정 성장이 CAAC-OS 막의 상면 근방으로부터 일어나는 경우에, 상기 상면 근방에서의 c-축 배향된 결정 부분들의 비율은 일부 경우에서 피형성면 근방에서의 것보다 크다. 또한, 불순물이 CAAC-OS 막에 첨가될 때, 일부 경우에서 불순물이 첨가되는 영역이 변경되고, CAAC-OS 막에서 c-축 배향된 결정 부분들의 비율이 영역들에 따라 다르게 된다.
- [0314] InGaZnO<sub>4</sub> 결정을 갖는 CAAC-OS 막이 아웃-오브-플레인 방법에 의해 분석될 때, 피크는 또한  $31^{\circ}$  근방의  $2\theta$ 에서의 피크 외에도  $36^{\circ}$  근방의  $2\theta$ 에서 관찰될 수 있다.  $36^{\circ}$  근방의  $2\theta$ 에서의 피크는 c-축 배향성을 갖지 않는 결정이 CAAC-OS 막의 일부에 포함된다는 것을 나타낸다. CAAC-OS 막에서, 피크는  $31^{\circ}$  근방의  $2\theta$ 에서 나타나고,  $36^{\circ}$  근방의  $2\theta$ 에서의 피크는 나타나지 않는 것이 바람직하다.
- [0315] CAAC-OS 막은 낮은 불순물 농도를 갖는 산화물 반도체 막이다. 불순물은 수소, 탄소, 실리콘 또는 천이 금속 원소과 같은 산화물 반도체 막의 주성분과는 다른 원소이다. 특히, 실리콘과 같은 산화물 반도체 막에 포함된 금속 원소보다 산소에 대한 결합 강도가 높은 원소는 산화물 반도체 막으로부터 산소를 빼앗아 산화물 반도체 막의 원자 배열을 흐트러뜨리고, 결정성을 저하시킨다. 또한, 철이나 니켈과 같은 중금속, 아르곤, 이산화 탄소 등은 원자 반경(또는 분자 반경)이 크기 때문에, 이들이 산화물 반도체 막에 포함될 때 산화물 반도체 막의 원



자 배열을 흐트러뜨리고, 결정성을 저하시킨다. 산화물 반도체 막에 포함된 불순물은 캐리어 트랩(carrier trap) 또는 캐리어 생성원으로서 작용한다.

[0316] CAAC-OS 막은 낮은 결합 상태의 밀도를 갖는 산화물 반도체 막이다. 일부 경우에 있어서, 산화물 반도체 막의 산소 결손은 캐리어 트랩으로서 작용하고, 여기에서 수소가 포획될 때 캐리어 발생원으로서 작용한다.

[0317] 불순물 농도가 낮고 결합 상태의 밀도가 낮은(산소 결손의 수가 적은) 상태를 "고순도 진성(highly purified intrinsic)" 또는 "실질적으로 고순도 진성" 상태라고 한다. 고순도 진성 또는 실질적으로 고순도 진성인 산화물 반도체 막은 캐리어 생성원이 적으며, 그에 따라 낮은 캐리어 밀도를 가질 수 있다. 따라서, 상기 산화물 반도체 막을 포함하는 트랜지스터는 네가티브 문턱 전압을 거의 갖지 않는다(노멀리 온(normally on)이 거의 발생하지 않는다). 고순도 진성 또는 실질적으로 고순도 진성인 산화물 반도체 막은 캐리어 트랩이 적다. 따라서, 상기 산화물 반도체 막을 포함하는 트랜지스터는 전기 특성의 변동이 적고 높은 신뢰성을 갖는다. 산화물 반도체 막에서 캐리어 트랩들에 의해 트래핑된 전하는 방출되는데 오랜 시간이 걸리며, 고정된 전하와 같이 행동한다. 따라서, 높은 불순물 농도 및 높은 결합 상태의 밀도를 갖는 산화물 반도체 막을 포함하는 트랜지스터는 일부 경우에서 불안정한 전기 특성을 갖는다.

[0318] CAAC-OS 막을 포함하는 OS 트랜지스터에서, 가시광 또는 자외광의 조사에 기인한 트랜지스터의 전기적 특성의 변화는 작다.

[0319] 다음으로, 미결정 산화물 반도체 막이 기재된다.

[0320] TEM으로 얻어진 이미지에서, 일부 경우에 결정 부분들이 미결정 산화물 반도체 막에서 명확하게 확인될 수 없다. 대부분의 경우에서, 미결정 산화물 반도체 막에 포함된 결정 부분의 크기는 1nm 이상 100nm 이하, 또는 1nm 이상 10nm 이하이다. 1nm 이상 10nm 이하인 크기, 또는 1nm 이상 3nm 이하인 크기를 갖는 미결정을 특히 나노 결정(nc)이라 한다. 나노 결정을 포함하는 산화물 반도체 막을 nc-OS(나노 결정 산화물 반도체)라고 한다. TEM으로 얻어진 nc-OS 막의 이미지에서, 일부 경우에 예를 들면 결정 입계가 명확하게 확인될 수 없다. nc-OS는 또한 랜덤 얼라인드 나노 결정(RANC: random aligned nanocrystals)을 포함하는 산화물 반도체 또는 넌-얼라인드 나노 결정(NANC: non-aligned nanocrystals)을 포함하는 산화물 반도체라고 한다.

[0321] nc-OS 막에서, 미소한 영역(예를 들면, 1nm 이상 10nm 이하인 크기를 갖는 영역, 특히 1nm 이상 3nm 이하인 크기를 갖는 영역)은 주기적인 원자 배열을 갖는다. nc-OS 막은 상이한 결정 부분들 사이에 결정 방위의 규칙성을 갖지 않는다. 그에 따라, 전체 막의 배향이 관측되지 않는다. 따라서, 일부 경우에, nc-OS 막은 분석 방법에 따라서는 비정질 산화물 반도체 막과 구별될 수 없다. 예를 들면, nc-OS 막에 대해 결정 부분보다 큰 직경을 갖는 X-선을 사용하는 XRD 장치로 아웃-오브-플레이너 방법에 의해 구조 분석을 하면, 결정면을 보여주는 피크가 나타나지 않는다. 또한, 결정 부분의 직경보다 큰 프로브 직경(예를 들면, 50nm 이상)을 갖는 전자빔을 사용하여 얻어진 nc-OS 막의 전자 회절 패턴(또한, 제한 시야 전자 회절 패턴이라고도 함)에서 핼로 패턴(halo pattern)이 관측된다. 한편, 결정 부분의 직경에 가깝거나 그보다 작은 프로브 직경을 갖는 전자빔을 사용하여 얻어진 nc-OS 막의 나노빔 전자 회절 패턴에서 스폿들이 관측된다. 또한, 일부 경우에, nc-OS 막의 나노빔 전자 회절 패턴에서 원형(링) 패턴으로 높은 휘도를 갖는 영역들이 관측된다. 또한, 일부 경우에, nc-OS 막의 나노빔 전자 회절 패턴에서 링 모양의 영역에복수의 스폿들이 관측된다(도 32의 (B) 참조).

[0322] nc-OS 막은 비정질 산화물 반도체 막보다 더 높은 규칙성을 갖는 산화물 반도체 막이므로, nc-OS 막은 비정질 산화물 반도체 막보다 낮은 결합 상태의 밀도를 갖는다. 하지만, nc-OS 막에서 상이한 결정 부분들 사이의 결정 방위의 규칙성이 없으므로; nc-OS 막은 CAAC-OS 막보다 높은 결합 상태의 밀도를 갖는다.

[0323] 산화물 반도체 막은 예를 들면 비정질 산화물 반도체 막, 미결정 산화물 반도체 막, 및 CAAC-OS 막 중 두 개 이상의 막들을 포함하는 적층막이 될 수 있다.

[0324] 일부 경우에, 산화물 반도체 막이 복수의 구조들을 갖는 경우, 상기 구조들은 나노빔 전자 회절을 사용하여 분석될 수 있다.

[0325] 도 32의 (C)는 투과성 전자 회절 측정 장치를 나타내며, 상기 장치는 전자총실(10), 전자총실(10) 아래에 있는 광학계(12), 광학계(12) 아래에 있는 시료실(14), 시료실(14) 아래에 있는 광학계(16), 광학계(16) 아래에 있는 관찰실(20), 관찰실(20)에 설치된 카메라(18), 및 관찰실(20) 아래에 있는 필름실(22)을 포함한다. 카메라(18)는 관찰실(20) 내부를 향하도록 제공된다. 필름실(22)은 반드시 제공될 필요는 없다.

[0326] 도 32의 (D)는 도 32의 (C)에 나타난 투과성 전자 회절 측정 장치의 내부 구조를 나타낸다. 투과성 전자 회절

측정 장치에서, 전자총실(10)에 제공된 전자총으로부터 나온 전자들이 광학계(12)를 통하여 시료실(14) 내에 제공된 물질(28)로 조사된다. 물질(28)을 통과한 전자들은 광학계(16)를 통해 관찰실(20)에 제공된 형광관(32)으로 입사한다. 형광관(32) 상에는 입사된 전자의 강도에 대응하는 패턴이 나타나고, 이러한 것은 투과성 전자 회절 패턴의 측정을 가능하게 한다.

[0327] 형광관(32) 상의 패턴이 촬영될 수 있도록 카메라(18)가 형광관(32)을 향해 설치된다. 카메라(18)의 렌즈 중앙 및 형광관(32)의 중앙을 통과하는 직선과 형광관(32)의 상면에 의해 형성된 각도는 예를 들면  $15^\circ$  이상  $80^\circ$  이하,  $30^\circ$  이상  $75^\circ$  이하, 또는  $45^\circ$  이상  $70^\circ$  이하이다. 상기 각도가 작아짐에 따라, 카메라(18)에 의해 촬영된 투과성 전자 회절 패턴의 왜곡(distortion)이 커지게 된다. 만일 상기 각도가 사전에 얻어진다면, 얻어진 투과성 전자 회절 패턴의 왜곡은 보정될 수 있다. 카메라(18)는 필름실(22)에 제공될 수도 있음을 유의해야 한다. 예를 들면, 카메라(18)는 전자(24)의 입사 방향에 상대하도록 필름실(22)에 설치될 수 있다. 이러한 경우에, 왜곡이 작은 투과성 전자 회절 패턴이 형광관(32)의 뒷면으로부터 촬영될 수 있다.

[0328] 시료인 물질(28)을 고정하는 홀더가 실료실(14)에 제공된다. 홀더는 물질(28)을 통과하는 전자를 투과한다. 홀더는 예를 들면 X, Y, 및 Z 축의 방향으로 물질(28)을 이동시키는 기능을 가질 수 있다. 홀더의 이동 기능은 예를 들면 1nm 내지 10nm, 5nm 내지 50nm, 10nm 내지 100nm, 50nm 내지 500nm, 100nm 내지 1 $\mu$ m의 범위에서 물질을 이동시키는 정확도를 가질 수 있다. 상기 범위는 물질(28)의 구조에 대해 최적의 범위가 되도록 결정되는 것이 바람직하다.

[0329] 상기한 투과성 전자 회절 측정 장치에 의해 물질의 투과성 전자 회절 패턴을 측정하는 방법이 기재될 것이다.

[0330] 예를 들면, 도 32의 (D)에 나타난 바와 같이, 물질에서 나노빔인 전자(24)의 조사 위치를 변화시킴으로써(스캐닝함으로써) 물질 구조의 변화가 관측될 수 있다. 동시에, 물질(28)이 CAAC-OS 막인 경우, 도 32의 (A)에 나타나 있는 회절 패턴이 관측될 수 있다. 물질(28)이 nc-OS 막인 경우, 도 32의 (B)에 나타나 있는 회절 패턴이 관측될 수 있다.

[0331] 하지만, 일부 경우에서, 물질(28)이 CAAC-OS 막인 경우에도 nc-OS 막에서와 부분적으로 유사한 회절 패턴이 관측된다. 따라서, CAAC-OS 막의 여부는 미리 결정된 범위에서 CAAC-OS 막의 회절 패턴이 관측되는 영역의 비율(또는, CAAC의 비율이라고 함)에 의해 결정될 수 있는 게 바람직하다. 예를 들면, 양질의 CAAC-OS 막의 경우에, CAAC의 비율은 50% 이상, 바람직하게는 80% 이상, 더욱 바람직하게는 90% 이상, 더더욱 바람직하게는 95% 이상이다. CAAC-OS 막에서의 것과는 다른 회절 패턴은 비-CAAC의 비율이라 한다.

[0332] 예를 들면, 투과성 전자 회절 패턴들은 성막 직후("as-sputtered"로서 나타냄) 얻어진 CAAC-OS 막을 포함하는 시료의 상면 및 산소를 포함하는 분위기에서  $450^\circ\text{C}$ 로 가열 처리한 CAAC-OS를 포함하는 시료의 상면을 스캐닝함으로써 얻어졌다. 여기에서, CAAC의 비율은 회절 패턴들이 5 nm/second의 속도로 60초 동안 스캐닝함으로써 관측되고 얻어진 회절 패턴들이 매 0.5초마다 정지 화상으로 변환되는 방식으로 얻어졌다. 전자빔으로서는 1nm의 프로브 직경을 갖는 나노빔이 사용되었다. 상기한 측정은 여섯 개의 시료들 상에서 수행되었다. CAAC의 비율은 여섯 개의 시료들의 평균값을 사용하여 산출되었다.

[0333] 도 33의 (A)는 각 시료에 있어서의 CAAC의 비율을 나타낸다. 성막 직후 얻어진 CAAC-OS 막의 CAAC의 비율은 75.7% 였다(비-CAAC의 비율은 24.3%였다).  $450^\circ\text{C}$ 로 가열 처리한 CAAC-OS 막의 CAAC의 비율은 85.3% 였다(비-CAAC의 비율은 14.7%였다). 이들 결과들은  $450^\circ\text{C}$ 로 가열 처리한 후 얻어진 CAAC의 비율이 성막 직후 얻어진 것보다 높았다는 것을 보여준다. 즉, 고온(예를 들면,  $400^\circ\text{C}$  이상)으로 가열 처리하는 것은 비-CAAC의 비율을 감소시킨다(CAAC의 비율을 증가시킨다). 또한, 상기한 결과들은 가열 처리의 온도가  $500^\circ\text{C}$  보다 낮을 때에도 CAAC-OS 막이 높은 CAAC의 비율을 가질 수 있다는 것을 나타낸다.

[0334] 여기에서, CAAC-OS 막의 것과는 다른 회절 패턴들의 대부분은 nc-OS 막에서의 것과 유사한 회절 패턴들이다. 또한, 비정질 산화물 반도체 막은 측정 영역에서 관측될 수 없었다. 따라서, 상기한 결과들은 nc-OS 막에서의 것과 유사한 구조를 갖는 영역이 인접 영역의 구조의 영향으로 인하여 가열 처리에 의해 재배열되고, 그에 따라 상기 영역이 CAAC가 된다는 것을 시사한다.

[0335] 도 33의 (B) 및 (C)는 성막 직후 얻어진 CAAC-OS 막과  $450^\circ\text{C}$ 로 가열 처리한 CAAC-OS 막의 평면 TEM 이미지들을 각각 나타낸다. 도 33의 (B)와 (C)를 비교하면,  $450^\circ\text{C}$ 로 가열 처리한 CAAC-OS 막이 더욱 균질한 막의 품질을 갖는다는 것을 보여준다. 즉, 고온에서의 가열 처리는 CAAC-OS 막의 막 품질을 향상시킨다.

[0336] 그러한 측정 방법으로, 일부 경우에서 복수의 구조들을 갖는 산화물 반도체 막의 구조가 분석될 수 있다.

- [0337] 예를 들면, CAAC-OS 막은 다음의 방법에 의해 형성된다.
- [0338] 예를 들면, CAAC-OS 막은 다결정 산화물 반도체 스퍼터링 타겟으로 스퍼터링 방법에 의해 형성된다.
- [0339] 성막 동안 기판 온도를 증가함으로써, 스퍼터링된 입자들이 기판 표면에 도달한 후 스퍼터링된 입자들의 마이그레이션(migration)이 일어나게 된다. 구체적으로는, 성막 동안의 기판 온도는 100℃ 이상 740℃ 이하, 바람직하게는 200℃ 이상 500℃ 이하가 된다. 성막 동안 기판 온도를 증가함으로써, 평판형 또는 펠릿형 스퍼터링된 입자들이 기판에 도달하면, 기판 표면상에 마이그레이션이 일어나고, 스퍼터링된 입자들의 평평한 면이 기판에 부착된다. 동시에, 스퍼터링된 입자는 포지티브로 대전되어 스퍼터링된 입자들이 서로 반발하면서 기판에 부착되고; 그에 따라 스퍼터링된 입자들은 서로 간에 임의대로 겹치지 않게 되고, 균일한 두께를 갖는 CAAC-OS 막이 성막될 수 있다.
- [0340] 성막 동안 CAAC-OS 막에 혼입되는 불순물의 양을 감소함으로써, 결정 상태가 불순물에 의해 무너지는 것을 억제할 수 있다. 예를 들면, 성막실에 존재하는 불순물(예를 들면, 수소, 물, 이산화탄소, 또는 질소)의 농도가 감소될 수 있다. 또한, 성막 가스 내의 불순물의 농도가 감소될 수 있다. 구체적으로는, 이슬점이 -80℃ 이하, 바람직하게는 -100℃ 이하인 성막 가스가 사용된다.
- [0341] 또한, 성막 가스 내의 산소의 비율이 증가되고 전력을 최적화함으로써 성막시의 플라즈마 손상을 감소하는 것이 바람직하다. 성막 가스 내의 산소의 비율은 30vol% 이상, 바람직하게는 100vol% 이다.
- [0342] 대안적으로, CAAC-OS 막은 다음의 방법에 의해 형성된다.
- [0343] 먼저, 제 1 산화물 반도체 막이 1nm 이상 10nm 미만의 두께로 형성된다. 제 1 산화물 반도체 막은 스퍼터링 방법에 의해 형성된다. 구체적으로는, 기판 온도가 100℃ 이상 5000℃ 이하, 바람직하게는 150℃ 이상 450℃ 이하로 설정되고, 성막 가스 내의 산소의 비율은 30vol% 이상, 바람직하게는 100vol% 로 설정된다.
- [0344] 다음으로, 제 1 산화물 반도체 막이 높은 결정성을 갖는 제 1 CAAC-OS 막이 되도록 가열 처리가 수행된다. 가열 처리의 온도는 350℃ 이상 740℃ 이하, 바람직하게는 450℃ 이상 650℃ 이하가 된다. 가열 처리 시간은 1분 이상 24시간 이하, 바람직하게는 6분 이상 4시간 이하이다. 가열 처리는 불활성 분위기 또는 산화 분위기에서 수행될 수 있다. 불활성 분위기에서 가열 처리를 수행한 후 산화 분위기에서 가열 처리를 수행하는 것이 바람직하다. 불활성 분위기에서의 가열 처리는 짧은 시간 동안 제 1 산화물 반도체 막에서 불순물의 농도를 줄일 수 있다. 동시에, 불활성 분위기에서의 가열 처리는 제 1 산화물 반도체 막에서 산소 결손을 발생시킬 수도 있다. 그러한 경우에, 산화 분위기에서의 가열 처리가 산소 결손을 줄일 수 있다. 1000 Pa 이하, 100 Pa 이하, 10 Pa 이하, 또는 1 Pa 이하와 같은 감압 하에서 가열 처리가 수행될 수 있다. 감압 하에서의 가열 처리는 짧은 시간 동안 제 1 산화물 반도체 막에서의 불순물의 농도를 줄일 수 있다.
- [0345] 1nm 이상 10 nm 미만의 두께를 갖는 제 1 산화물 반도체 막은 제 1 산화물 반도체 막이 10 nm 이상의 두께를 갖는 경우에 비하여 가열 처리에 의해 용이하게 결정화될 수 있다.
- [0346] 다음으로, 제 1 산화물 반도체 막과 동일한 조성을 갖는 제 2 산화물 반도체 막이 10nm 이상 50nm 이하의 두께로 형성된다. 제 2 산화물 반도체 막은 스퍼터링 방법에 의해 형성된다. 구체적으로는, 기판 온도가 100℃ 이상 500℃ 이하, 바람직하게는 150℃ 이상 450℃ 이하로 설정되고, 성막 가스 내의 산소의 비율은 30vol% 이상, 바람직하게는 100vol% 로 설정된다.
- [0347] 다음으로, 제 2 산화물 반도체 막의 고상 성장(solid phase growth)이 제 1 CAAC-OS 막을 사용하여 수행됨으로써 높은 결정성을 갖는 제 2 CAAC-OS 막을 형성하도록 가열 처리가 수행된다. 가열 처리의 온도는 350℃ 이상 740℃ 이하, 바람직하게는 450℃ 이상 650℃ 이하가 된다. 가열 처리 시간은 1분 이상 24시간 이하, 바람직하게는 6분 이상 4시간 이하이다. 가열 처리는 불활성 분위기 또는 산화 분위기에서 수행될 수 있다. 불활성 분위기에서 가열 처리를 수행한 후 산화 분위기에서 가열 처리를 수행하는 것이 바람직하다. 불활성 분위기에서의 가열 처리는 짧은 시간 동안 제 2 산화물 반도체 막에서 불순물의 농도를 줄일 수 있다. 동시에, 불활성 분위기에서의 가열 처리는 제 2 산화물 반도체 막에서 산소 결손을 발생시킬 수도 있다. 그러한 경우에, 산화 분위기에서의 가열 처리가 산소 결손을 줄일 수 있다. 1000 Pa 이하, 100 Pa 이하, 10 Pa 이하, 또는 1 Pa 이하와 같은 감압 하에서 가열 처리가 수행될 수 있다. 감압 하에서의 가열 처리는 짧은 시간 동안 제 2 산화물 반도체 막에서의 불순물의 농도를 줄일 수 있다.
- [0348] 상기한 방법에서, 10 nm 이상의 전체 두께를 갖는 CAAC-OS 막이 형성될 수 있다.
- [0349] 본 실시예는 다른 실시예의 전체 또는 일부에 대해서 변경, 추가, 수정, 삭제, 응용, 상위 개념화 또는 하위 개

념화를 수행함으로써 얻어진다. 그에 따라, 이러한 실시예의 전체 또는 일부는 다른 실시예의 전체 또는 일부와 자유롭게 조합되고 다른 실시예의 전체 또는 일부에 적용되고, 또는 다른 실시예의 전체 또는 일부와 교체될 수 있다.

[0350] (실시예 9)

[0351] 다른 실시예들에서, 다양한 예들이 도시된다. 본 발명의 한 실시예는 상기한 예들에 한정되지 않는다.

[0352] 예를 들면, 본 명세서 등에서, 다양한 구조들을 갖는 트랜지스터들이 특정의 유형에 한정되지 않고 사용될 수 있다. 예를 들면, 단결정 실리콘을 포함하는 트랜지스터 또는 비정질 실리콘, 다결정 실리콘, 미결정(또한, 마이크로크리스탈(microcrystal), 나노크리스탈(nanocrystal), 세미-아몰퍼스(semi-amorphous)라고도 함) 실리콘 등으로 대표되는 비-단결정 반도체 막을 포함하는 트랜지스터가 사용될 수 있다. 대안적으로, 그러한 반도체 등을 박막화함으로써 얻어진 박막 트랜지스터(TFT)가 사용될 수 있다. TFT를 사용하는 경우에, 다양한 이점들이 있다. 예를 들면, TFT는 단결정 실리콘을 사용하는 경우에서보다 낮은 온도에서 형성될 수 있으므로, 제조 비용이 감소될 수 있고, 더 큰 제조 장치가 사용될 수 있다. 더 큰 제조 장치가 사용됨으로써, TFT는 대형 기판을 사용하여 형성될 수 있다. 따라서, 많은 표시 장치들이 저렴하게 동시에 형성될 수 있다. 또는, 제조 온도가 낮기 때문에, 내열성이 약한 기판이 사용될 수 있다. 따라서, 트랜지스터가 투광성 기판을 사용하여 형성될 수 있다. 또는, 투광성 기판을 사용하여 형성된 트랜지스터를 사용함으로써 표시 소자에서의 광 투과가 제어될 수 있다. 또는, 트랜지스터의 두께가 작기 때문에, 트랜지스터에 포함된 막의 일부가 광을 투과시킬 수 있다. 따라서, 개구율이 증가될 수 있다.

[0353] 다결정 실리콘을 형성하는데 있어서 촉매(예를 들면, 니켈)를 사용함으로써, 결정성이 더욱 증가될 수 있으며, 우수한 전기 특성을 갖는 트랜지스터가 형성될 수 있다. 따라서, 게이트 구동 회로(주사선 구동 회로), 소스 구동 회로(신호선 구동 회로), 및 신호 처리 회로(신호 생성 회로, 감마 보정 회로, DA 변환 회로 등)이 동일한 기판을 사용하여 형성될 수 있다.

[0354] 미결정 실리콘을 형성하는데 있어서 촉매(예를 들면, 니켈)를 사용함으로써, 결정성이 더욱 증가될 수 있으며, 우수한 전기 특성을 갖는 트랜지스터가 형성될 수 있다. 동시에, 레이저 조사를 수행하지 않고 가열 처리만을 수행함으로써 결정성이 증가될 수 있다. 따라서, 게이트 구동 회로(주사선 구동 회로) 및 소스 구동 회로의 일부(예를 들면, 아날로그 스위치)가 동일한 기판 위에 형성될 수 있다. 결정성을 위한 레이저 조사가 수행되지 않는 경우에, 실리콘 결정성에 있어서의 불균일이 억제될 수 있다. 따라서, 향상된 화질을 갖는 이미지가 디스플레이될 수 있다. 다결정 실리콘 또는 미결정 실리콘이 촉매(예를 들면, 니켈)를 사용하지 않고서 형성될 수 있다는 것을 유의해야 한다.

[0355] 실리콘의 결정성은 다결정, 미결정 등에 대해 전체 패널에서 향상되는 것이 바람직하지만; 본 발명에서 실리콘의 결정성은 이에 한정되지 않는다. 실리콘의 결정성은 패널의 일부에서만 향상될 수 있다. 선택적으로 결정성을 향상시키는 것은 선택적인 레이저 조사 등에 의해 달성될 수 있다. 예를 들면, 화소 이외의 영역인 주변 구동 회로 영역만이 레이저 광으로 조사될 수 있다. 또는, 게이트 구동 회로, 소스 구동 회로 등의 영역만이 레이저 광으로 조사될 수 있다. 또는, 소스 구동 회로의 일부(예를 들면, 아날로그 스위치)만이 레이저 광으로 조사될 수 있다. 그러한 선택적인 레이저 조사에 의해, 회로가 고속으로 작동해야 할 필요가 있는 영역에서만 실리콘의 결정성이 향상될 수 있다. 화소 영역은 특히 고속으로 작동해야 할 필요가 없으므로, 결정성이 향상되지 않는다 하더라도 화소 회로는 문제없이 작동할 수 있다. 따라서, 결정성이 향상되는 영역이 작게 되면 제조 단계들이 줄어들 수 있다. 결과적으로, 생산량(throughput)이 증가될 수 있고, 제조 비용이 감소될 수 있다. 또는, 필요한 제조 장치들의 수가 적어져, 제조 비용이 감소될 수 있다.

[0356] 트랜지스터의 예들은 화합물 반도체(예를 들면, SiGe 또는 GaAs) 또는 산화물 반도체(예를 들면, ZnO, InGaZnO, 이듐 아연 산화물(IZO), 인듐 주석 산화물(ITO), SnO, TiO, AlZnSnO(AZTO), 또는 In-Sn-Zn-O(ITZO))를 포함하는 트랜지스터, 또는 그러한 화합물 반도체 또는 산화물 반도체의 박막을 포함하는 박막 트랜지스터다. 그에 따라, 제조 온도가 낮아질 수 있고, 예를 들면 그러한 트랜지스터는 실온에서 형성될 수 있다. 따라서, 트랜지스터는 플라스틱 기판 또는 필름 기판과 같은 내열성이 낮은 기판 상에 직접 형성될 수 있다. 그러한 화합물 반도체 또는 산화물 반도체는 트랜지스터의 채널부뿐만 아니라 다른 응용으로도 사용될 수 있다. 예를 들면, 그러한 화합물 반도체 또는 산화물 반도체는 배선, 저항 소자, 화소 전극, 투광성 등에 사용될 수 있다. 그러한 소자가 트랜지스터와 동시에 형성될 수 있으므로, 비용이 감소될 수 있다.

[0357] 예를 들면, 잉크젯법 또는 프린팅법에 의해 형성된 트랜지스터가 사용될 수 있다. 따라서, 그러한 트랜지스터는



실온에서 형성될 수 있고, 낮은 진공에서 형성될 수 있고, 또는 대형 기판을 사용하여 형성될 수 있다. 따라서, 트랜지스터는 마스크(레티클(reticle))를 사용하지 않고서 형성될 수 있으며, 이러한 것은 트랜지스터의 레이아웃을 용이하게 변경되게 할 수 있다. 또는, 트랜지스터는 레지스트를 사용하지 않고서 형성될 수 있어, 재료 비용과 공정수를 감소하게 한다. 또한, 막(film)이 필요한 부분에만 막이 형성될 수 있어, 막이 전체 표면 위에 형성된 후 에칭이 수행되는 제조 방법을 채용하는 경우에 비교하여 재료가 낭비되지 않으므로, 비용이 감소될 수 있다.

[0358] 예를 들면, 유기 반도체 또는 탄소 나노튜브를 포함하는 트랜지스터가 사용될 수 있다. 따라서, 그러한 트랜지스터는 가요성 기판 위에 형성될 수 있다. 유기 반도체 또는 탄소 나노튜브를 포함하는 트랜지스터를 포함하는 장치는 충격(impact)에 강할 수 있다.

[0359] 다양한 다른 구조들을 갖는 트랜지스터들이 사용될 수 있다. 예를 들면, MOS 트랜지스터, 접합형 트랜지스터, 바이폴라 트랜지스터 등이 사용될 수 있다. MOS 트랜지스터는 작은 크기를 가지므로, 대량의 트랜지스터들이 탑재될 수 있다. MOS 트랜지스터와 바이폴라 트랜지스터는 하나의 기판 위에 형성될 수 있으며, 이러한 경우 전력 소비와 크기의 감소, 고속 동작 등이 달성될 수 있다.

[0360] 본 명세서 등에서 예를 들면 둘 이상의 게이트 전극들을 갖는 멀티-게이트 구조의 트랜지스터가 사용될 수 있다. 멀티-게이트 구조로 하면, 채널 영역들이 직렬로 접속되기 때문에 복수의 트랜지스터들이 직렬로 접속된 구조가 제공된다. 따라서, 멀티-게이트 구조로 하면, 오프-상태 전류의 양이 감소될 수 있고, 트랜지스터의 내전압(withstand voltage)이 증가될 수 있다(신뢰성이 향상될 수 있다). 또는, 멀티-게이트 구조로 하면, 트랜지스터가 포화 영역에서 동작할 때 드레인-소스 전압이 변화하더라도 드레인-소스 전류가 그다지 변화하지 않으므로, 전압-전류 특성의 평면 경사가 얻어질 수 있다. 전압-전류 특성의 평면 경사를 활용함으로써, 이상적인 전류원 회로 또는 극도로 높은 저항을 갖는 능동 부하가 얻어질 수 있다. 따라서, 우수한 특성을 갖는 차동 회로, 전류 미러 회로 등이 얻어질 수 있다.

[0361] 예를 들면, 게이트 전극들이 채널의 위와 아래에 제공되는 구조를 갖는 트랜지스터가 사용될 수 있다. 게이트 전극들이 채널의 위와 아래에 제공되는 구조로 하면, 복수의 트랜지스터들이 병렬로 접속된 회로 구조가 제공된다. 따라서, 채널 영역이 증가되어, 전류의 양이 증가될 수 있다. 게이트 전극들이 채널의 위와 아래에 제공되는 구조가 채용되면, 공핍층이 용이하게 형성되고, S 값(subthreshold swing)이 향상될 수 있다.

[0362] 예를 들면, 게이트 전극이 채널 영역의 위에 형성되는 구조, 게이트 전극이 채널 영역의 아래에 형성되는 구조, 스택형 구조, 반전 스택형 구조, 채널 영역이 복수의 영역들로 분할된 구조, 채널 영역들이 병렬 또는 직렬로 접속된 구조 등을 갖는 트랜지스터가 사용될 수 있다. 평면형, FIN 형, TRI-GATE 형, 탑-게이트 형, 바텀-게이트 형, 더블-게이트 형(채널의 위 및 아래에 게이트를 가짐) 등과 같은 다양한 구조들 중 임의의 것을 갖는 트랜지스터가 사용될 수 있다.

[0363] 예를 들면, 소스 전극 또는 드레인 전극이 채널 영역(또는 그 일부)과 중첩하는 구조를 갖는 트랜지스터가 사용될 수 있다. 소스 전극 또는 드레인 전극이 채널 영역(또는 그 일부)과 중첩하는 구조가 채용되면, 채널 영역의 일부에 축적된 전하로 인하여 불안정한 동작이 방지될 수 있다.

[0364] 예를 들면, LDD 영역이 제공된 구조를 갖는 트랜지스터가 사용될 수 있다. LDD 영역의 제공은 오프-전류의 감소 또는 트랜지스터의 내전압의 증가(신뢰성의 향상)를 가능하게 한다. 또는, LDD 영역을 제공함으로써, 트랜지스터가 포화 영역에서 동작할 때 드레인-소스 전압이 변화하더라도 드레인 전류가 그다지 변화하지 않으므로, 전압-전류 특성의 평면 경사가 얻어질 수 있다.

[0365] 예를 들면, 본 명세서 등에서, 다양한 기판들이 트랜지스터를 형성하기 위해 사용될 수 있다. 예를 들면, 기판의 유형은 특정 유형에 한정되지 않는다. 기판의 예들은 반도체 기판(예들 들면, 단결정 기판 또는 실리콘 기판), SOI 기판, 유리 기판, 석영 기판, 플라스틱 기판, 금속 기판, 스테인리스 스틸 기판, 스테인리스 스틸 포일을 포함하는 기판, 텅스텐 기판, 텅스텐 포일을 포함하는 기판, 가요성 기판, 어태치먼트 필름(attachment film), 섬유 모양(fibrous)의 재료를 포함하는 페이퍼, 및 기재 필름(base material film)을 포함한다. 유리 기판의 예들은 바륨 보로실리케이트 유리 기판, 알루미늄보로실리케이트 유리 기판, 및 소다 석회 유리 기판을 포함한다. 가요성 기판, 어태치먼트 필름, 기재 필름 등의 예들은 다음과 같다: 폴리에틸렌 테레프탈레이트(PET), 폴리에틸렌 나프타레이트(PEN), 폴리에테르 설펜(PES)으로 대표되는 플라스틱; 아크릴과 같은 합성 수지; 폴리프로필렌(polypropylene); 폴리에스테르; 폴리 불화 비닐; 폴리 염화 비닐; 폴리아미드; 폴리이미드; 아라미드; 에폭시; 무기 증착 필름; 및 페이퍼. 구체적으로는, 트랜지스터가 반도체 기판, 단결정 기판, SOI 기

관 등을 사용하여 형성될 때, 특성, 크기, 형상 등의 편차가 작고, 높은 전류 공급 능력을 갖고 크기가 작은 트랜지스터를 형성할 수 있다. 그러한 트랜지스터를 사용하여 회로를 형성함으로써, 회로의 소비 전력이 감소될 수 있거나 고집적화가 달성될 수 있다.

[0366] 기판을 사용하여 트랜지스터를 형성하여, 이후 상기 트랜지스터를 다른 기판으로 전치할 수 있다. 트랜지스터가 전치되는 기판의 예들은, 상기 트랜지스터가 형성되는 상기한 기판 외에, 페이퍼 기판, 셀로판 기판, 아라미드 필름 기판, 폴리이미드 필름 기판, 석재 기판, 목재 기판, 천 기판(천연 섬유(예를 들면, 비단, 솜 또는 삼), 합성 섬유(예를 들면, 나일론(nylon), 폴리우레탄(polyurethane), 폴리에스테르), 재생 섬유(예를 들면, 아세트이트(acetate), 큐프라(cupra), 레이온(rayon) 또는 재생 폴리에스테르) 등), 피혁 기판, 또는 고무 기판을 포함한다. 그러한 기판의 사용은 우수한 특성을 갖는 트랜지스터, 소비 전력이 낮은 트랜지스터의 형성할 수 있고, 또는 내구성이 높고 내열성이 높은 장치를 가능하게 하며, 또는 경량화 또는 박형화를 도모할 수 있다.

[0367] 원하는 기능을 실현하기 위해 필요한 회로들은 하나의 기판(예를 들면, 유리 기판, 플라스틱 기판, 단결정 기판, 또는 SOI 기판)을 사용하여 형성될 수 있다. 이러한 방법으로, 구성요소들의 수를 감소함으로써 비용이 절감될 수 있고, 또는 회로 구성요소들에 대한 접속점들의 수를 감소함으로써 신뢰성이 향상될 수 있다.

[0368] 미리 결정된 기능을 실현하기 위해 필요한 모든 회로들이 하나의 기판을 사용하여 형성될 필요가 있는 것은 아니다. 즉, 미리 결정된 기능을 실현하기 위해 필요한 회로들 중 일부가 하나의 기판을 사용하여 형성될 수 있고, 미리 결정된 기능을 실현하기 위해 필요한 회로들 중 다른 일부가 다른 기판을 사용하여 형성될 수 있다. 예를 들면, 미리 결정된 기능을 실현하기 위해 필요한 회로들 중 일부는 유리 기판을 사용하여 형성될 수 있고, 미리 결정된 기능을 실현하기 위해 필요한 회로들 중 다른 일부는 단결정 기판(또는, SOI 기판)을 사용하여 형성될 수 있다. 미리 결정된 기능을 실현하기 위해 필요한 회로들 중 다른 일부가 형성되는 단결정 기판(그러한 기판을 IC 칩이라고도 한다)은 COG(칩 온 글래스)에 의해 유리 기판에 접속될 수 있고, 상기 IC 칩은 상기 유리 기판 위에 제공될 수 있다. 또는, 상기 IC 칩은 TAB(tape automated bonding), COF(chip on film), SMT(surface mount technology), 인쇄 회로 기판 등에 의해 상기 유리 기판에 접속될 수 있다. 상기 회로들의 일부가 이러한 방식으로 화소부로서 동일한 기판 위에 형성되면, 구성요소들의 수를 감소함으로써 비용이 절감될 수 있고, 또는 회로 구성요소들 사이의 접속점들의 수를 감소함으로써 신뢰성이 향상될 수 있다. 특히, 구동 전압이 높은 부분의 회로, 구동 주파수가 높은 부분의 회로 등은 많은 경우에 있어서 많은 전력을 소비한다. 이러한 관점에서, 화소부가 형성되는 기판과는 다른 기판(예를 들면, 단결정 기판) 위에 그러한 회로가 형성되어, 그에 따라 IC 칩이 형성된다. 이러한 IC 칩의 사용은 소비 전력의 증가를 방지할 수 있다.

[0369] 본 명세서에서 도면과 문장에 명시되지 않는 내용에 대해서 이를 제외한 발명이 구성될 수 있다. 또는, 어떤 값의 범위가 기재될 때, 그 범위가 자유롭게 좁혀지거나 그 범위 내의 어떤 값이 배제될 수 있어, 본 발명은 그 범위 일부를 배제하여 규정될 수 있다. 이러한 방법으로, 예를 들면 종래 기술을 배제하도록 본 발명의 범위를 규정하는 것이 가능하다.

[0370] 구체적인 예로서, 제 1 트랜지스터 내지 제 5 트랜지스터를 포함하는 회로도가 기재된다. 이 경우, 회로는 본 발명에 제 6 트랜지스터를 포함하지 않는 것으로 규정될 수 있다. 상기 회로는 본 발명에 용량 소자를 포함하지 않는 것으로 규정될 수 있다. 또한, 상기 회로는 본 발명에 특정 접속 구조를 갖는 제 6 트랜지스터를 포함하지 않는 것으로 또한 규정될 수 있다. 또한, 상기 회로는 본 발명에 특정 접속 구조를 갖는 용량 소자를 포함하지 않는 것으로 규정될 수 있다. 예를 들면, 제 3 트랜지스터의 게이트에 그 게이트가 접속된 제 6 트랜지스터가 본 발명에 포함되지 않는 것으로 규정될 수 있다. 예를 들면, 제 3 트랜지스터의 게이트에 그 제 1 전극이 접속된 용량 소자가 본 발명에 포함되지 않는 것으로 규정될 수 있다.

[0371] 다른 구체적인 예로서, 어떤 값의 기재 "전압은 3V 이상 10V 이하가 바람직하다"가 주어진다. 이 경우, 예를 들면, 상기 전압이 -2V 이상 1V 이하인 경우는 본 발명으로부터 배제된다고 규정될 수 있다. 예를 들면, 상기 전압이 13V 이상인 경우는 본 발명으로부터 배제된다고 규정될 수 있다. 예를 들면, 상기 전압은 본 발명에서 5V 이상 8V 이하라고 규정될 수 있다. 예를 들면, 상기 전압은 본 발명에서 대략 9V 라고 규정될 수 있다. 예를 들면, 상기 전압은 본 발명에서 3V 이상 10V 이하지만, 9V는 아니라고 규정될 수 있다.

[0372] 또 다른 구체적인 예로서, "전압은 10V가 되는 것이 바람직하다"라는 기재가 주어진다. 이 경우, 예를 들면, 상기 전압이 -2V 이상 1V 이하인 경우는 본 발명으로부터 배제된다고 규정될 수 있다. 예를 들면, 상기 전압이 13V 이상인 경우는 본 발명으로부터 배제된다고 규정될 수 있다.

[0373] 또 다른 구체적인 예로서, "막은 절연막이다"라는 기재가 재료의 특성을 기재하기 위해 주어진다. 이 경우, 예

를 들면, 상기 절연막이 유기 절연막인 경우는 본 발명으로부터 배제된다고 규정될 수 있다. 예를 들면, 상기 절연막이 무기 절연막인 경우는 본 발명으로부터 배제된다고 규정될 수 있다.

[0374] 또 다른 구체적인 예로서, "막은 A와 B 사이에 제공된다"라는 적층 구조의 기재가 주어진다. 이 경우, 예를 들면, 상기 막이 4층 이상의 적층막인 경우는 본 발명으로부터 배제된다고 규정될 수 있다. 예를 들면, 도전막이 A와 상기 막 사이에 제공되는 경우는 본 발명으로부터 배제된다고 규정될 수 있다.

[0375] 다양한 사람들이 본 명세서 등에 기재된 발명을 실시할 수 있다. 하지만, 본 발명의 실시는 다른 사람들이 연관될 수 있다. 예를 들면, 송수신 시스템의 경우에 있어서, 다음의 경우가 가능하다: 회사 A는 송신 장치를 제조 및 판매하고, 회사 B는 수신 장치를 제조 및 판매하는 경우가 있다. 다른 예로서, TFT 및 발광 소자를 포함하는 발광 장치의 경우에 있어서, 다음의 경우가 가능하다: 회사 A는 TFT를 포함하는 반도체 장치를 제조 및 판매하고, 회사 B는 상기 반도체 장치를 구입하고 상기 반도체 장치용 발광 소자를 제공하여 발광 장치를 완성하는 경우가 있다.

[0376] 그러한 경우, 회사 A 및 회사 B의 각각에 대해 특허 침해를 주장하도록 본 발명의 한 실시예가 구성될 수 있다. 즉, 회사 A 및 회사 B에 대해 특허 침해 소송을 제기할 수 있는 본 발명의 한 실시예가 명확하여, 본 명세서 등에 개시된 것으로 판단될 수 있다. 예를 들면, 송수신 시스템의 경우에 있어서, 본 발명의 한 실시예는 송신 장치만으로 구성될 수 있으며, 본 발명의 한 실시예는 수신 장치만으로 구성될 수 있다. 본 발명의 이들 실시예들은 명확하며, 본 명세서 등에 개시된 것으로 판단될 수 있다. 다른 예로서, TFT 및 발광 소자를 포함하는 발광 장치의 경우에 있어서, 본 발명의 한 실시예는 TFT를 포함하는 반도체 장치만으로 구성될 수 있으며, 본 발명의 한 실시예는 TFT 및 발광 소자를 포함하는 발광 장치만으로 구성될 수 있다. 본 발명의 이들 실시예들은 명확하며, 본 명세서 등에 개시된 것으로 판단될 수 있다.

[0377] 본 명세서 등에서, 능동 소자(예를 들면, 트랜지스터 또는 다이오드), 수동 소자(예를 들면, 용량 소자 또는 저항 소자) 등의 단자들이 접속되는 부분들이 규정되지 않는 경우에도, 당업자는 본 발명의 한 실시예를 구성할 수 있을 것이다. 즉, 본 발명의 한 실시예는 접속부들이 규정되지 않는다 하더라도 명확하다고 할 수 있다. 또한, 본 명세서 등에 접속부가 개시되는 경우, 일부 경우에는 접속부가 규정되지 않은 본 발명의 한 실시예가 본 명세서 등에 개시된다고 판단할 수 있다. 특히, 단자가 접속될 수 있는 몇몇의 가능한 부분들이 있는 경우, 단자가 접속되는 모든 부분들을 규정할 필요는 없다. 따라서, 능동 소자(예를 들면, 트랜지스터 또는 다이오드), 수동 소자(예를 들면, 용량 소자 또는 저항 소자) 등의 단자들 중 일부가 접속되는 부분들만을 규정함으로써 본 발명의 한 실시예를 구성할 수 있다.

[0378] 본 명세서 등에서, 어떤 회로의 적어도 접속부가 규정되면, 당업자는 본 발명을 규정하는 것이 가능할 수 있다. 또는, 어떤 회로의 적어도 기능이 규정되면, 당업자는 본 발명을 규정하는 것이 가능할 수 있다. 즉, 어떤 회로의 기능이 규정되면, 본 발명의 한 실시예는 명료할 수 있다. 또한, 그 기능이 규정된 본 발명의 한 실시예가 본 명세서 등에 개시된다고 판단할 수 있다. 따라서, 어떤 회로의 접속부가 규정되면, 기능이 규정되지 않는 경우에도 상기 회로는 본 발명의 한 실시예로서 개시되며, 본 발명의 한 실시예가 구성될 수 있다. 어떤 회로의 기능이 규정되면, 접속부가 규정되지 않는 경우에도 상기 회로는 본 발명의 한 실시예로서 개시되며, 본 발명의 한 실시예가 구성될 수 있다.

[0379] 본 명세서 등에서, 하나의 실시예에 기재된 도면 또는 문장에 있어서, 그 도면 또는 문장의 일부를 꺼내고, 발명의 한 실시예를 구성하는 것이 가능하다. 따라서, 어떤 부분에 연관된 도면 또는 문장이 기재되어 있는 경우, 그 도면 또는 문장의 일부로부터 꺼낸 내용도 역시 본 발명의 한 실시예로서 개시되어 있는 것이며, 발명의 한 실시예가 구성될 수 있다. 따라서, 예를 들면, 능동 소자(예를 들면, 트랜지스터 또는 다이오드), 배선, 수동 소자(예를 들면, 용량 소자 또는 저항 소자), 도전층, 절연층, 반도체 층, 유기 재료, 무기 재료, 구성요소, 장치, 동작 방법, 제조 방법 등 중 하나 이상을 포함하는 도면 또는 문장에 있어서, 그 도면 또는 문장의 일부를 꺼내고, 발명의 한 실시예를 구성하는 것이 가능하다. 예를 들면, N개의 회로 소자(예를 들면, 트랜지스터 또는 용량 소자; N은 정수)가 제공되는 회로도로부터, M개의 회로 소자(예를 들면, 트랜지스터 또는 용량 소자; M은 정수,  $M < N$ )를 꺼내고, 본 발명의 한 실시예를 구성하는 것이 가능하다. 다른 예로서, N개의 층(N은 정수)이 제공된 단면도로부터, M개의 층(M은 정수,  $M < N$ )을 꺼내고, 발명의 한 실시예를 구성하는 것이 가능하다. 또 다른 예로서, N개의 요소(N은 정수)가 제공된 플로우차트로부터, M개의 요소(M은 정수,  $M < N$ )를 꺼내고, 발명의 한 실시예를 구성하는 것이 가능하다.

[0380] 본 명세서 등에서, 적어도 하나의 구체적인 예가 하나의 실시예에 기재된 도면 또는 문장에 기재될 경우, 그 구체적인 예의 넓은 개념이 추론될 수 있다는 것을 당업자는 용이하게 이해할 수 있을 것이다. 따라서, 하나의 실

시에에 기재된 도면 또는 문장에서, 적어도 하나의 구체적인 예가 기재되는 경우 그 구체적인 예의 넓은 개념이 본 발명의 한 실시예로서 개시된 것이며, 발명의 한 실시예가 구성될 수 있다.

- [0381] 본 명세서 등에서, 적어도 도면(도면의 일부가 될 수 있음)에 기재된 내용이 본 발명의 한 실시예로서 개시되며, 본 발명의 한 실시예가 구성될 수 있다. 따라서, 도면에 어떤 내용이 기재되어 있으면, 그 내용이 문장에 기재되어 있지 않더라도 그 내용은 본 발명의 한 실시예로서 개시되는 것이며, 본 발명의 한 실시예가 구성될 수 있다. 유사하게, 도면으로부터 꺼낸 도면의 일부가 본 발명의 한 실시예로서 개시되며, 본 발명의 한 실시예가 구성될 수 있다.
- [0382] 일부 경우에 있어서, 도면에서 크기, 층의 두께 또는 영역이 명료화를 위해 과장되어 있다. 따라서, 본 발명의 실시예들은 그러한 스케일에 한정되지 않는다.
- [0383] 본 명세서에서, 예를 들면, 물체의 형상을 "직경", "입자 크기(직경)", "치수(dimension)", "크기(size)" 또는 "폭" 과 같은 용어를 사용하여 기재될 경우, 상기 용어는 물체가 맞는 최소 입방체의 한 변의 길이 또는 물체 단면의 등가의 원 직경으로서 간주될 수 있다. 용어 "물체 단면의 등가의 원 직경"은 물체 단면의 것과 동일한 면적을 갖는 완전한 원의 직경을 말한다.
- [0384] "반도체"는 예를 들면, 도전성이 충분히 낮은 경우에 "절연체"의 특성을 포함한다. 또한, "반도체" 및 "절연체"는 "반도체"와 "절연체" 사이의 경계가 명확하지 않기 때문에 일부 경우에서 서로 엄밀하게 구별될 수 없다. 따라서, 본 명세서에서 "반도체"는 일부 경우에 "절연체"라고 말할 수 있다. 마찬가지로, 본 명세서에서 "절연체"는 일부 경우에 "반도체"라고 말할 수 있다.
- [0385] 또한, "반도체"는 예를 들면, 도전성이 충분히 높은 일부 경우에는 "도전체"의 특성을 포함한다. 또한, "반도체" 및 "도전체"는 "반도체"와 "도전체" 사이의 경계가 명확하지 않기 때문에, 일부 경우에 서로 간에 엄밀하게 구별할 수 없다. 따라서, 본 명세서에서 "반도체"는 일부 경우에 "도전체"라고 말할 수 있다. 마찬가지로, 본 명세서에서 "도전체"는 일부 경우에 "반도체"라고 말할 수 있다.
- [0386] 반도체 막의 불순물은 예를 들면, 반도체 막을 구성하는 주성분과는 다른 원소를 말한다. 예를 들면, 농도가 0.1atomic% 미만의 원소는 불순물이다. 예를 들면, 불순물이 포함되면, 반도체 막 내에 캐리어 트랩이 형성될 수 있거나, 캐리어이동도가 저하될 수 있거나, 또는 결정성이 저하될 수 있다. 반도체 막이 산화물 반도체 막일 경우, 반도체 막의 특성을 변화시키는 불순물의 예들은, 제 1족 원소, 제 2족 원소, 제 14족 원소, 제 15족 원소, 및 주성분과는 다른 천이 금속을 포함하며; 구체적으로는 예를 들면, 수소(물에 포함), 리튬, 나트륨, 실리콘, 붕소, 인, 탄소, 및 질소가 있다. 반도체가 산화물 반도체인 경우, 불순물의 혼입에 의해 산소 결손이 형성될 수 있다. 또한, 반도체 막이 실리콘 막일 경우, 반도체 막의 특성을 변화시키는 불순물의 예들은 예를 들면, 산소, 수소를 제외한 제 1족 원소, 제 2족 원소, 제 13족 원소, 제 15족 원소를 포함한다.
- [0387] 본 명세서에서, 과잉 산소는 예를 들면, 화학량론적 조성을 초과하는 산소를 말한다. 또는, 과잉 산소는 예를 들면, 가열에 의해 방출하는(release) 산소를 말한다. 과잉 산소는 막이나 층의 내부를 이동할 수 있다. 과잉 산소는 막 또는 층의 원자 간을 이동하거나, 또는 과잉 산소는 막 또는 층을 구성하는 산소를 교체하고 당구공처럼 이동한다. 과잉 산소를 갖는 절연막은 예를 들면, 가열 처리에 의해 산소가 방출하는 절연막을 의미한다.
- [0388] 본 명세서에서, 용어 "평행"은 2개의 직선들 사이에 형성된 각도가  $-10^{\circ}$  이상  $10^{\circ}$  이하인 것을 나타내고, 따라서,  $-5^{\circ}$  이상  $5^{\circ}$  이하의 경우도 포함한다. 또한, 용어 "수직"은 2개의 직선들 사이에 형성된 각도가  $80^{\circ}$  이상  $100^{\circ}$  이하인 것을 나타내며, 따라서,  $85^{\circ}$  이상  $95^{\circ}$  이하의 경우를 포함한다.
- [0389] 실시예에서, 도전막은 예를 들면, 알루미늄, 티탄, 크롬, 코발트, 니켈, 구리, 이트륨, 지르코늄, 몰리브덴, 루테튬, 은, 탄탈 또는 텅스텐을 포함하는 도전막의 적층 또는 단층을 사용하여 형성될 수 있다. 투광성 도전막으로서 예를 들면, In-Zn-W 산화물 막, In-Sn 산화물 막, In-Zn 산화물 막, 산화 인듐 막, 산화 아연 막 및 산화 주석 막과 같은 산화물 막이 사용될 수 있다. 또한, 상기한 산화물 막에는 Al, Ga, Sb, F 등이 미량 첨가될 수 있다. 또한, 광의 투과를 가능하게 하는 두께를 갖는 금속 박막(바람직하게는, 5nm 이상 30 nm 이하 정도)이 사용될 수 있다. 예를 들면 5nm의 두께를 갖는 Ag 막, Mg 막 또는 Ag-Mg 합금 막이 사용될 수 있다. 가시광을 효과적으로 반사하는 막으로서, 예를 들면, 리튬, 알루미늄, 티탄, 마그네슘, 란탄, 은, 실리콘 또는 니켈을 포함하는 막이 사용될 수 있다.
- [0390] 또한, 절연막으로서, 예를 들면, 산화 알루미늄, 산화 마그네슘, 산화 실리콘, 산화 질화 실리콘, 질화 산화 실리콘, 질화 실리콘, 산화 갈륨, 산화 게르마늄, 산화 이트륨, 산화 지르코늄, 산화 란탄, 산화 네오디뮴, 산화 하프늄 또는 산화 탄탈을 포함하는 절연막의 단층 또는 적층이 사용될 수 있다. 또는, 폴리이미드 수지, 아



크릴 수지, 에폭시 수지, 실리콘 수지 등의 수지막이 사용될 수 있다.

- [0391] 또한, 본 명세서에 있어서, 삼방정계(trigonal crystal system) 및 마름모 결정계(rhombohedral crystal system)가 육방정계에 포함된다.
- [0392] 또한, 본 명세서에서 "제 1", "제 2", 및 "제 3" 등의 용어는, 구성 요소의 혼동을 피하기 위하여 사용되며, 그 구성요소를 수적으로 한정하는 것은 아니다. 따라서, 예를 들면, 용어 "제 1"은 "제 2" 또는 "제 3" 등과 적절히 교체될 수 있다.
- [0393] 본 명세서에 있어서, 포토리소그래피 공정을 행한 후에 에칭 공정이 수행되는 경우에는 포토리소그래피 공정에서 형성된 마스크는 제거된다.
- [0394] 일부 경우에서, 백 채널(back channel)에 전위를 인가하기 위한 제 2 게이트가 트랜지스터에 추가로 제공된다. 그 경우, 2 개의 게이트들을 구별하기 위해, 본 명세서에서는 게이트로 통상 불리는 단자를 "프론트 게이트(front gate)"라 부르고, 다른 게이트를 "백 게이트(back gate)"라 부른다.
- [0395] 전압은 2 지점 간의 전위차를 말하고, 전위는 정전기장 내의 주어진 점에서의 단위 전하의 정전 에너지(전기적인 위치 에너지(electric potential energy))를 말한다. 일반적으로, 어떤 한점에 있어서의 전위와 기준 전위(예를 들면, 그라운드 전위) 사이의 차를 단지 전위 혹은 전압이라고 부르고, 전위와 전압은 많은 경우에 동의어로 사용된다. 이 때문에, 본 명세서에서는 특히 다르게 지정하지 않는 한, 전위를 전압으로 바꾸어 말할 수 있고, 전압을 전위로 바꾸어 말할 수 있다.
- [0396] 본 명세서 등에서, 전압은 많은 경우에 있어서 주어진 전위와 기준 전위(예를 들면 그라운드 전위) 사이의 차를 말한다. 그에 따라서, 전압, 전위, 전위차는 또한 전위, 전압, 전압차로 각각 말할 수 있다. 또한 전압은 2 지점들의 전위들 사이의 차를 말하고, 전위는 정전기장 내의 주어진 점에서의 단위 전하의 정전 에너지(전기적인 위치 에너지)을 말한다.
- [0397] 일반적으로, 전위나 전압은 상대적인 값이다. 따라서, 그라운드 전위는 반드시 0 볼트는 아니다.
- [0398] 트랜지스터는 반도체 소자의 한 종류이며, 전류나 전압의 증폭이나, 도통 또는 비도통을 제어하는 스위칭 동작 등을 실현할 수 있다. 본 명세서에서의 트랜지스터는 절연 게이트 전계 효과 트랜지스터(IGFET) 및 박막 트랜지스터(TFT)를 포함한다.
- [0399] 본 명세서 등에서, 트랜지스터는, 게이트, 드레인, 및 소스의 적어도 세 개의 단자들을 갖는 소자다. 그리고, 트랜지스터는 드레인(드레인 단자, 드레인 영역, 또는 드레인 전극)과 소스(소스 단자, 소스 영역, 또는 소스 전극) 사이의 채널 영역을 가지며, 전류는 드레인, 채널 영역, 및 소스를 통해 흐를 수 있다. 여기에서, 트랜지스터의 소스와 드레인은 트랜지스터의 구조, 동작 조건 등에 의해서 변화하므로, 어느 것이 소스인지 또는 드레인인지를 규정하는 것은 용이하지 않다. 따라서, 일부 경우에서 소스 또는 드레인으로서 기능하는 부분을 소스 또는 드레인이라고 부르지는 않는다. 그 경우, 예를 들면, 소스와 드레인 중 하나를 제 1 단자, 제 1 전극, 또는 제 1 영역이라 하고, 소스와 드레인 중 다른 하나를 제 2 단자, 제 2 전극, 또는 제 2 영역이라 한다.
- [0400] 본 명세서 등에서 X 및 Y가 접속되어 있다라고 명시적으로 기재되어 있는 경우, X 및 Y가 전기적으로 접속되어 있는 경우와, X 및 Y가 기능적으로 접속되어 있는 경우와, X 및 Y가 직접 접속되어 있을 경우가, 본 명세서에 포함된다. 여기에서, X 및 Y는 각각 대상물(예를 들면, 장치, 소자, 회로, 배선, 전극, 단자, 도전막, 층등)을 나타낸다. 따라서, 미리 결정된 접속 관계, 예를 들면, 도면 또는 문장에서 나타난 접속 관계에 한정되지 않고, 도면 또는 문장에서 나타난 접속 관계를 갖는 소자들 사이에 또 다른 소자가 제공될 수 있다.
- [0401] X 및 Y가 직접적으로 접속되어 있는 경우의 예들은, X와 Y 사이의 전기적 접속을 가능하게 하는 소자(예를 들면, 스위치, 트랜지스터, 용량 소자, 인덕터, 저항 소자, 다이오드, 표시 소자, 발광 소자, 부하 등)가 X와 Y 사이에 접속되지 않는 경우, 및 X와 Y 사이의 전기적인 접속을 가능하게 하는 소자가 그들 사이에 제공되지 않고서 X 및 Y가 접속되는 경우를 포함한다.
- [0402] 예를 들면, X 및 Y가 전기적으로 접속되어 있는 경우에, X와 Y 사이의 전기적인 접속을 가능하게 하는 하나 이상의 소자들(예를 들면, 스위치, 트랜지스터, 용량 소자, 인덕터, 저항 소자, 다이오드, 표시 소자, 발광 소자, 부하 등)이, X와 Y 사이에 접속될 수 있다. 스위치는 온(on) 또는 오프(off)되도록 제어된다. 즉, 스위치는 전류를 흘릴지 또는 흘리지 않을지를 결정하도록 도통되거나 도통되지 않는 다(턴-온(turn on) 또는 턴-오프(turn off)). 또는, 스위치는 전류 경로를 선택하고 변경하는 기능을 갖는다. X 및 Y가 전기적으로 접속되는 경우는,

X 및 Y가 직접적으로 접속되는 경우를 포함한다.

[0403] 예를 들면, X 및 Y가 기능적으로 접속되는 경우에, X와 Y 사이의 기능적인 접속을 가능하게 하는 하나 이상의 회로들(예를 들면, 논리 회로(인버터, NAND 회로, 또는 NOR 회로); 신호 변환 회로(DA 변환 회로, AD 변환 회로, 또는 감마(gamma) 보정 회로); 전위 레벨 변환 회로(전원 회로(예를 들면, 스텝-업(step-up) 회로 또는 스텝-다운(step-down) 회로) 또는 신호의 전위 레벨을 변경하는 레벨 시프터 회로); 전압원; 전류원; 스위칭 회로; 증폭 회로(신호 진폭 또는 전류량 등을 증가시킬 수 있는 회로, 연산 증폭기, 차동 증폭 회로, 소스 폴로어 회로, 또는 버퍼 회로); 신호 생성 회로; 메모리 회로; 및/또는 제어 회로)이, X와 Y 사이에 접속될 수 있다. 예를 들면, X로부터 출력된 신호가 Y에 전달되는 경우에, X와 Y 사이에 다른 회로가 삽입되어 있다고 하더라도, X 및 Y는 기능적으로 접속된다. X 및 Y가 기능적으로 접속되는 경우는, X 및 Y가 직접적으로 접속되는 경우와 X 및 Y가 전기적으로 접속되는 경우를 포함한다.

[0404] 본 명에서 등에서, "X 및 Y가 전기적으로 접속된다"라는 명시적 기재는, X 및 Y가 전기적으로 접속되고(즉, X 및 Y가 이들 사이에 제공된 다른 소자 또는 다른 회로와 접속되는 경우), X 및 Y가 기능적으로 접속되고(즉, X 및 Y가 이들 사이에 제공된 다른 회로와 기능적으로 접속되는 경우), X 및 Y가 직접적으로 접속되는(즉, X 및 Y가 이들 사이에 다른 소자 또는 다른 회로를 제공하지 않고서 접속되는 경우) 것을 포함한다. 즉, 본 명에서 등에서, "X 및 Y가 전기적으로 접속된다"라는 명시적 기재는, "X 및 Y가 접속된다"라는 기재와 동일하다.

[0405] 예를 들면, 트랜지스터의 소스(또는 제 1 단자 등)가 Z1을 통해(또는 통하지 않고서) X와 전기적으로 접속되고, 트랜지스터의 드레인(또는 제 2 단자 등)이 Z2를 통해(또는 통하지 않고서) Y와 전기적으로 접속되는 경우, 또는 트랜지스터의 소스(또는 제 1 단자 등)가 Z1의 일부에 직접적으로 접속되고, Z1의 다른 일부가 X와 직접적으로 접속되면서, 트랜지스터의 드레인(또는 제 2 단자 등)이 Z2의 일부에 직접적으로 접속되고, Z2의 다른 일부가 Y와 직접적으로 접속되는 경우는, 다음의 표현들 중 임의의 것을 사용하여 표현될 수 있다.

[0406] 상기 표현들은 예를 들면, "X, Y, 트랜지스터의 소스(또는 제 1 단자 등), 및 트랜지스터의 드레인(또는 제 2 단자 등)이 서로 전기적으로 접속되고, X, 트랜지스터의 소스(또는 제 1 단자 등), 트랜지스터의 드레인(또는 제 2 단자 등), 및 Y가 이러한 순서로 서로 전기적으로 접속되는 것"과, "트랜지스터의 소스(또는 제 1 단자 등)가 X와 전기적으로 접속되고, 트랜지스터의 드레인(또는 제 2 단자 등)이 Y와 전기적으로 접속되고, X, 트랜지스터의 소스(또는 제 1 단자 등), 트랜지스터의 드레인(또는 제 2 단자 등), 및 Y가 이러한 순서로 전기적으로 접속되는 것"과, "X가 트랜지스터의 소스(또는 제 1 단자 등) 및 드레인(또는 제 2 단자 등)을 통해 Y와 전기적으로 접속되고, X, 트랜지스터의 소스(또는 제 1 단자 등), 트랜지스터의 드레인(또는 제 2 단자 등), 및 Y가 이러한 순서로 접속되도록 제공되는 것"을 포함한다. 회로 구성에서의 접속 순서가 상기한 예들과 유사한 표현으로 규정되면, 기술적 범위를 명시하도록 트랜지스터의 소스(또는 제 1 단자 등) 및 드레인(또는 제 2 단자 등)이 서로 간에 구별될 수 있다.

[0407] 상기 표현들의 다른 예들은, "트랜지스터의 소스(또는 제 1 단자 등)가 적어도 제 1 접속 경로를 통해 X와 전기적으로 접속되고, 상기 제 1 접속 경로는 제 2 접속 경로를 포함하지 않고, 상기 제 2 접속 경로는 트랜지스터의 소스(또는 제 1 단자 등)와 트랜지스터의 드레인(또는 제 2 단자 등) 사이의 경로이며, Z1이 상기 제 1 접속 경로 상에 있고, 트랜지스터의 드레인(또는 제 2 단자 등)이 적어도 제 3 접속 경로를 통해 Y와 전기적으로 접속되고, 상기 제 3 접속 경로는 상기 제 2 접속 경로를 포함하지 않고, Z2가 상기 제 3 접속 경로 상에 있는 것"을 포함한다. 또한, "트랜지스터의 소스(또는 제 1 단자 등)가 적어도 제 1 접속 경로 상에서 Z1을 통해 X와 전기적으로 접속되고, 상기 제 1 접속 경로는 제 2 접속 경로를 포함하지 않고, 상기 제 2 접속 경로는 트랜지스터를 통해 접속 경로를 포함하고, 트랜지스터의 드레인(또는 제 2 단자 등)은 적어도 제 3 접속 경로 상에서 Z2를 통해 Y와 전기적으로 접속되고, 상기 제 3 접속 경로는 상기 제 2 접속 경로를 포함하지 않는 것"의 표현을 사용하는 것이 가능하다. 상기 표현의 또 다른 예는 "트랜지스터의 소스(또는 제 1 단자 등)가 적어도 제 1 전기 경로 상에서 Z1을 통해 X와 전기적으로 접속되고, 상기 제 1 전기 경로는 제 2 전기 경로를 포함하지 않고, 상기 제 2 전기 경로는 트랜지스터의 소스(또는 제 1 단자 등)로부터 트랜지스터의 드레인(또는 제 2 단자 등)으로의 전기 경로이고, 트랜지스터의 드레인(또는 제 2 단자 등)은 적어도 제 3 전기 경로 상에서 Z2를 통해 Y와 전기적으로 접속되고, 상기 제 3 전기 경로는 제 4 전기 경로를 포함하지 않고, 상기 제 4 전기 경로는 트랜지스터의 드레인(또는 제 2 단자 등)으로부터 트랜지스터의 소스(또는 제 1 단자 등)로의 전기 경로인 것"이다. 회로 구성에서의 접속 경로가 상기한 예들과 유사한 표현으로 규정되면, 기술적 범위를 명시하도록 트랜지스터의 소스(또는 제 1 단자 등) 및 드레인(또는 제 2 단자 등)이 서로 간에 구별될 수 있다.

[0408] 이들 표현들은 예들이므로, 이러한 표현들에 의해 한정되지 않는다. 여기서, X, Y, Z1, 및 Z2의 각각은 대상물

(예를 들면, 장치, 소자, 회로, 배선, 전극, 단자, 도전막, 및 층)을 나타낸다.

- [0409] 회로도에서 독립적인 구성요소들이 서로 간에 전기적으로 접속될 때에도, 일부 경우에서 하나의 구성요소가 복수의 구성요소들의 기능들을 갖는다. 예를 들면, 배선의 일부가 또한 전극으로서 기능할 때, 하나의 도전막이 배선 및 전극으로서 기능한다. 따라서, 본 명세서에서 "전기적 접속"은 그 범주에서 하나의 도전막이 복수의 구성요소들의 기능들을 갖는 경우도 포함한다.
- [0410] 예를 들면, 본 명세서 등에서, Y가 X 상에 또는 그 위에 형성된다는 것이 명시적으로 기재되어 있을 때, Y가 X와 직접 접촉하여 형성된다는 것을 반드시 의미하지는 않는다. 상기 기재는 X 및 Y가 서로 간에 직접 접촉하지 않는 경우, 즉 다른 대상물이 X와 Y 사이에 위치되는 경우를 포함한다. 여기서 X 및 Y의 각각은 대상물(예를 들면, 장치, 소자, 회로, 배선, 전극, 단자, 도전막, 또는 층)에 대응한다.
- [0411] 따라서, 예를 들면, 층 Y가 층 X 상에(또는 위에) 형성된다는 것이 명시적으로 기재되어 있을 때, 이러한 것은 층 Y가 층 X 상에 직접 접촉하여 형성되는 경우와 다른 층(예를 들면, 층 Z)이 층 X 상에 직접 접촉하여 형성되고 층 Y가 층 Z 상에 직접 접촉하여 형성되는 경우의 양쪽 모두를 포함한다. 다른 층(예를 들면, 층 Z)은 단일 층 또는 복수의 층들(적층)이 될 수 있다.
- [0412] 유사하게, Y가 X 위에 형성된다는 것이 명시적으로 기재되어 있을 때, 이러한 것은 Y가 X 상에 직접 접촉하여 형성된다는 것을 반드시 의미하지는 않고, 다른 대상물이 X와 Y 사이에 개재될 수 있다. 따라서, 예를 들면, 층 Y가 층 X 위에 형성된다고 기재되어 있을 때, 이러한 것은 층 Y가 층 X 상에 직접 접촉하여 형성되는 경우와 다른 층(예를 들면, 층 Z)이 층 X 상에 직접 접촉하여 형성되고 층 Y가 층 Z 상에 직접 접촉하여 형성되는 경우의 양쪽 모두를 포함한다. 다른 층(예를 들면, 층 Z)은 단일 층 또는 복수의 층들(적층)이 될 수 있다.
- [0413] Y가 X 위에, 상에, 또는 위쪽에 형성된다고 명시적으로 기재되어 있을 때, 이러한 것은 Y가 X의 위에/위쪽에 비스듬하게 형성되는 경우를 포함한다.
- [0414] 또한, Y가 X 아래에 또는 아래쪽에 형성된다고 명시적으로 기재된 경우에도 상기한 바와 동일하다.
- [0415] 예를 들면, 본 명세서 등에서, "위에", "위쪽에", "아래에", "아래쪽에", "옆에", "우측에", "좌측에", "비스듬하게", "뒤에", "앞에", "안에", "밖에", 및 "내에" 등의 공간적 배치를 기재하는 용어는, 단순히 어떤 요소와 다른 요소 사이 또는 어떤 특징과 다른 특징 사이의 관계를 도면을 참조하여 나타내는데 사용되는 경우가 많다. 본 발명의 실시예들은 이러한 것에 한정되지 않으며, 공간적 배치를 기재하는 이러한 용어들은 도면에서 나타내는 방향뿐만 아니라 다른 방향을 나타낼 수 있다. 예를 들면, "Y가 X 위에 있다"는 것이 명시적으로 기재된 경우, 이러한 것은 Y가 X 위에 있다는 것을 반드시 의미하지는 않는다. 도면에 있는 장치(device)는 반전, 또는 180° 회전될 수 있으므로, Y가 X 아래에 있는 경우가 포함될 수 있다. 따라서 "위에"는 "위에"로 기재된 방향 외에도 "아래에"로 기재된 방향도 나타낼 수 있다. 본 발명의 실시예들은 이러한 것에 한정되지 않으며, "위에"는 "위에" 및 "아래에"로 기재되는 방향들 외에도, "옆에", "우측에", "좌측에", "비스듬하게", "뒤에", "앞에", "안에", "밖에", 및 "내에"로 기재된 다른 방향들 중 임의의 것을 나타낼 수 있는데, 이는 도면 중의 장치는 여러 가지 방향으로 회전될 수 있기 때문이다. 즉, 그러한 용어들은 상황에 따라 적절히 해석될 수 있다.
- [0416] 본 실시예는 다른 실시예의 전체 또는 일부에 대해서 변경, 추가, 수정, 삭제, 응용, 상위 개념화 또는 하위 개념화를 수행함으로써 얻어진다. 그에 따라, 이러한 실시예의 전체 또는 일부는 다른 실시예의 전체 또는 일부와 자유롭게 조합되고 다른 실시예의 전체 또는 일부에 적용되고, 또는 다른 실시예의 전체 또는 일부와 교체될 수 있다.

## 부호의 설명

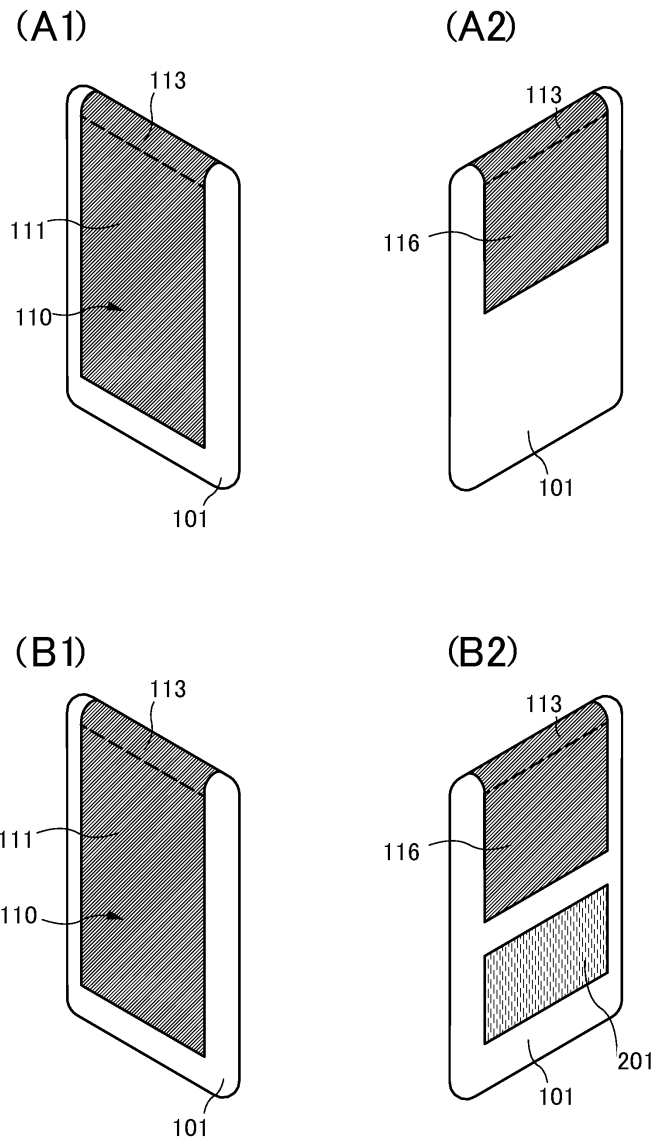
- [0417] 10: 전자총실, 12: 광학계, 14: 시료실, 16: 광학계, 18: 카메라, 20: 관찰실, 22: 필름실, 32: 형광관, 101: 하우징, 110: 표시 패널, 111: 표시 영역, 112: 표시 영역, 113: 표시 영역, 114: 표시 영역, 115: 표시 영역, 116: 표시 영역, 121: 아이콘, 125: 슬라이드 바, 126: 손가락, 150: 전자 기기, 153A: 지지 패널, 155A: 지지 패널, 155b: 지지 패널, 201: 영역, 202: 이미지 센서, 203: 조명 소자, 204: 조명용 이미지, 205: 피사체, 206: 이미지, 207: 이미지, 208: 아이콘, 209: 아이콘, 300: 터치 패널, 301: 표시부, 302: 화소, 302B: 부화소, 302G: 부화소, 302R: 부화소, 302t: 트랜지스터, 303c: 용량 소자, 303g(1): 주사선 구동 회로, 303g(2): 이미징 화소 구동 회로, 303s(1): 이미지 신호선 구동 회로, 303s(2): 이미징 신호선 구동 회로, 303t: 트랜지스터, 308: 이미징 화소, 308p: 광전 변환 소자, 308t: 트랜지스터, 309: FPC, 310: 기관, 310A: 배리어막, 310b: 기관, 310c: 접촉층, 311: 배선, 319: 단자, 321: 절연막, 328: 격벽, 329: 스페이서, 350R: 발광 소자,

351R: 하부 전극, 352: 상부 전극, 353: 층, 353A: 발광 유닛, 353b: 발광 유닛, 354: 중간층, 360: 밀봉재, 367BM: 차광층, 367p: 반사 방지층, 367R: 착색층, 370: 상대 기판, 370A: 배리어막, 370b: 기판, 370c: 접착층, 380B: 발광 모듈, 380G: 발광 모듈, 380R: 발광 모듈, 401: 배터리, 402: 수신 유닛, 403: 통신 장치, 404: 스피커, 405: 스피커, 500: 터치 패널, 500B: 터치 패널, 501: 표시부, 502R: 부화소, 502t: 트랜지스터, 503c: 용량 소자, 503g(1): 주사선 구동 회로, 503t: 트랜지스터, 509: FPC, 510: 기판, 510A: 배리어막, 510b: 기판, 510c: 접착층, 511: 배선, 519: 단자, 521: 절연막, 528: 격벽, 550R: 발광 소자, 560: 밀봉재, 567BM: 차광층, 567p: 반사 방지층, 567R: 착색층, 570: 기판, 570A: 배리어막, 570b: 기판, 570b: 기판, 570c: 접착층, 580R: 발광 모듈, 590: 기판, 591: 전극, 592: 전극, 593: 절연층, 594: 배선, 595: 터치 센서, 597: 접착층, 598: 배선, 599: 접속층

본 출원은 2013년 11월 28일에 일본 특허청에 출원된 일본 특허 출원 일련 번호 2013-245670에 기초하고, 본 명세서에 그 전문이 참조로 통합된다.

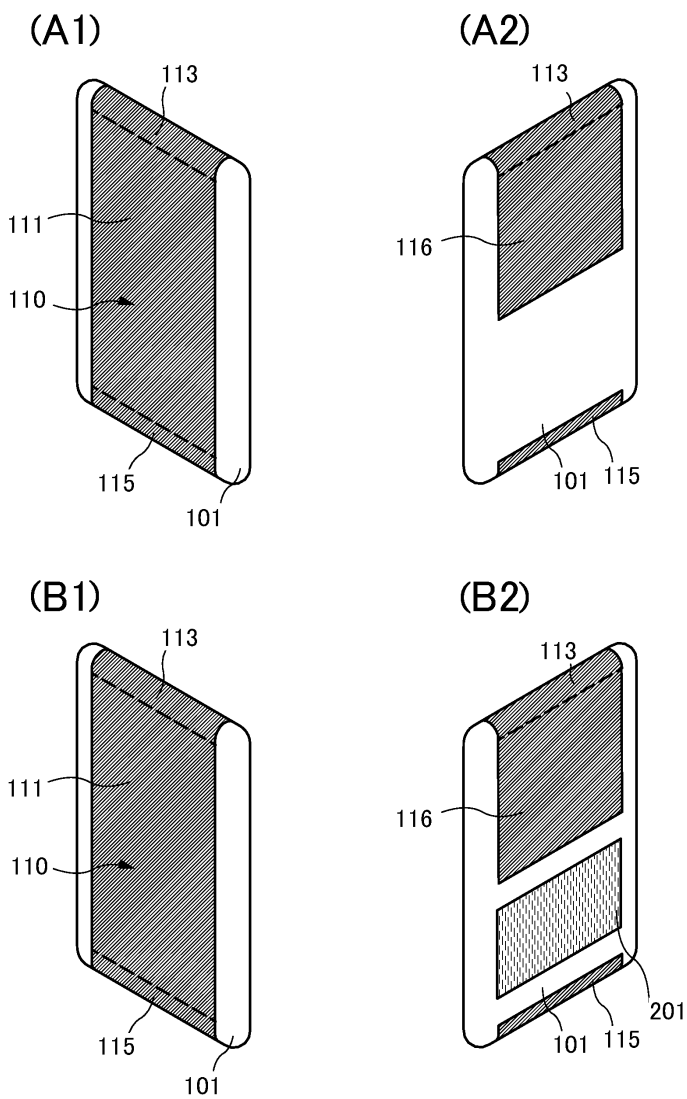
## 도면

### 도면1

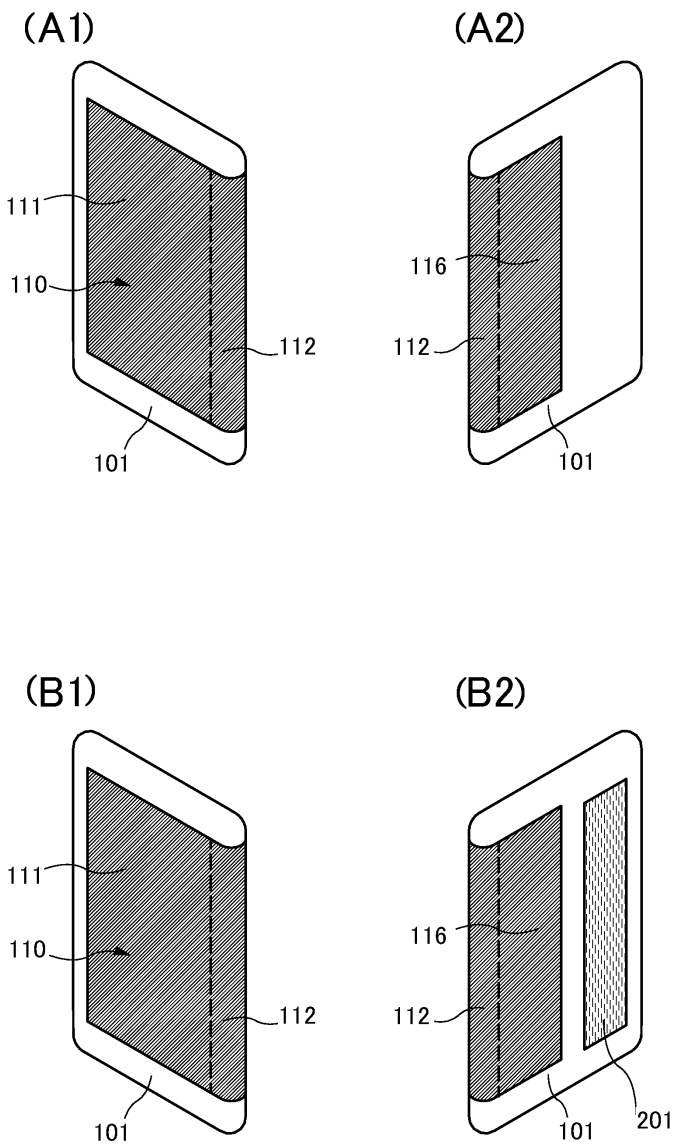




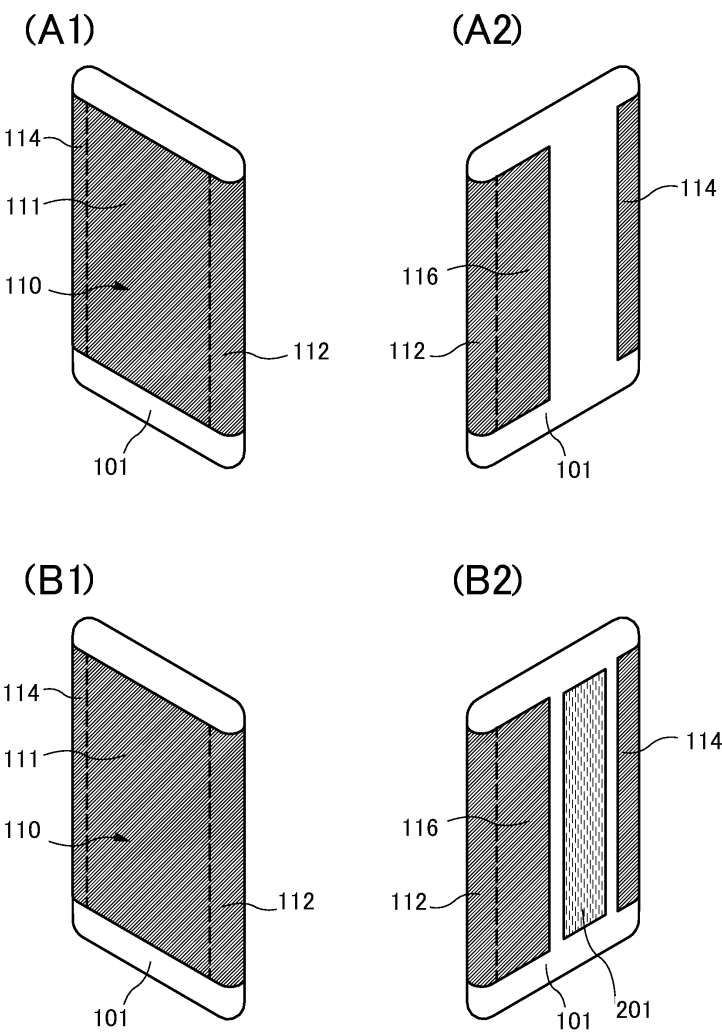
도면2



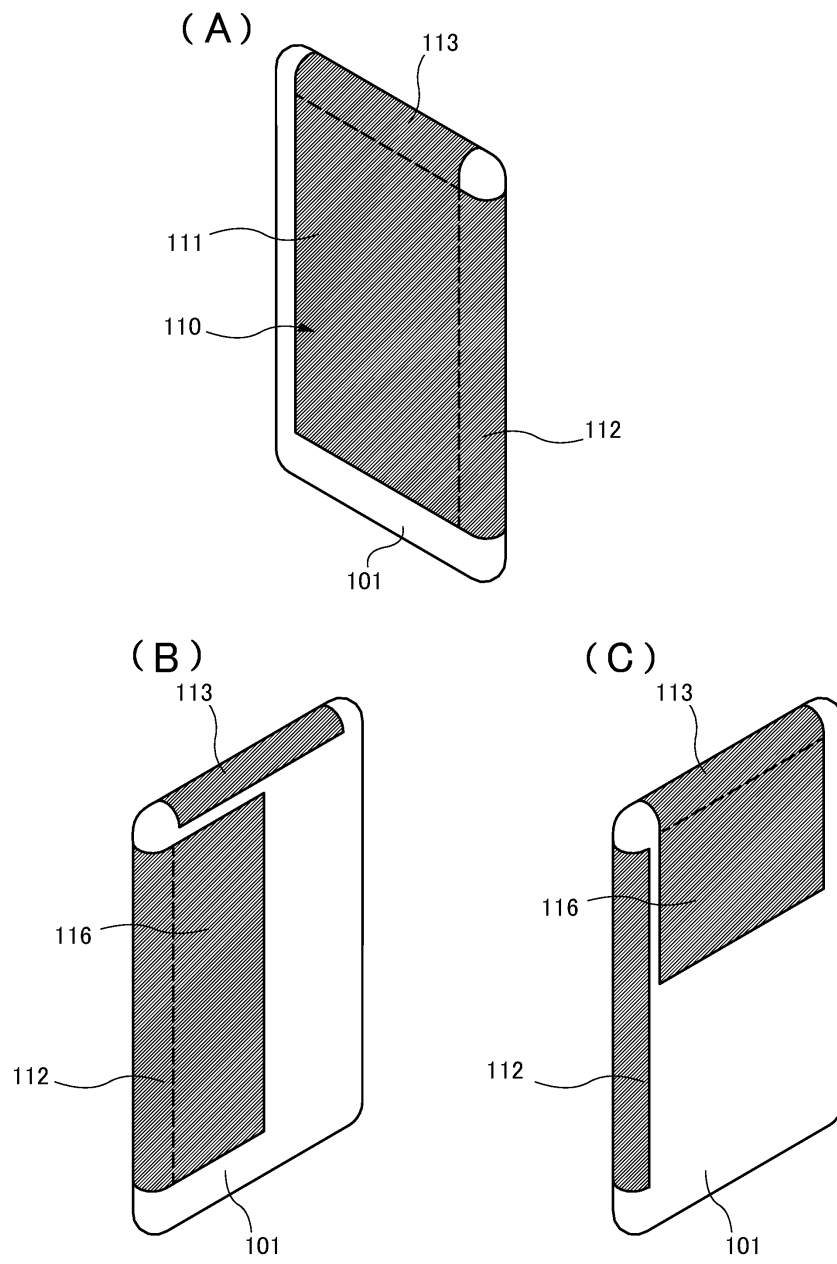
도면3



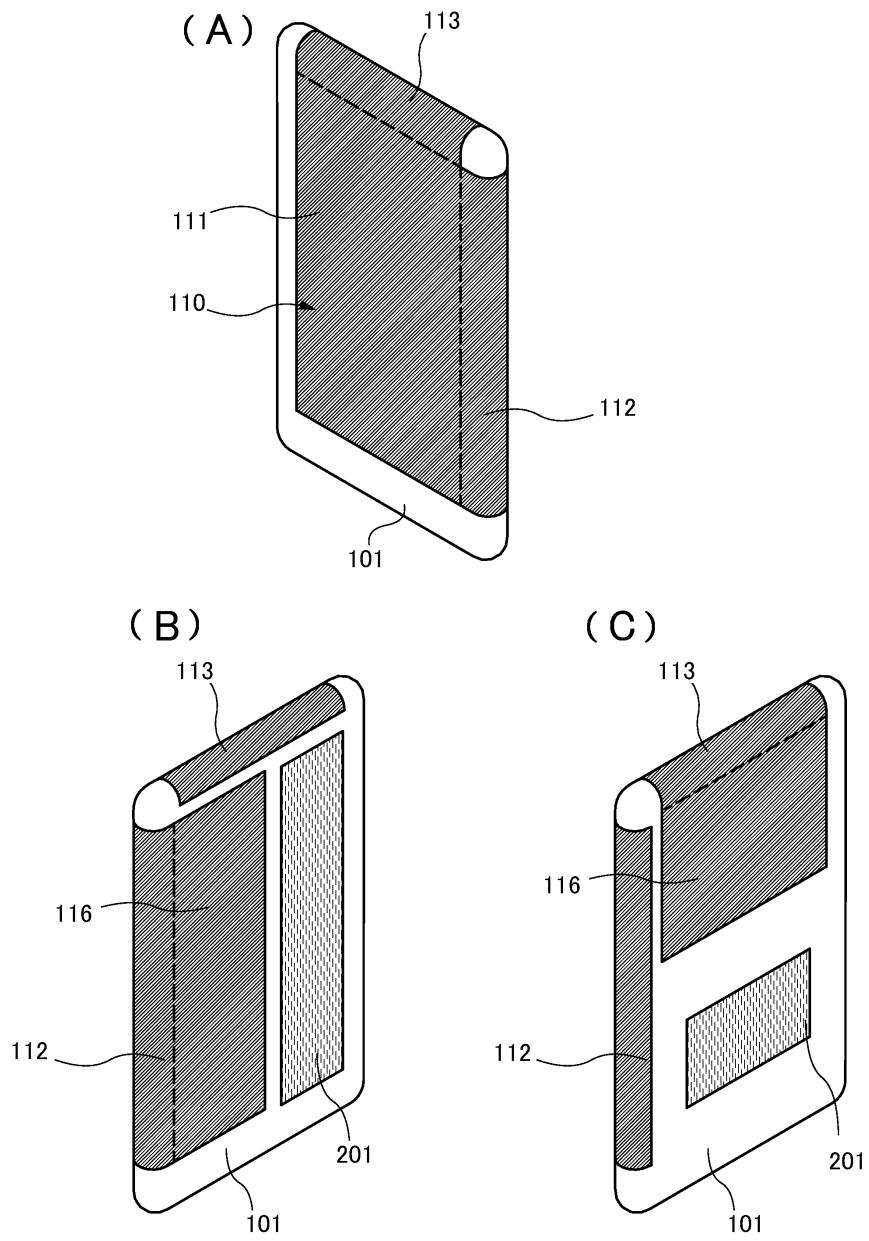
도면4



도면5

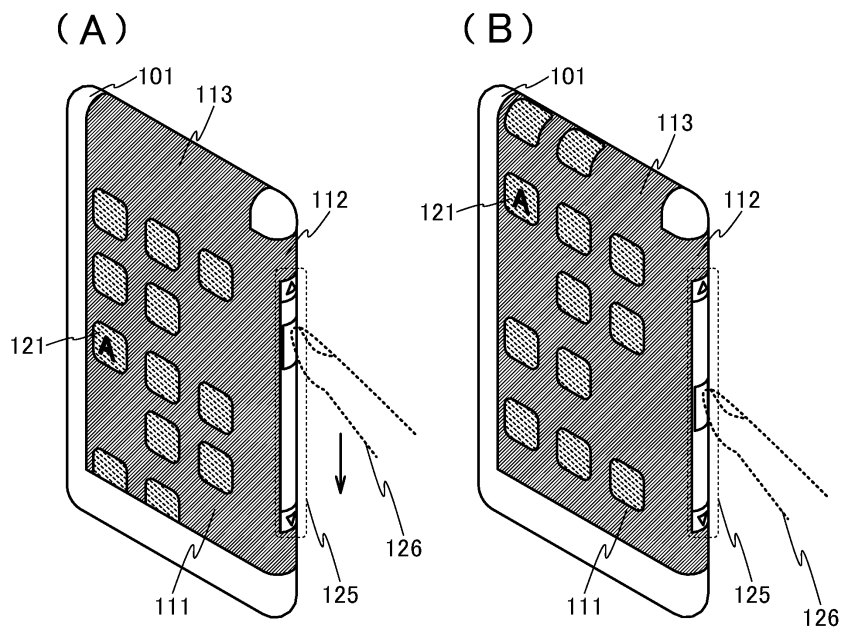


도면6

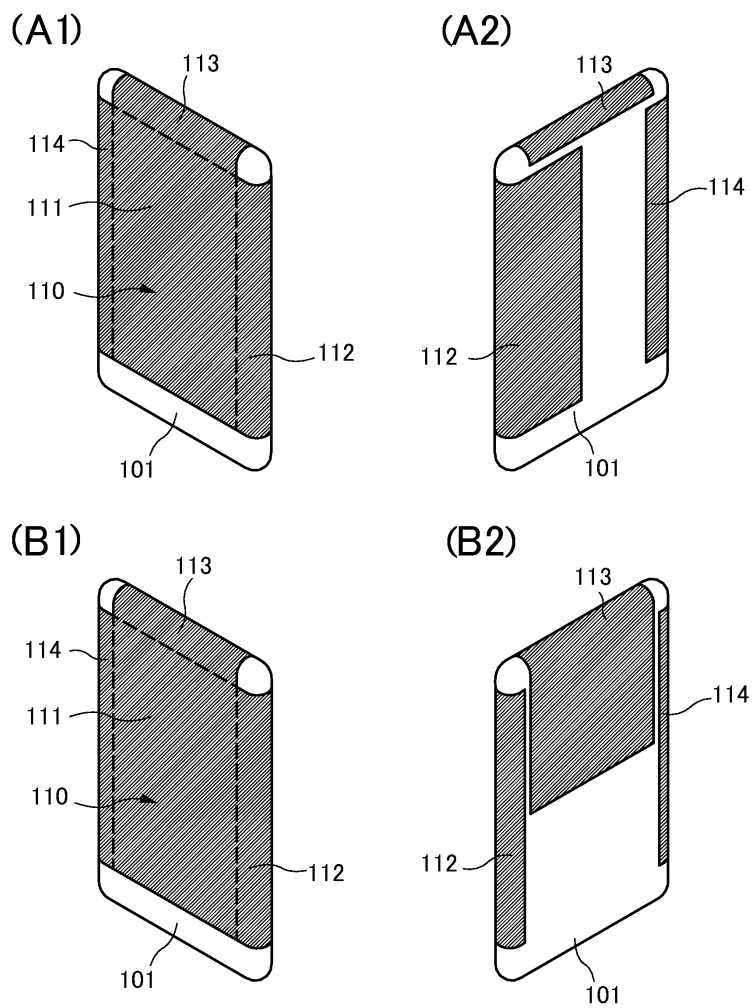




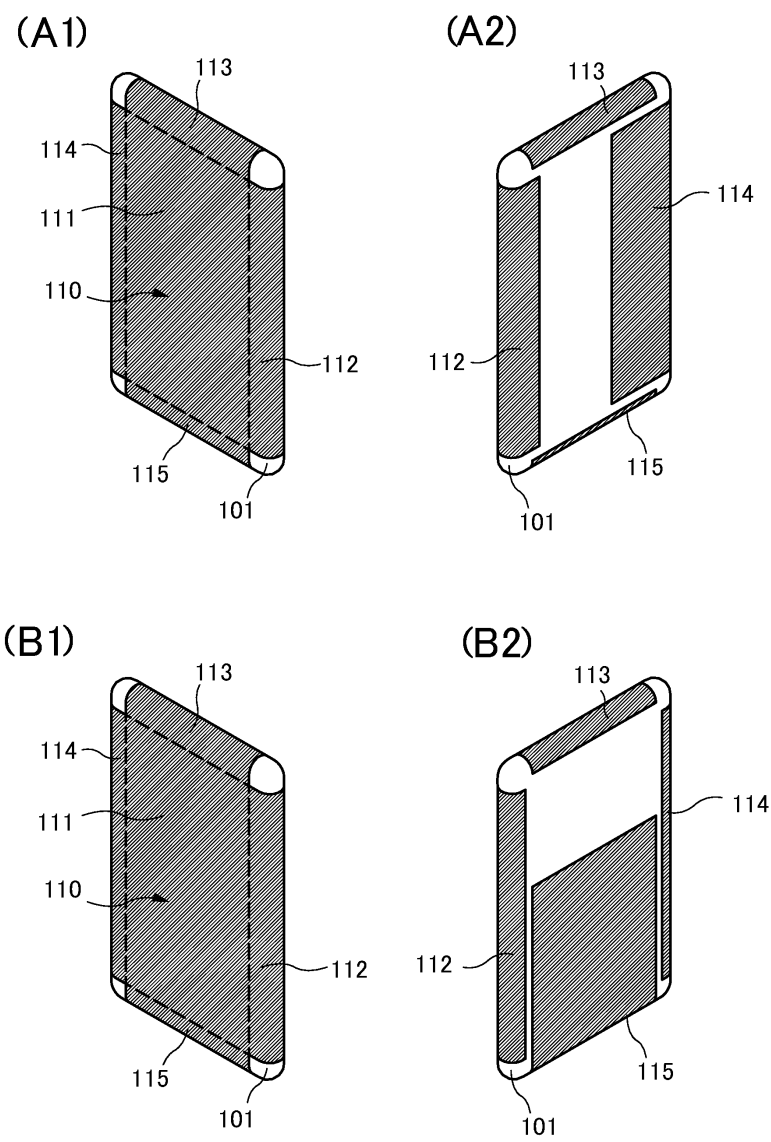
도면7



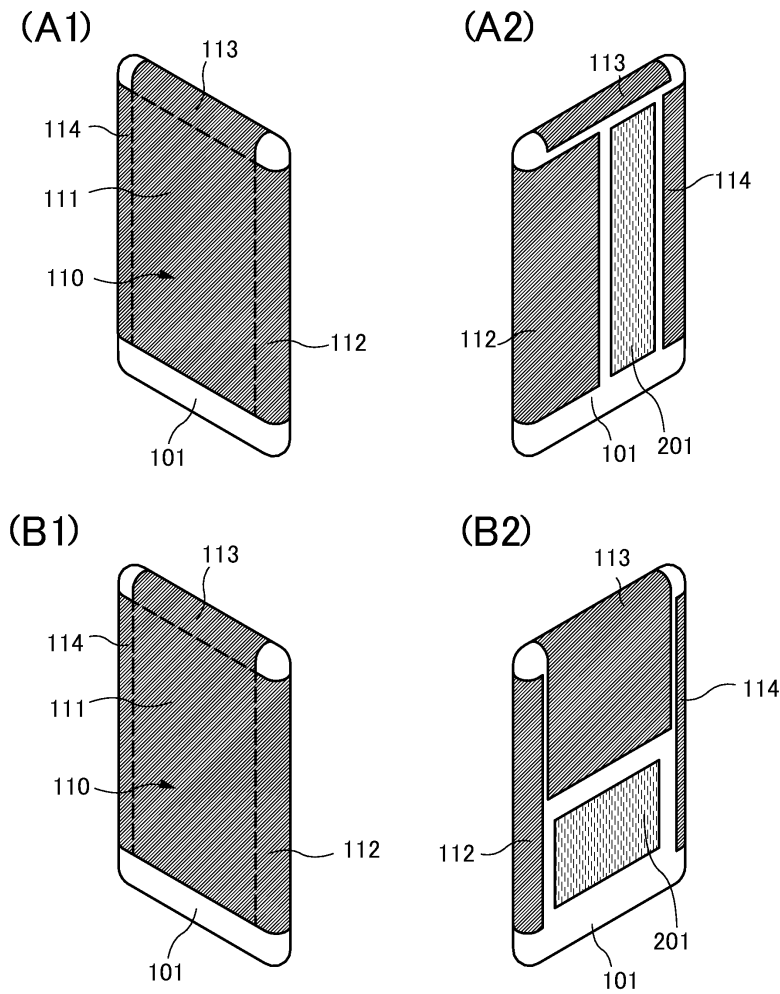
도면8



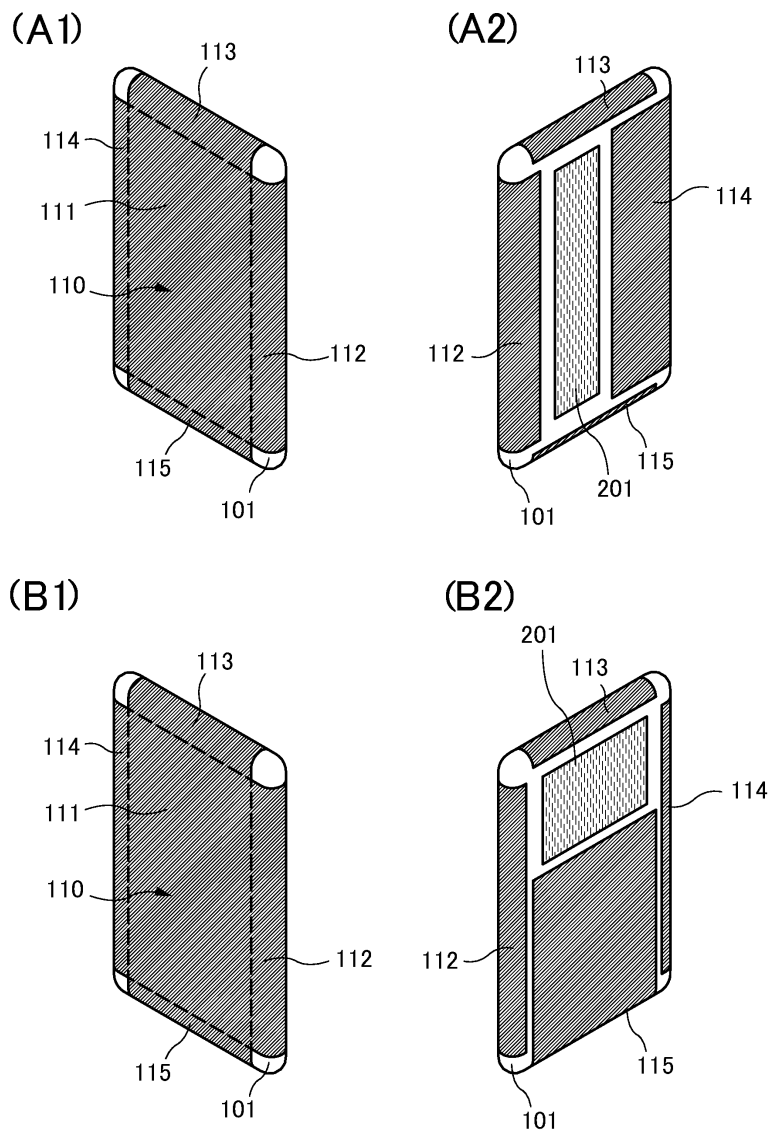
도면9



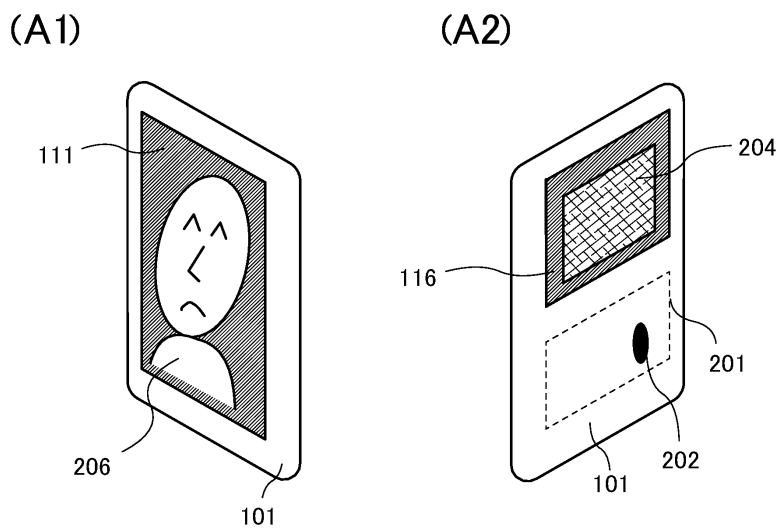
도면10



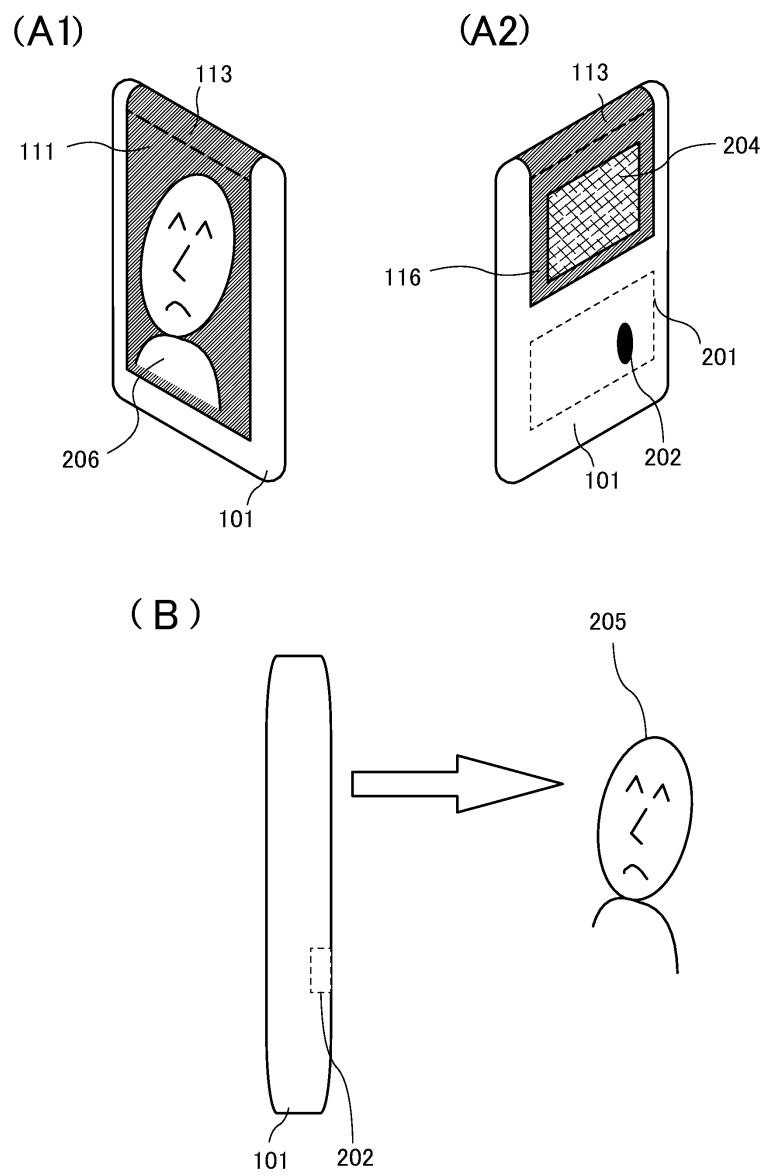
도면11



도면12

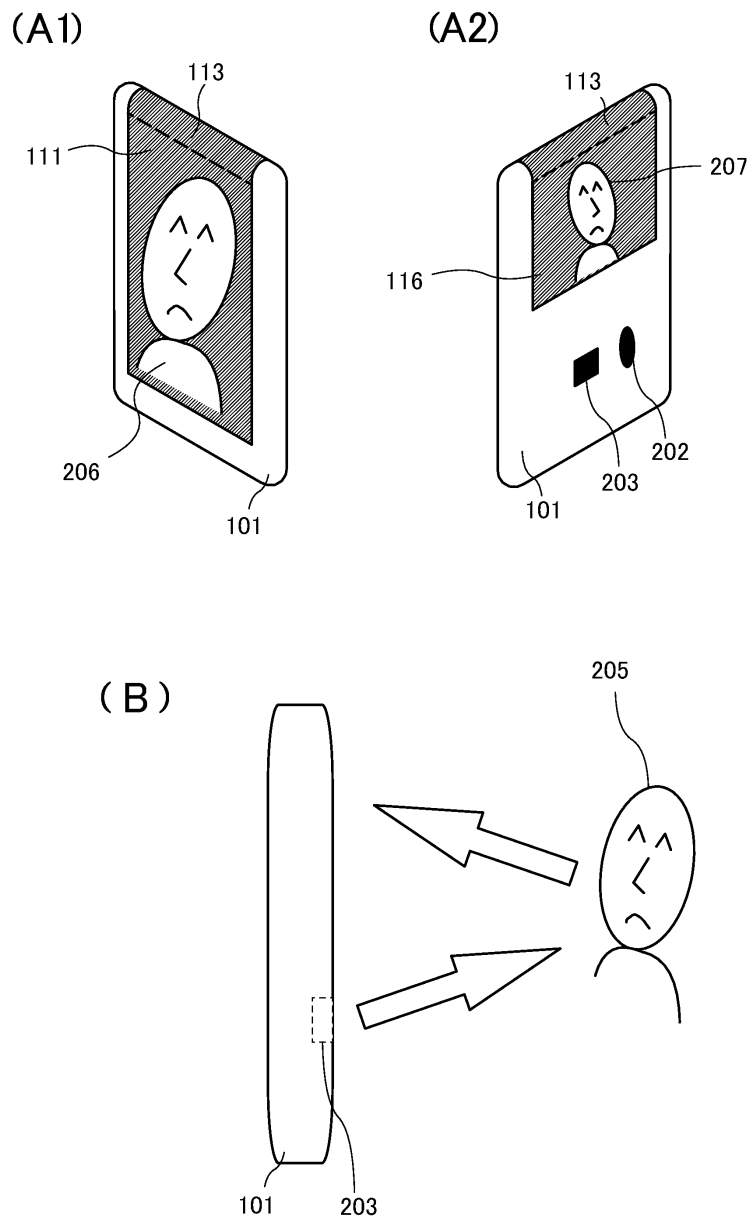


도면13

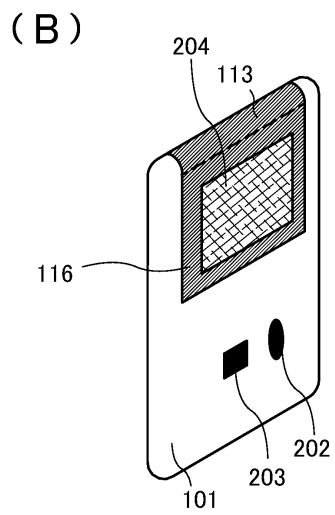
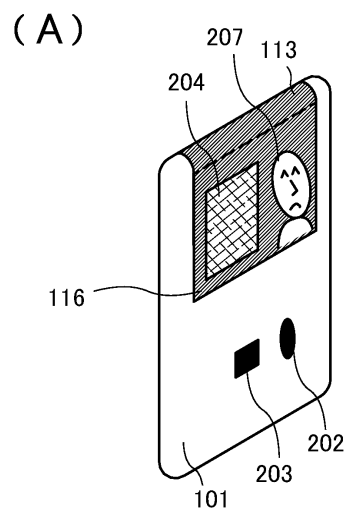




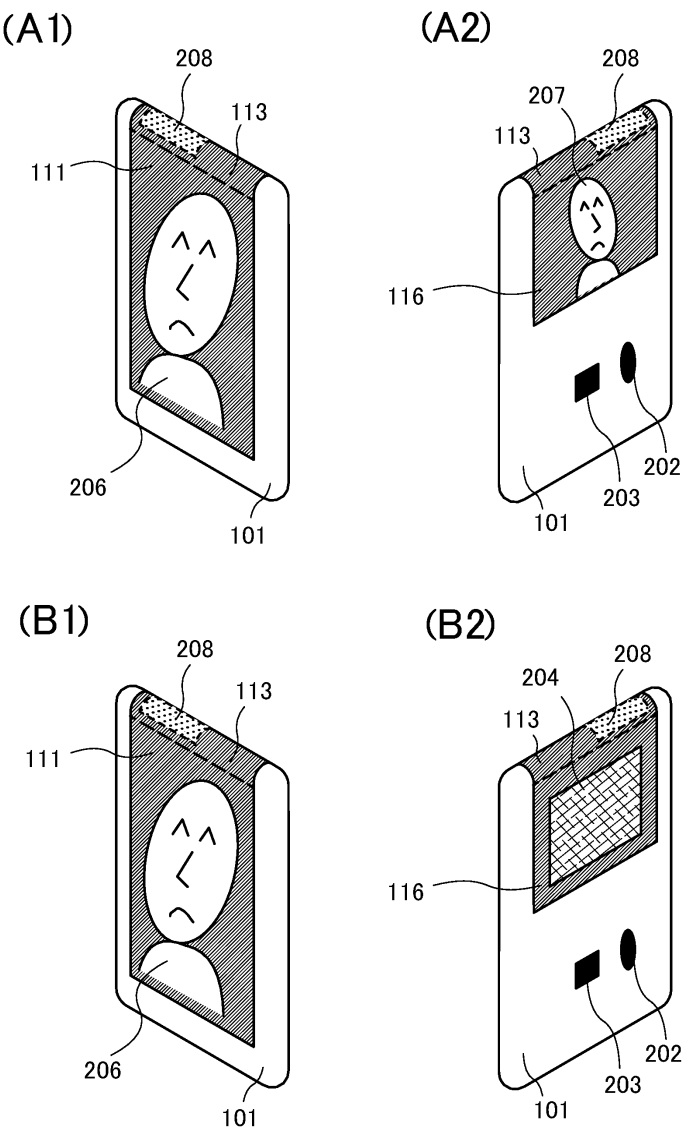
도면14



도면15

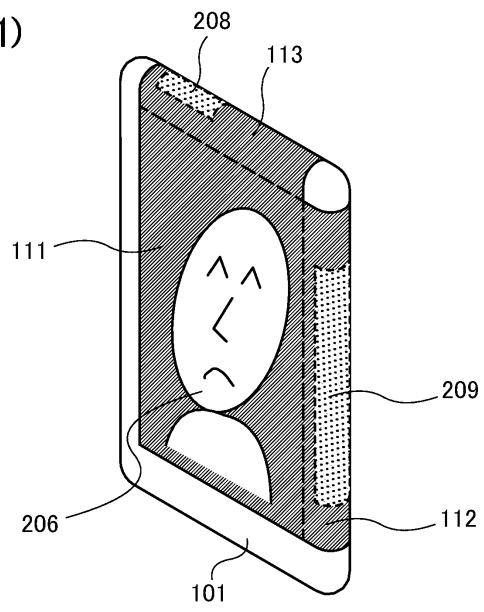


도면16

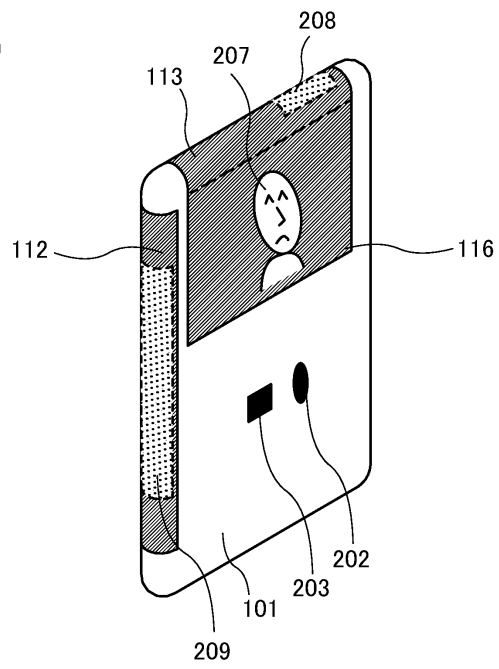


도면17

(A1)

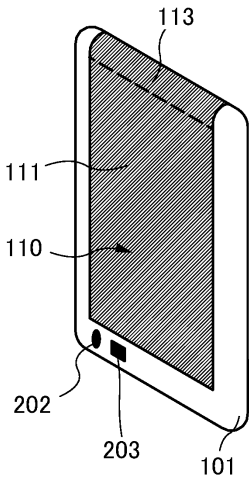


(A2)

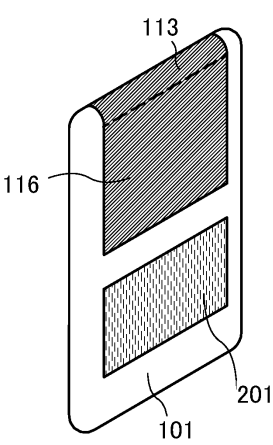


도면18

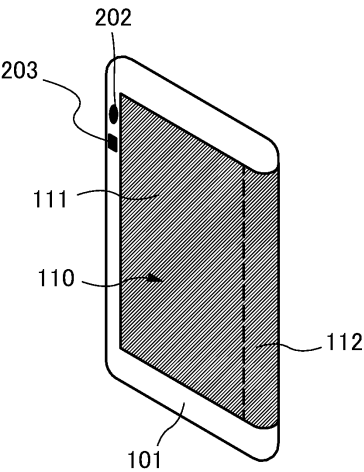
(A1)



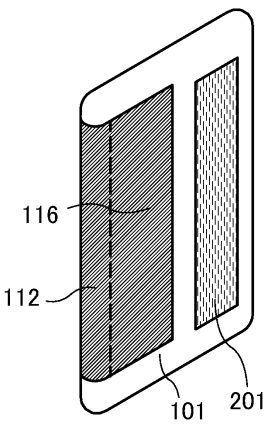
(A2)



(B1)

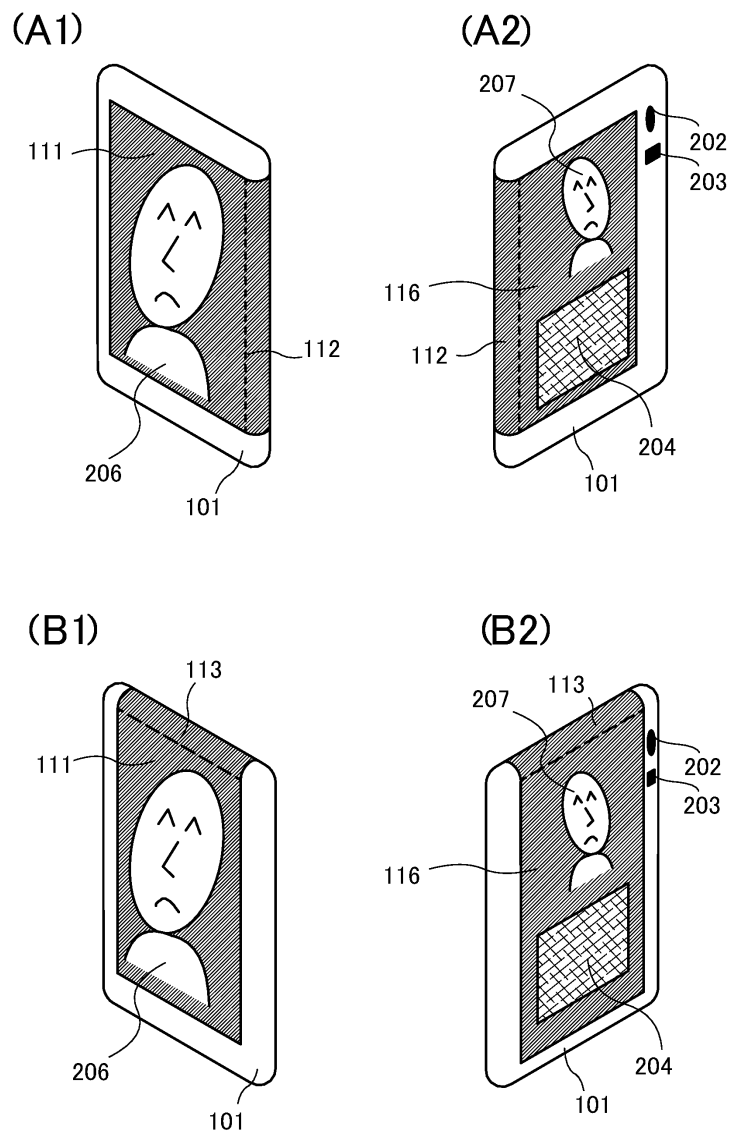


(B2)

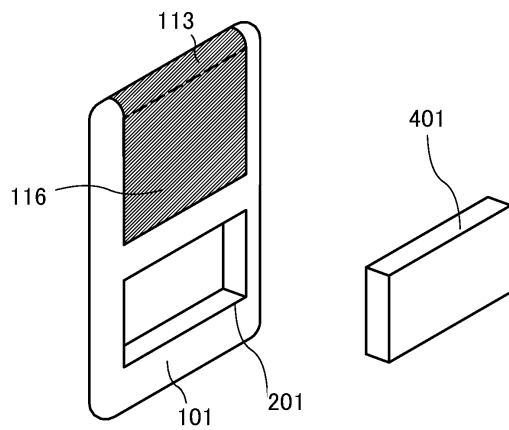




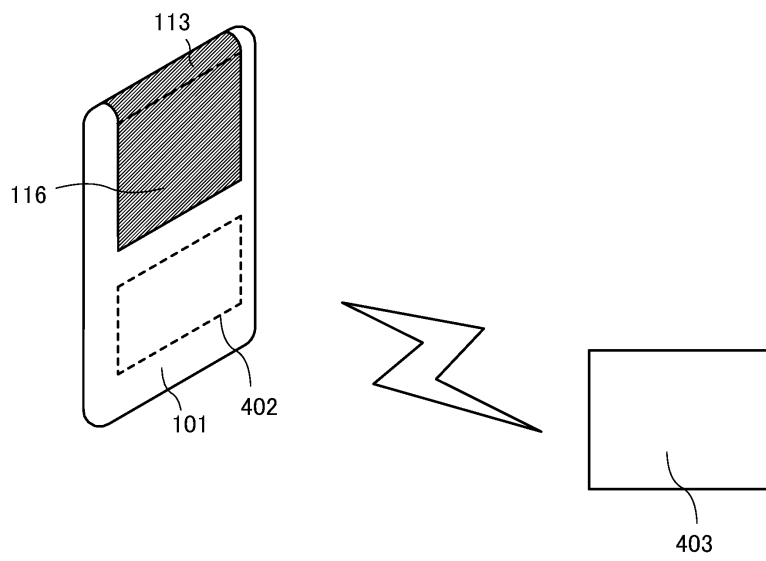
도면19



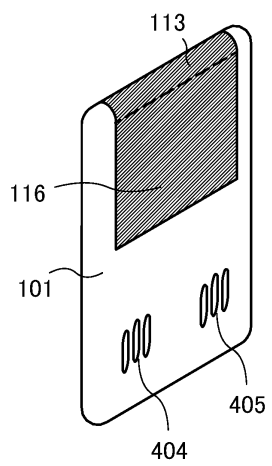
도면20



도면21

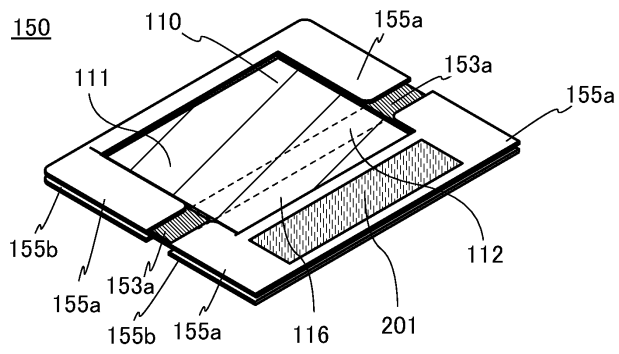


도면22

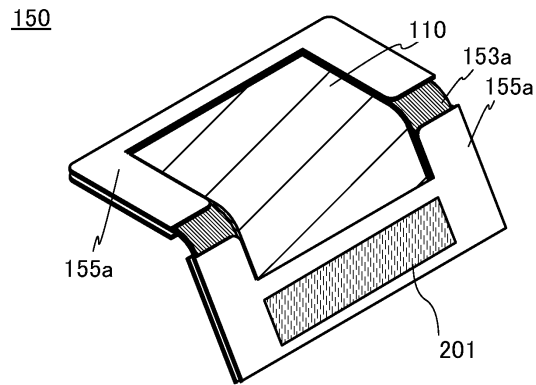


도면23

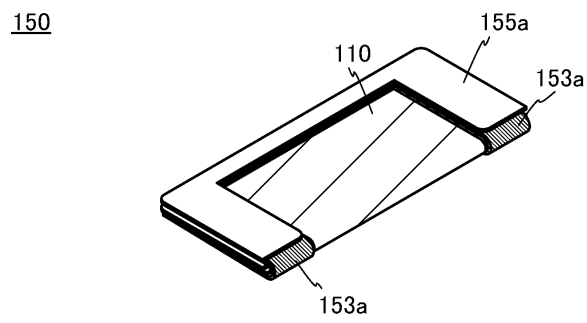
(A)



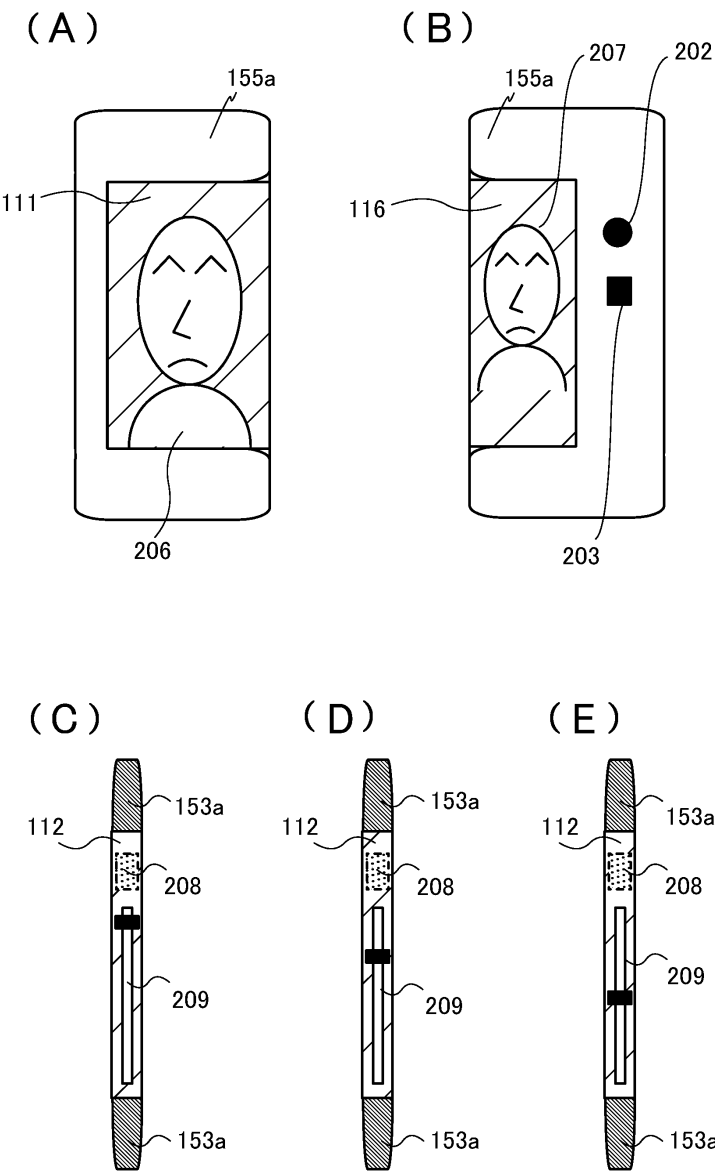
(B)



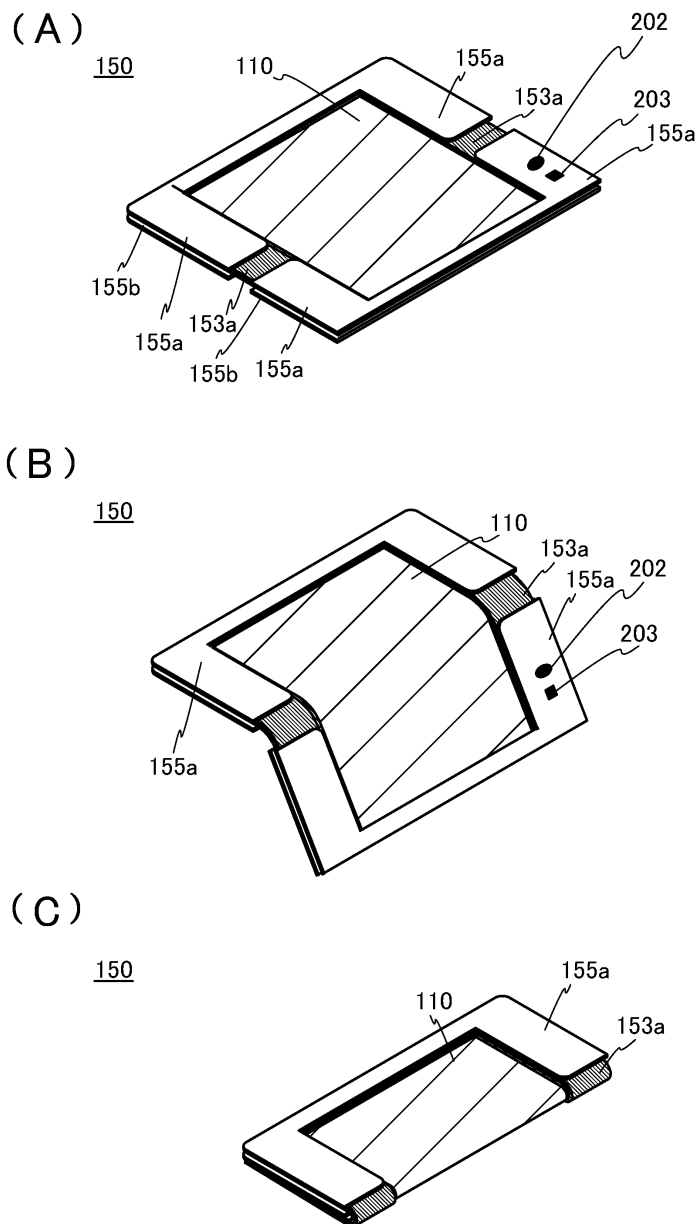
(C)



도면24

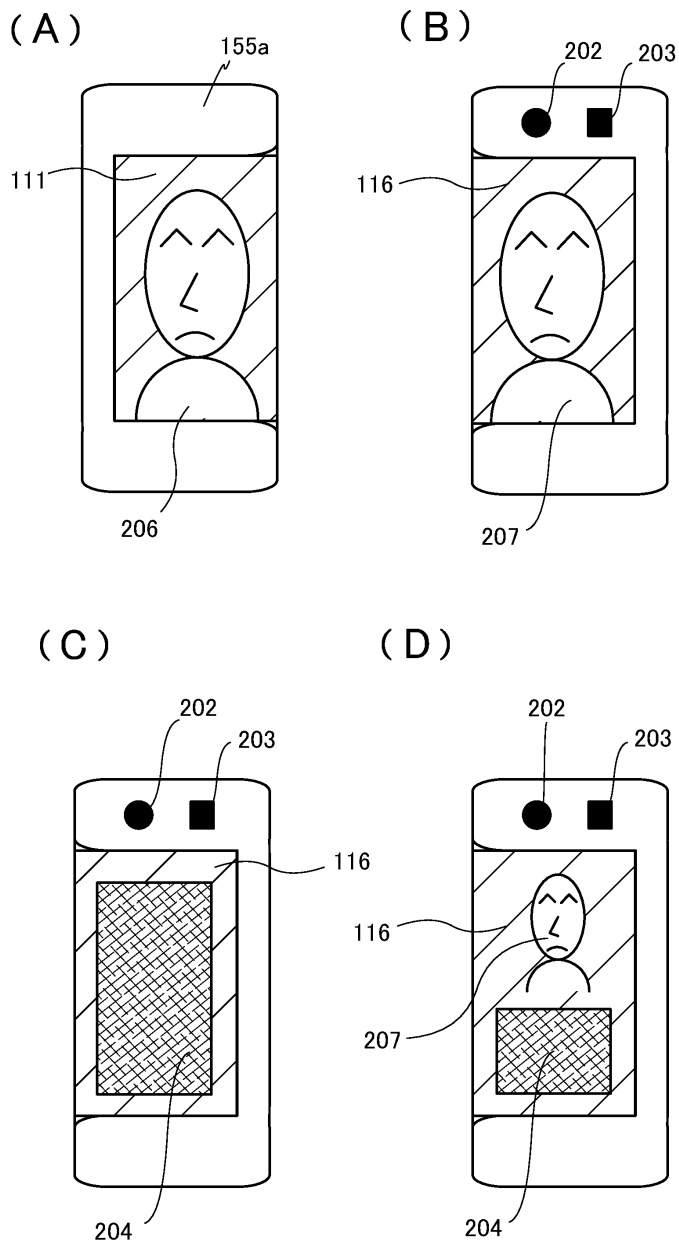


도면25

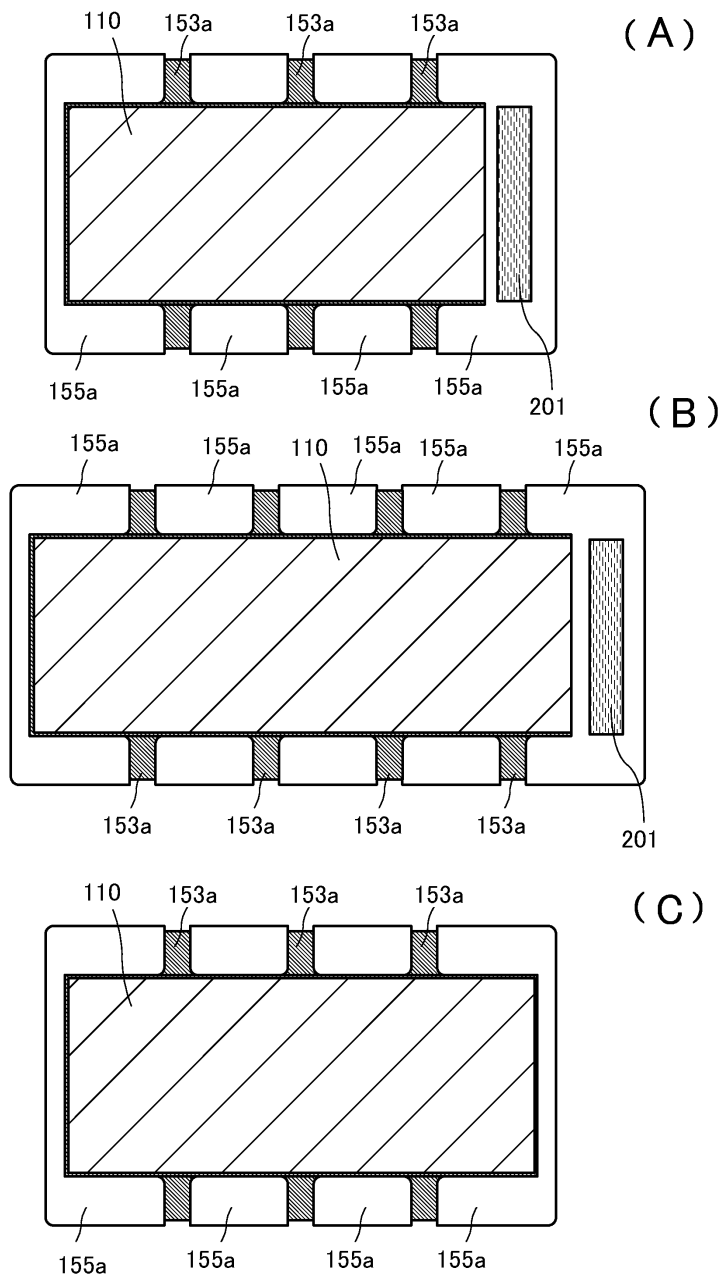




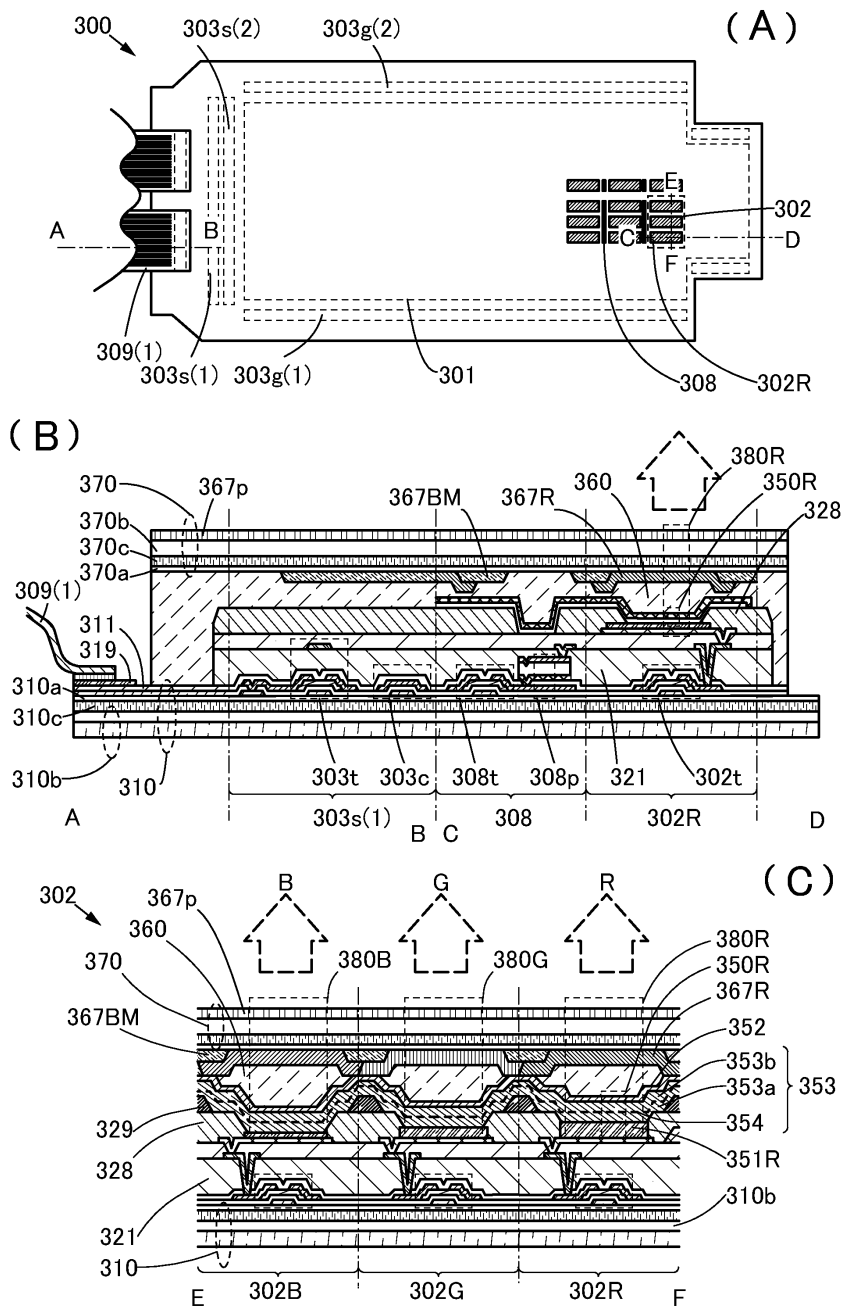
도면26



도면27

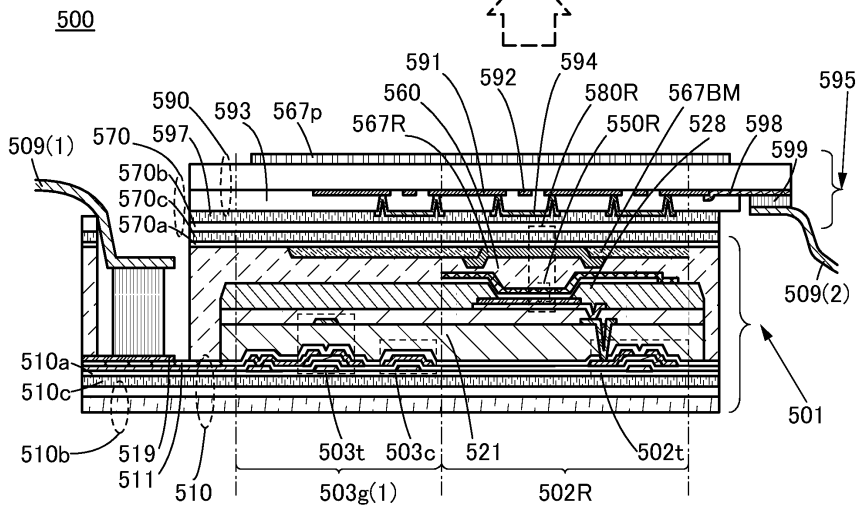


도면28

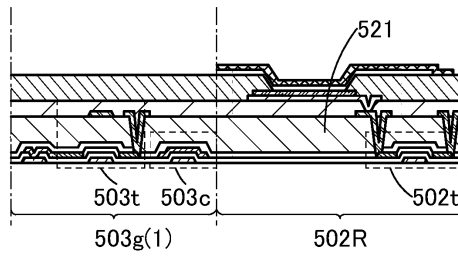


도면29

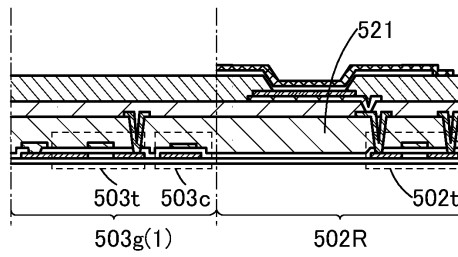
(A)



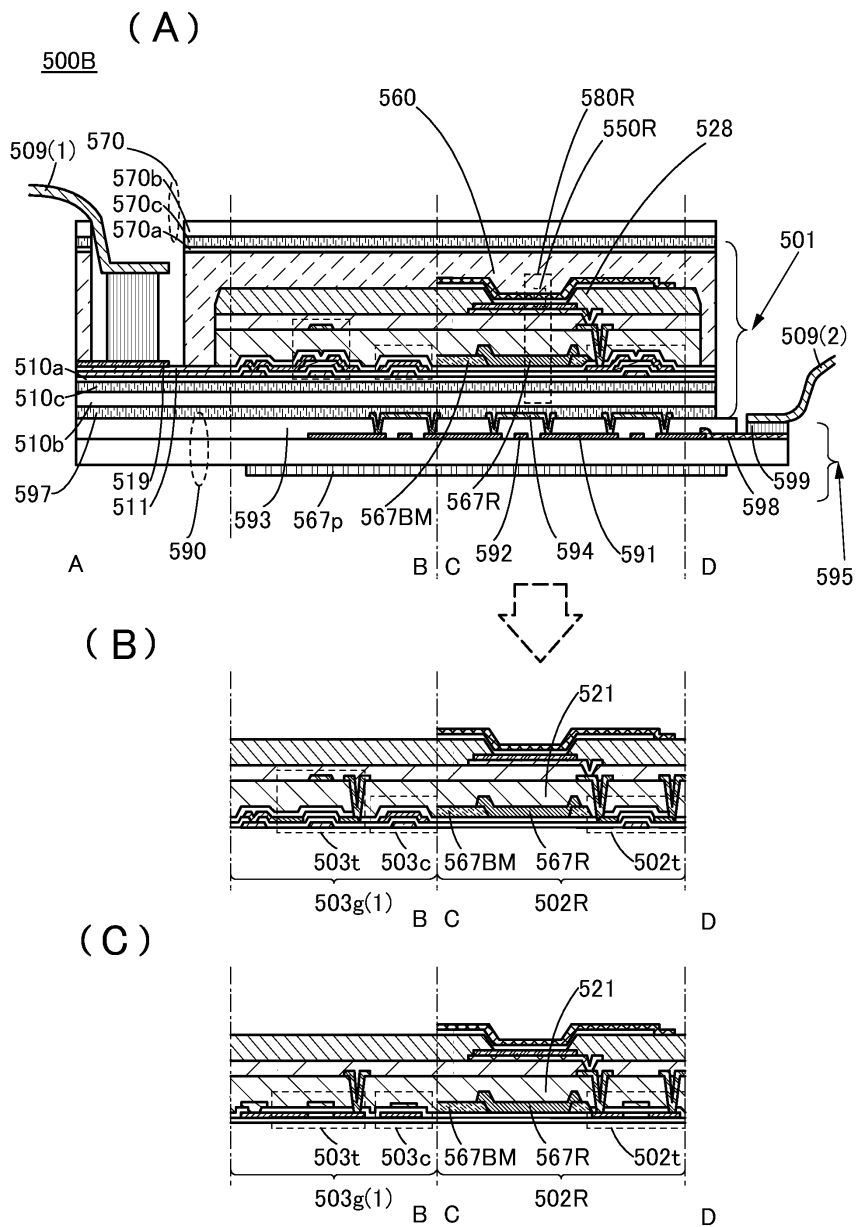
(B)



(C)

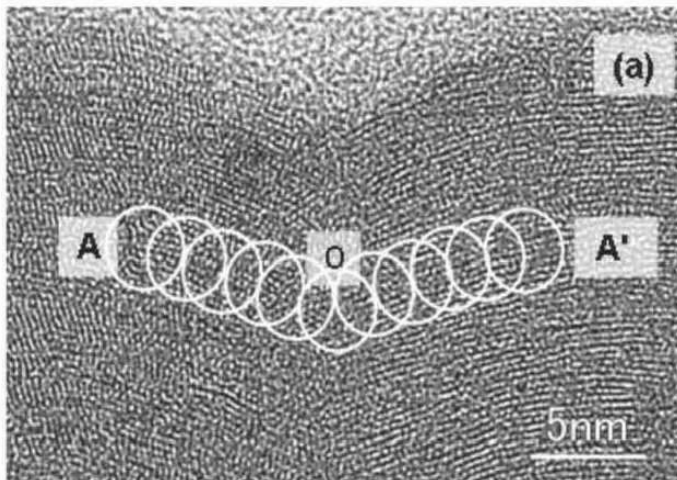


도면30

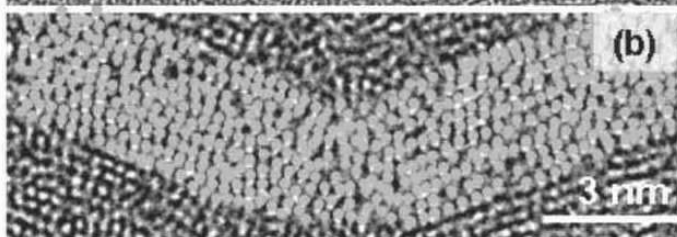




도면31

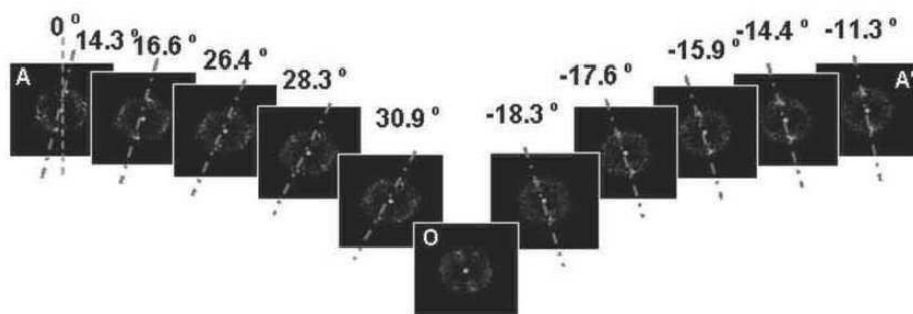


(A)

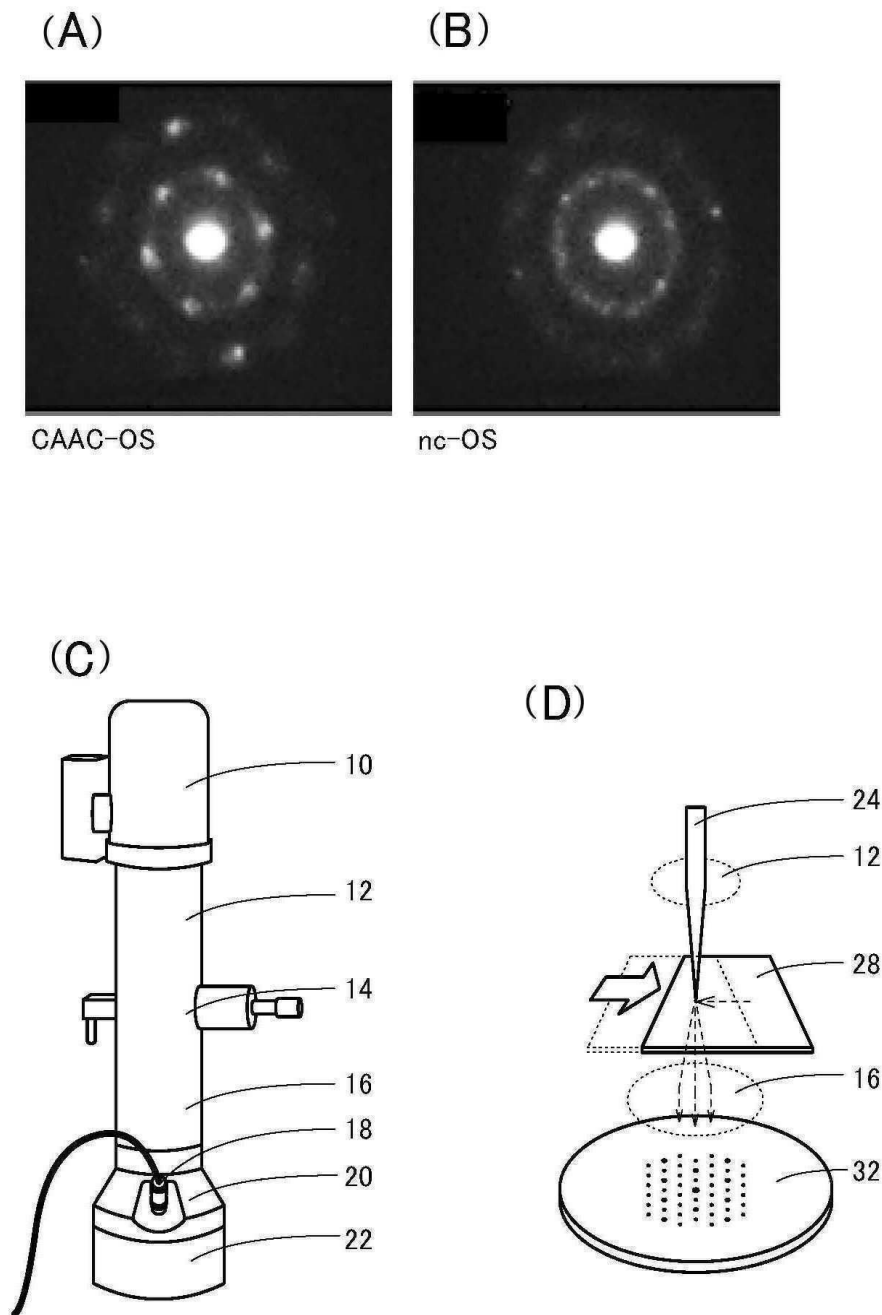


(B)

(C)



도면32



도면33

