



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년07월15일
 (11) 등록번호 10-1640309
 (24) 등록일자 2016년07월11일

(51) 국제특허분류(Int. Cl.)
 H01L 23/48 (2006.01) H01L 25/065 (2006.01)
 (21) 출원번호 10-2014-0116880
 (22) 출원일자 2014년09월03일
 심사청구일자 2014년09월03일
 (65) 공개번호 10-2015-0030610
 (43) 공개일자 2015년03월20일
 (30) 우선권주장
 14/025,414 2013년09월12일 미국(US)
 (56) 선행기술조사문헌
 KR1020110107766 A*
 JP2013149797 A*
 US8143530 B1
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
 타이완 세미콘덕터 매뉴팩처링 컴퍼니 리미티드
 중화민국, 타이완, 신추, 신추 사이언스 파크,
 리-신 로드 6, 넘버 8
 (72) 발명자
 유 밍-치
 대만 신추 시티 300 이스트 디스트릭트 가오쿠이
 로드 162번 라인 16번 엘리 16호
 리 푸-젠
 대만 신추 시티 300 노스 디스트릭트 티안메이 3
 번 스트리트 48번 라인 9호 13층-2
 (뒷면에 계속)
 (74) 대리인
 김태홍

전체 청구항 수 : 총 10 항

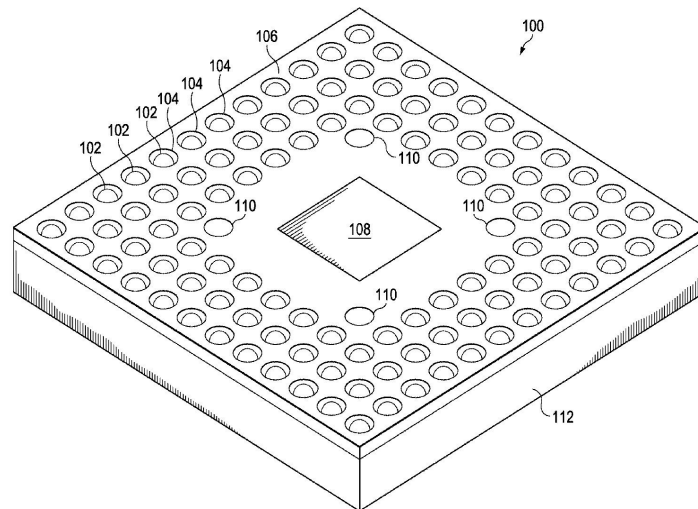
심사관 : 정구원

(54) 발명의 명칭 **관통 몰딩 비아를 갖는 패키지 온 패키지 구조체를 포함하는 반도체 디바이스 및 그 형성 방법**

(57) 요약

본 명세서에는, 복수의 커넥터가 상부에 배치된 제1 면을 갖는 제1 패키지와, 커넥터에 의해 제1 패키지 상에 실장되는 제2 패키지를 포함하는 디바이스가 개시된다. 몰딩 컴파운드가 제1 패키지와 제2 패키지 사이에서 제1 패키지의 제1 면 상에 배치된다. 몰딩 컴파운드에 복수의 응력 경감 구조체(SRS)가 배치되고, 복수의 SRS 각각은 금속이 없는 몰딩 컴파운드에 공동을 포함하고 복수의 커넥터 각각으로부터 분리되어 있다.

대표도



(72) 발명자

린 포-야오

대만 신추 카운티 주동 타운쉽 베이싱 로드 2번 섹션 301번 라인 3호 7

리우 쿠오-추안

대만 신추 시티 광신 이스트 로드 190호 13층

명세서

청구범위

청구항 1

반도체 디바이스에 있어서,

복수의 커넥터들이 있는 제1 면과 상기 제1 면 상에 배치되는 다이를 갖는 기판;

상기 제1 면 상에 배치되고, 상기 복수의 커넥터들 각각 그리고 상기 다이와 접촉하여 캡슐화(encapsulating)하는 몰딩 컴파운드(molding compound);

상기 몰딩 컴파운드 내의 복수의 개구부들에 있어서, 상기 복수의 개구부들의 개구부 각각은 상기 복수의 커넥터의 각 커넥터를 노출시키고 상기 몰딩 컴파운드의 상면의 제1 표면적을 차지하는, 상기 복수의 개구부들; 및

상기 몰딩 컴파운드에 배치되는 응력 경감 구조체(SRS: stress relief structure)

를 포함하고,

상기 SRS는 상기 복수의 커넥터들 각각과 분리되어 상기 몰딩 컴파운드 내에 있는 공동(cavity)을 포함하고, 상기 공동은 상기 몰딩 컴파운드의 상기 상면의 제2 표면적을 차지하고, 상기 제2 표면적은 상기 제1 표면적보다 작은, 반도체 디바이스.

청구항 2

제1항에 있어서, 상기 몰딩 컴파운드에 복수의 커넥터 개구들을 더 포함하고, 상기 복수의 커넥터들 각각은 상기 복수의 커넥터 개구들 각각에 배치되며, 상기 SRS는 상기 복수의 커넥터 개구들과 분리되어 있는 것인, 반도체 디바이스.

청구항 3

제1항에 있어서, 상기 SRS는 상기 복수의 커넥터들과 상기 다이 사이에 배치되는 것인, 반도체 디바이스.

청구항 4

제1항에 있어서, 상기 SRS는 원추 형상을 갖는 것인, 반도체 디바이스.

청구항 5

제1항에 있어서, 상기 다이는 상기 복수의 커넥터들의 중심 영역에 배치되고, 상기 SRS는 상기 복수의 커넥터들의 내부 코너 영역에 인접하여 배치되는 것인, 반도체 디바이스.

청구항 6

제1항에 있어서, 상기 기판 위에 실장되는 패키지를 더 포함하고, 상기 몰딩 컴파운드는 상기 기판과 상기 패키지 사이에 배치되며, 상기 복수의 커넥터들 각각은 상기 기판과 상기 패키지 사이에서 연장되는 것인, 반도체 디바이스.

청구항 7

반도체 디바이스에 있어서,

복수의 커넥터들이 상부에 배치된 제1 면을 갖는 제1 패키지;

상기 복수의 커넥터들에 의해 상기 제1 패키지 상에 실장되는 제2 패키지;

상기 제1 패키지와 상기 제2 패키지 사이에서 상기 제1 패키지의 상기 제1 면 상에 배치되는 몰딩 컴파운드(molding compound);

상기 몰딩 컴파운드를 통해 연장되는 복수의 커넥터 개구부들에 있어서, 커넥터 개구부 각각은 상기 복수의 커

넥터들의 각 커넥터를 노출시키는, 상기 복수의 커넥터 개구부들; 및

상기 몰딩 컴파운드에 배치되는 복수의 응력 경감 구조체(SRS: stress relief structure)들을 포함하고,

각 SRS는 금속이 없는 상기 몰딩 컴파운드에 배치되고 상기 복수의 커넥터들 각각으로부터 이격되어 있는 공동(cavity)을 포함하고, 적어도 하나의 SRS는 적어도 두개의 바로 인접한 커넥터들 사이에 있는 것인, 반도체 디바이스.

청구항 8

제7항에 있어서, 상기 제1 패키지의 상기 제1 면에 실장되는 다이를 더 포함하고, 상기 복수의 커넥터들은 상기 다이 둘레에 배치되며, 상기 복수의 SRS들 각각은 상기 복수의 커넥터들 중 하나 이상과 상기 다이 사이에 배치되는 것인, 반도체 디바이스.

청구항 9

디바이스 형성 방법에 있어서,

제1 패키지의 제1 면 상에 그리고 상기 제1 패키지의 상기 제1 면 상의 복수의 커넥터들 각각의 둘레에, 몰딩 컴파운드(molding compound)를 형성하는 단계;

몰딩 컴파운드 내에 복수의 개구부들을 형성하는 단계에 있어서, 상기 복수의 개구부들의 개구부 각각은 상기 복수의 커넥터들의 각 커넥터를 노출시키고 상기 몰딩 컴파운드의 상면의 제1 표면적을 차지하는, 복수의 개구부들을 형성하는 단계; 및

상기 몰딩 컴파운드에 복수의 응력 경감 구조체(SRS: stress relief structure)들을 형성하는 단계를 포함하고,

상기 복수의 SRS들 각각은 금속이 없는 상기 몰딩 컴파운드에 배치되고 상기 복수의 커넥터들과 이격되어 있는 공동(cavity)을 포함하고, 각 SRS는 상기 몰딩 컴파운드의 상면의 제2 표면적을 차지하고, 상기 제2 표면적은 상기 제1 표면적보다 작은, 디바이스 형성 방법.

청구항 10

제9항에 있어서, 상기 제1 패키지의 상기 제1 면에 다이를 실장하는 단계를 더 포함하고, 상기 몰딩 컴파운드를 형성하는 단계는 상기 다이 둘레에 몰딩 컴파운드를 형성하는 단계를 포함하는 것인, 디바이스 형성 방법.

발명의 설명

기술 분야

[0001] 본 발명은 관통 몰딩 비아를 갖는 패키지 온 패키지 구조체에 관한 것이다.

배경 기술

[0002] 반도체 디바이스는 개인용 컴퓨터, 셀 폰, 디지털 카메라, 및 기타 전자 장비 등의 광범위한 전자 용례에 사용되고 있다. 반도체 디바이스는 통상적으로 재료의 절연층 또는 유전체층, 전도층, 및 반도체층을 반도체 기판 상에 순차적으로 증착하고, 회로 구성요소 및 소자들을 위에 형성하도록 리소그래피를 이용하여 다양한 재료층들을 패터닝시킴으로써 제조된다.

[0003] 반도체 산업은 최소 특징부 크기에 있어서의 끊임없는 감소에 의해 다양한 전자 구성요소들(예컨대, 트랜지스터, 다이오드, 레지스터, 캐패시터 등)의 집적 밀도를 계속해서 개선하고 있다. 이들 소형 전자 구성요소는 또한 몇몇 상황에서는 과거의 패키지보다 적은 면적을 이용하는 보다 작은 패키지를 필요로 한다.

[0004] 패키지 온 패키지(PoP; Package on Package) 기술은 집적 회로의 집적을 작은 전체 패키지로 더 조밀하게 하는 그 능력으로 점점 더 인기를 얻고 있다. PoP 기술은 스마트폰과 같은 최신의 많은 휴대용 디바이스에 채용되고 있다. PoP 기술은 낮은 패키지 프로파일을 허용하지만, 층 두께 감소는 조인트 높이와 피치라고 지칭되는 인접한 조인트들 사이의 거리에 의해 현재 제한되고 있다. PoP 디바이스는 제2 패키지 상에 하나 이상의 다이를 갖

는 패키지 또는 기판을 적층하고 패키지들을 전도성 인터커넥트와 접속시킴으로써 형성된다.

발명의 내용

도면의 간단한 설명

[0005]

본 개시 및 그 이점을 보다 완벽하게 이해하기 위하여, 이하, 첨부 도면과 함께 취한 아래의 설명을 참조한다.

도 1a 및 도 1b는 실시예에 따른 몰딩된 응력 경감 구조체를 갖는 패키지를 도시하는 다이어그램이고;

도 2 내지 도 9는 실시예에 따른 몰딩된 응력 경감 구조체를 갖는 패키지 온 패키지 구조체를 형성할 때에 중간 단계의 단면도를 도시하며;

도 10은 실시예에 따른 몰딩된 응력 경감 구조체의 구조를 도시하는 단면도이고;

도 11a 내지 도 11f는 다양한 실시예에 따른 몰딩된 응력 경감 구조체의 레이아웃을 도시하며;

도 12는 실시예에 따른 몰딩된 응력 경감 구조체를 갖는 패키지 온 패키지 구조체를 형성하는 방법을 도시하는 흐름도이다.

여러 도면에서 대응하는 번호 및 부호는 달리 지시되지 않는다면 대체로 대응하는 부품을 지칭한다. 도면은 실시예의 관련 양태를 예시하도록 도시되어 있고 반드시 실적으로 도시되지 않는다.

발명을 실시하기 위한 구체적인 내용

[0006]

본 개시의 실시예의 제조 및 이용이 아래에서 상세하게 논의된다. 그러나, 본 개시는 광범위한 특정한 상황에서 실현될 수 있는 많은 적용 가능한 개념을 제공한다는 것을 알아야 한다. 논의된 특정한 실시예는 단지 본 개시를 제조하고 사용하는 특정한 방식의 예시이고, 본 개시의 범위를 제한하지 않는다. 단순화를 위해 모든 요소의 번호가 각각의 다음 도면에 포함되지는 않는다는 것을 유념하라. 오히려, 각 도면의 설명에 가장 적절한 요소의 번호가 각 도면에 포함된다.

[0007]

도 1a 및 도 1b는 본 개시의 실시예에 따라 응력 경감 구조체(SRS; stress relief structure)(110)가 내부에 형성된 몰딩 컴파운드(106)를 갖는 패키지의 사시도 및 평면도를 각각 도시한다. 패키지(100)는 일면에 몰딩 컴파운드(106)를 갖는 기판(112)을 구비한다. 몰딩 컴파운드(106)는 커넥터 개구(104)를 구비하고, 각 커넥터 개구(104) 내에 커넥터(102)가 배치된다. 기판(112)에 다이(108)가 실장되고 몰딩 컴파운드(106) 내에 매립되거나 달리 배치된다. 실시예에서, 다이(108)는 몰딩 컴파운드(106)의 중심 영역 내에 있다. 몰딩 컴파운드(106)는 또한 커넥터(102)들의 어레이의 내부 코너 근처에 하나 이상의 SRS(110)를 갖는다. SRS(110)는 몰딩 컴파운드(106) 내의 공동이다.

[0008]

몰딩 컴파운드(106), 기판(112) 및 다이(108)는 각각 상이한 열팽창 계수(CTE; coefficient of thermal expansion)를 가질 수 있다. 몰딩 컴파운드(106)의 적용 후에 패키지(100)의 열처리하는 여러 요소들이 열처리의 가열 하에 상이한 속도로 팽창하게 하고, 아마도 몰딩 컴파운드(106)가 크랙을 형성하게 할 수 있다. 크랙을 유발하는 응력은 도 1b에서 응력 영역(114)으로서 확인되는 커넥터(102)들의 어레이의 내부 코너 영역에서 가장 큰 것으로 관찰되었다. 열 응력은 특히 인접한 커넥터 개구(104)들 사이에서 응력 영역(114)에 크래킹을 유발하는 경향이 있다. 몰딩 컴파운드(106) 내의 크랙은 몰딩 컴파운드(106)의 상부면으로부터 기판(112)으로 연장되어, 기판(112)의 표면 상의 트레이스를 노출시키고 아마도 크래킹할 수 있다. 응력 영역(114) 근처에 SRS(110)를 생성하면 몰딩 컴파운드(106)에서의 응력을 경감시켜, 몰딩 컴파운드(106)의 크래킹을 감소시킨다.

[0009]

도 2는 실시예에 따른 패키지(100)용의 기판(112)을 도시하는 단면도이다. 기판(112)은 하나 이상의 전도성 요소(206)와 하나 이상의 랜드(204)를 갖는 하나 이상의 기판층(202)을 포함할 수 있다. 도면에 단일의 기판(112)이 도시되어 있지만, 복수의 기판(112)을 포함하는 공작물(도시 생략)에서 여러 개의 기판(112)이 선택적으로 처리될 수 있고 공작물은 이후의 프로세스 단계 중에 싱글레이션될 수 있다.

[0010]

전도성 요소(206)는 랜드(204)들을 접속시키는 금속 비아, 트레이스 또는 다른 전도성 특징부이다. 실시예에서, 기판(112)은 전도성 요소(206)에 의해 전기적으로 접속될 수 있는 하나 이상의 랜드(204)를 갖는 유전체층 등의 하나 이상의 재분배층(RDL; redistribution layer)을 포함한다. 다른 실시예에서, 기판(112)은 PCB, 캐리어 또는 다른 구조체이다.

[0011]

도 3은 실시예에 따른 기판(112) 상에 다이(108)를 실장하는 것을 도시하는 단면도이다. 하나 이상의 다이

(108)가 랜드(204) 상에 실장될 수 있다. 단일 다이(108)의 실장이 명확화를 위해 도시되어 있지만, 임의의 갯수의 다이(108)가 랜드(204) 상에 실장될 수 있다. 몇몇 실시예에서, 다이(108)는 볼 그리드 어레이에서 솔더 볼(302)을 통해, 표면 실장 기법, 핀 그리드 어레이, 와이어 인터커넥트, 전도성 접착제, 소켓, 또는 다른 적절한 기법을 통해 랜드(204)에 실장된다.

[0012] 도 4는 실시예에 따른 기관(112)의 상단부 상의 커넥터(102)의 형성도를 도시하는 단면도이다. 그러한 실시예에서, 커넥터(102)는 랜드(204) 상에 형성된 솔더 볼이다. 다른 실시예에서, 커넥터(102)는 스테드, 필라, 범프 또는 다른 전도성 특징부이다.

[0013] 도 5는 커넥터(102)에 걸쳐 형성되는 몰딩 컴파운드(106)의 단면도이다. 실시예에서, 몰딩 컴파운드(106)는 에폭시, 수지, 몰딩 가능한 폴리머 등과 같은 비전도성 재료이다. 그러한 실시예에서, 몰딩 컴파운드(106)는 실질적으로 액체 상태에서 도포된 다음, 에폭시 또는 수지에서와 같이 화학 반응을 통해 경화된다. 다른 실시예에서, 몰딩 컴파운드(106)는 액체, 젤 또는 가단성 고체로서 적용되는 초음파(UV) 또는 열 경화 폴리머이다. 다른 실시예에서, 몰딩 컴파운드(106)는 비접착형 건식 필름층이다.

[0014] 일 실시예에서, 몰드가 제공되고, 몰드는 도포 및 경화 중에 몰딩 컴파운드(106)를 보유하고 형성한다. 예컨대, 몰드는 도포될 때 몰딩 컴파운드(106)의 재료를 보유하기 위한 경계 또는 다른 특징부를 가질 수 있다. 몰드는 몰드를 몰딩 컴파운드(106)로부터 분리하는 데에 일조하도록 릴리스 필름을 포함할 수 있다. 예컨대, 릴리스 필름은 몰딩 컴파운드(106)가 에폭시 또는 수지인 실시예에 사용되어 몰딩 컴파운드(106)의 재료가 몰드 표면에 부착되는 것을 방지한다.

[0015] 실시예에서, 몰딩 컴파운드(106)는 커넥터(102)를 피복하도록 형성되고 다이(108)는 상부면이 노출된다. 다른 실시예에서, 다이(108)는 몰딩 컴파운드(106)에 의해 피복되고, 다른 실시예에서 커넥터(102)는 몰딩 컴파운드를 형성한 후에 몰딩 컴파운드(106)의 표면을 통해 노출된다.

[0016] 도 6은 실시예에 따른 몰딩 컴파운드(106)의 패턴도를 도시하는 단면도이다. 몰딩 컴파운드(106)는 실시예에서 비워있거나 금속 특징부 또는 커넥터(102)가 없는 SRS(110) 개구를 형성하도록 제거되는 부분을 가질 수 있다. 또한, 몰딩 컴파운드(106)는 커넥터 개구(104)를 형성하도록 커넥터(102) 위에서 그리고 둘레에서 제거된다. 실시예에서, SRS(110)는 몰딩 컴파운드(106)의 상부면으로부터 몰딩 컴파운드(106)를 통해 연장된다. 그러한 실시예에서, SRS(110)는 각각 기관(112)으로 연장된다. 다른 실시예에서, SRS(110)는 몰딩 컴파운드(106)를 통해 부분적으로 연장되고, 몰딩 컴파운드(106)의 일부가 SRS(110)의 하부면 또는 바닥면을 형성하여, 몰딩 컴파운드(106)의 일부가 SRS와 기관(112) 사이에 배치된다.

[0017] 실시예에서, 몰딩 컴파운드(106)는 레이저 어블레이션에 의해 제거되어 커넥터 개구(104)와 SRS(110)를 형성한다. 그러한 실시예에서, 레이저가 사용되어 몰딩 컴파운드(106)를 연소 또는 절제함으로써 커넥터 개구(104) 및 SRS(110)를 형성한다. 개구의 깊이는 레이저의 출력, 레이저가 이동되는 속도, 또는 다른 처리 인자에 의해 제어된다. 예컨대, 레이저는 원하는 커넥터 개구 크기보다 작은 폭을 갖는 절단 빔을 가질 수 있고, 몰딩 컴파운드에서 경로를 절단함으로써 개구를 형성할 수 있다. 레이저는 몰딩 컴파운드가 의도된 커넥터 개구(104)의 다른 부분보다 얇기 때문에 커넥터(102)의 중앙 부분 위에서 빠른 제1 속도로 이동된다. 레이저는 커넥터(102)의 에지에서 더 느린 제2 속도로 이동될 수 있고, 이 경우 제거되는 몰딩 컴파운드의 양은 더 크고 원하는 깊이를 달성하기 위하여 레이저에 의한 더 깊은 절단이 요구된다.

[0018] 다른 실시예에서, 몰딩 컴파운드(106)가, 예컨대 몰딩 컴파운드를 에칭함으로써, 몰딩 컴파운드(106)가 액체 형태로 있는 동안에 형성하도록 몰딩 컴파운드(106)를 몰딩함으로써, 밀링이나 드릴링을 통해, 또는 다른 적절한 프로세스에 의해 패턴된다.

[0019] 실시예에서, SRS는 커넥터 개구(104)와 동일한 프로세스를 이용하여 형성될 수 있다. 따라서, SRS(110)는 레이저 어블레이션을 이용하여 형성될 수 있다. 다른 실시예에서, SRS(110)는 커넥터 개구(104)가 형성되기 전 또는 후에 별도로 형성된다. 그러한 실시예에서, SRS(110)는 커넥터 개구(104)와 상이한 기법을 이용하여 형성될 수 있다. 예컨대, 커넥터 개구(104)는 몰딩 컴파운드(106)의 몰딩 중에 형성되고, SRS(110)는 나중에 레이저 어블레이션에 의해 형성된다.

[0020] 실시예에서, 커넥터 개구(104)와 SRS(110)는 둥글고 경사면을 갖도록 형성되어 원추 형상을 갖는다. 그러나, 커넥터 개구(104)와 SRS(110)는 비원형 형태를 각각 가질 수 있다. 예컨대, 커넥터 개구(104)는 커넥터(102)의 형태와 일치하도록 형성될 수 있다. 그러한 예에서, 사각형 또는 거의 사각형 커넥터 개구 내에 사각형 커넥터가 배치될 수 있다. 예에서, SRS(110)는 장방형, 직사각형, 불규칙하거나 임의의 다른 형태일 수 있다. 또한,

단일의 SRS(110)가 커넥터(102)들의 그룹 근처에 배치되는 것으로 도시되어 있지만, 실시예에서 다수의 SRS(110)가 사용되어 몰딩 컴파운드(106) 내의 스트레인을 효율적으로 감소시킨다.

- [0021] 도 7은 기관(112)에 대한 패키지 커넥터(702)의 적용을 도시하는 단면도이다. 하나 이상의 패키지 커넥터(702)가 기관(112)의 바닥면에서 랜드(204) 상에 형성되어, 다른 기관, 패키지, 캐리어, PCB 등에 실장되도록 구성되는 디바이스를 초래한다. 실시예에서, 패키지 커넥터(702)는 솔더 볼이다. 다른 실시예에서, 패키지 커넥터(702)는 범프, 스테드, 필라, 랜드 그리드 어레이(LGA) 요소, 핀 또는 다른 전도성 특징부이다.
- [0022] 도 8 및 도 9는 실시예에 따른, 패키지(100)에 대한 제2 패키지(802)의 적용을 도시하는 단면도이다. 제2 패키지(802)는, 예컨대 인터포저, 패키지 기관, 다른 다이, 캐리어 등과 같은 기관(808)을 갖고, 하나 이상의 다이(804)가 접착제, 언더필, 솔더 볼 그리드 등과 같은 마운트(806)에 의해 기관 상에 실장된다. 하나 이상의 패키지 마운트(812)가 제2 패키지(802)의 바닥면을 따라 배치된다. 실시예에서, 기관(802)은 유전체, 산화물, 수지, PCB 또는 다른 전기적으로 절연성인 재료와 같은 절연층(808) 내에 배치되는 하나 이상의 전도성 요소(810)를 갖는다. 전도성 요소(810)는 절연층(808) 내에 배치되고 패키지 마운트(812)를 다이에 전기적으로 접속시킨다.
- [0023] 제2 패키지(802)는 패키지(100) 상에 실장되고, 커넥터(102)가 패키지 마운트(812)와 접촉한다. 실시예에서, 커넥터(102)와 패키지 마운트(812)는 솔더 볼이고, 제2 패키지(802)는 조인트(902)를 형성하도록 솔더 볼을 리플로우시킴으로써 패키지(100)에 실장된다. 다른 실시예에서, 패키지 마운트(802)는 스테드, 범프, 필라 등이고, 제2 패키지(802)는 패키지 커넥터(812)를 패키지(100)에 솔더링함으로써 패키지(100)에 결합된다. 또 다른 실시예에서, 제2 패키지(802)는 랜드 그리드 어레이 및 랜드에 의해, 핀 및 소켓에 의해, 또는 다른 전도성 구조체에 의해 패키지(100)에 결합된다.
- [0024] 도 10은 실시예에 따른 SRS(110)의 구조체를 도시하는 단면도이다. 실시예에서, 몰딩 컴파운드(106)는 폴리머, 산화물, 질화물 등과 같은 마감층(1004) 상에 있고 약 120 μm 내지 약 140 μm 의 두께를 갖는다. 마감층(1004)은 패시베이션층 등과 같은 보호층(1002) 상에 있다.
- [0025] 커넥터 개구(104)는 커넥터(102)의 폭(1006)과 대략 동일하거나 더 큰 바닥 폭(1008)을 갖는다. 몇몇 실시예에서, SRS(110)는 커넥터 개구(104)와 대략 동일한 크기 또는 동일한 형태이다. 실시예에서, 커넥터 폭(1006)은 대략 170 μm 내지 대략 230 μm 이고, 커넥터 개구 바닥 폭(1008)과 SRS 바닥 폭은 대략 190 μm 내지 대략 250 μm 이며, 커넥터 개구 상부 폭(1010)과 SRS 상부 폭(1016)은 대략 370 μm 내지 대략 430 μm 이다.
- [0026] SRS(110)는 몰딩 컴파운드(106)의 표면 형성 중에 레이저의 배치에 있어서 임의의 오정렬 또는 에러가 처리되도록 커넥터 개구(104)로부터 분리되어 있다. 또한, SRS(110)를 커넥터 개구(104)로부터 분리되게 하는 것은 커넥터 개구(104) 둘레에서 몰딩 컴파운드(106)에 대해 더 큰 강도를 제공한다. SRS(110)의 크기 및 간격은 몰딩 컴파운드(106)의 두께, 커넥터 개구(104)의 피치, 패키지(100)를 형성하는 구조체의 CTE에 의해 결정된다. 특히, SRS(110)는 적어도 30 μm 의 분리 거리에 의해 커넥터 개구(104)로부터 분리되어 있다.
- [0027] 몰딩 컴파운드(106)는 기관(112)의 뒤틀림을 방지하도록 기관(112)에 부분적으로 제공된다. SRS(110)의 총 표면적은 몰딩 컴파운드(106)의 표면적의 약 0.01% 내지 약 15%이다. 그러한 실시예에서, SRS(110)의 표면적은 SRS(110)를 형성하도록 생략된 몰딩 컴파운드(106)의 면적에 의해 결정된다. 또한, 각 SRS(110)의 용적은 약 $8 \times 10^{-6} \text{ mm}^3$ 내지 약 5 mm^3 이다. 용적을 SRS(110)의 총 표면적에 대해 제한하면 몰딩 컴파운드(106)의 약화를 방지하여 기관의 몰딩 컴파운드(106) 지지를 유지한다.
- [0028] 도 11a, 도 11b 및 도 11c는 커넥터(102)의 어레이와 관련하여 SRS(110)의 배열의 실시예의 평면도를 도시한다. 도 11a에 도시된 바와 같이, 실시예에서, 단일의 SRS(110)가 다이(108)(예컨대, 도 1a-1b, 3-9 참조)와 커넥터(102) 사이에서 커넥터(102) 어레이 내부 코너 영역에 배치되고, SRS(110)는 커넥터 개구(104)보다 작은 크기 또는 폭을 갖는다. 그러한 실시예에서, SRS(110)는 커넥터 개구(104)와 동일한 형태를 가질 수 있다.
- [0029] 도 11b는 다이(108)(예컨대, 도 1a-1b, 3-9 참조)와 커넥터(102) 사이에서 커넥터(102) 어레이 내부 코너 영역에 배치되는 다수의 SRS(110)를 갖는 실시예를 도시한다. 커넥터 개구(104)보다 작은 크기 또는 폭을 갖는 SRS(110)가 도시되어 있지만, 다른 크기 및 형태가 사용될 수 있다. 도 11c는 커넥터(102)들의 어레이의 내부 코너 영역에 그리고 커넥터(102)들 사이에 배치되는 하나 이상의 SRS(110)를 갖는 실시예를 도시한다.
- [0030] 도 11d, 11e 및 11f는 실시예에 따른 SRS(110)의 다양한 형태의 평면도를 도시한다. 도 11d에 도시된 바와 같이, 실시예에서, SRS(110)는 내부에 배치되는 2개 이상의 커넥터(102)를 가질 수 있고, SRS(110)의 벽은 커넥터

(102)로부터 분리되어 있고 몰딩 컴파운드(106)에서 커넥터(102)들 중 2개 사이에 간극 또는 공간을 두고 있다. 도 11e는 SRS(110)가 다이(예컨대, 도 1a-1b, 3-9 참조)와 커넥터(102) 사이에서 커넥터(102)들의 어레이의 내부 코너 영역에 배치되는 부분 링인 실시예를 도시한다. 도 11f는 다이(예컨대, 도 1a-1b, 3-9 참조)와 커넥터(102) 사이에서 커넥터(102)들의 어레이의 내부 코너 영역에 배치되는 각진 형태를 갖는 SRS(110)의 실시예를 도시한다. 여기서 부분 링 또는 각진 형태를 갖는 SRS(110)의 실시예가 도시되어 있지만, SRS(110)는 원형, 타원형, 직사각형, 링, 삼각형, 다이아몬드, 또는 다른 규칙적이거나 불규칙적인 형태로 형성될 수 있다.

[0031] 도 12는 실시예에 따른 SRS를 갖는 패키지 온 패키지 구조체를 형성하는 방법(1200)을 도시하는 흐름도이다. 블럭(1202)에서 기판이 제공되고 블럭(1204)에서 기판에 하나 이상의 다이가 부착된다. 블럭(1206)에서 기판 상에 커넥터가 형성되고 블럭(1208)에서 몰딩 컴파운드가 도포된다. 블럭(1210)에서 몰딩 컴파운드의 표면이 형성되어, 커넥터를 노출시키고 하나 이상의 SRS를 형성한다. 블럭(1212)에서 다이에 대향하는 표면 상에 하나 이상의 마운트가 형성된다. 블럭에서 패키지에 대해 그리고 몰딩 컴파운드 위에 제2 패키지가 적용된다.

[0032] 따라서, 실시예에 따른 디바이스는 복수의 커넥터가 있는 제1 면과 제1 면 상에 배치되는 다이를 갖는 기판과, 제1 면 상에 배치되고 복수의 커넥터 각각을 둘러싸는 몰딩 컴파운드를 포함한다. 몰딩 컴파운드에 응력 경감 구조체(SRS)가 배치되고, SRS는 각각의 복수의 커넥터로부터 분리되어 있는 공동을 몰딩 컴파운드를 포함한다.

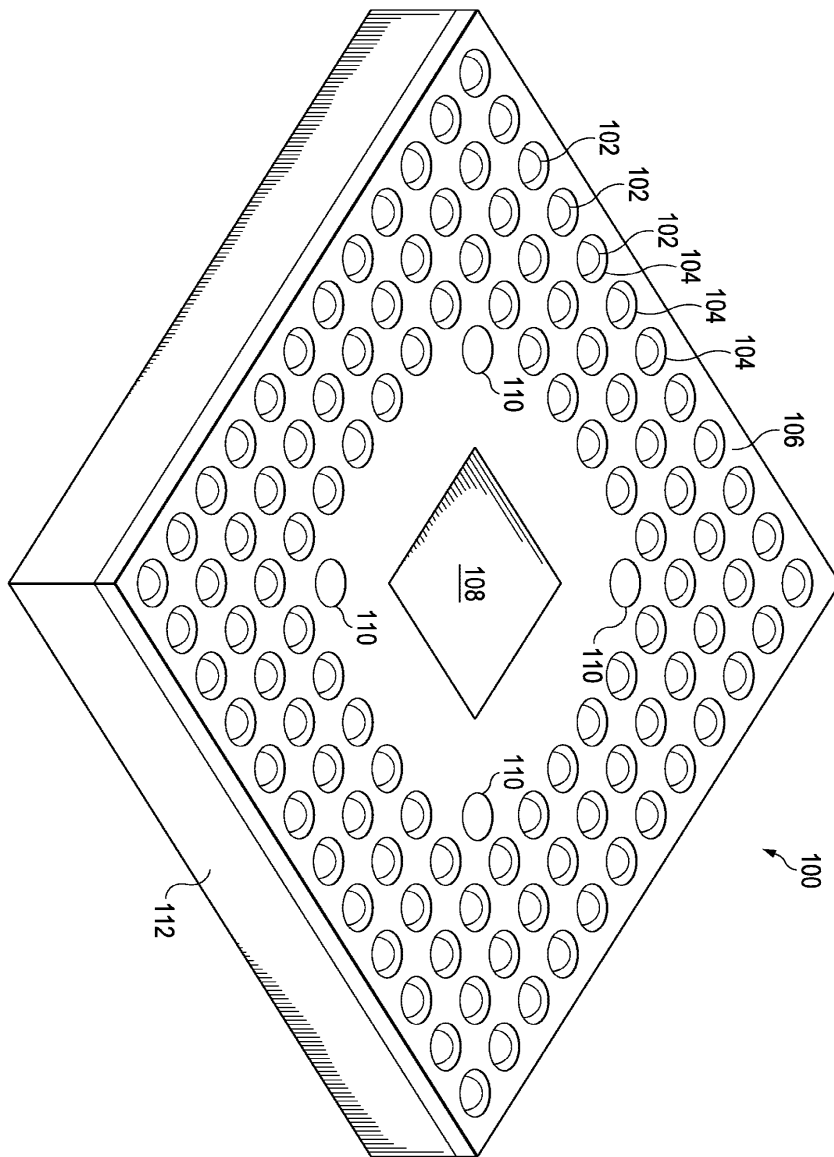
[0033] 다른 실시예에 따른 디바이스는 복수의 커넥터가 상부에 배치된 제1 면을 갖는 제1 패키지와, 커넥터에 의해 제1 패키지 상에 실장되는 제2 패키지를 포함한다. 몰딩 컴파운드가 제1 패키지와 제2 패키지 사이에서 제1 패키지의 제1 면 상에 배치된다. 몰딩 컴파운드에 복수의 응력 경감 구조체(SRS)가 배치되고, 복수의 SRS 각각은 금속이 없는 몰딩 컴파운드에 공동을 포함하고 복수의 커넥터 각각으로부터 분리되어 있다.

[0034] 실시예에 따른 방법은, 제1 패키지의 제1 면 상에 그리고 제1 패키지의 제1 면 상의 복수의 커넥터 각각의 둘레에 몰딩 컴파운드를 형성하는 것; 및 몰딩 컴파운드에 복수의 응력 경감 구조체(SRS)를 형성하는 것을 포함하고, 복수의 SRS 각각은 금속이 없는 몰딩 컴파운드에 공동을 포함하며 복수의 커넥터 각각으로부터 분리되어 있다.

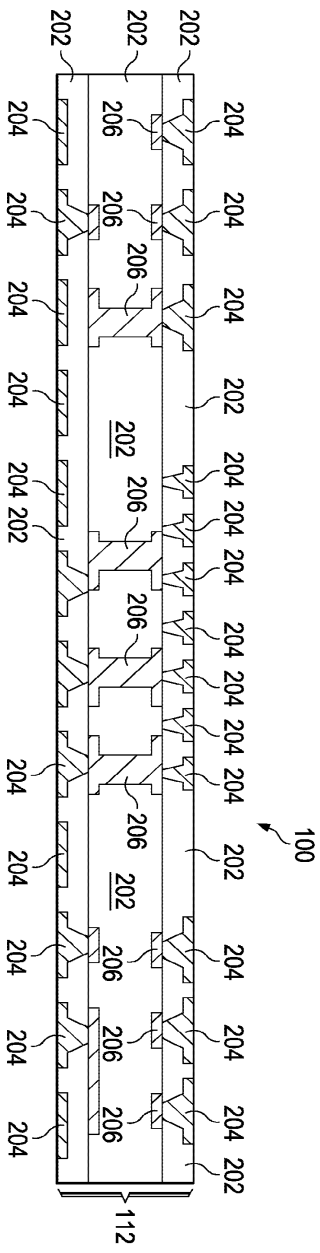
[0035] 본 발명의 실시예들 및 그 이점에 대해서 상세하게 설명하였지만, 첨부된 청구범위에 의해 한정되는 바와 같이 본 개시의 사상 및 범위로부터 벗어남이 없이 본 명세서에 다양한 변화, 대체 및 변경이 이루어질 수 있다는 것을 알아야 한다. 예컨대, 당업자라면 본 명세서에 설명된 많은 특징부, 기능, 프로세스 및 재료가 본 개시의 범위 내에서 유지하면서 변경될 수 있다는 것을 쉽게 이해할 것이다. 또한, 본 출원의 범위는 본 명세서에 설명된 프로세스, 장치, 제조, 물질의 조성, 수단, 방법 및 단계들의 특정 실시예로 제한되도록 의도되지 않는다. 당업자가 본 개시로부터 쉽게 알게 되는 바와 같이, 본 명세서에 설명된 대응 실시예들과 실질적으로 동일한 결과를 달성할 수 있거나 실질적으로 동일한 기능을 수행하는 것으로서, 현재에 존재하는 또는 추후에 개발될, 프로세스, 장치, 제조, 물질의 조성, 수단, 방법, 또는 단계들이 본 개시에 따라서 이용될 수 있다. 따라서, 첨부된 청구범위는 그러한 프로세스, 장치, 제조, 물질의 조성, 수단, 방법, 또는 단계들을 그 범위 내에 포함하도록 의도된다.

도면

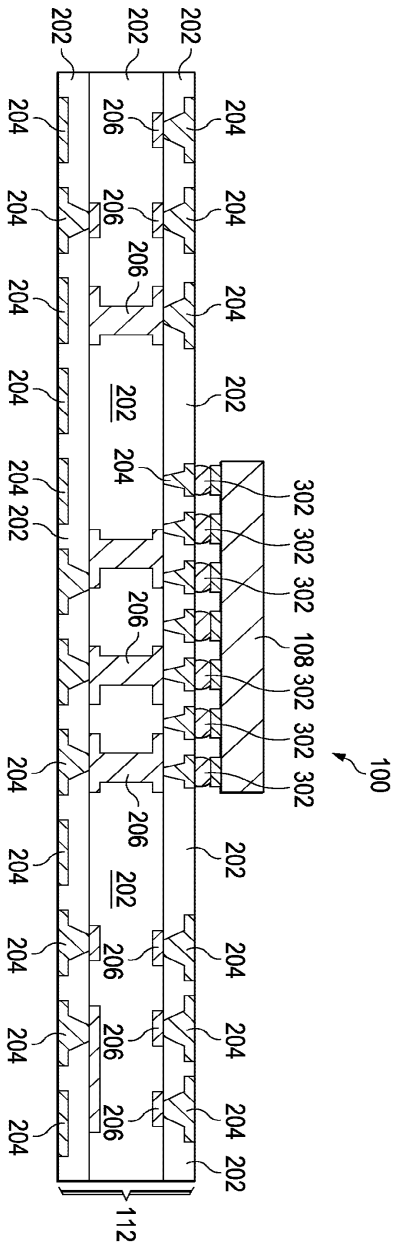
도면1a



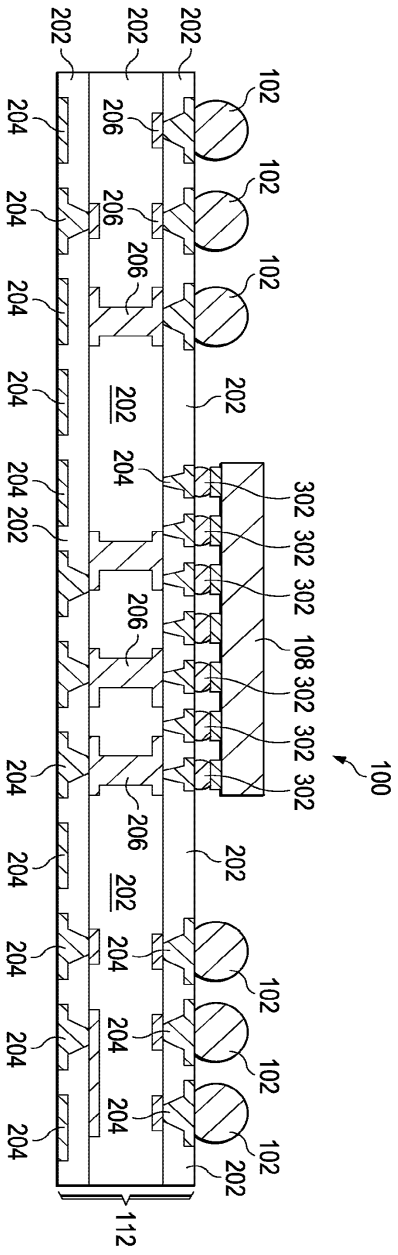
도면2



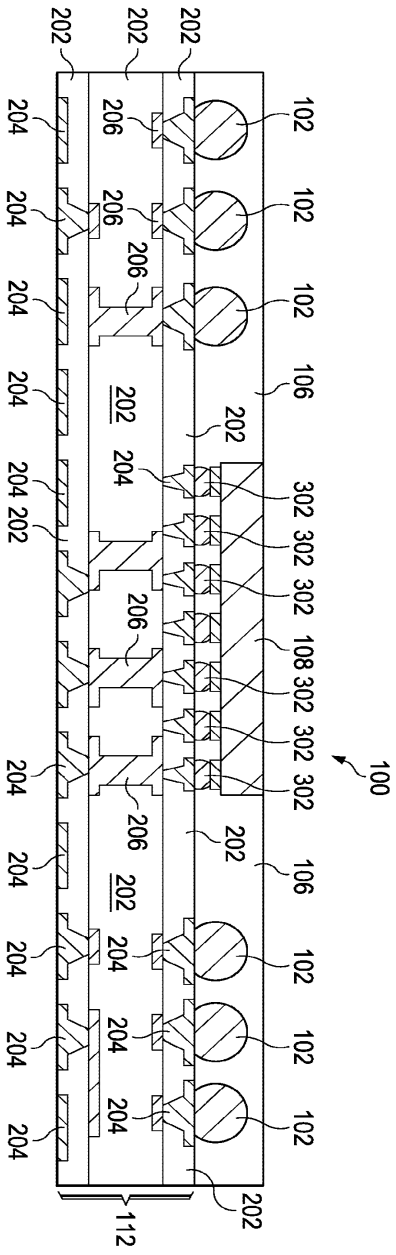
도면3



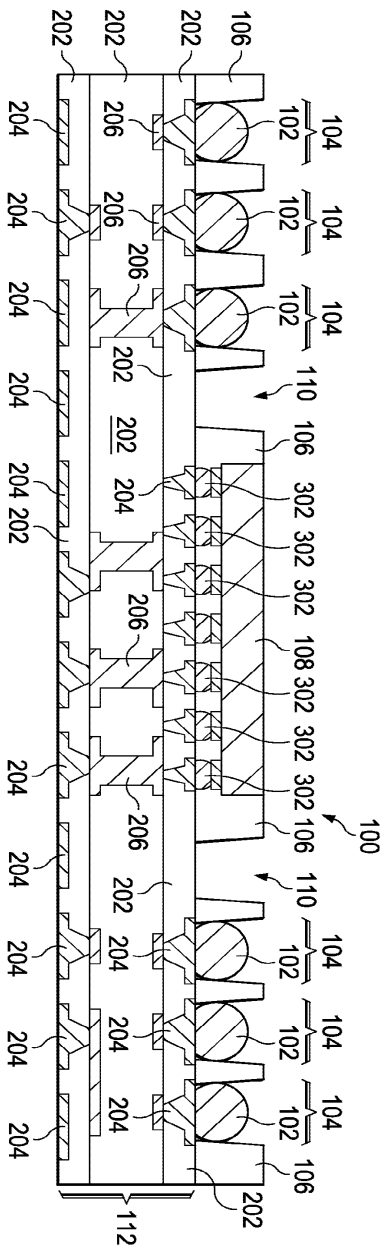
도면4



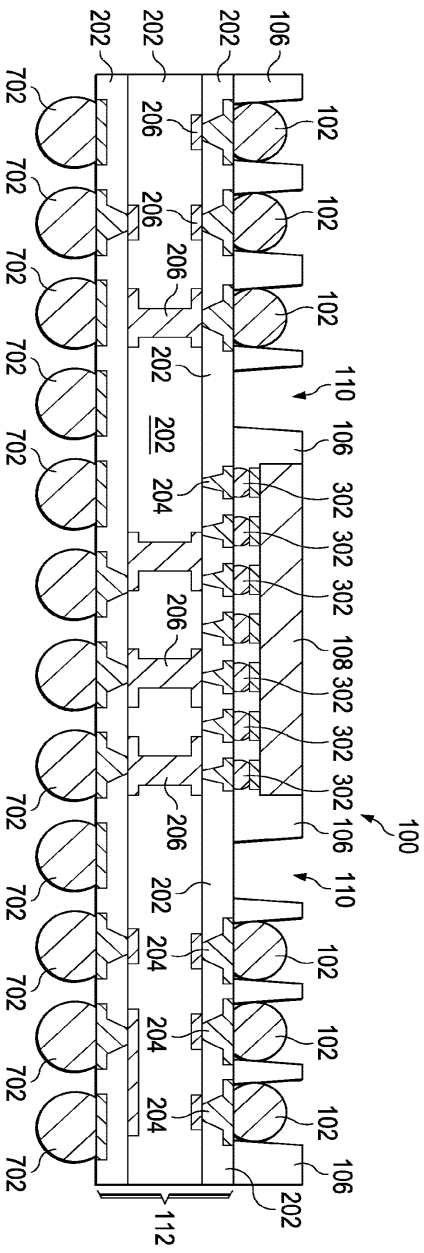
도면5



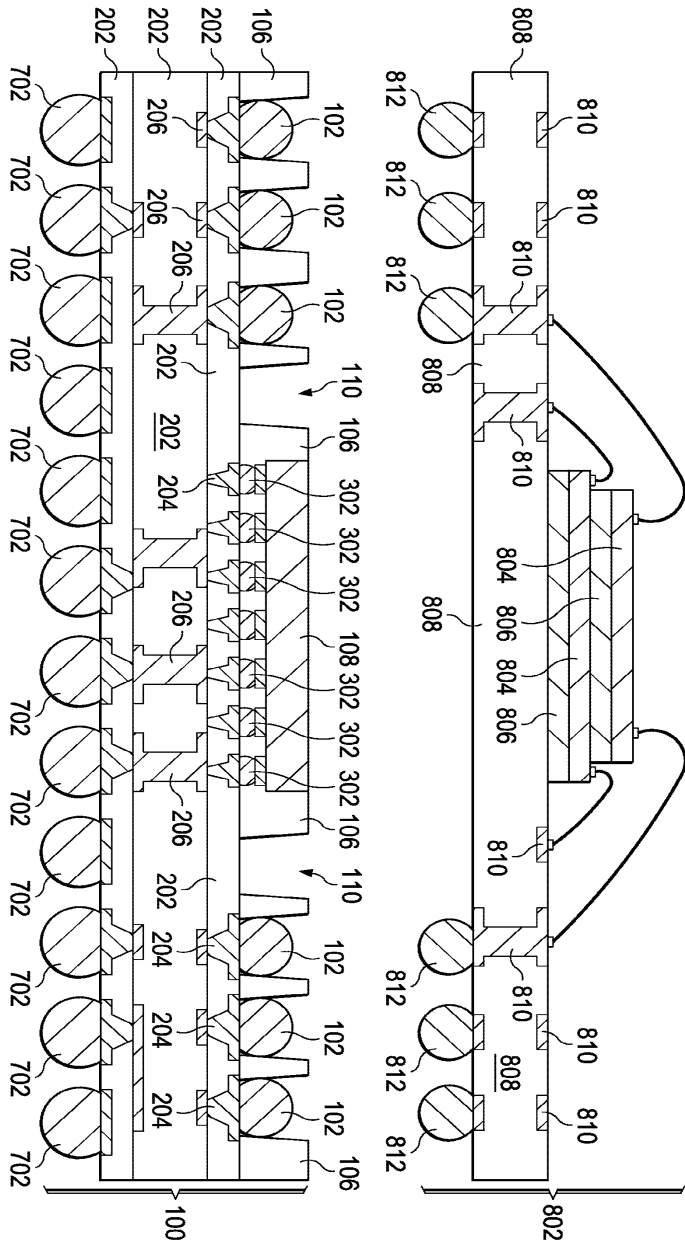
도면6



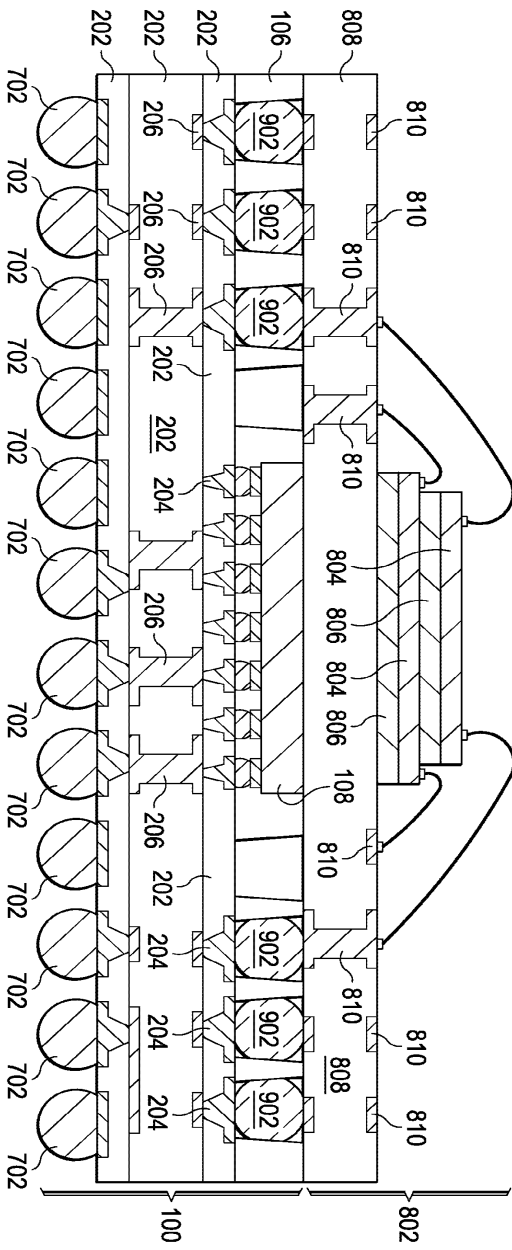
도면7



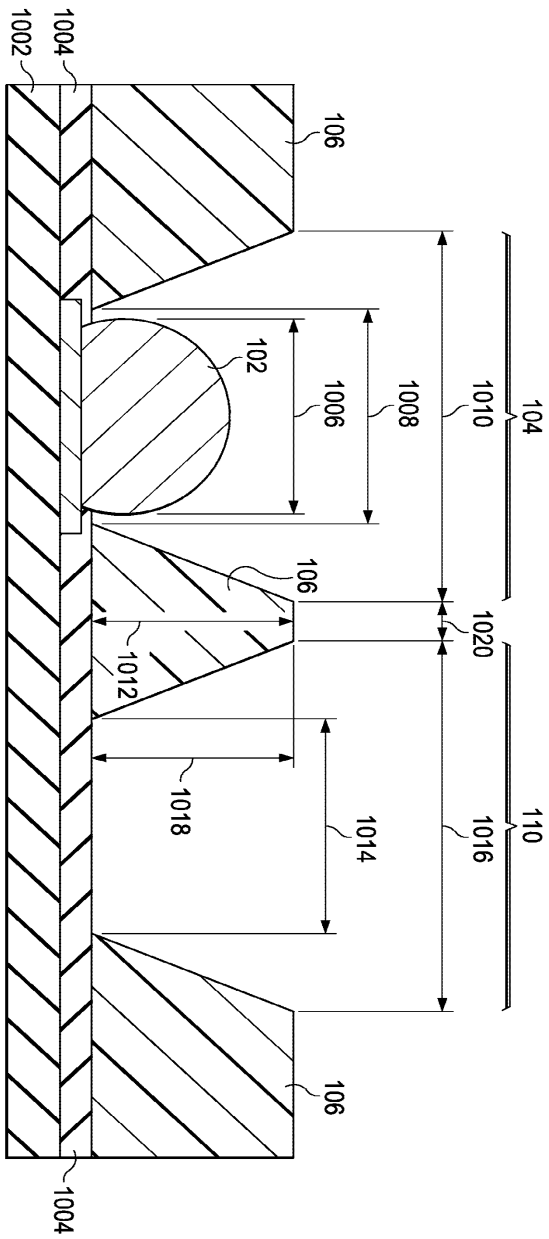
도면8



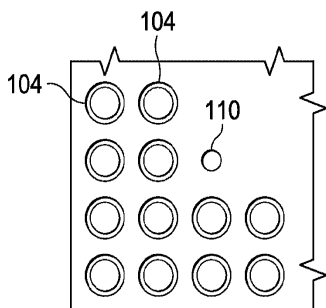
도면9



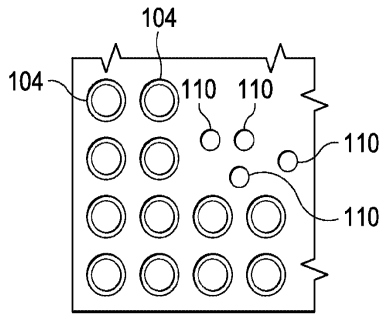
도면10



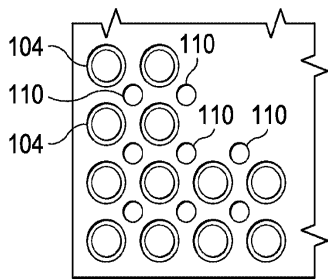
도면11a



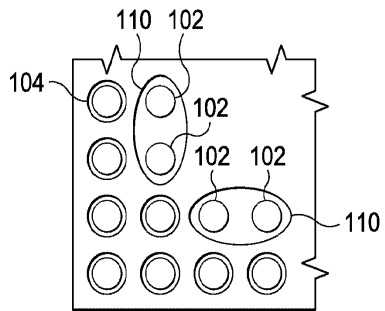
도면11b



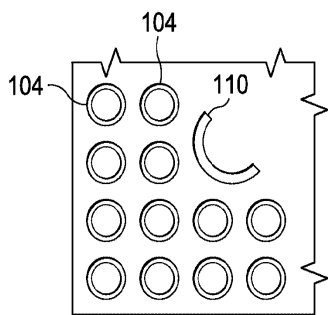
도면11c



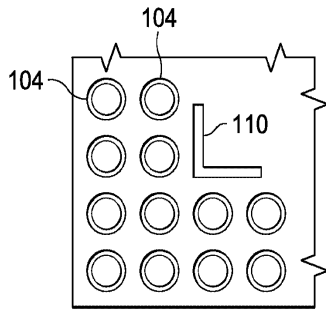
도면11d



도면11e



도면11f



도면12

