

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成25年10月31日(2013.10.31)

【公開番号】特開2013-149984(P2013-149984A)

【公開日】平成25年8月1日(2013.8.1)

【年通号数】公開・登録公報2013-041

【出願番号】特願2013-34153(P2013-34153)

【国際特許分類】

H 0 1 L 21/8242 (2006.01)

H 0 1 L 27/108 (2006.01)

H 0 1 L 27/10 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/788 (2006.01)

H 0 1 L 29/792 (2006.01)

H 0 1 L 21/8247 (2006.01)

H 0 1 L 27/115 (2006.01)

H 0 1 L 29/786 (2006.01)

C 2 3 C 14/08 (2006.01)

【 F I 】

H 0 1 L 27/10 3 2 1

H 0 1 L 27/10 4 6 1

H 0 1 L 27/10 6 7 1 B

H 0 1 L 27/10 6 2 1 Z

H 0 1 L 27/10 6 8 1 F

H 0 1 L 27/10 6 8 1 E

H 0 1 L 29/78 3 7 1

H 0 1 L 27/10 4 3 4

H 0 1 L 27/10 4 5 1

H 0 1 L 29/78 6 1 3 B

H 0 1 L 29/78 6 1 8 B

C 2 3 C 14/08 K

【手続補正書】

【提出日】平成25年9月11日(2013.9.11)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

メモリセルを有し、

前記メモリセルはトランジスタ及びメモリ素子を有し、

前記トランジスタは、チャンネル、ゲート電極、ソース電極及びドレイン電極を有し、

前記ゲート電極はワード線の一部である、又は前記ワード線に電氣的に接続され、

前記チャンネルは酸化物半導体を有し、

前記ソース電極及び前記ドレイン電極の一方はビット線の一部である、又は前記ビット線に電氣的に接続され、他方は前記メモリ素子に電氣的に接続され、

紫外線照射前における前記トランジスタのしきい値電圧は電圧 V_{21} であり、

紫外線照射時における前記トランジスタのしきい値電圧は電圧 V_{22} であり、
 紫外線照射後における前記トランジスタのしきい値電圧は電圧 V_{23} であり、
 前記電圧 V_{22} は、前記電圧 V_{21} よりも低く、
 前記電圧 V_{23} は、前記電圧 V_{21} よりも低く、かつ前記電圧 V_{22} よりも高く、
 前記メモリ素子に記憶されたデータの読み出しは、紫外線を照射しながら前記トランジスタの前記ゲート電極に電圧 V_G を印加して前記トランジスタをオンにすることによって行うことを特徴とする記憶装置。ただし、 $V_{22} < V_G < V_{23} < V_{21}$ (電圧 V_G は電圧 V_{22} 以上) である。

【請求項 2】

第 1 のトランジスタ及びメモリ素子を有するメモリセルと、
 第 2 のトランジスタと、
 を有し、
 前記第 1 のトランジスタは、第 1 のチャンネル、第 1 のゲート電極、第 1 のソース電極及び第 1 のドレイン電極を有し、
 前記第 1 のゲート電極はワード線の一部である、又は前記ワード線に電氣的に接続され、
 前記第 1 のソース電極及び前記第 1 のドレイン電極の一方はビット線の一部である、又は前記ビット線に電氣的に接続され、他方は前記メモリ素子に電氣的に接続され、
 前記第 2 のトランジスタは、第 2 のチャンネル、第 2 のゲート電極、第 2 のソース電極及び第 2 のドレイン電極を有し、
 前記第 2 のチャンネルは酸化物半導体を有し、
 前記第 2 のソース電極及び前記第 2 のドレイン電極の一方は前記ワード線に電氣的に接続され、他方には前記第 1 のトランジスタをオンする選択信号が入力され、
 紫外線照射前における前記第 2 のトランジスタのしきい値電圧は電圧 V_{31} であり、
 紫外線照射時における前記第 2 のトランジスタのしきい値電圧は電圧 V_{32} であり、
 紫外線照射後における前記第 2 のトランジスタのしきい値電圧は電圧 V_{33} であり、
 前記メモリ素子へのデータの書き込み及び読み出しは、紫外線を照射しながら前記第 2 のゲート電極に電圧 V_G を印加して前記第 2 のトランジスタをオンにし、前記選択信号を前記第 1 のゲート電極に印加して前記第 1 のトランジスタをオンにすることによって行うことを特徴とする記憶装置。ただし $V_{32} < V_G < V_{33} < V_{31}$ (電圧 V_G は電圧 V_{32} 以上) である。

【請求項 3】

第 1 のトランジスタ及びメモリ素子を有するメモリセルと、
 第 2 のトランジスタと、
 第 3 のトランジスタと、
 を有し、
 前記第 1 のトランジスタは、第 1 のチャンネル、第 1 のゲート電極、第 1 のソース電極及び第 1 のドレイン電極を有し、
 前記第 1 のゲート電極はワード線の一部である、又は前記ワード線に電氣的に接続され、
 前記第 1 のソース電極及び前記第 1 のドレイン電極の一方はビット線の一部である、又は前記ビット線に電氣的に接続され、他方は前記メモリ素子に電氣的に接続され、
 前記第 2 のトランジスタは、第 2 のチャンネル、第 2 のゲート電極、第 2 のソース電極及び第 2 のドレイン電極を有し、
 前記第 2 のソース電極及び前記第 2 のドレイン電極の一方は前記ワード線に電氣的に接続され、他方には前記第 1 のトランジスタをオンする選択信号が入力され、
 前記第 3 のトランジスタは、第 3 のチャンネル、第 3 のゲート電極、第 3 のソース電極及び第 3 のドレイン電極を有し、
 前記第 3 のチャンネルは酸化物半導体を有し、
 前記第 3 のソース電極及び前記第 3 のドレイン電極の一方は前記第 2 のゲート電極に電

氣的に接続され、他方には前記第 2 のトランジスタをオンする選択信号が入力され、
紫外線照射前における前記第 3 のトランジスタのしきい値電圧は電圧 V_{31} であり、
紫外線照射時における前記第 3 のトランジスタのしきい値電圧は電圧 V_{32} であり、
紫外線照射後における前記第 3 のトランジスタのしきい値電圧は電圧 V_{33} であり、
前記メモリ素子へのデータの書き込み及び読み出しは、紫外線を照射しながら前記第 3
のゲート電極に電圧 V_G を印加して前記第 3 のトランジスタをオンすることで第 2 のトラ
ンジスタをオンにし、前記第 1 のトランジスタをオンする選択信号を前記第 1 のゲート電
極に印加して前記第 1 のトランジスタをオンすることによって行うことを特徴とする記憶
装置。ただし $V_{32} < V_G < V_{33} < V_{31}$ (電圧 V_G は電圧 V_{32} 以上) である。