

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成25年10月31日(2013.10.31)

【公開番号】特開2013-149984(P2013-149984A)

【公開日】平成25年8月1日(2013.8.1)

【年通号数】公開・登録公報2013-041

【出願番号】特願2013-34153(P2013-34153)

【国際特許分類】

H 01 L	21/8242	(2006.01)
H 01 L	27/108	(2006.01)
H 01 L	27/10	(2006.01)
H 01 L	21/336	(2006.01)
H 01 L	29/788	(2006.01)
H 01 L	29/792	(2006.01)
H 01 L	21/8247	(2006.01)
H 01 L	27/115	(2006.01)
H 01 L	29/786	(2006.01)
C 23 C	14/08	(2006.01)

【F I】

H 01 L	27/10	3 2 1
H 01 L	27/10	4 6 1
H 01 L	27/10	6 7 1 B
H 01 L	27/10	6 2 1 Z
H 01 L	27/10	6 8 1 F
H 01 L	27/10	6 8 1 E
H 01 L	29/78	3 7 1
H 01 L	27/10	4 3 4
H 01 L	27/10	4 5 1
H 01 L	29/78	6 1 3 B
H 01 L	29/78	6 1 8 B
C 23 C	14/08	K

【手続補正書】

【提出日】平成25年9月11日(2013.9.11)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

メモリセルを有し、

前記メモリセルはトランジスタ及びメモリ素子を有し、

前記トランジスタは、チャネル、ゲート電極、ソース電極及びドレイン電極を有し、

前記ゲート電極はワード線の一部である、又は前記ワード線に電気的に接続され、

前記チャネルは酸化物半導体を有し、

前記ソース電極及び前記ドレイン電極の一方はビット線の一部である、又は前記ビット線に電気的に接続され、他方は前記メモリ素子に電気的に接続され、

紫外線照射前ににおける前記トランジスタのしきい値電圧は電圧 V_{21} であり、

紫外線照射時における前記トランジスタのしきい値電圧は電圧 V_{2_2} であり、
紫外線照射後における前記トランジスタのしきい値電圧は電圧 V_{2_3} であり、
前記電圧 V_{2_2} は、前記電圧 V_{2_1} よりも低く、
前記電圧 V_{2_3} は、前記電圧 V_{2_1} よりも低く、かつ前記電圧 V_{2_2} よりも高く、
前記メモリ素子に記憶されたデータの読み出しへ、紫外線を照射しながら前記トランジスタの前記ゲート電極に電圧 V_G を印加して前記トランジスタをオンにすることによって行うことを特徴とする記憶装置。ただし、 $V_{2_2} < V_G < V_{2_3} < V_{2_1}$ (電圧 V_G は電圧 V_{2_2} 以上) である。

【請求項 2】

第1のトランジスタ及びメモリ素子を有するメモリセルと、
第2のトランジスタと、
を有し、
前記第1のトランジスタは、第1のチャネル、第1のゲート電極、第1のソース電極及び第1のドレイン電極を有し、
前記第1のゲート電極はワード線の一部である、又は前記ワード線に電気的に接続され、
前記第1のソース電極及び前記第1のドレイン電極の一方はビット線の一部である、又は前記ビット線に電気的に接続され、他方は前記メモリ素子に電気的に接続され、
前記第2のトランジスタは、第2のチャネル、第2のゲート電極、第2のソース電極及び第2のドレイン電極を有し、
前記第2のチャネルは酸化物半導体を有し、
前記第2のソース電極及び前記第2のドレイン電極の一方は前記ワード線に電気的に接続され、他方には前記第1のトランジスタをオンする選択信号が入力され、
紫外線照射前における前記第2のトランジスタのしきい値電圧は電圧 V_{3_1} であり、
紫外線照射時における前記第2のトランジスタのしきい値電圧は電圧 V_{3_2} であり、
紫外線照射後における前記第2のトランジスタのしきい値電圧は電圧 V_{3_3} であり、
前記メモリ素子へのデータの書き込み及び読み出しへ、紫外線を照射しながら前記第2のゲート電極に電圧 V_G を印加して前記第2のトランジスタをオンにし、前記選択信号を前記第1のゲート電極に印加して前記第1のトランジスタをオンにすることによって行うことを行なうことを特徴とする記憶装置。ただし $V_{3_2} < V_G < V_{3_3} < V_{3_1}$ (電圧 V_G は電圧 V_{3_2} 以上) である。

【請求項 3】

第1のトランジスタ及びメモリ素子を有するメモリセルと、
第2のトランジスタと、
第3のトランジスタと、
を有し、
前記第1のトランジスタは、第1のチャネル、第1のゲート電極、第1のソース電極及び第1のドレイン電極を有し、
前記第1のゲート電極はワード線の一部である、又は前記ワード線に電気的に接続され、
前記第1のソース電極及び前記第1のドレイン電極の一方はビット線の一部である、又は前記ビット線に電気的に接続され、他方は前記メモリ素子に電気的に接続され、
前記第2のトランジスタは、第2のチャネル、第2のゲート電極、第2のソース電極及び第2のドレイン電極を有し、
前記第2のソース電極及び前記第2のドレイン電極の一方は前記ワード線に電気的に接続され、他方には前記第1のトランジスタをオンする選択信号が入力され、
前記第3のトランジスタは、第3のチャネル、第3のゲート電極、第3のソース電極及び第3のドレイン電極を有し、
前記第3のチャネルは酸化物半導体を有し、
前記第3のソース電極及び前記第3のドレイン電極の一方は前記第2のゲート電極に電

気的に接続され、他方には前記第2のトランジスタをオンする選択信号が入力され、紫外線照射前における前記第3のトランジスタのしきい値電圧は電圧 V_{3_1} であり、紫外線照射時における前記第3のトランジスタのしきい値電圧は電圧 V_{3_2} であり、紫外線照射後における前記第3のトランジスタのしきい値電圧は電圧 V_{3_3} であり、前記メモリ素子へのデータの書き込み及び読み出しへ、紫外線を照射しながら前記第3のゲート電極に電圧 V_G を印加して前記第3のトランジスタをオンすることで第2のトランジスタをオンにし、前記第1のトランジスタをオンする選択信号を前記第1のゲート電極に印加して前記第1のトランジスタをオンすることによって行うことを行うことを特徴とする記憶装置。ただし $V_{3_2} < V_G < V_{3_3} < V_{3_1}$ （電圧 V_G は電圧 V_{3_2} 以上）である。