

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
H05K 3/12

(11) 공개번호 10-2005-0063689
(43) 공개일자 2005년06월28일

(21) 출원번호 10-2004-0107549
(22) 출원일자 2004년12월17일

(30) 우선권주장 60/532,264 2003년12월22일 미국(US)

(71) 출원인 롬 앤드 하스 일렉트로닉 머트어리얼즈, 엘.엘.씨.
미국 매사추세츠 01752 말보로우 포레스트 스트리트 455

(72) 발명자 브레즈나타니엘이.
미국 펜실베이니아 19445 란즈데일 #씨 브룩사이드 드라이브 34
토벤마이클피.
미국 뉴욕 11787 스미스타운 퀸시 레인 8

(74) 대리인 최규팔
이은선

심사청구 : 없음

(54) 전자부품상에 솔더부를 형성하는 방법 및 솔더부를 가진 전자 부품

요약

본 발명은 전자부품상에 솔더부를 형성하는 방법을 개시한다. 본 방법은 (a) 하나 이상의 접촉 패드(contact pad)를 가진 기판을 제공한 다음; (b) 접촉 패드위에 솔더 페이스트(solder paste)를 적용하는 것을 포함한다. 솔더 페이스트는 캐리어 비히클(carrier vehicle) 및 금속 입자를 가진 금속 성분을 포함한다. 솔더 페이스트는 솔더 페이스트의 용융 및 용융물의 재고화후 얻어지는 고상선 온도(solidus temperature) 보다 낮은 고상선 온도를 갖는다. 본 발명의 방법에 의해 형성될 수 있는 전자 부품이 또한 제공된다. 반도체 산업에서, 예를 들어 범프 본딩 프로세스(bump bonding process)를 사용하여 모듈 회로(module circuit) 또는 인쇄배선판에 집적 회로를 결합하기 위해 반도체 부품상에 인터컨넥트 범프(interconnect bump)를 형성할 때 그 특정의 응용예를 찾아볼 수 있다.

대표도

도 1

명세서

도면의 간단한 설명

본 발명은 다음의 도면을 참조로 하여 논의될 것이며, 동일한 도면 부호는 동일한 특성을 나타낸다:

도 1(a)-(f)는 본 발명에 따라 전자 부품상에 인터컨넥트 범프 형태의 솔더부의 단면을 여러 형성 단계로 나타낸 것이다.

도 2(a)-(b)는 본 발명의 추가의 일면에 따라 인터컨넥트 범프 형태의 솔더부를 가진 전자 부품을 기판에 결합함으로써 형성되는 전자 부품의 단면을 여러 형성 단계로 나타낸 것이다.

도 3(a)-(f)는 본 발명의 추가의 일면에 따라 전자 부품상의 솔더부의 단면을 여러 형성 단계로 나타낸 것이다.

도 4(a)-(b)는 본 발명의 추가의 일면에 따라 솔더부를 가진 전자 부품을 기판에 결합하는 단면을 여러 형성 단계로 나타낸 것이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

관련출원의 상호참조

본 출원은 2003년 12월 22일자로 출원된 미국 가출원 제 60/532,264호의 35 U.S.C. § 119(e)하의 잇점을 청구하며, 거의 모든 내용은 참고로서 본원에 포함된다.

발명의 배경

본 발명은 전자 부품상에 솔더부(solder area)를 형성하는 방법에 관한 것이다. 또한, 본 발명은 솔더부를 가진 전자 부품에 관한 것이다. 그의 특정 응용예를 반도체 산업에서, 예를 들어 솔더 범프 본딩 프로세스(bump bonding process)를 사용하여 모듈 회로(module circuit), 인터포저(interposer), 또는 인쇄배선판(PWB, Printed Wiring Board)에 집적 회로를 결합하기 위해 반도체 디바이스상에 인터컨넥트 범프(interconnect bump)를 형성하는 경우 찾아볼 수 있다.

현재, 반도체 제조 산업에서 웨이퍼-레벨-패키징(WLP, wafer-level-packaging)에 초점이 모아지고 있다. 웨이퍼-레벨-패키징의 경우, IC 인터컨넥트가 웨이퍼상에서 모두 조립되고, 다이싱(diced) 전에 완전 IC 모듈이 웨이퍼상에 형성될 수 있다. WLP를 사용하여 얻는 잇점으로는 예를 들어 I/O (Input/Output) 밀도의 증가, 작업 속도의 개선, 출력 밀도와 열 관리의 향상, 패키지 사이즈의 감소 및 제조 비용 효과의 개선이 포함된다.

WLP의 경우, 전도성 인터컨넥트 범프는 웨이퍼상에 제공될 수 있다. 예를 들어, 본래 C4("controlled collapse chip connection") 프로세스는 하나 이상의 칩을 모듈 회로에 결합하기 위해 IC 칩의 평평한 접촉 패드부에 침착된 솔더 범프를 사용한다. 칩위의 솔더 범프는 모듈 회로위의 상응하는 접촉 패드와 매칭된다. 칩과 모듈 회로가 서로 접촉되며, 가열되어 솔더를 용융시킨다. 이들 인터컨넥트 범프는 IC 칩과 모듈 회로 사이에서 전기적 및 물리적 컨넥션 역할을 한다. 그후, 전형적으로 모듈 회로상의 다른 접촉 패드에 솔더를 적용하고, 모듈 회로를 PWB 상의 접촉 패드와 접촉시킨 다음, 이 구조물을 가열하여 솔더를 리플로우(reflow)시키는 것에 의해 모듈 회로가 PWB에 부착된다. 다르게는, 솔더 대신에 와이어 본딩(wire bonding)을 사용하여 특정의 인터컨넥션을 제조할 수도 있다.

전기도금 범핑(electroplate bumping), 증발 범핑(evaporation bumping) 및 범프 프린팅(bump printing)과 같이 반도체 디바이스상에 인터컨넥션을 형성하기 위한 몇 가지의 방법이 제안되었다. 이들 기술중에서, 전기도금 범핑과 증발 범핑은 일반적으로 처리 장비에 상당한 양의 자본 투자를 요한다. 다른 한편으로, 범프 프린팅은 덜 자본집약적인 방법이다. 범프 프린팅의 경우, 패턴화된 금속 마스크가 기판 위에 놓여지거나 형성된다. 마스크는 범프가 형성될 접촉 패드에 상응하는 개구(opening)를 가진다. 우선 솔더 페이스트를 마스크위에 적용한 다음 스퀴지(squeegee)와 같은 도구를 사용하여 개구 내로 솔더 페이스트를 밀어 넣음으로써 마스크내의 개구를 솔더 페이스트로 충전한다. 마스크를 제거하고 솔더 페이스트를 가열하면, 솔더 페이스트로부터 금속 솔더 범프가 형성된다.

금속 솔더 범프에 의해 반도체 부품의 본딩 패드와 모듈 회로 사이에 신뢰성있고 일관된 전기적 컨넥션이 가능해졌다. 범프 프린팅에 사용되는 솔더 페이스트는 전형적으로 예를 들어 용매, 유기 용동화제 및 활성제를 포함할 수 있는 캐리어 비히클과 금속 입자의 배합물이다. 종래의 솔더 페이스트와 관련하여 다수의 제한점이 존재한다. 예를 들어 열처리후 솔더 범프에는 종종 캐리어 비히클 성분으로부터의 잔류물이 남게 된다. 이러한 잔류물은 물리적 및/또는 전기적 접촉 성질에 악영향을 미칠 수 있다. 이러한 잔류물을 최소화하거나 방지하기 위해서는 디바이스 또는 기판 물질과 용화하지 않을 정도의 매우 높은 온도가 필요할 수 있다.

C4 또는 그밖의 웨이퍼 범핑 프로세스에 사용되어 PWB에 모듈을 결합하는 솔더 물질은 정밀한 결합 계층(bonding hierarchy)을 기초로 하여 선택된다. 예를 들어, 부품이 솔더링에 의해 기판에 결합된 경우, 솔더 컨넥션의 약화(softening) 및 분해(degradation)를 방지하기 위해서는 후속 프로세스동안 솔더의 고상선 온도에 근접해야한다. 웨이퍼상에 범프를 형성하는 C4 프로세스에 사용되는 전형적인 솔더 페이스트는, 금속 성분으로 95 중량%의 납과 5 중량%의 주석을 포함하는 납을 많이 함유하는 물질이다. 이러한 조성물로부터 생성되는 솔더 범프의 액상선 온도(liquidus temperature)는 315 °C이다. 이러한 솔더 범프 조성물의 경우, 솔더 컨넥션의 약화 및 분해를 방지하기 위해 후속 프로세스 동안 온도가 315 °C에 근접하는 것이 필수적이다. 이러한 목적을 위해, 183 °C의 액상선 온도를 가진 공용 주석/납 0.37 솔더 페이스트가 전형적으로 사용된다. 따라서, 결합 계층은 사용될 수 있는 솔더 물질의 형태를 엄격하게 제한한다. 물질이 처음 녹기 시작하는 온도를 고상선이라 하는 반면, 금속의 마지막 부분이 최종적으로 액상으로 용해하는 온도를 액상선이라 한다.

유용한 솔더 물질의 선택을 추가로 제한하는 것은 기판의 구성재이다. 예를 들어, 저온 솔더링 기술은 고온불내성인 기판, 예를 들어 폴리에스테르를 요한다. 저온에서 신뢰성있는 인터컨넥트를 형성하기 위해서는, 일반적으로 저용점 물질을 사용할 필요가 있다. 예를 들어, 70Sn/30Pb에서 70In/30Pb로 전환하면, 193 °C에서 174 °C로 용점 온도가 감소한다. 불행하게도, 이러한 저용점 솔더들은 종종 전자 부품의 작동동안 약화되거나 변형되어(예, 크리프(creep)), 신뢰도를 떨어뜨린다. 그 결과, 고온내성 기판 물질, 예를 들어 세라믹을 사용할 필요가 있다. 따라서, 저온에서 전기적 컨넥션을 가능케 하면서 약화 및 변형의 문제를 배제 또는 감소시킬 수 있는, 자유롭게 사용할 수 있는 솔더 조성물이 요망된다.

솔더 물질 사용에 대한 추가의 제한은 일반적으로 솔더 범핑 및 금속화에 사용되는 납-함유 물질의 제거에 대한 필요성을 증가시킨, 환경문제를 일으키는 납의 불함유에 대한 최근의 발의와 관련된다. 불행하게도, 납-함유 물질에 대한 최상의 대체물은 공용 주석-납보다 더 높은 고상선 온도를 가진다. 현재, Sn/Ag3.0/Cu0.5 솔더 페이스트가 공용 Sn/Pb의 대체물로서 고려중이다. 그러나, 불행하게도 Sn/Ag3.0/Cu0.5 합금의 고상선 온도는 공용 Sn/Pb 보다 34 °C나 높은 약 217 °C이다. 이 합금에 의해 요구되는 증가된 열 사이클(thermal excursion)이 전자부품의 조기 고장을 일으킬 수 있다는 문제가 있다. 따라서, 비교적 낮은 고상선 온도를 가진, 공용 Sn/Pb의 적합한 대체물을 알아낼 필요가 있다.

인터컨택트 범프의 형성에 사용되는 종래의 솔더 페이스트는 마이크론 범위의 직경을 가진 금속 입자를 함유한다. 사쿠야마(Sakuyama)의 미국특허 제 6,630,742 B2호에는 그 직경이 마스크의 두께보다 크고 그 두께의 1.5 배를 넘지 않는 입자를 10 wt%를 넘지 않게 함유하는 솔더 파우더가 개시되어 있고, 예로서 5 내지 20 μm 의 직경이 개시되어 있다. 이는 목적한대로 마스크가 솔더 페이스트로 코팅되고 스쿠지가 마스크위에서 전후로 이동할 때, 개구를 충전하는 솔더 페이스트가 찢겨질 위험성; 및 마스크가 제거될 때 금속 마스크의 개구 내벽에 달라 붙은 솔더 페이스트가 제거될 위험성을 감소시킨다. '742호 특허에는 또한 20 μm 또는 그 이하의 입경을 가진 솔더 파우더의 비율이 감소되면, 노동 집약, 낮은 수율 및 고비용과 같이 제조와 관련된 문제가 자동적으로 개선된다고 개시되어 있다. '742호 특허는 입경이 작은 것을 저비용으로 가진 솔더 파우더에 대한 추가적인 이점으로서, 솔더 페이스트가 산화될 가능성이 적어 솔더 페이스트의 수명을 연장하는 것을 설명하고 있다.

따라서, 전자 부품상에 솔더부, 예를 들어 웨이퍼-레벨-패키징을 위해 반도체 부품상에 인터컨택트 범프를 형성하는 방법에 대한 요구가 계속되고 있다. 또한, 이러한 방법에 의해 형성될 수 있는 전자 부품에 대한 요구가 있다. 이 방법 및 부품은 기술의 상태에 관해 상기 언급된 하나 이상의 문제를 방지하거나 눈에 띄게 개선할 수 있다.

발명이 이루고자 하는 기술적 과제

제 1 측면에 따라, 본 발명은 전자 부품상에 솔더부를 형성하는 방법을 제공한다. 본 방법은 (a) 하나 이상의 접촉 패드를 가진 기판을 제공한 다음; (b) 접촉 패드상에 솔더 페이스트를 적용하는 것을 포함한다. 솔더 페이스트는 금속 입자를 가진 금속 성분 및 캐리어 비히클을 포함한다. 솔더 페이스트는 솔더 페이스트의 용융 및 용융물의 재고화후 얻어지는 고상선 온도보다 낮은 고상선 온도를 가진다.

추가 측면에 따라, 본 발명은 전자 부품을 제공한다. 전자 부품은 (a) 하나 이상의 접촉 패드를 가진 기판; 및 (b) 접촉 패드상의 솔더 페이스트를 포함한다. 솔더 페이스트는 금속 입자를 가진 금속 성분 및 캐리어 비히클을 포함한다. 솔더 페이스트는 솔더 페이스트의 용융 및 용융물의 재고화후 얻어지는 고상선 온도보다 낮은 고상선 온도를 가진다.

다음의 설명, 청구범위 및 첨부된 도면을 검토하면, 그외의 본 발명에 따른 특징 및 이점이 당업자들에게 명백해질 것이다.

발명의 구성 및 작용

본 발명의 방법이 본 발명에 따른 제 1 측면에 따라 솔더부 형성 공정의 예시적인 공정 흐름을 나타내는 도 1(a)-(f)를 참고로 하여 설명될 것이다. 용어 나노입자는 직경이 50 nm 또는 그 이하인 입자를 의미한다. 용어 "금속"은 단일-성분 금속, 금속의 혼합물, 금속-합금 및 금속간 화합물을 의미한다.

본 발명의 방법은 전자 부품상에 솔더부를 형성하는 것을 포함한다. 본 발명에서 사용되는 솔더는 금속 입자 형태의 금속 성분 및 캐리어 비히클 성분을 함유하는 솔더 페이스트로부터 형성된다. 금속 입자의 사이징은 솔더 페이스트의 용융 및 용융물의 재고화후 얻어지는 고상선 온도보다 낮은 고상선 온도를 가지도록 선택된다.

본 발명은 금속 나노입자가 벌크 금속과 동일한 고상선 온도를 가진 종래의 솔더 페이스트에 사용되는 큰-사이즈의 카운터파트보다 낮은 고상선을 가진다는 원리에 기초한다. 금속의 고상선 온도는 임계값이하로 입자 사이즈의 증분(incremental) 감소에 의해 증분적으로 감소될 수 있다. 일단 용융되고 고화되면, 생성된 금속은 재고화된 용융물/벌크 물질의 고상선 온도를 가진다. 솔더 페이스트에 혼입된 경우, 이러한 방식으로 나노입자는 후속적으로 용융 및 고화된 물질에 비해 솔더 페이스트의 고상선 온도를 감소시키는데 효과적이다. 그 결과, 같은(또는 더 높은) 온도에서 후속 열처리 공정 동안 리플로우 하지 않는 주어진 온도에서 솔더부를 형성하는 것이 가능하다. 이는 솔더 페이스트와 다른 디바이스 물질의 선택 및 전자 부품의 결합 계층에 대해 상당한 유연성을 허용하는 것이다.

또한, 사용된 금속 입자에 의해 유기 성분, 예를 들어 유동화제가 사용되는 경우 솔더 페이스트의 리플로우후 잔존할 수 있는 유기 잔류물이 감소되거나 배제된다. 어떤 특정 이론에 의해 매이는 것을 원치 않지만, 솔더 페이스트중 금속 입자의 비교적 높은 표면부는 유기 물질 분해의 촉매반응속도를 증가시킬 수 있으리라 판단된다.

금속 입자의 유효 사이즈는 예를 들어 특정 금속에 따라 그리고 원하는 솔더 페이스트의 고상선 온도에 따라 달라질 것인데, 유용한 입자는 일반적으로 나노미터-사이즈 범위에 있다. 나노입자는 다양한 공지된 기술, 예를 들어 화학증착(CVD), 물리증착(PVD), 예컨대 스퍼터링(sputtering), 전해침착(electrolytic deposition), 레이저 분해(laser decomposition), 아크 가열(arc heating), 고온 플레임(flame) 또는 플라즈마(plasma) 스프레이, 에어로졸 연소(aerosol combustion), 정전 스프레이(electrostatic spraying), 템플릿 전착(templated electrodeposition), 침전(precipitation), 축합, 분쇄(grinding) 등에 의해 생성될 수 있다. 예를 들어 모든 내용이 참고로서 본원에 속하는 국제출원 공보 WO96/06700호에는 레이저, 전기 아크, 플레임 또는 플라즈마와 같은 에너지원을 사용하여 출발물질을 가열 및 분해시킴으로써 출발물질로부터 나노입자를 형성하는 기술이 개시되어 있다.

본 발명에 유용한 금속 입자로는 예를 들어 주석(Sn), 납(Pb), 은(Ag), 비스무스(Bi), 인듐(In), 안티몬(Sb), 금(Au), 니켈(Ni), 구리(Cu), 알루미늄(Al), 팔라듐(Pd), 백금(Pt), 아연(Zn), 게르마늄(Ge), 란타니드, 이들의 배합물 및 이들의 합금이 포함된다. 그중에서도, Sn, Pb, Ag, Bi, In, Au, Cu, 이들의 배합물 및 이들의 합금, 예를 들어 주석 및 주석-합금, 예컨대 Sn-Pb, Sn-Ag, Sn-Cu, Sn-Ag-Cu, Sn-Bi, Sn-Ag-Bi, Sn-Au 및 Sn-In이 전형적이다. 더욱 특히는, Sn-Pb37, Sn-Pb95, Sn-Ag3.5, Sn/Ag3.0/Cu0.5(금속 성분을 기준으로 한 중량%) 등이 본 발명에 사용된다.

솔더 페이스트에서 금속 입자 크기 및 크기 분포는 원하는 고상선 온도를 제공하도록 선택될 수 있고, 이것은 예를 들어 입자의 형태(들)에 따라 달라질 것이다. 예를 들어, 입자 크기 및 분포는 솔더 페이스트의 용융 및 용융물의 재고화 후 얻어지는 고상선 온도보다 3 °C 이상 낮은, 예를 들어 5 °C 이상 낮은, 10 °C 이상 낮은, 50 °C 이상 낮은, 100 °C 이상 낮은, 200 °C 이상 낮은, 400 °C 이상 낮은, 500 °C 이상 낮은 솔더 페이스트의 고상선 온도를 제공하도록 선택될 수 있다.

금속 입자는 전형적으로 솔더 페이스트를 기준으로 하여 50 중량% 보다 많은 양, 예를 들어 85 중량% 보다 많은 양으로 솔더 페이스트에 존재한다. 상술한 바와 같이, 금속 입자 및 생성되는 솔더 입자의 고상선 온도를 낮추는데 효과적인 입자 크기는 입자 물질의 특정 형태(들)에 따라 달라질 것이다. 일반적으로, 입자의 50% 이상, 예를 들어 75% 이상, 90% 이상 또는 99% 이상이 50 nm 이하, 예를 들어 30 nm 이하, 20 nm 이하, 또는 10 nm 이하의 직경을 가지면 충분할 것이다., 일반적으로, 금속 및/또는 금속-합금 입자의 평균 직경은 50 nm 이하, 예를 들어 30 nm 이하, 20 nm 이하, 또는 10 nm 이하이다. 전형적으로, 금속 입자의 크기 및 크기 분포는 고화된 용융물의 고상선 온도보다 낮은 온도에서 솔더 페이스트를 용융시키기 위해 효과적이다. 그러나, 생성되는 솔더부가 전자 부품에 충분히 신뢰할만한 전기적 컨택션을 제공하는 것으로 가정한다면, 일부의 입자가 녹지 않는 더 큰 크기이라도 충분할 수 있다. 더 큰 입자의 부분은 솔더 페이스트의 용융된 부분에 용해될 것이다.

캐리어 비히클은 하나 이상의 성분, 예를 들어 용매, 유동화제 및 활성화제 중 하나 이상을 함유할 수 있다. 캐리어 비히클은 전형적으로 1 내지 20 중량%, 예를 들어 5 내지 15 중량%의 양으로 솔더 페이스트에 존재한다.

용매는 전형적으로 솔더 페이스트의 점도를 조정하기 위해 캐리어 비히클에 존재하며, 여기서 솔더 페이스트의 점도는 전형적으로 100 kcps(킬로센티포아즈) 내지 2,000 kcps, 예를 들어 500 내지 1,500 kcps, 또는 750 내지 1,000 kcps이다. 적합한 용매로는 예를 들어 유기 용매, 예를 들어 에탄올과 같은 저분자량 알콜, 메틸 에틸 케톤과 같은 케톤, 에틸 아세테이트와 같은 에스테르, 케로센과 같은 탄화수소가 포함된다. 용매는 전형적으로 10 내지 50 중량%, 예를 들어 30 내지 40 중량%의 양으로 캐리어 비히클에 존재한다.

기관에 대한 솔더 페이스트의 접착력을 향상시키기 위해, 캐리어 비히클에 유동화제가 추가로 포함될 수 있다. 적합한 유동화제로는 예를 들어 하나 이상의 로진, 예컨대 중합 로진, 수소화 로진 및 에스테르화 로진, 지방산, 글리세린 또는 소프트 왁스가 포함된다. 유동화제가 사용된 경우, 유동화제는 전형적으로 25 내지 80 중량%의 양으로 캐리어 비히클에 존재한다.

활성제는 솔더 페이스트가 가열될 때 금속 입자의 표면상 또는 접촉 패드의 표면상에 형성되는 산화물의 제거를 돕는다. 적합한 활성화제가 당업계에 공지되어 있고, 예를 들어 하나 이상의 유기 산, 예컨대 숙신산 또는 아디핀산 및/또는 유기 아민, 예컨대 우레아, 다른 금속 킬레이트제, 예컨대 EDTA, 할라이드 화합물, 예컨대 암모늄 클로라이드 또는 염산이 포함된다. 활성화제가 사용되는 경우, 활성화제는 전형적으로 0.5 내지 10 중량%, 예를 들어 1 내지 5 중량%의 양으로 캐리어 비히클에 존재한다.

추가적인 첨가제, 예를 들어 톱소트로픽제, 예컨대 경화 캐스터 오일, 하이드록시스테아린산, 또는 다가 알콜이 솔더 페이스트에 임의로 사용될 수 있다. 임의의 첨가제는 전형적으로 0 내지 5 중량%, 예를 들어 0.5 내지 2.0 중량%의 양으로 솔더 페이스트에 존재한다.

형성된 전자 부품의 부식 가능성 및 관련된 문제점을 감소시키기 위해, 솔더 페이스트는 실질적으로 할로겐 및 알칼리 금속 원소를 함유하지 않을 수 있다. 전형적으로, 솔더중의 할로겐 및 알칼리 금속 원소 함량은 100 ppm 미만, 예를 들어 1 ppm 미만이다.

본 발명에 따른 솔더 페이스트는 금속 성분을 목적하는 임의의 성분을 비롯하여 캐리어 비히클 성분과 함께 혼련함으로써 형성될 수 있다. 비금속 성분을 먼저 혼련시켜 보다 균일한 분산을 제공할 수 있다.

도 1(a)-(f)는 본 발명의 한 측면에 따라 전자 부품상에 인터커넥트 범프 형태의 솔더부의 단면을 여러 형성 단계로 나타낸 것이다. 도 1(a)와 관련하여, 전자 부품의 기관(2)이 제공된다. 전자 부품은 예를 들어 반도체 웨이퍼, 예컨대 단결정 실리콘 웨이퍼, 실리콘-온-사파이어(SOS) 기관, 또는 실리콘-온-절연체(SOI) 기관, 단일화 반도체 칩, 예컨대 IC 칩, 하나 이상의 반도체 칩을 수용하는 모듈 회로, 인쇄배선판 또는 이들의 조합일 수 있다.

기관은 하나 이상의 접촉 패드(4)를 가지며, 전형적으로 다수의 접촉 패드(4)가 기관의 표면상에 존재한다. 접촉 패드(4)는 스퍼터링 또는 증발 또는 도금과 같은 물리증착(PVD)에 의해 전형적으로 형성된, 금속, 복합 금속 또는 금속 합금의 하나 이상의 층으로 형성된다. 전형적인 접촉 패드 물질로는 비한정적인 알루미늄, 구리, 티타늄 니트라이드, 크롬, 주석, 니켈 및 이들의 배합물 및 합금이 포함된다. 보호층(passivation layer)이 전형적으로 접촉 패드(4) 위에 형성되고, 접촉 패드에 연장하는 개구가 에칭 공정에 의해, 전형적으로는 건식 에칭에 의해 보호층에 형성된다. 보호층은 전형적으로 절연 물질, 예를 들어 실리콘 니트라이드, 실리콘 옥시니트라이드, 또는 실리콘 옥사이드, 예컨대 포스포실리케이트 글래스(PSG)이다. 이러한 물질은 화학증착(CVD), 예컨대 플라즈마 증착 CVD(PECVD)에 의해 침착된다. 접촉 패드(4)는 형성될 솔더부에 대하여 접촉층 및 전기접촉 베이스로서 작용한다. 다른 형태가 사용될 수 있지만, 접촉 패드의 형태는 전형적으로 사각형 또는 삼각형이다.

접촉 패드에 상응하는 개구를 가진 패턴화된 마스크는 당업계에 공지된 바와 같이 기관 표면과 근접하게 되거나 기관의 표면상에 형성될 수 있다. 패턴화된 마스크는 예를 들어 접촉 패드에 상응하여 형성된 개구를 가진 금속 플레이트(도시하지 않음)일 수 있고, 기관 표면과 일직선상으로 접촉하거나 근접하게 놓여진다. 별도로, 마스크는 도 1 (b) 및 (c)에 도시된 바와 같이 기관 표면상에 형성될 수 있다. 이 경우, 포토레지스트 물질, 예를 들어 매사추세츠 말보로에 소재하는 Shipley Company, L.L.C.로부터 상업적으로 입수가 가능한 Shipley BPR™ 100 레지스트와 같은 마스크 물질(6)이 기관(2)의 표면

상에 코팅될 수 있다. 포토레지스트 층(6)은 표준 포토리소그래픽 노출 및 현상 기술에 의해 패터닝되어 마스크(6')를 형성한다. 마스크는 다른 예들 들어 실리콘 옥사이드, 실리콘 니트라이드 또는 실리콘 옥시니트라이드와 같은 유전체 층을 코팅 및 에칭함으로써 기판 표면에 형성될 수 있다.

마스크의 개구는 전형적으로 패드를 넘어서는 외주 영역과 패드 위에 솔더를 코팅하도록 접촉 패드의 외주를 넘어서까지 연장된다. 마스크의 개구는 다양한 기하구조를 가질 수 있지만, 전형적으로는 접촉 패드(4)와 같은 형태이다. 제한되지 않지만, 마스크(6')의 두께는 솔더 페이스트를 원하는 두께로 코팅하기에 충분한 두께이어야 한다.

상술한 바와 같은 솔더 페이스트(8)는 이어 접촉 패드(2) 위에 코팅된다. 두께가 관련된 기하구조 및 특정 솔더 페이스트에 따라 달라지지만, 솔더 페이스트는 전형적으로 예를 들어 두께 50 내지 150 μm , 또는 두께 200 내지 400 μm 의 두께로 접촉 패드(4) 위에 코팅된다. 도 1(d)에 도시된 바와 같이, 이것은 마스크(6')의 표면에 솔더 페이스트를 침착시키고, 스쿼지(10)와 같은 도구를 사용하여 마스크 표면에 걸쳐 솔더 페이스트를 이동시킴으로써 달성될 수 있다. 이런 방식으로, 솔더 페이스트는 도 1 (d) 및 (e)에서 솔더 페이스트부(12)로서 나타난 접촉 패드 위의 마스크 홀내로 이동된다. 마스크(6')를 전형적으로 제거하고(만드는 아님), 기판(2)를 가열하여 솔더 페이스트를 용융시킴으로써 도 1(f)에 도시된 바와 같이 솔더 범프(12')를 형성한다. 솔더 페이스트가 녹아 절두된 실질적으로 구형으로 홀러드는 온도로 리플로우 오븐에서 가열하여, 도 1(f)에 도시된 바와 같은 솔더 범프(12')를 형성할 수 있다. 적합한 가열 기술이 당업계에 공지되어 있으며, 예를 들어 적외선, 전도 및 대류 기술, 및 이들의 조합이 포함된다. 리플로우된 인터컨택트 범프는 일반적으로 접촉 패드 구조의 에지와 동일공간에 걸쳐진다. 가열 처리 단계는 불활성 대기중에서 또는 공기중에서 수행되며, 특정 처리 온도 및 시간은 솔더 페이스트의 특정 조성 및 금속 입자의 사이즈에 따라 달라진다.

도 2(a)-(b)는 인터컨택트 범프(12') 형태의 솔더부를 가진 상술한 바와 같은 전자 부품을 솔더 범프(12')에 상응하는 접촉 패드(16)를 가진 기판(14)에 결합시킴으로써 형성된 전자 부품(13)의 단면도를 나타낸다. 결합 기술은 두 개의 전자 부품을 함께, 예를 들어 IC를 디바이스 패키지, 모듈 회로 또는 PWB에 직접, 또는 모듈 회로 또는 디바이스 패키지를 PWB에 결합하는데 유용하다. 부품(14)의 접촉 패드(16)는 접촉 패드(4)와 관련하여 상술한 바와 같은 물질로 구성될 수 있다. 접촉 패드(16)는 통상 Al, Cu, Ni, Pd 또는 Au이다. 도 2(a)와 관련하여, 한 전자 부품의 솔더부(12')가 일반적으로 일직선상에 있고 부품(14)의 접촉 패드(16)와 접촉하는 것과 같이, 두 개의 전자 부품은 일반적으로 일직선상으로 놓여지며, 서로 접촉한다. 이어, 부품을 솔더 범프(12')를 용융하는데 유효한 온도로 가열하여 접촉 패드(16)와의 결합을 형성한다. 가열은 솔더 범프(12')의 형성에서 사용된 솔더 페이스트의 가열과 관련하여 상술한 것과 동일한 기술을 사용하여 수행된다.

도 3(a)-(f)는 본 발명의 추가의 일면에 따라, 전자 부품상의 솔더부의 단면을 여러 형성 단계로 나타낸 것이다. 본 발명의 본 측면은 예를 들어 나노입자의 솔더 페이스트를 용융시키기 전에, 서로 접촉하고 있는 두 전자 부품을 함께 결합하는데 유용하다. 도 1(a)-(e)와 관련한 위의 설명은 일반적으로 도 3(a)-(e)에 적용될 수 있다. 솔더 범프의 형성시 사용된 것보다 작은 두께의 솔더 페이스트를 사용하는 것이 본 발명의 측면에서 유리할 것이다. 예를 들어, 솔더 페이스트는 두께 1 내지 50 μm , 또는 두께 10 내지 20 μm 의 두께로 접촉 패드(4) 위에 코팅될 수 있다. 추가로, 솔더부를 도시된 바와 같이 접촉 패드로 한정하는 것이 바람직하다. 다음으로, 마스크(6')를 도 3(f)에 도시된 바와 같이 제거하여, 접촉 패드(4)위에 형성된 나노입자의 솔더 페이스트의 형태로 솔더부(12)를 가진 전자 부품을 형성한다.

도 4(a)-(b)는 나노입자의 솔더 페이스트(12) 형태의 솔더부를 가진 상술한 바와 같은 전자 부품을 솔더 범프(12)에 상응하는 접촉 패드(16)를 가진 기판(14)에 결합시킴으로써 형성된 전자 부품(13)의 단면도를 나타낸다. 도 2(a)-(b)와 관련한 위의 설명이 달리 지적하지 않는 한 일반적으로 적용될 수 있다. 본 구체예에서 부품(14)의 접촉 패드(16)는 접촉 패드(4)와 관련하여 상술한 바와 같은 물질, 전형적으로 Al, Cu, Ni, Pd 또는 Au로 구성된다. 도 4(a)와 관련하여, 한 전자 부품의 솔더부(12)가 일반적으로 일직선상에 있고 부품(14)의 접촉 패드(16)와 접촉하는 것과 같이, 두 개의 전자 부품이 일반적으로 일직선상으로 놓여지며, 서로 접촉한다. 이어, 부품을 솔더 페이스트(12)를 용융하는데 유효한 온도로 가열한다. 용융물의 고화시, 출발 솔더 페이스트보다 높은 고상선 온도를 가진 두 개의 부품 사이에 결합이 형성된다. 가열은 솔더 범프의 형성에서 사용된 솔더 페이스트의 가열에 관해 도 1과 관련하여 상술한 바와 같은 동일한 기술을 사용하여 수행된다. 기판을 접촉시키기 전에 기판의 어느 한 쪽 또는 둘 다의 접촉 패드상에 솔더 페이스트부가 형성될 수 있음이 명백하였다.

이후의 예언적 실시예는 본 발명을 추가로 설명하기 위해 의도된 것이지만, 본 발명의 범위를 어떤 측면으로 제한하고자 의도된 것이 아니다.

발명의 효과

실시예 1-10

본 발명에 따른 나노입자의 솔더 페이스트를 다음과 같이 제조하였다. 0.92 g의 벤조산 및 20 ml의 디에틸 에테르로부터 0.25 M 벤조산 용액을 제조하였다. 솔더 합금 나노입자 86 g을 이 용액에 가하고, 때때로 교반하면서 한 시간동안 침지하였다. 분말 슬러리를 세정하고 건조시켰다. 로진 50 중량%, 글리콜 용매 41 중량%, 숙신산 4 중량% 및 캐스터 오일 5 중량%로부터 로진-기계 플럭스를 제조하였다. 이 플럭스를 금속 입자에 첨가하여 표 1에 나타난 바와 같이 88 중량%의 금속을 함유하는 페이스트를 형성하였다. 생성된 솔더 페이스트를 사용하여 아래 설명한 바와 같이 전자 디바이스상에 솔더부를 형성하였다.

그 표면위에 형성된 IC 칩을 가진 반도체 웨이퍼를 제공하였다. 각각의 IC 칩은 100 μm 의 피치로 64 개의 접촉 패드(각 측면상에서 200 μm)를 가졌다. 접촉 패드를 노출시키는 직경 150 μm 의 개구를 가진 금속 마스크를 표면과 접촉하게 두었다. 솔더 페이스트를 스쿼지를 사용하여 마스크 전체에 도포하여, 솔더 페이스트를 마스크의 개구에 충전하였다. 웨이퍼를 표 1에 나타난 예상 고상선 온도(T_{sol})로 가열하여 솔더를 용융시키고, 접촉 패드상에 솔더 범프의 형태로 솔더부를 형성하였다. T_{sol} 과 용융 및 고화후 솔더 페이스트의 예상 고상선 온도의 차($T_{\text{sol}} - T_{\text{bulk}}$)도 표 1에 나타내었다. 알 수 있는 바와 같이, 주어진 물질을 나노입자 솔더 페이스트로 사용함으로써 예상 고상선 온도의 유의적인 감소가 달성될 수 있었다. 또한, 이와 같은 감소의 확대는 금속 입자 사이즈의 조정에 의해 조절될 수 있다.

표 1.

실시에	금속 성분		T _{sol} (°C)	T _{sol} -T _{bulk} (C°)
	물질	입자사이즈(nm)		
1	Au	5 nm	827	-100
2	Au	3 nm	627	-300
3	Au	2 nm	152	-639
4	Sn	20 nm	227	-5
5	Sn	5nm	207	-25
6	Al	2 nm	527	-140
7	In	15nm	144	-13
8	Pb	15 nm	317	-10
9	63Sn/37Pb	10 nm	170	-13
10	80Au/20Sn	15 nm	270	-10
11	80Au/20Sn	5 nm	200	-80

본 발명을 그의 특정 구체예에 관해 보다 상세히 설명하지만, 청구범위에 벗어남이 없이 다양하게 변경 및 변형될 수 있고 등가물이 사용될 수 있음이 당업자에게 명백할 것이다.

(57) 청구의 범위

청구항 1.

(a) 하나 이상의 접촉 패드(contact pad)를 가진 기판을 제공하고;

(b) 캐리어 비히클(carrier vehicle), 및 금속 입자를 포함하는 금속 성분을 함유하는 솔더 페이스트(solder paste)를 접촉 패드 위에 적용하는 것을 포함하여,

솔더 페이스트가 솔더 페이스트의 용융 및 용융물의 재고화(re-solidificaiton)후 얻어지는 고상선 온도보다 더 낮은 고상선 온도를 가진 전자 부품상에 솔더부(solder area)를 형성하는 방법.

청구항 2.

제 1 항에 있어서, 입자중 50% 이상이 50 nm 이하의 직경을 가지는 방법.

청구항 3.

제 1 항 또는 제 2 항에 있어서, 금속 및/또는 금속-합금 입자의 평균 직경이 30 nm 이하인 방법.

청구항 4.

제 1 항 내지 제 3 항중 어느 한 항에 있어서,

(c) 솔더 페이스트를 용융시키는데 효과적인 온도로 솔더 페이스트를 가열하고;

(d) 용융물을 고화시키는 것을 추가로 포함하는 방법.

청구항 5.

제 1 항 내지 제 4 항중 어느 한 항에 있어서, 기판이 다수의 접촉 패드, 및 접촉 패드 위에 상응하는 다수의 솔더부를 포함하는 방법.

청구항 6.

제 1 항 내지 제 5 항중 어느 한 항에 있어서,

(c) 하나 이상의 제 1 기관 접촉 패드에 상응하는 하나 이상의 접촉 패드를 가진 제 2 기관을 제공하고;

(d) 제 1 및 제 2 기관을 서로 접촉시키는 것(제 2 기관의 접촉 패드가 제 1 기관의 접촉 패드와 일직선상이 되어 있음)을 추가로 포함하는 방법.

청구항 7.

제 6 항에 있어서,

(d) 공정에서 제 2 기관의 접촉 패드가 솔더 페이스트와 접촉하고 있고,

추가로 (e) (d) 공정후, 솔더 페이스트를 용융시키는데 효과적인 온도로 솔더 페이스트를 가열하는 것을 포함하는 방법.

청구항 8.

(a) 하나 이상의 접촉 패드를 가진 기관; 및

(b) 접촉 패드 위에 캐리어 비히클, 및 금속 입자를 포함하는 금속 성분을 함유하는 솔더 페이스트를 포함하며,

솔더 페이스트가 솔더 페이스트의 용융 및 용융물의 재고화후 얻어지는 고상선 온도보다 더 낮은 고상선 온도를 가진, 전자 부품.

청구항 9.

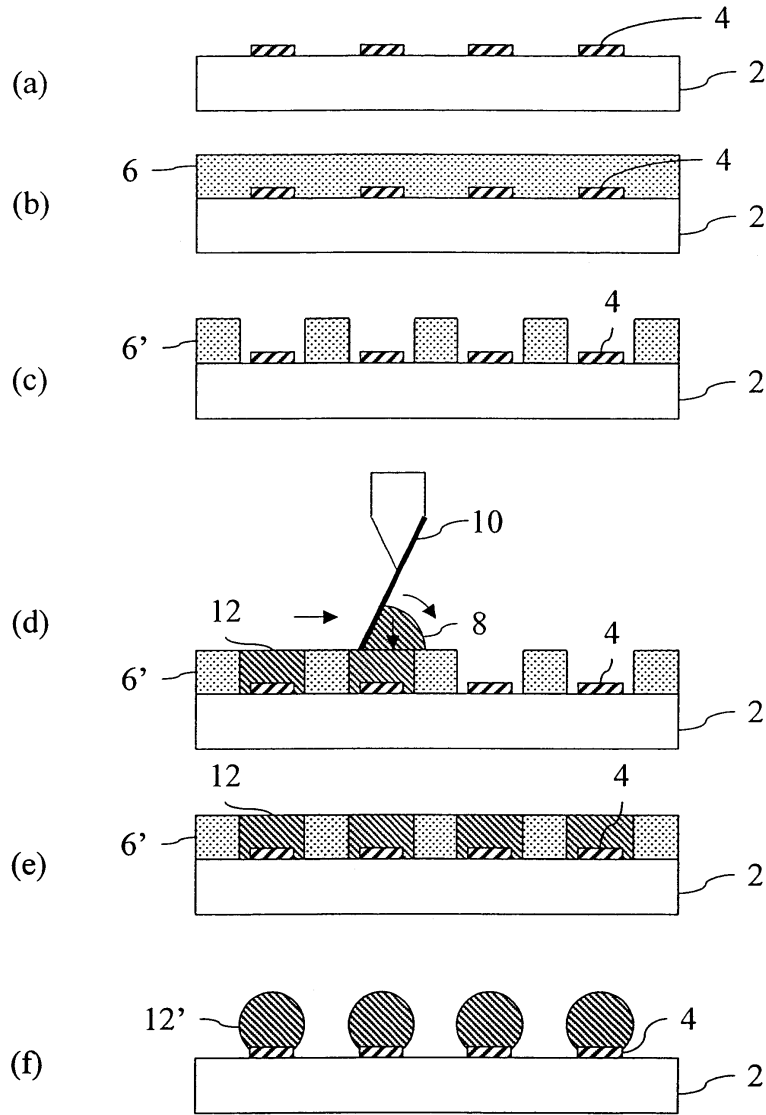
제 8 항에 있어서, 입자중 50% 이상이 50 nm 이하의 직경을 가지는 전자 부품.

청구항 10.

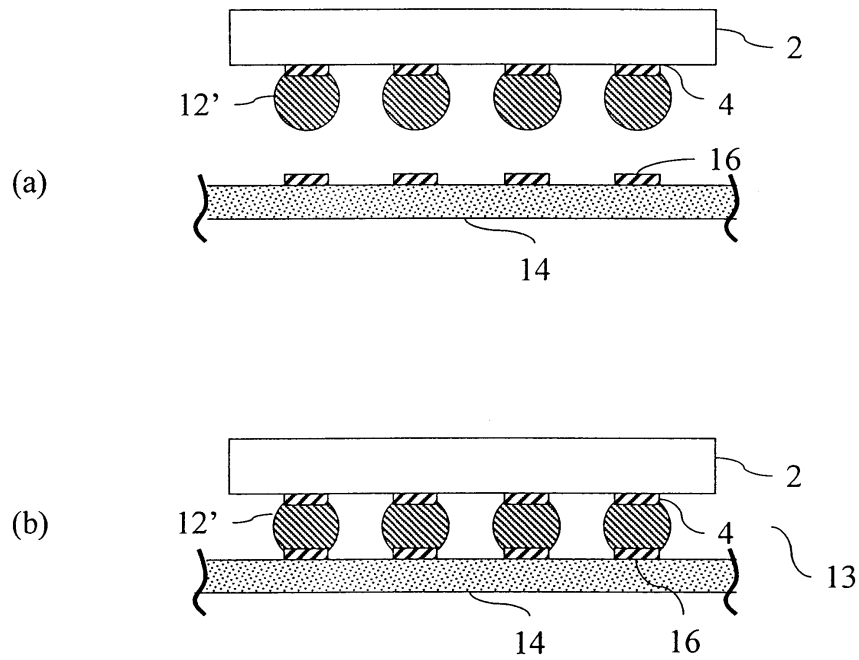
제 8 항 또는 제 9 항에 있어서, 기관이 다수의 접촉 패드, 및 접촉 패드 위에 상응하는 다수의 솔더 범프(bump)를 포함하는 전자 부품.

도면

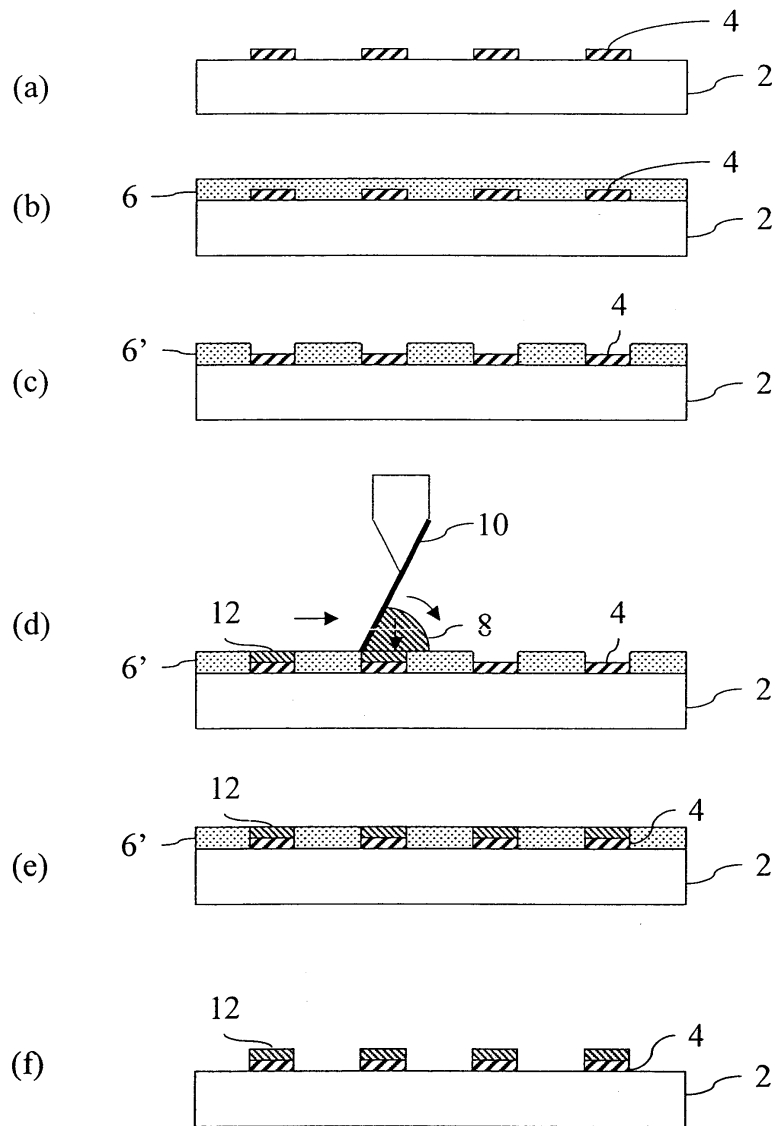
도면1



도면2



도면3



도면4

